Normandie Université

UNIVERSITÉ DE ROUEN NORMANDIE

# THÈSE

**Pour obtenir le diplôme de doctorat**

Spécialité **GENIE ELECTRIQUE**

Préparée au sein de l'**Université de Rouen Normandie**

En cotutelle internationale avec l'**Université de Sousse, TUNISIE**

## Effets du vieillissement par fatigue électrothermique sur la compatibilité électromagnétique des convertisseurs DC/DC à base de GAN utilisées en automobile

Présentée et soutenue par

**BELGUITH MOHAMED**

**Thèse soutenue le 29/11/2025**

devant le jury composé de :

| | | |
|---|---|---|
| M. KADI MONCEF | Maître de Conférences HDR - ESIGELEC ROUEN | Directeur de thèse |
| M. HAMMOUDA MAHMOUD | Professeur des Universités - Université de Sousse | Co-directeur de thèse |
| MME BERKANI MOUNIRA | Maître de Conférences HDR - UNIVERSITE PARIS 12 VAL DE MARNE | Membre du jury |
| M. MEKKI HASSEN | Professeur des Universités - Université de Sousse | Membre du jury |
| M. IDIR NADIR | Professeur des Universités - UNIVERSITE LILLE 1 SCIENCES ET TECHNOLOGIE | Rapporteur du jury |
| M. KOURDA FERID | Professeur des Universités - Université de Tunis - El Manar | Rapporteur du jury |

Thèse dirigée par **KADI MONCEF** (INSTITUT DE RECHERCHE EN SYSTEMES ELECTRONIQUES EMBARQUES) et **HAMMOUDA MAHMOUD** (Université de Sousse)

ESIGELEC

MIIS

irseem UR 4353

# Résumé

Les convertisseurs statiques à base de transistors GaN offrent des performances élevées en termes de densité de puissance et de rendement, favorisant leur adoption dans les systèmes embarqués automobiles. Néanmoins, leur fiabilité à long terme dans des conditions sévères reste à évaluer. Cette thèse étudie l'effet du vieillissement accéléré par cycles de court-circuit sur la compatibilité électromagnétique (CEM) de convertisseurs DC/DC GaN destinés aux véhicules électriques.

Un convertisseur Buck optimisé a d'abord été conçu et modélisé à l'aide d'approches électrothermiques et CEM avancées, puis validé expérimentalement. Les résultats ont permis d'identifier des phénomènes thermiques critiques et de proposer des stratégies de gestion thermique améliorant la fiabilité du dispositif.

Le convertisseur a ensuite été soumis à des tests de vieillissement accéléré, révélant une corrélation entre la dégradation des paramètres internes des transistors GaN et l'évolution des émissions EMI conduites et rayonnées. Enfin, des modèles prédictifs ont été établis, constituant un outil pertinent pour la surveillance, la maintenance proactive et l'optimisation des convertisseurs GaN en environnements embarqués.



**Mots clés :** Transistors GaN, Convertisseurs DC/DC, Véhicule électrique, CEM, EMI, Vieillissement accéléré, Modélisation électrothermique, Gestion thermique, Fiabilité des composants de puissance, Maintenance prédictive.

# Abstract

GaN-based static converters offer high performance in terms of power density and efficiency, promoting their adoption in automotive embedded systems. However, their long-term reliability under severe conditions remains to be evaluated. This thesis studies the effect of accelerated aging by short-circuit cycles on the electromagnetic compatibility (EMC) of GaN DC/DC converters for electric vehicles.

An optimized buck converter was first designed and modeled using advanced electrothermal and EMC approaches, then validated experimentally. The results identified critical thermal phenomena and proposed thermal management strategies to improve device reliability.

The converter was then submitted to accelerated aging tests, revealing a correlation between the degradation of the internal parameters of GaN transistors and the evolution of conducted and radiated EMI emissions. Finally, predictive models were established, providing a relevant tool for monitoring, proactive maintenance, and optimization of GaN converters in embedded environments.



**Keywords :** GaN transistors, DC/DC converters, electric vehicles, EMC, EMI, accelerated aging, electrothermal modeling, thermal management, power component reliability, predictive maintenance.

# Dédicaces

*Je dédie cette thèse :*

*À mon très cher père, Bachir BELGUITH, dont le soutien indéfectible et les encouragements constants ont toujours été ma plus grande motivation ;*

*À ma très chère mère, Hajer BELGUITH, dont l'amour infini et l'attention permanente ont constitué les piliers de ma force ;*

*À mon frère et à ma sœur, dont le soutien et la compréhension ont rendu ce parcours plus facile et plus agréable ;*

*À mes chers amis, dont l'amitié, les conseils et les encouragements ont été inestimables.*

*Que ce travail soit le témoignage de tout mon amour et de ma reconnaissance profonde.*

# Remerciements

Ce travail de thèse a été réalisé au sein du Laboratoire des Technologies Avancées et des Systèmes Intelligents (LATIS) à l'Université de Sousse, ainsi qu'au sein de l'Institut de Recherche en Systèmes Électroniques Embarqués (IRSEEM), à l'ESIGELEC, Université de Rouen Normandie. Je tiens à exprimer toute ma gratitude à ces institutions pour m'avoir offert des conditions optimales pour mener à bien mes recherches.

Je souhaite adresser mes sincères remerciements à mon directeur de thèse côté français, le Professeur Moncef KADI, pour son encadrement exemplaire, ses conseils précieux et son soutien constant tout au long de ces années de recherche. Sa rigueur scientifique et ses qualités humaines ont été une source d'inspiration déterminante pour moi.

Ma profonde gratitude va également à mon directeur tunisien, le Professeur Mahmoud HAMMOUDA, qui a pris en charge ma direction à partir de la troisième année de ma thèse. Sa disponibilité, ses précieux conseils et son soutien indéfectible ont grandement contribué à la réalisation de ce travail.

Je tiens également à remercier vivement Madame Sonia ELOUED pour son co-encadrement précieux et pour ses encouragements continus tout au long de ce parcours académique.

J'adresse un remerciement particulier au Professeur Jaleleddine BEN HADJ SLAMA, qui a supervisé mes débuts de recherche pendant les deux premières années. Son accompagnement initial et ses conseils scientifiques ont été déterminants pour poser les bases solides de mon travail.

Mes sincères remerciements vont également à tous les membres du jury pour avoir accepté d'évaluer ce travail. J'exprime ainsi toute ma reconnaissance à :

- Monsieur le Professeur Nadir IDIR de l'Université de Lille et Monsieur le Professeur Ferid KOURDA de l'ENIT, Université de Tunis El Manar, pour avoir accepté d'être rapporteurs de ce manuscrit et pour la pertinence de leurs remarques constructives.
- Monsieur le Professeur Hassen MEKKI de l'ENISo, Université de Sousse, et Madame Mounira BERKANI, Maître de Conférences HDR à l'Université Paris-Est Créteil, pour avoir accepté d'être examinateurs et pour leurs précieux commentaires et conseils.

Un remerciement spécial au programme « PHC Utique » du Ministère français des Affaires Étrangères, du Ministère français de l'Enseignement Supérieur, de la Recherche et de l'Innovation, ainsi qu'au Ministère tunisien de l'Enseignement Supérieur et de la Recherche

Scientifique, qui ont soutenu financièrement cette recherche à travers le projet CMCU numéro 21G1115.
Enfin, mes chaleureux remerciements vont à tous ceux qui, de près ou de loin, m’ont apporté leur aide, soutien et encouragement durant ces années de travail.

# Liste des publications

**Papiers de journaux publiés**

[1] M. Belguith, S. Eloued, M. Kadi, and J. B. H. Slama, "Development challenges of a one-sided GaN-based high-current density buck converter through multiphysics optimization for electric vehicle applications," Microelectronics Reliability, vol. 171, p. 115792, 2025, doi: 10.1016/j.microrel.2024.115792.

**Communications présentées dans des conférences internationales et visibles sur internet**

[2] M. Belguith, S. Eloued, M. Kadi, and J. B. H. Slama, "One sided GaN-based buck converter layout optimization by minimizing power loop parasitics and considering heat dissipation efficiency," in Proc. 2023 IEEE Int. Conf. Artificial Intelligence & Green Energy (ICAIGE), Oct. 2023, pp. 1–6, doi: 10.1109/ICAIGE58321.2023.10346475.

[3] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, "CAD modeling of a wafer-level packaging GaN transistors for electrothermal simulation using the finite element method," in Proc. 2025 IEEE Int. Conf. on Synthesis, Modeling, Analysis and Simulation Methods, and Applications to Circuit Design (SMACD), Istanbul, Türkiye, Jul. 2025

[4] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, “Investigation of radiated EMI evolution of high-power density GaN-based converter under short-circuit accelerated aging,” in Proc. 2025 Int. Symp. on Electromagnetic Compatibility (EMC Europe), Paris, France, Sept. 2025

[5] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, “Novel near-field numerical approach for radiated EMI modelling in GaN DC-DC converters,” in Proc. 2025 Int. Symp. on Electromagnetic Compatibility (EMC Europe), Paris, France, Sept. 2025

**Papiers de journaux soumis**

[6] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, “Impact of PCB dielectric material on the thermal behavior of wafer-level packaging GaN transistors used in high-power density converters for electrical vehicle applications,” Electrical Engineering (Springer), submitted for publication.

[7] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, “Impact of short-circuit accelerated aging on the EMI behavior of high-power density GaN-based converters used in automotive applications,” IEEE Transactions on Power Electronics, submitted for publication.

[8] M. Belguith, S. Eloued, M. Kadi, J. B. H. Slama, and M. Hamouda, “A review of thermal management techniques adopted for high-power density GaN-based converters,” Journal of Thermal Science and Engineering Applications (ASME), submitted for publication.

# Table des matières

**Résumé**.....ii
**Dédicaces**.....iv
**Remerciements**.....v
**Liste des publications**.....vii
**Introduction générale**.....1

**Chapitre 1 : État de l'art et contexte de l'étude**.....2

I. Introduction.....2
I.1. Contexte et Objectifs.....3
II. Conversion de puissance : Contexte général.....5
II.1. Le principe de conversion de puissance.....5
II.2. Commutation en électronique de puissance.....6
II.3. Rôle des convertisseurs dans les systèmes embarqués.....7
II.4. Limites des technologies basées sur le silicium.....8
II.5. Transition vers les semiconducteurs à large bande interdite.....9
III. Technologie GaN et caractéristiques.....10
III.1. Les topologies de conversion.....10
III.2. Le nitrure de gallium.....11
III.3. Structure des transistors HEMT GaN.....11
III.4. Avantages technologiques du GaN.....13
III.5. Applications automobiles des dispositifs GaN.....15
IV. Défis technologiques liés au GaN.....18
IV.1. Niveau actuel de maturité industrielle.....18
IV.2. Fiabilité et stabilité à long terme.....19
IV.3. Sensibilité aux parasites et contraintes de layout.....20
IV.4. Circuit de commande de grille pour transistors GaN.....21
IV.4.1. Principes fondamentaux des circuits de commande de grille.....22
IV.4.2. Caractéristiques et conception.....22
IV.5. Complexité de fabrication et coûts associés.....23
IV.6. Manque de données empiriques approfondies.....24
V. Compatibilité Électromagnétique (CEM).....24
V.1. Fondamentaux des interférences électromagnétiques (EMI).....24
V.2. Spécificités EMI des convertisseurs GaN.....25
V.2.1. Fréquences de commutation élevées et EMI.....25
V.2.2. Sources principales d'EMI dans les convertisseurs GaN.....25
V.3. Contraintes normatives dans l'automobile.....26
V.4. Techniques de réduction des EMI.....27

V.5. Interaction entre EMI et vieillissement....27
V.5.1. Effets du vieillissement sur les caractéristiques EMI....27
V.5.2. EMI comme outil de diagnostic embarqué....31
VI. Gestion thermique des convertisseurs GaN....31
VI.1. Importance de la gestion thermique dans les systèmes à haute densité de puissance ....32
VI.2. Stratégies de gestion thermique....32
VI.2.1. Contrôle thermique actif (Active Thermal Control – ATC)....32
VI.2.2. Refroidissement passif....33
VI.2.3. Refroidissement actif....33
VI.3 Défis thermiques spécifiques aux transistors GaN....34
VI.3.1. Densité de flux thermique élevée....34
VI.3.2. Effet d'auto-échauffement (Self-Heating Effect)....34
VI.3.3. Contraintes thermomécaniques....34
VII. Fiabilité et vieillissement des dispositifs GaN....35
VII.1. Enjeux de la fiabilité dans l'automobile....35
VII.2. Mécanismes de défaillance dans les dispositifs GaN....36
VII.2.1. Vieillissement thermique....36
VII.2.2. Stress électrique....39
VII.2.3. Effets de piégeage (trapping)....39
VII.3. Méthodes d'essais de vieillissement accéléré....41
VII.3.1. Le stress en court-circuit....41
VII.3.2. Le stress statique : HTGB, HTRB....41
VII.3.3. Le stress par commutation....42
VII.4. Effets du vieillissement sur les performances globales....43
VII.5. Conséquences au niveau système embarqué....43
VIII. Synthèse et perspectives....43
VIII.1. Synthèse de l'état de l'art....44
VIII.2. Perspectives en lien avec les objectifs de la thèse....44
VIII.2.1. Étude de l'impact du vieillissement sur les performances CEM....44
VIII.2.2. Développement de modèles de vieillissement spécifiques au GaN....44
VIII.2.3. Utilisation de l'analyse EMI comme outil de diagnostic embarqué....44
VIII.2.4. Recommandations pour la conception CEM fiabilisée....45
IX. Conclusion....45

**Chapitre 2 : Modélisation et Conception Optimisée du Convertisseur à base de GaN....46**

I. Introduction....46
II. Méthodologie Adoptée....47

III. Spécifications techniques du convertisseur GaN....48
IV. Sélection et caractérisation du transistor GaN EPC2206....49
V. Dimensionnement du filtre de charge....50
VI. Modélisation et simulation du convertisseur....51
VI.1. Modèle idéal initial sous LTspice....51
VI.2. Intégration des modèles réels des composants passifs....54
VII. Optimisation du routage PCB....56
VII.1. Problématique des inductances parasites....56
VII.2. Méthodologie et évaluation des configurations PCB....58
VII.2.1. Étude de la distribution du courant....59
VII.2.2. Comparaison des signaux obtenus pour chaque layout après l'insertion d'éléments parasites....61
VIII. Modélisation avancée des EMI rayonnées....63
VIII.1. Importance de la simulation EMI en champ proche....63
VIII.2. Modélisation du circuit sous Ansys HFSS....64
VIII.3. Résultats et analyse des émissions EMI....66
IX. Gestion de la partie commande....67
X. Choix de la solution de refroidissement....68
X.1. Calcul des pertes thermiques....68
X.1.2. Calcul des pertes de puissance par simulation en utilisant LTspice....69
X.2. Calcul et choix du dissipateur thermique....70
XI. Réalisation du prototype et validation expérimentale....71
XI.1. Validation EMI conduite....72
XI.2. Validation EMI rayonnée....74
XII. Conclusion....75

**Chapitre 3 : Étude thermique du convertisseur....76**

I. Introduction....76
II. Méthodologie appliquée pour l'étude thermique du convertisseur :....76
III. Contraintes thermiques du convertisseur....78
III.1. Sources de pertes thermiques....78
III.1.1. Pertes par effet Joule....78
III.1.2. Pertes par commutation....78
III.1.3. Effets des capacités parasites et pertes dans le substrat PCB....79
III.1.4. Concentration de chaleur au niveau des points de contact....79
III.2. Distribution thermique et problématique rencontrée....79
III.2.1. Cartographie thermique et analyse des points chauds....79
III.2.2. Problématiques liées à la dissipation thermique....80

IV. Stratégies d’optimisation thermique....81
IV.1. Modélisation thermique et électrothermique du convertisseur....81
IV.1.1. Simulation thermique sous Ansys Icepak....81
IV.1.2. Modélisation physique et création d’un modèle CAD....83
IV.1.3. Simulation électrothermique couplée (Ansys Q3D et Icepak)....84
IV.1.4. Analyse des résultats et optimisation du design....85
IV.2. Améliorations apportées....86
IV.2.1. Optimisation du routage PCB....86
IV.2.2. Utilisation de matériaux à haute conductivité thermique....86
IV.2.2.2 Matériaux étudiés et démarche suivie....87
IV.2.2.3 Analyse analytique....89
IV.2.2.3.1 Description du modèle analytique....89
IV.2.2.3.2 Résultats obtenus par l'analyse analytique....91
IV.2.2.4 Analyse numérique....91
IV.2.2.4.1 Présentation de la démarche numérique....91
IV.2.2.4.2 Résultats des simulations numériques....91
IV.2.2.5 Évaluation des pertes énergétiques....93
IV.2.2.5.1 Méthode d'évaluation des pertes....93
IV.2.2.5.2 Résultats sur les pertes énergétiques....94
IV.2.2.6 Discussion....94
IV.2.3. Refroidissement actif par air forcé....94
V. Résultats et Validation Expérimentale....95
V.1. Comparaison Simulation/Mesure....95
V.1.1. Méthodologie de validation....95
V.1.2. Résultats obtenus....95
IV.2. Impact sur la performance et la fiabilité....98
V.3. Approche d’optimisation multiphysique....98
V.3.1. Détermination de la densité de courant et impact thermique....98
V.3.2. Influence de l’optimisation thermique sur la CEM....99
V.3.3. Récapitulation : Nécessité d’une approche d’optimisation multiphysique....99
VI. Discussion et perspectives....102
VI.1. Limites des optimisations actuelles....102
VI.2. Pistes d’amélioration et évolutions futures....102
VII. Conclusion....102

**Chapitre 4 : Analyse de l'impact du vieillissement accéléré par court-circuit sur le comportement EMI des convertisseurs GAN à haute densité de puissance....104**

I. Introduction....104

II. Méthodologie d’analyse de vieillissement et son impact sur les EMI.....104
III. Configuration expérimentale.....105
III.1. Facteur d’antenne.....108
III.2. Normes CISPR25.....109
IV. Vieillissement accéléré des convertisseurs.....111
V. Résultats et discussion.....113
V.1. EMI conduite.....113
V.2. EMI rayonnées.....119
V.3. Validation des essais sur d’autres convertisseurs.....120
VI. Modélisation du vieillissement du convertisseur (cas : convertisseur 1).....122
VII. Généralisation du Modèle du vieillissement.....126
VII.1. Analyse descriptive.....126
VII.2. Modélisation exponentielle de l'évolution des paramètres d'un convertisseur en fonction du vieillissement.....129
VII.2.1. Méthodologie de modélisation.....129
VII.2.1.1. Normalisation du cycle de vie.....129
VII.2.1.2. Calcul des variations relatives des paramètres.....130
VII.2.1.3. Choix du modèle mathématique.....130
VI.2.1.4. Ajustement des paramètres du modèle.....130
VII.2.2 Résultats et modèles ajustés.....131
VIII. Conclusion.....136
**Conclusion générale.....137**
**Perspectives.....139**
**Références.....140**

# Liste des figures

Fig 1. 1 Schéma de la méthodologie de structuration du chapitre....4
Fig 1. 2 Schéma structurel d'un transistor HEMT GaN [5]....12
Fig 1. 3 Comparaison normalisée des propriétés physiques du Si, GaN et SiC....14
Fig 1. 4 (A) Diagramme puissance–fréquence positionnant les technologies Si, SiC et GaN selon leurs domaines d'application ; (B) comparaison des technologies Si MOSFET, IGBT, SiC et GaN sur le plan puissance–fréquence pour différentes interfaces électroniques de de puissance dans les véhicules électrifiés [74]....16
Fig 1. 5 Exemple d'intégration de convertisseurs GaN dans un véhicule électrique [78]....17
Fig 1. 6 Prévisions de la taille du marché des dispositifs de puissance GaN par segment d'application sur la période 2023–2029 [83]....18
Fig 1. 7 Exemple de boucle EMI dans un convertisseur GaN....25
Fig 1. 8 Limites d'émissions rayonnées selon CISPR 25 (classe 5), en fonction de la fréquence (détecteurs Peak et Average) - présentation typique utilisée pour les convertisseurs embarqués [116]....27
Fig 1. 9 (a). Formes d'onde EMI conduites en mode commun avant et après cyclage thermique (2000, 4000 et 5000 cycles) (b) Formes d'onde EMI conduites en mode différentiel....29
Fig 1. 10 Spectres EMI conduits mesurés sur un convertisseur à IGBT en Si avant vieillissement et après 5000 cycles de cyclage thermique [123]....30
Fig 1. 11 Évolution microstructurale à l'interface d'un dispositif GaN avant et après cycles de chocs thermiques, illustrant la dilatation thermique et les contraintes internes [144]....35
Fig 1. 12 Images MEB illustrant la dégradation de la métallisation d'un transistor GaN HEMT après vieillissement thermique : (a) vue plane montrant la zone affectée entre grille et drain ; (b)–(d) vues en coupe transversale mettant en évidence les craquelures, gonflements et dépôts localisés dans la métallisation de drain. Adapté de [149]....37
Fig 1. 13 Dispositif GaN HEMT après test UIS : (a) opérations de décapsulation et de déstratification révélant les zones endommagées ; (b) simulation du champ électrique et du taux d'ionisation par impact le long de l'interface AlGaN/GaN lorsque Vds approche Vpeak [151]....38
Fig 1. 14 Analyse thermique et physique après test UIS : (a) localisation des points de brûlure pour des impulsions de 50 W ; (b) simulation de la densité de puissance dissipée pour deux impulsions différentes juste avant la défaillance ; (c) image MEB montrant une zone de fusion dans la région du drain [151]....38
Fig 1. 15 Images EMMI et TEM montrant des chemins de défaillance à travers la passivation et la couche AlGaN après stress de surtension [151]....39
Fig 1. 16 Cartographie d'électroluminescence (a) montrant l'apparition progressive de points chauds le long de l'interface AlGaN/GaN sous polarisation inverse croissante de la grille-drain, et corrélation (b) entre l'intensité d'émission et le courant de fuite de grille [156]....40

Fig 2. 1 Étapes de conception du convertisseur GaN....48
Fig 2. 2 Caractéristiques du transistor GaN EPC2206....50
Fig 2. 3 Modèle idéal du convertisseur Buck dans LTSpice....52
Fig 2. 4 Résultats de simulation de la topologie idéale du convertisseur dans LTSpice : Les signaux de sortie....53
Fig 2. 5 Résultat de simulation du signal Vsw (idéal)....53
Fig 2. 6 Modèle réel de condensateur....54
Fig 2. 7 Modèle réel d'inductance....54

Fig 2. 8 Deuxième modèle du convertisseur dans LTSpice intégrant les modèles réels des composants passifs.....55
Fig 2. 9 Résultats de simulation du deuxième modèle du convertisseur dans LTSpice : Les signaux de sortie.....55
Fig 2. 10 Effet de l'insertion des inductance parasites dans le 2ème modèle du convertisseur57
Fig 2. 11 Modèle du convertisseur dans LTSpice contenant les éléments parasites de la boucle de puissance.....58
Fig 2. 12 Design de la boucle de puissance ; (a) version1, (b) version2, (c) version3.....59
Fig 2. 13 Distribution et densité du courant dans la boucle de puissance ; (a) version1, (b) version2, (c) version3.....61
Fig 2. 14 Impact des éléments parasites de la boucle de puissance sur le signal « Vsw » ; (a) version1, (b) version2, (c) version3.....63
Fig 2. 15 Modélisation de circuits dans Ansys HFFS.....65
Fig 2. 16 Définition de la région de scan du champ proche.....65
Fig 2. 17 Amplitude du champ proche en fonction de la fréquence.....66
Fig 2. 18 Cartographie du champ magnétique aux fréquences (a) 60MHz (b) 120MHz (c) 220MHz.....67
Fig 2. 19 Carte Raspberry-Pico [188].....68
Fig 2. 20 Temps de montée et de descente dans le signal « VDS » du transistor GAN « U1 » .....69
Fig 2. 21 Prototype du convertisseur.....72
Fig 2. 22 Vsw et les résultats des signaux de sortie (a) simulation (b) mesure.....73
Fig 2. 23 Courbe FFT de l'EMI rayonné du champ proche (a) simulation (b) mesure.....74

Fig 3. 1 Approche d'étude thermique.....77
Fig 3. 2 Cartographie thermique du convertisseur.....80
Fig 3. 3 Modèle CAO du transistor.....82
Fig 3. 4 Résultat de la simulation thermique :Distribution de température pour les transistors GaN intégrées sur le PCB sans solution de refroidissement.....82
Fig 3. 5 Dimensions et architecture du modèle de transistor.....83
Fig 3. 6 Modélisation CAO du transistor (niveau de jonction).....83
Fig 3. 7 Modélisation CAD du transistor (vue de dessous).....84
Fig 3. 8 Cartographie thermique : simulation électrothermique couplée Q3D–Icepak.....85
Fig 3. 9 Méthodologie d'analyse de l'influence du matériau diélectrique du PCB sur le comportement électrothermique des transistors GaN.....88
Fig 3. 10 Structure générale du convertisseur comprenant un dissipateur thermique.....89
Fig 3. 11 Transformation du modèle de conception du convertisseur en réseau de résistance thermique.....90
Fig 3. 12 Matériau diélectrique FR4 (a) vue de dessus (b) vue de dessous.....92
Fig 3. 13 Matériau diélectrique RO4000 (a) vue de dessus (b) vue de dessous.....92
Fig 3. 14 Matériau diélectrique en polybenzoxazoles (PBO) (a) vue de dessus (b) vue de dessous.....92
Fig 3. 15 Temps de descente simulé « tfall » en utilisant LTSpice respectivement pour FR4 (Vsw1), RO4003 (Vsw2) et PBO (Vsw3).....93
Fig 3. 16 Coupe verticale d'une cartographie thermique du transistor.....96
Fig 3. 17 La cartographie thermique du côté inférieur du convertisseur.....97
Fig 3. 18 Distribution de la chaleur dans le convertisseur en utilisant un dissipateur thermique .....97
Fig 3. 19 Distribution et densité du courant dans la boucle de puissance.....99

Fig 3. 20 Processus d'optimisation multiphysique utilisé dans cette étude. .....100

Fig 4. 1 Procédure d’analyse de vieillissement et son impact sur les EMI.....105
Fig 4. 2 Configuration du banc de caractérisation/vieillissement.....106
Fig 4. 3 Sonde magnétique utilisée pour les mesures de champ proche, connectée au dispositif expérimental de caractérisation CEM.....107
Fig 4. 4 Présentation des limites EMI conduites selon les normes CISPR25 (valeurs crêtes) [199].....110
Fig 4. 5 Charge RL utilisée pour obtenir un courant de 10 A.....113
Fig 4. 6 Structure du RSIL 50 Ω utilisé pour l’extraction des bruits conduits en mode commun (CM) et différentiel (DM).....114
Fig 4. 7 Évolution de l'EMI conduite (DM) en fonction du temps.....115
Fig 4. 8 Évolution de l’EMI conduite (CM) en fonction du temps.....115
Fig 4. 9 Présentation en FFT de l’évolution des EMI (DM).....117
Fig 4. 10 Présentation en FFT de l’évolution des EMI (CM).....118
Fig 4. 11 Évolution du champ proche dans le domaine temporel.....119
Fig 4. 12 Présentation en FFT de l’évolution du champ proche.....120
Fig 4. 13 Présentation en FFT de l’évolution des EMI (DM) pour les trois convertisseurs…121
Fig 4. 14 Présentation en FFT de l’évolution des EMI (CM) pour les trois convertisseurs…121
Fig 4. 15 Présentation en FFT de l’évolution du champ proche pour les trois convertisseurs .....122
Fig 4. 16 Évolution du déphasage en fonction du nombre de cycles de vieillissement.....124
Fig 4. 17 Évolution de l’amplitude des résonances en fonction du nombre de cycles de vieillissement.....124
Fig 4. 18 Évolution de l’amplitude des fréquences de résonance en fonction du nombre de cycles de vieillissement [60 MHz].....125
Fig 4. 19 Évolution de l’amplitude des fréquences de résonance en fonction du nombre de cycles de vieillissement [90 MHz].....125
Fig 4. 20 Évolution du déphasage en fonction du cycle de vie du convertisseur.....127
Fig 4. 21 Évolution de l’amplitude des résonances en fonction du cycle de vie du convertisseur.....128
Fig 4. 22 Évolution de l’amplitude des fréquences de résonance en fonction du cycle de vie du convertisseur [60 MHz].....128
Fig 4. 23 Évolution de l’amplitude des fréquences de résonance en fonction du cycle de vie du convertisseur [90 MHz].....129
Fig 4. 24 Modélisation exponentielle de ΔV (V) (%).....133
Fig 4. 25 Modélisation exponentielle de Δmagnitude(dBµV) [90MHz] (%).....133
Fig 4. 26 Modélisation exponentielle de Δt (µs) (%).....134
Fig 4. 27 Modélisation exponentielle de Δmagnitude(dBµV) [60MHz] (%).....135

# Liste des tableaux

Tableau 2. 1 Inductances parasites simulées sur Ansys Q3D pour les différentes versions de layouts.....62
Tableau 2. 2 Résistances parasites simulées sur Ansys Q3D pour les différentes versions de layouts.....62

Tableau 3. 1 Comparaison des approches de modélisation thermique et électrothermique…101

Tableau 4. 1 Dégradation des paramètres des convertisseurs.....120
Tableau 4. 2 Modèles ajustés.....132

# Introduction générale

Avec la transition énergétique globale, le secteur automobile connaît une mutation rapide et profonde vers l'électrification, poussée par des impératifs environnementaux, des régulations strictes sur les émissions et une demande croissante en mobilité durable. Dans ce contexte, les véhicules électriques (VE) s'imposent comme une solution incontournable. Leur déploiement massif soulève des défis technologiques majeurs liés notamment à la gestion efficace de l'énergie électrique embarquée, fortement dépendante de convertisseurs de puissance performants et fiables.

Parmi les avancées technologiques récentes en électronique de puissance, les dispositifs à semi-conducteurs à large bande interdite (Wide Bandgap - WBG), en particulier les transistors en nitrure de gallium (GaN), occupent une place prépondérante. Ces composants offrent des avantages décisifs par rapport aux dispositifs classiques en silicium (Si) et au carbure de silicium (SiC), notamment une fréquence de commutation élevée, des pertes énergétiques réduites, et une densité de puissance accrue. Ces caractéristiques permettent une réduction considérable des dimensions et du poids des systèmes de conversion embarqués tout en améliorant notablement leur rendement énergétique.

Cependant, l'intégration de ces dispositifs dans des environnements automobiles exigeants expose ces composants à des contraintes particulièrement sévères. Ces conditions opérationnelles incluent des cycles thermiques répétitifs, des sollicitations mécaniques intenses dues aux vibrations, ainsi que des contraintes électriques élevées pouvant atteindre leurs limites physiques et technologiques. Sous l'effet combiné de ces contraintes, les composants électroniques subissent un vieillissement qui conduit progressivement à la dégradation de leurs performances intrinsèques, avec une influence directe sur leur compatibilité électromagnétique (CEM). Ce vieillissement constitue une problématique majeure car il influe directement sur la fiabilité à long terme des systèmes embarqués, en augmentant potentiellement les interférences électromagnétiques (EMI) émises.

Pour anticiper l'impact de ces phénomènes dans un délai raisonnable, les tests de vieillissements accélérés se présentent comme une approche expérimentale pertinente. Parmi ces techniques, la sollicitation électrothermique par impulsions répétées de court-circuit permet de reproduire de manière accélérée les conditions extrêmes auxquelles les transistors GaN pourraient être exposés au cours de leur vie opérationnelle. Cette méthodologie permet ainsi de simuler rapidement et efficacement les mécanismes de dégradation internes, facilitant

l’identification des paramètres critiques dont l’évolution peut affecter significativement les performances globales du convertisseur et son comportement électromagnétique.

Dans ce cadre, un aspect crucial à considérer est l’évolution potentielle des perturbations électromagnétiques générées par ces convertisseurs au fur et à mesure que les composants vieillissent. En effet, l’électronique embarquée dans les véhicules électriques est particulièrement sensible aux EMI, susceptibles d’impacter négativement le fonctionnement des systèmes critiques tels que les capteurs, les systèmes de gestion de batterie (BMS), ou les dispositifs de communication embarqués. L’analyse fine et la compréhension approfondie des effets du vieillissement sur le comportement électromagnétique sont donc indispensables pour garantir la robustesse, la fiabilité et la sécurité de ces systèmes.

Ainsi, l’objectif principal de cette thèse est d’approfondir la compréhension des effets induits par le vieillissement électrothermique des transistors GaN sur la CEM des convertisseurs DC/DC destinés aux véhicules électriques. Ce travail vise à fournir des outils prédictifs robustes permettant de caractériser, modéliser et anticiper l’évolution des émissions électromagnétiques conduites et rayonnées tout au long du cycle de vie opérationnel de ces dispositifs.

Ce manuscrit contribue à combler une lacune scientifique en proposant une étude systématique et complète des interactions complexes entre le vieillissement des composants GaN et leur comportement électromagnétique global. Les résultats issus de ce travail permettront non seulement de mieux appréhender les phénomènes de dégradation, mais aussi d'améliorer significativement les méthodes de conception et de gestion thermique ainsi que les méthodologies de maîtrise des perturbations électromagnétiques afin d’assurer une intégration fiable et efficace des technologies GaN dans les véhicules électriques de nouvelle génération.

L’organisation de ce manuscrit reflète la progression méthodologique adoptée pour répondre aux objectifs de la thèse. Il est structuré en quatre chapitres principaux, chacun traitant d’un aspect fondamental de l’étude menée :

• **Chapitre 1 : État de l’art et contexte de l’étude** – Ce chapitre introduit les enjeux liés à l’électrification des systèmes embarqués, notamment les défis thermiques et électromagnétiques associés à l’intégration des transistors GaN dans les convertisseurs DC/DC. Il présente également une synthèse de l’état de l’art sur les technologies de puissance, la gestion thermique, les interférences électromagnétiques (EMI) et les mécanismes de vieillissement, afin de définir clairement les problématiques abordées et les objectifs de la thèse.

• **Chapitre 2 : Modélisation et Conception Optimisée du Convertisseur à base de GaN** – Ce chapitre présentera la structure du convertisseur utilisé dans cette étude, accompagné d'une modélisation précise des composants GaN. Il développera également les choix de conception pour optimiser le comportement électrique du convertisseur.

• **Chapitre 3 : Étude thermique du convertisseur** – Cette partie traitera des stratégies mises en œuvre pour contrôler la température dans les convertisseurs GaN, avec une analyse thermique simulée et expérimentale, et l'évaluation de différentes architectures de refroidissement.

• **Chapitre 4 : Analyse de l'impact du vieillissement accéléré par court-circuit sur le comportement EMI des convertisseurs GAN à haute densité de puissance** – Ce dernier chapitre présentera les résultats des tests de vieillissement (dont ceux par court-circuit), l'impact observé sur les émissions électromagnétiques, et l'analyse de la corrélation entre EMI et fiabilité. Il proposera également des perspectives pour l'utilisation de l'EMI comme outil de diagnostic prédictif.

• **Conclusion générale :** Elle synthétisera les principaux résultats obtenus au cours de cette recherche, en mettant en évidence l'apport de la méthodologie adoptée pour relier le vieillissement électrothermique des transistors GaN au comportement électromagnétique des convertisseurs DC/DC.

• **Perspectives :** Elles ouvriront sur de nouvelles pistes de recherche, notamment l'utilisation des EMI comme indicateur de santé pour des stratégies de maintenance prédictive, ainsi que l'extension des travaux à des topologies de conversion plus complexes.

# Chapitre 1 : État de l’art et contexte de l’étude

## I. Introduction

L’électronique de puissance s’impose aujourd’hui comme une composante essentielle dans de nombreux systèmes technologiques modernes. Elle permet de convertir, moduler et gérer l’énergie électrique de manière efficace, compacte et fiable. Dans des domaines tels que les énergies renouvelables, les équipements industriels, et plus particulièrement l’automobile électrique, cette discipline constitue une base incontournable pour garantir les performances et l’efficience énergétique [1,2].

L’électrification croissante du secteur automobile, motivée par les objectifs de neutralité carbone et les règlementations environnementales strictes, exige des solutions de conversion d’énergie à la fois compactes, légères, efficaces et robustes. Les convertisseurs de puissances embarqués doivent notamment s’adapter aux contraintes d’espace, de rendement et de compatibilité électromagnétique, tout en assurant une fiabilité de fonctionnement irréprochable dans le temps [3-5].

Les transistors sont l’élément de base des convertisseurs de puissances. Ceux à base de semi-conducteurs classiques comme le silicium, bien que largement éprouvés, montrent progressivement des limites technologiques pour certaines innovations, notamment en ce qui concerne la vitesse de commutation, la gestion thermique et la densité de puissance [6,7]. Cette situation a ouvert la voie à une nouvelle génération de matériaux dits à large bande interdite (Wide Bandgap, WBG), parmi lesquels le nitrure de gallium (GaN) se démarque [8,9]. Le GaN offre intrinsèquement des performances supérieures au silicium en termes de tension de claquage, de fréquence de commutation, et de densité de puissance. Ces propriétés permettent une miniaturisation importante des convertisseurs tout en améliorant leur rendement global, ce qui en fait un choix stratégique pour les applications embarquées dont celles de l’automobile [10].

Cependant, malgré ses avantages indéniables, l’adoption du GaN soulève plusieurs défis : la fiabilité, la gestion thermique en environnement sévère, ainsi que le comportement en compatibilité électromagnétique (CEM) restent encore des verrous à lever. Ces éléments sont cruciaux pour permettre une intégration sécurisée et durable du GaN dans les architectures électroniques embarquées [11,12].

La littérature scientifique récente met en évidence des travaux significatifs sur les performances des convertisseurs à base de GaN dans les applications automobiles. Plusieurs

études ont abordé l'amélioration du rendement énergétique, de la compacité et des performances thermiques des convertisseurs GaN comparativement aux dispositifs traditionnels en silicium. Par exemple, une étude récente de «Wang et al.» a démontré qu'un convertisseur DC/DC basé sur des transistors GaN permet d'atteindre une réduction notable des pertes de commutation, avec une amélioration du rendement global de 3 à 5 % par rapport aux convertisseurs en silicium conventionnels[13]. De plus, selon les résultats présentés par « Li et al. », la miniaturisation permise par le GaN contribue à une réduction de volume des convertisseurs allant jusqu'à 40 % tout en maintenant un rendement supérieur à 95 % [14]. Par ailleurs, en termes de compatibilité électromagnétique (CEM), des recherches récentes, notamment celles de « Zhao et al. », ont souligné que malgré les avantages intrinsèques du GaN, l'augmentation des fréquences de commutation exacerbe les défis en matière d'EMI, nécessitant des stratégies avancées de filtrage et de conception PCB optimisée [15]. Ainsi, la communauté scientifique continue de concentrer ses efforts sur l'amélioration de la fiabilité à long terme des dispositifs GaN, comme l'ont abordé clairement « Kumar et al. », en étudiant notamment les mécanismes de vieillissement électrothermique spécifiques aux transistors HEMT GaN utilisés dans des conditions réelles d'exploitation automobile [16].

### I.1. Contexte et Objectifs

Cette thèse vise à explorer les avantages et les défis des convertisseurs à base de GaN, avec un accent particulier sur la CEM, la gestion thermique et la fiabilité [17]. L'objectif général est d'étudier la fiabilité des convertisseurs GaN à travers des essais de vieillissement, et d'analyser l'évolution de leur comportement en termes d'émissions électromagnétiques (EMI) avant et après vieillissement. Une attention particulière sera portée à l'impact de ces évolutions sur la fiabilité globale des systèmes embarqués automobiles [18,19].

Dans ce contexte, le développement de nouveaux modèles de vieillissement, adaptés aux composants GaN, devient crucial pour anticiper les dérives de performances au cours du temps. De plus, la compréhension de l'interaction entre ces dérives et les émissions électromagnétiques générées par les convertisseurs permettra d'optimiser leur conception et d'améliorer leur intégration dans les architectures automobiles [20].

Ainsi, cette thèse s'inscrit dans une démarche d'analyse approfondie de la compatibilité électromagnétique des convertisseurs à base de GaN, en particulier son évolution sous l'effet du vieillissement électrothermique des transistors les constituants. En effet, les dérives des paramètres électriques causées par le vieillissement peuvent modifier significativement le spectre et le niveau des émissions électromagnétiques [21]. Une telle évolution peut

compromettre le bon fonctionnement des systèmes électroniques embarqués dans les véhicules électriques, qui sont souvent très sensibles aux perturbations CEM [22,23]. Comprendre et modéliser ces changements permettra non seulement de mieux anticiper les dégradations, mais aussi de proposer des solutions correctives pour garantir la fiabilité et la sécurité des architectures électroniques embarquées.

La figure 1.1 illustre la démarche méthodologique adoptée pour structurer ce chapitre, en articulant les différentes étapes de l'analyse bibliographique autour des axes technologiques, des défis scientifiques et du positionnement de la thèse.

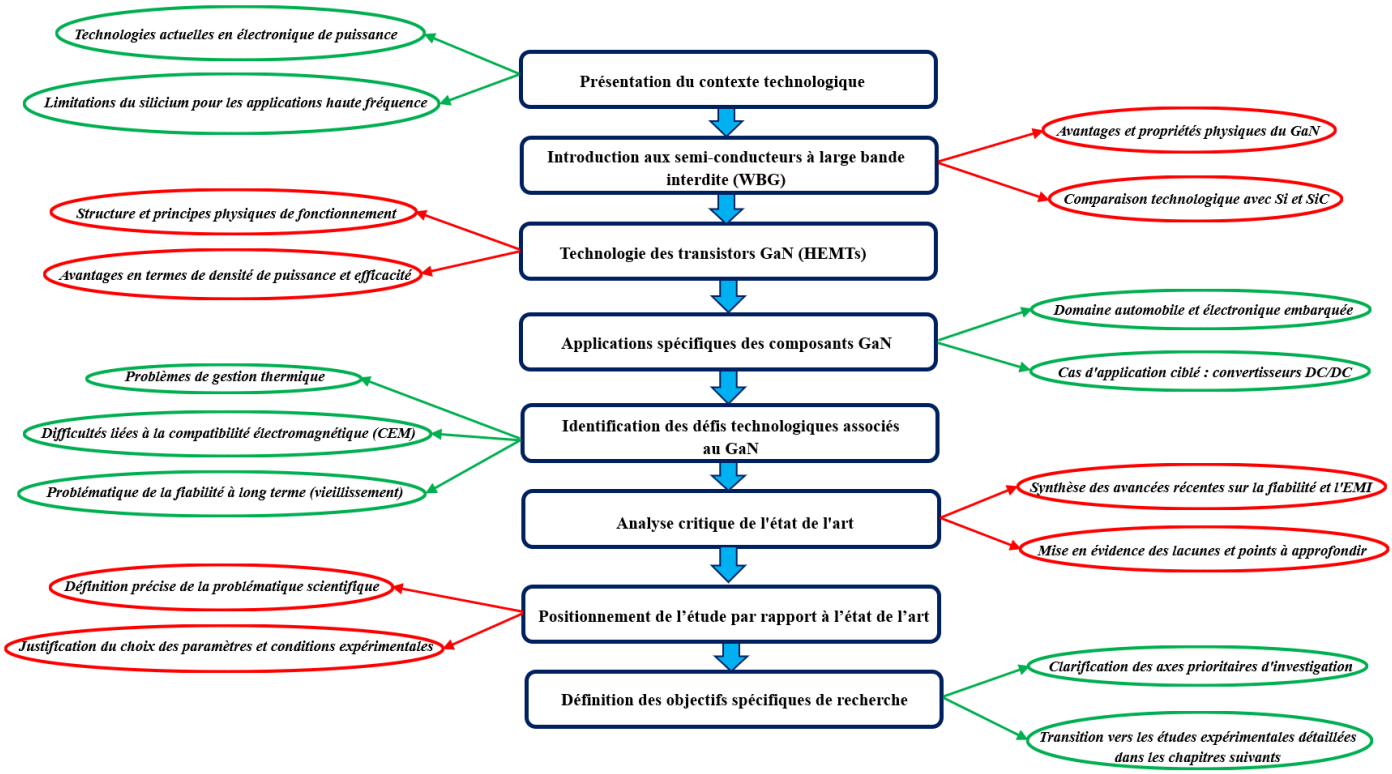



**Fig 1. 1** Schéma de la méthodologie de structuration du chapitre

La Figure 1.1 présente la démarche méthodologique adoptée pour la structuration de ce chapitre. Cette méthodologie repose sur une progression logique qui part du contexte technologique général, en mettant en évidence les limites des dispositifs en silicium et la nécessité de recourir aux semi-conducteurs à large bande interdite (WBG). Dans un second temps, une attention particulière est portée à la technologie des transistors GaN HEMT, en insistant à la fois sur leurs avantages physiques, leur efficacité énergétique et leur comparaison avec les autres technologies comme le Si et le SiC.

L'analyse se poursuit par l'identification des domaines d'application pertinents, en particulier le secteur automobile et l'électronique embarquée, où les convertisseurs DC/DC constituent

un cas représentatif. Ensuite, la méthodologie met en lumière les défis technologiques majeurs liés au GaN, tels que la gestion thermique, la compatibilité électromagnétique (CEM) et la fiabilité à long terme.

Au fil de cette progression, le chapitre intègre de manière systématique une analyse critique de l'état de l'art, intégrant à la fois les avancées récentes et les lacunes identifiées dans la littérature. Cette analyse permet de dégager les manques scientifiques et techniques encore à explorer. Enfin, le schéma illustre le positionnement de l'étude par rapport à l'état de l'art, en explicitant la problématique scientifique et les axes prioritaires retenus. La démarche aboutit ainsi à la définition des objectifs de recherche spécifiques, qui feront la transition vers les travaux expérimentaux détaillés dans les chapitres suivants.

# II. Conversion de puissance : Contexte général

## II.1. Le principe de conversion de puissance

La conversion de puissance consiste à adapter les caractéristiques de l'énergie électrique (tension, fréquence, spectre harmonique, etc.) en fonction des besoins d'une application donnée. Plusieurs formes de conversion sont ainsi possibles : continu-continu, alternatif-continu, continu-alternatif et alternatif-alternatif. Pour y parvenir, on fait appel à des composants capables soit de bloquer, soit de stocker temporairement le flux d'énergie.

Les éléments de stockage jouent un double rôle :

- Ils limitent la vitesse de variation du courant et de la tension ;
- Ils assurent l'alimentation de la charge lorsque la source est momentanément inactive, ce qui permet de lisser le transfert d'énergie.

L'ensemble de ces éléments constitue un convertisseur de puissance. Le découpage constitue une méthode efficace pour réguler le transfert d'énergie entre la source et la charge. Il repose sur l'envoi contrôlé de « paquets » d'énergie, ce qui permet notamment d'ajuster l'impédance apparente vue par la source.

De nombreuses recherches ont été consacrées à l'optimisation des principes fondamentaux de la conversion de puissance dans les systèmes embarqués. Par exemple, dans la référence [24], « Zhang et al. » comparent différentes topologies de conversion DC-DC (buck, boost, buck-boost) en mettant en évidence leur impact sur la densité de puissance, la compatibilité électromagnétique et le rendement énergétique. Une attention particulière est portée à l'intégration des composants passifs et aux stratégies de découplage pour améliorer le filtrage des perturbations EMI.

De son côté, l'étude de « Raghavan et al.» souligne l'importance de la conception des circuits de conversion dès les premières étapes d'un projet, en tenant compte des contraintes thermiques, mécaniques et CEM [25]. Ces travaux confirment que le choix de la topologie de conversion n'est pas uniquement dicté par les exigences de tension ou de courant, mais aussi par des critères de compacité, de rendement et de robustesse CEM, ce qui est particulièrement critique dans les environnements embarqués comme l'automobile ou l'aéronautique.

### II.2. Commutation en électronique de puissance

En électronique de puissance, la commutation vise à contrôler le flux d'énergie dans un circuit en le redirigeant, à l'aide de transistors, soit vers un élément de stockage, soit directement vers la charge. On distingue deux principaux types de commutation :

- La commutation « douce » [26], [27]
- Et la commutation « dure » [28].

Elles se différencient par les conditions dans lesquelles l'interrupteur change d'état.

La commutation douce se caractérise par l'annulation de la tension ou du courant aux bornes du composant au moment de la commutation, ce qui minimise les pertes. À l'inverse, dans le cas de la commutation dure, ces grandeurs ne sont pas nulles, entraînant davantage de pertes [29].

Bien que la première soit plus performante sur le plan énergétique, elle implique une mise en œuvre plus complexe, nécessitant l'ajout de circuits résonants pour créer des oscillations destinées à annuler l'une des deux variables pendant la commutation. Cette complexité technique explique la prédominance de la commutation dure dans les applications embarquées actuelles, raison pour laquelle cette étude s'y concentre.

Dans la référence [30], « Sun et al. » ont proposé une modélisation analytique complète des pertes de commutation dans les convertisseurs « hard-switching » à base de transistors GaN. Leurs résultats ont montré que malgré des temps de commutation très courts, les transitoires rapides induisent des surtensions localisées et des émissions électromagnétiques importantes. Cette étude met en évidence le compromis entre rendement et comportement CEM, particulièrement critique à haute fréquence.

Par ailleurs, l'étude de « Lee et al. » s'est intéressée à la minimisation des pertes de commutation via l'optimisation du circuit de grille . En combinant une commande asymétrique (asymmetric driving) avec des techniques de préchargement capacitif, ils ont pu réduire significativement le « ringing » au moment de la commutation. Toutefois, ces

approches ajoutent de la complexité au niveau du circuit de commande et sont sensibles aux variations de charge[31].

Enfin, « Okada et al. », démontrent que, bien que la commutation douce (ZVS, ZCS) offre de meilleures performances en CEM, son implémentation dans les architectures compactes embarquées reste limitée par l'encombrement des circuits résonants nécessaires [32].

Ces recherches montrent que, malgré les progrès récents, la commutation dure reste la solution privilégiée dans les applications embarquées à haute densité, mais exige des compromis et des optimisations fines sur le « layout », la commande et le filtrage pour limiter ses inconvénients.

### II.3. Rôle des convertisseurs dans les systèmes embarqués

Les convertisseurs de puissance jouent un rôle central dans l'architecture électrique des véhicules modernes. En particulier, les convertisseurs DC/DC qui assurent l'adaptation des tensions entre les différents sous-systèmes d'un véhicule, par exemple entre la batterie haute tension (400 à 800 V) et les circuits de bord basse tension (12 ou 48 V) [33,34].

Ils répondent aussi aux exigences de fiabilité, de rendement énergétique et de sécurité fonctionnelle imposées par les constructeurs automobiles. La réduction des pertes, la miniaturisation des composants et la gestion thermique sont des critères essentiels pour le développement de ces systèmes [35].

Dans les véhicules électriques, ces convertisseurs doivent fonctionner dans un environnement contraignant, exposés à des variations thermiques importantes, à des vibrations mécaniques, et générant eux-mêmes un bruit électromagnétique qui peut être de niveau élevé. La conception doit donc intégrer ces contraintes dès les phases initiales du développement pour garantir la stabilité et la durabilité du système embarqué [36].

Plusieurs études récentes ont porté sur la conception et l'optimisation des convertisseurs DC/DC embarqués pour véhicules électriques.

Dans la référence [37], « Chen et al. » ont développé un convertisseur DC/DC bidirectionnel ultra-compact, basé sur des transistors GaN, capable d'opérer dans des plages de tension variant de 400 V à 12 V avec un rendement supérieur à 96 %. L'accent a été mis sur l'intégration 3D et la gestion thermique par substrat DBC, réduisant de 35 % l'encombrement par rapport aux solutions classiques. Toutefois, leurs essais en environnement thermique sévère ont révélé une augmentation significative de la température de jonction à pleine charge, montrant les limites des approches purement passives.

Dans les travaux de « Niu et al. », ils ont mis en évidence l'importance de la co-conception thermique et CEM dans les convertisseurs embarqués. Leur étude propose une méthodologie d'optimisation conjointe du layout, des composants passifs et du blindage électromagnétique, permettant une réduction de 12 dB des EMI conduites tout en maintenant une température maximale inférieure à 100 °C. Cependant, cette approche reste coûteuse en calcul et difficile à appliquer dans les chaînes de production standardisées [38].

Enfin, l'analyse comparative présentée par « Kurachi et al. » a montré que peu de travaux intègrent simultanément les effets du vieillissement sur le comportement thermique et électromagnétique des convertisseurs embarqués, alors que ces deux facteurs deviennent critiques à long terme pour les véhicules électriques [39].

Ces lacunes justifient la nécessité de travaux intégrant la fiabilité temporelle dans la conception des systèmes DC/DC à base de GaN.

### II.4. Limites des technologies basées sur le silicium

- La technologie MOSFET en silicium (Si), longtemps dominante dans les applications de conversion de puissance, atteint aujourd'hui ses limites physiques [40]:Une **vitesse de commutation limitée**, ce qui impose l'utilisation de composants passifs volumineux (inductances, condensateurs), réduisant ainsi la compacité du système ;
- Une **résistance à l'état passant plus élevée** (RDS(on)), générant davantage de pertes thermiques ;
- Une **résilience thermique inférieure**, limitant les performances à haute température ou en fonctionnement intensif [41,42].

Ces limitations technologiques freinent le développement de systèmes à haute densité de puissance, indispensables dans le contexte de l'électrification des transports. Les ingénieurs sont ainsi contraints de rechercher de nouvelles alternatives offrant de meilleures performances, notamment en termes de rendement, de fiabilité, et de gestion thermique.

Bien que le silicium soit historiquement le matériau dominant pour les dispositifs de conversion de puissance, de nombreux efforts ont été déployés pour améliorer ses performances.

Dans la référence [43], « Li et al. » ont exploré l'optimisation des structures « trench-MOSFETs » en Si pour réduire la RDS(on) tout en maintenant une bonne tenue en tension. Ils ont obtenu une amélioration de 20 % en conduction, mais au prix d'une instabilité accrue en commutation rapide, causée par les effets capacitifs et les transitoires non maîtrisés.

D’autres travaux, comme ceux de « Nguyen et al. », ont tenté d’introduire des substrats à conductivité améliorée et des procédés de gravure avancés pour étendre la plage de température de fonctionnement. Bien que ces dispositifs montrent des progrès, ils restent limités à des fréquences de commutation inférieures à 200 kHz dans des conditions thermiques sévères [44]. Enfin, une étude comparative approfondie menée par « Tanaka et al. » a montré que les convertisseurs Si optimisés atteignent difficilement des densités de puissance supérieures à 2kW/L sans provoquer une élévation critique de la température de jonction [45].

Ces limites technologiques intrinsèques au silicium justifient le recours aux matériaux WBG (GaN, SiC), capables de fonctionner à des régimes plus exigeants sans compromettre la fiabilité ni la compacité.

### II.5. Transition vers les semiconducteurs à large bande interdite

Pour dépasser les limitations du silicium, les technologies dites à large bande interdite (WBG – Wide Bandgap), telles que le carbure de silicium (SiC) et le nitrure de gallium (GaN), sont aujourd’hui considérées comme des solutions de rupture dans le domaine de l’électronique de puissance [46].

Le GaN, en particulier, se distingue par [47] :

- Une fréquence de commutation nettement plus élevée que le Si,
- Une résistance RDS(on) très faible,
- Une capacité à fonctionner à des températures élevées sans dégradation de performance,
- Une meilleure efficacité énergétique, réduisant la consommation globale du système.

Grâce à ces avantages, le GaN permet une réduction significative de la taille des convertisseurs, une diminution des pertes, et une amélioration globale du rendement. Il devient ainsi un candidat idéal pour les applications embarquées critiques, notamment dans l’automobile, l’aéronautique, et les télécommunications.

Cependant, ces nouvelles technologies introduisent également de nouveaux défis, en particulier en matière de la CEM, de fiabilité et de gestion thermique – autant d’aspects qui seront développés dans les sections suivantes de ce chapitre [48,49].

La littérature récente a largement étudié la transition vers les matériaux à large bande interdite, notamment dans les applications de conversion embarquée.

Dans la référence [50], « Huang et al. » ont comparé expérimentalement des convertisseurs DC/DC intégrant des transistors Si, SiC et GaN, en environnement thermique et

électromagnétique sévère. Ils ont démontré que les dispositifs GaN offrent un rendement supérieur de 3 à 6 % par rapport au Si, ainsi qu'une réduction de 50 % du volume global grâce à la diminution de la taille des composants passifs. Cependant, les résultats montrent également une sensibilité accrue aux parasites, avec des pics EMI plus intenses dans les hautes fréquences. De leur côté, les travaux de « Mori et al. » se sont penchés sur les performances thermiques comparées des technologies GaN et SiC. Ils ont observé que, bien que le SiC présente une conductivité thermique supérieure, le GaN reste plus performant à haute fréquence pour des puissances inférieures à 5 kW, notamment grâce à sa faible charge de grille et à son intégration simplifiée [51].

Toutefois, les études de « Chatterjee et al. » soulignent que les modèles de fiabilité à long terme pour les dispositifs GaN restent encore peu matures, en particulier dans les environnements embarqués soumis à des cycles de température et de vibration intenses [52].

Ainsi, bien que prometteuses, les technologies WBG nécessitent encore des validations complémentaires sur le plan CEM, thermique et fiabilité.

# III. Technologie GaN et caractéristiques

## III.1. Les topologies de conversion

La conversion de puissance repose sur des architectures de convertisseurs variées, définies en fonction des besoins spécifiques de chaque application. Il est essentiel d'en comprendre les principes afin d'identifier d'éventuels points communs d'étude. Ces points communs permettent alors de concentrer les efforts sur un aspect particulier, dont l'optimisation pourra bénéficier à un large éventail de convertisseurs. L'intérêt est d'éviter la redondance des analyses tout en proposant des améliorations généralisables.

Dans notre cas, l'application ciblée est le domaine véhiculaire, où les convertisseurs survolteurs, dévolteurs et les onduleurs sont les plus couramment utilisés [53,54]. L'intégration de transistors HEMT influence fortement le choix des topologies :

- Leurs faibles pertes de commutation permettent d'envisager des configurations dans lesquelles ces pertes constituent habituellement un facteur limitant.
- Leur compacité (quelques millimètres) et leur capacité à fonctionner à haute fréquence favorisent par ailleurs l'usage de structures sans transformateur.
- Une inductance reste toutefois indispensable, et sa conception doit être soigneusement adaptée à la fréquence de fonctionnement visée.

### III.2. Le nitrure de gallium

Le nitrure de gallium (GaN) est un matériau semi-conducteur à large bande interdite (environ 3,4 eV) appartenant à la famille des nitrures III-V.

Sur le plan chimique et en science des matériaux, il se distingue par une forte liaison iono-covalente entre les atomes de gallium et d'azote, ce qui confère une grande stabilité thermique et chimique au cristal.

Sa structure cristalline de type wurzite, combinée à une faible densité de défauts lorsqu'il est bien épitaxié, permet une excellente mobilité des porteurs de charge et une tenue en champ électrique nettement supérieure à celle du silicium.

De plus, le GaN présente une bonne compatibilité avec les substrats thermiquement conducteurs comme le SiC, ce qui facilite l'extraction thermique dans les dispositifs haute puissance [55,56]. Grâce à ces propriétés, le GaN est particulièrement adapté à la fabrication de transistors de puissance performants.

### III.3. Structure des transistors HEMT GaN

La structure HEMT repose sur une hétérojonction entre deux matériaux semiconducteurs à bandes interdites différentes, typiquement l'AlGaN et le GaN. Cette configuration forme un puits quantique côté GaN, générant des discontinuités dans les bandes de conduction et de valence. Ce phénomène favorise la concentration des porteurs à l'interface, conduisant à la formation d'un gaz bidimensionnel d'électrons (2DEG), qui constitue le canal conducteur du transistor. Ce canal conducteur offre une mobilité électronique élevée sans nécessiter de dopage, contrairement aux transistors en silicium. L'absence de jonction PN classique permet également une commutation plus rapide, et une charge de grille plus faible, limitant les pertes dynamiques. Grâce à la mobilité électronique élevée dans ce gaz 2D, les transistors HEMT atteignent des vitesses de commutation très élevées, idéales pour les applications en haute fréquence. Le courant dans le canal est modulé par la tension grille-source $V_{GS}$, selon le principe du transistor à effet de champ. Cette modulation est rendue possible grâce à une grille de type Schottky et à des contacts ohmiques au niveau du drain et de la source. L'ajustement du courant ID s'effectue alors sous l'action combinée des tensions $V_{GS}$ et $V_{DS}$ [57,58].

La Fig. 1.2 illustre la structure interne d'un transistor HEMT GaN représentée sous forme d'empilement de couches et des différentes zones actives du composant,

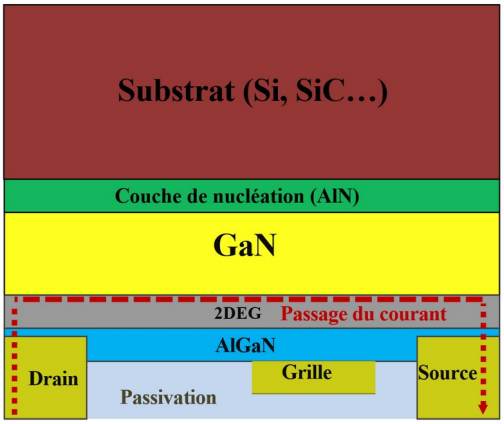



**Fig 1. 2** Schéma structurel d'un transistor HEMT GaN [5]

Le transistor est commandé par une tension appliquée à la grille, qui modifie la densité de porteurs dans le gaz bidimensionnel d'électrons (2DEG), permettant ou non la conduction entre le drain et la source. Cette structure unique favorise une faible résistance à l'état passant et une très bonne tenue en tension [60]. Les différentes couches essentielles d'un transistor HEMT en GaN sont exposées et décrites ci-après :

❖ **Le substrat**

Le substrat constitue la base sur laquelle est initiée la croissance des différentes couches du composant. Dans les transistors HEMT, les substrats les plus couramment utilisés sont le silicium (Si), le carbure de silicium (SiC) et le saphir [61]. Le choix de ce matériau dépend de plusieurs critères : la compatibilité cristalline avec le GaN, la conductivité thermique, le coût, la dilatation thermique ainsi que l'application visée. Le silicium, largement disponible et peu coûteux, attire l'industrie pour la fabrication à grande échelle [62]. Bien que les meilleurs résultats soient actuellement obtenus sur substrat SiC, les progrès sur substrat Si laissent envisager des performances comparables [63]. Cependant, l'utilisation du silicium impose certaines limitations en matière de qualité de croissance et de fiabilité du composant final.

❖ **La couche de nucléation et la couche de GaN**

La couche de nucléation, positionnée entre le substrat et la couche de GaN, a pour fonction principale d'atténuer les contraintes mécaniques dues au désaccord de maille entre le substrat (notamment en Si) et le GaN. Cette contrainte favorise en effet l'apparition de fissures lors de la croissance. La couche de GaN, d'une épaisseur généralement comprise de 1 à 2 µm selon les procédés, constitue ensuite le cœur du canal de conduction. C'est dans la partie supérieure de cette couche que se forme le gaz bidimensionnel d'électrons (2DEG), par effet combiné des polarisations spontanée et piézoélectrique. La qualité cristalline de cette couche est

déterminante, car la présence de défauts, de pièges ou de niveaux d'énergie profonds peut fortement affecter les performances du composant.

❖ **La couche d'AlGaN**

La couche d'AlGaN, située au-dessus du GaN, agit comme une couche donneuse. Elle est composée d'un alliage d'aluminium et de gallium ($Al_xGa_{1-x}N$), où le paramètre x représente la proportion d'aluminium. L'augmentation de cette teneur en aluminium permet une élévation quasi linéaire de la densité d'électrons dans le canal [64]. Toutefois, au-delà d'un certain seuil ($x > 0,35$), le désaccord de maille avec le GaN devient critique, ce qui nuit aux propriétés piézoélectriques et augmente la résistance du canal. Cette couche assure également le contact Schottky avec la grille et fournit l'énergie nécessaire aux électrons du canal. L'épaisseur de la couche, généralement comprise de 3 à 30 nm, ainsi que sa composition, influencent directement la contrainte mécanique et donc la polarisation piézoélectrique générée à l'interface avec le GaN. Pour optimiser les performances de l'hétérostructure AlGaN/GaN, une fine couche de nitrure d'aluminium (AlN), d'environ 1 nm, est souvent ajoutée à l'interface. Elle permet d'accroître la discontinuité de bande et, par conséquent, la mobilité électronique des transistors [65,66].

❖ **Le gaz d'électrons bidimensionnel (2DEG)**

Le gaz bidimensionnel d'électrons (2DEG) est une conséquence directe de l'hétérojonction entre les couches d'AlGaN et de GaN, caractérisées par des bandes interdites différentes. Lorsque l'épaisseur de la couche d'AlGaN (typiquement de 20 à 50 nm) dépasse celle du GaN (souvent de 1 à 3 µm), la couche supérieure s'ajuste mécaniquement à la structure sous-jacente, générant une contrainte élastique. Dans un état de relaxation de la couche de GaN, cette déformation engendre une polarisation piézoélectrique au sein de l'AlGaN. En régime d'équilibre thermodynamique, le niveau de Fermi de l'hétérostructure doit rester constant. L'écart entre les affinités électroniques des deux matériaux et la continuité du niveau du vide induisent alors des discontinuités de bande à l'interface. Ces discontinuités forment un puits triangulaire dans lequel les électrons s'accumulent pour compenser partiellement les charges issues des effets de polarisation. Ce phénomène donne naissance à un canal conducteur, constituant le 2DEG.

### III.4. Avantages technologiques du GaN

Pour mieux illustrer les avantages fondamentaux des matériaux à large bande interdite, il est utile de comparer leurs propriétés physiques clés. La Fig 1.3 présente une comparaison

normalisée des propriétés physiques entre le silicium (Si), le nitrure de gallium (GaN) et le carbure de silicium (SiC).

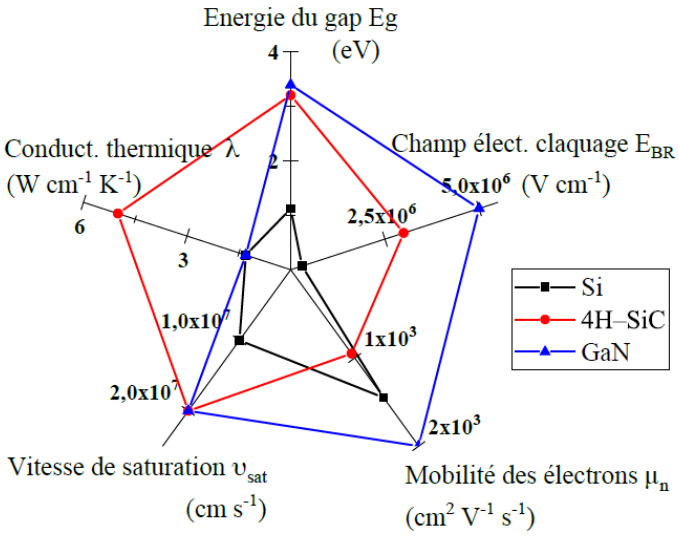



**Fig 1. 3** Comparaison normalisée des propriétés physiques du Si, GaN et SiC

Comparé au Si et au SiC, le GaN se distingue particulièrement par son champ électrique critique et sa bande interdite élevée, le rendant apte aux applications à haute fréquence et haute tension. Bien que le SiC offre une conductivité thermique supérieure, le GaN propose un meilleur compromis entre performance, compacité et rendement pour les convertisseurs embarqués :

- **Fréquences de commutation élevées**

Les transistors GaN sont capables de fonctionner à des fréquences de commutation très élevées (> MHz), bien supérieures à celles des MOSFET en silicium. Cela permet de réduire théoriquement la taille des composants passifs (bobines, condensateurs), ce qui est un atout majeur pour les applications embarquées à forte contrainte d'espace [67].

- **Faibles pertes de conduction**

Grâce à une faible RDS(on) et à des charges parasites réduites, les dispositifs GaN affichent des pertes de commutation et de conduction très faibles, favorisant des rendements élevés, même à forte charge [68].

- **Densité de puissance élevée et miniaturisation**

Le GaN permet une intégration plus dense des composants, avec un meilleur contrôle thermique et des pertes réduites. Il devient ainsi possible de développer des convertisseurs compacts avec une densité de puissance largement supérieure aux technologies conventionnelles [69].

- **Performance thermique améliorée**

Le GaN présente une meilleure tenue thermique que le Si, avec une capacité à fonctionner à des températures plus élevées sans altération de performance. De plus, la structure HEMT latérale réduit la résistance thermique globale, facilitant le refroidissement [70].

Plusieurs travaux récents ont confirmé expérimentalement les avantages intrinsèques du GaN dans des applications embarquées à forte densité de puissance. Dans [71], « Zhang et al. » ont conçu un convertisseur DC/DC GaN de 3 kW fonctionnant à 2 MHz, atteignant un rendement maximal de 97,2 % et une réduction de 45 % de la taille des composants passifs par rapport à un équivalent en SiC. L'étude met en évidence la capacité du GaN à maintenir un haut rendement même à très haute fréquence, mais souligne également la nécessité d'un layout PCB optimisé pour éviter les surtensions et oscillations transitoires.

De leur côté, « Yamaguchi et al. » ont testé un onduleur triphasé GaN pour véhicules électriques, démontrant une réduction de 30 % des pertes de commutation par rapport au Si, ainsi qu'une amélioration de la réponse dynamique du système moteur. Toutefois, des problèmes d'EMI haute fréquence ont été observés, nécessitant un filtrage plus complexe [72].

Enfin, l'étude de « Khandelwal et al. » a montré que, malgré une densité de puissance atteignant 5,2 kW/L, les dispositifs GaN restent sensibles à l'auto-échauffement localisé ("hotspots"), ce qui peut entraîner une dérive progressive de la RDS(on) si la gestion thermique n'est pas soigneusement intégrée dès la conception [73].

Ces résultats montrent que les bénéfices du GaN sont réels et significatifs, mais que leur exploitation optimale requiert une co-conception électromagnétique et thermique.

### III.5. Applications automobiles des dispositifs GaN

Le choix du matériau semiconducteur dépend fortement de l'application visée, notamment en termes de plage de puissance et de fréquence. Le graphique, représenté par la Fig 1.4, positionne les principales technologies en fonction de ces deux paramètres.

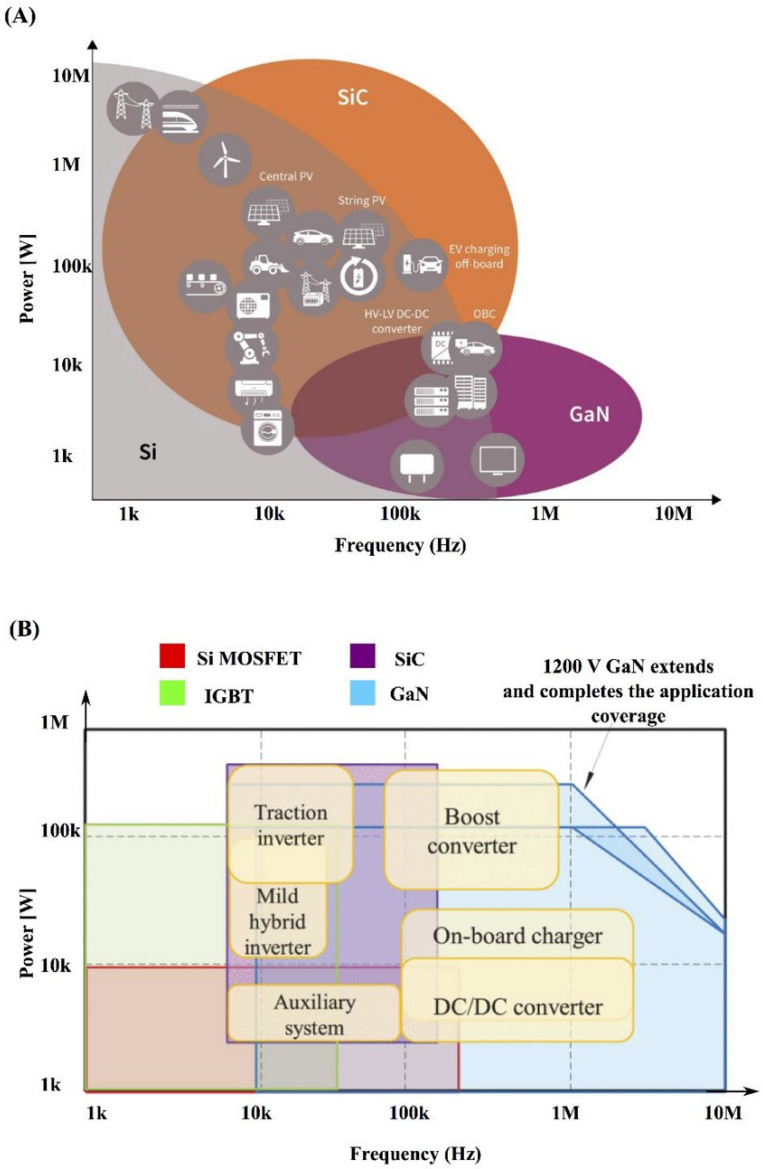



**Fig 1. 4** (A) Diagramme puissance–fréquence positionnant les technologies Si, SiC et GaN selon leurs domaines d'application ; (B) comparaison des technologies Si MOSFET, IGBT, SiC et GaN sur le plan puissance–fréquence pour différentes interfaces électroniques de de puissance dans les véhicules électrifiés [74]

Cette classification montre que le GaN est particulièrement adapté aux convertisseurs DC/DC, aux chargeurs embarqués et aux systèmes embarqués à haute fréquence comme ceux utilisés dans les véhicules électriques ou les data centers.

De son côté, le SiC est privilégié pour les applications industrielles ou à haute puissance telles que les onduleurs PV ou les convertisseurs éoliens.

Face à la demande croissante en compacité, rendement et fiabilité, les constructeurs automobiles s'orientent vers le GaN pour diverses fonctions :

- **Convertisseurs DC/DC** : pour adapter les tensions entre les batteries haute tension et les systèmes 48/12V, avec un encombrement réduit [75]

- .**Chargeurs embarqués (OBC)** : les transistors GaN permettent d'atteindre des rendements de conversion supérieurs à 96 %, réduisant les pertes thermiques et le temps de recharge [76].
- **Onduleurs de traction et pilotage moteur** : les performances du GaN permettent une commande plus fine des moteurs, une meilleure réponse dynamique, et une réduction des pertes dans les phases transitoires [77].

L'intégration des convertisseurs à base de transistors GaN dans les véhicules électriques constitue un exemple concret d'application de cette technologie dans un environnement embarqué, comme illustré à la Fig. 1.5.

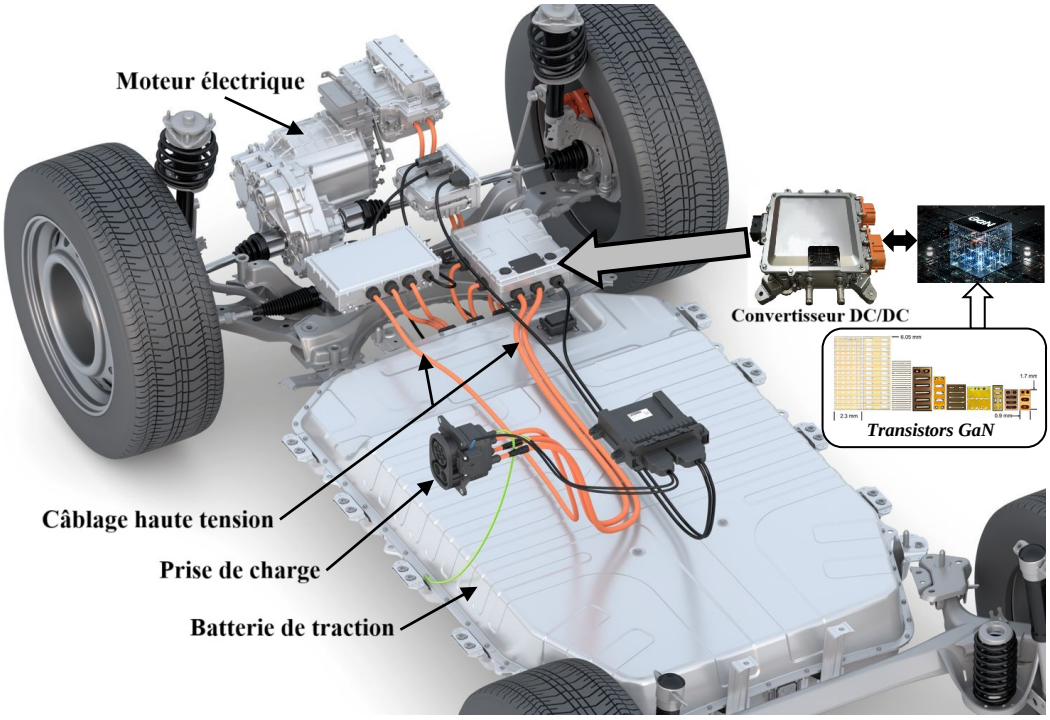



**Fig 1. 5** Exemple d'intégration de convertisseurs GaN dans un véhicule électrique [78]

Ces applications démontrent le potentiel transformateur du GaN dans l'automobile, à condition de résoudre les verrous restants en matière de fiabilité, CEM et thermique.

Plusieurs travaux récents ont validé l'utilisation des transistors GaN dans des applications automobiles réelles. Dans la référence [79], « Park et al. » ont développé un chargeur embarqué de 6,6 kW intégrant des e-HEMTs GaN, atteignant un rendement de 96,5 % et un facteur de puissance de 0,99, tout en réduisant le poids du module de 27 % par rapport à une version SiC équivalente. Néanmoins, ils signalent que la compacité accrue rend la gestion thermique plus complexe, nécessitant un refroidissement liquide.

En second lieu dans les travaux de « Singh et al. », un convertisseur DC/DC GaN bidirectionnel 400 V/48 V destiné aux architectures multi-batteries a été conçu, démontrant

une densité de puissance de 4,8 kW/L grâce à une fréquence de commutation de 1 MHz, mais observant également une augmentation des EMI conduites à haute fréquence [80].

Et finalement, l'étude de « Femia et al. » faite sur un onduleur de traction triphasé GaN de 50 kW a montré une réduction de 35 % des pertes de commutation par rapport à un système en Si, ainsi qu'une amélioration de la réponse dynamique moteur. Toutefois, ils relèvent que la qualification automobile reste un frein, faute de protocoles normalisés pour le GaN à ces puissances [81].

Bien que, ces résultats confirment que le GaN offre des avantages significatifs en compacité, rendement et performance dynamique, son adoption à grandes échelles dépend de la maîtrise thermique et CEM.

# IV. Défis technologiques liés au GaN

## IV.1. Niveau actuel de maturité industrielle

Bien que les composants GaN aient démontré leur potentiel sur le plan académique et en laboratoire, leur niveau de maturité technologique reste inférieur à celui des composants en silicium ou même en SiC. Les processus de fabrication sont encore en phase d'optimisation, et la standardisation au niveau industriel est insuffisante [82].

Afin d'illustrer cette phase de transition et de montée en maturité, la Fig 1.6 présente les prévisions d'évolution du marché mondial des dispositifs de puissance GaN, segmentées par domaine d'application.

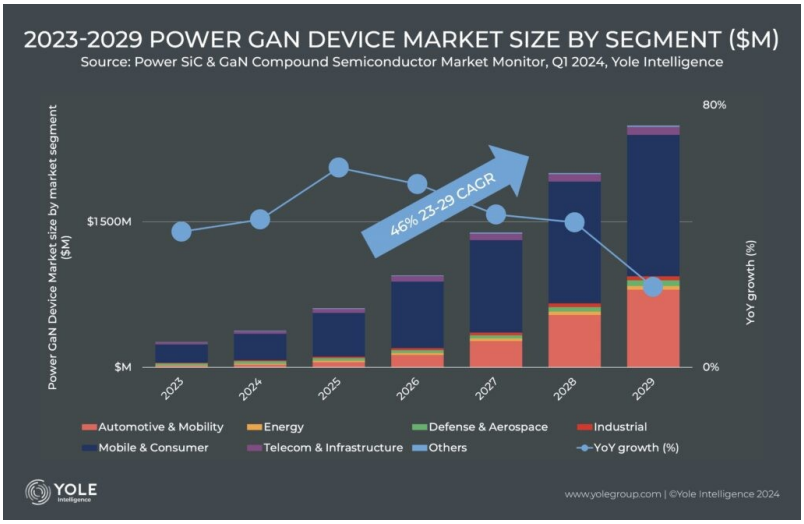



**Fig 1. 6** Prévisions de la taille du marché des dispositifs de puissance GaN par segment d'application sur la période 2023–2029 [83].

Les dispersions de performances entre lots, les contraintes d'intégration dans les chaînes de production existantes, ainsi que la faible disponibilité de composants qualifiés pour l'automobile ralentissent leur adoption à grande échelle [84].

L’adoption industrielle du GaN a progressé ces dernières années, mais reste en phase de consolidation par rapport au SiC, déjà bien implanté dans l’automobile.

Dans la référence [85], « Ueda et al. » ont analysé l’évolution du marché et ils ont constaté que les composants GaN représentent moins de 10 % des volumes WBG pour applications embarquées, en grande partie en raison du manque de références qualifiées AEC-Q101. Cependant, plusieurs fabricants, comme GaN Systems et EPC, ont récemment annoncé des gammes certifiées ISO 26262 et capables de supporter des profils de mission automobiles [86]. Du côté industriel, l’étude [87] de « Brückner et al. », montre que le GaN est déjà intégré dans des chargeurs embarqués et convertisseurs auxiliaires de véhicules électriques haut de gamme, avec des résultats positifs sur la compacité et le rendement. Toutefois, la chaîne d’approvisionnement reste plus fragile que pour le SiC, avec moins de lignes de production à grande échelle et une dépendance forte aux substrats de haute qualité.

Enfin, la référence [88] donnant une analyse prospective menée par IEEE EDL prévoit que l’adoption massive du GaN dans l’automobile pourrait survenir d’ici 2028, sous réserve de résoudre les problématiques de qualification, de fiabilité et de standardisation des procédés de fabrication.

### IV.2. Fiabilité et stabilité à long terme

- La fiabilité constitue un enjeu majeur pour l’intégration des transistors de puissance GaN dans les systèmes critiques tels que les convertisseurs haute tension, les entraînements de moteurs électriques ou l’électronique automobile [89]. Plusieurs mécanismes de dégradation propres aux HEMTs AlGaN/GaN ont été identifiés [90] :
- **Vieillissement électrothermique** : lié aux cycles thermiques répétés qui provoquent des dégradations dans les interfaces et les matériaux encapsulants ;
- **Effets de piégeage (trapping)** : les charges peuvent se piéger dans la couche AlGaN, ce qui entraîne un effondrement temporaire du courant ou une dérive de la tension de seuil;
- **Dégradation des jonctions** : en fonctionnement prolongé à haute température ou sous stress électrique répété, les performances chutent progressivement [91,92].

La faible expérience de retour terrain sur les systèmes GaN embarqués rend difficile l’établissement de modèles prédictifs de défaillance. Or, dans des applications critiques comme l’automobile, la fiabilité doit être prouvée sur des millions de cycles et sur toute la durée de vie du véhicule.

En effet, la fiabilité des dispositifs GaN a fait l'objet d'études approfondies au cours des dernières années, avec des approches combinant essais accélérés et modélisations prédictives. Dans la référence [93], « Huang et al. » ont soumis des HEMTs GaN à des cycles thermiques rapides (-40 °C à 150 °C) sur 2000 cycles montrant une stabilité remarquable de la tension de seuil mais une augmentation progressive de la RDS(on) de 8 %, attribuée à la dégradation des interfaces métalliques.

Les travaux de « Shinohara et al. », ont discuté l'impact des effets de piégeage sous forte contrainte de commutation, constatant que la présence de charges piégées dans la couche AlGaN accélère le phénomène de "current collapse" après plusieurs millions de cycles [94].

L'étude de « Mantooth et al. » a mis en évidence que si les dispositifs GaN démontrent une meilleure robustesse que le Si en court-circuit de courte durée, ils restent plus sensibles aux transitoires de grille, nécessitant des protections supplémentaires dans le driver [95].

Enfin, une analyse critique menée par « Meng et al. » souligne le manque de modèles de vieillissement validés sur le long terme (>10 000 h) pour les environnements embarqués, et appelle à développer des méthodologies combinant contraintes électriques, thermiques et vibratoires pour refléter plus fidèlement les conditions réelles des applications automobiles [96].

Ces travaux confirment que, malgré leurs avantages initiaux, les transistors GaN exigent une approche de conception intégrant dès l'origine les mécanismes de dégradation afin de garantir leur stabilité à long terme.

### IV.3. Sensibilité aux parasites et contraintes de layout

Le fonctionnement à haute fréquence des transistors GaN les rend très sensibles aux éléments parasites du circuit tels que les inductances de liaison, les capacités parasites et les boucles de masse mal conçues. Cela peut entraîner :

- Des surtensions dangereuses en sortie,
- Des oscillations non désirées dans les signaux de commande,
- Des EMI amplifiées, difficiles à filtrer [97].

La conception du PCB (layout) devient un élément critique et il est donc impératif de :

- Réduire les boucles de commutation,
- Minimiser les inductances parasites (utilisation de plans de masse larges, vias thermiques),
- Assurer des chemins de retour propres et courts.

Ces exigences imposent un niveau d'expertise élevé en conception de circuits imprimés, rarement nécessaire avec des composants Si classiques.

Plusieurs travaux ont étudié l'impact des éléments parasites et du layout sur les performances CEM et la fiabilité des convertisseurs GaN.

Dans la référence [98], « Kim et al. » ont démontré qu'une optimisation de la boucle de commutation par réduction de l'inductance parasite de 8 nH à 2 nH permet de diminuer les surtensions du drain de plus de 40 % dans un convertisseur DC/DC 1 MHz. Leur méthode s'appuie sur l'utilisation de plans de masse continus et des vias thermiques multiples autour des transistors.

De leur côté « Patel et al. », ont proposé une approche de co-conception mécanique-électrique, intégrant le routage 3D des pistes dans des modules d'alimentation, permettant une réduction moyenne de 12 dB des EMI conduites. Toutefois, cette technique nécessite des procédés d'assemblage complexes et coûteux [99].

Finalement, « Zhao et al. » ont analysé l'effet des couplages capacitifs entre pistes de puissance et de commande dans les circuits GaN, montrant qu'un espacement supérieur à 1,5 mm réduit de manière significative les déclenchements intempestifs (false turn-on) [100].

Ces études confirment que la maîtrise du layout n'est pas seulement un facteur de rendement, mais aussi un élément clé pour limiter les contraintes CEM et améliorer la robustesse des systèmes GaN embarqués.

### IV.4. Circuit de commande de grille pour transistors GaN

Le circuit de commande de grille (gate driver) est l'un des principaux défis liés à l'intégration des transistors GaN dans les applications de puissance. En raison de leur rapidité de commutation, de leur tension de seuil très faible (généralement de 1 à 2 V) et de leur sensibilité accrue aux sur/sous-tensions de grille, les transistors GaN imposent des exigences strictes en matière de commande. Bien que la méthode de commande soit globalement semblable à celle utilisée pour les MOSFETs en SiC, les transistors GaN exigent une précision accrue et des protections renforcées pour éviter les commutations parasites ou les dommages irréversibles.

La commande des dispositifs GaN repose sur les technologies e-HEMT et GIT-HD [101], qui requièrent des approches spécifiques. Les grilles des structures e-HEMT présentent une très haute impédance d'entrée, et le contrôle s'effectue uniquement par la tension appliquée. En revanche, dans la structure GIT-HD, une fine couche de type « p » ajoutée au niveau du drain

et de la grille agit comme une jonction PN physique, modifiant la nature de la commande de grille.

### IV.4.1. Principes fondamentaux des circuits de commande de grille

Les transistors GaN commandés par une source de tension présentent des limites maximales de polarisation de grille. Par exemple la tension de grille des produits présentés par GaN Systems telles que citées dans la référence [102] est comprise entre +7 V et −10 V par rapport à la source. Cependant, ces extrêmes doivent être évités afin de ne pas endommager le composant. Une polarisation typique de la grille pour les e-HEMTs est de −3 V à l'état bloqué et de +6 V à l'état passant. Cette tension positive en conduction permet d'optimiser la résistance à l'état passant RDS(on).

Les caractéristiques intrinsèques des transistors GaN, notamment leur très faible capacité de grille et leur sensibilité aux perturbations, imposent des contraintes spécifiques sur le design des circuits de commande, particulièrement à haute fréquence de commutation.

Deux problèmes majeurs doivent être anticipés : la fausse activation (*false turn-on*), souvent causée par des variations de tension rapides sur la source, et les oscillations au niveau de la grille, dues aux inductances parasites et à la haute fréquence de commutation [103].

### IV.4.2. Caractéristiques et conception

La conception du circuit de commande pour les transistors GaN doit prendre en considération plusieurs critères essentiels pour garantir en même temps la performance et la fiabilité du système.

Tout d'abord, en raison des très courtes durées de montée et de descente des fronts de commutation, il est impératif de minimiser les inductances parasites, notamment au niveau de la boucle grille-source. L'utilisation de « drivers » à impédance de sortie minime est recommandée pour réduire les temps de commutation tout en limitant les oscillations.

De plus, une tension de grille négative « *negative gate voltage* » (typiquement −2 à −5 V) est souvent appliquée à l'état bloqué pour éviter les commutations intempestives dues aux transitoires rapides sur la source.

Il est également essentiel de prévoir des circuits de protection contre les surtensions de grille (clamp circuits), ainsi que des fonctions de désaturation ou de détection de défaut pour les applications critiques.

Les architectures de commande différenciées (*asymmetric driving*) peuvent être également utilisées pour appliquer des niveaux de tension distincts lors de l'activation et de la désactivation du transistor, améliorant ainsi la robustesse du composant.

Enfin, à haute fréquence, les interférences électromagnétiques (EMI) générées par les fronts abrupts doivent être considérées, justifiant l'utilisation de techniques soignées de mise à la masse et de circuits imprimés optimisés.

L'ensemble de ces considérations montre que la conception du circuit de commande (*gate driver*) ne peut être dissociée du reste du système et doit être co-optimisée avec le convertisseur pour exploiter pleinement les performances des transistors GaN tout en assurant leur fiabilité à long terme.

De nombreux travaux récents se sont focalisés sur l'optimisation des circuits de commande de grille pour tirer pleinement parti des performances des transistors GaN tout en garantissant leur robustesse.

Dans la référence [104], « Ahmed et al. » ont conçu un circuit de commande asymétrique capable d'appliquer +6 V/-3 V avec des temps de montée/descente inférieurs à 5 ns, réduisant de 35 % les pertes de commutation et supprimant le phénomène de faux déclenchement. Toutefois, cette architecture nécessite un routage ultra-court et une intégration proche du transistor, ce qui complique l'assemblage.

De l'autre côté, « Müller et al. » dans la référence [105] ont développé un driver isolé par transformateur planaire haute vitesse (60 MHz de bande passante) pour la commande de plusieurs e-HEMTs GaN en parallèle, atteignant une parfaite synchronisation des commutations mais au prix d'une consommation statique plus élevée.

A la fin, « Patel et al. » ont proposé un driver intégré avec protection active contre les surtensions de grille et la désaturation, démontrant une amélioration notable de la fiabilité lors de tests en environnement CEM sévère. Ces solutions intégrées augmentent le coût et la complexité du composant, freinant leur adoption massive dans l'automobile [106].

Ces résultats montrent que la conception du driver GaN doit trouver un compromis entre rapidité, protection et simplicité d'intégration.

### IV.5. Complexité de fabrication et coûts associés

Les procédés de fabrication des composants GaN sont plus complexes et moins standardisés que ceux du Si [107,108]:

- Le substrat utilisé (souvent Si ou SiC) a un impact fort sur le coût et la performance thermique,
- Le packaging doit être optimisé pour limiter les résistances thermiques et parasites,
- Les rendements de production sont encore inférieurs aux standards de l'industrie.

Par conséquent, les dispositifs GaN sont encore plus coûteux à l'achat, et leur intégration nécessite des moyens de fabrication spécifiques, ce qui peut limiter leur adoption dans des produits à très grand volume.

### IV.6. Manque de données empiriques approfondies

Les modèles de vieillissement, les cycles de test normalisés et les retours d'utilisation dans un environnement industriel font encore défaut pour le GaN. Cette absence de données empiriques complique la mise en place de stratégies de conception robustes et fiables, et limite l'acceptabilité de la technologie dans les applications critiques telles que l'automobile ou l'aéronautique.

## V. Compatibilité Électromagnétique (CEM)

### V.1. Fondamentaux des interférences électromagnétiques (EMI)

Les interférences électromagnétiques (EMI) désignent les perturbations électriques susceptibles de perturber le bon fonctionnement des équipements électroniques voisins.

Elles se déclinent en deux catégories principales :

- Les perturbations conduites, qui se propagent via les liaisons filaires ou galvaniques,
- Les perturbations rayonnées, correspondant aux champs électromagnétiques émis par le système.

Pour analyser ces phénomènes, il est essentiel de déterminer les courants circulant sur une large bande de fréquences, allant typiquement de 150 kHz à 80 MHz, voire jusqu'à 1 GHz. Ces perturbations peuvent provoquer des erreurs de communication, des dysfonctionnements temporaires, ou même des pannes critiques.

Les EMI conduites se classent généralement en :

- **Mode différentiel** : liées à la différence de tension entre deux conducteurs actifs ;
- **Mode commun** : liées à la tension entre les conducteurs et la masse.

Pour bien comprendre l'origine des perturbations électromagnétiques dans les convertisseurs DC/DC, il est essentiel d'analyser les chemins de circulation des courants en modes différentiel et commun. Le schéma représenté par la Fig 1.7, illustre clairement ces deux types de boucles dans un convertisseur typique, mettant en évidence les sources potentielles d'émissions EMI.

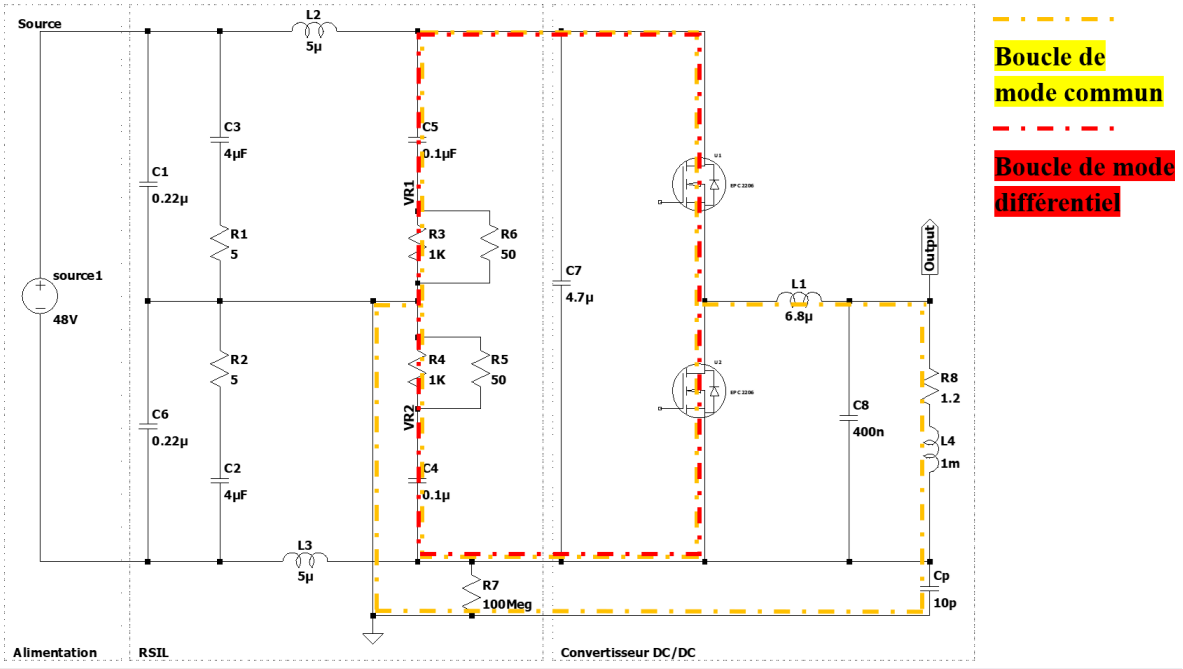



**Fig 1. 7** Exemple de boucle EMI dans un convertisseur GaN

Dans les véhicules électriques modernes, où cohabitent de nombreux équipements sensibles (bus CAN, capteurs, ECU), le respect des normes CEM est une exigence absolue [109,110].

## V.2. Spécificités EMI des convertisseurs GaN

### V.2.1. Fréquences de commutation élevées et EMI

Les transistors GaN commutent à des vitesses extrêmement rapides (fronts raides en tension et courant), ce qui génère des perturbations spectrales plus larges et plus intenses que les technologies Si. Ces émissions couvrent une plage fréquentielle étendue, rendant leur atténuation plus complexe [111].

### V.2.2. Sources principales d'EMI dans les convertisseurs GaN

Il existe plusieurs sources d'EMI telles que :

- **Transitions rapides** → dV/dt et di/dt élevés génèrent des surtensions et couplages indésirables ;
- **Effets parasites** → inductances et capacités non maîtrisées créent des antennes électromagnétiques ;
- **Layouts inadéquats** → longues boucles de masse ou interconnexions mal positionnées ;
- **Couplage entre puissance et commande** → interférences sur les signaux sensibles.

Ces effets sont exacerbés lorsque la densité de puissance est élevée, comme c'est le cas avec la technologie GaN.

L’analyse expérimentale des émissions EMI dans les convertisseurs GaN a fait l’objet de plusieurs travaux ces dernières années.

Dans la référence [112], « Wu et al. » ont mesuré le spectre EMI d’un convertisseur DC/DC GaN 400 V–48 V fonctionnant à 2 MHz, montrant que les pics en mode commun se situent entre 10 MHz et 40 MHz avec une amplitude allant jusqu’à 12 dB plus élevée que celle d’un équivalent en SiC. Ils ont attribué cette augmentation à la combinaison d’un dV/dt élevé (jusqu’à 100 V/ns) et des capacités parasites drain-source.

De leur côté, « Huang et al. » ont proposé une modélisation électromagnétique 3D intégrant le transistor et le PCB, permettant de prédire les pics d’émissions conduites avec une erreur inférieure à 3 dB par rapport aux mesures. Bien que cette approche améliore la précision de la conception CEM, elle reste coûteuse en temps de calcul [113].

Enfin, « Singh et al. » ont étudié l’efficacité de filtres CM compacts spécifiquement optimisés pour les hautes fréquences générées par le GaN, réduisant de 15 dB les émissions au-delà de 20 MHz mais avec une pénalité en rendement de 0,8 % [114].

Ces études confirment que la maîtrise des EMI dans les systèmes GaN nécessite une approche intégrée, combinant modélisation avancée, optimisation du layout et filtrage sélectif haute fréquence.

### V.3. Contraintes normatives dans l’automobile

L’un des cadres normatifs de référence dans le secteur automobile est la norme CISPR 25, qui fixe les limites maximales admissibles pour les émissions conduites et rayonnées dans les véhicules. Cette norme est essentielle pour assurer la coexistence harmonieuse de tous les sous-systèmes électroniques embarqués [115].

Les convertisseurs doivent passer des tests de conformité très stricts sur banc CEM, incluant :

- Mesures des émissions en mode conduit (0.15–108 MHz),
- Mesures des émissions rayonnées (30 MHz–1 GHz),
- Résilience aux interférences externes.

Le non-respect de ces normes peut entraîner :

- Le rejet du composant ou du système lors de la qualification,
- Des risques de défaillances en service.

La conformité CEM est donc une étape incontournable pour l’intégration automobile.

Afin d’illustrer plus concrètement les contraintes normatives imposées dans l’automobile, la Fig 1.8 présente un exemple type des limites d’émissions électromagnétiques selon la norme CISPR 25 (classe 5), en rayonné.

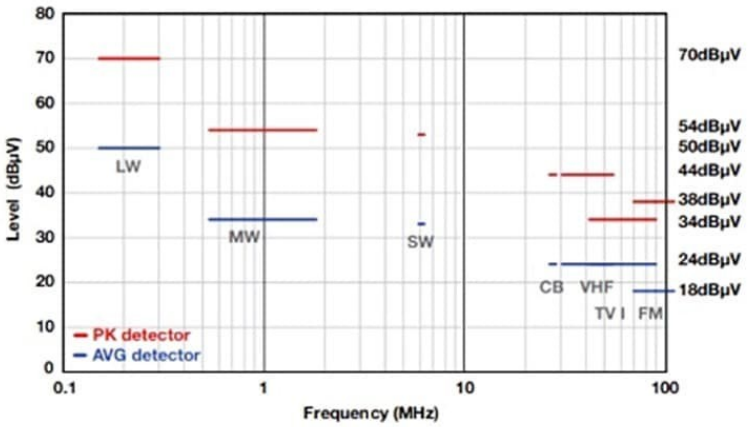



**Fig 1. 8** Limites d'émissions rayonnées selon CISPR 25 (classe 5), en fonction de la fréquence (détecteurs Peak et Average) - présentation typique utilisée pour les convertisseurs embarqués [116].

### V.4. Techniques de réduction des EMI

Plusieurs stratégies sont mises en œuvre pour maîtriser les perturbations telles que [117]:

- **Optimisation du layout PCB** : réduction des boucles, blindage localisé, plans de masse continus ;
- **Filtres EMI** : passe-bas, CM choke, condensateurs de découplage ;
- **Blindages électromagnétiques** : boîtiers métalliques ou peintures conductrices ;
- **Soft-switching** : techniques comme le ZVS (Zero Voltage Switching) pour adoucir les transitions ;
- **Contrôle actif de la fréquence de commutation** : modulation pour éviter les fréquences critiques.

Avec l'utilisation du GaN, une co-conception électromagnétique doit être menée dès le début du projet.

### V.5. Interaction entre EMI et vieillissement

Un aspect innovant étudié dans cette thèse est l'évolution des émissions électromagnétiques avec le vieillissement des composants.

#### V.5.1. Effets du vieillissement sur les caractéristiques EMI

Les dérives des caractéristiques EMI liées au vieillissement du composant se résument comme suit [118]:

- Augmentation de la résistance RDS(on) → perte d'efficacité, élévation des températures locales ; Dans [119], Cheng *et al.* ont étudié l'évolution de la résistance RDS(on) sous stress thermique cyclique sur des transistors GaN HEMTs. Les auteurs ont montré que l'augmentation progressive de RDS(on) entraîne une élévation locale

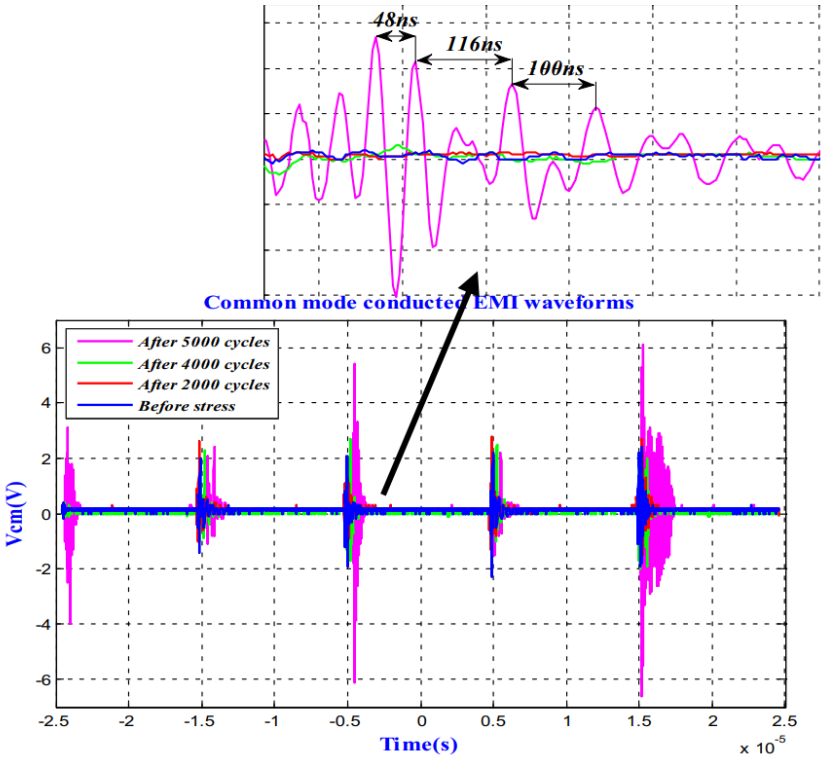
de la température de jonction et une dégradation de l'efficacité globale du convertisseur. Toutefois, ils soulignent que ce mécanisme dépend fortement de la qualité du packaging et des matériaux d'interconnexion.

- Dérive de la tension de seuil (Vth) → modification du comportement dynamique ; Dans [120], Xie *et al.* ont mis en évidence une dérive négative de Vth après des tests de vieillissement par stress de grille sur des transistors p-GaN. Cette dérive impacte directement la vitesse de commutation et peut provoquer des instabilités dynamiques. Les auteurs notent néanmoins que certains procédés de passivation permettent de limiter ce phénomène.
- Dégradation des interfaces thermiques → apparition de hotspots et déséquilibres de courant ; Dans [121], Meneghini *et al.* ont montré que la défaillance progressive des TIMs et des interfaces métalliques conduit à la formation de hotspots, induisant des déséquilibres de courant entre transistors parallélisés. Ce phénomène accélère les effets de vieillissement et réduit la durée de vie utile des dispositifs GaN.

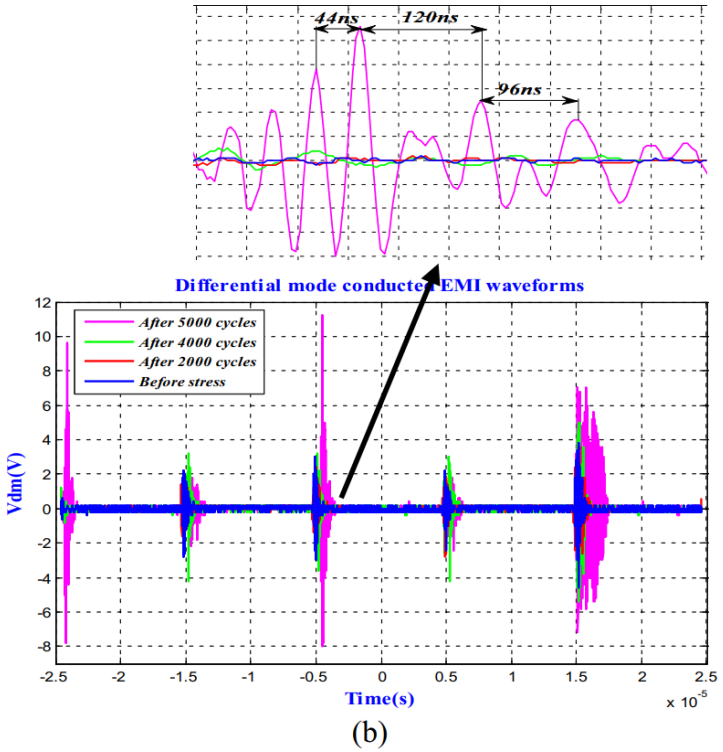
Comme conséquences, ces phénomènes se traduisent par [118]:

- Une augmentation des niveaux EMI.

Pour illustrer l'impact du vieillissement accéléré sur le comportement électromagnétique des convertisseurs, plusieurs travaux expérimentaux ont étudié l'évolution des formes d'onde CEM en modes commun et différentiel. Dans [122], les auteurs ont appliqué un cyclage thermique jusqu'à 5000 cycles sur des convertisseurs équipés de transistors IGBT en silicium (Si) et ont analysé les signatures EMI conduites. Les résultats montrent une déformation progressive des formes d'onde ainsi qu'une augmentation de l'amplitude des composantes parasites, confirmant que le vieillissement induit un déplacement et une amplification des pics EMI. À titre d'illustration, la Fig. 1.9 présente l'évolution temporelle des formes d'onde EMI en modes commun et différentiel mesurées après cyclage thermique, permettant de visualiser concrètement l'impact du vieillissement sur la signature électromagnétique.




(a)




(b)

**Fig 1. 9** (a). Formes d'onde EMI conduites en mode commun avant et après cyclage thermique (2000, 4000 et 5000 cycles) (b) Formes d'onde EMI conduites en mode différentiel.

En mode commun (Fig 1.9 (a)), on observe qu'après 5000 cycles, les impulsions EMI deviennent plus prononcées et élargies dans le domaine temporel. Ces distorsions sont

directement corrélées à une augmentation de la résistance RDSon et à une dégradation des interfaces thermiques, entraînant des transitoires plus sévères. En mode différentiel (Fig 1.9 (b)), la tendance est similaire avec une accentuation des pics de tension après vieillissement, traduisant une perte d'efficacité des filtres CEM dimensionnés sur l'état initial. Ces résultats démontrent clairement que les phénomènes de vieillissement aggravent les émissions conduites.

- Un déplacement des pics d'émission dans le spectre.

L'étude de [123] a analysé l'évolution du spectre EMI conduit dans un convertisseur basé sur des IGBT en silicium (Si) soumis à un cyclage thermique. L'objectif était de mettre en évidence la dérive fréquentielle et l'augmentation des émissions après vieillissement. Les résultats ont montré que, comparé à l'état initial, le spectre mesuré après 5000 cycles présente une hausse significative de l'amplitude et un déplacement des pics EMI, confirmant que la dégradation interne des transistors et des interfaces induit un déséquilibre électromagnétique. À titre d'illustration complémentaire, la Fig. 1.10 présente l'évolution fréquentielle des spectres EMI conduits mesurés avant et après cyclage thermique.

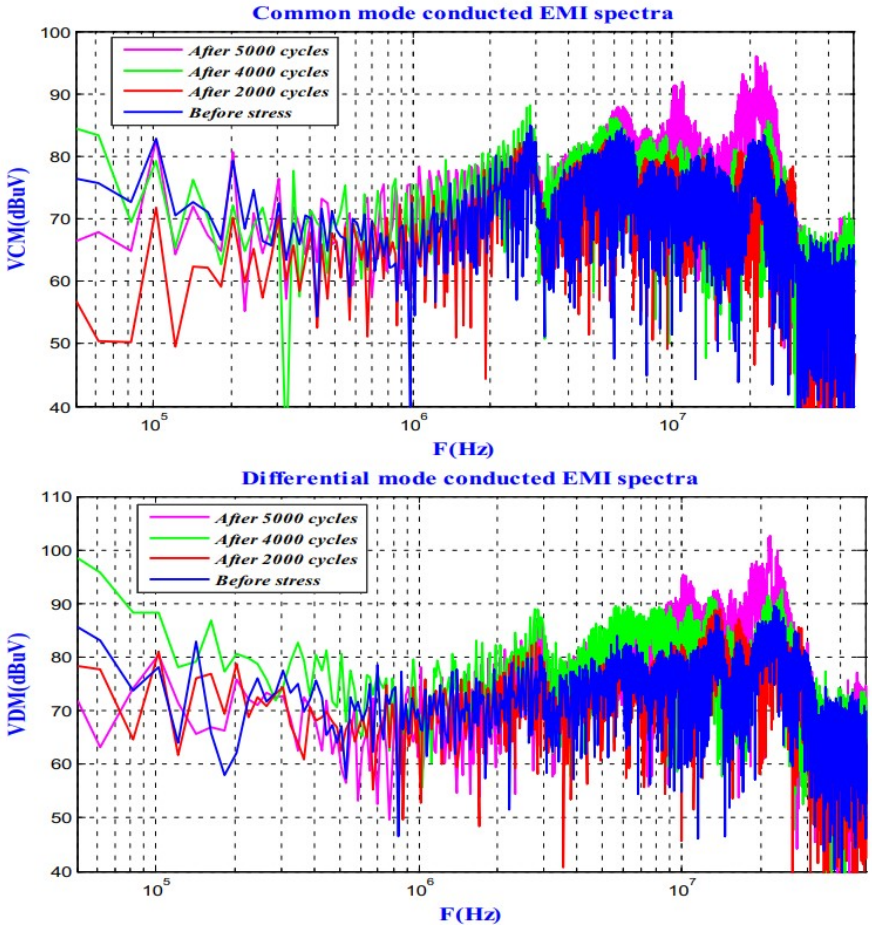



**Fig 1. 10** Spectres EMI conduits mesurés sur un convertisseur à IGBT en Si avant vieillissement et après 5000 cycles de cyclage thermique [123]

Ces résultats montrent que les amplitudes des résonances ont augmenté et que la signature EMI a nettement évolué après vieillissement, confirmant la sensibilité des spectres conduits comme indicateur de dégradation des composants

- Une baisse d'efficacité des filtres conçus pour un état initial.

Dans [124], De Santi *et al.* ont démontré que ces dégradations électro-thermiques se traduisent par une augmentation des émissions conduites et rayonnées, avec un déplacement des pics spectraux EMI. Ils notent également que les filtres CEM conçus pour un état initial deviennent moins efficaces au fur et à mesure du vieillissement, ce qui compromet la conformité aux normes.

### V.5.2. EMI comme outil de diagnostic embarqué

Ces observations ouvrent la voie à une approche innovante de diagnostic prédictif, basée sur l'analyse EMI :

- Suivi en temps réel du spectre EMI pendant le fonctionnement normal ; Dans [125], Luo *et al.* ont proposé une méthode de monitoring en ligne du spectre EMI dans des convertisseurs DC/DC GaN. Les auteurs ont montré qu'une dérive progressive de certains pics spectraux peut être corrélée à l'évolution de paramètres internes, ouvrant ainsi la voie à un diagnostic non-intrusif et temps réel.
- Détection de dérives anormales signalant une dégradation en cours ; Dans [126], Huang *et al.* ont développé une approche de détection des dérives EMI basée sur l'analyse fréquentielle adaptative. Leur étude démontre que des anomalies spectrales apparaissent bien avant que les défaillances électriques classiques (comme la hausse de RDS(on)) ne deviennent visibles, ce qui permet d'anticiper les dégradations.

Déclenchement d'alertes ou de stratégies de reconfiguration. Dans [127], Ahmed *et al.* ont proposé un système embarqué intégrant l'analyse EMI pour déclencher automatiquement des stratégies de reconfiguration dans les onduleurs de véhicules électriques. Ce mécanisme permet non seulement de protéger le convertisseur, mais aussi de prolonger la durée de vie du système en réallouant dynamiquement les ressources de commutation.Cette méthode présente l'avantage d'être non intrusive, rapide, et peu coûteuse à implémenter, ce qui en fait une solution très prometteuse pour la maintenance préventive des systèmes embarqués [128].

## VI. Gestion thermique des convertisseurs GaN

### VI.1. Importance de la gestion thermique dans les systèmes à haute densité de puissance

Les convertisseurs de puissance à base de GaN sont conçus pour offrir des densités de puissance élevées dans des volumes très réduits. Cette compacité, combinée à des fréquences de commutation élevées, conduit à une concentration importante de chaleur sur de très faibles surfaces. Par conséquent, la gestion thermique devient un paramètre critique pour assurer la performance, la durabilité et la fiabilité des systèmes [129,130].

Un dispositif mal refroidi peut voir sa température de jonction dépasser les limites admissibles, entraînant une accélération du vieillissement, des dérives de caractéristiques électriques, voire des défaillances irréversibles.

### VI.2. Stratégies de gestion thermique

Il existe plusieurs stratégies de gestion thermique pour assurer le bon fonctionnement des systèmes telles que le contrôle thermique actif, le refroidissement passif et le refroidissement actif.

#### VI.2.1. Contrôle thermique actif (Active Thermal Control – ATC)

Le contrôle thermique actif consiste à ajuster dynamiquement certains paramètres du convertisseur pour limiter la montée en température tels que:

- **Réduction de la fréquence de commutation** lorsque la température dépasse un seuil critique [131] ; Dans [132], Ozkan et al. ont étudié une stratégie de réduction dynamique de la fréquence de commutation appliquée à un redresseur deux niveaux. Leur méthode, basée sur un contrôle prédictif (FCS-MPC), a permis de maintenir la température de jonction sous les seuils critiques tout en préservant un rendement élevé. Toutefois, les auteurs soulignent que cette approche augmente le contenu harmonique et nécessite un dimensionnement précis des filtres passifs.
- **Ajustement du schéma PWM** (par exemple, passage de SPWM à DPWM) pour redistribuer les pertes. Dans [133], Nguyen a proposé l'utilisation de modulations DPWM pour redistribuer les pertes de commutation et réduire l'échauffement des interrupteurs dans les onduleurs de tension. Les résultats montrent une réduction significative des pertes dynamiques et de la température de jonction. Néanmoins, cette technique introduit parfois une augmentation de la distorsion harmonique, ce qui limite son utilisation dans certaines applications sensibles.
- **Modulation de la tension de bus DC** ; Dans [134], Ibrahim et al. ont présenté une stratégie de modulation de la tension du bus DC pour optimiser la gestion thermique des convertisseurs de traction. Leur approche consiste à abaisser dynamiquement la

tension DC en régime de faible charge, réduisant ainsi les pertes et la température des semi-conducteurs. L'inconvénient principal réside dans la nécessité d'adapter la commande de la machine pour maintenir les performances dynamiques.

- **Adaptation de la tension de grille**, réduisant les pertes de commutation. Dans [135], Rødal et Peftitsis ont introduit un driver de grille adaptatif à source de courant permettant de moduler les transitoires de commutation des MOSFETs SiC haute tension. Cette méthode améliore le compromis entre pertes et EMI en ajustant dynamiquement la tension et le courant de grille. Les auteurs mettent toutefois en évidence la complexité de mise en œuvre de ces drivers, notamment dans les environnements embarqués.

Cette méthode permet d'éviter les surchauffes tout en maintenant une performance acceptable, notamment dans les systèmes soumis à des profils de fonctionnement variables (cas typique des applications embarquées).

### VI.2.2. Refroidissement passif

Le refroidissement passif repose sur la dissipation naturelle de la chaleur via des matériaux ou structures spécifiques :

- **Radiateurs thermiques** en aluminium ou cuivre, souvent optimisés par simulation thermique ;
- **TIMs (Thermal Interface Materials)** pour améliorer la conduction entre la puce et le dissipateur ;
- **PCB thermiquement renforcé** : substrats DBC (Direct Bonded Copper), AlN, ou FR4 renforcé thermiquement, vias métalliques pour améliorer la dissipation verticale [136].

### VI.2.3. Refroidissement actif

Dans les cas où le refroidissement passif ne suffit pas, des systèmes de refroidissement actif sont déployés :

- **Air forcé** via ventilateurs pour augmenter la convection ;
- **Refroidissement liquide** : circulation d'eau ou de fluide diélectrique via des plaques froides ;
- **Refroidissement par jets (jet impingement)** : micro-canaux ou micro-buses dirigent le fluide de manière ciblée sur les zones critiques ;
- **Systèmes hybrides** combinant plusieurs techniques pour un échange thermique maximal [137].

Plusieurs études récentes ont évalué et comparé des stratégies de gestion thermique pour les systèmes à base de GaN à forte densité de puissance.

Dans la publication [138], « Luo et al. » ont développé un système de refroidissement liquide par micro-canaux intégré à un module GaN de 3 kW, réduisant la température de jonction de 38 °C par rapport à un refroidissement à air forcé, mais nécessitant une pompe supplémentaire, augmentant ainsi la complexité et le poids.

De leur côté, référence [139], « Kim et al. » ont étudié l'utilisation de TIMs à base de graphène pour améliorer la conduction thermique entre la puce GaN et le dissipateur, obtenant une réduction de 25 % de la résistance thermique totale, mais observant une dégradation de 12 % des performances après 1000 cycles thermiques.

Pour finir, « Xu et al. » ont proposé une plaque froide hybride combinant convection forcée et jet impingement ciblé, permettant de maintenir la température maximale des puces à moins de 95 °C à pleine charge. Toutefois, cette approche reste coûteuse et nécessite un encombrement supérieur à celui de solutions purement passives [140].

Ces travaux confirment que, bien que plusieurs technologies de refroidissement offrent des gains significatifs pour les systèmes GaN, leur adoption dans l'automobile dépendra de leur intégrabilité, de leur fiabilité à long terme et de leur rapport coût/performance.

## VI.3 Défis thermiques spécifiques aux transistors GaN

### VI.3.1. Densité de flux thermique élevée

Les transistors GaN, de par leur structure latérale et leur petite taille, présentent une densité de flux thermique pouvant dépasser 300 W/cm². Cela conduit à l'apparition de "hotspots" localisés très difficiles à dissiper par conduction classique [141].

### VI.3.2. Effet d'auto-échauffement (Self-Heating Effect)

L'auto-échauffement interne dégrade la mobilité des porteurs, provoque des dérives de Vth, une augmentation de la RDS(on), et donc une réduction du rendement. Cet effet est particulièrement prononcé en fonctionnement à haute fréquence ou sous fort courant [142].

### VI.3.3. Contraintes thermomécaniques

Les cycles thermiques répétés provoquent des dilatations différentielles entre les différentes couches du composant (substrat, puce, packaging), générant des fissures, délaminations, ou une dégradation du TIM. Ces effets impactent la durée de vie du convertisseur et nécessitent une conception thermique robuste [143].

Pour visualiser concrètement les effets de la dilatation thermique et des contraintes mécaniques internes dans les dispositifs GaN, la Fig 1.11 présente des images en microscopie

électronique à balayage (SEM) de l'interface d'un module GaN avant et après plusieurs centaines de cycles de chocs thermiques. Nous observons l'apparition de microfissures, de déformations plastiques et de porosités localisées, résultant du désaccord des coefficients de dilatation thermique entre les couches constitutives. Ces phénomènes traduisent la concentration locale de contraintes et participent à la dégradation progressive des performances et de la fiabilité du dispositif.

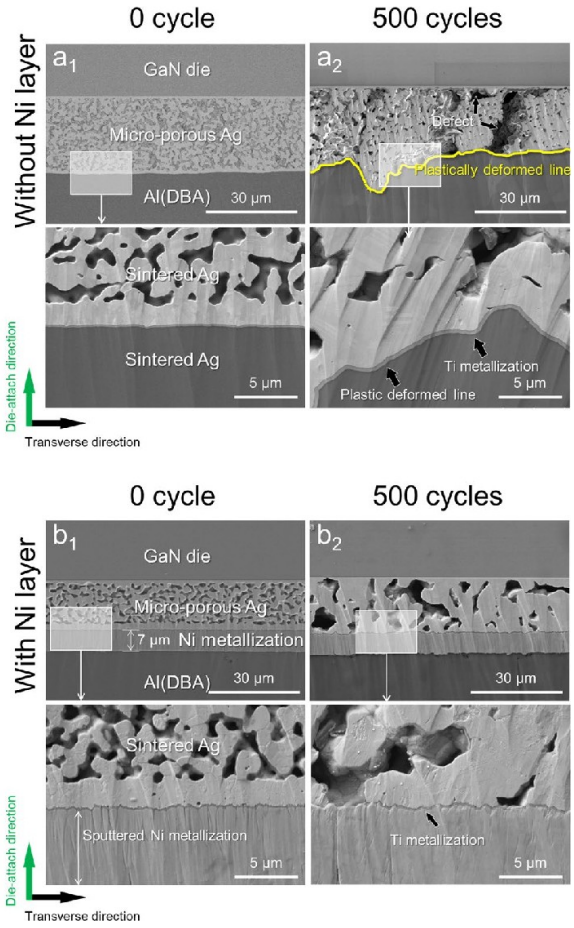



**Fig 1. 11** Évolution microstructurale à l'interface d'un dispositif GaN avant et après cycles de chocs thermiques, illustrant la dilatation thermique et les contraintes internes [144].

## VII. Fiabilité et vieillissement des dispositifs GaN

### VII.1. Enjeux de la fiabilité dans l'automobile

La fiabilité est un critère de première importance dans l'automobile, où les systèmes électroniques sont soumis à des contraintes environnementales sévères : températures extrêmes, vibrations mécaniques, chocs thermiques et interférences électromagnétiques. Toute défaillance d'un convertisseur embarqué peut entraîner une dégradation des performances, voire des pannes critiques du véhicule [145].

Les composants à base de GaN, bien que prometteurs, présentent encore peu de retour d'expérience en milieu réel sur plusieurs années. Cela soulève des interrogations sur leur stabilité à long terme, en particulier dans des environnements embarqués où les cycles de fonctionnement sont fréquents et intensifs.

### VII.2. Mécanismes de défaillance dans les dispositifs GaN

Les dispositifs GaN sont exposés à différents mécanismes de dégradation au fil du temps, dont les principaux sont :

#### VII.2.1. Vieillissement thermique

Les cycles thermiques répétés provoquent des contraintes mécaniques entre les matériaux (dilatation différée), ce qui peut entraîner [146]:

- La dégradation des interfaces entre les couches métalliques et semi-conductrices ;
- Le craquèlement des TIM ;
- La délamination du substrat.

Selon l'intensité et la durée des contraintes thermiques, le vieillissement d'un transistor GaN peut prendre des formes variées, allant d'altérations progressives des interfaces à des dommages localisés plus sévères. Les profils de stress lents et prolongés favorisent par exemple la dégradation mécanique interne, tandis que des surcharges thermiques rapides peuvent provoquer des défauts localisés beaucoup plus marqués[147].Les contraintes thermomécaniques répétées lors des cycles de fonctionnement peuvent induire des fissurations et des déformations localisées dans la métallisation de la grille et du drain. La Fig 1.12 montre, à l'aide d'images MEB en vue plane et en coupe transversale, l'évolution microstructurale observée sur un transistor GaN HEMT après vieillissement thermique. Nous distinguons clairement des craquelures et des gonflements au niveau de la métallisation, ainsi que la formation de dépôts et de vides dans la zone grille-drain. Ces défauts entraînent une augmentation de la résistance série et peuvent évoluer vers une rupture ouverte, dégradant ainsi les performances électriques et la fiabilité du dispositif [148].

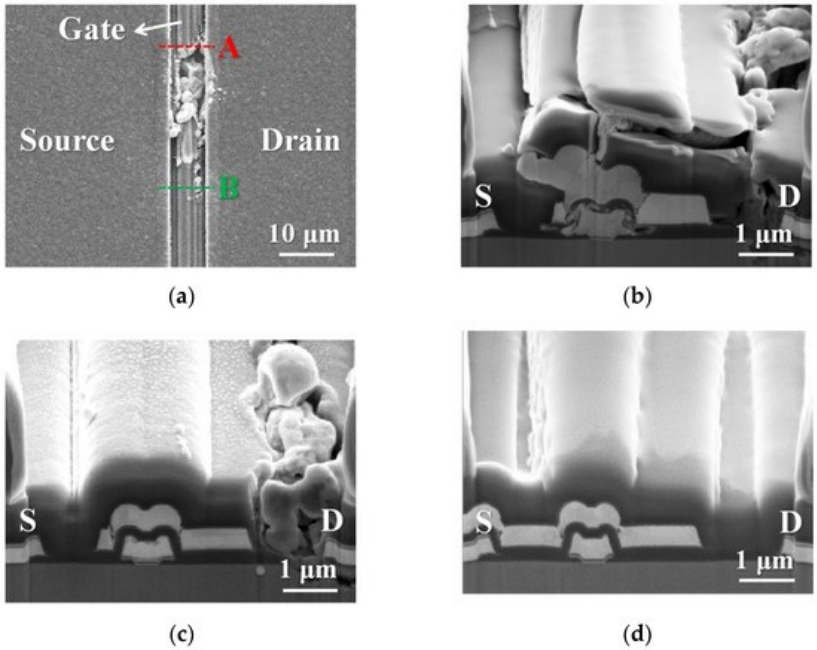



**Fig 1. 12** Images MEB illustrant la dégradation de la métallisation d'un transistor GaN HEMT après vieillissement thermique : (a) vue plane montrant la zone affectée entre grille et drain ; (b)–(d) vues en coupe transversale mettant en évidence les craquelures, gonflements et dépôts localisés dans la métallisation de drain. Adapté de [149].

Lors d'un événement de surintensité, tel qu'un test UIS (*Unclamped Inductive Switching*), l'échauffement rapide et localisé au niveau de la jonction peut entraîner un emballement thermique. Ce phénomène conduit souvent à la fusion partielle des métallisations et à la dégradation irréversible des zones de contact [150]. La Fig 1.13 illustre les zones endommagées, révélées par des opérations de décapsulation et de déstratification, sur un transistor GaN après un test UIS, accompagnées d'une simulation montrant la distribution du champ électrique et le taux d'ionisation par impact le long de l'interface AlGaN/GaN au moment critique. La Fig 1.14 met en évidence, grâce à des observations physiques et des simulations thermiques, la localisation des points chauds et la fusion des métallisations dans la région du drain.

Ces résultats démontrent la gravité des effets thermo-électriques combinés dans les conditions de surcharge impulsionnelle.

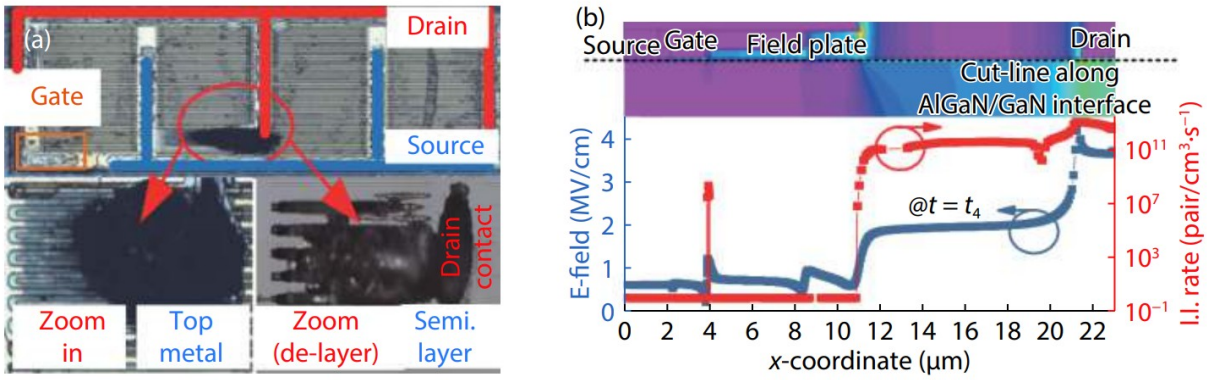



**Fig 1. 13** Dispositif GaN HEMT après test UIS : (a) opérations de décapsulation et de déstratification révélant les zones endommagées ; (b) simulation du champ électrique et du taux d'ionisation par impact le long de l'interface AlGaN/GaN lorsque Vds approche Vpeak [151].

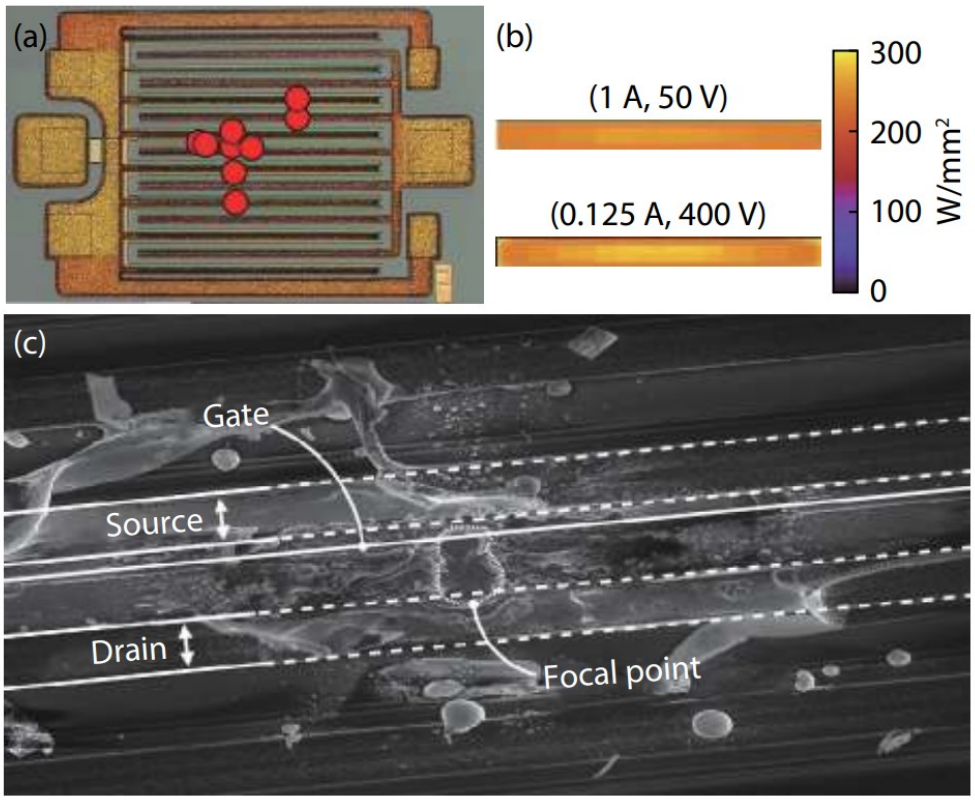



**Fig 1. 14** Analyse thermique et physique après test UIS : (a) localisation des points de brûlure pour des impulsions de 50 W ; (b) simulation de la densité de puissance dissipée pour deux impulsions différentes juste avant la défaillance ; (c) image MEB montrant une zone de fusion dans la région du drain [151].

### VII.2.2. Stress électrique

Les opérations à haute tension et courant, notamment lors des commutations rapides, peuvent entraîner :

- L'effet d'avalanche si le transistor est exposé à des surtensions répétées ;
- Des migrations d'ions métalliques, affectant les interconnexions internes ;
- La rupture diélectrique au niveau de la grille [152].

Les effets d'une surtension prolongée sur un transistor GaN HEMT peuvent entraîner la rupture de la passivation ou des couches d'oxyde de grille, favorisant la formation de chemins de conduction indésirables. La Fig 1.15 présente, à l'aide d'images en émission microscopique de lumière (EMMI) et en microscopie électronique en transmission (TEM), l'évolution de ces chemins de défaillance dans la zone grille-drain sous l'action d'un champ électrique intense. Ce phénomène est associé à la dégradation des performances et à l'augmentation du courant de fuite de grille.

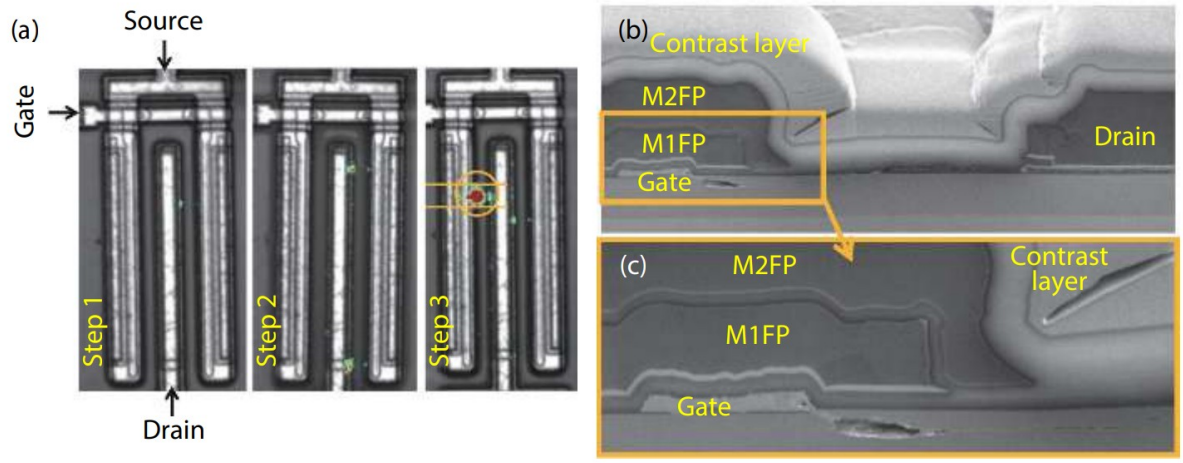



**Fig 1. 15** Images EMMI et TEM montrant des chemins de défaillance à travers la passivation et la couche AlGaN après stress de surtension [151].

### VII.2.3. Effets de piégeage (trapping)

Le piégeage des charges dans les couches isolantes ou à l'interface AlGaN/GaN entraînent :

- Une variation temporaire du courant drain ;
- Un décalage de la tension de seuil ;
- Un phénomène appelé "current collapse", où le courant de sortie chute brutalement malgré une commande normale [153].

L'analyse expérimentale par électroluminescence (EL) et mesure du courant de grille met en évidence la formation de points chauds lumineux le long de l'interface AlGaN/GaN sous polarisation inverse de la grille-drain [154]. Ces émissions optiques, visibles sur la Fig 1.16,

correspondent à des zones localisées de recombinaison non radiative induites par des états pièges profonds dans la couche tampon ou à l'interface. L'augmentation progressive de la tension négative appliquée à la grille entraîne une multiplication de ces zones actives, corrélée à une hausse significative du courant de fuite de grille. Ce phénomène illustre directement le rôle des charges piégées dans la réduction temporaire ou permanente du courant drain ("current collapse") et dans le décalage de la tension de seuil, confirmant les effets délétères du piégeage sur la fiabilité des HEMTs GaN en environnement sévère [155].

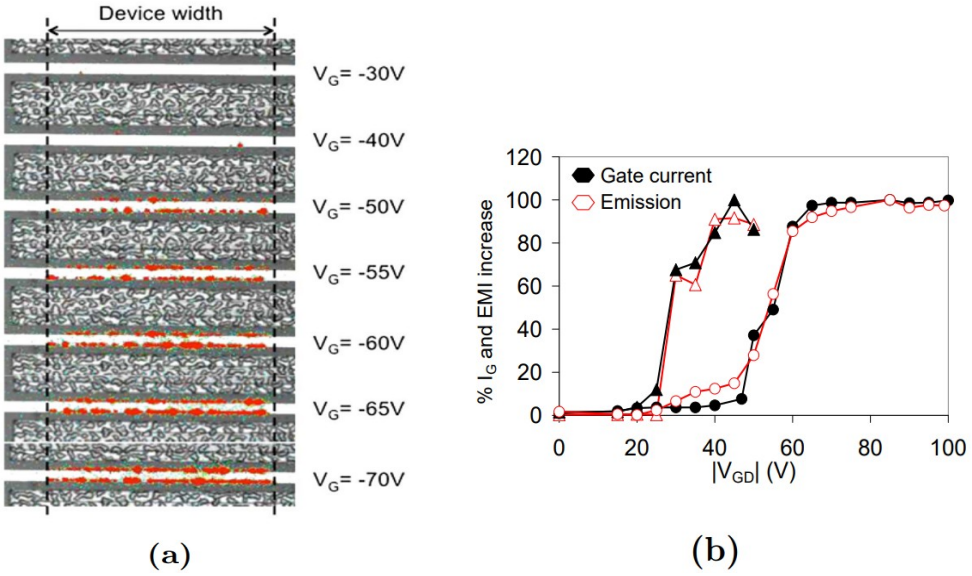



**Fig 1. 16** Cartographie d'électroluminescence (a) montrant l'apparition progressive de points chauds le long de l'interface AlGaN/GaN sous polarisation inverse croissante de la grille-drain, et corrélation (b) entre l'intensité d'émission et le courant de fuite de grille [156].

Plusieurs travaux récents ont permis de caractériser en profondeur les mécanismes de défaillance propres aux HEMTs GaN dans les environnements sévères.

Dans l'article [157], « Zhao et al. » ont réalisé des essais d'auto-échauffement contrôlés sur des e-HEMTs GaN 650 V, montrant que la dégradation thermique se traduit principalement par une augmentation linéaire de la RDS(on) et une baisse du courant de saturation après 1500 heures à 150 °C, en lien avec la fatigue des interfaces métalliques.

Dans la publication [158], « Han et al. » ont étudié le stress électrique en court-circuit sur des transistors GaN GIT, démontrant que la tenue en court-circuit dépend fortement du design de la couche « p-GaN », avec une amélioration de 40 % de la durée de survie grâce à une optimisation de la profondeur de gravure.

Enfin, l'étude de « Muneer et al. » a mis en évidence que les effets de piégeage sont fortement aggravés par la présence de charges d'interface générées lors des cycles de commutation

rapides, conduisant à un décalage permanent de la tension de seuil après plusieurs millions de cycles [159].

Ces résultats montrent que chaque mécanisme de défaillance est influencé par une combinaison de facteurs structurels et de conditions de fonctionnement, ce qui souligne l'importance de stratégies de conception intégrées pour garantir la fiabilité à long terme des systèmes GaN embarqués.

### VII.3. Méthodes d'essais de vieillissement accéléré

Pour évaluer la robustesse des dispositifs GaN, plusieurs campagnes de vieillissement accéléré peuvent être réalisées :

#### VII.3.1. Le stress en court-circuit

Le stress en court-circuit permet d'évaluer la robustesse des transistors de puissance GaN HEMT soumis à des impulsions de courant de drain de forte intensité et de courte durée. Dans la publication [160], un test de vieillissement par court-circuit, répétitif et non destructif, a été appliqué à un transistor GaN GIT (Gate Injection Transistor) de 600 V.

L'évolution des caractéristiques C-V et I-V avant et après les tests a mis en évidence des dégradations notables. Lors de ces essais, le composant testé est maintenu en conduction pendant une phase de court-circuit de 4 ms, avec une tension drain-source VDS de 35 V. À l'issue de ce vieillissement, une diminution marquée du courant de drain saturé IDS(sat) est observée, conséquence directe de l'augmentation de la résistance à l'état passant RDS(ON). Par ailleurs, la capacité grille-source CGS augmente, en raison des phénomènes de piégeage et de dépiégeage de charges entre la grille et la source [161].

#### VII.3.2. Le stress statique : HTGB, HTRB

Les essais de polarisation à haute température en mode grille (HTGB – *High Temperature Gate Bias*) et en mode inverse (HTRB – *High Temperature Reverse Bias*) sont des tests de qualification normalisés JEDEC pour les dispositifs électroniques [162].

Durant ces essais de vieillissement, les composants sont placés dans une enceinte thermique maintenue à 150 °C, tout en étant soumis à des contraintes électriques. Pour le test HTGB, une tension continue est appliquée entre grille et source (avec le drain relié à la source), tandis que pour le test HTRB, la tension est appliquée entre drain et source (grille reliée à la source) [163].

Dans la référence [164], des essais HTRB ont été réalisés sur un transistor GaN HEMT de puissance afin d'analyser les phénomènes de dégradation.

Plusieurs indicateurs de dégradation ont été identifiés : réduction du courant de drain saturé, augmentation du courant de fuite de grille, élévation de la résistance RDS(ON), ainsi que des variations de la tension de seuil. Ces dégradations sont attribuées au piégeage d'électrons dans la région sous la grille ainsi que dans la zone d'accès entre la grille et le drain. Ces mécanismes peuvent fortement limiter les performances des HEMTs GaN lorsqu'ils fonctionnent à haute tension de drain et à fréquence élevée [165].

Par ailleurs, dans [166], l'instabilité de la tension de seuil sous contrainte HTGB a été étudiée. Un décalage négatif de la tension de seuil a été observé sous de fortes tensions positives de grille, attribué à la génération de trous par ionisation d'impact dans la région « p-GaN » appauvrie, ces charges étant accélérées vers la couche d'AlGaN [167]. Les travaux de [168] ont montré que l'optimisation des étapes de gravure et de passivation de la couche « p-GaN » permet de limiter ce décalage négatif de VTH.

### VII.3.3. Le stress par commutation

Le stress par commutation désigne les sollicitations électriques répétées que subit un composant lors des transitions rapides entre les états de blocage et de conduction. Ces transitions, caractéristiques du fonctionnement des convertisseurs de puissance, peuvent provoquer un vieillissement accéléré en raison de l'auto-échauffement, du piégeage de charges et des surtensions transitoires [169].

Dans la publication [170], un test de vieillissement par commutation a été réalisé dans la zone de fonctionnement sûre (*Safe Operating Area*, SOA) d'un transistor GaN HEMT de 600 V/30 A. Le banc d'essai utilisé permet une faible consommation d'énergie, car aucun chargement réel n'est requis, tout en reproduisant des formes d'ondes électriques représentatives de nombreuses applications de gestion de puissance, telles que les convertisseurs DC-DC. Une campagne de vieillissement de 1000 heures a révélé une dégradation progressive des caractéristiques électriques du composant testé, notamment une augmentation de RDS(ON), du courant de fuite drain-source IDSS et du courant de fuite grille-source IGSS.

Comme indiqué dans la réference [171], ces dégradations sont liées à des mécanismes activés par auto-échauffement. Dans le chapitre 4, le vieillissement des transistors de puissance GaN HEMT en conditions réelles de commutation sera étudié plus en détail.

Ces essais permettent de caractériser l'évolution des paramètres électriques, thermiques et EMI dans le temps, et de prédire les défaillances potentielles.

### VII.4. Effets du vieillissement sur les performances globales

Le vieillissement des dispositifs GaN entraîne une série de dégradations progressives, affectant simultanément leurs performances électriques, thermiques et électromagnétiques. Ces effets, souvent interdépendants, compromettent à terme la fiabilité du système embarqué. Parmi les manifestations typiques observées :

- **Des oscillations parasites apparaissant à certaines fréquences**, résultant d'un déséquilibre entre les composants passifs et les paramètres internes du transistor, avec un risque accru de résonance non désirée dans certaines topologies [172] ;
- **Une augmentation des pertes de commutation et de conduction**, due à la dérive des paramètres dynamiques (ex. : augmentation des charges parasites, ralentissement des fronts de commutation) [173];
- **Une élévation de la température de jonction**, causée par la dégradation des interfaces thermiques (TIMs, substrats, packaging), réduisant l'efficacité du refroidissement [174];
- **Une dérive du comportement CEM**, se traduisant par une augmentation du niveau des émissions électromagnétiques (EMI) et un déplacement des pics spectraux, pouvant altérer la conformité aux normes comme CISPR 25 [175];

**Une réduction progressive du rendement global**, liée à la combinaison des effets thermiques, électriques et CEM, avec un impact direct sur la durée de vie du convertisseur et la stabilité du système [176].Ces manifestations sont généralement difficiles à détecter sans une surveillance spécifique. Elles justifient pleinement le recours à des techniques de diagnostic en ligne, notamment fondées sur l'analyse continue des signatures EMI, afin d'anticiper les défaillances et de maintenir les performances dans le temps.

### VII.5. Conséquences au niveau système embarqué

À l'échelle système, ces dérives peuvent provoquer :

- Des pertes d'efficacité énergétique,
- Une non-conformité CEM (non-respect des normes comme CISPR 25),
- Des erreurs de communication sur les bus CAN/LIN perturbés par les EMI,
- Une dégradation des performances moteur si le convertisseur d'alimentation devient instable.

Ces impacts justifient pleinement l'intérêt porté par cette thèse à une approche prédictive basée sur la surveillance des signatures électromagnétiques.

## VIII. Synthèse et perspectives

### VIII.1. Synthèse de l'état de l'art

Le présent chapitre a permis d'établir un panorama complet des avancées technologiques et des défis actuels liés à l'intégration du GaN dans les convertisseurs de puissance embarqués. Les points suivants peuvent être retenus :

- Le GaN est un semi-conducteur à large bande interdite particulièrement adapté aux applications de conversion haute fréquence, avec une efficacité énergétique et une densité de puissance bien supérieures à celles du silicium [177].
- Son adoption dans l'industrie automobile s'accélère, notamment pour les convertisseurs DC/DC, les chargeurs embarqués et les onduleurs de traction, en raison de ses avantages compacité/efficacité.
- Toutefois, le comportement électromagnétique de ces composants, plus complexe que celui des technologies classiques, nécessite une attention particulière pour respecter les normes CEM.
- La gestion thermique reste un enjeu central : bien que le GaN génère moins de pertes, la concentration de chaleur sur des surfaces réduites impose des stratégies de refroidissement avancées (refroidissement actif, ATC, matériaux innovants).
- En termes de fiabilité, plusieurs mécanismes de vieillissement affectent les performances électriques, thermiques et EMI, rendant nécessaire la mise en place de stratégies de diagnostic avancées.

### VIII.2. Perspectives en lien avec les objectifs de la thèse

À la lumière de cet état de l'art, les travaux de cette thèse se positionnent au carrefour de plusieurs axes de recherche stratégiques :

#### VIII.2.1. Étude de l'impact du vieillissement sur les performances CEM

Comme démontré dans les sections précédentes, les émissions électromagnétiques d'un convertisseur GaN évoluent au fil du temps sous l'effet du vieillissement électrothermique. Cette évolution, encore peu étudiée, sera au cœur des travaux expérimentaux.

#### VIII.2.2. Développement de modèles de vieillissement spécifiques au GaN

La modélisation des mécanismes de dégradation permettra de mieux prédire les dérives de comportement, en intégrant les spécificités structurelles et dynamiques des transistors HEMT GaN.

#### VIII.2.3. Utilisation de l'analyse EMI comme outil de diagnostic embarqué

L'objectif est de démontrer que les signatures EMI peuvent servir de traceurs de vieillissement, permettant une surveillance non intrusive et continue de l'état de santé du

convertisseur. Cette approche innovante constitue une piste prometteuse pour améliorer la fiabilité des systèmes embarqués, dans une logique de maintenance prédictive.

### VIII.2.4. Recommandations pour la conception CEM fiabilisée

À l'issue de l'étude, des recommandations seront proposées pour :

- La conception de filtres EMI robustes face aux dérives,
- Le choix des composants en fonction de leur comportement EMI sous stress,
- La stratégie de gestion thermique intégrée à la logique CEM.

## IX. Conclusion

Ce premier chapitre a posé les fondations scientifiques et industrielles nécessaires à la compréhension des convertisseurs de puissance à base de GaN. Nous avons montré que si les transistors à grand gap, et en particulier le GaN, ouvrent la voie à des convertisseurs plus compacts, rapides et efficaces, leur intégration dans des environnements embarqués demeure complexe. Les défis identifiés concernent à la fois la gestion thermique, la commande de grille, la conception du PCB, les phénomènes CEM et la fiabilité à long terme. L'analyse a également mis en évidence le lien étroit entre vieillissement électrothermique et comportement électromagnétique, soulignant l'importance d'une approche multiphysique pour anticiper la dérive des performances et garantir la conformité normative durant toute la durée de vie du système.

Au-delà de ce constat, ce chapitre a introduit les bases méthodologiques qui guideront la suite du manuscrit : recours aux essais accélérés (cyclage thermique, power cycling, HTRB/HTGB), métrologie conjointe électrique–thermique–EMI, ainsi que l'utilisation de signatures électromagnétiques comme indicateurs précoces de dégradation. Ces éléments ouvrent la voie à des stratégies avancées de diagnostic prédictif et de prolongation de la durée de vie opérationnelle des convertisseurs GaN.

Le chapitre suivant s'appuie directement sur ces fondations théoriques pour passer à la pratique : il détaille la démarche de conception optimisée d'un convertisseur Buck DC/DC 48 V/12 V–10 A à base de transistors GaN. Cette étude associera modélisation électrique et thermique, extraction et intégration des éléments parasites, optimisation du layout PCB et validation expérimentale. L'objectif est de démontrer, par une approche cohérente et progressive, comment relever les défis identifiés au Chapitre 1 et préparer le terrain pour les campagnes de vieillissement et d'analyse de fiabilité présentées dans les chapitres ultérieurs.

# Chapitre 2 : Modélisation et Conception Optimisée du Convertisseur à base de GaN

## I. Introduction

Le premier chapitre a exposé les fondements théoriques et contextuels indispensables à la compréhension des convertisseurs de puissance intégrant des transistors en nitrure de gallium (GaN). Cette analyse a mis en évidence les atouts majeurs de ces composants, tels que leur rapidité de commutation, leur rendement élevé et leur compacité, tout en soulignant les contraintes spécifiques liées à leur implémentation dans des environnements embarqués, notamment la compatibilité électromagnétique, la gestion thermique et la fiabilité à long terme. Ces éléments constituent le socle scientifique et technique sur lequel s'appuie la suite de ce travail.

Le présent chapitre s'inscrit dans la continuité de cette réflexion, en opérant une transition de l'analyse théorique vers une démarche pratique de conception. Il propose une méthodologie de conception optimisée, appliquée au développement d'un convertisseur Buck DC/DC 48 V/12 V–10 A, conçu spécifiquement pour cette étude. Ce prototype représente un cas d'application concret permettant d'évaluer, dans un cadre expérimental maîtrisé, le potentiel réel des transistors GaN lorsqu'ils sont intégrés dans des architectures de conversion de puissance destinées aux systèmes embarqués. L'un des plus grands défis de cette étude réside dans la conception du convertisseur reposant sur une architecture simple face, c'est-à-dire réalisée sur une seule face de PCB, afin de réduire les coûts de fabrication. Ce choix impose de maintenir simultanément une forte densité de puissance et une efficacité énergétique élevée, malgré les contraintes supplémentaires liées à la compacité, à la gestion thermique et à la maîtrise des phénomènes électromagnétiques.

Au-delà de la simple réalisation d'un convertisseur performant, l'objectif de ce chapitre est d'établir une démarche méthodologique rigoureuse et intégrée, dans laquelle chaque étape, de la définition des spécifications techniques au prototypage et à la validation expérimentale, est articulée de manière cohérente et interdépendante. Cette approche systématique vise non seulement à atteindre des performances optimales en termes de rendement, de compacité et de tenue thermique, mais également à garantir une fiabilité accrue en conditions réelles d'utilisation. Elle répond ainsi à un double enjeu : scientifique, en contribuant à l'avancement des connaissances sur la conception des convertisseurs GaN à haute fréquence, et industriel,

en proposant une méthodologie directement transposable aux applications de l'électronique de puissance moderne, notamment dans les secteurs de l'automobile et de l'aéronautique.

Pour structurer cette démarche, ce chapitre est organisé comme suit : la première section définit les spécifications techniques du convertisseur étudié et présente les critères de performance retenus. La deuxième section détaille la conception du circuit, en mettant l'accent sur le dimensionnement des composants et la sélection des transistors GaN. La troisième section aborde les aspects expérimentaux, incluant la réalisation du prototype et la méthodologie de mesure. Enfin, la dernière section analyse les résultats obtenus, en les confrontant aux prévisions théoriques et aux objectifs initiaux, afin de valider l'efficacité et la pertinence de la méthodologie proposée.

## II. Méthodologie Adoptée

La méthodologie adoptée repose sur une approche progressive, dans laquelle chaque étape de conception est pensée pour maximiser les performances électriques et thermiques tout en maîtrisant les effets parasites et les émissions électromagnétiques. Elle commence par la définition des spécifications techniques du convertisseur, qui fixent les contraintes de tension, courant, fréquence et ondulation admissible. Ensuite, la sélection et la caractérisation du transistor GaN garantissent que le composant actif répond aux exigences de rendement, de compacité et de qualification automobile.

Le dimensionnement du filtre de charge permet d'assurer une tension de sortie stable et un courant lissé, en tenant compte des effets haute fréquence. La phase de modélisation et simulation intègre à la fois les phénomènes électriques à haute fréquence et les aspects thermiques, afin d'anticiper le comportement réel du système. L'optimisation du routage PCB est ensuite réalisée pour minimiser les inductances parasites et limiter les perturbations CEM [178].

La gestion de la partie commande assure une commande précise des transistors à haute fréquence, avec un soin particulier apporté aux temps morts et à la protection contre les commutations intempestives. Enfin, le choix de la solution de refroidissement est effectué à partir des pertes estimées et des contraintes thermiques, afin de garantir une température de fonctionnement sûre. Cette démarche aboutit à la réalisation d'un prototype et à sa validation expérimentale, permettant de confirmer la pertinence des choix de conception et de préparer les essais de vieillissement accéléré présentés dans les chapitres ultérieurs.

L'importance de la méthodologie de conception adoptée réside dans sa capacité à relier de manière cohérente toutes les étapes — du choix des composants à la validation expérimentale.

En effet, la complexité des convertisseurs GaN à haute fréquence impose une approche systématique qui ne se limite pas à l'optimisation isolée d'un paramètre, mais qui tient compte de l'ensemble des interactions électro-thermo-magnétiques. Ce type de démarche intégrée permet non seulement d'atteindre les performances visées, mais surtout d'assurer une fiabilité accrue en conditions réelles d'utilisation.

Le schéma de la Fig. 2.1 synthétise la démarche de conception optimisée adoptée dans ce chapitre : à partir des spécifications, nous sélectionnons et caractérisons le transistor GaN, dimensionnons le filtre de charge, puis réalisons une modélisation conjointe haute fréquence et thermique [179]. Les éléments parasites extraits guident l'optimisation du routage PCB (layout), tandis que la commande et la solution de refroidissement sont co-conçues pour garantir des performances électriques et une tenue thermique conformes aux objectifs. Enfin, un prototype est fabriqué et validé expérimentalement.

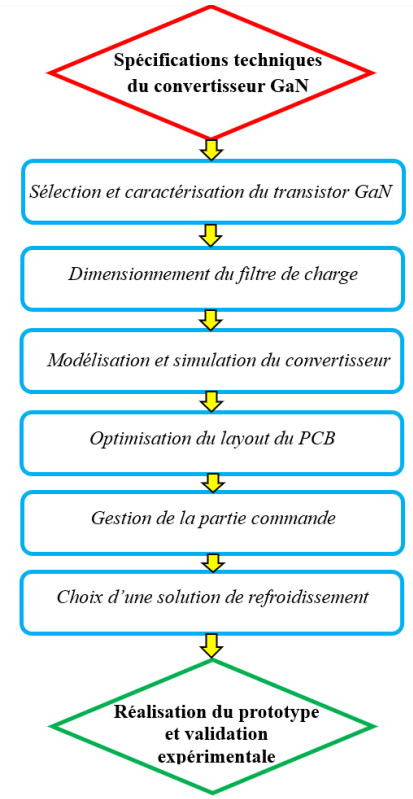



**Fig 2. 1** Étapes de conception du convertisseur GaN

## III. Spécifications techniques du convertisseur GaN

Le convertisseur étudié est un modèle Buck DC/DC 48V/12V-10A inspiré d'un besoin dans une application automobile des modèles avec une hybridation légère « Mild Hybride ». La fréquence de découpage retenue est élevée (1 MHz) afin d'exploiter pleinement les avantages des transistors GaN, notamment les faibles pertes de conduction.

Dans cette étude, la structure demi-pont (half-bridge) a été choisie pour la conception du convertisseur de puissance à transistors GaN en raison de sa simplicité structurelle et fonctionnelle, ce qui en fait un support idéale pour des travaux de recherche orientés fiabilité. Cette topologie, bien connue et largement utilisée, permet de réaliser une conversion efficace avec un nombre réduit de composants, ce qui simplifie l'analyse et diminue les variables parasites lors des essais, tout en garantissant une structure compacte qui permet une haute densité de puissance. Ce choix permet de se concentrer directement sur les comportements spécifiques des composants GaN — tels que les mécanismes de vieillissement, les contraintes thermiques, ou encore les modes de défaillance — sans complexifier inutilement l'environnement expérimental.

Les critères stricts de qualité comprennent une ondulation maximale admissible de tension de 0.5 V (4.16%) et une ondulation maximale de courant de 0.4 A (4%).

## IV. Sélection et caractérisation du transistor GaN EPC2206

Au début de ce travail de recherche, nous nous sommes focalisés sur des transistors de moyenne tensions inférieures à 100V et des courants pouvant aller jusqu'à 100 A au moins en mode pulsé. Le transistor GaN EPC2206 (en boîtier wafer-level et certifié AEC-Q101) a été choisi pour cette étude en raison de ses caractéristiques techniques avancées qui le rendent particulièrement adapté aux recherches en fiabilité. Sa certification AEC-Q101, standard de qualification pour l'automobile, garantit une robustesse éprouvée face aux contraintes thermiques, électriques et environnementales, ce qui est un atout majeur pour une étude orientée fiabilité. De plus, son conditionnement en wafer-level packaging (WLP) permet une très faible inductance parasite, un excellent comportement en commutation, et une meilleure dissipation thermique — autant de points cruciaux pour observer précisément les phénomènes de vieillissement et les défaillances potentielles. Sa résistance RDS(on) est surement la plus faible sur le marché pour cette catégorie de transistors, ce qui nous a poussé de le sélectionner comme premier candidat pour nos études. Enfin, son utilisation dans des applications exigeantes confère à l'EPC2206 une représentativité intéressante pour des études expérimentales visant des cas concrets et industriels [180].

La Fig. 2.2 présente les principales caractéristiques électriques et thermiques du transistor GaN EPC2206 retenu pour cette étude, telles qu'elles sont fournies par le constructeur. Ces données incluent notamment la résistance RDSon, les charges capacitives, la tension nominale et les performances thermiques, qui serviront de références pour la modélisation haute fréquence et l'évaluation thermique du convertisseur.

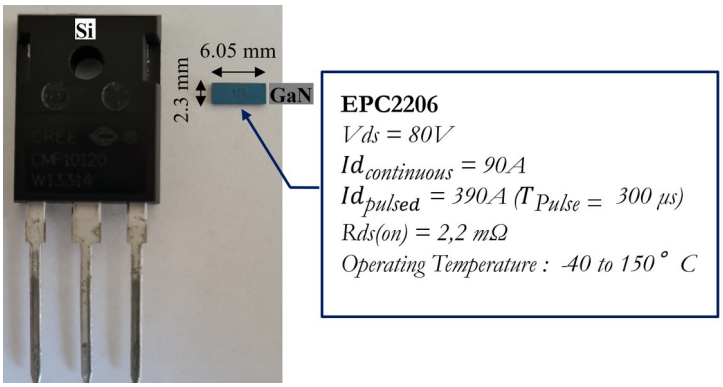



**Fig 2. 2** Caractéristiques du transistor GaN EPC2206

## V. Dimensionnement du filtre de charge

Le dimensionnement du filtre de charge pour le convertisseur a été réalisé à partir des équations (2.1) et (2.2), qui permettent respectivement de calculer les valeurs optimales de l'inductance (L) et de la capacité (C), données respectivement par les équations 2.1 et 2.2 [181], nécessaires pour assurer un fonctionnement stable et limiter les ondulations de courant et de tension.

$$L = \frac{v_0 * (1-\alpha)}{f * \Delta I} \quad (2.1)$$

Avec :

- $v_0$ : la tension de sortie cible du convertisseur ;
- α : le rapport cyclique ;
- *f*, :la fréquence de découpage ;
- ΔI : l'ondulation de courant admissible dans l'inductance.

$$C = \frac{\Delta I_0}{8 * f * \Delta v_0} \quad (2.2)$$

Avec :

- $\Delta I_0$ : l'ondulation de courant de sortie ;
- $\Delta v_0$ : l'ondulation de tension de sortie tolérée.

Ces équations assurent un filtrage adapté à la dynamique du système, en maintenant les ondulations dans les limites acceptables. Par ailleurs, quatre condensateurs ont été placés en parallèle pour le filtrage afin de réduire les effets parasites tels que l'ESR (résistance série équivalente) et l'ESL (inductance série équivalente), ce qui améliore significativement la réponse du filtre en hautes fréquences. La même stratégie a été adoptée pour les condensateurs de découplage d'alimentation, renforçant ainsi la stabilité globale du convertisseur et la fiabilité du système dans un contexte de tests expérimentaux.

Les valeurs choisies pour les composants sont une inductance L de 7.2 µH et un condensateur C de 400 nF.

## VI. Modélisation et simulation du convertisseur

Dans le cadre de cette étude, la modélisation repose sur une double approche intégrant à la fois les aspects haute fréquence et thermiques. En haute fréquence, l'objectif est de reproduire fidèlement le comportement dynamique des transistors GaN et des composants passifs, en tenant compte des effets parasites (ESL, ESR, inductances de boucle) qui influencent directement la forme des signaux de commutation et les émissions CEM. Sur le plan thermique, la modélisation vise à estimer avec précision la répartition des pertes et l'élévation de température des composants, afin d'anticiper les contraintes thermomécaniques et d'orienter le choix de la solution de refroidissement.

Bien que des équations analytiques existent pour certaines topologies simplifiées, la complexité du système étudié et la précision recherchée justifient l'utilisation combinée de modèles comportementaux sous le logiciel LTspice pour la conception et la simulation électrique, et d'outils FEM (Ansys Q3D, Icepak) pour la modélisation et la simulation thermique, garantissant ainsi une représentation réaliste et cohérente du convertisseur [182,183].

Cette méthodologie systématique et hiérarchisée — passant d'un modèle idéal à des modèles réalistes intégrant les composants passifs et les éléments parasites — illustre la pertinence d'une méthodologie hiérarchisée. Chaque étape de simulation apporte une compréhension supplémentaire et permet d'anticiper les compromis de conception entre : rendement et CEM, compacité et refroidissement, et rapidité de commutation et fiabilité. Une telle méthode, fondée sur des allers-retours entre simplification et complexification progressive, constitue un outil essentiel pour développer des convertisseurs robustes et optimisés dès les phases initiales de conception.

### VI.1. Modèle idéal initial sous LTspice

L'étude d'un premier modèle idéal sous LTspice permet d'avoir une première compréhension claire et simplifiée du comportement électrique du convertisseur, en isolant les phénomènes fondamentaux sans être perturbé par les non-idéalités des composants réels. Cela offre une base de référence fiable pour analyser la forme des signaux de sortie  tels que : la tension, le courant, et l'ondulations afin de valider le principe de fonctionnement et vérifier le bon dimensionnement des composants comme l'inductance et la capacité de filtrage.

En observant ces signaux dans un environnement simulé quasi parfait, nous pouvons anticiper les performances attendues, identifier rapidement d'éventuels dysfonctionnements de conception et mieux comparer par la suite avec les résultats issus de simulations plus réalistes ou d'expérimentations. C'est donc une étape clé pour valider l'architecture globale du système avant d'introduire des modèles plus complexes intégrant les pertes, les délais de commutation et les effets parasites. La Fig. 2.3 illustre le schéma électrique du modèle idéal du convertisseur Buck sous LTspice. Nous pouvons distinguer trois sections qui composent l'ensemble la boucle de puissance : High Side (HS), Switching Node (SN) et Low Side (LS).

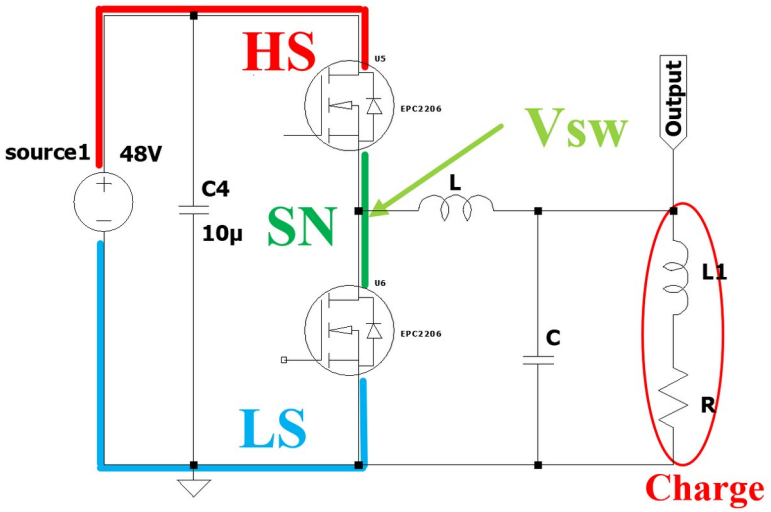



**Fig 2. 3** Modèle idéal du convertisseur Buck dans LTSpice

Les simulations préliminaires effectuées en conditions idéales ont permis de vérifier le comportement théorique attendu, notamment la réponse du nœud de commutation (Vsw) et la tension et le courant de sortie. La Fig. 2.4 illustre les signaux de sortie obtenus à partir du modèle idéal sous LTspice, comprenant la tension Vsw(verte), la tension moyenne de sortie (bleue)et le courant moyen traversant la charge(rouge).

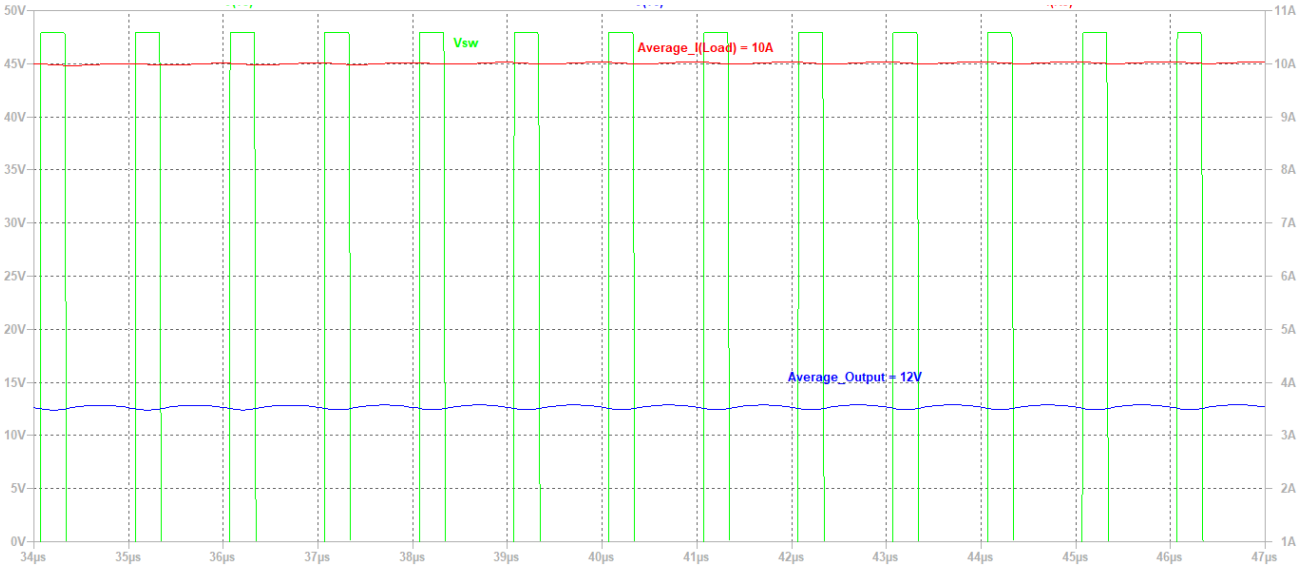



**Fig 2. 4** Résultats de simulation de la topologie idéale du convertisseur dans LTSpice : Les signaux de sortie

Dans les convertisseurs non isolés, les fronts de montée et de descente du signal de nœud de commutation (Vsw) sont les principales sources de bruit en mode commun, ainsi que le couplage de champ électrique. Pour cette raison, le signal Vsw sera utilisé par la suite pour évaluer la qualité du signal.

La Fig. 2.5 montre la forme d'onde idéale du signal Vsw simulé sous LTspice, révélant des fronts de commutation nets et rapides caractéristiques d'un modèle dépourvu d'effets parasites. Ces transitions abruptes sont essentielles pour l'analyse des phénomènes CEM et serviront de référence lors de la comparaison avec des signaux issus de modèles plus réalistes ou de mesures expérimentales.

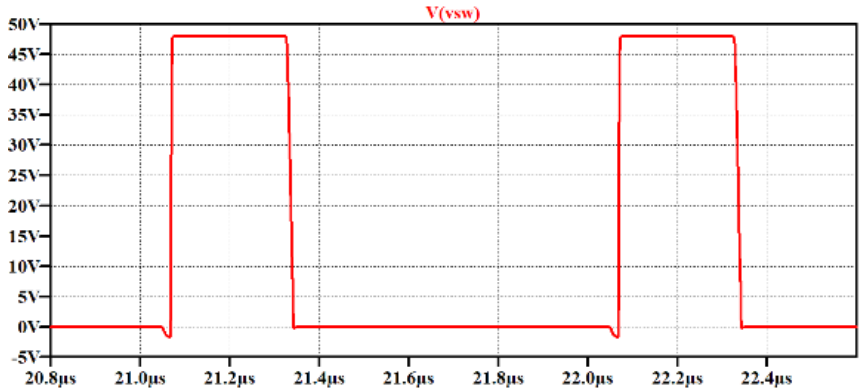



**Fig 2. 5** Résultat de simulation du signal Vsw (idéal)

### VI.2. Intégration des modèles réels des composants passifs

Pour rendre les simulations plus représentatives des conditions réelles, les modèles réels des condensateurs et des inductances, tenant compte des paramètres ESR et ESL, ont été intégrés dans le modèle idéal de simulation sur LTSpice pour étudier ces impacts sur les signaux utiles.

Les figures 2.6 et 2.7 illustrent respectivement les modèles électriques réels du condensateur et de l'inductance intégrés dans LTspice, incluant leurs éléments parasites ESR et ESL pour le condensateur, et prenant en compte les pertes série et la résistance de conduction de l'inductance, afin de mieux évaluer leurs impacts sur la réponse dynamique du convertisseur.

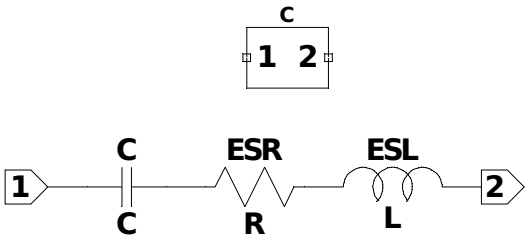



**Fig 2. 6** Modèle réel de condensateur

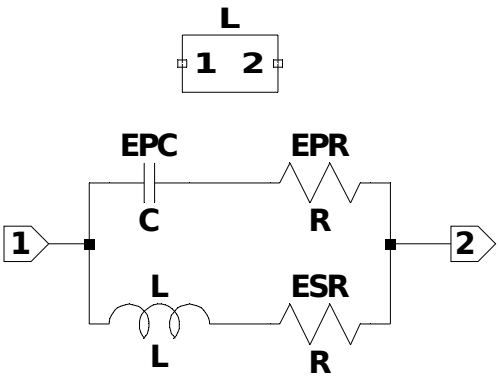



**Fig 2. 7** Modèle réel d'inductance

L'intégration conjointe de ces modèles réels dans le schéma global du convertisseur est représentée à la Fig. 2.8, où nous observons la configuration complète utilisée pour les simulations sous LTspice.

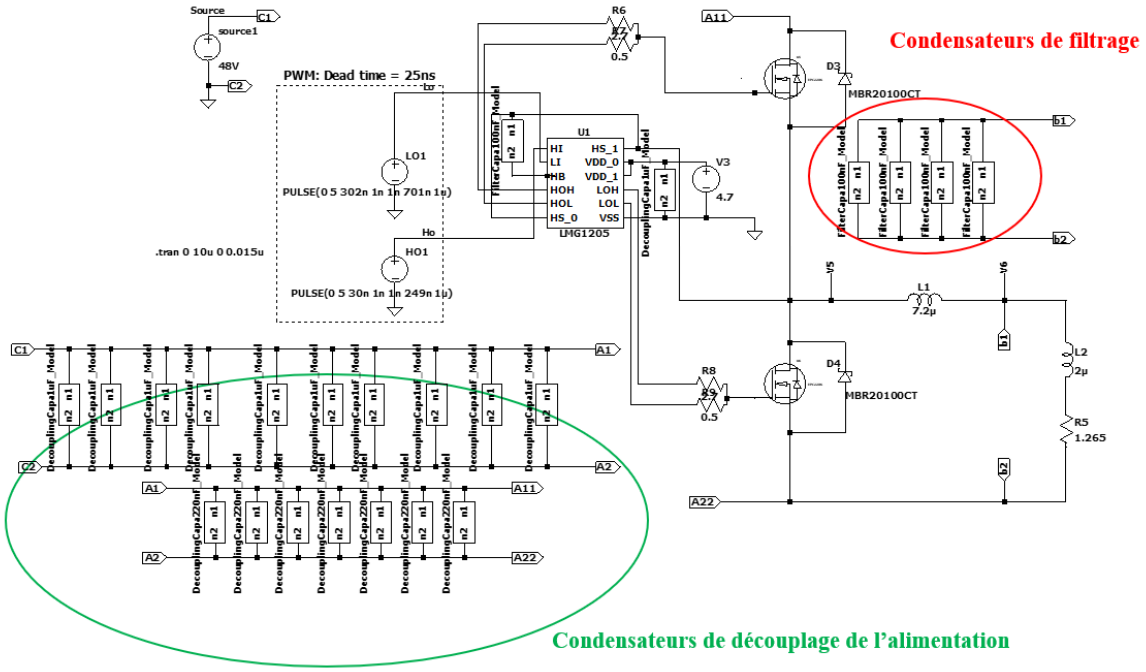



**Fig 2. 8** Deuxième modèle du convertisseur dans LTSpice intégrant les modèles réels des composants passifs

Les résultats de simulation obtenus avec ce modèle sont présentés à la Fig. 2.9, montrant l'évolution des signaux de sortie et permettant de comparer les performances avec le modèle idéal.

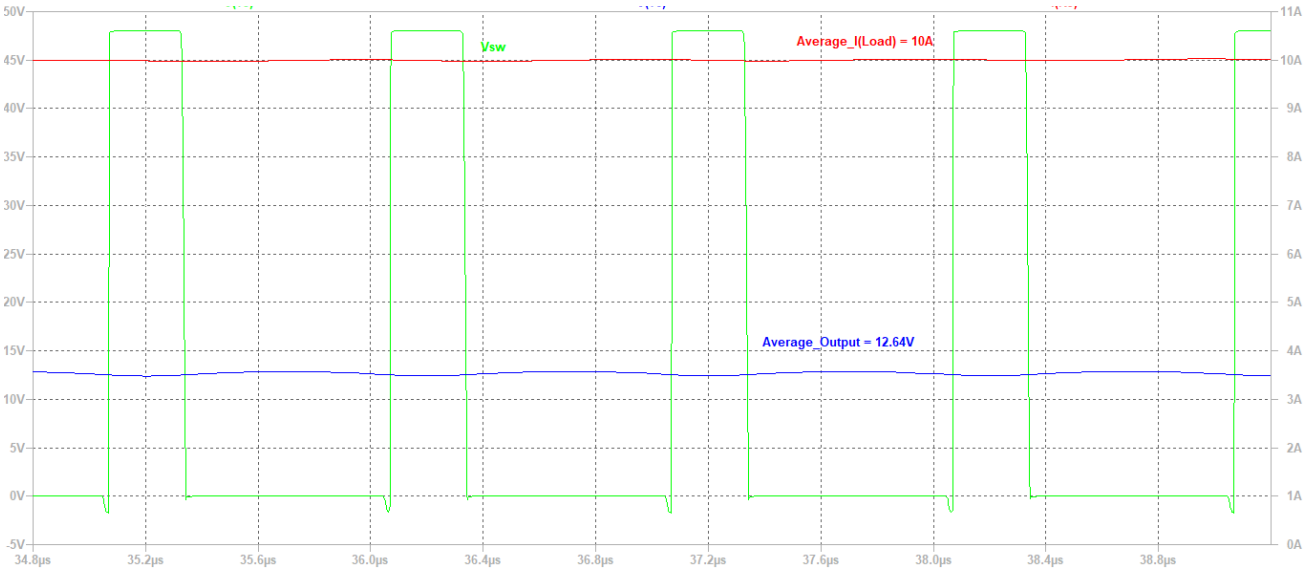



**Fig 2. 9** Résultats de simulation du deuxième modèle du convertisseur dans LTSpice : Les signaux de sortie

Les simulations révèlent un impact notable sur les performances du convertisseur, particulièrement une élévation du niveau de sortie à 12.64 V, soulignant l'importance de considérer les éléments parasites dès les premières phases de conception. L'effet peut être considéré comme négligeable sur le signal Vsw.

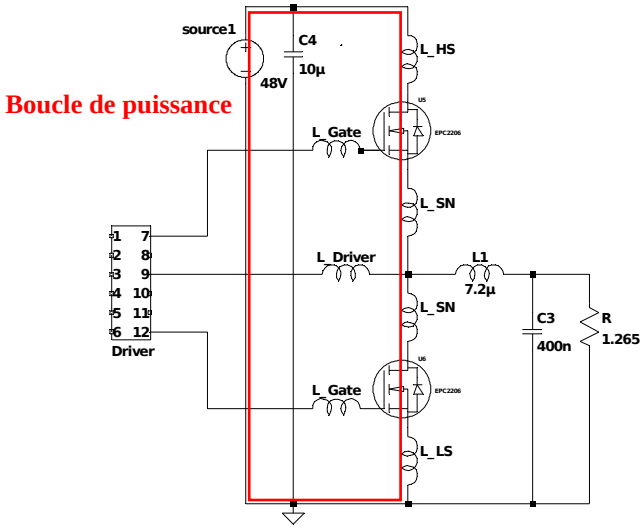
# VII. Optimisation du routage PCB

## VII.1. Problématique des inductances parasites

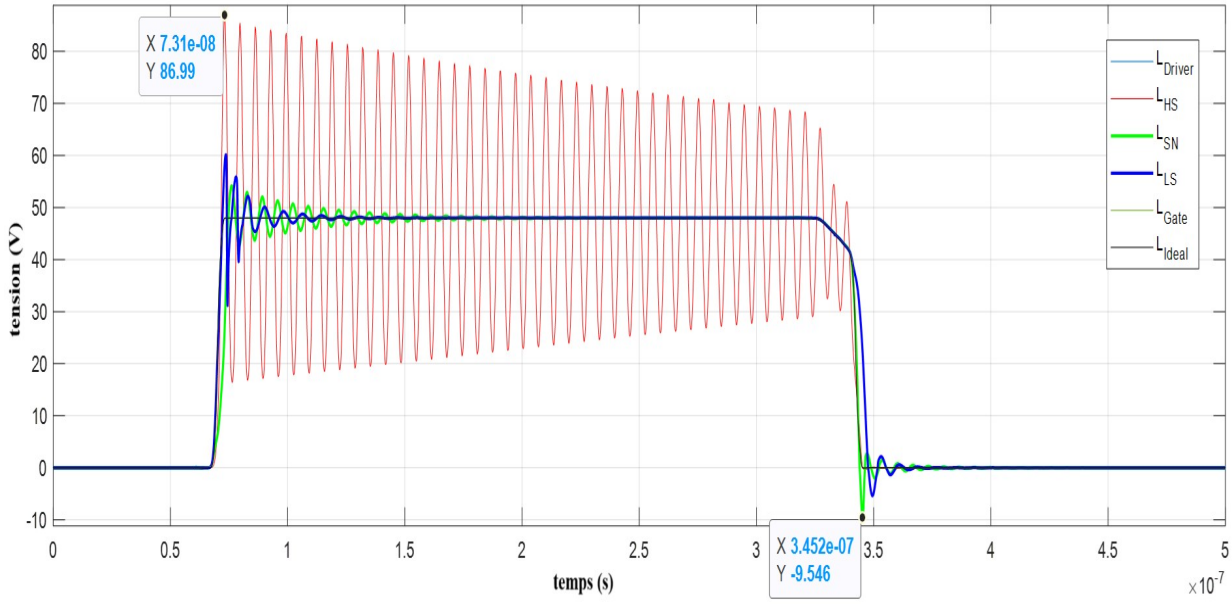
Avant de passer à la conception du PCB sur logiciel, une première étape essentielle consiste à identifier les différents éléments parasites impactant, en particulier les inductances parasites : Les inductances parasites issues du masque physique du PCB ont un impact significatif sur les performances et la fiabilité du convertisseur, notamment en générant des surtensions et des phénomènes de résonance (ringing).

Pour cela, une étude a été menée sur LTspice afin de tester l'influence d'une inductance parasite de 1 nH sur le signal de commutation Vsw. Cette inductance a été introduite successivement à différents emplacements du schéma, correspondant chacun à des régions physiques spécifiques sur le PCB.

L'objectif de cette analyse est d'observer l'impact de ces inductances parasites sur la forme du signal Vsw, en particulier les surtensions et les oscillations ou les ralentissements de front, afin d'identifier les zones critiques. Une fois ces régions repérées, l'optimisation pourra se concentrer précisément sur ces points sensibles lors de la conception du circuit imprimé, en travaillant sur la réduction des boucles de courant, le routage compact et le placement stratégique des composants pour limiter les inductances parasites et améliorer la fiabilité globale du système. Les Figures 2.10 (a) et 2.10 (b) illustrent respectivement l'emplacement des inductance parasites dans le schéma électrique et l'effet de leurs différentes positions sur le signal de commutation Vsw.




(a) Emplacement des inductance parasites dans le schéma électrique




(b) Impact de la position d'inductances parasites sur le signal Vsw

**Fig 2. 10** Effet de l'insertion des inductance parasites dans le 2ème modèle du convertisseur

Les résultats de la simulation ont montré que les inductances parasites associées à la boucle de puissance sont les plus influentes sur le signal de commutation Vsw. Plus précisément, c'est l'inductance parasite de la section high-side (HS) qui provoque les perturbations les plus importantes sur le signal, suivie par celle de la section low-side (LS), puis par l'inductance au niveau du nœud de commutation (SN).

Ces trois régions constituent ensemble la boucle de puissance principale, et leur influence directe sur les performances du convertisseur impose une attention particulière lors de la conception du PCB. Il sera donc crucial d'optimiser ces zones critiques en minimisant les

longueurs de pistes, en réduisant les surfaces de boucle et en assurant un placement compact et symétrique des composants pour limiter au maximum les inductances parasites [184].

### VII.2. Méthodologie et évaluation des configurations PCB

Pour enchainer avec le routage du convertisseur Buck, nous avons pris en considération l'insertion des inductances parasites, des capacités et des résistances internes des pistes de cuivre dans le deuxième modèle au niveau de la boucle de puissance à leurs emplacements appropriés, comme présenté dans la figure 2.11.

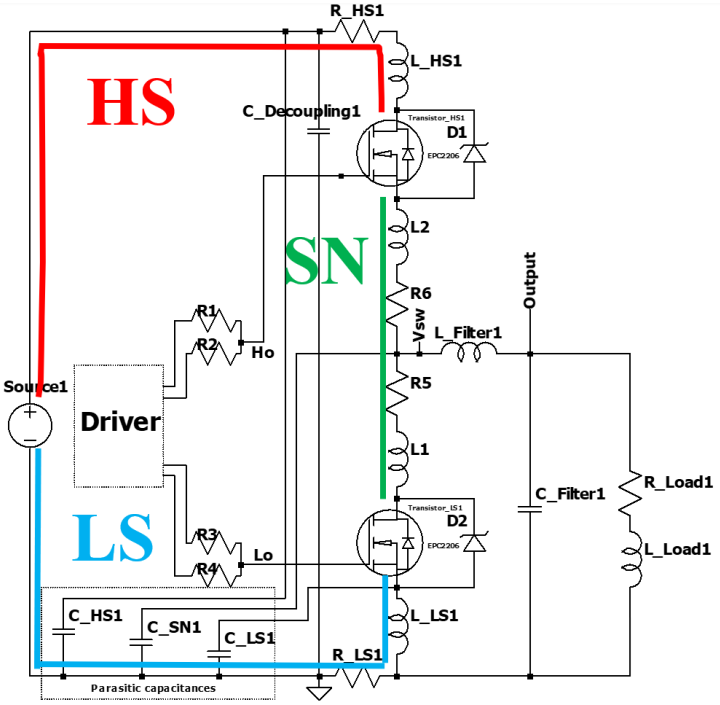



**Fig 2. 11** Modèle du convertisseur dans LTSpice contenant les éléments parasites de la boucle de puissance

En effet, la nature essentielle du courant de commutation circulant à travers la piste en cuivre sur un routage de circuit imprimé (des pistes du PCB ) avec une surface de boucle « A » et une longueur de boucle « l » explique les pertes Joules à travers les pistes du PCB ainsi que l'inductance résultante du champ magnétique produit par la boucle. Ainsi, ces pertes joules et cette inductance sont inévitables. Par conséquent, la boucle de puissance peut être modulée par la résistance totale de la boucle "$R_{loop}$", l'inductance totale de la boucle "$L_{loop}$" et les capacités parasites, comme indiqué dans les équations 2.3 et 2.4, et les capacités parasites.

$$R_{loop} = R_{HS} + R_{SN} + R_{LS} \quad (2.3)$$

$$L_{loop} = L_{HS} + L_{SN} + L_{LS}$$

(2.4)

Puisque $L_{loop}$ et $R_{loop}$ peuvent être utilisés pour comparer les éléments parasites à travers diverses conceptions ou bien layouts. On note que les capacités parasites extraites avec l'outil Q3D d'ANSYS sont également considérées et incluses dans le modèle de simulation.

Dans la référence [185], la méthode des éléments finis « FEM » est utilisée pour optimiser la boucle de puissance. Trois layouts latéraux différents ont été développés à l'aide d'un logiciel de conception de PCB, présentés dans la figure 2.12. L'épaisseur de cuivre utilisée pour concevoir les layouts est égale à 3oz = 105µm. La surface de la boucle de puissance est l'un des principaux aspects à minimiser dans la conception de chaque layout afin d'améliorer l'efficacité du système.

- Dans la version 1 présentée par Fig 2.12(a), un inducteur THT (Through Hole Technology) avec une petite section est utilisé, la section du filtre est conçue à l'intérieur de la boucle de puissance et les bords du layout sont réglés à 45°.

- Dans la version 2 illustrée par Fig 2.12(b), un inducteur SMD (Surface Mounted Device) est utilisé, la section du filtre reste à l'intérieur de la boucle de puissance et les bords deviennent circulaires.

- Dans la version 3 représentée par Fig 2.12(c), un inducteur THT avec une section plus grande est utilisé, ce qui place la section du filtre en dehors de la boucle de puissance ; les bords restent circulaires.

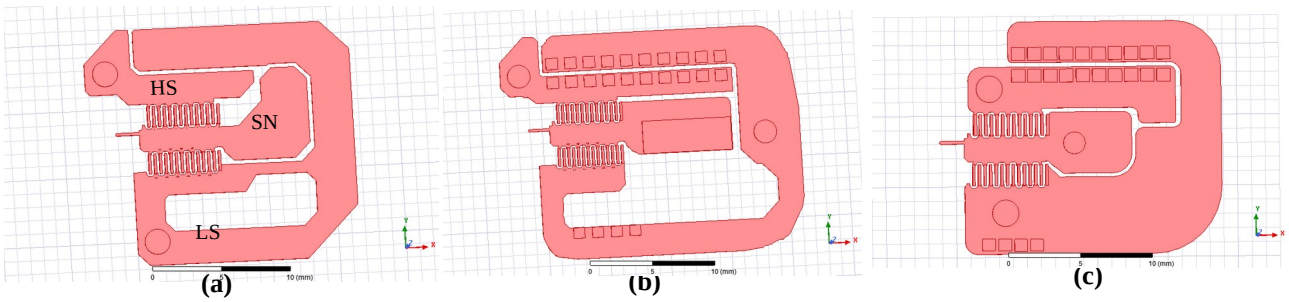



**Fig 2. 12** Design de la boucle de puissance ; (a) version1, (b) version2, (c) version3

Ces différents circuits imprimés ont été conçues puis importées dans l'outil Ansys Q3D pour extraire les éléments parasites et afficher le comportement du courant dans la boucle de puissance.

### VII.2.1. Étude de la distribution du courant

L’étude de la densité de courant et son cheminement dans les pistes de cuivre de la boucle de puissance de chaque circuit imprimé est essentielle pour évaluer la qualité du routage et de détecter d’éventuels points critiques.

En analysant la distribution du courant, nous pouvons identifier les zones à forte densité qui sont susceptibles de générer des échauffements locaux et des chutes de tension, compromettant ainsi l’efficacité et la fiabilité du convertisseur. Cela permet également de valider la compacité de la boucle de puissance et de s'assurer que le courant suit un trajet optimal, avec des boucles de retour minimales et un équilibrage correct entre les branches. Cette analyse devient particulièrement importante avec les transistors GaN, dont les temps de commutation très rapides rendent le système plus sensible aux effets parasites. Elle guide donc la phase d’optimisation du layout PCB, en orientant les choix de largeur de piste, d’empilement de couches ou de positionnement des composants pour garantir un fonctionnement sûr, performant et thermiquement maîtrisé. Les résultats sont représentés dans les figures 2.13(a), 2.13(b) et 2.13(c), résumant trois comportements différents qui dépendent des détails des layouts.

Dans la première version Fig.13(a), la zone de filtrage se trouve à l'intérieur de la boucle d'alimentation, une inductance THT avec un petit boîtier est utilisée et la zone de la boucle d'alimentation est optimale. Cependant, le cheminement du courant montre que la densité de courant n'est pas la même dans toutes les zones, ce qui peut entraîner une surchauffe dans ces zones en raison de la répartition inégale de la densité de courant. Les inductances parasites sont très importantes.

Dans la deuxième version Fig.13(b), une inductance SMD est utilisée, ce qui élimine la densité de courant élevée dans ces zones tout en conservant la zone de filtrage à l'intérieur de la boucle d'alimentation. Cela rend non seulement le courant trop dense dans d'autres zones, ce qui provoque une surchauffe, mais augmente également la disposition de la boucle d'alimentation, ce qui augmente les inductances parasites tandis que la distribution de chaleur liée à la densité de courant reste inégale, ce qui nous permet de passer à la version 3.

Dans la troisième version de la configuration Fig.13(c), nous avons utilisé une inductance THT avec un boîtier plus grand que la première inductance, et la zone de filtrage se trouve désormais en dehors de la zone de boucle d'alimentation, ce qui réduit les inductances parasites et améliore les problèmes thermiques liés à la densité de courant tout en déplaçant la zone de filtrage en dehors de la zone de boucle d'alimentation, la rendant ainsi plus petite.

Donc, nous pouvons conclure que la distribution la plus homogène du courant se trouve dans la version 3.

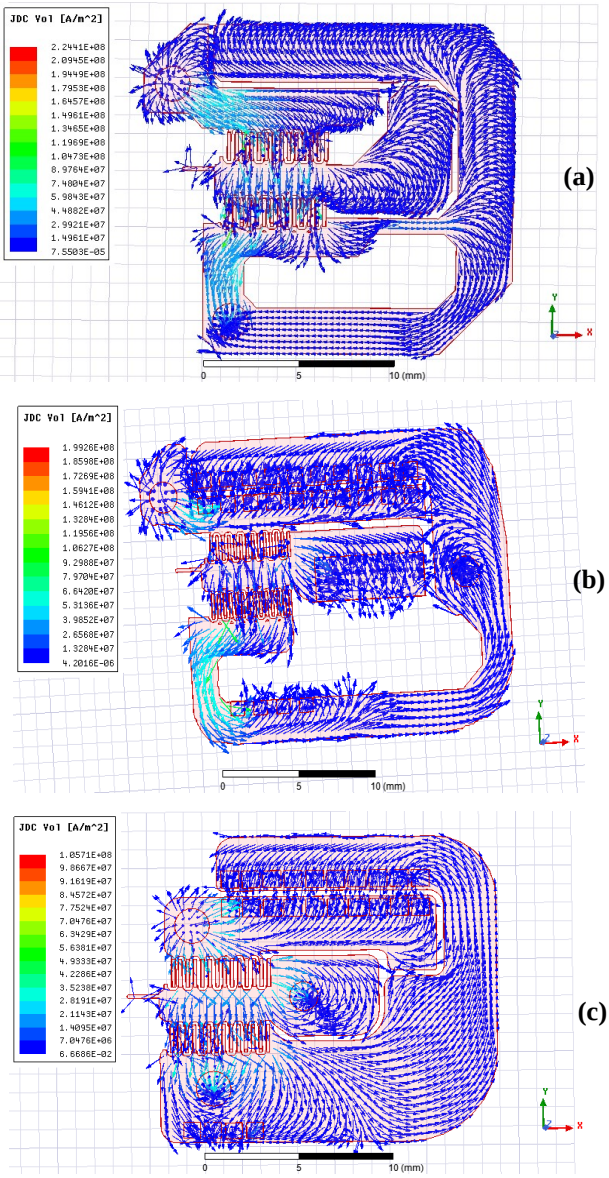



**Fig 2. 13** Distribution et densité du courant dans la boucle de puissance ; (a) version1, (b) version2, (c) version3

### VII.2.2. Comparaison des signaux obtenus pour chaque layout après l'insertion d'éléments parasites.

Les éléments parasites pour chaque layout ont été extraits à l'aide de l'outil Ansys Q3D. Les tableaux 2.1 et 2.2 présentent respectivement les inductances et les résistances parasites simulées sur Ansys Q3D pour les différentes versions du layout. Comme nous pouvons le constater, la 3$^{e}$ version de la disposition présente la structure la plus appropriée avec les éléments parasites les plus faibles.

**Tableau 2. 1** Inductances parasites simulées sur Ansys Q3D pour les différentes versions de layouts

| **Layout** | **Version1** | **Version2** | **Version3** |
|---|---|---|---|
| HS [nH] | 1.74 | 0.61 | 0.15 |
| SN [nH] | 0.43 | 0.31 | 0.26 |
| LS [nH] | 1.76 | 3.17 | 0.32 |
| $L_{loop}$ [nH] | 3.93 | 4.09 | 0.73 |

**Tableau 2. 2** Résistances parasites simulées sur Ansys Q3D pour les différentes versions de layouts

| **Layout** | **Version1** | **Version2** | **Version3** |
|---|---|---|---|
| HS [µΩ] | 336 | 162 | 53 |
| SN [µΩ] | 110 | 66 | 65 |
| LS [µΩ] | 345 | 662 | 59 |
| $R_{loop}$ [µΩ] | 791 | 890 | 177 |

Après l'insertion des éléments parasites extraits de Q3D dans le modèle de simulation dans LTspice, nous avons évalué leurs impacts sur le signal « Vsw » pour les différentes versions de layouts. En se référant aux résultats de simulation présentés à la figure 2.14, nous remarquons que les phénomènes de résonance diminuent respectivement dans les versions 1, 2 et enfin 3.

La figure 2.14 présente l'impact des éléments parasites sur le signal du nœud de commutation « Vsw » pour chaque layout.

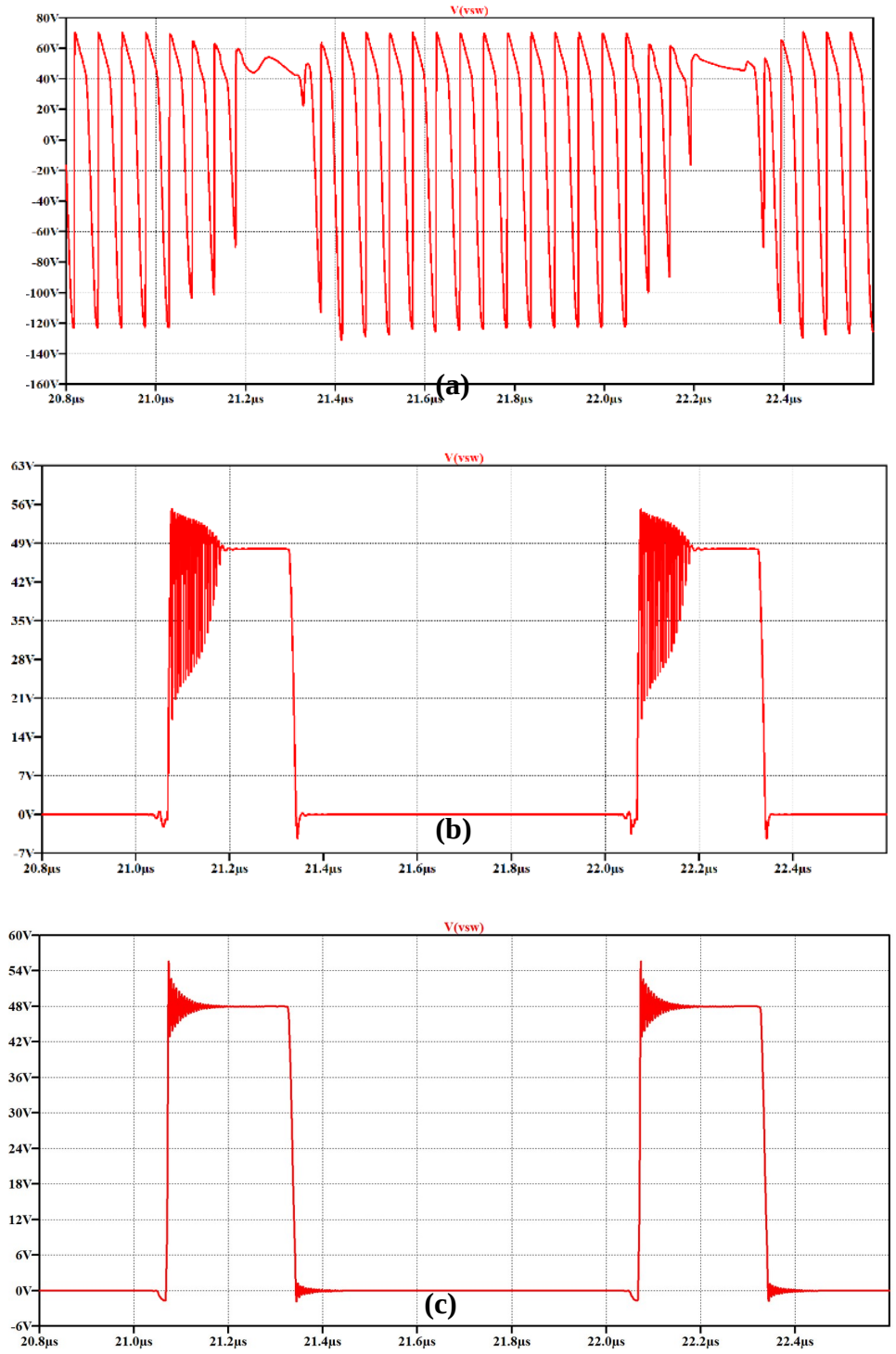



**Fig 2. 14** Impact des éléments parasites de la boucle de puissance sur le signal « Vsw » ; (a) version1, (b) version2, (c) version3

La version 3 a été retenue grâce à son efficacité démontrée à réduire significativement les parasites et à stabiliser le convertisseur à un niveau acceptable de surtension maximale (56 V).

## VIII. Modélisation avancée des EMI rayonnées

### VIII.1. Importance de la simulation EMI en champ proche

Dans notre travail, la simulation du champ proche EMI a été cruciale dès la phase initiale de conception du convertisseur GaN. Étant donné l'intégration croissante de ces convertisseurs haute densité de puissance dans des environnements automobiles extrêmement compacts, les phénomènes EMI en champ proche deviennent une problématique majeure.

Les transistors GaN, du fait de leur fréquence élevée de commutation, génèrent des champs électromagnétiques particulièrement intenses dans des espaces très restreints, augmentant ainsi les risques de couplages électromagnétiques indésirables avec d'autres composants sensibles à proximité immédiate. Ce type d'interférences peut compromettre la fiabilité des systèmes électroniques automobiles critiques, entraînant potentiellement des dysfonctionnements ou même des défaillances complètes du système[186].

La simulation détaillée du champ proche EMI, complétement novatrice pour ces technologies, a permis, dans notre cas, d'identifier précisément les sources et les mécanismes d'émissions électromagnétiques, facilitant ainsi l'adoption préventive de mesures de conception appropriées pour limiter ces problèmes dès les premières étapes de développement.

### VIII.2. Modélisation du circuit sous Ansys HFSS

La méthodologie proposée, dans notre travail, pour la modélisation EMI en champ proche avec Ansys HFSS commence par la conception précise du modèle numérique du transistor GaN étudié. Après avoir conçu d'une manière très détaillée et importé le modèle du transistor selon les données structurelles réelles, il est associé au circuit imprimé (PCB) avec une définition rigoureuse des matériaux et des propriétés physiques de chaque couche du PCB. Après, des excitations électriques sont définies dans Ansys Circuit, simulant les sources réelles et les composants passifs tels que les résistances. Notamment, une résistance ($Rds_{on}$) de 2,2 mΩ a été spécifiquement assignée au canal conducteur du transistor, reflétant précisément son comportement électrique réel.

En dernier lieu, une co-simulation entre HFSS et Ansys Circuit a été réalisée afin d'intégrer simultanément les phénomènes électromagnétiques au comportement électrique global du circuit. Le maillage par éléments finis a été densifié spécifiquement autour des composants critiques et des pistes conductrices afin d'assurer une précision optimale dans le calcul du champ électromagnétique. Une région de scan détaillée située à 10 mm au-dessus des transistors a été définie afin d'obtenir une cartographie complète et réaliste du champ magnétique en champ proche.

La Fig. 2.15 illustre les modèles numériques du PCB et le transistor GaN, dans l'environnement de simulation Ansys HFSS, sur lesquels nous avons appliqué le maillage par éléments finis.

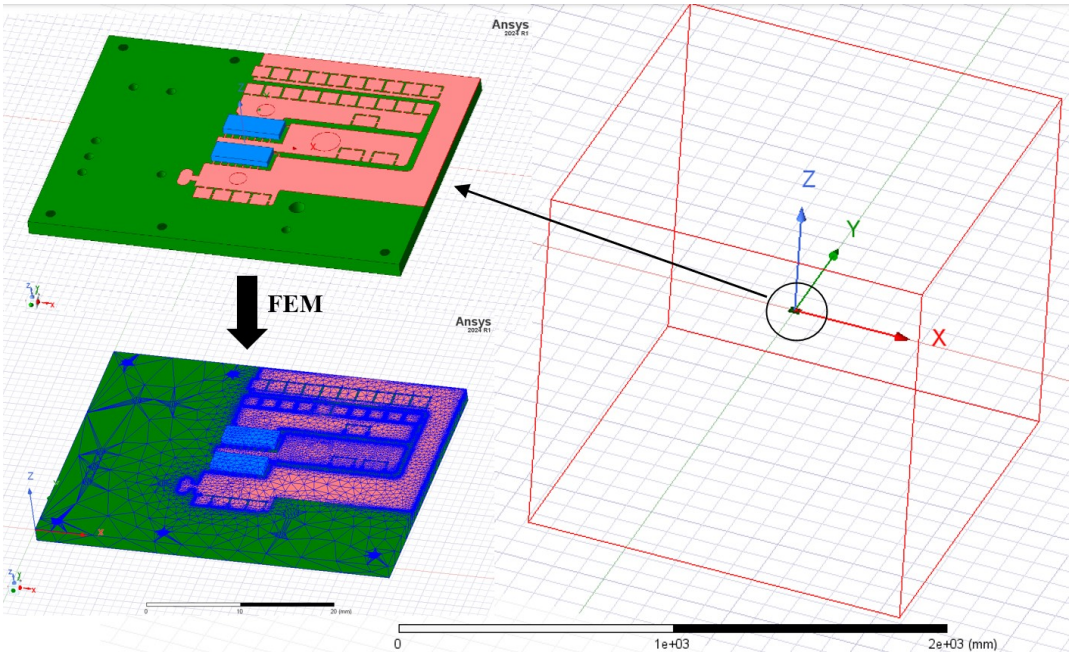



**Fig 2. 15** Modélisation de circuits dans Ansys HFFS

La Fig. 2.16 illustre la région de scan définie pour l'analyse du champ proche, placée à une distance de 10 mm au-dessus du PCB. Cette hauteur correspond à une zone représentative des conditions de mesure expérimentales, souvent adoptée pour l'analyse EMI en champ proche afin de capturer les principaux lobes de rayonnement tout en évitant un couplage direct avec les conducteurs. Cette approche permet d'obtenir une cartographie réaliste de l'intensité du champ magnétique généré par les transistors GaN et les pistes de puissance, en reproduisant fidèlement les configurations de bancs de mesure utilisés en compatibilité électromagnétique. L'analyse de cette région est donc essentielle pour identifier les « hotspots » EMI et pour corréler les simulations HFSS avec les mesures expérimentales de champ proche.

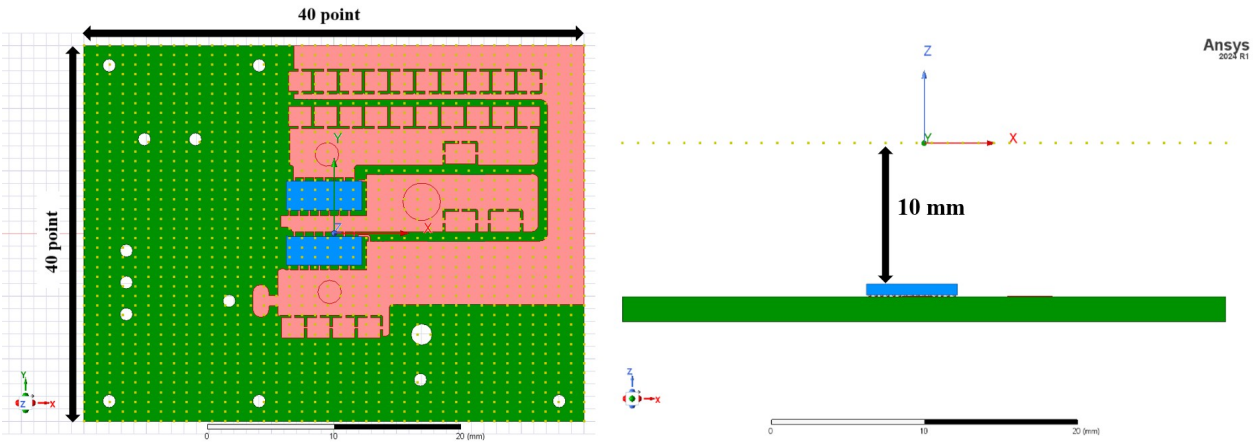


**Fig 2. 16** Définition de la région de scan du champ proche

### VIII.3. Résultats et analyse des émissions EMI

Les simulations ont été réalisées dans la bande de fréquence allant de 50 MHz à 250 MHz (spectre des résonances dans le cas d'étude) afin d'identifier précisément les pics et niveaux EMI critiques.

La figure 2.17 présente l'évolution de l'amplitude maximale du champ magnétique en fonction de la fréquence dans le spectre 50–250 MHz. Les résultats obtenus montrent des pics de champ magnétique explicitement définis à 60 MHz, 120 MHz et 220 MHz.

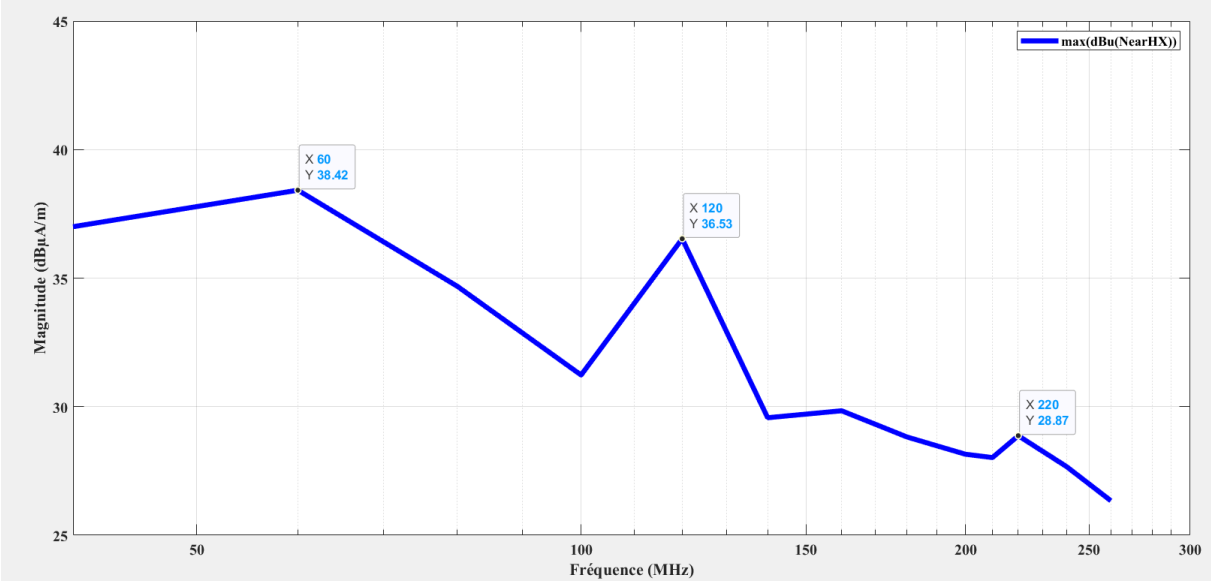
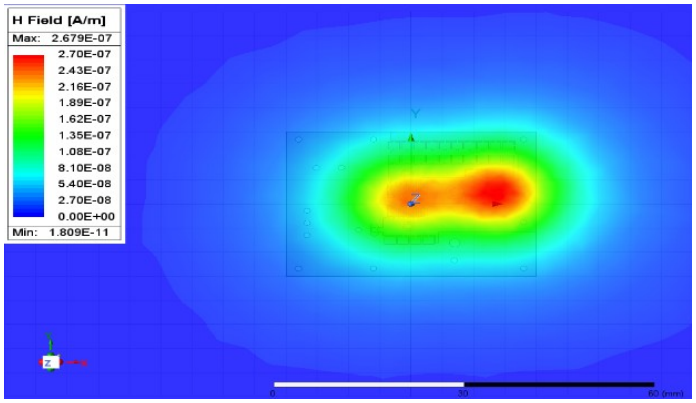



**Fig 2. 17** Amplitude du champ proche en fonction de la fréquence

Ensuite, une cartographie détaillée du champ magnétique a été obtenue pour les fréquences de 60 MHz, 120 MHz et 220 MHz comme le montre la figure 2.18.




**(a)**

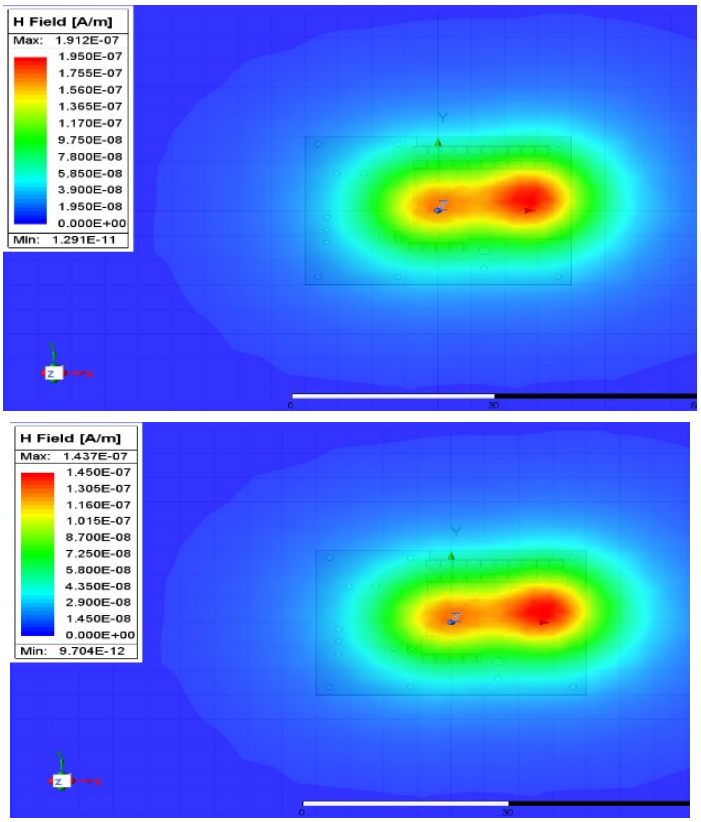



**Fig 2. 18** Cartographie du champ magnétique aux fréquences (a) 60MHz (b) 120MHz (c) 220MHz

Ces cartographies ont révélé que les zones à forte intensité EMI étaient principalement concentrées autour des transistors et des pistes conductrices à fort courant. En particulier, les zones proches des composants de commutation présentaient une intensité notablement élevée du champ magnétique. Ces résultats permettent de localiser précisément les « hotspots » EMI, apportant des informations essentielles pour l'optimisation de la conception du circuit et pour la mise en place de stratégies ciblées de réduction des émissions électromagnétiques [7].

## IX. Gestion de la partie commande

La gestion de la partie commande du convertisseur est une étape cruciale pour assurer une commande précise et fiable des transistors GaN, notamment pour générer les signaux PWM avec des temps de commutation très courts.

Dans ce cadre, une carte Raspberry Pi Pico a été utilisée pour générer les signaux PWM, comme présenté dans la figure 2.19. Cette carte offre jusqu'à 16 canaux PWM avec une fréquence allant jusqu'à 125 MHz, ce qui la rend parfaitement adaptée à la commande rapide et flexible exigée par les composants GaN [187]. Son intégration permet également une gestion fine des temps morts indispensables pour éviter les courts-circuits en commutation (shoot-through) dans la structure half-bridge. L'utilisation de la Raspberry Pi facilite enfin le

développement en laboratoire, avec un environnement accessible, programmable et modulable, idéal pour effectuer des ajustements expérimentaux rapides dans le cadre d'une étude de fiabilité approfondie.

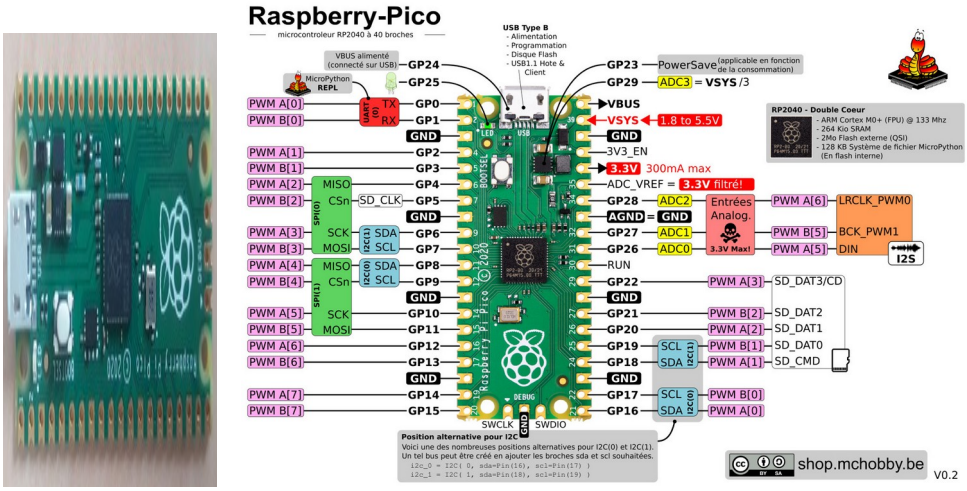



**Fig 2. 19** Carte Raspberry-Pico [188]

Au-delà de l’aspect purement numérique de la commande, la conception et la réalisation matérielle du convertisseur ont représenté un défi important. Le choix d’une architecture half-bridge à base de transistors GaN a permis d’atteindre des temps de commutation très courts, mais au prix d’une forte sensibilité aux inductances parasites.

L’intégration de la carte Raspberry-Pico dans le prototype a été donc pensée de manière à garantir une commande fiable et reproductible, tout en permettant des ajustements rapides au laboratoire. Cette mise en œuvre pratique met en valeur le caractère opérationnel de l’étude : il ne s’agit pas seulement de simulations, mais bien d’un convertisseur conçu et réalisé pour tester expérimentalement la fiabilité et le comportement EMI des composants GaN. Ce lien direct entre conception, commande et expérimentation renforce la portée applicative du travail réalisé.

## X. Choix de la solution de refroidissement

Dans notre convertisseur, les transistors GaN sont sujets à un échauffement important, donc la gestion thermique devient ainsi critique, car un échauffement excessif peut provoquer leur destruction prématurée. Pour éviter ces risques, il est essentiel d'adopter une solution de refroidissement adéquate dès la phase de conception.

### X.1. Calcul des pertes thermiques

L'équation 2.5 permet d'estimer la dissipation de puissance dans une carte :

$$P_{Loss_{carte}}[W] = R_{PCB}[\Omega] * I^2[A] = 0.0177\ \text{W} \tag{2.5}$$

Il est important de noter que les pertes de puissance totales du transistor GAN sont la somme des pertes de commutation et des pertes de conduction. Alors, elles peuvent être calculées grâce à l'équation 2.6.

$$P_{Loss_GaN} = P_{Switching} + P_{Cond} \tag{2.6}$$

• $P_{cond}$ : est la perte de puissance par conduction du transistor GaN calculée comme suit:

$$P_{cond} = RDS_{(on)}[m\Omega] * I^2[A] * D[\%] = 0.2W \tag{2.7}$$

Où :

*D* : rapport cyclique,

RDS(on): est la résistance à l'état passant

I: est le courant

• $P_{Switching}$: est la perte de puissance par commutation du transistor GaN calculée comme suit :

$$P_{Switching} = P_{On} + P_{Off} = \frac{(V_{max} * I_{max})}{2}(t_{rise} + t_{fall})f \tag{2.8}$$

Où :

• $P_{On}$ : est la perte de puissance pendant le temps de montée "$t_{rise}$" comme indiqué dans la figure 2.20.

• $P_{Off}$ est la perte de puissance pendant le temps de descente "$t_{fall}$" comme indiqué sur la figure 2.20 :

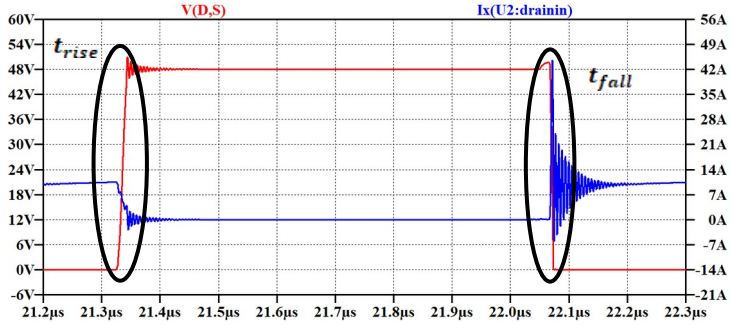



**Fig 2. 20** Temps de montée et de descente dans le signal « VDS » du transistor GAN « U1 »

Nous avons: $t_{rise} + t_{fall} = 25\ ns$

Où : $V_{max} = 48V;\ I_{max} = 10\ A;\ f$ : Fréquence ➔ $P_{Loss\ GaN} = 3 + 0.2$ = 3.2 W

### X.1.2. Calcul des pertes de puissance par simulation en utilisant LTspice

Lorsque le courant de charge se stabilise, une simulation de la puissance électrique dans LTspice aux niveaux source et charge peut potentiellement être utilisée pour calculer la puissance dissipée dans les composants en soustrayant la puissance du côté charge de celle du côté source. Les simulations effectuées sur LTspice ont donné les résultats suivants :

$P_{Source}$ = 131.99 W; $P_{Load}$ = 123.67 W➔ $P_{Loss} = P_{Source} - P_{Load} = 8.32\ W$

Déterminer la température de jonction des composants GaN sans solution de refroidissement est crucial pour sélectionner le dissipateur thermique le plus approprié pour eux.

Les pertes de puissance et la résistance thermique globale de la jonction à l'air influencent la température de jonction des transistors. Une approche analytique est généralement employée, donnant l'équation 2.9 :

$$T_J = P_{Loss} * R_{\theta JA} + T_{amb} \tag{2.9}$$

Où :

• $T_J$ est la température de jonction

•$P_{Loss}$ est la puissance totale dissipée

• $R_{\theta JA}$ est la résistance thermique totale du transistor (Junction to Ambiant)

• $T_{amb}$ est la température ambiante

L'équation (2.10) est utilisée pour approximer $R_{\theta JA}$:

$$R_{\theta JA} = R_{\theta JC} + R_{\theta TIM} + R_{\theta HS} \tag{2.10}$$

Où :

• $R_{\theta JC}$ est la résistance thermique entre la jonction et le substrat du transistor

• $R_{\theta TIM}$ est la résistance thermique du TIM (Thermal Interface Material)

• $R_{\theta HS}$ est la résistance thermique du dissipateur thermique

### X.2. Calcul et choix du dissipateur thermique

Pour sélectionner le dissipateur thermique adéquat, il est nécessaire de calculer la résistance thermique maximale admissible du dissipateur thermique en utilisant la relation 2.11 :

$$T_J = P_{Loss} * R_{\theta JA} + T_{amb} \quad (2.11)$$

$= 8.32 * 42 + 25 = 374.44°C > T_{Jmax} = 150°C$

⇨ L'utilisation d'une solution de refroidissement devient nécessaire, nous utilisons donc l'équation 2.12 [185] :

$$T_J = P_{Loss} * (R_{\theta JC} + R_{\theta TIM} + R_{\theta HS}) + T_{amb} \quad (2.12)$$

Le choix du dissipateur thermique est défini à base de sa résistance thermique donnée par l'équation 2.13:

$$R_{\theta HS} = \frac{(T_J - T_{amb})}{P_{Loss}} - R_{\theta JC} - R_{\theta TIM} \quad (2.13)$$

Nous pouvons alors calculer la résistance thermique maximale du dissipateur thermique qui pourrait être choisie.

En prenant $R_{\theta TIM} = 1°C/W$ nous obtenons alors :

$$R_{\theta HS_{Max}} = \frac{(T_{Jmax} - T_{amb})}{P_{Loss}} - R_{\theta JC} - R_{\theta TIM} = 13.62°C/W$$

$R_{\theta HS_{Max}}$est la résistance thermique maximale théorique prise en compte pour sélectionner le dissipateur thermique. Notons que les résistances thermiques des dissipateurs thermiques sont indiquées dans leurs fiches techniques.

Pour des raisons de sécurité, un facteur de sécurité est pris en compte qui varie généralement entre 20% et 30%. Dans notre étude, nous avons considéré un facteur de sécurité de 30%.

$R_{\theta HS_{Max}}$ devient alors :

$$R_{\theta HS_{Max}}(pratique) = 17.7 \text{ °C/W}$$

⇨ La valeur maximale que nous pourrions considérer lors du choix d'un dissipateur thermique pour notre système.

## XI. Réalisation du prototype et validation expérimentale

Un prototype du convertisseur (Fig 2.21) a été conçu et réalisé afin de valider expérimentalement les résultats obtenus par simulations. Il est important de noter qu'en raison de contraintes industrielles, les bords circulaires du layout ont été éliminés, préservant le 3ème layout.

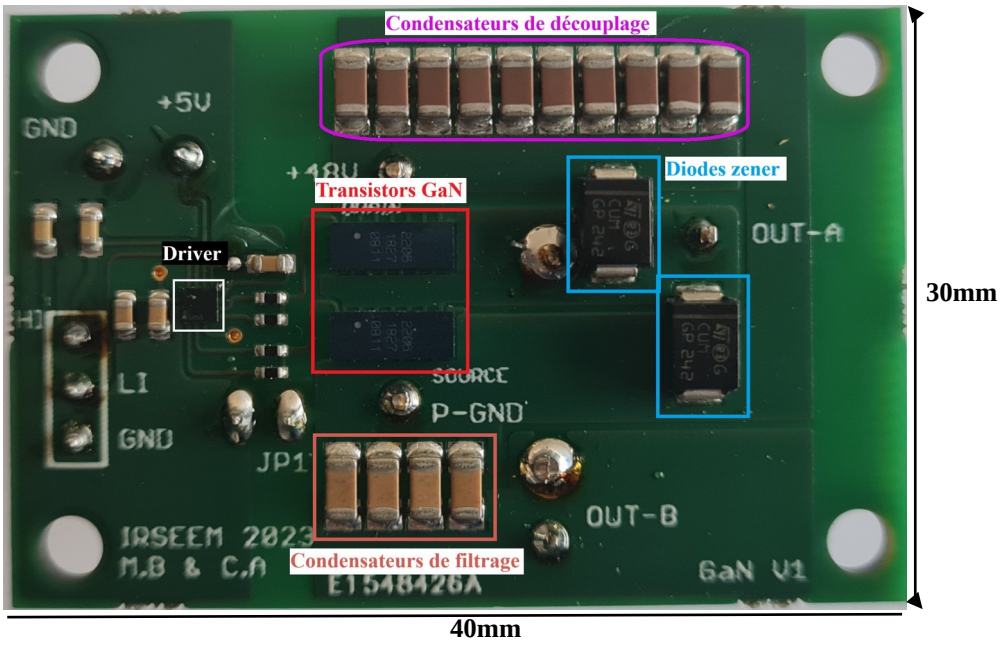
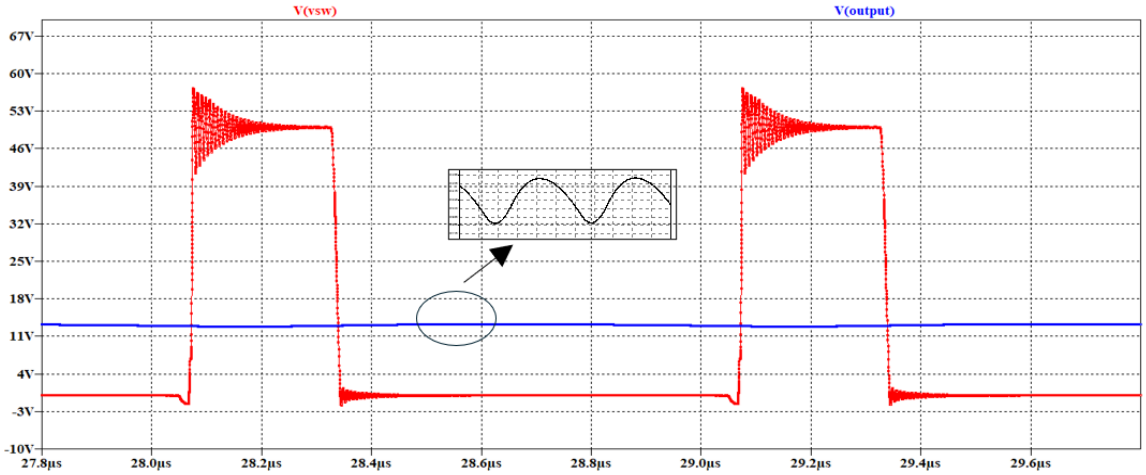


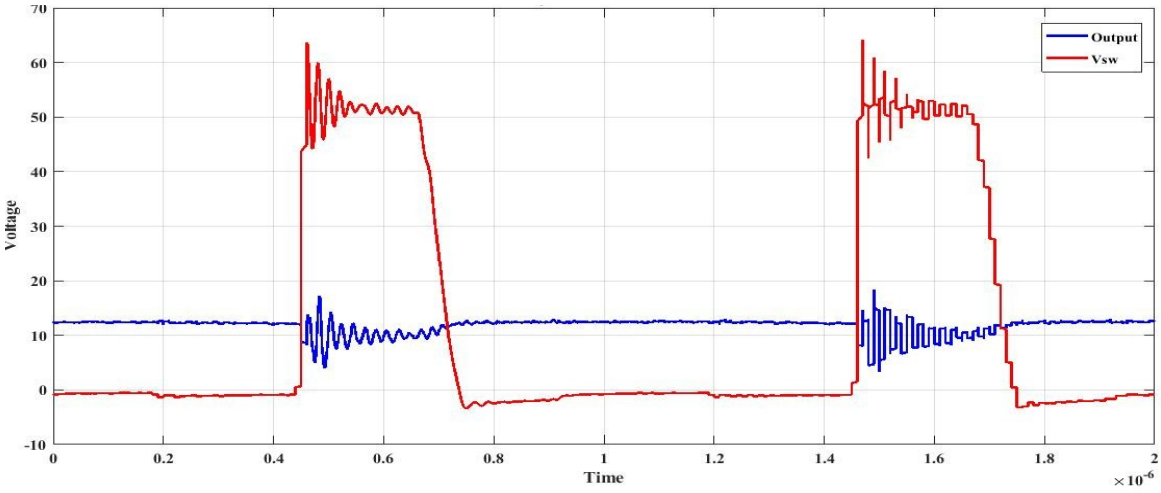

**Fig 2. 21** Prototype du convertisseur

### XI.1. Validation EMI conduite

Des mesures ont été effectuées afin de comparer les résultats de la simulation avec le comportement réel du convertisseur dans le but de valider la méthodologie de conception et la faisabilité du convertisseur. Les résultats des simulations et de tests sont montrés dans la figure 2.22.




**(a)**




**(b)**

**Fig 2. 22** Vsw et les résultats des signaux de sortie (a) simulation (b) mesure

D’après les résultats de la simulation, l'amplitude maximale des résonances est de 58 V, avec des fréquences de première, deuxième et de troisième résonance sont respectivement égales à 138,312 MHz, 134,607 MHz et 131,406 MHz, et un signal de sortie de 12,9 V.

En revanche, lors des mesures et en observant Vsw, l'amplitude maximale de la surtension est d'environ égale à 64 V et les fréquences de résonance sont respectivement de 57,804 MHz, 57,471 MHz et 52,413 MHz.

Nous observons également que la fréquence de résonance est plus basse et qu'elle s'amortit plus rapidement dans la réalité qu'en simulation. La mesure du signal de sortie montre une valeur de 12,5 V avec une ondulation de 1,2 V ; c'est là que nous observons alors une coupure de tension par rapport à la simulation ainsi qu'un phénomène de résonance clair. Toutefois, les résultats sont tout de même proches des simulations, avec une forme du signal Vsw similaire. Cette différence est due à la résistance et à l'inductance du câblage externe utilisé lors des mesures, qui n’ont pas été pris en compte lors de la simulation.

## XI.2. Validation EMI rayonnée

Des mesures de champ proche ont été effectuées sur le prototype du convertisseur. Les données expérimentales illustrées dans la figure 2.23 révèlent la présence de trois pics bien définis dans le signal de champ proche, correspondant à ses valeurs maximales d'intensité observées respectivement aux fréquences de 61 MHz, 122 MHz et 210 MHz. En comparant les résultats de la simulation, qui montrent des pics d'intensité du champ à 60 MHz, 120 MHz et 220 MHz, nous observons une concordance entre les deux premiers pics, tandis qu'une légère différence est notée près du troisième pic, bien que les valeurs restent proches.

Étant donné qu'un amplificateur a été utilisé en conjonction avec la sonde lors des mesures (le facteur d'antenne a été considéré aussi), les effets d'atténuation et d'élévation du signal se sont mutuellement annulés, ce qui a permis d'obtenir le signal réel à des fins de comparaison avec la simulation. En conclusion, la comparaison des résultats de la simulation avec ceux de la mesure confirme l'efficacité de la méthodologie adoptée pour estimer le champ proche.

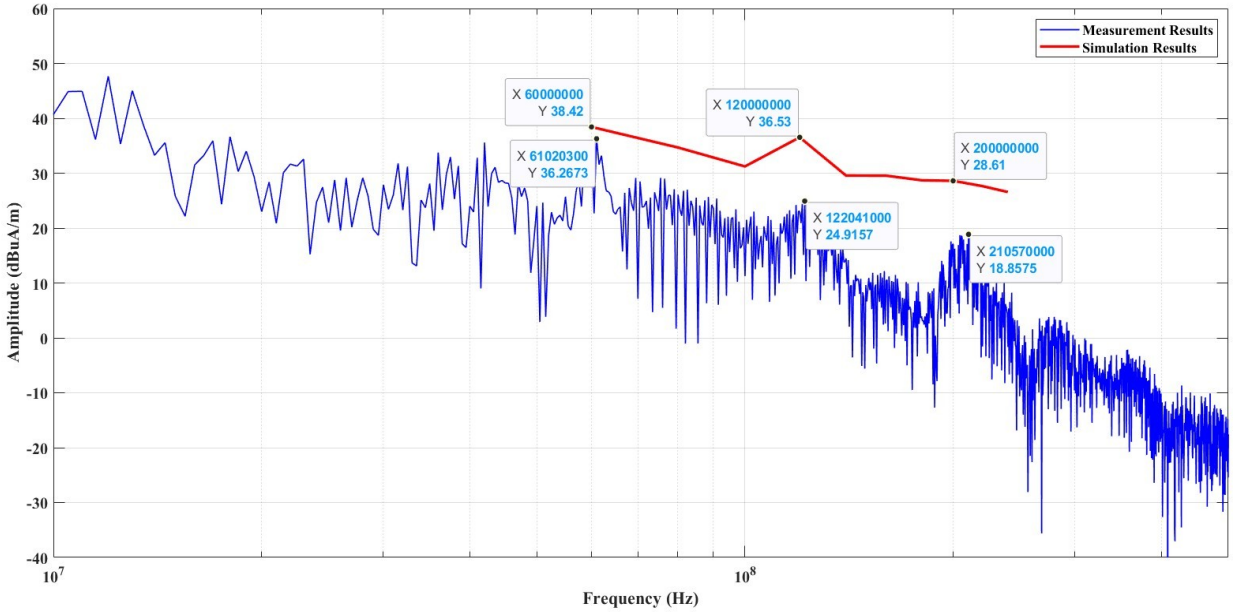



**Fig 2. 23** Courbe FFT de l'EMI rayonné du champ proche (a) simulation (b) mesure

Ces résultats en champ proche ne se limitent pas à une simple observation des niveaux d'émission ; ils permettent également de mettre en évidence les zones critiques à l'origine des perturbations électromagnétiques. L'identification des hotspots EMI autour des transistors GaN et des pistes de la boucle de puissance illustre notamment l'apport de la méthodologie retenue. Contrairement aux approches classiques en fréquence (CISPR), la cartographie du champ proche offre une vision spatiale et précise des sources d'émission, ce qui facilite l'optimisation ciblée du routage et du placement des composants.

Ces résultats démontrent donc un double intérêt : d'une part, ils valident la pertinence de la cosimulation HFSS–Circuit pour reproduire fidèlement le comportement EMI du convertisseur ; d'autre part, ils fournissent des informations pratiques exploitables dès la phase de conception pour réduire les émissions parasites.

## XII. Conclusion

Le prototype du convertisseur à base de transistors GaN a été conçu et réalisé avec succès, validant ainsi la méthodologie de conception proposée et démontrant un comportement fonctionnel globalement conforme aux attentes initiales. Cette première étape a permis de lancer l'étude de fiabilité à travers des essais de vieillissement accéléré, indispensables pour qualifier la robustesse et la durabilité de la solution développée.

Cependant, les résultats expérimentaux préliminaires ont révélé une limite importante : le dissipateur thermique retenu, bien que sélectionné à partir de calculs analytiques rigoureux et de simulations détaillées, s'est avéré insuffisant pour assurer une tenue thermique satisfaisante en conditions réelles de fonctionnement. Cette divergence entre prédictions théoriques et observations pratiques met en évidence la complexité des phénomènes électro-thermiques dans les convertisseurs GaN à haute densité de puissance, ainsi que la sensibilité particulière de ces dispositifs aux contraintes thermiques.

Ces constats soulignent deux enseignements majeurs : d'une part, la pertinence d'une approche multiphysique associant étroitement les dimensions électriques, thermiques et électromagnétiques dans la conception des convertisseurs GaN ; d'autre part, la nécessité d'explorer des stratégies de gestion thermique avancées, dépassant les solutions conventionnelles de dissipation passive. L'optimisation du refroidissement, intégrant à la fois les matériaux, les structures de dissipation et la co-conception électro-thermique, apparaît ainsi comme une étape clé pour garantir une fiabilité accrue et une intégration industrielle réussie.

En conclusion, si le prototype développé valide la faisabilité de la méthodologie proposée et confirme le potentiel des transistors GaN pour les applications embarquées, il met également en lumière les limites actuelles liées à la gestion thermique. Ces résultats ouvrent donc la voie au travail présenté dans le chapitre suivant, spécifiquement orienté vers l'étude, la conception et l'évaluation de solutions innovantes de refroidissement, visant à surmonter ces verrous technologiques et à assurer une exploitation optimale et durable des convertisseurs GaN.

# Chapitre 3 : Étude thermique du convertisseur

# I. Introduction

Après la phase de conception, les premiers essais du convertisseur présenté dans le chapitre 2 ont révélé des contraintes thermiques majeures, malgré l'utilisation d'un dissipateur thermique correctement dimensionné. En effet, des températures élevées ont été enregistrées au niveau des transistors GaN et des pistes de puissance, compromettant la stabilité du système et soulevant des préoccupations quant à sa fiabilité à long terme. Il était donc impératif d'optimiser la dissipation thermique avant d'entamer les études de vieillissement du convertisseur.

Ces difficultés ne sont pas propres à notre cas d'étude : les convertisseurs GaN à haute densité de puissance sont particulièrement sensibles aux contraintes thermiques, en raison de leur fréquence de commutation élevée et de leur forte compacité d'intégration.

L'échauffement de la jonction des transistors impacte directement les pertes de commutation, la fiabilité des soudures et la tenue mécanique du PCB, tandis que la répartition thermique à travers le substrat et les pistes en cuivre peut affecter les composants voisins et la stabilité globale du système. Ainsi, l'analyse thermique constitue une étape incontournable pour anticiper ces contraintes et concevoir des solutions adaptées [189,190].

L'objectif de ce chapitre est de réaliser une étude thermique approfondie du convertisseur afin de comprendre les mécanismes de dissipation, d'évaluer l'influence des matériaux diélectriques (FR4, RO4003, PBO) sur la température de jonction et les pertes, et de tester l'apport des solutions de refroidissement passives et actives.

Ce chapitre est structuré comme suit :

- La première partie décrit la modélisation thermique du transistor et du convertisseur,
- La deuxième présente l'impact des matériaux et du routage PCB,
- La troisième discute l'apport du refroidissement actif.

  Enfin, une conclusion met en perspective les résultats obtenus et prépare les travaux futurs consacrés au vieillissement du convertisseur.

# II. Méthodologie appliquée pour l'étude thermique du convertisseur :

La démarche méthodologique adoptée dans ce chapitre s'appuie sur une modélisation multiphysique (Ansys Icepak et Q3D) couplée à des simulations électriques sous LTspice. La Fig. 3.1 illustre la procédure méthodologique suivie pour l'étude thermique du convertisseur.

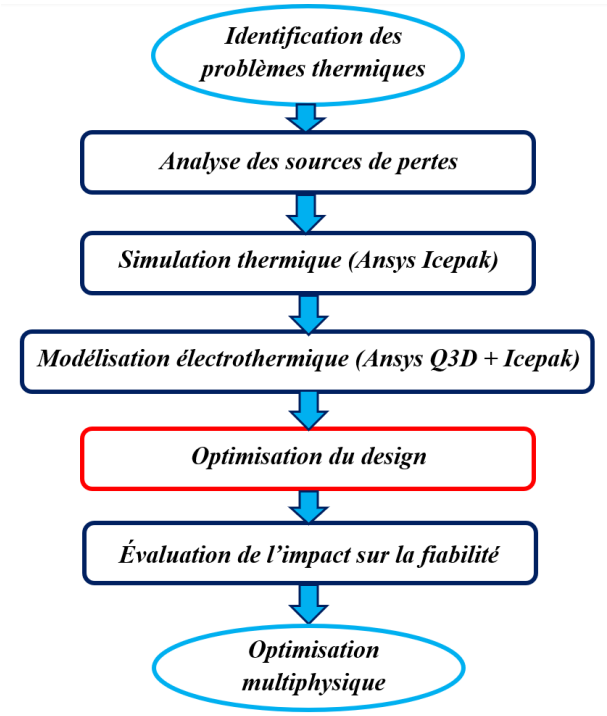



**Fig 3. 1** Approche d'étude thermique

La procédure méthodologique suivie pour l'étude thermique du convertisseur repose sur une approche hiérarchisée en plusieurs étapes :

- Identification des sources de pertes thermiques : analyse des pertes par effet Joule, par commutation, ainsi que des contributions liées aux capacités parasites et aux points de contact.
- Modélisation thermique : élaboration d'un modèle CAO du convertisseur et réalisation de simulations sous Ansys Icepak pour analyser la distribution de la température.
- Analyse électrothermique : couplage Ansys Q3D/Icepak afin d'évaluer l'influence des courants de conduction et des éléments parasites sur la dissipation thermique.
- Analyse de l'influence des matériaux diélectriques : comparaison entre différents substrats pour évaluer leur impact sur la température de jonction et la fiabilité des transistors GaN.
- Optimisation du design : l'approche multiphysique combinant les aspects thermique, électrique et CEM permet d'améliorer le routage de la carte de circuit imprimé (PCB), de choisir le bon matériau diélectrique à haute conductivité thermique et d'adopter la stratégie de refroidissement la plus adaptée. Cela permet de réduire la température de jonction et d'homogénéiser la dissipation thermique.
- Évaluation de l'impact sur la fiabilité : l'optimisation du design permet non seulement d'améliorer les performances énergétiques du convertisseur, mais aussi de prolonger

sa durée de vie opérationnelle en réduisant les risques de défaillance liés aux contraintes thermiques.

Cette méthodologie structurée garantit une analyse complète des contraintes thermiques et permet d'identifier les leviers d'optimisation les plus efficaces pour améliorer la fiabilité du convertisseur GaN.

# III. Contraintes thermiques du convertisseur

## III.1. Sources de pertes thermiques

Dans un convertisseur de puissance à haute densité basé sur des transistors GaN, les pertes thermiques proviennent principalement de plusieurs phénomènes physiques qui influencent le rendement global et la gestion de la chaleur dissipée dans le système. Ces pertes doivent être bien quantifiées et caractériséess afin de mettre en place des stratégies d'optimisation thermique adaptées.

### III.1.1. Pertes par effet Joule

Les pertes par effet Joule sont générées par la circulation du courant dans les composants du convertisseur, en particulier dans les transistors et les pistes du PCB. Ces pertes sont proportionnelles à la résistance des conducteurs et au carré du courant traversant ces éléments. Comme nous allons le voir dans les parties suivantes, l'analyse des simulations électrothermiques a montré que les pistes de puissance ainsi que les connexions des transistors GaN constituent des sources significatives de dissipation thermique, entraînant une élévation locale de la température.

### III.1.2. Pertes par commutation

Les pertes de commutation sont dues aux transitions rapides entre les états de conduction et de blocage des transistors GaN. Bien que ces composants offrent des temps de commutation très courts, les charges parasites accumulées pendant les transitions engendre une dissipation énergétique sous forme de chaleur [191]. Nos mesures expérimentales et simulations ont mis en évidence que les pertes par commutation sont particulièrement marquées lors des phases de commutation rapide du convertisseur, augmentant ainsi la température des transistors et de leurs boîtiers.

### III.1.3. Effets des capacités parasites et pertes dans le substrat PCB

Le substrat du PCB joue également un rôle non négligeable dans la dissipation thermique du convertisseur. En fonction du matériau utilisé, le PCB peut favoriser ou limiter l'évacuation de la chaleur, modifiant ainsi l'efficacité de la dissipation thermique.

### III.1.4. Concentration de chaleur au niveau des points de contact

Les points de contact entre les transistors et le PCB, ainsi qu'entre les composants passifs et la carte électronique, constituent des zones critiques pour la dissipation thermique. Une mauvaise connexion thermique entre ces éléments peut provoquer une augmentation locale de la température et affecter la fiabilité du convertisseur.

En résumé, les pertes thermiques dans notre convertisseur résultent d'une combinaison de pertes par effet Joule, de pertes de commutation, d'accumulation de chaleur dans le substrat PCB et de concentration thermique aux points de contact. Le convertisseur DC/DC utilise des transistors GaN qui, bien que plus performants que leurs homologues en silicium, restent soumis à des contraintes de dissipation thermique importantes en raison de leur taille réduite et de leur boitier compact, qui impose une technique de report orientant la partie active du transistor vers le substrat.

## III.2. Distribution thermique et problématique rencontrée

L'analyse thermique du convertisseur a permis de mettre en évidence des zones critiques où la dissipation de chaleur est insuffisante, engendrant des températures élevées susceptibles d'affecter la fiabilité et les performances du système.

### III.2.1. Cartographie thermique et analyse des points chauds

Les cartographies réalisées à l'aide de simulations électrothermiques et d'expérimentations ont révélé que les températures maximales sont principalement concentrées :

- Au niveau des transistors GaN, où la commutation rapide et les pertes par conduction provoquent un échauffement significatif,
- Sur les pistes de puissance du PCB, particulièrement dans la boucle de puissance où les densités de courant élevées amplifient l'effet Joule.
- À l'interface entre le substrat du PCB et les composants de puissance, où une accumulation thermique peut être observée selon la conductivité thermique du matériau diélectrique utilisé.

Ces points chauds ont été confirmés par une analyse en simulation sous Ansys Icepak et des relevés expérimentaux via une caméra thermique. La Fig. 3.2 présente la cartographie thermique obtenue par mesure, mettant en évidence les zones critiques de surchauffe au niveau des transistors GaN et des pistes de puissance.

Les résultats montrent une température critique dépassant les **82°C** sur certaines zones du PCB, et ce malgré l'utilisation d'un dissipateur thermique surdimensionné et un faible courant

de fonctionnement. Cette valeur excède les limites recommandées pour un fonctionnement fiable des transistors GaN.

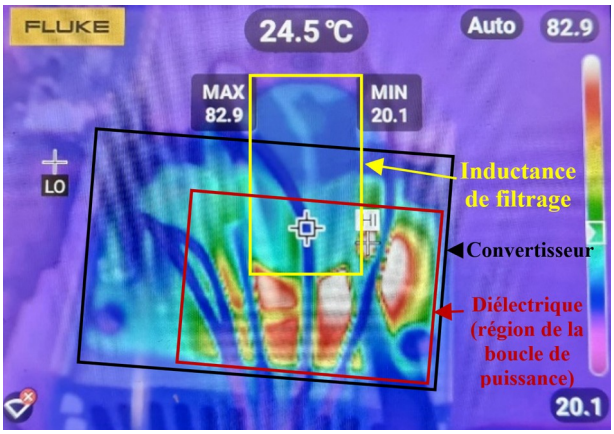



**Fig 3. 2** Cartographie thermique du convertisseur

### III.2.2. Problématiques liées à la dissipation thermique

L'analyse des pertes thermiques a révélé plusieurs problématiques nécessitant une optimisation spécifique :

- **Dissipation insuffisante de chaleur à travers le PCB** : l'utilisation de matériaux standards tels que le FR4 limite la conductivité thermique et ralentit l'évacuation de la chaleur vers l'air.
- **Effet de concentration thermique** : les simulations ont montré que certaines zones du circuit accumulent de la chaleur sans dispersion suffisante, entraînant un vieillissement prématuré des composants.
- **Refroidissement limité des transistors** : le boîtier extrêmement compact des transistors GaN complique leur refroidissement passif et exige une dissipation efficace par conduction et convection.

L'ensemble de ces observations a motivé l'optimisation thermique détaillée dans la section suivante, qui a permis d'améliorer significativement la répartition de la chaleur et de garantir une température de fonctionnement plus stable.

En l'absence de solutions de gestion thermique adaptées, les transistors atteignent des températures excessives compromettant leur fonctionnement et réduisant leur durée de vie. L'analyse de la distribution thermique a montré que les zones les plus critiques se situent principalementau niveau des transistors et des pistes de puissance.

## IV. Stratégies d'optimisation thermique

## IV.1. Modélisation thermique et électrothermique du convertisseur

Afin d'optimiser la dissipation thermique du convertisseur, une approche rigoureuse de modélisation et de simulation a été adoptée. Cette approche s'est articulée autour de plusieurs étapes clés : la modélisation physique du convertisseur, la simulation thermique et électrothermique, ainsi que l'évaluation des performances thermiques en fonction de différents scénarios de fonctionnement.

Contrairement au Chapitre 2, où la modélisation avait pour objectif de représenter le comportement électrique et électromagnétique global du convertisseur, la présente section se concentre exclusivement sur la modélisation thermique et électrothermique. L'enjeu n'est pas d'évaluer les performances de commutation ou les émissions EMI, mais de caractériser les mécanismes de dissipation de chaleur et leur impact sur la température de jonction des transistors GaN. Cette distinction permet d'analyser de manière ciblée les contraintes thermiques, en lien direct avec la fiabilité et la tenue en puissance du système.

### IV.1.1. Simulation thermique sous Ansys Icepak

La simulation thermique a été réalisée sous Ansys Icepak, un outil de référence pour l'analyse de la dissipation de chaleur dans les composants électroniques.

Un modèle CAO du transistor, souvent au format .step ou .dxf, est nécessaire pour réaliser ce type de simulation et en principe fourni par le fabricant. Le fichier step, comme illustré en Fig 3.3 (b), ne comprend que le boîtier, qui est essentiellement un parallélépipède physique, connecté aux contacts métalliques du transistor. La Fig 3.3 (a) présente le composant GaN réel pour une meilleure clarification.

Lors de l'importation du modèle CAO du transistor, il doit être fixé au PCB. Les contacts métalliques (électrodes) ne sont pas connectés électriquement ; et il n'y a donc pas de continuité électrique. Dans ce cas, la jonction peut être représentée par un volume équivalent servant de source thermique, comme montré en Fig 3.3 (c). Par conséquent, les pertes de puissance du transistor peuvent être considérées comme une source thermique localisée au niveau de la jonction.

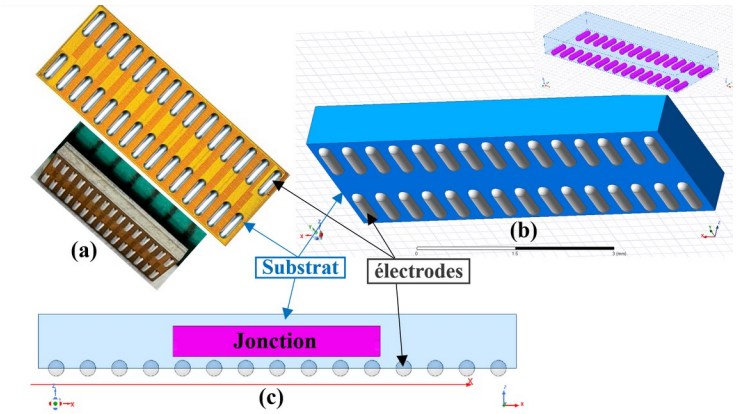



**Fig 3. 3** Modèle CAO du transistor

Il est important de préciser que cette première approche concerne uniquement la représentation thermique du transistor afin de localiser la source principale de chaleur au niveau de la jonction. Le reste du convertisseur (condensateurs, inductances, pistes en cuivre, etc.) n'est pas encore pris en compte à ce stade. Ainsi, les résultats de la Fig 3.4 correspondent uniquement à la dissipation thermique générée par les transistors dans un environnement simplifié. Dans les sections suivantes, le modèle sera enrichi afin d'inclure l'ensemble du convertisseur, permettant une analyse systémique du cheminement réel du courant dans la boucle de puissance et de son impact sur la répartition de la température. Cette transition est indispensable pour passer d'une analyse localisée (transistor seul) à une analyse systémique (convertisseur complet).

Les premières simulations visent à étudier le comportement thermique du convertisseur sans solution de refroidissement afin d'optimiser l'architecture thermique et de dimensionner efficacement les systèmes de refroidissement ultérieurs. Les résultats sont présentés dans Fig 3.4.

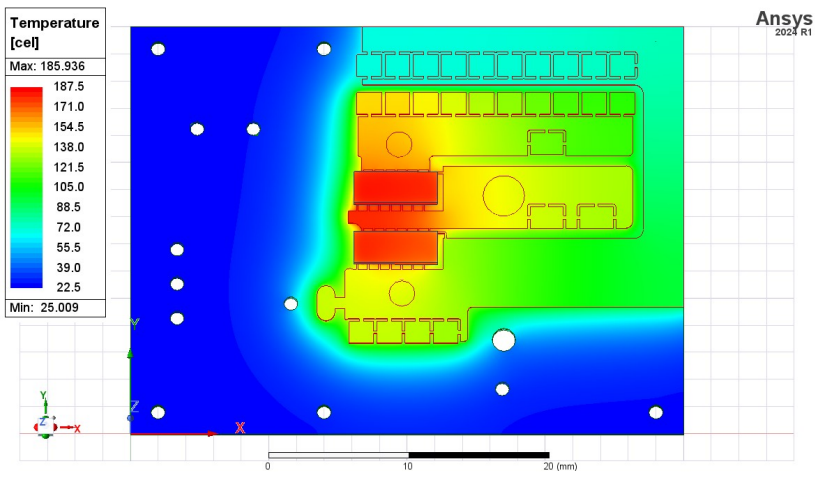



**Fig 3. 4** Résultat de la simulation thermique :Distribution de température pour les transistors GaN intégrées sur le PCB sans solution de refroidissement

### IV.1.2. Modélisation physique et création d'un modèle CAD

Un modèle CAO(CAD) précis du convertisseur a été réalisé afin d'intégrer tous les paramètres physiques et géométriques influençant la dissipation thermique (Fig 3.3). Cette modélisation a permis de générer un environnement numérique représentatif du convertisseur, utilisé ensuite pour des simulations électrothermiques avancées.

Lorsqu'il s'agit de simulation électrothermique de composants actifs, laisser le courant circuler à travers une structure 3D dans un logiciel FEM constitue un défi majeur. Cela est particulièrement vrai pour des géométries complexes que celles des transistors GaN en boitier WLP (Wafer Level Packaging), qui exigent une conception très précise du modèle. Malgré la nécessité de matériaux composites (matériaux dopés), un modèle approximatif pourrait être conçu pour une simulation électrothermique. L'objectif ici est de concevoir un canal pour la mobilité des électrons en respectant la géométrie des transistors. Le modèle d'étude n'a pas de drains et de sources parallèles comme nous pouvons l'observer dans Fig 3.5, ce qui rend le cheminement du courant plus complexe.

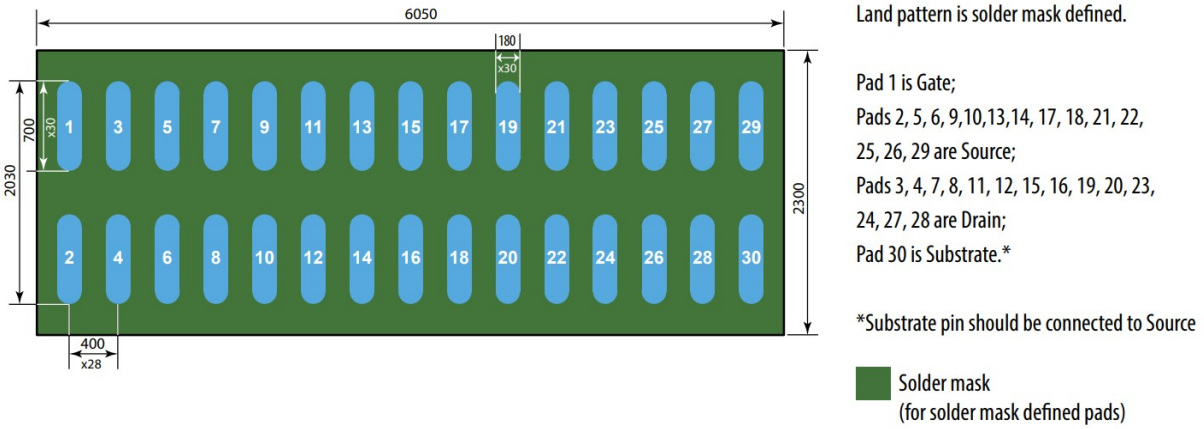



**Fig 3. 5** Dimensions et architecture du modèle de transistor

Les couches des transistors sont conçues en suivant leurs dimensions exactes, explicitement présentées en Fig 3.6, qui définit la jonction et le canal conducteur du transistor. Le principal défi ici est d'assigner la valeur RDS(on) du transistor dans le canal conducteur afin de garantir une simulation précise.

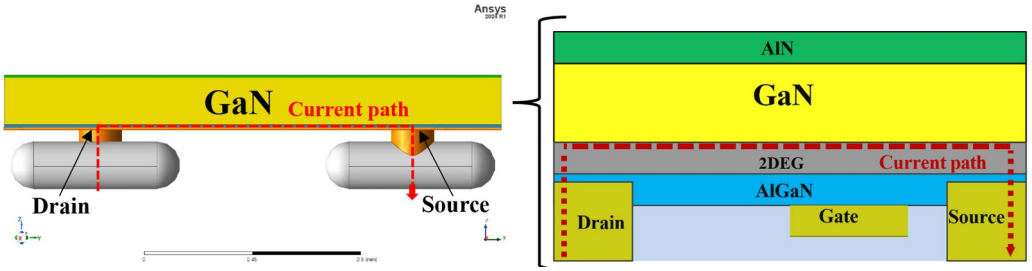



**Fig 3. 6** Modélisation CAO du transistor (niveau de jonction)

La Fig. 3.7 montre le modèle CAD du transistor GaN en vue de dessous, intégrant les différents contacts métalliques.

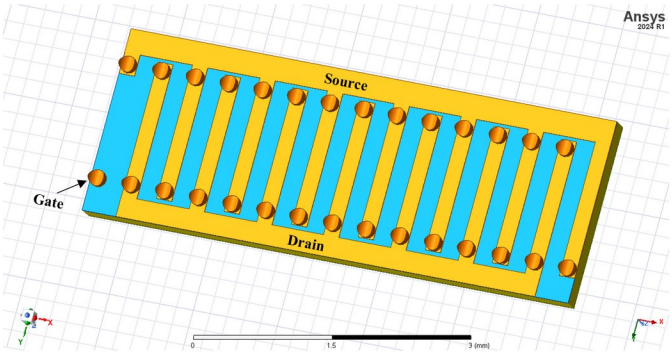



**Fig 3. 7** Modélisation CAD du transistor (vue de dessous)

Dans cette étude, le signal de commande est volontairement ignoré. Le canal conducteur est supposé laisser passer un courant maximal. Ainsi, au lieu d'assigner un courant continu dans l'alimentation et de le moduler via le signal de commande dans le transistor, un signal PWM (est directement appliqué à l'alimentation, qui est le signal Vds ; qui circule dans la boucle de puissance à travers les transistors, du drain vers la source.

Il convient de noter que dans la réalité, les fronts de commutation du signal PWM ne sont pas parfaitement abrupts. Les temps de montée et de descente dépendent directement des capacités parasites intrinsèques du transistor GaN (Cgs : capacité grille-source,Cgd : capacité grille-drain dite Miller, et Cds : capacité drain-source). Ces éléments ralentissent la transition entre l'état bloqué et l'état passant, ce qui génère des pertes de commutation supplémentaires et influence également le comportement CEM du convertisseur. Cette limitation doit donc être prise en considération lors des étapes ultérieures de modélisation et d'analyse.

### IV.1.3. Simulation électrothermique couplée (Ansys Q3D et Icepak)

Pour une analyse plus approfondie, une simulation électrothermique a été réalisée en couplant Ansys Q3D et Icepak. Cette approche a permis d'étudier l'effet des courants de conduction sur la répartition thermique qui en résulte. L'objectif est de quantifier précisément les pertes thermiques générées par les transistors et d'optimiser la disposition des pistes afin de les minimiser.

L'intégration conjointe des modèles électriques et thermiques permet d'examiner l'interaction dynamique entre le comportement électrique et la génération de chaleur. Cela aide à identifier les points chauds, à optimiser la gestion thermique et à garantir un fonctionnent dans des plages de température acceptables, réduisant ainsi le risque de défaillance [192,193]. De plus,

cette approche facilite l'évaluation des compromis de conception, en tenant compte de la densité de puissance et des exigences de refroidissement à un stade précoce de développement, ce qui permet d'obtenir des systèmes plus résilients et écoénergétiques.

Pour réaliser une simulation électrothermique deux méthodologies sont possibles [194] :

- Un modèle de PCB intégrant les pistes de cuivre peut être importé dans un logiciel FEM, permettant l'injection de courant pour déterminer le comportement thermique des pistes en cuivre résultant de la commutation du courant.

- Le modèle du convertisseur peut être décomposé et converti en un réseau d'impédance thermique, permettant des simulations dans un logiciel d'analyse des formes d'onde électriques pour déterminer la température de jonction du transistor.

Cependant, cette approche ne permet pas d'obtenir une cartographie thermique. C'est pourquoi nous privilégions l'analyse électrothermique couplée Q3D–Icepak. Le modèle conçu est importé et placé dans le PCB du convertisseur, le cheminement du courant est assigné sous Ansys Q3D, puis le modèle est transféré vers Ansys Icepak. Les pertes EM extraites du projet Q3D sont alors injectées comme source de chaleur dans Icepak, permettant la simulation électrothermique et l'obtention d'une cartographie thermique détaillée, comme illustrée dans la figure 3.8.

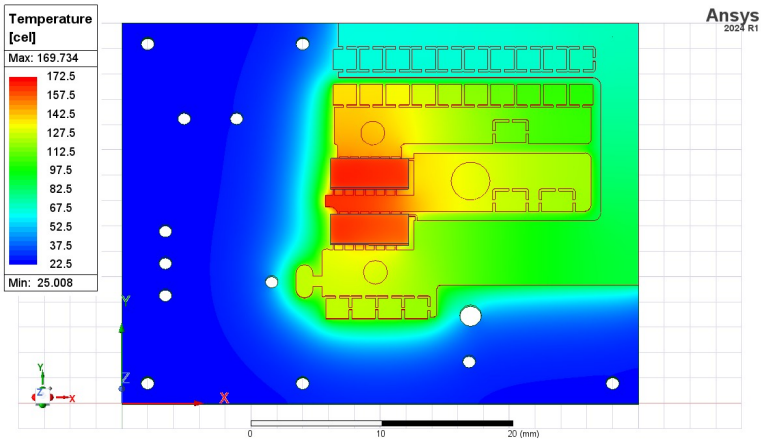



**Fig 3. 8** Cartographie thermique : simulation électrothermique couplée Q3D–Icepak

### IV.1.4. Analyse des résultats et optimisation du design

Une différence de température de 16°C est observée entre les deux g simulations thermique (Fig 3.4) et électrothermique (Fig 3.8). Dans la première approche, les pertes de puissance sont calculées en fonction des spécifications du convertisseur, qui incluent principalement un courant de 10 A, pour estimer les pertes de puissance au niveau des jonctions et réaliser la simulation. La seconde approche, fondée sur le couplage Q3D- Icepak, selon la méthodologie

proposée, considère explicitement le chemin du courant dans la boucle de puissance et les pertes qui en résultent.

Nous pouvons conclure que la méthodologie reposant sur le couplage Q3D- Icepak proposée, s'aligne étroitement avec la simulation thermique. Par conséquent, plutôt que de calculer la dissipation de puissance à plusieurs reprises et de réaliser des simulations thermiques pour déterminer la propagation de la chaleur depuis les transistors, une simulation électrothermique considérera en même temps l'échauffement des traces de cuivre et l'échauffement des transistors eux-mêmes.

### IV.2. Améliorations apportées

L'optimisation thermique du convertisseur a nécessité une approche multifactorielle impliquant des modifications structurelles du PCB, l'intégration de nouveaux matériaux ainsi que l'ajout de dispositifs de dissipation thermique. Ces améliorations ont été mises en place afin de garantir une meilleure répartition de la chaleur et d'optimiser le rendement énergétique du système.

#### IV.2.1. Optimisation du routage PCB

L'un des principaux leviers d'optimisation thermique dans les convertisseurs de puissance réside dans la conception du routage PCB. Plusieurs stratégies sont rapportées dans la littérature pour réduire l'échauffement, telles que :

- l'augmentation de la largeur des pistes de puissance afin de diminuer la résistance électrique et les pertes Joule,
- la réorganisation de la disposition des composants pour limiter la concentration de chaleur,
- l'intégration de plans de masse et de zones dédiées à la dissipation thermique pour favoriser l'évacuation par conduction.

Toutefois, ces ajustements n'ont pas été implémentés dans le cadre de la présente étude et sont présentés uniquement comme de bonnes pratiques de conception. Il convient toutefois de souligner que l'augmentation excessive de la largeur des pistes, bien qu'efficace thermiquement, peut accroître l'inductance parasite des boucles de puissance. Un compromis doit donc être trouvé entre performances thermiques et comportement électromagnétique.

#### IV.2.2. Utilisation de matériaux à haute conductivité thermique

Les matériaux diélectriques classiques utilisés dans les circuits imprimés, comme le FR4, possèdent une conductivité thermique limitée, généralement inférieure à 1W/mK, réduisant considérablement l'efficacité de la dissipation thermique [195].

L'objectif de cette section est d'explorer l'utilisation de matériaux alternatifs présentant une meilleure conductivité thermique afin d'améliorer la dissipation de la chaleur et de réduire la température de jonction des transistors GaN.

### IV.2.2.2 Matériaux étudiés et démarche suivie

Trois matériaux diélectriques distincts ont été comparés : le FR4 (traditionnellement utilisé), le RO4003 (laminé céramique hydrocarbure) et le polybenzoxazole (PBO).

Ces matériaux ont été sélectionnés pour leurs caractéristiques variées en termes de propriétés thermiques et diélectriques :

- **FR4** : matériau standard présentant une faible conductivité thermique, limitant la dissipation de chaleur.
- **RO4003** : offre une meilleure conductivité thermique que le FR4, réduisant l'accumulation thermique.
- **PBO** : matériau avancé offrant une conductivité thermique nettement supérieure, permettant de mieux répartir la chaleur sur l'ensemble du PCB. Les tests réalisés ont démontré que l'utilisation du PBO a permis de réduire la température de jonction des transistors de plusieurs degrés, garantissant une meilleure fiabilité du système.

La figure 3.9 illustre la méthodologie adoptée pour l'étude de l'influence du matériau diélectrique du PCB sur le comportement électrothermique des transistors GaN, combinant les analyses analytiques et les simulations numériques sous Ansys Icepak et Q3D.

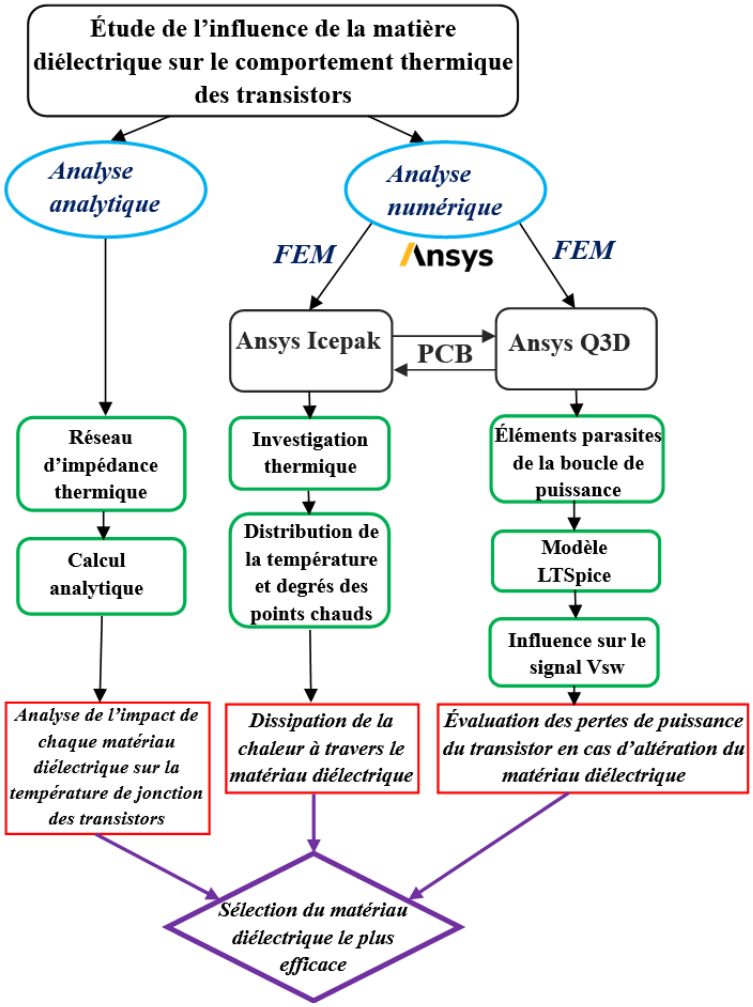



**Fig 3. 9** Méthodologie d'analyse de l'influence du matériau diélectrique du PCB sur le comportement électrothermique des transistors GaN

La méthodologie d'analyse illustrée se décline en deux phases :

- Une étude analytique par un réseau simplifié d'impédances thermiques,
- Une modélisation numérique détaillée utilisant la méthode des éléments finis (FEM) avec le logiciel Ansys Icepak.

De plus, des simulations Ansys Q3D ont été réalisées pour déterminer la capacité parasitaire de l'architecture de la boucle de puissance associée à chaque matériau diélectrique. Cela a été fait parce que les éléments parasites de la boucle de puissance affectent de manière dominante les signaux appropriés et, par la suite, les pertes de puissance. Les capacités parasites extraites ont été intégrées dans un modèle de simulation électrique dans LTSpice et l'objectif des simulations était d'évaluer l'impact des matériaux diélectriques sur les pertes de puissance du transistor.

### IV.2.2.3 Analyse analytique

#### IV.2.2.3.1 Description du modèle analytique

Un modèle analytique basé sur un réseau d'impédances thermiques en transformant le système étudié et le décomposant, comme la montrent les figures 3.10 et 3.11, a été développé pour évaluer l'effet du matériau diélectrique sur la température de jonction des transistors GaN. Cette approche permet une estimation rapide et efficace des variations thermiques induites par les différents matériaux étudiés. La Fig. 3.10 illustre la structure générale du convertisseur étudié, comprenant le dissipateur thermique fixé sur les transistors GaN.

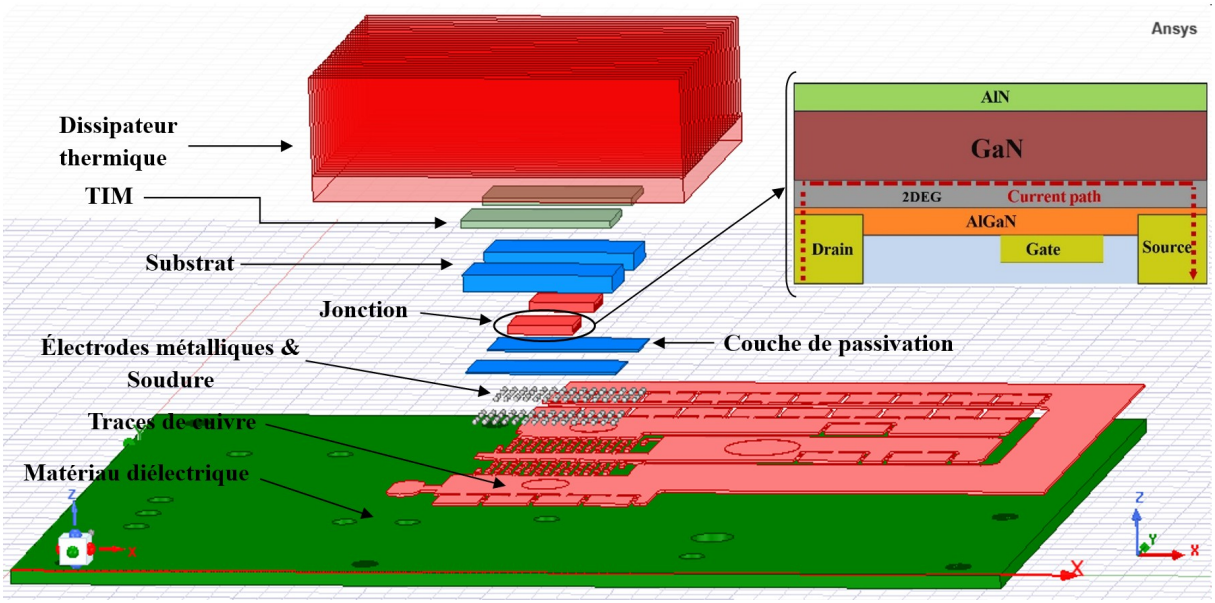



**Fig 3. 10** Structure générale du convertisseur comprenant un dissipateur thermique

La figure 3.11 montre la transformation du convertisseur en un réseau d'impédances thermiques, facilitant l'analyse analytique de la température de jonction.

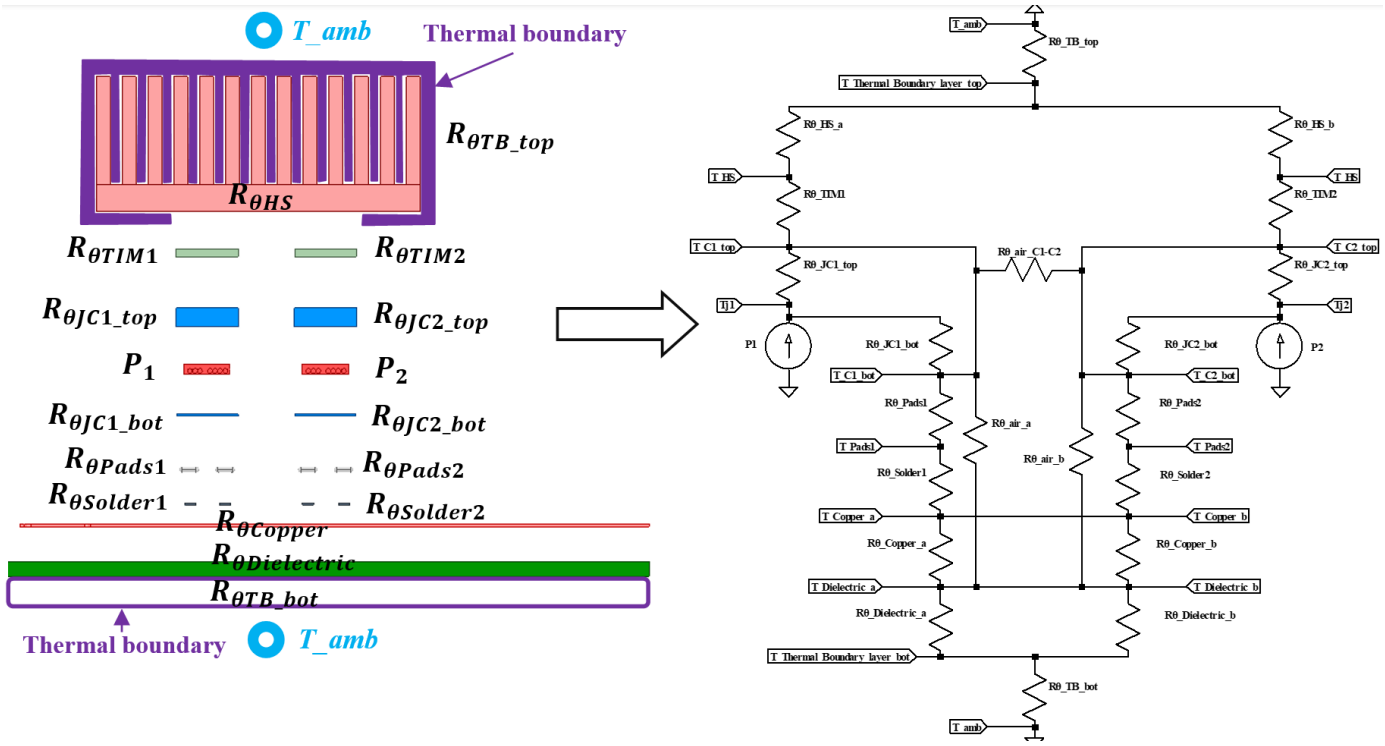



**Fig 3. 11** Transformation du modèle de conception du convertisseur en réseau de résistance thermique

**Avec :**

- $R_{\theta JC}$ : **résistance thermique jonction vers boîtier (case)**
  (Fournie par la fiche technique du transistor)
- $R_{\theta_pad}$ : **résistance thermique des électrodes métalliques**
  (Basée sur la surface de contact entre les électrodes du transistor et la soudure)
- $R_{\theta_solder}$ : **résistance thermique de la soudure (étain)**
  (Entre la soudure et les pistes en cuivre)
- $R_{\theta_copper}$ : **résistance thermique des pistes de cuivre**
  (Basée sur l'épaisseur du cuivre et la surface de contact du transistor)
- $R_{\theta_dielectric}$ : **résistance thermique du matériau diélectrique**
  (Entre les pistes de cuivre et l'air ambiant)
- $R_{\theta_boundary}$ : **résistance thermique de la couche d'air (air chaud sous le PCB)**
  (entre le matériau diélectrique et l'air ambiant)

En se basant sur la physique et la thermodynamique, toutes les résistances thermiques du système étudié ont été calculées et, par suite, la température de la jonction a été déterminée en utilisant un calcul analytique. On note, et pour des raisons de simplification de calcul, et puisque le cas est une étude comparative, le dissipateur thermique ainsi que les capacités thermiques ont été exclus du calcul. Par conséquent, la complexité supplémentaire d'inclure la capacité thermique ne justifie pas la légère augmentation de précision ; ignorer la capacité

thermique peut rendre le modèle plus maniable. La résistance thermique d'un matériau est influencée par son épaisseur et la surface transversale du matériau, tandis que sa capacité thermique dépend de son volume et de sa masse. Étant donné que le seul paramètre variable de cette étude est le matériau diélectrique, les capacités thermiques spécifiques ainsi que les volumes des éléments des transistors, des soudures et des pistes de cuivre, il est raisonnable de postuler que ces derniers demeureront invariables. Cela implique que l'impact de la capacité peut être négligeable et, par conséquent, peut être négligé.

#### IV.2.2.3.2 Résultats obtenus par l'analyse analytique

Les résultats ont mis en évidence des différences marquées selon le matériau utilisé :

- avec le FR4, la température de jonction estimée est de 214.67°C,
- avec le matériau RO4003, elle descend à 199.60°C,
- avec le PBO, une réduction plus importante de cette température à 183.87°C.

Ces résultats mettent clairement en évidence l’intérêt d’utiliser des matériaux à plus forte conductivité thermique.

### IV.2.2.4 Analyse numérique

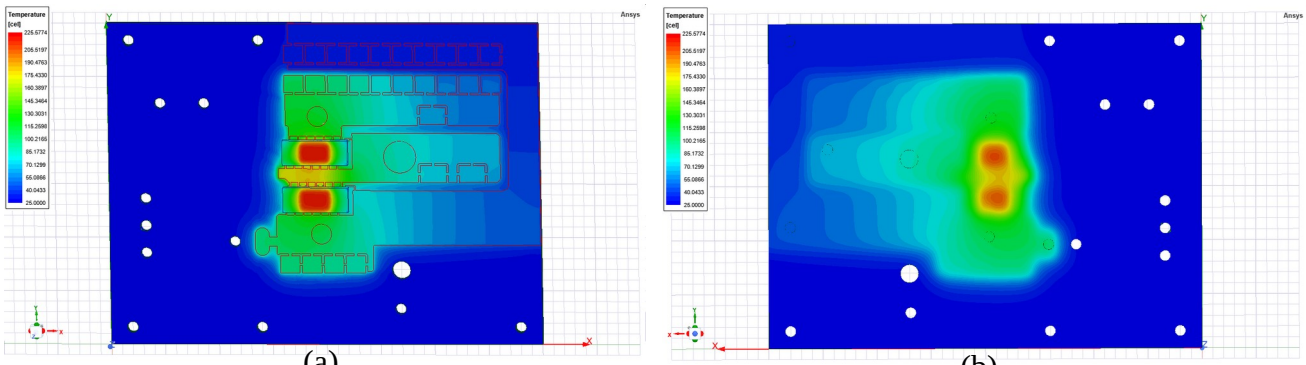
#### IV.2.2.4.1 Présentation de la démarche numérique

Pour confirmer et affiner les résultats analytiques, une simulation numérique détaillée a été réalisée via le logiciel Ansys Icepak. Cette analyse numérique tient compte des conditions aux limites réelles, des échanges thermiques par convection ainsi que des chemins précis de flux thermique. Le processus de modélisation numérique est divisé en deux parties : tout d'abord, Ansys Icepak est utilisé pour réaliser des simulations électrothermiques en utilisant la méthode des éléments finis. Ensuite, l'évolution des pertes de puissance du transistor sera étudiée en incluant les éléments parasites extraits à l'aide d'Ansys Q3D pour chaque matériau diélectrique dans un modèle électrique LTSpice.

#### IV.2.2.4.2 Résultats des simulations numériques

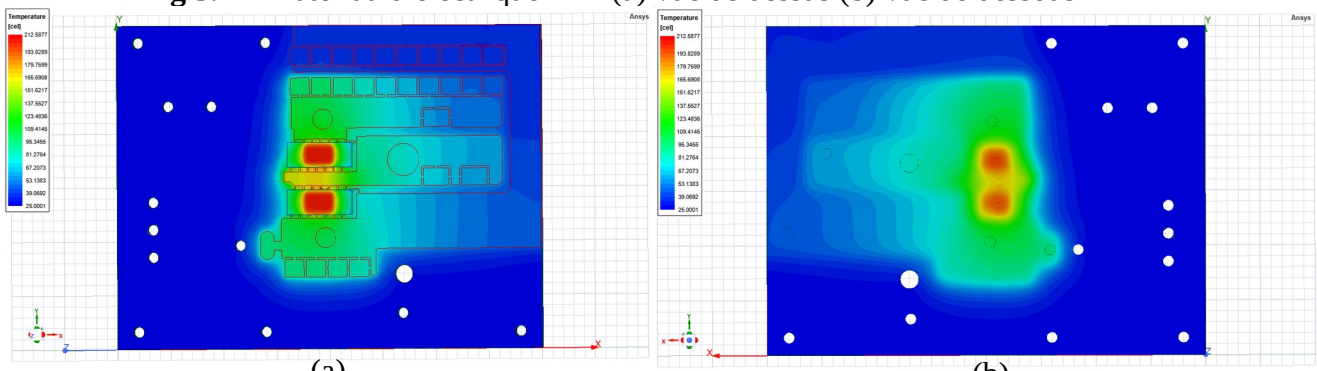
Les simulations numériques, faites pour les trois matériaux diélectriques FR4, RO400 et PBO, ont confirmé et renforcé les observations issues de l'analyse analytique, les résultats sont respectivement présentés dans les figures 3.12, 3.13 et 3.14.

En effet, pour le matériau FR4 la température maximale observée atteint 225°C. Avec le RO4003, la température est ramenée à 212°C. Quant au matériau PBO, il offre une performance remarquable, abaissant la température maximale à 159°C.



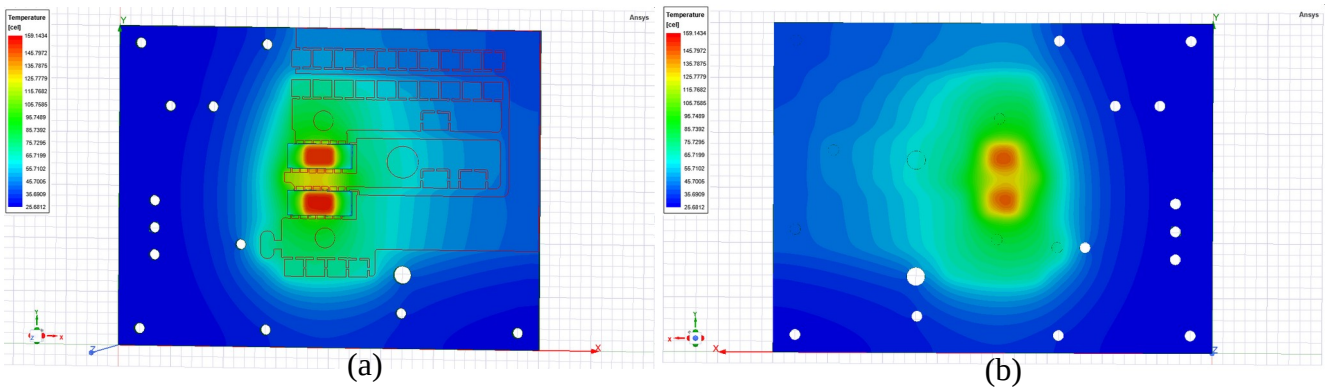
(a) (b)

**Fig 3. 12** Matériau diélectrique FR4 (a) vue de dessus (b) vue de dessous



(a) (b)

**Fig 3. 13** Matériau diélectrique RO4000 (a) vue de dessus (b) vue de dessous



(a) (b)

**Fig 3. 14** Matériau diélectrique en polybenzoxazoles (PBO) (a) vue de dessus (b) vue de dessous

Notre analyse indique que le matériau diélectrique polybenzoxazole (PBO) constitue une alternative intéressante au FR4, car il permet de réduire la température de jonction du transistor (elle passe de 225°C avec le FR4 à 159°C avec le PBO). Une telle réduction améliore la gestion thermique du convertisseur dans son ensemble. Il convient toutefois de préciser que le chemin principal de dissipation thermique reste celui qui conduit la chaleur vers le dissipateur placé sur le dessus des transistors. Le flux de chaleur traversant le substrat vers l'air ambiant est inévitable, mais il doit être maîtrisé afin d'éviter d'endommager les éléments sensibles situés sur son trajet, comme les pastilles de soudure et les pads des transistors. Dans ce contexte, l'optimisation du matériau diélectrique vise donc à renforcer ce

chemin secondaire de dissipation, sans se substituer au rôle primordial du dissipateur thermique, qui demeure la principale voie d'évacuation de la chaleur. Néanmoins, en réduisant la température de jonction et en répartissant plus efficacement le flux thermique, l'utilisation du PBO permet de minimiser la taille et le coût du dissipateur thermique requis, tout en garantissant la fiabilité des composants critiques.

### IV.2.2.5 Évaluation des pertes énergétiques

Une autre dimension de l'étude concernait l'influence du matériau diélectrique sur les pertes énergétiques des transistors GaN.

#### IV.2.2.5.1 Méthode d'évaluation des pertes

Cette approche s'appuie sur l'étude de l'impact de la variation des matériaux diélectriques sur les capacités parasites, obtenues à partir de simulations réalisées avec Ansys Q3D. En effet, le changement des valeurs des capacités parasites de la boucle de puissance est lié au choix du diélectrique, ce qui affecte directement les temps de montée et de descente du signal Vsw. Ces temps sont déterminés à l'aide de simulations électriques sur LTSpice, ce qui se répercute sur les pertes par commutation.

La figure 3.15 illustre l'influence du matériau diélectrique sur le temps de descente simulé (*tfall*) du signal Vsw. Nous constatons que la transition est plus rapide avec le PBO qu'avec le FR4, ce qui permet de réduire les pertes par commutation. Le RO4003 présente quant à lui un comportement intermédiaire.

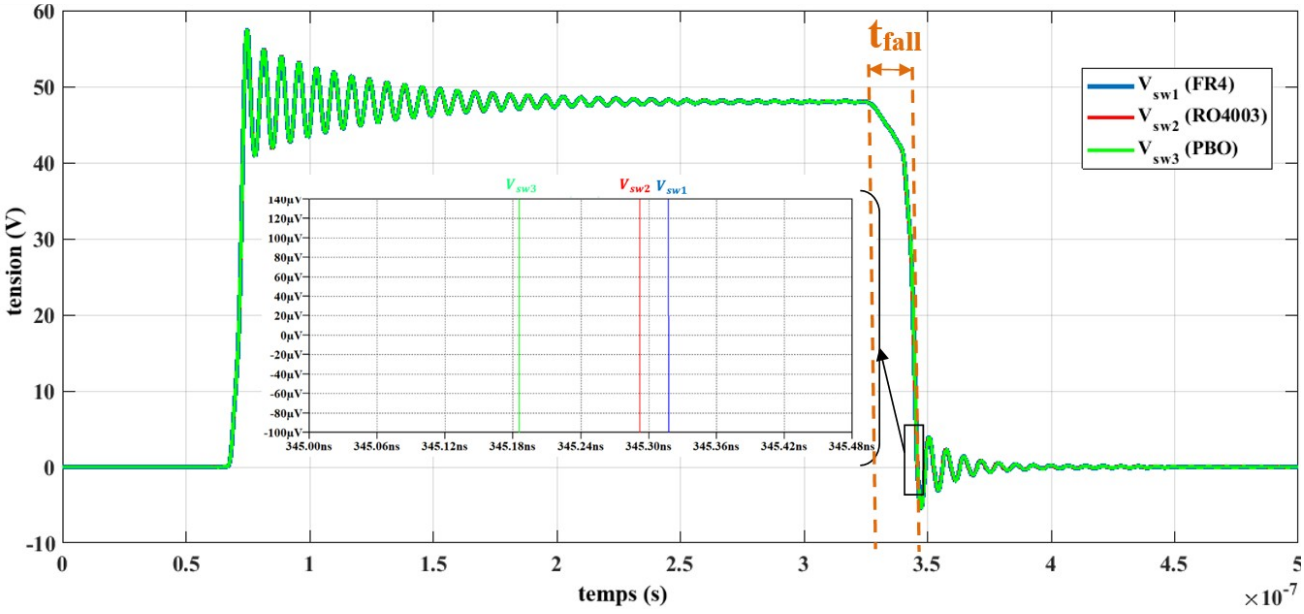



**Fig 3. 15** Temps de descente simulé « tfall » en utilisant LTSpice respectivement pour FR4 (Vsw1), RO4003 (Vsw2) et PBO (Vsw3).

#### IV.2.2.5.2 Résultats sur les pertes énergétiques

Les résultats révèlent que les pertes de puissance diminuent légèrement avec l'amélioration du matériau diélectrique. Les pertes totales sont de 3,118 W pour le FR4, passent à 3,114 W pour le RO4003 et atteignent un minimum de 3,102 W avec le PBO.

La méthodologie de calcul des pertes, basée sur l'extraction des éléments parasites et la modélisation électrothermique, a été détaillée dans le Chapitre 2 et elle est reprise ici pour comparer les différents matériaux diélectriques. La différence observée reste faible, de l'ordre du millième de watt, et relève donc davantage de la précision de calcul numérique que d'un gain énergétique substantiel. Néanmoins, cette tendance confirme de manière cohérente que l'utilisation d'un matériau à meilleures propriétés thermiques contribue à réduire légèrement les pertes globales et à stabiliser la répartition thermique du système.

### IV.2.2.6 Discussion

L'ensemble des résultats obtenus, aussi bien analytiques que numériques, démontrent explicitement les avantages associés à l'utilisation de matériaux à haute conductivité thermique tels que le PBO. En réduisant significativement la température opérationnelle des transistors GaN et en minimisant les pertes énergétiques et les effets parasites, le choix du matériau diélectrique joue un rôle crucial dans l'amélioration de la performance et de la fiabilité du système. En conclusion, cette étude met en évidence l'intérêt majeur d'adopter des matériaux diélectriques à plus forte conductivité thermique pour améliorer la gestion thermique des convertisseurs GaN à haute densité de puissance. L'utilisation du PBO, en particulier, a montré un potentiel notable pour réduire la température de jonction et mieux répartir le flux thermique. Toutefois, il convient de rappeler que le design étudié dans ce travail est basé sur un PCB simple face. Or, dans la pratique, l'adoption d'architectures multicouches, même en conservant un matériau standard comme le FR4, pourrait améliorer significativement l'évacuation de chaleur grâce à l'intégration de vias thermiques et de plans de dissipation internes. Ainsi, le choix du matériau diélectrique et la structure du PCB doivent être envisagés de manière conjointe, en cherchant le meilleur compromis entre performances thermiques, inductances parasites et contraintes de fabrication.

## IV.2.3. Refroidissement actif par air forcé

Une solution de refroidissement actif a également été testée afin d'évaluer son impact sur la dissipation thermique. Un ventilateur a été positionné directement au-dessus du dissipateur thermique, de manière à renforcer l'évacuation de chaleur par convection forcée au niveau de la surface supérieure.

Les résultats ont montré une réduction significative de la température mesurée au niveau du dissipateur et des transistors. Toutefois, cette solution n'approche qu'un bénéfice limité pour la dissipation via le substrat, le flux d'air n'étant pas efficace pour refroidir la partie inférieure du PCB.

Ainsi, bien que le refroidissement actif améliore sensiblement la performance du dissipateur, une optimisation conjointe du matériau diélectrique et de l'architecture du PCB reste indispensable pour une gestion thermique complète du système.

# V. Résultats et Validation Expérimentale

## V.1. Comparaison Simulation/Mesure

Afin de valider les optimisations thermiques ou bien les solutions choisies, une comparaison entre les résultats de simulation et les mesures expérimentales a été réalisée.

### V.1.1. Méthodologie de validation

Il est indispensable de maintenir la température de jonction des transistors à des valeurs acceptables pour garantir leur fiabilité, puisque le fonctionnement sous contrainte thermique à long terme réduit considérablement la durée de vie des transistors.

Le modèle numérique 3D montré dans la figure 3.9 représente le modèle du convertisseur ainsi que le dissipateur thermique réel déjà choisi après optimisation pour dissiper efficacement la chaleur générée par les transistors. Ce modèle permet non seulement d'étudier le comportement thermique du convertisseur, mais aussi d'identifier les éléments qui ont le plus grand impact sur la dissipation de la chaleur. Ainsi, cette analyse guidera le concepteur à explorer différentes stratégies de refroidissement, aussi bien que de modifier le matériau ou l'épaisseur et les dimensions de certains éléments en cas de nécessité.

Les températures des composants ont été mesurées à l'aide d'une caméra thermique afin de visualiser la distribution de chaleur sur le PCB. En parallèle, des simulations électrothermiques ont été menées avec Ansys Icepak et Q3D pour obtenir une cartographie thermique détaillée et vérifier la cohérence avec les mesures expérimentales.

### V.1.2. Résultats obtenus

Les premières simulations et mesures ont été effectuées avec un courant de 1 A, en utilisant un dissipateur de chaleur refroidi par air forcé (avec un ventilateur). Les résultats en régime stationnaire sont présentés en Fig 3.16 et Fig 3.17.

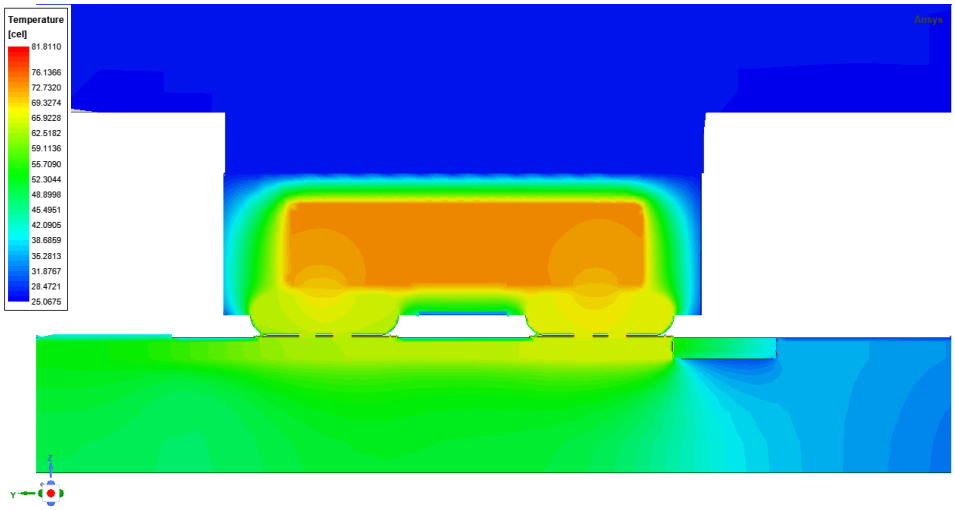



**Fig 3. 16** Coupe verticale d'une cartographie thermique du transistor

Les résultats de la simulation montrent que la température de jonction atteint un maximum de 81 °C. La carte thermique indique une dissipation de chaleur bidirectionnelle : elle se fait à la fois vers le haut, en direction du dissipateur thermique, et vers le bas, à travers le substrat et les couches de cuivre du PCB.

Il est observé également que le dissipateur de chaleur n'a pas absorbé la totalité de l'énergie à dissiper : une quantité significative est transférée via les électrodes métalliques du transistor vers le cuivre et le matériau diélectrique. Cette configuration est particulièrement critique pour les GaN HEMTs latéraux, dans lesquels le flux thermique se répartit entre la surface supérieure et le substrat, contrairement aux GaN verticaux, dont les longues terminaisons métalliques minimisent fortement le transfert de chaleur de la jonction vers le PCB. Dans ce cas, la quasi-totalité du flux thermique est dirigée vers le dissipateur, et un système de refroidissement par dissipateur seul est généralement suffisant pour assurer leur tenue thermique. Le transfert de chaleur via les pistes en cuivre vers le driver et les composants voisins des transistors doit donc être considéré comme une contrainte supplémentaire de conception.

Deux plans symétriques ont été définis pour le convertisseur afin d'améliorer la qualité du maillage, et une simulation a été réalisée. La figure 3.15 montre que, malgré le dissipateur thermique reste à une température basse, le diélectrique atteint une température approximative de 52 °C sur le côté inférieur. Dans ces conditions, l'amélioration du dissipateur thermique seul ne suffit pas, et il est très difficile de faire fonctionner le convertisseur en continu à 10 A.

Des tests ont toutefois montré qu'il est possible de faire fonctionner le convertisseur à 10 A pendant de courtes périodes, en termes de millisecondes, sans causer de dommages.

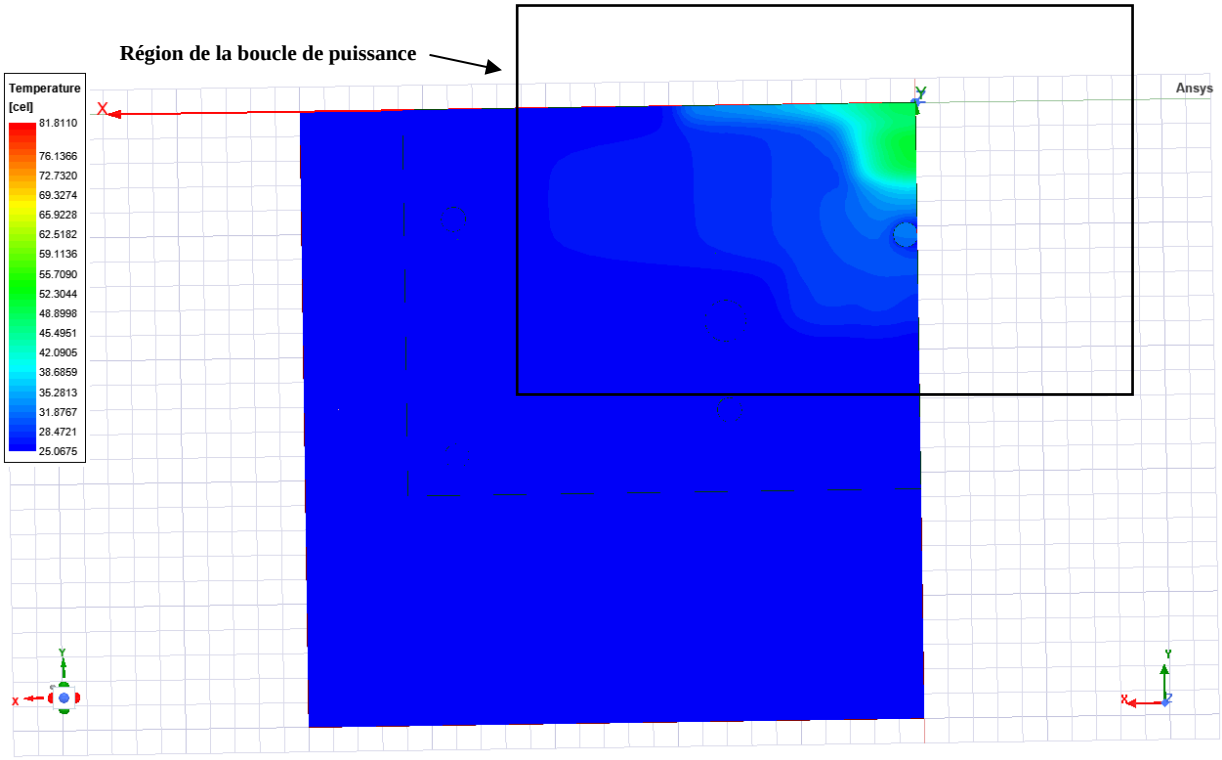



**Fig 3. 17** La cartographie thermique du côté inférieur du convertisseur

Dans des travaux futurs, nous testerons des solutions thermiques améliorées pour augmenter le courant, telles que des solutions de refroidissement à base de liquide.

Des mesures ont été effectuées afin de comparer les résultats de la simulation avec le comportement réel du convertisseur. La Fig 3.18 illustre la distribution thermique du convertisseur avec dissipateur refroidi par air forcé.

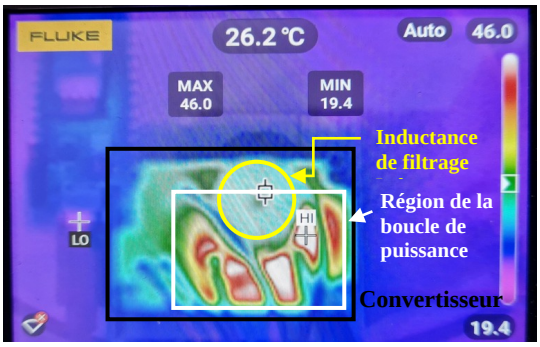



**Fig 3. 18** Distribution de la chaleur dans le convertisseur en utilisant un dissipateur thermique

Nous remarquons que la zone de la boucle de puissance démontre une distribution uniforme de la chaleur. Les résultats de la simulation sont très précis, les mesures prouvent que le diélectrique du PCB a surchauffées, contrairement au dissipateur thermique, même avec le

refroidissement par air. Cela indique que la majorité de la chaleur est transférée vers le côté inférieur des transistors. Il est essentiel de mieux déchiffrer le comportement thermique de ces GaN HEMT latéraux afin d'améliorer leurs performances thermiques et d'identifier des solutions plus efficaces.

Les résultats des tests ont mis en évidence une bonne corrélation entre les simulations et les mesures réelles. Les écarts entre simulation et mesure sont restés inférieurs à 10%, validant ainsi la pertinence des modèles thermiques et la méthodologie utilisée.

### IV.2. Impact sur la performance et la fiabilité

L’amélioration de la gestion thermique a eu un impact direct sur la performance et la fiabilité du convertisseur. L’optimisation thermique permet de maintenir les transistors GaN à une température de fonctionnement inférieure à leur seuil critique. Cette réduction de la température cause une diminution des contraintes thermiques sur les jonctions des transistors et une réduction du risque de défaillance prématurée.

### V.3. Approche d’optimisation multiphysique

L'optimisation thermique du convertisseur doit prendre en considération plusieurs aspects physiques interdépendants afin d’assurer une dissipation efficace de la chaleur et garantir un fonctionnement optimal du système. Une approche multiphysique combinant une analyse électrothermique en respectant le côté CEM est donc nécessaire pour mieux comprendre et optimiser le comportement thermique du convertisseur.

#### V.3.1. Détermination de la densité de courant et impact thermique

La densité de courant circulant dans les différentes pistes du PCB constitue un facteur clé influençant la répartition thermique . L’outil **Ansys Q3D** a été utilisé pour extraire ces informations et identifier les zones à forte densité de courant, généralement corrélées aux principales sources de chaleur, comme le montre la figure 3.19.

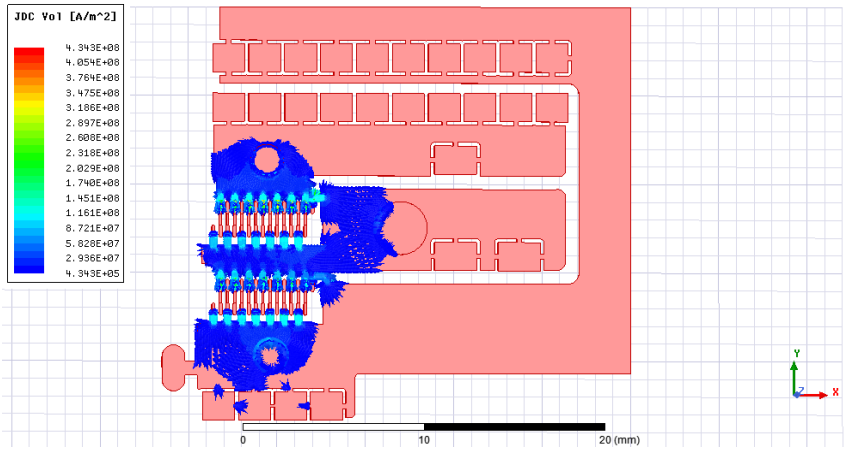



**Fig 3. 19** Distribution et densité du courant dans la boucle de puissance

### V.3.2. Influence de l'optimisation thermique sur la CEM

L'optimisation thermique d'un convertisseur à haute densité de puissance peut impacter ses performances en CEM. En effet, certaines modifications visant à améliorer la dissipation thermique, comme l'augmentation de la surface des pistes de puissance ou l'ajout de plans de dissipation, peuvent modifier les chemins de retour du courant et générer des émissions électromagnétiques indésirables.

L'optimisation multiphysique ne doit donc pas uniquement se focaliser sur la gestion thermique, mais aussi sur la réduction des perturbations électromagnétiques. Une approche équilibrée permet de :

- Minimiser les émissions CEM tout en garantissant une dissipation thermique efficace,
- Maintenir une stabilité du signal et éviter les interférences induites par des variations thermiques,
- Concevoir un circuit avec une répartition optimale des courants afin d'éviter les effets de couplage entre les pistes de puissance et de commande.

### V.3.3. Récapitulation : Nécessité d'une approche d'optimisation multiphysique

L'optimisation thermique du convertisseur doit être menée de manière globale, en prenant en compte l'ensemble des paramètres physiques qui influencent la dissipation de chaleur. Une approche multiphysique incluant à la fois la gestion thermique et la CEM doit être considérée. En effet, bien que la priorité soit d'améliorer la dissipation thermique, il est crucial d'accepter et de diriger les contraintes CEM afin de garantir un fonctionnement optimal du convertisseur. L'optimisation multiphysique permet de :

- Optimiser la répartition du courant pour minimiser les pertes Joule,

- Améliorer la dissipation thermique par une sélection adéquate des matériaux et un meilleur routage des pistes,
- Assurer un fonctionnement fiable et stable même sous des conditions de charge élevée,
- Maintenir un équilibre entre la dissipation thermique et les performances CEM afin d'éviter tout impact négatif sur la qualité du signal et les interférences électromagnétiques.

Le processus d'optimisation multiphysique est illustré en figure 3.20. Les outils Ansys Q3D et Icepak se révèlent particulièrement efficaces, car ils permettent de coupler l'étude électrique, électromagnétique, électrothermique et thermique dans un cadre cohérent.

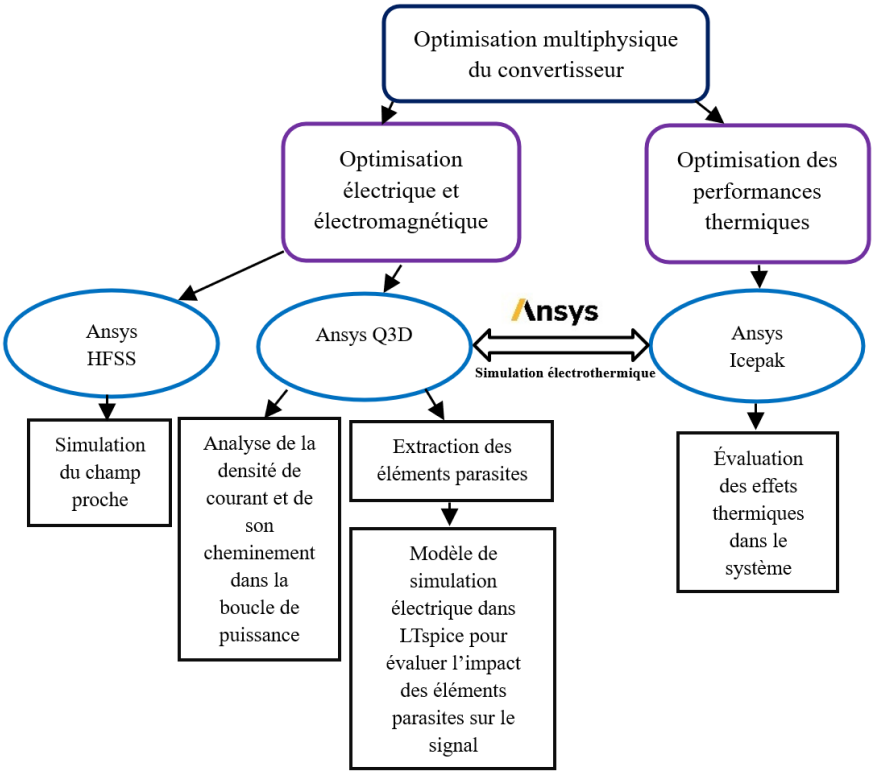



**Fig 3. 20** Processus d'optimisation multiphysique utilisé dans cette étude.

Dans ce travail, l'approche multiphysique a consisté à :

- Extraire avec Q3D les éléments parasites responsables des problèmes CEM, notamment en haute fréquence de commutation,
- Identifier les zones à forte densité de courant, corrélées aux points chauds,

- Simuler l’élévation de température due aux pertes de conduction par une analyse électrothermique couplée Q3D–Icepak,
- Et dimensionner la solution de refroidissement la plus adaptée via Icepak, afin de maintenir les jonctions de transistors à une température optimale.

Cette démarche confirme la nécessité d’une analyse multiphysique pour comprendre et optimiser simultanément le comportement thermique et électrique d’un convertisseur de puissance.

Pour mieux comprendre les différentes approches, Le tableau 3.1 synthétise leurs caractéristiques principales en termes de précision, simplicité de mise en œuvre temps de calcul.

**Tableau 3. 1** Comparaison des approches de modélisation thermique et électrothermique

| Approche | Principe | Précision | Simplicité | Temps de calcul | Limites |
|---|---|---|---|---|---|
| **Analytique (réseau thermique)** | Décomposition en résistances thermiques équivalentes | Faible à moyenne | Très simple | _ | Pas de cartographie, néglige les phénomènes transitoires |
| **Simulation thermique simplifiée (Icepak)** | Source de chaleur appliquée au transistor dans un modèle CAO | Moyenne | Relativement simple | Quelques Minutes | Modèle limité, ne prend pas en compte les pertes de commutation |
| **Co-simulation électrothermique (Q3D + Icepak)** | Extraction des pertes électriques et réinjection thermique | Élevée | Complexité moyenne | Quelque Heures | Forte dépendance au maillage, besoin de ressources importantes |
| **Approche multiphysique complète (Q3D + Icepak + LTspice)** | Intégration des éléments parasites, pertes de commutation et couplage CEM-thermique | Très élevée | Complexe | Long heures | Mise en œuvre lourde, nécessite expertise et puissance de calcul |

Ce tableau montre que chaque méthode répond à un besoin spécifique :

- L’approche analytique permet une estimation rapide et simple, utile en phase préliminaire, mais trop approximative pour des prédictions fines.
- Les simulations thermiques simplifiées offrent une meilleure visualisation mais restent limitées.
- La co-simulation électrothermique (Q3D + Icepak) offre un compromis intéressant entre précision et temps de calcul.

- Enfin, l’approche multiphysique complète assure la meilleure corrélation avec les mesures expérimentales, mais au prix d’une mise en œuvre plus lourde.

Ces méthodes doivent donc être considérées comme complémentaires plutôt que concurrentes.

## VI. Discussion et perspectives

Les améliorations mises en place ont permis de répondre aux principales contraintes thermiques du convertisseur, mais certaines pistes d’amélioration restent envisageables.

### VI.1. Limites des optimisations actuelles

Malgré les améliorations obtenues, certaines contraintes persistent :

- Pour des courants supérieurs à 1 A, les dissipateurs thermiques passifs atteignent leurs limites, rendant nécessaires des solutions de refroidissement actif plus performantes.
- L’impact du vieillissement des matériaux thermiques (pâte thermique, substrat PCB) doit être étudié sur le long terme.

### VI.2. Pistes d’amélioration et évolutions futures

Parmi les perspectives d’optimisation, nous pouvons envisager :

- **L’intégration de capteurs thermiques intelligents** permettant une régulation dynamique du refroidissement en fonction des conditions de charge.
- **L’optimisation conjointe thermique et CEM**, visant à améliorer la compatibilité électromagnétique tout en réduisant l’échauffement des composants.
- **L’adoption de solutions de refroidissement liquide** pour des applications nécessitant une dissipation thermique plus intensive.

## VII. Conclusion

Ce chapitre a mis en évidence les défis thermiques rencontrés lors du développement du convertisseur GaN, ainsi que les solutions étudiées pour améliorer sa tenue en température. Les simulations et mesures expérimentales ont permis d’identifier les points critiques et de proposer plusieurs pistes d’optimisation.

Les résultats montrent que le choix du substrat est essentiel mais non suffisant : seule une approche combinant matériaux avancés, architecture PCB adaptée, dissipateurs thermiques optimisés et, si nécessaire, solutions de refroidissement actif, garantit un fonctionnement fiable.

Chaque approche de modélisation utilisée présente des avantages et des limites. Elles doivent donc doivent être exploitées de manière complémentaire, chacune offrant un compromis différent entre précision, simplicité et temps de cacul.

Enfin, ce chapitre propose une méthodologie d’optimisation multiphysique, qui constitue une base efficace non seulement pour la gestion thermique, mais aussi pour garantir l’efficacité CEM du convertisseur, tout en préparant les futures études de vieillissement dans des conditions réalistes.

# Chapitre 4 : Analyse de l'impact du vieillissement accéléré par court-circuit sur le comportement EMI des convertisseurs GAN à haute densité de puissance

## I. Introduction

Ce chapitre examine l'évolution des EMI conduites et rayonnées dans un convertisseur de puissance basé sur des transistors GaN soumis à un vieillissement accéléré par court-circuit. Dans un premier temps, le banc expérimental et la méthodologie de mesure des perturbations EMI sont décrits. La conformité aux exigences de la norme CISPR 25 est rappelée afin de situer les résultats obtenus dans le cadre automobile. Ensuite, le protocole de vieillissement par court-circuit est détaillé, en soulignant les conditions de stress appliquées et les mécanismes de dégradation induits. Les résultats expérimentaux confirment l'influence de la dégradation des principaux paramètres électriques—tels que la capacité grille-drain ($C_{GD}$), la capacité grille-source ($C_{GS}$) et la capacité de transfert inverse ($C_{RSS}$)— sur les émissions EMI. Enfin, une modélisation de l'évolution des paramètres EMI est proposée, permettant d'établir un lien prédictif entre la durée de vie des convertisseurs et leur comportement CEM. La généralisation du modèle met en évidence le potentiel des EMI comme indicateurs fiables et non-intrusifs de vieillissement, ouvrant ainsi des perspectives pour la maintenance prédictive et l'optimisation de la conception des systèmes GaN de prochaine génération.

## II. Méthodologie d'analyse de vieillissement et son impact sur les EMI

La méthodologie adoptée dans ce chapitre, illustrée par la figure 4.1, suit une progression structurée visant à établir un lien entre le vieillissement accéléré des transistors GaN et l'évolution de leur comportement CEM :

1. **Caractérisation CEM initiale** : une première évaluation des émissions électromagnétiques (conduites et rayonnées) est réalisée sur le convertisseur en état neuf, afin d'obtenir une référence de performance.
2. **Vieillissement accéléré** : le convertisseur est soumis à un stress de court-circuit répété, destiné à simuler en un temps réduit les contraintes électro-thermiques susceptibles d'apparaître en conditions réelles.
3. **Caractérisation CEM après vieillissement** : les mêmes mesures EMI sont effectuées afin de comparer l'évolution des perturbations conduites et rayonnées suite à la dégradation des composants.

4. **Analyse de l’impact du vieillissement** : une étude approfondie est menée pour corréler les variations observées dans les signatures EMI aux paramètres internes du transistor (capacitances parasites, tension de seuil, RDS(on)).
5. **Modélisation du vieillissement** : un modèle prédictif est élaboré, afin de décrire l’évolution des performances CEM en fonction du cycle de vie.
6. **Généralisation d’un modèle du vieillissement** : enfin, les résultats obtenus sur plusieurs convertisseurs sont fusionnés pour établir une tendance généralisée, permettant d’anticiper la durée de vie et d’identifier les grandeurs critiques pour la fiabilité.

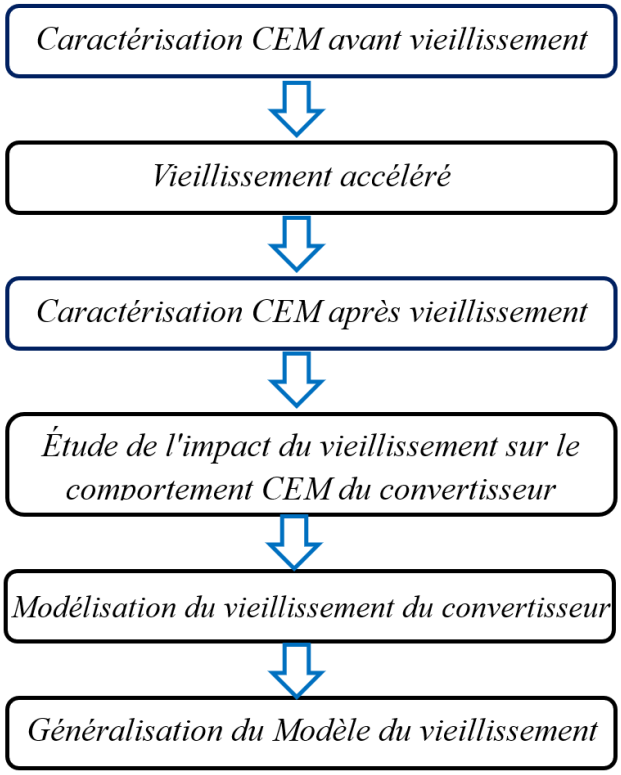



**Fig 4. 1** Procédure d’analyse de vieillissement et son impact sur les EMI

Cette démarche apporte des informations essentielles sur la performance électromagnétique à long terme des convertisseurs GaN, fournissant des données précieuses pour l’optimisation de la CEM et l’amélioration de la fiabilité dans l’électronique de puissance de nouvelle génération.

## III. Configuration expérimentale

La caractérisation des EMI conduites et rayonnées dans le convertisseur étudié repose sur une évaluation des émissions d'interférences électromagnétiques avant et après des cycles de vieillissement accéléré.

L'EMI conduite, qui se compose à la fois de bruit en mode commun (CM) et en mode différentiel (DM), est mesurée à l'aide d'un RSIL (Réseau Stabilisateur d'Impédance) de 50 Ω. L'EMI rayonnée est évaluée à l'aide d'un banc de mesure en champ proche, présenté dans la figure 4.2, spécifiquement conçu pour caractériser les champs électromagnétiques générés par le convertisseur.

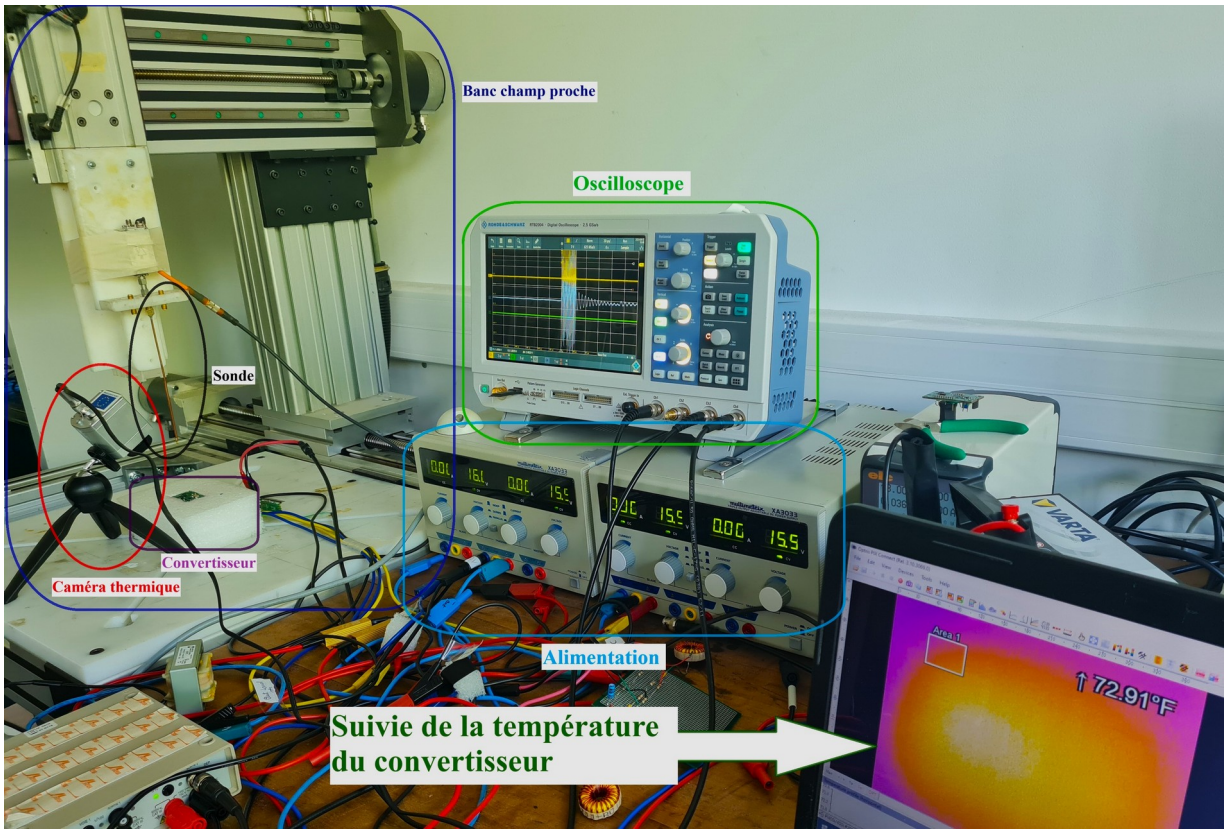



**Fig 4. 2** Configuration du banc de caractérisation/vieillissement

Le montage expérimental comprend :

- Une source d'alimentation continue de 48 V,
- Une charge résistive-inductive dimensionnée pour maintenir un courant de 10 A en régime établi,
-Une caméra thermique,
-Un oscilloscope,
- Un dispositif de déclenchement pour synchroniser les mesures avec le signal de commutation.

Les points de mesure sont placés au-dessus des zones critiques du circuit imprimé (nœud de commutation, drain du transistor, et pistes de puissance) afin de capturer l'évolution locale des champs. La détection est réalisée à l'aide d'une sonde magnétique réalisée en cuivre, présenté dans Fig 4.3, elle est constituée de deux spires de 2 mm de diamètre, dont le facteur

d’antenne (AF) a été préalablement calibré. La sonde est reliée à un amplificateur large bande puis à un oscilloscope numérique haute résolution pour l’acquisition temporelle. Les données collectées sont ensuite traitées par FFT sous MATLAB pour obtenir le spectre fréquentiel des émissions. Cette configuration permet de suivre avec précision l’évolution des émissions rayonnées avant et après vieillissement accéléré, en corrélant les variations spectrales aux dégradations des paramètres internes du transistor.

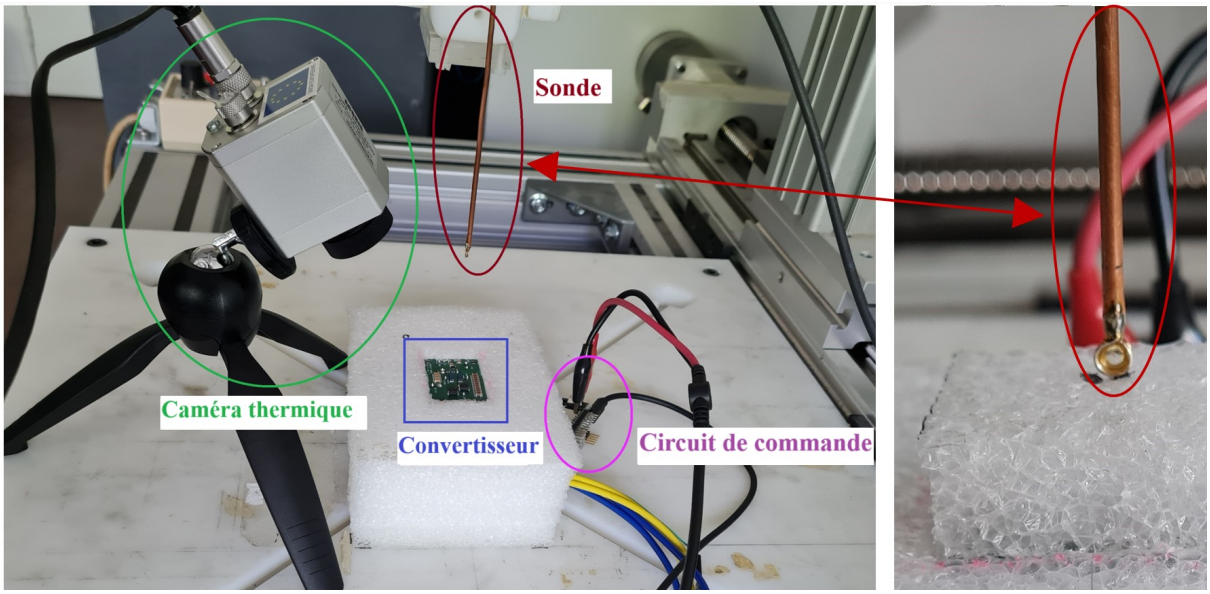



**Fig 4. 3** Sonde magnétique utilisée pour les mesures de champ proche, connectée au dispositif expérimental de caractérisation CEM.

En complément, il convient de préciser que le convertisseur étudié intègre des transistors GaN EPC2206 réalisés en technologie wafer-level packaging (WLP) [196]. Ce type de boîtier, à la fois très compact et dépourvu de broches accessibles, rend impossible toute mesure expérimentale directe des paramètres internes tels que les capacités (CGD, CGS, CRSS), la tension de seuil (Vth) ou la résistance à l’état passant (RDSon). Le banc de caractérisation disponible au laboratoire est conçu pour des transistors Si et SiC de plus grande taille, équipés de connexions plus accessibles pour ce type de packaging. Toutes les tentatives d’adaptation de ce banc au cas des transistors WLP (via des systèmes de report et des interconnexions spécifiques) se sont soldées par des résultats non fiables et incohérents, confirmant l’impossibilité de caractériser expérimentalement ces grandeurs. Cette contrainte justifie le recours à une approche indirecte fondée sur l’exploitation des signatures EMI et sur la modélisation pour analyser l’évolution des paramètres de vieillissement.

### III.1. Facteur d'antenne

Le facteur d'antenne (AF) d'une sonde mesurant le champ magnétique est crucial, car il définit la relation entre la tension mesurée et l'intensité du champ réel, garantissant des lectures précises et significatives. Il est à la fois important pour le calibrage permettant la conversion de la tension en intensité de champ en unités comme A/m ou Tesla, ainsi que dans les tests EMI et CEM. Plusieurs facteurs influencent l'AF, y compris la géométrie de la sonde, la réponse en fréquence, les propriétés des matériaux et de l'environnement (par exemple, les objets conducteurs à proximité ou les interférences). Lors du calcul de l'AF, les considérations doivent inclure la sensibilité de la sonde, la bande passante, l'adéquation d'impédance et l'impact du bruit externe ou des réflexions, car ils peuvent introduire des erreurs de mesure. Une calibration appropriée et une compréhension de l'AF sont essentielles pour des évaluations précises des champs électromagnétiques.

La tension mesurée par la sonde est transformée en un champ magnétique correspondant en appliquant le facteur d'antenne. La corrélation entre le champ magnétique et la tension observée à l'aide de l'oscilloscope est exprimée par l'équation 4.1 (notamment, le facteur d'antenne a été inclus en conjonction avec l'amplificateur lors du traitement des données du signal réel dans MATLAB) [197] :

$$H = \frac{\text{Volt}}{N * \mu_0 * \omega * S} \tag{4.1}$$

Où :

$\mu_0 = 4 * \pi * 10^{-7}$ : Perméabilité dans le vide

$\omega = 2 * \pi * f$ : Pulsation

$S = \pi * r^2$ : La surface de la sonde et r son rayon

N : nombre de spires

L'expression du facteur d'antenne théorique est donnée par l'équation 4.2 :

$$\text{AF}_{\text{théorique}} = \frac{1}{\text{N} * \omega * \mu_0 * \text{S}} \tag{4.2}$$

En pratique, le facteur d'antenne ne se limite pas à l'approche théorique et doit être déterminé par une procédure de calibration expérimentale. Cette méthode consiste à placer la sonde dans un champ magnétique de référence, généré par une bobine de Helmholtz ou un dispositif équivalent dont l'intensité du champ est connue avec précision. La tension de sortie mesurée par la sonde est ensuite comparée à la valeur du champ appliqué, ce qui permet de calculer directement le facteur d'antenne réel selon la relation :

$$AF_{mesuré} = \frac{H_{réf}}{V_{mesuré}} \tag{4.3}$$

Où $H_{réf}$ est le champ magnétique connu (en A/m) et $V_{mesuré}$ la tension obtenue à la sortie de la sonde. Cette approche pratique permet de prendre en compte les imperfections liées à la géométrie de la sonde, aux pertes ohmiques et aux couplages parasites, souvent négligés par le modèle théorique. Le facteur d'antenne mesuré est ainsi utilisé pour corriger les données expérimentales, garantissant une correspondance plus fidèle entre la tension observée et l'intensité réelle du champ électromagnétique.

### III.2. Normes CISPR25

La norme CISPR 25 est une norme internationale visant à limiter les émissions EMI dans le secteur automobile, en particulier pour la protection des récepteurs radios embarqués et des électroniques sensibles. La conformité à la norme CISPR 25 est essentielle dans les automobiles électriques. Ainsi, l'électronique de puissance, y compris les convertisseurs DC/DC, peut générer une interférence électromagnétique substantielle si elle n'est pas correctement conçue ou filtrée. Dépasser les seuils de la CISPR 25 peut induire des interférences avec les sous-systèmes essentiels du véhicule, pouvant éventuellement entraîner des pannes dans les systèmes d'info-divertissement, des inexactitudes des capteurs, des signaux de communication interrompus ou un affaiblissement des fonctionnalités de sécurité. Par conséquent, la conformité garantit non seulement une haute performance et fiabilité du véhicule, mais atténue également les risques potentiels pour la sécurité et améliore la satisfaction globale des clients [198].

Il convient de rappeler que la norme CISPR 25 s'applique aux mesures conduites et rayonnées réalisées en environnement automobile. Dans le cas des émissions rayonnées, elle définit des limites en champ lointain afin de protéger les récepteurs radio et électroniques embarqués. Dans notre étude, les mesures rayonnées sont effectuées en champ proche à l'aide de sondes locales, ce qui ne correspond pas directement au protocole de la norme mais fournit une indication complémentaire sur le comportement CEM du convertisseur. La Fig. 4.4 présente les limites d'émissions conduites définies par la norme CISPR 25, classées selon les différentes catégories de sévérité.

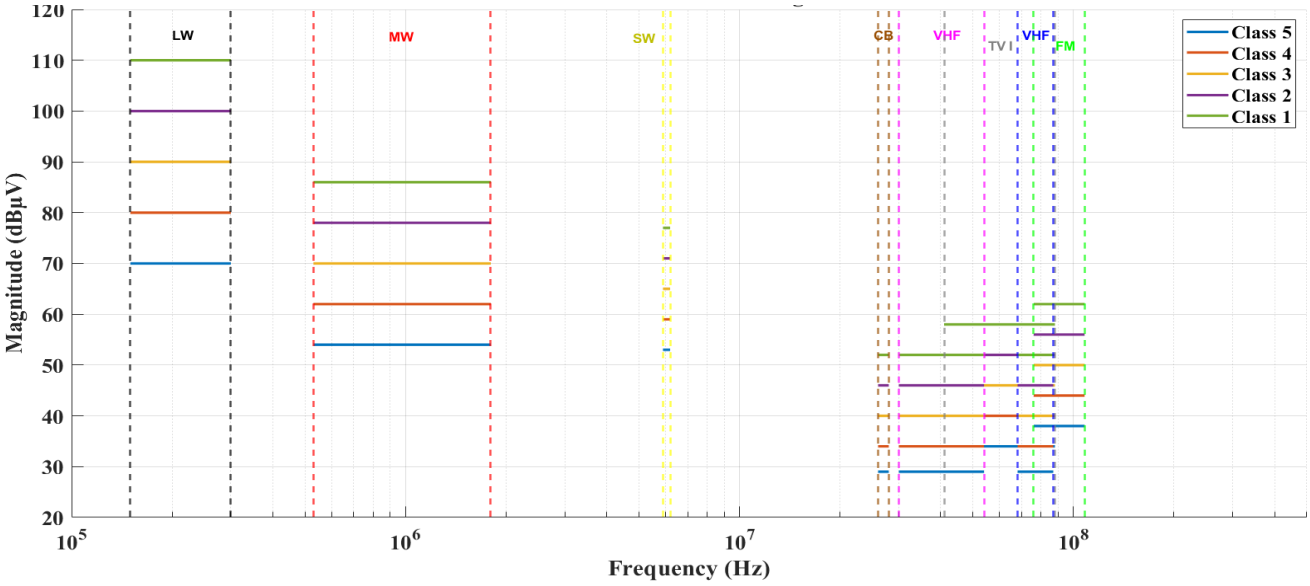



**Fig 4. 4** Présentation des limites EMI conduites selon les normes CISPR25 (valeurs crêtes) [199].

Les diverses plages de fréquences régissant plusieurs applications essentielles sont clairement visibles dans la Fig 4.4 : les fréquences des ondes longues (LW, 0,15 - 0,30 MHz) sont utilisées pour la transmission à longue distance de la radio AM et pour les systèmes de signaux de navigation, tandis que les ondes moyennes (MW, 0,53 - 1,8 MHz) sont principalement dédiées à la diffusion de la radio AM. Les fréquences des ondes courtes, également désignées par l'abréviation SW et situées de 5,9 à 6,2 MHz, sont utilisées pour les communications à portée internationale et militaire. La plage de fréquences I de la bande de télévision (41 - 88 MHz) a été généralement dédiée à la diffusion de signaux de télévision analogique, alors que la bande des citoyens (CB, 26 - 28 MHz) revêt une importance capitale pour les communications à courte portée dans les secteurs des transports et des services d'urgence. La bande de fréquences très haute (VHF), couvrant les plages de 30 à 54 MHz et de 68 à 87 MHz, revêt une importance cruciale pour les secteurs des services de police, des services d'incendie, de la navigation maritime, de l'aviation et de la défense. La bande de fréquences de la radio FM (76 - 108 MHz) est souvent exploitée pour des besoins de divertissement, de diffusion d'actualités et de communication en cas d'urgence, ce qui en fait un élément crucial pour les systèmes d'info-divertissement intégrés. Au sein des véhicules électriques, le dépassement des seuils établis par la norme CISPR 25 en raison des commutations à haute fréquence des convertisseurs de puissance peut provoquer des perturbations dans la réception des ondes radio, des interférences avec les dispositifs de communication d'urgence, ainsi que des dysfonctionnements au niveau des composants

électroniques critiques du véhicule tels que le système de gestion de batterie (BMS), les contrôleurs de moteur, les freins ABS et les capteurs de conduite autonome. Le dépassement des normes réglementaires par les émissions électromagnétiques peut engendrer des risques pour la sécurité, une diminution de la fiabilité du système et une non-conformité aux normes automobiles, ce qui pourrait entraîner des coûts élevés de réparation ou des échecs de certification. Ainsi, il est crucial de mettre en place des méthodes efficaces de réduction des EMI afin d'assurer un fonctionnement sécurisé et sans perturbations dans les véhicules électriques modernes [200].

## IV. Vieillissement accéléré des convertisseurs

Afin de simuler des conditions de stress réelles, le convertisseur à base de GaN subit des cycles de vieillissement accéléré par court-circuit. Le processus de vieillissement consiste en des impulsions de court-circuit répétées, induisant un stress électrique et thermique qui entraîne une dégradation progressive des paramètres.

Conditions du test de vieillissement :

- **Courant de court-circuit :** 100A
- **Durée de l’impulsion de court-circuit :** 1ms
- **Intervalle de repos entre deux impulsions :** 0,5 seconde entre les impulsions
- **Nombre d’impulsions par cycle :** 1000
- **Température cible de la jonction :** 90% de la température maximale nominale
- **Température ambiante du laboratoire :** 22–24°C

En augmentant la température de jonction et le stress de court-circuit, des mécanismes de dégradation tels que la dérive de la tension de seuil, les variations de capacité et l’augmentation de la résistance à l’état passant deviennent visibles.

Un test de vieillissement accéléré a été établi pour évaluer la fiabilité la longévité des transistors GaN dans des conditions extrêmes, à savoir par le vieillissement en court-circuit.

Il existe des normes reconnues telles que :

- IEC 60747-9, qui évalue la résistance aux courts-circuits en exposant les transistors de puissance à des conditions répétées de courant élevé et de haute température afin de déterminer les seuils de défaillance et les performances thermiques.

- AEC-Q101, une norme pour les transistors qualifiés pour applications automobiles qui inclut des évaluations de vieillissement accéléré dans des conditions de surcharge électrique (EOS),

y compris les courts-circuits, pour garantir la fiabilité dans des environnements automobiles difficiles.

Bien que ce protocole employé ne reproduise pas intégralement ces standards, il constitue un banc de test de stress accéléré personnalisé particulièrement destiné aux transistors de puissance GaN EPC2206. Ce choix méthodologique est utilisé en recherche et développement et a déjà fait l'objet de plusieurs travaux scientifiques au laboratoire IRSEEM [201-203].

Cette étude vise à dégrader le convertisseur par la méthode de court-circuit, en élevant la température de jonction à 90 % de son maximum sans causer de dommages, car les recherches indiquent que la défaillance du transistor commence à ce seuil de température [204].

Une technique empirique était importante pour déterminer le courant nécessaire pour atteindre 90 % de la température de jonction. Après plusieurs tentatives infructueuses, une méthode probante a été déterminée et appliquée; la température ambiante du laboratoire est souvent maintenue entre 22°C à 24°C.

Le processus de vieillissement dépend de l'activation transitoire des transistors sous courant de court-circuit, générant de l'accumulation de chaleur au niveau de la jonction, les faisant donc fonctionner à leurs seuils maximaux.

Il est à noter que les résistances de charge utilisées dans le banc d'essai ne sont pas montées sur dissipateur thermique. Cette configuration est justifiée par le fait que le test de vieillissement est basé sur des impulsions de court-circuit de très courte durée (1 ms), séparées par un intervalle de repos de 0,5 s. Ce temps de repos permet une dissipation naturelle de la chaleur accumulée et évite toute élévation significative de la température des résistances. Ainsi, l'absence de dissipateur n'affecte pas la fiabilité des mesures ni la stabilité thermique du banc, tout en simplifiant la configuration expérimentale.

Les mesures post-vieillissement ont été réalisées sous un courant de charge de 10 A, après chaque série de 1000 cycles. La Fig. 4.5 illustre le schéma électrique et la réalisation pratique de la charge résistive-inductive (RL) utilisée lors de la caractérisation du comportement CEM du convertisseur.

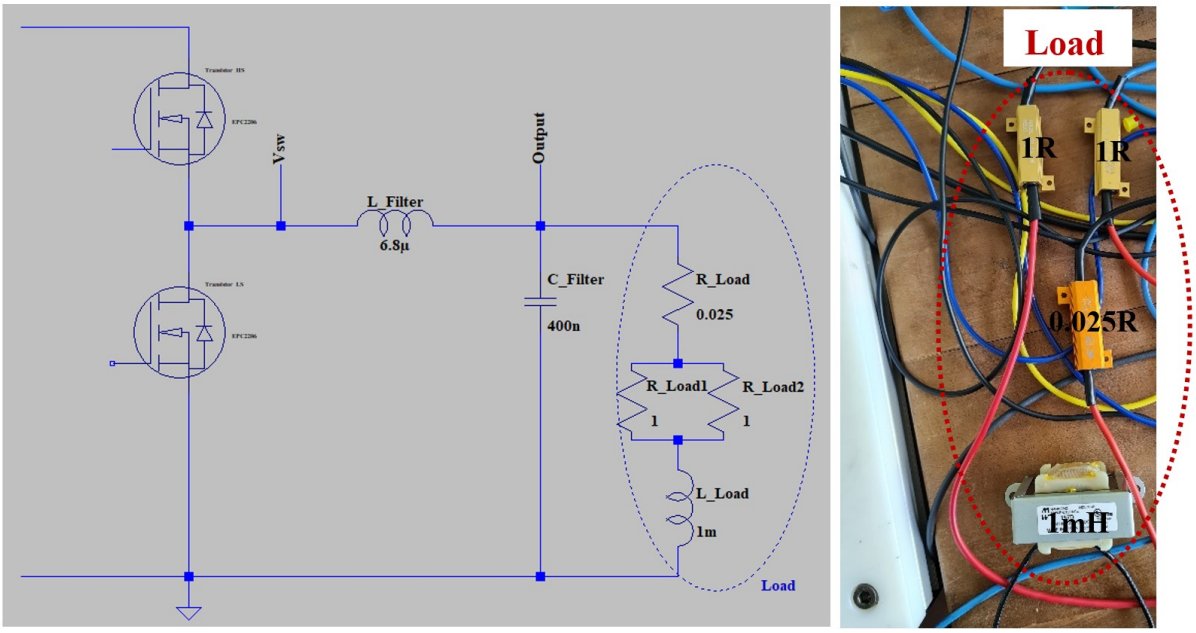



**Fig 4. 5** Charge RL utilisée pour obtenir un courant de 10 A

L'utilisation du court-circuit comme mécanisme de vieillissement accéléré peut paraître éloignée des conditions réelles d'exploitation. Cependant, ce choix permet de concentrer, en un temps réduit, des contraintes électrothermiques sévères offrant ainsi une méthode accélérée de caractérisation. Bien que les circuits de commande (gestion du temps mort « dead-time », protections intégrées) limitent fortement la probabilité d'occurrence de tels événements en fonctionnement nominal, leur impact reste critique lorsqu'ils surviennent. Ce protocole de stress permet donc de révéler rapidement les faiblesses de fiabilité et d'explorer leur influence sur la signature EMI du convertisseur.

# V. Résultats et discussion

## V.1. EMI conduite

Dans les véhicules électriques, les émissions conduite provient principalement des convertisseurs de puissance fonctionnant à haute fréquence de commutation. Si elles ne sont pas correctement atténuées, ces perturbations peuvent se propager le long des câbles de puissance du véhicule et affecter des sous-systèmes électroniques sensibles.

Dans cette étude, les EMI conduites ont été mesurées à l'aide d'un RSIL (Réseau Stabilisateur d'Impédance de Ligne) de 50 Ω, dont la structure est représentée à la Fig 4.6. Les tensions V1 et V2 ont été relevées à ses bornes, à l'aide d'un oscilloscope numérique, puis traitées de la manière suivante pour calculer les bruits conduits tels que :

- Le bruit en mode différentiel (DM) = V2 − V1,
- Le bruit en mode commun (CM) = (V1 + V2) / 2.

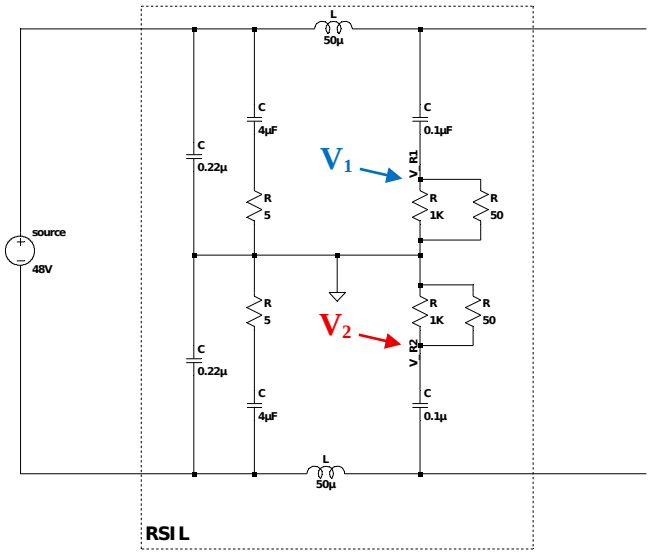



**Fig 4. 6** Structure du RSIL 50 Ω utilisé pour l'extraction des bruits conduits en mode commun (CM) et différentiel (DM).

Afin de garantir la reproductibilité, l'oscilloscope a été synchronisé sur la fréquence de commutation du convertisseur, et la fenêtre d'acquisition a été réglée sur une période complète de fonctionnement. Les signaux ont été enregistrés à 950 µs, moment où le convertisseur présente un comportement stable et périodique (le fonctionnement étant limité à 1 ms par cycle de vieillissement).

Les conditions expérimentales de mesure sont les suivantes :

- Oscilloscope : Rohde & Schwarz RTB2004, bande passante 300 MHz.
- Fréquence d'échantillonnage effective : 1,5 GSa/s ($\Delta t \approx 6{,}67 \times 10^{-10}$ s).
- Nombre de points par trace : 10000.
- Mode de déclenchement : synchronisation sur le signal de commutation.

Les résultats ainsi obtenus permettent de comparer directement l'évolution des bruits conduits (CM et DM) avant et après vieillissement accéléré, en analysant leurs amplitudes et résonances caractéristiques.

Les Figures 4.7 et 4.8 présentent respectivement l'évolution temporelle des EMI conduites en mode différentiel (DM) et en mode commun (CM) mesurées au niveau du RSIL, avant et après vieillissement accéléré du convertisseur.

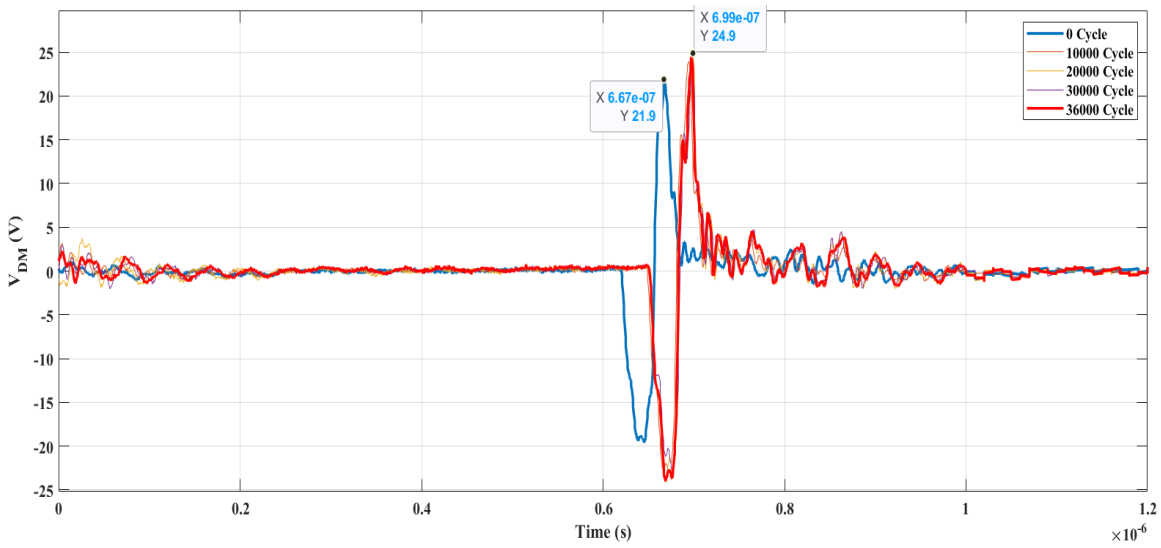



**Fig 4. 7** Évolution de l'EMI conduite (DM) en fonction du temps

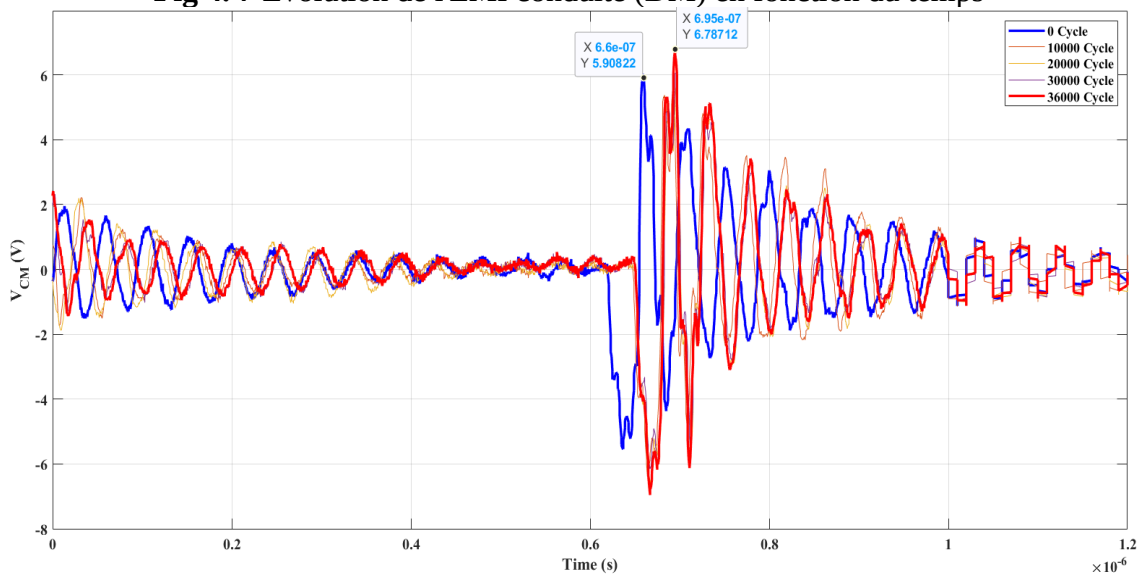



**Fig 4. 8** Évolution de l'EMI conduite (CM) en fonction du temps

Il faut noter que :

-Tous les signaux sont périodiques et sont en synchronisation avec le signal de commutation Vsw du transistor.

- Les deux graphiques illustrent clairement l'évolution de deux facteurs ou bien indicateurs en fonction du nombre de cycles de vieillissement.

Les résultats montrent une augmentation régulière de l'amplitude des résonances avec le nombre de cycles de vieillissement. En mode différentiel, une augmentation de ΔV, explicitement visible dans la Fig 4.7, de l'ordre de 3 V (environ 13,7 %) est observée, au-delà de la marge d'erreur expérimentale. Ce phénomène est attribué aux variations des capacités d'entrée, de sortie et de transfert inverse ($C_{ISS}$, $C_{OSS}$ et $C_{RSS}$), qui sont déterminées en fonction

des capacités fondamentales aux bornes du transistor : source-drain, source-grille et grille-drain ($C_{DS}$, $C_{GS}$ et $C_{GD}$).

Un déphasage est également constaté entre les signaux avant et après vieillissement, conséquence de l'augmentation de la tension de seuil ($V_{TH}$). En effet, une élévation de $V_{TH}$ entraîne un retard de conduction du transistor, modifiant la synchronisation des signaux EMI par rapport à la commutation.

Dans les transistors de puissance GaN, les capacités sont cruciales pour influencer les performances de commutation et la fiabilité globale [205] :

- La capacité grille-drain ($C_{GD}$, ou capacité de Miller) : affecte considérablement la vitesse de commutation en influençant la charge requise pour les transitions de grille et en modifiant la rétroaction de tension via l'effet Miller. Une $C_{GD}$ plus faible permet une commutation plus rapide, mais la rend plus sensible au bruit. D'autre part, une $C_{GD}$ plus élevée ralentit les transitions, ce qui réduit les EMI, mais entraîne plus de pertes de commutation [206].
- La capacité grille-source ($C_{GS}$) : affecte la capacité d'entrée, affectant ainsi directement les exigences de puissance de la commande de grille et les pertes d'énergie lors de la commutation. Une augmentation de $C_{GS}$ nécessite un circuit de commande plus robuste, ce qui peut ralentir la vitesse de commutation s'il est inadéquat [207].
-La capacité de transfert inverse ($C_{RSS}$) : essentiellement équivalente à $C_{GD}$ lorsque la source est mise à la GND, est cruciale pour l'efficacité de commutation et la performance à haute fréquence. Un $C_{RSS}$ réduit diminue les pertes de commutation et améliore l'efficacité, bien qu'il puisse soulever des problèmes de stabilité en raison des transitions accélérées [208].

La régulation de ces capacités est cruciale pour maximiser la performance des transistors dans les applications d'électronique de puissance, car elles influencent la vitesse de commutation, les pertes de puissance et les EMI [209,210]. Les capacités drain-source ($C_{DS}$), grille-source ($C_{GS}$) et grille-drain ($C_{GD}$) peuvent être déterminées respectivement en fonction de leurs tensions de contrôle ($V_{DS}$, $V_{GS}$ ou $V_{GD}$) dont les équations 4.4, 4.5 et 4.6 correspondantes sont [211]:

$$C_{DS}(V_{DS}) = C_{OSS}(V_{DS}) - C_{RSS}(V_{DS}) \quad (4.4)$$

$$C_{GS}(V_{GS}) = C_{ISS}(V_{GS}) - C_{RSS}(V_{GS}) \quad (4.5)$$

$$C_{DG}(V_{DG}) = C_{RSS}(V_{DG}) \quad (4.6)$$

Ces capacités influencent également la tension de seuil ($V_{TH}$). $C_{GS}$ agit directement sur l'accumulation de charge dans le canal et toute variation de cette capacité peut modifier le $V_{TH}$ apparent, affectant ainsi les conditions d'amorçage.

$C_{GD}$, en raison de son rôle dans la rétroaction de tension, affecte dynamiquement $V_{TH}$, surtout lors des événements de commutation. Les fluctuations de tension soudaines à travers le $C_{GD}$ peuvent temporairement modifier la tension de la grille ; par conséquent, ajuster le seuil de déclenchement effectif.

$C_{RSS}$ est analogue à $C_{GD}$ dans plusieurs scénarios, il influence de manière similaire ce comportement dynamique : une valeur élevée prolonge la commutation et peut donner l'illusion d'un $V_{TH}$ plus élevé, tandis qu'une valeur réduite diminue la rétroaction et facilite des transitions plus rapides, augmentant ainsi la vulnérabilité aux EMI.

Ainsi, les variations capacitives induisent de légers changements dans $V_{TH}$, pouvant altérer les performances du transistor. Si la tension de contrôle est constante, le transistor peut ne pas atteindre une conduction complète, entraînant une diminution de la tension de sortie ou du courant transmis. Ce comportement peut avoir un impact considérable sur l'application étudiée, car des niveaux de conduction suffisants sont cruciaux pour garantir la performance et la fiabilité du convertisseur.

Les figures 4.9 et 4.10 représentent respectivement l'évolution en FFT des EMI conduites en DM et en CM mesurées au niveau du RSIL, avant et après vieillissement accéléré du convertisseur.

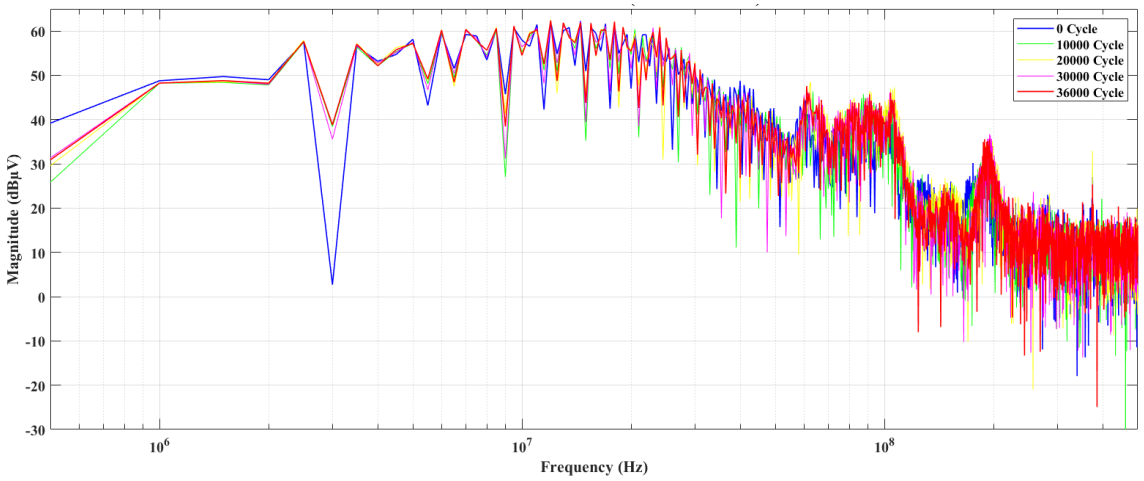



**Fig 4. 9** Présentation en FFT de l'évolution des EMI (DM)

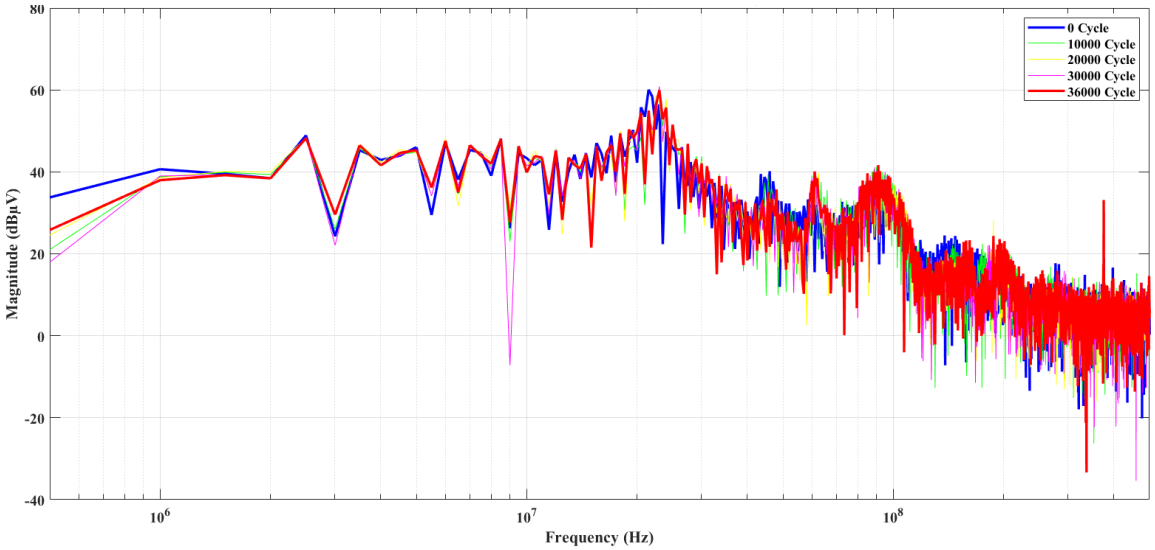



**Fig 4. 10** Présentation en FFT de l'évolution des EMI (CM)

Le spectre des fréquences de résonance, déterminé à la fois par mesure et simulation, s'étend de 50 MHz à 250 MHz. L'analyse révèle une augmentation progressive des fréquences de résonance, accompagnée d'une amplification des harmoniques de haute fréquence. Ces phénomènes sont directement liés aux variations des capacités internes $C_{GD}$, $C_{GS}$ et $C_{RSS}$ [212,213].

$C_{GD}$ affecte principalement le taux de variation de la tension (dv/dt). Une réduction de $C_{GD}$ accélère les transitions, ce qui augmente les harmoniques de haute fréquence et l'EMI [214]. Inversement, une $C_{GD}$ élevée ralentit les transitions, ce qui diminue le contenu harmonique mais accroît les pertes de commutation [215].

$C_{GS}$ conditionne la stabilité du circuit de commande. Une augmentation de $C_{GS}$ peut engendrer des oscillations, augmentant ainsi les harmoniques EMI [216].

$C_{RSS}$, fonctionne comme une capacité de rétroaction et définit les la netteté des fronts de commutation. Une réduction de $C_{RSS}$ entraîne une augmentation du dv/dt du transistor, produisant des transitions plus abruptes et un contenu harmonique plus élevé [217]. En revanche, une $C_{RSS}$ élevée limite les émissions EMI mais ralentit la vitesse de commutation.

Ainsi, une dégradation progressive de CGD et de CRSS se traduit par des transitions de plus en plus abruptes et une intensification des interférences haute fréquence [218].

Pour atténuer ces effets, plusieurs solutions peuvent être envisagées [219,220]:

- Optimisation du circuit de commande de grille,
- Ajout de circuits d'amortissement (*snubber*),
- Ajustement des résistances de grille afin de trouver un compromis entre réduction des EMI et efficacité de commutation

## V.2. EMI rayonnées

L'évolution des émissions en champ proche suit de près le comportement observé pour les EMI conduites, avec une augmentation progressive de l'amplitude et des résonances au fil des cycles de vieillissement accéléré. Ces variations sont directement corrélées à la dégradation des capacités internes des transistors GaN.

Dans cette étude, la sonde magnétique a été positionnée de manière fixe au-dessus du transistor côté haut (High Side) du demi-pont, à une distance de quelques millimètres. Ce point de mesure a été choisi car le nœud de commutation associé concentre la majorité des variations du champ magnétique haute fréquence. Afin d'assurer la répétabilité et de garantir que les différences observées proviennent exclusivement du vieillissement du composant, la position de la sonde est restée inchangée pendant l'ensemble de la campagne de mesures.

Les résultats obtenus sont présentés en Fig. 4.11 (domaine temporel) et Fig. 4.12 (domaine fréquentiel, FFT). Ils mettent en évidence une amplification progressive de l'amplitude des signaux et un renforcement des résonances après vieillissement, confirmant l'impact des dégradations capacitives sur les émissions rayonnées.

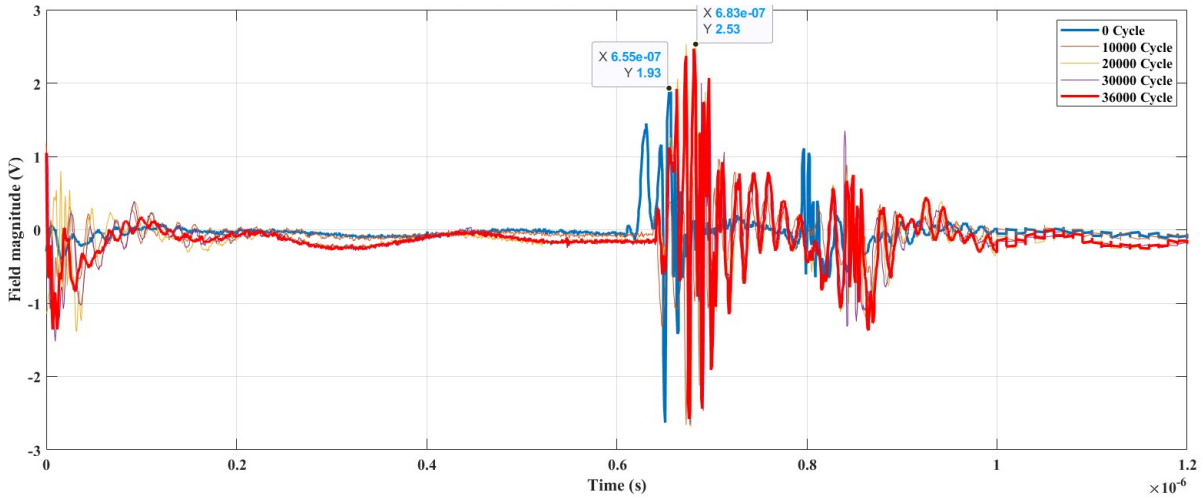



**Fig 4. 11** Évolution du champ proche dans le domaine temporel

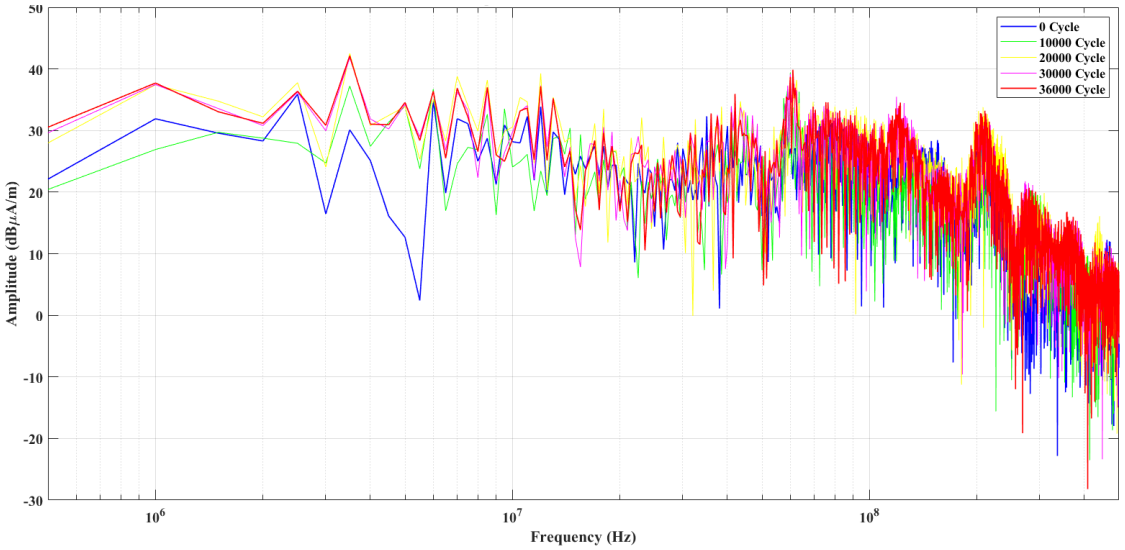



**Fig 4. 12** Présentation en FFT de l'évolution du champ proche

Les mesures de champ proche ont ensuite été mises en corrélation avec les transitoires de courant relevés durant les cycles de court-circuit. Il a été constaté que l'augmentation d'amplitude et de résonance dans les signaux EMI coïncide avec les surintensités générées au nœud de commutation. Cette concordance confirme que la dégradation des transistors se traduit simultanément par une évolution du spectre rayonné et par une altération des profils de courant.

### V.3. Validation des essais sur d'autres convertisseurs

Afin de valider l'approche proposée, des essais supplémentaires ont été réalisés sur deux autres convertisseurs soumis au même protocole de vieillissement accéléré. Les résultats sont synthétisés dans le tableau 4.1 et illustrés en Fig 4.13, Fig 4.14 et Fig 4.15.

**Tableau 4. 1** Dégradation des paramètres des convertisseurs

| **Convertisseur** | **Endurance en court-circuit (Cycles)** | **ΔV (DM)** | **ΔV (CM)** | **ΔV (Near field)** |
|---|---|---|---|---|
| **1** | 36000 | 3V | 1.05V | 0.6V |
| **2** | 44000 | 4.4V | 1.54V | 0.56V |
| **3** | 45000 | 6V | 1.9V | 0.8V |

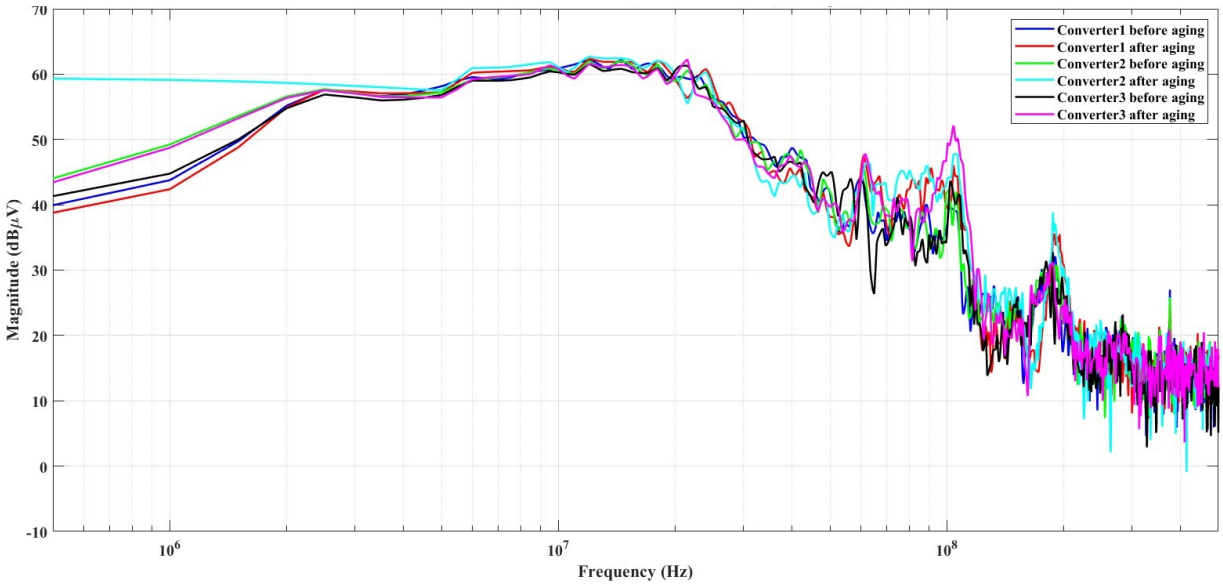



**Fig 4. 13** Présentation en FFT de l'évolution des EMI (DM) pour les trois convertisseurs

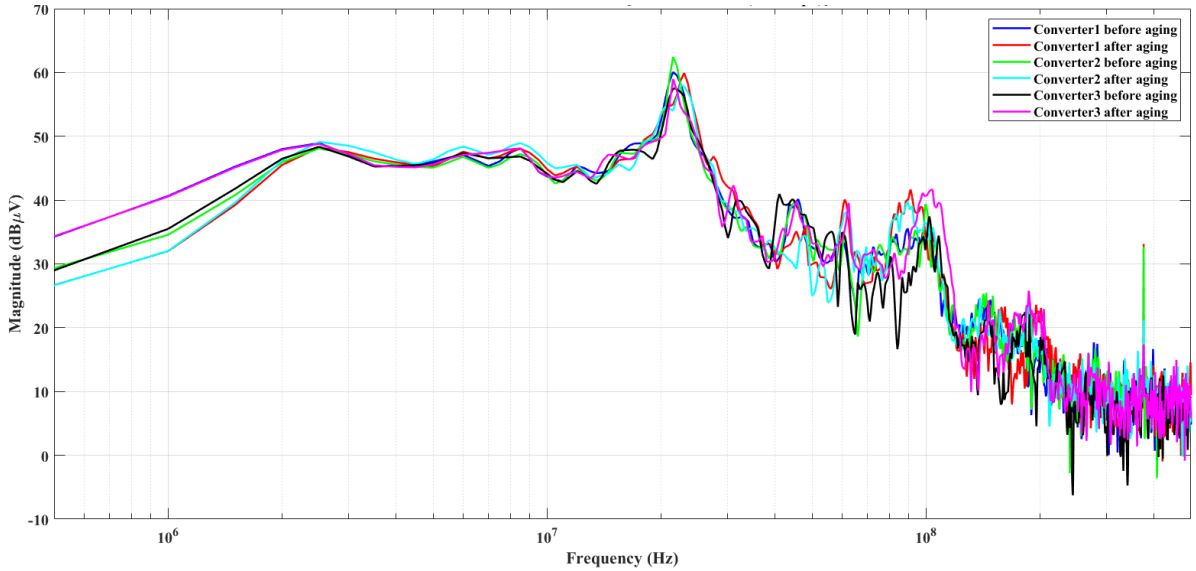



**Fig 4. 14** Présentation en FFT de l'évolution des EMI (CM) pour les trois convertisseurs

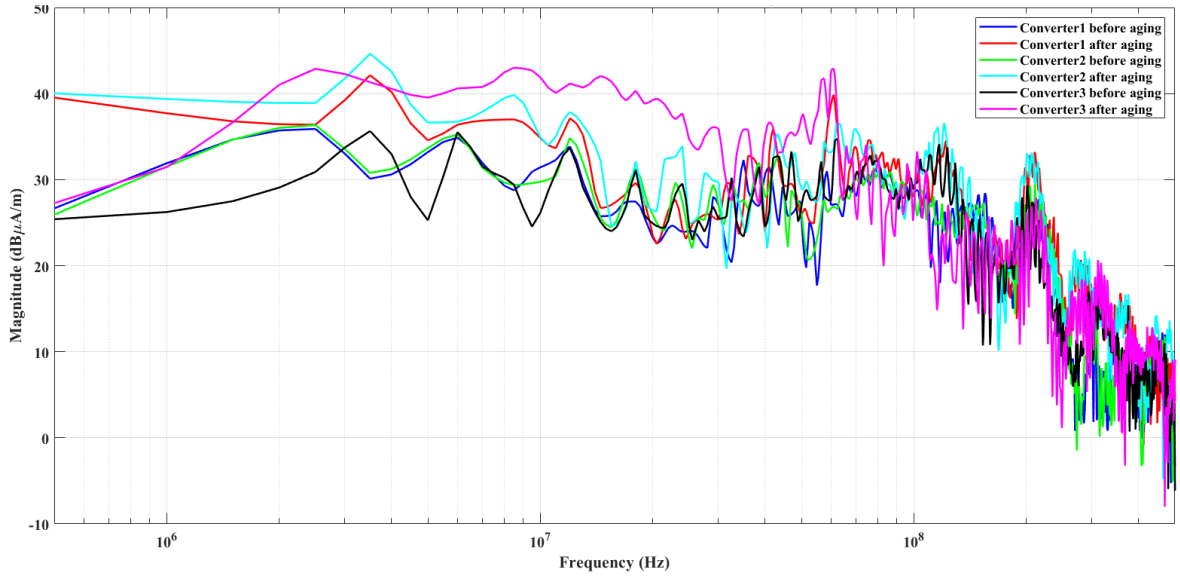



**Fig 4. 15** Présentation en FFT de l'évolution du champ proche pour les trois convertisseurs

Les trois convertisseurs ont présenté un comportement similaire concernant les paramètres modifiés, ce qui valide les observations établies à partir du premier prototype.

L'augmentation de l'intensité du champ proche est susceptible d'accentuer les problèmes d'EMI, affectant les composants et systèmes sensibles à proximité, en particulier dans des environnements fortement intégrés tels que les applications automobiles. Elle peut en effet favoriser des couplages indésirables avec les circuits voisins, entraînant une dégradation de l'intégrité du signal, des interférences, voire des dysfonctionnements fonctionnels.

Par ailleurs, les effets du vieillissement, tels que la réduction de l'efficacité des condensateurs, peuvent amplifier ces phénomènes de couplages et aggraver l'impact des émissions rayonnées. Une intensification des EMI complique également la conformité aux normes CEM, rendant nécessaires la mise en place de solutions de blindage ou de filtrage supplémentaires. Enfin, une exposition prolongée à des niveaux élevés de champ proche peut réduire la durée de vie opérationnelle des dispositifs environnants, compromettant la fiabilité globale du système.

## VI. Modélisation du vieillissement du convertisseur (cas : convertisseur 1)

Un modèle de vieillissement basé sur les EMI en mode commun apparait particulièrement pertinent, car ces émissions sont directement influencées par la dégradation des capacités parasites ($C_{GD}$, $C_{GS}$, $C_{RSS}$) des transistors GaN. Leur évolution accroit la sensibilité du dispositif aux effets du vieillissement. L'augmentation progressive de la tension de seuil ($V_{TH}$)

et les variations des temps de commutation entraînent une amplification des interférences haute fréquence, impactant fortement les EMI en mode commun.

Dans les applications de puissance et plus particulièrement dans le domaine automobile, les émissions en mode commun sont plus critiques que celles en mode différentiel : elles se propagent plus largement et sont plus difficiles à atténuer. Contrairement aux perturbations différentielles, fortement dépendantes des impédances de ligne, les émissions en mode commun sont principalement affectées par la dérive des paramètres internes du transistor. Elles constituent ainsi un indicateur privilégié pour la modélisation et la prédiction de l'évolution des EMI au cours du vieillissement.

De plus, les mesures expérimentales des tensions en mode commun présentent une meilleur cohérences et une plus grande reproductibilité, ce qui renforce la fiabilité et la validité du modèle proposé. L'exploitation de ce mode comme indicateur principal permet donc de développer un modèle robuste et prédictif, capable d'anticiper l'impacts du vieillissement sur la compatibilité électromagnétique des convertisseurs GaN.

Il convient de souligner que les EMI en mode commun et en mode différentiel sont toutes deux synchronisées avec la tension de commutation (Vsw). Par conséquent, le déphasage temporel ($\Delta t$) observé en mode commun est également représentatif de celui relevé sur les émissions rayonnées.

Enfin, les fréquences de résonance 60 MHz et 90 MHz ont été retenues comme référence dans cette étude, pour comparer l'évolution EMI, car elles correspondent aux pics les plus significatifs dans la bande de fréquences analysée.

D'après la figure 4.16, le déphasage ($\Delta t$) entre les signaux relevés avant et après vieillissement du convertisseur augmente progressivement, traduisant une modification du comportement temporel du signal.

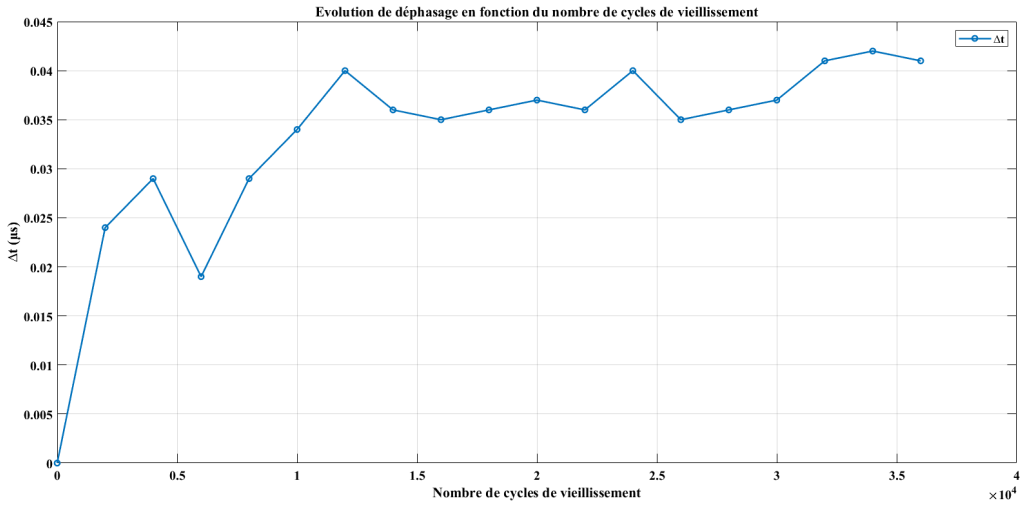



**Fig 4. 16** Évolution du déphasage en fonction du nombre de cycles de vieillissement

La figure 4.17 illustre l'évolution de l'amplitude des résonances (ΔV) au cours des cycles de vieillissement.

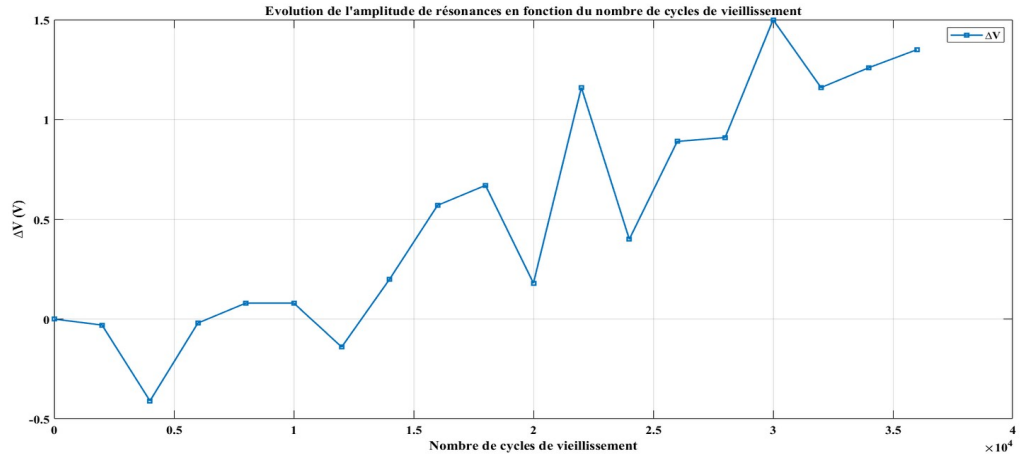



**Fig 4. 17** Évolution de l'amplitude des résonances en fonction du nombre de cycles de vieillissement

Bien que cette évolution (ΔV) présente des fluctuations notables, la tendance générale montre une augmentation progressive de l'amplitude moyenne, indiquant une tendance générale à l'élévation des perturbations électromagnétiques avec le nombre de cycles.

Fig. 4.18 met en évidence l'évolution de l'amplitude des fréquences de résonance à 60 MHz. Une augmentation progressive de l'amplitude des fréquences de résonance à 60 MHz est observée, indiquant une amplification des interférences électromagnétiques à cette fréquence spécifique.

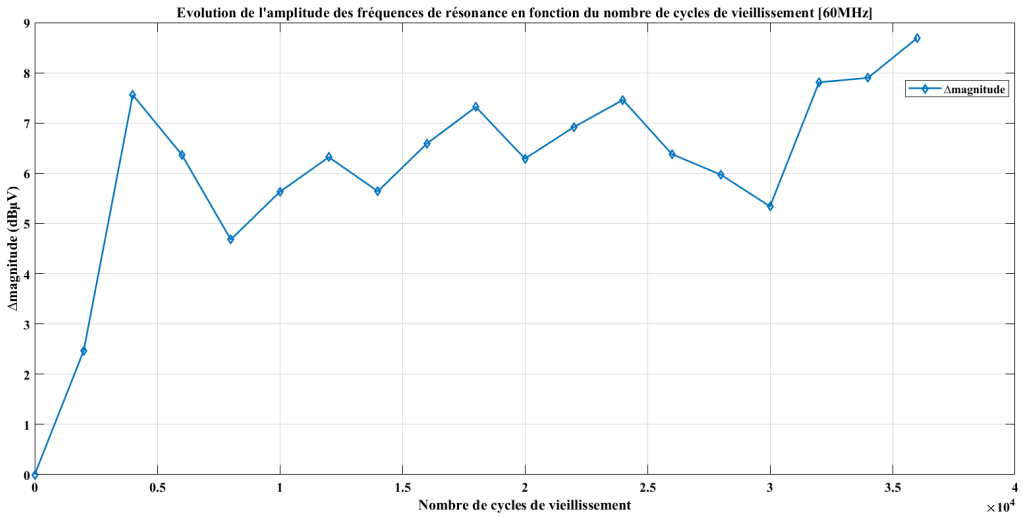



**Fig 4. 18** Évolution de l'amplitude des fréquences de résonance en fonction du nombre de cycles de vieillissement [60 MHz]

La figure 4.19 présente le cas des résonances à 90 MHz, qui suivent une tendance similaire à celles observées à 60 MHz, avec une augmentation plus marquée après plusieurs milliers de cycles de vieillissement.

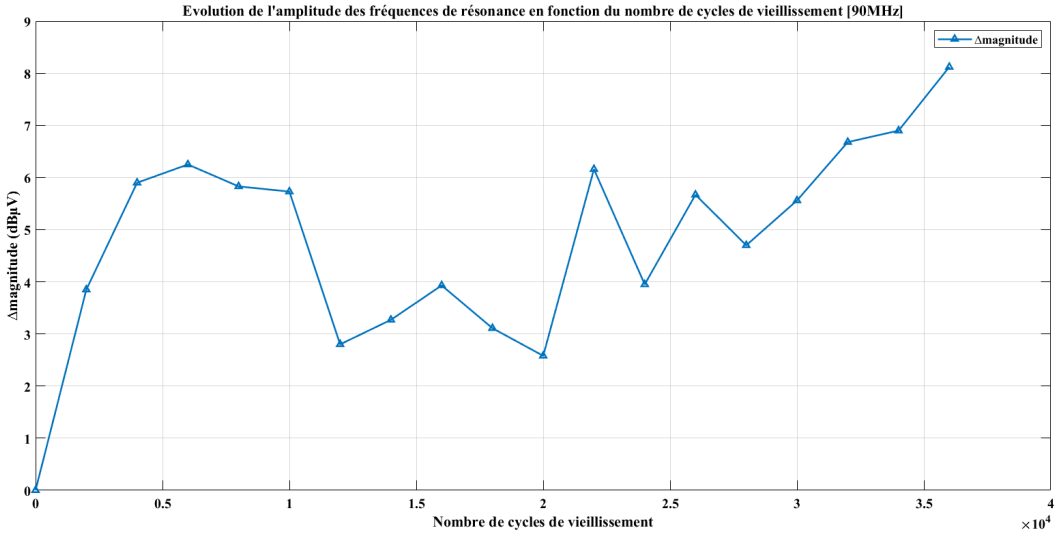



**Fig 4. 19** Évolution de l'amplitude des fréquences de résonance en fonction du nombre de cycles de vieillissement [90 MHz]

Ces résultats démontrent que le vieillissement du convertisseur se traduit par une évolution significative de paramètres critiques tels que le déphasage (Δt), l'amplitude des résonances (ΔV) et l'intensité des perturbations électromagnétiques à des fréquences caractéristiques. L'exploitation de ces indicateurs permet de modéliser la dégradation progressive des composants et de prédire la durée de vie des convertisseurs GaN. Un tel modèle offre des

perspectives pour l’optimisation de la conception et la mise en place de stratégies visant à atténuer les effets du vieillissement sur les performances de compatibilité électromagnétique.

## VII. Généralisation du Modèle du vieillissement

### VII.1. Analyse descriptive

Une analyse descriptive combinée des données issues de l’ensemble des convertisseurs a été réalisée afin de construire une courbe d’évolution générale des paramètres en fonction du cycle de vie normalisé. Cette analyse repose sur la méthode de fusion des données expérimentales, où les mesures issues de différents convertisseurs ont été agrégées pour construire un référentiel unique.

Les valeurs expérimentales ont été directement représentées graphiquement sans ajustement mathématique, permettant de visualiser la dynamique du vieillissement et d’identifier d’éventuelles tendances. Chaque paramètre, déphasage Δt, amplitude de résonance ΔV et Δmagnitude aux fréquences 60 MHz et 90 MHz), a été tracé séparément à partir des mesures enregistrées, sans interpolation avancée ni modélisation formelle.

Cette approche empirique a révélé :

- Une croissance non linéaire de certains paramètres et une accélération de leur variation, suggérant une relation exponentielle sous-jacente.
- D'autres paramètres montraient une évolution plus linéaire, nécessitant une analyse plus approfondie.

Ces observations ont conduit à l’application d’un modèle mathématique basé sur la régression exponentielle non linéaire, afin de mieux caractériser la dynamique du vieillissement et de prédire la fin de vie des convertisseurs. Ainsi, la première phase de modélisation a eu un caractère exploratoire, reposant sur la visualisation brute des données avant d’être formalisée par un ajustement statistique rigoureux.

L'objectif poursuivi est de quantifier l'évolution de ces paramètres en fonction du vieillissement des convertisseurs et de définir un modèle prédictif capable d'estimer la tenue des convertisseurs avant défaillance. Dans le cadre de cette étude, trois convertisseurs GaN ont pu être testés expérimentalement. Ce nombre relativement limité s’explique par deux contraintes principales:

- Le nombre des convertisseurs fonctionnels disponible est limité à 10 au laboratoire, dont deux avaient déjà été envoyés pour une première campagne de mesures en Tunisie ;

- La durée particulièrement longue du processus de vieillissement accéléré par court-circuit (plusieurs mois par convertisseur), conséquence de la robustesse intrinsèque des transistors GaN utilisés.

Malgré cette limitation, les essais sur trois convertisseurs ont permis de mettre en évidence des tendances cohérentes et reproductibles, fournissant une base suffisante pour l'élaboration d'un modèle prédictif. Une campagne élargie, incluant un nombre plus important d'échantillons permettrait néanmoins d'améliorer la représentativité statistique et de consolider la généralisation du modèle proposé.

Enfin, afin de mieux visualiser l'évolution des paramètres caractéristiques au cours du vieillissement, des courbes de tendance ont été tracées à partir des mesures expérimentales. Ces tendances atténuent les fluctuations locales et mettent en évidence le comportement global du convertisseur tout au long de son vieillissement. Les figures 4.20 à 4.23 présentent l'évolution du déphasage, de l'amplitude des résonances, ainsi que des amplitudes mesurées à 60 MHz et 90 MHz, accompagnées de leurs courbes de tendance respectives.

Dans la figure 4.20 le déphasage (Δt) augmente progressivement tout au long du cycle de vie du convertisseur, indiquant une dégradation progressive des caractéristiques de commutation.

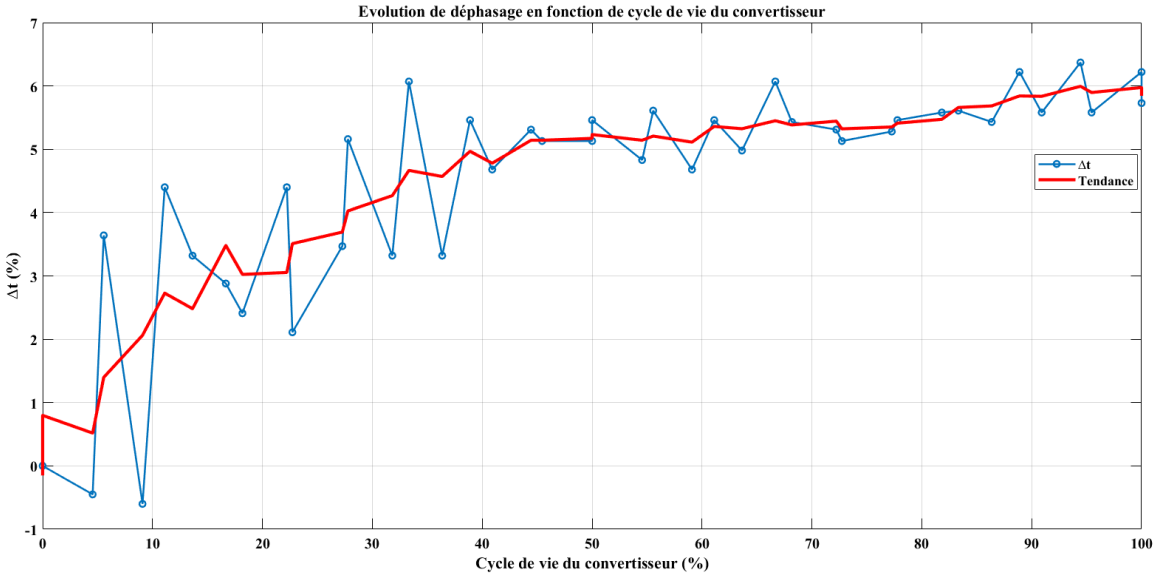



**Fig 4. 20** Évolution du déphasage en fonction du cycle de vie du convertisseur

Fig 4.21 montre que l'amplitude des résonances (ΔV) augmente de manière irrégulière mais avec une tendance globale croissante, traduisant une amplification des interférences électromagnétiques au fil du vieillissement.

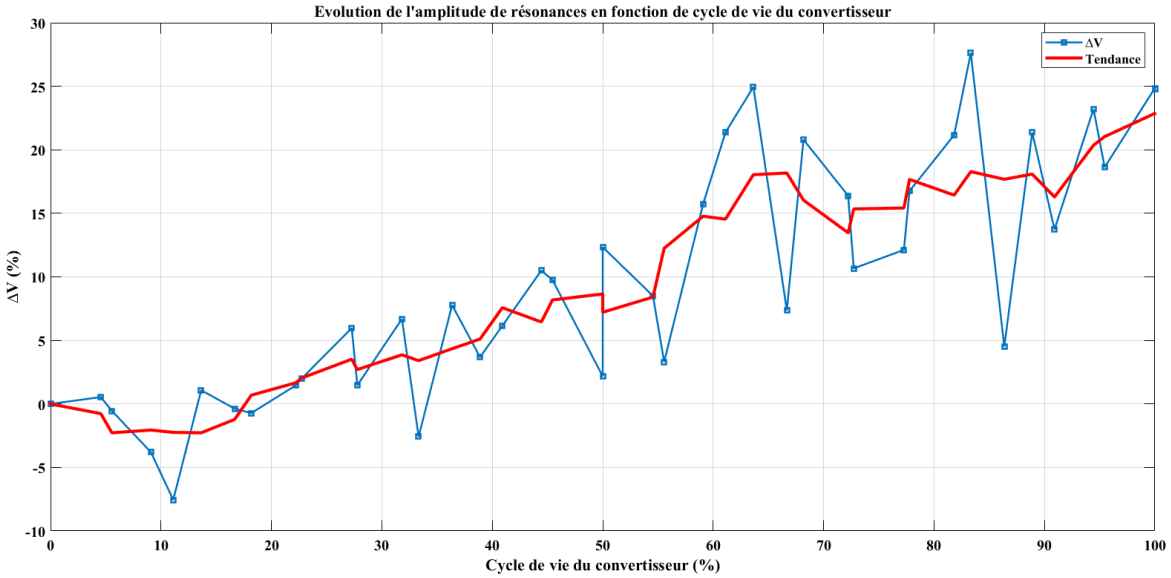



**Fig 4. 21** Évolution de l'amplitude des résonances en fonction du cycle de vie du convertisseur

La figure 4.22 montre que l'intensité des résonances à 60 MHz suit une tendance croissante, confirmant une augmentation progressive des perturbations haute fréquence avec la dégradation des transistors.

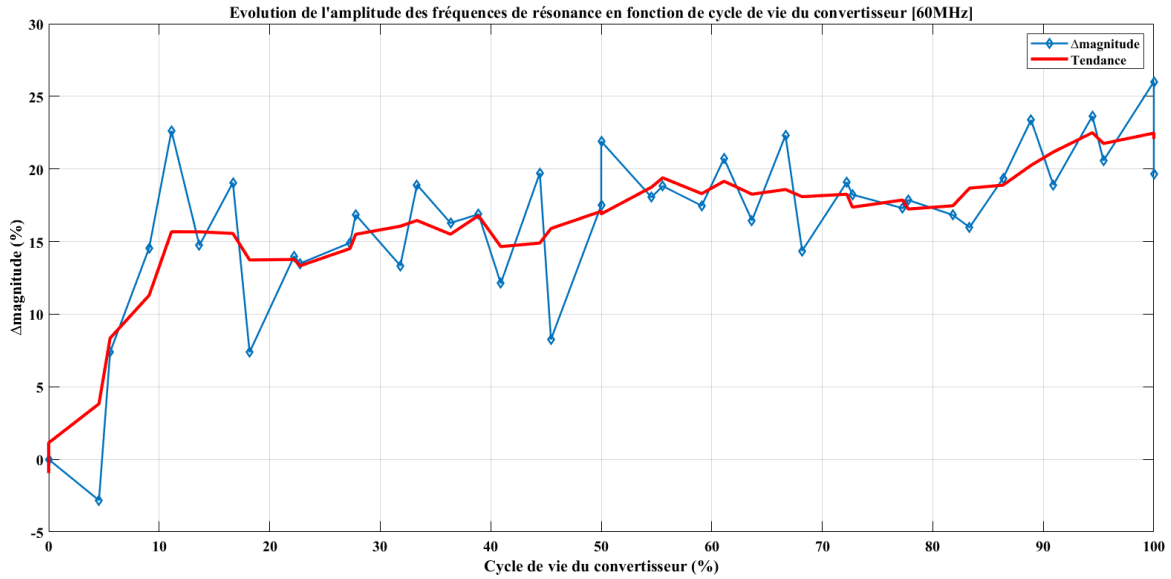



**Fig 4. 22** Évolution de l'amplitude des fréquences de résonance en fonction du cycle de vie du convertisseur [60 MHz]

Et finalement, la figure 4.23 présente le cas des résonances à 90 MHz, qui présentent une augmentation soutenue au cours du vieillissement du convertisseur, illustrant une altération des caractéristiques de commutation.

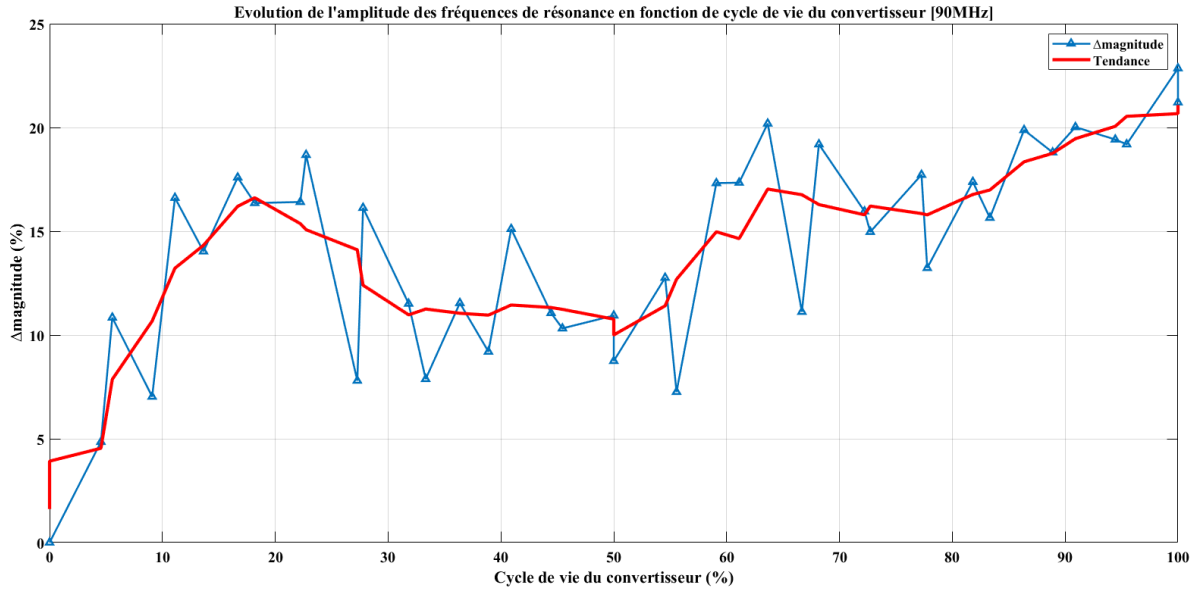



**Fig 4. 23** Évolution de l'amplitude des fréquences de résonance en fonction du cycle de vie du convertisseur [90 MHz]

## VII.2. Modélisation exponentielle de l'évolution des paramètres d'un convertisseur en fonction du vieillissement

Dans cette partie, une modélisation mathématique de l'évolution des paramètres du transistor soumis à un vieillissement progressif est développée. L'étude repose sur des données expérimentales collectées à partir de plusieurs convertisseurs, permettant d'établir un modèle général de dégradation en fonction du cycle de vie normalisé. Le choix d'une modélisation exponentielle s'explique par la nature évolutive des paramètres électroniques, qui présentent souvent une phase de croissance rapide suivie d'une stabilisation.

### VII.2.1. Méthodologie de modélisation

#### VII.2.1.1. Normalisation du cycle de vie

Une normalisation du cycle de vie a été effectuée afin de permettre une comparaison cohérente des données entre les convertisseurs ayant des durées de vie avant destruction différentes. Chaque cycle de vie est exprimé en pourcentage afin de ramener toutes les données dans un cadre commun :

$$x = \frac{Cycle\ courant}{Cycle\ maximal} \times 100 \tag{4.7}$$

avec :

- x : Pourcentage du cycle de vie.
- Cycle courant : Nombre de cycles de court-circuit à un instant donné.

- Cycle maximal : Nombre total de cycles avant la destruction du convertisseur.

Cette normalisation permet d'obtenir un référentiel commun entre plusieurs convertisseurs testés, indépendamment de leurs cycles maximaux.

### VII.2.1.2. Calcul des variations relatives des paramètres

Chaque paramètre est exprimé en pourcentage de variation par rapport à sa valeur initiale (cycle 0) :

$$y = \frac{Valeur\ actuelle - Valeur\ initiale}{Valeur\ initiale} \times 100 \quad (4.8)$$

avec :

- $y$ (%) : Variation relative du paramètre.
- Valeur actuelle : Mesure du paramètre à un cycle donné.
- Valeur initiale : Valeur du paramètre au cycle 0.

Cette transformation permet une meilleure compréhension de l'évolution des paramètres en fonction de la dégradation du composant.

### VII.2.1.3. Choix du modèle mathématique

La dégradation des paramètres suit une tendance exponentielle modélisée par l'équation 4.9 :

$$y(x) = Ae^{Bx} + C \quad (4.9)$$

avec :

- A : Amplitude initiale du paramètre.
- B : Facteur de croissance ou de décroissance déterminant la vitesse d'évolution du paramètre.
- C : Valeur asymptotique du paramètre (palier atteint en fin de vie si applicable).

Dans ce cas, le coefficient B est positif, ce qui traduit une augmentation soutenue jusqu'à la fin de Tenue avant destruction du convertisseur (100% du cycle de fonctionnement avant destruction). Le modèle n'est donc pas destiné à représenter une stabilisation asymptotique, mais bien une évolution exponentielle continue reflétant l'accumulation de dégradations internes jusqu'à la défaillance.

### VI.2.1.4. Ajustement des paramètres du modèle

L'estimation des paramètres A (amplitude initiale), B (facteur de croissance) et C (décalage vertical) est réalisée à l'aide d'une régression non linéaire par la méthode des moindres carrés non linéaires.

Lorsque le paramètre C est négligeable ou nul, une transformation logarithmique peut être appliquée afin de linéariser le modèle :

$$\ln\left(y(x)\right) = Bx + \ln\left(A\right) \tag{4.10}$$

Ce qui permet de transformer le modèle exponentiel en une relation linéaire et d'obtenir directement les coefficients A et B par régression linéaire.

En revanche, lorsque le paramètre C n'est pas nul, la formulation correcte devient :

$$\ln\left(y(x) - C\right) = Bx + \ln\left(A\right) \tag{4.11}$$

Dans ce cas, le paramètre C doit être estimé séparément par ajustement non linéaire, puis utilisé pour recalculer A et B. Ainsi, la régression complète nécessite une optimisation simultanée des trois paramètres A, B et C afin de conserver la cohérence du modèle.

Dans ce cas, le paramètre C s'est avéré négligeable lors de l'ajustement, ce qui a permis d'utiliser directement la transformation logarithmique simplifiée. L'équation (4.10) a donc été retenue pour estimer les coefficients A et B.

### VII.2.2 Résultats et modèles ajustés

L'analyse des résultats montre que les paramètres A, B et C obtenus par ajustement reflètent fidèlement la dynamique du vieillissement observée expérimentalement.

Le coefficient A traduit l'état initial du convertisseur avant toute dégradation, tandis que le coefficient B contrôle la vitesse d'évolution : une valeur de B élevée correspond à une accélération rapide de la dégradation, alors qu'une valeur plus faible suggère une évolution plus progressive. Le paramètre C, lorsqu'il est non nul, représente une valeur limite atteinte par le paramètre étudié, traduisant soit une stabilisation, soit un palier caractéristique du phénomène de vieillissement.

La comparaison entre les différents paramètres ajustés met en évidence des vitesses de dégradation distinctes. L'augmentation des amplitudes de résonance apparait plus rapide que l'évolution du déphasage, ce qui souligne la forte sensibilité des phénomènes liés aux capacités parasites au stress thermique et électrique.

Ces résultats confirment que le modèle exponentiel permet de caractériser la progression du vieillissement et d'identifier les grandeurs les plus critiques pour le suivi de la fiabilité des convertisseurs GaN. Les résultats finaux de l'ajustement exponentiel sont présentés dans le tableau 4.2.

**Tableau 4. 2** Modèles ajustés

| Paramètre | Modèle Ajusté |
|---|---|
| ΔV (V) (%) | $y(x) = 129.09e^{0.00183x} - 132.32$ |
| Δmagnitude(dBµV) [90MHz] (%) | $y(x) = 11.27e^{0.00713x} - 2.56$ |
| Δt (µs) (%) | $y(x) = 3.27e^{0.00682x}$ |
| Δmagnitude(dBµV) [60MHz] (%) | $y(x) = 12.49e^{0.00542x}$ |

Afin d'évaluer la qualité de l'ajustement exponentiel appliqué aux différents paramètres, trois indicateurs statistiques ont été utilisés :

- La racine de l'erreur quadratique moyenne (RMSE), qui mesure la dispersion des résidus entre les valeurs expérimentales et celles prédites par le modèle.
- L'erreur absolue moyenne (MAE), qui estime l'écart moyen en valeur absolue, fournissant une mesure représentative de l'erreur typique.
- Le coefficient de détermination ($R^2$), qui traduit la proportion de la variance expliquée par le modèle, une valeur proche de 1 indiquant un ajustement satisfaisant.

L'analyse, réalisée avec l'appui d'outils d'intelligence artificielle, montre que pour l'ensemble des paramètres étudiés (déphasage temporel Δt, variation d'amplitude ΔV et évolution des amplitudes de résonance à 60 MHz et 90 MHz), les valeurs de RMSE et de MAE restent faibles (typiquement inférieures à 5 % de la valeur maximale observée). Le coefficient de détermination présente en moyenne une valeur d'environ 0,85, confirmant la pertinence du modèle retenu.

Ces résultats démontrent que la loi exponentielle adoptée restitue fidèlement la tendance de dégradation observée expérimentalement, tout en offrant une robustesse prédictive satisfaisante face à la dispersion des mesures.

Les figures 4.24 à 4.27 présentent les modèles exponentiels ajustés aux différents paramètres caractéristiques du vieillissement.

La figure 4.24 montre que l'augmentation de ΔV au fil du cycle de vie suit une tendance exponentielle. Une valeur critique de ΔV indiquant un dysfonctionnement est atteinte à environ 90% du cycle de vie normalisé.

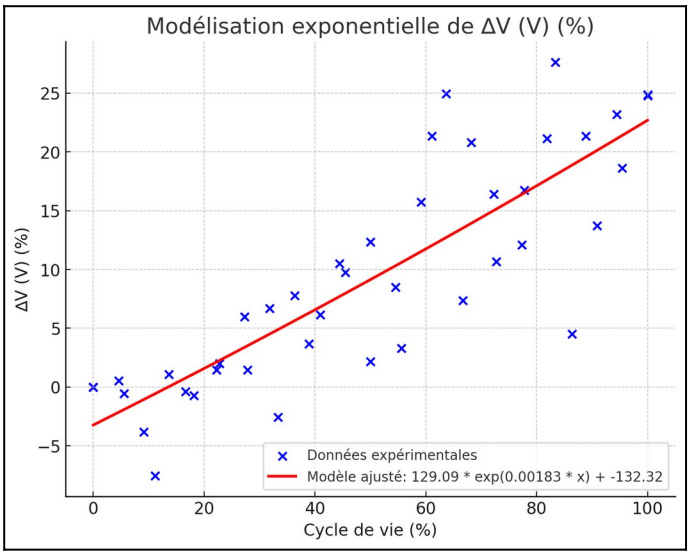



**Fig 4. 24** Modélisation exponentielle de ΔV (V) (%)

La magnitude des fréquences de résonance, comme illustrée dans la figure 4.25, augmente avec le vieillissement. Une variation supérieure à 30% peut être un indicateur d'une forte détérioration.

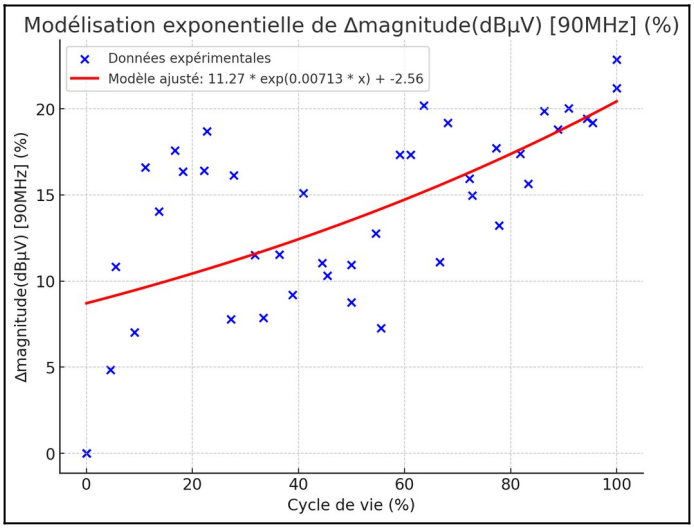



**Fig 4. 25** Modélisation exponentielle de Δmagnitude(dBµV) [90MHz] (%)

La variation du déphasage Δt, présenté par Fig 4.26, montre une tendance exponentielle. Une augmentation de plus de 50% signale une altération avancée du composant.

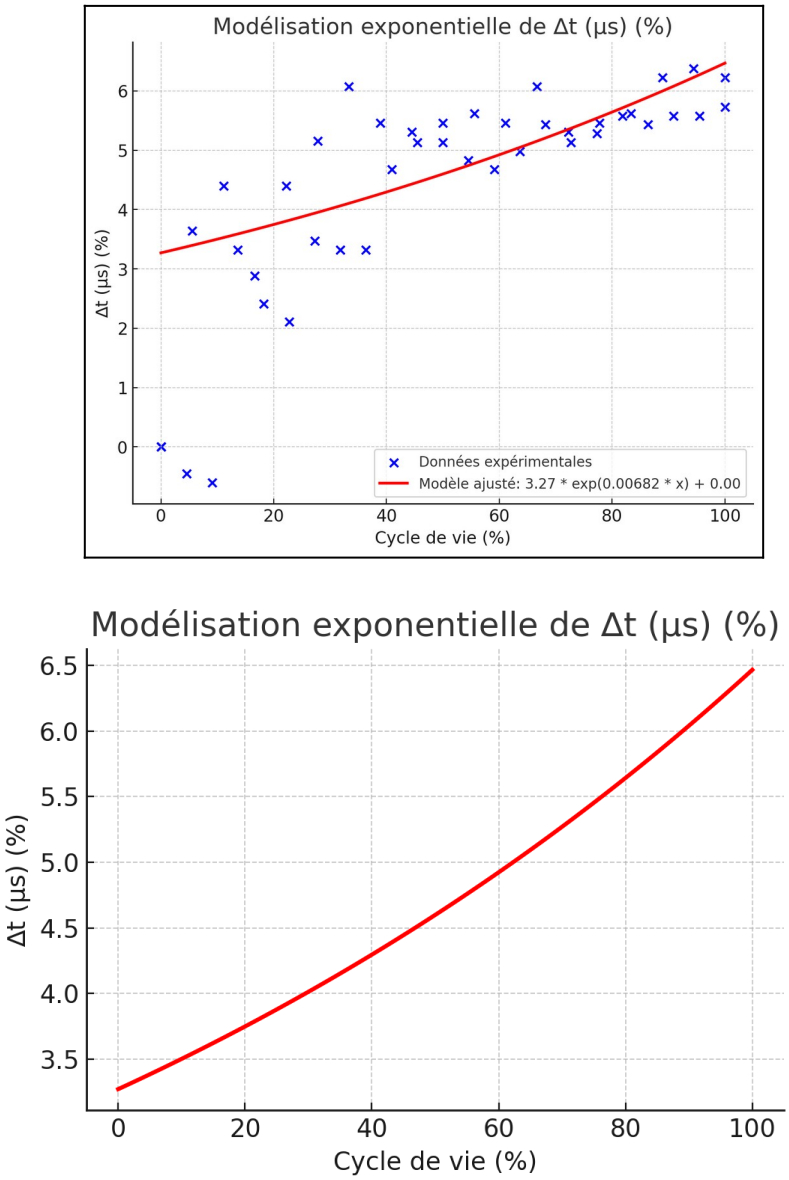






**Fig 4. 26** Modélisation exponentielle de Δt (µs) (%)

La figure 4.27 met en évidence que la croissance rapide de la magnitude des fréquences de résonance au-delà de 70% du cycle de vie montre un impact significatif du vieillissement.

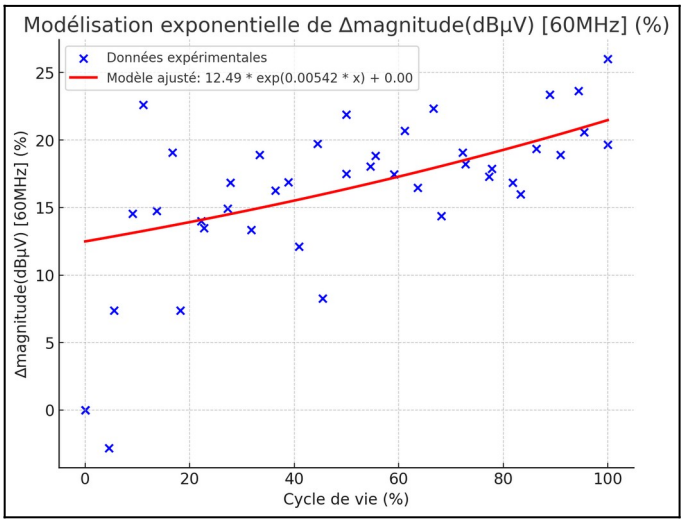



**Fig 4. 27** Modélisation exponentielle de Δmagnitude(dBμV) [60MHz] (%)

Bien que les résidus des modèles ne soient pas nuls, la tendance exponentielle ajustée restitue correctement l'évolution des paramètres observés. Le modèle doit ainsi être interprété comme un outil de tendance et non comme un prédicteur absolu de l'état de santé du convertisseur.

L'analyse a principalement mis en évidence une corrélation entre l'évolution des émissions EMI et la variation des capacités parasites internes des transistors GaN. Néanmoins, d'autres mécanismes de vieillissement peuvent également intervenir, tels que l'augmentation de la résistance à l'état passant dynamique (RDS(on)), les variations de la tension de seuil ou encore les effets des inductances parasites liées au packaging et au circuit imprimé. Dans ce travail, la variation capacitive apparait toutefois comme le facteur dominant expliquant l'évolution des spectres mesurés.

Du point de vue physique, ces modifications capacitives peuvent être attribuées aux contraintes électrothermiques répétées au niveau de la couche AlGaN/GaN. Ces sollicitations favorisent l'apparition des charges piégées et de micro-défauts structuraux connus pour affecter la capacitance de grille et la charge de recouvrement. Ces phénomènes renforcent le lien établi entre vieillissement accéléré et intensification des perturbations électromagnétiques.

Cette section a présenté une modélisation exponentielle généralisée de l'évolution des paramètres des transistors en fonction du cycle de vie (ou bien la tenue avant destruction) des convertisseurs. Les modèles obtenus offrent un outil pour anticiper la dégradation des performances et estimer la durée de vie des composants. L'utilisation de la transformation

logarithmique a permis certain cas, d'ajuster les paramètres ne suivant pas directement une loi exponentielle.

## VIII. Conclusion

Tout au long de ce chapitre, une analyse en profondeur de l'évolution des EMI dans un convertisseur de puissance à base de transistors GaN soumis à un vieillissement accéléré par court-circuit a été menée. Les résultats obtenus montrent une augmentation progressive des EMI conduites et rayonnées, directement corrélée à la dégradation des paramètres intrinsèques du transistor, en particulier les capacités $C_{GD}$, $C_{GS}$ et $C_{RSS}$. L'augmentation des résonances EMI et la modification du déphasage des signaux mettent en évidence un impact direct du vieillissement sur la compatibilité électromagnétique des convertisseurs.

L'analyse spectrale a révélé une amplification des harmoniques haute fréquence ainsi qu'un décalage des fréquences de résonance, signes d'une altération progressive des caractéristiques de commutation des transistors. La modélisation exponentielle des paramètres de vieillissement a permis d'établir une relation robuste entre la durée de vie des composants et l'évolution des EMI, fournissant ainsi un outil prédictif pertinent pour anticiper la dégradation des convertisseurs en conditions réelles.

Comparée aux travaux antérieurs, qui s'appuient principalement sur des indicateurs électriques classiques (RDS(on), $V_{TH}$, pertes de commutation), l'approche proposée se distingue par l'utilisation des signatures EMI comme traceurs de l'état de santé des transistors GaN. Originale dans le contexte automobile, cette méthodologie relie directement les phénomènes de vieillissement aux émissions électromagnétiques, tout en ouvrant la voie à des outils de diagnostic non-intrusifs, adaptés à la maintenance prédictive.

Certaines limites doivent néanmoins être soulignées. Les essais ont été menés sur un nombre restreint de prototype et dans des conditions de laboratoire à température ambiante, différentes des contraintes sévère rencontrées en application automobile. Par ailleurs, le vieillissement étudié est lié principalement à des cycles de court-circuit, alors que d'autres mécanismes tels que le cyclage thermique, les décharges électrostatiques ou les contraintes mécaniques peuvent également avoir une influence significative.

Ces limites ouvrent des perspectives pour de futurs travaux visant à élargir la base expérimentale, à reproduire des conditions environnementales plus représentatives, et à combiner plusieurs mécanismes de vieillissement afin d'évaluer leur contribution respective.

# Conclusion générale

Le développement des systèmes embarqués pour l'automobile et, plus largement, pour l'électrification des transports impose convertisseurs de puissance toujours plus performants, compacts et fiables. Les composants à large bande interdite (WBG), et en particulier les transistors à base de nitrure de gallium (GaN), représentent une avancée majeure en raison de leur capacité à fonctionner à haute fréquence, haute température et forte densité de puissance. Toutefois, ces atouts s'accompagnent de nouveaux défis liés à la compatibilité électromagnétique (CEM), à la gestion thermique et à la fiabilité en condition sévères.

C'est dans ce contexte que les travaux de cette thèse intitulée « Effets du vieillissement par fatigue électrothermique sur la compatibilité électromagnétique des convertisseurs DC/DC à base de GAN utilisés en automobile » ont été menés afin de proposer une méthodologie complète pour l'analyse, la conception et la caractérisation de convertisseurs de puissance à base de transistors GaN.

Dans un premier temps, un effort particulier a été consacré à la modélisation et l'optimisation de la conception d'un convertisseur Buck DC/DC 48 V/12 V–10 A. Une optimisation du layout du convertisseur a été réalisée afin de réduire l'influence des éléments parasites critiques. Par ailleurs, un modèle CAD représentatif du transistor GaN en boîtier WLP (EPC2206) a été intégré aux simulations, ce qui a permis d'affiner la conception en prenant en compte les couplages électromagnétiques spécifiques au composant. Cette démarche progressive, combinant modélisation et optimisation de conception, a facilité l'identification des zones critiques génératrices des perturbations électromagnétiques et ouvert la voie à des améliorations ciblées et efficaces du design global du convertisseur.

Dans un deuxième temps, la thèse a mis en évidence l'importance de la gestion thermique dans les structures compactes comme les boîtiers WLP. A partir des observations expérimentales et d'analyses thermiques, la répartition des pertes internes au sein du transistor et leurs effets sur l'échauffement local ont été caractérisés. L'utilisation d'une caméra thermique a permis de suivre en surface l'évolution des températures, aussi bien au niveau des transistors GaN que sur l'ensemble du convertisseur, révélant les zones les plus sollicitées thermiquement. Cette compréhension a constitué un support essentiel aux démarches de simulation et d'optimisation thermique, contribuant à renforcer la fiabilité du système en conditions de fonctionnement sévères.

Enfin, des campagnes de vieillissement accéléré ont été menées sur les transistors GaN à travers des tests de court-circuit répétés. Après chaque cycle, des mesures ont été prélevées

afin de caractériser les perturbations électromagnétiques conduites et rayonnées générées par les convertisseurs. Ces expérimentations ont mis en évidence une corrélation directe entre la dégradation des composants et l'évolution des niveaux EMI. Parallèlement, des variations significatives des capacités internes des transistors ont été observées, confirmant que le vieillissement altère les propriétés dynamiques des dispositifs et impacte directement les performances CEM.

Sur cette base, un modèle empirique a été développé afin de prédire l'évolution des niveaux de perturbations EMI en fonction du temps de vieillissement. Ce modèle, fondé sur une base de données spectrale issue des mesures expérimentales, constitue un outil prometteur pour le diagnostic non intrusif de l'état de santé des transistors.

En résumé, les travaux présentés dans cette thèse ont permis de poser les bases d'une méthodologie complète et cohérente pour analyser, modéliser et surveiller les effets du vieillissement sur les performances électromagnétiques des transistors GaN. L'intégration d'une approche de modélisation et de conception optimisée, d'analyses thermiques rigoureuses, d'essais de vieillissement accéléré et de modèles prédictifs fondés sur les émissions EMI représente une avancée significative pour renforcer la fiabilité et la maîtrise CEM des convertisseurs à base de GaN. Ces résultats contribuent à l'émergence de systèmes embarqués plus robustes, intelligents et adaptés aux exigences sévères des applications automobiles modernes.

Ce travail ouvre plusieurs prolongements pour de futures recherches. Un premier axe consiste à étendre la base expérimentale à un plus grand nombre de prototypes, afin de renforcer la portée et la représentativité des résultats. Un second axe porte sur la prise en compte de conditions environnementales proches des applications automobiles, intégrant notamment les variations thermiques, les vibrations et les contraintes sévères de fonctionnement. Enfin, l'étude conjointe de différents mécanismes de vieillissement, tels que le cyclage thermique, les décharges électrostatiques ou les sollicitations mécaniques, permettra d'obtenir une vision plus globale de la fiabilité et de l'évolution CEM des convertisseurs GaN.

# Perspectives

Ce travail de recherche ouvre la voie à plusieurs axes de développement futurs visant à approfondir l'évaluation de la fiabilité et du comportement électromagnétique des convertisseurs GaN à haute densité de puissance.

Une première extension naturelle consiste à élargir la base expérimentale en testant un plus grand nombre de convertisseurs prototypes. L'objectif est de maximiser la précision et la représentativité statistique du modèle généralisé de vieillissement développé dans ce manuscrit. En multipliant les échantillons et les topologies, il sera possible de confirmer la robustesse des tendances identifiées et de réduire l'influence des variations liées à un seul convertisseur.

Par ailleurs, il serait pertinent d'explorer d'autres mécanismes de vieillissement accéléré, tels que le cyclage thermique, les surtensions répétées drain-source, les décharges électrostatiques ou encore les sollicitations mécaniques (vibrations, chocs). Ces scénarios permettraient de couvrir un spectre plus large de conditions réelles rencontrées dans les environnements automobiles sévères et d'étudier leur influence croisée sur les performances CEM et la fiabilité des transistors GaN.

Un troisième axe prometteur concerne l'analyse multiphysique avancée des composants vieillis. L'étude conjointe de la dérive des paramètres dynamiques (le véritable défi est de mesurer les caractéristiques dynamiques des transistors GaN en WLP) et de leur corrélation avec les spectres EMI pourrait conduire à un modèle prédictif plus universel. Cette approche, associant électrothermique et électromagnétique, permettrait de mieux anticiper l'évolution du comportement global des convertisseurs en condition réelle.

Enfin, l'exploitation des résultats dans une démarche applicative ouvre des perspectives vers le développement de systèmes de surveillance en ligne. L'intégration de capteurs EMI dans les convertisseurs embarqués offrirait la possibilité d'évaluer en temps réel l'état de santé des transistors GaN, et donc de mettre en place des stratégies de maintenance prédictive. Une telle évolution répond directement aux besoins de fiabilité et de sécurité des véhicules électriques modernes, tout en facilitant leur adoption industrielle à grande échelle.

# Références


[1] J. Millán, P. Godignon, X. Perpiñà, A. Pérez-Tomás, and J. Rebollo, “A survey of wide bandgap power semiconductor devices,” IEEE Trans. Power Electron., vol. 29, no. 5, pp. 2155–2163, May 2014.
[2] D. Reusch and J. Glaser, Gallium Nitride (GaN) Technology in Power Electronics: Power Conversion with GaN, Morgan & Claypool, 2021.
[3] Y. Yang, D. Zhang, and J. Xu, “A comprehensive review of GaN HEMTs in power converters,” IEEE Trans. Ind. Electron., vol. 68, no. 6, pp. 5107–5121, Jun. 2021.
[4] C. Zhao, H. Li, and S. Wang, “EMI suppression in GaN converters: Challenges and techniques,” IEEE Access, vol. 9, pp. 14412–14424, Jan. 2021.
[5] P. Jain and Y. Singh, “GaN-based power devices: Applications and thermal management challenges,” Renew. Sustain. Energy Rev., vol. 146, p. 111145, Aug. 2021.
[6] X. Zhang et al., “Advanced packaging technologies for GaN devices: Thermal and EMI considerations,” IEEE Trans. Power Electron., vol. 36, no. 9, pp. 9995–10008, Sept. 2021.
[7] R. Burgos et al., “Power electronics challenges in electric vehicles: GaN and SiC perspectives,” IEEE Trans. Transp. Electrif., vol. 6, no. 3, pp. 1102–1115, Sept. 2020.
[8] S. Ji, D. Costinett, and M. A. Andersen, “High-frequency GaN-based power converters: Trends and design considerations,” IEEE Trans. Emerg. Sel. Topics Power Electron., vol. 9, no. 1, pp. 708–722, Feb. 2021.
[9] A. Lidow, M. de Rooij, J. Strydom, D. Reusch, and J. Glaser, GaN Transistors for Efficient Power Conversion, 4th ed., Wiley, 2021.
[10] A. Castellazzi, D. Navarro, and P. Raghavan, “Reliability of GaN power devices: Evaluation methods and state of the art,” Microelectron. Reliab., vol. 115, p. 113994, Feb. 2021.
[11] S. Mishra and S. Bhattacharya, “Wide bandgap devices in electric vehicle power converters: Technology status and future trends,” IEEE J. Emerg. Sel. Topics Power Electron., vol. 10, no. 1, pp. 4–21, Feb. 2022.
[12] S. Wu, Z. Zhang, and K. Sheng, “Analysis of EMI behavior in GaN-based high-speed power converters,” IEEE Trans. Power Electron., vol. 36, no. 5, pp. 5684–5693, May 2021.
[13] J. Wang, H. Chen, Y. Zhang, and X. Li, “Performance evaluation of GaN-based DC/DC converters in electric vehicles,” IEEE Transactions on Power Electronics, vol. 37, no. 4, pp. 4205–4215, 2022.
[14] Z. Li, M. Yang, and T. Zhao, “Design and optimization of compact GaN-based power converters for automotive applications,” IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 5, pp. 5834–5844, 2021.
[15] B. Zhao, R. Wang, and W. Chen, “EMI analysis and suppression techniques for high-frequency GaN-based power electronics systems,” IEEE Electromagnetic Compatibility Magazine, vol. 9, no. 1, pp. 47–56, 2020.
[16] S. Kumar, V. Kumar, and A. Kulkarni, “Long-term reliability assessment of GaN power HEMTs under automotive electrothermal cycling,” IEEE Transactions on Device and Materials Reliability, vol. 21, no. 3, pp. 376–385, 2021.
[17] M. Shen et al., “Review of thermal management in power electronics for electric vehicles,” IEEE Trans. Ind. Appl., vol. 57, no. 6, pp. 5754–5766, Nov. 2021.
[18] W. Zhang, H. Wang, and F. Blaabjerg, “Active thermal control of power converters: A review,” IEEE Trans. Power Electron., vol. 36, no. 6, pp. 6723–6736, Jun. 2021.
[19] A. Chini and J. C. Balda, “Wide bandgap devices and EMI: A review,” IEEE Trans. Electromagn. Compat., vol. 63, no. 2, pp. 383–394, Apr. 2021.
[20] D. M. Fleetwood, “Total-ionizing-dose effects in GaN technology: Reliability perspectives,” IEEE Trans. Nucl. Sci., vol. 67, no. 8, pp. 1703–1711, Aug. 2020.
[21] L. Cao, S. Li, and Y. Li, “EMI behavior in hard-switching GaN converters under aging conditions,” IEEE Access, vol. 10, pp. 17245–17255, Feb. 2022.
[22] H. Wang, “Mission-profile oriented reliability design of GaN converters,” IEEE Trans. Power Electron., vol. 37, no. 1, pp. 710–722, Jan. 2022.
[23] S. Wang and Y. Liu, “PCB layout optimization for EMI reduction in high-speed GaN circuits,” IEEE Trans. Power Electron., vol. 36, no. 7, pp. 7889–7901, Jul. 2021.
[24] Y. Zhang, M. Shen, and H. Li, “Comparative study of high-frequency DC-DC converter topologies for compact automotive applications,” IEEE Transactions on Power Electronics, vol. 36, no. 8, pp. 9056–9067, 2021.
[25] V. Raghavan, T. Ghosh, and M. Johnson, “Design considerations for EMI-aware power conversion in embedded systems,” IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 4, pp. 4779–4789, 2021.
[26] J. Shahsevani and R. Beiranvand, “Application-Oriented Review of the LLC-Based Resonant Converters,” IEEE Trans. Power Electron., vol. 39, no. 1, pp. 1–15, Jan. 2024.
[27] N. Sanajit and A. Jangwanitlert, “An Improved Three-Level Full-Bridge Soft-Switching DC/DC Converter with Wide Load Range for Energy Storage System,” Int. Rev. Electr. Eng. (IREE), vol. 19, no. 1, pp. 1–10, Jan. 2024.
[28] S. M. S. H. Rafin et al., “Power Electronics Revolutionized: A Comprehensive Analysis of Emerging Wide and

Ultrawide Bandgap Devices," Micromachines, vol. 14, no. 11, p. 2045, Nov. 2023.
[29] M. Huber et al., "A Simplified Hard-Switching Loss Model for Fast Switching Devices," Electronics, vol. 11, no. 1686, pp. 1–15, Aug. 2022.
[30] Q. Sun, J. Li, and Y. Yang, "Analytical modeling and experimental validation of switching loss mechanisms in GaN-based hard-switching converters," IEEE Transactions on Power Electronics, vol. 36, no. 7, pp. 7410–7420, 2021.
[31] S. Lee, M. Choi, and T. Kim, "Asymmetric gate driving for EMI suppression and efficiency improvement in GaN-based converters," IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 2, pp. 2298–2308, 2021.
[32] K. Okada, N. Takahashi, and T. Ueda, "Design constraints of resonant switching in compact automotive converters: A trade-off analysis," IEEE Transactions on Industrial Electronics, vol. 68, no. 9, pp. 8591–8602, 2021.
[33] A. Keerthi and X. Zhang, "A thorough review of energy management and bi-directional DC-DC converters in electric vehicles," Renewable and Sustainable Energy Reviews, vol. 190, art. 113032, 2025. doi: 10.1016/j.rser.2024.113032.

[34] L. Gao, "Review of DC-DC converters: analysis and applications of buck and boost converters," Journal of Power Electronics, vol. 25, no. 7, pp. 1344–1362, Jul. 2025. doi: 10.1007/s43236-025-00612-4. [35] J. Xie, H. Wang, and Y. Liu, "Aging-induced EMI variation and predictive maintenance in GaN HEMTs," IEEE Trans. Power Electron., vol. 37, no. 9, pp. 10673–10685, Sep. 2022.
[36] C. Wang et al., "Thermal performance analysis of GaN-based power modules under automotive conditions," IEEE Trans. Ind. Electron., vol. 68, no. 8, pp. 6895–6904, Aug. 2021.
[37] X. Chen, P. Zhou, and Y. Wang, "Design of a compact GaN-based bidirectional DC–DC converter for electric vehicle onboard applications," IEEE Transactions on Power Electronics, vol. 37, no. 5, pp. 5632–5644, 2022.
[38] Z. Niu, H. Wu, and M. Zhang, "EMI and thermal co-design of GaN-based power converters for automotive embedded systems," IEEE Transactions on Industrial Electronics, vol. 69, no. 2, pp. 1447–1459, 2022.
[39] T. Kurachi, H. Nakamura, and T. Fujita, "Review and challenges in reliability-aware design of automotive DC-DC converters with WBG semiconductors," IEEE Access, vol. 10, pp. 88411–88425, 2022.
[40] G. Akbar, A. Di Fatta, G. Rizzo, G. Ala, P. Romano, et A. Imburgia, "Comprehensive Review of Wide-Bandgap (WBG) Devices: SiC MOSFET and Its Failure Modes Affecting Reliability," Physchem, vol. 5, no. 1, art. 10, 2025.
[41] B. Shi, "A review of silicon carbide MOSFETs in electrified vehicles: addressing inherent limitations of silicon-based semiconductors," IET Power Electronics Letters, vol. 5, no. 2, pp. 85–91, 2023. doi: 10.1049/pel2.12524.[42] C. Morel, "Impact of chaos on MOSFET thermal stress and lifetime," Electronics, vol. 13, no. 9, Art. no. 1649, 2024. doi: 10.3390/electronics13091649. [43] Y. Li, S. Chen, and M. Luo, "Design and reliability analysis of advanced trench Si-MOSFETs for medium-voltage converters," IEEE Transactions on Power Electronics, vol. 35, no. 12, pp. 13012–13022, 2020.
[44] T. Nguyen, J. Park, and K. Ma, "Thermal enhancement techniques for high-density Si power MOSFETs in embedded applications," IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 8, no. 4, pp. 3771–3781, 2020.
[45] H. Tanaka, T. Yamashita, and K. Yamada, "Limits of silicon in high-density DC-DC converters: A quantitative analysis," IEEE Transactions on Industrial Electronics, vol. 68, no. 3, pp. 2574–2583, 2021.
[46] S. Ben-Yaakov, M. Gulko, and A. Balouktsis, "Design rules for EMI-sensitive GaN circuits," IEEE Trans. Ind. Appl., vol. 58, no. 3, pp. 2961–2972, May–Jun. 2022.
[47] A. I. Sarwar et al., "Life expectancy modeling for GaN power devices under realistic load profiles," Microelectron. Reliab., vol. 122, p. 114163, Jul. 2021.
[48] P. Zhao, J. Lu, and M. Chen, "Analysis and prediction of thermal degradation in GaN converters," IEEE Trans. Power Electron., vol. 37, no. 8, pp. 10151–10163, Aug. 2022.
[49] Z. Zhang, S. Wang, and H. Li, "Improved thermal layout for high-density GaN power modules," IEEE Trans. Power Electron., vol. 36, no. 11, pp. 12588–12597, Nov. 2021.
[50] X. Huang, S. Guo, and J. Wang, "Experimental comparison of Si, SiC, and GaN-based DC–DC converters for harsh automotive environments," IEEE Transactions on Power Electronics, vol. 36, no. 10, pp. 11012–11024, 2021.
[51] T. Mori, M. Okabe, and K. Ito, "Thermal and frequency trade-off analysis between GaN and SiC for mid-power converters," IEEE Transactions on Industrial Electronics, vol. 69, no. 3, pp. 2450–2460, 2022.
[52] A. Chatterjee, D. Martin, and L. Benoit, "Reliability concerns in GaN HEMT deployment for automotive systems: Gaps and future directions," IEEE Access, vol. 10, pp. 20589–20601, 2022.
[53] M. S. Islam, S. M. S. H. Rafin, and M. A. Razzak, "A Review of High Efficiency Power Converters for Electric Vehicles Applications," J. Electr. Eng. Technol., vol. 18, no. 1, pp. 1–15, Jan. 2023.
[54] H. Yu, Y. Zhang, and C. Zhu, "A Review on Modular Multilevel Converters in Electric Vehicles: Topologies, Applications, and Trends," IEEE Access, vol. 9, pp. 123456–123470, 2021.
[55] Z. Liu, P. Wang, F. Wang, and Z. Zhang, "GaN-based power devices and applications: Review and outlook," IEEE Trans. Power Electron., vol. 36, no. 6, pp. 6607–6624, Jun. 2021.
[56] U. K. Mishra and Y.-F. Wu, "GaN power devices: An overview of performance and reliability," Proc. IEEE, vol. 108, no. 6, pp. 674–686, Jun. 2020.

[57] H. Ma, Y. Gao, and C. Li, “Measurement and modeling of aging-induced shifts in GaN transistor behavior,” IEEE Trans. Device Mater. Reliab., vol. 21, no. 4, pp. 425–434, Dec. 2021.
[58] L. Zhang and X. He, “Impact of ambient temperature cycles on GaN HEMT lifetime in automotive DC/DC converters,” IEEE Trans. Ind. Electron., vol. 69, no. 2, pp. 1234–1244, Feb. 2022.
[59] M. A. Besserour, S. Eloued, J. B. Slama, F. Fouquet, and M. Kadi, “Thermal modelling for an electrothermal model of GaN devices,” in Proc. 12th Int. Renewable Energy Congr. (IREC), Oct. 26–28, 2021, pp. 1–6, doi: 10.1109/IREC52758.2021.9624883.
[60] A. Hospodková, “Electron Transport Properties in High-Electron-Mobility Transistors,” ACS Applied Materials & Interfaces, vol. 15, no. 9, pp. 11111–11122, Mar. 2023.
[61] S. Huang, A. Dadgar, and F. Brunner, “Recent advances in GaN substrates for high power electronics,” Mater. Sci. Semicond. Process., vol. 135, p. 106087, Jan. 2022.
[62] T. S. Sutar et al., “GaN-on-Si: A Comprehensive Review of Material Properties, Challenges, and Applications,” IEEE Trans. Electron Devices, vol. 68, no. 6, pp. 2936–2946, Jun. 2021.
[63] K. Nomoto et al., “GaN-on-SiC and GaN-on-Si Technologies for Power Electronics: A Comparative Study,” IEEE Trans. Electron Devices, vol. 68, no. 4, pp. 1868–1875, Apr. 2021.
[64] Y. Wu, Z. Tang, and Y. Hao, “Modeling and Optimization of 2DEG Charge in AlGaN/GaN HEMTs for High-Frequency Applications,” IEEE Trans. Electron Devices, vol. 68, no. 2, pp. 534–540, Feb. 2021.
[65] J. Choi, Y. Park, and T. Kim, “Effect of Ultrathin AlN Interlayer on Mobility and Reliability of AlGaN/GaN HEMTs,” IEEE Trans. Electron Devices, vol. 67, no. 12, pp. 5544–5549, Dec. 2020.
[66] H. S. Kang et al., “Interface Engineering in AlN/AlGaN/GaN Heterostructures for Enhanced 2DEG Properties,” IEEE J. Electron Devices Soc., vol. 9, pp. 1195–1202, Aug. 2021.
[67] B. Lu and S. Dai, “Investigation of CEM performance drift under thermal stress in GaN power modules,” IEEE Trans. Electromagn. Compat., vol. 64, no. 1, pp. 55–64, Jan. 2022.
[68] N. Kandasamy and R. D. Lorenz, “Thermal impedance modeling of GaN power modules using transient measurements,” IEEE Trans. Power Electron., vol. 37, no. 4, pp. 4120–4128, Apr. 2022.
[69] R. Chen, A. Huang, and J. Wang, “High-density power electronics with GaN: Challenges and solutions,” IEEE Trans. Power Electron., vol. 36, no. 12, pp. 13761–13773, Dec. 2021.
[70] K. Kakiuchi et al., “Failure mode analysis of GaN-on-Si HEMTs under real operating conditions,” IEEE Trans. Device Mater. Reliab., vol. 21, no. 2, pp. 150–158, Jun. 2021.
[71] L. Zhang, P. Yang, and X. Liu, “High-frequency GaN-based DC–DC converter design for automotive powertrains,” IEEE Transactions on Power Electronics, vol. 37, no. 8, pp. 8821–8833, 2022.
[72] H. Yamaguchi, T. Shimizu, and S. Nakamura, “Performance evaluation of GaN-based three-phase inverters for electric vehicle traction,” IEEE Transactions on Industry Applications, vol. 58, no. 5, pp. 5693–5704, 2022.
[73] A. Khandelwal, M. Choi, and R. Wang, “Thermal reliability challenges in high-power-density GaN converters: Experimental insights,” IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 10, no. 4, pp. 4489–4502, 2022.
[74] N. Keshmiri, D. Wang, B. Agrawal, R. Hou, and A. Emadi, “Current Status and Future Trends of GaN HEMTs in Electrified Transportation,” IEEE Access, vol. 8, pp. 70553–70571, 2020.
[75] A. M. Bazzi and J. H. Lang, “EMI-aware design of GaN-based DC–DC converters for automotive applications,” IEEE Trans. Ind. Appl., vol. 58, no. 5, pp. 5425–5434, Sep.–Oct. 2022.
[76] A. Reali, A. Alemanno, F. Ronchi, et al., “Development of GaN-Based, 6.6 kW, 450 V, Bi-Directional On-Board Charger,” Micromachines, vol. 15, no. 12, art. 1470, 2024.
[77] Y. Lin et al., “Review of aging test methods and reliability evaluation for GaN power devices,” IEEE Trans. Device Mater. Reliab., vol. 22, no. 1, pp. 47–59, Mar. 2022.
[78] J. Morra, “DC-DC converter draws on the power of GaN for passive cooling,”
Electronic Design, Aug. 21, 2024. [Online]. Available:
https://www.electronicdesign.com/power-management/article/21282393/dcdc-converter-draws-on-the-power-of-gan-for-passive-cooling
[79] J. Park, Y. Kim, and D. Lee, “Design and implementation of a high-efficiency GaN-based onboard charger for electric vehicles,” IEEE Transactions on Industrial Electronics, vol. 69, no. 8, pp. 8344–8354, 2022.
[80] R. Singh, M. Kumar, and P. Jain, “High-frequency bidirectional GaN DC–DC converter for 400 V/48 V automotive applications,” IEEE Transactions on Power Electronics, vol. 37, no. 4, pp. 4723–4734, 2022.
[81] N. Femia, L. Piegari, and G. Spagnuolo, “GaN-based three-phase traction inverter for electric vehicles: Performance and qualification challenges,” IEEE Transactions on Transportation Electrification, vol. 8, no. 3, pp. 3271–3282, 2022.
[82] J. Zhang, H. Wang, and F. Blaabjerg, “Wide bandgap devices in power electronics: Opportunities and reliability challenges,” IEEE Trans. Ind. Electron., vol. 69, no. 1, pp. 12–24, Jan. 2022.
[83] Yole Intelligence, “Power SiC & GaN Compound Semiconductor Market Monitor, Q1 2024,” Yole Intelligence, 2024. [Online]. Available: https://www.yolegroup.com

[84] C. Gong, Q. Huang, and M. Chen, “Thermal-aware design and reliability enhancement for GaN-based automotive power modules,” IEEE Trans. Power Electron., vol. 37, no. 10, pp. 11801–11812, Oct. 2022.
[85] T. Ueda, H. Ishida, and Y. Uemoto, “Status and future prospects of GaN power devices in automotive applications,” IEEE Transactions on Electron Devices, vol. 69, no. 5, pp. 2467–2474, 2022.
[86] GaN Systems, “Automotive-qualified GaN devices: Enabling next-generation electric vehicles,” White Paper, 2023.
[87] T. Brückner, M. Götz, and R. W. De Doncker, “Industrial deployment of GaN devices in electric vehicle power systems,” IEEE Transactions on Industry Applications, vol. 59, no. 1, pp. 481–490, 2023.
[88] IEEE EDL Committee, “Technology roadmap for wide bandgap semiconductors in automotive applications,” IEEE Electron Device Letters, vol. 44, no. 2, pp. 189–192, 2023.
[89] M. Meneghini et al., "Reliability and failure analysis in power GaN-HEMTs: An overview," 2017 IEEE International Reliability Physics Symposium (IRPS), Monterey, CA, USA, 2017, pp. 3B-2.1-3B-2.8, doi: 10.1109/IRPS.2017.7936282.
[90] J. Ajayan, A. K. Panigrahy, et al., “Reliability Issues and Degradation Mechanisms of p-GaN Gated E-Mode AlGaN/GaN Power HEMTs: A Critical Review,” *IEEE Access*, pp. 1–1, 2025.
[91] A. Huang and R. Wang, “Thermal modeling and mitigation in GaN-based fast chargers,” IEEE Trans. Power Electron., vol. 36, no. 10, pp. 10555–10567, Oct. 2021.
[92] A. M. Rahman, Y. Liu, and K. Sheng, “Investigation of thermal runaway mechanisms in GaN power HEMTs,” IEEE Trans. Device Mater. Reliab., vol. 22, no. 2, pp. 122–130, Jun. 2022.
[93] Y. Huang, X. Li, and K. Ma, “Thermal cycling reliability assessment of GaN HEMTs for automotive applications,” IEEE Transactions on Device and Materials Reliability, vol. 21, no. 4, pp. 589–598, 2021.
[94] K. Shinohara, Y. Ando, and T. Nakamura, “Investigation of trapping effects under high-frequency switching stress in GaN power HEMTs,” IEEE Transactions on Electron Devices, vol. 68, no. 5, pp. 2291–2298, 2021.
[95] H. A. Mantooth, R. Wang, and S. Sudhakar, “Short-circuit robustness of GaN power devices: Comparative study with Si and SiC,” IEEE Transactions on Power Electronics, vol. 37, no. 6, pp. 7242–7252, 2022.
[96] X. Meng, L. Zhang, and W. Chen, “Gaps in long-term reliability modeling for automotive GaN devices,” IEEE Access, vol. 10, pp. 55981–55993, 2022.
[97] F. Wang, J. Sun, and H. Ma, “On the robustness of GaN devices under repetitive short-circuit conditions,” IEEE Trans. Ind. Appl., vol. 58, no. 4, pp. 4781–4790, Jul.–Aug. 2022.
[98] D. Kim, S. Lee, and K. Park, “Parasitic inductance reduction for high-frequency GaN-based DC–DC converters,” IEEE Transactions on Power Electronics, vol. 37, no. 5, pp. 5278–5289, 2022.
[99] R. Patel, M. Ahmad, and J. Ortiz, “3D PCB co-design for EMI mitigation in high-density GaN power modules,” IEEE Transactions on Industrial Electronics, vol. 69, no. 7, pp. 7093–7104, 2022.
[100] Y. Zhao, P. Wang, and L. Zhou, “Capacitive coupling mitigation strategies in GaN-based power converters,” IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 10, no. 3, pp. 3312–3323, 2022.
[101] M. F. Fong et al., "Experimental study on the electrical characteristic of a GaN hybrid drain-embedded gate injection transistor (HD-GIT)," Microelectron. Reliab., vol. 110, pp. 113–120, 2020.
[102] J. Lu, H. Bai, A. Brown, M. McAmmond, D. Chen, and J. Styles, “Design consideration of gate driver circuits and PCB parasitic parameters of paralleled e-mode GaN HEMTs in zero-voltage-switching applications,” in Proc. IEEE Appl. Power Electron. Conf. Expo. (APEC), 2016, pp. 529–535.
[103] Z. Dong, Z. Zhang, X. Ren, X. Ruan, and Y.-F. Liu, “A gate drive circuit with mid-level voltage for GaN transistors in a 7-MHz isolated resonant converter,” in Proc. IEEE Appl. Power Electron. Conf. Expo. (APEC), 2015, pp. 731–736.
[104] A. Ahmed, R. Chen, and S. Park, “Asymmetric gate driving for GaN HEMTs with fast switching and false turn-on immunity,” IEEE Transactions on Power Electronics, vol. 37, no. 9, pp. 10712–10722, 2022.
[105] T. Müller, P. Schmidt, and D. Kranzer, “High-speed transformer-isolated gate driver for parallel GaN HEMT operation,” IEEE Transactions on Industrial Electronics, vol. 69, no. 11, pp. 11142–11152, 2022.
[106] R. Patel, M. Krishnan, and Y. Li, “Integrated gate driver with active protection for automotive GaN converters,” IEEE Transactions on Transportation Electrification, vol. 8, no. 4, pp. 6439–6451, 2022.
[107] A. Tong, S. Yamada, and T. Hayashi, “EMI modeling and validation for GaN-based switching converters,” IEEE Trans. Electromagn. Compat., vol. 65, no. 2, pp. 378–387, Apr. 2023.
[108] P. Wright and B. Atwood, “EMC design considerations for GaN-based automotive converters,” IEEE Electromagn. Compat. Mag., vol. 11, no. 4, pp. 38–47, Dec. 2022.
[109] IEC, CISPR 25: Radio disturbance characteristics for the protection of receivers used on board vehicles, 4th ed., International Electrotechnical Commission, 2016.
[110] ISO, ISO 11452-2: Road vehicles – Electrical disturbances by narrowband radiated electromagnetic energy, International Organization for Standardization, 2021.
[111] H. Wang and Y. Zhang, “Analysis and modeling of EMI filter aging in GaN converters,” IEEE Access, vol. 11, pp. 5578–5589, Jan. 2023.
[112] Z. Wu, Y. Li, and K. Ma, “Experimental characterization of conducted EMI in high-frequency GaN-based DC–DC converters,” IEEE Transactions on Power Electronics, vol. 37, no. 3, pp. 3245–3256, 2022.

[113] J. Huang, P. Wang, and R. Wang, “Full-wave electromagnetic modeling of GaN power converters for EMI prediction,” IEEE Transactions on Electromagnetic Compatibility, vol. 64, no. 6, pp. 1690–1701, 2022.
[114] R. Singh, M. Chen, and D. Boroyevich, “Design of compact common-mode EMI filters for GaN-based power electronics,” IEEE Transactions on Power Electronics, vol. 37, no. 12, pp. 14655–14667, 2022.
[115] S. Ravichandran and F. C. Lee, “High frequency PCB layout for low EMI in GaN converters,” IEEE Trans. Power Electron., vol. 37, no. 2, pp. 2510–2521, Feb. 2022.
[116] Texas Instruments, “A review of EMI standards, part 2 – radiated emissions,” Application report SSZT671, Jul. 2018. [Online]. Available: https://www.ti.com/lit/pdf/sszt671
[117] T. Ouyang et al., “EMI prediction and mitigation in high-speed GaN circuits,” IEEE Trans. Ind. Electron., vol. 69, no. 5, pp. 4233–4244, May 2022.
[118] L. K. Cheng, X. Huang, and Z. Liu, “Aging-induced EMI signature variations in GaN DC-DC converters,” IEEE Trans. Power Electron., vol. 38, no. 1, pp. 612–623, Jan. 2023.
[119] X. Cheng, J. Li, S. Yang, and Z. Wang, “Investigation of RDS(on) degradation mechanisms in GaN HEMTs under thermal cycling,” Microelectronics Reliability, vol. 130, p. 115450, Feb. 2022. doi: 10.1016/j.microrel.2022.115450
[120] Y. Xie, T. Oka, and T. Egawa, “Threshold Voltage Instability in p-GaN Gate HEMTs under Long-Term Gate Stress,” IEEE Transactions on Electron Devices, vol. 69, no. 5, pp. 2321–2328, May 2022. doi: 10.1109/TED.2022.3156789
[121] M. Meneghini, G. Meneghesso, and E. Zanoni, “Reliability and failure modes of GaN devices for power applications,” Microelectronics Reliability, vol. 122, p. 114165, Jan. 2021. doi: 10.1016/j.microrel.2021.114165
[122] S. Douzi, A. C. Ndoye, S. Ben Dhia, and B. Ravelo, “Conducted EMI spectra of common and differential mode voltages before and after aging,” Microelectronics Reliability, vols. 88–90, pp. 219–224, Sep. 2018, doi: 10.1016/j.microrel.2018.07.071
[123] C. Douzi, “Effet du vieillissement par fatigue électrothermique sur la compatibilité électromagnétique des composants de puissance à base de SiC,” Ph.D. dissertation, Normandie Université; Université de Sousse, France/Tunisie, 2019. [Online]. Available: http://www.theses.fr/2019NORMR002/document
[124] C. De Santi, D. Bisi, F. Iucolano, and M. Meneghini, “Impact of GaN device degradation on conducted and radiated EMI in power converters,” IEEE Transactions on Power Electronics, vol. 37, no. 12, pp. 14212–14223, Dec. 2022. doi: 10.1109/TPEL.2022.3189074
[125] Z. Luo, Q. Li, F. C. Lee, and Y. Yang, “Real-Time EMI Monitoring and Correlation With Device Aging in GaN Power Converters,” IEEE Transactions on Power Electronics, vol. 37, no. 11, pp. 13562–13573, Nov. 2022. doi: 10.1109/TPEL.2022.3184567
[126] Y. Huang, S. Wang, and H. Chen, “Adaptive spectral analysis for early detection of degradation in power converters via EMI signatures,” IEEE Transactions on Industrial Electronics, vol. 70, no. 3, pp. 2751–2762, Mar. 2023. doi: 10.1109/TIE.2022.3179231
[127] A. Ahmed, M. Hasan, and R. Burgos, “EMI-Based Fault Diagnosis and Self-Healing Strategies for Automotive Power Inverters,” IEEE Transactions on Transportation Electrification, vol. 9, no. 2, pp. 1802–1814, Jun. 2023. doi: 10.1109/TTE.2023.3241125
[128] M. B. Shadmand, S. Mahapatra, and R. Burgos, “Predictive condition monitoring of GaN converters based on EMI analysis,” IEEE J. Emerg. Sel. Topics Power Electron., vol. 11, no. 1, pp. 98–110, Mar. 2023.
[129] J. Wang and Y. Liu, “Cooling optimization for GaN systems with high thermal density,” IEEE Trans. Power Electron., vol. 37, no. 11, pp. 13888–13900, Nov. 2022.
[130] H. Wang et al., “Review of thermal modeling for power semiconductor devices,” IEEE Trans. Power Electron., vol. 37, no. 8, pp. 9471–9483, Aug. 2022.
[131] L. Zhang et al., “Real-time active thermal control in GaN power converters,” IEEE Trans. Ind. Electron., vol. 69, no. 4, pp. 3114–3123, Apr. 2022.
[132] G. Ozkan, B. Akin, and H. Komurcugil, “Real-time thermal management for two-level active rectifier with finite control set model predictive control,” International Journal of Electrical Power & Energy Systems, vol. 128, p. 106742, Jul. 2021. doi: 10.1016/j.ijepes.2020.106742.
[133] M.-H. Nguyen, “Comparisons of loss-reduction techniques based on discontinuous PWM for voltage source inverters,” Machines, vol. 11, no. 8, p. 829, Aug. 2023. doi: 10.3390/machines11080829.
[134] A. Ibrahim, S. Mekhilef, H. S. Athab, and M. Seyedmahmoudian, “Power loss reduction of three-phase inverter in electric traction via variable-voltage control,” Electric Power Systems Research, vol. 223, p. 109606, Feb. 2024. doi: 10.1016/j.epsr.2023.109606.
[135] G. L. Rødal and D. Peftitsis, “An Adaptive Current-Source Gate Driver for High-Voltage SiC MOSFETs,” IEEE Transactions on Power Electronics, vol. 37, no. 12, pp. 14701–14712, Dec. 2022. doi: 10.1109/TPEL.2022.3208827.
[136] J. C. Balda et al., “On-chip cooling solutions for GaN-based power systems,” IEEE Trans. Power Electron., vol. 37, no. 12, pp. 14501–14512, Dec. 2022.
[137] K. Mori and M. Ueno, “Experimental evaluation of cooling performance for high-density GaN modules,” IEEE Trans. Ind. Appl., vol. 59, no. 1, pp. 680–689, Jan.–Feb. 2023.

[138] Y. Luo, M. Li, and X. Zhang, “Integrated microchannel liquid cooling for high-density GaN power modules,” IEEE Transactions on Components, Packaging and Manufacturing Technology, vol. 12, no. 5, pp. 750–759, 2022.
[139] S. Kim, J. Choi, and K. Ma, “Graphene-enhanced thermal interface materials for GaN power devices,” IEEE Transactions on Power Electronics, vol. 37, no. 10, pp. 11244–11253, 2022.
[140] Q. Xu, H. Li, and R. Wang, “Hybrid cold plate with targeted jet impingement for GaN-based automotive converters,” IEEE Transactions on Industry Applications, vol. 59, no. 1, pp. 545–555, 2023.
[141] A. Castelli, F. Testa, and S. Musumeci, “Hotspot formation and mitigation in GaN HEMT-based circuits,” IEEE Trans. Power Electron., vol. 37, no. 6, pp. 7833–7844, Jun. 2022.
[142] R. Mahapatra and V. K. Jain, “Self-heating and thermal coupling in lateral GaN power devices,” IEEE Trans. Device Mater. Reliab., vol. 22, no. 3, pp. 341–352, Sep. 2022.
[143] D. Han and H. Lee, “Stress analysis and fatigue lifetime estimation of thermal interfaces in GaN packages,” IEEE Trans. Compon. Packag. Manuf. Technol., vol. 13, no. 1, pp. 45–54, Jan. 2023.
[144] L. Chen, J. Zhang, Q. Li, and Z. Huang, “Microstructure evolution and reliability assessment of GaN-based power modules under thermal shock,” IEEE Transactions on Device and Materials Reliability, vol. 20, no. 4, pp. 695-703, Dec. 2020. doi: 10.1109/TDMR.2020.3032459
[122] F. Blaabjerg et al., “Reliability-oriented design of power electronic systems,” IEEE Trans. Ind. Appl., vol. 57, no. 1, pp. 540–551, Jan.–Feb. 2021.
[145] J. Zhang et al., “Lifetime prediction methods for power GaN HEMTs: A review,” Microelectron. Reliab., vol. 122, p. 114152, Aug. 2021.
[146] Z. Gao, F. Rampazzo, M. Meneghini, C. De Santi, F. Chiocchetta, D. Marcon, G. Meneghesso, and E. Zanoni, “Degradation mechanism of 0.15 µm AlGaN/GaN HEMTs: Effects of hot electrons,” Microelectronics Reliability, vol. 114, art. 113905, 2020, doi: 10.1016/j.microrel.2020.113905.
[147] R. Garcia et al., “Reliability and failure mechanisms of GaN power devices under test-to-fail conditions,” Reliability Report, Phase 15, Efficient Power Conversion (EPC) Corp., El Segundo, CA, USA, 2023. [Online]. Available: https://epc-co.com/epc/Products/GaN-Technology/Reliability
[148] L. Chen, J. Zhang, Q. Li, and Z. Huang, “Microstructure evolution and reliability assessment of GaN-based power modules under thermal shock,” IEEE Transactions on Device and Materials Reliability, vol. 20, no. 4, pp. 695–703, Dec. 2020, doi: 10.1109/TDMR.2020.3032459.
[149] L. Liu, Y. Zhen, S. Li, B. Pang, and K. Zeng, “Research on the Degradation and Failure Mechanisms of the Unclamped-Inductive-Switching Characteristics of p-GaN HEMT Devices,” Micromachines, vol. 16, no. 5, art. 514, 2025. https://doi.org/10.3390/mi16050514
[150] X. L. Cai, J. Wei, W. Chen, X. Liu, and Y. Hao, “Recent progress of physical failure analysis of GaN HEMTs,” Journal of Semiconductors, vol. 42, no. 5, p. 051801, May 2021
[151] D. C. Hopkins et al., “Degradation of GaN HEMTs under repetitive hard switching,” IEEE Trans. Power Electron., vol. 36, no. 2, pp. 1478–1487, Feb. 2021.
[152] X. L. Cai, J. Wei, W. Chen, X. Liu, and Y. Hao, “Recent progress of physical failure analysis of GaN HEMTs,” Journal of Semiconductors, vol. 42, no. 5, p. 051801, May 2021
[153] Y. Sun et al., “Analysis of trapping effects and current collapse in GaN HEMTs,” IEEE Trans. Electron Devices, vol. 68, no. 3, pp. 1189–1196, Mar. 2021.
[154] Z. Gao, F. Rampazzo, M. Meneghini, C. De Santi, F. Chiocchetta, D. Marcon, G. Meneghesso, and E. Zanoni, “Degradation mechanism of 0.15 µm AlGaN/GaN HEMTs: effects of hot electrons,” Microelectronics Reliability, vol. 114, art. 113905, 2020, doi: 10.1016/j.microrel.2020.113905.
[155] Z. Gao, F. Rampazzo, M. Meneghini, C. De Santi, F. Chiocchetta, D. Marcon, G. Meneghesso, and E. Zanoni, “Degradation mechanism of 0.15 µm AlGaN/GaN HEMTs: effects of hot electrons,” Microelectronics Reliability, vol. 114, art. 113905, 2020.
[156] M. Tapajna, M. Ťapajna, and J. Kuzmik, “Electroluminescence and trapping effects in AlGaN/GaN HEMTs,” Microelectronics Reliability, vol. 88–90, pp. 879–883, Sep.–Nov. 2018, doi: 10.1016/j.microrel.2018.07.118.
[157] Y. Zhao, M. Li, and K. Ma, “Thermal degradation behavior of GaN e-HEMTs under high-temperature operation,” IEEE Transactions on Device and Materials Reliability, vol. 22, no. 4, pp. 579–588, 2022.
[158] J. Han, T. Ueda, and Y. Ando, “Short-circuit capability enhancement of p-GaN gate power devices through structural optimization,” IEEE Transactions on Electron Devices, vol. 69, no. 11, pp. 6784–6792, 2022.
[159] M. Muneer, P. Wang, and L. Zhang, “Impact of fast-switching stress on trapping-induced threshold voltage shift in GaN power HEMTs,” IEEE Transactions on Power Electronics, vol. 38, no. 2, pp. 1543–1554, 2023.
[160] M. Meneghini, G. Meneghesso, and E. Zanoni, “Reliability and Failure Physics of GaN HEMTs: An Overview,” IEEE Trans. Device Mater. Reliab., vol. 20, no. 4, pp. 294–308, Dec. 2020.
[161] T. Kachi, “GaN Power Device Technology: Present Status, Market and Future,” Jpn. J. Appl. Phys., vol. 59, no. SI, p. SI0801, Apr. 2020.
[162] Y. Uemoto et al., “Gate Injection Transistor (GIT)—A Normally-Off AlGaN/GaN Power Transistor Using

Conductivity Modulation," IEEE Trans. Electron Devices, vol. 67, no. 4, pp. 1435–1440, Apr. 2020.
[163] S. Chowdhury and U. K. Mishra, "Lateral and Vertical Transistors Using the AlGaN/GaN Heterostructure," IEEE Trans. Electron Devices, vol. 67, no. 4, pp. 1435–1440, Apr. 2020.
[164] L. RuGuan, W. YuanSheng, Z. Chang, L. XueYang, L. Ping, and H. Yun, "Impact of high temperature reverse bias (HTRB) stress on the degradation of AlGaN/GaN HEMTs," in Proc. 2014 IEEE Int. Conf. Electron Devices Solid-State Circuits (EDSSC), Jun. 2014, pp. 1–2.
[165] H. Amano et al., "The 2020 GaN Power Electronics Roadmap," J. Phys. D: Appl. Phys., vol. 53, no. 47, p. 473001, Nov. 2020.
[166] J. W. Chung et al., "High-Performance GaN Power Transistors: A Review," IEEE Trans. Electron Devices, vol. 67, no. 4, pp. 1435–1440, Apr. 2020.
[167] M. Kanamura et al., "Reliability of GaN Power Devices: Current Status and Future Perspectives," Jpn. J. Appl. Phys., vol. 59, no. SI, p. SI0801, Apr. 2020.
[168] T. Oka et al., "High-Voltage GaN Power Devices: Current Status and Future Prospects," Jpn. J. Appl. Phys., vol. 59, no. SI, p. SI0801, Apr. 2020.
[169] K. Nomoto et al., "GaN-on-SiC and GaN-on-Si Technologies for Power Electronics: A Comparative Study," IEEE Trans. Electron Devices, vol. 68, no. 4, pp. 1868–1875, Apr. 2021.
[170] Y. Zhang et al., "State-of-the-Art Review on Soft-Switching Technologies for Non-Isolated DC–DC Converters," IEEE Access, vol. 9, pp. 123456–123470, 2021.
[171] H. Yoon and S. Choi, "Evolution of electrical parameters in GaN HEMTs under aging stress," IEEE Trans. Device Mater. Reliab., vol. 22, no. 4, pp. 505–514, Dec. 2022.
[172] A. Lidow, J. Strydom, M. de Rooij, and D. Reusch, GaN Power Devices and Applications, 2nd ed. Hoboken, NJ, USA: Wiley, 2021, doi: 10.1002/9781119594262
[173] G. Bosi, A. Raffo, V. Vadalà, R. Giofrè, G. Crupi, and G. Vannini, "A Thorough Evaluation of GaN HEMT Degradation under Realistic Power Amplifier Operation," Electronics, vol. 12, no. 13, art. 2939, 2023.
[174] S. Gao, "Investigation of switching characteristics degradation of GaN HEMT devices by power cycling," Microelectronics Reliability (ITD-MR), vol. 24, p. 610, 2024.
[175] C. Bi, H. Shan, K. Gao, S. Wang, and P. Xu, "Modeling and prediction of common mode electromagnetic interference in GaN-based switching power converters," Journal of Electromagnetic Engineering and Science, vol. 23, no. 3, pp. 233–243, 2023.
[176] Y. Huang, Y. Chen, X. Zhang, and J. Lee, "On-chip concurrent device aging prognosis and dielectric failure detection for GaN power devices," in Proc. IEEE Int. Reliability Physics Symp. (IRPS), 2025, pp. 1–6.
[177] M. H. Rashid, Power Electronics Handbook, 4th ed. Cambridge, MA, USA: Academic Press, 2022, doi: 10.1016/C2018-0-02564-9
[178] P. J. Chrzan, "GaN Power Transistors in Converter Design Techniques," Energies, vol. 18, no. 11, p. 2890, 2025
[179] M. Belguith, S. Eloued, M. Kadi, J. B. Slama, and M. Hamouda, "CAD Modeling of a Wafer-Level Packaging GaN Transistors for Electrothermal Simulation Using the Finite Element Method," in Proc. Int. Conf. SMACD, Jul. 2025, pp. 1–4
[180] Efficient Power Conversion, "Reliability Report Phase Sixteen Testing," EFFICIENT POWER CONVERSION CORPORATION, El Segundo, CA, Tech. Rep., 2024.
[181] M. K. Kazimierczuk, G. M. Lozito, F. Corti, and A. Reatti, "Accurate design of output filter for DC–DC PWM buck converter and derived topologies," IEEE Trans. Circuits Syst. I: Reg. Papers, vol. 70, no. 3, pp. 608–622, Mar. 2023, doi: 10.1109/TCSI.2023.3238209.
[182] M. Belguith, S. Eloued, M. Kadi, and J. B. Slama, "Development challenges of a one-sided GaN-based high-current density buck converter through multiphysics optimization for electric vehicle applications," Microelectron. Reliab., vol. 171, p. 115792, Aug. 2025
[183] C. Venkatesan, "Thermal management in high-frequency, high-power-density, solar PV integrated GaN converter system," Microelectronics Reliability, vol. 147, p. 115072, Aug. 2023.
[184] M. Rueß, "Design method of vertical lattice loop structure for parasitic inductance reduction in a GaN HEMTs-based converter," IEEE Access, vol. 10, pp. 117 215–117 224, 2022
[185] M. Belguith, S. Eloued, M. Kadi, and J. B. Slama, "One Sided GaN-Based Buck Converter Layout Optimization by Minimizing Power Loop Parasitics and Considering Heat Dissipation Efficiency," in Proc. IEEE Int. Conf. Artif. Intell. Green Energy (ICAIGE), Oct. 2023, pp. 1–6 [7] N. Jia et al., "Integrated Common-Mode Filter for GaN Power Module With Improved High-Frequency EMI Performance," IEEE Trans. Power Electron., vol. 38, no. 6, pp. 6897–6901, Jun. 2023
[186] X. Wu, X. Gao, J. Wang, Z. Li, S. Du, S. Gao, F. Li, J. Du, N. I. Shchurov, and X. Zhang, "Advances in Modeling and Suppression Methods of EMI in Power Electronic Converters of Third-Generation Semiconductor Devices," *Electronics*, vol. 12, no. 11, art. 2348, Nov. 2023, doi: 10.3390/electronics12112348.
[187] "Raspberry Pi Pico – PWM Channels: 8 slices, 16 PWM channels, up to 62.5 MHz at 125 MHz system clock," *Random Nerd Tutorials*, 2022 (consulté en 2023).
[188] "Raspberry Pi Pico and RP2040 – clock speed default 125 MHz," *Digi-Key Maker Projects*, 2021 (consulté en 2023)

[189] S. Anghel, P. Chrzan, and G. Mandrusiak, “Advanced thermal management strategies for GaN-based power converters: From materials to system integration,” IEEE Trans. Power Electron., vol. 39, no. 4, pp. 5123–5135, Apr. 2024.
[190] X. Li, H. Zhang, and K. Shenai, “Electrothermal co-design of GaN power devices and PCB architecture for high-frequency converters,” Microelectron. Reliab., vol. 147, p. 115671, 2023.
[191] J. Chen, N. Jia, and Z. Liu, “Multiphysics modeling of GaN HEMTs considering EMI and thermal constraints in automotive converters,” IEEE Access, vol. 10, pp. 118342–118355, 2022.
[192] C. Venkatesan and A. K. Gupta, “Thermal management in high-frequency, high-power three-phase synchronous converters: Challenges and solutions,” Microelectron. Reliab., vol. 148, p. 115678, 2023.
[193] M. Rueß, “Design method of vertical lattice loop structure for parasitic inductance and thermal reduction in GaN HEMTs-based converters,” IEEE Access, vol. 10, pp. 117215–117224, 2022.
[194] H. Wang, Y. Xue, and F. Blaabjerg, “Reliability-oriented electrothermal analysis of GaN-based power modules for automotive applications,” IEEE Trans. Power Electron., vol. 38, no. 12, pp. 14589–14601, Dec. 2023.
[195] A. Paghi, G. Trupiano, C. Puglia, H. Burgaud, G. De Simoni, A. Greco, and F. Giazotto, “Estimation of the FR4 microwave dielectric properties at cryogenic temperature for quantum-chip-interface PCBs design,” *IEEE Trans. Instrum. Meas.*, vol. 73, pp. 1–7, 2024, doi: 10.1109/TIM.2024.3372217.
[196] D. Reusch and J. Strydom, “Understanding the advantages and limitations of gallium nitride FETs,” IEEE Power Electronics Magazine, vol. 2, no. 1, pp. 44–52, Mar. 2015, doi: 10.1109/MPEL.2014.2380176
[197] A. Kohmura and T. Iwasaki, “Determination of a magnetic complex antenna factor of double-output shielded loop antenna using an equivalent circuit,” *IEEJ Transactions on Fundamentals and Materials*, vol. 126, no. 6, pp. 414–419, 2006
[198] S. Taranovich, “CISPR 25 Class 5: Evaluating EMI in Automotive Applications,” Electronic Design, Sept. 27, 2023. [Online]. Available: https://www.electronicdesign.com/technologies/power/article/21274517/electronic-design-cispr-25-class-5-evaluating-emi-in-automotive-applications
[199] Texas Instruments, “A Review of EMI Standards, Part 1 – Conducted Emissions,” Application Report SSZT673, Jun. 2018. [Online]. Available: https://www.ti.com/lit/pdf/sszt673
[200] C. Zhang et al., “A complete review of electromagnetic interference in electric vehicle powertrain control systems,” *Frontiers in Energy Research*, vol. 11, art. 338212, Jan. 2025, doi: 10.3389/fenrg.2023.1338212
[201] Shawki Douzi, Moncef Kadi, Habib Boulzazen, Mohamed Tlig, Jaleleddine Ben Hadj Slama, Radiated EMI evolution of power SiC MOSFET in a boost converter after short-circuit aging tests, Microelectronics Reliability, Volumes 100–101, 2019, 113398, ISSN 0026-2714,
https://doi.org/10.1016/j.microrel.2019.113398.
[202] Shawki Douzi, Moncef Kadi, Habib Boulzazen, Mohamed Tlig, Jaleleddine Ben Hadj Slama, Conducted EMI evolution of power SiC MOSFET in a Buck converter after short-circuit aging tests, Microelectronics Reliability, Volumes 88–90, 2018, Pages 219-224, ISSN 0026-2714,
https://doi.org/10.1016/j.microrel.2018.06.092.
[203]J.Z. Fu, F. Fouquet, M. Kadi, P. Dherbécourt, Evolution of C-V and I-V characteristics for a commercial 600 V GaN GIT power device under repetitive short-circuit tests, Microelectronics Reliability, Volumes 88–90, 2018, Pages 652-655, ISSN 0026-2714,
https://doi.org/10.1016/j.microrel.2018.06.034.
[204] R. Garcia, “GaN Reliability and Lifetime Projections: Phase Fifteen,” Efficient Power Conversion Corporation (EPC), El Segundo, CA, USA, Tech. Rep., 2024. [Online]. Available: https://epc-co.com/epc/portals/0/epc/documents/product-training/Reliability%20Report%20Phase%2015.pdf.
[205] F. Zhu, et al., “Switching characteristics of GaN power devices,” IEEE Trans. Power Electronics, vol. 34, no. 5, pp. 4418–4428, May 2019. doi:10.1109/TPEL.2018.2869189.
[206] J. Shin, et al., “Characterization of EMI issues in high-density GaN-based power electronics,” IEEE Trans. Power Electronics, vol. 38, no. 2, pp. 1793–1805, Feb. 2023. doi:10.1109/TPEL.2022.3184935.
[207] S. Seshadri, et al., “Gate drive optimization for GaN HEMTs,” IEEE Trans. Power Electronics, vol. 35, no. 2, pp. 1890–1899, Feb. 2020. doi:10.1109/TPEL.2019.2930718.
[208] L. Shen, et al., “Impact of parasitic capacitances on GaN HEMT performance,” IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 3, pp. 3230–3242, Sept. 2021. doi:10.1109/JESTPE.2021.3059824.
[209] B. Clarke, et al., “Design considerations for minimizing EMI in GaN-based power converters,” IEEE J. Emerging Sel. Topics Power Electronics, vol. 11, no. 3, pp. 3221–3234, Sept. 2023. doi:10.1109/JESTPE.2023.3178462.
[210] H. Nakamura, et al., “Impact of switching frequency on EMI in GaN power devices,” IEEE Trans. Industrial Electronics, vol. 71, no. 2, pp. 1725–1736, Feb. 2024. doi:10.1109/TIE.2024.3201345.
[211] Nexperia B.V., “Power MOSFET Gate Driver Fundamentals,” Application Note AN90059, Apr. 22, 2025. [Online]. Available: https://assets.nexperia.com/documents/application-note/AN90059.pdf
[212] J. Shin, et al., “Characterization of EMI issues in high-density GaN-based power electronics,” IEEE Trans. Power Electronics, vol. 38, no. 2, pp. 1793–1805, Feb. 2023. doi:10.1109/TPEL.2022.3184935

[213] H. Nakamura, et al., “Impact of switching frequency on EMI in GaN power devices,” IEEE Trans. Industrial Electronics, vol. 71, no. 2, pp. 1725–1736, Feb. 2024. doi:10.1109/TIE.2024.3201345
[214] F. Zhu, et al., “Switching characteristics of GaN power devices,” IEEE Trans. Power Electronics, vol. 34, no. 5, pp. 4418–4428, May 2019. doi:10.1109/TPEL.2018.2869189
[215] B. Clarke, et al., “Design considerations for minimizing EMI in GaN-based power converters,” IEEE J. Emerging Sel. Topics Power Electronics, vol. 11, no. 3, pp. 3221–3234, Sept. 2023. doi:10.1109/JESTPE.2023.3178462
[216] S. Seshadri, et al., “Gate drive optimization for GaN HEMTs,” IEEE Trans. Power Electronics, vol. 35, no. 2, pp. 1890–1899, Feb. 2020. doi:10.1109/TPEL.2019.2930718
[217] L. Shen, et al., “Impact of parasitic capacitances on GaN HEMT performance,” IEEE J. Emerging Sel. Topics Power Electronics, vol. 9, no. 3, pp. 3230–3242, Sept. 2021. doi:10.1109/JESTPE.2021.3059824
[218] G. Schmidt, et al., “Short-circuit aging effects on GaN devices for automotive power systems,” IEEE Trans. Power Electronics, vol. 37, no. 7, pp. 5733–5744, Jul. 2023. doi:10.1109/TPEL.2023.3147890
[219] R. Bauer, et al., “Electromagnetic interference mitigation strategies for GaN converters in automotive applications,” IEEE Trans. Electromagnetic Compatibility, vol. 62, no. 6, pp. 2628–2639, Dec. 2020. doi:10.1109/TEMC.2020.3012157
[220] S. Zhao, et al., “EMI suppression techniques for GaN-based automotive applications,” IEEE Trans. Electromagnetic Compatibility, vol. 65, no. 1, pp. 410–421, Jan. 2024. doi:10.1109/TEMC.2024.3189012