Thèse

Pour obtenir le grade de

Docteur de l'université de Poitiers

École Nationale Supérieure d'Ingénieurs de Poitiers

Diplôme National - Arrêté du 25 mai 2016

École Doctorale :

Sciences et Ingénierie des Systèmes, Mathématiques, Informatique de la ComUE de l'Université Confédérale Léonard de Vinci

Spécialité : **Génie Électrique / Électronique de puissance-Automatique**

Présenté par **Rami TROUDI**

Étude, conception et structure de commande temps-réel d'un convertisseur DC-DC/DC-AC multiniveau ; applications aux énergies renouvelables et aux véhicules électriques

En cotutelle avec l'ENIT de l'université de Tunis-El Manar

Soutenue publiquement le 23 Mars 2021

Thèse préparée au sein du Laboratoire d'Informatique et d'Automatique pour les Systèmes de l'UP et du Laboratoire des Systèmes Électriques de l'ENIT

Composition du Jury

Président :	Demba DIALLO	Professeur des universités GeePs Université de Paris-Sud
Rapporteurs :	Ahmed BRAHAM	Professeur INSAT INSAT Université de Carthage
	François AUGER	Professeur des universités IREENA Université de Nantes
Examinateurs :	Anis SELLAMI	Professeur ENSIT ENSIT Université de Tunis
	Sandrine MOREAU	Maître de Conférences - Co-encadrante de thèse LIAS, Université de Poitiers
	Monia BOUZID	Maître de Conférences HDR - Co-encadrante de thèse LSE, École Nationale d'Ingénieurs de Tunis
	Gérard CHAMPENOIS	Professeur des universités - Directeur de thèse LIAS, Université de Poitiers
	Khaled JELASSI	Professeur ENIT - Co-directeur de thèse LSE, École Nationale d'Ingénieurs de Tunis

Remerciements

Cette thèse a été réalisée dans le cadre d'une convention de cotutelle entre le laboratoire LIAS de l'Université de Poitiers et le laboratoire LSE de l'Ecole Nationale d'Ingénieurs de Tunis avec le soutien financier du Ministère tunisien de l'Enseignement Supérieur et de la Recherche Scientifique (MESRS) et du Ministère français des Affaires étrangères et du Développement international (MAEDI) dans le cadre du programme PHC-Utique n°17G1131 intitulé "Sûreté de fonctionnement et optimisation de la gestion d'énergie avec le minimum de stockage dans un micro-réseau autonome à base d'énergie renouvelable". De plus, durant ma thèse, j'ai également bénéficié d'une bourse d'excellence Eiffel et du soutien financier d'un projet européen ERANETMED du LIAS sur la même thématique.

J'adresse ma profonde reconnaissance à M. Demba DIALLO d'avoir présidé mon jury de thèse et aussi à M. Ahmed BRAHAM et à M. François AUGER pour avoir accepté de rapporter mes travaux de recherche. Je tiens également à remercier vivement M. Anis SELLAMI d'avoir accepté de faire partie de mon jury de thèse.
Mes remerciements vont aussi à M. Patrick COIRAULT, directeur du LIAS, qui m'a accueilli et apporté le soutien permanent du laboratoire pour mener à bien ce travail. J'offre ma gratitude à mon directeur de thèse, M. Gérard CHAMPENOIS, pour ses conseils inestimables, la qualité de son encadrement et son soutien solide. Il m'a fourni une aide immense et d'excellents conseils. Je me souviendrai toujours de sa gentillesse. Je suis également reconnaissant à Mme. Sandrine MOREAU et Mme. Monia BOUZID pour avoir consacré leur temps précieux à m'aider durant mes travaux de recherche. Un grand merci aussi à M. Khaled JELASSI, mon co-directeur de thèse, pour ses discussions et son soutien infini. J'aimerais bien adresser un grand remerciement à M. Driss MEHDI et M. Olivier BACHELIER pour leurs générosités pour m'avoir guidé dans la partie automatique. Et, toute ma gratitude au jury de soutenance pour tous leurs commentaires qui ont contribué à améliorer la qualité de cette thèse.
Je tiens aussi à remercier particulièrement M. Pascal ROGEON, M. Frédéric LIMOUSIN, M. Sylvain LECOMTE, Mme. Marlène MARTIN et Mme. Marie Dominique BERGERAULT pour leurs serviabilités et l'ambiance très conviviale et chaleureuse qu'ils ont créée durant mes travaux de recherche.
Je tiens également à remercier tous mes collègues du laboratoire LIAS pour leur soutien technique et leur amitié merveilleuse et spécialement Abdallah Allouche pour ses conseils avisés et ces moments inoubliables. Bien que je ne puisse pas mentionner tous vos noms ici, je veux que vous sachiez que cette thèse n'aurait pas été possible sans votre aide.

Enfin, je remercie chaleureusement ma belle famille, Celia, Rebecca, Ella, Orlando et ma meilleure amie Alice KOROLEVA pour leurs compréhensions, leurs soutiens inconditionnels et leurs amours sans fin.

Pendant ces années de recherche, j'ai été très heureux de faire connaissances avec des ingénieurs, des enseignants-chercheurs et des experts dans ce domaine. Ce travail m'a permis de prouver ma compétence de communication et mon efficacité pendant le travail. C'est une expérience favorable et inoubliable pour mon projet professionnel.

A cause du confinement lié à la pandémie du siècle "la covid-19" et mes soucis de santé, j'ai rencontré des difficultés d'avancement sur la partie exéprimentale mais grâce à mes directeurs, j'y suis arrivé ! Donc courage Rosalie, Mohamad, Alexandre et Florence pour vos recherches durant cette période.

Acronymes

AIE Agence internationale de l'énergie. 1

AVERE Agence nationale pour le développement de la mobilité électrique. 1

B Convertisseur DC-DC Boost. 35

B-B Convertisseur DC-DC Buck-Boost. 35

BAT Une batterie. 4

Bu Convertisseur DC-DC Buck. 35

C Convertisseur DC-DC Cuk. 35

CAO Conception assistée par un système informatique (un ordinateur). 156

CCM Régime de Conduction Continue. 113, 139

CEC Cellule Élémentaire Composée. 29

CEM Compatibilité électromagnétique. 6

CESs Plusieurs Cellule Élémentaire Simple. 50, 51

CMU Convertisseur Multiniveau. 17, 28, 46, 144, 147

CPU Unité de traitement arithmétique et logique en anglais Central Processing Unit (CPU). 45

ERN Énergies renouvelables. ix, 3–7, 29, 46, 49, 147

FC Convertisseur multicellulaire à condensateurs flottants (Flying Capacitor). 16

IEM Interférences électromagnétiques. 80

IHM Interface homme machine. 46

Inv Convertisseur Inverseur de tension d'entrée. 35

L Convertisseur DC-DC Luo. 35

LMI Inégalité Matricielle Linéaire. 134

MIMO (Système multi-entrée multi-sortie abréviation anglaise MIMO (Multi-input/Multi-output)). ix, 35–37, 39

MPPT C'est un algorithme de recherche et de suivie des points maximums de puissance (en anglais Maximum Power Point Tracker). 46

MSAP Machine Synchrone à Aimants Permanents. 71

N. T. C. C Nombre Total de Commutations par Cycle (période de découpage). 58

Ninv Convertisseur Non inverseur de la tension d'entrée. 35

NPC Convertisseur Clampé par le Neutre (Neutral Point Clamped). 16

RNC Réduction du nombre de composants. 18, 26

S Convertisseur DC-DC Sepic. 35

Sc Supercondensateur. 4

SIDO Convertisseur DC DC seule entrée et deux sorties: Single Input Double Output. 41–44, 90

SIMO Convertisseur DC DC seule entrée et plusieurs sorties: Single Input Muli-Output. ix, 35, 36, 40–42

SIQO Convertisseur DC DC seule entrée et quatre sorties: Single Input Quadruple Output. ix, 44, 46

SMC Convertisseur Multicellulaire Superposé. 18

SPI Liaison série avec des périphériques en anglais: Serial Peripheral Interface. 154, 155

THD Le facteur de Distorsion des Harmoniques. 6, 7, 9, 17, 18, 32–34, 68, 69

VE Véhicule électrique. ix, 3–5, 29, 46, 147

Z Convertisseur DC-DC Zeta. 35

Glossaire

3-PH S9L onduleur trois bras de $S5L-C8S$ (2 cellules élémentaires) : structure triphasée symétrique capable de fournir neuf niveaux de tension maximum entre phase. ix, x, 55, 64, 66–69, 71, 72, 78, 79, 81, 82, 85

conception et routage en utilisant ORCAD/EAGLE/Altium: Environnements de développement électronique pour générer des fichiers techniques e.g. GERBER, etc.. 156

ControlDesk C'est le logiciel d'expérimentation de dSPACE sur PC permettant de faire de l'instrumentation virtuelle temps réel avec le calculateur cible de chez dSPACE . 135

CORDIC calcul numérique par rotation de coordonnées en anglais c'est COordinate Rotation DIgital Computer. 45

dSPACE unité de traitement et du contrôle du signal numérique (Digital Signal Processing and Control Engineering) . 1, 135

format Q16 une forme de présentation de données en virgule fixe souvent utilisée dans les microcontrôleurs de la société Microchip. 45

full-duplex une liaison de communication est dite full-duplex c'est-à-dire au cours de laquelle l'information circule d'une manière bidirectionnelle et simultanée. 155

P-C protocoles de communication: ce sont des méthodes standards pour l'envoi, la transmission et la réception des données e.g. communication parallèle par SUB D 25, série: RS232, SPI, bus CAN, etc.. 45

PLL boucle à verrouillage de phase (phase asservie). 135

production décentralisée c'est la production de l'électricité avec des sources de petites capacités énergétiques pour l'injecter dans le réseau électrique principal. 1

S5L-C8S un bras d'un onduleur symétrique cinq niveaux avec huit interrupteurs: deux cellules élémentaires. (Five-Level Symmetrical inverter with Eight Cascaded Switches). ix, 51, 52, 60–62, 64, 65

self Bobine ou inductance. 80

SMART GRID réseau électrique intelligent (en anglais SMART GRID): c'est la nouvelle génération des réseaux électriques de distribution dont l'information communique entre le consommateur et le fournisseur pour ajuster le flux de l'électricité avec la gestion de plusieurs sources d'énergies incluant différents types d'énergies renouvelables . 3, 4

Table des matières

Remerciements **i**

Introduction générale **1**

1 État de l'art des convertisseurs DC-DC/DC-AC multiniveaux dans l'industrie automobile électrique et les réseaux à base d'énergie renouvelable **3**
1.1 Introduction . . . 3
1.2 Systèmes multisources dans les réseaux à base d'ERN et les VEs . . . 3
1.3 Structure du système multisource proposée pour des applications ERN et VE . 4
1.4 État de l'art des convertisseurs DC-AC . . . 7
1.4.1 Les onduleurs deux niveaux classiques . . . 7
1.4.2 Les onduleurs multiniveaux conventionnels . . . 8
1.4.3 Les nouvelles topologies des onduleurs multiniveaux . . . 17
1.4.4 La topologie d'onduleur multiniveau retenue dans ce présent travail . . 28
1.4.5 Commande des onduleurs multiniveaux . . . 30
1.5 État de l'art des convertisseurs DC-DC . . . 35
1.5.1 Les hacheurs MISO (Multiple-Input Single-Output) . . . 37
1.5.2 Les hacheurs MIMO (Multiple-Input Multi-Output) . . . 39
1.5.3 Les hacheurs SIMO (single-input, multiple-output) . . . 40
1.5.4 La topologie du convertisseur DC-DC SIQO proposé dans ce présent travail . . . 44
1.6 Les implantations des commandes temps réel dans les systèmes industriels . . 44
1.6.1 Dans une chaîne de conversion et d'injection d'énergie renouvelable dans un micro réseau . . . 45
1.6.2 Dans une chaîne de traction d'un véhicule électrique . . . 46
1.6.3 Solution adoptée . . . 46
1.7 Conclusion du chapitre . . . 46

2 Étude, conception et réalisation de l'onduleur multiniveau **49**
2.1 Introduction . . . 49
2.2 Structure de l'onduleur multiniveau triphasé : 3-PH S9L . . . 49
2.2.1 Description de la cellule élémentaire retenue pour l'onduleur . . . 49
2.2.2 Description d'un bras multiniveau avec plusieurs cellules . . . 50
2.2.3 Étude de l'onduleur monophasé à 5 niveaux S5L-C8S . . . 51
2.2.4 Onduleur monophasé à deux bras : 2 S5L-C8S . . . 61
2.2.5 L'onduleur triphasé 3-PH S9L : 3 S5L-C8S . . . 64
2.3 Étude en simulation des performances de l'onduleur . . . 66

2.3.1 Étude des performances de l'onduleur connecté au réseau 66
2.3.2 Étude des performances de l'onduleur connecté au réseau 66
2.3.3 Étude des performances de l'onduleur alimentant une MSAP 68
2.3.4 Conclusion des simulations 76
2.4 Réalisation expérimentale de la structure triphasée : 3-PH S9L 78
2.4.1 Dimensionnement des interrupteurs de puissance 78
2.4.2 Choix du système de refroidissement 78
2.4.3 Choix des drivers 79
2.4.4 Choix des condensateurs de découplage et des condensateurs du bus continu 80
2.4.5 Réalisation de la carte de circuit imprimé 80
2.5 Résultats expérimentaux 82
2.5.1 Fonctionnement de l'onduleur sur charge RL 83
2.5.2 Fonctionnement de l'onduleur couplé au réseau 85
2.6 Conclusion du chapitre 87

3 Étude, conception, commande et réalisation du convertisseur DC-DC SIQO 89
3.1 Introduction 89
3.2 Architecture de la structure de puissance développée 89
3.2.1 Cahier des charges du besoin 89
3.2.2 Principe de la structure du hacheur SIQO 90
3.3 Étude en régime statique du convertisseur SIQO 93
3.3.1 Étude du convertisseur SIQO en mode de fonctionnent continu 94
3.3.2 Dimensionnement du convertisseur DC-DC : SIQO 102
3.3.3 Conception et réalisation des éléments caractéristiques du convertisseur SIQO 104
3.3.4 Estimation des pertes du SIQO 107
3.3.5 Régime de fonctionnement 109
3.4 Étude dynamique du convertisseur SIQO : commande multivariable robuste par approche H_∞ 112
3.4.1 Modélisation du convertisseur DC-DC SIQO en mode conduction continue 112
3.4.2 Modélisation du convertisseur SIQO en mode conduction discontinue . 123
3.4.3 Synthèse d'un contrôleur robuste pour le convertisseur SIQO 124
3.5 Simulations et expérimentation pour la validation des performances du système bouclé 134
3.5.1 Préparation de l'environnement pour la validation du correcteur K . . . 135
3.5.2 Validation du régulateur K en simulation et en expérimentation 139
3.5.3 Conclusion sur les essais de validation 143
3.5.4 Conclusion sur la synthèse de la commande du SIQO 144
3.6 Conclusion du chapitre 145

4 Réalisation matérielle et logicielle d'une commande temps réel : application sur le CMU 3-PH S9L 147
4.1 Introduction 147
4.2 Architecture fonctionnelle sans les contraintes technologiques 147
4.3 Architecture fonctionnelle avec les contraintes technologiques 148
4.3.1 Technologie de la commande 148
4.3.2 Architecture multi-microcontrôleur 149
4.4 Description des fonctions 149
4.4.1 Fonctions de mesure 149

4.4.2 Fonction de mesure de la phase de la tension secteur . . . 151
4.4.3 Les fonctions de transformation de Park . . . 151
4.4.4 Fonction asservissement . . . 153
4.4.5 Fonction MLI . . . 154
4.4.6 Le bus SPI . . . 154
4.4.7 Définitions des formats utilisés . . . 155
4.5 Description du banc expérimental . . . 156
4.5.1 Description de la carte microcontrôleur PIC 32 . . . 157
4.5.2 Description de la carte microcontrôleur dsPIC 33 . . . 157
4.5.3 Description du câblage du "Top Synchro" . . . 157
4.5.4 Description de la carte de mesure . . . 157
4.5.5 Description des cartes de puissance . . . 158
4.5.6 Description de la vue de l'ensemble . . . 159
4.6 Programmes du PIC 32 et des dsPIC 33 . . . 160
4.6.1 Programmes du PIC 32 . . . 160
4.6.2 Programmes du dsPIC 33 . . . 162
4.7 Résultats expérimentaux (biphasé) . . . 162
4.7.1 Tension et courant de sortie . . . 164
4.7.2 Enchaînement des tâches . . . 168
4.7.3 Calcul du "Retard" . . . 170
4.8 Conclusion et perspectives du chapitre . . . 170

Conclusion générale des travaux de recherche et perspectives 171

A Algorithme du "Retard" 177

INTRODUCTION GÉNÉRALE

Avec plus de 50% de la population mondiale actuellement sans accès à l'électricité selon l'agence internationale de l'énergie (AIE) et avec une conscience mondiale de plus en plus accrue pour la discipline « anti-voiture thermique-mais-voiture électrique » (selon l'AVERE), la recherche en électronique de puissance pour développer des structures performantes générant un courant électrique propre a fortement augmenté.

Cet axe de recherche vise principalement les systèmes de conversion d'énergie. En effet, devant le besoin de la production décentralisée et la demande d'électrification des véhicules, le domaine de la conception et de la construction des convertisseurs statiques se trouve face à plusieurs exigences en termes de rendement, de commande, de gestion et de qualité du signal fourni (THD tension-courant, etc).

Dans le secteur de l'automobile électrique, c'est la qualité du couple moteur d'un véhicule électrique (VE), la durée de vie des batteries et la circulation de l'information en temps-réel qui sont prioritaires et recherchées. Par ailleurs, dans le secteur énergétique avec une production électrique décentralisée, c'est l'injection du signal dans un réseau électrique et l'efficacité du système de conversion d'énergie qui sont importantes et recherchées.
Dans ces deux applications (e.g. chaîne de traction d'un véhicule électrique et conversion d'énergie à base d'énergie renouvelable (ERN)), on trouve souvent une structure compacte de conversion d'énergie comportant deux (ou plus) convertisseurs statiques couplés l'un à l'autre. Les concepteurs doivent alors penser à une solution pour minimiser l'effet de ces couplages sur le fonctionnement global du système.

Pour répondre à ces enjeux, les industriels ont généralement recours à des convertisseurs DC-AC à deux niveaux avec d'importantes selfs de filtrage et d'importants transformateurs d'isolement. De l'autre coté, les chercheurs, dans leurs prototypes de laboratoire, proposent de nouvelles topologies de convertisseur avec des commandes de plus en plus sophistiquées mais préfèrent souvent l'implantation de leurs algorithmes sur un système de prototypage rapide temps-réel (dSPACE) qui n'est pas forcément utilisé dans l'industrie.

Ce mémoire traite de la conversion d'énergie avec un maximum de rendement pour une structure de conversion DC-AC, avec des applications permettant d'optimiser la qualité du couple délivré par un moteur électrique (application VE) ou d'améliorer la qualité du signal injecté dans un réseau (application ERN). Souvent, cela ne peut se faire qu'avec l'utilisation de commandes modernes pour résoudre les conséquences du couplage entre des convertisseurs DC-DC et DC-AC et les interactions au sein du même convertisseur (SIMO, MIMO, etc). Les problématiques développées dans ce mémoire sont liées au choix des structures pour

optimiser le rendement du convertisseur et la mise en œuvre de commandes qui répondent aux contraintes internes et au couplage entre deux structures de puissance DC-DC/DC-AC. En plus, ce travail apporte la mise au point d'une structure matérielle et logicielle temps réel de commande et de gestion de ces convertisseurs, capable d'évoluer avec les exigences technologiques des deux applications.

À travers ces travaux de recherche, nous proposons une démarche conséquente pour atteindre ces objectifs. Ce mémoire est réparti sur quatre chapitres.
Le premier chapitre porte sur l'apport des systèmes multisources dans les deux applications (VE et ERN), l'état de l'art des convertisseurs DC-AC multiniveaux et les structures de puissance DC-DC non isolées afin de définir l'architecture de la topologie de puissance adaptée.

Le deuxième chapitre donne une étude détaillée du convertisseur multiniveau DC-AC proposé avec la validation de la structure et de la commande dans deux applications (VE et ERN). Un essai expérimental avec couplage au réseau est présenté à la fin de cette partie.

Le troisième chapitre a pour objectif de faire l'étude exhaustive du convertisseur DC-DC adapté au convertisseur multiniveau choisi. Après la description de son fonctionnement et de son dimensionnement, une part importante est consacrée à la partie contrôle qui est complexe. Pour répondre aux exigences de la forte dynamique de l'onduleur connecté en aval, du caractère fluctuant de la tension de la source d'alimentation et des couplages entre les tensions de sortie du convertisseur, il a été développée une stratégie de commande H_∞ robuste. Une validation en simulation et expérimentale de cette commande est détaillée à la fin du chapitre.

Le dernier chapitre expose une nouvelle structure matérielle et logicielle temps réel à base de microcontrôleurs avec des capacités de communication (IHM) et facilement évolutive selon le besoin de l'application. Cette structure est aisément industrialisable. Une validation expérimentale de cette solution a été menée uniquement sur le convertisseur DC-AC. Cette expérimentation montre les solutions qui ont été adoptées pour mener à bien toutes les contraintes temps réel et la synchronisation des transferts d'information au sein de la structure.

Une conclusion générale est donnée à la fin de ce mémoire pour faire le bilan des apports de ce travail et présente des perspectives et les enjeux qu'ils restent à résoudre et à développer.

Chapitre 1

État de l'art des convertisseurs DC-DC/DC-AC multiniveau dans l'industrie automobile électrique et les réseaux à base d'énergie renouvelable

1.1 Introduction

L'objectif de ce travail est de concevoir une structure de convertisseur statique de puissance compacte destiné à transmettre l'énergie d'un système multisource vers un moteur électrique ou un réseau électrique et inversement, ainsi qu'une stratégie de commande et de gestion industrielle temps réel. Vu la diversité des structures de convertisseurs de puissance proposées dans la littérature scientifique, ce premier chapitre introductif sera consacré à un état de l'art des différentes structures et topologies des convertisseurs de puissance les plus connues, utilisées dans les systèmes multisources pour des applications de types véhicules électriques (VEs) et réseaux intelligents (SMART GRID), ainsi que les méthodes industrielles d'implantation de leurs commandes dans chaque environnement. Nous présenterons aussi dans ce chapitre la structure globale du nouveau convertisseur compact DC-AC proposé, qu'on peut utiliser dans les applications VEs ou dans le cadre d'un système multisource pour des applications à base d'énergie renouvelable (ERN). A la fin du chapitre, quelques méthodes industrielles de commande temps réel des systèmes à base d'électroniques de puissance sont présentées dans le cadre de ces deux applications : (VEs et ERN).

1.2 Systèmes multisources dans les réseaux à base d'ERN et les VEs

Selon l'AIE, le futur de l'électrification devrait se faire à travers des micro-réseaux, car plus de 50% de la population mondiale, actuellement sans accès à l'électricité, pourrait obtenir un meilleur accès à l'énergie en utilisant cette solution technologique.
Un micro-réseau est un système de production et de distribution de l'énergie électrique à un certain nombre de consommateurs par le biais d'un réseau de distribution indépendant du réseau national de distribution. La combinaison de plusieurs sources d'énergie renouvelable pour former un système multisource, permet d'optimiser au maximum la production et la disponibilité aussi bien du point de vue technique qu'économique. La combinaison de plusieurs

sources d'énergie renouvelable avec stockage réduit le risque de manquer d'énergie à certains moments.

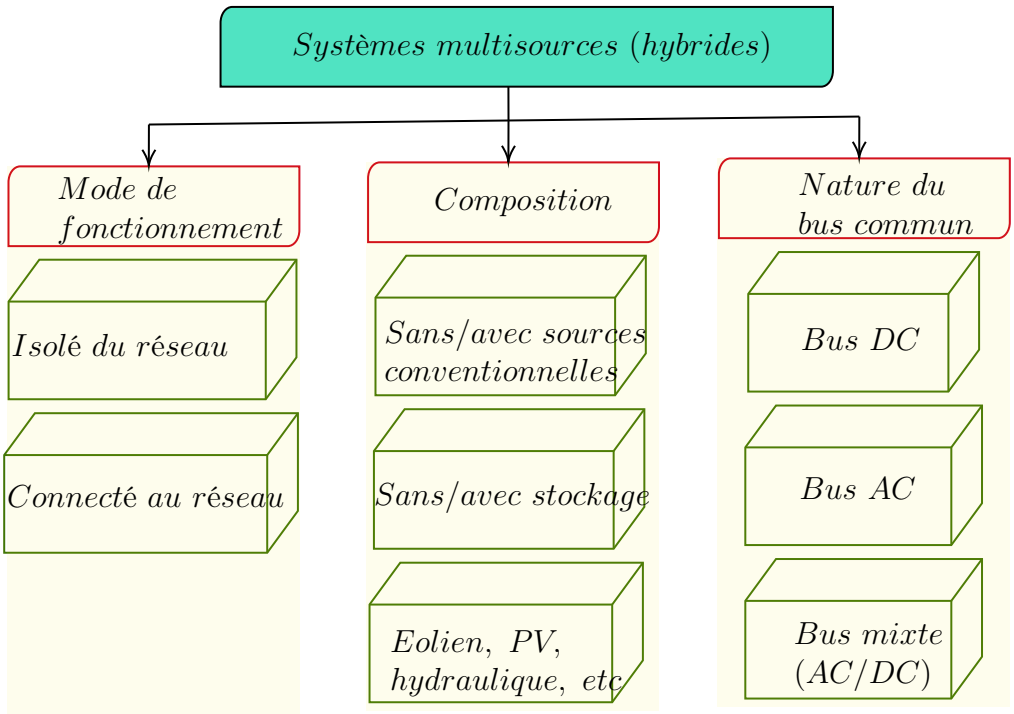


Fig. 1.1 – Classification des systèmes hybrides (multisources)

Les systèmes multisources à base d'énergie renouvelable peuvent être classés selon trois critères. Les classifications les plus répandues se basent sur le régime de fonctionnement, la composition du système et la nature du bus commun comme le montre la figure 1.1 [188]. Ces systèmes multisources à base d'énergie renouvelable sont devenus des solutions d'avenir les plus attrayantes pour la production de l'énergie à la fois efficace et fiable.

Par ailleurs, dans le domaine de l'automobile électrique, afin d'assurer l'autonomie et une bonne performance des VEs tout au long de la chaîne de traction (Roulage, freinage, accélération et récupération), un système multisource embarqué peut aussi être installé sur ce dernier. Les différentes ressources dans un véhicule électrique sont généralement des batteries BAT pour l'alimentation continue du VE et éventuellement un module des supercondensateurs (Sc) utilisé dans la phase d'accélération ou de freinage durant laquelle une puissance élevée est demandée ou fournie sur une durée de temps limitée [13, 215].

1.3 Structure du système multisource proposée pour des applications ERN et VE

A cause du fort caractère fluctuant des demandes énergétiques d'un VE (durant les phases de roulage, freinage, accélération et récupération) et des sources d'énergie renouvelable, les systèmes de production d'énergie multisource sont essentiellement basés sur l'utilisation de convertisseurs statiques de puissance qui servent à gérer l'énergie délivrée par les différentes sources et à optimiser sa consommation. Pour cette raison, l'utilisation croissante des systèmes hybrides dans un VE et de l'énergie renouvelable dans les réseaux intelligents (SMART GRID) se traduit essentiellement par les innovations technologiques et des efforts importants de

développement dans le domaine de l'électronique de puissance.
Les performances et le rendement d'un système multisource sont conditionnés d'une part par le dimensionnement des composants des convertisseurs de puissance, et d'autre part, par le choix de la stratégie de fonctionnement de ceux-ci. La stratégie de fonctionnement est un algorithme qui est nécessaire pour la gestion et l'optimisation de l'échange d'énergie entre les différents composants du système. La stratégie de fonctionnement a aussi pour objectif de contrôler le flux d'énergie à l'échelle de plusieurs minutes, voire plusieurs heures ou jours pour une meilleure utilisation de l'énergie disponible [164].
De ce fait, le convertisseur statique de puissance qu'il soit DC-DC, AC-DC ou DC-AC, est l'élément clé de tout système multisource. Actuellement, il existe une diversité de types de convertisseurs de puissance conçus spécialement pour les systèmes hybrides multisources. Par conséquence, compte tenu de l'importance des systèmes multisources pour la production d'énergie, le domaine de la conception, l'optimisation et le contrôle des convertisseurs de puissance prend de l'ampleur afin d'améliorer les performances et la fiabilité de ces systèmes. Suite à ces considérations, le but essentiel de ce présent travail est de concevoir et de réaliser une solution technologique à base de convertisseurs statiques de puissance capable de convertir et de transmettre l'énergie délivrée par plusieurs sources : BAT+Sc pour une application VE et générateur PV+Sc pour alimenter un réseau électrique de faible puissance de court-circuit (application ERN). La méthodologie de commande temps réel développée sera détaillée dans les parties suivantes. Le schéma global de la structure proposée pour la gestion de deux sources (BAT+Sc) ou (PV+Sc) est présenté sous forme de schémas blocs pour chaque application (VE et ERN) sur la figure 1.2.

Cette structure est divisée en deux systèmes (figure 1.2) :

- Système 01 : dédié à une application de motorisation d'un VE (e.g. machine synchrone à aimants permanents (MSAP)). Il est composé d'un convertisseur DC-DC réversible (rev) en courant couplé à un convertisseur DC-AC à travers un bus continu. Le convertisseur DC-AC proposé est un onduleur multiniveau à quatre bras, alimenté par un bus continu composé de plusieurs niveaux de tension continue. Le convertisseur DC-DC utilisé est un hacheur avec une seule entrée DC (batterie (BAT)) et quatre-sorties réglables, appelé aussi Single-Input Quadriple-Output (SIQO). Une deuxième source choisie : module de supercondensateur qui sert à fournir les fortes puissances durant des intervalles de temps réduit. Un autre convertisseur DC-DC réversible de type Boost est prévu pour le gestion de l'énergie dans les deux sens (charge et décharge).
- Système 02 : dédié à une application d'injection de l'énergie dans un réseau (Grid) électrique à partir d'énergies renouvelables (ERN). Il est composé du même convertisseur DC-DC SIQO, mais configuré non-réversible en courant, couplé au même convertisseur multiniveau DC-AC à travers un bus continu. Le convertisseur DC-DC non réversible (non-rev) utilisé dans cette application prend comme source principale un générateur PV. Une deuxième source choisie : module de supercondensateurs qui sert ici à fournir de l'énergie dans les moments de forte fluctuation de l'énergie fournie par le PV. Le même convertisseur Boost réversible est prévu pour la gestion de l'énergie dans les deux sens.

Un problème important, détaillé dans les paragraphes suivants, lié aux convertisseurs multiniveaux est l'équilibrage des tensions des condensateurs du bus continu si celui-ci est composé de plus de deux condensateurs mis en série. Pour cela, deux solutions sont possibles : soit en utilisant une commande spécifique compliquée (utilisant la modulation vectorielle), soit en utilisant des structures auxiliaires qui ont pour but d'équilibrer les différentes tensions des condensateurs. Dans notre cas, nous avons opté pour utiliser un dispositif externe qui est un convertisseur DC-DC (SIQO).

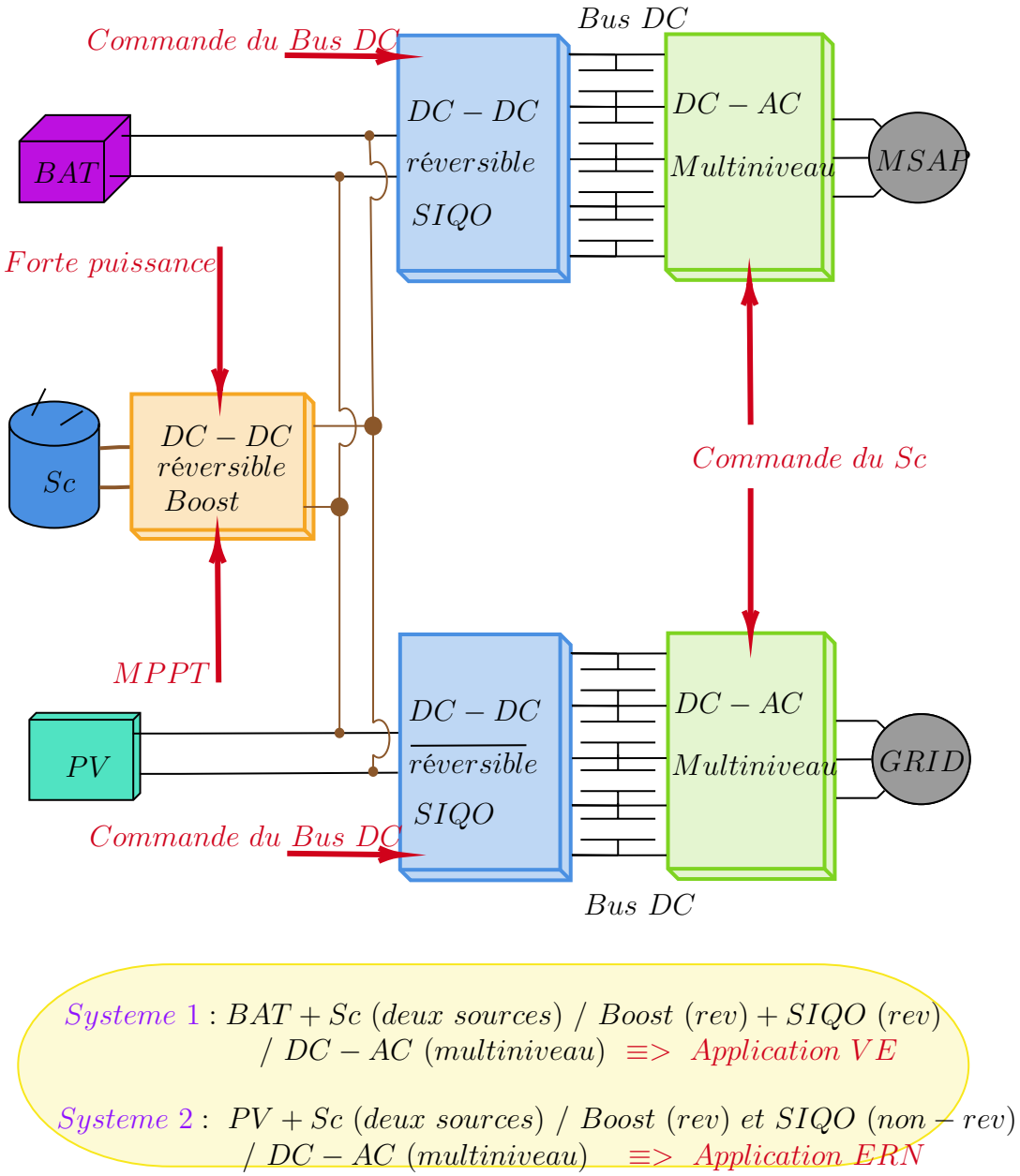


Fig. 1.2 – Structure proposée des deux systèmes multisources avec leurs environnements pour deux applications différentes : ERN (bas) et VE (haut)

La littérature scientifique donne une étude complète sur la gestion de l'énergie d'un module Sc à base de DC-DC Boost [212, 55, 7, 152, 18]. De ce fait, nous allons nous intéresser, par la suite, seulement aux chaînes principales dans chaque application : BAT/DC-DC (SIQO)/DC-AC multiniveau pour VE et PV/DC-DC (SIQO)/DC-AC multiniveau pour ERN. La structure compacte DC-DC (SIQO)/DC-AC multiniveau doit satisfaire les critères industriels suivants :

- un rendement élevé (faibles pertes) ;
- un nombre de composants réduit (faible prix de revient) ;
- une seule source DC d'entrée ;
- une commande simple et fiable ;
- faible THD et moins de pollution en termes de CEM ;
- une facilité d'industrialisation ;
- une intégration de la fonction de diagnostic de défaut de l'onduleur avec une éventuelle possibilité de faire la reconfiguration pour une continuité de fonctionnement en mode

dégradé.
Les prochains chapitres développent la topologie et le mode de fonctionnement de chaque dispositif constituant la structure proposée du convertisseur de puissance DC-AC, ainsi que la méthodologie de la commande temps réel. Avant de les détailler, il est important de donner une idée sur les différents types de convertisseurs qui peuvent être utilisés dans les systèmes multisources pour les deux applications (VE et ERN). De ce fait, l'objectif de ce premier chapitre est de présenter un état de l'art des différents convertisseurs statiques de puissance DC-AC et DC-DC les plus intéressants dans les systèmes multisources pour deux domaines d'application (VE et ERN), ainsi qu'une étude sur les méthodes industrielles existantes pour la commande de tels systèmes. À la fin de ce chapitre, nous présenterons les deux convertisseurs retenus (structure compacte DC-DC (SIQO)+DC-AC multiniveau).

1.4 État de l'art des convertisseurs DC-AC

Un onduleur est un dispositif d'électronique de puissance qui permet de transformer une énergie continue en une autre alternative. Ce dispositif joue un rôle prépondérant dans plusieurs applications industrielles (VE et ERN). Selon une classification des onduleurs donnée sur la figure 1.3, on peut distinguer deux grandes familles d'onduleurs, les onduleurs de tension et les onduleurs de courant, en fonction de la source d'entrée continue : source de tension ou source de courant. Les onduleurs de tension se divisent en deux grandes catégories, les onduleurs à deux niveaux qui sont les onduleurs classiques et les onduleurs multiniveaux qui peuvent générer des tensions de sortie avec trois niveaux et plus. L'allure de la tension de sortie de chaque type d'onduleur est donnée sur la figure 1.4.

1.4.1 Les onduleurs deux niveaux classiques

Les onduleurs classiques sont des structures en pont constituées par des interrupteurs d'électronique de puissance (IGBT, MOSFET, ...) qui génèrent à leurs sorties des tensions à deux niveaux. Par un jeu de commutations commandées de manière appropriée, le plus souvent par modulation de largeur d'impulsion (MLI ou PWM en anglais), la tension continue fournie par la source est modulée afin d'obtenir à la sortie de l'onduleur une tension alternative à la fréquence désirée. La structure du circuit de puissance d'un onduleur triphasé classique à deux niveaux de tension qui est constitué de trois bras est donné par la figure 1.5. Chaque bras est composé de deux cellules comportant chacune une diode et un transistor qui travaillent en commutation forcée.
Durant ces dernières années, l'efficacité de ces onduleurs ne cesse de croître. L'amélioration de leur rendement peut être obtenue en optimisant les composants utilisés afin d'avoir le moins de pertes possible ce qui est extrêmement important pour l'amélioration de la durée de vie des composants et donc des onduleurs. Moins de pertes signifie également que les systèmes de refroidissement sont réduits et que les dimensions des boîtiers des onduleurs peuvent être plus petits. L'augmentation incessante des niveaux de puissance se traduit par une hausse des niveaux de tension et de courant, qui conduit à une augmentation des contraintes sur les deux interrupteurs de chaque bras. Cela limite l'utilisation des onduleurs classiques à deux niveaux à des applications de faible et de moyenne puissance. En plus, un onduleur de tension deux niveaux génère à sa sortie un système de tension sous forme de grands créneaux modulés en largeur d'impulsions qui implique un THD (taux d'harmonique) en tension très important. Pour de nombreuses applications pour limiter le THD en courant, il faut ajouter des inductances en série à la sortie de l'onduleur. Mais ces inductances apportent d'importantes chutes de tension, une diminution du rendement, utilisent beaucoup de volume,

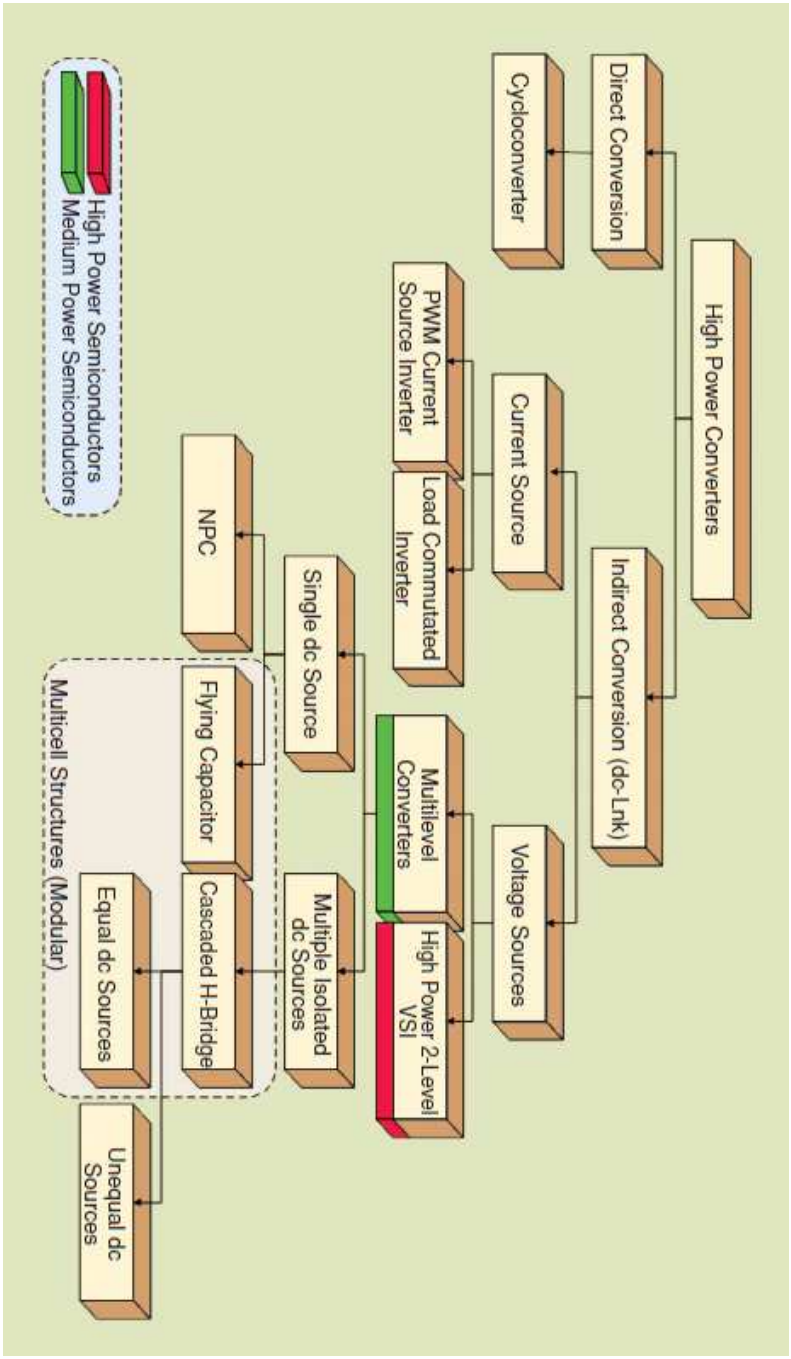


Fig. 1.3 – Classification des convertisseurs de puissance [91]

ont une grande masse et génèrent des surcoûts. De ce fait, pour contourner ces problèmes, les onduleurs multiniveaux peuvent être une bonne réponse.

1.4.2 Les onduleurs multiniveaux conventionnels

Le concept des convertisseurs multiniveaux a été présenté en 1975. Au début, le terme "multiniveau" signifiait convertisseur à trois niveaux. Plus tard, plusieurs topologies de convertisseurs multiniveaux ont été développées. Leurs principales caractéristiques attrayantes sont [110] :

— limitation des contraintes en tension et en courant subies par les interrupteurs de puissance, ce qui permet d'étendre leur utilisation dans des applications de forte

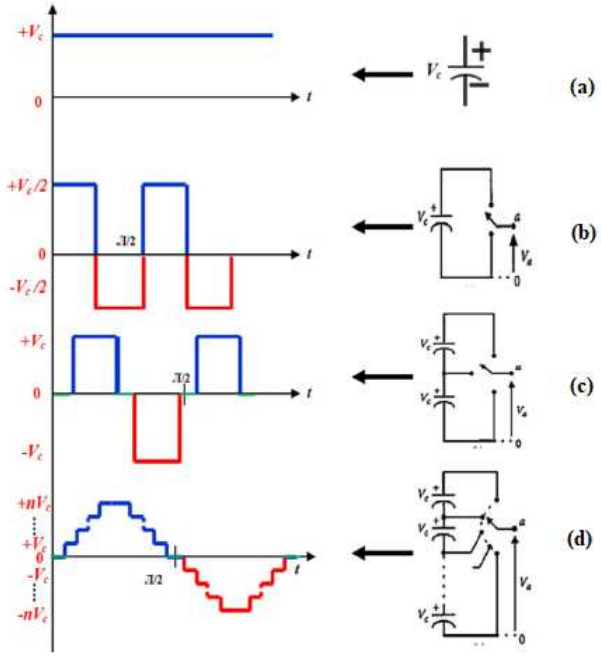


Fig. 1.4 – Ondes de tension correspondantes à : (a) une entrée DC (b) un bras d'onduleur deux niveaux (c) un bras d'onduleur trois niveaux (d) un bras d'onduleur multiniveau [110]

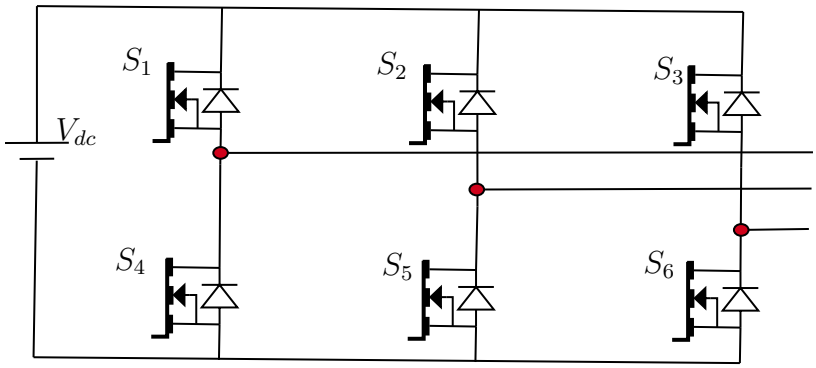


Fig. 1.5 – Circuit de puissance de l'onduleur triphasé classique deux niveaux

puissance. En effet, chaque composant, lorsqu'il est à l'état bloqué, supporte une fraction d'autant plus faible de la pleine tension du bus continu que le nombre de niveaux est élevé, ce qui diminue aussi le dv/dt ;

— capacité de délivrer une bonne qualité de tension (THD en tension plus faible) puisqu'ils génèrent des créneaux de tension beaucoup plus faibles comparés à un onduleur deux niveaux, comme le montre les figures 1.6, 1.7 et 1.8 qui représentent respectivement les tensions de sortie d'un onduleur 7 niveaux, 21 niveaux et 35 niveaux. Cet avantage permet par conséquence de diminuer la taille des inductances de filtrage.
— capacité de réduire les pertes dans les inductances de filtrage pour les applications de connexion sur un réseau ou dans les machines pour les applications VEs ;
— présence de faibles interférences électromagnétiques grâce au plus faibles dv/dt ;
— capacité de fonctionner avec les mêmes fréquences de commutation que dans les onduleurs classiques (2 niveaux).

L'évolution technologique des semi-conducteurs de puissance a fortement stimulé la croissance du marché des convertisseurs industriels dédiés pour les applications de moyenne et forte

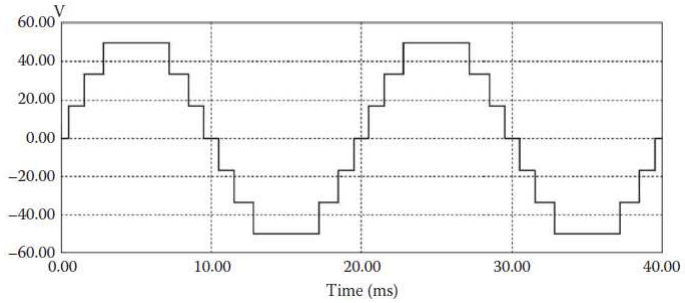


Fig. 1.6 – Allure de la tension de sortie d'un onduleur sept niveaux [131]

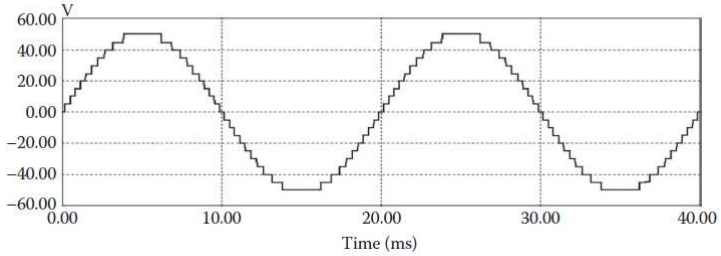


Fig. 1.7 – Allure de la tension de sortie d'un onduleur vingt-et-un niveaux [131]

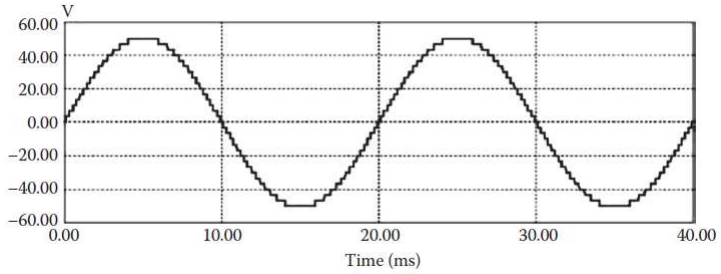


Fig. 1.8 – Allure de la tension de sortie d'un onduleur trente cinq niveaux [131]

puissance et/ou de forte tension. Par exemple, pour la haute tension, les chercheurs ont développé de nouvelles structures multiniveaux de convertisseur, qui permettent de limiter la tension vue par chaque composant de puissance. Pour chaque différente application, il existe différentes structures de convertisseurs multiniveaux adaptées au besoin d'augmentation de certaines performances. La figure 1.9 fait un résumé des domaines qui développent et utilisent ces convertisseurs multiniveaux.

Parmi les différentes topologies des onduleurs multiniveaux données sur la figure 1.3, trois ont trouvé une large application dans l'industrie. Ces topologies sont actuellement considérées comme les topologies conventionnelles de base de la conversion multiniveau. Ces trois topologies sont :

- la topologie à diodes de bouclage bouclées sur le point neutre ou Neutral Point Clamped (NPC) en anglais.
- la topologie utilisant la tension de condensateurs flottants ou Flying capacitor (FC) en anglais.
- la topologie qui cascade des structures en H, ou cascaded H-bridge (CHB) en anglais.

Avant de décrire la structure d'onduleur multiniveau la plus adéquate pour nos appli-

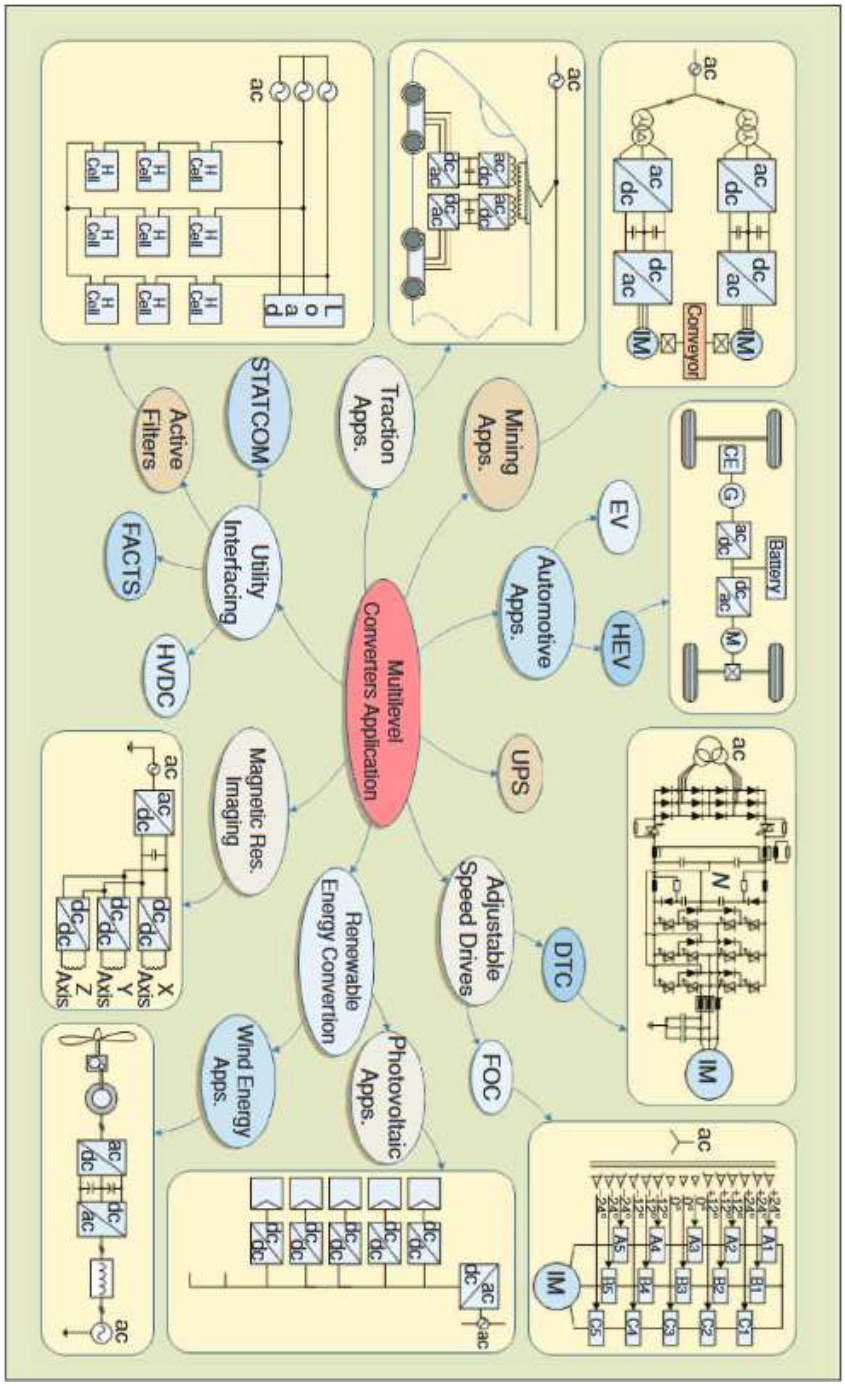


Fig. 1.9 – Différents domaines d'applications des convertisseurs DC-AC multiniveaux [91]

cations, il est intéressant de commencer à étudier et à comprendre les structures de base des trois topologies des onduleurs multiniveaux conventionnels. Ainsi, nous présentons dans les paragraphes suivants, la structure de chaque topologie de ces onduleurs multiniveaux conventionnels en donnant leurs avantages et leurs inconvénients.

1.4.2.1 L'onduleur multiniveau NPC

La première topologie d'onduleur de tension multiniveau NPC (Neutral-Point-Clamped), a été proposée en 1981 par A. Nabae et H. Akagi pour générer trois niveaux de tension en utilisant deux interrupteurs élémentaires alimentés chacun par une source de tension continue distincte [16]. La figure 1.10(a) présente la structure d'un bras d'un onduleur NPC à

trois niveaux qui utilise la mise en série d'interrupteurs et deux diodes connectées au point milieu de la source de tension d'entrée créé par deux capacités. L'objectif de cette structure est de pouvoir obtenir en sortie du bras de l'onduleur un niveau supplémentaire au milieu de la tension d'entrée avec un courant bidirectionnel. La tension de sortie d'un bras de ce convertisseur ne peut pas dépasser la moitié de la tension continue d'entrée.
Ce convertisseur est considéré comme le premier convertisseur multiniveau pour des applications de moyenne puissance. Depuis, de nombreuses études ont été proposées pour étudier ses propriétés et les faire évoluer pour obtenir des onduleurs NPC avec plus de niveaux de tension, permettant d'avoir des tensions d'entrée plus élevées. La structure d'un bras d'onduleur NPC à cinq niveaux est représentée sur la figure 1.10(b). Actuellement l'onduleur multiniveau NPC

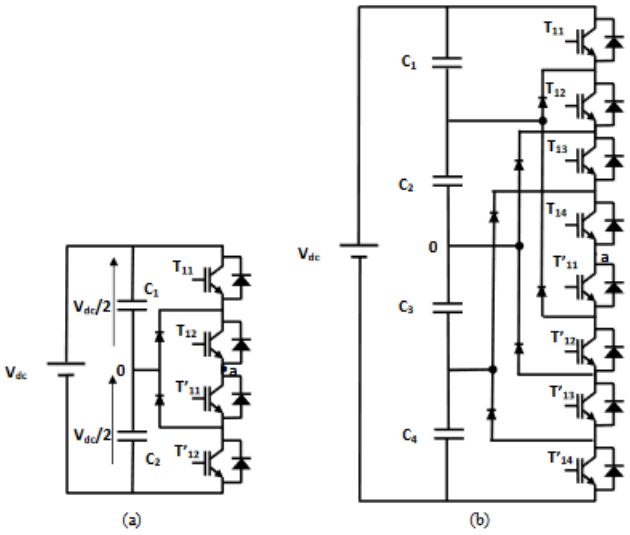


Fig. 1.10 – Structure d'un bras onduleur multiniveau du type NPC (a) à trois niveaux (b) à cinq niveaux [131]

est le plus utilisé dans l'industrie, il est fortement utilisé pour les applications en hautes tensions continues (HVDC) pour générer de hautes tensions alternatives AC. Il présente aussi un grand intérêt pour la variation de vitesse des moteurs de moyenne et de forte puissance (2,4 kV to 13,8 kV) [61]. La topologie de l'onduleur NPC trois niveaux est commercialisée par plusieurs compagnies internationales comme ABB, Siemens, Alstom, Tmeic-Ge, Ansaldo, Converteam, Ingeteam, Eaton, Schneider and Weg [124].
La topologie de l'onduleur à trois niveaux du type NPC présente plusieurs avantages qui sont :
- il utilise des composants de calibre de tension plus faible que l'amplitude des tensions entrée-sortie ;
- en triphasé, les trois phases partagent le même bus continu, ce qui optimise l'utilisation des condensateurs du bus continu ;
- il fonctionne à des fréquences de hachage importantes, ce qui assure un haut rendement ;
- il a une commande relativement simple ;
- il présente de faibles pertes de commutation et un prix de revient compétitif [124] ;
- il permet de contrôler l'énergie réactive.

Mais, pour un nombre de niveaux supérieur à trois, l'onduleur NPC se trouve confronter à plusieurs problèmes techniques, ce qui rend difficile ses applications dans le cas de la forte puissance. Ces problèmes sont :
- l'équilibrage des tensions d'entrée (du point milieu) reste l'inconvénient majeur des convertisseurs NPC. Dans ce type de convertisseur, les tensions d'entrée sont obtenues, la plupart du

temps, par un pont diviseur capacitif. L'utilisation d'un NPC supérieur ou égal à 4 niveaux entraîne une importante variation des tensions aux bornes des condensateurs. Compte tenu de l'inégalité de la durée de conduction des interrupteurs, la durée de charge ou de décharge des condensateurs n'est pas la même. L'onde de sortie subit une modification à cause de la non-uniformité de sa valeur entre deux niveaux consécutifs, ainsi qu'une augmentation du dv/dt. Ceci nécessite alors l'utilisation d'une commande complexe pour équilibrer les tensions des différents condensateurs du bus continu. Ainsi, plusieurs techniques de commande ont été développées et peuvent être classées en deux familles : la commande traditionnelle en boucle fermée des tensions aux bornes des condensateurs et la modulation symétrique générant autant de configurations pour la charge que la décharge des condensateurs [135, 107]. Malheureusement, en cas de variation de charge, la première famille conduit à une déformation de la forme d'onde de la tension multiniveau ; la seconde famille conduit à un déséquilibre des tensions aux bornes des condensateurs lorsque les courants dans la charge présentent un déséquilibre [51] ;

- il y a toujours plusieurs composants de puissance en série qui conduisent le courant de sortie, ce qui augmente les pertes ;
- les pertes ne sont pas réparties équitablement dans les différents composants de puissance [125] ;
- l'augmentation du nombre de niveaux nécessite un nombre élevé de diodes. Pour les topologies avec un niveau n (supérieur à trois), les diodes de bouclage peuvent augmenter les contraintes en tension jusqu'à une valeur égale à Vdc (n-1)/n [121]. Il est à noter que toutes les diodes ne subissent pas la même tension inverse ;
- plus le niveau de tension augmente, plus la commande devient complexe et le nombre des composants semi-conducteurs devient plus important, ce qui rend le système plus coûteux et plus complexe ;
- absence de modularité.

1.4.2.2 L'onduleur multiniveau FC

La topologie de l'onduleur multiniveau à cellules imbriquées ou à condensateurs flottants (flying capacitor multilevel inverter) a été proposée par Meynard et Foch en 1992 [172]. Elle est constituée de plusieurs cellules (condensateurs et paires d'interrupteurs) imbriquées les unes dans les autres comme le montre les figures 1.11(a) et 1.11(b), qui représentent respectivement un bras d'un onduleur FC à trois niveaux et à cinq niveaux. Comme dans le cas d'un onduleur multiniveau NPC, la valeur de la tension maximale de sortie générée par un bras d'onduleur FC ne dépasse pas la demie tension d'entrée Vdc. Un onduleur avec n niveaux est formé par (n-1) cellules.

Ce type d'onduleur est développé pour résoudre d'une part le problème de l'équilibrage des tensions existant dans la topologie NPC, et d'autre part pour réduire le nombre excessif de diodes. Un seul produit industriel est présent sur le marché commercialisé par Alstom, à savoir l'onduleur quatre niveaux VDM 6000 (jusqu'à 2240 kW, utilisant des IGBTs) [124]. La topologie des onduleurs multiniveau FC possède plusieurs avantages à savoir :

- absence de diode. Cette structure élimine le problème des diodes de bouclage existant dans la topologie NPC ;
- faible valeur de dv/dt aux bornes des composants ;
- tension de blocage des interrupteurs identique partout ;
- absence du problème de déséquilibre des tensions des condensateurs puisque les condensateurs ne sont jamais mis en série entre des niveaux différents. L'équilibrage des capacités flottantes peut être naturellement réalisé en utilisant la technique de modulation (phase-shifted

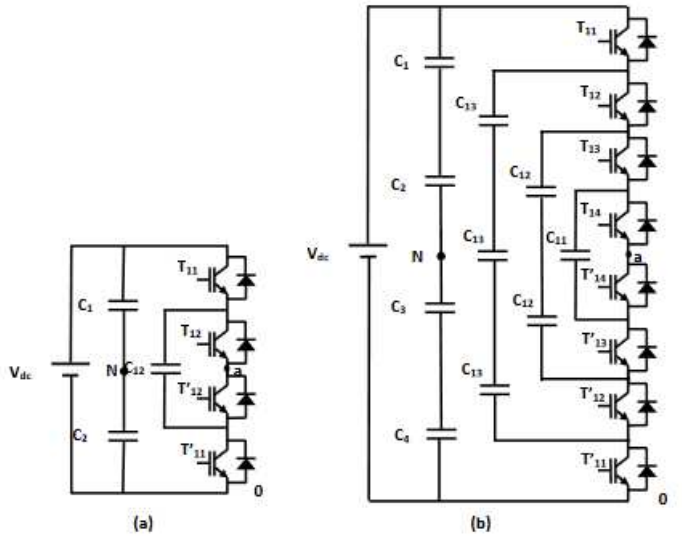


Fig. 1.11 – Structure d'un bras onduleur multiniveau du type FC (a) à trois niveaux (b) à cinq niveaux [131]

PWM) [165] ;
• sa modularité permet une extension et une adaptation aisée aux stratégies de commande avec un nombre élevé de niveaux.
Mais néanmoins la topologie FC présente aussi quelques inconvénients qui sont :
• la topologie de l'onduleur FC exige plus de condensateurs que celle de l'onduleur NPC, ce qui augmente le volume de l'onduleur ;
• comme pour le NPC, il y a toujours plusieurs composants de puissance en série conduisent le courant de sortie, ce qui augmente les pertes ;
• les condensateurs subissent de forte valeur de courant efficace ;
• le contrôleur de la charge des condensateurs augmente la complexité de la stratégie de commande totale de l'onduleur ;
• il y a un potentiel de résonance entre les condensateurs et les inductances parasites ;
• la commande du système devient difficile avec l'augmentation de niveaux.

1.4.2.3 L'onduleur multiniveau CHB

Le premier convertisseur multiniveau en pont H en cascade, ou CHB, est proposé en 1975 [35]. La première application d'onduleur CHB était pour la stabilisation des plasmas en 1988 [134]. Ce type de convertisseur consiste en la mise en série de plusieurs ponts monophasés à trois niveaux ; ces ponts étant connectés à différentes sources de tension continues séparées. Les figures 1.12(a) et 1.12(b) représentent respectivement la structure d'un bras d'un onduleur CHB à trois niveaux et cinq niveaux. Le nombre des niveaux de tension dans un onduleur CHB est défini par : n=2.s+1 avec s le nombre de sources de tension continue. Pour obtenir une tension de sortie à n niveaux, il faudra disposer de (n-1)/2 ponts onduleur 3 niveaux monophasés par bras. Il existe quelques produits industriels de convertisseurs CHB présents sur le marché qui sont commercialisés par Siemens, Tmeic-Ge, LS Industrial Systems, Yaskawa, Rxpe and Leader- et- Harvest [165].
Ainsi les avantages de cette topologie sont :
• grâce à son caractère modulaire, il est possible d'ajuster le nombre de niveaux de sortie sans complexité supplémentaire, en ajoutant ou en supprimant les cellules de pont complet. De ce fait, son caractère modulaire est un atout important aussi bien du point de vue de l'assemblage

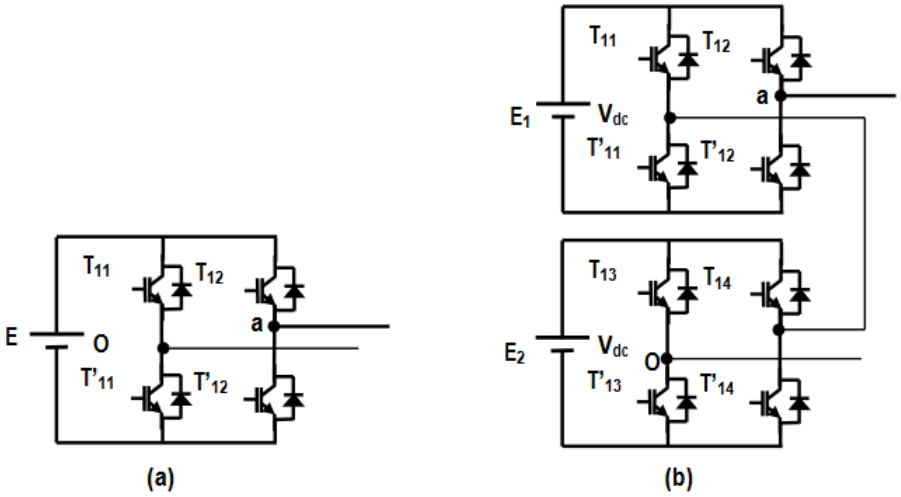


Fig. 1.12 – Structure d'un bras onduleur multiniveau du type CHB (a) à trois niveaux (b) à cinq niveaux [131]

de l'équipement que du point de vue de la stratégie de commande du convertisseur ;
• la commande PSPWM qui décale les fréquences harmoniques du coté haute fréquence avec un nombre élevé de niveaux permet de réduire la fréquence moyenne de commutation des interrupteurs (inférieure à 500 Hz) ce qui favorise le refroidissement du système et la diminution des pertes [121] ;
• pour atteindre le même nombre de niveaux de tension, ce type de convertisseur nécessite moins de composants, donc un poids et un coût plus faibles par rapport aux deux autres structures de convertisseur NPC et FC ;
• cette structure n'utilise aucune diode supplémentaire ;
• les interrupteurs supportent la même tension de blocage ;
• Il est possible d'alimenter avec ce type de convertisseur une charge en haute ou moyenne tension à partir d'alimentations basse tension (par exemple dans le cas d'un système multi-source).
Mais comme les autres topologies, la topologie CHB possède aussi certains inconvénients qui sont :
• la nécessité d'utiliser une source de tension indépendante isolée galvaniquement pour chaque pont H, limitant ainsi l'utilisation de cette topologie dans certains domaines d'application. Ceci est l'inconvénient majeur de cette topologie ;
• la communication entre les ponts complets est nécessaire pour réaliser la synchronisation de la référence et des formes d'ondes porteuses ;
• nécessité d'équilibrer les sources DC entre les différents niveaux ;
• besoin de plusieurs connecteurs/câbles pour connecter les sources DC.

1.4.2.4 Synthèse comparative entre les trois onduleurs multiniveaux conventionnels

En comparaison avec les onduleurs classiques deux niveaux, l'intérêt de réaliser des onduleurs multiniveaux réside dans leurs capacités à générer des formes d'ondes présentant un faible THD en tension et par conséquent ils permettent de diminuer la taille du filtre inductif pour obtenir le même THD en courant des courants de sortie. En plus, ils permettent d'augmenter la définition temporelle, d'où l'appellation de convertisseurs à haute résolution. Un autre avantage des convertisseurs multiniveaux est qu'ils offrent une diminution des contraintes aux

bornes des interrupteurs de puissance et ils présentent un bon comportement en compatibilité électromagnétique (CEM), surtout vis-à-vis de la tension homopolaire.
En comparant les différentes caractéristiques des trois topologies (NPC, FC et CHB) des onduleurs multiniveaux conventionnels décrits dans les paragraphes précédents, nous constatons que chaque topologie a ses propres avantages et ses propres inconvénients. Pour évaluer les performances d'un onduleur multiniveau, plusieurs paramètres doivent être pris en considération à savoir le nombre de composants (nombre d'interrupteurs de puissance, nombre de diodes, nombre de circuits d'équilibrage, nombre de circuits de driver), les pertes (pertes de conduction, pertes de commutation, nombre d'états ON et OFF des interrupteurs, nombre d'états redondants), la tension de blocage (tension de blocage de chaque interrupteur, tension de blocage maximale), le nombre de sources isolées ou non isolées (nombre de sources DC ou de condensateurs, nombre de variétés de source DC) et le type de configuration (configuration symétrique ou asymétrique) [110]. Il est à noter que le nombre de composants nécessaire à la réalisation d'un onduleur multiniveau est un paramètre très important qui conditionne en grande partie l'efficacité de fonctionnement d'un convertisseur multiniveau du point de vue volume, coût et pertes. De ce fait, une récapitulation du nombre des différents composants nécessaires à la conception de chacune des trois topologies de base des onduleurs multiniveaux est donnée par le tableau 1.1. Une autre comparaison des trois topologies de convertisseurs

TABLE 1.1 – Étude comparative du point de vue du nombre de composants nécessaires pour la réalisation des trois topologies conventionnelles des onduleurs multiniveaux

Topologie	NPC	FC	CHB
Composants de commutation principaux	2(n-1)	2(n-1)	2(n-1)
Diodes principales	2(n-1)	2(n-1)	2(n-1)
Diodes de blocage	2(n-2)	0	0
Condensateurs du bus continu	(n-1)	(n-1)	(n-1)/2
Condensateurs flottants	0	2(n-2)/2	0

multiniveaux conventionnels 5 niveaux est représentée sur la figure 1.13, basée sur le nombre d'interrupteurs de puissance (figure 1.13(a)), le nombre de sources DC ou de condensateurs du bus continu (figure 1.13(b)), le nombre des autres composants (figure 1.13(c)), les pertes par conduction (figure 1.13(d)) et les pertes par commutation (figure 1.13(e)). Une première comparaison basée sur le nombre de composants permet de tirer quelques conclusions et de séparer les champs d'applications de ces différents convertisseurs. En effet, d'après le tableau 1.1, pour un même niveau n de tension, les trois topologies nécessitent le même nombre d'interrupteurs de puissance mais diffèrent sur le nombre de sources continues requises, de diodes et des condensateurs. Nous pouvons constater aussi, qu'en augmentant le nombre de niveaux n, deux topologies nécessitent un grand nombre de composants, ce qui est l'inconvénient majeur des deux premières topologies. Le convertisseur CHB paraît être la topologie la plus avantageuse dans ce cas puisque elle demande moins de composants (figure 1.13(f)) [125]. Ainsi, le convertisseur CHB est très utilisé dans les systèmes de conversion d'énergie multisource et dans des applications monophasées, telles que le filtrage actif ou la compensation statique, lorsque le convertisseur n'a pas besoin de fournir de l'énergie au système. Il est donc le plus adapté pour la compensation harmonique/réactive [173]. En effet, sur les lignes de transmission de longue distance, il est souvent nécessaire de compenser la puissance réactive. Lorsqu'elle est contrôlée de façon adéquate, l'onduleur CHB offre la possibilité de régler l'amplitude de la tension et son déphasage, mais aussi l'impédance de la ligne de transmission, ce qui permet de jouer le rôle de compensateurs statiques. Alstom a commercialisé un onduleur multiniveau CHB pour la compensation/génération d'énergie

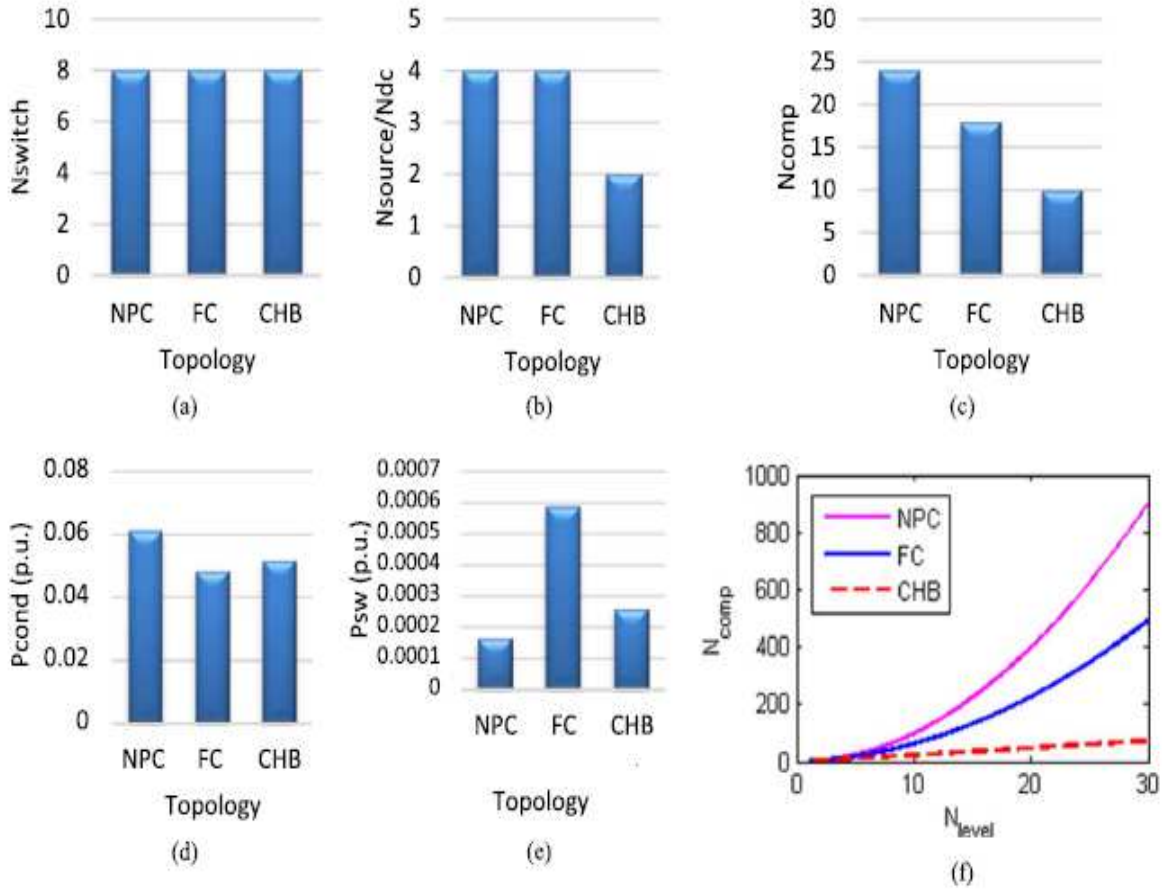


Fig. 1.13 – Comparaison des trois topologies conventionnelles d'onduleur 5 niveaux basées sur : (a) le nombre d'interrupteurs de puissance, (b) le nombre de sources DC ou de condensateurs du bus continu,(c) le nombre des autres composants, (d) les pertes par conduction (p.u), (e) les pertes par commutation (p.u) et (f) le nombre de composants en fonction du nombre de niveaux[160]

réactive (STATCOM)[173].
Cependant, pour des applications où seulement une source continue est disponible, les topologies de types NPC et FC sont avantageuses par rapport à celle de la topologie CHB. Elles sont aussi intéressantes dans des applications triphasées nécessitant peu de niveaux permettant une conversion directe, avec échange de puissance active et lorsqu'il n'y a pas d'isolation galvanique entre les sources échangeant de la puissance. Pour les onduleurs NPC triphasés, les condensateurs sont partagés par les différents bras, ce qui permet un équilibrage de la puissance circulant entre les phases. Cet équilibrage permet une réduction notable de la taille des condensateurs intermédiaires du bus continu.

Une deuxième comparaison basée sur les pertes de conduction et de commutation (figure 1.13(d) et 1.13(e)) montre que la topologie NPC présente le minimum de pertes de commutation (figure 1.13(e) [160]).

1.4.3 Les nouvelles topologies des onduleurs multiniveaux

L'étude des trois topologies de base des convertisseurs multiniveaux (CMU) conventionnels montre que, bien que ces onduleurs permettent de convertir de fortes puissances avec une bonne qualité d'énergie (faible THD des ondes de courant et de tension), ils présentent l'inconvénient d'utiliser un nombre élevé de composants avec l'augmentation du nombre

de niveaux. Pour surmonter cette limitation, depuis les deux dernières décennies, il a été développé de nouvelles topologies d'onduleur multiniveau basées sur la réduction du nombre de composants (RNC). Ceci est dans le but d'améliorer l'efficacité énergétique, le THD des signaux de sortie, la stratégie de commande, le volume et le coût des onduleurs multiniveaux, ainsi que l'élargissement de leur champ d'application afin qu'ils deviennent plus attractifs et compétitifs que les topologies classiques à deux niveaux [91]. Mais jusqu'à ce jour, il n'existe pas encore une structure qui satisfait les différentes exigences et peu de structures ont trouvé leur application dans l'industrie [122]. Une structure d'onduleur multiniveau fonctionnant avec un rendement très élevé tout en ayant un volume et un coût faibles reste encore un challenge ce qui laisse le champ de recherche dans ce domaine encore ouvert pour l'émergence de nouvelles topologies.

En se référant à la littérature scientifique, une grande variété de nouvelles topologies de

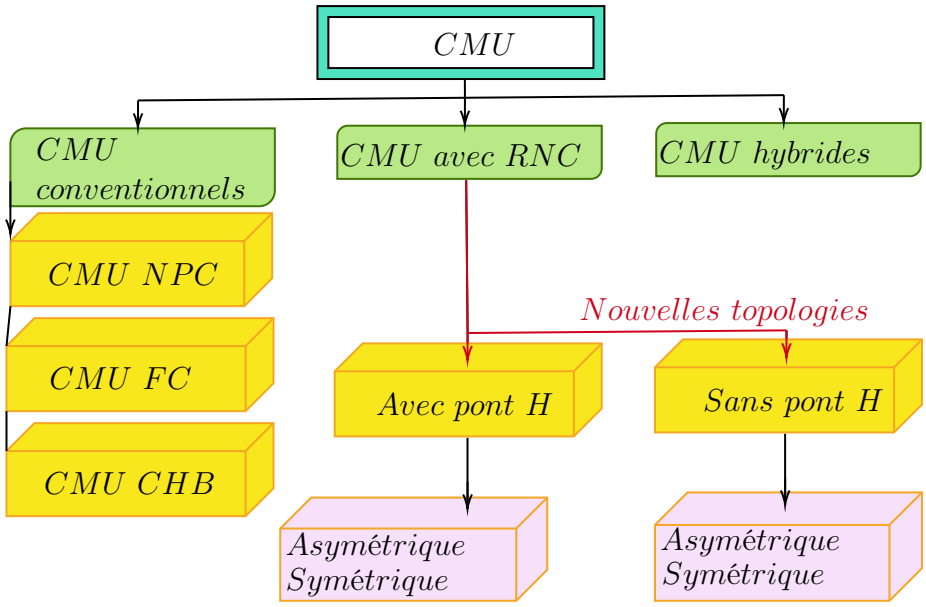


Fig. 1.14 – Classification des nouvelles topologies récentes d'onduleurs multiniveaux

RNC a été proposée en utilisant soit la technique de modification de structure pour réduire le nombre d'interrupteurs de puissance et des circuits drivers, soit la technique de réduction du nombre de sources DC en utilisant des sources DC asymétriques ou soit la combinaison des deux techniques (e.g., famille des convertisseurs SMC). Une classification de ces nouvelles topologies est donnée sur la figure 1.14. Selon cette classification, les nouvelles topologies de RNC peuvent être divisées en deux familles : les topologies en cascade avec un pont H et les topologies sans pont H. Les onduleurs multiniveaux hybrides sont à base de combinaisons des deux topologies conventionnelles de base ou de légères variations de celles-ci pour des applications de moyenne et haute tension. Pour les topologies de RNC avec et sans pont H, on peut retrouver des configurations symétriques quand les sources DC ont tous les mêmes valeurs de tension et les configurations asymétriques quand les valeurs des tensions des sources DC sont différentes.

1.4.3.1 Les nouvelles topologies d'onduleurs multiniveaux de RNC avec pont H

Les topologies d'onduleurs multiniveaux de RNC avec un pont H ne nécessitent ni diodes bouclées ni condensateurs flottants. Elles sont généralement utilisées dans des applications de basse tension et se divisent en deux familles, les topologies en cascade symétriques et asymétriques. Plusieurs types de topologies d'onduleurs multiniveaux avec un pont H symétriques et

asymétriques se sont développées et sont présentées dans la littérature, [189, 154, 27, 21, 24, 30, 32, 77, 79, 82, 78, 81, 80, 199, 100, 109, 83, 62, 117, 178, 9, 14, 97, 84, 153, 119, 147, 4, 145]. Nous présentons ici les topologies les plus connues.

A) Les topologies symétriques avec un pont en H : Les topologies des onduleurs multiniveaux symétriques avec un pont H sont généralement constituées par une combinaison de deux blocs séparés. Le premier bloc est utilisé pour la génération de la tension multiniveau DC (demi-cycle positif, unipolaire) en utilisant n cellules de base en cascade, tandis que le deuxième bloc est constitué d'un pont H pour l'obtention de l'onde alternative (ou bipolaire) multiniveau. Les topologies symétriques avec un pont H ont l'inconvénient d'utiliser un grand nombre de composants à cause de l'égalité des valeurs des tensions des sources DC, par rapport aux topologies asymétriques.

∗ Topologie CHBMLDCL

La topologie d'onduleur multiniveau avec un pont H symétrique CHBMLDCL (Cascaded

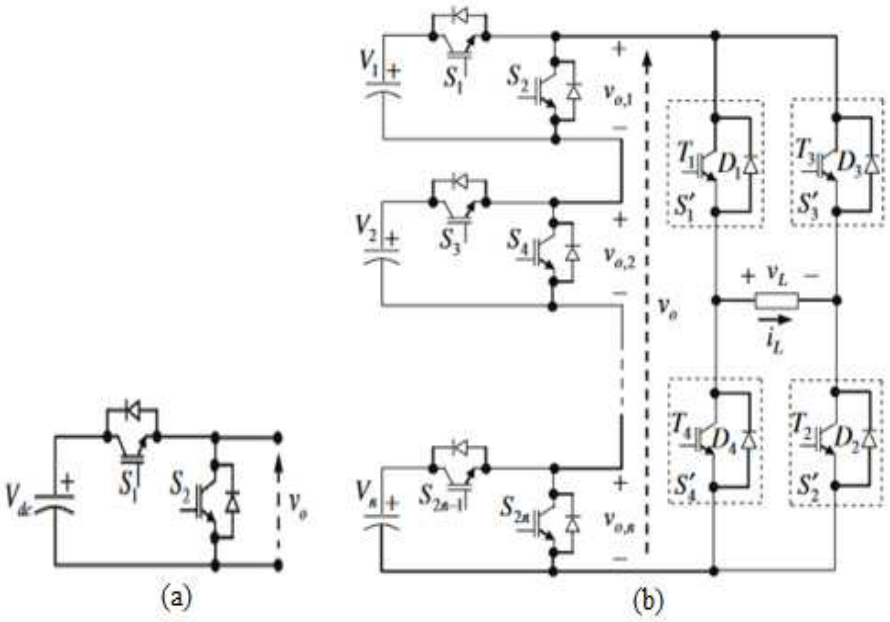


Fig. 1.15 – Topologie d'onduleur multiniveau CHBMLDCL [24] (a) cellule de base (b) topologie généralisée pour n niveaux de tension.

Half Bridge Multilevel DC Link) est proposée par Gui et al.[189], puis est améliorée ensuite par Babaei et al. [24, 83]. Elle est basée sur la mise en cascade de n demi-ponts pour générer un bus continu avec plusieurs niveaux de tension, comme le montre la figure 1.15. Ces n demi-ponts sont connectés à un pont H monophasé SPFB (Single-Phase Full Bridge) pour obtenir une tension alternative multiniveau. Chaque cellule de base est constituée par une seule source DC et deux interrupteurs. Cette topologie a permis de réduire de moitié le nombre d'interrupteurs de puissance et de leurs drivers, ce qui diminue par conséquent son volume et son coût. Elle a aussi l'avantage de fonctionner avec la fréquence fondamentale et en MLI avec une haute fréquence de commutation. Elle utilise des MOSFETs pour les demi-ponts et des IGBTs pour le pont H afin de pouvoir alimenter des applications en haute tension. Cette topologie a aussi l'avantage de fonctionner avec des sources asymétriques et elle est applicable

aux systèmes de conversion d'énergie multisource.

* Topologies RV

La topologie d'onduleur multiniveau avec un pont H symétrique RV (Reversing voltage) est proposée par Najafi et al. dans [149, 163]. Cette topologie représentée sur la figure 1.16 génère la tension multiniveau à travers deux étages, le premier pour générer la tension positive du multiniveau et le deuxième pour obtenir la tension multiniveau alternative. Cette topologie

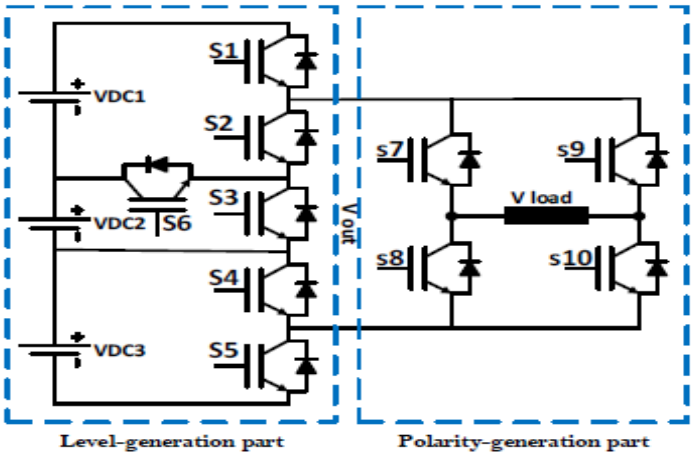


Fig. 1.16 – Topologie d'onduleur multiniveau avec un pont H symétrique RV [149].

peut être étendue pour n'importe quel niveau en augmentant le nombre de niveau du premier étage. Cette topologie est redondante et flexible dans les séquences de commutation. Elle nécessite peu de composants en la comparant avec les autres topologies conventionnelles utilisées dans les systèmes multisources connectés au réseau ou dans le applications VE.

* Topologie TCCHB

La topologie d'onduleur multiniveau avec un pont H symétrique TCCHB (Transistor clamped cascaded H Bridge) est proposée par Odeh et al. [154, 166]. Cette topologie est basée sur une cellule en pont H symétrique associée à des transistors bouclés (à deux sens contrôlés séparément) sur une partie de la source DC d'entrée. La figure 1.17(a) montre un onduleur multiniveau TCCHB avec trois sources de tension DC symétriques. Les interrupteurs bouclés auxiliaires augmentent le nombre de niveaux. Pour le même nombre de niveau, la comparaison de cette structure avec la topologie CHB conventionnelle montre que le nombre d'interrupteurs est réduit de moitié, ainsi que la complexité de son implantation [166]. En plus, cette structure permet de doubler la valeur efficace de la tension de sortie et de réduire le nombre de sources DC. Selon ce même principe, Elias et al. proposent une autre structure asymétrique appelée ATCCHB (asymmetrical Transistor Clamped Cascaded H Bridge) [141].

* Topologie SSPS

La topologie d'onduleur multiniveau avec un pont H symétrique SSPS (Switch Series/Parallel Sources) est proposée par [100]. Cette topologie comporte trois sources DC comme l'illustre la figure 1.17(b). Elle est basée sur la commutation en série ou en parallèle des sources DC en utilisant des interrupteurs de puissance. Elle a la capacité de générer plus de niveaux de tension que les topologies conventionnelles des onduleurs multiniveaux. L'objectif principal de cette topologie est de maximiser le nombre de niveaux de la tension de sortie avec le minimum de tension aux bornes des interrupteurs de puissance [78]. Les sources DC peuvent être remplacées par des batteries, des condensateurs ou des sources d'énergie renouvelable. La

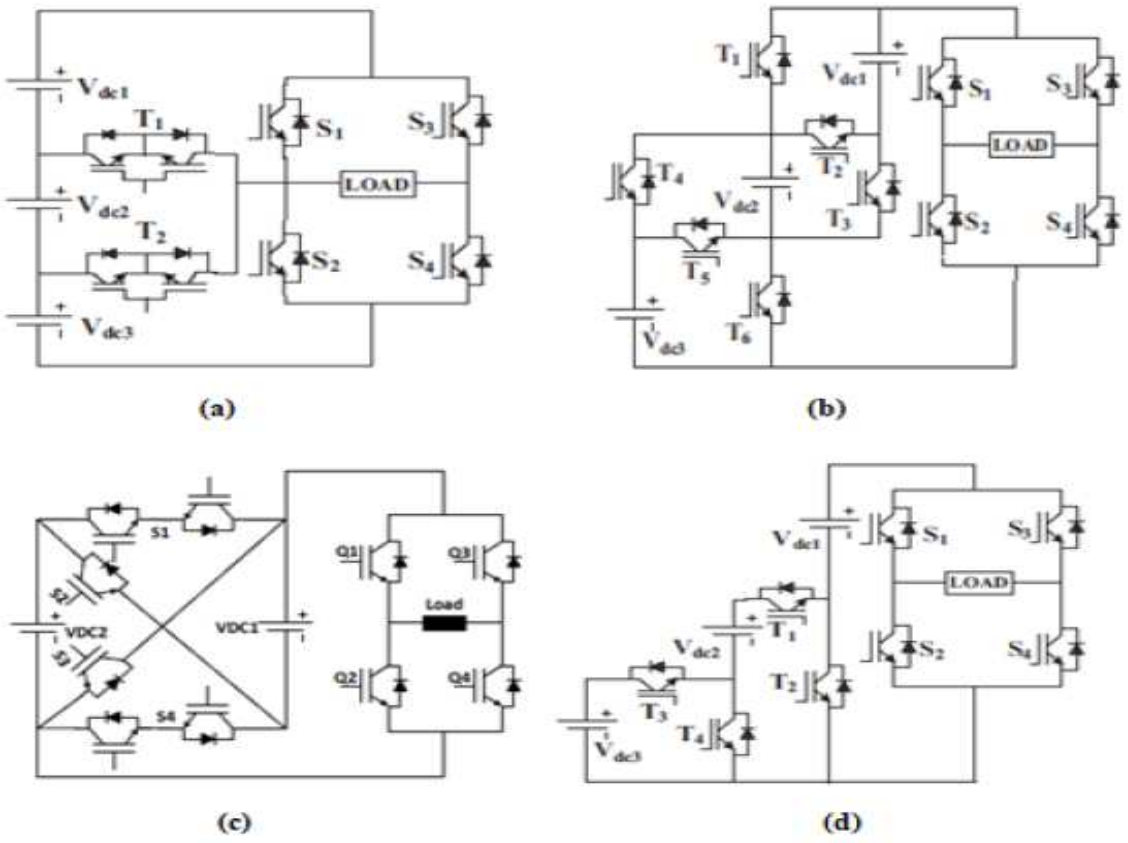


Fig. 1.17 – Topologies d'onduleurs multiniveaux symétriques avec un pont H (a)topologie TCCHB[147], (b)topologie SSPS [84], (c) topologie Criscross [119], (d)topologie SCSS [62].

topologie SSPS est très utilisée dans les systèmes multisources et dans les véhicules électriques (VE) pour re-configurer la connexion des batteries d'une manière flexible et satisfaire la demande de la charge en traction [97]. Cette topologie peut être configurer avec des sources de tension DC asymétrique.

* Topologie Criscross

La topologie d'onduleur multiniveau avec pont H symétrique Criscross est proposée par Khosroshahi [119]. Cette topologie en cascade est donnée sur la figure 1.17(c). Elle est basée sur la mise en série de n cellules de base ayant une structure croisée avec deux sources DC et des interrupteurs contrôlés dans un sens ou dans les deux sens. L'avantage de cette topologie est qu'elle possède un nombre réduit d'interrupteurs de puissance et de sources DC en la comparant avec la topologie CHB conventionnelle, ce qui donne un onduleur de faible volume et coût et ayant une faible chute de tension à sa sortie.

* Topologie SCSS

La topologie d'onduleur multiniveau avec pont H symétrique SCSS (Series Connected Switched Sources) est proposée par Choi et al. [62]. Elle est basée sur la connexion en série de différentes sources de tension DC commutées à travers des interrupteurs de puissance comme le montre la figure 1.17(d). Le lien entre ces différentes sources DC synthétise la tension DC multiniveau. Le nombre de sources de tension DC et d'interrupteurs de puissance augmente avec l'augmentation du niveau. Le nombre de niveau n en fonction du nombre de sources DC "s" est n=2.s+1. L'inconvénient majeur de cette structure est la difficulté de son implantation avec une configuration asymétrique [77].

∗ Topologie Nilkar

Une topologie d'onduleur multiniveau utilisant des unités de cellules de base en cascade connectées à un pont H est proposée par Nilkar dans [153]. La structure de cette topologie généralisée pour générer n niveaux de tension est représentée sur la figure 1.18(a) dont la cellule de base est composée de deux sources de tension DC et de quatre interrupteurs commandés dans un seul sens. Cette topologie en cascade a été conçue pour réduire le nombre

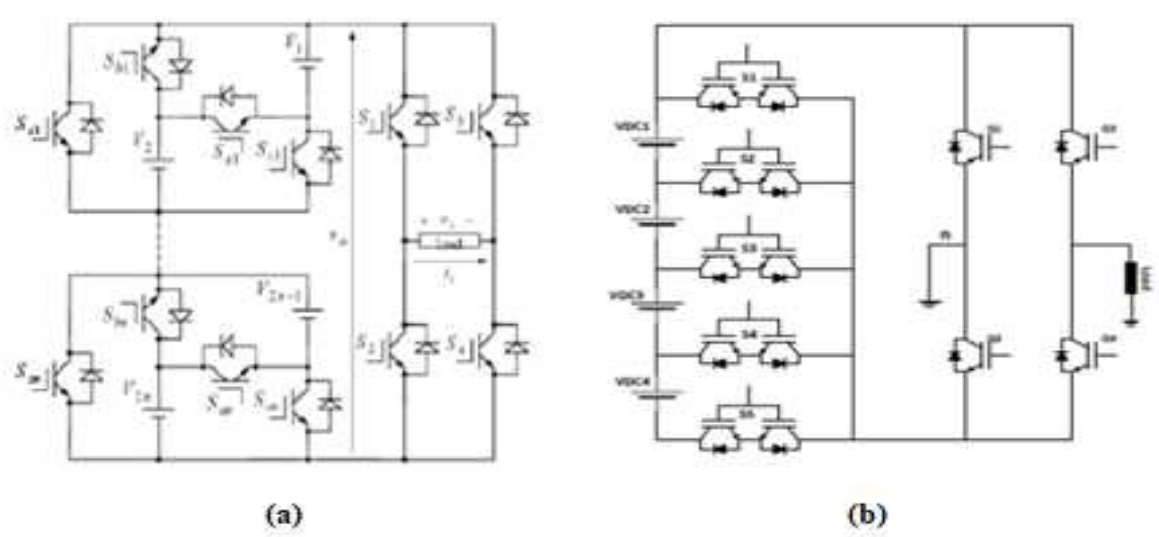


Fig. 1.18 – Toplogies d'onduleur multiniveau avec un pont H symétriques (a) topologie Nilkar [153],(b) topologie MLM [83].

d'interrupteurs pour un nombre de niveaux élevés. Cette structure est très utilisée dans les systèmes multisources de conversion d'énergie à base d'énergie renouvelable.

∗ Topologie MLM

La topologie d'onduleur multiniveau avec un pont H symétrique MLM (Multilevel Modular) est proposée par Ebrahimi et al. dans [83]. Cette topologie avec quatre sources DC est représentée sur la figure 1.18(b). En augmentant le nombre de niveaux, cette topologie a l'avantage de réduire le nombre de sources DC, d'interrupteurs et de diodes. L'inconvénient de cette topologie est qu'elle ne peut pas fonctionner avec une configuration asymétrique. Cette topologie est utilisée surtout dans des applications qui demandent une très bonne qualité d'énergie et dans des applications où il y a un grand nombre de sources de tension DC.

∗ Topologies Babaei

Babaei et al. ont proposé plusieurs topologies d'onduleur multiniveau avec un pont H symétrique. Dans [81], ils ont proposé une topologie représentée sur la figure 1.19. Cette topologie est basée sur la mise en cascade de n cellules de base qui génèrent une tension continue positive avec plusieurs niveaux (bloc de génération de niveaux), ces cellules sont connectées à un pont H pour obtenir une tension multiniveau alternative (bloc de génération de polarité). La structure de la cellule de base est représentée sur la figure 1.19(a), elle est composée de trois sources DC et de cinq interrupteurs de puissance commandés dans un sens. L'onduleur multiniveau développé pour n niveaux présenté sur la figure 1.19(b), a l'avantage de générer un nombre élevé de tensions (n niveaux) avec le minimum de composants (IGBTs, diodes, drivers et sources DC) en le comparant avec d'autres topologies en cascade

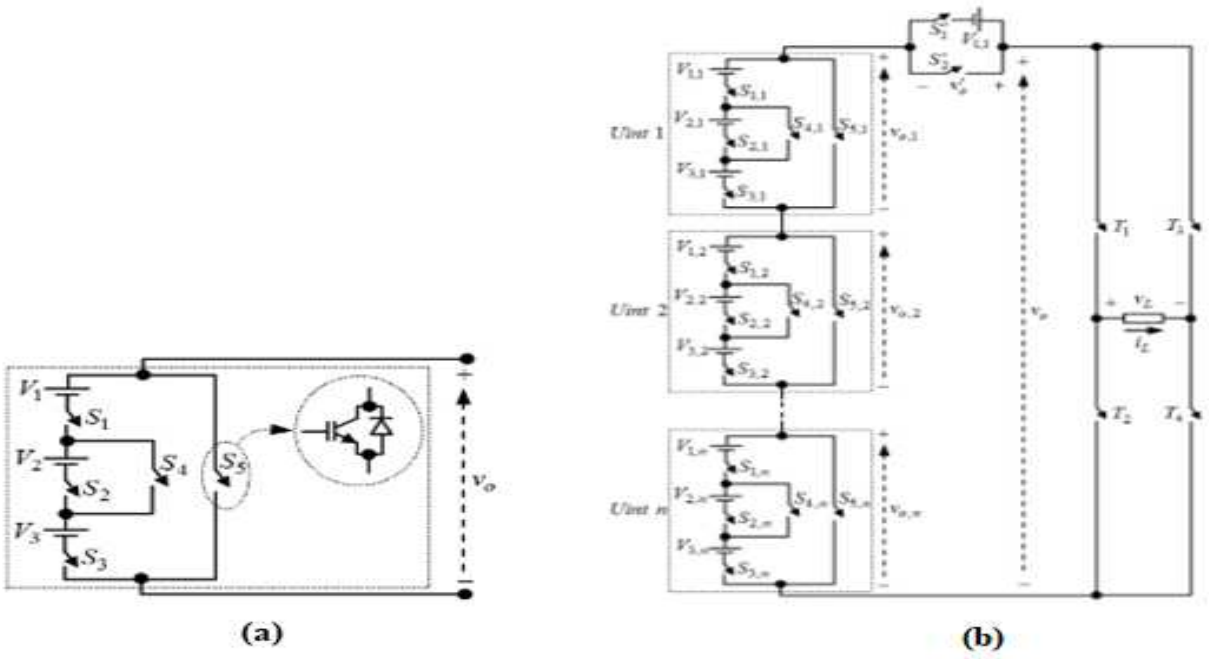


Fig. 1.19 – Topologie d'onduleur multiniveau avec un pont H symétrique proposée par Babaei et al. dans [81] (a) cellule de base (b) topologie généralisée pour n niveaux de tension.

proposées dans la littérature. Pour générer tous les niveaux de tension à la sortie de l'onduleur, quatre algorithmes ont été proposés. Babaei et al. ont aussi proposé une autre topologie avec une configuration symétrique et asymétrique dans [30, 32]. Ces configurations symétriques et asymétriques sont représentées respectivement sur la figure 1.20(a) et 1.20(b). Pour les deux configurations, la tension continue positive multiniveau est générée par un arrangement spécifique des sources de tension DC et des interrupteurs de puissance. Chaque source DC est séparée par un interrupteur de puissance. Un pont H est aussi utilisé pour obtenir la tension multiniveau alternative et aussi pour obtenir le niveau zéro. Ces topologies permettent de réduire le nombre de composants en les comparant aux topologies proposées dans la littérature pour un niveau de tension bien spécifique et avec beaucoup de niveaux. Le but principal de la topologie symétrique est de réduire l'état ON des interrupteurs et de permettre des états redondants pour un niveau particulier en comparaison avec les autres topologies symétriques. Dans [21], Babaei présente aussi une autre topologie en cascade pour élever le nombre de niveaux et réduire le nombre de sources DC et le nombre d'interrupteurs. La cellule de base et l'onduleur généralisé pour n niveaux de la topologie proposée est représentée respectivement sur la figure 1.21(a) et 1.21(b).

B) Les topologies asymétriques avec un pont en H : Pour réduire le nombre de composants et minimiser le volume et le coût d'un onduleur multiniveau symétrique, plusieurs topologies en cascade asymétriques se sont développées. Ce type de configuration d'onduleur multiniveau a l'avantage de générer un nombre élevé de niveaux en comparaison avec les topologies symétriques ayant un même nombre d'interrupteurs de puissance. En plus elles permettent de réduire les états redondants pour générer un niveau de tension bien particulier [147]. Mais de l'autre coté, elles ont l'inconvénient d'utiliser des valeurs de tension élevées des sources DC [81].
Ce potentiel important des topologies en cascade asymétriques a augmenté le nombre de niveau et réduit les états redondants avec le même nombre de cellules utilisées. Dans la littérature, plusieurs topologies d'onduleurs multiniveaux asymétriques avec un pont H se

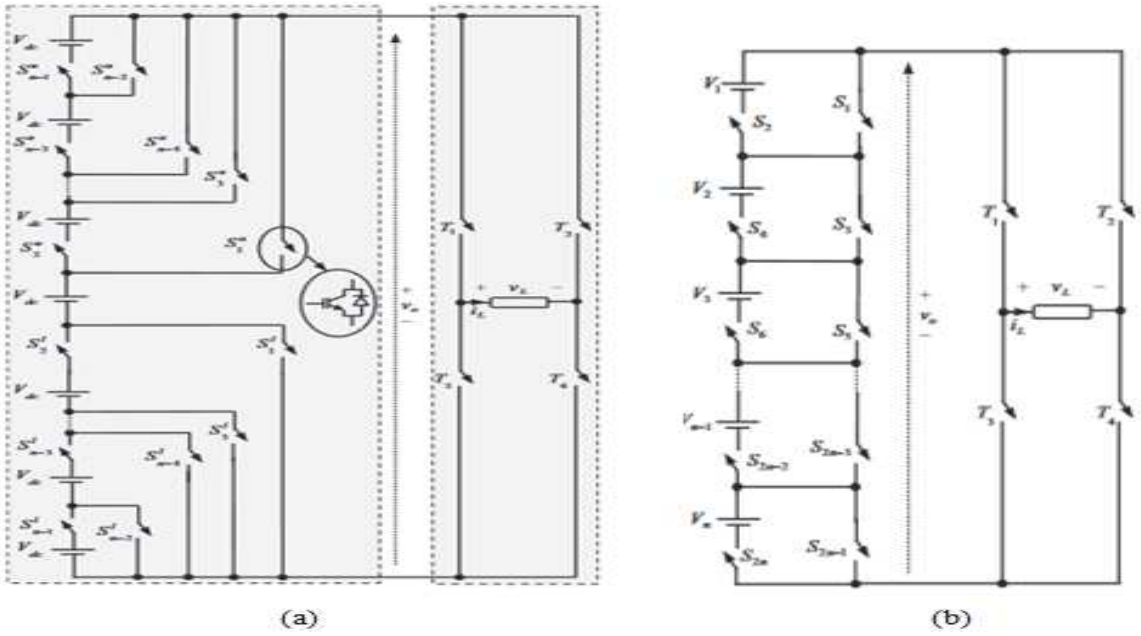


Fig. 1.20 – Topologie d'onduleur multiniveau avec un pont H proposée par Babaei et al. dans [82] (a) configuration symétrique, (b) configuration asymétrique.

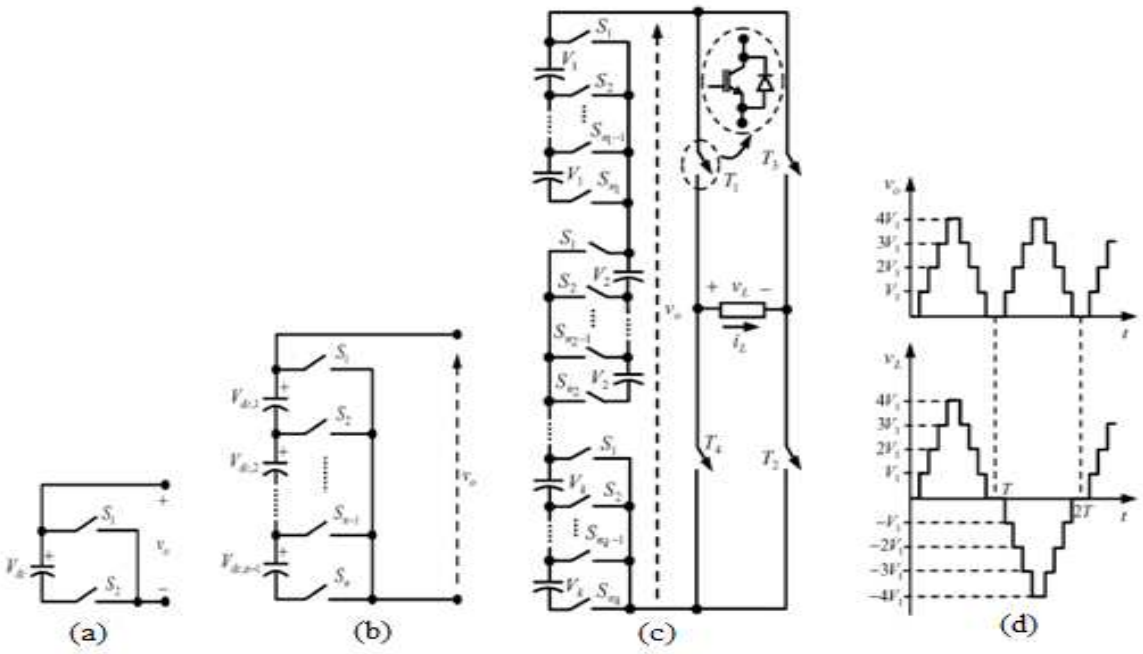


Fig. 1.21 – Topologie d'onduleur multiniveau avec un pont H symétrique proposée par Babaei dans [21] (a) cellule de base, (b) cellule pour générer n niveaux, (c) topologie généralisée pour N niveaux de tension, (d) allure de la tension aux bornes des cellules en cascade et aux bornes de la charge.

sont développées [92, 79, 80, 81, 63, 182, 185, 176], nous n'en citons ici que quelques unes.
Dans [92], une topologie est proposée en utilisant une cellule de base à trois interrupteurs et une source DC comme le montre la figure 1.22(a). L'inconvénient de cette topologie est qu'elle utilise un nombre de composants supérieur à celui utilisé dans le cas d'un CHB. L'avantage de cette topologie est qu'elle peut fonctionner à fréquence fondamentale et en MLI à haute fréquence.

Dans [79], une cellule de base composée de deux parties connectées entre elles par deux

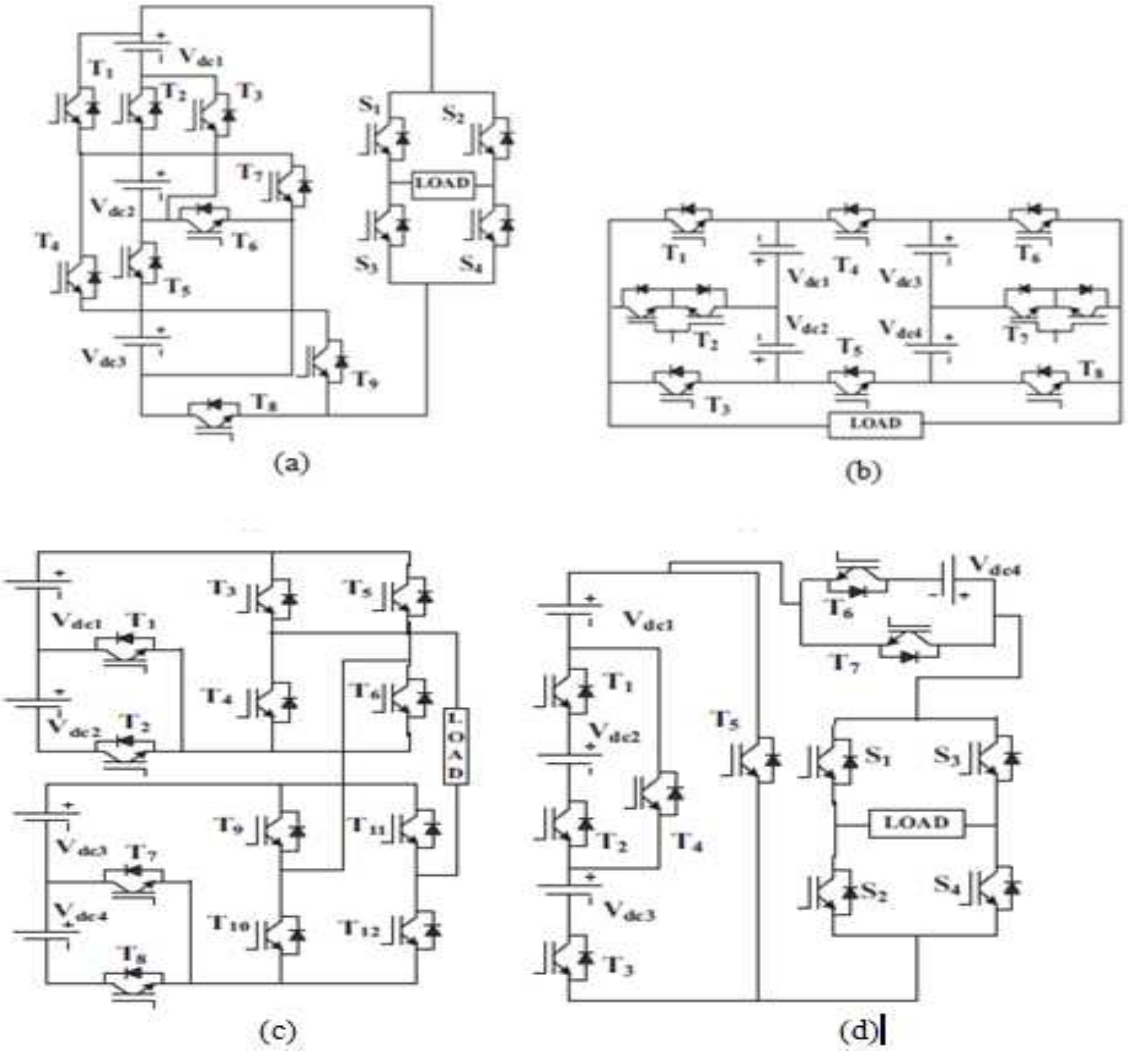


Fig. 1.22 – Topologies d'onduleurs multiniveaux asymétriques avec un pont H (a) topologie proposée dans [92], (b) topologie proposée dans [79], (c) topologie proposée dans [80], (d) topologie proposée dans [81].

interrupteurs commandés dans un sens comme le montre la figure 1.22(b). Chaque cellule de base nécessite deux interrupteurs commandés dans un sens et ((s/2)-1) interrupteurs commandés dans les deux sens, avec s le nombre de sources DC dans la cellule de base.
Babaei et al. ont aussi développé d'autres topologies asymétriques avec un pont H représentées sur les figures 1.22(c) et 1.22(d) et proposées respectivement dans [81] et [80].
Dans le but de diminuer le nombre de sources DC des précédentes topologies d'onduleur multiniveau asymétrique avec un pont H, une autre topologie est proposée par Babaei et al. dans [82]. Dans cette topologie, illustrée sur la figure 1.23, tous les interrupteurs sont commandés dans un seul sens. Cette topologie est conçue dans le but d'augmenter le nombre de niveaux tout en minimisant le nombre de composants. Avec cette structure, 31, 127 et n niveaux de tension peuvent être générés avec le minimum de composants. La topologie généralisée de l'onduleur multiniveau générant n niveaux de tension est représentée sur la figure 1.23. Un algorithme est appliqué pour déterminer la valeur de la tension de chaque source DC.
Dans [63], un onduleur multiniveau est développé pour des applications d'énergie renouvelable. La topologie proposée demande une seule source de tension DC pour assurer la tension désirée, mais l'équilibrage des tensions des condensateurs reste son majeur inconvénient. Dans [182], une topologie d'onduleur multiniveau asymétrique est développée avec une seule source

DC pour générer 49 niveaux de tension de sortie. Son inconvénient est la complexité de sa structure et son coût élevé. Dans [185], une topologie est proposée basée sur la combinaison d'interrupteurs commandés dans un seul sens et dans les deux. Cette topologie possède moins d'état ON pour générer un niveau très élevé de tension de sortie. Dans [176], une topologie est proposée utilisant la combinaison d'interrupteurs commandés dans un seul sens et des diodes. Cette topologie est applicable dans des applications de moyenne tension.

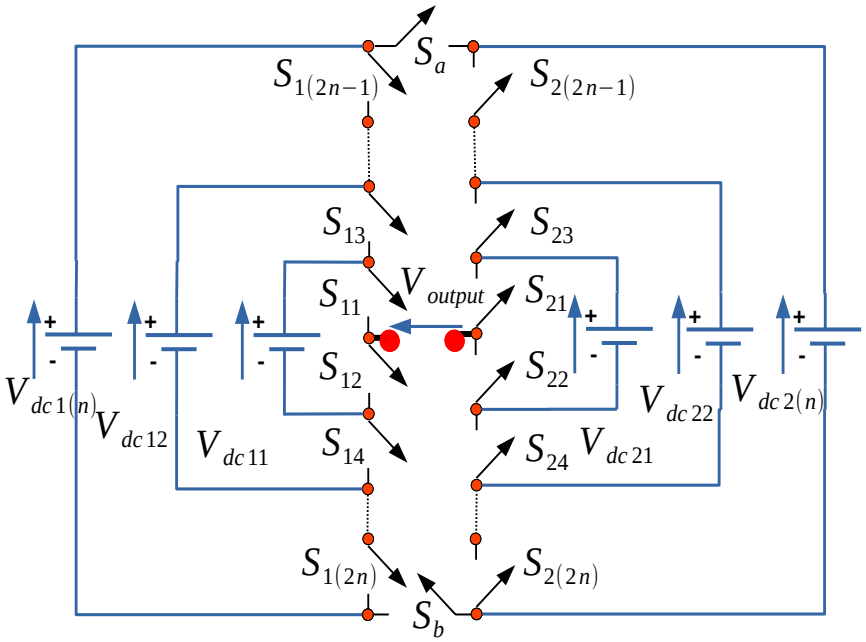


Fig. 1.23 – Topologie d'onduleur multiniveau en cascade proposé par Babaei et al. [82] : topologie généralisée pour n niveaux de tension.

1.4.3.2 Les topologies d'onduleurs multiniveaux de RNC sans pont H

Les topologies d'onduleurs multiniveaux sans pont H sont utilisées dans les applications de moyenne et haute tension. Elles sont constituées par des unités de cellules en cascade qui sont capables de générer des ondes bipolaires sans l'utilisation d'un pont H. Ces topologies se divisent en deux catégories, les topologies symétriques et asymétriques. La majorité des topologies de RNC sans pont H sont conçues avec des configurations symétriques qui peuvent être utilisées aussi avec des configurations de sources DC asymétriques [84]. De ce fait, nous présentons ici uniquement les topologies sans pont H symétriques.

* Topologie CBSC (Babaei)

La topologie d'onduleur multiniveau sans pont H symétrique CBSC (Cascaded Bipolar Switched Cells) appelée aussi topologie Babaei est proposée par Babaei et al.[27, 22, 117]. La cellule de base de cette topologie est composée par une seule source DC et quatre interrupteurs commandés dans les deux sens. Ces interrupteurs commandés dans les deux sens ont la possibilité de contrôler les deux sens du courant par deux commandes indépendantes et aussi d'ouvrir les deux sens (circuit ouvert). La structure de cette topologie avec quatre sources DC est représentée sur la figure 1.24(a). Cette topologie a l'avantage de réduire fortement le coût de l'onduleur et de beaucoup simplifier son implantation [84].

* Topologie PUC

La topologie d'onduleur multiniveau sans pont H symétrique PUC (Packed U-cells) est développée par Ounejjar et al. [208, 209]. Pour générer les niveaux de tension désirés, cette topologie se base sur la combinaison de condensateurs, de sources de tension DC et d'interrupteurs commandés dans un seul sens. La configuration de cette topologie avec une source DC et deux condensateurs est donnée sur la figure 1.24(b). Chaque U-cellule de base est composée d'un élément DC et de deux interrupteurs de puissance. Pour équilibrer les tensions aux bornes des condensateurs, une commande par hystérésis est utilisée pour cette topologie dans [210]. L'avantage majeur de la topologie PUC est que chaque interrupteur qui doit supporter la

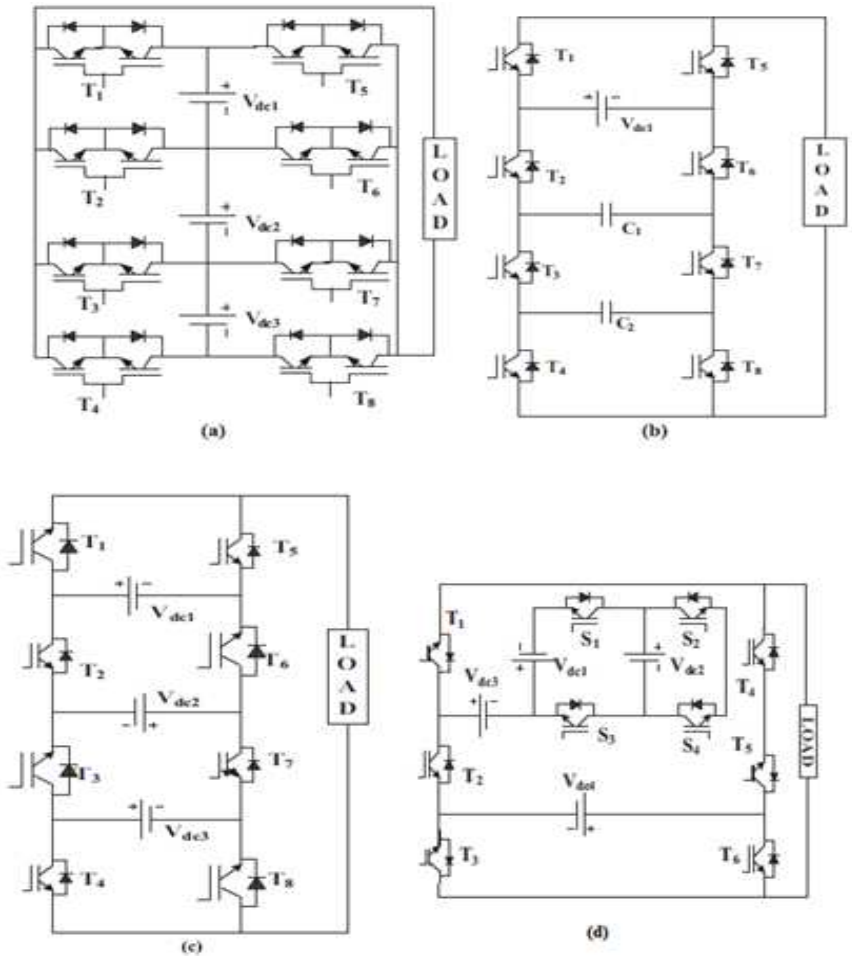


Fig. 1.24 – Topologies d'onduleurs multiniveaux symétriques sans pont H (a) topologie CBSC [27], (b) topologie PUC[209], (c) topologie CCS [96], (d) topologie MCCS [155].

tension du niveau le plus élevé fonctionne avec la plus petite fréquence et vise-versa. Cette topologie est caractérisée par la simplicité de changer le nombre de niveaux et de réduire le stress sur les interrupteurs, ce qui améliore les performances de l'onduleur.

* Topologie CCS

La topologie d'onduleur multiniveau sans pont H symétrique CCS (Cross Connected Sources) est proposée par Gupta et al. [114, 96]. La topologie est constituée de sources DC à sens alternées liées en opposition à travers des interrupteurs de puissance. La configuration de cette topologie est représentée sur la figure 1.24(c). L'emplacement bien spécifique des interrupteurs dans la bonne direction est essentiel pour produire l'onde de tension de sortie demandée. Cette topologie peut être utilisée dans un système de conversion d'énergie multisource à base de plusieurs PV séparés. Dans ce cas, pour chaque source d'entrée DC doit être connectée à

un PV avec son convertisseur DC-DC Boost.

∗ Topologie MCCS

Cette topologie d'onduleur multiniveau sans pont H symétrique MCCS (Modified Cross Connected Sources) est proposée par Jannati et al. [155]. C'est une topologie développée suite à une modification de la topologie CCS. La cellule de base de cette topologie est constituée aussi par une source DC et deux interrupteurs à un sens commandé. La représentation de cette topologie est donnée sur la figure 1.24(d). L'objectif principal de cette topologie est de minimiser la tension inverse de crête (Peak Inverse Voltage PIV).

∗ Topologie Mokhberdoran

Cette topologie d'onduleur multiniveau sans pont H symétrique est proposée par Mokhberdoran et al. [14]. La configuration de cette topologie pour un onduleur 5-niveaux est représentée sur la figure 1.25. La cellule de base est composée de six interrupteurs, deux sources DC symétriques et 8 diodes additionnelles. En la comparant avec les topologies d'onduleur multiniveau conventionnels, cette topologie présente un faible nombre d'interrupteurs et la commutation se fait sur deux parties, une avec une haute fréquence et l'autre avec une faible fréquence, ce qui augmente le rendement de cette topologie et réduit son coût et son volume. Elle est très utilisée dans des applications de forte puissance [84].

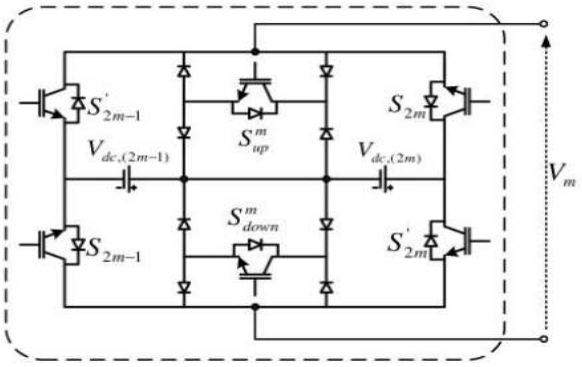


Fig. 1.25 – Topologie d'onduleur multiniveau sans pont H symétrique proposée par Mokhberdoran et al. [14].

1.4.4 La topologie d'onduleur multiniveau retenue dans ce présent travail

Le convertisseur DC-AC multiniveau (CMU) doit assurer un compromis entre la qualité de l'énergie électrique fournie et le rendement. Après cette étude bibliographique bien détaillée, l'onduleur multiniveau proposé dans ce présent travail est inspiré du principe des convertisseurs multicellulaires des travaux de Babaei et al. En effet, c'est une famille de convertisseurs issus de l'association en série et/ou en parallèle de plusieurs modules (i.e. plusieurs cellules) appelés chacun "noyau élémentaire" ou "cellule élémentaire" pour avoir plus de niveaux de tension. Ce principe est très intéressant car il offre une facilité de manoeuvre et de reconfiguration lors des défauts, ainsi qu'un rendement élevé et un nombre assez important de niveaux de tension à la sortie.

Notons qu'une cellule élémentaire est basée sur une disposition particulière des interrupteurs de puissance reliés à une ou plusieurs sources continues comme le montre les figures 1.26 et 1.27. La figure 1.26 montre différentes structures de cellules élémentaires simples (CESs) composées par une ou deux sources de tension V_{dc} et d'un nombre d'interrupteurs de puissance ne dépassant

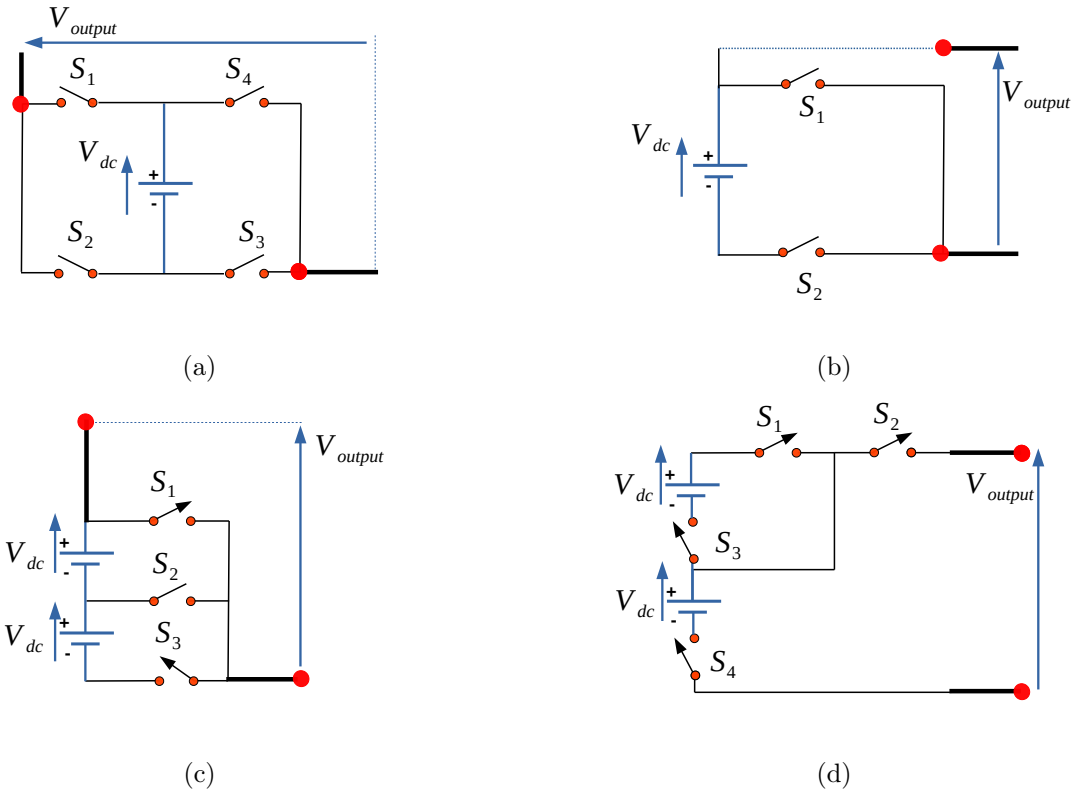


Fig. 1.26 – Cellules élémentaires simples existantes conçues au maximum avec deux sources continues V_{dc} : (a) dans [98, 28], (b) dans [25], (c) en [116, 26] et dans [31]

pas quatre. Sur la figure 1.27, nous présentons des structures de cellules élémentaires composées (CEC) formées par deux sources de tension V_{dc} ou plus et un nombre d'interrupteurs de puissance supérieur à quatre.
Les convertisseurs multiniveaux à base de CESs est une structure qui présente une certaine simplicité d'implantation et de commande avec un rendement élevé (moins d'interrupteurs). Nous pouvons constater que la superposition des cellules composées illustrée sur la figure 1.27 entraîne une augmentation de la complexité de l'onduleur au niveau du nombre d'interrupteurs et de sources de tension donc un coût plus élevé, une commande plus sophistiquée, ainsi qu'un rendement plus faible. Par conséquent, les CESs sont plus intéressantes pour obtenir une structure d'onduleur multiniveau réalisant un bon compromis entre rendement, qualité du signal et simplicité de la commande. Une telle topologie peut être symétrique si les sources de tension sont égales ou asymétriques si les sources de tension sont de valeurs différentes. Pour cette raison, pour concevoir et réaliser un convertisseur DC-AC multiniveau triphasé destiné à deux types d'application (VE et ERN) et ayant l'avantage d'être en même temps de faible coût, simple et avec un rendement élevé, notre choix s'est alors fixé sur une structure modulaire utilisant des CESs.
Une modification de la cellule de base proposée dans [21] a donné la topologie représentée sur la figure 1.28 que nous avons adoptée dans notre convertisseur DC-AC. Une commande simple et facile à implanter est aussi proposée. La topologie et la stratégie de commande sont représentées et étudiées en détails dans le chapitre 2.

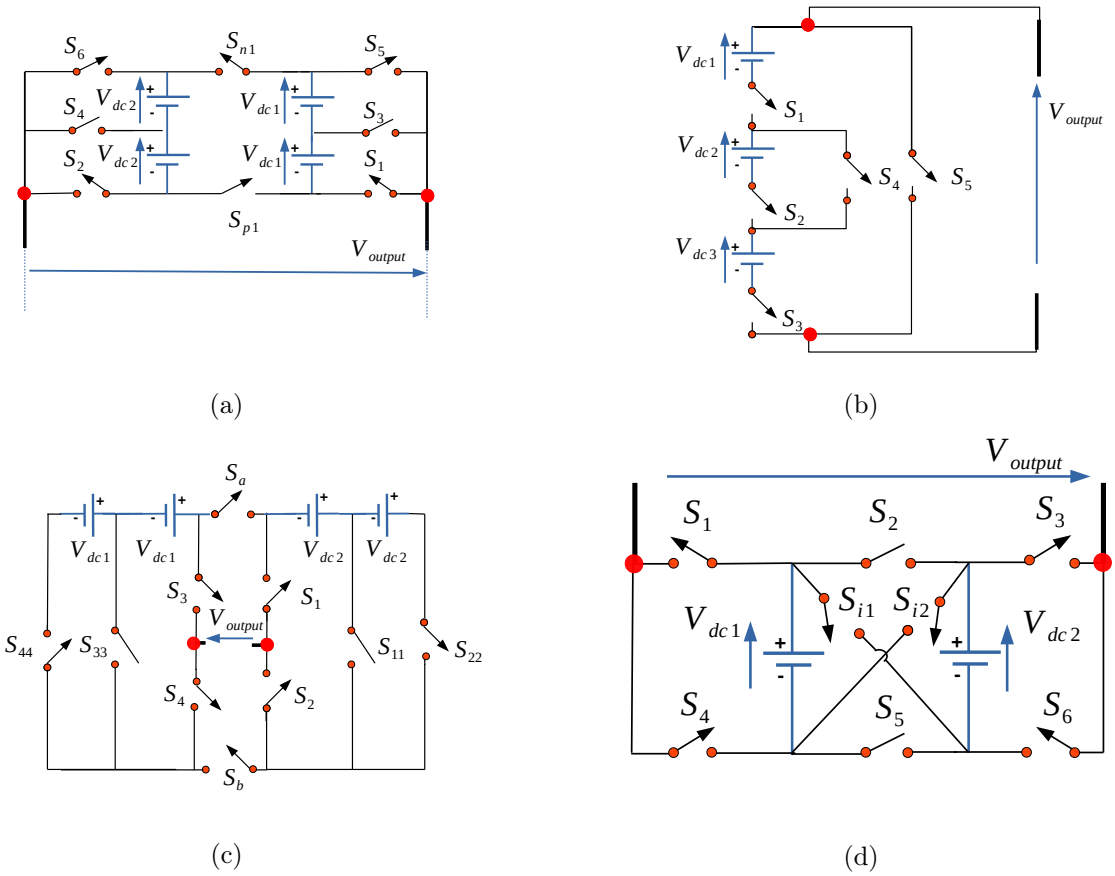


Fig. 1.27 – Cellules élémentaires composées existantes avec plus de deux sources continues V_{dc} : (a) dans [29], (b) dans [33], (c) dans [10] et (d) dans [11]

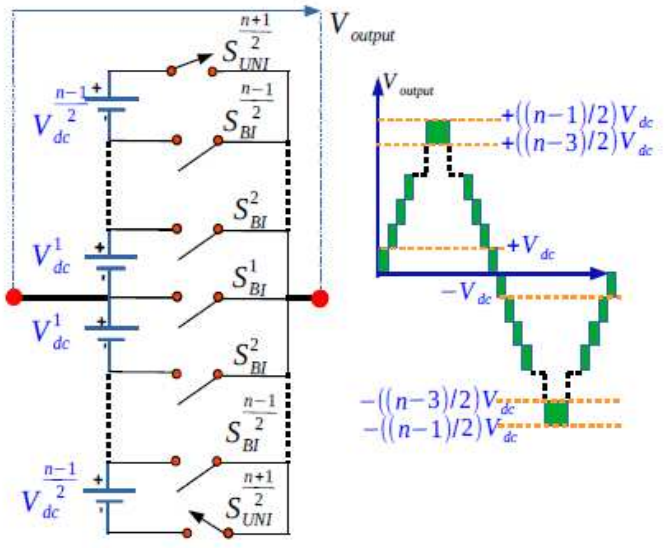


Fig. 1.28 – La topologie d'onduleur multiniveau proposée dans ce présent travail (S_{UNI} et S_{BI} sont, respectivement, interrupteur commandé dans un sens et interrupteur commandé dans les deux sens).

1.4.5 Commande des onduleurs multiniveaux

Les interrupteurs de puissance fonctionnent à base de commutation avec deux états, état ON et état OFF. Ces états sont pilotés par la commande rapprochée de l'onduleur qui fait, pour chaque bras, l'interface entre la grandeur de commande délivrée par le sortie de l'asservissement

et l'état des interrupteurs de puissance. Il existe trois techniques de commande rapprochée, la modulation à fréquence de commutation fondamentale, la modulation à largeur d'impulsion (MLI) utilisant de hautes fréquences de commutation par rapport à la fréquence fondamentale de la tension de sortie, et des méthodes mixtes qui utilisent les deux premières techniques pour deux parties différentes de la structure de puissance. Les techniques de modulation à fréquence de commutation fondamentale et à haute fréquence sont les deux techniques les plus utilisées. La figure 1.29 illustre les différentes techniques de modulation utilisées pour les onduleurs multiniveaux. Les performances d'un onduleur multiniveau dépendent étroitement de cette commande rapprochée. Pour cette raison, une technique de modulation utilisée doit avoir l'objectif de minimiser les harmoniques pour avoir une bonne qualité de la tension de sortie, de pouvoir générer des amplitudes maximales les plus grandes possibles, d'éviter la commutation simultanées de plusieurs composants de puissance, de minimiser la fréquence de commutation des interrupteurs de puissance, d'équilibrer la charge entre les différents modules de puissance pour certaines structures, de maintenir constant le niveau de tension des condensateurs internes à ces structures, doit être simple et facile à implanter et avoir un faible coût [3].

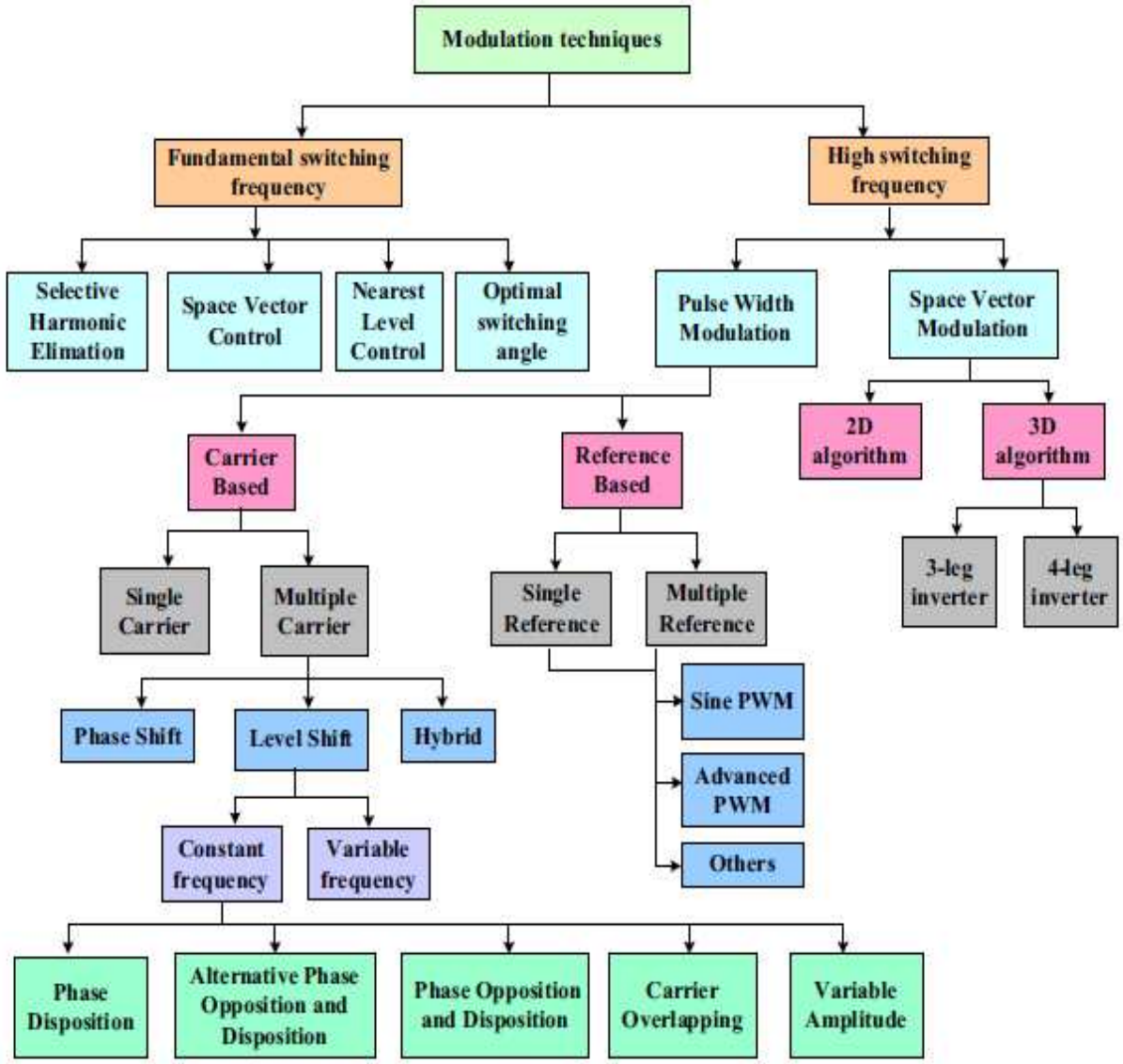


Fig. 1.29 – Classification des différentes techniques de modulation utilisées pour les onduleurs multiniveaux [147].

1.4.5.1 Modulation à fréquence de commutation fondamentale

Dans ce type de modulation, la fréquence de commutation est faible en comparaison avec les autres techniques, ce qui réduit les pertes de commutation. Pour cette raison, cette méthode est très utilisée dans des applications à forte puissance. La technologie de modulation à fréquence fondamentale permet d'augmenter facilement les niveaux en ajoutant plus d'unités (cellules) sans pour autant compliquer la génération des signaux de commutation. Les techniques de modulation à fréquence de commutation fondamentale les plus connues sont la modulation par élimination sélective des harmoniques (SHE Selective Harmonique Elimination), la modulation vectorielle appelée Space Vector Control (SVC), la modulation en escalier ou Nearest level control (NLC) en anglais et la modulation par l'angle de commutation optimal ou optimal commutation angle en anglais.

a) Modulation par élimination sélective des harmoniques (SHE) :
cette stratégie de modulation a été proposée en 1973 par Patel et al. [157, 158], elle consiste à calculer et déterminer préalablement les angles adéquats de commutation des interrupteurs à semi-conducteurs de l'onduleur afin de supprimer des harmoniques sélectionnés d'ordre faible les plus dominants qui forment l'onde de la tension de sortie. Ceci permet de minimiser le THD et par conséquent de réduire la taille et le coût du filtre de sortie. Afin de supprimer certains harmoniques, les équations des harmoniques seront écrites en fonction des angles de commutation de l'onduleur multiniveau. Puisque les angles de commutation sont préalablement calculées off-line, cette méthode est considérée comme une stratégie de commande en boucle ouverte [167]. Et donc, les objectifs principaux de la méthode SHE est de réduire le contenu harmonique bien spécifique, le THD et les pertes de commutation [147].

b) Modulation vectorielle, Space Vector Control (SVC)
Cette méthode est utilisée comme alternative à la méthode SHE. Elle est basée sur la théorie de la commande vectorielle, elle est aussi appelée Nearest Vector Control (NVC). Elle consiste à générer un vecteur de tension référence à partir d'un grand nombre de vecteurs de tension de l'onduleur avec le minimum d'erreur. Chacun de ces vecteurs correspond à une combinaison de l'état des interrupteurs de l'onduleur de tension. Le vecteur de référence le plus proche est généré dans le plan vectoriel sans besoin de modulation comme le montre la figure 1.30. Ce type de modulation est particulièrement adapté pour les convertisseurs multiniveaux à nombre de niveaux élevé car plus le nombre de niveau est important, plus l'erreur devient petite. Donc il n'est pas nécessaire d'utiliser un schéma de modulation plus complexe. La fréquence de commutation de chaque interrupteur de puissance est égale à celle de la fondamentale, ce qui réduit les pertes par commutation et offre la possibilité d'appliquer cette modulation même à des dispositifs de commutation lents tels que des GTO (Gate Turn Off) dans des applications de haute puissance [173].

c) Modulation par paliers ou en marche d'escalier, Nearest Level Control (NLC)
C'est une commande appliquée dans le domaine temporel et non dans le domaine vectoriel comme dans le cas de modulation vectorielle, elle est appelée aussi staircase modulation ou nearest level control (NLC). Cette technique consiste à générer des niveaux de tension en escalier. La sélection du niveau de tension est générée en comparant la tension de référence désirée (référence sinusoïdale) avec le niveau de la tension de sortie de l'onduleur le plus proche. Autrement dit, cette méthode de commande par paliers consiste à quantifier la grandeur de référence (image désirée du fondamental), en un nombre déterminé de paliers, comme l'illustre la figure 1.31. Cette méthode peut être réalisée à pas constant ou variable. Dans le cas à pas constant, si l'onduleur est à n niveaux, l'onde est divisée sur N intervalles de temps égaux, ce

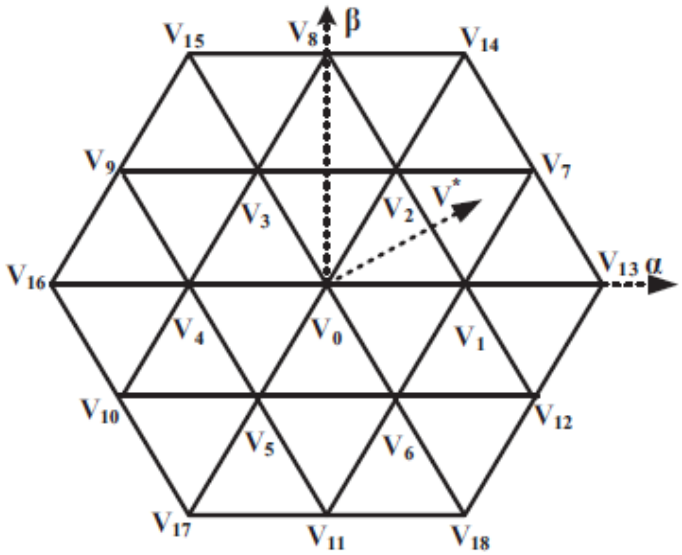


Fig. 1.30 – Représentation du vecteur référence dans le cas de la modulation vectorielle (SVC) [147].

qui facilite la détermination de l'instant de commutation, mais avec un pas variable, les angles de commutation seront choisis d'une manière spécifique pour supprimer certains harmoniques basses fréquences et minimiser le THD des signaux de sortie. Cette commande a l'avantage

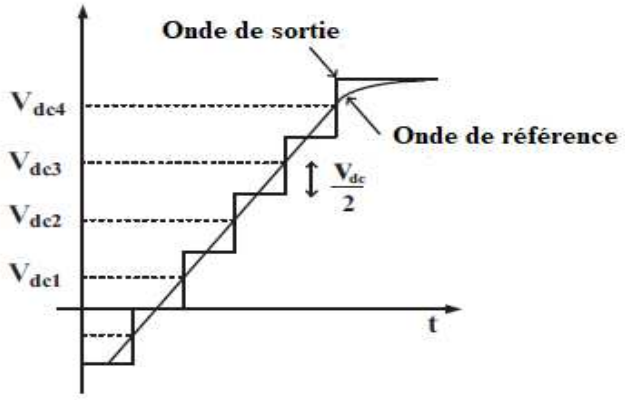


Fig. 1.31 – Représentation de la génération de la forme d'onde de tension de sortie par la commande en escalier (NLC) [147].

d'être facile à implanter et elle se prête mieux lorsqu'une analyse simplifiée de la tension à la sortie du convertisseur est nécessaire à la compréhension du système dans lequel est inséré l'onduleur. Mais son inconvénient est que l'onde de tension peut contenir des harmoniques basses fréquences, ce qui augmente le THD [147].

d) Modulation par angle de commutation optimal (Optimal Switching Angle) :
La qualité d'énergie délivrée par un onduleur multiniveau est étroitement liée au choix des angles de commutation des interrupteurs de puissance. En effet, un mauvais choix de ces angles peut augmenter la distorsion du signal et provoque un mauvais THD. L'angle de commutation est défini comme étant le moment où le niveau de tension doit être changé, il est très utile pour obtenir une parfaite onde de tension de sortie. Généralement un onduleur de m niveaux a besoin de (m-1)/2 angles principaux de commutation. Le calcul des angles de

commutation dans le quadrant (0°-90°) est suffisant pour pouvoir calculer les autres angles de commutation sur les autres quadrants [12].

1.4.5.2 Modulation à haute fréquence de commutation

Les modulations à fréquence élevée sont une adaptation de la modulation de largeur d'impulsions (MLI) standard aux onduleurs multiniveaux et elles sont censées commuter à très haute fréquence [24]. Il existe plusieurs techniques de modulation à fréquence élevée à savoir la MLI vectorielle, Space Vecteur Pulse Widh Modulation en anglais (SVPWM) et la MLI Sinusoïdale (SPWM en anglais). La SPWM se divise en deux catégories, la SPWM à référence et la SPWM utilisant multiples porteuses triangulaires (Multiple Carrier-PWM (MCPWM)) avec leurs sous-classes les plus répondues (phase disposition (PD), phase opposition and disposition (POD), alternative phase opposition and disposition (APOD)) selon la disposition des différentes porteuses triangulaires comme le montre la figure 1.32. Le THD obtenu par la commande vectorielle SVPWM est meilleur que par la commande SPWM (porteuse triangle). En plus la valeur de crête maximale de la tension de sortie (SVPWM) est plus grande que celle obtenue par la technique basée sur les porteuses triangulaires (sans addition d'harmonique 3 aux signaux de commande). Par contre, en comparaison avec les porteuses triangles, il n'y a pas de calculs importants à effectuer, il suffit juste de faire des comparaisons entre la grandeur de commande et les porteuses. Pour la commande vectorielle SVPWM, il faut que la grandeur de commande soit exprimée de façon vectorielle, après il faut déterminer quel est le secteur actif (pour connaître les composants actifs dans la structure de puissance) et ensuite calculer le rapport cyclique à appliquer aux composants actifs..

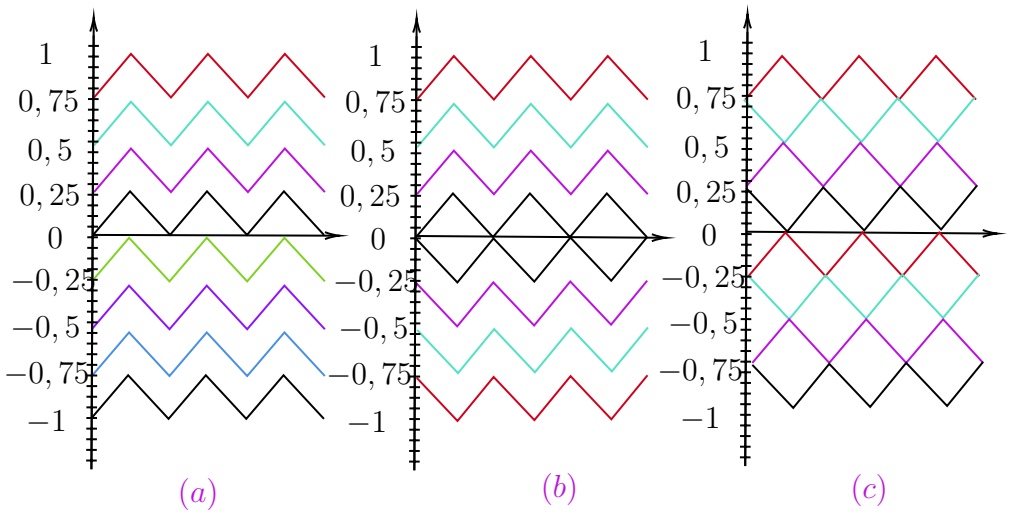


Fig. 1.32 – Différentes formes de porteuses multiniveaux [38], (a) PD ,(b) POD), (c) APOD.

1.4.5.3 Modulation mixte

Ce type de modulation est utilisé dans les onduleurs multiniveaux hybrides et asymétriques. Par exemple, un convertisseur CHB cascadé composé d'un étage GTO et d'un étape IGBT peut nécessiter deux stratégies différentes de commutation, une pour la haute fréquence et une pour la basse fréquence pour les différentes étages. De cette manière, la forme d'onde de sortie, étant la somme des sorties de chaque étage, présente les deux fréquences dans son contenu harmonique.

1.5 État de l'art des convertisseurs DC-DC

Les convertisseurs DC-DC, appelés aussi hacheurs, jouent un rôle prépondérant dans les systèmes de conversion d'énergie renouvelable. Les convertisseurs DC-DC peuvent être classifiés en deux grandes catégories : les convertisseurs isolés et non isolés [47]. Un convertisseur DC-DC isolé a une séparation entre l'entrée et la sortie, en utilisant souvent un transformateur comme isolation galvanique. Cette séparation garantit la protection des biens et des personnes, mais en même temps dégrade le rendement du hacheur. Par conséquent, des recherches approfondies ont été menées pour développer des structures non isolées au vue de leurs nombreux avantages à savoir : un rendement élevé, moins d'encombrement au niveau des composants de puissance et un coût réduit [113, 129, 85, 104]. Pour cette raison, les convertisseurs DC-DC non isolés sont les plus utilisés dans des applications industrielles. Les convertisseurs DC-DC non-isolés présentent une structure simple et sont à leur tour divisés en deux catégories : les convertisseurs à liaison directe où leur entrée et leur sortie sont de natures dynamiques différentes et les convertisseurs à accumulation qui exige l'utilisation d'un ou plusieurs éléments de stockage intermédiaire. De ce fait, sept convertisseurs classiques non-isolés sont bien connus et très utilisés dans le domaine industriel : Boost (B), Buck (Bu), Buck-Boost (B-B), Cuk (C), Sepic (S), Zeta (Z) et Luo (L) [126, 113]. Les structures de base de ces convertisseurs ont une seule entrée et une seule sortie, et donc ils appartiennent à la catégorie des convertisseurs DC-DC SISO (Single-Input, Single-Output en anglais). La description du fonctionnement de chaque structure de ces différents convertisseurs ainsi que leurs avantages et inconvénients sont bien détaillés dans la littérature [143, 15, 214, 76, 17, 156, 139] et peuvent être résumés dans le tableau 1.2. Les circuits de puissance des six convertisseurs DC-DC SISO les plus connus sont représentés sur la figure 1.33.

TABLE 1.2 – Caractéristiques des principaux convertisseurs non-isolés

Caractéristiques	B	Bu	B-B	S	C	Z	L
Encombrement nombre de composants	+	+	+	-	-	-	-
Polarité de la tension de sortie (Inv/Ninv)	Ninv	Ninv	Inv	Ninv	Inv	Ninv	Inv/Ninv
Dualité : Élévateur/abaisseur	-	-	+	+	+	+	-
Rendement	+	+	+	-	-	-	-

Durant cette dernière décennie, suite à la demande croissante de ces types de convertisseurs ayant la capacité de s'interfacer avec plusieurs sources d'énergie renouvelable, avec des systèmes de stockage, avec des onduleurs multiniveaux avec multi-entrée et avec différentes charges demandant multi-tension de sortie. Plusieurs types de convertisseurs DC-DC avec plusieurs entrées et/ou plusieurs sorties, à base de différents convertisseurs classiques SISO, ont été développés. Ces types de convertisseurs sont appelés les convertisseurs SIMO (Single-Input, Multiple-Output) [197], convertisseurs MIMO (Multiple-Input, Multiple-Output)[41] ou les convertisseurs MISO (Multiple-Input, Single-Output) [36]. Les convertisseurs multi-entrée ou multi-sortie à base de convertisseur classique Buck sont utilisés dans des applications demandant une faible tension de sortie du convertisseur à cause de son gain en tension inférieur à 1 [20]. Par contre les convertisseurs multi-entrée/multi-sortie à base de convertisseur classique Boost sont utilisés dans des applications qui demandent d'élever la tension à partir d'une

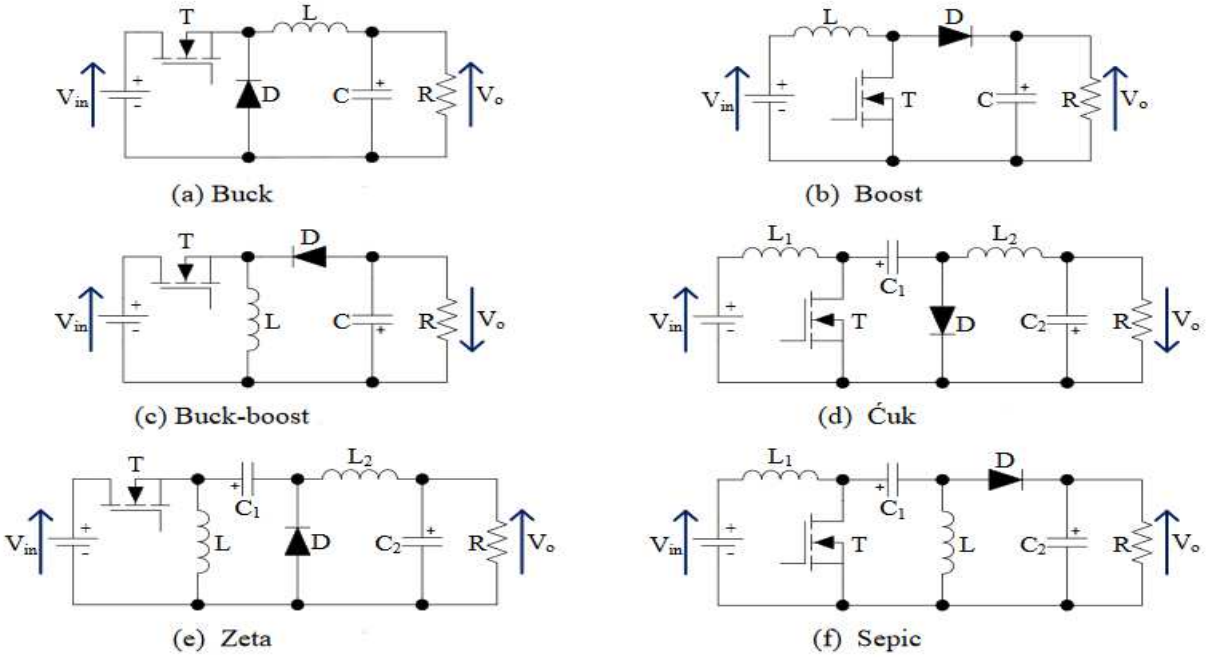


Fig. 1.33 – Les topologies des convertisseurs DC-DC SISO non isolés usuelles [103] (a) convertisseur Buck (hacheur abaisseur), (b) convertisseur Boost (hacheur élévateur),(c) convertisseur Buck-Boost (abaisseur-élévateur-inverseur), (d) convertisseur Cuk (abaisseur-élévateur-inverseur), (e) convertisseur Zeta (abaisseur-élévateur-non inverseur), (f) convertisseur Sepic (abaisseur-élévateur-non inverseur).

faible tension d'entrée. Par exemple dans les applications des systèmes multisources à base de PV, avec batteries et/ou piles à combustibles, où les tensions faibles d'entrée de ces sources doivent être élevées à une haute tension pour alimenter un onduleur qui sera capable de transmettre l'énergie au réseau. Un autre exemple dans l'automobile, les lampes à décharge des phares nécessitent pendant leurs démarrages une élévation de tension de 12 V à plus de 100 V à 35 W [193]. Pour obtenir un rapport élevé de conversion de tension, si on utilise un convertisseur DC-DC classique SISO, le convertisseur doit fonctionner avec une valeur extrême du rapport cyclique, par exemple, plus de 0.9 pour les convertisseurs Boost. Dans ce cas, un rapport cyclique extrême dégrade le rendement du convertisseur et limite sa réponse transitoire. Un rapport cyclique extrême peut même causer un mauvais fonctionnement à fréquence de commutation élevée à cause du temps de conduction court des diodes dans les convertisseurs Boost [20].

Pour cela, ces topologies de convertisseurs DC-DC MISO, MIMO et SIMO sont développées afin de réduire les coûts et améliorer les performances comme la fiabilité, l'efficacité, la flexibilité et la modularité. Ces topologies de convertisseurs DC-DC semblent être très compétitives notamment pour les nouvelles gammes industrielles à faibles pertes, puisque généralement, ces structures de puissance sont basées sur la technologie Sic MOSFET. En fait, un MOSFET peut tenir des densités de courant importantes avec un minimum de pertes de conduction. De plus, les MOSFETs opèrent dans une plage de fréquence élevée garantissant de faibles pertes de commutation. Les topologies de convertisseur DC-DC multi-entrée ou multi-sortie sont très utilisées actuellement dans plusieurs applications émergentes, telles que les systèmes PV, les micro-réseaux avec multisource intégrant des éléments de stockage, les systèmes de recharge de batterie des véhicules électriques. Nous présentons ici différents types des convertisseurs décrits dans la littérature.

Traditionnellement, dans les systèmes multisources, toutes les sources sont connectées sur le bus DC commun et la conversion DC-DC est appliquée individuellement pour chaque

source. En plus, un contrôleur doit être présent dans chaque convertisseur. Dans certains cas, un bus de communication doit également être ajouté pour l'échange des informations entre les sources, ce qui rend l'ensemble du système compliqué et volumineux. Pour pallier ces inconvénients, des convertisseurs multi-entrées sont proposés pour que globalement la structure soit plus simple, mieux contrôlable que plusieurs convertisseurs à entrée unique et avec un coût plus faible. Dans les systèmes multisources, ces structure MIMO et MISO apportent l'avantage de fournir à l'ensemble du système une structure plus compacte avec un contrôle centralisé. Avec ces convertisseurs, il y a une réduction des composants passifs puisque l'inductance est partagée entre les différentes sources. Nous présentons dans ce paragraphe quelques importantes topologies de convertisseurs DC-DC multiple-entrées MISO et MIMO proposées dans la littérature scientifique.

1.5.1 Les hacheurs MISO (Multiple-Input Single-Output)

Plusieurs types de convertisseurs DC-DC MISO ont été développés pour plusieurs applications, à savoir les systèmes multisources d'énergie renouvelable et dans les véhicules électriques et hybrides [58, 73, 151, 36, 86, 6, 112, 170].
Dans [58], Chen et al. ont proposé un convertisseur DC-DC MISO appliqué dans un système hybride PV/éolien connecté au réseau. Le convertisseur est une combinaison de convertisseurs Buck et Buck-Boost (figure 1.35(a)). Dans [73], Napoli et al. ont développé un convertisseur DC-DC MISO pour une application de véhicule hybride. Dans [151], Nejabatkhah et al. proposent un convertisseur DC-DC MISO Boost avec trois entrées pour un système hybride PV/Pile à combustible/batterie. Cette structure est volumineuse et possède un circuit de commande compliqué, ce qui est un inconvénient. Dans [23], Babaei et al. ont aussi présenté

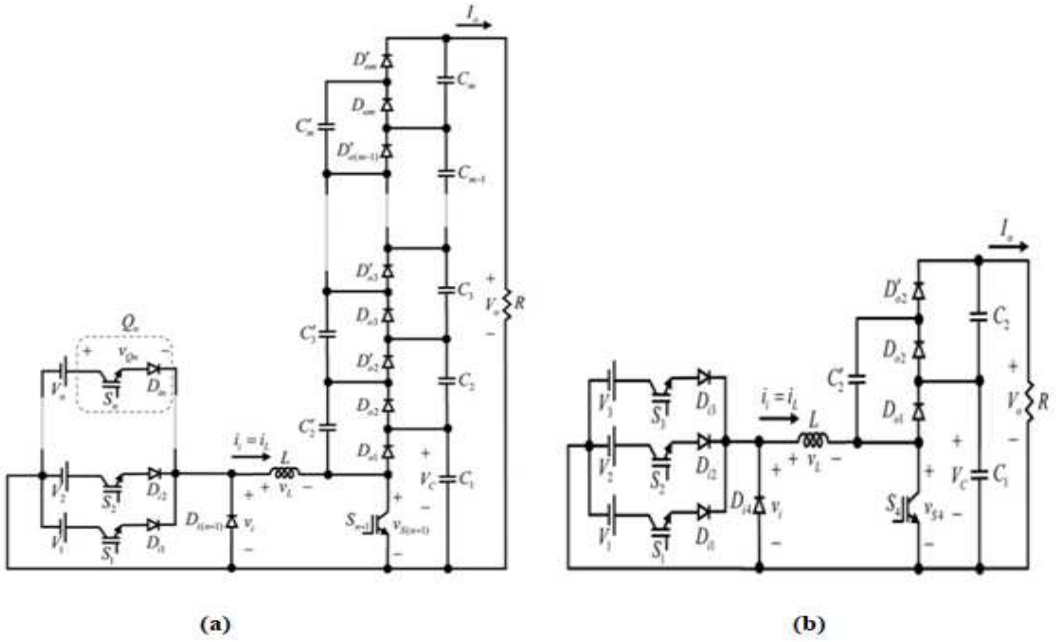


Fig. 1.34 – Topologie d'un convertisseur DC-DC MIMO proposée dans [23] (a) topologie avec plusieurs entrées-sorties, (b) topologie avec trois entrées et une sortie.

une structure de convertisseur DC-DC MISO en combinant un convertisseur Boost et des condensateurs commutés pour obtenir une haute tension de sortie comme l'illustre la figure 1.34(a) et 1.34(b). La topologie développée est convenable pour des systèmes PV et à pile combustible. Les avantages de la structure proposée sont la possibilité d'utiliser des alimentations

avec différentes caractéristiques tension-courant, sources de courant DC, un gain de tension élevé avec un faible rapport cyclique, ainsi que la possibilité de fonctionner à fréquence de commutation élevée. Les effets de la résistance équivalente série de la bobine et les chutes de tension des diodes et des interrupteurs sur le gain de tension du convertisseur sont étudiées. Dans [36], Banaei et al. présentent une structure de convertisseur DC-DC MISO, basée sur la combinaison de deux convertisseurs Boost et Buck-Boost avec un faible rapport cyclique et appliquée dans un système PV. Dans [86], Haghighian et al. ont proposé un MISO basé sur

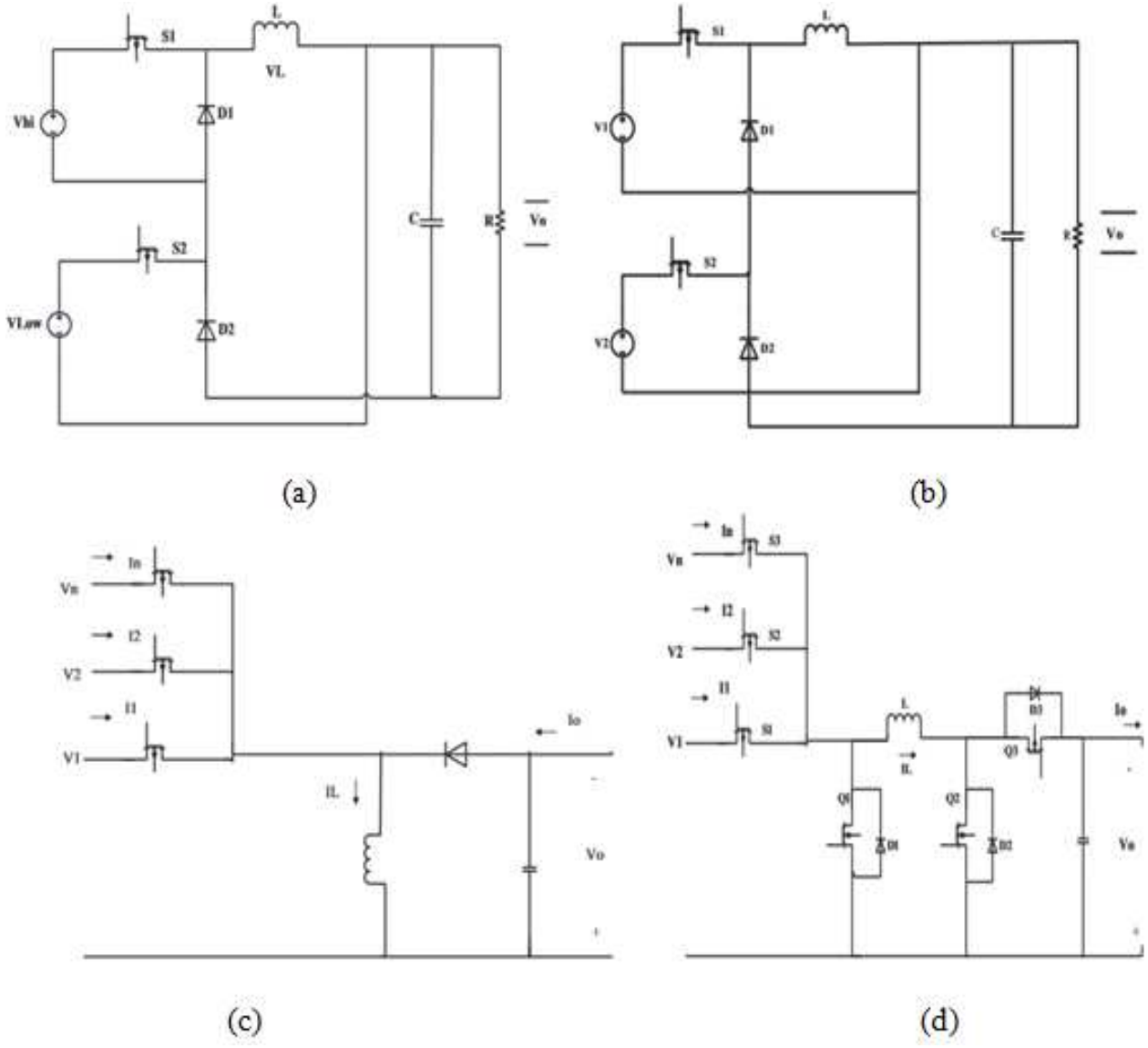


Fig. 1.35 – Topologies de convertisseurs DC-DC MISO pour des systèmes multisources à base d'énergie renouvelable (a) convertisseur dual-input buck-buck boost [207], (b) convertisseur dual-input buck boost-buck boost [170], (c) convertisseur unidirectionnel multi-input buck-boost [45], (d) convertisseur bidirectionnel multi-input [46].

un convertisseur SEPIC. Cette structure présente tous les avantages du convertisseur SEPIC, à savoir les fonctions élévateur et abaisseur sans inverser la polarité de la tension de sortie et en utilisant des condensateurs en série pour transmettre l'énergie directement de l'entrée vers la sortie. Dans [6], Akar et al. ont développé un convertisseur MISO pour une application de micro réseau DC à base de multisource et de dispositifs de stockage. Dans [112], Joseph et al. présentent un convertisseur DC-DC MISO avec un rendement élevé, basé sur un convertisseur Boost hybride utile pour charger une batterie à partir de plusieurs sources (application VE).

Diverses autres topologies de convertisseur MISO se sont aussi développées pour s'intégrer avec des systèmes multisources à base d'énergie renouvelable et qui sont présentés en détails dans [170]. Nous représentons quelques topologies de convertisseur DC-DC MISO sur la figure 1.35.

1.5.2 Les hacheurs MIMO (Multiple-Input Multi-Output)

Récemment, un grand intérêt est accordé aux convertisseurs MIMO afin d'obtenir plusieurs tensions DC de sortie à partir de plusieurs sources de tension d'entrée DC qui sont généralement des sources d'énergie renouvelable avec ou sans éléments de stockage pour obtenir un système compact. Plusieurs types de convertisseurs DC-DC MIMO ont été alors développés et proposés dans la littérature scientifique. Mais la majorité de ces convertisseurs DC-DC MIMO sont conçus pour générer plusieurs sorties indépendantes avec une masse commune [133, 144, 192, 40]. En effet, dans [133], Jafari et al. ont proposé un convertisseur DC-DC MIMO à base de plusieurs convertisseurs Buck-Boost sous la forme matricielle. Ce convertisseur est utilisé pour intégrer une variété de sources d'entrée DC pour alimenter plusieurs charges DC indépendantes pour des applications de micro réseau avec un concept de contrôle de puissance partagée. Cette structure nécessite un grand nombre d'inductances, d'interrupteurs et de sources de tension DC, lorsque le nombre de charges de sortie augmente. Ceci engendre un convertisseur volumineux, avec des pertes importantes, un poids élevé et une structure compliquée.
Une autre topologie d'un convertisseur MIMO élévateur de tension est proposée par Mohseni et al. dans [144]. Cette topologie permet d'élever la tension avec un gain élevé sur une large gamme de puissance.
Dans [192], Tong et al. proposent un convertisseur DC-DC MIMO avec une topologie simple et de faible coût. Elle est capable d'interconnecter simultanément plusieurs sources d'énergie renouvelable et des éléments de stockage à des charges DC. L'utilisation de ce convertisseur est envisageable dans des systèmes de distribution DC pour les futurs smart-homes et smart-buildings.
Dans [40], Behjati et al. proposent aussi un convertisseur DC-DC MIMO efficace capable d'accommoder plusieurs sources d'énergie et des charges DC. Ils proposent une nouvelle stratégie de commande pour contrôler l'énergie des sources d'entrée et en même temps de réguler les tensions de sortie.
L'étude bibliographique montre qu'il existe un nombre très élevé de convertisseurs MIMO avec des tensions de sortie indépendantes et avec une masse commune. Mais il y a peu de convertisseurs DC-DC MIMO générant des tensions de sortie en série. Nous présentons quelques structures de convertisseur MIMO ayant des tensions de sortie en série. Dans [148] Nahavandi et al. ont proposé une topologie basée sur le hacheur Boost, qui permet d'intégrer plusieurs sources d'énergie renouvelable et/ou des éléments de stockage avec des charges DC dans un véhicule électrique. Ce convertisseur permet de contrôler la puissance puisée dans chacune des sources d'entrée et aussi les puissances transmises à chaque charge. Sa capacité de générer plusieurs sorties de tension DC en série réglables lui offre la possibilité de s'intégrer avec des onduleurs multiniveaux de type NPC. La figure 1.36(a) illustre la topologie proposée pour plusieurs entrées et plusieurs sorties. La topologie avec une entrée (pile à combustible), deux sorties DC unidirectionnelles et une entrée/sortie permettant de gérer le stockage dans une batterie (bidirectionnelle pour la batterie) est représentée sur la figure 1.36(b).
Dans [34], le convertisseur DC-DC MIMO proposé par Gomathy et al. est représenté sur la figure 1.37. C'est un convertisseur à trois entrées et trois sorties à base de convertisseur Boost, où l'inductance est partagée par les trois entrées. Ceci réduit les composants passifs et le coût du convertisseur. Malheureusement, les trois tensions de sortie dépendent des trois résistances

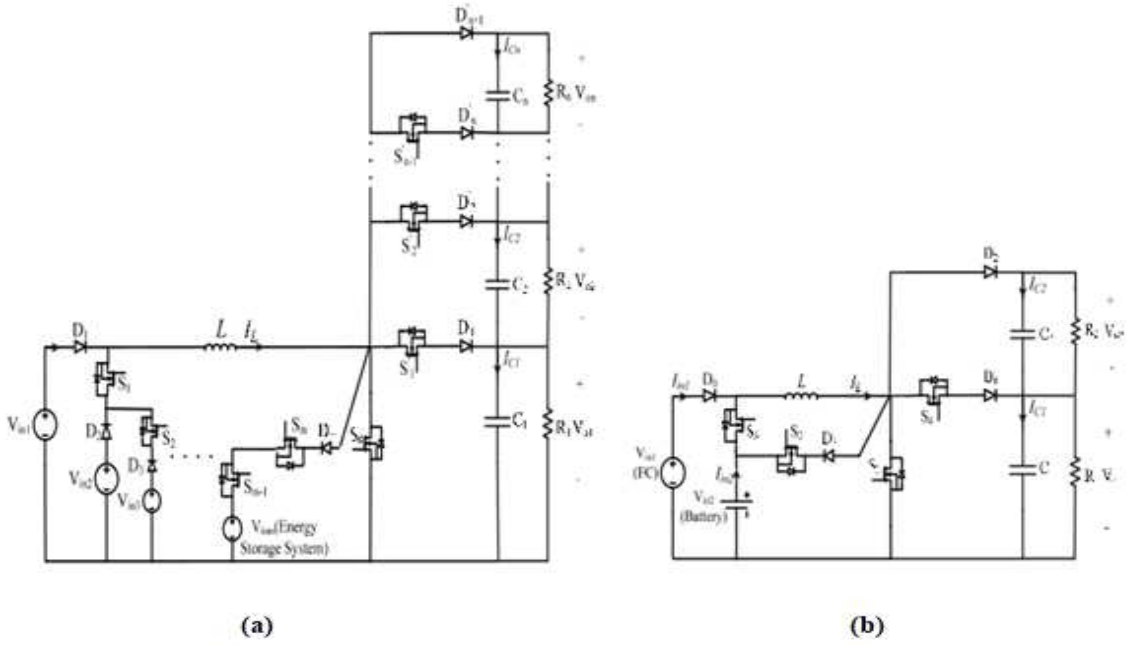


Fig. 1.36 – Topologie d'un convertisseur DC-DC MIMO proposée dans [148] (a) topologie pour plusieurs entrées-sorties, (b) topologie avec une entrée, une entrée/sortie (batterie) et deux sorties.

de charge, car le courant est identique pour les trois sorties.

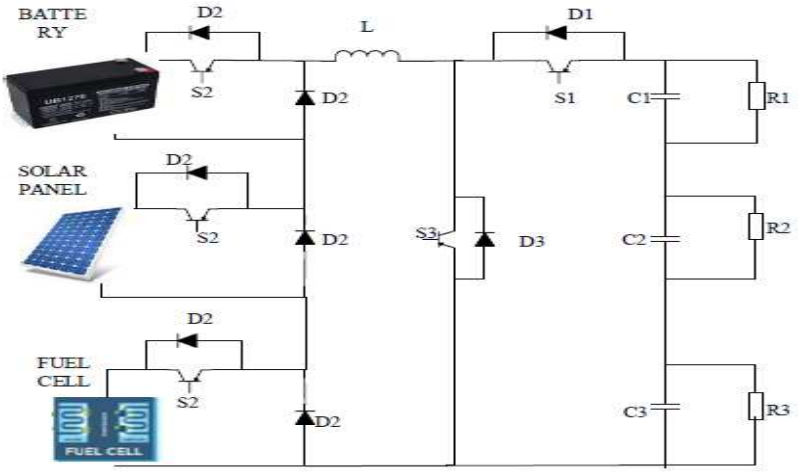


Fig. 1.37 – Structure d'un convertisseur MIMO à trois entrées et trois sorties.

1.5.3 Les hacheurs SIMO (single-input, multiple-output)

Les convertisseurs DC-DC SIMO sont utilisés pour alimenter plusieurs charges continues en haute ou basse tension ou pour s'intégrer avec des onduleurs multiniveaux. Ces convertisseurs SIMO sont actuellement de plus en plus adoptés dans diverses applications, comme les systèmes de conversion d'énergie multisource à base d'énergie renouvelable, les véhicules électriques, les appareils micro-électronique portables (caméras numériques, téléphone portable, etc..), l'éclairage LED, les systèmes embarqués alimentés par des batteries et l'optimisation de la consommation électrique des multi-processeurs par une régulation dynamique des tensions de sortie.

Comme première solution, un convertisseur DC-DC générant multi-sortie à partir d'une seule

source d'entrée peut être conçu à partir de l'association de plusieurs convertisseurs classiques SISO. Mais une telle solution donne un système encombrant, de grande taille, ayant un prix de revient élevé à cause du nombre élevé des inductances et des interrupteurs de puissance utilisés et avec un mauvais rendement dû au grand nombre de bobines utilisées et l'interférence entre ces bobines et les interrupteurs de puissance. De ce fait, pour remédier à ces inconvénients, un convertisseur DC-DC générant multi-sortie partageant une seule inductance s'avère une solution plus prometteuse, plus économique et plus efficace que la première. Il permet de réduire les dimensions du système, d'améliorer son rendement et de diminuer son prix de revient. Mais, l'inconvénient des convertisseurs DC-DC SIMO est que le courant de l'inductance est partagé parmi toutes les sorties et crée ainsi un couplage entre les grandeurs de commande du convertisseur délivrées par le régulateur et les tensions de sortie. Ce phénomène de régulation croisée des tensions complique largement l'élaboration de la commande. Ainsi, la commande des convertisseurs DC-DC SIMO nécessite la mise en œuvre de techniques de commande performantes pour essayer de découpler la régulation de chaque sorties vis-à-vis des perturbations qu'elles peuvent subir et la présence de fortes non-linéarités [70]. Ainsi il faut considérer les convertisseurs DC-DC SIMO comme des systèmes multivariables avec plusieurs entrées à réguler et en sortie plusieurs grandeurs de commande.
Récemment, avec le grand intérêt apporté aux convertisseurs DC-DC SIMO, plusieurs travaux de recherche ont été élaborés et plusieurs types de convertisseurs DC-DC SIMO se sont développés en proposant de nouvelles architectures ou topologies [56, 34, 170], ou de nouvelles approches de commande pour éliminer le problème de la régulation croisée. La majorité des travaux s'intéresse essentiellement au développement de nouvelles stratégies de commande pour éliminer la régulation croisée entre les tensions de sortie et obtenir une régulation simultanée indépendante entre les boucles de régulation [159, 201, 200, 211, 67, 66, 179]. Ces travaux utilisent généralement des topologies à deux sorties appelées convertisseurs DC-DC SIDO (single-input dual-output) avec des sorties à masse commune. Ces convertisseurs ont une seule inductance et présentent un interrupteur de puissance pour chaque sortie. Ils sont conçus à partir de convertisseurs DC-DC classiques Buck [67, 66, 211], ou Boost [130, 126] ou Buck-Boost [1].
Dans ce contexte, différentes techniques de suppression de la régulation croisée ont été reportées dans la littérature. Ces techniques peuvent être classées en cinq grandes méthodes. La première méthode est basée sur la technique de commande de multiplexage temporel proposée dans [136]. Cette technique ne fonctionne convenablement qu'en mode de conduction discontinue (MCD en anglais (DCM)) ou pseudo discontinu. Mais dans ce cas, le courant de l'inductance et les tensions de sortie présenteront de fortes ondulations surtout à fortes charges. La deuxième méthode consiste à utiliser une méthode de commande numérique. Dans [66] les auteurs utilisent une commande numérique basée sur la commande prédictive du courant appliquée à un convertisseur Buck SIDO fonctionnant en mode de conduction continue (MCC en anglais (CCM)). Ils utilisent des boucles de courant indépendantes pour supprimer la régulation croisée. Cette méthode calcule le rapport cyclique de chaque branche basée sur une équation linéaire, qui ne fonctionne que lorsque le courant de l'inductance est supérieur à un certain seuil. Dans [179] , la commande numérique proposée est basée sur la régulation séparée du mode commun et du mode différentiel. La troisième méthode est basée sur la technique de commande découplée. Par exemple dans [159], les auteurs utilisent la technique de rétroaction d'état croisée pour supprimer les termes des fonctions de transfert d'un convertisseur SIDO Buck fonctionnant en MCC. Dans [67], les auteurs utilisent une commande multivariable basée sur la théorie H_∞ pour concevoir un régulateur pour un convertisseur Buck SIDO. Dans [200], les auteurs utilisent la commande directe du courant de sortie pour découpler les fonctions de transfert de chaque boucle de régulation. Dans la quatrième méthode, la suppression

efficace de la régulation croisée consiste à améliorer la réponse transitoire du convertisseur en appliquant des techniques de commande basées sur les ondulations, comme dans [190], où les auteurs utilisent le mode commun de courant de crête et les ondulations pour améliorer la rapidité de la réponse transitoire du convertisseur Buck SIDO. La cinquième méthode qui est une méthode récente proposée dans [211], repose essentiellement sur la commande de l'ondulation du courant des condensateurs. Comme le courant du condensateur est capable de refléter la variation de charge plus rapidement que le courant de crête, la réponse transitoire du convertisseur DC-DC peut être améliorée en introduisant les courants des condensateurs dans les boucles de régulation.

Concernant les travaux qui s'intéressent au développement de nouvelles topologies de convertisseurs DC-DC SIMO, la majorité d'entre eux ont proposé de nouvelles topologies qui sont généralement conçues pour générer des multi-sortie avec une masse commune, comme dans le cas des convertisseurs DC-DC MIMO [132, 128, 68, 74, 75]. Mais dans le présent travail, nous nous intéressons aux topologies de convertisseurs DC-DC SIMO ayant des sorties en série utilisées pour alimenter des onduleurs multiniveaux ayant plusieurs sources de tension DC d'entrée (bus continu multiniveau). De plus, ce convertisseur DC-DC SIMO sert à mélanger les différentes basses tensions provenant des différentes sources de type générateur PV, batterie et supercondensateurs, et de les coupler à la haute tension du bus continu de l'onduleur multiniveau pour l'application connectée. De ce fait, nous nous intéressons dans ce paragraphe uniquement aux différentes topologies présentées dans la littérature ayant des tensions de sorties en série destinées à alimenter les onduleurs multiniveaux du type NPC ou autres types de topologie présentant plusieurs tensions DC à leur entrée.

Dans [150], Nami et al. ont proposé un convertisseur DC-DC Boost SIDO pour alimenter un

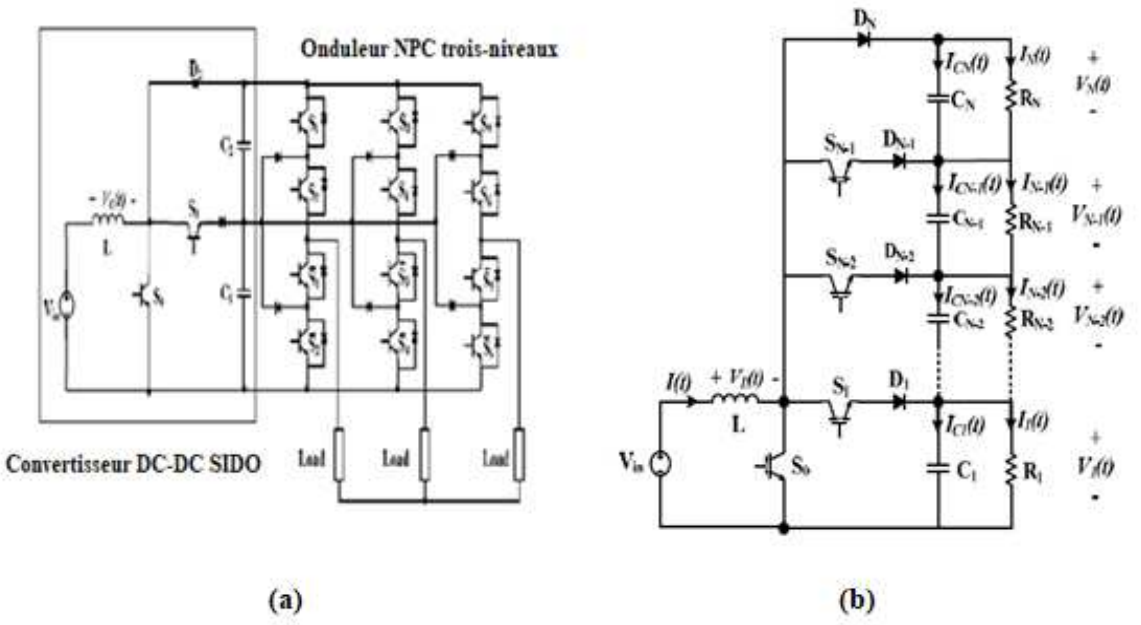


Fig. 1.38 – Topologie du convertisseur DC-DC SIMO proposé dans [150].

onduleur à trois niveaux dans un système connecté au réseau, dont la topologie est représentée sur la figure 1.38(a). Ce convertisseur peut être utilisé comme un SIMO en augmentant le nombre de tensions de sortie série comme le montre la figure 1.38(b). Ce convertisseur est appliqué pour générer un bus continu de haute tension en faible et forte puissance. Cette même topologie peut être aussi configurable pour alimenter des charges indépendantes.

Dans [50], Boora et al. ont développé une topologie de convertisseur DC-DC SIMO à base d'un

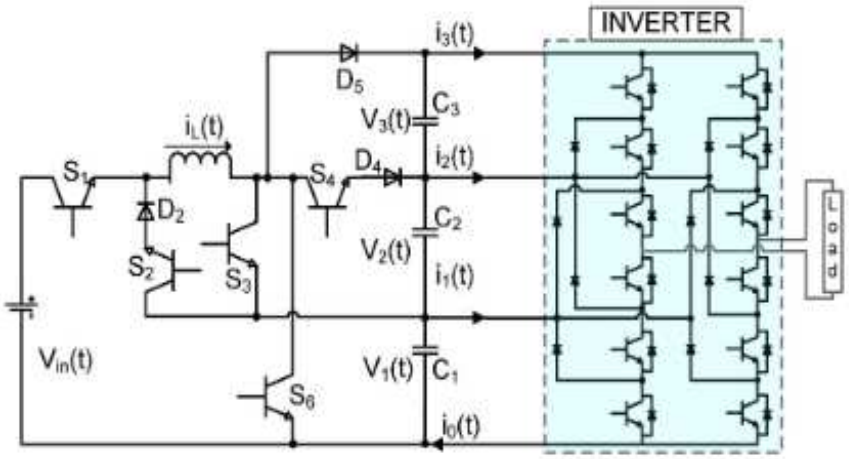


Fig. 1.39 – Topologie du convertisseur DC-DC SIMO proposé dans [50].

Boost avec une entrée et trois sorties. Ce convertisseur a pour rôle d'une part d'alimenter un onduleur asymétrique monophasé du type NPC à quatre niveaux et d'autre part de résoudre le problème de l'équilibrage des tensions asymétriques des condensateurs du bus continu et d'améliorer la qualité des ondes de sortie de l'onduleur avec un bon facteur de puissance. Le schéma électrique de ce convertisseur est illustré sur la figure 1.39. Ce convertisseur peut être appliqué dans une application PV résidentielle qui sert à alimenter des charges avec un facteur de puissance élevé. Selon [162, 2, 5], une tension élevée des condensateurs d'entrée est nécessaire pour maintenir un certain niveau acceptable des ondulations de la tension du bus continu. En plus il y a une forte dépendance entre l'indice de modulation, le facteur de puissance et la possibilité d'équilibrage des tensions des condensateurs du bus continu. L'indice de modulation doit être faible à une certaine valeur limite pour que la stratégie d'équilibrage des tensions des condensateurs puisse fonctionner correctement [53, 118].

Dans [115], Corzine et al. ont proposé un convertisseur DC-DC SIDO pour alimenter un

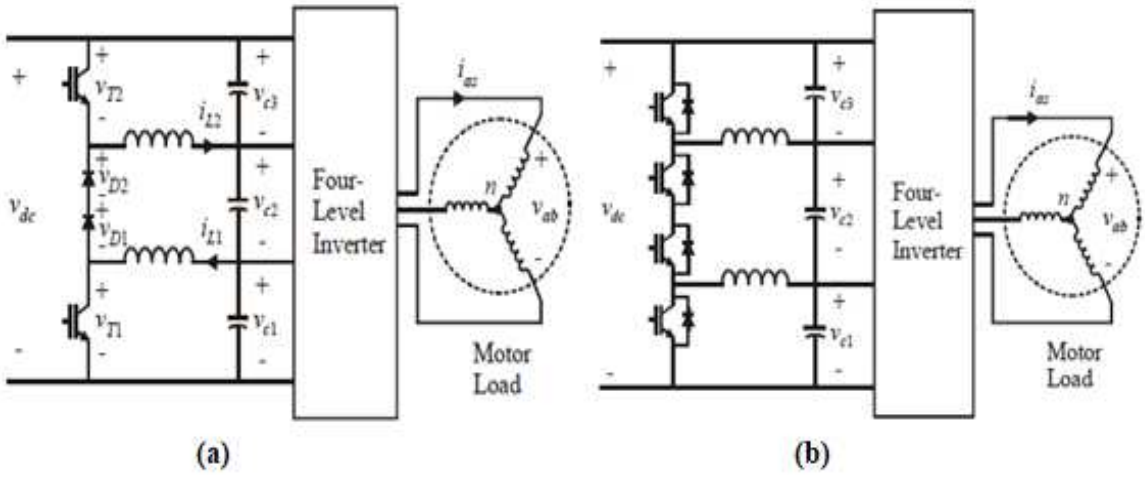


Fig. 1.40 – Topologie du convertisseur DC-DC SIMO proposé dans [115] : (a) Un quadrant (b) deux quadrants.

onduleur NPC à quatre niveaux. Les topologies du convertisseur fonctionnant dans un quadrant et deux quadrants sont respectivement représentées sur les figure 1.40(a) et 1.40(b). Le convertisseur avec la topologie de la figure 1.40(b) peut fonctionner en tant que Boost ou

Buck, selon que la source d'entrée Vdc donne ou reçoit la puissance. Avec cette structure, chaque interrupteur IGBT bloque la moitié de la tension du bus continu. Le convertisseur de la figure 1.40(a) est généralement utilisé dans des systèmes de propulsion navale, où un transit de puissance bidirectionnel n'est pas nécessaire. Il régule la tension du condensateur du milieu V_{C2} au 1/3 de la tension d'entrée V_{dc} en fonctionnant en tant qu'abaisseur (Buck).

1.5.4 La topologie du convertisseur DC-DC SIQO proposé dans ce présent travail

Dans ce présent travail, nous proposons une topologie basée sur la combinaison de deux types de convertisseur DC-DC SIDO, le premier est un convertisseur DC-DC SIDO Buck-Boost $SIDO_{B\text{-}B}$ avec une seule inductance et le deuxième est un convertisseur DC-DC SIDO SEPIC $SIDO_{sepic}$ avec deux inductances couplées (figure 1.41).

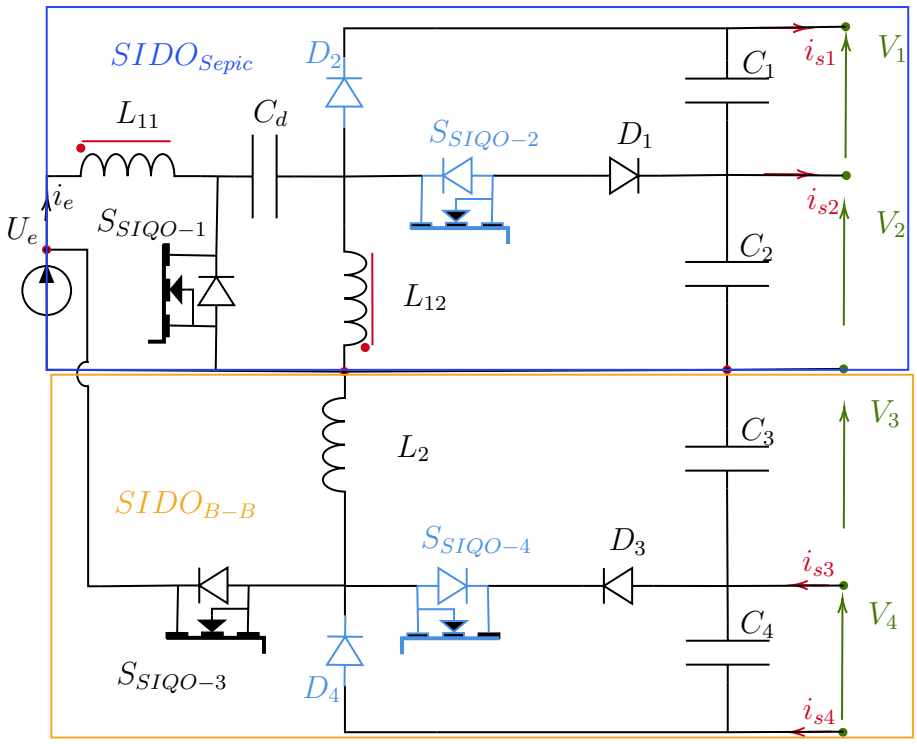


Fig. 1.41 – Topologie du convertisseur DC-DC SIQO adoptée dans ce présent travail

De ce fait le convertisseur DC-DC retenu est un SIQO single-input quadruple-output permettant d'alimenter l'onduleur multiniveau proposé dans ce travail en générant un bus continu de 400 V (exemple d'une batterie d'un VE Renault-Zoé) avec quatre tensions réglables chacune de 100 V. Cette topologie de convertisseur permet d'équilibrer indépendamment les différentes tensions des condensateurs de sortie en utilisant une commande simple et originale. La topologie et la stratégie de commande seront présentées et analysées en détails dans le chapitre trois.

1.6 Les implantations des commandes temps réel dans les systèmes industriels

Aujourd'hui, l'implantation des systèmes de contrôle dans les processus se fait exclusivement par des commandes numériques. La notion de temps réel dans le déroulement des programmes

est très important en termes de temps de réponse (par exemple le temps entre l'appui sur la pédale de frein et la fermeture des mâchoires sur le disque de frein) et de la certitude que les commandes sont données aux bons actionneurs et dans le bon ordre. La commande temps réel de tous les processus de l'ensemble, ainsi que la communication entre ses différents composants, sont d'autant plus complexes qu'ils nécessitent beaucoup de considérations lors de leur conception [174]. Nous pouvons citer les contraintes de développement suivantes [93] :

- ☐ protocoles de communication (P-C) entre tous les éléments du système : pour un bon fonctionnement d'un processus commandé en temps réel, l'information doit être transférée de façon complète, exacte et sans retard [57], e.g. le transfert des données reçues des capteurs vers le contrôleur ou le CPU de commande, la synchronisation de l'envoi d'un flux d'instructions de commande vers les actionneurs, etc...
- ☐ Calcul numérique (CN) et temps de traitement : la notion du temps dans un tel système est cruciale. La complexité de calcul nécessite l'utilisation d'algorithmes d'optimisation , e.g. intégration ou CORDIC pour le calcul des cosinus et/ou sinus d'un angle, implantation en virgule fixe (format Q16), etc...
- ☐ Algorithmes de contrôle (Cr) : souvent il faut faire des compromis dans le choix des programmes de commande afin de garder une simplicité lors de son implantation sur un microcontrôleur en discret, e.g. réduire un contrôleur H_∞ à un ordre 2 au lieu de 5 ou un PI au lieu d'un PID tout en gardant de bonnes performances.

Le tableau suivant 1.3, donne une étude comparative entre quatre commandes temps réel implantées pour des produits industriels ainsi que les technologies mises en place pour répondre aux contraintes mentionnées ci-dessus.

TABLE 1.3 – Étude comparative du point de vue des technologies utilisées pour la commande temps réel d'un système industriel complexe (+ c.a.d. cher, - c.a.d. moins cher)

***	[106]	[191]	[202, 54, 19]	[123]
(P-C)	CAN	SPI	SPI	USB
Tech pour CN	μ P	μ P	μ C	Raspberry pi
Domaines	VE	VE/ERN	VE/ERN	VE/ERN
Coût	+	+	-	+

En recherche, pour implanter les algorithmes de contrôle temps réel dans les prototypes de laboratoire, la méthode simple et la plus répandue pour faire le prototypage rapide, est l'utilisation du système dSPACE avec Matlab. [194]. Pour la validation expérimentale, cette solution technologique offre de nombreux avantages, en termes de rapidité, flexibilité et facilité d'implantation. Mais ces solutions faciles et rapides à mettre en œuvre souffrent souvent d'incapacité de gérer parfaitement le déroulement des tâches dans le temps. En plus, cette méthode n'est pas directement industrialisable pour l'insertion dans un produit commercial. Dans le paragraphe suivant nous donnons deux exemples de méthodes industrielles existantes pour la planification des tâches et la commande temps réel dans deux environnements différents pour proposer à la fin le noyau de notre solution technologique évolutive.

1.6.1 Dans une chaîne de conversion et d'injection d'énergie renouvelable dans un micro réseau

Dans une chaîne de conversion à base d'une source d'énergie renouvelable (générateur PV) et d'un module de supercondensateurs destiné à la production décentralisée d'électricité,

plusieurs fonctions de gestion et de commande sont à implanter. Il y a l'algorithme de MPPT (Maximum Power Point Tracking), la synchronisation avec le réseau, l'équilibrage des tensions à la sortie du hacheur SIQO, la commande MLI du convertisseur DC-AC, la reconfiguration en mode défaut, IHM, etc... Les solutions développées dans les laboratoires sont insuffisamment décrites et elles sont généralement basées sur un système dSPACE ou un microcontrôleur [120, 105, 88, 59]. De ce fait, nous allons nous baser sur un modèle industriel qui est le convertisseur hybride WKS Evo (5 kVA/48 V) [203]. Il présente un microprocesseur temps réel pour la gestion et la commande de tout le système, ainsi que la fonction MPPT. Les protocoles de communication exploités sont de type RS485, SPI, CAN-BUS/ RS232. Une application mobile androïde est offerte pour la surveillance temps réel et un IHM implantée sur un écran LCD.

1.6.2 Dans une chaîne de traction d'un véhicule électrique

En se basant sur la figure 1.2, la chaîne de motorisation est raccordée à une batterie rechargeable et à un module de supercondensateurs. De même pour cette application, plusieurs fonctions de commande temps réel avec des problèmes d'implantation sont à résoudre : l'algorithme de gestion des ressources embarquées dans un VE, communication entre plusieurs microcontrôleurs, surveillance temps réel du niveau de tension de la batterie, contraintes temporelles de la commande, équilibrage des tensions à la sortie du hacheur SIQO, commande MLI du convertisseur DC-AC, CEM réduites, reconfiguration en mode défaut, IHM, etc... Pour ce système, nous allons donner une petite description de la chaîne de traction à base d'une batterie principale de 400 V chez le constructeur automobile RENAULT/ véhicule électrique ZOE [213]. En effet, la communication entre les différents composants du système se fait principalement via le bus CAN. Une IHM (Interface Homme Machine) est placée sur le tableau de bord afin de choisir le mode d'utilisation de la batterie de traction et un calculateur est utilisé pour la gestion du moteur et des systèmes de conversion (confidentiel).

1.6.3 Solution adoptée

Afin d'assurer les fonctionnalités et les tâches bien décrites précédemment dans chaque application, nous avons opté pour une architecture de commande à base de microcontrôleurs. Le fait de répartir les besoins matériels et algorithmiques sur plusieurs microcontrôleurs permet de faciliter l'évolution des demandes de fonctions supplémentaires, à savoir le diagnostic et la reconfiguration du convertisseur, ainsi que l'ajout de fonctions supplémentaires telles que le filtrage actif ou la surveillance par une application androïde. Cette architecture repose sur une communication par bus SPI (Serial Peripheral Interface) qui permet des échanges rapides entre les microcontrôleurs et aussi vers un système IHM. Les essais de la commande du CMU en temps réel sont élaborés avec une IHM sur ordinateur via un protocole de communication SPI avec une carte DS1104.En se basant sur les arguments dans [138] et le tableau 1.3, une technologie basée sur plusieurs microcontrôleurs (μ C) avec une communication SPI est parmi les propositions les moins coûteuses dans le domaine industriel. Elle offre aussi des performances proches des autres technologies basées sur des microprocesseurs (μ P ou Raspberry pi, etc..) pour les deux applications décrites précédemment (VE et ERN).

1.7 Conclusion du chapitre

Suite à la forte demande des convertisseurs de puissance pour des applications plus performantes et plus puissantes, les convertisseurs multiniveaux sont utilisés dans plusieurs

applications, à savoir l'industrie automobile (avec l'apparition de véhicules hybrides et électriques), l'aéronautique (avec principalement l'avion plus électrique), le domaine ferroviaire, les énergies renouvelables (panneaux solaires photovoltaïques, éoliennes, micro-réseau multisource, etc.), etc... Ce chapitre commence par les onduleurs multiniveaux classiques NPC, FC et CHB jusqu'aux nouvelles topologies qui sont apparues depuis ces dernières décennies. Deux motivations principales sont à l'origine de ces développements, à savoir d'une part l'augmentation de puissance par le biais de la génération de tensions plus élevées et d'autre part la génération de grandeurs de sortie ayant une meilleure définition, c'est-à-dire avec un contenu harmonique faible. Ces topologies font appel à l'utilisation de structures d'électronique de puissance pour résoudre la conversion entre des sources continues vers des applications à courant alternatif. Certains onduleurs multiniveaux nécessitent à leurs entrées plusieurs sources DC en série (type NPC). Si on se donne comme cahier des charges l'utilisation d'une seule source continue, il est obligatoire de mettre en œouvre un étage intermédiaire pour créer ces multisources DC en série (hacheurs), avec la capacité de contrôler en permanence le niveau des tensions car l'onduleur peut demander selon ses modes de fonctionnement des courants fortement variables pour chaque sortie. L'étude bibliographique de ces hacheurs a montré l'abondance des publications que l'on peut classer en trois types de structure : des multiniveaux, des multi-entrées et des multi-sorties. Ainsi selon le besoin de l'application, il existe à chaque fois plusieurs structures pouvant répondre à chaque cahier des charges en mélangeant plusieurs types de hacheurs (SIMO, MISO, MIMO). Pour la suite, notre besoin nécessite d'utiliser une structure de hacheur de type SIMO.

L'état de l'art présenté dans ce chapitre sur les onduleurs multiniveaux et sur les hacheurs SIMO a permis de faire ressortir une topologie d'onduleur et une topologie de hacheur permettant de minimiser le nombre de composants en conduction à chaque instant et de limiter le nombre de commutations afin de maximiser le rendement. Bien sûr, il n'y a pas que les aspects de structure qui sont importants, il y a aussi la difficulté pour définir et calculer les asservissements à mettre en place et aussi la facilité de leurs mises en œouvre dans des structures de commande numérique. Ainsi les deux chapitres suivants présenteront le développement et la commande des structures retenues pour l'onduleur multiniveau et le hacheur SIMO et le dernier chapitre détaillera les solutions matérielles et logicielles retenues pour réaliser la commande numérique temps réel de l'onduleur multiniveau à partir de plusieurs microcontrôleurs.

Chapitre 2

Étude, conception et réalisation de l'onduleur multiniveau

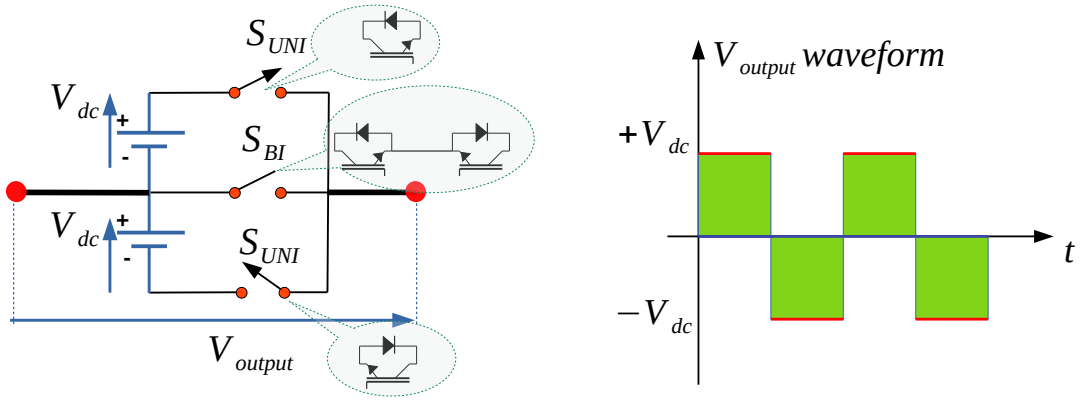
2.1 Introduction

Ce chapitre a pour objectif de mettre en œuvre la structure du convertisseur multiniveau définie dans le premier chapitre. Dans un premier temps, il est rappelé le principe de base de cette structure. Après il y a la description du fonctionnement de la structure et la définition du nombre de niveaux obtenus entre deux bras (tension entre phase). Ensuite, il y a l'évaluation des pertes qu'il est important de prendre en compte pour les comparer avec celles obtenues avec les structures de base. La deuxième partie présentera les résultats de simulation pour deux applications : le couplage de l'onduleur au réseau pour la production d'ERN et l'alimentation de moteur synchrone à aimants permanents (MSAP) pour une meilleure maîtrise du couple. Cette partie décrira aussi la stratégie de commande du convertisseur dans chaque application. Dans la troisième partie, nous décrirons la réalisation pratique de l'onduleur et ses performances à partir des résultats expérimentaux.

2.2 Structure de l'onduleur multiniveau triphasé : 3-PH S9L

2.2.1 Description de la cellule élémentaire retenue pour l'onduleur

L'onduleur multiniveau retenu est basé sur le principe d'une cellule élémentaire décrite sur la figure 2.1(a), et donnant la forme de tension entre sa sortie et le milieu des sources, illustrée sur la figure 2.1(b). Ce concept est basé sur les architectures développées dans [28] et [25]. Pour simplifier les schémas utilisés dans la suite du document, notons S_{UNI} un interrupteur de puissance unidirectionnel composé d'un composant de puissance commandé (IGBT ou MOSFET) avec une diode de puissance en anti-parallèle et S_{BI} un interrupteur bidirectionnel composé par deux interrupteurs unidirectionnels S_{UNI}) tête-bêche qui permet d'avoir trois états : ouvert ou fermé avec un sens du courant ou fermé avec le sens opposé du courant. Pour la partie commande des quatre interrupteurs constituant cette cellule élémentaire, il y a deux paires d'interrupteurs avec un fonctionnement complémentaire avec temps mort comme indiqué sur la figure 2.2. La commande rapprochée de chaque paire d'interrupteurs peut être délivrée par un driver spécialisé ou par les sorties MLI des microcontrôleurs dédiés à la commande des bras d'onduleur. Cette structure présente plusieurs avantages. Le premier



(a) (b)

Fig. 2.1 – Cellule élémentaire de l'onduleur (a) sa structure (b) forme de l'onde de tension de sortie

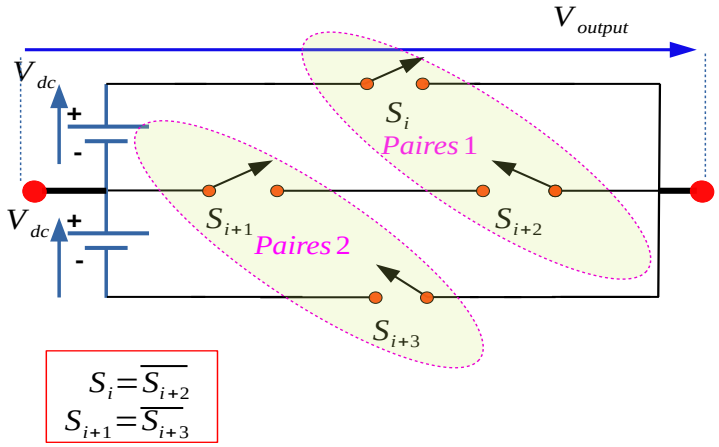


Fig. 2.2 – Commande de deux paires d'interrupteur pour la cellule élémentaire

est qu'il n'y a toujours qu'un seul interrupteur S_{UNI} ou S_{BI} qui conduit à chaque instant, ce qui limite les pertes par conduction. En commutation, il n'y a toujours qu'une seule paire d'interrupteurs qui commute, ce qui limite les pertes par commutation et facilite aussi la commande globale de l'onduleur.

2.2.2 Description d'un bras multiniveau avec plusieurs cellules

Afin d'augmenter le nombre de niveaux, il suffit d'ajouter plusieurs cellules élémentaires (CESs). La figure 2.3 montre la généralisation de l'assemblage de cellules élémentaires et donne la forme de la tension de sortie associée. En prenant n le nombre de niveaux désiré, V_{dc} une tension élémentaire d'entrée et m le nombre de cellules élémentaires, on obtient la relation du nombre de cellules élémentaires $m = (\frac{n-1}{2})$ et une amplitude de tension de sortie pour un bras de $\pm(\frac{n-1}{2})V_{dc}$.

Selon le nombre n de cellules élémentaires, le tableau 2.1 donne le nombre de sources V_{dc}, la somme des interrupteurs unidirectionnels et bidirectionnels ($S_{UNI\&BI}$) et le nombre de niveaux m de tension générés à partir de la structure généralisée. Il est à noter que n est toujours impair et le nombre de sources d'alimentation V_{dc} est toujours pair.

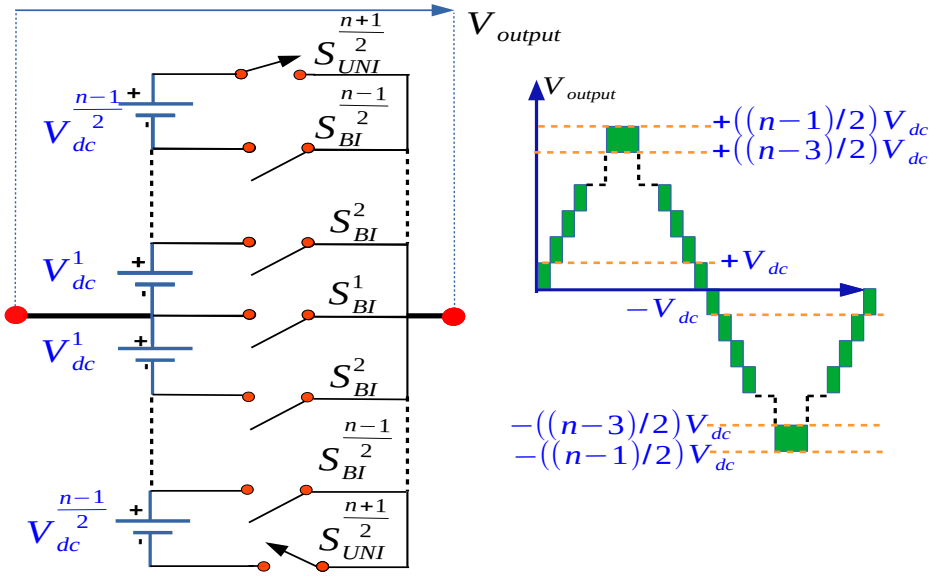


Fig. 2.3 – Structure généralisée avec m cellules élémentaires de l'onduleur $(SnL\text{-}CxS)_{gen}$ 1 bras

TABLE 2.1 – Nombre : de cellules, de sources d'alimentation et d'interrupteurs en fonction du nombre n de niveaux désiré

Structure	niveaux n	Sources V_{dc}	$S_{UNI\&BI}$	cellules m
(S3L-C4S)	(n=3)	2	4	1
(S5L-C8S)	(n=5)	4	8	2
(S7L-C12S)	(n=7)	6	12	3
(S11L-C20S)	(n=11)	10	20	5
$(SnL\text{-}CxS)_{gen}$	(n)	(n-1)	x	$(\frac{n-1}{2})$

2.2.3 Étude de l'onduleur monophasé à 5 niveaux S5L-C8S

La mise en cascade de deux cellules élémentaires (2 CESs) constitue l'onduleur monophasé S5L-C8S retenu. Il possède cinq niveaux ($n = 5$) et il est présenté sur la figure 2.4.

2.2.3.1 Principe de fonctionnement de la structure S5L-C8S

Cette structure monophasée est capable de générer cinq niveaux de tension en sollicitant chaque paire S_1/S_3, S_2/S_5, S_4/S_7 et S_6/S_8 avec quatre signaux de commande complémentaires par la technique de modulation de largeur d'impulsions (MLI) tels que :

$$\begin{cases} MLI1_{S_1} = \overline{MLI1}_{S_3} \\ MLI1_{S_2} = \overline{MLI1}_{S_5} \\ MLI1_{S_4} = \overline{MLI1}_{S_7} \\ MLI1_{S_6} = \overline{MLI1}_{S_8} \end{cases} \quad (2.1)$$

Les onduleurs sont toujours inclus dans une application et souvent contrôlés par des asservissements de courant. Les sorties de ces asservissements sont nommées les grandeurs de commande. Pour les applications développées dans ce manuscrit, il y aura autant de grandeur de commande que de bras d'onduleur. Par la suite (voir paragraphe 2.3.2.3), on les nommera par $v_{control}$. La sélection d'un des cinq niveaux de fonctionnement se détermine selon la valeur de $v_{control}$ (on considère $v_{control}$ unitaire entre -1 et +1). Selon la figure 2.5 dessinée pour cinq

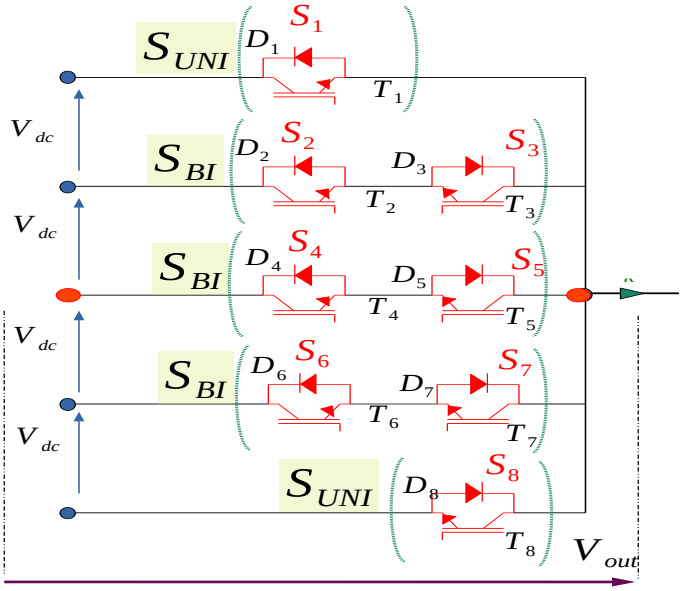


Fig. 2.4 – Structure d'un bras de l'onduleur multiniveau retenu à base de deux cellules élémentaires : S5L-C8S

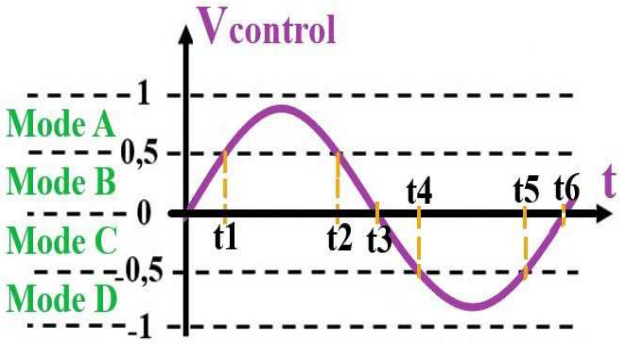


Fig. 2.5 – Principe de l'élaboration des cinq niveaux

niveaux, cela revient à découper l'amplitude en quatre (cinq moins un intervalles) valeurs égales. Ces quatre intervalles vont correspondre à quatre parties différentes de l'onduleur qui fonctionneront à chaque instant. On désignera ces quatre fonctionnements par quatre noms de mode (mode A, mode B, mode C et mode D). En prenant un exemple d'une forme sinusoïdale de $v_{control}$, il apparaît sur une période du signal trois niveaux d'intersection du signal avec les lignes horizontales pointillés qui représente la limite des quatre intervalles. A chaque fois que la courbe $v_{control}$ traverse une ligne, cela représente un changement de mode de contrôle. Par exemple d'après la figure 2.5, à l'instant t1, l'onduleur va passer du mode B au mode A, à l'instant t2 : du mode A au mode B, à l'instant t3 : du mode B au mode C, à l'instant t4 : du mode C au mode D, à l'instant t5 : du mode D au mode C et à l'instant t6 : du mode C au mode B. Après lorsque l'onduleur est dans un mode de fonctionnement, il n'y a que deux interrupteurs de puissance qui commutent selon un rapport cyclique qu'il faut calculer en fonction de $v_{control}$. La génération des différents rapports cycliques d_{MLI1}, d_{MLI2}, d_{MLI3} et d_{MLI4} pour les quatre modes de fonctionnement se fait par un algorithme simple décrit sur la figure 2.6. Le calcul de chaque rapport cyclique se fait à partir de la valeur de $v_{control}$, après un décalage selon le mode de fonctionnement et ensuite une multiplication par deux, car les rapports cyclique varient entre zéro et un, et que chaque intervalle ne représente qu'une amplitude de 0,5. Ainsi, on peut définir l'état de tous les interrupteurs commandés associés à

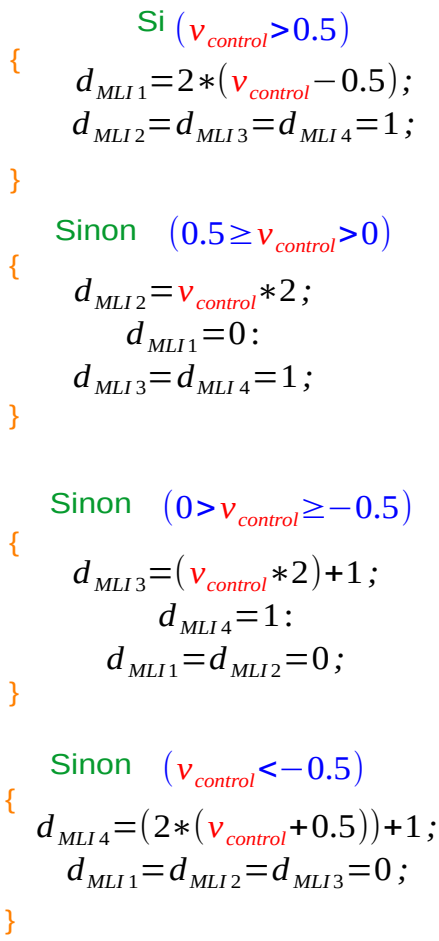


Fig. 2.6 – Stratégie de commande de l'onduleur cinq niveaux S5L-C8S

un rapport cyclique calculé ou imposé (0 ou 1) dans les quatre modes suivants :

- mode A : ($1 > v_{control} > 0{,}5$), les interrupteurs de puissance S_1 et S_3 commutent avec le module $MLI1$ avec le rapport cyclique (d_{MLI1}) pour S_1 et le rapport cyclique complémentaire (1 - d_{MLI1}) pour S_3. Pendant tout le mode A, les autres interrupteurs de puissance S_2, S_4 et S_6 sont fermés, S_5, S_7 et S_8 sont ouverts et les diodes D_5, D_7 et D_8 sont polarisées à l'état bloqué. Durant cette phase, V_{out} vaut + 2.V_{dc} ou +V_{dc} et donc le courant de sortie ne circule que dans (S_1) ou dans (S_2 et S_3).
- mode B : ($0{,}5 > v_{control} > 0$), les interrupteurs de puissance S_2 et S_5 commutent avec le module $MLI2$ avec le rapport cyclique (d_{MLI2}) pour S_2 et le rapport cyclique complémentaire (1 - d_{MLI2}) pour S_5. Pendant tout le mode B, les autres interrupteurs de puissance S_3, S_4 et S_6 sont fermés et S_1, S_7 et S_8 sont ouverts et les diodes D_1, D_7 et D_8 sont polarisées à l'état bloqué. Durant cette phase, V_{out} vaut + V_{dc} ou 0 et donc le courant de sortie ne circule que dans (S_2 et S_3) ou dans (S_4 et S_5).
- mode C : ($0 > v_{control} >$ -0,5), les interrupteurs de puissance S_4 et S_7 commutent avec le module $MLI3$ avec le rapport cyclique (d_{MLI3}) pour S_4 et le rapport cyclique complémentaire (1 - d_{MLI3}) pour S_7. Pendant tout le mode C, les autres interrupteurs de puissance S_3, S_5 et S_6 sont fermés et S_1, S_2 et S_8 sont ouverts et les diodes D_1, D_2 et D_8 sont polarisées à l'état bloqué. Durant cette phase, V_{out} vaut 0 ou - V_{dc} et donc le courant de sortie ne circule que dans (S_4 et S_5) ou dans (S_6 et S_7).
- mode D : (-0,5 > $v_{control}$ > -1), les interrupteurs de puissance S_6 et S_8 commutent avec le module $MLI4$ avec le rapport cyclique (d_{MLI4}) pour S_6 et le rapport cyclique

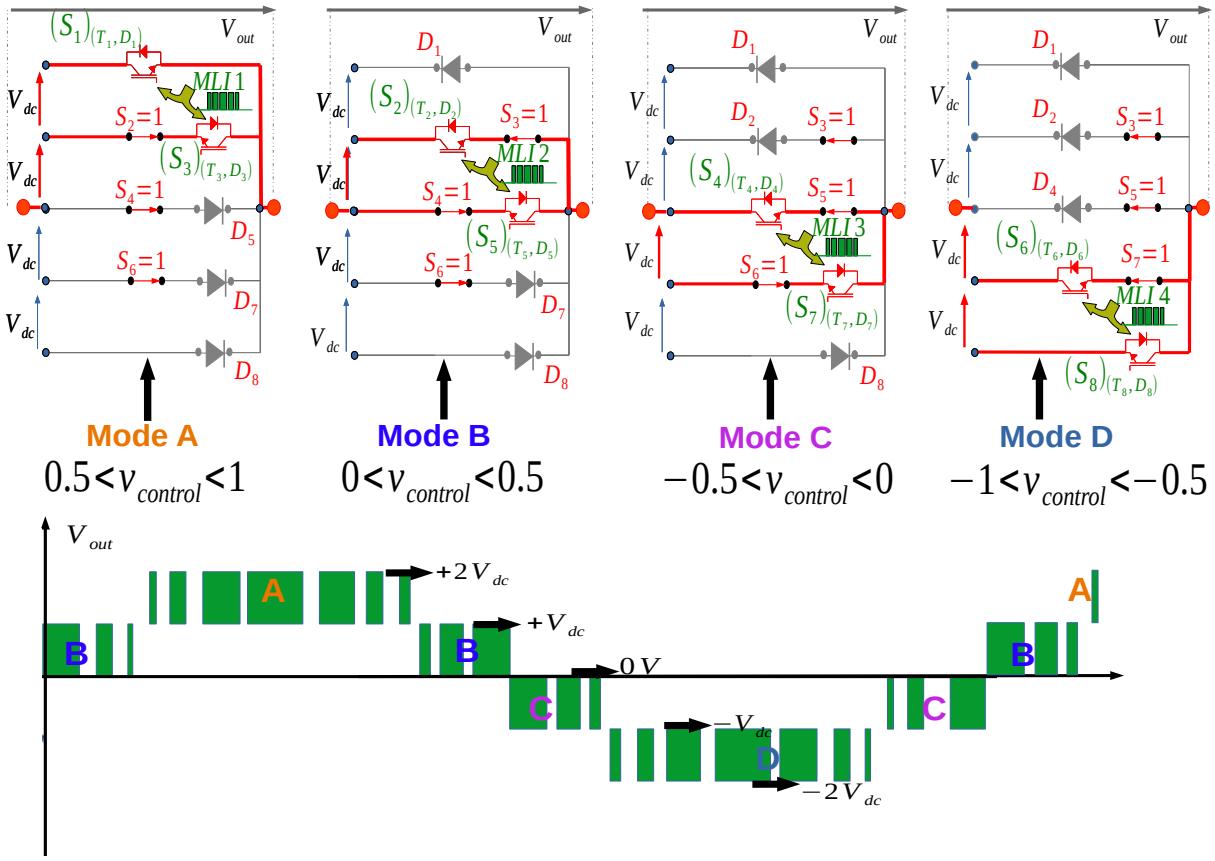


Fig. 2.7 – Principe de fonctionnement du bras monophasé cinq niveaux

complémentaire (1 - d_{MLI4}) pour S_8. Pendant tout le mode D, les autres interrupteurs de puissance S_3, S_5 et S_7 sont fermés et S_1, S_2 et S_4 sont ouverts et les diodes D_1, D_2 et D_4 sont polarisées à l'état bloqué. Durant cette phase, V_{out} vaut - V_{dc} ou - 2.V_{dc} et donc le courant de sortie ne circule que dans (S_6 et S_7) ou dans (S_8).

Remarque : A l'état commandé, tous les interrupteurs sont bidirectionnels en courant et ainsi le courant de sortie peut aussi être bidirectionnel dans tous les modes.

2.2.3.2 Contraintes en tension dans les composants de puissance

Avec cette structure (figure 2.4), les contraintes en tension sur chaque interrupteur sont différentes. Le tableau 2.2 donne la répartition des tensions subies par les interrupteurs (S_1, S_2, S_3, S_4, S_5, S_6, S_7 et S_8) composés d'un composant de puissance commandé et d'une diode de puissance en anti-parallèle. Nous pouvons retenir que la tenue en tension est la plus élevée pour les interrupteurs de puissance aux deux extrémités de la structure (S_{UNI}). Le niveau de tenue en tension est le même que pour un onduleur deux niveaux classiques, c'est à dire la tension totale d'entrée. Pour les interrupteurs à l'intérieur de la structure (S_{BI}), la somme de la tenue en tension des deux interrupteurs est identique à la tenue des interrupteurs (S_{UNI}). Ainsi, la tenue en tension pour chaque interrupteur est plus faible mais pas de façon équitable sur les deux interrupteurs, sauf pour l'élément central (S_{BI}) où ils ne subissent chacun que la demi-tension d'entrée.

TABLE 2.2 – Répartition de la tenue en tension des interrupteurs d'un bras à base de deux cellules élémentaires (S5L-C8S)

S_{UNI} (T_i/D_i)	**Maximum tenue en tension**
S_1 (T_1/D_1)	$4V_{dc}$
S_2 (T_2/D_2)	$3V_{dc}$
S_3 (T_3/D_3)	V_{dc}
S_4 (T_4/D_4)	$2V_{dc}$
S_5 (T_5/D_5)	$2V_{dc}$
S_6 (T_6/D_6)	V_{dc}
S_7 (T_7/D_7)	$3V_{dc}$
S_8 (T_8/D_8)	$4V_{dc}$

2.2.3.3 Pertes dans les composants de puissance

Les pertes Joule dans cette structure se situent dans les composants de puissance commandés et dans les diodes de puissance. Les pertes par conduction sont liées à la chute de tension et au courant qui les traverse pendant le temps de conduction. Il y a aussi les pertes par commutation qui dépendent des amplitudes de la tension et du courant commutés et de la fréquence de commutation.

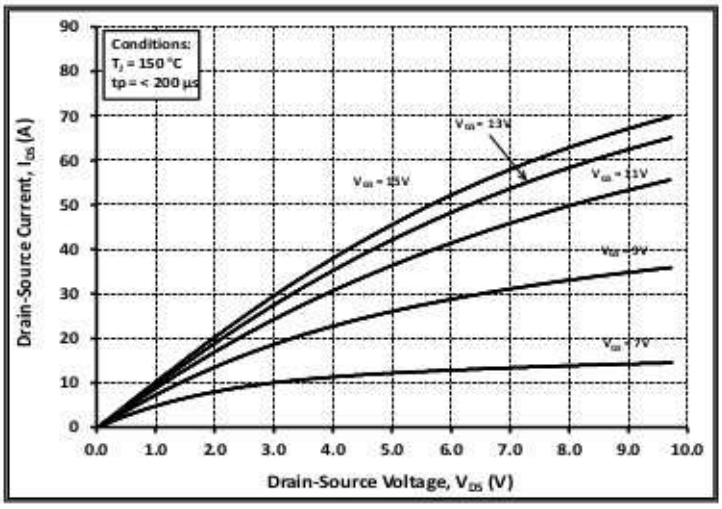
Pertes par conduction dans les transistors. Dans la suite, il sera justifié l'utilisation des transistors MOSFET à technologie SIC (carbure de silicium). Pour tout transistor MOSFET, le modèle de pertes est constitué de la résistance R_{DSon} qui est très sensible à la température de la jonction, ainsi qu'à la tension de la commande V_{GS} et augmente légèrement avec le courant principal I_{DS}. Pour un MOSFET-SIC de l'onduleur 3-PH S9L en conduction, les pertes par conduction peuvent s'exprimer par l'expression suivante :

$$\left\{ \; P_{cond} \; = \; R_{DSon}.I_{DS}^2 \right. \tag{2.2}$$

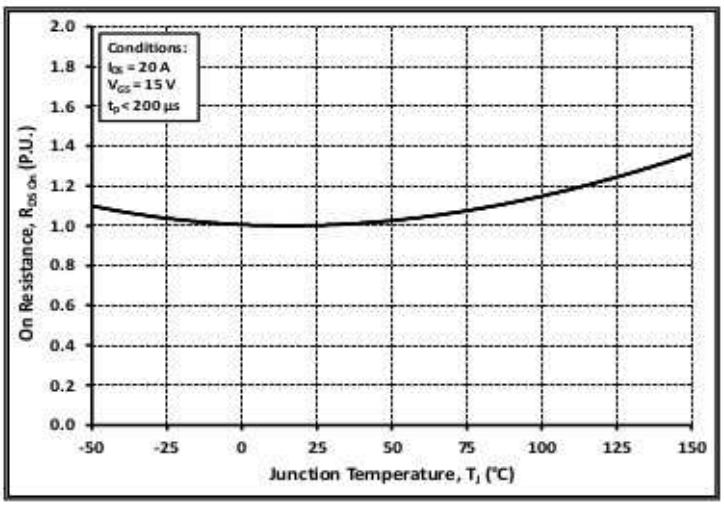
Pertes par conduction dans les diodes. En faite, il n'y a pas de diode ajoutée en anti-parallèle sur le transistor MOSFET-SIC. Le transistor est naturellement réversible par sa structure interne, mais la chute de tension est très sensible à la tension de la commande V_{GS} et aussi à la température de la jonction. La figure 2.9 montre que pour une tension $V_{GS} = 15\,\mathrm{V}$ et une température de la jonction égale à 150 °C, la chute de tension est quasiment linéaire avec le courant inverse I_{DS}. Ainsi, le modèle de la chute de tension peut rester le même que pour le sens direct, c'est à dire une résistance équivalente à R_{DSon}. Ainsi, la formule des pertes par conduction reste la même pour les deux sens de conduction. On peut remarquer qu'il est important de garder une commande de $V_{GS} = 15\,\mathrm{V}$ pour minimiser les pertes lorsque le courant est inverse. Ce sera le cas dans la mise en œuvre pratique lors des différents essais.

Pertes par commutation. Les pertes par commutation peuvent être présentées sur la figure 2.10. Notons que les pertes par commutation dépendent du temps de l'ouverture, du temps de fermeture, de l'amplitude de la tension V_{DS} à l'état bloqué et du courant I_{DS} à l'état passant. La figure 2.10 illustre aussi les pertes par conduction.
À la fermeture, les pertes de commutation peuvent être estimées de la façon suivante :

$$P_{fermeture} \; = \; \frac{1}{T_{MLI}} \int_0^{t_{fermeture}} V_{DS}(t).I_{DS}(t).dt \tag{2.3}$$



(a)



(b)

Fig. 2.8 – Caractéristiques du MOSFET-SIC
(a) I_{DS} / V_{DS} en fonction de V_{GS} (b) R_{DSon} en fonction de la température

donc,

$$\begin{cases} P_{fermeture} &= \frac{1}{T_{MLI}} \int_0^{t_{fermeture}} V_{DS}.\frac{I_{DS}}{t_{fermeture}}.t.dt \\ &= f_{MLI}.\frac{V_{DS}.I_{DS}}{t_{fermeture}}.(\frac{t_{fermeture}^2}{2}) \\ &= \frac{t_{fermeture}}{2}.V_{DS}.I_{DS}.f_{MLI} \end{cases} \tag{2.4}$$

D'après la figure 2.4, on s'aperçoit que les commutations ont toujours lieu entre deux interrupteurs (S_{UNI} - S_{BI} ou S_{BI} - S_{BI}) consécutifs. Ainsi, les interrupteurs en commutation ont une tension à l'état bloqué égale à la tension d'alimentation V_{dc}. Ainsi dans l'expression précédente, on peut remplacer V_{DS} par V_{dc}.

$$\{ \; P_{fermeture} = \frac{t_{fermeture}}{2}.V_{dc}.I_{DS}.f_{MLI} \tag{2.5}$$

Les pertes de commutation à l'ouverture peuvent s'exprimer de même :

$$\{ \; P_{ouverture} = \frac{t_{ouverture}}{2}.V_{dc}.I_{DS}.f_{MLI} \tag{2.6}$$

Les pertes totales de commutation d'un MOSFET-SIC du convertisseur S5L-C8S sont la somme des pertes à l'ouverture/amorçage et des pertes à la fermeture qui peuvent être évaluées

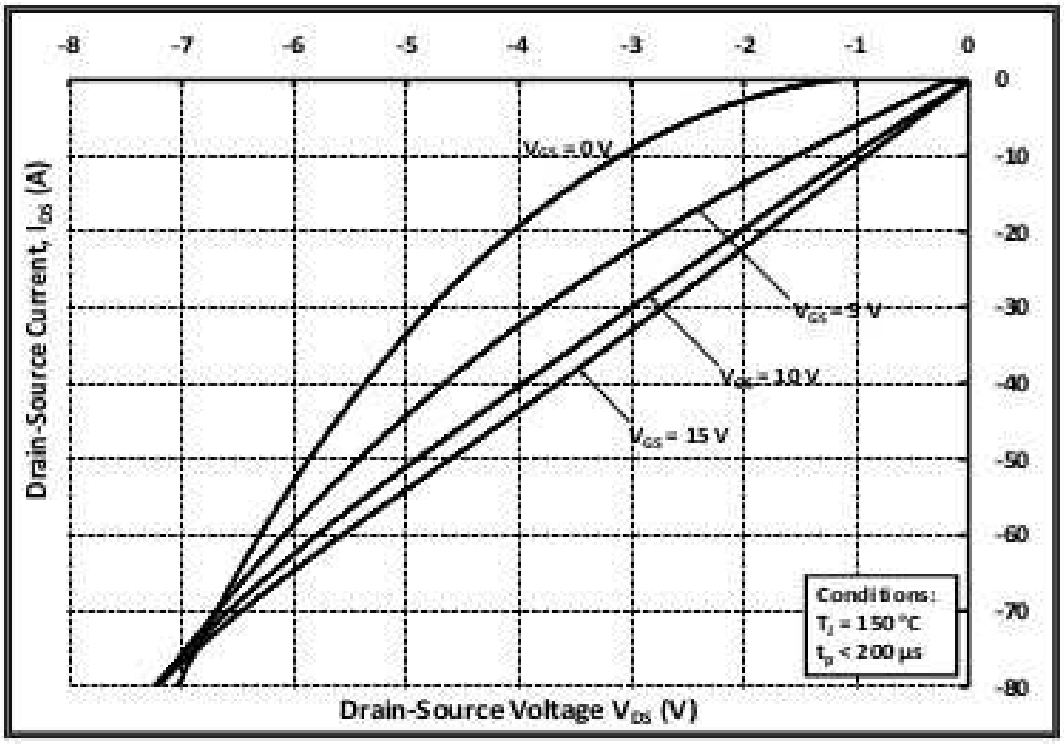


Fig. 2.9 – Chute de tension en courant inverse du MOSFET-SIC en fonction de V_{GS}, I_{DS} à la température de 150 °C

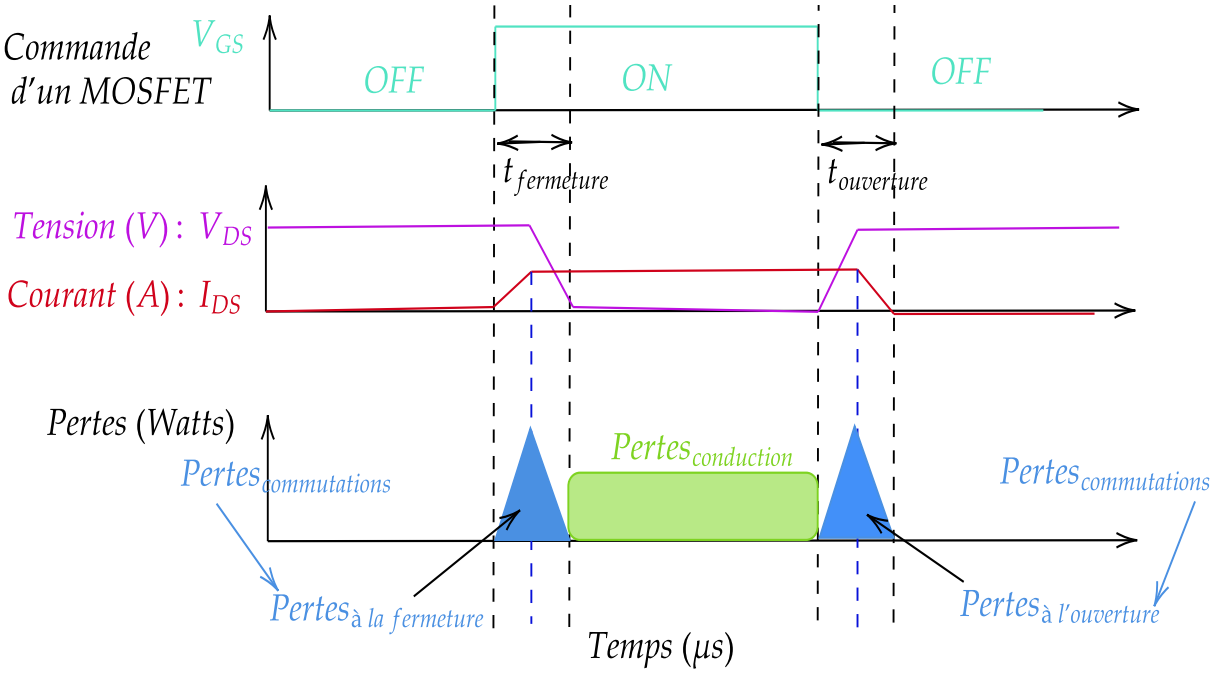


Fig. 2.10 – Différentes pertes dans un MOSFET par conduction et par commutation

avec :

$$\left\{ P_{commutation} = \frac{(t_{ouverture}+t_{fermeture})}{2}.V_{dc}.I_{DS}.f_{MLI} \right. \quad (2.7)$$

Avec :
f_{MLI} : fréquence de découpage (Hz).
$t_{ouverture}$: temps d'ouverture (ns).
$t_{fermeture}$: temps de fermeture (ns).

V_{DS} : tension drain source du MOSFET-SIC (état bloqué).
I_{DS} : courant drain source du MOSFET-SIC à l'état passant.

2.2.3.4 Description du simulateur

Dans la suite du chapitre, il est nécessaire de mettre en œuvre un simulateur pour visualiser les grandeurs électriques obtenues dans les différents fonctionnements abordés dans ce chapitre et aussi pour présenter les résultats de performance. Ce simulateur est implanté sur Matlab/Simulink. Les caractéristiques des transistors sont représentées dans le tableau

TABLE 2.3 – Caractéristiques des composants de puissance utilisés en simulation

Caractéristiques du composant	**IGBT**	**Diode anti-parallèle**
Résistance (R_{on}) (Ω)	16.10^{-3}	34.10^{-3}
chute de tension (V_f) (V)	1,8	1,1
Résistance d'amortissement (R_s) (Ω)	12875	5.10^{7}
Capacité d'amortissement (C_s) (F)	233.10^{-12}	250.10^{-12}

2.3. Pour les transistors, c'est le modèle d'un IGBT qui a été pris en compte avec une chute de tension fixe et une résistance dynamique. Pour les diodes en anti-parallèle, c'est identique avec une chute de tension fixe et une résistance dynamique. Dans Simulink, pour les composants en commutation, il a été ajouté un circuit RC aux bornes des transistors (résistance d'amortissement (Rs) et une capacité d'amortissement (Cs)).

2.2.3.5 Comparaison des pertes dans le bras S5L-C8S avec d'autres structures classiques

Il est difficile d'évaluer les pertes par conduction et par commutation de façon analytique dans une structure complexe et avec un courant de sortie sinusoïdal. Ainsi, on utilise le simulateur avec les paramètres donnés dans le tableau 2.3 pour faire une comparaison des pertes de la structure S5L-C8S avec d'autres structures classiques. Pour les pertes par conduction, elles sont évaluées en faisant la différence entre la puissance d'entrée et la puissance de sortie. Pour les pertes par commutation, il n'est pas possible de les prendre en compte, car le pas de calcul utilisé dans ce simulateur est de 0,5 μs, un temps supérieur au temps de commutation. En plus, les modèles des composants de puissance ne sont pas assez précis pour faire un calcul juste. Ainsi, il a été choisi de compter le nombre de commutations pour chaque interrupteur de puissance pour un cycle électrique (période du courant à 50 Hz) et de faire le total de commutations pour l'ensemble du bras d'onduleur testé. Dans les tableaux de résultats, on utilise le sigle N. T. C. C (nombre total de commutations par cycle) pour donner une valeur chiffrée.
Les pertes de commutation se produisent soit lors de la mise en conduction d'un interrupteur (passage à l'état On) et lorsque l'interrupteur avait une tension importante à ses bornes avant la commutation, soit lors de la mise à l'arrêt d'un l'interrupteur (passage à l'état Off) et que l'interrupteur aura une tension importante à ses bornes après la commutation. On prend bien cette précision, car dans la structure S5L-C8S, il n'y a dans certains interrupteurs que le courant qui commute et la tension reste quasiment nulle à ses bornes (cas d'un des deux interrupteurs bidirectionnels S_{BI}).
Pour cela, il a été développé un compteur dans Simulink qui calcule le nombre de commutations

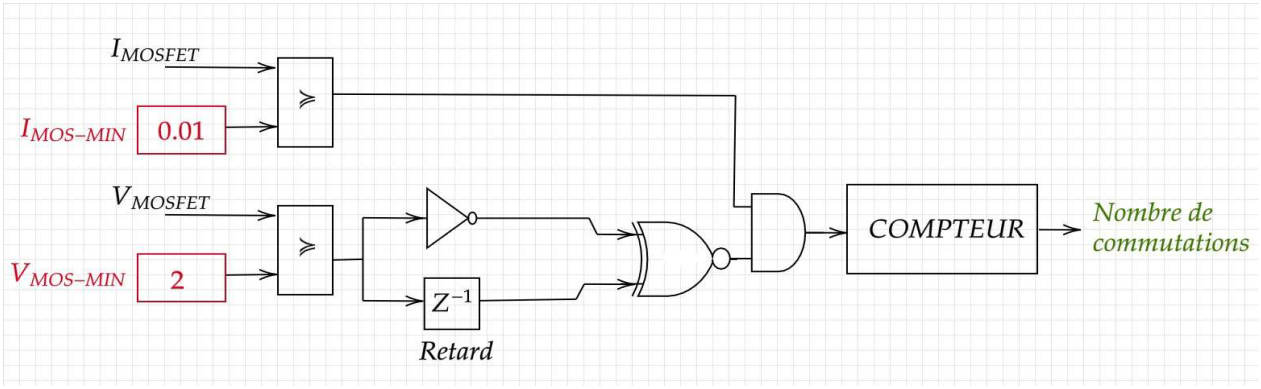


Fig. 2.11 – Modèle du compteur utilisé

effectives pour chaque interrupteur en ne prenant en considération que les cas où le composant produit des pertes par commutation. La figure 2.11 montre le traitement logique fait avant le compteur pour qu'il ne compte que lorsque le courant I_{MOSFET} est supérieur à 10 mA ($I_{MOS-MIN}$) (à l'état On) et lorsque la tension V_{MOSFET} est supérieure à 2 V ($V_{MOS-MIN}$) (à l'état Off).
Pour la comparaison, ce sont les trois structures suivantes qui ont été retenues : le convertisseur clampé par le neutre (NPC), l'onduleur à condensateurs flottants (FC) et l'onduleur en pont H cascadé (CHB). La figure 2.12 rappelle c'est trois structures classiques. Ce sont tous

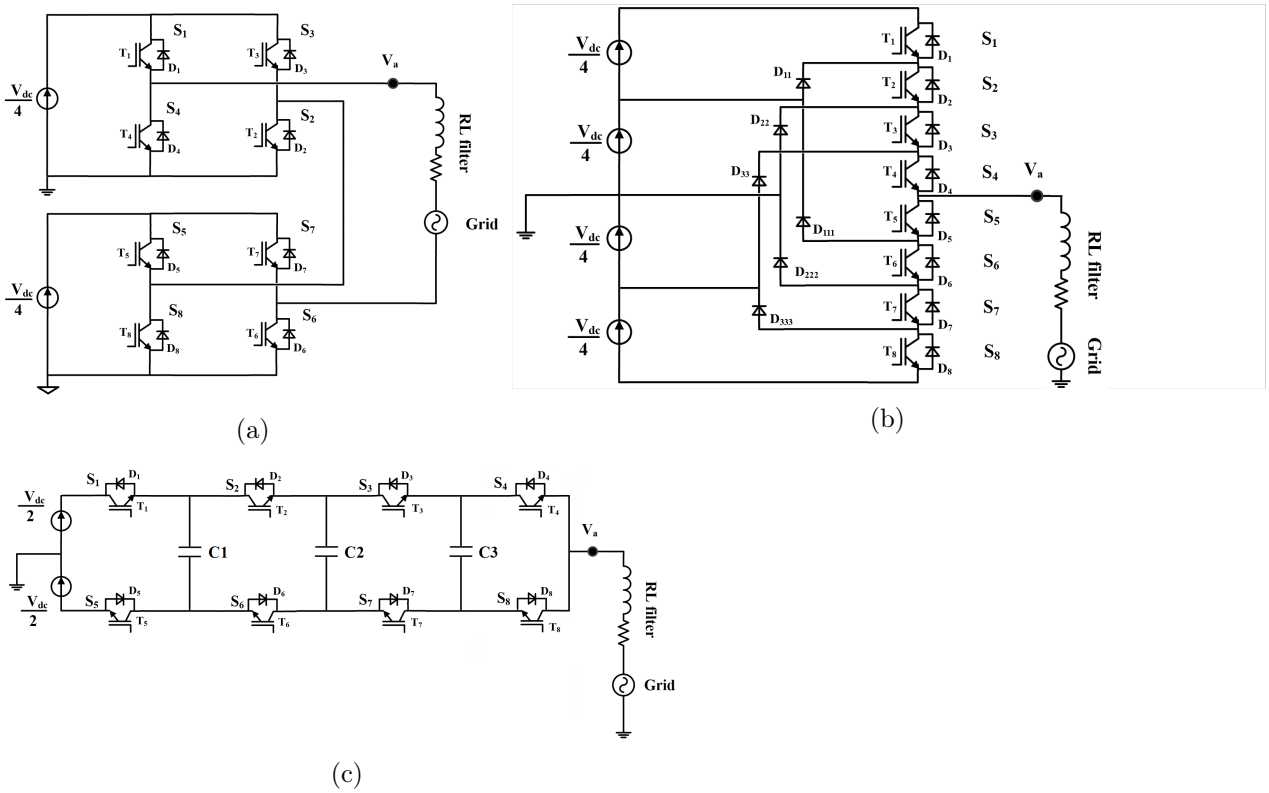


Fig. 2.12 – Bras cinq niveaux du CHB (a), Bras cinq niveaux du NPC (b) et Bras cinq niveaux du FC (c)

des onduleurs cinq niveaux et ils possèdent le même nombre de composants de puissance commandés. Seul le NPC possède six diodes en plus. Pour la comparaison, le simulateur utilise les mêmes composants que la structure S5L-C8S, la même amplitude de la tension de sortie (110 V efficace - 50 Hz), la même charge avec la même amplitude de courant (20A efficace - 50 Hz) et la même fréquence de MLI de 15 kHz. Les structure CHB et FC nécessitent la

moitié de tension continue (deux sources DC). Les quatre tableaux suivants présentent les résultats en termes de nombre de commutations pour chaque interrupteur (ils sont couplés deux par deux, car par symétrie ils ont le même nombre de commutations) et le total pour une période de 20ms (50 Hz). Les tableaux donnent aussi la somme des pertes par conduction. En plus, la comparaison est faite avec trois facteurs de puissance (FP= 1 et FP=0,87 avant et FP=0,87 arrière).

Le tableau 2.4 présente les résultats pour le bras d'onduleur S5L-C8S. On remarque que ce

TABLE 2.4 – Estimation des pertes de commutation et de conduction d'un bras du S5L-C8S avec $I/phase$=20 A (RMS) et un déphasage (φ) positif et négatif

Composants	$N.T.C.C/transistor$		
	PF=1	**PF=0,87**	
		φ>**0**	φ<**0**
T_1, T_8	089	074	090
T_2, T_7	047	064	027
T_3, T_6	000	000	007
T_4, T_5	012	010	027
N.T.C.C (global)	296	295	302
pertes de conduction (W)	59,73	60,91	60,36

sont les interrupteurs $SUNI$ qui ont le plus de pertes par commutation avec un global de 300 commutations qui provoquent des pertes par commutation. La sommes des pertes par conduction sont de 60 W.

Le tableau 2.5 présente les résultats pour le bras d'onduleur CHB. On remarque que ce sont

TABLE 2.5 – Estimation des pertes de commutation et de conduction d'un bras du CHB avec $I/phase$=20 A (RMS) et un déphasage (φ) positif et négatif

Composants	$N.T.C.C/transistor$		
	PF=1	**PF=0,87**	
		φ>**0**	φ<**0**
T1, T8	000	000	012
T2, T7	058	078	052
T3, T6	018	003	042
T4, T5	175	171	105
N.T,C.C (global)	502	504	422
pertes de conduction (W)	162,28	161,93	160,92

les interrupteurs T4 et T5 qui ont plus de pertes par commutation avec un global de 500 commutations. La somme des pertes par conduction vaut 160 W.

Le tableau 2.6 présente les résultats pour le bras d'onduleur FC. On remarque que tous les interrupteurs ont presque les mêmes pertes par commutation avec un global de plus de 2000 commutations. La somme des pertes par conduction vaut 180 W.

Le tableau 2.7 présente les résultats pour le bras d'onduleur NPC. On remarque que tous les interrupteurs ont presque les mêmes pertes par commutation avec un global de plus de 2000 commutations. La somme des pertes par conduction vaut 165 W.

En conclusion, il est clair que d'après cette étude des pertes par conduction et le nombre de commutation des interrupteurs qui génèrent des pertes par commutation, c'est la structure proposée S5L-C8S qui présente beaucoup moins de pertes par conduction. Car à chaque instant

TABLE 2.6 – Estimation des pertes de commutation et de conduction d'un bras du FC avec $I/phase$=20 A (RMS) et un déphasage (φ) positif et négatif

Composants	$N.T.C.C/transistor$		
	PF=1	**PF=0,87**	
		φ**>0**	φ**<0**
T1, T4	256	256	269
T2, T8	256	256	273
T4, T6	256	256	270
T3, T5	256	256	262
N.T.C.C (global)	2048	2048	2148
pertes de conduction (W)	179,34	176,55	181,79

TABLE 2.7 – Estimation des pertes de commutation et de conduction d'un bras du NPC avec $I/phase$=20 A (RMS) et un déphasage (φ) positif et négatif

Composants	$N.T.C.C/transistor$		
	PF=1	**PF=0,87**	
		φ**>0**	φ**<0**
T1, T8	181	159	179
T2, T7	066	085	053
T3, T6	012	009	037
T4, T5	000	000	011
N.T.C.C (global)	518	506	560
pertes de conduction (W)	169,32	164,73	163,82

il n'y a qu'un interrupteur S_{UNI} ou S_{BI} qui conduit, contrairement aux autres structures qui nécessitent plus d'interrupteur en conduction. Pour le nombre de commutation, c'est la même raison, car il n'y a que deux interrupteurs qui commutent pour la structure proposée S5L-C8S, contrairement aux autres.

2.2.4 Onduleur monophasé à deux bras : 2 S5L-C8S

La mise en parallèle de deux bras de S5L-C8S (deux cellules élémentaires par bras) est présentée sur la figure 2.13. Elle permet de doubler la tension de sortie.

Il y a deux méthodes pour appliquer les commandes sur chaque bras de l'onduleur à deux bras.

La première méthode (méthode 1), que l'on a appliquée sur le premier prototype qui ne possède qu'une seule carte dsPIC 33, a été réalisée de façon câblée. Ainsi les quatre modules de MLI du deuxième bras ont été câblés à partir des quatre modules du premier bras selon le principe suivant :

$$\begin{cases} MLI1_{bras2} = \overline{MLI4_{bras1}} \\ MLI2_{bras2} = \overline{MLI3_{bras1}} \\ MLI3_{bras2} = \overline{MLI2_{bras1}} \\ MLI4_{bras2} = \overline{MLI1_{bras1}} \end{cases} \tag{2.8}$$

L'inversion a été réalisée avec des circuits logiques. Dans ce cas, pour illustrer la forme de la tension entre phase (U_{12}), les figures 2.14(a) et 2.14(b) présentent la commande MLI1 pour le bras 1 et la commande MLI4 pour le bras 2 avec deux valeurs de rapport cyclique

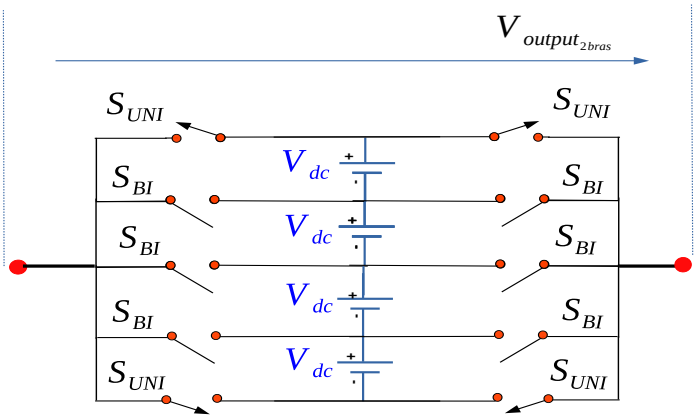


Fig. 2.13 – Configuration de l'onduleur à deux bras S5L-C8S

.

d_{MLI1} respectivement > 0,5 ou < 0,5. Dans ces deux figures, on a une synchronisation de

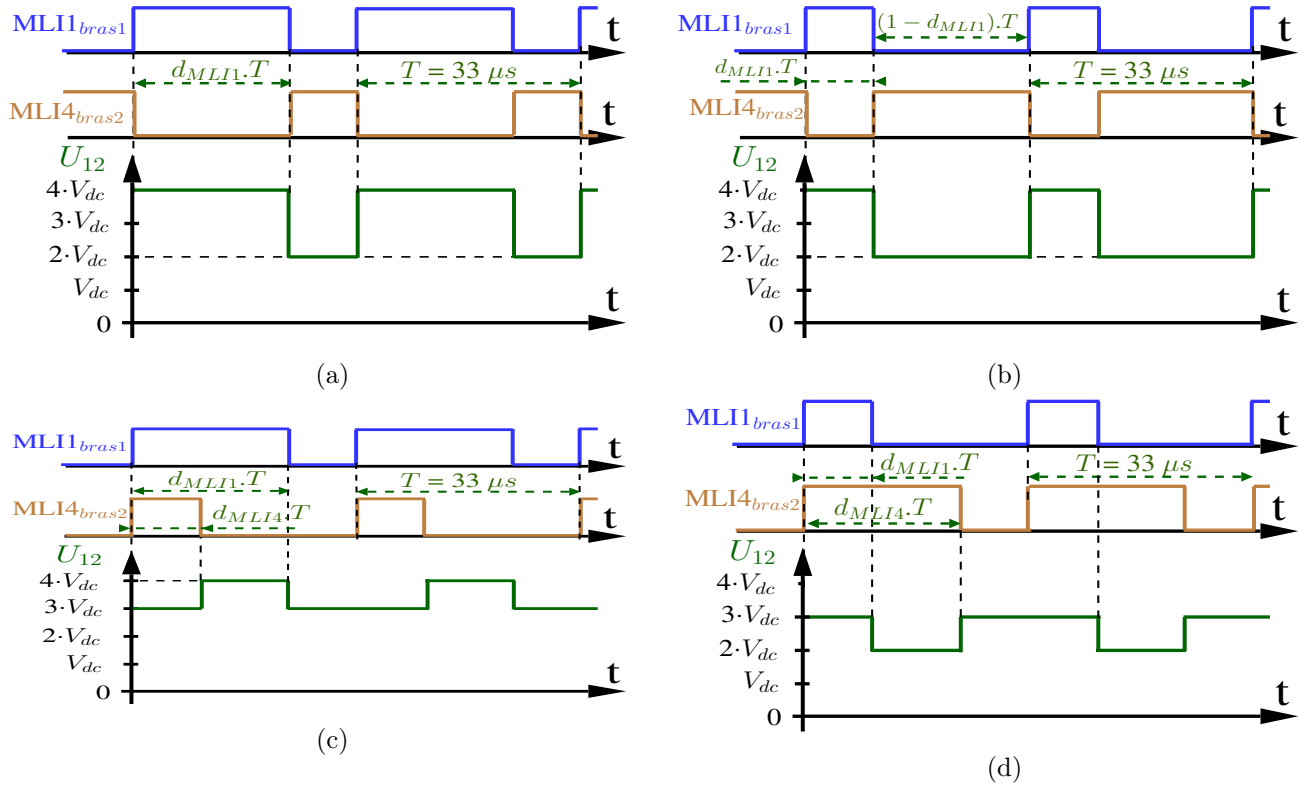


Fig. 2.14 – Forme d'onde de la tension $Vout_{2bras}$ (U_{12}) entre les deux bras :
(a) avec la méthode 1 avec $d_{MLI1} > 0{,}5$ (b) avec la méthode 1 avec $d_{MLI1} < 0{,}5$
(c) avec la méthode 2 avec $d_{MLI1} > 0{,}5$ (d) avec la méthode 2 avec $d_{MLI1} < 0{,}5$

ces deux signaux de commande avec une inversion pour le deuxième. Le bras 1 fonctionne en mode A. D'après la figure 2.7, un état haut de la MLI1 correspond à la fermeture de S1 ($V_{out1} = 2.V_{dc}$) et un état bas de la MLI1 correspond à la fermeture de S2 et S3 ($V_{out1} = V_{dc}$). Le bras 2 fonctionne en mode D. D'après la figure 2.7, un état haut de la MLI4 correspond à la fermeture de S6 et S7 ($V_{out2} = -V_{dc}$) et un état bas de la MLI4 correspond à la fermeture de S8 ($V_{out1} = -2.V_{dc}$). Ainsi pour les figures 2.14(a) et 2.14(b), lorsque $0 > t > d_{MLI1}.T$, la tension entre phases $U_{12} = 4.Vdc$ ($(2.V_{dc})$ - $(-2.V_{dc})$). Lorsque $d_{MLI1}.T > t > T$, la tension entre phases $U_{12} = 2.Vdc$ ((V_{dc}) - $(-V_{dc})$). Cela représente l'instant où la tension $V_{output_{2bras}}$

(U_{12}) est la plus grande de façon positive (visible sur la figure 2.15(a)). On remarque que la forme de la tension entre phases U_{12} a une ondulation de tension de $2.Vdc$ (de $2.Vdc$ à $4.Vdc$), c'est à dire le double d'amplitude que pour une tension pour un seul bras et que l'amplitude ne change pas selon la valeur du rapport cyclique d_{MLI1}. Ainsi, le nombre de niveaux pour la tension entre phases est le même que pour une tension d'un seul bras, c'est à dire 5 niveaux. La figure 2.15(a) présente cette tension entre phases U_{12} pour ce cas repéré "méthode 1".

La deuxième méthode (méthode 2) consiste à utiliser l'algorithme de calcul des rapports

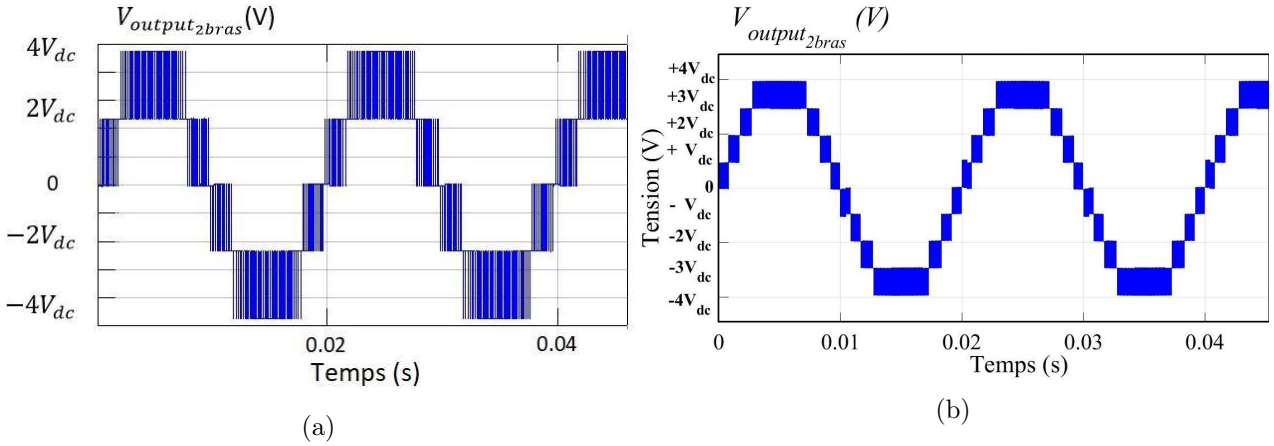


Fig. 2.15 – Forme d'ondes de la tension $Vout_{2bras}$ (U_{12}) entre les deux bras : (a) avec la méthode 1 (b) avec la méthode 2

cycliques (figure 2.6) pour chaque bras. En monophasé comme il n'y a qu'une seule grandeur de commande ($v_{control}$), on applique ($v_{control}$) à l'algorithme qui contrôle le bras 1 et ($-v_{control}$) à l'algorithme qui contrôle le bras 2. C'est cette deuxième méthode qui est appliquée dans les essais du chapitre 4. Dans ce cas, pour illustrer la forme de la tension entre phases (U_{12}), les figures 2.14(c) et 2.14(d) présentent la commande MLI1 pour le bras 1 et la commande MLI4 pour le bras 2 avec deux valeurs de rapport cyclique d_{MLI1} respectivement $> 0{,}5$ ou $< 0{,}5$. Dans ces deux figures, on a la synchronisation du début de la période de la MLI qui commence par un niveau haut et d'une largeur correspondant au rapport cyclique de chaque bras. C'est de cette façon qu'est implantée la commande dans les essais du chapitre 4. D'après l'algorithme (figure 2.6) qui calcule les rapports cycliques, deux valeurs de ($v_{control}$) opposées donnent deux valeurs de rapport cyclique complémentaires. Ainsi d_{MLI4} est égale à (1-d_{MLI1}). Pour obtenir la forme de la tension entre phases U_{12}, le raisonnement est identique à la méthode 1, c'est à dire que le bras 1 fonctionne en mode A. Un état haut de la MLI1 correspond à la fermeture de S1 ($V_{out1} = 2.V_{dc}$) et un état bas de la MLI1 correspond à la fermeture de S2 et S3 ($V_{out1} = V_{dc}$). Le bras 2 fonctionne en mode D. Un état haut de la MLI4 correspond à la fermeture de S6 et S7 ($V_{out2} =$ -V_{dc}) et un état bas de la MLI4 correspond à la fermeture de S8 ($V_{out1} =$ -2.V_{dc}). Ainsi pour la figure 2.14(c) ($d_{MLI1} > 0{,}5$), lorsque $0 >$ t $> d_{MLI4}.T$, la tension entre phases $U_{12} = 3.Vdc$ (($2.V_{dc}$) - ($-V_{dc}$)). Lorsque $d_{MLI4}.T >$ t $> d_{MLI1}.T$, la tension entre phases $U_{12} = 4.Vdc$ ($2.(V_{dc})$ - ($-2.V_{dc}$)). Lorsque $d_{MLI1}.T >$ t $> T$, la tension entre phases $U_{12} = 3.Vdc$ ((V_{dc}) - ($-2.V_{dc}$)). Cela représente l'instant où la tension $V_{output_{2bras}}$ (U_{12}) est la plus grande de façon positive (visible sur la figure 2.15(b)). On remarque que la forme de la tension entre phases U_{12} a une ondulation de tension de Vdc (de $3.Vdc$ à $4.Vdc$), c'est à dire une amplitude de l'ondulation moitié de celle de la méthode 1. Pour la figure 2.14(d) ($d_{MLI1} <$ 0,5), lorsque $0 >$ t $> d_{MLI1}.T$, la tension entre phases $U_{12} = 3.Vdc$ (($2.V_{dc}$) - ($-V_{dc}$)). Lorsque $d_{MLI1}.T >$ t $> d_{MLI4}.T$, la tension entre phases $U_{12} = 2.Vdc$ ((V_{dc}) - ($-V_{dc}$)). Lorsque $d_{MLI4}.T$ $>$ t $> T$, la tension entre phases $U_{12} = 3.Vdc$ ((V_{dc}) - ($-2.V_{dc}$)). Cela représente l'instant où la tension $V_{output_{2bras}}$ (U_{12}) varie entre $2.V_{dc}$ et $3.V_{dc}$ (visible sur la figure 2.15(b)). On remarque

que la forme de la tension entre phases U_{12} a une ondulation de tension de Vdc (de $2.Vdc$ à $3.Vdc$), c'est à dire une amplitude de l'ondulation moitié de celle de la méthode 1. Ainsi, le nombre de niveaux pour la tension entre phases est différent de celui obtenu pour une tension d'un seul bras. En dehors du niveau zéro, les quatre autres niveaux sont tous dédoublés avec une valeur d'ondulation de tension de V_{dc} (au lieu de $2.V_{dc}$) et ainsi la tension entre phases possède 9 niveaux. La figure 2.15(b) présente cette tension entre phases U_{12} pour ce cas repéré "méthode 2".
Nous pouvons conclure, que la façon d'implanter la commande de chaque bras a beaucoup d'importance sur le nombre de niveaux de la tension entre bras. Par la suite, en triphasé, les tensions entre phases gardent la même propriété d'avoir 9 niveaux (figure 2.18).

2.2.5 L'onduleur triphasé 3-PH S9L : 3 S5L-C8S

Dans ce paragraphe, nous proposons une structure d'onduleur triphasé multiniveau utilisant les mêmes quatre sources V_{dc}. Il suffit d'ajouter un autre bras (S5L-C8S) à la structure

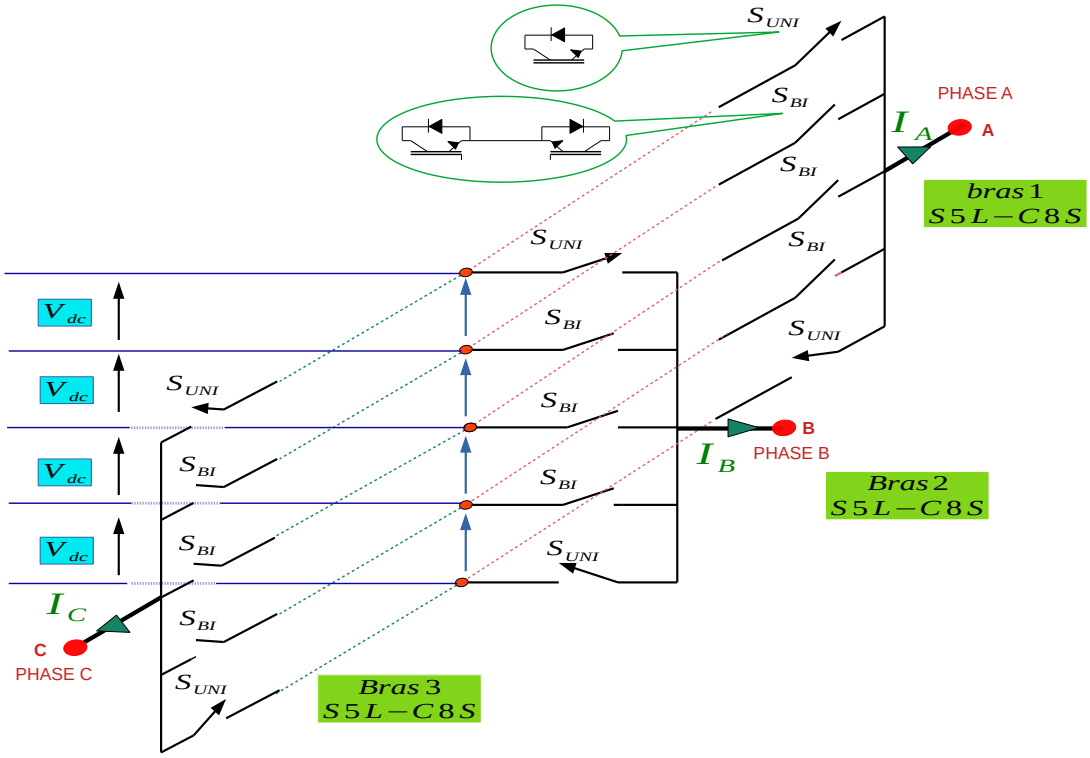


Fig. 2.16 – Structure de l'onduleur triphasé (3-PH S9L) à base de trois bras S5L-C8S

précédente constituée des deux bras et de définir une commande par bras pour obtenir trois tensions triphasées équilibrées. Ainsi, les boucles d'asservissement de courant génèrent trois grandeurs de contrôle ($v_{control_A}$, $v_{control_B}$ et $v_{control_C}$) décalées de $2\pi/3$. Cette structure triphasée est représentée sur la figure 2.16. La forme d'onde des tensions composées (i.e. V_{AB}, V_{BC} et V_{AC}) à la sortie de cette structure est montrée sur la figure 2.17. C'est le principe de la méthode 2 (décrit sur la figure 2.14(c) et (d)) qui est appliqué au niveau de la commande rapprochée. Comme prévu, nous obtenons des tensions composées avec neuf niveaux décalées de $2\pi/3$. La figure 2.18 présente les deux tensions simples V_{out_A} et V_{out_B} (référencées au milieu de la source d'entrée DC) et la tension composée entre phases U_{AB}. Cette simulation a été réalisée avec une tension V_{dc} de 100 V. On remarque bien que des tensions simples à cinq

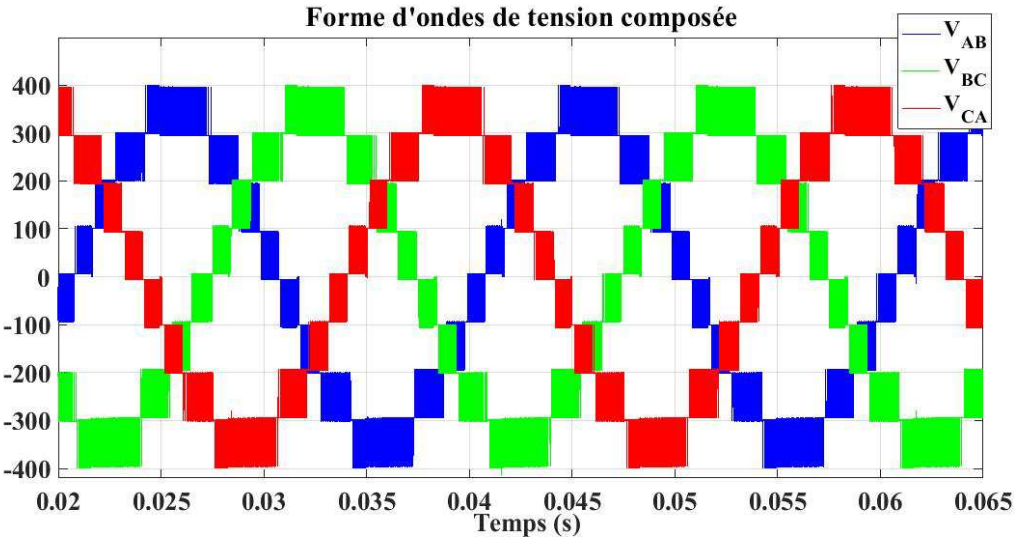


Fig. 2.17 – Formes d'onde des tensions entre phases de l'onduleur triphasé (3-PH S9L) à base de trois bras S5L-C8S avec V_{dc}=100 V

niveaux génèrent une tension composée de neuf niveaux. On voit aussi que ce sont les largeurs des rapports cycliques des tensions simples qui conditionnent le niveau de la tension composée. Dans la suite de ce chapitre, l'onduleur triphasé proposé sera noté 3-PH S9L (structure triphasée (3-PH) symétrique à neuf niveaux pour les tensions composées).

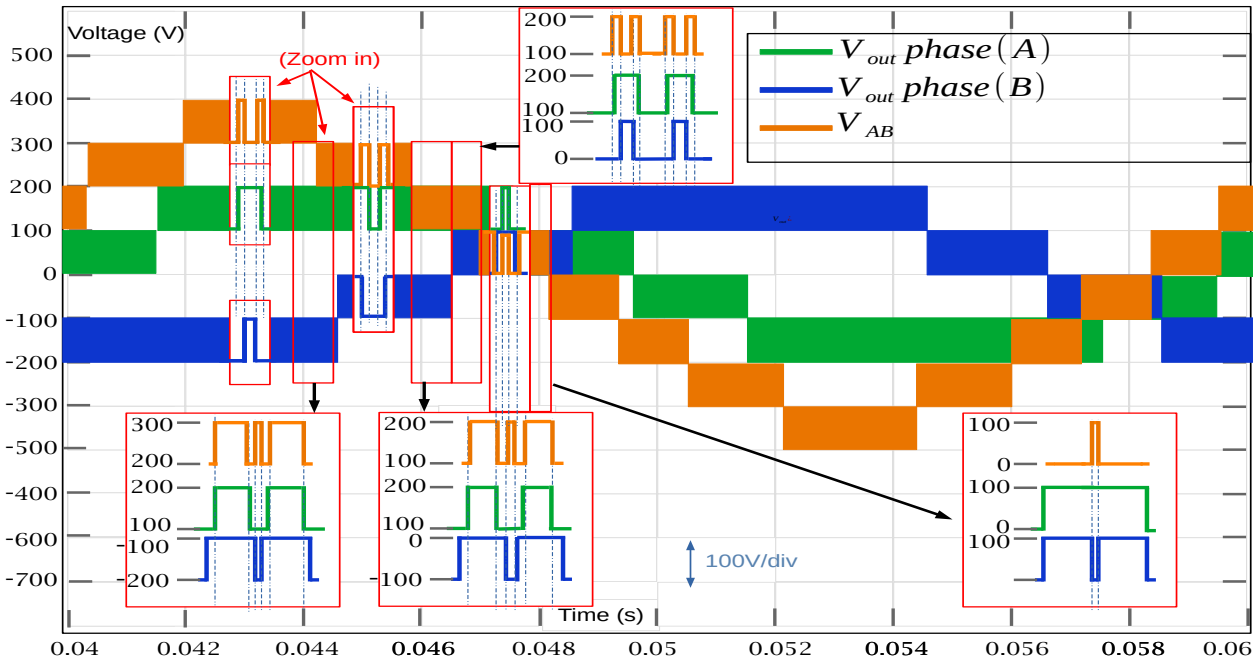


Fig. 2.18 – Visualisation (avec zoom) de la tension composée à neuf niveaux à partir des deux tensions simples à cinq niveaux

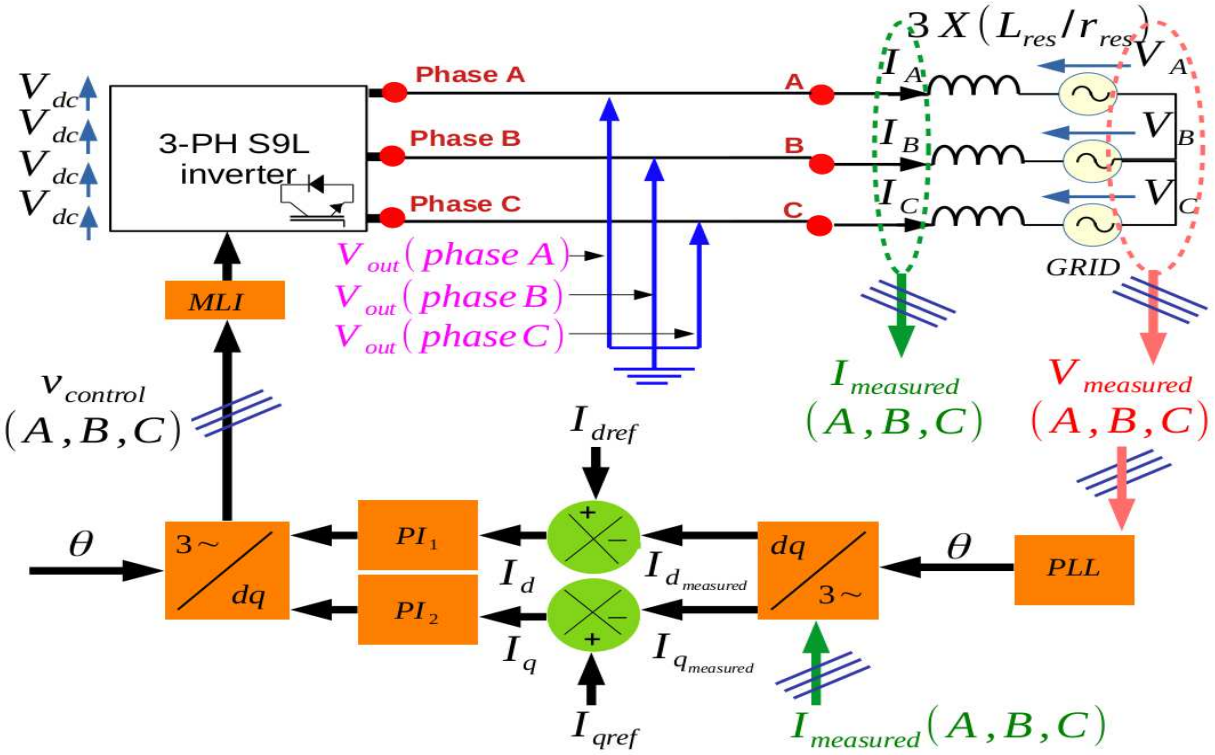


Fig. 2.19 – Structure de commande triphasée du 3-PH S9L pour une application réseau

2.3 Étude en simulation des performances de l'onduleur

2.3.1 Étude des performances de l'onduleur connecté au réseau

Pour illustrer les performances de l'onduleur triphasé 3-PH S9L, dans un premier temps, il est connecté au réseau à travers trois inductances de filtrage et les courants sont asservis par deux régulateurs implantés dans le repère de Park. Les structures de puissance et de commande sont montrées sur la figure 2.19.

2.3.2 Étude des performances de l'onduleur connecté au réseau

2.3.2.1 Modélisation de l'onduleur 3-PH S9L

Pour la modélisation de l'onduleur, on considère que les quatre tensions V_{dc} sont constantes. En prenant le principe du modèle moyen, l'onduleur triphasé 3-PH S9L est considéré comme un gain égal à 4 V_{dc}.

2.3.2.2 Modélisation de l'onduleur + Filtre + réseau électrique

Le réseau triphasé et les inductances de filtrage sont modélisés par un circuit inductif composé d'une résistance représentée sous forme matricielle R_{grid} (avec r_a=r_b=r_c=r_{res}) en

série avec une inductance définie sous forme matricielle L_{grid} (avec L_a=L_b=L_c=L_{res}) tel que :

$$[R_{grid}] = \begin{bmatrix} r_{res} & 0 & 0 \\ 0 & r_{res} & 0 \\ 0 & 0 & r_{res} \end{bmatrix} \tag{2.9}$$

$$[L_{grid}] = \begin{bmatrix} L_{res} & 0 & 0 \\ 0 & L_{res} & 0 \\ 0 & 0 & L_{res} \end{bmatrix} \tag{2.10}$$

Pour une phase, l'onduleur, le circuit de filtrage et le réseau forment la chaîne directe. Cette chaîne directe peut être modélisée par un gain $4.V_{dc}$, une entée de perturbation qui est la tension du réseau et un circuit série R-L. Par conséquent, la matrice de transfert qui décrit le système (3-PH S9L + filtre + réseau) peut être simplifiée par la matrice $G_{ond/res}$ suivante :

$$\left[G_{ond/res}\right] = \begin{bmatrix} G_{AB}(s) & 0 & 0 \\ 0 & G_{AC}(s) & 0 \\ 0 & 0 & G_{BC}(s) \end{bmatrix} \tag{2.11}$$

$$\left[G_{ond/res}\right] = \begin{bmatrix} 4V_{dc}.\dfrac{1}{r_{res}+L_{res}s} & 0 & 0 \\ 0 & 4V_{dc}.\dfrac{1}{r_{res}+L_{res}s} & 0 \\ 0 & 0 & 4V_{dc}.\dfrac{1}{r_{res}+L_{res}s} \end{bmatrix} \tag{2.12}$$

2.3.2.3 Asservissement de l'onduleur 3-PH S9L couplé au réseau

Pour illustrer les performances de l'onduleur triphasé 3-PH S9L, dans un premier temps, il est connecté au réseau à travers trois inductances de filtrage et les courants sont asservis par deux régulateurs implantés dans le repère de Park. Les structures de puissance et de commande sont montrées sur la figure 2.19.

Pour les échanges de puissances active et réactive entre l'onduleur et le réseau, il est nécessaire de mettre en œuvre un asservissement de courant. La solution la plus classique est de réguler les courants transformés dans le référentiel tournant orthogonal $dq0$. Le schéma fonctionnel de la méthode de contrôle utilisée avec le 3-PH S9L est représenté sur la figure 2.19. Deux contrôleurs classiques de type Proportionnel Intégral (PI) sont mis en place pour asservir les courants i_d et i_q à des références i_{dref} et i_{qref} qui représentent les références des échanges des puissances active et réactive. L'avantage est que les correcteurs PI régulent des grandeurs continues en régime permanent et leur implantation dans des calculateurs ne nécessite pas une grande rapidité de calcul. En considérant K_p et K_i le gain proportionnel et le gain intégral du contrôleur, la fonction de transfert en boucle fermée $G_{boucle-ferm}(s)$ peut être simplifiée par la relation suivante (2.13) :

$$G_{boucle-ferm}(s) = \frac{4V_{dc}K_i}{r_{res}} \frac{1+\dfrac{K_p}{K_i}s}{1+(1+\dfrac{K_p}{K_i})s+\dfrac{L_{res}}{r_{res}}s^2} \tag{2.13}$$

K_p et K_i sont déterminés avec la méthode de Ziegler-Nichols (K_p=0,66 et K_i=210). Les trois grandeurs de commande (les 3 tensions $v_{control}$) délivrées par la structure d'asservissement sont envoyées sur chaque module MLI des bras d'onduleur (phases A, B et C) selon la figure 2.19.

2.3.2.4 Performances de l'onduleur 3-PH S9L couplé au réseau

Pour quantifier les performances obtenues dans cette application, une simulation est réalisée avec Simulink/Matlab. Pour cela, les paramètres utilisés dans la simulation sont donnés dans le tableau 2.8. Pour illustrer les performances de cet asservissement dans le cas de

TABLE 2.8 – Les paramètres de simulation de l'onduleur 3-PH S9L connecté au réseau

Puissance	2.8 KVA	**facteur de puissance (PF)**	1
Tension réseau/phase V_{res} (RMS)	133 V (50 Hz)	**Fréquence de commutation** **Temps mort MOSFET**	30 kHz 0,5 μs
dc-bus Tension (4.V_{dc})	400 V	**Pas de calcul de la simulation** **Période d'échantillonnage des correcteurs**	0,5 μs 50μs
Inductance réseau L_{res}	0,03 mH	**Résistance de réseau r_{res}**	75 mΩ

l'onduleur connecté au réseau, la figure 2.20 présente la forme d'onde d'une tension composée avec son étude spectrale et son THD (amplitude de 337 V et le THD = 17,5 %). La figure 2.21 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 1,86 %). On remarque que la tension a neuf niveaux et que le THD en tension est relativement bon. Le spectre met en évidence la raie fondamentale à 50 Hz et les premiers harmoniques importants sont autour de 30 kHz (fréquence de la MLI).

On remarque que le THD en courant est très bon avec des inductances de filtrage de 3 mH. Le

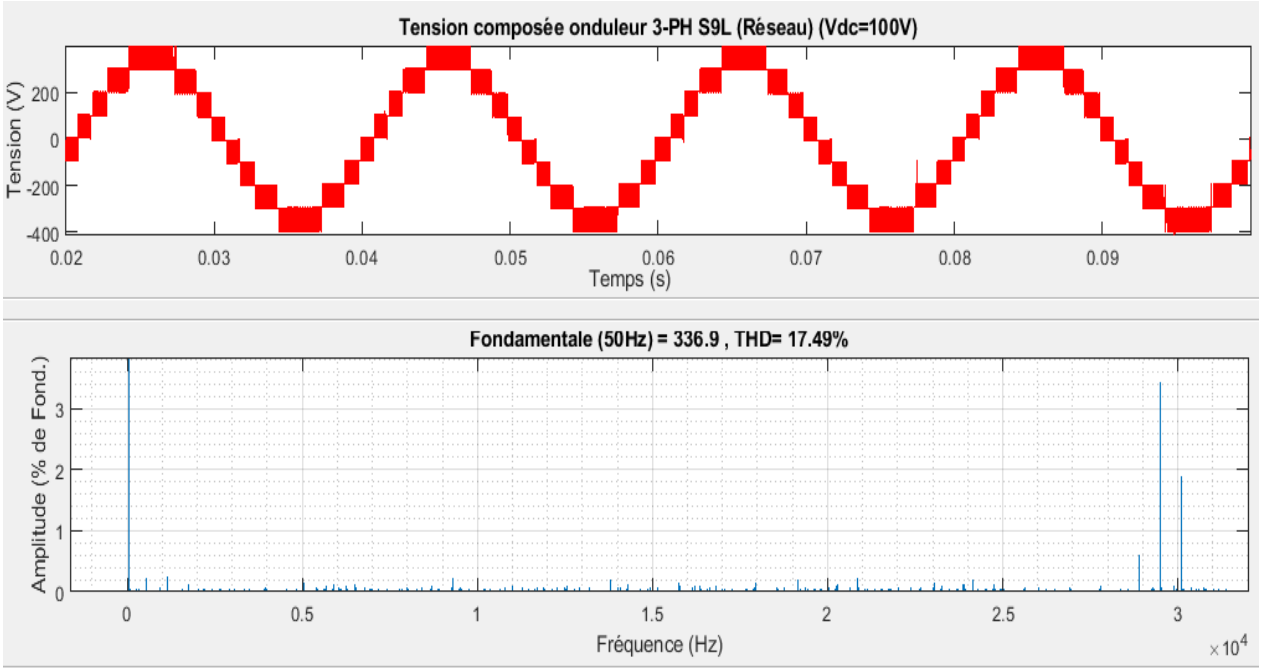


Fig. 2.20 – Représentations temporelle et fréquentielle du THD d'une tension composée du 3-PH S9L

spectre met en évidence la raie fondamentale à 50 Hz et les premiers harmoniques importants sont les harmoniques impairs et non multiples de 3 (5, 7, 11, 13,...).

2.3.3 Étude des performances de l'onduleur alimentant une MSAP

Pour tester l'onduleur triphasé 3-PH S9L avec une fréquence de fonctionnement différente de 50 Hz et avec des amplitudes fortement variables, on a couplé l'onduleur à une machine

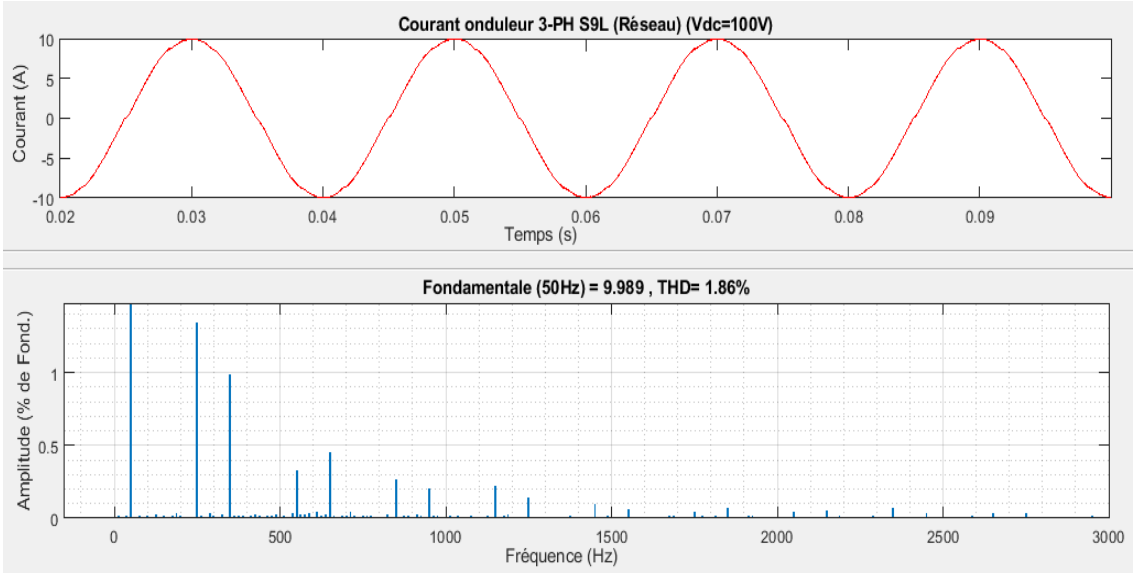


Fig. 2.21 – Représentations temporelle et fréquentielle et THD du courant d'une phase du 3-PH S9L

synchrone à aimants permanents (MSAP) fonctionnant à vitesse variable.

2.3.3.1 Modélisation de la machine synchrone à aimants permanents

La structure de puissance et le modèle de la machine sont montrés sur la figure 2.22. Les

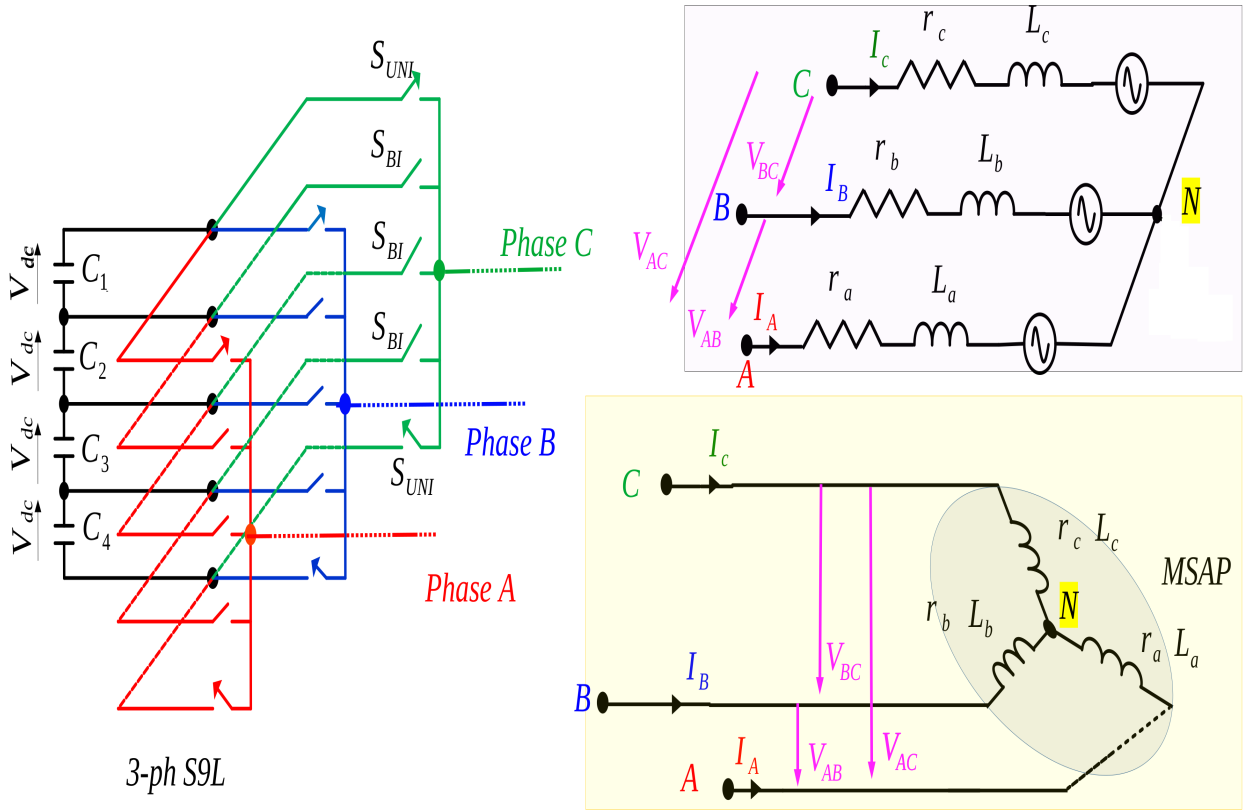


Fig. 2.22 – Schéma de l'onduleur 3-PH S9L couplé à la MSAP et le modèle électrique de la MSAP

convertisseurs multiniveaux jouent aussi un rôle important pour l'alimentation des machines

électriques dans des applications de type véhicule électrique. Leur utilisation n'est pas encore très bien exploitée dans l'industrie [111], car elle n'est pas encore mature.
De façon générale, le modèle de la MSAP dans le repère triphasé est donné par les équations suivantes 2.14 :

$$\begin{cases} \underline{U}_{stat} &= [R_{stat}].\underline{I}_{stat} + \frac{d}{dt}.\underline{\Phi}_{st} \\ \underline{\Phi}_{st} &= [L_{stat}].\underline{I}_{stat} + \Phi_{rt} \end{cases} \tag{2.14}$$

Avec :
$\underline{\Phi}_{st}$: vecteur du flux statorique
Φ_{rt} : flux rotorique
Les résistances statoriques R_{stat} et les inductances statoriques L_{stat} de la machine synchrone sont modélisées par les deux matrices suivantes (notons que M_{ij} est la mutuelle inductance entre le stator de la phase i et la phase j avec i,j=A, B ou C) :

$$[R_{stat}] = \begin{bmatrix} r_a & 0 & 0 \\ 0 & r_b & 0 \\ 0 & 0 & r_c \end{bmatrix} \tag{2.15}$$

$$[L_{stat}] = \begin{bmatrix} L_a & M_{AB} & M_{AC} \\ M_{AB} & L_b & M_{BC} \\ M_{AC} & M_{BC} & L_c \end{bmatrix} \tag{2.16}$$

Pour simplifier, on considère une machine synchrone à aimants permanents à pôles lisses dont le modèle est bien détaillé dans la littérature [42] et [72]. Le schéma équivalent électrique est illustré sur la figure 2.22 (à droite). Ainsi, les tensions triphasées statoriques $\underline{U}_{stat}$ d'une MSAP sont données par l'expression suivante 2.17 :

$$\{ \underline{U}_{stat} = [R_{stat}].\underline{I}_{stat} + \frac{d}{dt}.([L_{stat}].\underline{I}_{stat}) + \underline{E}_{MSAP} \tag{2.17}$$

avec

$$\begin{cases} \underline{U}_{stat} &= [V_A, V_B, V_C]^T \\ \underline{E}_{MSAP} &= [E_A, E_B, E_C]^T \\ \underline{I}_{stat} &= [I_A, I_B, I_C]^T \end{cases} \tag{2.18}$$

Avec
$\underline{E}_{MSAP}$: le vecteur qui regroupe les forces électromotrices de la machine,
$\underline{I}_{stat}$: le vecteur des courants triphasés statoriques,
$\underline{U}_{stat}$: le vecteur des tensions d'entrée triphasées statoriques.
On prendra dans la suite des calculs : r_a=r_b=r_c=r_{st} et L_a=L_b=L_c=L_{st}. Les équations électriques d'une MSAP à pôles lisses, sans flux de fuite et non saturée dans le repère dq (Park) lié au rotor sont les suivantes 2.19 :

$$\begin{cases} V_d &= r_{st}.I_d - \omega.L_q.I_q &+ L_d.\frac{d}{dt}I_d \\ V_q &= r_{st}.I_q + \omega.L_d.I_d &+ L_q.\frac{d}{dt}I_q + \omega.\phi_f \end{cases} \tag{2.19}$$

avec
ϕ_f : vecteur flux des aimants permanents,
la pulsation électrique :

$$\omega = \frac{d\theta}{dt} \tag{2.20}$$

où θ est l'angle électrique du rotor et θ=$p.\theta_m$, avec p le nombre de paires de pôles et θ_m la position mécanique du rotor.

Pour une machine à pôles lisses avec des aimants collés en surface, les expressions de L_d et L_q sont données dans la relation suivante 2.21 :

$$L_d = L_q = \frac{3}{2}.L_{st} = L_{cy} \tag{2.21}$$

avec L_{cy} : l'inductance cyclique.
Finalement, le modèle d'une machine synchrone à aimants permanents (MSAP) à pôles lisses a un modèle similaire à l'application précédente de l'onduleur couplé au réseau avec les inductances de filtrage. Donc, on peut écrire la matrice des résistances statoriques $[R_{stat}]$ et la matrice des inductances statoriques $[L_{stat}]$ de la façon suivante :

$$[R_{stat}] = \begin{bmatrix} r_{st} & 0 & 0 \\ 0 & r_{st} & 0 \\ 0 & 0 & r_{st} \end{bmatrix} \tag{2.22}$$

$$[L_{stat}] = \begin{bmatrix} L_{cy} & 0 & 0 \\ 0 & L_{cy} & 0 \\ 0 & 0 & L_{cy} \end{bmatrix} \tag{2.23}$$

2.3.3.2 Asservissement de l'onduleur 3-PH S9L alimentant un MSAP

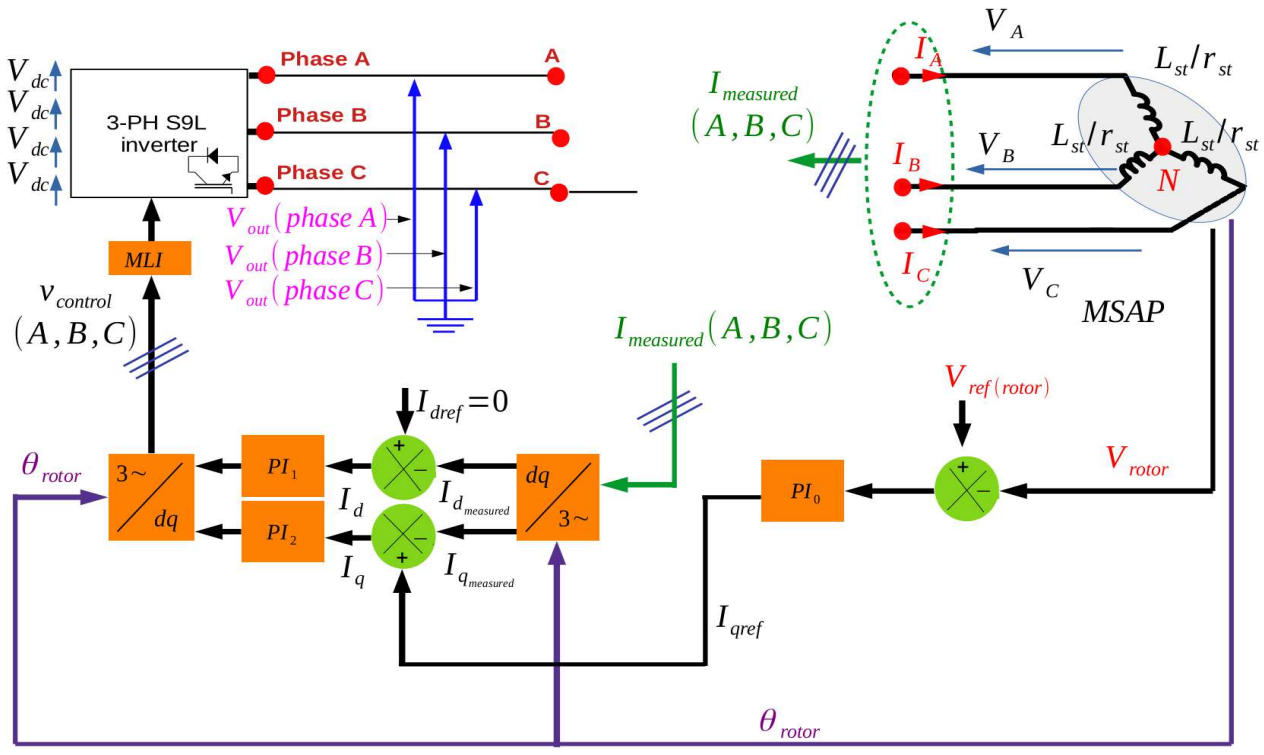


Fig. 2.23 – Structure de commande triphasée du 3-PH S9L pour une application machine MSAP

L'asservissement des courants de l'onduleur multiniveau couplé à une machine synchrone à aimants permanents (MSAP) est assuré comme dans le cas précédent par deux boucles de régulation dans le repère de Park. La figure 2.23 présente la commande triphasée de l'alimentation de la MSAP à vitesse variable avec, en plus de l'asservissement des courants, un asservissement en cascade de la vitesse réalisé avec un correcteur PI. Pour les asservissements de courant, en choisissant les mêmes paramètres électriques pour R_{st}, L_{st} et la même tension V_{dc}=100 V que pour le couplage avec le réseau, on obtient le même réglage des correcteurs PI

que l'asservissement des courants avec le réseau.
La boucle externe de vitesse assure le contrôle de la vitesse du rotor V_{rotor} de la machine synchrone en délivrant le courant de référence I_{qref} dans l'axe q. Notons que la référence I_{dref} est réglée à zéro, car la machine n'a pas besoin de puissance réactive, puisqu'elle est magnétisée par les aimants permanents.
Les trois grandeurs de commande (les 3 tensions $v_{control}$) délivrées par la structure d'asservissement sont envoyées sur chaque module MLI des bras d'onduleur (phases A, B et C) selon la figure 2.23, comme pour l'application avec le réseau.

2.3.3.3 Étude des performances de l'onduleur 3-PH S9L alimentant une MSAP

Pour quantifier les performances obtenues dans cette application, une simulation est réalisée avec Matlab/Simulink. Pour cela, les paramètres utilisés dans la simulation sont donnés dans le tableau 2.9.

TABLE 2.9 – Les paramètres de simulation de l'onduleur 3-PH S9L alimentant une MSAP

Puissance nominale	2,1 kW	**Vitesse nominale**	6000 tr/min
Nombre paires de pôles	3	**fréquence nominale**	300 Hz
FEM/phase	100 V	**Fréquence de commutation**	30 kHz
E_{MSAP} **(RMS)**	(300 Hz)	**Temps mort MOSFET**	0,5 μs
dc-bus	400 V	**Pas de calcul de simulation**	0,5 μs
Tension (4.V_{dc})	et 100 V	**Période d'échantillonnage**	
		des correcteurs	50 μs
Inductance cyclique L_{cy}	0,03 mH	**Résistance MSAP** r_{res}	75 mΩ

2.3.3.4 Performances du convertisseur pour une fréquence de 300 Hz

Pour cette simulation, la fréquence d'alimentation nominale est de 300 Hz avec l'amplitude de la tension est nominale. On a une vitesse de 6000 tr/min. Pour illustrer les performances de cet asservissement pour l'application de l'alimentation de la MSAP, la figure 2.24 présente la forme d'onde d'une tension composée avec son étude spectrale et son THD (amplitude de 321 V et le THD = 17,5 %). On a bien les neuf niveaux pour l'alimentation du moteur avec une valeur du THD en tension proche de la valeur obtenue pour le fonctionnement nominal dans l'application précédente avec le réseau. La figure 2.25 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 0,84 %). La valeur du THD en courant obtenue est meilleure que la valeur obtenue pour le fonctionnement nominal dans l'application précédente avec le réseau. Cela est dû à la fréquence fondamentale qui est six fois plus élevée que dans le cas de l'application avec le réseau, et ainsi les inductances cycliques (équivalentes aux inductances de filtrage) ont une efficacité de filtrage six fois meilleure pour les fréquences harmoniques de la fréquence fondamentale. Seule la fréquence de la MLI à 30 kHz est filtrée de la même manière que dans le cas de l'application avec le réseau.

Performances du convertisseur pour une fréquence de 222 Hz. Pour cette simulation, la fréquence de l'alimentation est de 222 Hz avec une amplitude d'environ les trois quart de la tension nominale. On obtient une vitesse d'environ de 4500 tr/min. La figure 2.26 présente la forme d'une tension composée avec son étude spectrale et son THD (amplitude de 239 V et le THD = 25 %). On n'obtient maintenant que sept niveaux pour l'alimentation du

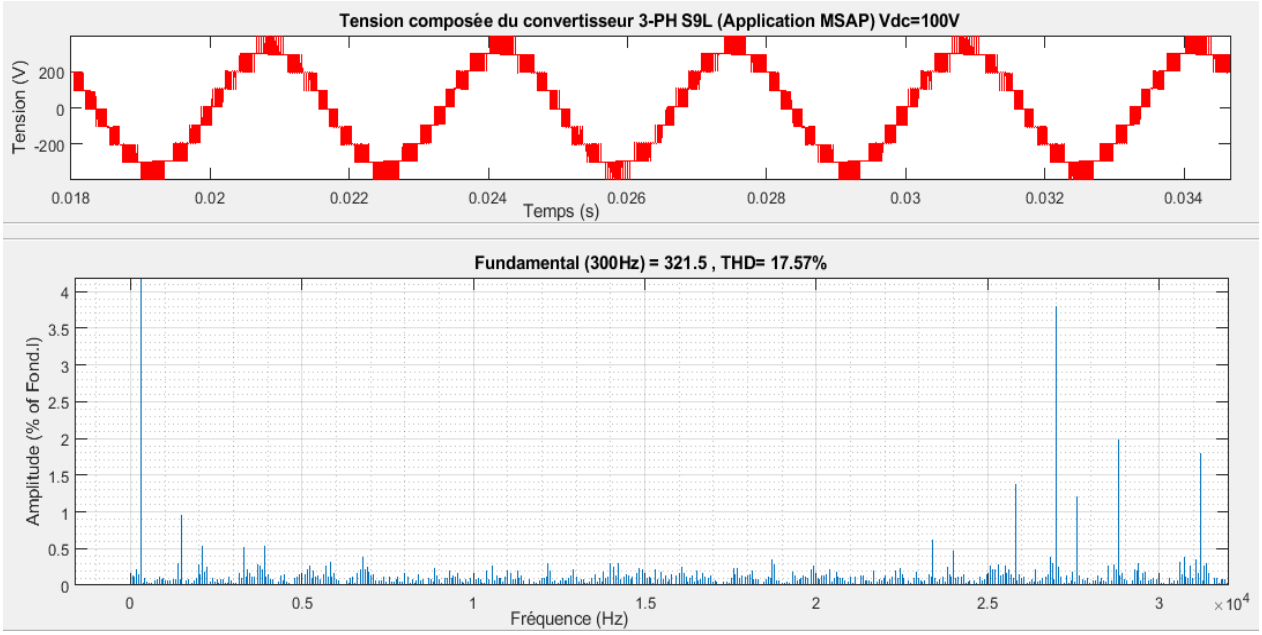


Fig. 2.24 – Analyse de la tension composée pour une fréquence de 300 Hz avec V_{dc}=100 V

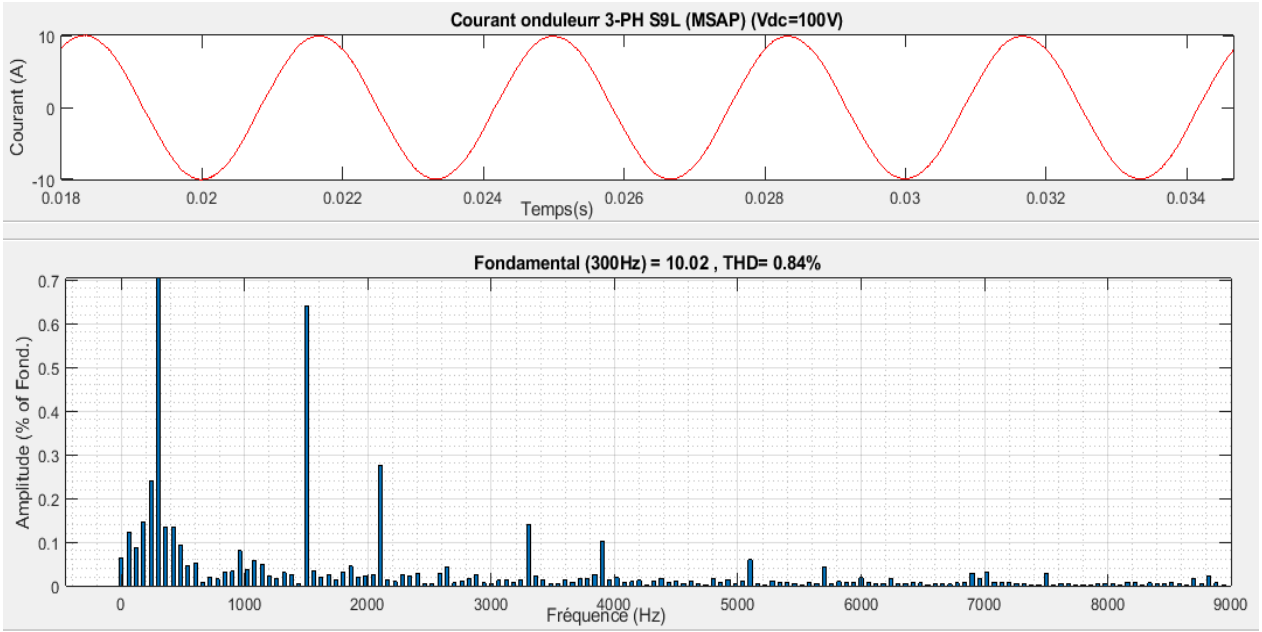


Fig. 2.25 – Analyse du courant pour une fréquence de 300 Hz avec V_{dc}=100 V

moteur avec une augmentation de la valeur du THD à cause de la diminution du nombre de niveaux par la réduction du nombre de niveau. La figure 2.27 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 1,11 %). La valeur obtenue du THD du courant a un petit peu augmenté par rapport à la valeur obtenue pour le fonctionnement nominal. Cela est dû à l'augmentation du THD de tension qui influence aussi bien les harmoniques multiples du signal fondamental que la fréquence de la MLI à 30 kHz.

Performances du convertisseur pour une fréquence de 150 Hz. Pour cette simulation, la fréquence de l'alimentation est de 150 Hz avec une amplitude d'environ la moitié de la tension nominale. On obtient une vitesse de 3000 tr/min. La figure 2.28 présente la forme d'une tension composée avec son étude spectrale et son THD (amplitude de 161 V et le

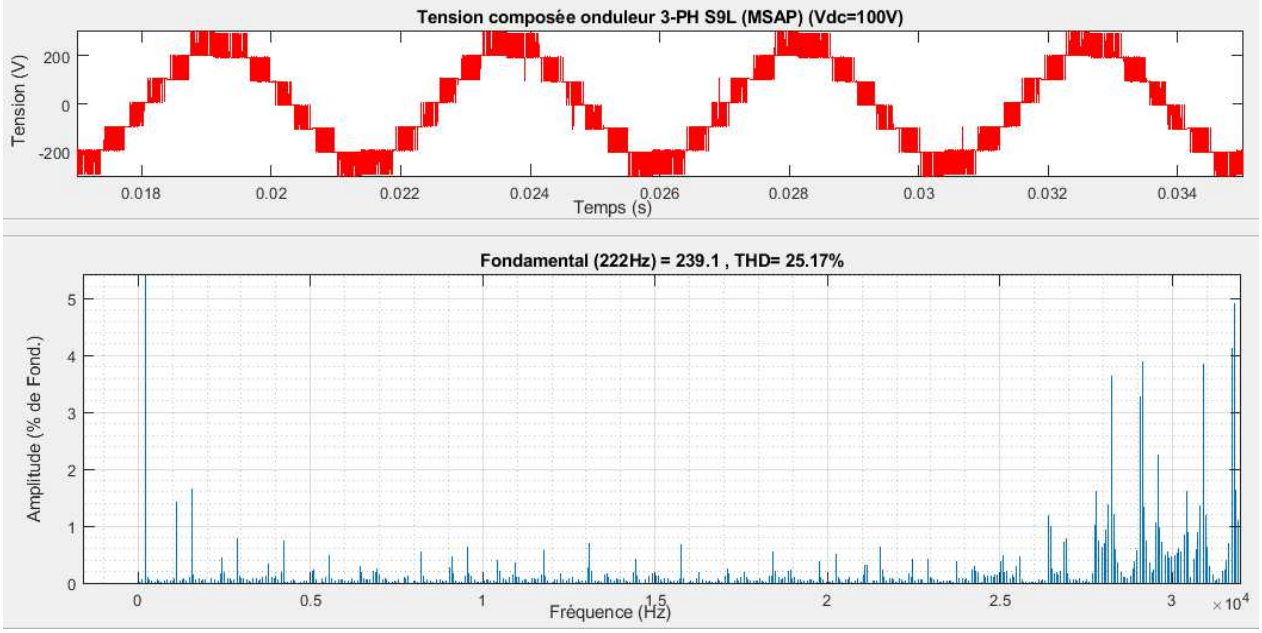


Fig. 2.26 – Analyse de la tension composée pour une fréquence de 222 Hz avec V_{dc}=100 V

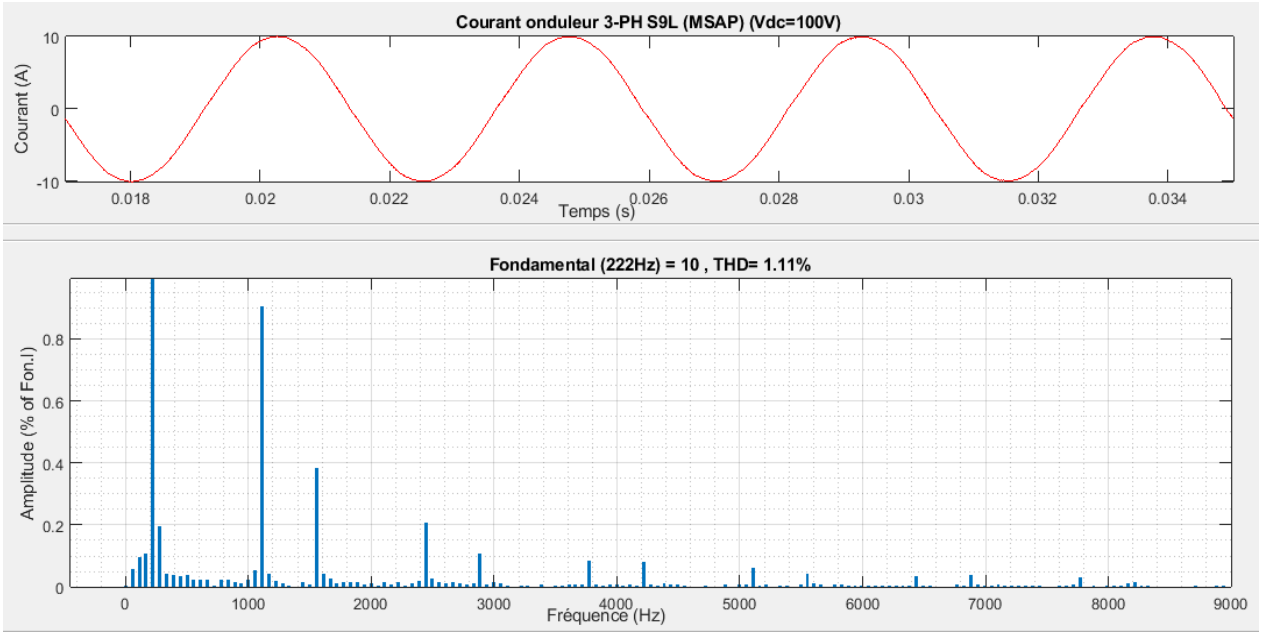


Fig. 2.27 – Analyse du courant pour une fréquence de 222 Hz avec V_{dc}=100 V

THD = 39 %). L'onde de tension est réduite à cinq niveaux pour l'alimentation du moteur avec une valeur du THD en tension qui continue à augmenter par la réduction du nombre de niveaux. La figure 2.29 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 1,47 %). La valeur du THD en courant obtenue augmente encore un petit peu pour les mêmes raisons que précédemment.

Performances du convertisseur pour une fréquence de 75 Hz. Pour cette simulation, la fréquence de l'alimentation est de 75 Hz avec une amplitude d'environ le quart de la tension nominale. On a une vitesse de 1500 tr/min. L'onde de tension est réduite à trois niveaux pour l'alimentation du moteur avec une valeur du THD en tension qui continue à augmenter avec une valeur qui devient significative. La figure 2.30 présente la forme d'onde d'une tension

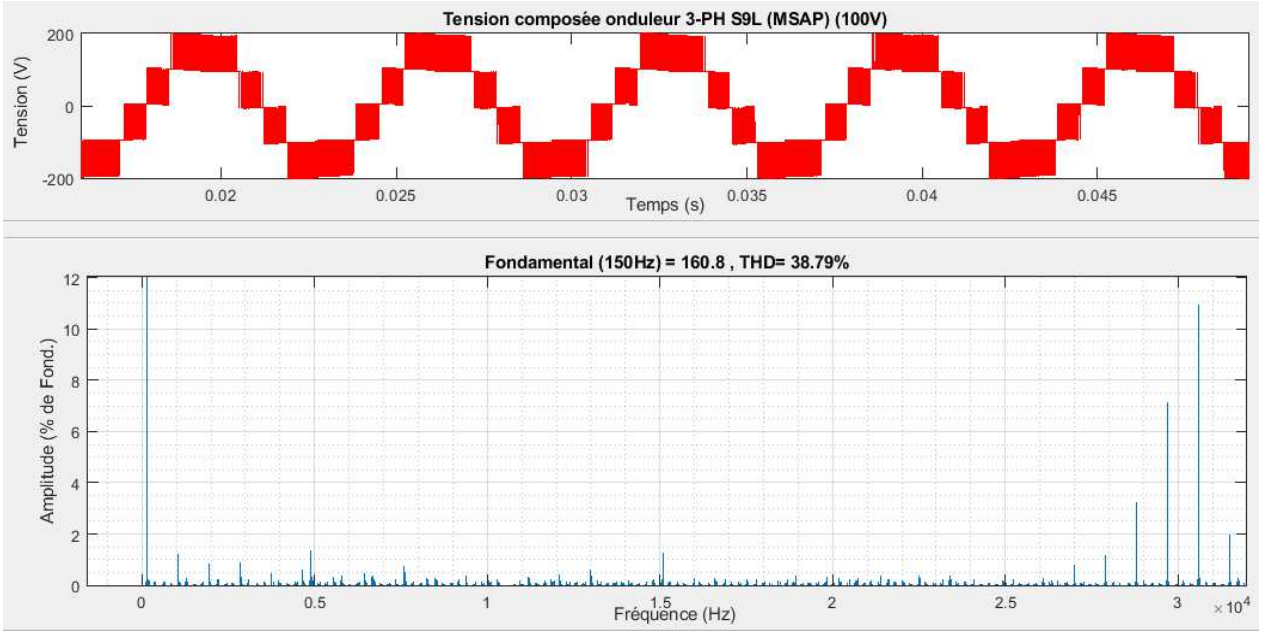


Fig. 2.28 – Analyse de la tension composée pour une fréquence de 150 Hz avec V_{dc}=100 V

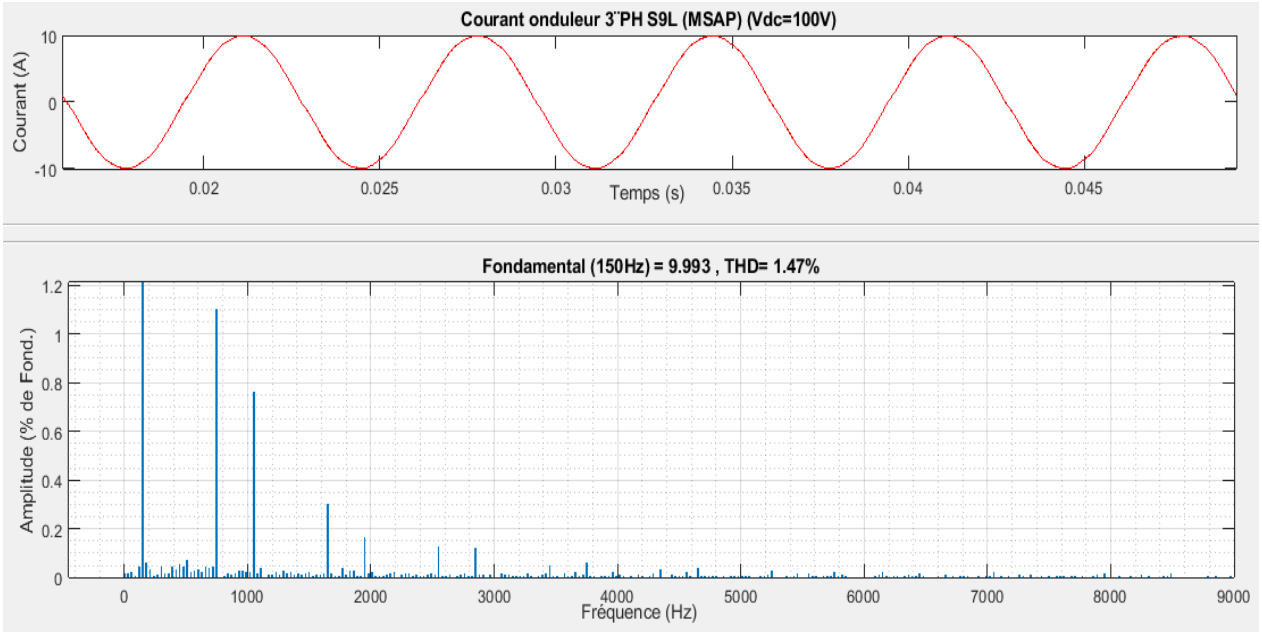


Fig. 2.29 – Analyse du courant pour une fréquence de 150 Hz avec V_{dc}=100 V

composée avec son étude spectrale et son THD (amplitude de 81,5 V et le THD = 73 %). La figure 2.31 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 1,78 %). La valeur du THD en courant obtenue augmente encore un petit peu pour les mêmes raisons que précédemment.

Performances du convertisseur pour une fréquence de 75 Hz et V_{dc} = 25 V. Pour cette dernière simulation, pour une vitesse de 1500t/mn, la fréquence de l'alimentation est de 75 Hz avec une amplitude d'environ le quart de la tension nominale. On a divisé par quatre la tension V_{dc} (25V) et multiplié par quatre les coefficients K_p et K_i des boucles d'asservissement de courant pour garder la même dynamique de ces asservissements. La figure 2.30 présente la forme d'une tension composée avec son étude spectrale et son THD (amplitude de 81 V et le

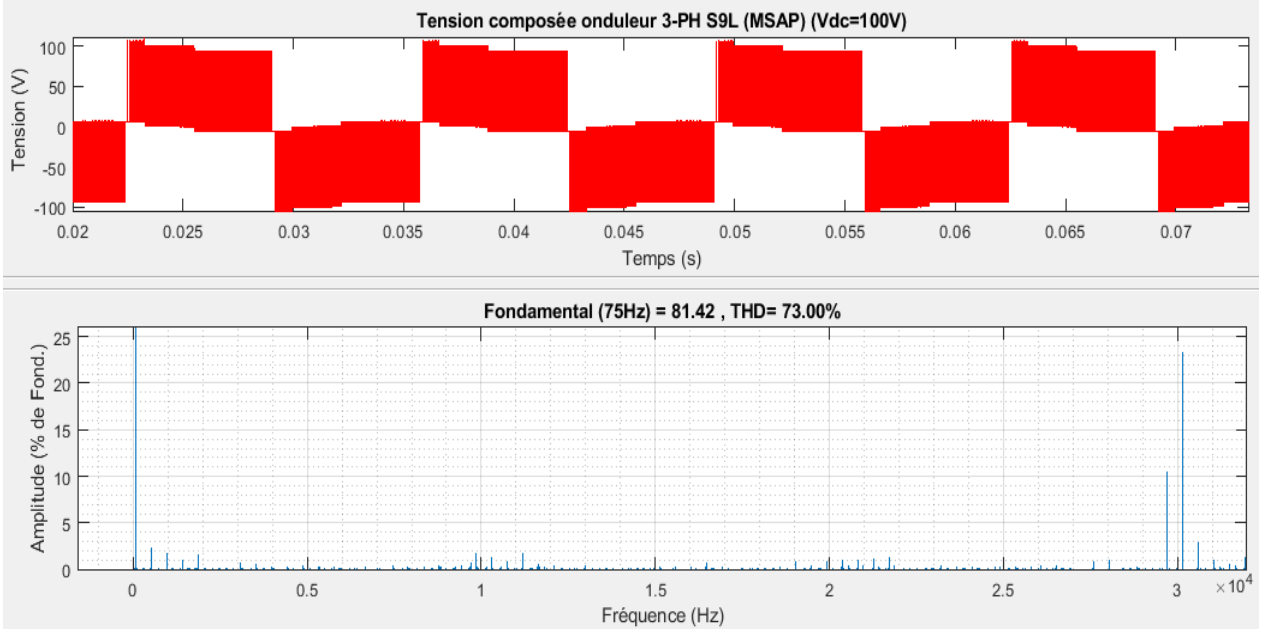


Fig. 2.30 – Analyse de la tension composée pour une fréquence de 75 Hz avec V_{dc}=100 V

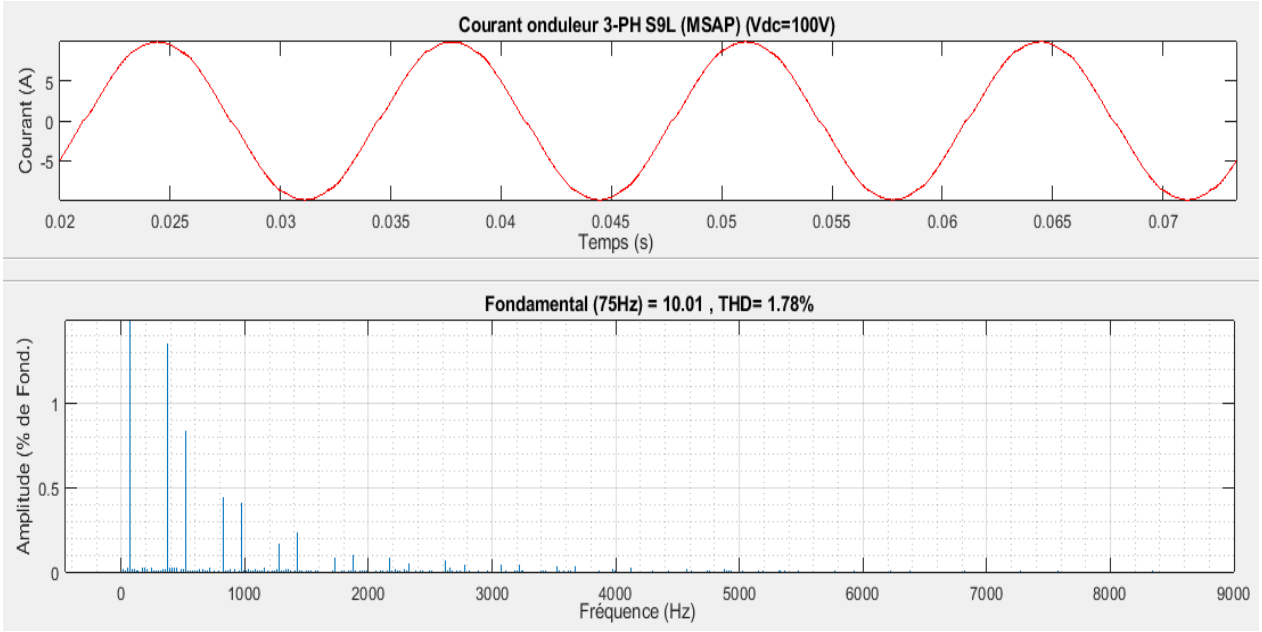


Fig. 2.31 – Analyse du courant pour une fréquence de 75 Hz avec V_{dc}=100 V

THD = 18,2 %). On a bien retrouvé les neuf niveaux pour l'alimentation du moteur avec un THD proche de la valeur obtenue pour le fonctionnement nominal. La figure 2.31 présente la forme du courant avec son étude spectrale et son THD (amplitude de 10A et le THD = 0,82 %). De la même manière, le THD de courant, avec la réduction de V_{dc} à 25 V, a diminué à une valeur proche de celle obtenue pour le fonctionnement nominal.

2.3.4 Conclusion des simulations

Les tests en simulation pour l'application réseau et pour l'application de la MSAP ont montré que cette structure d'onduleur est parfaitement adaptée pour ces deux applications. Dans le cas de la connexion à un réseau, l'onduleur fonctionne avec neuf niveaux pour les

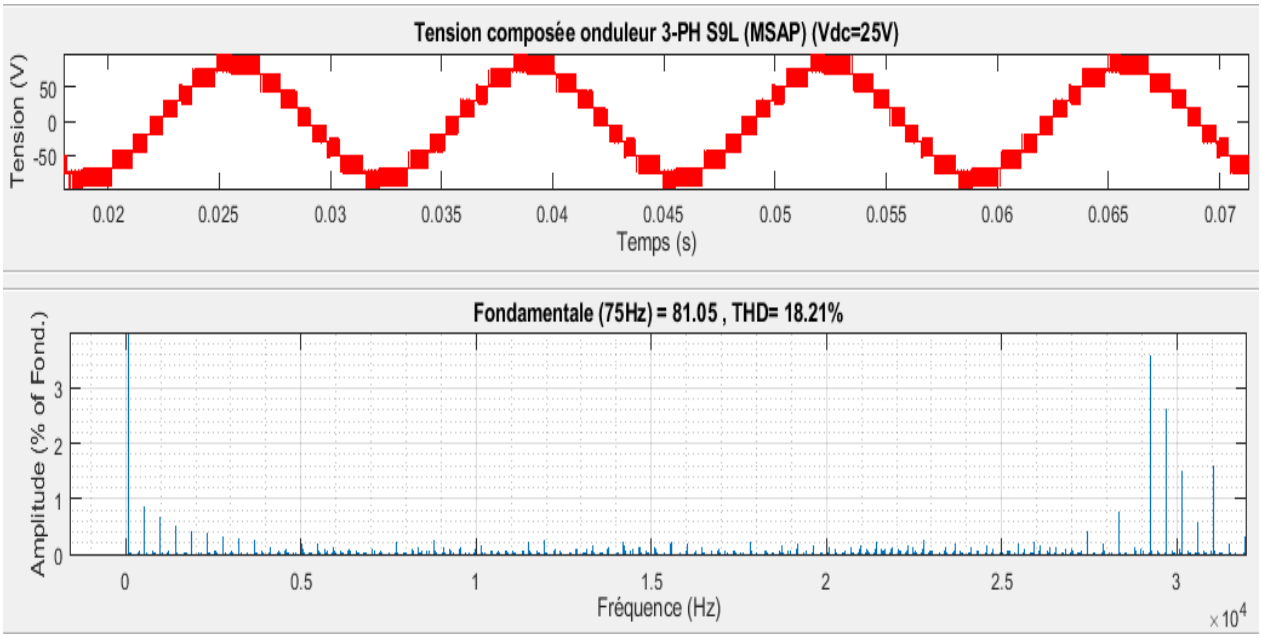


Fig. 2.32 – Analyse de la tension composée pour une fréquence de 75 Hz avec V_{dc}=25V

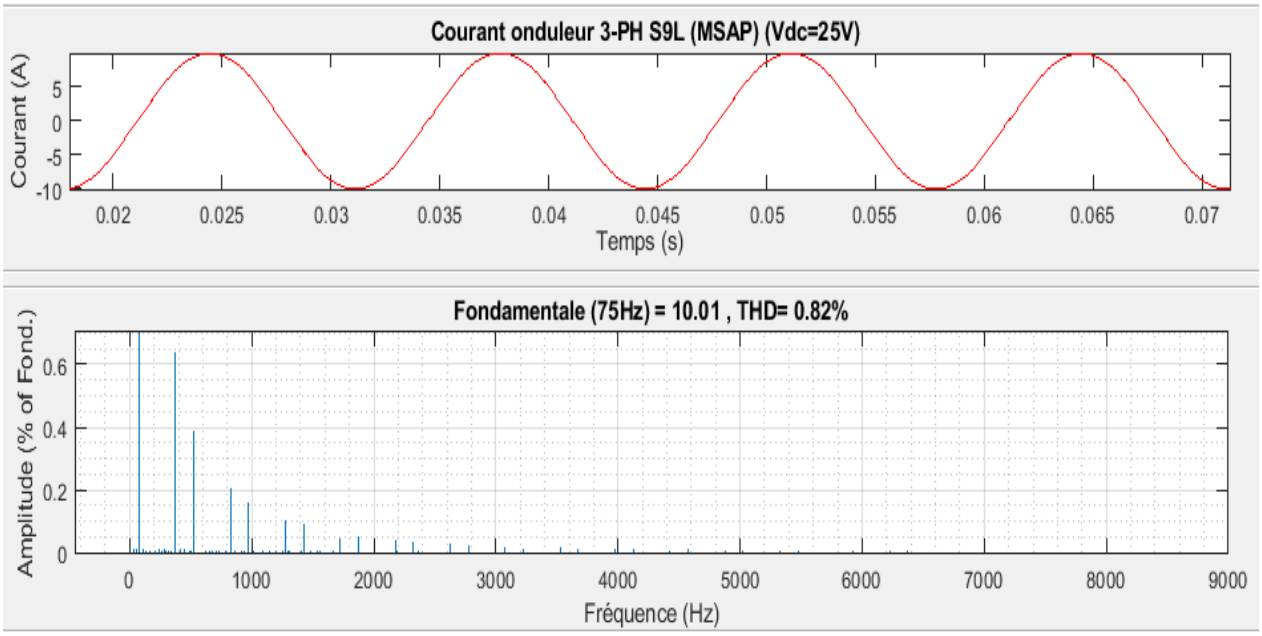


Fig. 2.33 – Analyse du courant pour une fréquence de 75 Hz avec V_{dc}=25V

tensions composées, si les tensions d'entrée V_{dc} sont bien adaptées, et il n'est pas nécessaire de les faire varier. Le choix d'une fréquence de MLI de 30 kHz et des inductances de filtrage de 3mH mène à un THD de courant inférieur à 2%. Pour les applications où l'onduleur alimente des machines en haute fréquence, le THD de courant est meilleur pour des inductances équivalentes par phase identiques aux selfs de filtrage utilisées pour la connexion au réseau. En effet, dans ce cas les inductances réduisent mieux les fréquences harmoniques du courant fondamental, car les fréquences à filtrer sont plus élevées. Ainsi, il est possible d'alimenter des machines qui présentent de faibles inductances, tout en gardant un THD en courant raisonnable. Par contre, pour les faibles vitesses, il est préférable de réduire les tensions d'entrée V_{dc} pour que l'onduleur fonctionne toujours à neuf niveaux. Cela permet de garder un THD en courant quasi-constant sur toute la plage de vitesse. En plus pour l'onduleur,

partager les courants sur tous les composants actifs, permet de répartir les pertes sur plusieurs composants et de réduire l'échauffement de chaque composant et donc d'allonger la durée de vie et la fiabilité du convertisseur.

2.4 Réalisation expérimentale de la structure triphasée : 3-PH S9L

2.4.1 Dimensionnement des interrupteurs de puissance

Pour réaliser l'onduleur, nous avons utilisé des interrupteurs de puissance du type MOSFETs. Mais pour les MOSFETs, nous distinguons deux types : transistor à canal N et transistor à canal P. Les performances du transistor MOS à canal P (PMOS) sont plus faibles que pour le transistor à canal N. L'explication physique tient à la meilleure mobilité des électrons (dans un NMOS) par rapport à la mobilité des trous (dans un PMOS). Pour cette raison, nous avons choisi d'utiliser des interrupteurs MOS à canal N. Pour le choix des interrupteurs bien adaptés à nos applications, nous nous sommes focalisés en premier lieu à l'étude de la tension maximale supportée par chaque interrupteur à l'état bloqué. Pour une tension de bus continu de 400 V ($4.V_{dc}$=4x100 V = 400 V), il faut prévoir des transistors qui supportent plus du double de la tension pour prendre en compte le phénomène des surtensions à cause de la grande rapidité des commutations (di/dt important) des transistors MOSFETs. Dans un deuxième temps, en électronique de puissance, les chutes de tension importantes sont à éviter. De ce fait, le MOSFET choisi doit avoir une résistance R_{DSon} assez faible à l'état passant permettant de limiter les pertes Joule avec le double avantage de réduire la surface du système de refroidissement et d'augmenter le rendement global de l'onduleur. Pour le prototype d'essai, nous avons choisi d'utiliser des composants de puissance montés en surface (CMS) afin de réduire la taille de l'onduleur en utilisant le circuit imprimé comme radiateur. En plus, aujourd'hui, il existe la technologie des MOSFETs en carbure de silicium qui permet une meilleure tenue en tension, une plus faible résistance à l'état passant et accepte de plus hautes températures de fonctionnement. Suite à ces considérations, nous avons choisi un MOSFET-SIC de 1200 V avec une résistance R_{DSon} relativement faible. La référence du MOSFET-SIC sélectionné est le C3M0075120J avec les caractéristiques illustrées dans le tableau 2.10.

TABLE 2.10 – Caractéristiques techniques du MOSFET-SIC sélectionné

Caractéristiques	MOSFET-SIC C3M0075120J
Tension maximale	V_{DSmax}=1200 V
Courant maximal	I_{Dmax}=19,7 A à θ_C=100°C
Résistance à l'état passant	100 mΩ à θ_J=150°C
Paramètres thermiques	θ_j=150°C (température maximale)
	R_{thjc}=1,1°C/W
	R_{thja}=40°C/W
Commande de la grille	pour I_d=20A et V_{GS}=15 V ==> Q_g=18 nC

2.4.2 Choix du système de refroidissement

Pour déterminer la taille et la forme du radiateur, il faut estimer les pertes de chaque MOSFET. Pour une température ambiante égale à 25°C, la résistance à l'état passant du

MOSFET sélectionné vaut 78mΩ [205], d'où pour un courant maximal I_{DS} égale à 5 A : les pertes par conduction dans un MOSFET sont égales à 0,975 W.
Pour un temps d'ouverture égal à 24 ns et un temps de fermeture qui vaut 7 ns, un courant maximal de 5 A, une tension maximale de 400 V et une fréquence de découpage de 15 kHz, les pertes par commutation dans le MOSFET sont égales à 0,93 W. Par conséquent, les pertes totales par MOSFET ($P_{tot/MOS}$) sont égales à 1,905 W. Afin de dissiper cette quantité d'énergie sans radiateur, le MOSFET choisi s'échaufferait d'une température égale à :

$$\left\{ \theta_{echauff} = P_{tot/MOS}.R_{thja} \right. \tag{2.24}$$

Avec, R_{thja}(°C/W) : résistance thermique jonction vers le milieu ambiant (sans radiateur) vaut R_{thja}=40°C/W. Sans radiateur, l'échauffement serait de 40 x 1,905 =76,2°C.
L'apport d'un radiateur augmente la surface d'échange entre l'interrupteur de puissance et le milieu extérieur et fait diminuer la résistance thermique globale entre l'interrupteur et le milieu ambiant. En pratique, les MOSFETs CMS sont soudés sur un circuit imprimé d'épaisseur de 70 μm avec une surface d'échange d'environ 3 cm^2. Cela permet de réduire légèrement la température de la jonction. En plus, les essais sont faits avec des tensions et des courants réduits et pour les essais présentés dans ce manuscrit, il n'y a eu aucun problème de surchauffe [111].

2.4.3 Choix des drivers

L'envoi des impulsions sur les grilles des transistors MOSFETs se fait par un driver, qui est une interface entre la commande numérique (signaux logiques) et les composants de puissance. Cette interface fournit le courant de grille nécessaire à la commutation. La quantité de charge électrique Q_g de la grille est une donnée importante pour un MOSFET. Cette charge englobe tous les effets de toutes les capacités du MOSFET. En d'autres termes, pour amorcer un MOSFET à la fermeture ou l'arrêter à l'ouverture, il faut charger ou décharger la capacité équivalente entre la grille et la source du MOSFET : C_{GS}. C'est le circuit de commande (driver) qui doit fournir ou absorber cette charge Q_g selon l'équation suivante :

$$\left\{ Q_g = t.i \right. \tag{2.25}$$

Avec :
t : le temps de fermeture ou d'ouverture de l'interrupteur (ns)
i : le pic du courant de commande (A)
En pratique, pour commander notre MOSFET-SIC (Q_g=48 nC ([205])) en fermeture en 26 ns, nous avons besoin d'un pic de courant égal au moins à :

$$\left\{ i = \frac{Q_g}{t} = 2A \right. \tag{2.26}$$

Pour toutes les applications de commande des composants de puissance, le driver doit avoir une isolation galvanique entre la commande numérique et les tensions de grille (V_{GS}) des composants de puissance. La topologie du 3-PH S9L nécessite un fonctionnement complémentaire de deux composants de puissance avec temps mort pour chaque commutation. Nous avons choisi de faire gérer ce temps mort par le driver. En plus, le driver doit avoir une isolation galvanique complète entre les deux tensions de commande (V_{GS}) pour les deux composants de puissance qui ont un fonctionnement complémentaire, car les deux grilles ne sont pas du tout au même potentiel dans une structure d'onduleur multiniveau. Par conséquent, nous avons choisi le driver UCC20520DWR qui possède une triple isolation entre l'entrée logique et les deux tensions de sorties (V_{GS}) et gère le temps mort entre ces deux sorties.

2.4.4 Choix des condensateurs de découplage et des condensateurs du bus continu

2.4.4.1 Condensateurs de découplage

Nous avons prévu un condensateur de découplage au plus près des composants de puissance pour diminuer la fréquence de résonance avec les selfs parasites de câblage. Il faut aussi éviter que la fréquence de résonance soit proche de la fréquence de hachage. Le calcul du condensateur de résonance à la fréquence de hachage se fait par l'équation suivante :

$$\begin{cases} L.C_i.\omega^2 &= 1 \\ C_i &= \frac{1}{L.\omega^2} \end{cases} \tag{2.27}$$

Pour une self (L) d'environ 0,04 μH d'une piste de 4 cm de long (car l'inductance d'un fil par unité de longueur est de l'ordre de 1 μH/m) [89] et pour des fréquences de hachage entre 15 kHz et 30 kHz, on peut estimer que la valeur de la capacité résonante (C_i, avec i=1,2,3 ou 4) serait de 395 μF (pour 40kHz) et 2815 μF pour 15kHz). Ainsi, nous avons choisi un condensateur à film en polypropylène : B32778H ayant une capacité de 50 μF 900 V_{DC}.

2.4.4.2 Condensateurs du bus continu

Pour le choix des condensateurs (C_1, C_2, C_3 et C_4), nous avons pris en considération les critères suivants :

- ils doivent supporter au minimum un courant avec une ondulation d'amplitude 7 A, appelé courant de ripple (I_{rp}). Or, le ripple de courant, c'est le courant efficace (RMS) d'ondulation (charge et décharge) que doit supporter le condensateur ;
- ils doivent tenir une tension pleine échelle de 400 V ;
- ils doivent avoir une faible résistance série ESR (la résistance électrique des matériaux conducteurs). En fait, l'ESR a deux conséquences : la première est sur la puissance perdue, en effet ;

$$\{ \; P_{perdue} = ESR.I^2_{rp_{eff}} \tag{2.28}$$

  la deuxième est sur la variation de la tension aux bornes des condensateurs ΔV_c par la relation suivante :

$$\{ \; \Delta V_c = ESR.I_{rp} \tag{2.29}$$

- il faut éviter les phénomènes de résonance avec les inductances de fuites, qui sont importantes, car les condensateurs sont câblés à l'extérieur de la carte de puissance ;
- il faut avoir une taille réduite pour limiter le volume de l'onduleur.

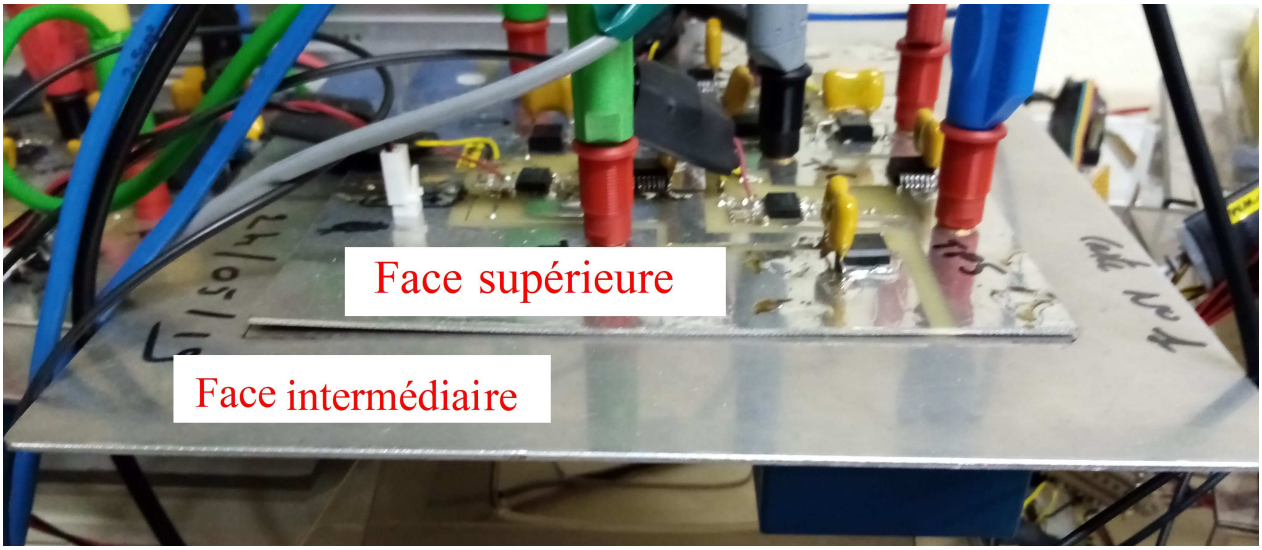
Nous avons prévu l'usage de condensateurs chimiques à faible ESR d'une capacité de 2200 μF, qui supportent une tension de 500 V avec une résistance ESR de 7 mΩ.

2.4.5 Réalisation de la carte de circuit imprimé

2.4.5.1 Interférences électromagnétiques (IEM)

Les composants actifs génèrent des interférences électromagnétiques aux instants de commutation [65]. Afin de limiter ces interférences sur les composants d'alimentation et les cartes de contrôle, il est nécessaire de prendre des précautions de câblage et de choisir des technologies adaptées :

— séparation de la partie puissance de la partie alimentation isolée. Sur la face supérieure du circuit imprimé sont câblés les composants de puissance et les drivers (figure. 2.34(a)). Sur la face inférieure sont câblés les circuits intégrés générant toutes les alimentations isolées pour les sorties des drivers qui alimentent les grilles des MOSFETs (figure. 2.34(b)). La face intermédiaire est une plaque d'aluminium de 2mm d'épaisseur qui permet d'assurer une légère isolation des perturbations électromagnétiques et aussi de jouer le rôle de radiateur pour évacuer les pertes des composants de puissance.



(a)



(b)

Fig. 2.34 – Photo d'un bras de l'onduleur 3-PH S9L réalisé : (a) face supérieure (b) face inférieure

— séparation de la partie puissance de la partie contrôle. Pour réaliser cette séparation, nous utilisons une liaison par fibre optique entre les sorties de la carte de contrôle (carte microcontrôleur) et le circuit imprimé de puissance (entrée des drivers). Les circuits de réception sur la carte de puissance sont présentés sur la figure 2.35.

2.4.5.2 Largeur des pistes

Pour le passage de courant fort, il faut dimensionner la largeur de piste en fonction de l'échauffement toléré. Pour limiter cette largeur, on a utilisé un circuit imprimé avec une

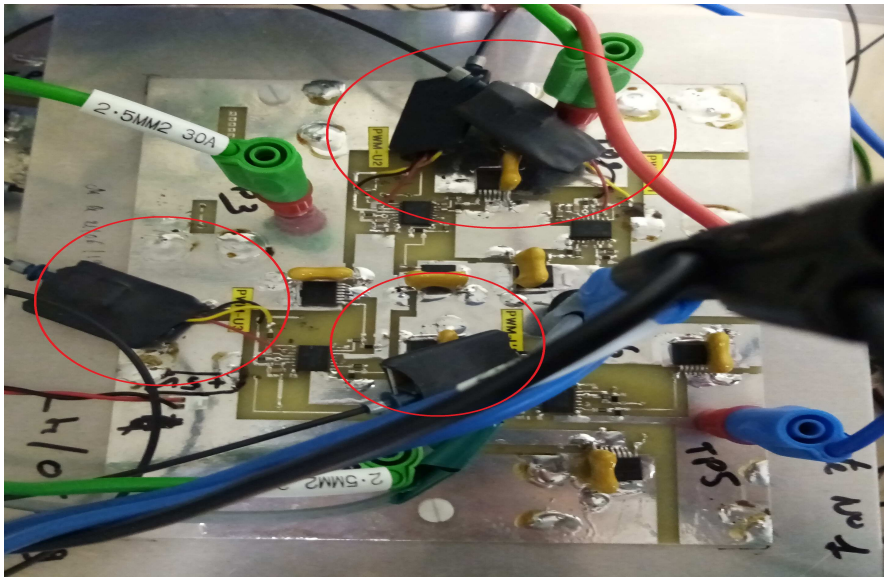


Fig. 2.35 – Commande en fibre optique de chaque bras du 3-PH S9L

épaisseur de cuivre de 70 μm (épaisseur double des circuits classiques). Pour le dimensionnement de la largeur de piste sur la carte de puissance, nous avons choisi les paramètres suivants :

- un courant dans une piste égal à 10 A,
- un échauffement de 25 °C,
- une épaisseur égale à 70 μm En introduisant ces données dans un programme matlab, nous avons obtenu une largeur égale à 2,063mm.

2.4.5.3 Espacement entre les pistes

Pour les pistes de puissance, il faut laisser une distance d'isolant entre les pistes pour avoir une bonne tenue en tension. Pour des tensions entre 300 V et 500 V il est préconisé de prendre une distance d'au moins de 2,5mm [168, 48].

2.5 Résultats expérimentaux

Durant la thèse, deux prototypes d'essais ont été montés au laboratoire LIAS. Le premier illustre les résultats expérimentaux de ce chapitre et le deuxième illustrera les résultats expérimentaux du chapitre 4. Le premier prototype comprend deux cartes de puissance, une carte de commande à base d'un dsPIC 33 et une carte de mesure simplifiée qui mesure la tension du secteur pour permettre de synchroniser la sortie de l'onduleur avec le réseau pour le fonctionnement couplé au réseau. Il y a aussi le courant d'échange entre l'onduleur et le réseau qui est mesuré pour la boucle d'asservissement. La figure 2.36 présente le schéma de principe de la partie puissance et l'architecture fonctionnelle de la partie contrôle qui ont été mis en œuvre sur le premier prototype. On remarque, côté opérateur, la présence en entrée d'un bouton poussoir et en sortie d'une led de visualisation permettant à l'opérateur de pouvoir commuter du fonctionnement en boucle ouverte (BO) au fonctionnement en boucle fermée (BF), ce qui est indispensable pour effectuer le couplage de l'onduleur au réseau. Car avant le couplage au réseau, il faut que l'onduleur délivre une tension pour pouvoir comparer cette dernière à celle du réseau de façon à faire le couplage à l'égalité des deux tensions. Après le couplage, c'est l'onduleur qui contrôle le courant à l'aide de l'asservissement de courant. Ainsi, au début avant le couplage, l'onduleur fonctionne en boucle ouverte et après le couplage, il

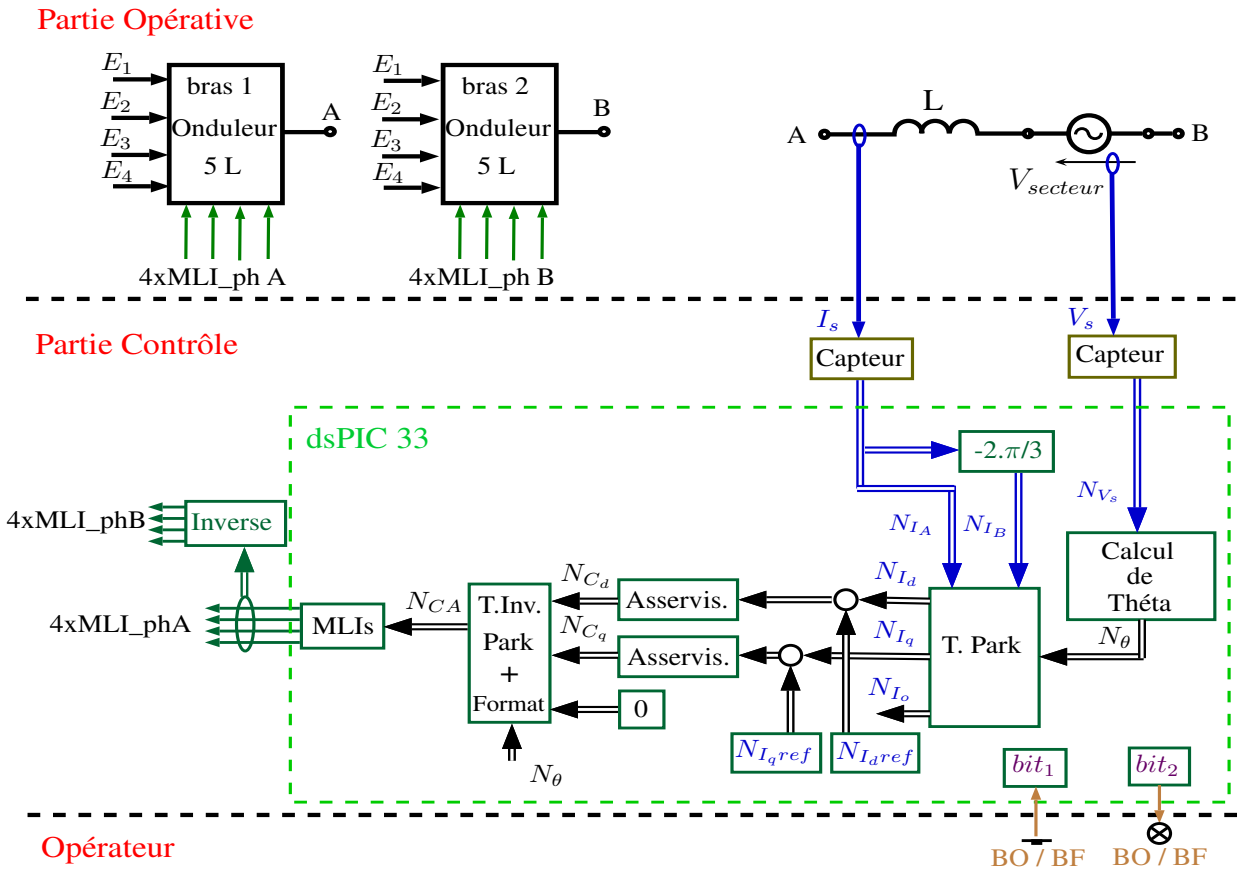


Fig. 2.36 – Architecture fonctionnelle du banc expérimental de tests

fonctionne en boucle fermée, d'où la nécessité d'avoir sur la carte une entrée manuelle (bouton poussoir) de passage de la BO à la BF. La réalisation pratique de ces deux cartes est présentée sur la figure 2.37. Les deux cartes de puissance sont présentées sur la figure 2.38. Les sorties par fibres optiques sur la carte du dsPIC33 sont connectées directement sur la carte 1 de puissance. Pour la carte 2 de puissance, les signaux électriques sortants de la carte du dsPIC33 sont complémentés de façon câblée par des portes inverseuses (carte non visible sur les photos 2.37 et 2.38, mais décrite dans son principe sur la figure 2.36) et alimentent les émetteurs des fibres optiques pour être connectés sur les récepteurs optiques de la carte de puissance 2. Cette façon de déterminer les signaux des deux commandes rapprochées fait que les deux cartes de puissance fonctionnent selon la méthode 1 (décrite dans le paragraphe 2.2.4), c'est à dire que la tension composée entre les deux bras reste à cinq niveaux.

2.5.1 Fonctionnement de l'onduleur sur charge RL

Pour le premier essai, l'onduleur est configuré avec deux bras et est chargé par un circuit RL avec L=3mH. Chaque tension d'entrée V_{dc} de l'onduleur est réglée à 37,5 V, la fréquence de hachage est de 15 kHz et $v_{control}$ est élaborée à partir de la PLL qui mesure la tension du réseau, et a des valeurs comprises entre -0,95 et +0,95 avec une forme sinusoïdale. C'est un fonctionnement sans régulation de courant. C'est en modifiant la valeur de R que l'on fait varier le courant de l'onduleur. Les mesures de la tension de sortie de l'onduleur et du courant de l'onduleur sont réalisées à l'aide d'un enregistreur numérique (TMX de chez Astro-Med). Le traitement des données est réalisé avec Matlab. Ce traitement permet de calculer les valeurs efficaces des signaux ($V_{s_{eff}}$ et $I_{s_{eff}}$), d'extraire les valeurs efficaces des tensions fondamentales ($V_{f_{eff}}$ et $I_{f_{eff}}$) et d'obtenir les THDs en tension et en courant (THD_v et THD_i). Le tableau

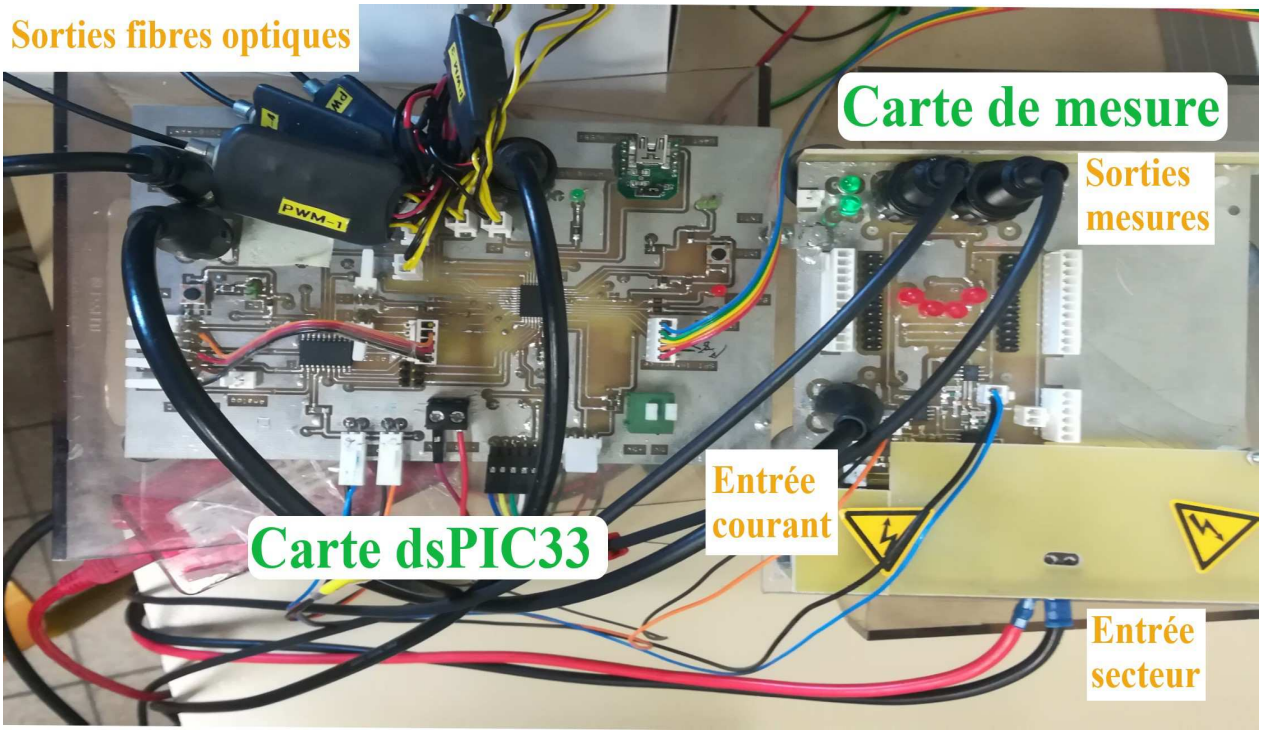


Fig. 2.37 – Carte de commande (dsPIC33) et de mesure (tension secteur et courant)

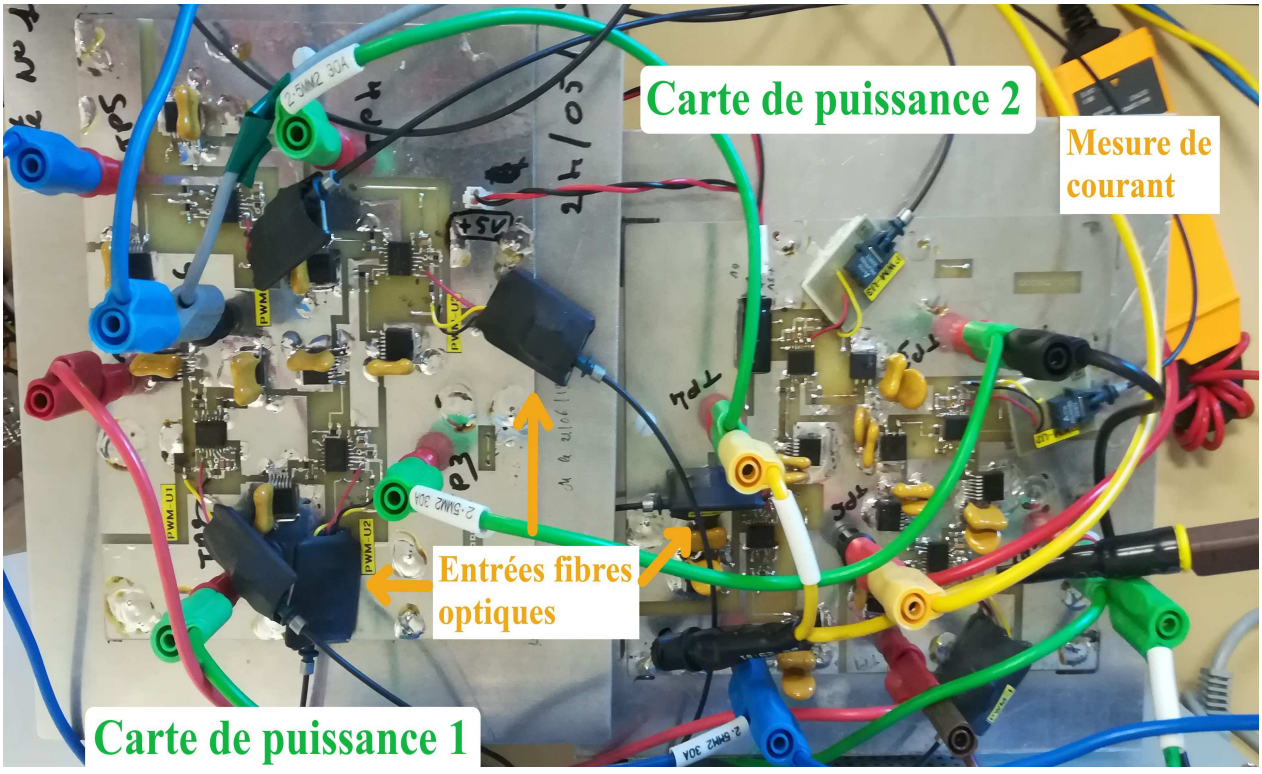


Fig. 2.38 – Cartes de puissance comprenant deux bras

2.11 donne les résultats de cet essai avec le courant de l'onduleur (I_s) qui varie de 0,4A à 2A efficace. Comme la tension est à cinq niveaux, on retrouve le THD de tension calculé en simulation dans le cas avec cinq niveaux (38,8% (figure 2.28)). Pour le THD en courant, on voit qu'il dépend fortement de l'amplitude du courant. Plus le courant est important, plus faible est le THD, car les harmoniques de courant dus à la MLI restent constants et deviennent

TABLE 2.11 – Résultats d'essais avec V_{dc}=37,5 V, F_{MLI}=15kHz sur charge RL avec L=3mH

V_{s_eff} (V)	V_{f_eff} (V)	THD_v (%)	I_{s_eff} (A)	I_{f_eff} (A)	THD_i (%)
99,6	94,36	33,9	1,94	1,936	4,9
99,95	94,65	33,9	1,56	1,554	5,8
99,97	94,69	33,9	1,17	1,16	7,3
100,09	94,87	33,7	0,73	0,725	10,6
100,2	94,99	33,7	0,39	0,386	18,2

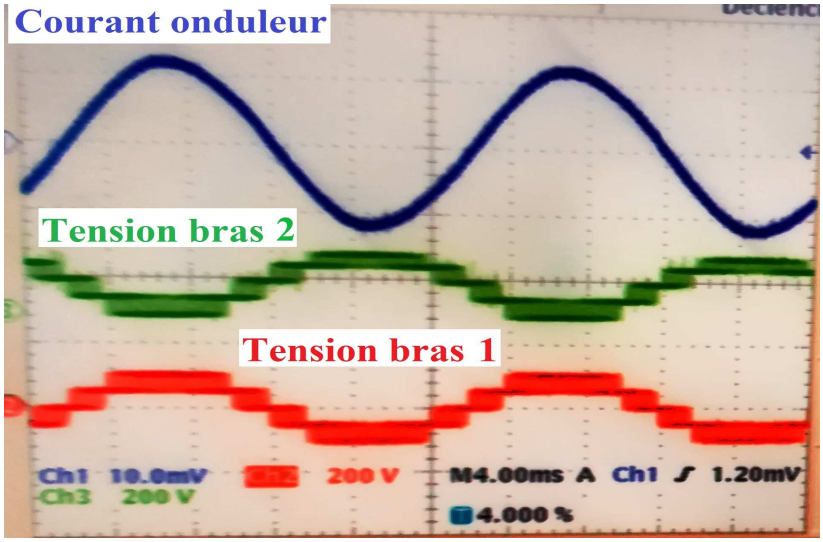


Fig. 2.39 – Application réseau de deux bras du 3-PH S9L

négligeables pour les forts courants fondamentaux et inversement. La figure 2.39 montre la forme des signaux pour ces essais. On remarque que le courant a une forme sinusoïdale en phase avec la tension du bras 1 de l'onduleur et la tension du bras 2 est l'opposée de la tension du bras 1.

2.5.2 Fonctionnement de l'onduleur couplé au réseau

Pour cet essai, l'onduleur configuré avec deux bras est connecté au réseau monophasé à travers une self de filtrage (L) de 3mH. Pour assurer la sécurité des biens et des personnes, la tension du réseau est isolée par un transformateur et pour ajuster l'amplitude de la tension à celle de la sortie de l'onduleur, un auto-transformateur est ajouté entre la self et le transformateur. Bien que l'application fonctionne en monophasé, la régulation du courant se fait dans le repère de Park. Pour cela, à partir du courant mesuré (I_A) de l'onduleur, on calcule un courant déphasé de -2.π/3 (I_B). Avec ces deux courants I_A et I_B et avec l'angle θ de la tension, on calcule les courants I_d et I_q. Après, ces courants sont contrôlés par deux boucles d'asservissement qui délivrent les deux grandeurs de commande C_d et C_q. Une transformation inverse de Park de C_d et C_q permet de déterminer la grandeur de commande ($v_{control}$) qui est utilisée pour la commande rapprochée des deux bras d'onduleur. Toutes ces fonctions sont assurées par le dsPIC33 qui fonctionne en virgule fixe. C'est pour cela que sur les figures 2.36 et 2.40, toutes les grandeurs internes au dsPIC33 ont leurs noms qui commencent par la lettre N pour montrer que tous les calculs sont faits avec des nombres avec un format fixe. Après le couplage avec le réseau, le courant est réglé pour obtenir une amplitude d'environ 1A. Il apparaît un courant non purement sinusoïdal mais déformé par

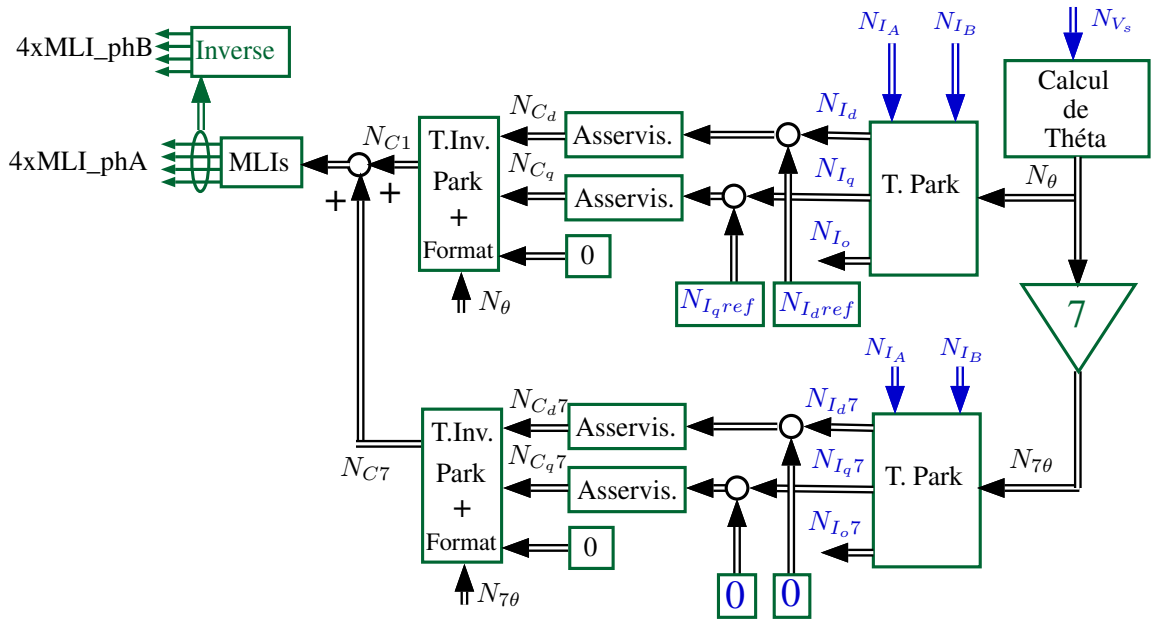
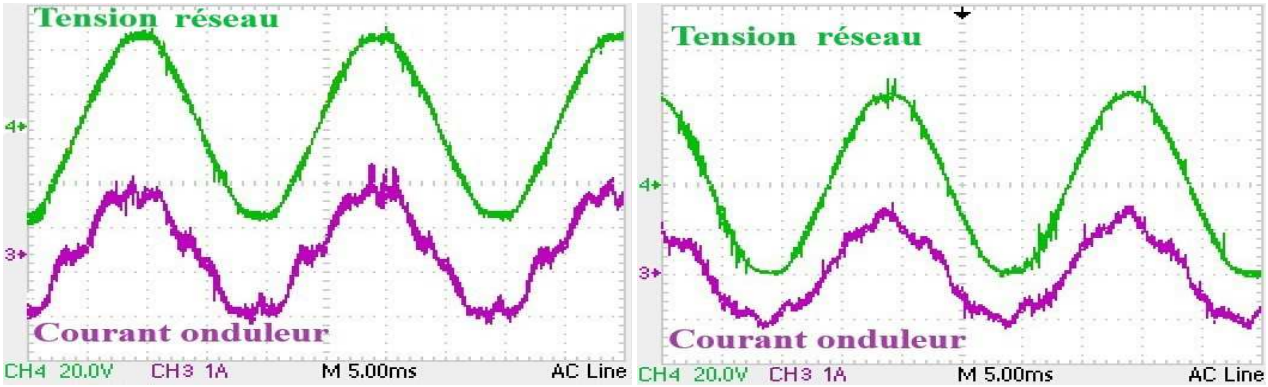


Fig. 2.40 – Principe du blocage du courant de rang 7

des courants harmoniques de rang 5 et 7. La figure 2.41(a) présente le résultat obtenu pour cet essai. C'est un résultat classique, les harmoniques proviennent de la tension du réseau qui



(a) (b)

Fig. 2.41 – Tension du réseau et courant de l'onduleur couplé au réseau
(a) sans blocage des harmoniques 5 et 7 (b) avec blocage uniquement de l'harmonique 7

possède ces harmoniques 5 et 7 dus à la pollution harmonique du réseau par toutes les charges non linéaires qu'il alimente par ailleurs. Si la commande de l'onduleur ne contrôle pas ces courants, l'onduleur se comporte comme un court-circuit vis-à-vis de ces tensions harmoniques et cela provoque des courants harmoniques dont l'amplitude n'est pas négligeable. Ainsi, on a inséré un premier asservissement du courant harmonique de rang 7 pour l'asservir à zéro. Cette correction est réalisée dans le repère de Park. La figure 2.40 donne le principe de cette boucle d'asservissement qui a le rôle de faire office de bouchon pour le courant harmonique de rang 7. Cette commande est assurée par le dsPIC33. La figure 2.41(b) présente la forme du courant en mettant en œuvre le bouchon du courant de l'harmonique 7. On voit que le courant est moins déformé que dans le cas précédent. Il reste le courant harmonique de rang 5. Comme pour le blocage du courant harmonique de rang 7, on ajoute le même type de boucle d'asservissement de rang 5. Le résultat de l'implantation du programme de contrôle du courant (environ de 2A) avec blocage des deux harmoniques cinq et sept donne une allure de

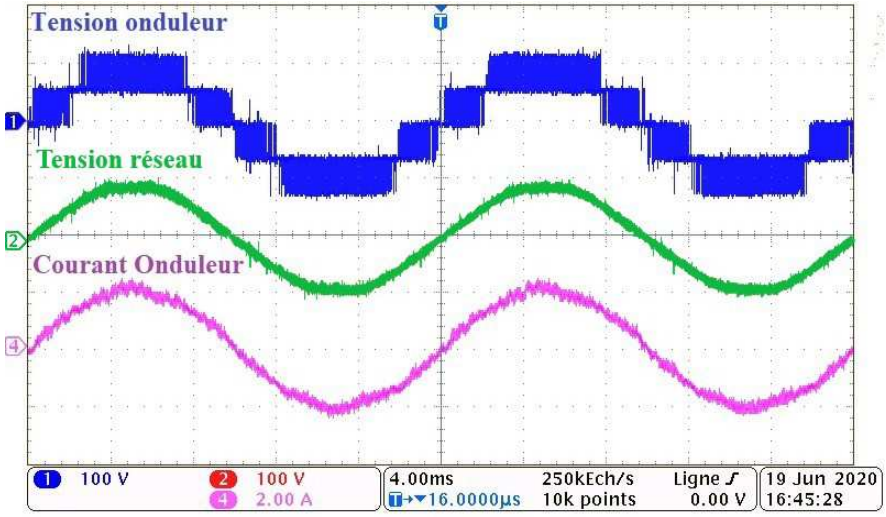


Fig. 2.42 – Tension du réseau et courant de l'onduleur couplé au réseau, avec blocage des harmoniques 5 et 7

courant quasi-sinusoïdale qui est montrée sur la figure 2.42. Les tensions du réseau et de sortie de l'onduleur sont quasiment en phase avec le courant. La chute de tension ($L.\omega.I_s$) dans la self de filtrage de 3mH est négligeable devant les amplitudes des deux autres tensions. Pour cet essai, une mesure du rendement de l'onduleur fonctionnant en monophasé avec deux bras donne une valeur supérieure à 98 %. L'acquisition est réalisée par l'enregistreur numérique (TMX de chez Astro-Med) et le traitement est fait par Matlab, comme dans l'essai sur charge RL.

2.6 Conclusion du chapitre

Ce chapitre a été consacré à l'étude détaillée d'une nouvelle structure d'onduleur multi-niveau issue de la compilation d'une bibliographie actuelle très riche. Cette structure avait pour objectif d'avoir un bon rendement et d'être facile à commander. Après la description du principe d'une structure élémentaire à trois niveaux, il a été montré qu'il était possible de multiplier le nombre de niveaux par addition de structures élémentaires. Il est aussi possible de réaliser des structures diphasées en utilisant deux bras identiques, ou triphasées avec trois bras identiques et extensibles facilement à quatre bras identiques pour contrôler les trois phases par rapport au neutre et ainsi permettre un fonctionnement de rééquilibrage des courants dans un circuit triphasé déséquilibré. L'étude approfondie de la commande rapprochée a permis de trouver un mode de commande permettant d'augmenter le nombre de niveaux pour les tensions entre phases. Il suffit alors de synchroniser le début des impulsions de MLI. Les essais en simulation pour deux applications différentes (connexion au réseau et l'alimentation d'un moteur synchrone à aimants permanents (MSAP)) ont montré que l'élaboration de la commande rapprochée par un simple algorithme était efficace. Il consiste à déterminer le mode de fonctionnement par une simple comparaison et de faire le calcul du rapport cyclique par une opération d'addition ou de soustraction et une multiplication par deux. Il a aussi été montré que pour une application avec la MSAP, le fait de réduire la tension d'alimentation permettait de garder automatiquement le nombre maximum de niveaux pour les tensions de sortie. Dans ce cas, il y a juste le gain des correcteurs à changer dans la proportion inverse pour garder la même dynamique des asservissements de courant. A la fin du chapitre, la première réalisation expérimentale est détaillée au niveau du choix des composants de puissance, de la réalisation de la structure de puissance à l'aide d'un circuit imprimé, du développement

d'une carte de contrôle comprenant un seul microcontrôleur et de la réalisation d'une carte permettant de mesurer une tension avec isolement galvanique et un courant à partir d'une pince ampèremétrique. Ce premier banc est constitué de deux bras de puissance (biphasé). Il a été testé, dans un premier temps, en boucle ouverte en étant chargé par une charge RL et dans un second temps, il a été connecté au réseau en boucle fermée en contrôlant le courant de sortie. Les résultats expérimentaux ont montré la validité du fonctionnement de l'onduleur multiniveau avec une structure à base de bras à cinq niveaux. Les formes des tensions de sortie, ainsi que le THD en tension, sont similaires à la simulation. Le fonctionnement de l'onduleur connecté au réseau a aussi été validé en prenant la précaution de bloquer par la commande les premiers harmoniques de la tension du réseau. Enfin, le bon rendement qui était souhaité a aussi été validé en étant supérieur à 98 %.
Il reste à résoudre le problème d'équilibrage des tensions d'entrée et la capacité de pouvoir les modifier avec de grandes variations. Cette problématique est reportée sur l'étage amont à l'onduleur. Il s'agit d'un hacheur à quatre sorties qui permet de garantir ces objectifs. Par conséquent, le chapitre suivant explique la conception et la réalisation de cette nouvelle structure de puissance DC-DC.

Chapitre 3

Étude, conception, commande et réalisation du convertisseur DC-DC SIQO

3.1 Introduction

Les convertisseurs de type hacheur sont des structures de conversion d'énergie qui sont très utilisées dans de nombreuses applications allant d'une simple alimentation d'ordinateur jusqu'à des applications de véhicules électriques/hybrides et spatiales. Dans ce présent chapitre, nous présenterons l'étude détaillée d'une nouvelle structure de hacheur destinée d'une part à alimenter l'onduleur multiniveau proposé dans le chapitre précédent et d'autre part à gérer l'équilibrage des tensions du bus continu à l'entrée de l'onduleur, comme nous l'avons décrit dans le premier chapitre.

Ce chapitre consiste à étudier, modéliser et développer une structure de convertisseur continu-continu (DC -DC) capable de générer quatre tensions contrôlables et réglables à partir d'une seule source de tension continue. L'entrée peut être un champ de panneaux solaires, des éoliennes ou une batterie dans le cas de véhicules électriques. De ce fait, dans ce chapitre nous donnerons en premier lieu l'architecture de la structure proposée du hacheur. Ensuite nous décrirons son principe de fonctionnement et sa stratégie de commande, et à la fin de ce chapitre nous présenterons le banc d'essai et les résultats expérimentaux obtenus qui valideront les résultats trouvés par simulation.

3.2 Architecture de la structure de puissance développée

3.2.1 Cahier des charges du besoin

L'onduleur décrit précédemment nécessite quatre tensions continues en série avec une masse commune d'où la décision de développer un convertisseur à quatre sorties (SIQO). Le cahier des charges doit satisfaire les conditions suivantes :

- la topologie peut être non isolée, simple et avec un bon rendement ;
- la régulation des tensions de sortie doit être robuste à la variation de la source d'entrée, aux perturbations hautes fréquences des courants de sortie et les contraintes des variations d'amplitude des courants consommés par l'onduleur multiniveau ;
- une faible ondulation de courant dans les éléments de stockage (bobines) afin d'être le plus souvent en fonctionnement en régime continu ;
- une faible ondulation des tensions de sortie.

3.2.2 Principe de la structure du hacheur SIQO

3.2.2.1 Architecture du circuit de puissance

La Fig. 3.1 présente le circuit de puissance du SIQO proposé. La structure proposée fait référence à la famille des convertisseurs DC-DC non isolés multi-sorties. Le convertisseur proposé est conçu à partir de deux structures de hacheur de type SIDO (single input double output) en parallèle utilisant la même source de tension DC d'entrée U_e. La structure du haut est dérivée d'un convertisseur non inverseur Sepic ($\text{SIDO}_{\text{Sepic}}$) et la structure du bas est basée sur un convertisseur inverseur buck-boost ($\text{SIDO}_{\text{B-B}}$). Pour les deux structures, l'ajout d'un interrupteur commandé et d'une diode (S_{SIQO-2}, D_2 pour le $\text{SIDO}_{\text{Sepic}}$ et S_{SIQO-4}, D_4 pour le $\text{SIDO}_{\text{B-B}}$), permet de doubler le nombre de sorties pour chaque structure de base et ainsi obtenir quatre sorties.

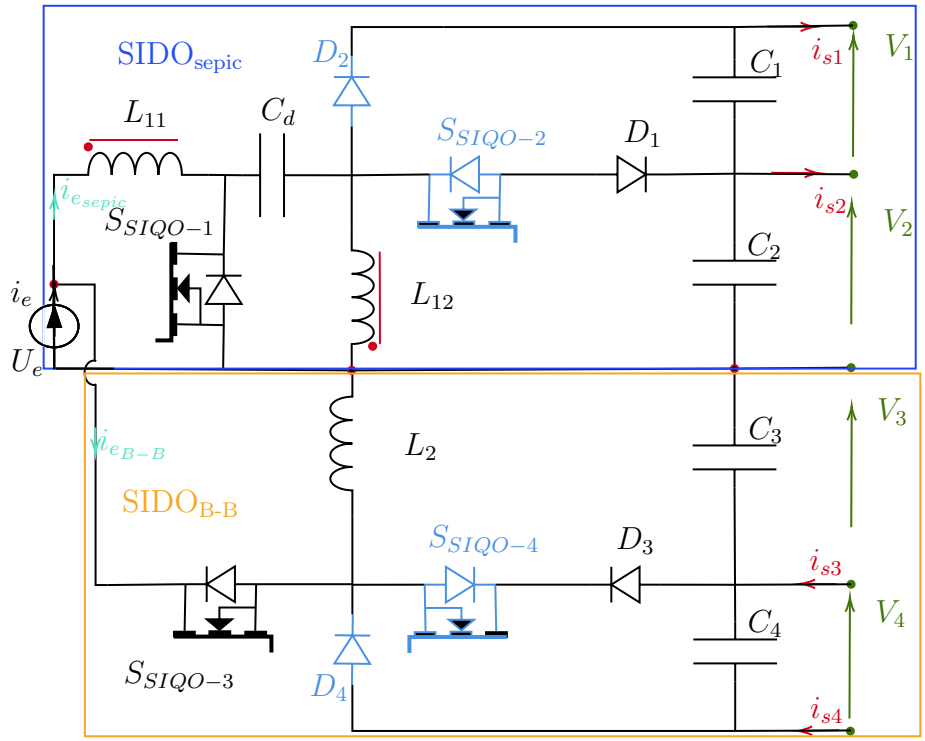


Fig. 3.1 – Le convertisseur DC-DC proposé SIQO

Les deux inductances (L_{11}) et (L_{12}) du convertisseur Sepic sont couplées afin d'économiser un noyau de circuit magnétique car les deux inductances voient les mêmes tensions appliquées à leurs bornes à chaque instant. C_1, C_2, C_3 et C_4 sont des condensateurs de filtrage pour respectivement les quatre tensions de sortie V_1, V_2, V_3 et V_4. Le convertisseur SIQO proposé est analysé séparément sous deux structures SIDO indépendantes représentées respectivement sur les figures 3.17 et 3.18.

3.2.2.2 Principe de fonctionnement du convertisseur SIQO

Afin de comprendre le fonctionnement global du convertisseur SIQO (Fig. 3.1), nous définissons tout d'abord les rapports cycliques des quatre interrupteurs de puissance donnés par :

$$\begin{cases} S_{SIQO-1} & => & \alpha_{siqo1} \\ S_{SIQO-2} & => & \alpha_{siqo2} \\ S_{SIQO-3} & => & \alpha_{siqo3} \\ S_{SIQO-4} & => & \alpha_{siqo4} \end{cases} \tag{3.1}$$

Par la suite, nous considérons les égalités suivantes en :

$$\begin{cases} \alpha_{siqo1} = \alpha_{siqo3} \\ \alpha_{siqo2} = \alpha_{siqo4} \end{cases} \tag{3.2}$$

La fréquence de hachage f_{SIQO} est définie avec $T_{SIQO}=1/f_{SIQO}$. Le fonctionnement du SIQO est divisé en trois modes (mode X, mode Y et mode Z) :

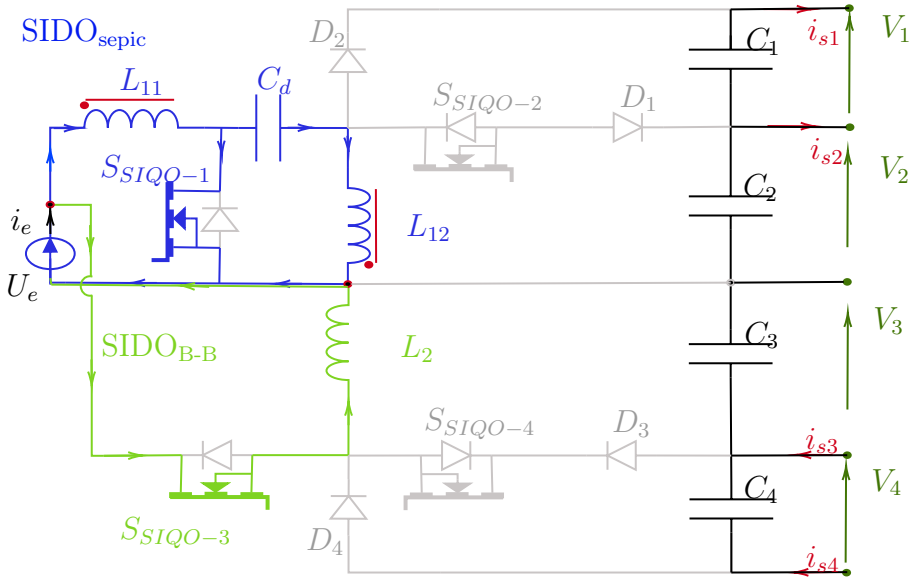


Fig. 3.2 – Fonctionnement du SIQO en mode X : phase de stockage

— Mode X (Fig. 3.2) : intervalle $[0 \leq t \leq \alpha_{siqo1}T_{SIQO}]$
(ou $[0 \leq t \leq \alpha_{siqo3}T_{SIQO}]$).
Durant cet intervalle S_{SIQO-1} et S_{SIQO_3} sont commandés à la fermeture. Cette phase correspond à la phase de croissance du courant dans les deux inductances (les deux bobines couplées L_{11} et L_{12} du SIDO$_{\text{Sepic}}$ et la bobine L_2 du SIDO$_{\text{B-B}}$) (Fig. 3.5) : phase de stockage. La continuité du courant à la sortie de convertisseur SIQO est assurée par les quatre condensateurs C_1, C_2, C_3 et C_4.

— Mode Y (Fig. 3.3) : $[\alpha_{siqo1}.T_{SIQO} \leq t \leq \alpha_{siqo2}.T_{SIQO}]$
(ou $[\alpha_{siqo3}.T_{SIQO} \leq t \leq \alpha_{siqo4}.T_{SIQO}]$)
Durant cette phase S_{SIQO-2} et S_{SIQO_4} sont commandés à la fermeture. Cette phase correspond à la phase de décroissance du courant dans les deux inductances (les deux bobines couplées L_{11} et L_{12} du SIDO$_{\text{Sepic}}$) et la bobine L_2 du SIDO$_{\text{B-B}}$, et le chargement des deux condensateurs C_2 et C_3 (Fig. 3.5) : phase de transfert 1 d'énergie à l'étage de sortie intermédiaire du SIQO.

— Mode Z : (Fig. 3.4) : $[\alpha_{siqo2}T_{SIQO} \leq t \leq T_{SIQO}]$
(ou $[\alpha_{siqo4}T_{SIQO} \leq t \leq T_{SIQO}]$)
Durant ce mode de fonctionnement, tous les interrupteurs (S_{SIQO-1}, S_{SIQO-2}, S_{SIQO-3} et S_{SIQO-4}) sont ouverts. De ce fait, l'amorçage et le blocage de S_{SIQO-2}, respectivement de S_{SIQO-4}, entraînent naturellement le blocage et l'amorçage de D_2 et D_4 (commutation naturelle). Durant cette phase, le courant dans les deux inductances (les deux bobines couplées L_{11} et L_{12} du SIDO$_{\text{Sepic}}$ et la bobine L_2 du SIDO$_{\text{B-B}}$) continue

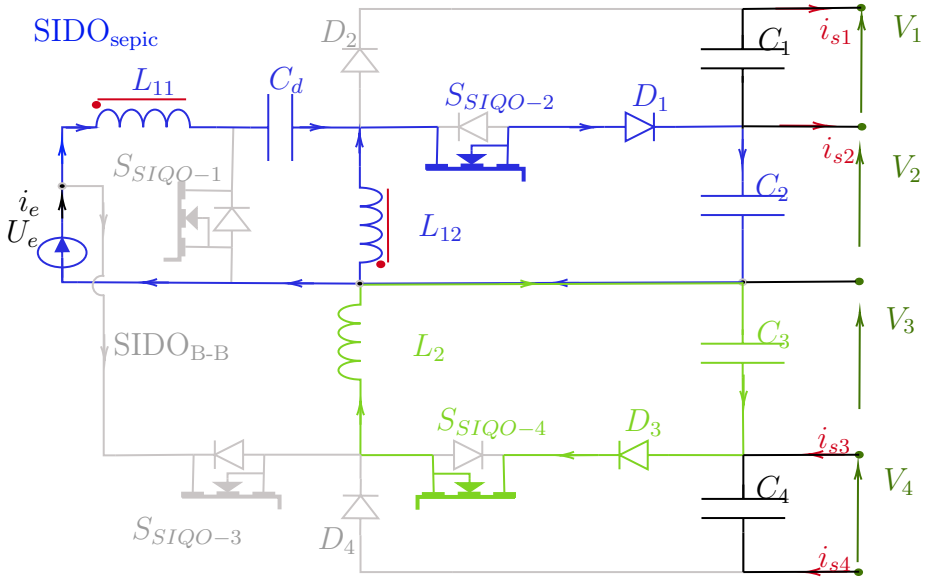


Fig. 3.3 – Fonctionnement du SIQO en mode Y : phase de transfert 1 d'énergie à l'étage de sortie intermédiaire du SIQO

à diminuer tandis que C_1 et C_4 commencent à se charger (Fig. 3.5) : c'est la phase de transfert 2 d'énergie à l'étage de sortie totale du SIQO. Selon la loi des noeuds, avec le courant provenant du stockage inductif et les courants de sortie, les condensateurs C_2 et C_3 continuent à se charger avec le même courant que celui du mode Y.

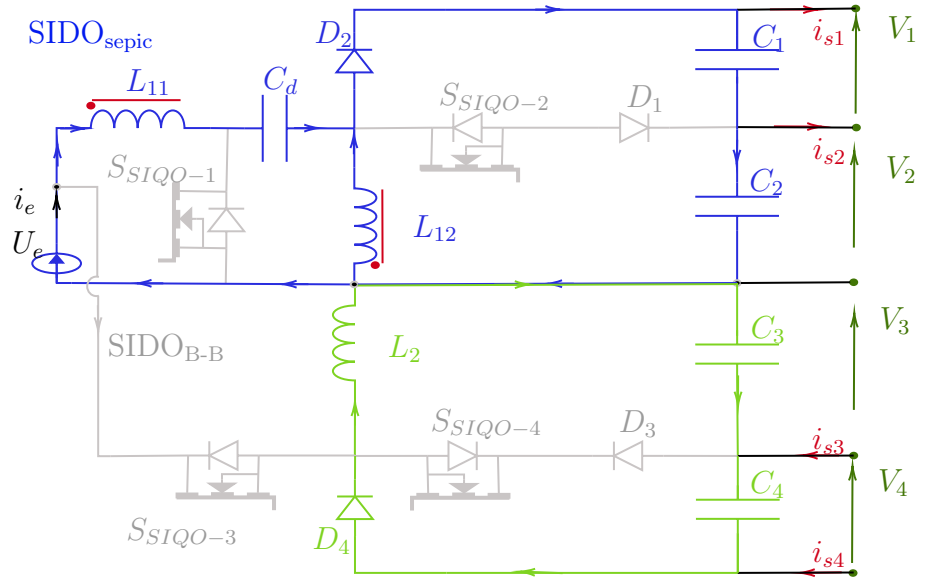


Fig. 3.4 – Fonctionnement du SIQO en mode Z : phase de transfert 2 d'énergie à l'étage de sortie du SIQO

D'après ce principe de fonctionnement et en analysant la figure 3.5, les deux condensateurs des deux extrémités du SIQO C_1 et C_4 se chargent uniquement pendant le mode Z. Les deux condensateurs intermédiaires C_2 et C_3 se chargent pendant les modes Y et Z de façon identique. Pour le courant dans les inductances, durant le mode X, le courant augmente linéairement selon l'amplitude de U_e. Durant le mode Y, le courant diminue linéairement selon la tension V_2 ou V_3. Durant le mode Z, le courant diminue linéairement avec une pente double par rapport au mode Y car la tension de décharge a doublé (V_1+V_2) ou (V_3+V_4).

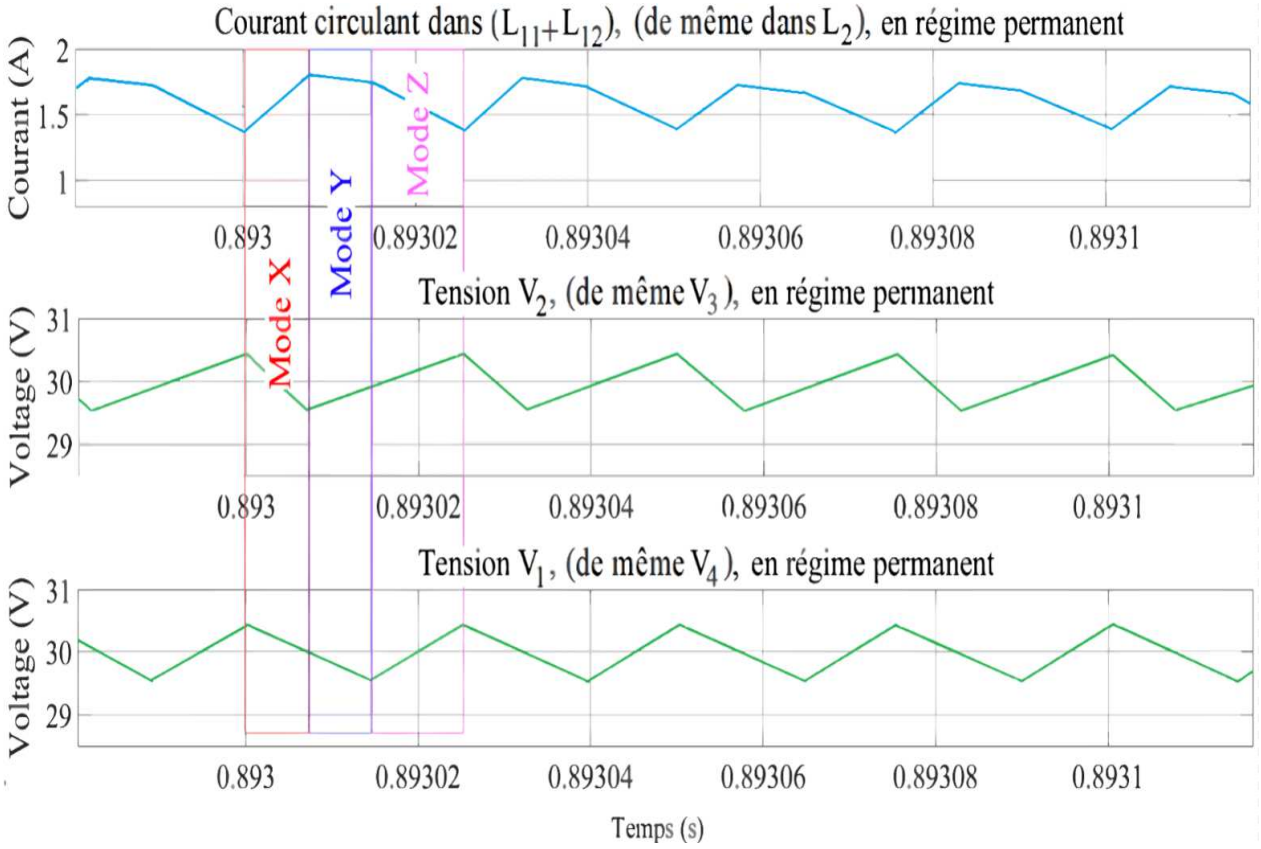


Fig. 3.5 – Forme des signaux du courant dans les inductances et des tensions à la sortie du convertisseur SIQO durant les trois modes de fonctionnement X, Y et Z en régime permanent

3.3 Étude en régime statique du convertisseur SIQO

Pour l'étude en régime statique,le hacheur SIQO est chargé par 4 résistances dont R_1=R_4 et R_2= R_3 pour un fonctionnement symétrique des deux structures composant le SIQO selon la figure 3.6. Afin de déterminer les relations fondamentales qui décrivent le fonctionnement du hacheur, nous fixons les hypothèses suivantes :

- la période de commutation notée T_{SIQO} des interrupteurs commandés est largement inférieure aux différentes constantes de temps présentées dans le circuit ;
- l'ondulation $\tilde{i_{R_1}}$ du courant dans la résistance R_1 est négligeable devant $\langle i_{R_1} \rangle$, avec $i_{R_1} = i_{s_1}$;
- l'ondulation $\tilde{i_{R_2}}$ du courant dans la résistance R_2 est négligeable devant $\langle i_{R_2} \rangle$, avec $i_{R_2} = i_{s2}$;
- l'ondulation $\tilde{i_{R_3}}$ du courant dans la résistance R_3 est négligeable devant $\langle i_{R_3} \rangle$, avec $i_{R_3} = i_{s3}$;
- l'ondulation $\tilde{i_{R_4}}$ du courant dans la résistance R_4 est négligeable devant $\langle i_{R_4} \rangle$, avec $i_{R_4} = i_{s4}$;
- en régime permanent, la valeur moyenne du courant $\langle i_{C_1} \rangle$ dans le condensateur C_1 est nulle. De ce fait, compte tenu des hypothèses précédentes : $\langle i_1 \rangle = i_{R_1} = i_{s1}$ et $i_{C_1} = \tilde{i_1}$;
- la valeur moyenne du courant $\langle i_{C_2} \rangle$ du courant dans le condensateur C_2 est nulle. De ce fait, compte tenu des hypothèses précédentes : $\langle i_2 \rangle$ =i_{s2}=i_{R_2} et $i_{C_2} = \tilde{i_1}$+$\tilde{i_2}$;
- en régime permanent, la composante moyenne $\langle i_{C_3} \rangle$ du courant dans le condensateur C_3 est nulle. De ce fait, compte tenu des hypothèses précédentes : $\langle i_3 \rangle$ =i_{s3}=i_{R_3} et i_{C_3} = $\tilde{i_3}$+$\tilde{i_4}$;
- en régime permanent, $\langle i_{C_4} \rangle$ du courant dans le condensateur C_4 est nulle. De ce fait,

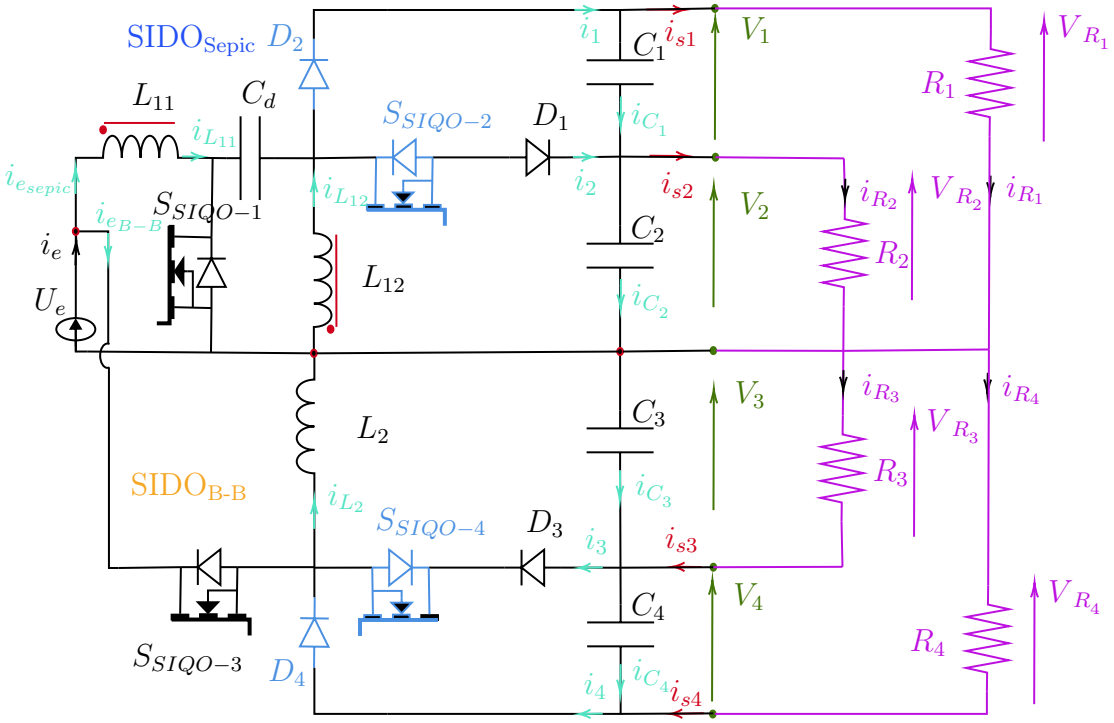


Fig. 3.6 – Schéma du convertisseur SIQO pour l'étude théorique

compte tenu des hypothèses précédentes : $\langle i_4 \rangle = i_{s4} = i_{R_4}$ et $i_{C_4} = \tilde{i_4}$;

— les ondulations des tensions V_1, V_2, V_3 et V_4 sont négligeables devant leurs valeurs moyennes. Par conséquent, nous pouvons adopter les égalités suivantes :

$$\begin{cases} V_1 = \langle V_1 \rangle \\ V_2 = \langle V_2 \rangle \\ V_3 = \langle V_3 \rangle \\ V_4 = \langle V_4 \rangle \end{cases} \tag{3.3}$$

Les tensions aux bornes des charges R_1, R_2, R_3 et R_4 sont exprimées de la manière suivante :

$$\begin{cases} V_{R_1} = V_1 + V_2 \\ V_{R_2} = V_2 \\ V_{R_3} = V_3 \\ V_{R_4} = V_3 + V_4 \end{cases} \tag{3.4}$$

Nous admettons aussi que :

$$\begin{cases} C_1 = C_2 = C_3 = C_4 = C \\ V_1 = V_2 = V_3 = V_4 \\ L_{11} = L_{12} = L_2 = L \end{cases} \tag{3.5}$$

Notons que ces hypothèses d'étude permettent de simplifier le dimensionnement du convertisseur SIQO.

3.3.1 Étude du convertisseur SIQO en mode de fonctionnent continu

Dans cette étude, nous nous basons sur le fait que le convertisseur SIQO fonctionne en régime continu.

3.3.1.1 Valeur moyenne des tensions de sorties du convertisseur SIQO en régime continu

- Pour la structure supérieure du convertisseur SIQO : $\text{SIDO}_{\text{Sepic}}$ nous avons :

$$< U_{L_{11}} >=< U_{L_{12}} >= \frac{1}{T_{SIQO}} \int_0^{T_{SIQO}} U_{L_{11}}(t)dt = \frac{1}{T_{SIQO}} \int_0^{T_{SIQO}} U_{L_{12}}(t)dt \tag{3.6}$$

Or, en régime permanent, les tensions moyennes aux bornes de L_{11} et L_{12} sont nulles d'où, ($\langle U_{L_{11}}(t)\rangle = \langle U_{L_{12}}(t)\rangle = 0$). Sachant que $V_1 = V_2$, on en déduit l'expression suivante :

$$V_1 = V_2 = \frac{\alpha_{siqo1}}{2 - \alpha_{siqo1} - \alpha_{siqo2}}.U_e \tag{3.7}$$

- Pour la structure inférieure du convertisseur SIQO : $\text{SIDO}_{\text{B-B}}$

$$< U_{L_2} >= \frac{1}{T_{SIQO}} \int_0^{T_{SIQO}} U_{L_2}(t)dt \tag{3.8}$$

Or en régime permanent, la tension moyenne aux bornes de L_2 est nulle par conséquent ($\langle U_{L_2}(t)\rangle = 0$). Sachant que $V_3 = V_4$, on en déduit l'expression suivante :

$$V_3 = V_4 = \frac{\alpha_{siqo3}}{2 - \alpha_{siqo3} - \alpha_{siqo4}}.U_e \tag{3.9}$$

Les expressions des tensions de sortie données par (3.7) et (3.9), montrent bien la caractéristique abaisseur-élévateur du convertisseur SIQO.

3.3.1.2 Expressions des courants des sorties du SIQO

- Pour la structure supérieure du convertisseur SIQO : $\text{SIDO}_{\text{Sepic}}$

D'après le modèle d'étude de la figure 3.6 et les hypothèses mentionnées au début de cette partie (partie 3.3), les expressions des deux courants de sortie i_{R_1} et i_{R_2} se résument par les équations suivantes :

$$\begin{cases} i_{R_1} = i_{s1} = < i_1 > \\ i_{R_2} = i_{s2} = < i_2 > \end{cases} \tag{3.10}$$

En supposant que l'ondulation du courant dans l'inductance couplée (L_{11} + L_{12}) soit négligeable devant celle des courants i_1 et i_2, et sachant que le courant i_1 est non nul durant [$\alpha_{siqo2}.T_{SIQO} < \text{t} < T_{SIQO}$], nous pouvons écrire la relation (3.11) qui donne l'expression du courant dans R_1 :

$$i_{R_1} =< i_1 >= (1 - \alpha_{siqo2}).(< i_{L_{11}} > + < i_{L_{12}} >) \tag{3.11}$$

De même pour le courant i_{R2} circulant dans la résistance R_2, le courant i_2 est différent de zéro durant [$\alpha_{siqo1}.T_{SIQO} < \text{t} < \alpha_{siqo2}.T_{SIQO}$]. L'expression de i_{R_2} est donnée par (3.12) :

$$i_{R_2} =< i_2 >= (\alpha_{siqo2} - \alpha_{siqo1}).(< i_{L_{11}} > + < i_{L_{12}} >) \tag{3.12}$$

- Pour la structure inférieure du convertisseur SIQO : $\text{SIDO}_{\text{B-B}}$

D'après le modèle d'étude de la figure 3.6 et les hypothèses mentionnées au début de cette

partie (partie 3.3), les expressions des deux courants de sortie i_{R_3} et i_{R_4} se résument dans les équations données par (3.13) :

$$\left\{ \begin{array}{rcrcl} i_{R_3} & = & i_{s3} & = & < i_3 > \\ i_{R_4} & = & i_{s4} & = & < i_4 > \end{array} \right. \tag{3.13}$$

En négligeant l'ondulation du courant dans L_2 devant celle des courants i_3 et i_4, et avec le courant i_{R_3} qui est non nul durant $[\alpha_{siqo3}.T_{SIQO} < \mathrm{t} < \alpha_{siqo4}.T_{SIQO}]$, nous pouvons écrire l'expression de i_{R_3} par la relation suivante :

$$i_{R_3} =< i_3 >= (\alpha_{siqo4} - \alpha_{siqo3}). < i_{L_2} > \tag{3.14}$$

En appliquant le même raisonnement que pour le convertisseur $\mathrm{SIDO_{sepic}}$, avec le courant i_4 non nul durant $[\alpha_{siqo4}.T_{SIQO} < \mathrm{t} < T_{SIQO}]$, nous avons l'expression du courant dans $\mathrm{R_4}$ suivante :

$$i_{R_4} =< i_4 >= (1 - \alpha_{siqo4}). < i_{L_2} > \tag{3.15}$$

En s'appuyant sur les expressions données dans (3.11), (3.12), (3.14) et (3.15), nous remarquons que les expressions des courants de sortie du convertisseur SIQO dépendent des rapports cycliques et des courants de stockage dans les inductances.

3.3.1.3 Relations entre le courant d'entrée du SIQO et ses courants de sorties

Nous allons déterminer, en premier lieu, l'expression du courant moyen d'entrée pour le montage supérieur du SIQO : $\mathrm{SIDO_{sepic}}$.
En fait, pour un rendement de 100 % et pour une tension V_1=V_2, on peut déduire l'expression suivante : (en utilisant (3.7))

$$\left\{ \begin{array}{rcc} < i_{e_{sepic}} > & = & ((V_1 + V_2).i_{R_1} + V_2.i_{R_2})/U_e \\ < i_{e_{sepic}} > & = & (V_1.(2 * i_{R_1} + i_{R_2}))/U_e \\ < i_{e_{sepic}} > & = & \frac{\alpha_{siqo1}}{2-\alpha_{siqo1}-\alpha_{siqo2}}.(2 * i_{R_1} + i_{R_2}) \end{array} \right. \tag{3.16}$$

Or, en injectant (3.11) et (3.12) dans (3.16), on peut définir $<i_{e_{sepic}}>$ de la manière suivante par (3.17) :

$$< i_{e_{sepic}} >= \alpha_{siqo1}.(< i_{L_{11}} > + < i_{L_{12}} >) \tag{3.17}$$

Avec le même calcul pour le $\mathrm{SIDO_{B\text{-}B}}$, on a l'expression de $<i_{e_{B-B}}>$ donnée par (3.18) :

$$\left\{ \begin{array}{rcc} < i_{e_{B-B}} > & = & (V_3.(2 * i_{R_4} + i_{R_3}))/U_e \\ < i_{e_{B-B}} > & = & \alpha_{siqo3}. < i_{L_2} > \end{array} \right. \tag{3.18}$$

D'après les expressions suivantes (3.11), (3.12), (3.14), (3.15), (3.17) et (3.18), nous pouvons déduire les relations entre la valeur moyenne des deux courants d'entrée ($<i_{e_{sepic}}>$ et $<i_{e_{B-B}}>$) et les quatre courants de sorties i_{R_1}, i_{R_2}, i_{R_3}, i_{R_4} :

$$\left\{ \begin{array}{rcl} \frac{i_{R_1}}{<i_{e_{sepic}}>} & = & (1 - \alpha_{siqo2})/\alpha_{siqo1} \\ \frac{i_{R_2}}{<i_{e_{sepic}}>} & = & (\alpha_{siqo2} - \alpha_{siqo1})/\alpha_{siqo1} \\ \frac{i_{R_3}}{<i_{e_{B-B}}>} & = & (\alpha_{siqo4} - \alpha_{siqo3})/\alpha_{siqo3} \\ \frac{i_{R_4}}{<i_{e_{B-B}}>} & = & (1 - \alpha_{siqo4})/\alpha_{siqo3} \end{array} \right. \tag{3.19}$$

Pour le $\mathrm{SIDO_{sepic}}$, la somme des courants de sortie $(i_{R_1} + i_{R_2})$ permet d'avoir une expression (3.20) ne dépendant que de α_{siqo1}.

$$\left\{ \begin{array}{rcl} \frac{(i_{R_1}+i_{R_2})}{<ie_{sepic}>} & = & (1 - \alpha_{siqo1})/\alpha_{siqo1} \end{array} \right. \tag{3.20}$$

De même pour le $SIDO_{B\text{-}B}$, la somme des courants de sortie $(i_{R_3} + i_{R_4})$ permet d'obtenir l'expression (3.21) qui ne dépend que de α_{siqo3}.

$$\left\{ \frac{(i_{R_3}+i_{R_4})}{<ie_{B-B}>} = (1-\alpha_{siqo3})/\alpha_{siqo3} \right. \tag{3.21}$$

Les expressions développées dans (3.19), (3.20), (3.21), montrent que le rapport cyclique α_{siqo2} est fortement dépendant des amplitudes de i_{R_1} et de i_{R_2} et peuvent prendre n'importe quelle valeur (par exemple si $i_{R_1} = 0$ alors $\alpha_{siqo2} = 1$ ou si $i_{R_2} = 0$ alors $\alpha_{siqo2} = \alpha_{siqo1}$) et respectivement les amplitudes de i_{R_3} et de i_{R_4} influencent le rapport cyclique α_{siqo4}.

3.3.1.4 Ondulation des tensions de sorties : pré-dimensionnement des condensateurs de sortie

Afin de mettre en équation les ondulations des quatre tensions de sorties du SIQO, nous notons $\tilde{v_i}$ (avec i=1, ...,4) l'évolution de l'ondulation d'une tension de sortie dans le temps et l'amplitude de l'ondulation notée ΔV_i (avec i=1, ...,4) (Figure. 3.7).
En s'appuyant sur la figure 3.8, nous définissons les relations qui permettent de lier l'ondulation

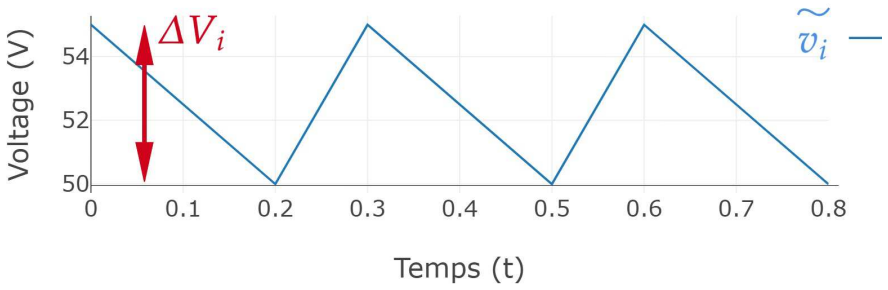


Fig. 3.7 – Principales grandeurs utilisées pour définir les ondulations des tensions de sorties du SIQO

des quatre tensions de sortie aux paramètres du convertisseur SIQO afin de pré-dimensionner les condensateurs de sorties (C_1, C_2, C_3 et C_4), (notons que dans l'étude suivante, $\alpha_{siqo1} = \alpha_{siqo3}$ et $\alpha_{siqo2} = \alpha_{siqo4}$) :

— Ondulation de la tension V_1 notée $\tilde{v_1}$:
(calcul de l'amplitude des ondulations ΔV_1)
Afin de simplifier le calcul, nous supposons que le courant qui circule dans les deux bobines (L_{11}+L_{12}) est noté i_{L_c} :

$$i_{L_c} = i_{L_{11}} + i_{L_{12}} \tag{3.22}$$

Nous pouvons décomposer le courant i_1 en une composante moyenne, avec $<i_1>=i_{s1}=i_{R_1}$, et une composante variable (voir les hypothèses du travail au début de cette partie) notée $\tilde{i_1}$, telle que :

$$i_1 = i_{s1} + \tilde{i_1} \quad avec \quad \tilde{i_1} = i_{C_1} \tag{3.23}$$

Donc, le courant i_{C_1}, passant dans le condensateur C_1, est donné par les expressions suivantes :

$$\left\{ \begin{array}{lllll} i_{C_1} = -i_{s1} = -i_{R_1} & si & [0 \leq t \leq \alpha_{siqo2} T_{SIQO}] \\ i_{C_1} = i_{L_c} - i_{s1} = i_{L_c} - i_{R_1} & si & [\alpha_{siqo2} T_{SIQO} \leq t \leq T_{SIQO}] \end{array} \right. \tag{3.24}$$

La variation $\tilde{v_1}$ de la tension de la première sortie, peut être définie de la manière suivante :

$$i_{C_1} = C_1 . \frac{d\tilde{v_1}}{dt} \tag{3.25}$$

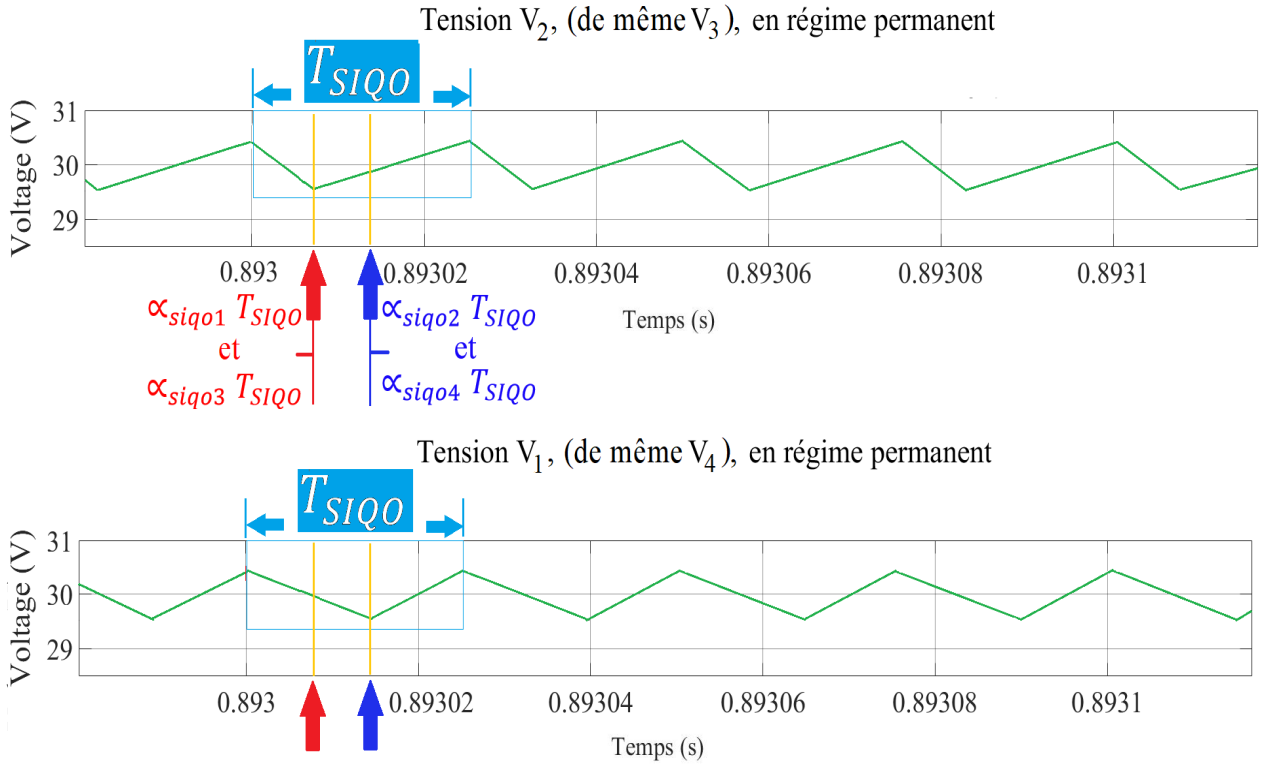


Fig. 3.8 – Comportement des sorties du SIQO à l'échelle d'une période de T_{SIQO}

De plus, la tension V_1 varie linéairement durant $[0,\ \alpha_{siqo2}\ T_{SIQO}]$ (Fig. 3.8), ce qui permettent d'écrire les variations $\tilde{v_1}$ sur une durée égale à $\alpha_{siqo2}\ T_{SIQO}$ de la manière explicite donnée par (3.26) :

$$\tilde{v_1} = \frac{1}{C_1} \int_0^{\alpha_{siqo2} T_{SIQO}} -i_{s1}(t)dt = \frac{1}{C_1} \int_0^{\alpha_{siqo2} T_{SIQO}} -i_{R_1}(t)dt \tag{3.26}$$

Nous pouvons déduire la valeur absolue de l'amplitude des ondulations de la tension de la première sortie du $SIDO_{sepic}$ en fonction de α_{siqo2} avec la formule suivante :

$$\begin{cases} \Delta V_1 &= \frac{1}{C_1}.i_{R_1}\alpha_{siqo2}.T_{SIQO} \\ \Delta V_1 &= \frac{1}{f_{SIQO}.C_1.R_1}.(V_1+V_2)\alpha_{siqo2} \end{cases} \tag{3.27}$$

En appliquant l'hypothèse que V_1=V_2 et en remplaçant V_1 de l'équation (3.27) par son expression donnée par (3.7), l'estimation de l'amplitude des ondulations de la tension V_1 s'écrit comme suit :

$$\Delta V_1 = \frac{U_e}{f_{SIQO}.C_1.R_1}.\frac{2.\alpha_{siqo1}.\alpha_{siqo2}}{(2-\alpha_{siqo1}-\alpha_{siqo2})} \tag{3.28}$$

— Ondulation de la tension V_2 notée $\tilde{v_2}$:
(calcul de l'amplitude des ondulations ΔV_2)

Nous pouvons décomposer le courant i_2 en une composante moyenne, avec $<i_2>$ =i_{s2} = i_{R_2}, et une composante variable notée $\tilde{i_2} - \tilde{i_1}$, telles que (3.29) (voir les hypothèses définies précédemment) :

$$i_2 = i_{s2} + \tilde{i_2} - \tilde{i_1} \quad avec \quad \tilde{i_2} = i_{C_2} \tag{3.29}$$

De plus, le courant, i_{C_2}, passant dans le condensateur C_2 est donné par les expressions

suivantes :

$$\begin{cases} i_{C_2} = & -i_{s1} - i_{s2} & si & [0 \leq t \leq \alpha_{siqo1}.T_{SIQO}] \\ i_{C_2} = & i_{L_c} - i_{s1} - i_{s2} & si & [\alpha_{siqo1}.T_{SIQO} \leq t \leq T_{SIQO}] \end{cases} \tag{3.30}$$

Or, les variations de i_{C_2} en fonction de $\tilde{v_2}$ sont définies par la relation (3.31) :

$$i_{C_2} = C_2.\frac{d\tilde{v_2}}{dt} \tag{3.31}$$

De plus, la tension V_2 varie linéairement durant [0, α_{siqo1} T_{SIQO}] (Fig. 3.8), ce qui permet d'écrire :

$$\tilde{v_2} = -\frac{1}{C_2} \int_0^{\alpha_{siqo1}T_{SIQO}} i_{s1}(t) + i_{s2}(t) \quad dt \tag{3.32}$$

Avec l'hypothèse V_1=V_2 et pour une raison de simplification on prend R_1=R_2. De ce fait, nous pouvons déduire la valeur absolue maximale de l'amplitude de l'ondulation de la tension de la deuxième sortie du $SIDO_{Sepic}$ en fonction de α_{siqo1} comme suit :

$$\begin{cases} \Delta v_2 &= \frac{1}{C_2}.(i_{s1} + i_{s2}).\alpha_{siqo1}.T_{SIQO} \\ \Delta v_2 &= \frac{1}{C_2}.((V_1 + V_2)/R_1 + V_2/R_2).\alpha_{siqo1}.T_{SIQO} \\ \Delta v_2 &= \frac{1}{C_2}.((V_1 + 2V_2)/R_2).\alpha_{siqo1}.T_{SIQO} \\ \Delta v_2 &= \frac{1}{f_{SIQO}.C_2.R_2}.3.V_2.\alpha_{siqo1} \end{cases} \tag{3.33}$$

En remplaçant V_2 de l'équation (3.33) par son expression donnée par (3.7), l'ondulation de la tension V_2 s'écrit selon (3.34) :

$$\Delta v_2 = \frac{U_e}{f_{SIQO}.C_2.R_2}.\frac{3.\alpha_{siqo1}^2}{(2 - \alpha_{siqo1} - \alpha_{siqo2})} \tag{3.34}$$

— Ondulation de la tension V_3 notée $\tilde{v_3}$:

Nous pouvons décomposer le courant i_3 en une composante moyenne, avec $<i_3>$=$i_{s3} = i_{R_3}$, et une composante alternative notée $\tilde{i_3} - \tilde{i_4}$, telles que (3.35) :

$$i_3 = i_{s3} + \tilde{i_3} - \tilde{i_4} \quad avec \quad \tilde{i_3} = i_{C_3} \quad et \quad \tilde{i_4} = i_{C_4} \tag{3.35}$$

Par conséquent, le courant, i_{C_3}, passant dans le condensateur C_3 est donné par les expressions (3.36) :

$$\begin{cases} i_{C_3} = & -i_{s3} - i_{s4} & si & [0 \leq t \leq \alpha_{siqo3}.T_{SIQO}] \\ i_{C_3} = & i_{L_2} - i_{s3} - i_{s4} & si & [\alpha_{siqo3}.T_{SIQO} \leq t \leq T_{SIQO}] \end{cases} \tag{3.36}$$

Or, les variations de i_{C_3} en fonction de $\tilde{v_3}$ sont définies par la relation (3.37) :

$$i_{C_3} = C_3.\frac{d\tilde{v_3}}{dt} \tag{3.37}$$

La tension V_3 varie linéairement durant [0, $\alpha_{siqo3}.T_{SIQO}$] (Fig. 3.8), ce qui permet d'écrire :

$$\tilde{v_3} = -\frac{1}{C_3} \int_0^{\alpha_{siqo3}T_{SIQO}} i_{s3}(t) + i_{s4}(t) \quad dt \tag{3.38}$$

Pareil pour le calcul de V_2 avec V_3=V_4 et R_3=R_4, nous pouvons déduire l'amplitude maximale de l'ondulation de la tension V_3 de la première sortie du $\text{SIDO}_{\text{B-B}}$ en fonction de α_{siqo3} comme suit :

$$\begin{cases} \Delta v_3 &= \frac{1}{C_3}.(i_{s3}+i_{s4}).\alpha_{siqo3}.T_{SIQO} \\ \Delta v_3 &= \frac{1}{C_3}.((V_3+V_4)/R_4+V_3/R_3).\alpha_{siqo3}.T_{SIQO} \\ \Delta v_3 &= \frac{1}{C_3}.((2V_3+V_4)/R_3).\alpha_{siqo1}.T_{SIQO} \\ \Delta v_3 &= \frac{1}{f_{SIQO}.C_3.R_3}.3.V_3.\alpha_{siqo3} \end{cases} \tag{3.39}$$

En remplaçant V_3 de l'équation (3.39) par son expression dans (3.9), l'ondulation de la tension sur V_3 s'écrit de la forme suivante :

$$\Delta v_3 = \frac{U_e}{f_{SIQO}.C_3.R_3}.\frac{3.\alpha_{siqo3}^2}{(2-\alpha_{siqo3}-\alpha_{siqo4})} \tag{3.40}$$

— Ondulation de la tension V_4 notée $\tilde{v_4}$:

Nous pouvons décomposer le courant i_4 en une composante moyenne, avec $<i_4>=i_{s4}=i_{R_4}$, et une composante alternative notée $\tilde{i_4}$, telle que (3.41) :

$$i_4 = i_{s4} + \tilde{i_4} \quad avec \quad \tilde{i_4} = i_{C_4} \tag{3.41}$$

De plus, le courant, i_{C_4}, passant dans le condensateur C_4 est donné par les expressions suivantes :

$$\begin{cases} i_{C_4} &= -i_{s4} &= -i_{R_4} & si & [0 \le t \le \alpha_{siqo4}.T_{SIQO}] \\ i_{C_4} &= i_{L_2}-i_{s4} &= i_{L_2}-i_{R_4} & si & [\alpha_{siqo4}.T_{SIQO} \le t \le T_{SIQO}] \end{cases} \tag{3.42}$$

Or, les variations de i_{C_4} en fonction de $\tilde{v_4}$ sont définies par la relation (3.43) :

$$i_{C_4} = C_4.\frac{d\tilde{v}_4}{dt} \tag{3.43}$$

De même, la tension V_4 varie linéairement durant [0, $\alpha_{siqo4}.T_{SIQO}$] (Fig. 3.8), ce qui permet d'écrire (3.44) :

$$\tilde{v}_4 = -\frac{1}{C_4}\int_0^{\alpha_{siqo4}.T_{SIQO}} i_{s4}(t) \quad dt \tag{3.44}$$

Nous pouvons déduire l'amplitude de l'ondulation de la tension de la deuxième sortie du $\text{SIDO}_{\text{B-B}}$ en fonction de α_{siqo4} avec la formule suivante :

$$\begin{cases} \Delta V_4 &= \frac{1}{C_4}.i_{R_4}.\alpha_{siqo4}.T_{SIQO} \\ \Delta V_4 &= \frac{1}{f_{SIQO}.C_4.R_4}.2.V_4.\alpha_{siqo4} \end{cases} \tag{3.45}$$

En remplaçant V_4 de l'équation (3.9) dans l'équation (3.45), l'ondulation de la tension sur V_4 s'écrit de la forme suivante :

$$\Delta v_4 = \frac{U_e}{f_{SIQO}.C_4.R_4}.\frac{2.\alpha_{siqo3}.\alpha_{siqo4}}{(2-\alpha_{siqo3}-\alpha_{siqo4})} \tag{3.46}$$

En résumé, on s'aperçoit que les ondulations de courant dues aux commutations dans les hacheurs $\text{SIDO}_{\text{sepic}}$, et $\text{SIDO}_{\text{B-B}}$, dépendent des valeurs des rapports cycliques et du courant de chaque sortie. Mais les rapports cycliques (α_{siqo1} et α_{siqo3}) sont liés aux courants de sorties (i_{R_1}, i_{R_2}, i_{R_3}, et i_{R_4}), à la tension d'entrée U_e et aux tensions de sortie (V). Pour le hacheur

$SIDO_{sepic}$, en combinant les trois relations (3.7), (3.16) et (3.20), on obtient la relation (3.47) qui relie α_{siqo1} aux courants (i_{R_1}, i_{R_2}) et les tensions d'entrée-sortie.

$$\frac{V}{U_e}.\frac{(1-\alpha_{siqo1})}{\alpha_{siqo1}} = \frac{(i_{R_1}+i_{R_2})}{(2.i_{R_1}+i_{R_2})} \tag{3.47}$$

De même, pour le hacheur $SIDO_{B\text{-}B}$, on obtient la relation (3.48) qui relie α_{siqo3} aux courants (i_{R_3}, $i_{R_{24}}$) et les tensions d'entrée-sortie.

$$\frac{V}{U_e}.\frac{(1-\alpha_{siqo3})}{\alpha_{siqo3}} = \frac{(i_{R_3}+i_{R_4})}{(i_{R_3}+2.i_{R_4})} \tag{3.48}$$

Par contre, les rapports cycliques (α_{siqo2} et α_{siqo4}) dépendent, pour chaque hacheur, du ratio entre les deux courants de sorties ($\frac{i_{R_1}}{i_{R_2}}$ et $\frac{i_{R_4}}{i_{R_3}}$). Par exemple, à la limite si le ratio vaut zéro ($i_{R_1}=0$ et $i_{R_4}=0$) alors $\alpha_{siqo2}=1$ ($\alpha_{siqo4}=1$). Si i_{R_2} et i_{R_3} valent zéro alors α_{siqo2}=α_{siqo1} (α_{siqo4}=α_{siqo3}).

3.3.1.5 Ondulation du courant dans les selfs du convertisseur SIQO : pré-dimensionnement des bobines

Afin de mettre en équation l'amplitude des ondulations des courants des inductances du SIQO (L_{11}, L_{12} et L_2), nous notons que l'évolution de l'ondulation d'un courant dans une inductance dans le temps est $\tilde{i_{L_j}}$ (avec j=c ou 2) et l'amplitude de l'ondulation est Δi_{L_j} (avec j=c ou 2) (Fig. 3.9). Pour une raison de simplicité, la somme des courants dans L_{11} et L_{12} ($i_{L_{11}}+i_{L_{12}}$) est un seul courant noté i_{L_c}.

* Pour le $SIDO_{sepic}$:

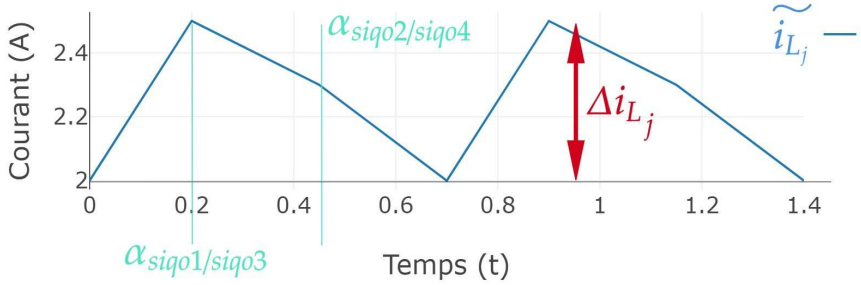


Fig. 3.9 – Principales grandeurs utilisées pour définir les ondulations des courants dans les inductances du SIQO

D'après la figure 3.10, la variation $\tilde{i}_{L_c}$ du courant i_{L_c}, autour de sa valeur moyenne, est égale à la somme des variations des deux courants ($i_{L_{11}}$+$i_{L_{12}}$). L'allure de cette variation est linéaire quand t $\in [0, \alpha_{siqo1}.T_{SIQO}]$, et presque linéaire sur la partie descendante pour t $\in [\alpha_{siqo1}.T_{SIQO}, T_{SIQO}]$. Par la suite, pour simplifier les calculs, on considère que cette partie est aussi linéaire. A l'aide de la figure 3.6, en appelant M_{12} (avec M_{12}=L_{11}=L_{12}) la mutuelle entre les deux inductances couplées et en considérant que les tensions aux bornes des deux inductances soient les mêmes (hypothèse que $U_{C_d}=U_e$) on obtient alors le système d'équations suivant :

$$\begin{cases} U_{L_{11}} &= L_{11}.\frac{d(i_{L_{11}})}{dt} + M_{12}.\frac{d(i_{L_{12}})}{dt} \\ U_{L_{12}} &= L_{12}.\frac{d(i_{L_{12}})}{dt} + M_{12}.\frac{d(i_{L_{11}})}{dt} \end{cases} \tag{3.49}$$

Par symétrie, par égalité des inductances et mutuelles et égalité des tensions on a :

$$\begin{cases} U_{L_{11}} &= 2.L_{11}.\frac{d(i_{L_{11}})}{dt} \\ U_{L_{12}} &= 2.L_{12}.\frac{d(i_{L_{12}})}{dt} \end{cases} \tag{3.50}$$

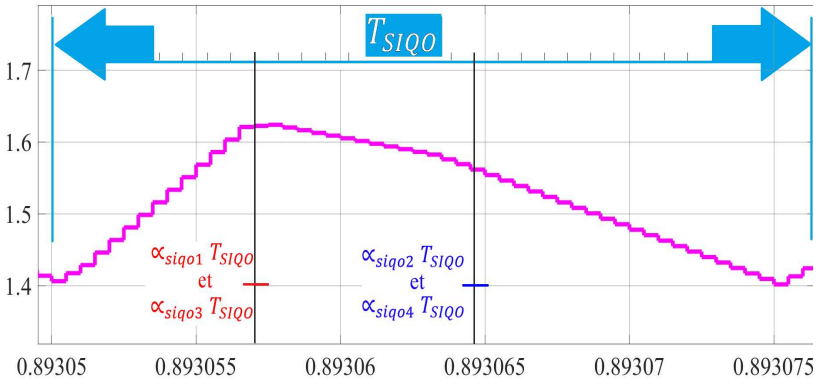


Fig. 3.10 – Comportement du courant dans l'inductance L_c (L_{11} + L_{12}) ou dans L_2 durant une période de hachage égale à T_{SIQO}

En intégrant ces équations pour t $\in [0, \alpha_{siqo1}.T_{SIQO}]$, on calcule chaque $\Delta i_{L_{11}}$ et $\Delta i_{L_{12}}$. Ainsi (3.51) exprime Δi_{L_c} qui est la somme des deux termes précédents.

$$\Delta i_{L_c} = \Delta i_{L_{11}} + \Delta i_{L_{12}} = \frac{U_e}{f_{SIQO}}.(\frac{1}{2.L_{11}} + \frac{1}{2.L_{12}}).\alpha_{siqo1} \tag{3.51}$$

* Pour le $SIDO_{B\text{-}B}$: Le calcul est plus simple, car il n'y a qu'une seule inductance qui est soumise aux mêmes valeurs de tension que pour les inductances couplées (L_{11} + L_{12}) du $SIDO_{sepic}$. Ainsi (3.52) exprime directement l'expression Δi_{L_2}.

$$\Delta i_{L_2} = \frac{U_e}{L_2.f_{SIQO}}.\alpha_{siqo3} \tag{3.52}$$

Ainsi pour des paramètres donnés (U_e, f_{SIQO}, L_2, L_{11} et L_{12}), les ondulations des courants i_{L_c} ($i_{L_{11}}$+$i_{L_{12}}$) et i_{L_2} sont directement proportionnelles aux rapports cycliques α_{siqo1} et α_{siqo3}. Comme il a été expliqué dans le paragraphe précédent, les deux rapports cycliques dépendent des tensions des entrée-sortie et des amplitudes des courants de sortie selon les équations (3.47) et (3.48). Pour dimensionner L_{11}, L_{12} et L_2, nous considérons la valeur maximale que peut prendre les deux rapports cycliques, afin que Δi_{L_c} et Δi_{L_2} soient les plus grands possibles. D'après les formules (3.47) et (3.48) et avec les tensions entrée-sortie données, on aura les plus grands rapports α_{siqo1} et α_{siqo3} lorsque $I_{R_2} = 0$ et $I_{R_3} = 0$.

3.3.2 Dimensionnement du convertisseur DC-DC : SIQO

Pour établir le dimensionnement des éléments passifs du hacheur SIQO, on se donne un cahier des charges défini dans le tableau 3.1.

3.3.2.1 Dimensionnement des inductances L_{11}, L_{12} et L_2

Comme toutes les inductances sont identiques, le calcul n'est développé que pour le hacheur $SIDO_{sepic}$. Avec les valeurs numériques du tableau (3.1) et d'après le paragraphe précédent, c'est pour $I_{R_2} = 0$ que α_{siqo1} est le plus grand. Avec $U_e = 150\,\text{V}$ et $V = 50\,\text{V}$, on obtient $\alpha_{siqo1} = 0,4$. A partir de l'expression (3.51) on obtient l'expression (3.53) pour la valeur des inductances.

$$L_{11} = L_{12} = \frac{U_e.\alpha_{siqo1}}{f_{SIQO}.\Delta i_{L_c}}. \tag{3.53}$$

Avec Δi_{L_c} =0,5A, on obtient des inductances L_{11}, L_{12} et L_2 égales à 2,9 mH.

TABLE 3.1 – Paramètres du convertisseur DC-DC SIQO pour un fonctionnement optimal

Paramètres du SIQO	**Valeurs**
Tension d'entrée maximale	150 V
Courant d'entrée maximal	30 A
Fréquence de commutation f_{SIQO}	40 kHz
Tension maximale à chaque sortie du SIQO	50 V
Courant moyen maximal par sortie	5 A
Ondulation de tension maximale permise à la sortie	2,5 V
Ondulation de courant maximal permis dans les inductances	0,5A

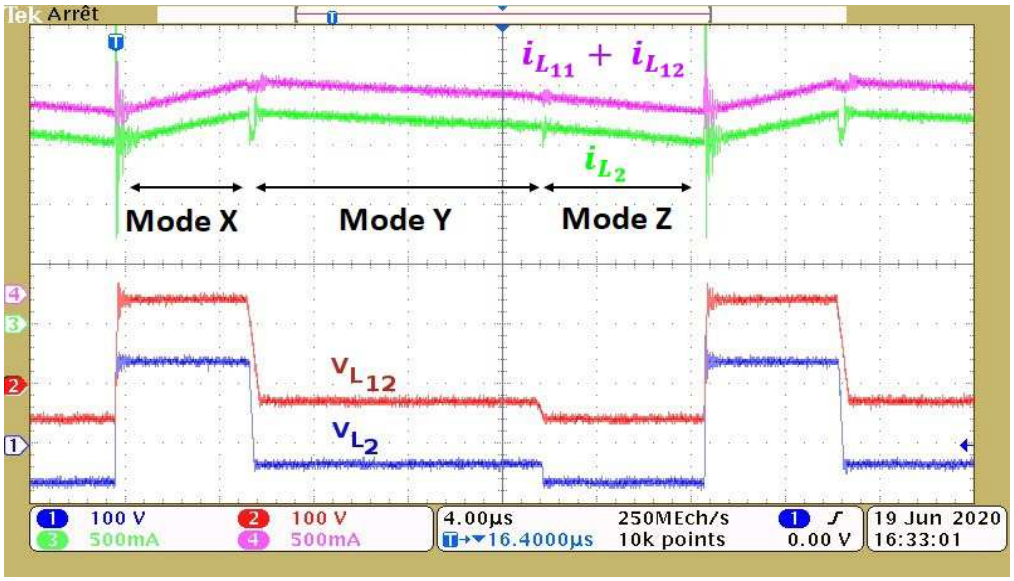


Fig. 3.11 – Allure des courants et tensions dans l'inductance couplée (L_{11}+L_{12}) et l'inductance L_2 ($SIDO_{B\text{-}B}$) pour U_e = 150 V $\alpha_{siqo1} = \alpha_{siqo3} = 22\,\%$, $\alpha_{siqo2} = \alpha_{siqo4} = 70\,\%$, $v_1 = v_2 = 25$ V et $<i_{L_2}>$ =1,65A

Un essai expérimental est montré sur la figure 3.11. Cet essai est réalisé avec des charges résistives pour un courant moyen de 1,65 A dans l'inductance L_2 ($SIDO_{B\text{-}B}$) et dans la somme des courants dans les deux bobines couplées L_{11} et L_{12} du $SIDO_{sepic}$. La tension d'entrée (U_e) est de 150 V, les tensions de sortie sont de 25 V chacune et la fréquence de hachage de 40 kHz. Selon une certaine répartition des courants de sortie, on mesure les rapports cycliques qui valent $\alpha_{siqo1} = \alpha_{siqo3} = 22\,\%$ et $\alpha_{siqo2} = \alpha_{siqo4} = 70\,\%$. À l'aide des expressions (3.47 ou 3.48) on trouve par calcul Δi_{L_c} et Δi_{L_2}=0,275A. En analysant la figure 3.11, on trouve bien que les tensions aux bornes de L_{12} et de L_2 sont semblables (celle de L_{11} n'est pas représentée, mais elle ressemble à celle de L_{12} car les deux inductances sont couplées). Pour l'ondulation, on retrouve bien la même valeur que l'ondulation trouvée par le calcul, ce qui valide l'étude analytique du calcul de l'ondulation des courants dans les inductances de stockage faite dans le paragraphe précédent.

3.3.2.2 Dimensionnement des condensateurs C_1, C_2, C_3 et C_4

En pratique, lorsque l'on charge ce hacheur SIQO par un onduleur, celui-ci consomme, à son entrée, un courant ondulé en relation avec la fréquence délivrée à sa sortie. Pour le cadre de cette thèse, l'application est un onduleur qui délivre des tensions à 50 Hz. Ainsi, le dimensionnement des condensateurs en sortie du hacheur SIQO (l'entrée de l'onduleur) est

plus imposé par les courants consommés par l'onduleur que par les ondulations apportées par les commutations du hacheur qui sont complètement négligeables.
Pour faire un pré-dimensionnement des condensateurs, on considère que le courant demandé par l'onduleur dans la branche i_{s_1} est de la forme d'un courant redressé double alternance d'un signal à 50 Hz. Avec une amplitude A_s du courant, la décomposition en série de Fourier de ce signal est la suivante :

$$i_{s_1}(t) = \frac{2.A_s}{\pi} + \frac{4.A_s}{\pi}[(1/3).cos(2\omega t) - (1/3,5).cos(4\omega t) + ...]. \tag{3.54}$$

Avec le cahier des charges qui limite le courant des sorties à 5A, cela permet d'estimer $A_s = 7,85A$. Ainsi, l'amplitude du premier courant harmonique (100 Hz) qui va provoquer la principale ondulation de tension dans C_1, vaut $i_{C_{1_{100}}}$ = 3,33A. Ce courant harmonique provoque une ondulation de tension ΔV_{C_1} qui s'exprime par l'expression suivante :

$$\Delta V_{C_1} = 2.\frac{i_{C_{1_{100}}}}{C_1.2\omega t}. \tag{3.55}$$

Avec $C_1 = 4700\,\mu$F, on obtient ΔV_{C_1} = 2,25 V, ce qui est l'ordre de grandeur donné dans le cahier des charges.

3.3.3 Conception et réalisation des éléments caractéristiques du convertisseur SIQO

Ce paragraphe décrit brièvement la conception et la réalisation des éléments inductifs du convertisseur SIQO, le choix des composants capacitifs, le dimensionnement des interrupteurs de puissance pour un prototype de 1500 W (U_e = 150 V, V = 50 V et I_s = 5 A) et une estimation des pertes.

3.3.3.1 Conception et réalisation des inductances de stockage

L'utilisation d'éléments de stockage d'énergie inductif a toujours un impact en termes d'encombrement, de rendement et de coût. Dans cette application, l'objectif recherché est de minimiser l'encombrement et de maximiser le rendement. C'est pour cela que des circuits magnétiques à base de fer amorphe finement lamellés ont été choisis pour bénéficier d'une induction maximale importante afin de limiter la section du noyau. Il a aussi été décidé de prendre des densités de courant pas trop importantes pour maximiser le rendement. Comme la structure du $SIDO_{sepic}$ permet d'utiliser des inductances couplées pour diminuer l'encombrement, on a décidé de choisir cette option [204, 108, 181, 127]. Comme les deux inductances (les couplées et la simple) sont soumises aux mêmes contraintes électriques (tension et courant) et ont la même valeur (en Henry), il est facile de réutiliser les calculs de la simple inductance pour dimensionner les inductances couplées, seul le coefficient de remplissage dans la fenêtre du bobinage est un peu plus faible. Comme il y a de la marge, les deux inductances ont le même noyau magnétique, le même nombre de spires et le même entrefer. Le cahier des charges pour les inductances est une inductance de 2,9 mH, un courant maximal de 16 A pour une induction maximale de 0,8 T, une fréquence de hachage de 40 kHz, avec une ondulation de courant maximale de 0,5A, une densité de courant de 5A/mm^2 et un coefficient de remplissage de la fenêtre de bobinage de 50 %. Il y a plusieurs formules incontournables. La première est le lien du produit de l'inductance (L) avec le courant maximum (I) pour donner le produit du nombre de spires (N) par le flux (Φ_{mag}) dans le circuit magnétique. Il vient :

$$\left\{ \; N.\Phi_{mag} = L.I \right. \tag{3.56}$$

avec :

$$\left\{ \Phi_{mag} = B.S_{mag} \right. \tag{3.57}$$

En limitant l'induction maximale ($Bmax$ = 0,76T) pour le courant maximal (16A), on obtient le produit du nombre de spires (N) par la surface (S_{mag}) du noyau magnétique : $N.S_{mag} = 0,061m^2$. La seconde formule importante est la surface de la fenêtre de la bobine qui doit pouvoir contenir le nombre de spires (N) avec une section du conducteur électrique donné par la densité de courant fixée et en prenant en compte le coefficient de remplissage, Dans notre cas, une densité de 5A/mm^2 avec un courant de 16 A donne une surface de cuivre de 3,2mm^2, et avec un coefficient de 50 %, ce qui conduit à une surface de 6,4mm^2 de la fenêtre occupée par une spire, La suite du dimensionnement doit se faire avec un catalogue de circuit magnétique pour calculer, en fonction des dimensions du noyau, de la fenêtre et de l'induction maximale, le nombre de spires qui dépend de la surface du noyau. Après, il est important de vérifier que la fenêtre peut contenir toutes les spires (au final, la fenêtre doit être presque pleine pour obtenir le meilleur compromis). Il existe des abaques qui guident pour le choix du modèle à retenir en fonction de la valeur de l'inductance et du courant désiré. Dans notre cas, nous avons choisi deux noyaux AMCC-63 (C core) en fer amorphe finement feuilleté. On a doublé le noyau pour diviser par deux le nombre de spires tout en gardant la même surface de fenêtre. Enfin, il faut calculer l'épaisseur de l'entrefer pour ajuster la valeur de l'inductance. En premier calcul, on ne prend en compte que la réluctance de l'entrefer. On utilise la relation suivante :

$$\left\{ \mathbf{R}.\Phi_{mag} = N.I \right. \tag{3.58}$$

Avec la relation 3.59 de la réluctance de l'entrefer il est facile d'extraire la valeur de l'entrefer (e).

$$\left\{ \mathbf{R} = \frac{e}{\mu_o.S} \right. \tag{3.59}$$

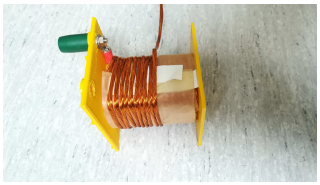
Ainsi, après calculs, on trouve un nombre de spires N = 78 spires et une épaisseur d'entrefer e = 2 mm (à partager en deux lors de l'assemblage des C cores qui composent le circuit magnétique). Pour limiter les pertes Joule dans les conducteurs par effet de peau et pour faciliter la réalisation du bobinage sur la bobine, nous avons utilisé vingt brins de fil émaillé de 0,159mm^2 (diamètre du fil émaillé de 0,45 mm). Il est possible de faire une estimation des pertes fer pour une ondulation de courant de 0,5 A à une fréquence de 40 kHz. Le fabriquant du matériau donne une formule pour calculer les pertes fer par kilogramme de matière (P_{fer}). La formule est :

$$P_{fer} = 6,5 \cdot f^{1,51} \cdot B^{1,74} \tag{3.60}$$

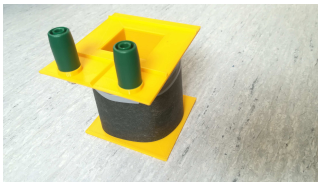
avec f en kHz et B en Tesla. Le catalogue nous donne une masse de 710g pour un circuit, comme on en utilise deux, la masse totale du noyau est de 1,42 kg. Une ondulation de courant de 0,5 A donne une variation de 0,02375 Tesla (0,76T pour 16A). En appliquant la formule avec f = 40 kHz et ΔB = 0,02375T, on obtient 2,55 W/kg de pertes fer. Ainsi pour 1,42 kg de matière, on peut estimer que les pertes fer seront de l'ordre de 3,6 W pour une ondulation du courant de 0,5A. Les pertes Joule peuvent se calculer facilement en connaissant le valeur de la résistance du bobinage. En pratique, pour l'inductance L_2, on a trouvé une résistance de 92 mΩ.

Pour les inductances couplées, les résultats sont identiques par l'utilisation de deux noyaux AMCC-63, avec le même nombre de spires et le même entrefer, à la différence que les vingt brins pour réaliser L_2 ont été partagés en neuf brins pour L_{11} et douze brins pour L_{12}, car le courant dans L_{12} est souvent supérieur au courant dans L_{11}. Par exemple, si on prend i_{s_1} = 6 A et i_{s_2} = 0 A (U_e = 150 V et V=50 V) on a $< i_{e_{sepic}} >$ = 4A, α_{siqo1}= 0,4 et α_{siqo2}= 0,6. Ainsi, i_{L_c} vaut 10 A ($< i_{e_{sepic}} > / \alpha_{siqo1}$) avec $i_{L_{11}}$ = 4 A ($< i_{e_{sepic}} >$) et $i_{L_{12}}$ = 6A. C'est pour cela que la répartition a été choisie environ 40 % de fils pour L_{11} et 60 % pour L_{12}. En pratique,

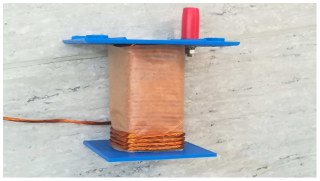
pour les inductances L_{11} et L_{12}, on a trouvé respectivement des résistances de 205 mΩ et 160 mΩ.
Ces deux inductances ont été réalisées avec les moyens du laboratoire. La figure 3.12 montre plusieurs photos prises lors de la réalisation des bobines pour L_c et pour L_2. La figure 3.13 montre les deux inductances branchées avec la partie d'électronique de puissance du SIQO (la bleue correspond à l'ensemble des inductances couplées L_c et la jaune à l'inductance L_2)



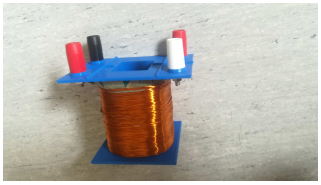
(a) phase de fabrication de L_2



(b) L_2 en phase finale



(c) Phase de fabrication de la self couplée : L_c (L_{11}+L_{12})



(d) L_c en phase finale

Fig. 3.12 – (a),(b) : Fabrication de la self indépendante L_2 (c),(d) : Fabrication de la self couplée L_c

3.3.3.2 Choix technologique des interrupteurs de puissance

Pour le choix des interrupteurs de puissance, on s'est donné un cahier des charges : une fréquence de hachage assez importante pour minimiser les éléments passifs (inductances) et réduire la plage de fonctionnement en régime discontinu et avoir de faibles chutes de tension pour maximiser le rendement. Ainsi, le transistor MOSFET peut répondre à ce cahier des charges, sauf qu'il a une tenue en tension plus limitée que l'IGBT. Grâce à l'utilisation du carbure de silicium (SIC), cette technologie permet d'avoir des transistors MOSFETs-SIC qui ont une meilleure tenue en tension, une faible résistance à l'état passant et acceptent de plus hautes températures. L'inconvénient est qu'ils sont plus chers que les autres composants de puissance à calibre similaire.
Pour valider le concept du hacheur SIQO, on s'est limité en puissance et comme les pertes sont relativement faibles, on a choisi, dans un premier temps, des composants de puissance montés en surface (CMS). On a trouvé dans le commerce un MOSFET-SIC de 1200 V, 19,7 A (Tc = 100 °C) avec un R_{DSon} relativement faible de 100 $m\Omega$ (Tj = 150 °C). Dans un second temps, nous avons changé les deux transistors d'entrée S_{SIQO-1} et S_{SIQO-3} avec un R_{DSon} plus faible pour minimiser les pertes de conduction et améliorer le rendement. Ces nouveaux MOSFETs-SIC (1200 V, 39 A (Tc=100 °C) avec un R_{DSon} = 60 $m\Omega$ (Tj=120 °C)) ne sont pas des CMS, donc on a été obligé de rajouter un petit radiateur (Figure. 3.13).

3.3.3.3 Choix technologique des condensateurs de filtrage

Pour le choix du condensateur, nous avons pris en considération les critères suivants :
— l'ondulation du courant que l'on peut avoir à l'entrée de l'onduleur ;

— il doit pouvoir supporter une tension de 150 V ;

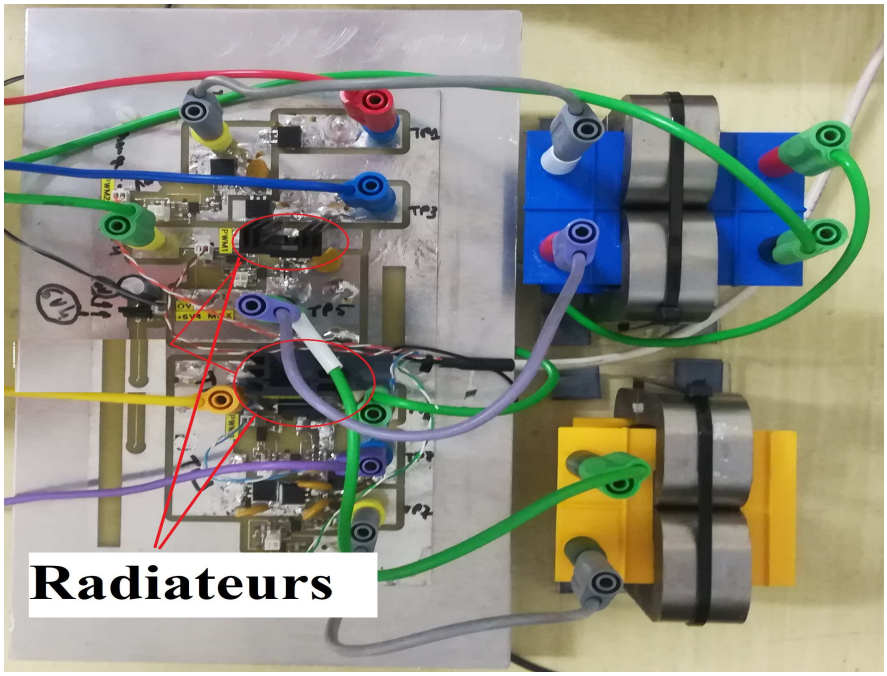


Fig. 3.13 – Montage du hacheur SIQO

— il doit avoir une faible résistance série qui est due à la résistance électrique des matériaux conducteurs appelée l'ESR. En fait, l'ESR a deux conséquences :
- la première, au niveau de la puissance perdue (P_{per}) :

$$\left\{ P_{per} = ESR.I_{r-eff}^2 \right. \tag{3.61}$$

- la deuxième, au niveau de la variation de la tension ΔV_{c1}, ΔV_{c2}, ΔV_{c3} et ΔV_{c4} par la relation suivante :

$$\left\{ \Delta V_{ci} = ESR.I_r, \quad (avec \quad i = 1, ..., 4) \right. \tag{3.62}$$

3.3.3.4 Réalisation du SIQO

La figure 3.13 présente l'ensemble de la carte d'électronique de puissance et les deux inductances avec le câblage complet du circuit de puissance. La commande provient directement des sorties analogiques de la dSPACE 1104. L'alimentation électronique pour le fonctionnement des drivers de la carte est une alimentation externe de laboratoire.

3.3.4 Estimation des pertes du SIQO

Pour estimer les pertes totales, il suffit de faire la somme des pertes dans les différentes sources de pertes. Dans la suite, pour simplifier, nous ne développons les calculs de pertes que dans le convertisseur $SIDO_{B\text{-}B}$. Pour les pertes Joule, le courant commun est le courant de l'inductance L_2 (i_{L_2}). Ce courant i_{L_2} passe dans les différents composants de puissance de façon successive : de 0 à $\alpha_{siqo3}.T_{SIQO}$ (mode X) ; dans S_{SIQO-3}, de $\alpha_{siqo3}.T_{SIQO}$ à $\alpha_{siqo4}.T_{SIQO}$ (mode Y) ; dans D_3 et S_{SIQO-4} et de $\alpha_{siqo4}.T_{SIQO}$ à T_{SIQO} (mode Z) ; dans D_4. A part dans le mode Y, il n'y a qu'un seul composant de puissance qui conduit le courant i_{L_2}, ce qui permet de minimiser les pertes Joule. En simplifiant le calcul, en négligeant l'ondulation de i_{L_2}, en prenant R_{on} la résistance interne des MOSFETs à l'état passant et V_o la chute de tension aux bornes des diodes et R_{L_2} la résistance de l'inductance L_2, il est possible d'estimer les

pertes Joule du hacheur SIQO (les pertes sont doublées pour tenir compte des pertes dans le $SIDO_{sepic}$ estimées égales au $SIDO_{B\text{-}B}$) par l'expression suivante :

$$P_{Joule_{SIQO}} = 2(R_{on} \cdot I_{L_2}^2) \cdot \alpha_{siqo2} + 2(V_o \cdot I_{L_2}) \cdot (1 - \alpha_{siqo1}) + 2 \cdot (R_{L_2} \cdot I_{L_2}^2) \tag{3.63}$$

Comme il a été développé précédemment, les pertes fer dépendent, pour une fréquence de hachage donnée, de l'ondulation de l'induction due à l'ondulation du courant i_{L_2}. En reprenant la formule des pertes fer (3.60) et en prenant en compte la masse du noyau de L_2 et le rapport entre l'amplitude du courant et l'amplitude de l'induction (0,76 T pour 16 A), les pertes fer s'expriment par la relation suivante :

$$P_{fer_{SIQO}} = 2(6,5 \cdot f^{1,51} \cdot (1,42 \cdot 0,76 \cdot (\frac{\Delta_{I_{L_2}}}{16}))^{1,74}) \tag{3.64}$$

Comme pour les pertes Joule, les pertes fer sont doublées pour tenir compte des inductances couplées L_{11} et L_{12}.

Des essais expérimentaux avec deux puissances de sortie P_s (107W et 150W) ont été menés en variant la tension continue d'entrée U_e afin d'évaluer le rendement du hacheur SIQO chargé par l'onduleur multiniveau. Les résultats sont présentés dans le tableau 3.2 pour la puissance de 150W et dans la figure 3.14 pour les deux puissances.

Pour la puissance P_s de 107 W, l'onduleur a un rapport cyclique maximum de 65 %, il

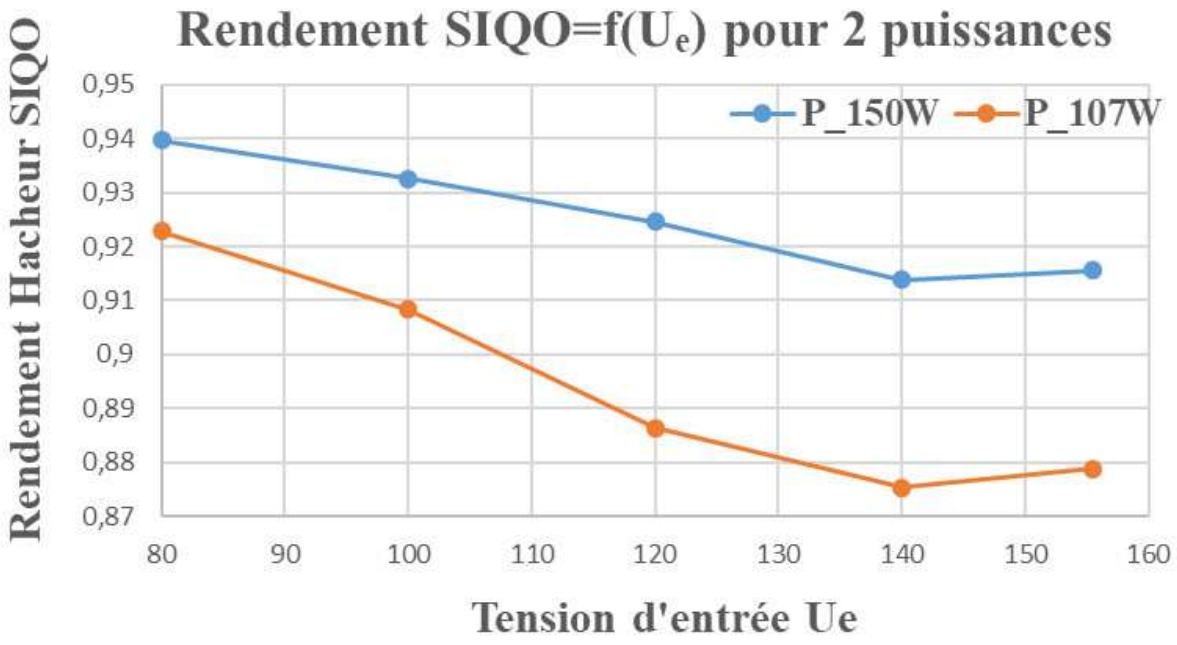


Fig. 3.14 – Résultat expérimental du rendement du SIQO selon la variation de la tension d'alimentation U_e pour deux puissances : 107W et 150W

fonctionne à 15 kHz, avec V=37,5 V, $i_{s_1} = i_{s_4}$ = 0,2 A, $i_{s_2} = i_{s_3}$ = 1,04 A constants et U_e variant de 80 V à 155 V. Pour la puissance P_s de 150 W, l'onduleur a un rapport cyclique maximum de 95 %, il fonctionne à 15 kHz, avec V=37,5 V, $i_{s_1} = i_{s_4}$ = 0,75A, $i_{s_2} = i_{s_3}$ = 0,50 A constants et U_e variant de 80 V à 154 V. Nous remarquons que plus la puissance de sortie P_s est importante, meilleur est le rendement. Cela s'explique par le fait que les pertes fer (qui sont aussi importantes que les pertes Joule) ne dépendent pas de la puissance P_s car l'ondulation du courant dans les inductances reste la même et ainsi les pertes totales sont proportionnellement plus faible. Il y a aussi le fonctionnement en mode Y qui est plus

important pour le cas 107W et provoque relativement plus de pertes Joule pour cette intervalle de temps, car c'est le mode qui a deux composants de puissance en conduction.
Lorsque la tension d'entrée augmente, le rendement a tendance à diminuer puis à se stabiliser. En fait il y a des effets qui se compensent plus ou moins. L'augmentation de la tension d'entrée a toujours pour effet de diminuer le courant d'entrée ($i_{e_{sepic}}$ et $i_{e_{B-B}}$) car la puissance d'entrée est quasiment constante ($U_e.i_e$). D'après les formules (3.47 et 3.48), cette augmentation de U_e fait diminuer les rapports cycliques du mode X (α_{siqo1} et α_{siqo3}). Mais comme l'équation n'est pas linéaire le temps du mode X ne diminue pas de façon inversement proportionnelle à U_e. Ainsi le produit U_e . α_{siqo1} (et U_e .α_{siqo3}) augmente et fait augmenter l'ondulation des courants dans les inductances de stockage selon les équations (3.51 et 3.52) et ainsi provoque des pertes fer supplémentaires. Par ailleurs, la diminution de la durée du mode X provoque une diminution du courant moyen dans les inductances de stockage mais crée une augmentation de la durée du mode Y. La diminution des courants i_{L_2} et i_{L_c} fait diminuer un peu les pertes Joule dans ces inductances et un peu dans les composants de puissance dans les modes X et Z, mais pas dans le mode Y (car celui dure plus de temps). Ainsi, les pertes Joule totales vont peu varier. En pratique, comme les pertes fer sont relativement importantes, le rendement diminue dans un premier temps lorsque U_e augmente. Après, lorsque U_e devient très grand, d'après les formules (3.47 et 3.48) α_{siqo1} et α_{siqo3} sont très petits et ils deviennent inversement proportionnels à U_e et l'ondulation du courant n'augmente plus et les pertes fer n'augmentent plus et ainsi le rendement se stabilise.
Le tableau des résultats expérimentaux (tableau 3.2) donne le détail des valeurs relevées

TABLE 3.2 – Résultats expérimentaux pour P_s = 150W et U_e variant de 80 à 154 V

U_e (V)	i_e (A)	α_{siqo1}	α_{siqo3}	P_e (W)	P_s (W)	Rd (%)	i_{L_c} (A)	Δi_{L_c} (A)	P_J (W)	P_{fer} (W)	P_{sup} (W)
80	2	0,45	0,66	160	150	93,9	2,22	0,31	3,3	4,1	2,6
100	1,6	0,4	0,63	160,6	149,8	93,2	2,01	0,34	3	4,8	2,8
120	1,34	0,35	0,64	161,8	149,5	92,3	1,92	0,36	2,9	5,4	4
140	1,16	0,32	0,59	163,5	149,4	91,4	1,82	0,387	2,8	6	5,3
154	1,06	0,3	0,58	163,2	149,5	91,5	1,78	0,394	2,8	6,2	4,7

et les valeurs calculées. Les quatre première colonnes sont relevées respectivement sur un voltmètre, un ampèremètre et sur l'interface de la dSPACE (ControlDesk) pour les rapports cycliques (notés α_{siqo1} et α_{siqo3} dans le tableau). Les tensions et les courants de sortie sont aussi mesurés pour calculer la puissance de sortie P_s, sans être mis dans le tableau. Les autres colonnes sont toutes calculées par les formules vues au début du chapitre : le courant dans l'inductance i_{L_c} par (3.17 ou 3.18), l'ondulation dans l'inductance Δi_{L_c} par (3.51 ou 3.52), les pertes Joule par (3.63), les pertes fer par (3.64). Il y a la dernière colonne qui représente les pertes supplémentaires qui sont calculées par différences entre les pertes mesurées et les pertes calculées (P_J et P_{fer}). Ces pertes regroupent toutes les pertes non calculées comme les pertes par effet de peau dans le cuivre, et sûrement d'autres pertes supplémentaires dans les noyaux magnétiques.

3.3.5 Régime de fonctionnement

Le convertisseur DC-DC SIQO est caractérisé par trois régimes de fonctionnement distincts :
— conduction continue : les courants i_{L_c} et i_{L_2} ne s'annulent jamais ;
— conduction critique : les courants i_{L_c} et i_{L_2} s'annulent ponctuellement ;

— conduction discontinue : les courants i_{L_c} et i_{L_2} s'annulent durant une durée non nulle (Figures 3.16).

De ce fait, en tenant compte de la conduction discontinue, nous supposons que β_1 et β_2, correspondent aux instants de début du régime discontinu pour les deux parties du SIQO ($\text{SIDO}_{\text{sepic}}$ et $\text{SIDO}_{\text{B-B}}$). Toutes les relations établies précédemment se réfèrent au régime de conduction continu. Dans le paragraphe suivant, le régime critique est définit par les valeurs des courants de sortie. Par la suite, les relations du fonctionnement en régime discontinu sont exprimées.

3.3.5.1 Régime de conduction critique

Le régime de conduction critique est défini par les conditions suivantes (3.65) :

$$\begin{cases} < i_{L_c} > \;=\; < i_{L_{11}} + i_{L_{12}} > \;=\; \frac{1}{2}.\Delta i_{L_c} \\ < i_{L_2} > \;=\; \frac{1}{2}.\Delta i_{L_2} \end{cases} \tag{3.65}$$

La figure 3.15 montre la forme de i_{L_c} pour le régime critique en apportant l'hypothèse que le courant descendant est linéaire (ce qui n'est pas tout à fait le cas, mais qui permet de simplifier le calcul avec une erreur très faible). Les explications suivantes ne seront développées qu'avec le $\text{SIDO}_{\text{sepic}}$, et elles s'exprimeraient de façon similaire pour le $\text{SIDO}_{\text{B-B}}$.

L'intégrale du courant i_{L_c} correspond aux courants moyens :

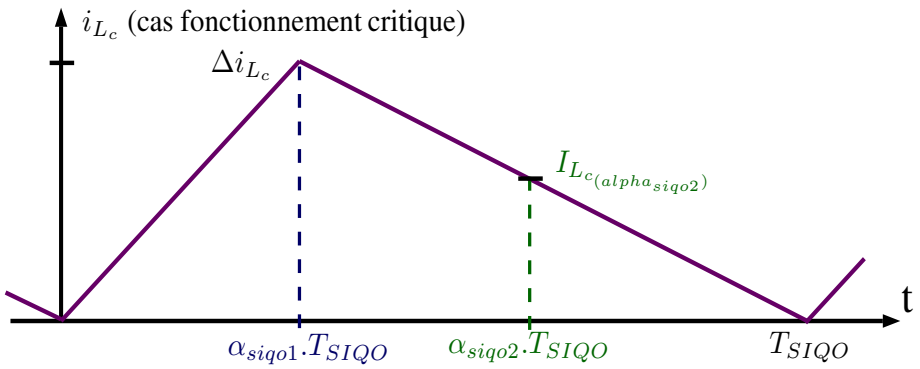


Fig. 3.15 – Forme simplifiée du courant i_{L_c} pour le fonctionnement critique

— pour $[0 \leq t \leq \alpha_{siqo1}.T_{SIQO}]$ au courant d'entrée moyen ($<ie_{sepic}>$) ;
— pour $[\alpha_{siqo1}.T_{SIQO} \leq t \leq \alpha_{siqo2}.T_{SIQO}]$ au courant de sortie moyen ($<i_{s2}>$) ;
— pour $[\alpha_{siqo2}.T_{SIQO} \leq t \leq T_{SIQO}]$ au courant de sortie moyen ($<i_{s1}>$).

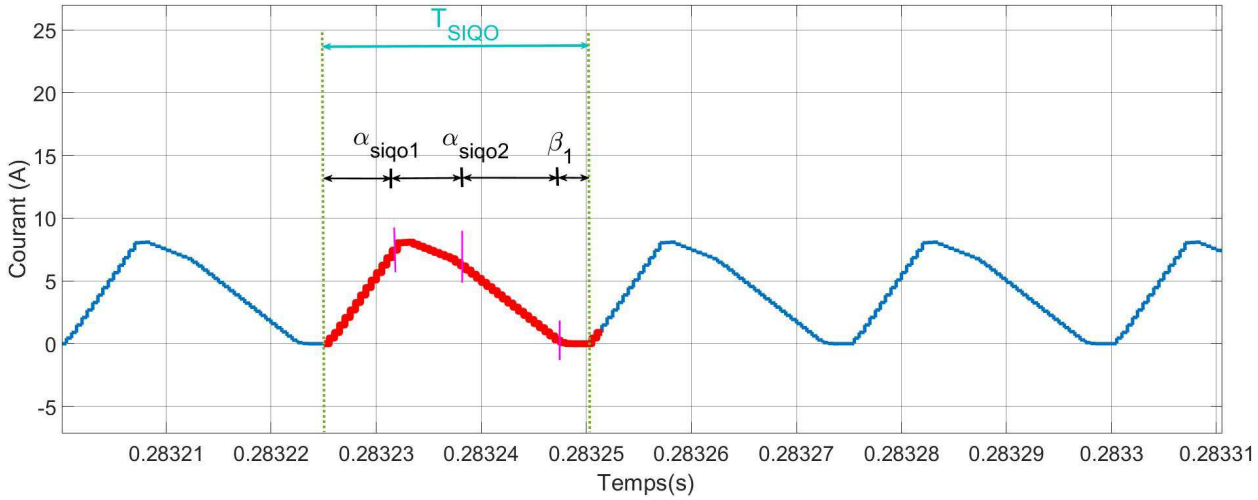
Ainsi le fonctionnement critique s'exprime facilement par les expressions (3.66) en fonction de l'ondulation du courant de stockage (Δi_{L_c} ou Δi_{L_2}) et du rapport cyclique (α_{siqo1} ou α_{siqo3}).

$$\begin{cases} (i_{s_1} + i_{s_2}) \;=\; \frac{\Delta i_{L_c}}{2}.(1 - \alpha_{siqo1}) \\ < i_{e_{sepic}} > \;=\; \frac{\Delta i_{L_c}}{2}.\alpha_{siqo1} \\ (i_{s_3} + i_{s_4}) \;=\; \frac{\Delta i_{L_2}}{2}.(1 - \alpha_{siqo3}) \\ < i_{e_{B-B}} > \;=\; \frac{\Delta i_{L_2}}{2}.\alpha_{siqo3} \end{cases} \tag{3.66}$$

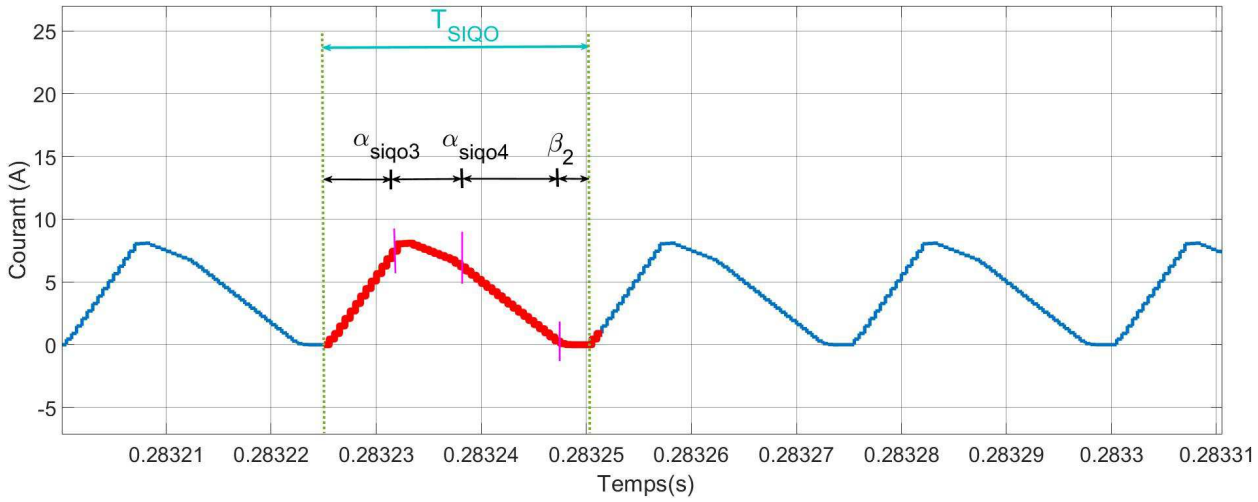
Les calculs des rapports cycliques (α_{siqo1} ou α_{siqo3}) et de l'ondulation des courants de stockage (Δi_{L_c} ou Δi_{L_2}) sont difficiles à exprimer, car ils ne dépendent pas uniquement de la somme des courants de sortie mais aussi du ratio entre eux ($\frac{i_{s_1}}{i_{s_2}}$ ou $\frac{i_{s_4}}{i_{s_3}}$).

3.3.5.2 Régime de conduction discontinue

Les figures 3.16a et 3.16b donnent les formes des courants i_{L_c} et i_{L_2} durant le régime discontinu. Le fonctionnement du hacheur SIQO passe de 3 modes (X, Y et Z) à quatre modes (X, Y, Z et Z') de fonctionnement. Le mode Z' est défini sur l'intervalle $(\beta_1.T_{SIQO} \leq t \leq T_{SIQO})$



(a)



(b)

Fig. 3.16 – Forme du courant en fonctionnement discontinu (a) i_{L_c} , (b) i_{L_2}

et de même sur $(\beta_2.T_{SIQO} \leq t \leq T_{SIQO})$. Cette phase est caractérisée par l'ouverture de tous les interrupteurs de puissance du SIQO : commandés et non commandés avec l'annulation du courant dans les inductances L_{11} et L_{12} pour le $\text{SIDO}_{\text{sepic}}$ et dans l'inductance L_2 pour le $\text{SIDO}_{\text{B-B}}$. La continuité du courant à la sortie de convertisseur SIQO est assurée par le déchargement des quatre condensateurs C_1, C_2, C_3 et C_4.
Par la suite de ce paragraphe, on exprime les principales équations qui régissent le fonctionnement du hacheur SIQO en fonctionnement discontinu. Pour les expressions (3.67) et (3.68) des tensions de sorties (V_1, V_2) ou (V_3, V_4), le terme β_1 ou β_2 apparaît dans les nouvelles equations.

$$V_1 = V_2 = \frac{\alpha_{siqo1}}{2\beta_1 - \alpha_{siqo1} - \alpha_{siqo2}}.U_e \tag{3.67}$$

$$V_3 = V_4 = \frac{\alpha_{siqo3}}{2\beta_2 - \alpha_{siqo3} - \alpha_{siqo4}}.U_e \tag{3.68}$$

Par contre, les expressions (3.69) entre les courants d'entrée-sortie sont inchangées, car elles proviennent du bilan énergétique entrée-sortie (avec un rendement de 1) et sont indépendantes du régime continu ou non continu.

$$\begin{cases} < i_{e_{sepic}} > & = & (V_1/U_e).(2 * i_{R_1} + i_{R_2}) \\ < i_{e_{sepic}} > & = & \frac{\Delta i_{L_c}}{2}.\alpha_{siqo1} \\ < i_{e_{B-B}} > & = & (V_3/U_e).(2 * i_{R_4} + i_{R_3}) \\ < i_{e_{B-B}} > & = & \frac{\Delta i_{L_2}}{2}.\alpha_{siqo3} \end{cases} \tag{3.69}$$

Comme pour les tensions de sortie, le terme β_1 ou β_2 apparaît pour les expressions (3.70) qui lient l'amplitude de l'ondulation du courant dans les inductances en fonction de la somme des courants de sortie.

$$\begin{cases} (i_{s_1} + i_{s_2}) & = & \frac{\Delta i_{L_c}}{2}.(\beta_1 - \alpha_{siqo1}) \\ (i_{s_3} + i_{s_4}) & = & \frac{\Delta i_{L_2}}{2}.(\beta_2 - \alpha_{siqo3}) \end{cases} \tag{3.70}$$

Comme en régime discontinu, les expressions des valeurs moyennes des quatre tensions du SIQO (3.67) et (3.68) dépendent des β_1 ou β_2, ce qui complique fortement le modèle de fonctionnement. Par conséquent, la partie suivante développant la commande robuste retenue, va se limiter au régime de conduction continue.

3.4 Étude dynamique du convertisseur SIQO : commande multivariable robuste par approche H_∞

L'objectif de cette partie est, dans un premier temps, de modéliser le convertisseur SIQO pour définir sa fonction de transfert et, dans un second temps, de faire la synthèse d'une commande multivariable robuste pour la régulation des quatre tensions de sortie en assurant une robustesse vis à vis des variations de la tension d'entrée, des courants de charge et permettant de minimiser l'effet dû au couplage entre les tensions de sorties (cross regulation). Le régulateur synthétisé appartient à la famille des correcteurs centralisés qui sont indépendants des interactions entre les différents fonctions de transferts du système [183, 195, 169, 146]. La conception du contrôleur repose sur l'approche H_∞.
Notons que la synthèse du contrôleur du convertisseur SIQO est limitée au régime de conduction continue.

3.4.1 Modélisation du convertisseur DC-DC SIQO en mode conduction continue

Afin de simplifier la modélisation du convertisseur SIQO, nous avons divisé l'étude en deux parties : un modèle d'étude pour la partie supérieure ($\text{SIDO}_{\text{sepic}}$) illustré sur la figure 3.17 et un modèle d'étude pour la partie inférieure ($\text{SIDO}_{\text{B-B}}$) donné sur la figure 3.18.
Notons que le courant d'entrée i_e donné sur les figures (3.1, 3.2, 3.3, 3.4, 3.6) est partagé par les deux demi-structures. De ce fait, nous notons $i_{e_{Sepic}}$ et $i_{e_{BB}}$, les courants d'entrée consommés par le $\text{SIDO}_{\text{sepic}}$) et le ($\text{SIDO}_{\text{B-B}}$).
Quatre sources de courant : $ich1$, $ich2$, $ich3$ et $ich4$ ont été ajoutées pour simuler la consommation de l'onduleur multiniveau qui servira de charge. Les quatre résistances de très grandes valeurs sont obligatoires pour la modélisation et le développement de la commande. Ces sources de courant vont être utilisées pour tester la robustesse de la commande vis-à-vis de ces courants demandés par l'onduleur.

L'analyse suivante est basée sur les hypothèses suivantes :

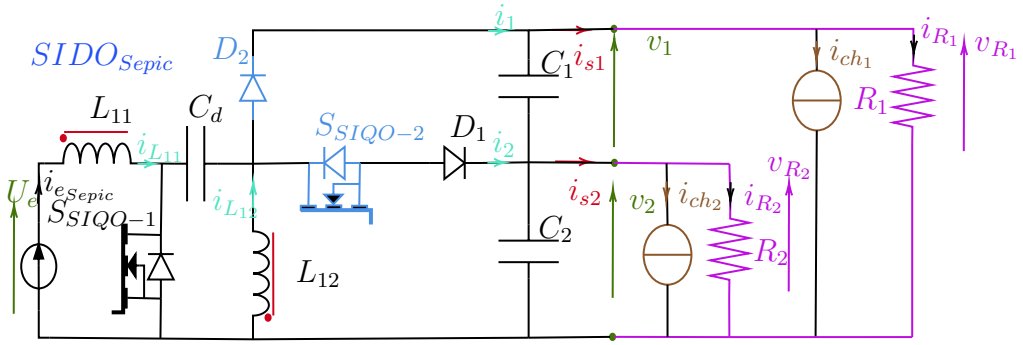


Fig. 3.17 – Montage à modéliser de la partie supérieure du convertisseur SIQO proposé : $SIDO_{sepic}$

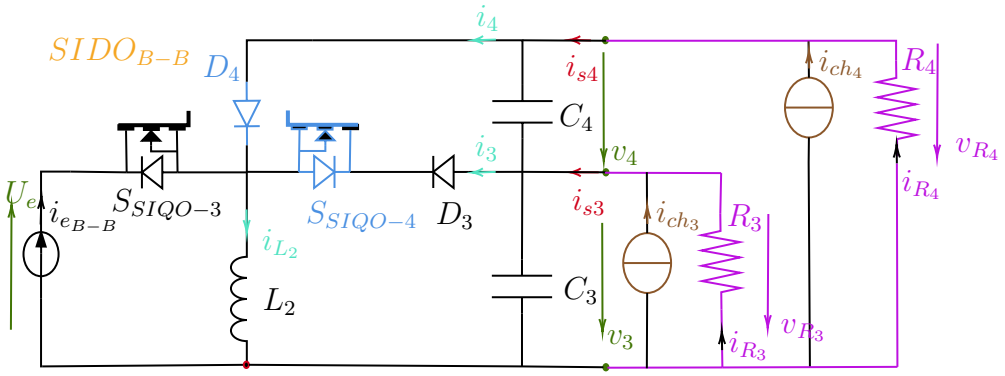


Fig. 3.18 – Montage à modéliser de la partie inférieure du convertisseur SIQO proposé : $SIDO_{B\text{-}B}$

— les interrupteurs de puissance sont supposés idéaux ;
— les valeurs des capacités C_1, C_2, C_3 et C_4 sont suffisamment grandes de façon que les tensions aux bornes des condensateurs soient considérées constantes et avec C_1=C_2=C_3=C_4=C ;
— les résistances en sortie ont des valeurs très importantes et avec R_1=R_2=R_3=R_4=R ;
— Le convertisseur fonctionne en régime de conduction continue (CCM) ;
— la fréquence de commutation des interrupteurs commandés est f_{SIQO}=40 kHz.

Le comportement du modèle est non linéaire. Donc, on commence par élaborer un modèle grands signaux basé sur le modèle moyen. Ensuite on développe un modèle petits signaux autour d'un point de fonctionnement afin de bien analyser le comportement dynamique du convertisseur SIQO. Nous résumons les avantages de la modélisation moyenne :

— une précision proche du modèle réel, dans sa gamme de validité ;
— la facilité pour introduire une boucle fermée et une fonction de transfert pour des commandes linéaires ;
— la simplicité pour élaborer le modèle moyen.

Plusieurs travaux ont été menés sur la modélisation moyenne des convertisseurs statiques, notamment, avec les intérêts des modèles moyens cités dans [142, 60, 177, 161].

3.4.1.1 Modèle d'état moyen du $SIDO_{sepic}$

En ce qui concerne la structure de la partie supérieure du SIQO, présentée sur la figure 3.17, nous avons les variables d'états suivantes :

- le courant circulant dans L_{11} et dans L_{12} ($i_{L_{11}}$ et $i_{L_{12}}$) ;
- la tension aux bornes du condensateur de découplage C_d (v_{c_d}) ;
- les deux tensions de sorties du $SIDO_{sepic}$ (v_1 et v_2).

De ce fait, le vecteur d'état noté $x_1(t)$ est donné par (3.71) :

$$\underline{x}_1(t) = [i_{L_{11}}(t), v_{c_d}(t), i_{L_{12}}(t), v_1(t), v_2(t)]^T \tag{3.71}$$

Comme entrée du système, il y a la tension d'alimentation U_e et les deux sources de courant de charge. Par conséquent, le vecteur d'entrée pour ce système est défini par le vecteur suivant :

$$\underline{u}_1(t) = [U_e(t), i_{ch1}(t), i_{ch2}(t)]^T \tag{3.72}$$

L'objectif de l'asservissement est de réguler les deux tensions de sortie. Ainsi le vecteur de sortie est composé de ces deux tensions de sortie v_1 et v_2

$$\underline{y}_1(t) = [v_1(t), v_2(t)]^T \tag{3.73}$$

Selon les états des interrupteurs de puissance, S_{SIQO-1} et S_{SIQO-2} et les valeurs des rapports cycliques, il y a trois modes de fonctionnement : X, Y et Z. Donc, notre système est divisé en trois états sur la période de commutation de T_{SIQO} et par conséquent trois systèmes d'état différents :

— État 1 : (Mode X) durant l'intervalle $(0 \leq t \leq \alpha_{siqo1}.T_{SIQO})$, seul S_{SIQO-1} est fermé. La représentation d'état qui décrit la dynamique de $x_1(t)$ est donnée par (3.74) :

$$\begin{cases} \dot{\underline{x}}_1(t) &= [A_{11}] \cdot \underline{x}_1(t) + [B_{11}] \cdot \underline{u}_1(t) \\ \underline{y}_1(t) &= [C_{11}] \cdot \underline{x}_1(t) \end{cases} \tag{3.74}$$

Avec :

$$[A_{11}] = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -\dfrac{1}{C_d} & 0 & 0 \\ 0 & \dfrac{1}{L_{12}} & 0 & 0 & 0 \\ 0 & 0 & 0 & -\dfrac{1}{R_1 C} & -\dfrac{1}{R_2 C} \\ 0 & 0 & 0 & -\dfrac{1}{R.C} & -\dfrac{1}{R.C} \end{bmatrix} \tag{3.75}$$

$$[B_{11}] = \begin{bmatrix} \dfrac{1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & -\dfrac{1}{C} & 0 \\ 0 & -\dfrac{1}{C} & -\dfrac{1}{C} \end{bmatrix}, \; [C_{11}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.76}$$

— État 2 : (Mode Y) durant l'intervalle $(\alpha_{siqo1}.T_{SIQO} \leq t \leq \alpha_{siqo2}.T_{SIQO})$ seul S_{SIQO-2} est commandé à la fermeture. La représentation d'état qui décrit le dynamique de $x_1(t)$ est donnée par (3.77) :

$$\begin{cases} \dot{\underline{x}}_1(t) &= [A_{12}] \cdot \underline{x}_1(t) + [B_{12}] \cdot \underline{u}_1(t) \\ y_1(t) &= [C_{12}] \cdot \underline{x}_1(t) \end{cases} \tag{3.77}$$

Avec :

$$[A_{12}] = \begin{bmatrix} 0 & -\frac{1}{L_{11}} & 0 & 0 & -\frac{1}{L_{11}} \\ \frac{1}{C_d} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -\frac{1}{L_{12}} \\ 0 & 0 & 0 & -\frac{1}{R_1 C} & -\frac{1}{R_2 C} \\ \frac{1}{C} & 0 & \frac{1}{C} & -\frac{1}{R.C} & -\frac{2}{R.C} \end{bmatrix} \tag{3.78}$$

$$[B_{12}] = \begin{bmatrix} \frac{1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & -\frac{1}{C} & 0 \\ 0 & -\frac{1}{C} & -\frac{1}{C} \end{bmatrix}, \ [C_{12}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.79}$$

— État 3 : (Mode Z) durant l'intervalle ($\alpha_{siqo2}.T_{SIQO} \leq t \leq T_{SIQO}$), S_{SIQO-1} et S_{SIQO-2} sont ouverts, par conséquent, D_2 se met à conduire. la représentation d'état est donc :

$$\begin{cases} \underline{\dot{x}}_1(t) = [A_{13}] \cdot \underline{x}_1(t) + [B_{13}] \cdot \underline{u}_1(t) \\ y_1(t) = [C_{13}] \cdot \underline{x}_1(t) \end{cases} \tag{3.80}$$

Avec :

$$[A_{13}] = \begin{bmatrix} 0 & -\frac{1}{L_{11}} & 0 & -\frac{1}{L_{11}} & -\frac{1}{L_{11}} \\ \frac{1}{C_d} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & -\frac{1}{L_{12}} & -\frac{1}{L_{12}} \\ \frac{1}{C} & 0 & \frac{1}{C} & -\frac{1}{R_1 C} & -\frac{1}{R_2 C} \\ \frac{1}{C} & 0 & \frac{1}{C} & -\frac{1}{R.C} & -\frac{2}{R.C} \end{bmatrix} \tag{3.81}$$

$$[B_{13}] = \begin{bmatrix} \frac{1}{L_{11}} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & -\frac{1}{C} & 0 \\ 0 & -\frac{1}{C} & -\frac{1}{C} \end{bmatrix}, \ [C_{13}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.82}$$

La représentation d'état instantanée (inst) du modèle est donnée par l'équation générale suivante (3.83) qui est valable $\forall\ \underline{u}_1$ et à n'importe quel instant (t) puisque $[B_{11}] = [B_{12}] = [B_{13}]$:

$$\left\{ \underline{\dot{x}}_1(t) = [A_{1-inst}] \cdot \underline{x}_1(t) + [B_{1-inst}] \cdot \underline{u}_1(t) \right. \tag{3.83}$$

Avec :

$$\begin{cases} [A_{1-inst}] = \alpha_{siqo1}(t) \cdot [A_{11}] + (\alpha_{siqo2}(t) - \alpha_{siqo1}(t)) \cdot [A_{12}] + (1 - \alpha_{siqo2}(t)) \cdot [A_{13}] \\ [B_{1-inst}] = [B_{11}] = [B_{12}] = [B_{13}] \end{cases} \tag{3.84}$$

Afin de déterminer le modèle moyen du $\text{SIDO}_{\text{sepic}}$, définissons les grandeurs moyennes suivantes [140] :

$$\begin{cases} \langle x_1\rangle_{T_{SIQO}}(t) &= X_{e1} + \hat{x}_1(t) \\ \langle \alpha_{siqo1}\rangle_{T_{SIQO}}(t) &= D_{siqo1} + \hat{\alpha}_{siqo1}(t) \\ \langle \alpha_{siqo2}\rangle_{T_{SIQO}}(t) &= D_{siqo2} + \hat{\alpha}_{siqo2}(t) \\ \langle u_1\rangle_{T_{SIQO}}(t) &= U_{e1} + \hat{u}_1(t) \end{cases} \tag{3.85}$$

où X_{e1}, D_{siqo1}, D_{siqo2} et U_{e1} désignent les valeurs du point d'équilibre pour un fonctionnement en régime permanent et $\hat{x}_1(t)$, $\hat{\alpha}_{siqo1}(t)$, $\hat{\alpha}_{siqo2}(t)$ et $\hat{u}_1(t)$ sont les variations autour de ce point d'équilibre. Elles sont des grandeurs basses fréquences par rapport à la fréquence de hachage f_{SIQO}. De ce fait, la représentation d'état moyenne (average (av)) du convertisseur SIQO : $\text{SIDO}_{\text{sepic}}$ s'écrit de la façon suivante :

$$\begin{cases} \dfrac{d\langle \underline{x}_1\rangle_{T_{SIQO}}}{dt} &= [A_{1-av}]\cdot\langle \underline{x}_1\rangle_{T_{SIQO}} + [B_{1-av}]\cdot\langle \underline{u}_1\rangle_{T_{SIQO}} \\ \underline{y}_1(t) &= [C_{1-av}]\cdot\langle \underline{x}_1\rangle_{T_{SIQO}} \end{cases} \tag{3.86}$$

sachant que :

$$[C_{11}] = [C_{12}] = [C_{13}] = [C_{1-av}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.87}$$

Avec :

$$\begin{cases} [A_{1-av}] = \langle \alpha_{siqo1}\rangle_{T_{SIQO}}\cdot[A_{11}] + (\langle \alpha_{siqo2}\rangle_{T_{SIQO}} - \langle \alpha_{siqo1}\rangle_{T_{SIQO}})\cdot[A_{12}] + \\ \qquad (1 - \langle \alpha_{siqo2}\rangle_{T_{SIQO}})\cdot[A_{13}] \\ [B_{1-av}] = [B_{11}] = [B_{12}] = [B_{13}] \end{cases} \tag{3.88}$$

3.4.1.2 Linéarisation et modèle petits signaux du $\text{SIDO}_{\text{sepic}}$

La linéarisation du modèle moyen se fait pour l'état d'équilibre suivant :

$$\begin{cases} \langle x_1\rangle_{T_{SIQO_{pf}}}(t) &= X_{e1} \\ \langle \alpha_{siqo1}\rangle_{T_{SIQO_{pf}}}(t) &= D_{siqo1} \\ \langle \alpha_{siqo2}\rangle_{T_{SIQO_{pf}}}(t) &= D_{siqo2} \\ \langle u_1\rangle_{T_{SIQO_{pf}}}(t) &= U_{e1} \end{cases} \tag{3.89}$$

Par la suite, il suffit de remplacer les valeurs moyennes de la représentation moyenne exprimée dans l'équation (3.86) avec les grandeurs ci-dessus (3.89), ce qui nous permet d'obtenir les équations à l'équilibre suivantes :

$$\left\{ \ \underline{X}_{e1} = -[A_{e1}]^{-1}\cdot[B_{e1}]\cdot\underline{U}_{e1} \right. \tag{3.90}$$

Avec :

$$\begin{cases} [A_{e1}] = D_{siqo1}\cdot[A_{11}] + (D_{siqo2} - D_{siqo1})\cdot[A_{12}] + (1 - D_{siqo2})\cdot[A_{13}] \\ [B_{e1}] = [B_{1-av}] \end{cases} \tag{3.91}$$

La dernière étape pour avoir le modèle petit signaux autour du point d'équilibre est de faire un développement limité de Taylor à l'ordre 1 de l'équation (3.86). Nous trouvons alors le système d'état linéarisé suivant :

$$\left\{ \ \dot{\hat{\underline{x}}}_1(t) = [A_{e1}]\cdot\hat{\underline{x}}_1(t) + [A_{D_{siqo1}}]\cdot\hat{\alpha}_{siqo1}(t) + [A_{D_{siqo2}}]\cdot\hat{\alpha}_{siqo2}(t) + [B_{e1}]\cdot\hat{\underline{u}}_1(t) \right. \tag{3.92}$$

Avec :

$$\begin{cases} [A_{D_{siqo1}}] = ([A_{11}] - [A_{12}])\cdot\underline{X}_{e1} \\ [A_{D_{siqo2}}] = ([A_{12}] - [A_{13}])\cdot\underline{X}_{e1} \end{cases} \tag{3.93}$$

L'équation présentée dans (3.92) va servir à déterminer les fonctions de transferts du $\text{SIDO}_{\text{sepic}}$.

3.4.1.3 Modèle d'état moyen pour le $SIDO_{B\text{-}B}$

En ce qui concerne la structure de la partie inférieure du SIQO présentée sur la figure 3.18, nous avons les variables d'états suivantes :

- le courant circulant dans L_2 (i_{L_2}) ;
- les deux tensions de sorties du $SIDO_{B\text{-}B}$ (v_3 et v_4).

De ce fait, le vecteur d'état noté $x_2(t)$, est donné par 3.94 :

$$\underline{x}_2(t) = [i_{L_2}(t), v_3(t), v_4(t)]^T \tag{3.94}$$

Comme entrée du système, il y a la tension d'alimentation U_e et les deux sources de courant de charge. Par conséquent, le vecteur d'entrée pour ce système est défini par le vecteur suivant :

$$\underline{u}_2(t) = [U_e(t), i_{ch3}(t), i_{ch4}(t)]^T \tag{3.95}$$

Le vecteur de sortie est composé des deux tensions de sortie v_3 et v_4.

$$\underline{y}_2(t) = [v_3(t), v_4(t)]^T \tag{3.96}$$

Selon les états des interrupteurs de puissance, S_{SIQO-3} et S_{SIQO-4}, on retrouve les modes de fonctionnement : X, Y et Z (comme dans la partie précédente). Donc, notre système est divisé en trois états sur une période de commutation de T_{SIQO} et par conséquent trois systèmes d'état différents.

— État 1 : (Mode X) durant l'intervalle $(0 \leq t \leq \alpha_{siqo3}.T_{SIQO})$, seul S_{SIQO-3} est fermé. La représentation d'état qui décrit la dynamique du $x_2(t)$ est exprimée par (3.97) :

$$\begin{cases} \dot{\underline{x}}_2(t) &= [A_{21}] \cdot \underline{x}_2(t) + [B_{21}] \cdot \underline{u}_2(t) \\ \underline{y}_2(t) &= [C_{21}] \cdot \underline{x}_2(t) \end{cases} \tag{3.97}$$

Avec :

$$[A_{21}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\dfrac{2}{RC} & -\dfrac{1}{RC} \\ 0 & -\dfrac{1}{RC} & -\dfrac{1}{RC} \end{bmatrix} \tag{3.98}$$

$$[B_{21}] = \begin{bmatrix} \dfrac{1}{L_2} & 0 & 0 \\ 0 & -\dfrac{1}{C} & -\dfrac{1}{C} \\ 0 & 0 & -\dfrac{1}{C} \end{bmatrix}, \; [C_{21}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \tag{3.99}$$

— État 2 : (Mode Y) durant l'intervalle $(\alpha_{siqo3}.T_{SIQO} \leq t \leq \alpha_{siqo4}.T_{SIQO})$, seul S_{SIQO-4} est commandé à la fermeture. l'équation différentielle qui caractérise la dynamique du $x_2(t)$ est donnée par (3.100) :

$$\begin{cases} \dot{\underline{x}}_2(t) &= [A_{22}] \cdot \underline{x}_2(t) + [B_{22}] \cdot \underline{u}_2(t) \\ \underline{y}_2(t) &= [C_{22}] \cdot \underline{x}_2(t) \end{cases} \tag{3.100}$$

Avec :

$$[A_{22}] = \begin{bmatrix} 0 & -\frac{1}{L_2} & 0 \\ \frac{1}{C} & -\frac{2}{RC} & -\frac{1}{RC} \\ 0 & -\frac{1}{RC} & -\frac{1}{RC} \end{bmatrix} \quad (3.101)$$

$$[B_{22}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\frac{1}{C} & -\frac{1}{C} \\ 0 & 0 & -\frac{1}{C} \end{bmatrix}, \ [C_{22}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \quad (3.102)$$

— État 3 : (Mode Z) durant l'intervalle ($\alpha_{siqo4}.T_{SIQO} \leq t \leq T_{SIQO}$), S_{SIQO-3} et S_{SIQO-4} sont ouverts, par conséquent, D_4 se met à conduire. la représentation d'état est donc :

$$\begin{cases} \underline{\dot{x}}_2(t) = [A_{23}] \cdot \underline{x}_2(t) + [B_{23}] \cdot \underline{u}_2(t) \\ \underline{y}_2(t) = [C_{23}] \cdot \underline{x}_2(t) \end{cases} \quad (3.103)$$

Avec :

$$[A_{23}] = \begin{bmatrix} 0 & -\frac{1}{L_2} & -\frac{1}{L_2} \\ \frac{1}{C} & -\frac{2}{RC} & -\frac{1}{RC} \\ \frac{1}{C} & -\frac{1}{RC} & -\frac{1}{RC} \end{bmatrix} \quad (3.104)$$

$$[B_{23}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\frac{1}{C} & -\frac{1}{C} \\ 0 & 0 & -\frac{1}{C} \end{bmatrix}, \ [C_{23}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \quad (3.105)$$

Par conséquent, la représentation d'état instantanée (inst) du modèle est donnée par l'expression suivante (avec $[B_{22}] = [B_{23}]$) :

$$\left\{ \underline{\dot{x}}_2(t) = [A_{2-inst}] \cdot \underline{x}_2(t) + [B_{2-inst}] \cdot \underline{u}_2(t) \right. \quad (3.106)$$

Avec :

$$\begin{cases} [A_{2-inst}] = \alpha_{siqo3}(t) \cdot [A_{21}] + (\alpha_{siqo4}(t) - \alpha_{siqo3}(t)) \cdot [A_{22}] + (1 - \alpha_{siqo4}(t)) \cdot [A_{23}] \\ [B_{2-inst}] = \alpha_{siqo3}(t) \cdot [B_{21}] + (1 - \alpha_{siqo3}(t)) \cdot [B_{22}] \end{cases} \quad (3.107)$$

dont :

$$[A_{2-inst}] = \begin{bmatrix} 0 & -\frac{(1-\alpha_{siqo3})}{L_2} & -\frac{(1-\alpha_{siqo4})}{L_2} \\ \frac{(1-\alpha_{siqo3})}{C} & -\frac{2}{RC} & -\frac{1}{RC} \\ \frac{(1-\alpha_{siqo4})}{C_4} & -\frac{1}{RC} & -\frac{1}{RC} \end{bmatrix} \quad (3.108)$$

$$[B_{2-inst}] = \begin{bmatrix} \frac{\alpha_{siqo3}}{L_2} & 0 & 0 \\ 0 & -\frac{1}{C} & -\frac{1}{C} \\ 0 & 0 & -\frac{1}{C} \end{bmatrix} \quad (3.109)$$

Afin de déterminer le modèle moyen du $\text{SIDO}_{\text{B-B}}$, soient les grandeurs moyennes suivantes [140] :

$$\begin{cases} \langle x_2\rangle_{T_{SIQO}}(t) &= X_{e2} + \hat{x}_2(t) \\ \langle \alpha_{siqo3}\rangle_{T_{SIQO}}(t) &= D_{siqo3} + \hat{\alpha}_{siqo3}(t) \\ \langle \alpha_{siqo4}\rangle_{T_{SIQO}}(t) &= D_{siqo4} + \hat{\alpha}_{siqo4}(t) \\ \langle u_2\rangle_{T_{SIQO}}(t) &= U_{e2} + \hat{u}_2(t) \end{cases} \tag{3.110}$$

où X_{e2}, D_{siqo3}, D_{siqo4} et U_{e2} désignent les valeurs à l'équilibre de chaque grandeur moyenne et $\hat{x}_2(t)$, $\hat{\alpha}_{siqo3}(t)$, $\hat{\alpha}_{siqo4}(t)$ et $\hat{u}_2(t)$ sont les variations autour de ce point d'équilibre. Ce sont des grandeurs basses fréquences par rapport à la fréquence de hachage f_{SIQO} du $\text{SIDO}_{\text{B-B}}$. De ce fait, la représentation d'état moyenne (average (av)) de la partie inférieure du convertisseur SIQO s'écrit de la façon suivante (3.111) :

$$\begin{cases} \dfrac{d\langle \underline{x}_2\rangle_{T_{SIQO}}}{dt} &= [A_{2-av}]\cdot\langle \underline{x}_2\rangle_{T_{SIQO}} + [B_{2-av}]\cdot\langle \underline{u}_2\rangle_{T_{SIQO}} \\ \underline{y}_2(t) &= [C_{2-av}]\cdot\langle \underline{x}_2\rangle_{T_{SIQO}} \end{cases} \tag{3.111}$$

sachant que :

$$[C_{21}] = [C_{22}] = [C_{23}] = [C_{2-av}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \tag{3.112}$$

Avec :

$$\begin{cases} [A_{2-av}] = \langle \alpha_{siqo3}\rangle_{T_{SIQO}}\cdot[A_{21}] + (\langle \alpha_{siqo4}\rangle_{T_{SIQO}} - \langle \alpha_{siqo3}\rangle_{T_{SIQO}})\cdot[A_{22}] + \\ \qquad (1 - \langle \alpha_{siqo4}\rangle_{T_{SIQO}})\cdot[A_{23}] \\ [B_{2-av}] = \langle \alpha_{siqo3}\rangle_{T_{SIQO}}\cdot[B_{21}] + (1 - \langle \alpha_{siqo3}\rangle_{T_{SIQO}})\cdot[B_{22}] \end{cases} \tag{3.113}$$

3.4.1.4 Linéarisation et modèle petits signaux du $\text{SIDO}_{\text{B-B}}$

Soit l'état d'équilibre suivant :

$$\begin{cases} \langle x_2\rangle_{T_{SIQO_{pf}}}(t) &= X_{e2} \\ \langle \alpha_{siqo3}\rangle_{T_{SIQO_{pf}}}(t) &= D_{siqo3} \\ \langle \alpha_{siqo4}\rangle_{T_{SIQO_{pf}}}(t) &= D_{siqo4} \\ \langle u_2\rangle_{T_{SIQO_{pf}}}(t) &= U_{e2} \end{cases} \tag{3.114}$$

Par la suite, il suffit d'injecter ce point de fonctionnement dans la représentation d'état moyenne exprimée dans (3.111) avec les grandeurs ci-dessus (3.114) ce qui nous permet d'obtenir les équations à l'équilibre suivantes :

$$\left\{ \ \underline{X}_{e2} = -[A_{e2}]^{-1}\cdot[B_{e2}]\cdot\underline{U}_{e2} \right. \tag{3.115}$$

Avec :

$$\begin{cases} [A_{e2}] = D_{siqo3}\cdot[A_{21}] + (D_{siqo4} - D_{siqo3})\cdot[A_{22}] + (1 - D_{siqo4})\cdot[A_{23}] \\ [B_{e2}] = D_{siqo3}\cdot[B_{21}] + (1 - D_{siqo3})\cdot[B_{22}] \end{cases} \tag{3.116}$$

Le développement limité de Taylor à l'ordre 1 de l'équation (3.111) nous mène au modèle linéaire petits signaux autour d'un point d'équilibre du $\text{SIDO}_{\text{B-B}}$ suivant :

$$\left\{ \ \dot{\underline{\hat{x}}}_2(t) = [A_{e2}]\cdot\underline{\hat{x}}_2(t) + [A_{D_{siqo3}}]\cdot\hat{\alpha}_{siqo3}(t) + [A_{D_{siqo4}}]\cdot\hat{\alpha}_{siqo4}(t) + [B_{e2}]\cdot\underline{\hat{u}}_2(t) \right. \tag{3.117}$$

Dont :

$$\begin{cases} [A_{D_{siqo3}}] = ([A_{21}] - [A_{22}])\cdot underline X_{e2} + ([B_{21}] - [B_{22}])\cdot underline U_{e2} \\ [A_{D_{siqo4}}] = ([A_{22}] - [A_{23}])\cdot underline X_{e2} \end{cases} \tag{3.118}$$

L'équation présentée dans (3.117), va servir à déterminer les fonctions de transferts du $\text{SIDO}_{\text{B-B}}$.

3.4.1.5 Fonctions de transfert du convertisseur SIQO

*** Pour le SIDO$_{\text{sepic}}$:**

La transformée de Laplace de l'équation (3.92), donne l'expression suivante :

$$\left\{ \ (s \cdot [I_5] - [A_{e1}]) \cdot \underline{\hat{x}}_1 = [A_{D_{siqo1}}] \cdot \hat{\alpha}_{siqo1} + [A_{D_{siqo2}}] \cdot \hat{\alpha}_{siqo2} + [B_{e1}] \cdot \underline{\hat{u}}_1 \right. \tag{3.119}$$

En assumant que :

$$\left\{ \ [A_{D_{siqo1}}] \cdot \hat{\alpha}_{siqo1} + [A_{D_{siqo2}}] \cdot \hat{\alpha}_{siqo2} = [A_{D_{siqo12}}] \cdot \underline{\hat{\alpha}}_{siqo12} \right. \tag{3.120}$$

avec :

$$[A_{D_{siqo12}}] = [[A_{D_{siqo1}}], [A_{D_{siqo2}}]] \tag{3.121}$$

et :

$$\underline{\hat{\alpha}}_{siqo12} = [\hat{\alpha}_{siqo1}, \hat{\alpha}_{siqo2}]^T \tag{3.122}$$

donc l'expression (3.119) peut s'écrire de la façon suivante :

$$\left\{ \ (s \cdot [I_5] - [A_{e1}]) \cdot \underline{\hat{x}}_1 = [A_{D_{siqo12}}] \cdot \underline{\hat{\alpha}}_{siqo12} + [B_{e1}] \cdot \underline{\hat{u}}_1 \right. \tag{3.123}$$

Finalement, nous pouvons écrire $\underline{\hat{x}}_1$ de la manière simplifiée ci-dessous :

$$\left\{ \begin{array}{c} \underline{\hat{x}}_1(s) = ((s \cdot [I_5] - [A_{e1}])^{-1} \cdot [A_{D_{siqo12}}]) \cdot \underline{\hat{\alpha}}_{siqo12} + \\ (s \cdot [I_5] - [A_{e1}])^{-1} \cdot [B_{e1}] \cdot \underline{\hat{u}}_1 \end{array} \right. \tag{3.124}$$

Soit le vecteur suivant à contrôler :

$$\underline{y}_1 = [v_1, v_2]^T \tag{3.125}$$

Soit l'expression d'observation de la forme suivante :

$$\underline{y}_1 = [C_{11}] \cdot \underline{\hat{x}}_1 \tag{3.126}$$

Sachant que :

$$[C_{11}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.127}$$

En se basant sur les relations (3.124) et (3.126), les équations donnant les expressions des deux tensions de sortie du SIDO$_{\text{B-B}}$ sont les suivantes :

$$\left\{ \begin{array}{l} \hat{v_1} = H_{11} \cdot \hat{\alpha}_{siqo1} + H_{12} \cdot \hat{\alpha}_{siqo2} + P_{11} \cdot \hat{U}_e + P_{12} \cdot \hat{\hat{i}}_{ch1} + P_{13} \cdot \hat{\hat{i}}_{ch2} \\ \hat{v_2} = H_{21} \cdot \hat{\alpha}_{siqo1} + H_{22} \cdot \hat{\alpha}_{siqo2} + P_{21} \cdot \hat{U}_e + P_{22} \cdot \hat{\hat{i}}_{ch1} + P_{23} \cdot \hat{\hat{i}}_{ch2} \end{array} \right. \tag{3.128}$$

Ainsi, la matrice des fonctions de transfert de la partie supérieure de SIQO notée $H_{sido-sepic}$(s) est donnée par :

$$[H_{sido-sepic}(s)] = \begin{bmatrix} H_{11} & H_{12} \\ H_{21} & H_{22} \end{bmatrix} = [C_{11}] \cdot (s \cdot [I_5] - [A_{e1}])^{-1} \cdot [A_{D_{siqo12}}] \tag{3.129}$$

De même, la matrice des fonctions de transferts des perturbations exogènes pour la partie SIDO$_{\text{B-B}}$ notée ($P_{sido-sepic}$(s)) est donnée par :

$$[P_{sido-sepic}(s)] = \begin{bmatrix} P_{11} & P_{12} & P_{13} \\ P_{21} & P_{22} & P_{23} \end{bmatrix} = [C_{11}] \cdot (s \cdot [I_5] - [A_{e1}])^{-1} \cdot [B_{e1}] \tag{3.130}$$

*** Pour le SIDO$_{\text{B-B}}$:**
La transformée de Laplace de l'équation (3.117), donne l'expression suivante :

$$\left\{ \ (s \cdot [I_3] - [A_{e2}]) \cdot \underline{\hat{x}}_2 = [A_{D_{siqo3}}] \cdot \hat{\alpha}_{siqo3} + [A_{D_{siqo4}}] \cdot \hat{\alpha}_{siqo4} + [B_{e2}] \cdot \underline{\hat{u}}_2 \right. \tag{3.131}$$

En assumant que :

$$\left\{ \ [A_{D_{siqo3}}] \cdot \hat{\alpha}_{siqo3} + [A_{D_{siqo4}}] \cdot \hat{\alpha}_{siqo4} = [A_{D_{siqo34}}] \cdot \underline{\hat{\alpha}}_{siqo34} \right. \tag{3.132}$$

avec :

$$[A_{D_{siqo34}}] = [[A_{D_{siqo3}}], [A_{D_{siqo4}}]] \tag{3.133}$$

et :

$$\hat{\alpha}_{siqo34} = [\hat{\alpha}_{siqo3}, \hat{\alpha}_{siqo4}]^T \tag{3.134}$$

donc l'expression (3.131) peut s'écrire de la façon suivante :

$$\left\{ \ (s \cdot [I_3] - [A_{e2}]) \cdot \underline{\hat{x}}_2(s) = [A_{D_{siqo34}}] \cdot \underline{\hat{\alpha}}_{siqo34} + [B_{e2}] \cdot \underline{\hat{u}}_2(s) \right. \tag{3.135}$$

Finalement, nous pouvons écrire $\underline{\hat{x}}_2$ de la manière simplifiée ci-dessous :

$$\left\{ \begin{array}{c} \underline{\hat{x}}_2(s) = ((s \cdot [I_3] - [A_{e2}])^{-1} \cdot [A_{D_{siqo34}}]) \cdot \underline{\hat{\alpha}}_{siqo34} + \\ (s \cdot [I_5] - [A_{e2}])^{-1} \cdot [B_{e2}] \cdot \underline{\hat{u}}_2 \end{array} \right. \tag{3.136}$$

En supposant que les grandeurs à contrôler sont les deux tensions de sorties de la partie inférieure du SIQO :

$$\underline{y}_2 = [v_3, v_4]^T \tag{3.137}$$

Soit l'expression d'observation de la forme suivante :

$$\underline{y}_2 = [C_{22}] \cdot \underline{\hat{x}}_2 \tag{3.138}$$

Sachant que :

$$[C_{22}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \tag{3.139}$$

En se basant sur (3.136) et l'équation d'observation (3.138), les équations donnant les expressions des deux tensions de sortie du $SIDO_{B-B}$ sont les suivantes :

$$\left\{ \begin{array}{l} \hat{v_3} = H_{33} \cdot \hat{\alpha}_{siqo3} + H_{34} \cdot \hat{\alpha}_{siqo4} + P_{31} \cdot \hat{U}_e + P_{34} \cdot \hat{i}_{ch1} + P_{35} \cdot \hat{i}_{ch2} \\ \hat{v_4} = H_{43} \cdot \hat{\alpha}_{siqo3} + H_{44} \cdot \hat{\alpha}_{siqo4} + P_{41} \cdot \hat{U}_e + P_{44} \cdot \hat{i}_{ch1} + P_{45} \cdot \hat{i}_{ch2} \end{array} \right. \tag{3.140}$$

Ainsi, la matrice des fonctions de transfert de la partie inférieure de SIQO notée $H_{sido-BB}$(s) est donnée par :

$$[H_{sido-BB}(s)] = \begin{bmatrix} H_{33} & H_{34} \\ H_{43} & H_{44} \end{bmatrix} = [C_{22}] \cdot (s \cdot [I_3] - [A_{e2}])^{-1} \cdot [A_{D_{siqo34}}] \tag{3.141}$$

De même, la matrice des fonctions de transferts de perturbations exogènes pour la partie $SIDO_{B-B}$ notée ($P_{sido-BB}$(s)) est donnée par :

$$[P_{sido-BB}(s)] = \begin{bmatrix} P_{31} & P_{34} & P_{35} \\ P_{41} & P_{44} & P_{45} \end{bmatrix} = [C_{22}] \cdot (s \cdot [I_3] - [A_{e2}])^{-1} \cdot [B_{e2}] \tag{3.142}$$

Pour une raison de simplicité, la partie suivante est dédiée à exprimer la représentation d'état et la matrice de transfert totale du SIQO en prenant en compte les modèles d'états et les matrices de transfert de chaque partie du convertisseur (SIDO$_{\text{sepic}}$ et SIDO$_{\text{B-B}}$). En effet,

soit $\underline{\omega}_{init}$ le vecteur d'entrée de perturbation initial (init) pour le convertisseur SIQO donné par :

$$\underline{\omega}_{init} = [\hat{U}_e, \hat{i}_{ch1}, \hat{i}_{ch2}, \hat{i}_{ch3}, \hat{i}_{ch4}]^T \tag{3.143}$$

Nous pouvons définir le vecteur de sorties initial (init) du convertisseur SIQO :

$$\underline{y}_{init} = [\hat{y}_1, \hat{y}_2]^T = [\hat{v}_1, \hat{v}_2, \hat{v}_3, \hat{v}_4]^T \tag{3.144}$$

Par la suite, l'entrée de commande est définie par les rapports cycliques des interrupteurs de puissance du SIQO ($\underline{u}_{SIQO}$) :

$$\underline{u}_{SIQO} = [\hat{\alpha}_{siqo1}, \hat{\alpha}_{siqo2}, \hat{\alpha}_{siqo3}, \hat{\alpha}_{siqo4}]^T \tag{3.145}$$

De plus, il est possible de regrouper toutes les variables d'états du convertisseur DC-DC en un seul vecteur initial noté $\underline{x}_{init}$ avec :

$$\underline{x}_{init} = [i_{L_{11}}, v_{c_d}, i_{L_{12}}, v_1, v_2, i_{L_2}, v_3, v_4]^T \tag{3.146}$$

Par conséquent, la représentation d'état globale du convertisseur SIQO peut s'écrire de la manière suivante (en se basant sur les relations exprimées dans (3.92), (3.117), (3.121), (3.122), (3.133) et (3.134)) :

$$\begin{cases} \underline{\dot{x}}_{init} = [A_{init}] \cdot \underline{x}_{init} + [B_{init1}] \cdot \underline{u}_{SIQO} + [B_{init2}] \cdot \underline{\omega}_{init} \\ \underline{y}_{init} = [C_{init}] \cdot \underline{x_{init}} \end{cases} \tag{3.147}$$

Notons que :

$$\begin{cases} [A_{init}] = \begin{bmatrix} [A_{e1}] & 0_{5,3} \\ 0_{3,5} & [A_{e2}] \end{bmatrix} \\ [B_{init1}] = \begin{bmatrix} [A_{D_{siqo12}}] & 0_{5,2} \\ 0_{3,2} & [A_{D_{siqo34}}] \end{bmatrix} \\ [B_{init2}] = \begin{bmatrix} [B_{e1}] & & & 0_{5,2} & \\ B_{e2}(1,1) & 0 & 0 & B_{e2}(1,2) & B_{e2}(1,3) \\ B_{e2}(2,1) & 0 & 0 & B_{e2}(2,2) & B_{e2}(2,3) \\ B_{e2}(3,1) & 0 & 0 & B_{e2}(3,2) & B_{e2}(3,3) \end{bmatrix} [C_{init}] = \begin{bmatrix} 0_{2,3} & I_2 & 0_{2,1} & 0_{2,2} \\ 0_{2,3} & 0_{2,2} & 0_{2,1} & I_2 \end{bmatrix} \end{cases} \tag{3.148}$$

A la fin, nous obtenons les deux matrices de transfert du convertisseur SIQO suivantes :

$$\left\{ \underline{y}_{init} = [H_{SIQO}] \cdot \underline{u}_{SIQO} + [P_{SIQO}] \cdot \underline{\omega}_{init} \right. \tag{3.149}$$

dont, la matrice des fonctions de transfert de commande du SIQO est :

$$[H_{SIQO}(s)] = \begin{bmatrix} [H_{sido-sepic}] & 0_{2,2} \\ 0_{2,2} & [H_{sido-BB}] \end{bmatrix} = \begin{bmatrix} H_{11} & H_{12} & 0 & 0 \\ H_{21} & H_{22} & 0 & 0 \\ 0 & 0 & H_{33} & H_{34} \\ 0 & 0 & H_{43} & H_{44} \end{bmatrix} \tag{3.150}$$

En se basant sur les relations (3.130) et (3.142), la matrice initiale des fonctions de transfert des perturbations exogènes est :

$$[P_{SIQO}(s)] = \begin{bmatrix} P_{11} & P_{12} & P_{13} & 0 & 0 \\ P_{21} & P_{22} & P_{23} & 0 & 0 \\ P_{31} & 0 & 0 & P_{34} & P_{35} \\ P_{41} & 0 & 0 & P_{44} & P_{45} \end{bmatrix} \tag{3.151}$$

3.4.2 Modélisation du convertisseur SIQO en mode conduction discontinue

3.4.2.1 Nouveau modèle dynamique pour le SIDO$_{\text{sepic}}$

D'après la figure 3.16a, ce mode de fonctionnement est caractérisé par l'apparition d'un quatrième état durant lequel le courant dans L_{11} et L_{12} s'annule. Le quatrième état peut être défini dans l'intervalle suivant :
- État 4 : (Mode Z') durant l'intervalle ($\beta_1.T_{SIQO} \leq t \leq T_{SIQO}$) :
Durant cette phase, D_2 arrête de conduire avec S_{SIQO-1} et S_{SIQO-2} qui sont toujours ouverts. La représentation d'état est donc la suivante :

$$\begin{cases} \dot{\underline{x}}_1(t) &= [A_{14}] \cdot \underline{x}_1(t) + [B_{14}] \cdot \underline{u}_1(t) \\ y_1(t) &= [C_{14}] \cdot \underline{x}_1(t) \end{cases} \tag{3.152}$$

avec :

$$[A_{14}] = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & -\dfrac{1}{RC} & -\dfrac{1}{RC} \\ 0 & 0 & 0 & -\dfrac{1}{RC} & -\dfrac{2}{RC} \end{bmatrix} \tag{3.153}$$

$$[B_{14}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & -\dfrac{1}{C} & 0 \\ 0 & -\dfrac{1}{C} & -\dfrac{1}{C} \end{bmatrix}, \; [C_{14}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.154}$$

Nous définissons la nouvelle grandeur moyenne suivante :

$$\left\{ \; \langle \beta_1 \rangle_{T_{SIQO}}(t) = D_{beta1} + \hat{\beta}_1(t) \right. \tag{3.155}$$

Le nouveau modèle petits signaux du SIDO$_{\text{sepic}}$ en conduction discontinue (dis) est donné par l'équation générale suivante :

$$\left\{ \; \dot{\hat{\underline{x}}}_1(t) = [A_{e1(dis)}] \cdot \hat{\underline{x}}_1(t) + [A_{D_{siqo12}}] \cdot \hat{\alpha}_{siqo12}(t) + [A_{beta_1}] \cdot \hat{\beta}_1(t) + [B_{e1(dis)}] \cdot \hat{\underline{u}}_1(t) \right. \tag{3.156}$$

et toujours :

$$[C_{14}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \tag{3.157}$$

avec : $[B_{14}] \neq [[B_{11}] = [B_{12}] = [B_{13}]]$.

$$\begin{cases} [A_{e1(dis)}] = D_{siqo1} \cdot [A_{11}] + (D_{siqo2} - D_{siqo1}) \cdot [A_{12}] + (D_{beta1} - D_{siqo2}) \cdot [A_{13}] \\ \qquad\qquad +(1 - D_{beta1}) \cdot [A_{14}] \\ [B_{e1(dis)}] = [B_{14}] + ([B_{11}] - [B_{14}]) \cdot D_{beta1} \\ [A_{beta_1}] = ([A_{13}] - [A_{14}]) \cdot X_{e1} \end{cases} \tag{3.158}$$

3.4.2.2 Nouveau modèle dynamique pour le SIDO$_{\text{B-B}}$

De même pour la partie inférieure du convertisseur SIQO, la figure 3.16b illustre l'apparition d'une nouvelle phase pour le SIDO$_{\text{B-B}}$ qui correspond au mode Z' (durant l'intervalle

($\beta_2.T_{SIQO} \leq t \leq T_{SIQO}$)). Durant cette phase, le courant i_{L_2} s'annule, D_4 arrête de conduire avec S_{SIQO-3} et S_{SIQO-4} qui sont toujours ouverts. Le nouveau modèle petits signaux de ce système est présenté en (3.159) : en effet,

$$\left\{ \begin{array}{lcl} \dot{\underline{x}}_2(t) & = & [A_{24}] \cdot \underline{x}_2(t) + [B_{24}] \cdot \underline{u}_2(t) \\ y_2(t) & = & [C_{24}]^T \cdot \underline{x}_2(t) \end{array} \right. \tag{3.159}$$

avec :

$$[A_{24}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\dfrac{2}{RC} & -\dfrac{1}{RC} \\ 0 & -\dfrac{1}{R.C} & -\dfrac{1}{R.C} \end{bmatrix} \tag{3.160}$$

$$[B_{24}] = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\dfrac{1}{C} & -\dfrac{1}{C} \\ 0 & 0 & -\dfrac{1}{C} \end{bmatrix}, \ [C_{24}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \tag{3.161}$$

Nous définissons la nouvelle grandeur moyenne suivante :

$$\left\{ \ \langle \beta_2 \rangle_{T_{SIQO}}(t) = D_{beta2} + \hat{\beta}_2(t) \right. \tag{3.162}$$

En somme, le nouveau modèle moyen petits signaux du $\text{SIDO}_{\text{B-B}}$ en mode conduction discontinue (dis) est donné par l'expression suivante :

$$\left\{ \ \dot{\hat{\underline{x}}}_2(t) = [A_{e2(dis)}] \cdot \hat{\underline{x}}_2(t) + [A_{D_{siqo34}}] \cdot \hat{\alpha}_{siqo34}(t) + [A_{beta_2}] \cdot \hat{\beta}_2(t) + [B_{e2(dis)}] \cdot \hat{\underline{u}}_2(t) \right. \tag{3.163}$$

et toujours,

$$[C_{24}] = \begin{bmatrix} 0_{2,1} & I_2 \end{bmatrix} \tag{3.164}$$

sachant que $[B_{22}] = [B_{23}] = [B_{24}] \neq [B_{21}]$ et

$$\left\{ \begin{array}{l} [A_{e2(dis)}] = D_{siqo3} \cdot [A_{21}] + (D_{siqo4} - D_{siqo3}) \cdot [A_{22}] + (D_{beta2} - D_{siqo4}) \cdot [A_{23}] \\ \qquad\qquad +(1 - D_{beta2}) \cdot [A_{24}] \\ [B_{e2(dis)}] = D_{siqo3} \cdot [B_{21}] + (D_{beta2} - D_{siqo3}) \cdot [B_{22}] + (1 - D_{beta2}) \cdot [B_{24}] \\ [A_{beta_2}] = ([A_{23}] - [A_{24}]) \cdot X_{e2} \end{array} \right. \tag{3.165}$$

3.4.3 Synthèse d'un contrôleur robuste pour le convertisseur SIQO

3.4.3.1 Introduction

Une commande par retour d'état, un contrôleur à base de l'approche de Lyapunov et la théorie de commande à base de la résolution d'un problème H_∞ sont les trois méthodes les plus étudiées et développées pour la conception d'algorithmes de contrôle moderne [43, 102]. Pour la famille des convertisseurs DC-DC multi-sorties (SIMO) qui partage un même élément de stockage ainsi que le convertisseur SIQO décrit dans ce chapitre ($\text{SIDO}_{\text{sepic}}$ et $\text{SIDO}_{\text{B-B}}$) nécessite une stratégie de contrôle plus compliquée qu'un convertisseur DC-DC avec une seule sortie [180, 69, 71, 137]. Ceci est dû aux nombreuses contraintes apportées par une telle topologie (multisorties SIQO) telles que : un système de nature multivariable, plusieurs boucles couplées, dépendances entre les variables du système, le courant de l'élément du stockage et les rapports cycliques du convertisseur, etc... Dans la littérature, les commandes robustes des convertisseurs à plusieurs sorties de type décentralisé [71, 99, 206, 196] sont

largement étudiées. Ces contrôleurs cherchent à découpler les sorties du système.
Dans ce travail, nous avons opté pour l'implantation d'une commande multivariable centralisée qui tient compte des interactions du système à base d'une synthèse H_∞. L'objectif du contrôleur est de fournir une stabilité robuste.
La figure 3.19 montre la structure du contrôleur envisagée. Elle est appliquée aux deux parties du convertisseur SIQO avec les mêmes paramètres.

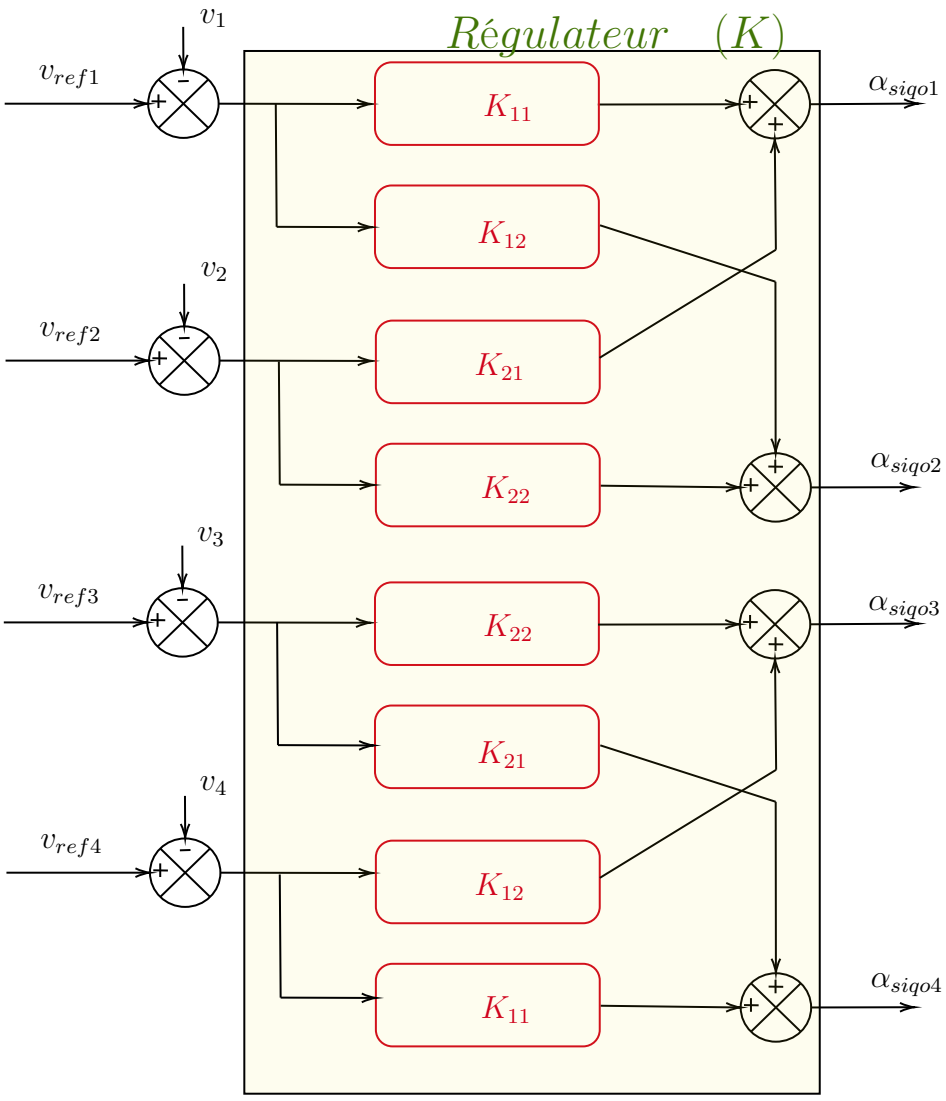


Fig. 3.19 – Diagramme du correcteur (K) envisagé par la synthèse H_∞

Dans la partie suivante, nous allons expliquer la stratégie de synthèse de ce contrôleur ainsi que ses performances.

3.4.3.2 Cahier des charges du contrôleur

En se basant sur le fonctionnement souhaité du SIQO ainsi que ses contraintes matérielles, nous avons défini le cahier des charges suivant :
++ le contrôleur doit fournir une marge de stabilité suffisante avec un bon suivi de consigne ;
++ la stabilité du transfert entre $\underline{u}_{SIQO}$ et $\underline{y}_{init}$ doit être maximale afin d'atténuer l'effet des perturbations ($\underline{\omega}_{init}$) sur les quatre tensions de sorties v_1, v_2, v_3 et v_4 avec un dépassement maximal égal à 2 %. En d'autres termes, l'objectif est d'obtenir un compromis entre le rejet des perturbations et la robustesse aux variations des grandeurs d'entrée.

++ l'effet des bruits de mesure des quatre tensions de sortie du SIQO liés au hachage haute fréquence de l'onduleur doit être diminué et les différentes fréquences de résonance du SIQO doivent être évitées ;
++ la commande doit être limitée pour respecter les contraintes système fixées dans le tableau 3.1 et pour avoir un dépassement raisonnable. En d'autres termes, il faut obtenir une commande modérée et pas trop énergétique.

3.4.3.3 Formulation du problème de commande à base d'une synthèse H_∞

Soit un système physique linéaire invariant de fonction de transfert H(s) avec la présentation associée à H suivante :

$$(H) : \left(\begin{array}{c|c} [A_h] & [B_h] \\ \hline [C_h] & [D_h] \end{array} \right) \tag{3.166}$$

Pour des conditions initiales supposées nulles, la fonction de transfert unique (H(s)) peut s'écrire comme suit :

$$\left\{ H(s) = [C_h] \cdot (sI - [A_h])^{-1} \cdot [B_h] + [D_h] \right. \tag{3.167}$$

Dont sa présentation d'état est donnée ci-dessous :

$$\left\{ \begin{array}{rcl} \underline{\dot{x}}(t) & = & [A_h] \cdot \underline{x}(t) + [B_h] \cdot \underline{U}\,(t) \\ \underline{Y}\,(t) & = & [C_h] \cdot \underline{x}(t) + [D_h] \cdot \underline{U}(t) \end{array} \right. \tag{3.168}$$

Commande H_∞ : la méthode de contrôle à base de H_∞ consiste à déterminer un correcteur K pour un système augmenté Λ : (fonction de transfert H + les filtres de pondérations) [90]. Cette commande tend à minimiser la valeur de la norme H_∞, des fonctions de transfert du modèle, afin de garantir une meilleure stabilité en boucle fermée avec suffisamment de robustesse. La représentation de l'interconnexion du système avec un contrôleur dans le contexte d'une synthèse H_∞ est donnée sur la figure 3.20.

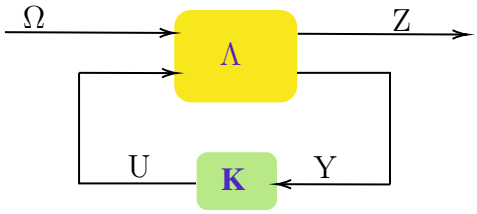


Fig. 3.20 – Présentation standard H_∞ : Interconnexion du système (Λ) avec le correcteur (K)

La figure 3.20 clarifie le problème H_∞ avec :
Ω : un vecteur constitué des entrées externes (exogènes) au plan Λ et des bruits de mesure, des consignes, etc...
Z : correspond au vecteur des sorties à optimiser ;
Y : présente le vecteur des grandeurs mesurées du plan Λ ;
U : le vecteur qui rassemble les consignes de commande.
La représentation d'état du plan augmenté (aug) Λ est la suivante :

$$\left\{ \begin{array}{rcl} \underline{\dot{x}}(t) & = & [A]_{aug} \cdot \underline{x}(t) + [B_\Omega] \cdot \underline{\Omega}\,(t) + [B_u] \cdot \underline{U}\,(t) \\ \underline{Z}\,(t) & = & [C_z] \cdot \underline{x}(t) + [D_{z\Omega}] \cdot \underline{\Omega}\,(t) + [D_{zu}] \cdot \underline{U}\,(t) \\ \underline{Y}\,(t) & = & [C_y] \cdot \underline{x}(t) + [D_{y\Omega}] \cdot \underline{\Omega}\,(t) + [D_{yu}] \cdot \underline{U}\,(t) \end{array} \right. \tag{3.169}$$

avec :

$$\left(\Lambda \right) : \left(\begin{array}{c|cc} [A]_{aug} & [B_\Omega] & [B_u] \\ \hline [C_z] & [D_{z\Omega}] & [D_{zu}] \\ [C_y] & [D_{y\Omega}] & [D_{yu}] \end{array} \right) \tag{3.170}$$

La description matricielle du système augmenté (matrice du transfert) en boucle ouverte est donnée par l'expression suivante (3.171) (notons que $\Lambda_{22}(s)$=H(s)) :

$$\left(\begin{array}{c} Z(s) \\ Y(s) \end{array} \right) = [\Lambda] \left(\begin{array}{c} \Omega(s) \\ U(s) \end{array} \right) = \left(\begin{array}{cc} \Lambda_{11}(s) & \Lambda_{12}(s) \\ \Lambda_{21}(s) & \Lambda_{22}(s) \end{array} \right) \left(\begin{array}{c} \Omega(s) \\ U(s) \end{array} \right) \tag{3.171}$$

La relation entre Ω et Z est donnée par la fonction de transfert en boucle fermée $T_{z\Omega}$ ci-dessous en (3.172) appelée encore Transformation Linéaire Fractionnaire (LFT) notée $F_l(\Lambda,K)$:

$$\left\{ \; T_{z\Omega}(s) = F_l(\Lambda(s), K(s)) = \Lambda_{11}(s) + \Lambda_{12}(s) \cdot K(s) \cdot (I - \Lambda_{22}(s) \cdot K(s))^{-1} \cdot \Lambda_{21}(s) \right. \tag{3.172}$$

Notons que l'idée clé d'une commande H_∞ est la minimisation de l'effet des interactions de Ω sur Z par le recours de la norme H_∞ [216]. En d'autres termes, cette synthèse cherche à atténuer la valeur de cette norme pour des marges de fréquences défavorables. Donc, nous allons appliquer cette norme à la fonction $F_l(\Lambda,K)$ en écrivant l'expression en (3.173) :

$$\left\{ \; ||F_l(\Lambda, K)||\infty = \sup_{\Omega \neq 0} \frac{||Z||_2}{||\Omega||_2} = \sup_{\omega \in]0+\infty[} \bar{\sigma}(F_l(\Lambda, K)(j\omega)) \right. \tag{3.173}$$

Avec :
$\sigma(F_l(\Lambda, K)(j\omega))$: les valeurs singulières de $F_l(\Lambda, K)(j\omega)$.
$T_{z\Omega}(j\omega) = F_l(\Lambda, K)(j\omega)$
$\overline{\sigma}(F_l(\Lambda, K)(j\omega))$: max des valeurs singulières
$\underline{\sigma}(F_l(\Lambda, K)(j\omega))$: min des valeurs singulières.

Nous pouvons distinguer deux approches de résolution d'un problème H_∞ : la première correspond à la recherche d'un correcteur K optimal qui minimise la norme H_∞ de $F_l(\Lambda,K)$ et la deuxième consiste à trouver un correcteur K qui vérifie la condition suivante en (3.174) : (dite sous optimale)

$$||F_l(P, K)||\infty < \gamma, avec \quad \gamma \in \Re_+^* \tag{3.174}$$

Réponse au cahier des charges : afin de faire la liaison entre les objectifs fixés dans le cahier des charges et la synthèse H_∞, il faut définir deux matrices différentes : celle pour la sensibilité en sortie (S_Y) et celle pour la sensibilité complémentaire (T_Y) en sortie. En effet pour un système de fonction de transfert initiale H, un correcteur K et une loi de commande de type $U = K.Y$, S_Y et T_Y sont définis de la manière suivante :

$$\left\{ \begin{array}{l} S_Y = (I + H.K)^{-1} \\ T_Y = H.K.(I + H.K])^{-1} \end{array} \right. \tag{3.175}$$

En se basant sur [175, 8] et pour toute les paires entrée/sortie du système MIMO :

— soit Δ_p un gain additif de perturbation sur la sortie à réguler, le système en boucle fermée est stable si et seulement si :

$$\left\{ \; \overline{\sigma}(\Delta) < \underline{\sigma}(I + H \cdot K) \right. \tag{3.176}$$

— l'atténuation des perturbations sur le vecteur de sortie revient à trouver la norme H_∞ la plus petite possible de S_Y, avec :

$$\left\{ \; \overline{\sigma}(S_Y) = \overline{\sigma}((I + H \cdot K])^{-1}) = \frac{1}{\underline{\sigma}(I+H \cdot K)} \leq \frac{1}{\underline{\sigma}(H \cdot K)} \right. \tag{3.177}$$

De ce fait, il faut trouver un optimum de $\underline{\sigma}(H \cdot K)$ pour assurer :
- le rejet des perturbations de mesure : cela revient à trouver un meilleur contrôleur de sorte que la plus grande valeur singulière de S_Y^{-1} soit la plus petite possible. En d'autres termes, il faut réduire $\overline{\sigma}(T_Y)$;
- sachant que $S_Y + T_Y = I$, le suivi de consigne consiste à minimiser la plus grande valeur singulière de S_Y afin que I-$S_Y \approx I$;
- pour arriver à une commande modérée et éviter les saturations (pour obtenir une commande pas trop nerveuse), il faut minimiser T_Y.

Construction des filtres de pondérations : la méthode la plus répandue pour pondérer les fonctions de sensibilité S_Y, de sensibilité complémentaire T_Y et la fonction $K \cdot S_Y$, liant l'entrée Ω avec la sortie de commande U, est la méthode des sensibilités mixtes généralisées (3.178) [37, 186, 187, 101, 198, 184]. Cette pondération consiste à déterminer les coefficients des filtres notés Φ_i (avec i=1, 2, 3) [modèle H_∞ standard] pour avoir le fonctionnement désiré. Comme exemple, un filtre de pondération d'ordre 2 est capable d'annuler l'erreur de traînage [44], avec la condition de stabilité interne suivante :

$$|| \begin{pmatrix} \Phi_1 \cdot S_Y \\ \Phi_2 \cdot K \cdot S_Y \\ \Phi_3 \cdot T_Y \end{pmatrix} ||_\infty < 1 \tag{3.178}$$

3.4.3.4 Application de la synthèse H_∞ au convertisseur SIQO

À titre de rappel : soit la représentation d'état initial déterminée précédemment du convertisseur SIQO suivante :

$$\begin{cases} \underline{\dot{x}}_{init} = [A_{init}] \cdot \underline{x}_{init} + [B_{init1}] \cdot \underline{u}_{SIQO} + [B_{init2}] \cdot \underline{\omega}_{init} \\ \underline{y}_{init} = [C_{init}] \cdot \underline{x_{init}} \end{cases} \tag{3.179}$$

et soient les matrices de transfert du SIQO déterminées précédemment :

$$\{ \ \underline{y}_{init} = [H_{SIQO}] \cdot \underline{u}_{SIQO} + [P_{SIQO}] \cdot \underline{\omega}_{init} \tag{3.180}$$

Soit G(s) la matrice de transfert du convertisseur SIQO qui est composée de H_{SIQO} et P_{SIQO} : comme le montre la figure 3.21, le modèle total du convertisseur SIQO multivariable à réguler par l'approche H_∞ : un système MIMO (Multi-Inputs Multi-Outputs) est montré sur la figure 3.21.

Réduction du modèle SIQO à réguler par la synthèse H_∞ : le convertisseur DC-DC SIQO est composé de deux sous-systèmes physiques bien indépendants vis-à-vis de leurs variables d'état. Cependant, avec un bon dimensionnement des deux inductances couplées du $\text{SIDO}_{\text{sepic}}$ et de l'inductance L_2 du $\text{SIDO}_{\text{B-B}}$ (phase de stockage), les deux systèmes présentent approximativement un comportement dynamique similaire. De ce fait, la synthèse peut se limiter sur l'un des deux systèmes. L'ordre du modèle de $\text{SIDO}_{\text{sepic}}$ est de cinq alors qu'il n'est que de trois pour le deuxième sous-système.
Par conséquent, l'approche H_∞ sera appliquée seulement sur le modèle du $\text{SIDO}_{\text{B-B}}$ pour construire le correcteur robuste qui est par la suite appliqué aussi au $\text{SIDO}_{\text{sepic}}$. L'hypothèse de similitude de comportement dynamique des deux sous-systèmes est vérifiée, par la suite, en simulation et par l'expérience.

La fonction de pondération Φ_3 est utilisée pour augmenter le rejet des hautes fréquences de la fonction T_Y. Vue la contrainte $S_Y + T_Y = I$ pour la méthode des sensibilités mixtes utilisée

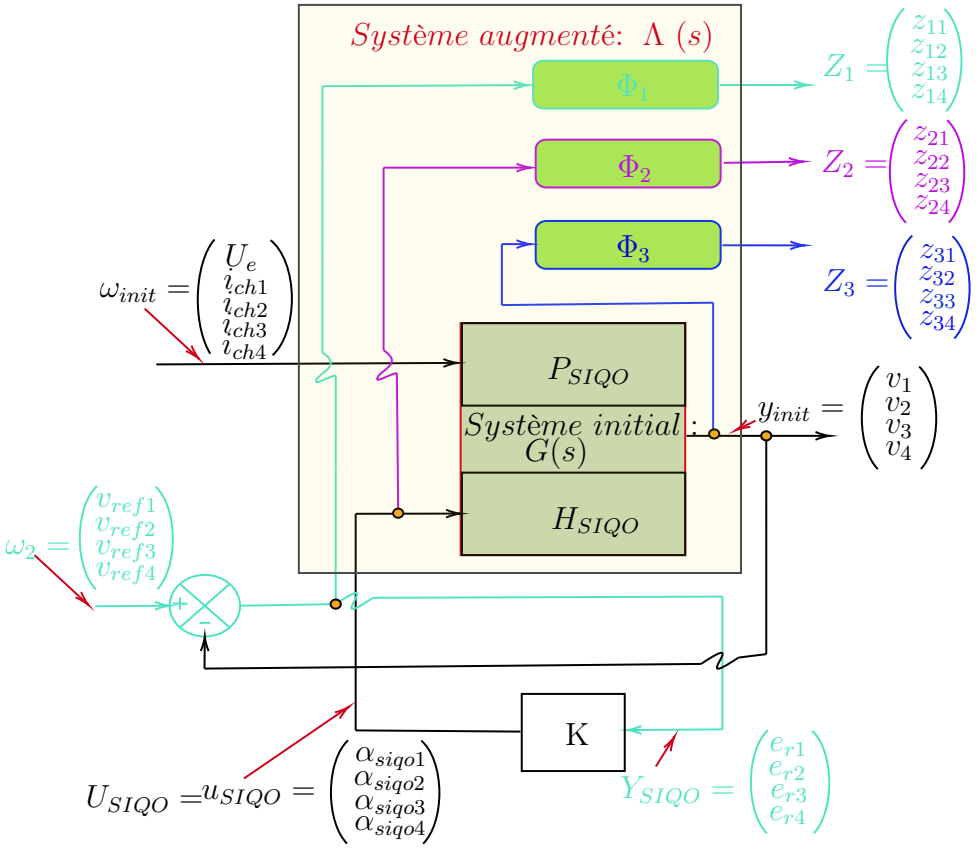


Fig. 3.21 – Modèle global MIMO du SIQO à réguler par l'approche H_∞

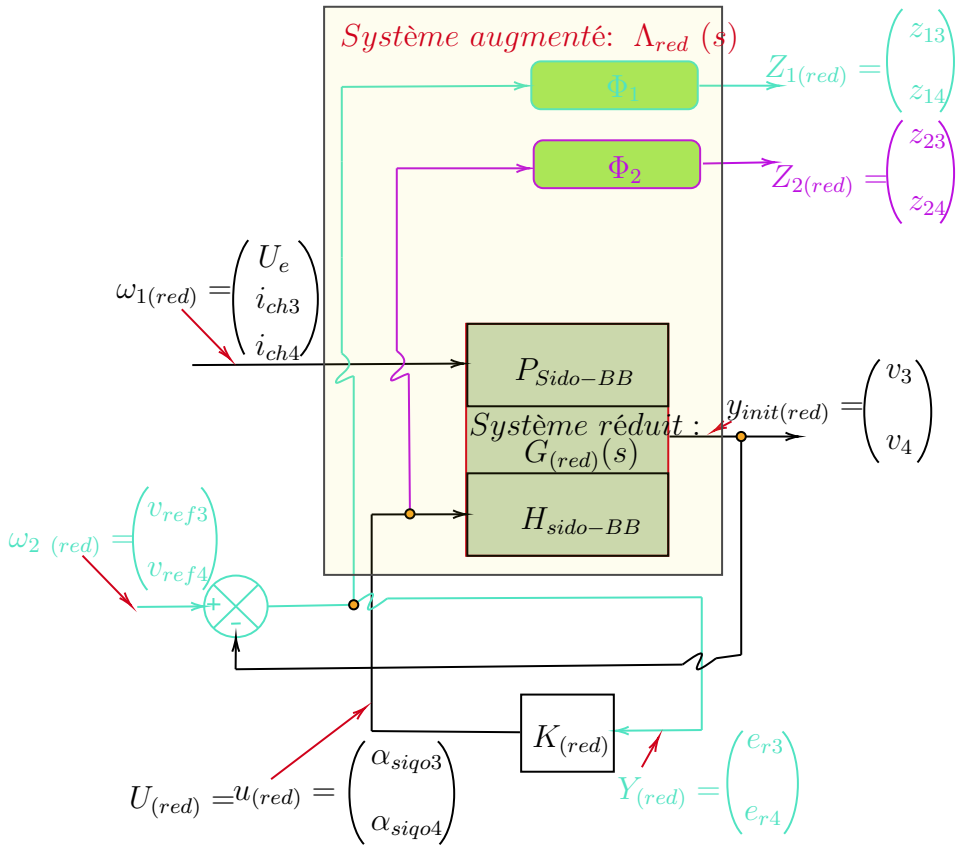


Fig. 3.22 – Modèle réduit MIMO du SIQO à réguler par l'approche H_∞ ($\text{SIDO}_{\text{B-B}}$)

$(S_Y/KS_Y/T_Y)$, il suffit de trouver un bon compromis pour minimiser T_Y par le recours à S_Y. De ce fait, le filtre Φ_3 est éliminé (raison de réduire l'ordre du correcteur). Le nouveau modèle réduit pour la régulation MIMO avec l'approche H_∞ est montré par la figure 3.22.

Synthèse du correcteur pour le modèle SIQO réduit : Pour le sous-système $\text{SIDO}_{\text{B-B}}$ (SIQO réduit), le contrôleur H_∞ doit assurer la stabilité de $F_l(\Lambda_{red},K_{red})$. De plus la norme H_∞ de $F_l(\Lambda_{red},K_{red})$ doit être minimale. Le modèle standard d'une synthèse H_∞ montré sur la figure 3.20 est appliqué au système $\text{SIDO}_{\text{B-B}}$ avec le nouveau paramétrage présenté par la figure 3.23. En effet, soit les vecteurs suivants :

$$\underline{\Omega}_{(red)} = [U_e, i_{ch3}, i_{ch4}, v_{ref3}, v_{ref4}]^T \tag{3.181}$$

$$\underline{Z}_{(red)} = [z_{13}, z_{14}, z_{23}, z_{24}]^T \tag{3.182}$$

$$\underline{U}_{(red)} = [\alpha_3, \alpha_4]^T \tag{3.183}$$

$$\underline{Y}_{(red)} = [e_{r3}, e_{r4}]^T \tag{3.184}$$

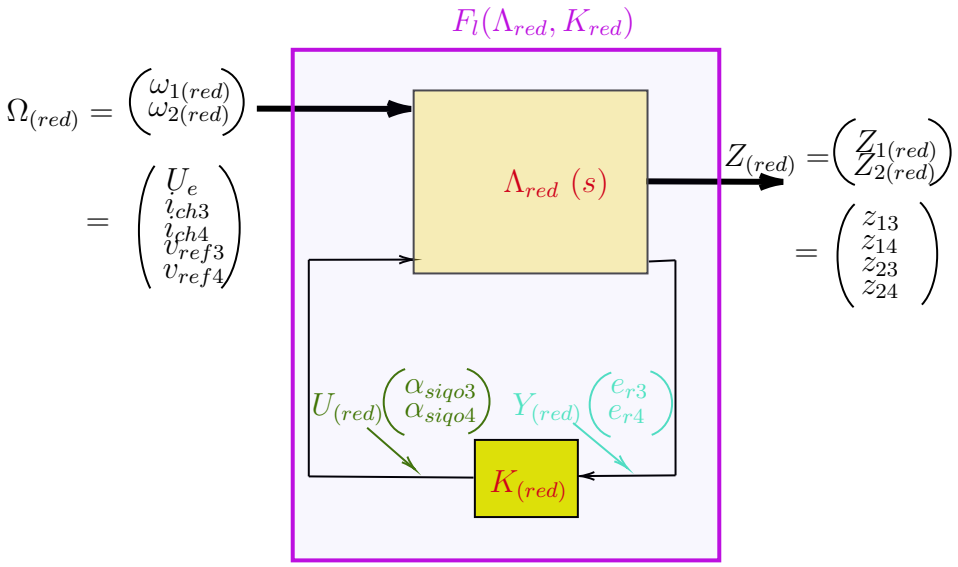


Fig. 3.23 – Nouveau paramétrage du problème standard H_∞

avec :

- $\Omega_{(red)}$: vecteur des entrées exogènes qui regroupe les perturbations vis-à-vis desquelles il faut être robuste et les entrées de références à suivre ;
- $Z_{(red)}$: vecteur des sorties à optimiser composé par le vecteur des erreurs pondérées (par Φ_1) entre les consignes et les tensions mesurées à la sortie du $\text{SIDO}_{\text{B-B}}$ et le vecteur des signaux de commande pondérés par Φ_2 ;
- $U_{(red)}$: vecteur des signaux de commande non pondérés (initial du sous-système) ;
- $Y_{(red)}$: vecteur des erreurs entre les consignes de références et le vecteur des tensions mesurées (v_3 et v_4). Notons que l'ordre du correcteur est égal à l'ordre du système réduit Λ_{red}. En d'autres termes, cela correspond à la somme de l'ordre du système $\text{SIDO}_{\text{B-B}}$ et de l'ordre des fonctions de pondération. De ce fait, il est préférable de réduire la taille de ces filtres tout en gardant de bonnes performances. Pour le choix du filtre Φ_1 [52, 39, 44], le régulateur doit garantir une erreur très faible dans le domaine fréquentiel inférieure aux bruits de mesure et du rayonnement électromagnétique. De plus, le système doit être stable et robuste aux dynamiques du courant dans l'onduleur

et aux variations de la tension d'entrée. La décision d'utiliser un filtre passe bas d'ordre 1 avec une fréquence de coupure basse assure une bonne marge de stabilité et rejette les perturbations au-delà de cette fréquence. Pour le choix du filtre Φ_2 [94], une simple constante est suffisante pour agir directement sur la dynamique des signaux de commande (critères de rapidité, dépassement et temps de stabilisation).

Le système à réguler appartient à la famille des systèmes MIMOs, donc, les deux filtres de pondération Φ_1 et Φ_2 sont deux matrices de transfert. Par conséquent, soit les matrices de pondérations Φ_1 et Φ_2 suivantes :

$$\begin{cases} [\Phi_1(s)] = \begin{bmatrix} \Phi_{11}(s) & 0 \\ 0 & \Phi_{12}(s) \end{bmatrix} = \begin{bmatrix} \dfrac{a_1}{1+b_1 s} & 0 \\ 0 & \dfrac{a_2}{1+b_2 s} \end{bmatrix} \\ [\Phi_2(s)] = \begin{bmatrix} \Phi_{21}(s) & 0 \\ 0 & \Phi_{22}(s) \end{bmatrix} = \begin{bmatrix} cte_1 & 0 \\ 0 & cte_2 \end{bmatrix} \end{cases} \tag{3.185}$$

Notons que dans les travaux de [37, 171, 87], le filtre passe bas est choisi avec la forme suivante ($\Phi_1{}'$) :

$$\begin{cases} [\Phi_1{}'(s)] = \begin{bmatrix} \Phi_{11}{}'(s) & 0 \\ 0 & \Phi_{12}{}'(s) \end{bmatrix} = \begin{bmatrix} \dfrac{a_1 s + c_1}{s+b_1} & 0 \\ 0 & \dfrac{a_2 s + c_2}{s+b_2} \end{bmatrix} \end{cases} \tag{3.186}$$

Dans ce travail, les deux modèles de pondération (dans 3.185 et 3.186) : le modèle (Φ_1/Φ_2) et le modèle $(\Phi_1{}'/\Phi_2)$ sont utilisés pour la synthèse du contrôleur et sont comparés en simulation. Afin de calculer le correcteur K, il faut déterminer la représentation d'état du système augmenté réduit du SIQO (Λ_{red}) selon la forme décrite dans l'expression (3.169).

— Avec le modèle de pondération (Φ_1/Φ_2) :

D'abord, $\dot{Z}_{(red)}(t)$ est déterminée par une transformée de Laplace inverse et s'exprime de la façon suivante :

$$\left(\dot{Z}_{(red)} \right) = \begin{pmatrix} \dot{Z}_{1(red)} \\ \dot{Z}_{2(red)} \end{pmatrix} = \begin{pmatrix} \dot{z}_{13} &=& (-1/b_1)\cdot z_{13} + (a_1/b_1)\cdot e_{r3} \\ \dot{z}_{14} &=& (-1/b_2)\cdot z_{14} + (a_2/b_2)\cdot e_{r4} \\ \dot{z}_{23} &=& (cte_1 \cdot \dot{\alpha}_{siqo3}) = 0 \\ \dot{z}_{24} &=& (cte_2 \cdot \dot{\alpha}_{siqo4}) = 0 \end{pmatrix} \tag{3.187}$$

dont : e_{r3}= v_{ref3}-v_3 et e_{r4}= v_{ref4}-v_4.

Soit le nouveau vecteur des variables d'états du plan augmenté (Λ_{red}), noté X_a avec :

$$\underline{X}_a(t) = [i_{L_2}(t), v_3(t), v_4(t), z_{13}(t), z_{14}(t)]^T \tag{3.188}$$

De même pour respecter les dimensions du système, nous allons définir un vecteur de commande augmenté noté U_a, avec :

$$\underline{U}_a(t) = [\underline{U}_{(red)}, 0, 0]^T \tag{3.189}$$

Par conséquent, la représentation d'état du système augmenté dans ce cas s'écrit sous la forme suivante :

$$\begin{cases} \underline{\dot{X}_a}(t) &=& [A_a]\cdot \underline{X}_a(t) + [B_\Omega]\cdot \underline{\Omega}\,(t) + [B_{U_a}]\cdot \underline{U}_a\,(t) \\ \underline{Z}_{(red)}\,(t) &=& [C_{Z_{(red)}}]\cdot \underline{X}_a(t) + [D_{Z_{(red)}\Omega}]\cdot \underline{\Omega}\,(t) + [D_{ZU_a}]\cdot \underline{U}_a\,(t) \\ \underline{Y}_{(red)}\,(t) &=& [C_{Y_{(red)}}]\cdot \underline{X}_a(t) + [D_{Y_{(red)}\Omega}]\cdot \underline{\Omega}\,(t) + [D_{Y_{(red)}U_a}]\cdot \underline{U}_a\,(t) \end{cases} \tag{3.190}$$

avec (en se basant de plus sur la représentation du $\text{SIDO}_{\text{B-B}}$ dans les équations (3.117) et (3.135)) :

$$\begin{cases} [A_a] = \begin{bmatrix} A_{e2} & 0_{3,2} \\ \begin{bmatrix} 0 & -a_1/b_1 & 0 \\ 0 & -a_2/b_2 & 0 \end{bmatrix} & \begin{bmatrix} -1/b_1 & 0 \\ 0 & -1/b_2 \end{bmatrix} \end{bmatrix} \\ [B_\Omega] = \begin{bmatrix} B_{e2} & 0_{3,2} \\ 0_{2,3} & \begin{bmatrix} a_1/b_1 & 0 \\ 0 & a_2/b_2 \end{bmatrix} \end{bmatrix} \\ [B_{U_a}] = \begin{bmatrix} A_{D_{siqo34}} & 0_{3,2} \\ 0_{2,2} & 0_{2,2} \end{bmatrix} \end{cases} \tag{3.191}$$

$$\begin{cases} [C_{Z_{(red)}}] = \begin{bmatrix} 0_{2,3} & I_2 \\ 0_{2,3} & 0_{2,2} \end{bmatrix} \\ [D_{Z_{(red)}\Omega}] = [0_{4,5}] \\ [D_{ZU_a}] = \begin{bmatrix} 0_{2,2} & 0_{2,2} \\ \begin{bmatrix} cte_1 & 0 \\ 0 & cte_2 \end{bmatrix} & 0_{2,2} \end{bmatrix} \end{cases} \tag{3.192}$$

$$\begin{cases} [C_{Y_{(red)}}] = \begin{bmatrix} 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 \end{bmatrix} \\ [D_{Y_{(red)}\Omega}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \\ [D_{Y_{(red)}U_a}] = 0_{2,4} \end{cases} \tag{3.193}$$

— Avec le modèle de pondération $(\Phi_1{}'/\Phi_2)$:
Pour ce modèle de pondération, $\dot{Z}_{(red)}(t)$ est aussi déterminée par une transformée de Laplace inverse et s'exprime de la façon suivante :

$$\left(\dot{Z}_{(red)} \right) = \begin{pmatrix} \dot{Z}_{1(red)} \\ \dot{Z}_{2(red)} \end{pmatrix} = \begin{pmatrix} \dot{z}_{13} &=& -b_1 \cdot z_{13} + a_1 \cdot \dot{e}_{r3} + c_1 \cdot e_{r3} \\ \dot{z}_{14} &=& -b_2 \cdot z_{14} + a_2 \cdot \dot{e}_{r4} + c_2 \cdot e_{r4} \\ \dot{z}_{23} &=& (cte_1 \cdot \dot{\alpha}_{siqo3}) = 0 \\ \dot{z}_{24} &=& (cte_2 \cdot \dot{\alpha}_{siqo4}) = 0 \end{pmatrix} \tag{3.194}$$

En se basant sur la dernière relation (3.194), nous pouvons déduire les expressions suivantes (sachant que e_{r3}= v_{ref3} - v_3 et e_{r4}= v_{ref4} - v_4) :

$$\begin{pmatrix} v_{ref3} \\ v_{ref4} \end{pmatrix} = \begin{pmatrix} 1/c_1 \cdot \dot{z}_{13} + b_1/c_1 \cdot z_{13} + a_1/c_1 \cdot \dot{v}_3 + v_3 \\ 1/c_2 \cdot \dot{z}_{14} + b_2/c_2 \cdot z_{14} + a_2/c_2 \cdot \dot{v}_4 + v_4 \end{pmatrix} \tag{3.195}$$

En s'appuyant sur la représentation d'état du $\text{SIDO}_{\text{B-B}}$ dans les équations (3.117) et (3.135) et en assumant que toutes les matrices sont réversibles, nous pouvons déterminer la nouvelle expression augmentée de $\underline{\alpha}_{34}$, notée $\underline{U}_2$ suivante :

$$\left\{ \ \underline{U}_2 = [R_2] \cdot \underline{\dot{x}}_2 + [M_2] \cdot \underline{x}_2 + [N_2] \cdot \underline{u}_2 \right. \tag{3.196}$$

avec :

$$\underline{U}_2 = [\alpha_{siqo3}, \alpha_{siqo4}, 0]^T \tag{3.197}$$

$$\begin{cases} [R_2] &= \left[[A_{D_{siqo34}}] \quad [0 \quad 0 \quad 1]^T\right]^{-1} \\ [M_2] &= -[R_2]\cdot[A_{e2}] \\ [N_2] &= -[R_2]\cdot[B_{e2}] \end{cases} \tag{3.198}$$

Avec les expressions définies dans (3.195), le vecteur $\underline{U}_2$ augmenté est noté $\underline{U}'_2$, avec :

$$\underline{U}'_2 = [\underline{U}_2, v_{ref3}, v_{ref4}]^T \tag{3.199}$$

En s'appuyant sur les expressions (3.195), (3.196) et (3.199), le nouveau vecteur de commande $\underline{U}'_2$ s'écrit de la façon suivante :

$$\left\{ \ \underline{U}'_2 = [R'_2]\cdot\underline{\dot{X}}_a + [M'_2]\cdot\underline{X}_a + [N'_2]\cdot\underline{\Omega} \right. \tag{3.200}$$

avec :

$$\underline{X}_a(t) = [i_{L_2}(t), v_3(t), v_4(t), z_{13}(t), z_{14}(t)]^T \tag{3.201}$$

$$\begin{cases} [R'_2] = \begin{bmatrix} R_2 & 0_{3,2} \\ \begin{bmatrix} 0 & a_1/c_1 & 0 \\ 0 & a_2/c_2 & 0 \end{bmatrix} & \begin{bmatrix} 1/c_1 & 0 \\ 0 & 1/c_2 \end{bmatrix} \end{bmatrix} \\ [M'_2] = \begin{bmatrix} M_2 & 0_{3,2} \\ \begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} & \begin{bmatrix} b_1/c_1 & 0 \\ 0 & b_2/c_2 \end{bmatrix} \end{bmatrix} \\ [N'_2] = \begin{bmatrix} N_2 & 0_{3,2} \\ 0_{2,3} & 0_{2,2} \end{bmatrix} \end{cases} \tag{3.202}$$

Pour ce modèle de pondération, la nouvelle expression de $\underline{\dot{X}}_a$ est dérivée de la relation présentée dans (3.200). Donc, l'expression de $\underline{\dot{X}}_a$ est la suivante :

$$\left\{ \ \underline{\dot{X}_a}(t) = [A_a]\cdot\underline{X}_a(t) + [B_\Omega]\cdot\underline{\Omega}\,(t) + [B'_{U'_2}]\cdot\underline{U}'_2 \right. \tag{3.203}$$

avec :

$$\begin{cases} [A_a] &= -[R'_2]^{-1}\cdot[M'_2] \\ [B_\Omega] &= -[R'_2]^{-1}\cdot[N'_2] \\ [B'_{U'_2}] &= [R'_2]^{-1} \end{cases} \tag{3.204}$$

Afin d'arriver à écrire la nouvelle représentation d'état du sous-système augmenté avec ce modèle de pondération, nous allons définir le nouveau vecteur $\underline{U}_a$ avec :

$$\underline{U}_a = [\alpha_{siqo3}, \alpha_{siqo4}]^T \tag{3.205}$$

Par conséquent, la nouvelle représentation d'état à réguler pour ce modèle de pondération est :

$$\begin{cases} \underline{\dot{X}_a}(t) &= [A_a]\cdot\underline{X}_a(t) + [B_\Omega]\cdot\underline{\Omega}\,(t) + [B_{U_a}]\cdot\underline{U}_a\,(t) \\ \underline{Z}_{(red)}\,(t) &= [C_{Z_{(red)}}]\cdot\underline{X}_a(t) + [D_{Z_{(red)}\Omega}]\cdot\underline{\Omega}\,(t) + [D_{ZU_a}]\cdot\underline{U}_a\,(t) \\ \underline{Y}_{(red)}\,(t) &= [C_{Y_{(red)}}]\cdot\underline{X}_a(t) + [D_{Y_{(red)}\Omega}]\cdot\underline{\Omega}\,(t) + [D_{Y_{(red)}U_a}]\cdot\underline{U}_a\,(t) \end{cases} \tag{3.206}$$

avec :

$$\begin{cases} [B_{U_a}] = [B'_{U'_2}] \times \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \end{cases} \tag{3.207}$$

$$\begin{cases} [C_{Z_{(red)}}] = \begin{bmatrix} 0_{2,3} & I_2 \\ 0_{2,3} & 0_{2,2} \end{bmatrix} \\ [D_{Z_{(red)}\Omega}] = [0_{4,5}] \\ [D_{ZU_a}] = \begin{bmatrix} 0_{2,2} \\ \begin{bmatrix} cte_1 & 0 \\ 0 & cte_2 \end{bmatrix} \end{bmatrix} \end{cases} \tag{3.208}$$

$$\begin{cases} [C_{Y_{(red)}}] = \begin{bmatrix} 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 \end{bmatrix} \\ [D_{Y_{(red)}\Omega}] = \begin{bmatrix} 0_{2,3} & I_2 \end{bmatrix} \\ [D_{Y_{(red)}U_a}] = 0_{2,2} \end{cases} \tag{3.209}$$

Conclusion : En utilisant les modèles de pondération (Φ_1/Φ_2) ou (${\Phi_1}'/\Phi_2$), le sous-système augmenté Λ_{red} peut se mettre sous la forme d'une représentation d'état standard (représentation (3.190) et représentation (3.206)) pour une synthèse H_∞. Pour une raison de simplicité, seulement les résultats liés à l'utilisation de la paire (Φ_1/Φ_2) sont présentés dans la section suivante. L'ordre du Λ_{red} est de cinq (trois pour le $\text{SIDO}_{\text{B-B}}$ + deux filtres de pondération d'ordre 1 chacun) induit que le correcteur est d'ordre cinq. En regardant la littérature, plusieurs méthodes ont été présentées pour la résolution d'un tel système par l'introduction des équations de Riccati, la paramétrisation basée sur l'étude de Youla et la technique de l'inégalité matricielle linéaire LMI [90, 64, 95, 49]. La méthode de résolution dans cette étude a été menée par le travail cité dans [52]. De ce fait, le correcteur K est donné par l'application de la commande matlab $hinfsyn$ au modèle du Λ_{red} avec :

$$\left(\Lambda_{red} \right) : \left(\begin{array}{c|cc} [A_a] & [B_\Omega] & [B_{U_a}] \\ \hline [C_{Z_{(red)}}] & [D_{Z_{(red)}\Omega}] & [D_{ZU_a}] \\ [C_{Y_{(red)}}] & [D_{Y_{(red)}\Omega}] & [D_{Y_{(red)}U_a}] \end{array} \right) \tag{3.210}$$

La validation du contrôleur synthétisé est faite en simulation et en expérimentation. La partie suivante présente les résultats et montre les performances du contrôleur.

3.5 Simulations et expérimentation pour la validation des performances du système bouclé

Cette partie commence sur la présentation du banc de test réalisé pour valider l'ensemble de la structure et le régulateur synthétisé. Notons que le montage expérimental décrit ci-dessous a été conçu avant de développer le prototype final qui regroupe le SIQO et l'onduleur 3-PH S9L : la structure compacte du convertisseur multiniveau triphasé DC-DC/DC-AC. De ce fait, le prototype final va être présenté dans le chapitre 4. Dans ce chapitre le banc d'essai

du hacheur SIQO peut être divisé en trois parties :

• Étage du convertisseur SIQO ainsi que sa commande implantée sur une carte de prototypage rapide dSPACE, le système d'acquisition des données (tensions v_1, v_2, v_3 et v_4 et courants dans les deux inductances (couplées (L_{11}+L_{12}) et non couplée (L_2)) (figure 3.24a). L'implantation temps réel du contrôleur (K) discrétisé avec une période d'échantillonnage égale à 100 μs est assurée par la carte dSPACE 1104 (Matlab/Simulink). L'acquisition des différentes grandeurs mesurées (tensions et courants) se fait à travers les entrées analogiques de la dSPACE (16 convertisseurs analogiques/numériques : CANs) par l'intermédiaire des capteurs analogiques isolés tensions/courants. Les grandeurs mesurées sont filtrées par des fonctions de filtrage intégrées à ce montage : filtres anti-repliements (482 Hz). ControlDesk est l'interface utilisée pour effectuer des tests de validation du cahier des charges, i.e. des changements de consignes concernant les tensions de références (v_{ref1}, v_{ref2}, v_{ref3} et v_{ref4}), des enregistrements des différentes grandeurs en temps réel, etc...

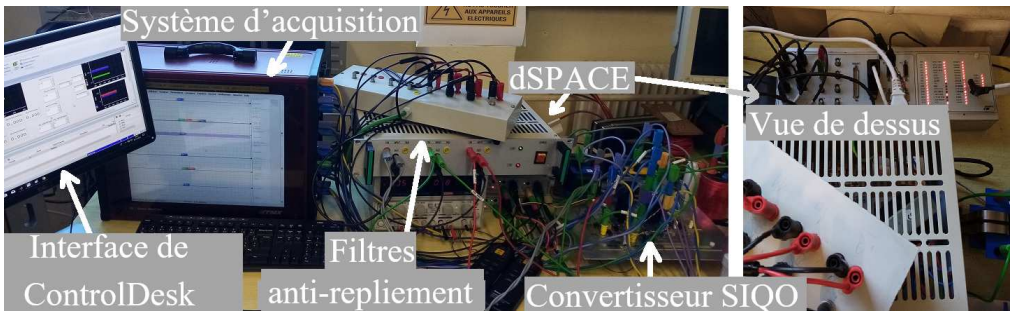
• Étage de l'onduleur et de sa commande implantée sur un dsPIC 33 (figure 3.24b) : durant ces tests de validation de la commande, l'étage de l'onduleur multiniveau est limité à une structure biphasée à deux bras. La commande du deuxième bras est déduite de la commande du premier bras à l'aide de circuits logiques pour inverser et croiser les MLIs sortant du dsPIC 33. Cinq niveaux de tension sont délivrés en sortie des deux bras. Le choix de deux bras est justifié par la recherche de reproduire le comportement biphasé de l'onduleur mais avec une commande plus simple (un seul dsPIC 33).

• Étage de charges : RL/réseau électrique (figure 3.24c) : Pour des raisons de simplicité, l'onduleur est branché à une charge RL pour tester le comportement de la commande du hacheur SIQO à des échelons de charges en modifiant R. Le régulateur K a été validé avec la charge RL avec une tension de sortie de l'onduleur synchronisée au réseau via un transformateur d'isolement et la PLL implantée dans le dsPIC 33.

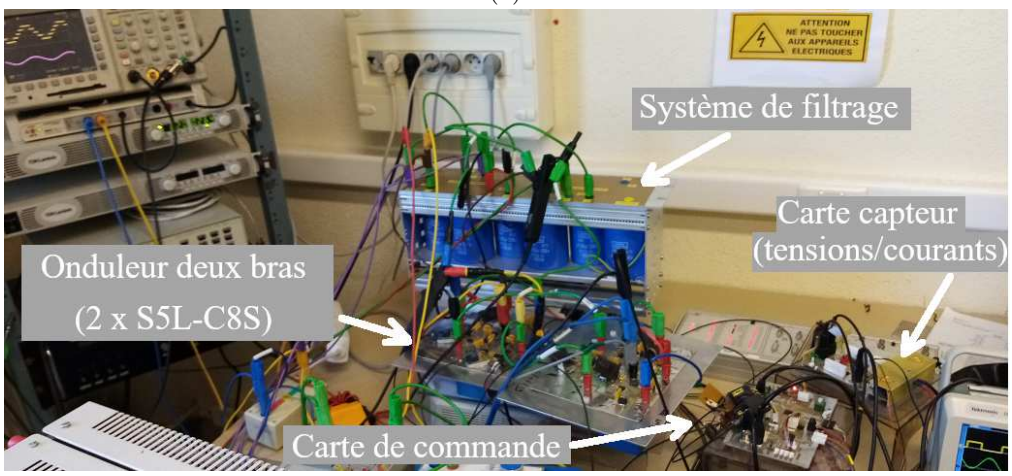
3.5.1 Préparation de l'environnement pour la validation du correcteur K

Le montage de simulation est donné d'une façon simplifiée sur la figure 3.25. Une charge RL est placée entre les deux sorties de l'onduleur biphasé avec une résistance R_{ch} variable et une inductance L_{ch} égale à 3 mH. Deux valeurs de R_{ch} sont retenues pour les essais en simulation et en expérimental : 38 Ω et 51,6 Ω. La fréquence f_{SIQO} utilisée en simulation et en expérimentation est de 40 kHz (MLI). Notons que le régulateur est divisé en deux sous-régulateurs $K_{(red)}$ indépendants mais identiques (figure 3.25). Le premier est appliqué au sous-système $\text{SIDO}_{\text{sepic}}$ et le deuxième est appliqué au convertisseur SIQO ($\text{SIDO}_{\text{B-B}}$). La commande est limitée entre 0,05 et 0,95 car les sorties du correcteur correspondent aux rapports cycliques (α_{siqo1}, α_{siqo2}, α_{siqo3}, et α_{siqo4}).

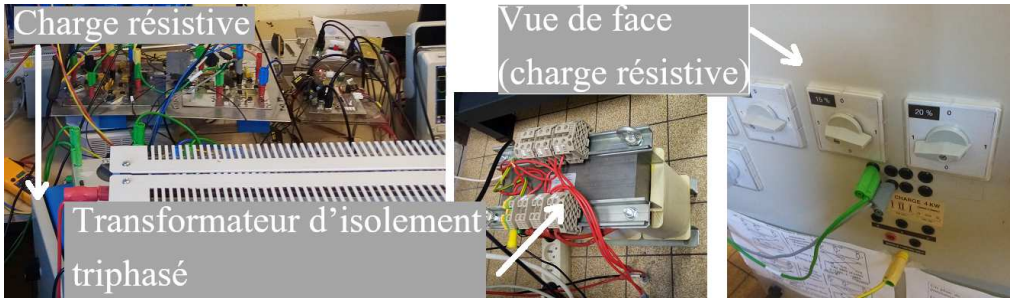
La tension d'entrée U_e est réglée à 90 V. Le point de fonctionnement choisi est caractérisé par ($D_{siqo1} = D_{siqo3} = 0{,}315$ et $D_{siqo2} = D_{siqo4} = 0{,}598$). Le correcteur a été discrétisé avec un pas de 100 μs (c'est le pas de calcul de la dSPACE 1104). Les filtres anti-repliement sont placés sur les quatre tensions de sortie du convertisseur SIQO (avec un échantillonneur bloqueur dans la simulation pour simuler l'effet des CANs (convertisseurs analogiques numériques) et des filtres analogiques (RC du premier ordre) sur le banc de test). L'expérience et la simulation sur différentes charges linéaires ont montrées que les performances du contrôleur synthétisé à base d'une matrice de fonctions de pondération passe bas Φ_1 (Φ_{11} et Φ_{12}) du 1ère ordre sont assez proches de celui synthétisé par une matrice de filtres Φ_1 du 2nd ordre. Dans le but de garder un ordre réduit du correcteur, nous avons décidé de travailler avec des fonctions Φ_{11} et Φ_{12} d'ordre 1.



(a)



(b)



(c)

Fig. 3.24 – Les trois étages du banc d'essai réalisé pour la validation du contrôleur robuste K

Rappel : l'étude a été faite sur le convertisseur SIQO : le $\text{SIDO}_{\text{B-B}}$ (matrice de transfert $G_{(red)}$) et le contrôleur synthétisé a été appliqué sur les deux convertisseurs $\text{SIDO}_{\text{B-B}}$ et $\text{SIDO}_{\text{sepic}}$.

Soient les tracés des valeurs singulières de $G_{(red)}$ (jω) montrés dans la figure 3.26. Notons que l'étude fréquentielle qui suit est ramenée à une analyse des tracés des valeurs singulières. L'analyse de la figures 3.26, montre que le système du $\text{SIDO}_{\text{B-B}}$ se comporte selon une fonction du premier ordre avec une fréquence de coupure de 9,25 rad/s. Par la suite, il se comporte selon une fonction du second ordre avec une fréquence de résonance de 182,71 rad/s durant laquelle l'amplitude des sorties à asservir tend à augmenter d'une façon importante, voire à diverger, jusqu'à la saturation de la commande du convertisseur. L'objectif de la commande est d'avoir de bonnes performances sur la majorité des directions du système (paires entrée/sortie). Notons que pour simplifier le raisonnement, nous avons assumé que $\Phi_{11} = \Phi_{12}$ et $\Phi_{21} = \Phi_{22}$. En se basant sur des tests expérimentaux, les valeurs de la matrice Φ_2 agissent directement sur la dynamique des consignes de commande. De l'autre côté, les valeurs de la matrice Φ_1 influencent l'amplitude des fréquences de résonances ainsi que la bande passante de la fonction de sensibilité. Cette mise au point des fonctions de pondération est nécessaire pour déterminer

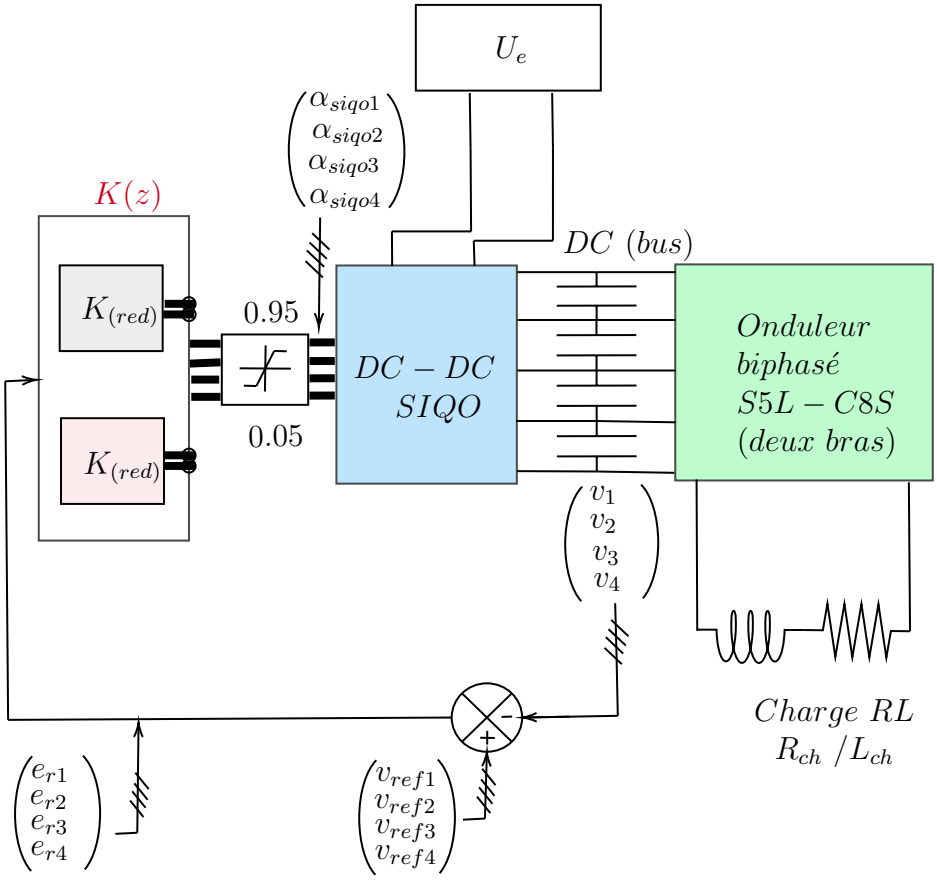


Fig. 3.25 – Schéma de simulation pour la validation des performances du régulateur K

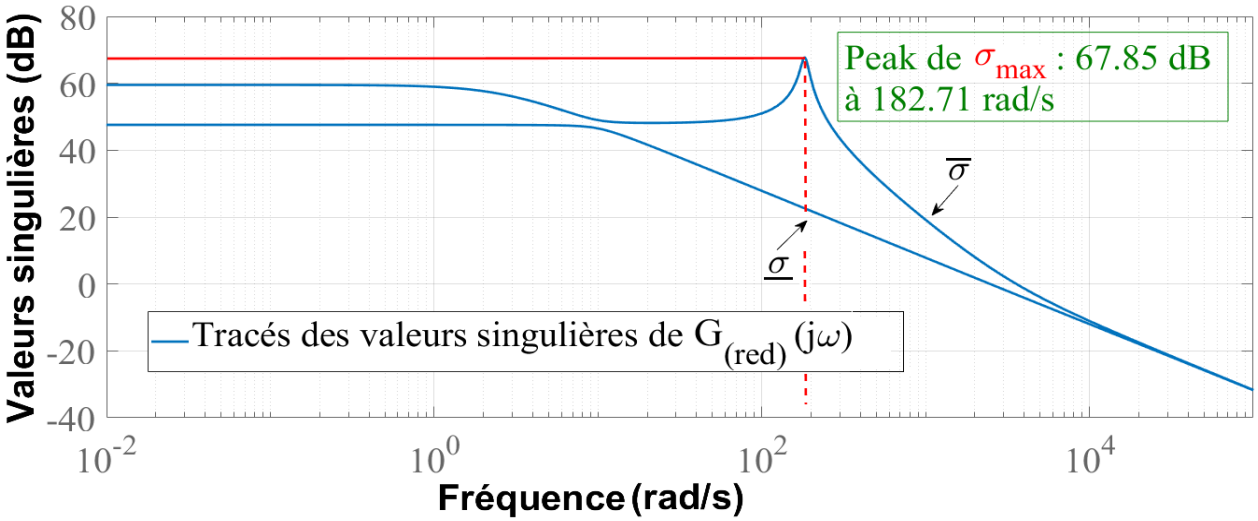


Fig. 3.26 – Tracés des valeurs singulières de la matrice de transfert de $G_{(red)}$ du $\text{SIDO}_{\text{B-B}}$

la fonction de sensibilité nécessaire à notre application.
Afin de comprendre l'effet des fonctions de pondérations sur S_Y, nous pouvons citer les tests suivants :

- Effets des paramètres de Φ_1 (Φ_{11},Φ_{12}) :

Pour des paramètres de Φ_2 fixés à 0,04, deux tests ont été menés pour choisir les bonnes valeurs de Φ_1. En effet, le premier avec les coefficient du filtre Φ_{11} : a_1=12,42 et b_1=0,016 et Φ_{12} : a_2=12,42 et b_2=0,016. Le deuxième test (simulation+expérience) avec les coefficient du filtre Φ_{11} : a_1=6,76 et b_1=0,0053 et Φ_{12} : a_2=6,76 et b_2=0,0053. Le premier essai consiste à

utiliser un filtre avec une fréquence de coupure relativement petite (62,35 rad/s) et un gain basse fréquence important. Le deuxième test consiste à appliquer un filtre d'une fréquence de coupure plus grande (188,23 rad/s) et un gain basse fréquence moins important. Les tracés

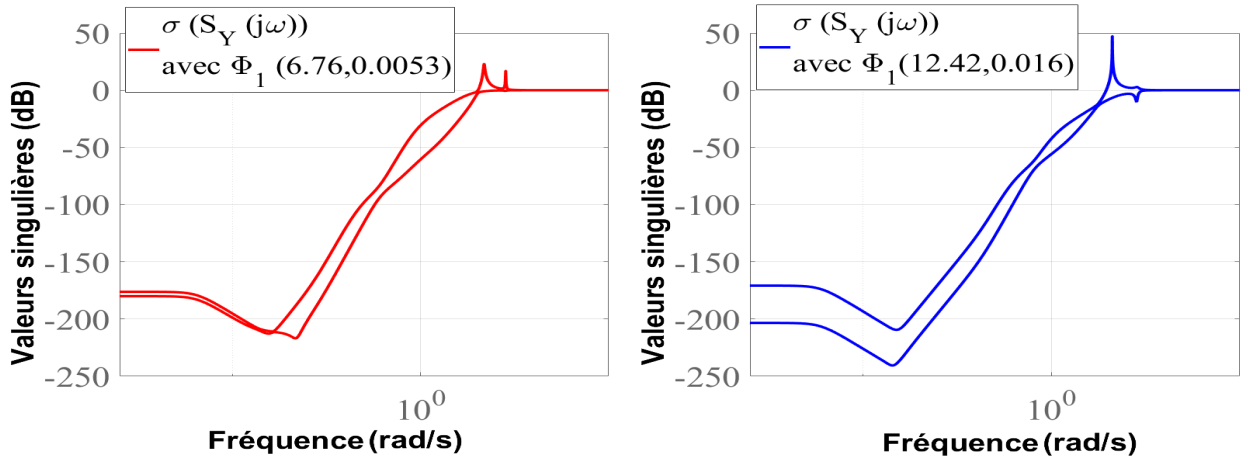


Fig. 3.27 – Tracés des valeurs singulières de la matrice sensibilité pour différents paramètres de Φ_1 (a_1=a_2=6,76 et b_1=b_2=0,0053) et (a_1=a_2=12,42 et b_1=b_2=0,016)

des valeurs singulières de la matrice de sensibilité S_Y sont montrés dans la figure 3.27. Nous pouvons déduire qu'avec une fréquence de coupure assez élevée pour Φ_1 (Φ_{11},Φ_{12}), l'allure de S_Y est beaucoup plus homogène en termes d'amplitudes des fréquences de résonance et des performances dans toutes les directions pour la matrice de paramètres (a_1=a_2=6,76 et b_1=b_2=0,0053). La figure 3.27 illustre bien qu'il suffit de diminuer le gain (a_1, a_2) de Φ_1 pour que l'amplitude de l'énergie à cette fréquence de résonance diminue d'une façon importante.

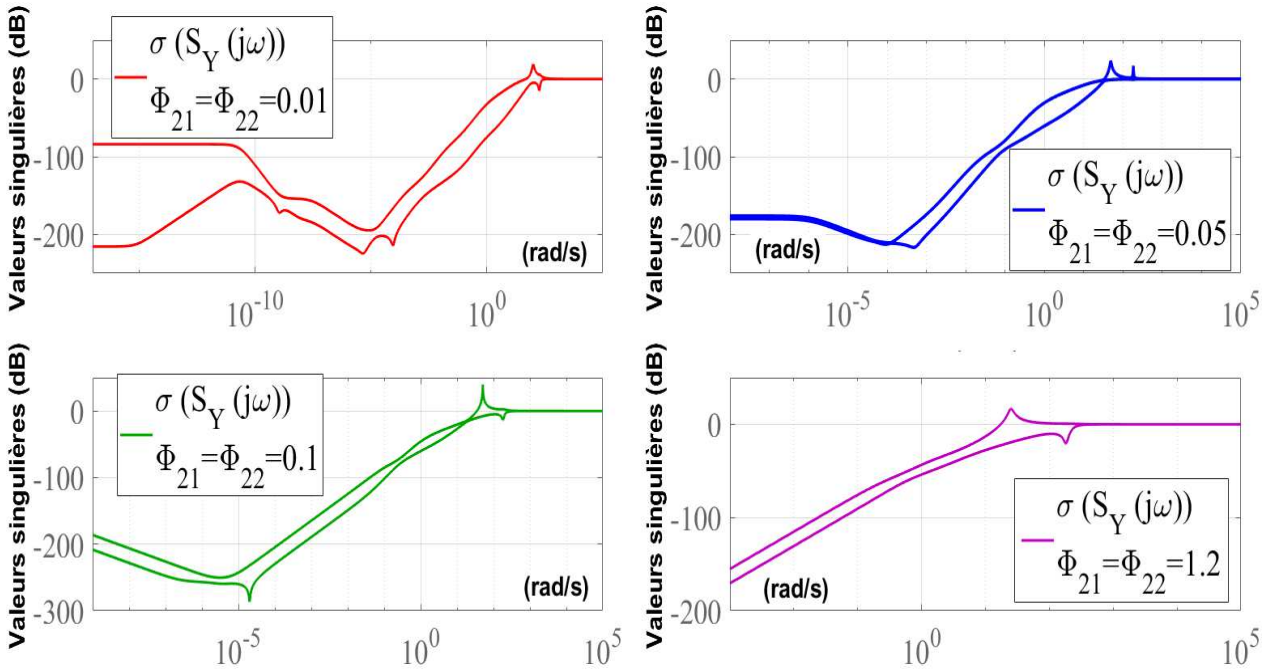


Fig. 3.28 – Tracés des valeurs singulières de la matrice de sensibilité pour différentes valeurs de Φ_{21} et de Φ_{22} (0,01, 0,05, 0,1 et 1,2)

- Effets des paramètres du Φ_2 :

La recherche pour avoir un comportement dynamique quasi similaire des signaux de commande a imposé la condition suivante : cte_1=cte_2. Pour des paramètres de Φ_1 fixés (6,76, 0,0053),

la figure 3.28 illustre que la valeur de cette constante influence les valeurs de Φ_{21} et Φ_{22} et favorise l'obtention du phénomène d'annulation pôle-zéro. Donc, l'élimination d'un état du système influence l'observabilité et la commandabilité du convertisseur. Une valeur de 1,2 favorise la diminution de la pente de résonance. Une valeur de 0,05 améliore les performances dans quelques directions (paires entrée/sortie) mais pénalisent les autres.
Pour ce présent travail, le contrôleur synthétisé a été appliqué aussi au $\text{SIDO}_{\text{sepic}}$. Le régulateur synthétisé est obtenu pour les valeurs de Φ_1 et Φ_2 suivantes :
Φ_{11} : a_1=6,76 et b_1=0,0053 et Φ_{12} : a_1=6,76 et b_1=0,0053 ;
Φ_{21} : 0,05 et Φ_{22} : 0,05.
Notons qu'il est toujours nécessaire de faire des essais expérimentaux pour un bon ajustement des paramètres des matrices de pondération (Φ_1 et Φ_2) [101, 187, 186, 198, 184].

3.5.2 Validation du régulateur K en simulation et en expérimentation

Les tests présentés dans cette partie (en simulation et expérimentaux) sont basés sur les paramètres du montage donnés dans le tableau 3.3 :

TABLE 3.3 – Paramètres du montage pour la validation du régulateur (mode CCM)

Paramètres du système de test	**Valeurs**
Tension d'entrée (U_e)	90 V
Courant d'entrée maximale (i_e)	1,6 A
Fréquence de commutation du convertisseur DC-DC (f_{SIQO})	40 kHz
Fréquence de commutation du convertisseur DC-AC ($f_{S5L-C8S}$)	30 kHz
Tensions : v_1, v_2, v_3 et v_4	20 V
Courant moyen maximal par sortie du SIQO	0,4 A
L_2, $L_{equivalant}$ (L_{11}+L_{12})	0,004 H
C_1, C_2, C_3 et C_4	4700 μF
R_{ch}, L_{ch}	51,6 Ω, 3 mH

3.5.2.1 Robustesse aux échelons de consigne simultanés

Les figures 3.29a et 3.29b confirment l'hypothèse formulée dans la partie précédente, à savoir que les comportements dynamiques des deux convertisseurs SIQO : $\text{SIDO}_{\text{sepic}}$ et $\text{SIDO}_{\text{B-B}}$ sont identiques. La comparaison entre la réponse du système réel et le modèle de simulation, pour un échelon de consignes de $+/-0,6V$ (figures 3.29 (a, c, e et g / b, d, f et h)) montre des réponses similaires. Cela valide le modèle de simulation. Par ailleurs, avec ce réglage, nous constatons que le correcteur assure un bon suivi de consigne avec une erreur statique nulle.

3.5.2.2 Robustesse au couplage entre les tensions de sortie

L'inconvénient important dans un convertisseur $\text{SIDO}_{\text{sepic}}$ ou $\text{SIDO}_{\text{B-B}}$ est le fort couplage des tensions de sorties.

En effet, une variation sur une tension entraîne une variation sur l'autre tension de sortie. Cette partie consiste à montrer que le régulateur assure un bon découplage. Nous avons réalisé une série d'essais expérimentaux et en simulation pour valider le faible couplage pour les deux

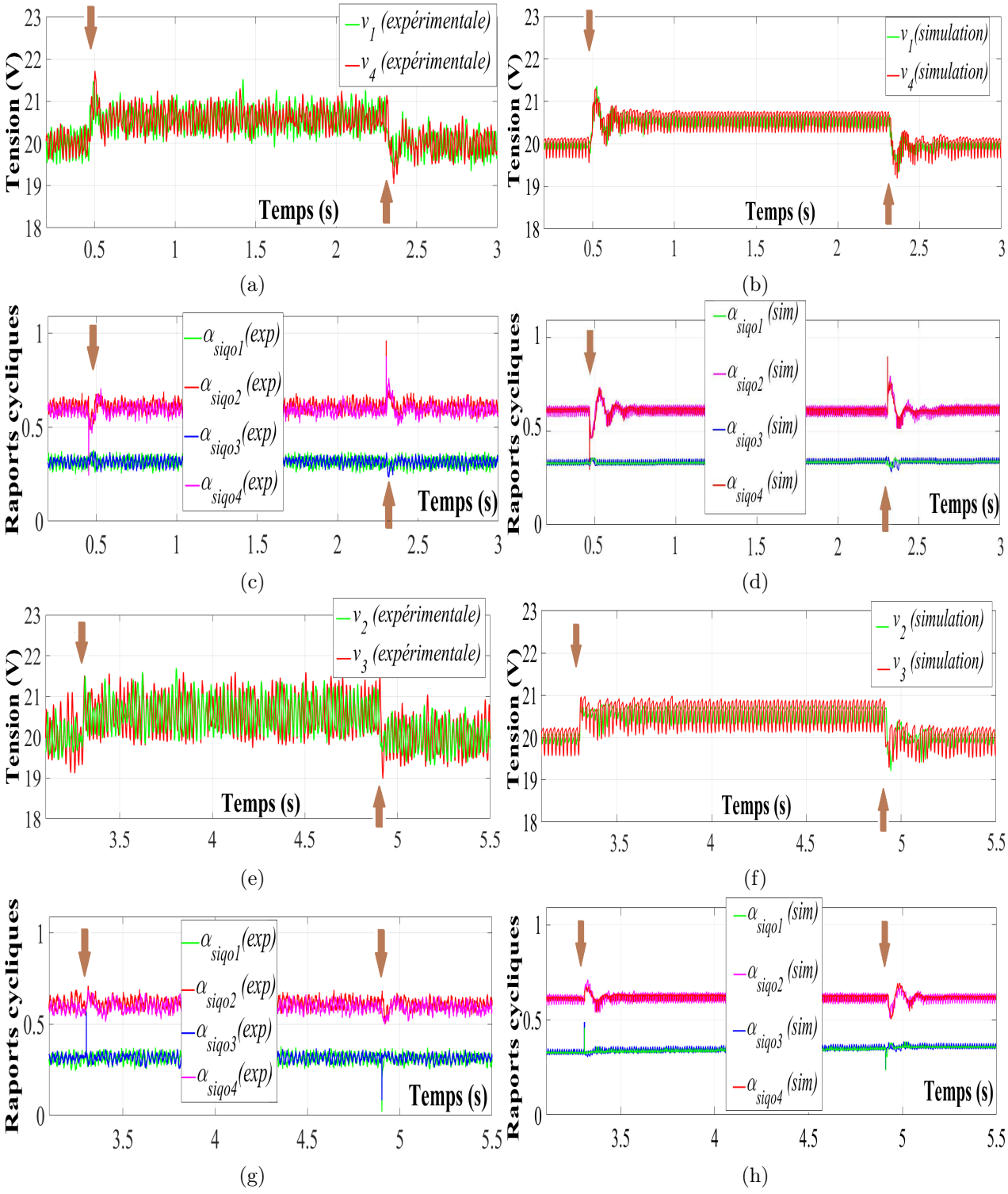


Fig. 3.29 – Résultats expérimentaux et en simulation de la réponse à l'échelon de consignes de $+/-0,6V$ expérimental (gauche) et en simulation (droite).

parties du convertisseur, i.e. le couplage entre les deux tensions v_1 et v_2 ou v_3 et v_4. Les figures 3.30a et 3.30c en essai expérimental et les figures 3.30b et 3.30d en simulation montrent une suite d'échelons montants des tensions v_1 et v_4 ($+0,6V$ puis $+1V$) avec v_2 et v_3 fixées à 20 V. Il est visible que les variations sur v_1 et v_4 ont des effets négligeables sur les tensions v_2 et v_3, malgré une réponse un peu oscillante des tensions qui suivent les échelons. Le test inverse est présenté sur les figures 3.30e et 3.30g en essai expérimental et les figures 3.30f et 3.30h en simulation. Les tensions v_1 et v_4 sont fixées à 20 V et les tensions v_2 et v_3 subissent la suite d'échelon de tension ($+0,6V$ puis $+1V$). Aussi bien en expérimentation qu'en simulation, il y

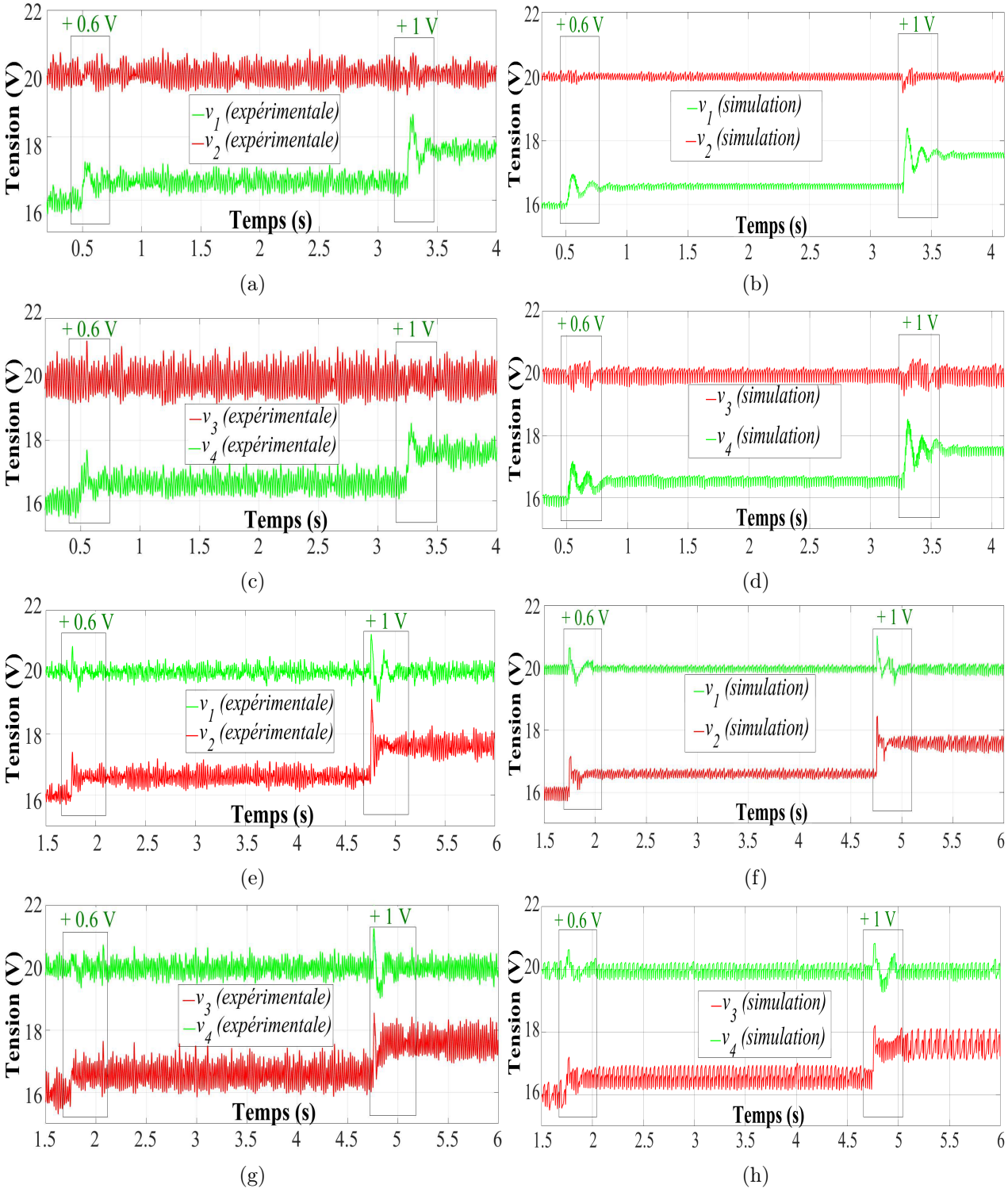


Fig. 3.30 – Résultats expérimentaux et en simulation de l'effet de découplage des tensions de sortie : les tensions des extrémités (v_1 et v_4) sont en vert et les internes (v_2 et v_3) en rouge.

a un effet de couplage visible au moment des échelons de tension de v_2 et v_3 sur les tensions v_1 et v_4 qui est sensible à l'importance de l'amplitude des échelons.

3.5.2.3 Robustesse aux échelons de charge

Pour valider la robustesse du contrôleur vis-à-vis des variations des courants de sorties, c'est la résistance de charge de l'onduleur qui subit les variations. A l'aide d'un commutateur

manuel, la résistance R_{ch} passe de 51,6 Ω à 38 Ω et inversement pour créer des échelons montants et descendants du courant de charge. Ce courant varie au niveau des sorties i_{s_2} et i_{s_3} du hacheur d'une valeur moyenne de 480 mA à 650 mA et inversement (figure 3.31a). La réaction sur les rapports cycliques est visible sur la figure 3.31b. On remarque que la réponse est très rapide et sans dépassement. Pour l'effet sur les tensions de sortie, les figures 3.31c et 3.31d montrent une très faible sensibilité sur la valeur moyenne des tensions de sortie. Par contre, l'ondulation du courant de 50 Hz redressé provenant de l'onduleur provoque un bruit dont l'amplitude dépend directement de l'amplitude du courant de sortie de l'onduleur. Cette ondulation de tension est liée aux valeurs des condensateurs comme il a été dans le paragraphe sur le dimensionnement des condensateurs.

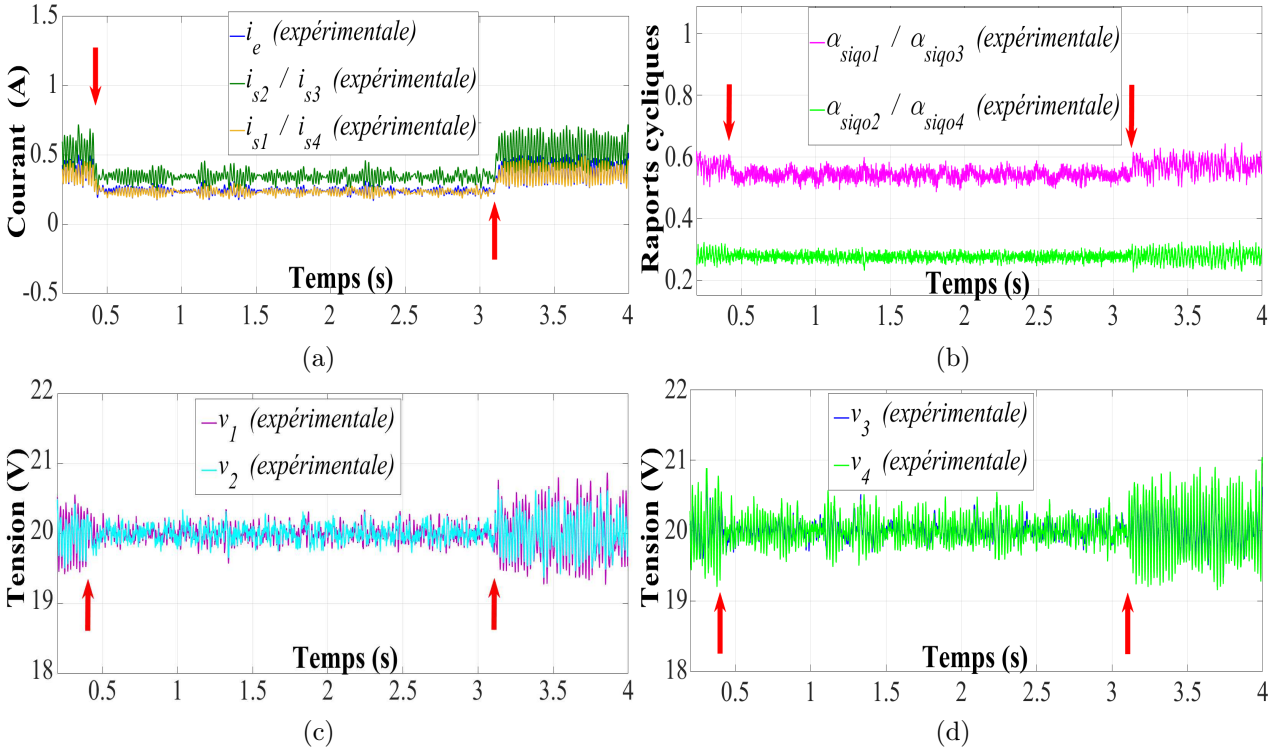


Fig. 3.31 – Résultats expérimentaux de la robustesse vis-à-vis des variations de charges : échelon de +/- 170 mA

3.5.2.4 Robustesse aux échelons d'alimentation

Pour valider la robustesse du contrôleur vis-à-vis des variations de la tension d'entrée, nous testons avec des échelons de +/- 7 V sur U_e. En réalité cette source de tension peut être fournie par une batterie ou un champ de panneaux solaires (PV)... Pour cette dernière application, la fonction de MPPT pour le suivi de la puissance maximum délivrée par le PV ou les variations d'irradiation provoqueraient des variations plus ou moins rapides de cette tension à l'entrée du SIQO. Ainsi il est important d'étudier la robustesse vis-à-vis de ces variations. Puisque, le modèle simulé a été validé, nous présentons, au début, l'essai en simulation dans la figure 3.32. L'essai expérimental est montré dans la figure 3.33. Une augmentation de la tension d'entrée U_e entraîne la diminution du courant à l'entrée du SIQO et vice-versa (figure 3.33a). Les figures 3.33c et 3.33d illustrent bien que l'effet de cette variation est minimale sur les quatre tensions à la sortie du SIQO. Les résultats de simulation et d'expérimentation montrent que l'effet de la variation de la tension d'entrée U_e est très faible sur les tensions de sortie du SIQO. Il est clair que les tensions v_1/v_4 et v_3/v_4 rejettent cette variation avec une même

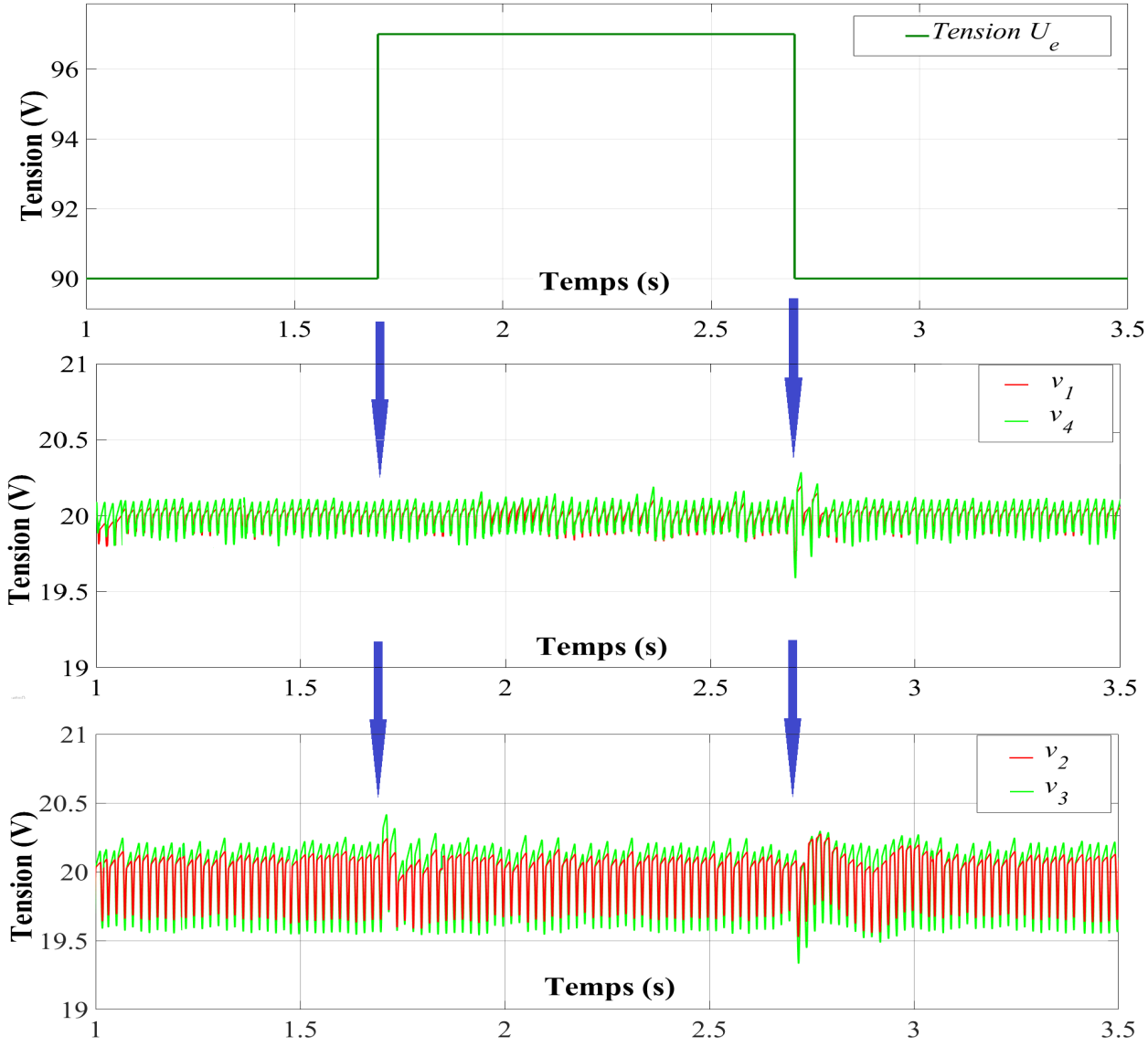


Fig. 3.32 – Validation de la robustesse du régulateur K vis-à-vis des variations de la tension d'entrée U_e

dynamique et avec une légère sensibilité à la réduction de U_e plus qu'à son augmentation.

3.5.3 Conclusion sur les essais de validation

Nous pouvons conclure après cette série de tests de simulation et expérimentaux que le régulateur K répond globalement à plusieurs contraintes :

- bon fonctionnement du convertisseur DC-DC malgré de fortes contraintes apportées par l'onduleur multiniveau placé en aval, car les courants sont fortement ondulés ;
- faible couplage lors des variations des consignes des tensions aux extrémités (v_1 et v_4) ; un peu moins de robustesse lors des variations des consignes des tensions internes (v_2 et v_3) ;
- bonne robustesse vis-à-vis des échelons de charge. En effet, dans le cas d'un couplage avec le réseau, le régulateur de l'onduleur est capable de demander des changements brusques de courant ;
- bonne robustesse aux variations de la tension d'alimentation U_e. De ce fait, avec une source d'énergie renouvelable à l'entrée, le convertisseur continue de délivrer quatre tensions bien stables.

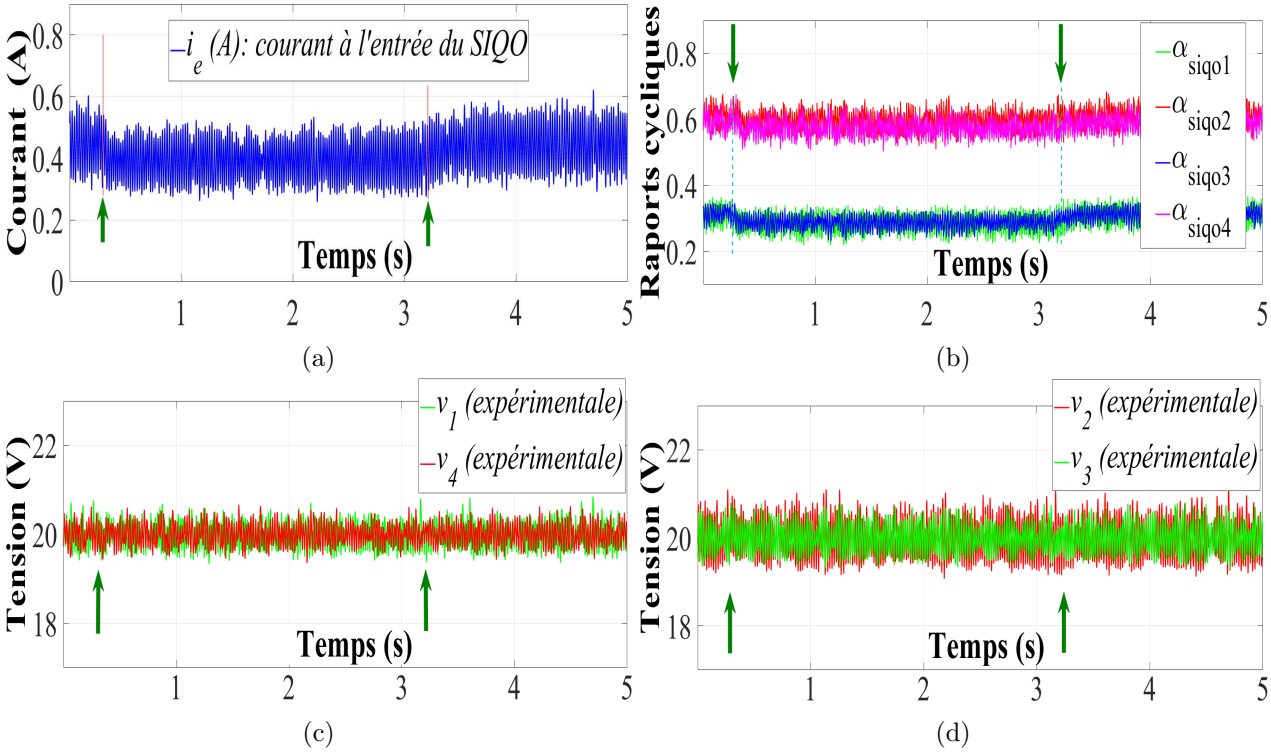


Fig. 3.33 – Résultats expérimentaux de la robustesse vis-à-vis des variations de la tension d'entrée U_e : échelon de +/- 7 V

Les points à améliorer dans la loi de commande est de trouver un compromis entre robustesse et rapidité pour avoir un comportement dynamique similaire entre les tensions de chaque sous-système : celles du $\text{SIDO}_{\text{sepic}}$ et celles du $\text{SIDO}_{\text{B-B}}$.
Notons que l'analyse de la robustesse du contrôleur peut être améliorée en travaillant, par exemple, avec des modèles incertains.

3.5.4 Conclusion sur la synthèse de la commande du SIQO

Pour des systèmes à une entrée et une sortie ($SISO$), l'analyse fréquentielle de la réponse du système en boucle ouverte et l'action du correcteur en boucle fermée peut se faire avec l'analyse du diagramme de Bode. Cependant, pour un système multivariable, l'analyse est basée sur les valeurs singulières de la matrice de transfert : $\sigma(G(j\omega))$. En fait, pour une pulsation ω, le gain maximal d'un tel système particulier correspond au calcul de $\sigma_{max}(G(j\omega))$: la plus grande valeur singulière de la fonction de transfert du SIQO. Pour notre cas, avec une analyse fréquentielle du comportement de la matrice de sensibilité pour maximiser la stabilité en boucle fermée et diminuer les gains dans toutes les directions , nous somme parvenus à concevoir un contrôleur robuste qui garantit d'une part un bon comportement des tensions de sortie malgré la présence du convertisseur multiniveau (CMU) en aval et qui assure d'autre part une bonne réjection des variations de charges et d'alimentation avec un bon suivi de commande. L'ordre du correcteur K peut être réduit facilement par l'utilisation de la commande prédéfinie de matlab (*reduce*) jusqu'à l'ordre souhaité, mais à valider ensuite de façon expérimentale.

3.6 Conclusion du chapitre

Ce chapitre a été consacré à l'étude complète, allant de la description du fonctionnement jusqu'à la synthèse d'un régulateur d'un convertisseur SIQO (Single Input Quadruple Output) pour intégrer une source DC à l'onduleur multiniveau détaillé dans le chapitre précédent. Ce convertisseur a le double avantage de pouvoir garantir un équilibre parfait des quatre tensions alimentant l'onduleur multiniveau et de pouvoir moduler les amplitudes de ces tensions qui permettent à l'onduleur de garder la capacité d'utiliser tous ses niveaux sur toute la plage de tension à sa sortie. C'est typiquement le cas pour des applications consistant à alimenter des machines à courant alternatif à vitesse variable dont on désire maîtriser les ondulations de couple et/ou pour alimenter des machines spéciales comportant peu de fer (pour limiter les pertes fer).
Les inconvénients de ce convertisseur sont essentiellement dus au fait qu'il faut contrôler une structure MIMO (multi entrée multi sortie) et qu'il a besoin de l'utilisation d'inductances. Dans le premier cas, la commande d'un système MIMO nécessite le calcul d'une commande sophistiquée. Dans le second cas, l'utilisation d'inductances demande plus de volume et de masse, ce qui réduit le rendement et augmente le coût.

Le chapitre suivant s'intéresse à mettre en œuvre une structure de commande temps réel à base de microcontrôleurs qui a l'avantage d'être facilement applicable à une industrialisation, d'être très évolutive pour ajouter des fonctions supplémentaires, de pouvoir gérer parfaitement l'exécution temps réel de chaque tâche et d'être très performante. Pour illustrer cette structure, elle est mise en œuvre pour la gestion complète de l'onduleur multiniveau développé dans le chapitre précèdent.

Chapitre 4

Réalisation matérielle et logicielle d'une commande temps réel : application sur le CMU 3-PH S9L

4.1 Introduction

Ce chapitre est consacré à la description de la structure temps réel qui met en œuvre la commande de la partie onduleur multiniveau triphasé. La figure 4.1 représente le système complet comprenant le hacheur SIQO (Single Input Quadruple Output) avec sa commande, l'onduleur composé de 3 bras multiniveaux et ses fonctions de mesure et de commande, et la fonction IHM (Interface Homme Machine) pour assurer l'interface entre l'opérateur et le système de mesure et de commande.
La commande du hacheur SIQO est réalisée à l'aide du système DS1104 (carte contrôleur de dSPACE) et des capteurs industriels directement compatibles avec les entrées de la DS1104. Ce chapitre n'aborde pas cette commande, puisqu'elle a été traitée dans le chapitre précédent. Notons que la commande H_∞ du convertisseur SIQO est implantable sur un processeur puissant (de type Intel Atom C2000 par exemple) capable de fonctionner en temps réel.
Pour la commande de l'onduleur, le cahier des charges de cette structure temps réel a plusieurs objectifs : exécuter sur un système numérique à base de microcontrôleurs pour faciliter l'industrialisation de cette commande évolutive pouvant intégrer de nouvelles fonctions et avec un temps de calcul faible de façon à obtenir de bonnes performances à l'exécution des algorithmes de contrôle ce qui est fortement demandé dans les deux applications décrites précédemment (VE et ERN), notamment, pour la reconfiguration de la commande durant les phases de défauts.

4.2 Architecture fonctionnelle sans les contraintes technologiques

La figure 4.2 présente l'architecture fonctionnelle de l'onduleur multiniveau triphasé pour une régulation des échanges des puissances actives et réactives avec le réseau en utilisant le repère de Park. Cette figure décrit l'enchaînement des fonctions pour remplir le cahier des charges de la régulation des courants dans le secteur. Pour cela, il est nécessaire de faire les mesures des trois courants triphasés du réseau (I_A, I_B, I_C) ainsi que des trois tensions du réseau (V_A, V_B, V_C) pour mesurer la phase des tensions du réseau afin de synchroniser le repère de Park avec cette dernière.

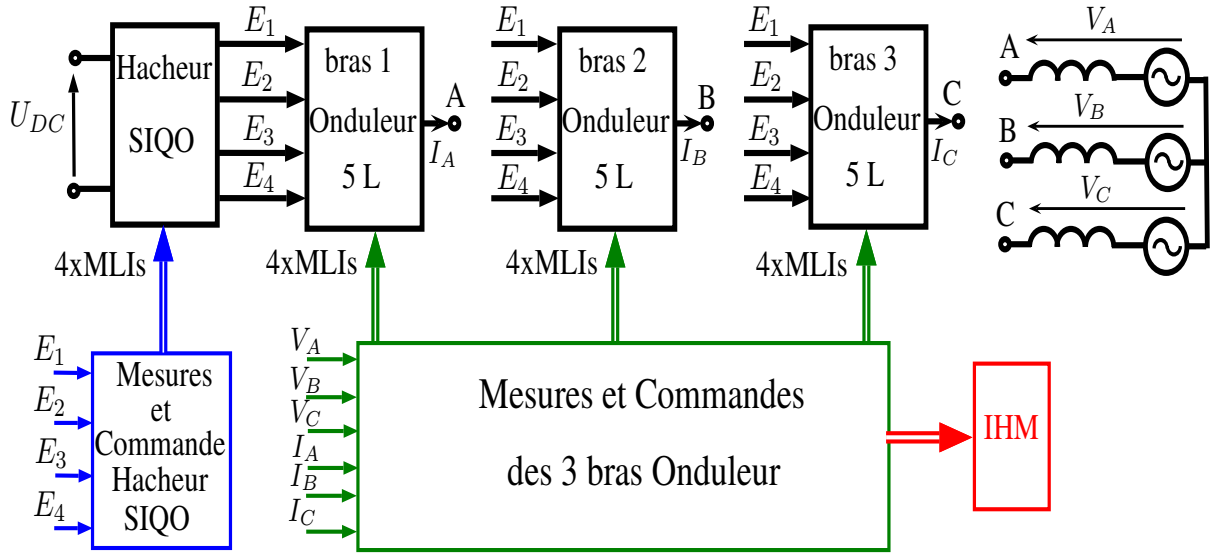


Fig. 4.1 – Schéma de principe du système complet

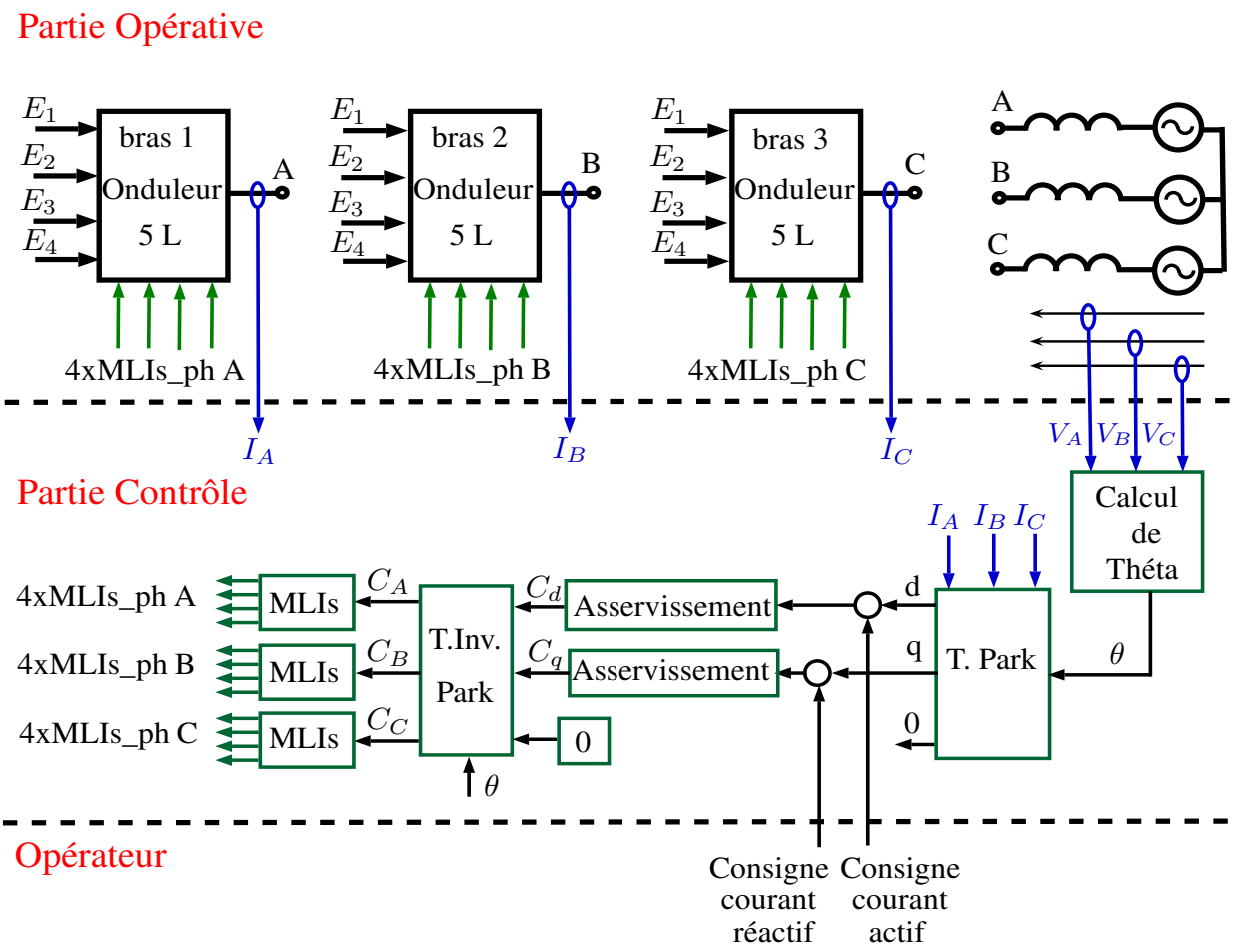


Fig. 4.2 – Architecture fonctionnelle sans prise en compte de la technologie

4.3 Architecture fonctionnelle avec les contraintes technologiques

4.3.1 Technologie de la commande

Pour rendre la commande complètement flexible vis-à-vis des évolutions du cahier des charges, la commande doit être réalisée en numérique programmé avec une implantation sur

des microcontrôleurs. Ce choix est justifié pour que la structure de recherche soit facilement industrialisable. Pour faciliter les évolutions futures du cahier des charges de la gestion du système (IHM, ajout de fonctions de filtrage actif, addition de fonctions de diagnostic de chaque bras de l'onduleur multiniveau avec des possibilités de reconfiguration,...).

4.3.2 Architecture multi-microcontrôleur

D'après l'architecture fonctionnelle de la figure 4.2, deux sortes de fonctions sont à réaliser : des fonctions calculatoires complexes (PLL, asservissement,..) nécessitant un calcul à virgule flottante pour simplifier l'implantation de ces algorithmes sans avoir le souci de gérer le format de chaque grandeur contenue dans les calculs et d'autres fonctions gérant de nombreuses sorties MLI (Pulse Width Modulation). Pour les calculs, le choix d'un microcontrôleur à virgule flottante permet de faire des calculs à virgule flottante de façon très rapide par rapport à des processeurs à virgule fixe. Pour les sorties MLI, un microcontrôleur à virgule fixe est suffisant. Il faut aussi prévoir de la réserve de capacité de l'architecture de commande pour l'évolution future du cahier des charges. Ainsi, une architecture de type multi-microcontrôleur a été élaborée avec un bus de communication rapide entre les microcontrôleurs afin d'échanger les données nécessaires au bon fonctionnement de l'ensemble du système. Le PIC 32 (Microchip) choisi est un microcontrôleur à virgule flottante avec un nombre important d'entrées analogiques, avec la capacité de faire 6 mesures simultanées pour synchroniser les mesures des grandeurs triphasées et avec au moins quatre bus SPI (Serial Peripheral Interface). Pour la gestion des quatre MLI de chaque bras d'onduleur multiniveau, un dsPIC 33 (Microchip) par bras a été choisi. Il possède au moins quatre sorties MLI avec la capacité d'initialiser le début du cycle par câblage pour permettre la synchronisation de toutes les MLI avec toutes les autres cartes. Il a aussi au moins deux bus SPI pour pouvoir avoir plusieurs communications simultanées. Afin d'utiliser cette carte à des fonctions de diagnostic qui nécessiteraient des mesures supplémentaires, il possède plusieurs entrées analogiques. La figure 4.3 présente l'architecture multi-microcontrôleur retenue avec les fonctions réalisées par chacun d'entre eux.

Dans l'enchaînement des fonctions, il apparaît de nouvelles fonctions "capteur" permettant de traduire les grandeurs analogiques en grandeurs numériques, des fonctions de "changement de format", un bus de communication entre les différents microcontrôleurs et la description du dialogue entre l'opérateur et le système contrôlé.

4.4 Description des fonctions

4.4.1 Fonctions de mesure

Les fonctions de mesure sont représentées dans l'architecture fonctionnelle par les fonctions "capteur". Pour l'onduleur multiniveau, pour son fonctionnement normal, les mesures sont celles des tensions du réseau et des courants dans l'onduleur. Ce sont des grandeurs alternatives de puissance qui nécessitent une isolation galvanique par rapport aux circuits électroniques des microcontrôleurs et qui doivent être calibrés pour les entrées analogiques des microcontrôleurs. Les tensions d'entrée des voies des convertisseurs analogique-numérique (CAN) sont entre 0,3 V et 3 V avec un milieu des valeurs à 1,65 V correspondant au zéro des valeurs alternatives. Pour le capteur de tension, il n'existe pas de capteur industriel qui réalise totalement cette fonction. Il est obligatoire d'associer plusieurs circuits électroniques. Il existe plusieurs solutions plus ou moins performantes. Dans notre cas, il a été choisi d'utiliser un amplificateur d'isolement, car il permet d'avoir une bonne précision et une large bande

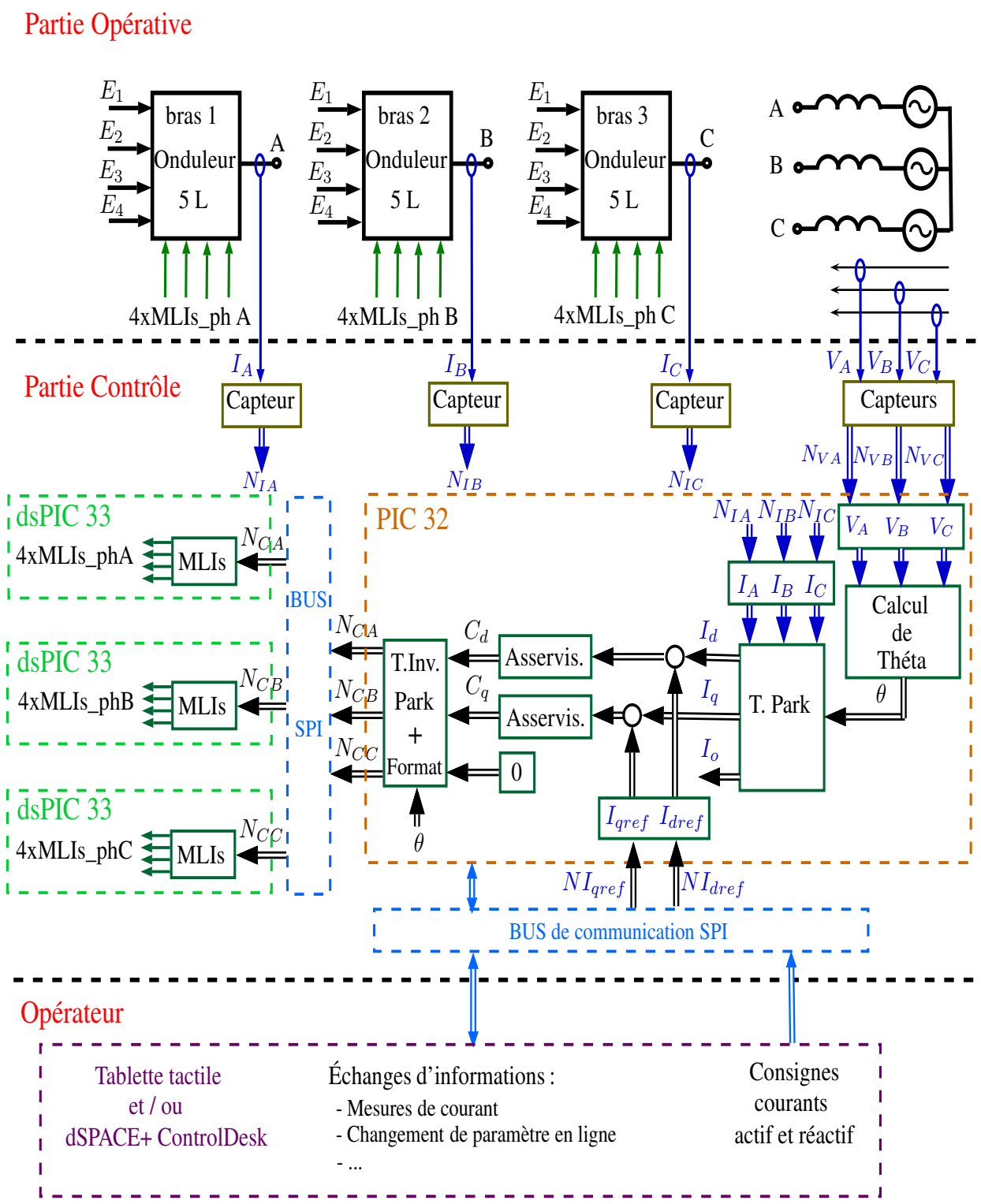


Fig. 4.3 – Architecture fonctionnelle avec prise en compte de la technologie

passante. Il existe ce genre de composant pour des entrées alternatives et pour des entrées continues avec une alimentation mono-polaire. Dans tous les cas, il est nécessaire d'ajouter une alimentation isolée DC-DC pour alimenter les circuits d'entrée et un amplificateur différentiel en sortie, car l'amplificateur d'isolement possède deux sorties complémentaires. La figure 4.4 illustre le schéma de principe de ce capteur qui associe les trois circuits et un pont diviseur en entrée pour ramener la tension alternative à un niveau maximum de ±100 mV. Comme l'amplificateur est aussi alimenté en mono-tension, il est nécessaire d'ajouter une troisième

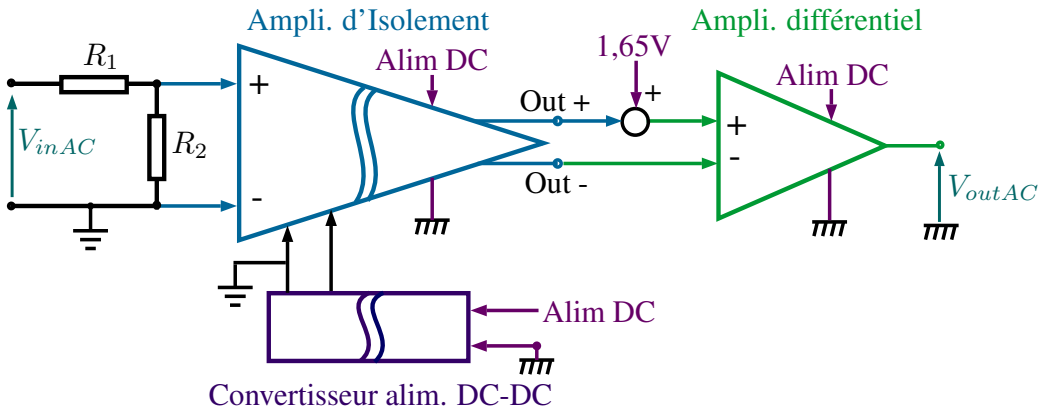


Fig. 4.4 – Schéma de principe du capteur de tension

entrée de 1,65 V sur l'entrée "plus" de l'amplificateur différentiel.

Concernant le capteur de courant, il existe des capteurs industriels à effet hall qui délivrent une tension proportionnelle au courant de mesure. Ils n'ont besoin que d'une seule tension d'alimentation qui est compatible avec la tension des microcontrôleurs. Il y a des gammes de capteurs selon l'amplitude du courant mesuré et aussi s'il est unidirectionnel (continu) ou bidirectionnel (alternatif). La sortie se fait toujours en mono-tension, pour un courant continu avec une tension faible de la sortie, ou au milieu de l'alimentation pour un courant alternatif. La figure 4.5 présente le schéma de principe de ce capteur de courant.

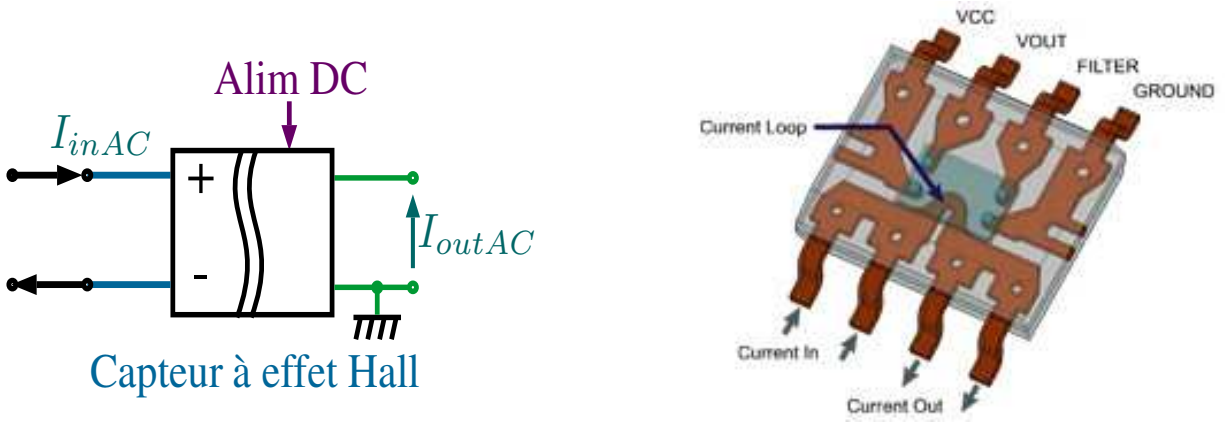


Fig. 4.5 – Schéma de principe du capteur de courant (doc : Allegro ACS712)

4.4.2 Fonction de mesure de la phase de la tension secteur

Le principe de la mesure de la phase de la tension secteur est basé sur la boucle à verrouillage de phase (en anglais Phase-Locked Loop - PLL). Comme l'implantation est faite dans un microcontrôleur, c'est un algorithme de PLL discrète qui est utilisé. Il est choisi de déterminer la phase de chaque tension pour en faire la moyenne en prenant en compte les déphasages naturels de $2\pi/3$. La figure 4.6 présente le schéma de principe.

4.4.3 Les fonctions de transformation de Park

Avec des courants triphasés, il est usuel de faire la régulation des courants dans le repère de Park pour qu'en régime permanent les courants transformés soient continus et cela facilite

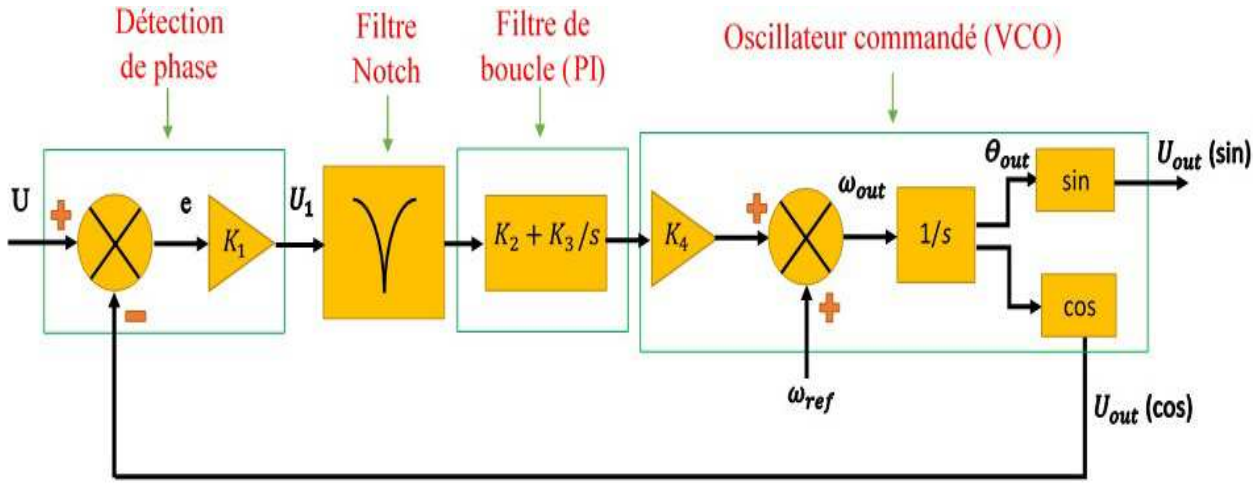


Fig. 4.6 – Schéma de principe de la PLL

ainsi le rôle des régulateurs car en régime permanent l'asservissement ne nécessite pas une grande bande passante. Il y a la fonction de transformation de Park directe permettant le passage des grandeurs du repère abc vers le repère dqo et aussi la transformation inverse permettant le passage du repère dqo vers le repère abc. Ce sont les transformations qui conservent les amplitudes qui sont utilisées.

Park Direct

À partir de l'architecture fonctionnelle de la figure 4.3, l'équation (4.2) permet de faire la transformation triphasée en diphasée en conservant les amplitudes.

$$\begin{cases} I_\alpha = \dfrac{2}{3} \cdot [I_A - \dfrac{I_B}{2} - \dfrac{I_C}{2}] \\ I_\beta = \dfrac{I_B}{\sqrt{3}} - \dfrac{I_C}{\sqrt{3}} \end{cases} \tag{4.1}$$

Dans le cas particulier où la somme des courants triphasés est nulle ($I_A + I_B + I_C = 0$), c'est à dire sans connexion du point neutre du récepteur. il est possible de ne mesurer que deux courants. L'équation (4.1) donne cette expression simplifiée.

$$\begin{cases} I_\alpha = I_A \\ I_\beta = \dfrac{I_A}{\sqrt{3}} + \dfrac{2 \cdot I_B}{\sqrt{3}} \end{cases} \tag{4.2}$$

A partir de l'équation (4.2) ou (4.1), l'équation (4.3) utilise une matrice de rotation selon l'angle θ qui est la phase instantanée du système triphasé avec $\theta = (\omega \cdot t)$ qui permet d'obtenir les courants dans le repère de Park.

$$\begin{cases} I_d = I_\alpha \cdot \cos(\theta) + I_\beta \cdot \sin(\theta) \\ I_q = -I_\alpha \cdot \sin(\theta) + I_\beta \cdot \cos(\theta) \end{cases} \tag{4.3}$$

Park Inverse

Les grandeurs de commande délivrées par les asservissements (C_d et C_q) sont retransformées pour être utilisées dans le repère de l'onduleur (A, B, C). L'équation (4.4) utilise une matrice

inverse de rotation avec le même angle θ pour obtenir les grandeurs dans le repère diphasé fixe.

$$\begin{cases} C_\alpha = C_d \cdot \cos(\theta) - C_q \cdot \sin(\theta) \\ C_\beta = C_d \cdot \sin(\theta) + C_q \cdot \cos(\theta)) \end{cases} \tag{4.4}$$

Enfin, la commande dans le repère diphasé est projetée dans le repère triphasé afin de délivrer les grandeurs de commande à chaque bras de l'onduleur triphasé. L'équation (4.5) donne cette transformation.

$$\begin{cases} C_A = C_\alpha \\ C_B = \dfrac{-C_\alpha}{2} + \dfrac{\sqrt{3}}{2} \cdot C_\beta \\ C_C = \dfrac{-C_\alpha}{2} - \dfrac{\sqrt{3}}{2} \cdot C_\beta \end{cases} \tag{4.5}$$

Remarque

Les grandeurs de commande calculées par la transformation inverse sont au format entre -1 et 1. Elles seront mises dans un autre format pour être transmises aux dsPIC 33. La description est détaillée dans le paragraphe de changement de format.

4.4.4 Fonction asservissement

Pour la régulation des courants dans le repère de Park, deux régulateurs avec une structure PI sont suffisants pour l'application de l'onduleur couplé au réseau ou alimentant une machine synchrone à aimants permanents. Pour l'implantation sur le microcontrôleur maître (PIC 32), c'est un algorithme discret qui est utilisé qui possède un gain proportionnel Kp et un gain intégral Ki. La sortie de l'algorithme correspond à la grandeur de commande appliquée à l'onduleur, elle est limitée entre une valeur minimum (qui correspond pour (Cd_{min} et Cq_{min}) à -1) et une valeur maximum (qui correspond pour (Cd_{max} et Cq_{max}) à +1). Pour cela, l'algorithme (4.6) intègre ces limitations et gère la limitation de la sortie de l'intégrateur par une boucle de rétroaction avec un gain proportionnel Kc.
Avec

- $I_{ref}(k)$: la consigne du courant à l'instant k,
- $I_{mes}(k)$: le courant mesuré à l'instant k,
- $Err(k)$: la différence entre la consigne et la mesure à l'instant k,
- $Sum(k-1)$: la sortie limitée de l'intégrateur à l'instant $(k-1)$,
- $U(k)$: la sortie avant limitation de l'algorithme PI à l'instant k,
- Out_{min} : la limite minimum du rapport cyclique de l'onduleur,
- Out_{max} : la limite maximum du rapport cyclique de l'onduleur,
- $Excess(k)$: la valeur du dépassement entre les limitations Out_{max} et Out_{min} par rapport à $U(k)$ à l'instant k,
- $Out(k)$: la sortie après la gestion des limitations Out_{max} et Out_{min} à l'instant k,

On a

$$\begin{cases} Err(k) = I_{ref}(k) - I_{mes}(k) \\ U(k) = Sum(k-1) + Kp * Err(k) \\ if\ (U(k) > Out_{max})\ then \\ \quad Out(k) = Out_{max} \\ else \\ \quad if\ (U(k) < Out_{min})\ then \\ \quad\quad Out(k) = Out_{min} \\ \quad else \\ \quad\quad Out(k) = U(k) \\ \quad end \\ end \\ Excess(k) = U(k) - Out(k) \\ Sum(k) = Sum(k-1) + (Ki * Err(k)) - (Kc * Excess(k)) \end{cases} \tag{4.6}$$

Remarque

La sortie $Out(k)$ de chaque asservissement correspond à C_d et C_q de la figure 4.3 de l'architecture fonctionnelle prenant en compte les contraintes technologiques.

4.4.5 Fonction MLI

Pour la définition du nombre de bits pour les MLIs générées par le dsPIC 33, le calcul se fait en fonction de la fréquence de hachage et la fréquence de base des timers qui gèrent la MLI. Dans notre cas, la fréquence de hachage est choisie à 30 kHz et la fréquence de base des timers est à 120 MHz, ce qui est atteignable par le dsPIC 33. Le ratio entre ces deux fréquences donne la résolution de la MLI. Pour ce cas, il existe quatre mille possibilités, soit une résolution de 12 bits. Pour l'onduleur cinq niveaux, l'amplitude crête-crête (de -1 à +1 de la grandeur de commande de chaque bras d'onduleur) nécessite quatre signaux MLI, ainsi la résolution globale est quatre fois plus importante, soit de 14 bits. Ainsi, la précision de la largeur des impulsions due à la quantification vaut $2/2^{14}$, soit une résolution 0,0125 %, ce qui est très faible.
La quantification pratique va dépendre de la dynamique du signal modulant de la MLI. Pour un réseau 50 Hz et une MLI à 30 kHz, il n'y aura que 600 points (30k/50) pour une période du signal 50 Hz. Pour le calcul du Δ maximum du rapport cyclique, ce cas se produit au passage à zéro de la sinusoïde. La pente du signal au passage à zéro est de 1 (pour une amplitude du sinus entre -1 et 1). Ainsi, Δ du rapport cyclique sera de $2\pi/600$ soit environ 1 %.

4.4.6 Le bus SPI

La communication entre les microcontrôleurs et l'opérateur doit être très rapide. Le PIC 32 calcule le rapport cyclique de chaque bras d'onduleur et ce sont les dsPIC 33 qui génèrent les MLIs. Il faut que le délai de communication entre les deux microcontrôleurs soit le plus court possible pour ne pas détériorer la qualité de l'asservissement des courants. Pour la communication entre le PIC 32 et l'opérateur, par exemple, pour obtenir des relevés temps réel des grandeurs internes au PIC 32, il faut que le temps de communication soit très faible pour assurer un débit important afin d'obtenir une bonne qualité des signaux capturés. Pour cela, c'est le bus SPI qui est choisi. Il permet un débit de plusieurs méga-bits par secondes. C'est

un bus synchrone full-duplex. Il est utilisable lorsque la distance de liaison est relativement réduite (quelques dizaines de centimètres). La figure 4.7 présente son schéma de connexion entre deux microcontrôleurs. SDO (Serial Data Out) correspond au signal en sortie et SDI (Serial Data Input) au signal en entrée pour les microcontrôleurs. De façon générique pour le bus SPI, le passage de l'information du master vers l'esclave est repéré MOSI (Master Output Slave Input) et l'inverse MISO (Master Input Slave Output). Pour deux octets à transmettre, il suffit de seize coups d'horloge pour obtenir l'inversion des deux registres internes du master et de l'esclave.

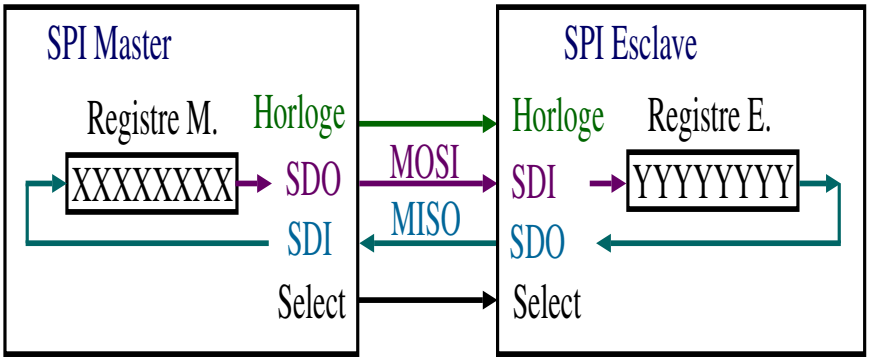


Fig. 4.7 – Schéma de la connexion du bus SPI

4.4.7 Définitions des formats utilisés

Pour le PIC 32, tous les calculs pour la commande sont réalisés au format virgule flottante pour éviter de gérer les saturations dans les calculs. Mais pour le transfert de données avec l'extérieur du PIC 32, il faut faire des changements de format. Pour le PIC 32, il se fait à deux endroits : après la conversion analogique-numérique des grandeurs mesurées, où les convertisseurs ont un format fixe de 12 bits, et aux passages par le bus de communication SPI qui est sur deux octets. Pour le dsPIC 33, il a été choisi de faire tous ces calculs en entier signé ou non signé sur deux octets, car c'est un microcontrôleur à virgule fixe avec un bus de donnée de 16 bits. Cette limitation permet d'optimiser le temps de réalisation des tâches sachant que les opérations sont souvent très simples (comparaison, addition, soustraction). Pour les échanges de données avec l'extérieur du microcontrôleur, il y a des décalages des données au passage par le bus de communication SPI si la grandeur transmise a été décalée avant son envoi. C'est le cas pour la grandeur de commande transmise par le PIC 32. Il y a aussi la génération des signaux MLI, qui selon le choix de la précision du rapport cyclique (voir le § Fonction MLI), se fait souvent sous un format bien inférieur à 16 bits.

4.4.7.1 Changement de format après les CNA

Pour la mesure de signaux analogiques alternatifs, le capteur délivre toujours une tension positive (0 à 3,3 V) adaptée à l'entrée du convertisseur analogique numérique (CNA). Il y a un décalage qui a été réalisé par l'électronique du capteur. Le résultat du CNA est donné sur 12 bits non signé. Pour calculer la grandeur mesurée au format virgule flottante, il y a trois calculs à faire après la lecture du CNA : faire un décalage inverse du capteur, prendre en compte le nombre de bit du convertisseur et prendre en compte le gain du capteur. Pour la mesure des courants, avec un calibre de $\pm 7A$, le calcul est donné par l'équation (4.7) :
avec $i = (A, B, C)$

$$I_i = (N_{Ii}/2^{12} * 14) - 7 \tag{4.7}$$

Pour la mesure des tensions, le calibre est de $\pm 150\,V$, le calcul est donné par l'équation (4.8) :

$$V_i = (N_{Vi}/2^{12} * 300) - 150 \tag{4.8}$$

4.4.7.2 Changement de format pour le bus SPI

Du PIC 32 vers le dsPIC 33

Le format du PIC 32 est à virgule flottante avec des valeurs comprises entre Out_{min} et Out_{max} définies dans l'algorithme de l'asservissement. Mais comme ces valeurs correspondent à des grandeurs de commande, elles sont obligatoirement entre -1 et 1. Le calcul consiste à les convertir au format entier signé sur deux octets compatible avec le bus SPI. Comme ces grandeurs de commande utilisées par les dsPIC 33 ont besoin d'une résolution de 14 bits, il est choisi de garder la même résolution de 14 bits pour l'envoi sur le bus SPI. Comme le bit de poids fort donne le signe, il suffit de multiplier la grandeur de commande par 2^{13}. Le calcul complet est donné par l'équation (4.9) :

$$\begin{cases} N_{CA} = (C_A) * 2^{13} \\ N_{CB} = (C_B) * 2^{13} \\ N_{CC} = (C_C) * 2^{13} \end{cases} \tag{4.9}$$

Entre le PIC 32 et l'opérateur

La transmission entre le PIC 32 et l'opérateur se fait aussi sur deux octets en entier non signés décalés, car les grandeurs transmises sont alternatives. Par exemple, pour les références des courants id et iq, le PIC 32 convertit la grandeur reçue par le bus SPI au format à virgule flottante à l'échelle des capteurs de courant et en rétablissant son signe. Pour notre cas, le calibre des capteurs de courant est de $\pm 7A$. Le calcul complet est donné par l'équation (4.10) :

$$\begin{cases} Id_{ref} = (NI_{dref}/2^{16} * 14) - 7 \\ Iq_{ref} = (NI_{qref}/2^{16} * 14) - 7 \end{cases} \tag{4.10}$$

De façon générale, le changement de format se fait selon le calibre de la grandeur que le bus SPI transmet en émission ou en réception.

4.4.7.3 Format des signaux MLI

Dans le paragraphe de la MLI, il a été défini que le format du rapport cyclique est de 12 bits non signé. Dans le calcul des rapports cycliques en fonction de la grandeur de commande, il faut veiller à ce que le résultat soit calibré sur 12 bits.

4.5 Description du banc expérimental

Un banc expérimental conforme à l'architecture fonctionnelle avec prise en compte de la technologie a été réalisé. Les deux cartes à base de microcontrôleurs ont été développées en CAO au laboratoire (conception et routage) et tirées par une entreprise professionnelle. La carte de mesure des tensions et courants nécessaire pour l'expérimentation a été développée et fabriquée au laboratoire.

4.5.1 Description de la carte microcontrôleur PIC 32

Cette carte a été créée pour pouvoir être utilisée pour n'importe quelle utilisation. Elle possède tout autour de la carte presque toutes les pattes du microcontrôleur. Pour l'utilisation dans cette thèse, plusieurs connecteurs sont prévus : cinq du bus SPI, deux UARTs (Universal Asynchronous Receiver Transmitter), trois sorties CNA, des entrées et sorties logiques dont une entrée pouvant générer une interruption, des entrées analogiques et la liaison avec le Pickit 3 ou 4 (carte programmeur et debuggeur des microcontrôleurs Microchip) pour la programmation. Elle a été routée à quatre couches pour minimiser son encombrement. Cette carte est représentée sur la figure 4.8 avec le Pickit 3 connecté.

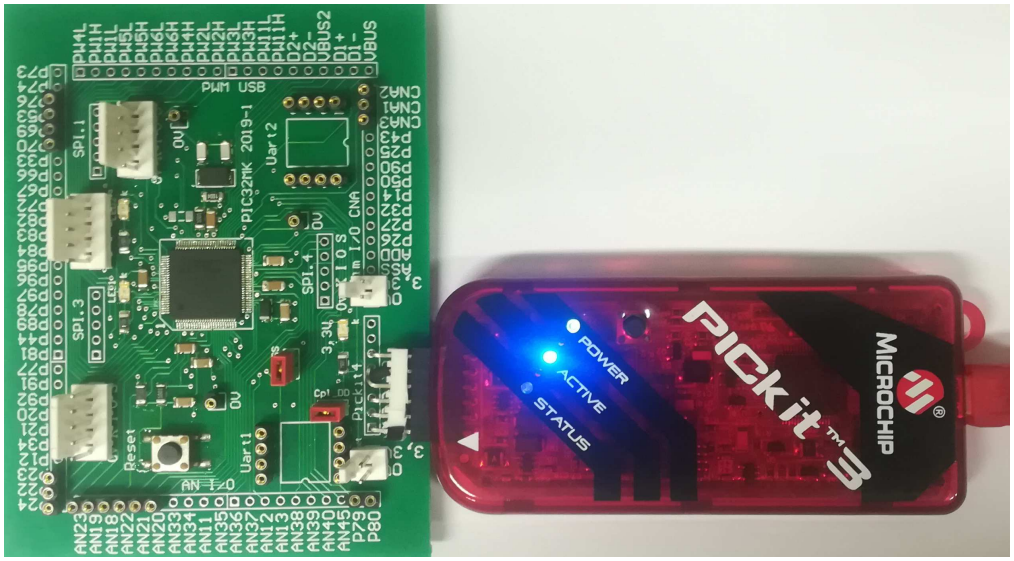


Fig. 4.8 – Carte à base du microcontrôleur PIC 32

4.5.2 Description de la carte microcontrôleur dsPIC 33

Cette carte a été créée pour pouvoir commander un bras d'onduleur cinq niveaux avec quatre sorties MLI. Ces quatre sorties sont prévues sur des fiches BNC (fiche coaxiale) et par des émetteurs optiques. La connexion avec les cartes de puissance se fait par fibres optiques pour éviter les interférences de la puissance sur les cartes de commande. Cette carte peut aussi être connectée à un Pickit 3. Elle possède deux bus SPI, dont l'un pour la connexion avec la carte PIC 32 et l'autre pour une communication avec l'opérateur, et une entrée de synchronisation de la MLI utilisée pour synchroniser le début de chaque MLI de tous les bras de l'onduleur. La figure 4.9 présente cette carte. Elle a été routée en double-face.

4.5.3 Description du câblage du "Top Synchro"

La synchronisation des MLI de toutes les cartes de commande est générée par la carte n°1 du dsPIC 33. Le signal généré s'appelle le "Top Synchro". Il est connecté à l'entrée de synchronisation des trois cartes dsPIC 33 et sur l'entrée d'interruption câblée du PIC 32. La figure 4.10 présente le schéma de câblage de ce signal "Top Synchro" (fil jaune sur la figure).

4.5.4 Description de la carte de mesure

Cette carte comporte toutes les mesures des grandeurs électriques de puissance complètement isolées selon les principes présentés par les figures 4.4 et 4.5. Comme les mesures

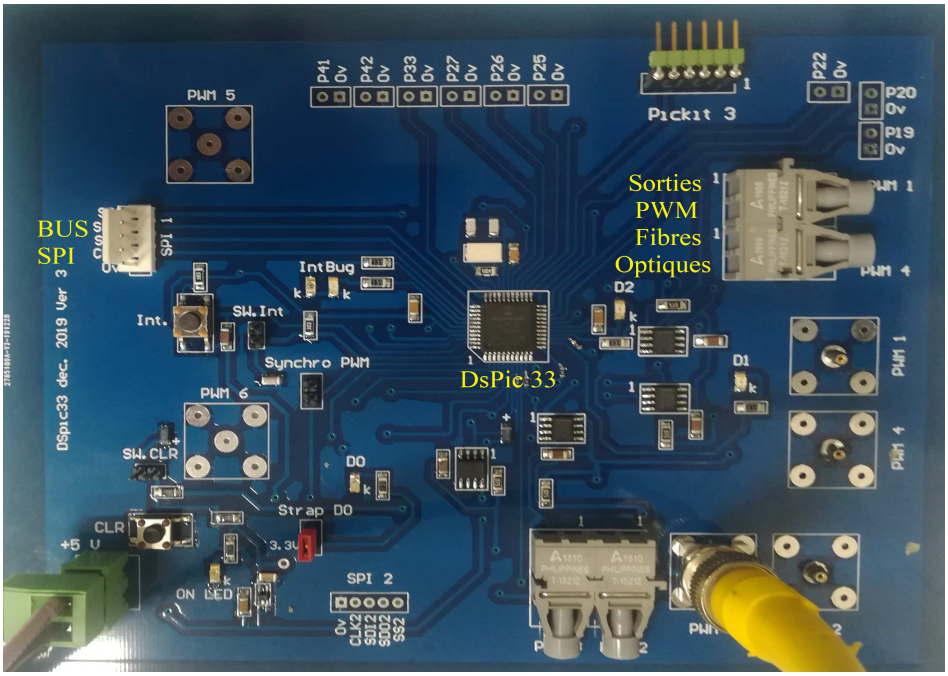


Fig. 4.9 – Carte à base du microcontrôleur dsPIC 33

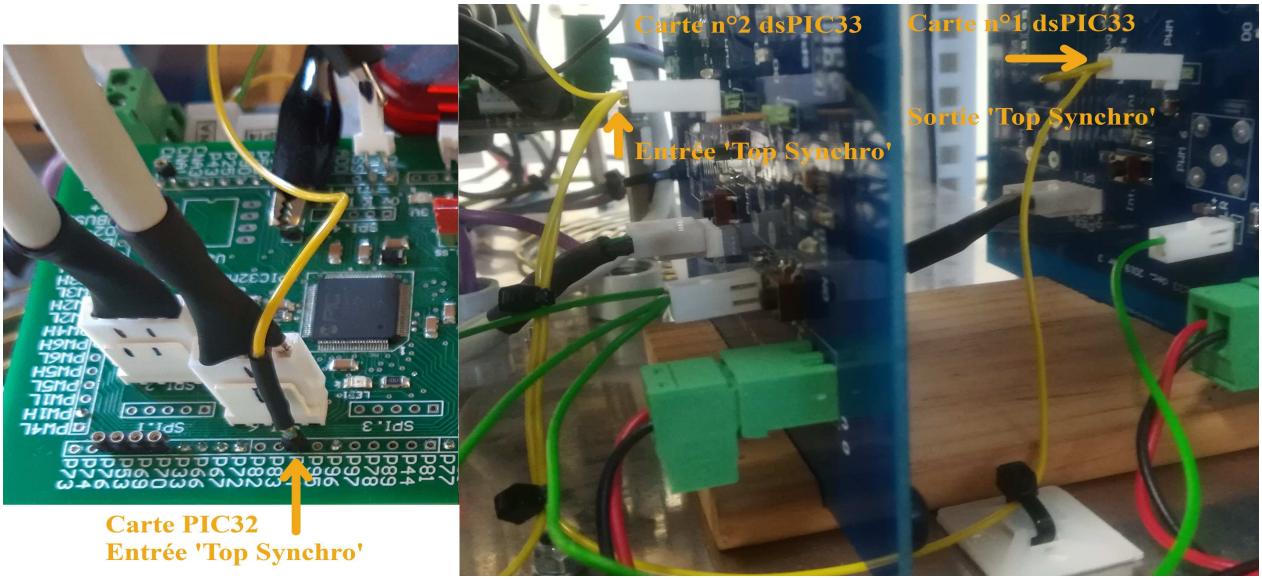


Fig. 4.10 – Câblage du fil "Top Synchro" sur les cartes dsPIC 33 et PIC 32

sont lues par la carte à base du PIC 32, elle est donc montée directement sur la carte de mesure (carte fille). Cette carte a été conçue en prévoyant des mesures pour des fonctions supplémentaires (filtrage actif, mesure sur la source continue...) en plus du simple contrôle de l'onduleur triphasé. Il y a les mesures des quatre tensions alternatives avec un calibre d'amplitude $\pm 150\,V$, deux tensions continues de calibre de $200\,V$, quatre courants alternatifs avec un calibre $\pm 7A$ et deux courants continus de calibre $10A$. Cette carte est représentée sur la figure 4.11.

4.5.5 Description des cartes de puissance

La figure 4.12 présente la photo des deux cartes de puissance qui chacune correspond à un bras d'onduleur cinq niveaux.

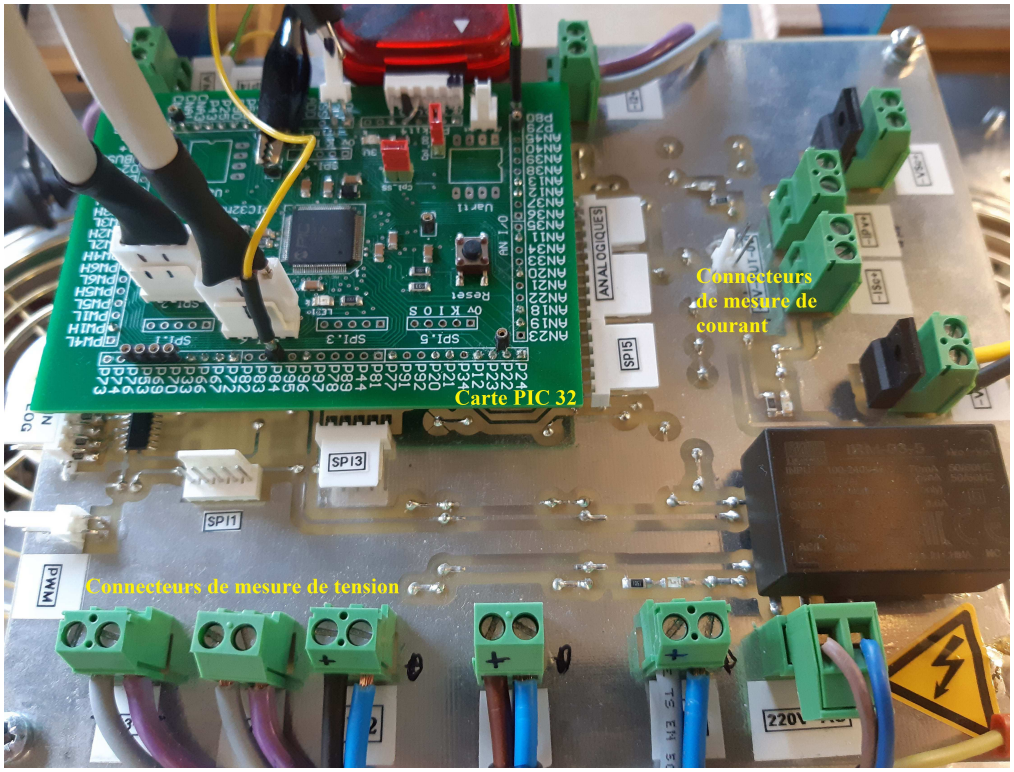


Fig. 4.11 – Carte de mesure

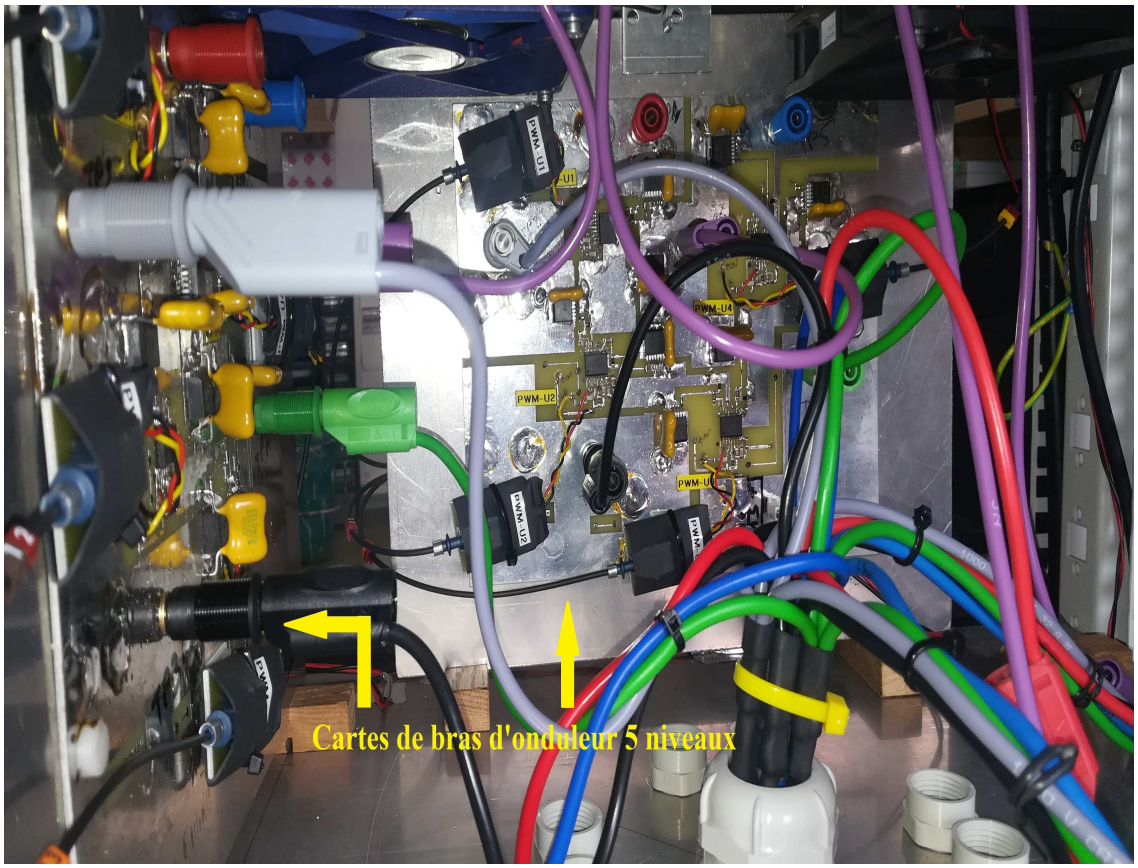


Fig. 4.12 – Cartes de puissance

4.5.6 Description de la vue de l'ensemble

Toutes les cartes de puissance et de commande sont assemblées sur un rack de 19 pouces. Afin de limiter les perturbations électromagnétiques, l'ensemble des cartes de commande et

de puissance est séparé par une plaque d'aluminium. En dessous des cartes de puissance, sont rassemblés les quatre condensateurs des quatre tensions continues qui alimentent chaque bras de l'onduleur cinq niveaux. La figure 4.14 montre la photo du rack 19 pouces où est assemblé l'ensemble de l'onduleur triphasé à cinq niveaux. La figure 4.13 présente l'ensemble du rack, les cartes de commande et les cartes de puissance.
La figure 4.14 montre le détail de l'assemblage des cartes de commande et de mesure.

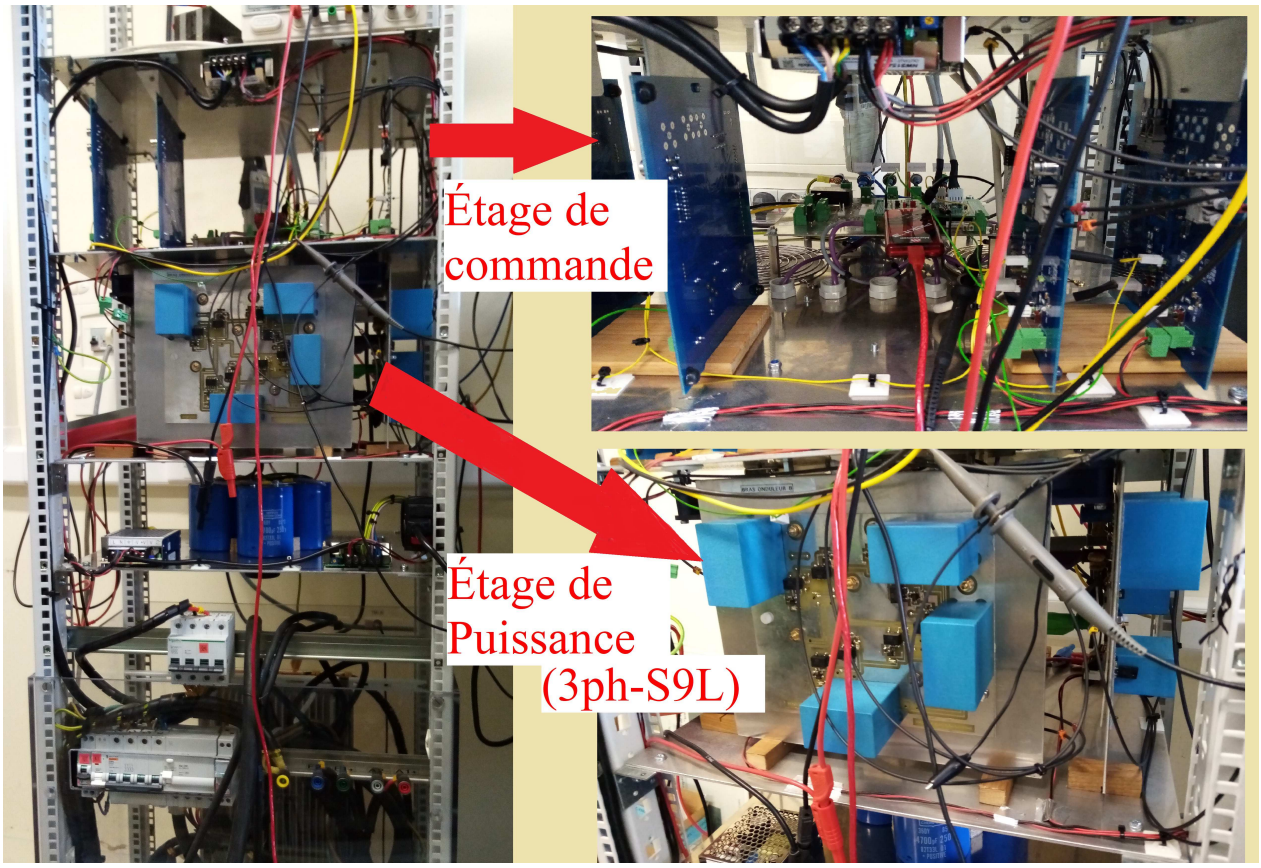


Fig. 4.13 – Assemblage de l'ensemble des cartes de mesure et de commande

4.6 Programmes du PIC 32 et des dsPIC 33

Cette section présente les algorithmes des programmes implantés dans les deux types de microcontrôleur. Pour les deux types de microcontrôleur, c'est une structure de programme multitâche qui est utilisée pour gérer au mieux l'exécution temps réel des différentes tâches à exécuter par chacun des microcontrôleurs. Il y a une synchronisation entre les microcontrôleurs de façon que le début de chaque MLI s'exécute de façon synchrone afin de pouvoir synchroniser les mesures (CAN du PIC 32) en dehors des commutations des interrupteurs de l'onduleur pour limiter le bruit de mesure des grandeurs électriques.

4.6.1 Programmes du PIC 32

Le programme principal commence par toutes les initialisations des fonctions utilisées par le PIC 32. La tâche de fond est réservée à d'éventuel dialogue avec l'opérateur par un autre bus SPI. Il y a trois tâches d'interruption. La première interruption a pour évènement le "Top Synchro" reçu sur l'entrée d'interruption câblée qui correspond au début (synchronisation) de

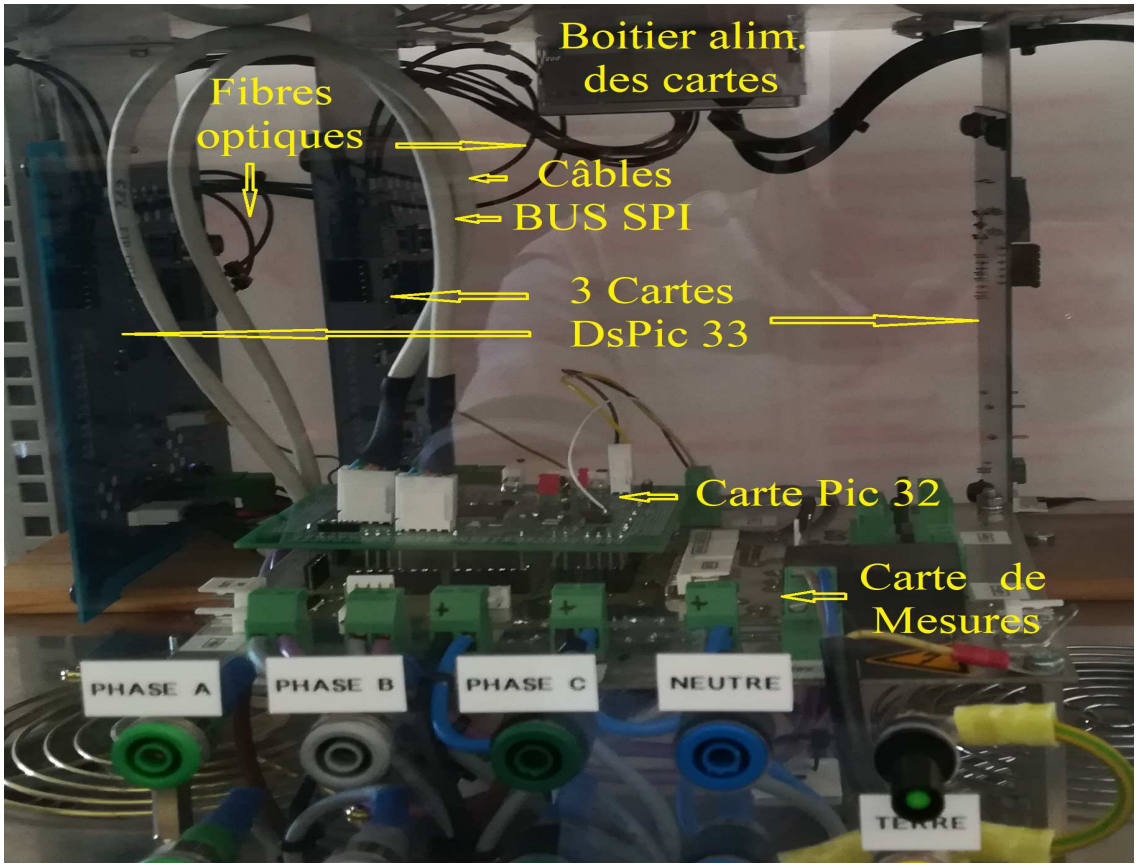


Fig. 4.14 – Détail de l'assemblage de l'ensemble des cartes de mesure et de commande

toutes les MLIs de l'onduleur. Le programme associé consiste à lancer une temporisation via un timer dont la valeur ("Retard") a été calculée dans le programme d'interruption 3 lors du cycle précédent. La deuxième interruption a pour évènement la fin du décompte du timer précédent. Ce programme ne fait que lancer tous les convertisseurs analogiques numériques (CAN) pour faire les mesures des grandeurs électriques. La dernière interruption (3) est lancée à la fin des mesures des CAN. C'est là que toutes les fonctions : de la mise au format à virgule flottante, du calcul de la PLL, de la transformation de Park, des asservissements de courant, de la transformation de Park inverse, de la mise au format (deux octets) des trois grandeurs de commande (une par phase) pour chaque bras d'onduleur et à la fin la transmission des trois grandeurs de commande aux trois cartes commandant les bras de l'onduleur. Cette transmission aux trois dsPIC 33 se fait de façon presque simultanée par trois bus SPI différents. A la fin du programme d'interruption 3, après la transmission des grandeurs de commande, le calcul du nouveau "Retard" est effectué. Ce retard sera utilisé pour le cycle suivant dans l'interruption 1. Ce "Retard" se calcule en fonction des rapports cycliques des trois bras d'onduleur pour que les prochaines mesures par les CAN se fassent dans une zone hors commutation. La figure 4.15 résume le programme multitâche du PIC 32.

Le graphe de la figure 4.18 présente l'enchaînement des tâches exécutées par le PIC 32 qui se décompose en trois évènements qui lancent ces trois tâches. Sur ce graphe la largeur des blocs correspond environ au temps d'exécution des tâches. C'est dans l'interruption 3 qu'il y a les principales tâches calculatoires qui prennent le plus de temps à être exécutées. Le timing montre que la prise en compte de nouveaux rapports cycliques se fera toutes les $33\,\mu s$ (tous les "Top Synchro").

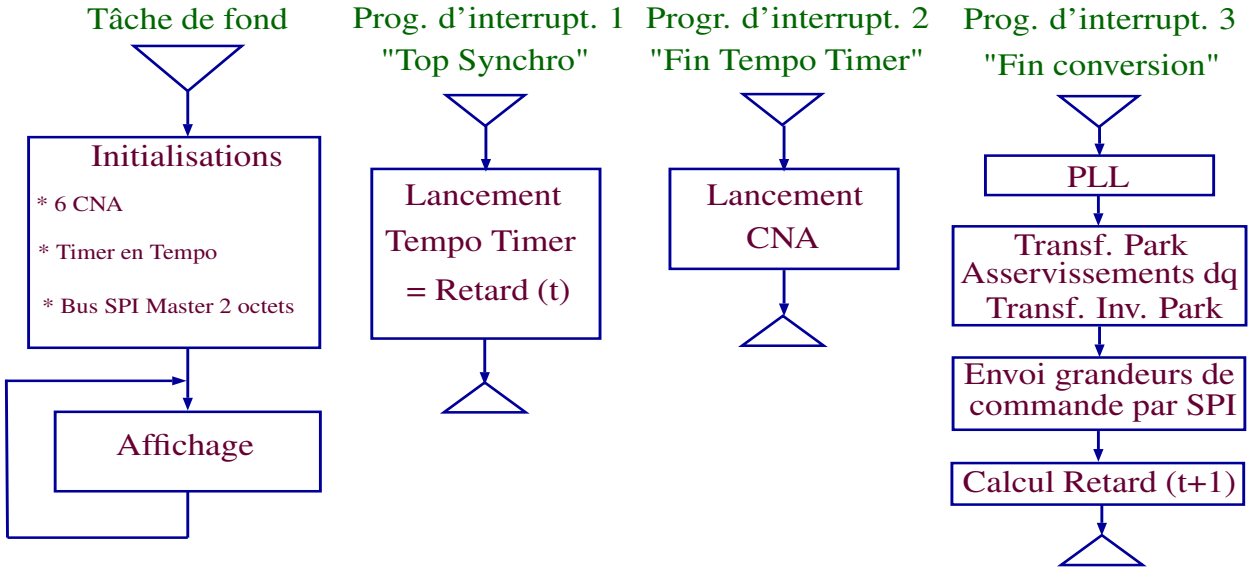


Fig. 4.15 – Algorithme du programme multitâche du PIC 32

4.6.2 Programmes du dsPIC 33

Il y a trois cartes à base du dsPIC 33 pour commander les trois bras de l'onduleur. Le programme est identique pour les trois microcontrôleurs, sauf pour la première carte qui génère le "Top Synchro" du début de toutes les MLIs. Le programme principal commence par les initialisations pour configurer les entrées-sorties, les MLIs, le bus SPI, les interruptions,... La tâche de fond est réservée à d'éventuels dialogues avec le PIC 32 ou avec l'opérateur par un autre bus SPI. En commun avec les cartes, il y a une tâche d'interruption dont l'évènement est la fin de l'envoi de la grandeur de commande du PIC 32 par le bus SPI. Le contenu du programme d'interruption consiste, à partir de la grandeur de commande reçue par le bus SPI, à exécuter l'algorithme qui calcule les quatre rapports cycliques pour les quatre sorties MLI du même bras. La synchronisation du début de la MLI se fait de façon câblée et ne nécessite pas de gestion par programme sauf dans la partie initialisation pour autoriser cette fonction câblée. La figure 4.16 résume le programme dans le dsPIC 33.

Pour la carte 1 qui génère le top de synchronisation, le programme possède une deuxième interruption qui a pour évènement la fin du décomptage du timer programmé en horloge. La fréquence de ce "Top Synchro" est à la fréquence de la MLI soit 30 kHz. La figure 4.17 résume le programme dans le dsPIC 33 de la carte 1.

Le graphe de la figure 4.18 présente aussi l'enchaînement des tâches exécutées par chaque dsPIC 33. C'est la fin des transmissions du bus SPI qui lance le programme d'interruption 1. Le premier bloc enchaîne la lecture de la valeur reçue par le bus SPI et le calcul des quatre rapports cycliques. Le deuxième bloc qui suit est le rechargement des nouvelles valeurs des quatre rapports cycliques qui seront pris en compte au prochain "Top Synchro".

Sur la figure 4.18, le signal "Top Synchro" généré par la carte 1 avec le dsPIC 33 a le même timing que la tâche d'interruption 1 du PIC 32.

4.7 Résultats expérimentaux (biphasé)

Les essais expérimentaux dans ce chapitre ont été réalisés sur la maquette triphasée utilisée en monophasé en connectant une charge RL entre deux phases (biphasé) avec la grandeur de commande du bras 2 étant l'opposée du bras 1 ($N_{CB} = -N_{CA}$). La figure 4.19 donne

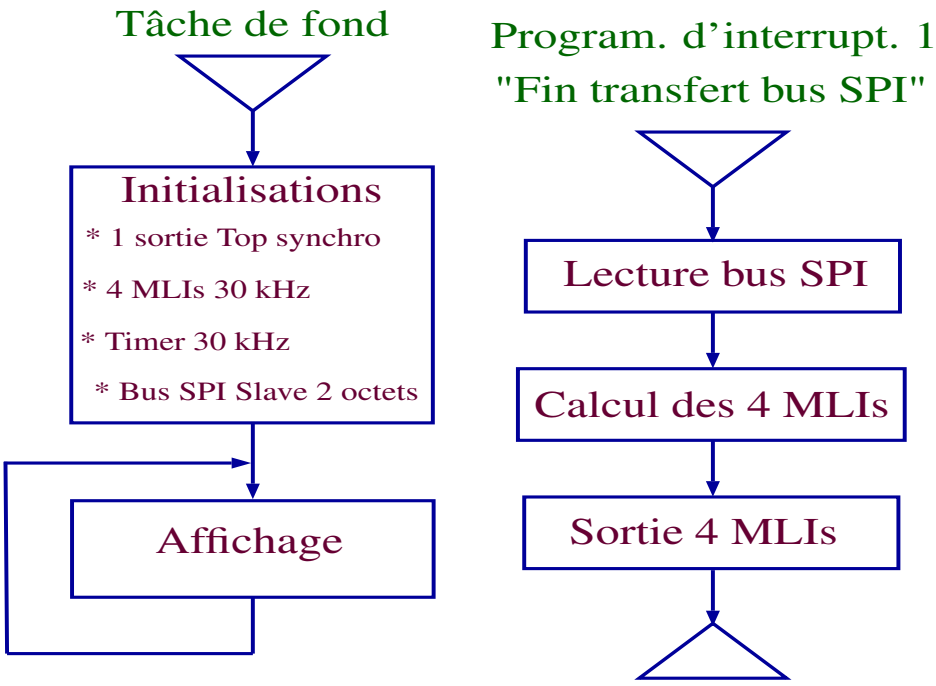


Fig. 4.16 – Algorithme du programme générique multitâche du dsPIC 33

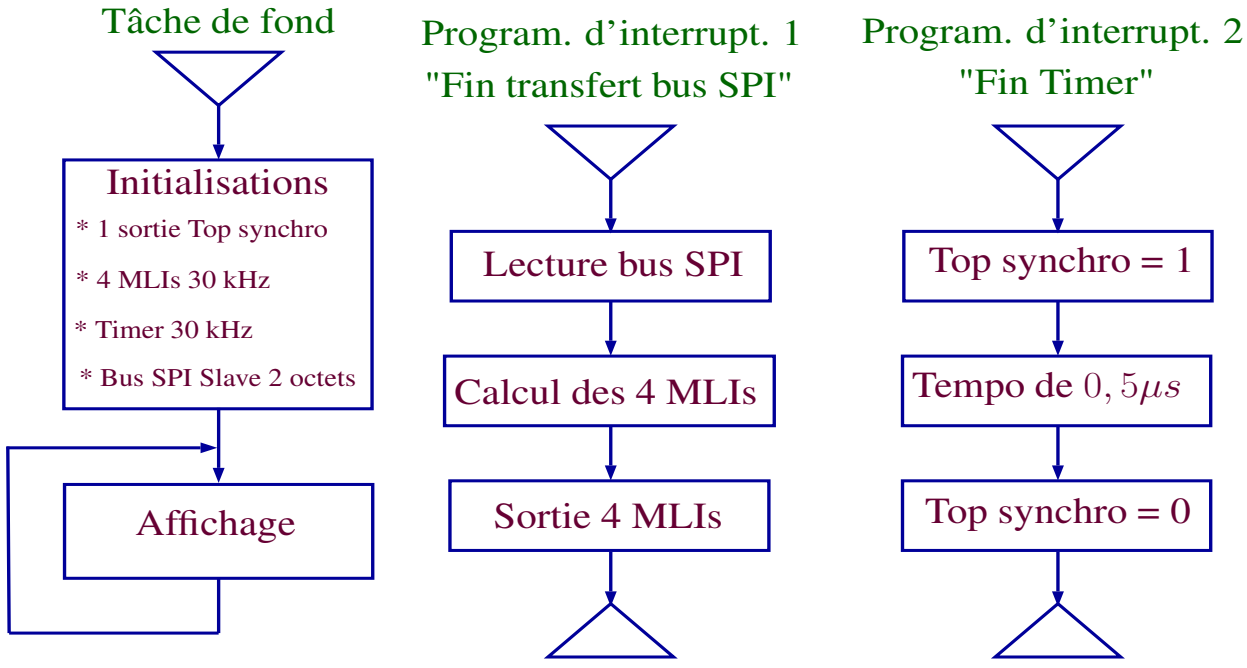


Fig. 4.17 – Algorithme du programme multitâche de la carte 1 du dsPIC 33

l'architecture du banc d'essai qui a été utilisé pour fournir les essais expérimentaux. C'est une tension monophasée du secteur qui est utilisée pour créer l'angle θ. Expérimentalement, comme la fréquence du secteur est quasi-constante, une PLL fournit les passages à zéro de la tension et l'angle θ est calculé par incrémentation à la fréquence de la MLI (30 kHz). L'asservissement de courant est fait dans le repère de Park en créant un second courant à partir du courant monophasé en le retardant d'un tiers de période pour créer le courant I_B à partir du courant N_{IA} (voir figure 4.19) et en appliquant la gestion du format. La transformation de Park utilise l'expression simplifiée (équation (4.2)). Pour accéder aux données internes du PIC 32, trois CNA et deux sorties logiques sont utilisés vers l'opérateur. En pratique, ces

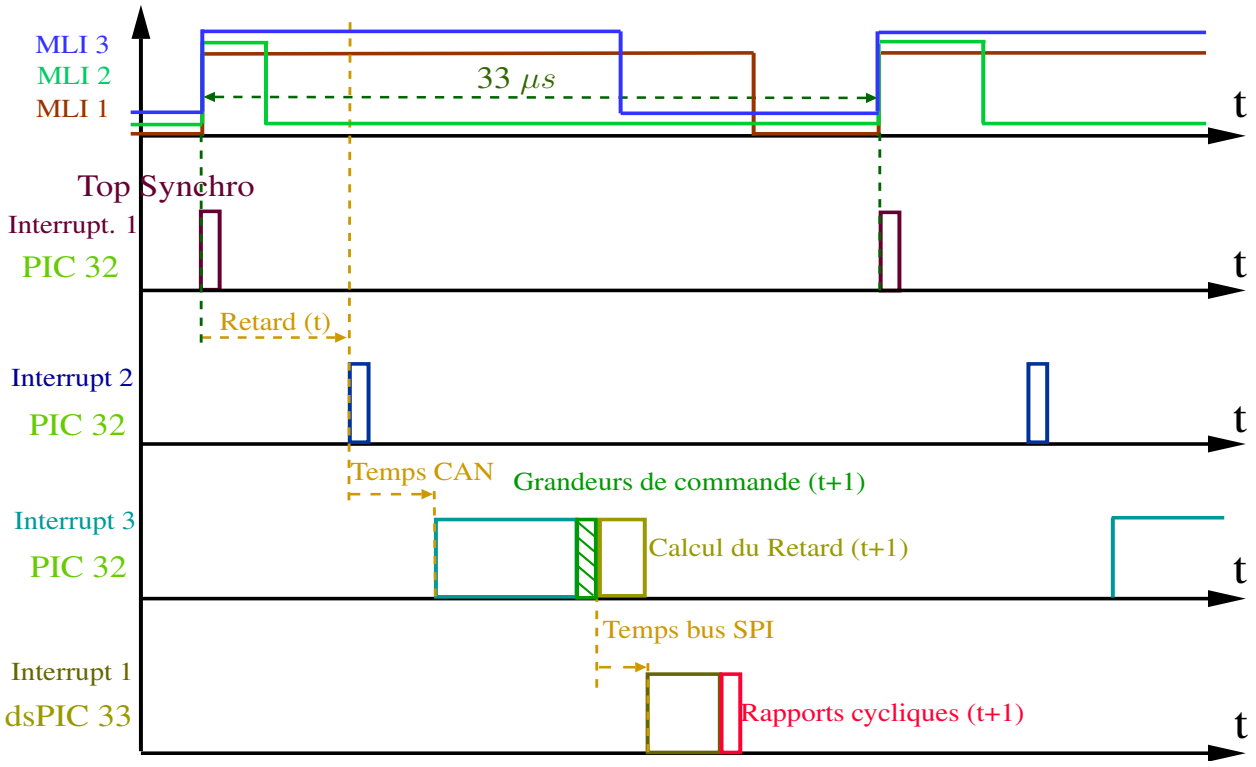


Fig. 4.18 – Enchaînement des tâches pour le PIC 32 et le dsPIC 33

grandeurs analogiques et logiques sont affichées sur un oscilloscope 4 voies. C'est à partir des oscillogrammes enregistrés sur la sortie USB de l'oscilloscope que sont créées les figures expérimentales exposées dans la suite de cette section.

4.7.1 Tension et courant de sortie

Pour une tension pratique $E_1 = E_2 = E_3 = E_4 = 15\,\text{V}$, les figures suivantes (de 4.20 à 4.30) présentent la forme des signaux des MLIs des bras 1 et/ou 2 et la tension de sortie avec un courant de sortie d'amplitude d'environ 1,2A selon trois valeurs de résistances R différentes.

Lorsque R est grande, chaque bras d'onduleur fonctionne en cinq niveaux. Les quatre MLIs de chaque bras sont actives. La figure 4.20 présente les quatre signaux de MLI pour le bras 1. Pour le même fonctionnement à 5 niveaux pour chaque bras, la figure 4.21 présente la commande MLI3 et la commande MLI4 du bras 2 qui sont des commandes à l'opposé respectivement de la commande MLI2 et de la commande MLI1 du bras 1.

Lorsque R est petite, chaque bras d'onduleur fonctionne en trois niveaux et seulement les 2 MLIs centrales (MLI2 et MLI3) de chaque bras sont actives. pour ce cas, la figure 4.22 présente les quatre signaux de MLI pour le bras 1. Les commandes MLI3 et MLI2 du bras 2 qui ne sont pas représentées, sont les opposées respectivement des commandes MLI2 et MLI3 du bras 1.

Si on fait un zoom sur la MLI1 du bras 1 et la MLI4 du bras 2 aux instants qui sont actifs (figure 4.23), pour la MLI1 du bras 1, il y a deux cas : le rapport cyclique vrai est inférieur à 0,5 (figure 4.23-a) ou supérieur à 0,5 (figure 4.23-b). On remarque aussi que pour le bras 2, la valeur du rapport cyclique est complémentaire au bras 1. Les signaux de la figure 4.23 ont été prélevés à la sortie des cartes du microcontrôleur dsPIC 33. Mais, en pratique, il y a une inversion logique entre ces signaux et ceux réellement appliqués au driver sur la carte de puissance. Cette inversion est apportée par la liaison par fibre optique. C'est à dire dans le

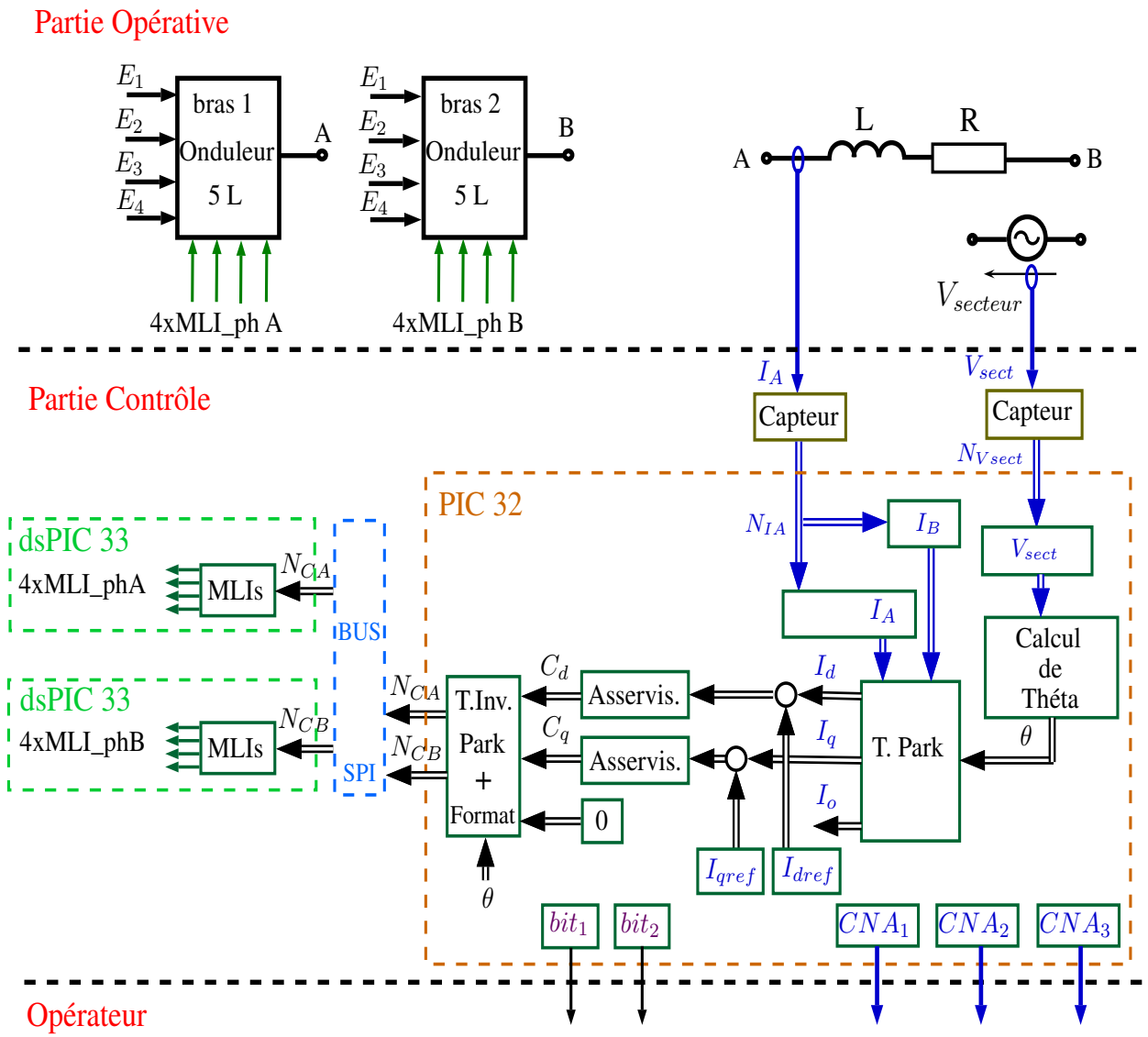


Fig. 4.19 – Architecture fonctionnelle du banc expérimental de tests

cas (figure 4.23-a) où le rapport cyclique relevé de la MLI1 du bras 1 est inférieur à 0,5. C'est à dire pour le bras 1 de l'onduleur, le vrai rapport cyclique est supérieur à 0,5. Le processus de synchronisation effectué par la commande donne un début de chaque période de MLI par un front montant dont l'impulsion dure selon la valeur du rapport cyclique relevé. La tension maximale de sortie entre deux phases correspond à la différence entre les deux tensions des bras 1 et 2 correspondant à la MLI1 du bras 1 et la MLI4 du bras 2. Pour la MLI1 du bras 1, l'état "1" relevé (vrai état "0") correspond à une sortie égale à (E_2) et l'état relevé "0" (vrai état "1") correspond à une sortie égale à (E_1 +E_2). Pour la MLI4 du bras2, l'état relevé "1" (vrai état "0") correspond à une sortie égale à (-E_3 -E_4) et l'état relevé "0" (vrai état "1") correspond à une sortie égale à (-E_3). Ainsi pour le cas (figure 4.23-a) la tension entre le bras 1 et 2 vaut quatre fois 15 V (60 V) lorsque la MLI1 du bras1 vaut "0" et MLI4 du bras 2 vaut "1", et vaut trois fois 15 V (45 V) lorsque la MLI1 du bras 1 vaut "1" et la MLI4 du bras 2 vaut "1"ou lorsque la MLI1 du bras 1 vaut "0" et MLI4 du bras 2 vaut "0". La figure 4.24 montre le résultat global de la tension entre phase pour ce cas (figure 4.23-a). La tension entre phase présente ainsi 9 niveaux.

Pour le cas (figure 4.23-b) la tension entre le bras 1 et 2 vaut deux fois 15 V (30 V) lorsque la MLI1 du bras 1 vaut "1" et MLI4 du bras 2 vaut "0", et vaut trois fois 15 V (45 V) lorsque la

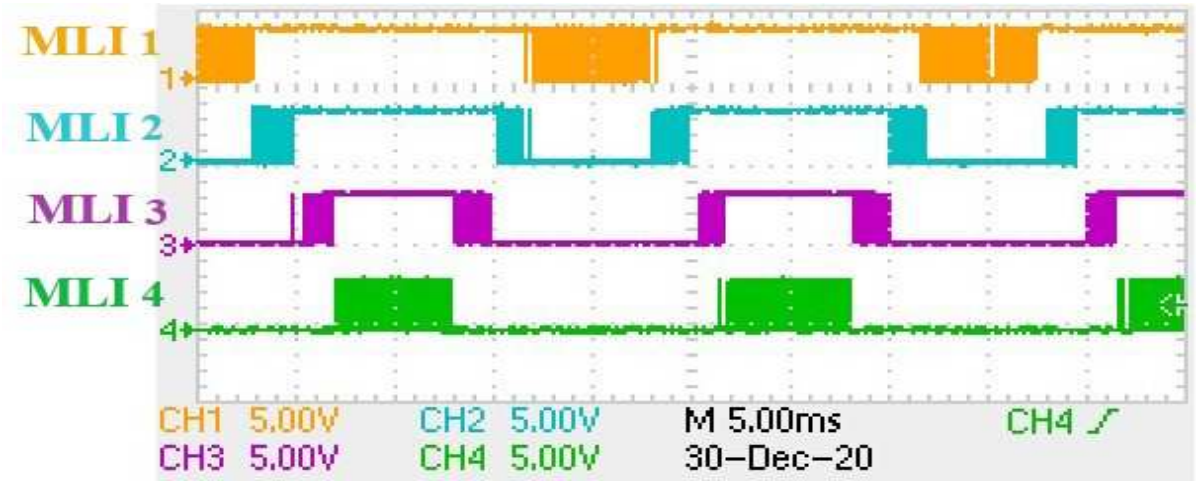


Fig. 4.20 – Les 4 MLIs du bras 1 générant 9 niveaux (dsPIC 33)

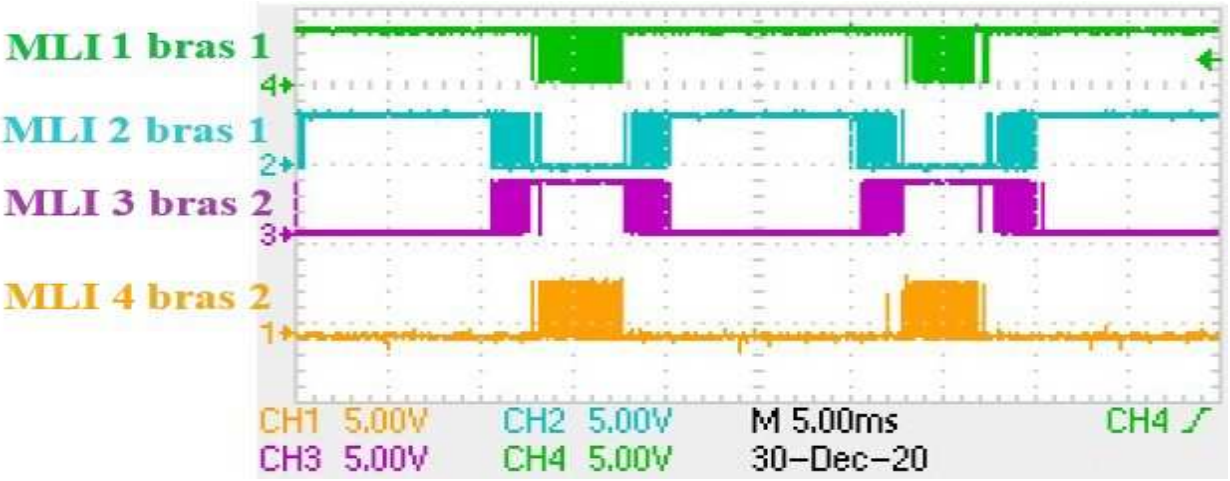


Fig. 4.21 – 2 MLIs du bras 1 et 2 MLIs du bras 2 (9 niveaux)

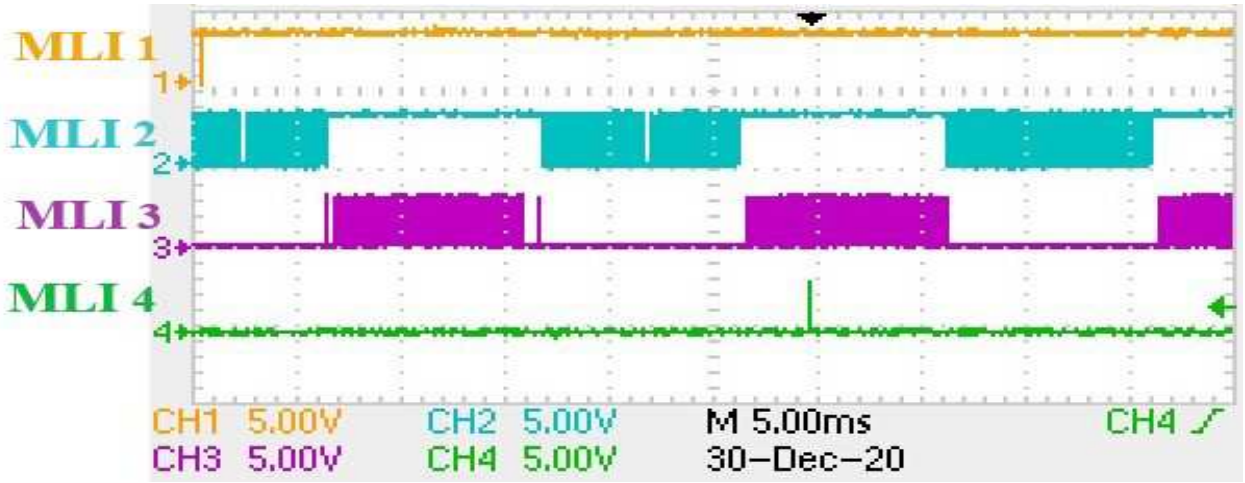


Fig. 4.22 – Les 4 MLIs du bras 1 générant 5 niveaux (dsPIC 33)

MLI1 du bras 1 vaut "1" et MLI4 du bras 2 vaut "1" ou lorsque la MLI1 du bras 1 vaut "0" et MLI4 du bras 2 vaut "0". La figure 4.25 montre le résultat global de la tension entre phase pour ce cas (figure 4.23-a). La tension entre phase présente ainsi 7 niveaux.

Lorsque R est petite, chaque bras d'onduleur fonctionne sur trois niveaux. Comme pour le

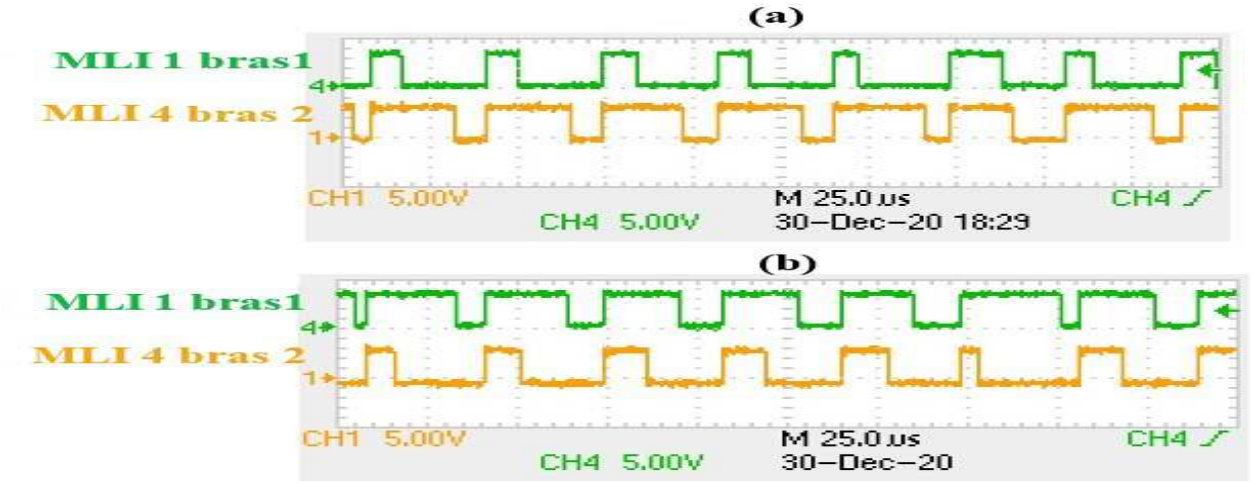


Fig. 4.23 – MLI2 du bras 1, MLI4 du bras 2 (dsPIC 33)
(a) générant 7 niveaux (b) générant 9 niveaux

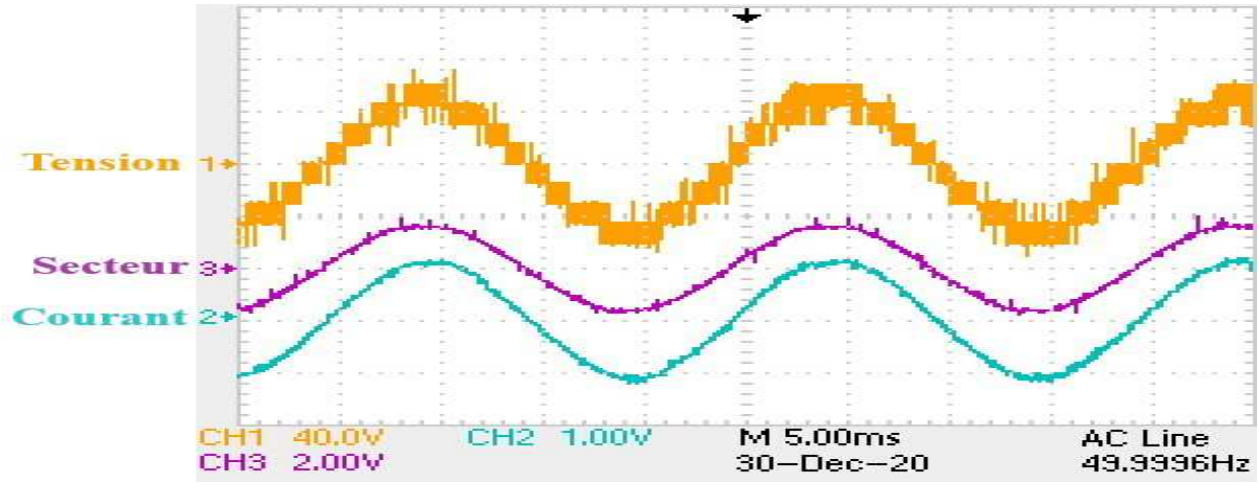


Fig. 4.24 – Tension et courant de sortie à 9 niveaux

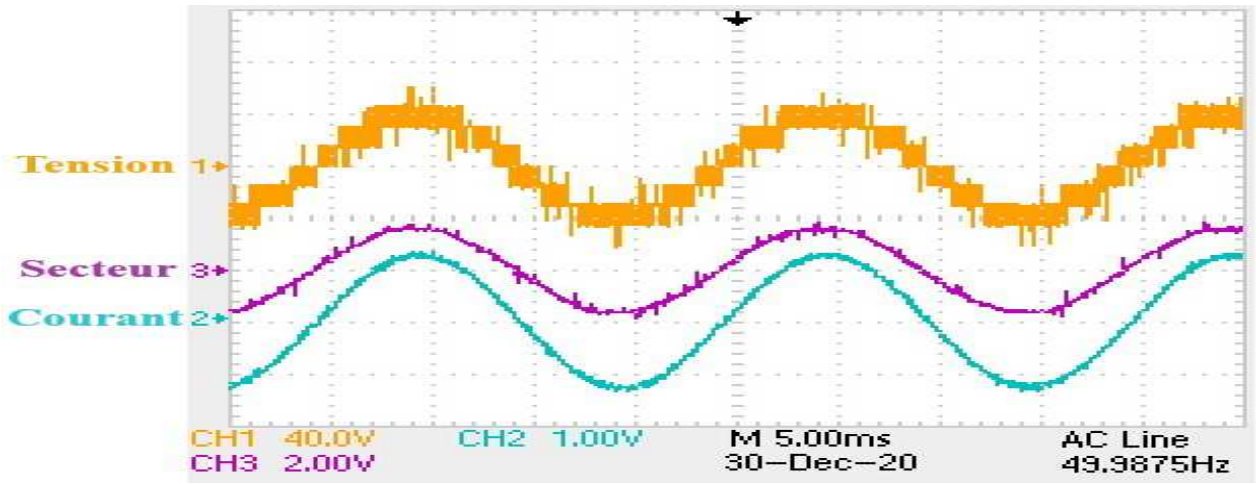


Fig. 4.25 – Tension et courant de sortie à 7 niveaux

cas précédent (R grand), lorsque chaque bras fonctionne à trois niveaux, il y a deux cas selon que le maximum du rapport cyclique vrai de la MLI2 du bras 1 dépasse ou non 0,5 : soit un

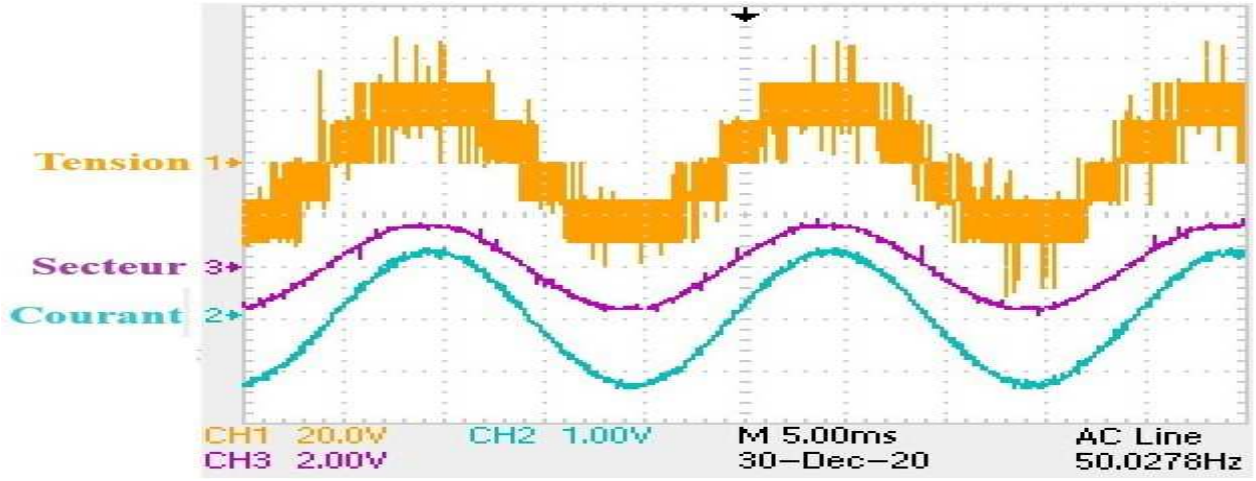


Fig. 4.26 – Tension et courant de sortie à 5 niveaux

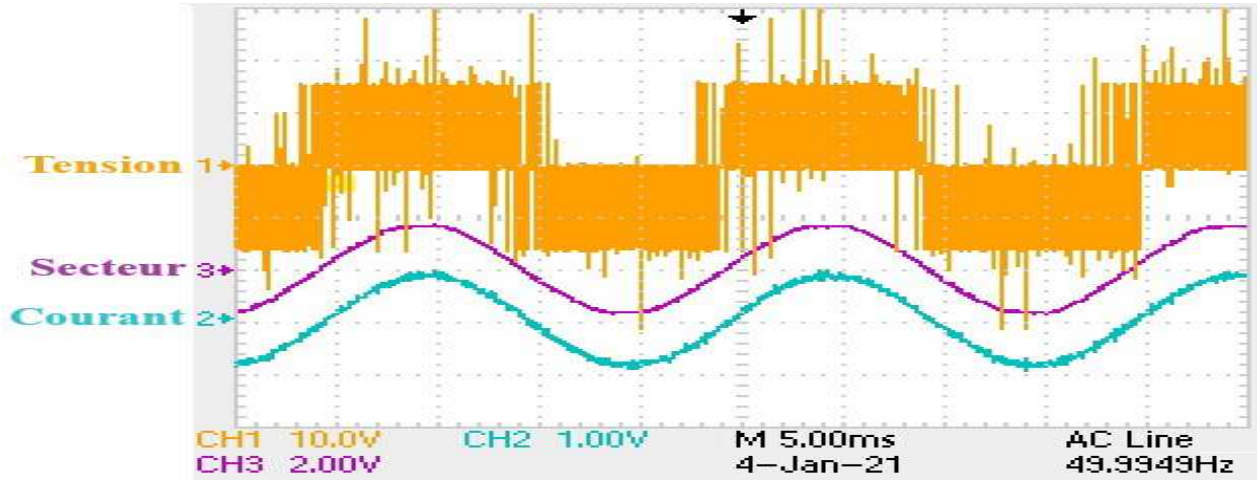


Fig. 4.27 – tension et courant de sortie à 3 niveaux

fonctionnement global à 3 niveaux, si le maximum du rapport cyclique de la MLI2 du bras 1 est inférieur à 0,5 et un fonctionnement à 5 niveaux, si le maximum du rapport cyclique de la MLI2 du bras 1 est supérieur à 0,5. L'explication est identique au cas précédent (R grand). La figure 4.26 présente le cas à cinq niveaux. La figure 4.27 présente le cas à trois niveaux. Pour les quatre dernières figures, en plus de la tension et du courant de sortie, la tension du secteur qui sert de référence à la PLL est aussi présentée. On remarque une parfaite synchronisation entre la tension de sortie et la tension du secteur, et un léger déphasage arrière du courant dû à la présence de l'inductance L dans la charge.

4.7.2 Enchaînement des tâches

Pour vérifier le bon fonctionnement du déroulement des programmes dans les microcontrôleurs, les deux sorties logiques (bit1 et bit2) sont utilisées pour mesurer les instants d'exécution des parties de programme du PIC 32 et une autre sortie logique est programmée sur le dsPIC 33 pour visualiser les instants d'exécution du programme de calcul des MLIs. La voie du haut de l'oscilloscope est mesurée par prélèvement directement sur les cartes du dsPIC 33. Il s'agit du signal MLI du bras 1 actif. Le signal de "Synchro" généré par une sortie logique de la carte dsPIC 33 du bras 1 qui est câblé sur l'entrée externe d'interruption du PIC 32 et sur les entrées directes de synchronisation de la MLI des autres cartes dsPIC 33 n'est

pas représenté, car l'oscilloscope ne possède que quatre voies. Une autre mesure a validé que le signal "Synchro" est bien en phase avec le début de la MLI active. La figure 4.28 montre le timing de fonctionnement du PIC 32 et du dsPIC 33. L'interruption 2 est retardée d'un

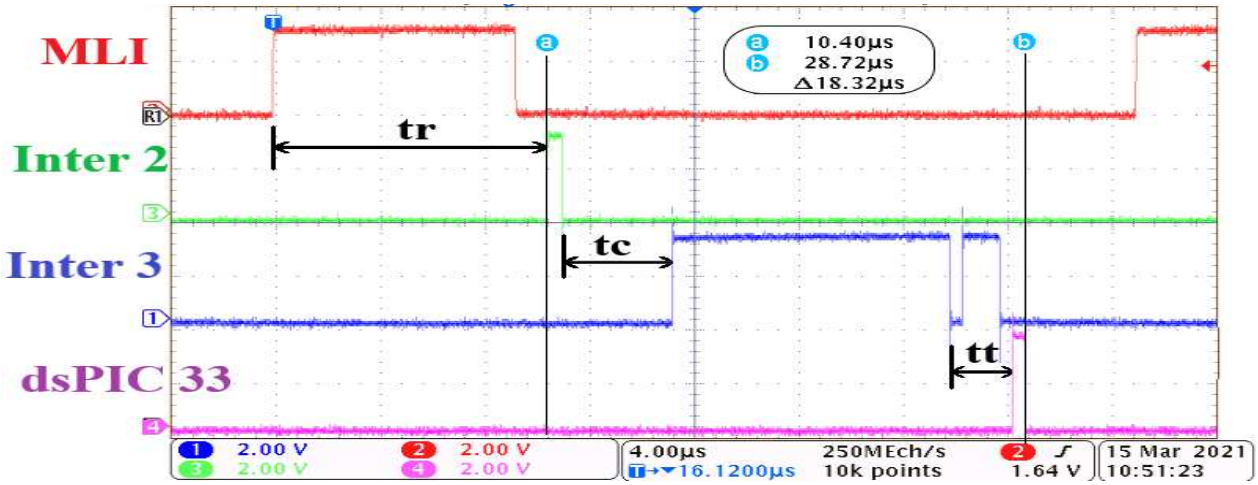


Fig. 4.28 – Chronogramme des programmes du PIC 32 et dsPIC 33

temps noté "tr" sur la figure qui représente le "Retard" calculé par l'interruption 3 du PIC 32 par la période précédente. Le temps d'exécution de cette tâche est très faible, il n'y a que le lancement des conversions dans cette tâche. Après, il y a un décalage noté "tc" qui représente le temps de conversion des valeurs analogiques en valeurs numériques. Ce temps "tc" vaut environ 4 μs. Cela comprend l'échantillonnage-blocage des six voies simultanément, un temps de stabilisation et le temps de conversion des six convertisseurs qui travaillent en parallèle. Ensuite, pour l'interruption 3, il y a trois parties. La figure 4.29 donne le détail des temps

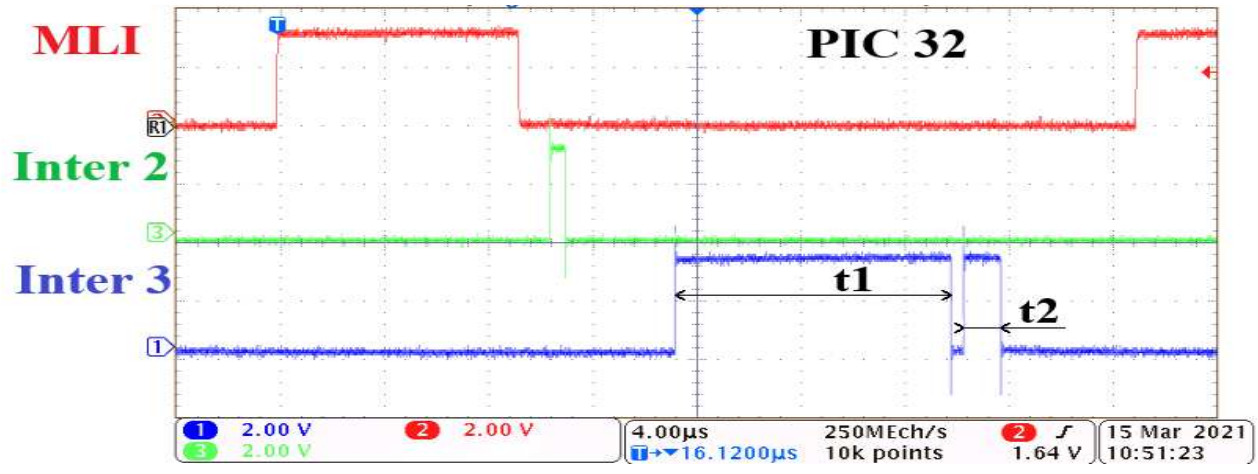


Fig. 4.29 – Détail du chronogramme de l'interruption 3 du PIC 32

d'exécution de cette tâches. Une première partie, notée "t1", correspond au calcul de la PLL, de la transformations de Park, des deux boucles d'asservissement et du calculs des grandeurs de commande. Il représente un temps d'exécution de 10,4 μs. Après, entre "t1" et "t2", ce temps correspond à l'écriture des grandeurs de commande dans les bus SPI pour les envois aux dsPIC 33. La dernière partie, notée "t2" correspond au calcul du nouveau "Retard" à appliquer pour la prochaine période. Il représente un temps d'exécution de 2,1 μs. Le temps noté "tt" (figure 4.28), qui fait 2,4 μs, représente le temps de transmission par le bus SPI de la grandeur de commande élaborée par le PIC 32 pour être traité par dsPIC 33. On remarque

que le temps d'exécution du programme du dsPIC 33 est très rapide (moins de 1 μs). Le temps total sans le retard "tr" représentant l'acquisition et le traitement par le PIC 32 et les dsPIC 33 fait un temps de 18,32 μs (pour une période de la MLI de 33 μs).

4.7.3 Calcul du "Retard"

A partir des trois grandeurs de commande (en triphasé), l'algorithme du calcul du "Retard" commence par calculer pour chaque bras d'onduleur la valeur du rapport cyclique actif (sachant, qu'il n'y a toujours qu'une seule MLI active à chaque instant par bras d'onduleur). A partir des trois rapports cycliques, l'algorithme choisit un retard qui est relativement faible (en % du rapport cyclique) mais éloigné au moins de 8 % du plus proche rapport cyclique parmi les trois rapports cycliques actifs. Ces algorithmes sont détaillés dans l'annexe A. Pour les essais de validation en fonctionnement biphasé, il a été programmé pour la phase A : le rapport cyclique du bras 1, pour la phase B : le rapport cyclique du bras 2 (qui est complémentaire au bras 1 ; on le remarque bien sur la figure correspondante) et pour la phase C, il a été choisi un rapport cyclique de 1. La figure 4.30 montre pour huit périodes d'exécution, le résultat du calcul du retard en fonction des variations des deux rapports cycliques des bras 1 et 2. L'amplitude du retard est représenté en % des rapports cycliques. L'échelle des rapports cycliques correspond à 3,3 V pour 100 % (1,65 V correspond à un rapport cyclique de 50 %). On remarque, par le timing de l'interruption 2, la prise en compte des variations du "Retard" (lorsqu'il augmente, l'interruption apparaît avec un retard plus grand et inversement).

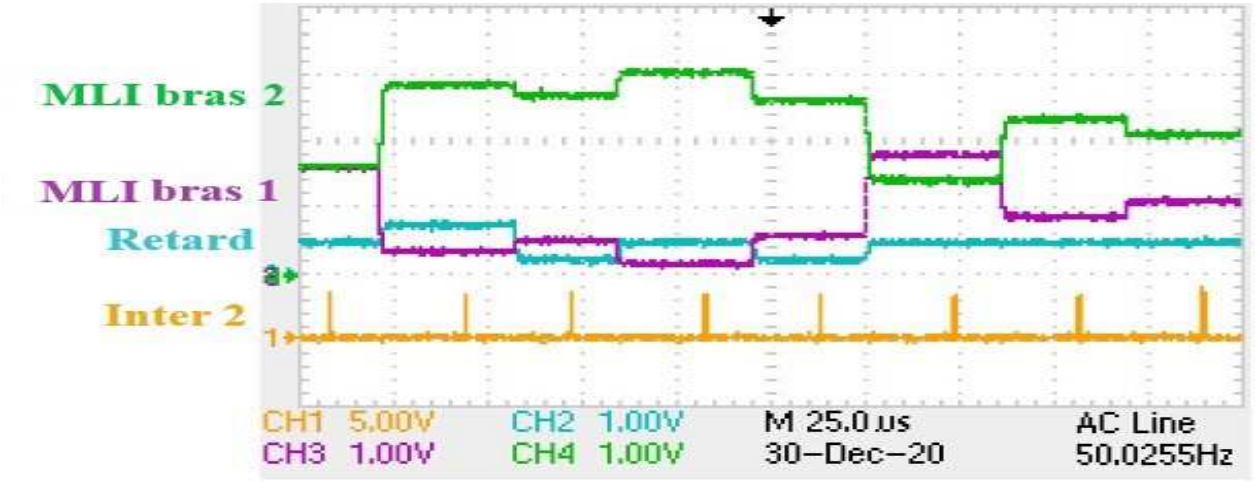


Fig. 4.30 – Visualisation du "Retard" des MLIs actives des bras 1 et 2

4.8 Conclusion et perspectives du chapitre

Ce chapitre a été consacré au développement d'une structure temps réel de commande à base de plusieurs microcontrôleurs dialoguant à l'aide de plusieurs bus SPI. Cette structure temps réel a été appliquée à la commande d'un onduleur triphasé multiniveau. Les premiers objectifs ont été atteints. La structure consistant à utiliser un microcontrôleur maître à virgule flottante exécutant toutes les tâches de calcul et de gestion du système complet et de microcontrôleurs à virgule fixe gérant chaque bras multiniveau comme esclave semble une structure fonctionnelle. Les temps de calcul des fonctions d'acquisition, de synchronisation au réseau, du calcul des asservissements prennent moins de 7 μs. En observant la figure 4.29, on voit que les microcontrôleurs (PIC 32 et dsPIC 33) sont peu occupés (état "1" lorsqu'ils sont

en train de calculer). Ainsi, il reste beaucoup de temps aux microcontrôleurs pour exécuter des fonctions supplémentaires comme du filtrage actif pour l'élimination des harmoniques polluantes d'une charge en parallèle sur le réseau ou simplement rééquilibrer les courants dans le réseau alimentant plusieurs charges monophasées non équilibrées. Dans ce dernier cas, il est facile d'ajouter un quatrième bras d'onduleur, avec une nouvelle carte dsPIC 33 identique aux trois autres bras, connecté au neutre du réseau. Pour les microcontrôleurs (dsPIC 33) qui gèrent au plus près chaque bras d'onduleur, il est possible de prévoir des mesures complémentaires pour permettre à chaque microcontrôleur de faire le diagnostic de chaque bras d'onduleur et la capacité de modifier les MLIs pour obtenir un autre fonctionnement du bras multiniveau. En effet, avec un bras multiniveau, il est facile, en cas de défaut de fermeture d'un interrupteur de puissance, de trouver un fonctionnement en mode dégradé permettant d'assurer 80 % à 100 % de la délivrance de la valeur efficace de la tension de sortie, selon le composant atteint.

CONCLUSION GÉNÉRALE ET PERSPECTIVES

Le travail présenté dans ce mémoire a été effectué dans le cadre d'un projet UTIQUE entre le LIAS et le laboratoire LSE pour étudier et développer un nouveau prototype d'un convertisseur DC-DC/DC-AC multiniveau avec une commande temps réel visant la motorisation d'un véhicule électrique (application VE) ou l'injection de l'énergie renouvelable dans un réseau (application ERN) pour l'industrie française et tunisienne. Pour une machine électrique, de type machine synchrone à aimants permanents par exemple (MSAP), l'onduleur triphasé multiniveau permet d'avoir un couple délivré de meilleure qualité, surtout si la machine (MSAP) possède de faibles inductances cycliques. Pour la connexion au réseau, l'onduleur triphasé multiniveau permet de minimiser fortement les inductances de couplage avec le réseau qui sont des sources de chute de tension, de pertes supplémentaires, de volume important et un sur-coût. Il s'est avéré que la structure adaptée aux applications visées nécessite une entrée multisource DC en série avec une obligation de régulation des amplitudes. Deux solutions s'offraient à nous, faire la régulation en modifiant la structure de l'onduleur ou ajouter un hacheur SIMO (single input multi-output). Dans le premier cas, il fallait fortement complexifier la structure en ajoutant des interrupteurs de puissance qui induiraient des pertes supplémentaires et une complexité de la commande. Dans le second cas, il fallait rechercher une structure combinant une simplicité de la commande, un nombre de composants de puissance limité et un bon rendement. C'est ce second choix qui a été pris, car il offre la capacité d'adapter fortement le niveau de tension de sortie du hacheur pour pouvoir alimenter l'onduleur triphasé avec de faibles tensions DC. En effet pour l'application moteur (MSAP), lors de faibles vitesses de rotation, la machine nécessite des tensions d'alimentation réduites. Le fait de pouvoir réduire la tension d'entrée de l'onduleur multiniveau permet à l'onduleur de garder le nombre maximum de niveaux de tension de sortie et de réduire ainsi les ondulations de courant dans le moteur. Le dernier objectif était d'implanter la commande temps réel sur une nouvelle architecture à base de microcontrôleurs au lieu d'utiliser des systèmes de prototypage rapide. Le premier avantage est qu'une structure avec des microcontrôleurs permet d'avoir la maîtrise complète des instants d'exécution de toutes les tâches à effectuer pour la commande. Par exemple, la commutation des interrupteurs de puissance provoque toujours des perturbations électromagnétiques importantes et faire l'acquisition des grandeurs électriques en dehors de ces instants évite de fausser fortement les mesures. Le deuxième avantage est qu'il sera plus facile d'industrialiser cette structure de commande temps réel, car les résultats d'expérimentation sont directement utilisables pour définir la puissance de calcul de la cible et en plus les programmes écrits en C sont facilement réutilisables.

Dans le premier chapitre, l'étude bibliographique a permis de rappeler les différentes structures d'onduleur classiques et multiniveaux avec une étude approfondie des nouvelles topologies permettant la réduction du nombre de composants de puissance. La bibliographie

des hacheurs non isolés multi-entrées et multi-sorties (SISO, SIMO, MISO et MIMO) a été aussi explorée. Toute cette étude donnant les avantages et les inconvénients de ces convertisseurs, a permis de faire le choix de la structure d'onduleur multiniveau et du hacheur SIQO (single input quadruple output) adaptée au cahier des charges des applications visées.

Le deuxième chapitre a été consacré à la structure de l'onduleur multiniveau retenue. L'étude des modes de fonctionnement et de l'estimation des pertes a montré que cette structure a un potentiel permettant d'avoir un très bon rendement, comme défini dans le cahier des charges. Le couplage de plusieurs bras pour réaliser un onduleur biphasé ou triphasé avec une stratégie de commande consistant à synchroniser les périodes de la MLI et de débuter la période par l'impulsion proportionnelle au rapport cyclique, permet de diviser par deux l'ondulation de tension de sortie entre phases. Ainsi, un bras commandé à cinq niveaux permet de générer une tension de sortie entre phases de neuf niveaux. Ainsi, le THD en tension est de l'ordre de 18% pour une tension à neuf niveaux. Par contre, lorsque la tension de sortie diminue en amplitude, et si on ne change pas la tension d'entrée DC de l'onduleur, le nombre de niveaux des tensions entre phases diminue et le THD en tension correspondant augmente. Ainsi, avec une tension de sortie formée de sept niveaux donne un THD d'environ de 24% à 28%, cinq niveaux de tension donne un THD d'environ de 33% à 40% et trois niveaux de tension donne un THD de l'ordre de 70%. Pour une application d'alimentation d'un moteur, il devient intéressant de réduire la tension d'entrée DC de l'onduleur pour garder une alimentation du moteur avec des tensions à neuf niveaux et un THD en tension qui reste autour de 18%.

Le troisième chapitre traite en détails la structure du convertisseur DC-DC SIQO : ses modes de fonctionnement, sa modélisation et le développement d'une commande multi-entrée multi-sortie (MIMO). Cette structure est conçue à partir d'un couplage de la structure SEPIC avec la structure à accumulation magnétique (BUCK-BOOST) et du dédoublement de chaque sortie par un système d'aiguillage qui permet ainsi d'obtenir quatre sorties à partir d'une seule entrée DC. Chaque sous-structure (SEPIC et BUCK-BOOST) génère deux sorties liées mais avec les deux sous-structures indépendantes l'une de l'autre. Très vite, il est apparu que la régulation des deux tensions de sortie pour chaque sous-structure nécessiterait la mise en œuvre d'une commande multivariable, car les deux tensions sont fortement couplées. En plus il faut que ces deux tensions de sortie soient, le plus possible, insensibles aux variations de la tension d'entrée et aux variations des courants de sortie. C'est pour cela qu'une commande multivariable de type H_∞ a été développée. Cette commande a montré une grande efficacité pour répondre aux besoins, en assurant un bon suivi de consigne et une bonne réjection des perturbations. La validation expérimentale a confirmé la qualité de la commande ainsi mise en œuvre. L'étude du rendement du hacheur a montré que les résultats étaient bons mais en dessous des attentes. Ce sont les inductances qui pénalisent un peu ce rendement.

Le chapitre quatre a été consacré à la description complète de l'architecture de commande temps réel à base de microcontrôleurs. Les essais expérimentaux ont montré les qualités de cette structure en termes de précision des instants d'exécution des tâches constituant le fonctionnement de l'onduleur multiniveau, la capacité de synchroniser les périodes de la MLI de tous les bras d'onduleur, de pouvoir faire les acquisitions en dehors des instants de commutation des interrupteurs de puissance et d'avoir des temps d'exécution des tâches les plus complexes (PLL, transformations de Park et régulateurs) de moins de 10 μs.

Suite à ces travaux, plusieurs perspectives sont envisageables. Une première serait de valider le fonctionnement de l'onduleur triphasé couplé au réseau. Dans un deuxième temps,

pour une application couplée au réseau, il serait intéressant de montrer que cette structure permet de faire du filtrage actif et même le rééquilibrage des courants triphasés en utilisant un quatrième bras d'onduleur (la maquette a été définie avec quatre bras). La troisième perspective serait de montrer que la structure de commande temps réel a la capacité de gérer l'ajout d'algorithmes de diagnostic et de faire fonctionner un bras en mode dégradé suite à un problème sur un interrupteur. Du coté de l'hybridation de sources d'énergie renouvelable et de stockage, il serait intéressant de faire évoluer le convertisseur d'entrée en convertisseur MIMO (multi-entrée multi-sortie). Il reste aussi à tester tous les aspects IHM basés sur le bus SPI, qui ont été préparés durant cette thèse mais pas mis en œuvre par manque de temps. Pour les applications pour le véhicule électrique, il serait bien d'ajouter le bus CAN pour les aspects IHM de façon à faire communiquer l'onduleur avec le reste de l'automobile.

Annexe A

Algorithme du "Retard"

L'algorithme (A.1) permet de calculer les valeurs des quatre rapports cycliques pour le bras "x". "x" étant le numéro des bras 1, 2 ou 3 de l'onduleur multiniveau triphasé. Le calcul est conforme à celui développé au chapitre 2. Les valeurs entre parenthèse de C_x (en bleu) rappellent les seuils des comparaisons. Le calcul est fait au format du dsPIC 33. N_{Cx} est la grandeur de commande sur 14 bits signés. Les résultats des variables PWM_{x1}, PWM_{x2}, PWM_{x3} et PWM_{x4} sont au format de 12 bits.

Remarque

En pratique, il y a une inversion dans la ligne de transmission entre les sorties du microcontrôleur et les entrées des commandes rapprochées des MOSFETs de puissance. Ainsi, ce sont les valeurs complémentaires qui sont réellement implantées. On les obtient en faisant le calcul suivant : $\overline{PWM}_{xy} = 4000 - PWM_{xy}$, avec "y" valant 1, 2, 3 ou 4.

Afin de faire des acquisitions des grandeurs électriques avec les CAN hors des commutations des bras de l'onduleur, il est nécessaire de calculer ces instants d'acquisition. Pour cela, il faut calculer un retard sous la forme d'un pourcentage de la période de hachage de la MLI. Les algorithmes (A.2), (A.3), (A.4) et (A.5), implantés dans le PIC 32 au format à virgule flottante, permettent de calculer ce retard.

$$
\begin{cases}
if\ N_{Cx} > (4000) \qquad (C_x > 0,5) \\
\quad PWM_{x1} = (N_{Cx} - 4000) \\
\quad PWM_{x2} = 1 \\
\quad PWM_{x3} = 1 \\
\quad PWM_{x4} = 1 \\
else \\
\quad if\ N_{Cx} > 0 \qquad (C_x > 0) \\
\qquad PWM_{x1} = 0 \\
\qquad PWM_{x2} = (N_{Cx}) \\
\qquad PWM_{x3} = 1 \\
\qquad PWM_{x4} = 1 \\
\quad else \\
\qquad if\ NCx > -4000 \quad (C_x > -0,5) \\
\qquad\quad PWM_{x1} = 0 \\
\qquad\quad PWM_{x2} = 0 \\
\qquad\quad PWM_{x3} = (N_{Cx} + 4000) \\
\qquad\quad PWM_{x4} = 1 \\
\qquad else \qquad\qquad (C_x < -0,5) \\
\qquad\quad PWM_{x1} = 0 \\
\qquad\quad PWM_{x2} = 0 \\
\qquad\quad PWM_{x3} = 0 \\
\qquad\quad PWM_{x4} = (N_{Cx} + 8000) \\
\qquad end \\
\quad end \\
end
\end{cases}
\tag{A.1}
$$

Ce calcul se fait juste après le calcul des trois grandeurs de commande. Les algorithmes (A.2), (A.3) et (A.4) prennent comme entrée chaque grandeur de commande et permettent de calculer les valeurs des rapports cycliques actifs ($Alpha_1$, $Alpha_2$, $Alpha_3$) de chaque bras qui seront effectivement appliquées.

$$
\begin{cases}
if\ C_A > 0,5) \\
\quad Alpha_1 = (C_A - 0,5) \\
else \\
\quad if\ C_A > 0 \\
\quad\quad Alpha_1 = (C_A) \\
\quad else \\
\quad\quad if\ C_A > -0,5 \\
\quad\quad\quad Alpha_1 = (C_A + 0,5) \\
\quad\quad else \qquad\qquad (C_A < -0,5) \\
\quad\quad\quad Alpha_1 = (C_A + 1) \\
\quad\quad end \\
\quad end \\
end
\end{cases} \tag{A.2}
$$

$$
\begin{cases}
if\ C_B > 0,5) \\
\quad Alpha_2 = (C_B - 0,5) \\
else \\
\quad if\ C_B > 0 \\
\quad\quad Alpha_2 = (C_B) \\
\quad else \\
\quad\quad if\ C_B > -0,5 \\
\quad\quad\quad Alpha_2 = (C_B + 0,5) \\
\quad\quad else \qquad\qquad (C_B < -0,5) \\
\quad\quad\quad Alpha_2 = (C_B + 1) \\
\quad\quad end \\
\quad end \\
end
\end{cases} \tag{A.3}
$$

$$
\begin{cases}
if\ C_C > 0,5) \\
\quad Alpha_3 = (C_C - 0,5) \\
else \\
\quad if\ C_C > 0 \\
\quad\quad Alpha_3 = (C_C) \\
\quad else \\
\quad\quad if\ C_C > -0,5 \\
\quad\quad\quad Alpha_3 = (C_C + 0,5) \\
\quad\quad else \qquad\qquad (C_C < -0,5) \\
\quad\quad\quad Alpha_3 = (C_C + 1) \\
\quad\quad end \\
\quad end \\
end
\end{cases} \tag{A.4}
$$

A partir des valeurs des MLI actives de chaque bras, l'algorithme (A.5) calcule la valeur du retard à appliquer. Il est choisi de faible valeur afin de limiter le retard de la mesure des grandeurs électriques pour éviter de perdre trop de temps pour calculer la nouvelle commande. Ce retard dépend des amplitudes des rapports cycliques qui dépendent de la phase du signal et de l'amplitude maximale de l'indice de modulation. La figure A.1 représente l'évolution du retard pour un indice de modulation de 85% et la figure A.2 pour un indice de modulation de 100%.

$$
\begin{cases}
if\ (Alpha_1 > 0,24\ ou\ Alpha_1 < 0,08)\ et\ (Alpha_2 > 0,24\ ou \\
Alpha_2 < 0,08)\ et\ (Alpha_3 > 0,24\ ou\ Alpha_3 < 0,08)\ then \\
\quad Retard = 16\% \\
else \\
\quad if\ (Alpha_1 > 0,16)\ et\ (Alpha_2 > 0,16)\ et\ (Alpha_3 > 0,16)\ then \\
\quad\quad Retard = 8\% \\
\quad else \\
\quad\quad if\ (Alpha_1 > 0,32\ ou\ Alpha_1 < 0,16)\ et\ (Alpha_2 > 0,32\ ou \\
\quad\quad Alpha_2 < 0,16)\ et\ (Alpha_3 > 0,32\ ou\ Alpha_3 < 0,16)\ then \\
\quad\quad\quad Retard = 24\% \\
\quad\quad else \\
\quad\quad\quad if\ (Alpha_1 > 0,4\ ou\ Alpha_1 < 0,24)\ et\ (Alpha_2 > 0,4\ ou \\
\quad\quad\quad Alpha_2 < 0,24)\ et\ (Alpha_3 > 0,4\ ou\ Alpha_3 < 0,24)\ then \\
\quad\quad\quad\quad Retard = 32\% \\
\quad\quad\quad else \\
\quad\quad\quad\quad Retard = 40\% \\
\quad\quad\quad end \\
\quad\quad end \\
\quad end \\
end
\end{cases}
\tag{A.5}
$$

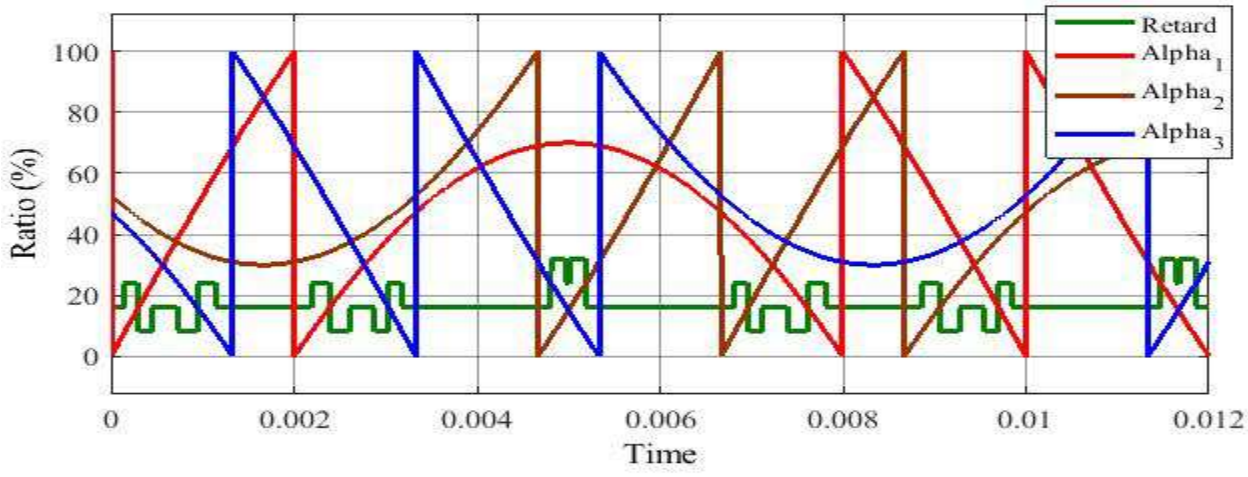


Fig. A.1 – Retard pour un indice de modulation de 85%

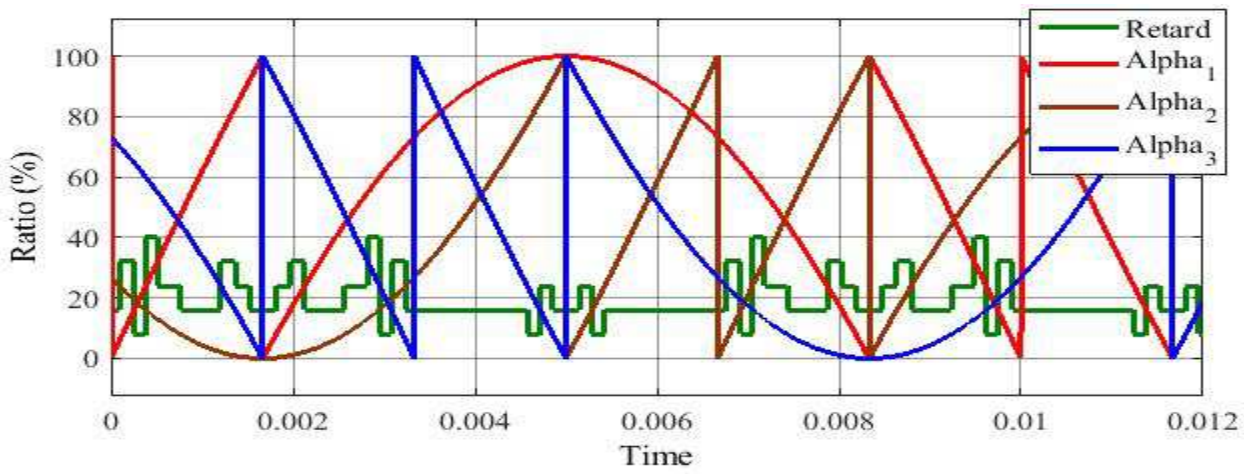


Fig. A.2 – Retard pour un indice de modulation de 100%

Bibliographie

[1] F. Zare A-A. Boora and A. Ghosh. Multi-output buck-boost converter with enhanced dynamic response to load and input voltage changes. *IET Power Electronics*, 4(2) :194–208, 2011.

[2] Grain P Adam, Stephen J Finney, Ahmed M Massoud, and Barry W Williams. Capacitor balance issues of the diode-clamped multilevel inverter operated in a quasi two-state mode. *IEEE Transactions on Industrial Electronics*, 55(8) :3088–3099, 2008.

[3] Rekha Agrawal and Shailendra Jain. Comparison of reduced part count multilevel inverters (rpc-mlis) for integration to the grid. *International Journal of Electrical Power & Energy Systems*, 84 :214–224, 2017.

[4] Ali Ajami, Mohammad Reza Jannati Oskuee, Ataollah Mokhberdoran, and Alex Van den Bossche. Developed cascaded multilevel inverter topology to minimise the number of circuit devices and voltage stresses of switches. *IET Power Electronics*, 7(2) :459–466, 2013.

[5] H. Akagi and T. Hatada. Voltage balancing control for a three-level diode-clamped converter in a medium-voltage transformerless hybrid active filter. *IEEE Transactions on Power Electronics*, 24(3) :571–579, 2009.

[6] Furkan Akar, Yakup Tavlasoglu, and Bulent Vural. Analysis and experimental verification of a multi-input converter for dc microgrid applications. *IET Power Electronics*, 11(6) :1009–1017, 2017.

[7] Hijazi Alaa, Bideaux Eric, Venet Pascal, Clerc Guy, Rojat Gerard, et al. Sliding mode control of boost converter : Application to energy storage system via supercapacitors. In *2009 13th European Conference on Power Electronics and Applications*, pages 1–10. IEEE, 2009.

[8] D Alazard. Représentation et analyse des systemes multi-variables notes de cours. *University of sciences and technology in Oran*, 2015.

[9] Rasoul Shalchi Alishah, Seyed Hossein Hosseini, Ebrahim Babaei, and Mehran Sabahi. A new general multilevel converter topology based on cascaded connection of submultilevel units with reduced switching components, dc sources, and blocked voltage by switches. *IEEE Transactions on Industrial Electronics*, 63(11) :7157–7164, 2016.

[10] Rasoul Shalchi Alishah, Seyed Hossein Hosseini, Ebrahim Babaei, and Mehran Sabahi. A new general multilevel converter topology based on cascaded connection of submultilevel units with reduced switching components, dc sources, and blocked voltage by switches. *IEEE Transactions on Industrial Electronics*, 63(11) :7157–7164, 2016.

[11] Rasoul Shalchi Alishah, Seyed Hossein Hosseini, Ebrahim Babaei, Mehran Sabahi, and Amirreza Zarrin Gharehkoushan. Optimal design of new cascade multilevel converter

topology based on series connection of extended sub-multilevel units. *IET Power Electronics*, 9(7) :1341–1349, 2016.

[12] Rasoul Shalchi Alishah, Daryoosh Nazarpour, Seyyed Hossein Hosseini, and Mehran Sabahi. New hybrid structure for multilevel inverter with fewer number of components for high-voltage levels. *IET power electronics*, 7(1) :96–104, 2014.

[13] Nicolas Allali. *Convertisseur haut rendement à dimensionnement réduit pour batterie hybridée puissance/énergie de véhicule électrique : Principe de source de courant contrôlée*. PhD thesis, Lille, 2016.

[14] A. Ajami A.Mokhberdoran. Symmetric and asymmetric design and implementation of new cascaded multilevel inverter topology. *IEEE Trans. Power Electron.*, 29(12) :7612–7624, Feb. 2013.

[15] Budi Amri, Mochamad Ashari, et al. The comparative study of buck-boost, cuk, sepic and zeta converters for maximum power point tracking photovoltaic using p&o method. In *2015 2nd International Conference on Information Technology, Computer, and Electrical Engineering (ICITACEE)*, pages 327–332. IEEE, 2015.

[16] I.Takahashi A.Nabae and H.Akagi. A new neutral-point-clamped pwm inverter. *IEEE Transactions on Industrial Application*, AI-17 :518–523, 1981.

[17] B Axelrod, Y Berkovich, S Tapuchi, and A Ioinovici. Steep conversion ration ćuk, zeta, and sepic converters based on a switched coupled-inductor cell. In *2008 IEEE Power Electronics Specialists Conference*, pages 3009–3014. IEEE, 2008.

[18] Y Ayoubi, M Elsied, A Oukaour, Hicham Chaoui, Y Slamani, and H Gualous. Four-phase interleaved dc/dc boost converter interfaces for super-capacitors in electric vehicle application based onadvanced sliding mode control design. *Electric Power Systems Research*, 134 :186–196, 2016.

[19] Victor Wilson Gonçalves Azevedo and João Dionísio Barros. Distributed parallel computing with low cost microcontrollers for high performance electric vehicles. In *2015 Euromicro Conference on Digital System Design*, pages 104–110. IEEE, 2015.

[20] A. Ioinovici B. Axelrod, Y. Berkovich. Switched-capacitor/switched-inductor structures for getting transformerless hybrid dc-dc pwm converters. *IEEE Transactions on Circuits Systems I*, 55(2) :129–137, 2008.

[21] E. Babaei. A cascade multilevel converter topology with reduced number of switches. *IEEE Transactions On Power Electronics*, 23(6) :2657–2664, 2008.

[22] E. Babaei. Optimal topologies for cascaded sub-multilevel converters. *Journal Power Electronic*, 10(3) :251–261, 2010.

[23] E. Babaei and O. Abbasi. Structure for multi-input multi-output dc-dc boost converter. *IET Power Electronics*, 9(1) :9–19, 2016.

[24] E. Babaei and S. H. Hosseini. New cascaded multilevel inverter topology with minimum number of switches. *Energy Conversion and Management*, 50(11) :2761–2767, 2009.

[25] Ebrahim Babaei. A cascade multilevel converter topology with reduced number of switches. *IEEE Transactions on power electronics*, 23(6) :2657–2664, 2008.

[26] Ebrahim Babaei, Okhtay Abbasi, and Simin Sakhavati. An overview of different topologies of multi-port dc/dc converters for dc renewable energy source applications. In *2016 13th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*, pages 1–6. IEEE, 2016.

[27] Ebrahim Babaei, SH Hosseini, GB Gharehpetian, M Tarafdar Haque, and M Sabahi. Reduction of dc voltage sources and switches in asymmetrical multilevel converters using a novel topology. *Electric Power Systems Research*, 77(8) :1073–1085, 2007.

[28] Ebrahim Babaei, SH Hosseini, GB Gharehpetian, M Tarafdar Haque, and M Sabahi. Reduction of dc voltage sources and switches in asymmetrical multilevel converters using a novel topology. *Electric Power Systems Research*, 77(8) :1073–1085, 2007.

[29] Ebrahim Babaei, Mohammad Farhadi Kangarlu, and Mohammad Ali Hosseinzadeh. Asymmetrical multilevel converter topology with reduced number of components. *IET Power Electronics*, 6(6) :1188–1196, 2013.

[30] Ebrahim Babaei, Mohammad Farhadi Kangarlu, and Farshid Najaty Mazgar. Symmetric and asymmetric multilevel inverter topologies with reduced switching devices. *Electric Power Systems Research*, 86 :122–130, 2012.

[31] Ebrahim Babaei, Mohammad Farhadi Kangarlu, and Farshid Najaty Mazgar. Symmetric and asymmetric multilevel inverter topologies with reduced switching devices. *Electric Power Systems Research*, 86 :122–130, 2012.

[32] Ebrahim Babaei, Mohammad Farhadi Kangarlu, Mehran Sabahi, and Mohammad Reza Alizadeh Pahlavani. Cascaded multilevel inverter using sub-multilevel cells. *Electric Power Systems Research*, 96 :101–110, 2013.

[33] Ebrahim Babaei, Sara Laali, and Zahra Bayat. A single-phase cascaded multilevel inverter based on a new basic unit with reduced number of power switches. *IEEE Transactions on industrial electronics*, 62(2) :922–929, 2014.

[34] Saikumar Bairabathina and S Balamurugan. Review on non-isolated multi-input step-up converters for grid-independent hybrid electric vehicles. *International Journal of Hydrogen Energy*, 2020.

[35] R. H. Baker and L. H. Bannister. Electric power converter. In *U.S. Patent*, volume number 3, pages 867–643. IEEE, Feb.1975.

[36] Mohammad Reza Banaei, Hossein Ardi, Rana Alizadeh, and Amir Farakhor. Non-isolated multi-input–single-output dc/dc converter for photovoltaic power generation systems. *IET Power Electronics*, 7(11) :2806–2816, 2014.

[37] Barakat and Abdallah Mouhammad. *Contribution à l'amélioration de la régulation de tension des générateurs synchrones : nouvelles structures d'excitation associées à des lois de commande H-infini.* PhD thesis, Poitiers, 2011.

[38] S. Debnath ; J. Qin ; B. Bahrani ; M. Saeedifard ; P. Barbosa. Operation, control, and applications of the modular multilevel converter : A review. *IEEE Transactions on Power Electronics*, 30(1) :37–53, 2015.

[39] RW Beaven, MT Wright, and DR Seaward. Weighting function selection in the h-infini design process. *Control Engineering Practice*, 4(5) :625–633, 1996.

[40] H. Behjati and A. Davoudi. A multiple-input multiple-output dc-dc converter. *IEEE Transactions on Industrial Applications*, 49(3) :1464–1479, 2013.

[41] H. Behjati and A. Davoudi. A multiple-input multiple output dc-dc converter. *IEEE Trans. Ind. Appl.*, 49(3) :1464–1479, June 2013.

[42] Květoslav Belda. Study of predictive control for permanent magnet synchronous motor drives. In *2012 17th International Conference on Methods & Models in Automation & Robotics (MMAR)*, pages 522–527. IEEE, 2012.

[43] Richard Bellman and Robert E Kalaba. *Dynamic programming and modern control theory*, volume 81. Citeseer, 1965.

[44] Benlatreche and Adlane Abdelkader. Contribution à la commande robuste h-infini de systèmes à grande échelle d'enroulement de bandes flexibles. *ÉcoleDoctoraleMathématiques, Sciences de l'Information et de l'Ingénieur, Université Louis Pasteur, Strasbourg, Doctoral thesis*, 2007.

[45] PL. Chapman BG. Dobbs. Amultiple-input dc-dc converter topology. *IEEE Power Electonics Letter*, 99(1) :6–9, 2003.

[46] PL. Chapman BG. Dobbs. Amultiple-inputdc-dc convertertopology. *IEEE Transactions on Power Electronics*, 24(3) :862–868, 2009.

[47] Mahajan Sagar Bhaskar, Vigna K Ramachandaramurthy, Sanjeevikumar Padmanaban, Frede Blaabjerg, Dan M Ionel, Massimo Mitolo, and Dhafer Almakhles. Survey of dc-dc non-isolated topologies for unidirectional power flow in fuel cell vehicles. *IEEE Access*, 8 :178130–178166, 2020.

[48] Jeremy Birch, Mark Waller, and Graham Balsdon. Automatically routing nets with variable spacing, January 10 2012. US Patent 8,095,903.

[49] Sergio Bittanti, Alan J Laub, and Jan C Willems. *The Riccati Equation*. Springer Science & Business Media, 2012.

[50] Arash A Boora, Alireza Nami, Firuz Zare, Arindam Ghosh, and Frede Blaabjerg. Voltage-sharing converter to supply single-phase asymmetrical four-level diode-clamped inverter with high power factor loads. *IEEE Transactions on Power Electronics*, 25(10) :2507–2520, 2010.

[51] Omar Bouhali. *Contribution des convertisseurs multiniveaux au raccordement de la production d'origine éolienne sur un réseau électriques*. PhD thesis, Ecole centrale de Lille, 2017.

[52] Stephen Boyd, Laurent El Ghaoui, Eric Feron, and Venkataramanan Balakrishnan. *Linear matrix inequalities in system and control theory*. SIAM, 1994.

[53] Sergio Busquets-Monge, Salvador Alepuz, Josep Bordonau, and Juan Peracaula. Voltage balancing control of diode-clamped multilevel converters with passive front-ends. *IEEE Transactions on Power Electronics*, 23(4) :1751–1758, 2008.

[54] Le Cai, Jin Quan, Maike Ye, Huan Quan, and Shuhai Quan. Design of single fuel cell voltage acquisition system based on ltc6803-3s and pic microcontroller. In *2019 34rd Youth Academic Annual Conference of Chinese Association of Automation (YAC)*, pages 95–99. IEEE, 2019.

[55] Mamadou Bailo Camara, Brayma Dakyo, and Hamid Gualous. Polynomial control method of dc/dc converters for dc-bus voltage and currents management—battery and supercapacitors. *IEEE Transactions on Power Electronics*, 27(3) :1455–1467, 2011.

[56] Guipeng Chen, Zhufeng Jin, Yan Deng, Xiangning He, and Xinlin Qing. Principle and topology synthesis of integrated single-input dual-output and dual-input single-output dc–dc converters. *IEEE Transactions on Industrial Electronics*, 65(5) :3815–3825, 2017.

[57] Qiang Chen, Jianping Xu, Zhuangyi Tao, Hongbo Ma, and Cheng Chen. Analysis of sector update delay and its effect on digital control three-phase six-switch buck pfc converters with wide ac input frequency. *IEEE Transactions on Power Electronics*, 36(1) :931–946, 2020.

[58] Yaow-Ming Chen, Yuan-Chuan Liu, Shih-Chieh Hung, and Chung-Sheng Cheng. Multi-input inverter for grid-connected hybrid pv/wind power system. *IEEE transactions on power electronics*, 22(3) :1070–1077, 2007.

[59] Pradip Cherukad, M Lydia, et al. A comprehensive overview on pv based hybrid energy systems. *International Journal of Renewable Energy Research (IJRER)*, 9(3) :1241–1248, 2019.

[60] PRK Chetty. Current injected equivalent circuit approach to modeling and analysis of current programmed switching dc-dc converters (discontinuous inductor conduction mode). *IEEE Transactions on Industry Applications*, 1(3) :295–299, 1982.

[61] P.Deepthi Sree Ch.Krishna kantha. Analysis, simulation & comparison of various multilevel inverters using different.pwm strategies. *IOSR Journal of Electrical and Electronics Engineering*, 9(2) :54–65, 2014.

[62] W. K. Choi and F. S. Kang. H-bridge based multilevel inverter using pwm switching function. In *in Proc. INTELEC*, pages 1–5, 2009.

[63] S. Tsai CHT Liang. Design and implementation of a novel multilevel dc-ac inverter. *IEEE Transactions on Industry Applications*, 52(6) :2436–2443, 2016.

[64] Benoit CLEMENT, Slim HBAÏEB, Gilles DUC, and Stéphane FONT. Paramétrisation de youla : application à la commande robuste par optimisation convexe. *Journal européen des systèmes automatisés*, 35(1-2) :33–48, 2001.

[65] Francois Costa and Christian Vollaire. Caractéristiques et évolution du bruit électromagnétique dans les dispositifs d'alimentation embarqués sur aeronef. *REE. Revue de l'électricité et de l'électronique*, 1(1), 2009.

[66] P. Mattavelli D. Trevisan and P. Tenti. Digital control of single-inductor multiple-output step-down dc-dc converters in ccm. *IEEE Transactions on Industrial Electronics*, 55(9) :3476–3483, 2008.

[67] Jaya Deepti Dasika, Behrooz Bahrani, Maryam Saeedifard, Alireza Karimi, and Alfred Rufer. Multivariable control of single-inductor dual-output buck converters. *IEEE Transactions on Power Electronics*, 29(4) :2061–2070, 2013.

[68] Jaya Deepti Dasika, Behrooz Bahrani, Maryam Saeedifard, Alireza Karimi, and Alfred Rufer. Multivariable control of single-inductor dual-output buck converters. *IEEE Transactions on Power Electronics*, 29(4) :2061–2070, 2013.

[69] Jaya Deepti Dasika, Behrooz Bahrani, Maryam Saeedifard, Alireza Karimi, and Alfred Rufer. Multivariable control of single-inductor dual-output buck converters. *IEEE Transactions on Power Electronics*, 29(4) :2061–2070, 2013.

[70] Renan Landau Paiva de Medeiros, Walter Barra, Iury Valente de Bessa, João Edgar Chaves Filho, Florindo Antonio de Cavalho Ayres, and Cleonor Crescêncio das Neves. Robust decentralized controller for minimizing coupling effect in single inductor multiple output dc-dc converter operating in continuous conduction mode. *ISA Transactions*, 73 :112 – 129, 2018.

[71] Renan Landau Paiva de Medeiros, Walter Barra Jr, Iury Valente de Bessa, Joao Edgar Chaves Filho, Florindo Antonio de Cavalho Ayres Jr, and Cleonor Crescêncio das Neves. Robust decentralized controller for minimizing coupling effect in single inductor multiple output dc-dc converter operating in continuous conduction mode. *ISA transactions*, 73 :112–129, 2018.

[72] Romain Delpoux, Laurentiu Hetel, and Alexandre Kruszewski. Permanent magnet synchronous motor control via parameter dependent relay control. In *2014 American Control Conference*, pages 5230–5235. IEEE, 2014.

[73] A Di Napoli, F Crescimbini, S Rodo, and L Solero. Multiple input dc-dc power converter for fuel-cell powered hybrid vehicles. In *2002 IEEE 33rd annual IEEE power electronics*

specialists conference. Proceedings (Cat. No. 02CH37289), volume 4, pages 1685–1690. IEEE, 2002.

[74] EC. dos Santos. Single-input dual-output dc-dc buck converter. In *IEEE Industrial Electronics Symposuim*, volume 3, pages 496–502, 2012.

[75] EC. dos Santos. Dual-output dc-dc buck converter swith bidirectional and unidirectional characteristics. *IET Journal of Power Electronics*, 6(5) :999–1009, 2013.

[76] Xiong Du, Luowei Zhou, and Heng-Ming Tai. Double-frequency buck converter. *IEEE Transactions on industrial Electronics*, 56(5) :1690–1698, 2009.

[77] M. Sabahi E. Babaei, A. Dehqan. new topology for multilevel inverter considering its optimal structures. *Elect. Power Syst. Res.*, 103 :145–156, 2013.

[78] M. Sabahi E. Babaei, S. Sheermohammadzadeh Gowgani S. Modified multilevel inverters using series and parallel connections of dc voltage sources. *Arab J Sci Eng*, 39 :3077–3094, 2014.

[79] MA. Hosseinzadeh E. Babaei, K.M. Farhadi. Asymmetrical multilevel converter topology with reduced number of components. *IET Power Electron.*, 6(6) :1188–1196, 2013.

[80] S. Bahravar E. Babaei, S. Laali. A new cascaded multi-level inverter topology with reduced number of components and charge balance control methods capabilities. *Electr Power Compon Syst*, 43(19) :2116–2130, 2015.

[81] Z. Bayat E. Babaei, S. Laali. A single-phase cascaded multilevel inverter based on a new basic unit with reduced number of power switches. *IEEE Transactions On Industrial Electronics*, 62(2) :922–929, 2015.

[82] Z. Bayat E. Babaei, S. Laali. A new general topology for cascaded multilevel inverters with reduced number of components based on developed h-bridge. *IEEE Transactions On Industrial Electronics*, 61(8) :3932–3939, August 2014.

[83] Javad Ebrahimi, Ebrahim Babaei, and Gevorg B Gharehpetian. A new multilevel converter topology with reduced number of power electronic components. *IEEE Transactions on industrial electronics*, 59(2) :655–667, 2011.

[84] Asmaa El-Hosainy, Hany A Hamed, Haitham Z Azazi, and EE El-Kholy. A review of multilevel inverter topologies, control techniques, and applications. In *2017 Nineteenth International Middle East Power Systems Conference (MEPCON)*, pages 1265–1275. IEEE, 2017.

[85] SA Elankurisil and SS Dash. Comparison of isolated and non-isolated bi-directional dc-dc converter for dc motor. *Journal of Electrical Engineering*, pages 1–9, 2011.

[86] S.K. Haghighian et al. Design and analysis of a novel sepic-based multi-input dc/dc converter. *IET Power Electronics*, 10(12) :1393–1402, 2017.

[87] Majid Fard and Mohammad Aldeen. Robust control design for a boost converter in a photovoltaic system. In *2016 IEEE 7th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, pages 1–9. IEEE, 2016.

[88] Uğur Fesli, Raif Bayir, and Mahmut Özer. Design and implementation of a domestic solar-wind hybrid energy system. In *2009 International Conference on Electrical and Electronics Engineering-ELECO 2009*, pages I–29. IEEE, 2009.

[89] Albert Foggia. *Methodes de Calcul des Inductances de fruites*. Ed. Techniques Ingénieur, 1999.

[90] GDUCETS FONT. Commande h-infini et μ-analyse : des outils pour la robustesse. *Hermès*, 1999.

[91] Leopoldo G Franquelo, Jose Rodriguez, Jose I Leon, Samir Kouro, Ramon Portillo, and Maria AM Prats. The age of multilevel converters arrives. *IEEE industrial electronics magazine*, 2(2) :28–39, 2008.

[92] Shivam Prakash Gautam, Shubhrata Gupta, Swapnajit Pattnaik, and Varsha Singh. New topology with reduced number of switches in asymmetrical cascaded multilevel inverter. In *IET*, pages 336–344. IET, 2013.

[93] Xiaohua Ge, Fuwen Yang, and Qing-Long Han. Distributed networked control systems : A brief overview. *Information Sciences*, 380 :117–131, 2017.

[94] Da-Wei Gu, Petko Petkov, and Mihail M Konstantinov. *Robust control design with MATLAB®*. Springer Science & Business Media, 2005.

[95] Xiao-Xia Guo, Wen-Wei Lin, and Shu-Fang Xu. A structure-preserving doubling algorithm for nonsymmetric algebraic riccati equation. *Numerische Mathematik*, 103(3) :393–412, 2006.

[96] K. Gupta and S. Jain. A novel multilevel inverter based on switched dc sources. *IEEE Transactions on Power Electronics*, 61(7) :3269–3278, 2014.

[97] Krishna Kumar Gupta, Alekh Ranjan, Pallavee Bhatnagar, Lalit Kumar Sahu, and Shailendra Jain. Multilevel inverter topologies with reduced device count : A review. *IEEE transactions on Power Electronics*, 31(1) :135–151, 2015.

[98] M Tarafdar Haque. Series sub-multilevel voltage source inverters (mlvsis) as a high quality mlvsi. In *Proc. SPEEDAM*, pages F1B–1, 2004.

[99] Arturo Hernández-Méndez, Jesús Linares-Flores, Hebertt Sira-Ramírez, Jóse F Guerrero-Castellanos, and Gerardo Mino-Aguilar. A backstepping approach to decentralized active disturbance rejection control of interacting boost converters. *IEEE Transactions on Industry Applications*, 53(4) :4063–4072, 2017.

[100] Y. Hinago and H. Koizumi. single-phase multilevel inverter using switched series/parallel dc voltage sources. *IEEE Trans. Ind. Electron.*, 57(8) :2643–2650, August 2010.

[101] T Hinamoto and M Nouri-Shirazi. Synthesis of mimo system structures with low frequency-weighting sensitivity. In *IEEE International Symposium on Circuits and Systems*, pages 636–639. IEEE, 1990.

[102] Zhongsheng Hou, Ronghu Chi, and Huijun Gao. An overview of dynamic-linearization-based data-driven control and applications. *IEEE Transactions on Industrial Electronics*, 64(5) :4076–4090, 2016.

[103] B. Huang. *Convertisseur continu-continu à rapport detransformation élevé pour applications pile àcombustible*. PhD thesis, Institut National Polytechnique de Lorraine, 2009.

[104] Jian Huang, Quanming Luo, Qingqing He, Aqian Zu, and Xiong Du. Topology analysis of basic non-isolated dc/dc converter and dc distributed power system. In *2019 IEEE 10th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, pages 85–93. IEEE, 2019.

[105] Oladimeji Ibrahim, Nor Zaihar Yahaya, Nordin Saad, and KY Ahmed. Design and simulation of phase-shifted full bridge converter for hybrid energy systems. In *2016 6th International Conference on Intelligent and Advanced Systems (ICIAS)*, pages 1–6. IEEE, 2016.

[106] Kota Ishibashi, Myungryun Yoo, and Takanori Yokoyama. A real-time operating system with can-based inter-node shared resource management and distributed shared memory. In *2017 IEEE Trustcom/BigDataSE/ICESS*, pages 798–805. IEEE, 2017.

[107] Takashi Ishida, Kouki Matsuse, Tetsuya Miyamoto, Kiyoaki Sasagawa, and Lipei Huang. Fundamental characteristics of five-level double converters with adjustable dc voltages for induction motor drives. *IEEE Transactions on Industrial Electronics*, 49(4) :775–782, 2002.

[108] Yuki Itoh, Fumiya Hattori, Shota Kimura, Jun Imaoka, and Masayoshi Yamamoto. Design method considering magnetic saturation issue of coupled inductor in interleaved ccm boost pfc converter. In *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, pages 2616–2621. IEEE, 2015.

[109] G.B. Gharehpetian J. Ebrahimi, E. Babaei. A new topology of cascaded multilevel converters with reduced number of components for high-voltage applications. *IEEE Transactions on Power Electronics*, 26(11) :3109–3118, 2011.

[110] Vijayakumar Krishnaswamy Jagabar Sathik Mohd.Ali. An assessment on performance of dc-dc converters for renewable energy applications. *Renewable and Sustainable Energy Reviews*, 58 :1475–1485, 2016.

[111] Oskar Josefsson. *Investigation of a multilevel inverter for electric vehicle applications.* Chalmers University of Technology, 2015.

[112] P.K. Joseph and E. Devaraj. Design of hybrid forward boost converter for renewable energy powered electric vehicle charging applications. *IET Power Electronics*, 12(8) :2015–2021, 2019.

[113] L Jotham Jeremy, Chia Ai Ooi, and Jiashen Teh. Non-isolated conventional dc-dc converter comparison for a photovoltaic system : A review. *Journal of Renewable and Sustainable Energy*, 12(1) :013502, 2020.

[114] K. and S. Jain. Multilevel inverter topology based on series connected switched sources. *IET Power Electron.*, 6(1) :164–174, 2013.

[115] J. R. Baker K. Corzine, J. Yuen. Family ofsingle-inductor multi-output dc-dc converters. In *IEEE thirty-Sixth Industry Applications Society Annual Meeting*, pages 1882–1888, 2001.

[116] M Farhadi Kangarlu, E Babaei, and Sara Laali. Symmetric multilevel inverter with reduced components based on non-insulated dc voltage sources. *IET Power Electronics*, 5(5) :571–581, 2012.

[117] Mohammad Farhadi Kangarlu and Ebrahim Babaei. A generalized cascaded multilevel inverter using series connection of submultilevel inverters. *IEEE transactions on power electronics*, 28(2) :625–636, 2012.

[118] S Ali Khajehoddin, Alireza Bakhshai, and Praveen K Jain. A simple voltage balancing scheme for m-level diode-clamped multilevel converters based on a generalized current flow model. *IEEE transactions on power electronics*, 23(5) :2248–2259, 2008.

[119] M. T. Khosroshahi. Crisscross cascade multilevel inverter with reduction in number of components. *IET Power Electronics*, 7(12) :2914–2924, 2014.

[120] Younghyun Kim, Jason Koh, Qing Xie, Yanzhi Wang, Naehyuck Chang, and Massoud Pedram. A scalable and flexible hybrid energy storage system design and implementation. *Journal of Power Sources*, 255 :410–422, 2014.

[121] Samir Kouro, Mariusz Malinowski, K Gopakumar, Josep Pou, Leopoldo G Franquelo, Bin Wu, Jose Rodriguez, Marcelo A Pérez, and Jose I Leon. Recent advances and industrial applications of multilevel converters. *IEEE Transactions on industrial electronics*, 57(8) :2553–2580, 2010.

[122] Samir Kouro, Mariusz Malinowski, K Gopakumar, Josep Pou, Leopoldo G Franquelo, Bin Wu, Jose Rodriguez, Marcelo A Pérez, and Jose I Leon. Recent advances and industrial applications of multilevel converters. *IEEE Transactions on industrial electronics*, 57(8) :2553–2580, 2010.

[123] V Sanjay Kumar, S Nair Ashish, IV Gowtham, SP Ashwin Balaji, and E Prabhu. Smart driver assistance system using raspberry pi and sensor networks. *Microprocessors and Microsystems*, 79 :103275, 2020.

[124] Jose I. Leon Leopoldo G. Franquelo and Eugenio Dominguez. Recent advances in high-power industrial applications. In *IEEE International Symposium on Industrial Electronics*, pages 5–10. IEEE, 4-7 July 2010, Bari, Italy.

[125] A. Leredde. *Etude, commande et mise en oeuvre de nouvelles structures multiniveaux.* PhD thesis, Université de Toulouse, 2011.

[126] Wuhua Li, Xiaodong Lv, Yan Deng, Jun Liu, and Xiangning He. A review of non-isolated high step-up dc/dc converters in renewable energy applications. In *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, pages 364–369. IEEE, 2009.

[127] Dong Liang et al. Coupled inductor design method for 2-phase interleaved boost converters. *Journal of Power Electronics*, 19(2) :344–352, 2019.

[128] Ray-Lee Lin, Chi-Rung Pan, and Kuang-Hua Liu. Family of single-inductor multi-output dc-dc converters. In *2009 International Conference on Power Electronics and Drive Systems (PEDS)*, pages 1216–1221. IEEE, 2009.

[129] Changrong Liu, Amy Johnson, and Jih-Sheng Lai. A novel three-phase high-power soft-switched dc/dc converter for low-voltage fuel cell applications. *IEEE Transactions on Industry Applications*, 41(6) :1691–1697, 2005.

[130] Lianxi Liu, Cheng Chen, Xufeng Liao, Wenbin Huang, Junchao Mu, and Zhangming Zhu. A low cross-regulation and high-efficiency sido boost converter with near-threshold start-up. *Microelectronics Journal*, 87 :22–32, 2019.

[131] Fang Lin Luo and Hong Ye. *Advanced DC/AC inverters : applications in renewable energy.* Crc Press, 2017.

[132] F. Maloberti M. Belloni, E. Bonizzoni. On the design of single-inductor double-output dc-dc buck, boost and buck-boost converters. In *In :Proceedings of the IEEE electronics,circuits and systems conference*, pages 626–629, 2008.

[133] J. Zhu M. Jafari, G. Hunter. A new topology of multi-input multi-output buck-boost dc-dc converter for microgrid applications. In *Proc. Power and Energy (PECon), Kota Kinabalu, Malaysia*, pages 2–5. Elsevier, 2012.

[134] M. Mazzucchelli M. Marchesoni and S. Tenconi. nonconventional power converter for plasma stabilization. *IEEE Trans. Power Electron.,*, 5(2) :212–219, April 1990.

[135] P. Tenca M. Mario Marchesoni. Diode clamped multilevel converters : A practicable way to balance dc-link voltages. *IEEE Transactions on Industrial Electronics*, 49(4) :752–765, August 2002.

[136] D. S. Ma and W. H. Ki. Fast-transient pccm switching converter with freewheel switching control. *IEEE Trans. Circuits Syst.*, 54(9) :825–829, 2007.

[137] Sharmistha Mandal and Debarchita Mishra. Robust control of buck converter using h-infinity control algorithm. In *2018 IEEE Applied Signal Processing Conference (ASPCON)*, pages 163–167. IEEE, 2018.

[138] PJ Martínez, JO Coronel, JF Blanes, JE Simó, M Albero, and G Benet. Low-cost distributed embedded control systems. *IFAC Proceedings Volumes*, 40(1) :192–197, 2007.

[139] Mr M Chilambarasan ME, M Ramesh Babu, and Ms R Sujatha. Design and simulation of luo converter topologies for photovoltaic applications. *International Journal of Applied Engineering Research*, 9(23) :21553–21560, 2014.

[140] Asma Merdassi. *Outil d'aide à la modélisation moyenne de convertisseurs statiques pour la simulation de systèmes mécatroniques*. PhD thesis, Grenoble, 2009.

[141] WP Hew et al. MFM Elias, NA. Rahim. Asymmetrical cascaded multilevel inverter based on transistor-clamped h-bridge power cell. *IEEE Transactions On Industry Applications*, 50(6) :4281–4288, 2014.

[142] Richard D Middlebrook and Slobodan Cuk. A general unified approach to modelling switching-converter power stages. In *1976 IEEE Power Electronics Specialists Conference*, pages 18–34. IEEE, 1976.

[143] Parimita Mohanty, Tariq Muneer, and Mohan Kolhe. *Solar photovoltaic system applications : a guidebook for off-grid electrification*. Springer, 2015.

[144] Parham Mohseni, Seyed Hossein Hosseini, Mehran Sabahi, Tohid Jalilzadeh, and Mohammad Maalandish. A new high step-up multi-input multi-output dc–dc converter. *IEEE Transactions on Industrial Electronics*, 66(7) :5197–5208, 2018.

[145] E. Salary MR. Banaei. New multilevel inverter with reduction of switches and gate driver. *Energy Convers. Manag.*, 52 :1129–1136, 2011.

[146] Veerachary Mummadi and Amarendra Reddy Bhimavarapu. Robust multi-variable controller design for two-input two-output fourth-order dc-dc converter. *Electric Power Components and Systems*, 48(1-2) :86–104, 2020.

[147] K.Palanisamy N. Prabaharan. A comprehensive review on reduced switch multilevel inverter topologies, modulation techniques and applications. *Renewable and Sustainable Energy Reviews*, 76 :1248–1282, 2017.

[148] Ali Nahavandi, Mehrdad Tarafdar Hagh, Mohammad Bagher Bannae Sharifian, and Saeed Danyali. A nonisolated multiinput multioutput dc–dc boost converter for electric vehicle applications. *IEEE Transactions on Power Electronics*, 30(4) :1818–1835, 2014.

[149] E Najafi, AHM Yatim, and AS Samosir. A new topology-reversing voltage (rv)-for multi level inverters. In *2008 IEEE 2nd International Power and Energy Conference*, pages 604–608. IEEE, 2008.

[150] Alireza Nami, Firuz Zare, Arindam Ghosh, and Frede Blaabjerg. Multi-output dc–dc converters based on diode-clamped converters configuration : topology and control strategy. *IET power electronics*, 3(2) :197–208, 2010.

[151] Farzam Nejabatkhah, Saeed Danyali, Seyed Hossein Hosseini, Mehran Sabahi, and Seyedabdolkhalegh Mozaffari Niapour. Modeling and control of a new three-input dc–dc boost converter for hybrid pv/fc/battery power system. *IEEE Transactions on power electronics*, 27(5) :2309–2324, 2011.

[152] Mohammad Reza Nikzad and Ahmad Radan. Effects of fuel cell and dc-link voltage on boost converter efficiency in fuel cell-battery hybrid vehicles. In *2009 IEEE 6th International Power Electronics and Motion Control Conference*, pages 2313–2317. IEEE, 2009.

[153] Mohammad Nilkar, Ebrahim Babaei, and Mehran Sabahi. A new single-phase cascade multilevel inverter topology using four-level cells. In *20th Iranian Conference on Electrical Engineering (ICEE2012)*, pages 348–353. IEEE, 2012.

[154] C-I. Odeh and D-B. N. Nnadi. Single-phase 9-level hybridised cascaded multilevel inverter. *IET Power Electronics*, 6(3) :468–477, 2013.

[155] Mohammad Reza Jannati Oskuee, Masoumeh Karimi, Sajad Najafi Ravadanegh, and Gevork B Gharehpetian. An innovative scheme of symmetric multilevel voltage source inverter with lower number of circuit devices. *IEEE Transactions on Industrial Electronics*, 62(11) :6965–6973, 2015.

[156] Ki-Bum Park, Gun-Woo Moon, and Myung-Joong Youn. Nonisolated high step-up boost converter integrated with sepic converter. *IEEE Transactions on Power Electronics*, 25(9) :2266–2275, 2010.

[157] Hasmukh S Patel and Richard G Hoft. Generalized techniques of harmonic elimination and voltage control in thyristor inverters : Part i–harmonic elimination. *IEEE Transactions on Industry Applications*, 1(3) :310–317, 1973.

[158] HS Patel and RG Hoft. Generalized techniques of harmonic eliminations and voltage control in thyristor inverters part i and part ii : harmonic elimination. *IEEE Trans. Ind. Appl.*, 1979.

[159] Pradipta Patra, Jyotirmoy Ghosh, and Amit Patra. Control scheme for reduced cross-regulation in single-inductor multiple-output dc–dc converters. *IEEE Transactions on Industrial Electronics*, 60(11) :5095–5104, 2012.

[160] S. Arora P.Kala. A comprehensive study of classical and hybrid multilevel inverter topologies for renewable energy applications. *Renewable and Sustainable Energy Reviews*, 76 :905–931, 2017.

[161] T Polsky, Y Horen, S Bronshtein, and D Baimel. Transient and steady-state analysis of a sepic converter by an average state-space modelling. In *2018 IEEE 18th International Power Electronics and Motion Control Conference (PEMC)*, pages 211–215. IEEE, 2018.

[162] Josep Pou, Rafael Pindado, and Dushan Boroyevich. Voltage-balance limits in four-level diode-clamped converters with passive front ends. *IEEE Transactions on Industrial Electronics*, 52(1) :190–196, 2005.

[163] Natarajan Prabaharan, Zainal Salam, Carlo Cecati, and Kaliannan Palanisamy. Design and implementation of new multilevel inverter topology for trinary sequence using unipolar pulsewidth modulation. *IEEE Transactions on Industrial Electronics*, 67(5) :3573–3582, 2019.

[164] V. Prema and K.U. Rao. Predictive models for power management of a hybrid microgrid-a review. In *International Conference on advances in energy Conversion Technologies (ICAECT*, pages 7–12, Sept 2014.

[165] T. A. Meynard R. H. Wilkinson and H. T. Mouton. Natural balance of multicell converters : The general case. *IEEE Trans. Power Electron.,*, 21(6) :1658–1666, November 2006.

[166] Nasrudin A Rahim, Krismadinata Chaniago, and Jeyraj Selvaraj. Single-phase seven-level grid-connected inverter for photovoltaic system. *IEEE transactions on industrial electronics*, 58(6) :2435–2443, 2010.

[167] Manuj Rai and Ramesh Kumar Tripathi. A novel multilevel inverter topology with selective harmonic elimination technique. In *2014 International Conference on Power, Control and Embedded Systems (ICPCES)*, pages 1–6. IEEE, 2014.

[168] Joël Raimbourg. Electromagnetic compatibility design and cabling system rules. Technical report, CEA Bruyeres-le-Chatel, 2009.

[169] B Amarendra Reddy and Mummadi Veerachary. Robust multivariable controller design using h-infinity loop shaping for tifoi dc-dc converter. In *2016 IEEE Uttar Pradesh Section International Conference on Electrical, Computer and Electronics Engineering (UPCON)*, pages 372–377. IEEE, 2016.

[170] Zubair Rehman, Ibrahim Al-Bahadly, and Subhas Mukhopadhyay. Multiinput dc–dc converters in renewable energy applications–an overview. *Renewable and Sustainable Energy Reviews*, 41 :521–539, 2015.

[171] Gerasimos Rigatos, Pierluigi Siano, and Carlo Cecati. A new non-linear h-infinity feedback control approach for three-phase voltage source converters. *Electric Power Components and Systems*, 44(3) :302–312, 2016.

[172] José Rodríguez, Steffen Bernet, Bin Wu, Jorge O Pontt, and Samir Kouro. Multilevel voltage-source-converter topologies for industrial medium-voltage drives. *IEEE Transactions on industrial electronics*, 54(6) :2930–2945, 2007.

[173] José Rodríguez, Luis Morán, Pablo Correa, and Cesar Silva. A vector control technique for medium-voltage multilevel inverters. *IEEE Transactions on Industrial Electronics*, 49(4) :882–888, 2002.

[174] Ahmed A Saad, Samy Faddel, and Osama Mohammed. A secured distributed control system for future interconnected smart grids. *Applied energy*, 243 :57–70, 2019.

[175] Georges Salloum. *Contribution à la commande robuste de la machine asynchrone à double alimentation*. PhD thesis, univ-Toulouze, 2007.

[176] Rahim Samanbakhsh and Asghar Taheri. Reduction of power electronic components in multilevel converters using new switched capacitor-diode structure. *IEEE Transactions on Industrial Electronics*, 63(11) :7204–7214, 2016.

[177] Seth R Sanders, J Mark Noworolski, Xiaojun Z Liu, and George C Verghese. Generalized averaging method for power conversion circuits. *IEEE Transactions on power Electronics*, 6(2) :251–259, 1991.

[178] Maryam Sarbanzadeh, Mohammad Ali Hosseinzadeh, Ebrahim Babaei, Marco Rivera, and Patrick Wheeler. A new basic unit for symmetric and asymmetric cascaded multilevel inverters with reduced power electronic devices. In *2019 IEEE 28th International Symposium on Industrial Electronics (ISIE)*, pages 2633–2628. IEEE, 2019.

[179] Zhonghan Shen, Xuegui Chang, Weiwei Wang, Xi Tan, Na Yan, and Hao Min. Predictive digital current control of single-inductor multiple-output converters in ccm with low cross regulation. *IEEE Transactions on power electronics*, 27(4) :1917–1925, 2011.

[180] Zhonghan Shen, Xuegui Chang, Weiwei Wang, Xi Tan, Na Yan, and Hao Min. Predictive digital current control of single-inductor multiple-output converters in ccm with low cross regulation. *IEEE Transactions on power electronics*, 27(4) :1917–1925, 2011.

[181] H-B Shin, J-G Park, S-K Chung, H-W Lee, and TA Lipo. Generalised steady-state analysis of multiphase interleaved boost converter with coupled inductors. *IEE Proceedings-Electric Power Applications*, 152(3) :584–594, 2005.

[182] S. Daher SJ. Mesquita, FLM Antunes. A new bidirectional hybrid multilevel inverter with 49-level output voltage using a single dc voltage source and reduced number of on components. *Electr. Power. S.*, 143 :703–714, 2017.

[183] Sigurd Skogestad and Ian Postlethwaite. *Multivariable feedback control : analysis and design*, volume 2. Wiley New York, 2007.

[184] Victor F Sokolov. Suboptimal robust synthesis for mimo plant under coprime factor perturbations. *Systems & control letters*, 57(4) :348–355, 2008.

[185] LK. Sahu SP. Gautam, S. Gupta S. Reduction in number of devices for symmetrical and asymmetrical multilevel inverters. *IET Power Electron.*, 9 :698–709, 2016.

[186] Jakob Stoustrup. Sensitivity synthesis for mimo systems : A multi objective nm approach'. *online*, 1996.

[187] Jakob Stoustrup and Henrik Niemann. Sensitivity synthesis for mimo systems : a multi objective/spl hscr//sub/spl infin//approach. In *Proceedings of 1995 American Control Conference-ACC'95*, volume 2, pages 1448–1452. IEEE, 1995.

[188] L. Stoyanov. *Etude de différentes structures de systèmes hybrides à sources d'énergie renouvelable*. PhD thesis, Université de Corse Pasquale Paoli, 28 octobre 2011.

[189] Gui-Jia Su. Multilevel dc-link inverter. *IEEE Transactions On Industry Applications*, 41(3) :848–854, MAY/JUNE 2005.

[190] Weifeng Sun, Caixia Han, Miao Yang, Shen Xu, and Shengli Lu. A ripple control dual-mode single-inductor dual-output buck converter with fast transient response. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 23(1) :107–117, 2014.

[191] Akos Szekacs, Tibor Szakall, and Zoltan Hegykozi. Realising the spi communication in a multiprocessor system. In *2007 5th International Symposium on Intelligent Systems and Informatics*, pages 213–216. IEEE, 2007.

[192] Yajian Tong, Zhenyu Shan, Juri Jatskevich, and Ali Davoudi. A nonisolated multiple-input multiple-output dc-dc converter for dc distribution of future energy efficient homes. In *IECON 2014-40th Annual Conference of the IEEE Industrial Electronics Society*, pages 4126–4132. IEEE, 2014.

[193] J.C. Rosas-Caro J.M. Ramirez F.Z. Peng A. Valderrabano. A dc-dc multilevel boost converter. *IET Power Electronics*, 3(2) :687–696, 2008.

[194] Ionel Vechiu. *Modélisation, Commande et Intégration de la Production Décentralisée dans les Micro-réseaux*. PhD thesis, Grenoble INP, 2013.

[195] M Veerachary, M Madan Mohan, and B Amarendra Reddy. Centralized digital controller for two-input integrated dc-dc converter. In *2013 IEEE 10th International Conference on Power Electronics and Drive Systems (PEDS)*, pages 244–249. IEEE, 2013.

[196] Mummadi Veerachary. Two-loop controlled buck–sepic converter for input source power management. *IEEE transactions on industrial electronics*, 59(11) :4075–4087, 2011.

[197] Rong-Jong Wai and Kun-Huai Jheng. High-efficiency single-input multiple-output dc–dc converter. *IEEE Transactions on Power Electronics*, 28(2) :886–898, 2012.

[198] Masashi Wakaiki, Yutaka Yamamoto, and Hitay Ozbay. Sensitivity reduction by strongly stabilizing controllers for mimo distributed parameter systems. *IEEE transactions on automatic control*, 57(8) :2089–2094, 2011.

[199] G. Waltrich and I. Barbi. Three-phase cascaded multilevel inverter using power cells with two inverter legs in series. *IEEE Transactions on Industry Applications*, 57(8) :2605–2612, August 2010.

[200] Benfei Wang, Venkata Ravi Kishore Kanamarlapudi, Liang Xian, Xiaoyang Peng, Kuan Tak Tan, and Ping Lam So. Model predictive voltage control for single-inductor multiple-output dc–dc converter with reduced cross regulation. *IEEE transactions on industrial electronics*, 63(7) :4187–4197, 2016.

[201] Benfei Wang, Liang Xian, Venkata Ravi Kishore Kanamarlapudi, King Jet Tseng, Abhisek Ukil, and Hoay Beng Gooi. A digital method of power-sharing and cross-regulation suppression for single-inductor multiple-input multiple-output dc–dc converter. *IEEE Transactions on Industrial Electronics*, 64(4) :2836–2847, 2016.

[202] Hongmin Wang, Xufei Nie, Dandan Li, et al. Design of pic microcontroller-based high-capacity multi-channel data acquisition module. In *Proceedings of 2012 International Conference on Measurement, Information and Control*, volume 2, pages 685–688. IEEE, 2012.

[203] WKS. Onduleur hybride wks evo 5kva 48v, Octobre 2015. [Online ; posted 27-August-2015].

[204] Pit-Leong Wong, Peng Xu, P Yang, and Fred C Lee. Performance improvements of interleaving vrms with coupling inductors. *IEEE Transactions on Power Electronics*, 16(4) :499–507, 2001.

[205] www.mouser.fr. datasheet 3m0075120j. *c3m0075120j-1795405.pdf*, 2019.

[206] Qiang Xiong and Wen-Jian Cai. Effective transfer function method for decentralized control system design of multi-input multi-output processes. *Journal of Process Control*, 16(8) :773–784, 2006.

[207] S. Lin Y. Chen Y, Y. Liu. Double-input pwm dc/dc converter for high-/low-voltage sources. *IEEE Transactions on Industrial Electronics*, 53(5) :1538–1545, 2006.

[208] K. Al-Haddad Y. Ounejjar. novel high energetic efficiency multilevel topology with reduced impact on supply network. In *In : Proceedings of the 34th Annual conference of the IEEE industrial electronics Society*, pages 489–494, 2008.

[209] K. Al-Haddad Y. Ounejjar. Packed u cells multilevel converter topology : theoretical study and experimental validation. *IEEE Transactions on Industrial Electronics*, 58(4) :1294–1306, 2011.

[210] LA. Dessaint Y. Ounejjar, K. Al-Haddad. A novel six-band hysteresis control for the packed u cells seven-level converter : experimental validation. *IEEE Transactions on Industrial Electronics*, 59(10) :3808–3816, 2012.

[211] G.Yin Y. Wang, J. Xu. Cross-regulation suppression and stability analysis of capacitor current ripple controlled sido ccm buck converter. *IEEE Transactions on Industrial Electronics.*, 66(3) :1770–1780, 2019.

[212] D Youssef, V Pascal, and R Gerard. Comparison of the different circuits used for balancing the voltage of supercapacitors : Studying performance and lifetime of supercapacitors. *ESSCAP, Lausanne, Suisse*, 2006.

[213] Gazeau Yvonnick. Nouveau moteur électrique renault à rendement global accru, Décembre 2014. [Online ; posted 13-Décembre-2014].

[214] Fei Zhang and Jianping Xu. A novel pccm boost pfc converter with fast dynamic response. *IEEE Transactions on Industrial Electronics*, 58(9) :4207–4216, 2010.

[215] Yixuan Zhang, Guipeng Chen, Yihua Hu, Chao Gong, and Yangang Wang. Cascaded multilevel inverter based power and signal multiplex transmission for electric vehicles. *CES Transactions on Electrical Machines and Systems*, 4(2) :123–129, 2020.

[216] Kemin Zhou and John Comstock Doyle. *Essentials of robust control*, volume 104. Prentice hall Upper Saddle River, NJ, 1998.