

Université de Limoges - Faculté des Sciences et Techniques
Ecole Doctorale n° 610 : Sciences et Ingénierie des Systèmes,
Mathématiques, Informatique
XLIM - CCSNL, UMR CNRS 7252

THÈSE

Pour obtenir le grade de

Docteur de l'Université de Limoges

Spécialité : "Électronique des Hautes Fréquences, Photonique et
Systèmes"

Présentée et soutenue publiquement par

Alexis COURTY

le 14 novembre 2019

Architecture d'amplificateur de puissance linéaire et à haut rendement en technologie GaN de type Doherty numérique

Directeurs de thèse : **Pierre MEDREL, Jean-Michel NEBUS**

Jury :

| | | |
|---------------------------------|---|-------------------|
| Édouard NGOYA, | Directeur de Recherche CNRS, Université de Limoges | Président du jury |
| Éric KERHERVE, | Professeur, IMS, Université de Bordeaux | Rapporteur |
| Alain PEDEN, | Professeur, IMT Atlantique Bretagne, Pays de la Loire | Rapporteur |
| Jean-Jacques BOUNY, | Ingénieur Ampleon, Toulouse | Examineur |
| Philippe BOUYASSE, | Maître de conférences, XLIM, Université de Limoges | Examineur |
| Pierre MEDREL, | Maître de conférences, XLIM, Université de Limoges | Examineur |
| Jean-Michel NEBUS, | Professeur, XLIM, Université de Limoges | Examineur |
| Geoffroy SOUBERCAZE-PUN, | Ingénieur, Chef de service (HNO), CNES, Toulouse | Examineur |
| Arnaud DELIAS, | Ingénieur AMCAD Engineering, Limoges | Invité |
| Cyrille MENUQUIER, | Maître de conférences, XLIM, Université de Limoges | Invité |
| Tibault REVEYRAND, | Ingénieur d'études CNRS, XLIM, Université de Limoges | Invité |



« Live as if you were to die tomorrow. Learn as if you were to live forever. »

- Mahatma Gandhi

*À la mémoire de mon grand-père,
À mes grands parents,*

Remerciements

Ces travaux de thèse ont été menés au sein du laboratoire XLIM (UMR CNRS 7252), dans l'axe Systèmes RF et dans l'équipe CCSNL (Composants, Circuits et Systèmes Non Linéaires) sur le site de Limoges. Je tiens dans un premier temps à remercier M. Dominique BAILLARGEAT de m'avoir permis d'effectuer ces trois années de thèse au laboratoire XLIM, ainsi que M. Bernard JARRY de m'avoir accueilli dans son équipe de recherche.

J'adresse mes remerciements à M. Édouard NGOYA, qui me fait l'honneur de présider ce jury de thèse. Je souhaite également remercier messieurs Éric KERHERVE, professeur au laboratoire IMS (Bordeaux) et Alain PEDEN, professeur au laboratoire IMT Atlantique (Brest) qui ont accepté de consacrer une partie de leur temps pour juger ce travail en qualité de rapporteurs. Mes remerciements vont également à messieurs Philippe BOUYASSE, Cyrille MENUJER, maîtres de conférence au laboratoire XLIM, à Geoffroy SOUBERCAZE-PUN, ingénieur au CNES et chef du service Hyperfréquence, Numérique et Optique (HNO), à Jean-Jacques BOUNY, ingénieur à Ampleon, à Arnaud DELIAS, ingénieur à AMCAD Engineering, qui ont pris part au jury en qualité d'examineurs et invités.

Je tiens à exprimer ma profonde reconnaissance à mes encadrants, pour ces trois années passées à me transmettre leurs connaissances avec passion et bienveillance. Jean Michel, ta patience, ton incroyable pédagogie et ta bonne humeur m'ont permis de mener ces travaux dans les meilleures conditions. Des discussions techniques à celles sur le terroir Limousin, j'ai toujours apprécié nos échanges et une fois de plus je t'en remercie. Pierre, merci pour ta gentillesse et pour l'investissement dont tu fais preuve avec tes doctorants. Ton plaisir d'enseigner et tes vastes connaissances m'ont permis d'apprendre énormément au cours de ces trois années (en RF mais aussi sur la pêche à Vassivière). Je souhaite également adresser mes remerciements à Philippe, que j'ai rencontré il y a déjà huit ans lorsque j'arrivais l'IUT Mesures Physiques et grâce à qui j'ai souhaité poursuivre en thèse dans l'équipe CCSNL. Tu as toujours été disponible au cours de ma thèse pour répondre à mes questions, pour m'aiguiller dans mes recherches mais aussi pour discuter de sujets divers et variés, je t'en remercie sincèrement.

Cette expérience n'aurait pas été la même sans les personnes que j'ai pu côtoyer au quotidien et avec qui je garderai d'excellents souvenirs. Merci à Audrey pour ta gentillesse, à Tibault pour ton humour et les sessions mesure sur ce magnifique banc (les « clics » vont me manquer), à Marie Claude pour ton professionnalisme et nos nombreuses discussions « eco-friendly » ainsi qu'à Clément, joueur pro de Street Fighter, pour les bons moments passés ensemble.

Bien entendu, je n'oublie pas mes collègues doctorant(e)s (Limougeaud(e)s et Brivistes) avec qui j'ai passé d'excellents moments. Rien n'est plus important que de travailler dans un bon environnement où des liens amicaux se forment au cours d'une telle expérience. Merci à Friend Abhijeet, nos nombreuses discussions philosophiques agrémentées de café et de donuts vont me manquer. Un grand merci à Sylvain « papa » Lanzeray et à sa petite famille pour tous les bons moments passés ensemble à Limoges ou à Tours. À Wafa, qui m'a fait découvrir le couscous Tunisien. Morgane (alias Momo), je ne t'oublie pas bien entendu. Merci pour ces nombreuses discussions (bien souvent en dehors de la RF!) autour du caf' du matin, mais aussi pour ces magnifiques affiches de thèse! Enfin, merci à Friend Paul, docteur en CEM et pêcheur de l'extrême, pour ta gentillesse et ta « zénitude » (maintenant que j'ai du temps, je m'occupe de remettre du poisson dans mon étang!). Tous les bons moments passés ensemble resteront à jamais dans ma mémoire, et je vous souhaite à tous le meilleur pour votre avenir.

J'ai également une pensée pour les amis que j'ai eu la chance de rencontrer au cours de ces huit années d'étude : Anthony et sa passion pour la raclette (et Mario), Étienne (alias Sir Laplanche) meilleur MJ de France, Colman (l'homme du sud-ouest) et Fred (alias Fredouille). Je remercie tout particulièrement Jérémy, pour tous les bons moments passés en sortant du labo et les parties d'Overwatch endiablées! Je te souhaite le meilleur pour la suite, sous le soleil de Marseille (à la bien cousin!).

Je tiens à dédier cette thèse à mes parents, mes grands-parents et ma soeur. Bien qu'il ait été difficile de vulgariser mon travail à de nombreuses reprises pendant les repas de famille, ils m'ont toujours encouragé et soutenu dans les moments difficiles. Je leur dois la réussite de ma thèse et de mon parcours.

Ma dernière pensée va à Aline, qui a réussi à me supporter durant ces derniers mois de thèse. Merci pour ton soutien de tous les instants, ta douceur et d'avoir toujours trouvé les mots justes pour me remettre en selle.

Table des matières

| | |
|---|----------|
| Liste des figures | x |
| Introduction générale | 1 |
| I Problématiques générales de la fonction d’amplification de puissance pour des applications de télécommunications | 5 |
| 1 Le contexte de l’amplification de puissance dans la charge utile du satellite de communications | 6 |
| 1.1 Contexte général des communications par satellite | 6 |
| 1.1.1 Satellites haut débit HTS et VHTS | 6 |
| 1.1.2 Satellites haute capacité HiCapS | 7 |
| 1.1.3 Les enjeux du satellite pour la 5G | 8 |
| 1.2 Description générale du satellite pour des missions de communication | 9 |
| 1.3 La fonction d’amplification de puissance | 10 |
| 1.3.1 Historique | 11 |
| 1.3.2 Technologies principales pour l’amplification de puissance | 11 |
| 1.3.3 Critères de choix d’une technologie pour des contraintes de télécommunications spatiales | 12 |
| 2 La technologie Nitrure de Gallium (GaN) | 14 |
| 2.1 Principales caractéristiques physiques | 14 |
| 2.2 Principales figures de mérite | 16 |
| 2.3 Le transistor HEMT GaN | 16 |
| 2.3.1 Modèle électrique équivalent d’un transistor GaN HEMT | 18 |
| 2.3.2 Performances des transistors HEMT pour l’amplification de puissance | 18 |
| 2.3.3 Les effets de mémoire | 21 |
| 3 L’amplificateur de puissance microonde dans un système de transmission RF | 23 |
| 3.1 Synoptique général d’une chaîne émission/réception RF microonde | 23 |
| 3.2 Fonctionnement à la fréquence centrale | 24 |
| 3.3 Paramètres caractéristiques de l’efficacité énergétique de l’amplificateur de puissance | 28 |
| 3.4 Évaluation des critères de linéarité | 30 |
| 3.4.1 Caractéristiques basiques des signaux | 30 |
| 3.4.2 Distorsions linéaires | 32 |
| 3.4.3 Distorsions non-linéaires | 33 |
| 3.4.4 Distorsions en bande d’enveloppe : effets de mémoire électriques BF | 37 |
| 3.4.5 Figures de mérite | 39 |

| | | | |
|---|---------|---|-----------|
| | 3.4.5.1 | Error Vector Magnitude : EVM | 39 |
| | 3.4.5.2 | Third Order Inter-Modulation : C/I ₃ | 40 |
| | 3.4.5.3 | Adjacent Channel Power Ratio : ACPR | 41 |
| | 3.4.5.4 | Noise Power Ratio : NPR | 41 |
| 4 | | Conclusion | 43 |
| II Les architectures d'amplificateurs de puissance à charge modulée . . | | | 45 |
| 1 | | Introduction | 46 |
| 2 | | Techniques de modulation de charge | 50 |
| | 2.1 | Principe de la modulation de charge | 50 |
| | 2.2 | Modulation de charge passive à cellule active unique | 51 |
| | 2.3 | Combinaison constructive de puissance à deux cellules actives | 51 |
| | 2.3.1 | Combinaison quasi-isolée | 52 |
| | 2.3.2 | Combinaison non-isolée | 57 |
| 3 | | La technique d'amplification Doherty | 60 |
| | 3.1 | Étude théorique générale | 60 |
| | 3.2 | Principe de fonctionnement théorique | 60 |
| | 3.2.1 | Implémentation : Doherty conventionnel 6-dB | 61 |
| | 3.2.2 | Architecture Doherty asymétrique | 70 |
| | 3.3 | Implémentation avec des transistors réels | 73 |
| | 3.3.1 | Prise en compte des effets réactifs parasites | 73 |
| | 3.3.2 | Impact du transistor auxiliaire en classe C | 80 |
| | 3.3.3 | Linéarité du Doherty | 87 |
| 4 | | Conclusion | 88 |
| III Méthodologie de conception large bande d'un amplificateur Doherty à double entrée en bande C | | | 89 |
| 1 | | Introduction | 90 |
| 2 | | Transistor et substrat utilisés | 90 |
| | 2.1 | Caractéristiques DC | 91 |
| | 2.2 | Étude petit signal | 92 |
| | 2.3 | Étude fort signal | 95 |
| 3 | | Conception d'un inverseur d'impédance large bande | 97 |
| 4 | | Implémentation du post-matching | 103 |
| 5 | | Implémentation de l'offset line | 105 |
| 6 | | Conception du démonstrateur Doherty 20W | 107 |
| | 6.1 | Combineur de puissance | 108 |
| | 6.1.1 | Layout | 108 |
| | 6.1.2 | Implémentation des réseaux de polarisation de drain et optimisation de la bande d'enveloppe | 108 |
| | 6.1.3 | Gestion du second harmonique | 111 |
| | 6.2 | Réseau d'adaptation d'entrée | 112 |
| | 6.3 | Optimisation de l'AM-PM | 114 |
| | 6.4 | Analyse de stabilité non-linéaire | 116 |
| | 6.5 | Présentation du démonstrateur Doherty final | 117 |
| 7 | | Résultats de simulation | 119 |
| | 7.1 | Paramètres [S] : petit signal | 119 |

| | | |
|--|--|------------|
| 7.2 | Étude fort signal | 121 |
| 7.2.1 | À la fréquence centrale f_0 | 121 |
| 7.2.2 | Sur la bande de fonctionnement | 126 |
| 8 | Conclusion | 128 |
| IV Étude expérimentale du démonstrateur Doherty | | 131 |
| 1 | Introduction | 132 |
| 2 | Caractérisation linéaire du dispositif | 132 |
| 3 | Caractérisation non-linéaire du dispositif | 134 |
| 3.1 | Procédure d'étalonnage de la source multiport pour la caractérisation de dispositifs à entrées multiples | 135 |
| 3.2 | Mesure des performances du dispositif en configuration double entrée | 139 |
| 3.2.1 | Présentation du banc et de l'algorithme de mesure | 139 |
| 3.2.2 | Distribution statique d'amplitude et de phase : cas de référence | 140 |
| 3.2.3 | Distribution statique d'amplitude et de phase égalisée en fréquence | 151 |
| 3.2.4 | Distribution dynamique d'amplitude et de phase à la fréquence centrale | 152 |
| 3.2.5 | Distribution dynamique d'amplitude et de phase égalisée en fréquence | 154 |
| 4 | Perspectives : potentialités du Doherty numérique | 156 |
| 4.1 | Analyse théorique | 156 |
| 4.1.1 | Performances lors d'un fonctionnement sur une charge adaptée | 158 |
| 4.1.2 | Performances lors d'un fonctionnement sur une charge désadaptée | 160 |
| 4.1.3 | Détermination des commandes pour un rendement optimal lors d'une désadaptation de charge | 163 |
| 4.2 | Validation sur le prototype Doherty développé | 167 |
| 4.3 | Validation expérimentale | 174 |
| 5 | Conclusion | 176 |
| Conclusion générale | | 177 |
| Bibliographie | | 179 |

Table des figures

| | | |
|------|---|----|
| I.1 | Pincipe des « relais extraterrestres » proposé par Arthur C. Clarke dans son article de Wireless World [1]. | 6 |
| I.2 | Couverture typique d'un satellite de type HTS. | 7 |
| I.3 | Couverture typique d'un satellite de type HiCapS. | 7 |
| I.4 | Schéma explicatif du socle de la 5G. | 8 |
| I.5 | Vue éclatée d'un satellite de télécommunications (image extraite de [2]) | 9 |
| I.6 | Synoptique d'un répéteur transparent. | 10 |
| I.7 | Synoptique d'un répéteur régénératif. | 10 |
| I.8 | Tube à ondes progressives TH4816R/C délivrant 170W sur une bande de fréquences de 17,3 GHz à 21,2 GHz (fabriqué par Thales [4]). | 11 |
| I.9 | Photographie d'un transistor HEMT GaN $4 \times 100 \mu\text{m}$ et vue de coupe d'un doigt de grille [5]. | 12 |
| I.10 | Critère de comparaison entre TWTA et SSPA [6], [10],[11]. | 13 |
| I.11 | Champ de claquage pour plusieurs technologies de semi-conducteurs. | 14 |
| I.12 | Mobilité des électrons μ_n et vitesse de saturation ν_s pour plusieurs technologies de semi-conducteurs. | 15 |
| I.13 | Conductivité thermique pour plusieurs technologies de semi-conducteurs. | 15 |
| I.14 | Figures de mérite pour plusieurs technologies de semi-conducteurs (valeurs normalisées par rapport au silicium). | 16 |
| I.15 | (a) Illustration de la structure cristalline du GaN (wurtzite) [12] et (b) vue de coupe simplifiée d'un transistor HEMT AlGaIn/GaN. | 17 |
| I.16 | Caractéristiques DC et valeurs typiques d'un transistor HEMT GaN GH25-10 par millimètre de développement (fonderie UMS). | 18 |
| I.17 | Modèle équivalent d'un transistor HEMT prenant en compte les éléments non-linéaires intrinsèques [17]. | 19 |
| I.18 | Modèle équivalent fort signal simplifié de sortie d'un transistor FET. | 20 |
| I.19 | Représentation graphique du critère de Bode-Fano. | 20 |
| I.20 | Origine des effets de mémoire basse fréquence et haute fréquence dans un amplificateur de puissance. | 21 |
| I.21 | Synoptique général d'une chaîne de transmission RF. | 23 |
| I.22 | Exemple de SSPA intégré fonctionnant en bande C [30]. | 24 |
| I.23 | Synoptique d'un amplificateur de puissance RF. | 25 |
| I.24 | Caractéristiques I/V simplifiées linéaires par morceaux. | 26 |
| I.25 | Amplificateur de puissance simplifié. | 26 |
| I.26 | Amplitude des différentes composantes harmoniques du courant de drain intrinsèque en fonction de l'angle d'ouverture [31]. | 27 |
| I.27 | Schéma du bilan de puissance de l'amplificateur. | 28 |
| I.28 | Exemple de caractéristiques statiques d'un amplificateur de puissance. | 29 |

| | | |
|-------|---|----|
| I.29 | Signal biporteuse $x(t)$ | 31 |
| I.30 | Fonctionnement de l'amplificateur soumis à un signal modulé à fort PAPR. | 32 |
| I.31 | Phénomène de distorsion linéaire pour un amplificateur fonctionnant à bas niveau. | 33 |
| I.32 | Conversion AM-AM. | 34 |
| I.33 | Conversion AM-PM. | 34 |
| I.34 | Modèle d'entrée simplifié d'un transistor FET prenant en compte les éléments réactifs non-linéaires et distorsions temporelles des tensions. | 35 |
| I.35 | Gain simulé d'un amplificateur sur sa bande de fonctionnement avec un balayage de la puissance d'entrée. | 35 |
| I.36 | Spectre de la tension de sortie pour une excitation 2-tons. | 36 |
| I.37 | Schéma de principe permettant de visualiser les effets mémoires BF électriques. | 37 |
| I.38 | Effet de la modulation du point de polarisation sur le cycle de charge de l'amplificateur. | 38 |
| I.39 | Évolution temporelle du courant de drain en bande de base avec et sans effets mémoires électriques. | 39 |
| I.40 | Définition de l'EVM. | 40 |
| I.41 | Définition de l'ACPR. | 41 |
| I.42 | Génération numérique d'un signal multi-tons à phases aléatoires, menant à un bruit blanc gaussien à bande limitée. | 42 |
| I.43 | Illustration du critère de NPR. | 43 |
| II.1 | Évolution générale du PAPR et de l'efficacité spectrale en fonction des standards de communication dans le cas d'une liaison montante du terminal vers la station de base [32]. | 46 |
| II.2 | Impact de quelques signaux modulés présentant des PDF et PAPR différents sur un amplificateur conventionnel [32]. | 47 |
| II.3 | Principe de la modulation de polarisation pour l'amélioration du rendement sur un amplificateur en classe B. | 48 |
| II.4 | Schéma bloc d'un amplificateur employant un système de modulation de polarisation de drain [44]. | 49 |
| II.5 | (a) Cycles de charge d'un amplificateur en classe B simulés pour trois valeurs de charge. (b) Rendements de drain et (c) impédances de charge associées. | 50 |
| II.6 | Modulation de charge passive : architecture LMPA (Load Modulated Power Amplifier). | 51 |
| II.7 | Synoptique général d'un Sequential Power Amplifier (SPA). | 52 |
| II.8 | Courbes de rendement calculées dans [48]. (a) Variation du rendement pour plusieurs OPCR pour un facteur de couplage fixe de $k = 8,5\text{dB}$ et (b) variations du rendement pour plusieurs facteurs de couplage k lorsque l'OPCR est fixé à $3,5\text{dB}$ | 53 |
| II.9 | Amplificateur équilibré utilisant des coupleurs hybrides reconfigurables et courbe de rendement associée [50]. | 53 |
| II.10 | Schéma simplifié de l'architecture LMBA (Load Modulated Balanced Amplifier). | 54 |
| II.11 | Coupleur hybride 90° et matrice impédance correspondante. | 54 |

| | | |
|-------|---|----|
| II.12 | Modulation de charge vue par les deux transistors à plusieurs niveaux de courant de contrôle I_c et pour un balayage de la phase Φ_c de 0° à 360° . Simulation réalisée sur deux transistors 10 W CGH40010F à une puissance d'entrée de 28 dBm. | 55 |
| II.13 | Rendement de drain simulé pour quatre points de puissance d'entrée avec et sans contrôle externe. Pour chaque point, la source de courant de contrôle délivrant 200 mA voit sa phase Φ_c varier de 0° à 360° | 56 |
| II.14 | Principe de fonctionnement de la technique d'outphasing. | 57 |
| II.15 | (a) Combineur Chireix et (b) son modèle équivalent en éléments localisés. | 58 |
| II.16 | Technique de compensation de susceptance proposée par Chireix | 59 |
| II.17 | Courbes de rendement du combineur Chireix simulées pour plusieurs angles de compensation θ_{comp} | 59 |
| II.18 | Architecture conventionnelle de l'amplificateur Doherty | 60 |
| II.19 | Principe théorique de la modulation de charge | 61 |
| II.20 | Caractéristiques DC I/V idéales des deux transistors considérés. | 62 |
| II.21 | Schéma idéal du combineur de sortie de l'amplificateur Doherty | 62 |
| II.22 | (a) Évolution des puissances P_1 (rouge) et P_2 (bleu) en fonction du déphasage φ lorsque $\left \frac{I_2}{I_1}\right = 1$ et $ V_2 = V_{DS0}$. La zone hachurée représente des valeurs où P_2 est négative. (b) Évolution du module de V_1 normalisé par la tension de polarisation V_{DS0} pour $ I_1 = I_2 = I_{max}/2$ | 66 |
| II.23 | Évolution du rendement en fonction du niveau α_1 pour différentes valeurs de α_2 | 67 |
| II.24 | Variations théoriques des paramètres de l'amplificateur Doherty : courants, tensions, impédances et rendement associé. | 69 |
| II.25 | Combineur de sortie d'un Doherty utilisant deux cellules actives asymétriques. | 70 |
| II.26 | Évolution du rendement en fonction du niveau α_1 pour différentes valeurs de α_2 lorsque le facteur d'asymétrie est fixé à $k = 2$ | 72 |
| II.27 | Variations des paramètres théoriques du principal (trait plein) et de l'auxiliaire (trait pointillé) pour différents facteurs d'asymétrie. | 73 |
| II.28 | Simulation en paramètres [S] d'un transistor HEMT GaN (CREE CGH40010F) permettant d'estimer les éléments intrinsèques de sortie C_{out} et L_{out} | 74 |
| II.29 | Combineur de puissance Doherty avec prise en compte des éléments intrinsèques des transistors. | 75 |
| II.30 | Évolution des paramètres du Doherty idéal (sans éléments intrinsèques) en fonction de la fréquence. | 76 |
| II.31 | Évolution du rendement de drain du Doherty idéal (sans éléments parasites) en fonction de la fréquence, à la puissance d'OBO et à pleine puissance. | 76 |
| II.32 | Évolution du rendement de drain du Doherty avec prise en compte des éléments parasites des transistors en fonction de la fréquence. | 77 |
| II.33 | Évolution des paramètres du Doherty réel (avec éléments intrinsèques) en fonction de la fréquence. | 78 |
| II.34 | Approche de conception de l'inverseur d'impédance adoptée par [60]. (a) Modèle équivalent de sortie du transistor, (b) Inverseur d'impédance équivalent en éléments localisés et (c) en éléments distribués. | 79 |

| | | |
|--------|---|-----|
| II.35 | Combineur de sortie réalisant une inversion d'impédance large bande avec absorption des parasites de sortie des transistors [60]. | 80 |
| II.36 | Performances mesurées de l'amplificateur Doherty large bande proposé par [60]. | 80 |
| II.37 | Évolution du courant au fondamental en fonction de la profondeur de polarisation. | 81 |
| II.38 | État du transistor principal au seuil de déclenchement ($\alpha_1 = \alpha_{BO}$). | 82 |
| II.39 | État du transistor auxiliaire à pleine puissance ($\alpha_1 = 1$). | 83 |
| II.40 | (a) Évolution des tensions au fondamental et (b) des impédances dans la configuration Doherty symétrique réelle, prenant en compte l'effet de l'angle d'ouverture du transistor polarisé en classe C. (c) Comparaison du rendement entre le cas théorique et réel. | 84 |
| II.41 | Profils de courant obtenus prenant en compte l'effet de la classe C pour un auxiliaire 2,55 fois plus gros que le principal. | 85 |
| II.42 | Principe du contrôle de polarisation de grille appliqué sur le transistor auxiliaire. | 86 |
| III.1 | Photographie de la puce du transistor CGH40010F et du boîtier céramique posé sur la semelle métallique (flange). | 91 |
| III.2 | Caractéristiques du substrat Rogers RO4350B utilisé. | 91 |
| III.3 | Caractéristiques DC I/V du CGH40010F obtenues par simulation DC. | 92 |
| III.4 | Simulation en paramètres [S] du transistor CGH40010F pour estimer les impédances à présenter aux accès du composant sur la bande de fréquences. | 93 |
| III.5 | Simulation de la stabilité petit signal avec et sans réseau RC de stabilisation. | 94 |
| III.6 | Simulations source-pull et load-pull du transistor à 3,9GHz et $P_{in_{dispo}} = 34\text{dBm}$, $V_{GS0} = -2.95\text{V}$ et $V_{DS0} = 28\text{V}$. (a) et (b) Impédances optimales extrinsèques de grille et de drain respectivement. (c) Impédances intrinsèques et (d) cycles de charge associés. | 96 |
| III.7 | Comparaison des impédances de source et de charge optimales en PAE extraites de simulations fort-signal avec les résultats obtenus en paramètres [S]. | 97 |
| III.8 | Inverseur équivalent large bande recherché. | 98 |
| III.9 | Inverseur équivalent utilisant une combinaison de deux lignes série pour un fonctionnement large bande. | 99 |
| III.10 | Critères d'optimisation circuit. | 99 |
| III.11 | Paramètres circuit obtenus par optimisation. | 99 |
| III.12 | (a) Variation du TPG et de la phase sur la bande de fonctionnement et (b) variation du coefficient de réflexion associé à l'impédance Z_p au point d'OBO (rouge) et à pleine puissance (bleu). | 100 |
| III.13 | Comparaison de trois structures inverseuses : (a) ligne $\lambda/4$ idéale, (b) structure en π symétrique et (c) inverseur équivalent développé. | 101 |
| III.14 | Comparaison des trois structures inverseuses (a) en impédance transformée dans le plan intrinsèque, (b) en variation de phase sur la bande et (c) en variation de TPG associées. | 102 |
| III.15 | Trajectoires de transformations (a) d'un réseau d'adaptation utilisant des stubs, (b) des lignes série et facteur de qualité associé à cette transformation. | 103 |
| III.16 | Transformateur double section. | 104 |

| | | |
|--------|--|-----|
| III.17 | Circuit de « post-matching » dont les valeurs sont calculées par la méthode de [70] et variations de l'impédance Z_L en partie réelle et imaginaire en fonction de la fréquence. | 105 |
| III.18 | (a) Branche principale de l'amplificateur Doherty conventionnel ne prenant pas en compte l'effet des éléments réactifs et (b) implémentation d'une offset line pour assurer des variations d'impédance réelles vers réelles en intrinsèque [71]. | 106 |
| III.19 | Implémentation d'une « offset line » sur la branche auxiliaire afin d'assurer une isolation correcte à la puissance d'OBO. | 107 |
| III.20 | Layout du combineur de sortie. | 108 |
| III.21 | Simulation du réseau de polarisation de drain en paramètres [S] jusqu'à la bande à $2f_0$ (les zones grisées correspondent aux bandes d'intérêt). | 109 |
| III.22 | Coefficients de réflexion présentés au point de connexion du circuit de polarisation sur les différentes bandes d'intérêt lorsque le port 2 de la figure précédente est déconnecté. | 110 |
| III.23 | (a) et (b) Évolution de l'impédance de drain intrinsèque en bande d'enveloppe et (c) simulation du dispositif en deux tons. | 111 |
| III.24 | Impédance de sortie vue par le transistor principal sur la bande autour de $2f_0$ et contours de rendement au second harmonique (a) $2f_0 = 7,2\text{GHz}$ (b) $2f_0 = 7,8\text{GHz}$ (c) $2f_0 = 8,4\text{GHz}$ | 112 |
| III.25 | Impédances de charge présentées au transistor principal sur la bande $3,6\text{GHz} - 4,2\text{GHz}$ dans le plan intrinsèque. | 113 |
| III.26 | (a) Réseau d'adaptation d'entrée développé, (b) adaptation d'entrée en dB, (c) adaptation d'entrée dans l'abaque et (d) impédance transformée par le réseau dans le plan du transistor. | 114 |
| III.27 | Schéma simplifié de l'amplificateur Doherty. | 115 |
| III.28 | Simulation de la conversion de phase de l'amplificateur développé et comparaison à la somme vectorielle des courants arrivant au noeud commun. | 115 |
| III.29 | Combinaison vectorielle des courants au noeud commun et variation d'AM-PM résultante. | 116 |
| III.30 | Principe de l'analyse de stabilité non-linéaire. | 117 |
| III.31 | Exemple d'analyse de stabilité non-linéaire à $3,9\text{GHz}$ pour une excitation d'entrée de 35dBm et une perturbation sur la grille du transistor principal. | 118 |
| III.32 | (a) Schéma électrique simplifié de l'amplificateur Doherty réalisé et (b) layout. | 119 |
| III.33 | Résultats de simulation en paramètres [S] de l'amplificateur à $V_{GS0p} = -2,95\text{V}$, $V_{GS0p} = -6,2\text{V}$ et $V_{DS0p} = V_{DS0a} = 28\text{V}$ | 120 |
| III.34 | Caractéristiques statiques de l'amplificateur à la fréquence de $3,9\text{GHz}$ et comparaison avec les performances d'un amplificateur parallèle de 20W | 122 |
| III.35 | Caractéristiques statiques de l'amplificateur à la fréquence de $3,9\text{GHz}$ après ajustement du combineur de sortie. | 123 |
| III.36 | Forme des cycles de charge du transistor principal à 6dB d'OBO et à pleine puissance. | 123 |
| III.37 | Déclenchement précoce du transistor auxiliaire dû à une tension de polarisation de grille théorique en classe C insuffisante ($-4,65\text{V}$), une polarisation plus basse ($-6,2\text{V}$) permet un déclenchement au bon niveau de puissance et un bon fonctionnement du Doherty. | 124 |

| | | |
|--------|---|-----|
| III.38 | Évolution des courants de drain intrinsèques au fondamental lorsque la grille de l'auxiliaire est polarisée à -6,2V. | 125 |
| III.39 | (a) Schéma électrique du circuit d'entrée de l'amplificateur. (b) Visualisation de la tension de commande intrinsèque en classe AB et (c) en classe C. | 126 |
| III.40 | Rendement en puissance ajoutée et gain en puissance simulés en CW sur 600MHz de bande (3,6GHz - 4,2GHz). | 127 |
| III.41 | Performances de l'amplificateur Doherty en fonction de la fréquence (a) à 6-dB de recul en puissance de sortie et (b) à pleine puissance. | 127 |
| III.42 | Variations de l'impédance de charge du transistor principal sur la bande de fonctionnement en fonction de la puissance. | 128 |
| III.43 | Évolution de l'AM-PM en fonction de la fréquence. | 128 |
| IV.1 | Banc de mesure en paramètres [S]. | 133 |
| IV.2 | Comparaison des performances du DPA simulées et mesurées en petit signal. | 134 |
| IV.3 | Illustration du DUT ainsi que des commandes appliquées en entrée. | 135 |
| IV.4 | Étalonnage d'une source 1-port. | 136 |
| IV.5 | Étalonnage d'une source multiport. | 137 |
| IV.6 | Vérification de la procédure d'étalonnage en phase à 3,8GHz. | 138 |
| IV.7 | (a) Banc de mesure double entrée mis en place pour la caractérisation du dispositif et (b) algorithme de mesure. | 140 |
| IV.8 | Recherche de la différence de phase donnant les performances optimales à 3,8GHz pour trois niveaux de puissance d'entrée. | 141 |
| IV.9 | Banc de mesure d'AM-AM et d'AM-PM. | 142 |
| IV.10 | Profils des conversions d'AM-AM et d'AM-PM pour trois valeurs de déphasage d'entrée à la fréquence centrale f_0 | 143 |
| IV.11 | (a) Simulation des profils d'AM-AM et d'AM-PM pour les trois valeurs de déphasage d'entrée considérés à la fréquence centrale f_0 et (b) variations des impédances de charge des transistors correspondantes. | 144 |
| IV.12 | Courants continus pour les trois configurations de déphasage d'entrée : $\Delta\varphi_1$, $\Delta\varphi_2$, $\Delta\varphi_3$ | 145 |
| IV.13 | Simulation des performances en rendement de drain et en gain du démonstrateur pour les trois configurations de déphasage d'entrée : $\Delta\varphi_1$, $\Delta\varphi_2$, $\Delta\varphi_3$ | 145 |
| IV.14 | Mesure d'AM-AM et d'AM-PM sur la bande de fréquences calibrée du banc et pour la position de ligne à retard donnant le déphasage optimal ($\Delta\varphi_2$) à 3,8GHz. | 146 |
| IV.15 | Banc de mesure pour la caractérisation dynamique du dispositif. | 147 |
| IV.16 | Mesure des C/I_3 supérieurs et inférieurs pour les trois valeurs de déphasage $\Delta\varphi_1$, $\Delta\varphi_2$ et $\Delta\varphi_3$ à une puissance moyenne d'entrée P_{inDUT} de 34dBm. | 147 |
| IV.17 | Signal NPR utilisé pour la mesure. | 148 |
| IV.18 | Mesure de NPR en fonction de la puissance moyenne de sortie pour les trois différences de phase étudiées. | 148 |
| IV.19 | Mesure de NPR en fonction de la PAE moyenne pour les trois différences de phase étudiées. | 149 |
| IV.20 | Impact de la différence de phase en entrée sur la linéarité à $P_{inDUT}=34dBm$ | 149 |
| IV.21 | Observation de la répartition du bruit d'intermodulation autour du signal. | 150 |

| | | |
|-------|---|-----|
| IV.22 | Observation de la répartition du bruit d'intermodulation dans la bande avec un signal NPR à 3 notchs. | 150 |
| IV.23 | Mesure du DPA à 3,8GHz en double entrée et influence d'une distribution statique d'amplitude et de phase sur les performances. | 151 |
| IV.24 | (a) Distributions statiques d'amplitude et de phase en fréquence permettant de satisfaire le compromis rendement/gain imposé et (b) leurs influences sur le rendement au point d'OBO et à la saturation. | 152 |
| IV.25 | Extraction des distributions dynamiques de ΔP et $\Delta\varphi$ suivant les deux critères recherchés (bleu : rendement max. et rouge : gain plat). | 153 |
| IV.26 | Rendement de drain et gain mesurés sur la bande. Pour chaque fréquence, les distributions dynamiques en ΔP et $\Delta\varphi$ pour un rendement maximal sont appliquées. | 154 |
| IV.27 | Comparaison du rendement de l'amplificateur en configuration conventionnelle ($\Delta P, \Delta\varphi$ fixes) avec la configuration dynamique égalisée en fréquence pour un rendement maximal. (a) 6dB d'OBO et (b) pleine puissance. | 155 |
| IV.28 | (a) Combineur de sortie de l'amplificateur Doherty idéal et (b) caractéristiques DC I/V des transistors. | 157 |
| IV.29 | Lois de variation optimales pour $k = 1$ et lorsque l'amplificateur Doherty est adapté en sortie ($Z_{ch}=50\Omega$) | 160 |
| IV.30 | Impédances Z_{ch} considérées pour l'analyse du fonctionnement Doherty sur une charge désadaptée (TOS de 1,5). | 161 |
| IV.31 | Tensions produites aux bornes du principal et de l'auxiliaire pour les quatre conditions de désadaptation de sortie. | 162 |
| IV.32 | Trajectoires des impédances principale et auxiliaire pour les quatre conditions de désadaptation de sortie. | 163 |
| IV.33 | Rendement de drain pour les quatre conditions de désadaptation de sortie. | 164 |
| IV.34 | Variation du courant auxiliaire pour l'obtention de performances optimales dans le cas où $n=1$ | 165 |
| IV.35 | Trajectoires d'impédance optimales pour les quatre cas de désadaptation lorsque la loi de commande optimale est appliquée ($n=1$). | 165 |
| IV.36 | Courbes de rendement obtenues en appliquant les lois de commande optimales sur chaque impédance de charge ($n=1$). | 166 |
| IV.37 | Simulation du prototype DPA sur une charge désadaptée. | 167 |
| IV.38 | Performance de l'amplificateur Doherty chargé sur 50Ω | 168 |
| IV.39 | Trajectoires d'impédance simulées dans les quatre cas de désadaptation. | 169 |
| IV.40 | Évolution des tensions au fondamental pour chaque valeur de Z_{ch} considérée. | 169 |
| IV.41 | Rendement de drain simulé pour les quatre impédances de test. | 170 |
| IV.42 | Lois de variation en courant optimales permettant de satisfaire les contraintes imposées dans les quatre configurations de désadaptation. | 171 |
| IV.43 | Trajectoires d'impédance simulées lorsque les lois de commande optimales sont appliquées. | 171 |
| IV.44 | Évolution des tensions au fondamental lorsque les lois de commande optimales sont appliquées. | 172 |
| IV.45 | Profils de rendement simulés avec et sans utilisation de lois de commande. | 173 |
| IV.46 | Évolution des tensions au fondamental lorsque les lois de commande optimales sont appliquées. | 174 |

| | | |
|-------|---|-----|
| IV.47 | Banc de mesure double entrée pour la caractérisation du Doherty sur charge désadaptée. | 175 |
| IV.48 | Mesure de l'amplificateur Doherty à 3,6GHz fonctionnant sur une charge désadaptée. (a) Cas Z_{Re}^- et (b) cas Z_{Re}^+ | 175 |

Introduction générale

Dans notre société toujours plus connectée, la transformation digitale opérant depuis plusieurs années est en train de modifier fondamentalement nos vies quotidiennes, nos entreprises et notre économie. L'omniprésence d'Internet, couplée à l'apparition d'objets connectés implique une demande en débit toujours plus importante et sur des zones de plus en plus vastes. Bien que la fibre optique fournisse les meilleurs débits à l'heure actuelle, son déploiement reste néanmoins coûteux et s'avère complexe à mettre en place dans certaines zones isolées. Dans ce contexte, les télécommunications par satellite se présentent comme l'option idéale pour compléter les solutions déjà existantes au sol, pouvant apporter une connexion à haut débit sur de larges zones de couverture et ainsi réduire la « fracture numérique ». L'horizon 2020 sera notamment marqué par l'arrivée du réseau cinquième génération (5G) promettant des performances inégalées jusqu'alors en termes de débit, de temps de latence et de couverture sur les territoires. Ces performances accrues impliqueront l'utilisation de signaux complexes occupant des bandes passantes de plus en plus large.

D'un point de vue analogique, cette nouvelle génération reporte de fortes contraintes sur la fonction d'amplification de puissance RF d'émission embarquée au sein de la charge utile. Pour des problématiques de consommation de la ressource électrique et de durée d'exploitation, le critère de rendement énergétique devient alors un point crucial, car il impacte fortement les problématiques de gestion thermique, de fiabilité et de dimensionnement. Dans ce contexte, l'utilisation d'architectures d'amplificateur innovantes, utilisant le principe de modulation de charge présente de réelles potentialités. De plus, l'amélioration croissante des performances des processeurs numériques embarqués dans la charge utile représente une solution potentielle pour relaxer les contraintes imposées à l'amplificateur de puissance. Dans un contexte de flexibilité et de reconfigurabilité, l'utilisation conjointe des circuits numériques embarqués et de l'étage de puissance analogique présente donc un fort intérêt.

Bien qu'à l'heure actuelle, la technologie d'amplificateur à tube microonde reste dominante pour des applications de télécommunications par satellite, les amplificateurs à l'état solide présentent un intérêt non négligeable pour une utilisation sur des bandes basses et pour des niveaux de puissance plus faibles (typiquement inférieurs à 100W). Cet intérêt est notamment renforcé par les technologies à large bande interdite comme le nitrure de gallium (GaN), offrant des niveaux de puissance inégalés et d'excellentes performances en fonctionnement large bande.

Cette thèse a été réalisée dans le cadre d'une R&T portée par le CNES avec le laboratoire XLIM. Ces travaux proposent une étude des potentialités d'une architecture d'amplificateur double entrée à charge modulée de type Doherty. L'étude proposée comprend d'une part la mise en place d'une méthodologie de conception large bande dédiée à ce type d'architecture, et d'autre part une étude expérimentale permettant de mettre en avant ses avantages pour la gestion du compromis rendement-linéarité sur une large bande. Ce manuscrit s'articule en quatre chapitres.

Le premier chapitre présente les problématiques générales de la fonction amplification RF de puissance. Après une présentation générale des deux technologies principales réalisant cette fonction au sein de la charge utile du satellite, une attention particulière est portée sur l'amplificateur à état solide en technologie GaN. Les caractéristiques statiques et les problématiques principales de l'amplification de puissance RF sont présentées dans un premier temps. Dans un deuxième temps, le fonctionnement dynamique de l'amplificateur est abordé. Différents phénomènes affectant les performances en rendement et en linéarité sont expliqués dans le cas de signaux à enveloppe variable et les figures de mérite associées pour caractériser l'amplificateur sont présentées.

Le deuxième chapitre dresse dans un premier temps un panorama général des architectures utilisant le principe de modulation de charge. De la modulation de charge passive à la modulation de charge active utilisant plusieurs transistors, les différentes architectures sont expliquées et leur avantages et inconvénients sont présentés. La dernière partie est consacrée à une étude théorique complète de l'amplificateur Doherty et met en avant les limitations de ce type d'architecture lorsque des composants non-idéaux sont utilisés. Plusieurs travaux actuellement à l'état de l'art, visant à améliorer les performances de l'architecture Doherty sont présentés.

Le troisième chapitre traite de la méthodologie de conception développée au cours de ces travaux de thèse. Une attention particulière est portée sur la fonction d'inversion d'impédance, qui est le facteur limitant de cette architecture en termes de bande passante. Cette méthodologie est notamment appliquée pour la conception d'un amplificateur Doherty 20W en technologie GaN fonctionnant en bande C. Après une description des étapes de conception et des différents blocs électriques constituant le dispositif, les simulations en fort signal sont présentées.

Finalement, le quatrième chapitre est dédié à la caractérisation expérimentale de l'amplificateur réalisé et à la démonstration des potentialités de l'architecture double entrée. Après une présentation du banc de mesure en double entrée ainsi que de la procédure de calibration en phase, les résultats de mesures en fonctionnement statique sont illustrés. L'influence de la différence de phase appliquée en entrée est notamment illustrée par des mesures statiques (AM-AM et AM-PM) puis dynamiques (NPR). Dans un deuxième temps, en vue de converger vers une architecture assistée numériquement, l'extraction de distributions dynamiques d'amplitude et de phase à partir des mesures en double entrée est effectuée. Les potentialités du « Doherty numérique » en termes de gestion du compromis rendement-linéarité sont alors présentées et comparées à l'architecture Doherty conventionnelle.

Ce chapitre se conclut par des perspectives pouvant donner suite à ces travaux avec notamment une étude théorique et expérimentale de l'amplificateur Doherty fonctionnant sur une charge désadaptée.

Chapitre I

Problématiques générales de la fonction d'amplification de puissance pour des applications de télécommunications

Sommaire

| | | |
|-----|---|-----------|
| 1 | Le contexte de l'amplification de puissance dans la charge utile du satellite de communications | 6 |
| 1.1 | Contexte général des communications par satellite | 6 |
| 1.2 | Description générale du satellite pour des missions de communication | 9 |
| 1.3 | La fonction d'amplification de puissance | 10 |
| 2 | La technologie Nitrure de Gallium (GaN) | 14 |
| 2.1 | Principales caractéristiques physiques | 14 |
| 2.2 | Principales figures de mérite | 16 |
| 2.3 | Le transistor HEMT GaN | 16 |
| 3 | L'amplificateur de puissance microonde dans un système de transmission RF | 23 |
| 3.1 | Synoptique général d'une chaîne émission/réception RF microonde | 23 |
| 3.2 | Fonctionnement à la fréquence centrale | 24 |
| 3.3 | Paramètres caractéristiques de l'efficacité énergétique de l'amplificateur de puissance | 28 |
| 3.4 | Évaluation des critères de linéarité | 30 |
| 4 | Conclusion | 43 |

1 Le contexte de l'amplification de puissance dans la charge utile du satellite de communications

1.1 Contexte général des communications par satellite

C'est en 1945 qu'apparaît pour la première fois le concept de satellite de télécommunications grâce à l'écrivain de science-fiction Arthur C. Clarke. Dans son article publié dans *Wireless World* [1], il décrit le concept de satellite géostationnaire pouvant être utilisé pour différentes applications telles que l'observation de la Terre ou comme relai d'informations entre des points distants sur Terre. Dans cet article, il propose une configuration basée sur trois satellites reliés entre eux par liaison radio-fréquence, permettant une couverture complète du globe, comme illustré sur la Figure I.1.

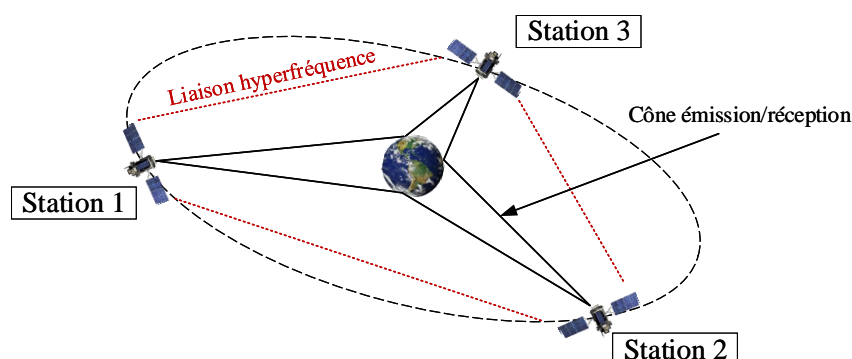


FIGURE I.1 – Principe des « relais extraterrestres » proposé par Arthur C. Clarke dans son article de *Wireless World* [1].

Jusqu'aux années 1950, les télécommunications téléphoniques longues distance étaient effectuées par des ondes radio hyperfréquences via des câbles sous marins permettant un transport de la voix entre deux utilisateurs. C'est en 1957 que les scientifiques et industriels prennent conscience que les satellites peuvent révolutionner les communications longues distances grâce au premier satellite artificiel lancé en orbite (Sputnik 1). L'ère du spatial démarre alors, déclenchant ainsi un accroissement de la demande dans le domaine des télécommunications civiles et militaires.

En 2010, les premiers satellites géostationnaires à très grande capacité (Ka-SAT) sont développés afin de fournir des services à haut débit aux zones non desservies. Depuis le développement de ces nouveaux satellites, deux systèmes ont émergé : les satellites haut débit (HTS : High Throughput Satellites) et les satellites haute capacité (HiCaps : High Capacity Satellites).

1.1.1 Satellites haut débit HTS et VHTS

Comme illustré sur la Figure I.2, les systèmes HTS desservent une zone fixe grâce à de nombreux faisceaux, fournissant ainsi un débit de quelques Gigabytes par seconde (Gbps). Afin d'augmenter le débit et réduire le coût par bit délivré, ces satellites profitent

de la réutilisation des fréquences sur chaque zone ciblée (au moins quatre fréquences ou "couleurs"). Affichant initialement une capacité d'environ 10 Gbps, ce type de système a rapidement évolué vers des capacités supérieures à 100 Gbps (augmentation des bandes passantes par zone, amélioration du rendement global, augmentation des couleurs, etc...), satisfaisant ainsi la demande croissante au sol. À titre d'exemple, le satellite Viasat-1 détenu par les sociétés Viasat Inc. et Telesat Canada affiche un débit d'environ 140 Gbps avec 72 zones ciblées en bande Ka.

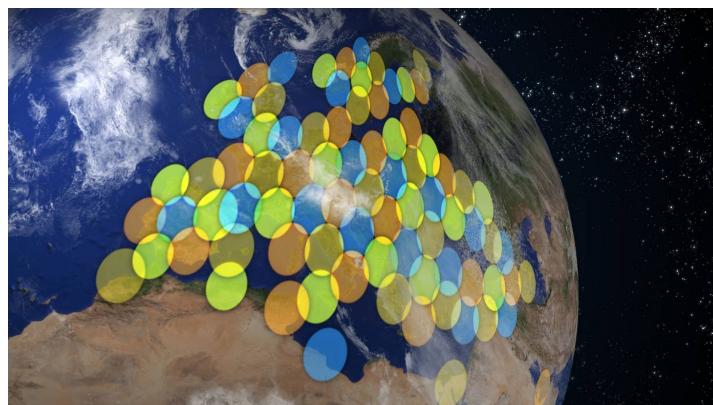


FIGURE I.2 – Couverture typique d'un satellite de type HTS.

1.1.2 Satellites haute capacité HiCapS

Un satellite HiCapS vise généralement à desservir n'importe quelle zone de la Terre visible depuis le satellite grâce à l'utilisation de plusieurs faisceaux orientables avec la capacité de focaliser ses capacités sur une zone choisie (Figure I.3). Par conséquent, du fait de sa flexibilité, ce type de satellite se prête parfaitement au domaine militaire où les zones géographiques de déploiement et les besoins en communications varient rapidement.



FIGURE I.3 – Couverture typique d'un satellite de type HiCapS.

1.1.3 Les enjeux du satellite pour la 5G

Profilé à l'horizon 2020, le réseau de cinquième génération sera composé de trois classes de services (Figure I.4) :

- l'eMBB (enhanced Mobile Broadband), qui sera focalisé sur l'amélioration de la qualité et de la rapidité de la connectivité mobile, et permettra notamment d'atteindre des débits d'informations transmises inégalés jusqu'à présent (débit moyen annoncé à 1Gbps).
- l'URLLC (Ultra Reliable Low Latency Communications), qui regroupera des connexions fiables et à faible latence pour des applications telles que les véhicules autonomes, le télétravail ou encore la télémédecine.
- le mMTC (massive Machine Type Communications), qui assurera la communication entre un grand nombre d'appareils connectés (densité d'appareils annoncée : $10^6/\text{km}^2$). Cette classe de service permettra donc la gestion des technologies propres à l'Internet des objets (IoT).

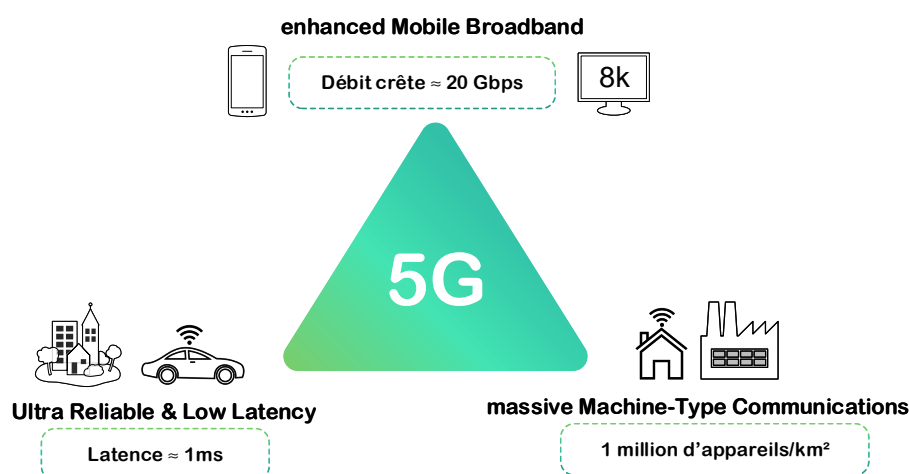


FIGURE I.4 – Schéma explicatif du socle de la 5G.

Les réseaux 5G, rapides, à faible latence et à forte densité de connexion, amélioreront les expériences mobiles et permettront de faire émerger de nouveaux cas d'utilisation, notamment pour les professionnels et les industries.

D'un point de vue du fonctionnement des systèmes, ces améliorations conséquentes du débit mèneront à l'utilisation de bandes passantes de plus en plus larges, et une montée en fréquence, nécessitant une refonte globale des architectures et équipements actuellement employés. Dans le contexte de l'eMBB en particulier, en vue d'améliorer la gestion des ressources spectrales (augmentation des bits/s/Hz), une densification du réseau sera nécessaire. Ceci mènera à l'utilisation de cellules plus petites, réparties de façon homogène sur les territoires et dont la flexibilité permet une allocation dynamique des ressources adaptée à la demande des utilisateurs.

Les satellites doivent encore démontrer leur capacité à répondre aux problématiques de la 5G, mais leur large zone de couverture, leur haut débit, leur faible coût de communication et la baisse des coûts de déploiement les présentent comme les candidats idéaux pour répondre à certaines de ces attentes. Ils constituent dans ce contexte un moyen efficace et bas coût pour desservir des zones isolées où un déploiement de la fibre optique serait trop complexe et coûteux.

1.2 Description générale du satellite pour des missions de communication

L'architecture d'un satellite se compose typiquement de deux parties présentées sur la Figure I.5 :

- La plateforme (ou bus), assurant le fonctionnement de la charge utile à travers différentes fonctions telles que la gestion de la puissance électrique et thermique, la propulsion, la télécommande/télémétrie, etc...
- La charge utile (ou payload), permettant d'effectuer la fonction de télécommunication en recevant et transmettant les signaux radioélectriques via des antennes et des répéteurs.

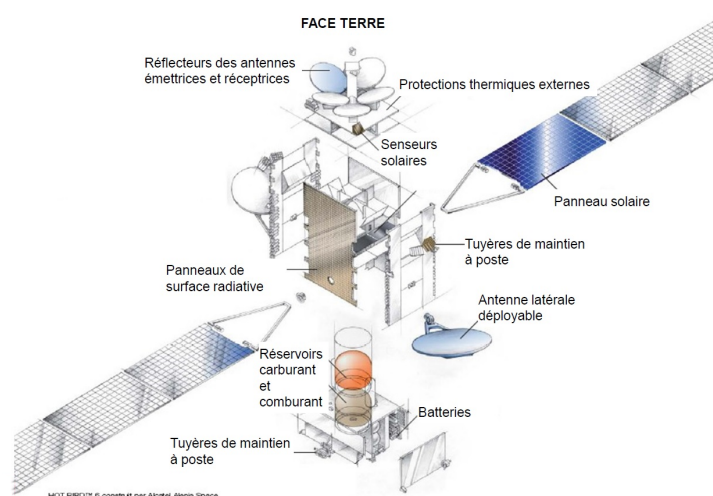


FIGURE I.5 – Vue éclatée d'un satellite de télécommunications (image extraite de [2])

La fonction première de la charge utile peut être décrite en quelques étapes : les antennes captent un signal émis par une station terrienne dans une bande de fréquences centrée autour de la fréquence montante (UPLINK : f_{UL}). Le signal est alors conditionné par un système de réception permettant d'amplifier le signal avec un minimum de distorsion et de bruit ajouté. Pour terminer, le signal est transposé vers la fréquence descendante (DOWNLINK : f_{DL}) et émis avec une forte puissance vers une zone désirée.

On distingue actuellement deux types de charges utiles dans le domaine des télécommunications spatiales [3] :

- Les répéteurs transparents (ou bent pipe), recevant le signal à la fréquence montante f_{UL} et réalisant une transposition en fréquence IF. Le signal est alors traité numériquement en bande de base, amplifié et renvoyé sur Terre à la fréquence descendante f_{DL} (Figure I.6).

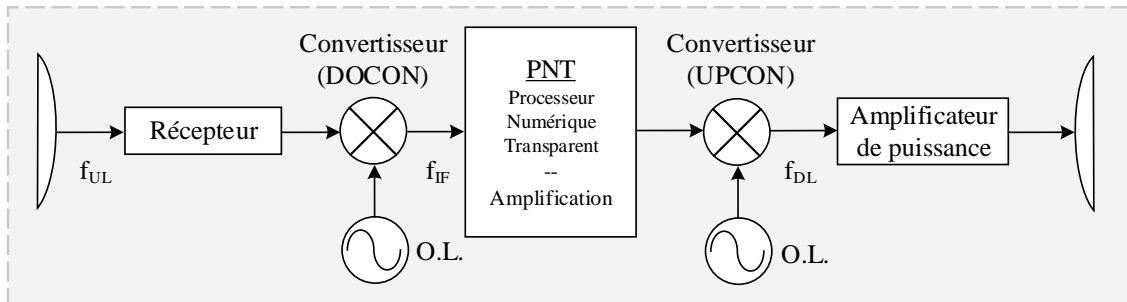


FIGURE I.6 – Synoptique d'un répéteur transparent.

- Les répéteurs régénératifs (ou smart satellite), réalisant un traitement du signal embarqué grâce à un processeur dédié. Le signal à la fréquence montante f_{UL} est démodulé en bande de base f_{BB} où le signal va pouvoir être traité numériquement (correction d'erreur, reformatage, etc...). Il est alors remodulé à la fréquence descendante f_{DL} avant d'être amplifié et émis par l'antenne (Figure I.7).

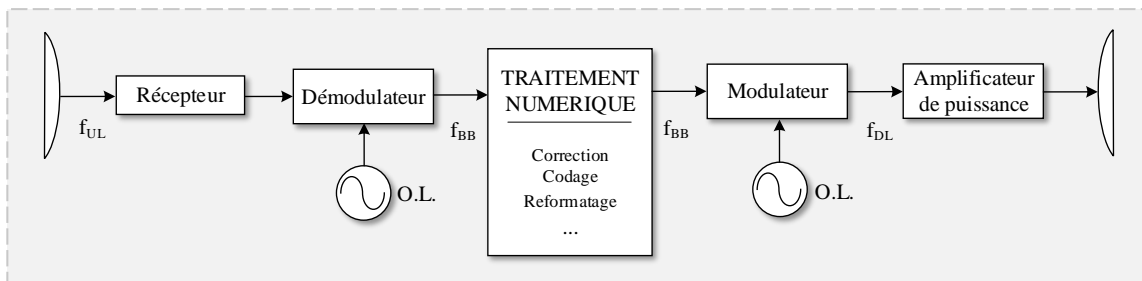


FIGURE I.7 – Synoptique d'un répéteur régénératif.

Les répéteurs régénératifs se présentent comme plus complexes et coûteux que les répéteurs transparents (consommation, masse...), cependant, ils offrent de forts avantages en termes de bilan de liaison, notamment grâce à l'utilisation de formats de modulations différents en émission et réception, mais également des possibilités de codage différents.

1.3 La fonction d'amplification de puissance

Parmi tous les éléments de la chaîne de transmission cités dans les parties précédentes, ces travaux de thèse se focalisent sur la fonction d'amplification de puissance. Dans le contexte marqué par des besoins accrus en flexibilité, bande passante, linéarité, les équipements microondes analogiques embarqués dans la charge utile se trouvent globalement de plus en plus contraints dans leur fonctionnement.

Du fait de ces contraintes reportées sur sa fonction, l'amplificateur d'émission RF embarqué consomme une importante partie de la ressource électrique fournie par la plateforme. Une forte dissipation de puissance au sein du satellite est localisée sur cette fonction, ce qui implique de fortes conséquences sur la gestion thermique.

1.3.1 Historique

Depuis les années 1960, les amplificateurs de puissance ont connu une évolution considérable dans le but de fournir une bande passante de plus en plus large pour répondre aux besoins de capacité. Cette évolution s'est accompagnée d'une réduction progressive de la taille et de la masse des systèmes, rendant le satellite de plus en plus compétitif notamment en termes de durée d'exploitation et de coût de lancement.

Dès l'apparition des premiers satellites, la technologie d'amplificateurs à tubes microondes à ondes progressives (TWTA : Traveling Wave Tube Amplifier) fut embarquée dans la charge utile pour réaliser la fonction d'amplification de puissance. Ce n'est qu'à partir des années 1980 que les transistors à état solide (SSPA : Solid State Power Amplifier) ont fait leur apparition dans le spatial notamment pour des contraintes d'intégration.

1.3.2 Technologies principales pour l'amplification de puissance

La Figure I.8 présente un exemple de tube à ondes progressives (TOP) typiquement utilisé pour des applications spatiales. Son fonctionnement repose sur l'utilisation d'une cathode et d'un collecteur d'électrons placés dans une enceinte sous vide. La cathode est une électrode chauffée à haute température qui va ainsi agir comme un canon à électrons et créer un faisceau électronique qui sera à l'origine de l'amplification du signal hyperfréquence. Une hélice (fil de cuivre ou tungstène en spirale) est insérée dans l'enceinte du tube et est entourée d'aimants permanents afin de focaliser le faisceau d'électrons jusqu'au collecteur d'électrons. Les signaux hyperfréquences sont injectés et récupérés aux extrémités du tube par des connecteurs coaxiaux ou guides d'ondes.

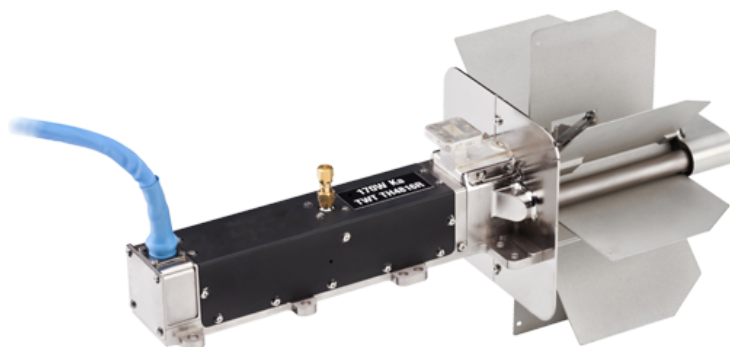


FIGURE I.8 – Tube à ondes progressives TH4816R/C délivrant 170W sur une bande de fréquences de 17,3 GHz à 21,2 GHz (fabriqué par Thales [4]).

Ce type de technologie reste encore aujourd'hui prédominante dans le domaine du spatial (environ 75%). Son rendement, sa fiabilité et son gain très élevés sur de très larges bandes passantes (autour de l'octave) en font une technologie de choix pour les besoins de communications par satellite, malgré des inconvénients tels qu'une sensibilité aux vibrations, des tensions de fonctionnement élevées (quelques kV) ainsi qu'une masse et un

encombrement importants.

Les transistors à l'état solide étaient déjà présents dans les années 1970 mais ce n'est qu'une dizaine d'année plus tard qu'ils commencèrent à être intégrés dans des satellites, lorsque leurs performances devinrent comparables à celles des tubes microondes notamment en bandes basses et pour de faibles niveaux de puissance.

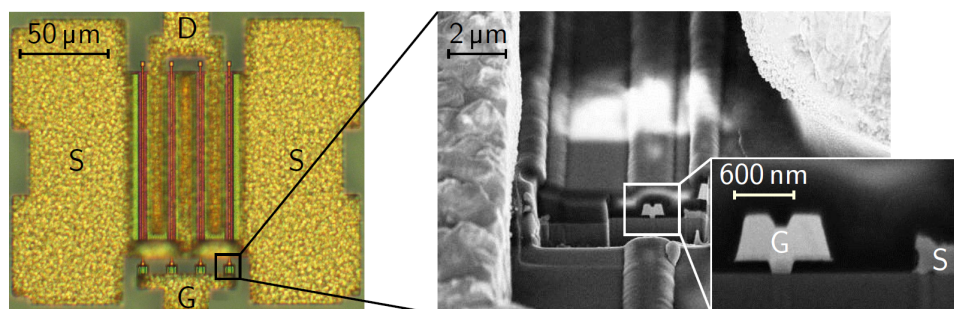


FIGURE I.9 – Photographie d'un transistor HEMT GaN $4 \times 100 \mu\text{m}$ et vue de coupe d'un doigt de grille [5].

Des technologies telles que le HEMT GaN (Figure I.9) offrent des niveaux de puissance élevés, les rendant crédibles pour concurrencer les tubes dans certaines applications. Cependant, la gestion de ces niveaux de puissance dans un tel niveau d'intégration dans des dispositifs à état solide reste une problématique majeure à l'heure actuelle. Les puissances dissipées, typiquement dix fois supérieures à celles d'une technologie HEMT AsGa, induisent une dissipation de chaleur importante au sein de la charge utile, impliquant l'utilisation de surfaces radiatives imposantes et coûteuses lors du lancement du satellite.

1.3.3 Critères de choix d'une technologie pour des contraintes de télécommunications spatiales

L'espace est un environnement hostile et la maintenance de l'équipement n'est plus possible une fois le satellite lancé en orbite. À ce titre, la **fiabilité** est un paramètre clé lors de la conception de tout type de circuit. Ces systèmes et les équipements associés doivent fonctionner dans des conditions extrêmes (forts écarts de températures, radiations, vibrations au décollage, etc...) justifiant ainsi l'importance d'utiliser une technologie fiable, mature et stabilisée.

La puissance totale disponible en courant continu est une ressource limitée et coûteuse dans les applications spatiales. L'amplificateur de puissance utilisé (TWTA ou SSPA) est couplé à un conditionneur de puissance (EPC : Electronic Power Conditioner) assurant différentes fonctions telles que les conversions DC/DC, DC/AC, la protection des circuits et les fonctions des télécommandes/télémétries [6], [7]. Bien que l'EPC affiche en général un rendement de l'ordre de 95% [8], l'amplificateur global intégré dans la charge utile consomme 80% à 90% de la ressource électrique fournie par la plateforme [9]. À cette forte consommation s'ajoute une dissipation thermique importante du composant. À ce titre, le choix de la technologie est conditionné par le standard EEE-INST-002, imposant une **température de jonction maximale** de 125°C et de 110°C pour les composants monolithiques [6]. Par conséquent, des technologies et architectures à **haut rendement**

énergétique sont appréciées pour des opérations de longue durée dans l'espace, réduisant également les contraintes d'encombrement (systèmes de refroidissement par exemple).

La **linéarité** de l'amplificateur est également un point essentiel dans un contexte de télécommunications spatiales afin de garantir une bonne intégrité du signal amplifié. Ces dernières années, l'essor des télécommunications a rapidement requis l'utilisation de formats de modulation à hautes performances (CDMA, OFDM...) afin d'atteindre des débits de transmission suffisants. Conjointement, l'amélioration des performances des circuits numériques (FPGA, ASIC, DSP...) a permis d'intégrer des fonctions de conditionnement des signaux en bande de base comme la prédistorsion numérique (DPD : Digital Predistorsion), améliorant les performances en linéarité des amplificateurs.

| Fonction | TWTA | SSPA |
|------------------------|---|--|
| Niveau de puissance | Élevée (jusqu'à 250W) | Modérée (<100W) |
| Intégration, Compacité | Dispositif complet (TWTA + conditionneur de puissance + radiateur) plus petit et léger que SSPA | SSPA seul petit Mais dispositif complet plus lourd que TWTA |
| Gestion thermique | Puissance dissipée répartie sur de larges surfaces → dissipation de chaleur peu complexe | Puissance dissipée très localisée (« hot spots ») → dissipation de chaleur complexe |
| Fiabilité | Technologie fiable mais MTBF* de 70000 à 100000 heures (utilisation continue) | MTBF théorique de 1 000 000 d'heures |
| Alimentation | Très hautes tensions requises (10 000V) | Tensions moyennes (~5-10V _{DC} pour AsGa) (~25-50V _{DC} pour GaN) |
| Bandes d'utilisation | L à Ka (54% Ku) | L à C (37% C) |

*MTBF: Mean Time Before Failure

FIGURE I.10 – Critère de comparaison entre TWTA et SSPA [6], [10],[11].

Les satellites actuellement en fonction utilisent les deux technologies d'amplificateurs énoncées précédemment (TWTA et SSPA). Les bénéfices d'une technologie par rapport à l'autre dépendent directement des besoins de la mission du satellite [11]. Comme présenté dans [6], on recense à l'heure actuelle un plus grand nombre de satellites employant des tubes microondes notamment lorsque de forts niveaux de puissances et des bandes de fréquences plus élevées (bande Ku ou maintenant Ka) sont nécessaires. Les SSPA sont majoritairement utilisés pour des niveaux de puissance plus faibles (<100W) dans des bandes plus basses allant de la bande L à la bande C. Le tableau I.10 dresse une brève comparaison des technologies TWTA et SSPA en fonction de différents critères.

2 La technologie Nitrure de Gallium (GaN)

Le transistor est au coeur de l'amplificateur de puissance. Ce composant à semi-conducteur a connu de nombreuses évolutions technologiques au fil des décennies afin de répondre à des applications spécifiques. Depuis le début des années 1960, les transistors à base de silicium tels que les transistors MOS (Metal Oxyde Semiconductor) constituent les éléments fondamentaux des circuits intégrés. Conformément aux lois de Moore, on dénote depuis une cinquantaine d'années une augmentation du nombre de transistors par puce ainsi qu'une diminution progressive de la taille nominale des transistors (appelés noeuds technologiques). Principalement développés pour des applications numériques, ces transistors silicium ont également fait leur apparition dans des applications RF de puissance. En revanche, les niveaux de puissance ciblés pour ces applications s'avèrent difficiles à atteindre avec ce type de technologie pour différentes raisons : fonctionnement à faible tension de polarisation de drain (environ 1V) pour des raisons de fiabilité, pertes importantes... Dans ce contexte, l'apparition du Nitrure de Gallium (GaN) dans les années 1990 ouvre de nouvelles possibilités grâce à ses propriétés électroniques prédisposées pour des applications de fortes puissances en hautes fréquences.

2.1 Principales caractéristiques physiques

La **largeur de bande interdite**, ou gap (E_g), correspond à l'énergie qui sépare la bande de valence de la bande de conduction. D'un point de vue atomique, ce gap est relié à la force des liaisons chimiques entre les atomes constituant le réseau cristallin. Le GaN est considéré comme un matériau "grand gap" du fait de sa large bande interdite (3,4eV), il possède donc des liaisons inter-atomiques fortes, rendant le déplacement des électrons plus difficile d'un site à l'autre [12]. On parle alors d'une forte résistivité, permettant de minimiser les courants de fuite intrinsèques et permettant un fonctionnement à des températures élevées [13]. De ce fait, cette technologie est fortement avantageuse pour des applications de forte puissance. Son champ de claquage E_c est fortement augmenté comparativement à celui du silicium et de l'AsGa (Tableau I.11). Il correspond au champ électrique limite avant l'apparition d'un phénomène d'ionisation par impact provoquant le phénomène d'avalanche. Ce champ peut être exprimé tel que :

$$E_c \propto E_g^{\frac{3}{2}}$$

De plus, un gap élevé dans un matériau semi-conducteur permet de minimiser les courants de fuite intrinsèques du fait de la forte résistivité et donc de fonctionner à des températures plus élevées [13]. Ainsi, ce type de composant peut supporter de fortes tensions de polarisation, offrant un avantage pour des applications d'amplification de puissance.

| Matériau | Si | AsGa | InP | 4H-SiC | GaN | Diamant |
|---------------|-----|------|-----|--------|------------|---------|
| E_c (MV/cm) | 0,3 | 0,4 | 0,5 | 3 | 3,3 | 5,6 |

FIGURE I.11 – Champ de claquage pour plusieurs technologies de semi-conducteurs.

La **mobilité des porteurs** de charge μ est une grandeur utilisée pour caractériser le déplacement des porteurs libres dans les milieux conducteurs du courant électrique. Elle est définie comme le coefficient reliant la vitesse des porteurs ν et le champ électrique E :

$$\mu(E) = \frac{\nu}{E}$$

D'un point de vue physique, lorsqu'un faible champ électrique est appliqué au semi-conducteur, les porteurs de charge libres possèdent un libre parcours moyen dans le réseau cristallin. Lorsque le champ électrique devient trop important, les porteurs interagissent avec le réseau dans leur parcours, ce qui diminue leur mobilité. La vitesse des porteurs atteint alors un niveau de saturation appelé **vitesse de saturation** (ν_s). Dans le cas du GaN, cette vitesse de saturation est élevée, ce qui le prédispose naturellement pour des applications hautes fréquences (Tableau I.12).

| Matériau | Si | AsGa | InP | 4H-SiC | GaN | Diamant |
|--------------------------------|------|------|------|--------|-------------|---------|
| μ_n (cm ² /V.s) | 1350 | 8500 | 5400 | 700 | 2000 | 1900 |
| ν_s (10 ⁷ cm/s) | 1,0 | 1,0 | 1,4 | 2,0 | 2,5 | 2,7 |

FIGURE I.12 – Mobilité des électrons μ_n et vitesse de saturation ν_s pour plusieurs technologies de semi-conducteurs.

Les matériaux semi-conducteurs voient leurs propriétés physiques changer en fonction de la température. En effet, une augmentation de la température a pour impact de diminuer le libre parcours moyen des électrons. Ceci induit une interaction des porteurs avec le réseau durant leur parcours et donc une vitesse de dérive plus faible. De plus, la **densité de porteurs** de charge (intrinsèquement élevée dans le GaN) sera impactée par la température de fonctionnement ainsi que l'action des effets de pièges au sein du semi-conducteur, impliquant une densité de courant plus faible.

De façon analogue, la **conductivité thermique** K_{th} du matériau possède une importance cruciale afin de ne pas dégrader la densité de courant au sein du semi-conducteur. Un matériau à forte conductivité thermique est donc à privilégier afin de maintenir une mobilité des porteurs suffisamment importante.

| Matériau | Si | AsGa | InP | 4H-SiC | GaN | Diamant |
|-------------------|-----|------|-----|--------|------------|---------|
| K_{th} (W/cm.K) | 1,5 | 0,43 | 0,7 | 4,5 | 1,3 | 20 |

FIGURE I.13 – Conductivité thermique pour plusieurs technologies de semi-conducteurs.

Comme l'indique le Tableau I.13, la conductivité thermique du GaN reste intéressante mais tout de même nettement inférieure à des technologies comme le SiC ou le diamant. Comme reporté dans [14], du fait de ses excellentes propriétés thermiques, le SiC constitue un substrat de haute qualité pour le GaN (GaN-on-SiC) pour des applications de forte puissance. Elle est à l'heure actuelle la technologie la plus avantageuse pour les évolutions

vers la 5G [15], même si le GaN-on-Si reste également fortement étudié pour des raisons de coût.

2.2 Principales figures de mérite

Les caractéristiques physiques des semi-conducteurs introduites précédemment constituent différents critères de choix d'une technologie par rapport à une autre suivant l'application visée. Ainsi, dans le but d'estimer le potentiel d'une technologie pour une utilisation microonde de puissance, plusieurs figures de mérite ont été proposées :

- **Johnson's Figure of Merit** (J-FOM), permettant d'évaluer les potentialités en puissance du semi-conducteur en hautes fréquences :

$$\text{J-FOM} = \frac{E_c v_s}{2\pi}$$

où E_c représente le champ de claquage et v_s la vitesse de saturation des porteurs.

- **Keye's Figure of Merit** (K-FOM), prenant en compte les limitations thermiques du matériau :

$$\text{K-FOM} = K_{th} \left(\frac{E_c v_s}{4\pi \epsilon_r} \right)^2$$

où K_{th} représente la conductivité thermique et ϵ_r la permittivité.

- **Baliga's Figure of Merit** (B-FOM)

$$\text{B-FOM} = \epsilon_r \cdot \mu_n \cdot (E_c)^3$$

où μ_n représente la mobilité des porteurs

Les figures de mérite de Johnson et Baliga restent les plus représentatives pour des applications de puissance à hautes fréquences. Dans la littérature, elles sont généralement normalisées par rapport au silicium [16] et données sous forme de ratios, comme indiqué dans le tableau I.14.

| Matériau | Si | AsGa | InP | 4H-SiC | GaN | Diamant |
|----------|----|------|------|--------|--------------|---------|
| J-FOM | 1 | 1,33 | 2,33 | 20 | 27,5 | 50,4 |
| B-FOM | 1 | 15,8 | 19,6 | 439,4 | 676,8 | 4266,8 |

FIGURE I.14 – Figures de mérite pour plusieurs technologies de semi-conducteurs (valeurs normalisées par rapport au silicium).

2.3 Le transistor HEMT GaN

La structure cristalline du GaN, appelée "wurtzite" (Figure I.15(a)), est de type hexagonal. Elle possède des liaisons chimiques stables et peut tenir sous de fortes températures

sans dégradation [12]. La superposition d'une couche AlGaN sur la couche GaN crée un puits de potentiel ainsi qu'une légère déformation dans la structure atomique du GaN, induisant la création d'un gaz d'électrons bidimensionnel (2DEG) à l'interface entre les deux matériaux. Comme l'illustre la Figure I.15(b), les électrons sont confinés à l'interface de l'hétérostructure dans une zone très restreinte. De plus, les propriétés piézoélectriques de ce cristal renforcent la densité de porteurs dans le 2DEG. Ce confinement permet aux électrons d'atteindre de fortes mobilités ($1500-2000\text{cm}^2/\text{V.s}$ dans le 2DEG contre $1000\text{cm}^2/\text{V.s}$ dans le GaN sans contrainte) [12].

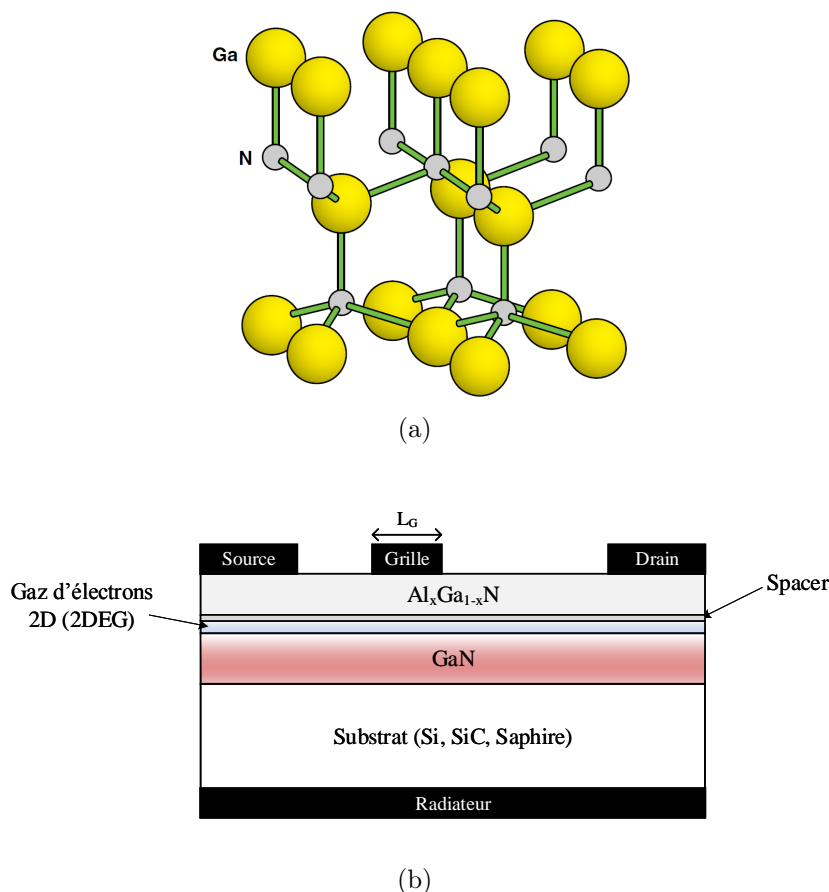


FIGURE I.15 – (a) Illustration de la structure cristalline du GaN (wurtzite) [12] et (b) vue de coupe simplifiée d'un transistor HEMT AlGaN/GaN.

Les électrodes de source et de drain traversent la couche AlGaN pour former un contact ohmique avec le 2DEG. L'électrode de grille, posée sur la couche AlGaN, crée un contact Schottky et permet de réguler le gaz d'électrons bidimensionnel par effet de champ.

Ces composants sont définis comme étant "normally-on", c'est-à-dire que la conduction du courant a lieu lorsque la tension grille-source est nulle. Lorsque cette tension diminue par valeur négative, la densité du gaz d'électrons réduit, impliquant ainsi une réduction du courant. Enfin le courant drain-source s'annule lorsque la tension de pincement est atteinte. La Figure IV.28(b) présente un réseau de caractéristiques DC/IV typique d'un transistor HEMT GaN (transistor GH25-10 de la fonderie UMS).

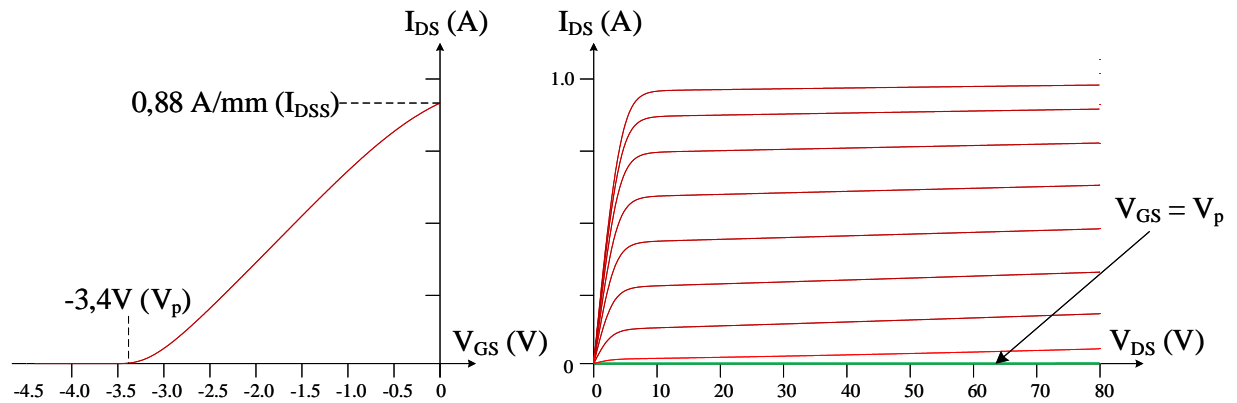


FIGURE I.16 – Caractéristiques DC et valeurs typiques d’un transistor HEMT GaN GH25-10 par millimètre de développement (fonderie UMS).

2.3.1 Modèle électrique équivalent d’un transistor GaN HEMT

Afin d’être utilisé dans le cadre d’une conception d’amplificateur de puissance, le transistor doit être modélisé électriquement afin d’anticiper au mieux les performances globales du circuit. Cette modélisation peut inclure des effets thermiques ou encore des effets de pièges. Un modèle non-linéaire convectif équivalent est présenté sur la Figure I.17, mettant en avant les éléments passifs non-linéaires intrinsèques du composant, avec notamment la source de courant contrôlée, pour une technologie typique HEMT AlGaIn/GaN.

D’un point de vue physique, la structure de l’épitaxie constituant le dispositif HEMT induit la présence d’effets capacitifs, résistifs, et de diodes. Autour de ce modèle intrinsèque s’insèrent les éléments parasites provenant de la mise en boîtier de la puce. Ce modèle extrinsèque inclut notamment les selfs équivalentes introduites par les fils de connexion (bondings) de la puce au boîtier et les capacités des plots d’accès grille/drain/source.

2.3.2 Performances des transistors HEMT pour l’amplification de puissance

Les travaux de cette thèse portent sur la conception d’un amplificateur RF de puissance à base de transistors HEMT GaN. Cette technologie se prête parfaitement à des applications de fortes puissances notamment grâce aux excellentes propriétés intrinsèques du Nitrure de Gallium. Comme nous allons le voir après, elle permet également, de part ses caractéristiques, d’obtenir des performances intéressantes lors d’une conception de circuits d’adaptation larges bandes.

Historiquement, les concepteurs d’amplificateurs, n’ayant pas de moyens de simulation ni d’accès aux modèles non-linéaires des transistors se basaient sur des techniques petits signaux pour caractériser leurs composants et concevoir les circuits d’adaptation. Cette technique ne reflétant pas un fonctionnement fort niveau de la cellule active, aboutissait bien souvent à des conceptions faussées et impliquait une nouvelle itération de conception (*Trial and Error process*). Ce n’est qu’au milieu des années 1960 que des compagnies comme Motorola apportèrent les premières pierres du concept « d’impédance fort signal », permettant une description simplifiée mais cruciale des conditions de charge optimales des

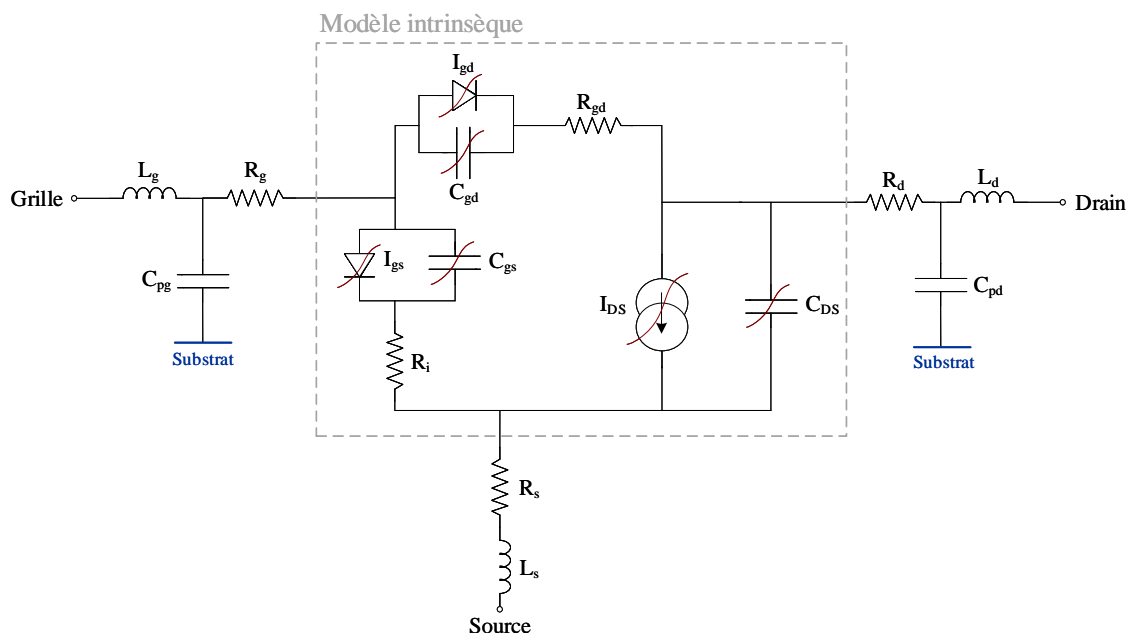


FIGURE I.17 – Modèle équivalent d'un transistor HEMT prenant en compte les éléments non-linéaires intrinsèques [17].

transistors microondes en présence de forts signaux [18].

Comme expliqué dans la note d'application [18], la mesure initialement proposée par [19] consiste à faire une équivalence électrique entre la charge passive et l'impédance conjuguée du transistor permettant un transfert optimal de puissance. Ce concept, offrant les bases nécessaires aux concepteurs d'amplificateurs RF, a par la suite été systématisé pour aboutir aux mesures de type loadpull et sourcepull. Aujourd'hui, des bancs de mesure dédiés (de type sourcepull/loadpull) permettent d'obtenir les valeurs de ces impédances équivalentes en fort signal d'entrée et sortie. Par ailleurs, une détermination des conditions de charge optimales à partir de l'étude du cycle de charge du transistor dans sa zone linéaire à également été proposée par S. Cripps [20].

Le modèle électrique fort signal du transistor chargé par son impédance optimale fort niveau R_{opt} est représenté par une résistance drain-source interne R_{DS} et un effet capacitif C_{out} (Figure I.18). La capacité de sortie C_{out} est une contribution de la capacité C_{DS} dont la valeur varie sous une excitation à forte amplitude et de la capacité grille-drain C_{GD} . Même si sa valeur varie elle aussi en fort signal, la résistance interne R_{DS} reste globalement très élevée à côté de la résistance de charge R_{opt} , elle n'est donc en général pas considérée.

Comme expliqué précédemment, la technologie GaN présente l'avantage d'avoir une tension de claquage élevée, lui permettant naturellement un fonctionnement sur une impédance relativement proche de 50Ω . Ceci facilite d'une part un fonctionnement haut rendement car le transistor travaille sur un cycle de charge plus incliné et d'autre part facilite la conception de circuits d'adaptation de sortie larges bandes et faibles pertes (facteurs de transformation réduits). De plus, la forte densité de puissance offerte par le GaN en fait

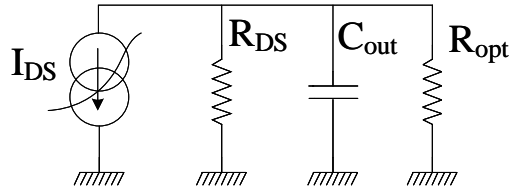


FIGURE I.18 – Modèle équivalent fort signal simplifié de sortie d’un transistor FET.

un parfait candidat pour la conception de dispositifs intégrés. L’utilisation de composants de dimensions réduites permettra notamment d’obtenir des capacités d’entrée et de sortie relativement faibles pour une puissance de sortie donnée, ce qui aura des effets bénéfiques sur la bande passante, la complexité des circuits d’adaptation ainsi que les pertes [21],[22].

Ceci s’avère particulièrement intéressant concernant la bande passante atteignable d’un amplificateur, déterminée par le théorème de Bode-Fano [23], [5], [24]. Ce critère donne une estimation de la bande passante maximale atteignable en adaptant une charge composée d’un élément résistif et d’un élément réactif (réseau RC) vers une résistance pure R_L , par l’intermédiaire d’un réseau réactif et sans pertes. Autrement dit, le critère de Bode-Fano indique dans quelle mesure un circuit d’adaptation peut assurer un coefficient de réflexion suffisamment bas $|\Gamma|_{min}$, dans une bande de fréquences donnée (Figure I.19). Il est mathématiquement défini par l’équation (I.1).

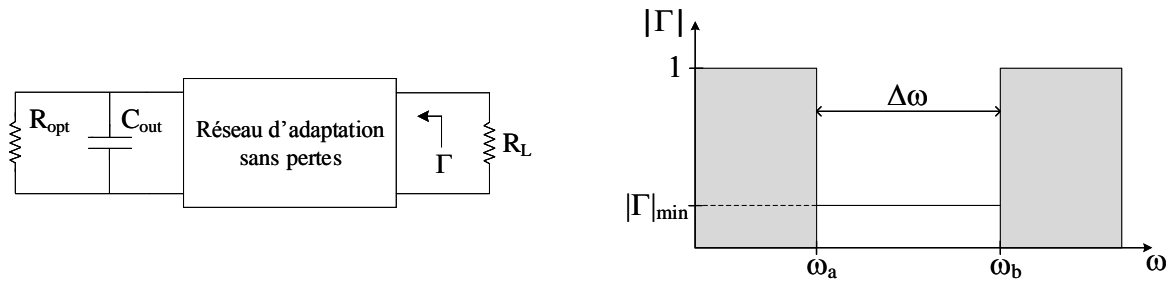


FIGURE I.19 – Représentation graphique du critère de Bode-Fano.

$$\int_0^{\infty} \ln \frac{1}{|\Gamma(\omega)|} d\omega \leq \frac{\pi}{R_{opt} C_{out}} \quad (I.1)$$

Il n’est pas choisi ici d’approfondir ce calcul dont les détails sont présentés dans [5], en revanche on peut retenir le résultat présenté en (I.2) indiquant que la bande passante $\Delta\omega$ augmente lorsque la capacité de sortie diminue. Ceci place le GaN comme une technologie intéressante pour un fonctionnement large bande du fait de sa capacité de sortie relativement faible. Une comparaison des potentialités en bandes passantes entre plusieurs technologies (GaN, AsGa, LDMOS) est présentée dans [25].

$$\Delta\omega \leq -\frac{\pi}{R_{opt}C_{out} \cdot \ln(\Gamma_{min})} \quad (I.2)$$

2.3.3 Les effets de mémoire

Dans le domaine des télécommunications, les amplificateurs fonctionnent avec des signaux modulés en amplitude et phase. Contrairement à un fonctionnement monoporteuse (CW : Continuous Wave), un fonctionnement dynamique implique des effets transitoires qui viennent modifier la réponse du transistor par rapport à sa réponse prédite en statique CW. Il est alors essentiel d'évaluer le comportement dynamique de la cellule active dans ces conditions.

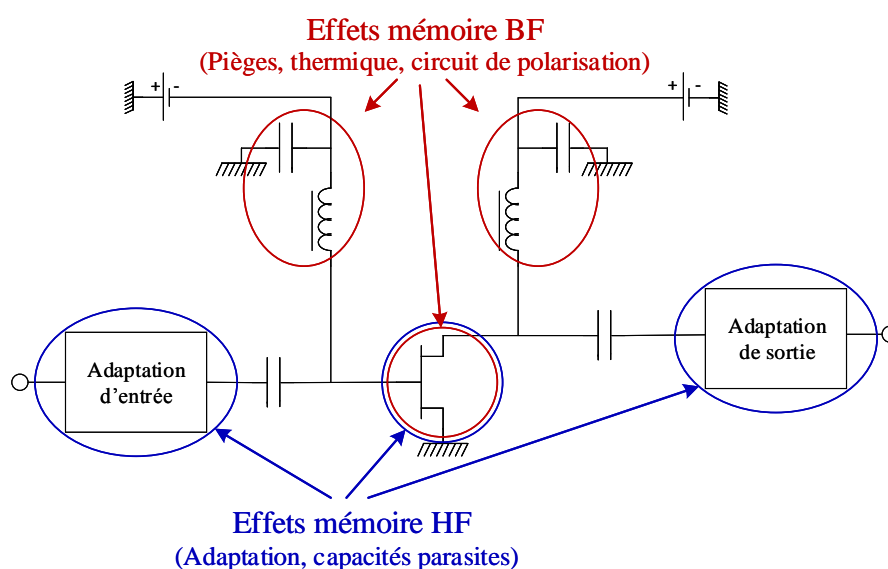


FIGURE I.20 – Origine des effets de mémoire basse fréquence et haute fréquence dans un amplificateur de puissance.

Parmi ces effets, certains possèdent une constante de temps longue, typiquement de l'ordre de la période temporelle de l'enveloppe (voire supérieure), on parle alors d'**effets de mémoire basse fréquence** [26]. Ces effets illustrés sur la Figure I.20 sont la combinaison complexe de plusieurs phénomènes :

- **les effets thermiques**, provenant de l'auto-échauffement du composant lorsqu'il est soumis à un signal modulé [16]. Dans ces conditions, l'amplitude du signal prend des valeurs élevées à certains instants, induisant un échauffement temporaire du canal du transistor. Cette hausse de la température, localisée sous la grille (zone de champ fort), fait diminuer la mobilité des électrons, se traduisant par une chute de la puissance de sortie et donc une réduction du gain du dispositif.

- **les effets de pièges**, liés aux imperfections et aux défauts au sein du canal du semi-conducteur [27]. Ces impuretés présentes dans l'épitaxie du dispositif génèrent des états énergétiques qui peuvent être occupés par des porteurs libres dans la bande interdite du semi-conducteur. Ces porteurs sont capturés pendant un temps donné dans ces niveaux d'énergie, ne participant donc plus au courant de sortie qui diminue avec une forme transitoire due à la constante de temps de capture. On obtient alors un courant drain-source dépendant des états des pièges tel que :

$$I_{DS}(t) = f(V_{GS}(t), V_{DS}(t), \text{état des pièges}(\text{assistés thermiquement}))$$

Les dynamiques de capture et de ré-émission possèdent des constantes de temps très différentes. La capture d'un porteur libre est typiquement très rapide alors que sa ré-émission sera beaucoup plus lente. Il en résulte une modulation dynamique des caractéristiques DC du composant. Il existe également un couplage entre les effets de pièges et la thermique. Ces effets sont particulièrement présents dans la technologie GaN et impliquent par conséquent une forte dégradation des performances théoriques offertes par cette technologie [28], [29].

- **les effets électriques**, provenant des réseaux de découplage DC du transistor. Ces effets induiront notamment des fluctuations de tension et de courant de polarisation du transistor au cours de son fonctionnement. Ces notions seront abordées plus en détail dans la partie suivante.

D'autres effets de mémoire sont également notables, cette fois-ci à des échelles de temps beaucoup plus faibles, typiquement de l'ordre de la période temporelle de la porteuse. On parle ici d'**effets mémoire haute fréquence**. Ils sont dus typiquement aux circuits d'adaptation du transistor, à ses éléments parasites extrinsèques ainsi qu'aux circuits de recombinaison de puissance. Des effets de mémoire haute fréquence seront présents dans le cas où le gain et le temps de groupe de l'amplificateur ne sont pas constants dans la bande RF occupée par le signal modulé.

3 L'amplificateur de puissance microonde dans un système de transmission RF

3.1 Synoptique général d'une chaîne émission/réception RF microonde

Une chaîne de transmission RF générale consiste à transmettre une information (enveloppe complexe de modulation) entre un émetteur et un récepteur au travers d'un canal de propagation pouvant être constitué d'un support solide (câble, fibre...) ou en espace libre (transmission sans fil), comme illustré sur la Figure I.21.

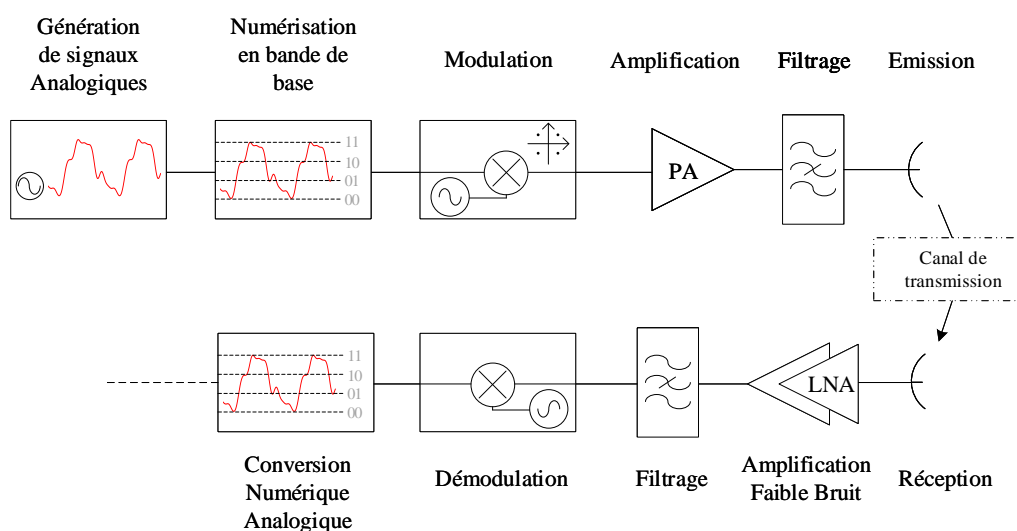


FIGURE I.21 – Synoptique général d'une chaîne de transmission RF.

Comme l'illustre la Figure I.21, l'amplificateur de puissance RF (RFPA) est le dernier élément actif et analogique de la chaîne d'émission. Son rôle est de réaliser une conversion d'énergie DC vers RF, apportant ainsi une puissance suffisante au signal pour assurer le bilan de liaison. Le domaine de l'amplification de puissance connaît un essor considérable ces dernières années d'une part en raison de la demande croissante en service et d'autre part du fait de sa complexité en présence de signaux de télécommunications de plus en plus complexes. En effet, les amplificateurs actuels doivent respecter des contraintes de plus en plus strictes :

- en termes **d'efficacité énergétique**, notamment dans le contexte d'une charge utile de satellite où l'énergie est une ressource limitée. Une attention particulière doit donc être portée sur le rendement de l'amplificateur lors de sa conception afin de réduire sa consommation représentant actuellement 80% à 90% de l'énergie fournie par la plateforme du satellite [6].
- en termes de **flexibilité**, afin d'assurer un fonctionnement large bande ou multi-bandes dans le but d'adresser des applications multi-standards ou multi-fonctions.

- en termes de **miniaturisation**, avec pour objectif de réduire l'encombrement, le poids de l'amplificateur dans la charge utile et de réduire son coût. Les amplificateurs à tubes restent actuellement majoritaires dans les applications spatiales. L'utilisation de SSPA en technologie intégrée (MMIC : Monolithic Microwave Integrated Circuit) devient de plus en plus fréquente majoritairement pour les bandes de fréquences L à C et pour de faibles niveaux de puissance (<100W). Un exemple de SSPA fonctionnant en bande C est présenté sur la Figure I.22, issu de [30].

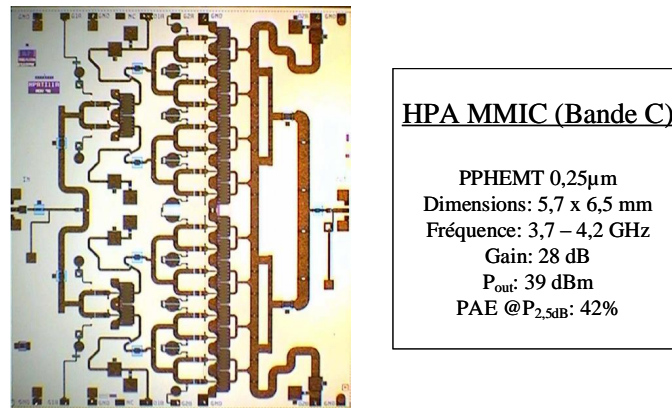


FIGURE I.22 – Exemple de SSPA intégré fonctionnant en bande C [30].

3.2 Fonctionnement à la fréquence centrale

Le transistor microonde est le coeur de l'amplificateur de puissance. Cette cellule active réalise la fonction de conversion d'énergie continue DC vers une puissance RF.

La Figure I.23 présente le schéma bloc d'un amplificateur de puissance RF ainsi que le modèle équivalent simplifié du transistor de puissance agissant comme une source de courant non-linéaire contrôlée en tension. Afin de réaliser la fonction d'amplification de puissance, la cellule active doit être associée à différents circuits :

- les réseaux de polarisation de grille et de drain, afin d'imposer les tensions continues de fonctionnement (V_{GS0} et V_{DS0}) et de réaliser le découplage DC/RF.
- les réseaux d'adaptation RF d'entrée et de sortie afin d'assurer un transfert de puissance de la source à la charge. Pour de bonnes performances en rendement et en puissance, l'adaptation de sortie en particulier doit être réalisée de telle sorte que l'impédance d'accès 50Ω soit transformée vers l'impédance optimale fort niveau du transistor Z_{opt} .

La non-linéarité statique du transistor est dépendante des excitations $V_{GS}(t)$ et $V_{DS}(t)$ et peut être exprimée par :

$$I_{DS}(t) = f_{NL}(V_{GS}(t), V_{DS}(t)) \quad (I.3)$$

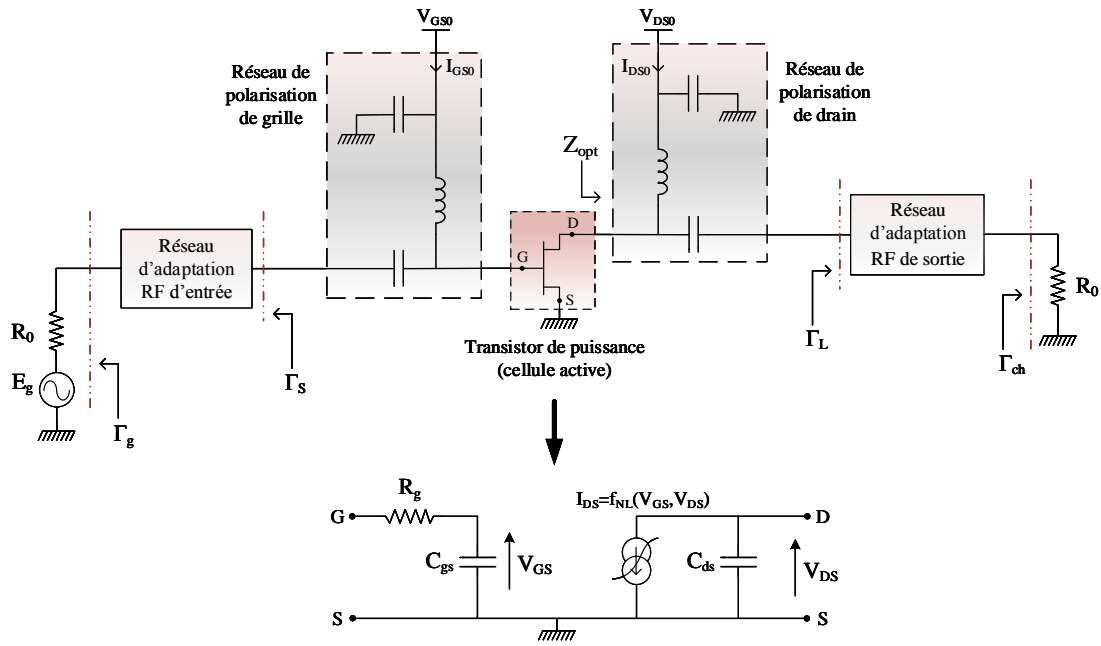


FIGURE I.23 – Synoptique d'un amplificateur de puissance RF.

Il en résulte un réseau de caractéristiques statiques DC I/V (Figure II.20) caractérisé par trois zones principales distinctes : la zone ohmique où le transistor est assimilable à une résistance dont la valeur est fonction de V_{GS} et où le courant augmente linéairement en fonction de V_{DS} . La zone de saturation, qui servira à l'amplification du signal et dans laquelle l'intensité du courant I_{DS} est contrôlée quasi-idéalement par la tension V_{GS} . La zone d'avalanche, pour des tensions de drain supérieures à $V_{DS_{max}}$, où l'intensité élevée du champ électrique provoque un phénomène d'avalanche, synonyme d'une brusque augmentation de courant.

La tension V_p représente la tension de pincement, elle correspond à la tension limite en dessous de laquelle le canal du transistor sera pincé et ne délivrera pas de courant (état OFF).

Pour une analyse simplifiée de l'amplificateur, il est possible de considérer un réseau de caractéristiques I/V simplifié linéaire par morceaux (Figure II.20) où l'excursion de tension $V_{DS}(t)$ est bornée par $V_{DS_{min}}$ et $V_{DS_{max}}$.

De cette approximation, basée sur des segments de droites, on peut établir les relations suivantes :

$$I_{DS}(t) = \begin{cases} 0 & \text{si } V_{GS}(t) \leq V_p \\ I_{DSS} \left(1 - \frac{V_{GS}(t)}{V_p} \right) & \text{si } V_p \leq V_{GS}(t) \leq 0 \end{cases} \quad (I.4)$$

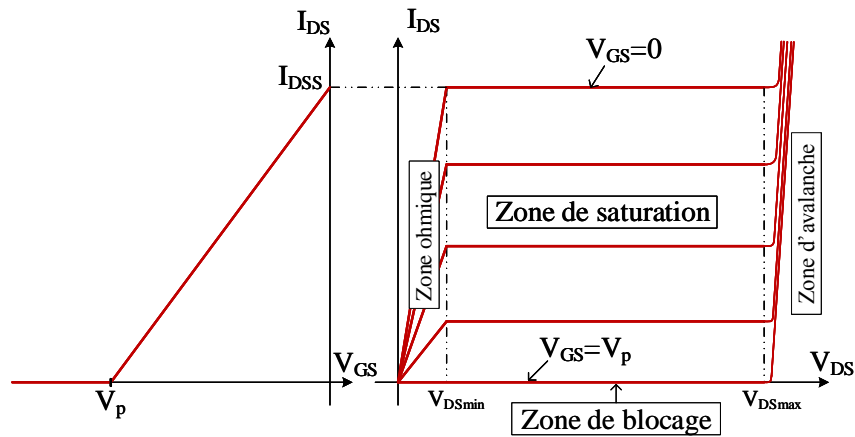


FIGURE I.24 – Caractéristiques I/V simplifiées linéaires par morceaux.

$$V_{DSmin} \leq V_{DS}(t) \leq V_{DSmax} \quad (I.5)$$

L'amplificateur idéal illustré sur la Figure I.25 est connecté en sortie à un circuit de charge imposant un court-circuit aux fréquences harmoniques et ne laissant exister que la composante de tension fondamentale f_0 . Le signal à amplifier est considéré sinusoïdal et peut être exprimé en tension tel que :

$$V_{GS}(t) = V_{GS0} + V_{GS1} \cos(\omega_0 t) \quad (I.6)$$

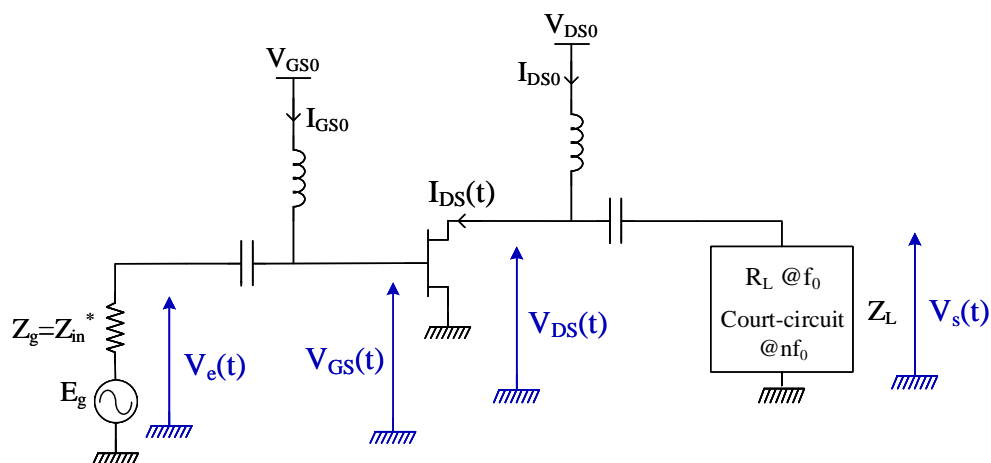


FIGURE I.25 – Amplificateur de puissance simplifié.

Du fait de la non-linéarité du transistor, une forte excitation en entrée engendrera une

réponse en courant multi-harmonique pouvant être décomposée en série de Fourier :

$$\begin{cases} I_{DS}(t) = I_{DS0} + \sum_{n=1}^{\infty} I_{DSn} \cos(n\omega_0 t) \\ V_{DS}(t) = V_{DS0} + \sum_{n=1}^{\infty} V_{DSn} \cos(n\omega_0 t + \psi_n) \end{cases} \quad (\text{I.7})$$

La résolution de ces équations, développée plus en détail dans [31], donne les composantes de courant suivantes :

$$I_{DS0} = \frac{I_p \sin(\Phi) - \Phi \cos(\Phi)}{\pi (1 - \cos(\Phi))} \quad (\text{I.8})$$

$$I_{DS1} = \frac{I_p \Phi - \sin(\Phi) \cos(\Phi)}{\pi (1 - \cos(\Phi))} \quad (\text{I.9})$$

$$I_{DSn} = \frac{2I_p \cos(\Phi) \sin(n\Phi) - n \sin(\Phi) \cos(n\Phi)}{n\pi (1 - \cos(\Phi))(n^2 - 1)} \quad (\text{I.10})$$

où Φ représente l'angle d'ouverture.

Comme l'illustre la Figure I.26, le choix de l'angle d'ouverture impacte fortement les différentes composantes du courant drain-source. Un choix judicieux de la classe de fonctionnement du transistor est donc nécessaire suivant les performances visées.

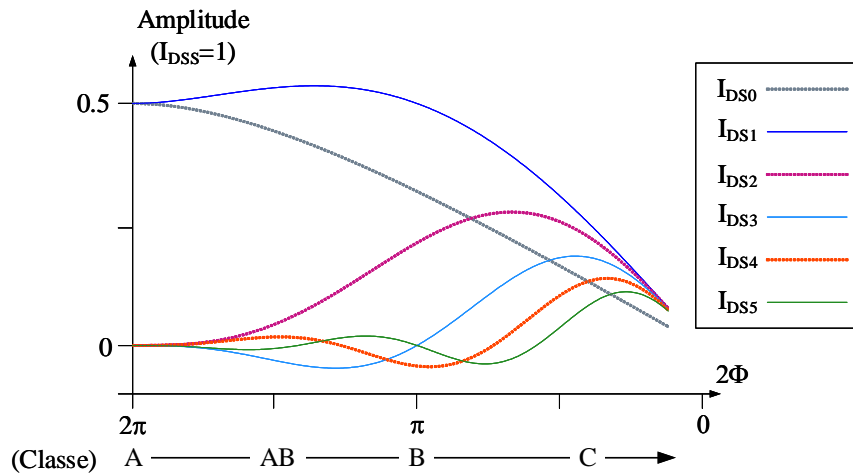


FIGURE I.26 – Amplitude des différentes composantes harmoniques du courant de drain intrinsèque en fonction de l'angle d'ouverture [31].

3.3 Paramètres caractéristiques de l'efficacité énergétique de l'amplificateur de puissance

Un amplificateur de puissance peut être décrit par différentes caractéristiques, permettant d'établir un facteur de mérite du circuit réalisé et de situer ses performances par rapport aux circuits à l'état de l'art. Les paramètres rentrant en compte sont notamment le rendement, le gain, la bande passante, la linéarité, la puissance saturée, la stabilité et la surface occupée.

La conservation de l'énergie est un principe physique fondamental que l'on retrouve au sein de l'amplificateur de puissance. D'un point de vue énergétique, on peut donc représenter le système par son **bilan de puissance**, comme l'illustre la Figure I.27. On retrouve la puissance d'entrée P_e et la puissance continue consommée P_{DC} comme étant des puissances entrantes. La puissance de sortie P_s et la puissance dissipée sous forme de chaleur P_{diss} sont sortantes.

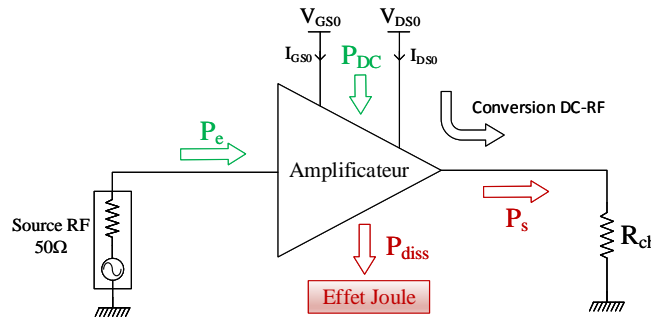


FIGURE I.27 – Schéma du bilan de puissance de l'amplificateur.

Partant du principe de conservation de l'énergie, sur une durée suffisamment longue, on peut écrire [32] :

$$P_e(W) + P_{DC}(W) = P_s(W) + P_{diss}(W) \quad (I.11)$$

À partir des courants calculés dans la partie précédente, les puissances coexistantes dans le système peuvent être exprimées telles que :

$$P_e(W) = \frac{1}{2} \text{Re}(V_{GS1} I_{GS1}^*) \quad (I.12)$$

$$P_s(W) = -\frac{1}{2} \text{Re}(V_{DS1} I_{DS1}^*) \quad (I.13)$$

$$P_{DC}(W) = |V_{GS0} I_{GS0}| + V_{DS0} I_{DS0} \quad (I.14)$$

On peut alors introduire la notion de **rendement énergétique**, celui-ci étant défini

comme le rapport entre la puissance de sortie et la puissance continue consommée :

$$\eta_d (\%) = \frac{P_s(W)}{P_{DC}(W)} \cdot 100 \quad (I.15)$$

Cette caractéristique traduisant l'efficacité énergétique du système est parfaitement appropriée pour des applications basses fréquences où le gain est en général suffisamment élevé pour que la contribution de la puissance d'entrée soit négligeable. En revanche, pour un fonctionnement fort niveau à plus hautes fréquences, la puissance d'entrée prend une importance non négligeable dans l'établissement de la puissance de sortie P_s , menant à l'utilisation de "puissance ajoutée" P_{aj} . Le **rendement en puissance ajoutée** (PAE : Power Added Efficiency) peut alors être défini tel que :

$$PAE (\%) = \frac{P_{aj}(W)}{P_{DC}(W)} \cdot 100 = \frac{P_s(W) - P_e(W)}{P_{DC}(W)} \cdot 100 \quad (I.16)$$

Un autre critère essentiel est le **gain en puissance**, celui-ci étant défini comme le rapport entre la puissance de sortie et la puissance d'entrée :

$$G_p = \frac{P_s(W)}{P_e(W)} \quad \text{ou} \quad G_p (dB) = P_s(dBm) - P_e(dBm) \quad (I.17)$$

Toutes les caractéristiques définies précédemment permettent d'évaluer les performances d'un amplificateur de puissance RF, et sont en général représentées en fonction de la puissance d'entrée comme indiqué sur la Figure I.28.

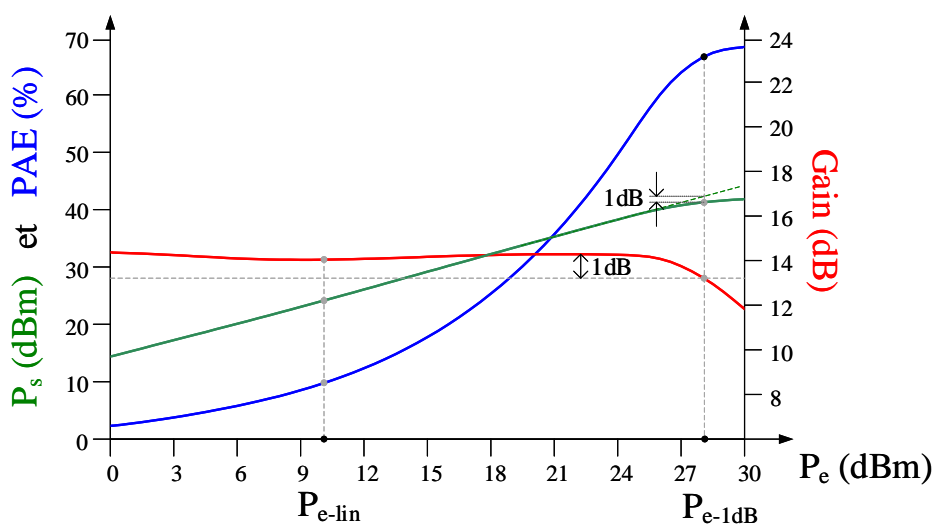


FIGURE I.28 – Exemple de caractéristiques statiques d'un amplificateur de puissance.

3.4 Évaluation des critères de linéarité

3.4.1 Caractéristiques basiques des signaux

Pour des applications de télécommunications, l'amplificateur de puissance va devoir traiter une grande variété de signaux RF modulés en amplitude et en phase. De façon générale, ces signaux peuvent s'écrire de la façon suivante :

$$x(t) = A(t)\cos(\omega_0 t + \varphi(t))$$

où $A(t)$ correspond à la variation d'amplitude instantanée

$\varphi(t)$ représente la variation de phase instantanée

ω_0 est la fréquence porteuse (fréquence centrale)

L'enveloppe complexe en bande de base, comportant l'information à transmettre, peut se décomposer en deux signaux passe bas évoluant à un rythme bien inférieur à celui de la porteuse, et s'écrivant :

$$\tilde{x}(t) = A(t)e^{j\varphi(t)}$$

$$\tilde{x}(t) = A(t)\cos(\varphi(t)) + jA(t)\sin(\varphi(t))$$

$$\tilde{x}(t) = I(t) + jQ(t)$$

On peut alors lier le signal réel à son enveloppe complexe par la relation suivante :

$$x(t) = \operatorname{Re}(\tilde{x}(t)e^{j\omega_0 t})$$

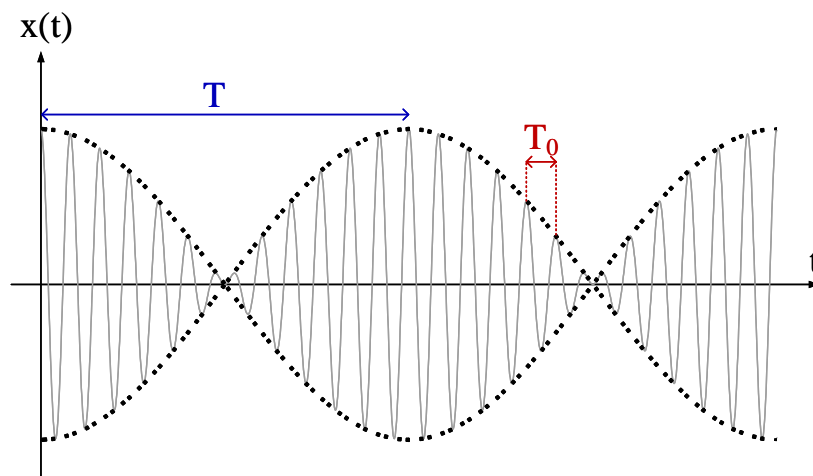
Puissance moyenne, puissance instantanée et facteur de crête

Pour illustrer ces notions, considérons un signal biporteuse $x(t)$, évoluant à une pulsation ω_0 , de période T_0 et avec une période d'enveloppe T (Figure I.29).

On définit la **puissance moyenne** du signal RF réel $x(t)$ par :

$$\bar{P}_x = \frac{1}{T} \int_0^T |x(t)|^2 dt \quad (\text{I.18})$$

La **puissance instantanée d'enveloppe** est définie comme l'intégrale du module au carré de $x(t)$ sur une durée T_0 , c'est à dire une durée très faible par rapport aux variations de l'enveloppe :


 FIGURE I.29 – Signal biporteuse $x(t)$.

$$P_x = \frac{1}{T_0} \int_0^{T_0} |x(t)|^2 dt \quad (\text{I.19})$$

La puissance maximale de l'enveloppe ou **puissance crête** est définie comme :

$$P_{xmax} = \max(P_x) \quad (\text{I.20})$$

Cette puissance permet d'introduire la notion de **facteur de crête** ou **PAPR** (Peak to Average Power Ratio), permettant de quantifier l'écart entre la puissance crête et la puissance moyenne. Il s'écrit mathématiquement :

$$PAPR (dB) = 10 \log \left(\frac{P_{xmax}}{\bar{P}_x} \right) \quad (\text{I.21})$$

Le PAPR est une caractéristique du signal modulé essentielle pour la conception d'un amplificateur de puissance. Comme l'explique la Figure I.30, il va permettre d'estimer le recul en puissance nécessaire pour que l'amplificateur fonctionne en zone linéaire, ce qui aura également pour impact de dégrader ses performances en rendement. Si le recul en puissance n'est pas suffisant, des distorsions de l'enveloppe apparaissent, traduisant un fonctionnement non-linéaire de l'amplificateur et donc une perte de l'intégrité des informations à transmettre.

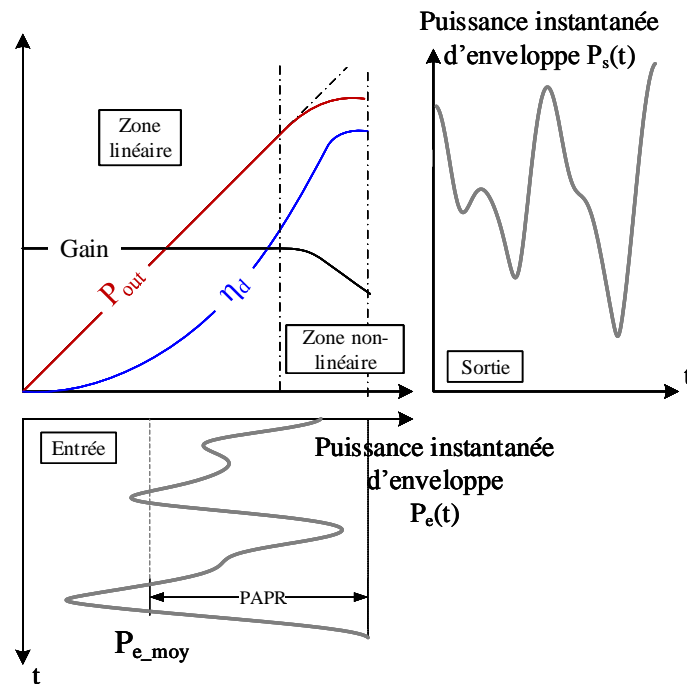


FIGURE I.30 – Fonctionnement de l'amplificateur soumis à un signal modulé à fort PAPR.

Statistique du signal

La **PDF** (Probability Density Function) est une notion essentielle dans le contexte de signaux à enveloppe variable. Cette fonction statistique donne le pourcentage de temps pendant lequel le signal possède un niveau de puissance instantanée d'enveloppe donné. La PDF sera donc conditionnée par le format de modulation choisi.

La **CCDF** (Complementary Cumulative Distribution Function) quantifie la probabilité que la puissance d'enveloppe instantanée soit supérieure à la puissance moyenne du signal. Cette fonction, dont la valeur est un pourcentage, est représentée en fonction de l'écart entre la puissance moyenne et la puissance instantanée d'enveloppe (0dB correspondant à la puissance moyenne).

3.4.2 Distorsions linéaires

Pour un faible niveau de puissance d'entrée, l'amplificateur peut être considéré comme un quadripôle linéaire, qui, dans un environnement 50Ω , est représenté par sa fonction de transfert en tension $H(f)$ (Figure I.31).

Dans le cas d'un amplificateur idéal, son gain en tension $|H(f)|$ est constant sur la bande de fonctionnement et sa phase $Arg[H(f)]$ évolue linéairement en fréquence, traduisant un temps de propagation de groupe (TPG) constant dans la bande :

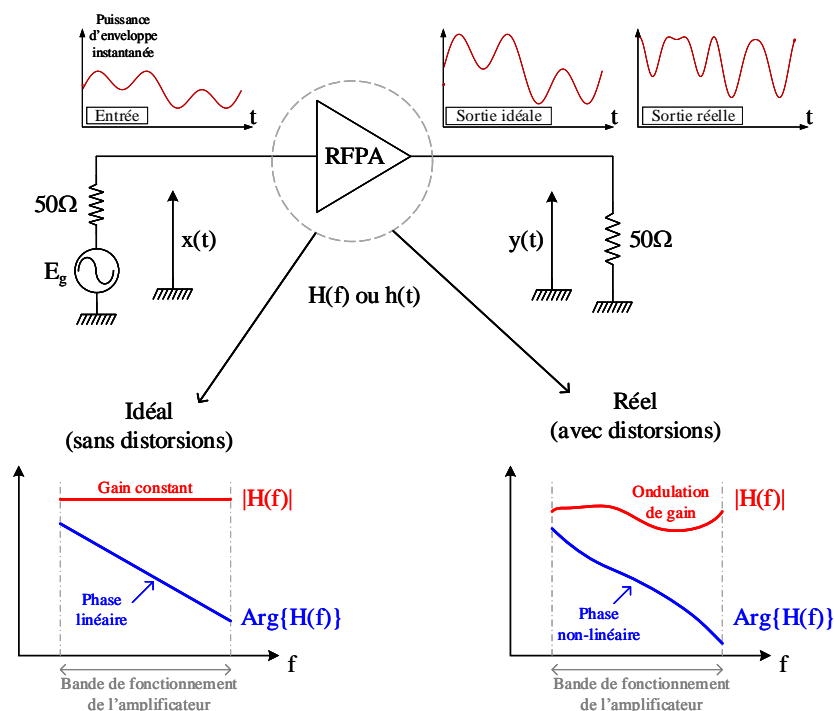


FIGURE I.31 – Phénomène de distorsion linéaire pour un amplificateur fonctionnant à bas niveau.

$$TPG = -\frac{1}{2\pi} \frac{d}{df} (Arg[H(f)]) = constant$$

En revanche, dans un cas réel, le gain et le TPG ne peuvent pas être considérés comme constants sur la bande. Du fait de cette réponse en fréquence non-idéale, la sortie du système dépend de l'excitation d'entrée à l'instant présent, mais également des états précédents, on parle alors de mémoire linéaire. Ce phénomène impacte directement l'enveloppe du signal et est indépendant du niveau de puissance d'entrée appliqué.

3.4.3 Distorsions non-linéaires

À mesure que le niveau de puissance d'entrée augmente, l'hypothèse du quadripôle linéaire émise dans la partie précédente s'avère de moins en moins valable. En effet, pour des puissances d'entrée importantes, le comportement non-linéaire du transistor induit des distorsions temporelles sur les signaux. Dans cette situation, le théorème de superposition n'est plus applicable.

Dans le cas d'un signal d'excitation mono-porteuse, on considère le signal $V_e(t)$ tel que :

$$V_e(t) = V_e \cos(\omega_0 t)$$

La réponse statique à la fréquence fondamentale de l'amplificateur peut être approximée par une décomposition de Taylor de degrés n conduisant à :

$$V_s(t) = \alpha_1 V_e(t) + \alpha_2 V_e^2(t) + \alpha_3 V_e^3(t) + \dots \quad (\text{I.22})$$

avec α_i les coefficients d'amplitude de la fonction non-linéaire.

L'amplificateur étant soumis au signal d'excitation $V_e(t)$, une réponse multi-harmonique est générée en sortie par la source de courant, menant à la tension de sortie suivante :

$$V_s(t) = \alpha_1 [V_e \cos(\omega_0 t)] + \alpha_2 [V_e \cos(\omega_0 t)]^2 + \alpha_3 [V_e \cos(\omega_0 t)]^3$$

$$V_s(t) = \alpha_2 \frac{V_e^2}{2} + \left(\alpha_1 V_e - \frac{3}{4} \alpha_3 V_e^3 \right) \cdot \cos(\omega_0 t) + \left(\frac{1}{2} \alpha_2 V_e^2 \right) \cdot \cos(2\omega_0 t) + \left(\frac{1}{4} \alpha_3 V_e^3 \right) \cdot \cos(3\omega_0 t)$$

Le signal mesuré en sortie du système présente bien une relation non-linéaire à la fréquence fondamentale. En effet, une variation sur l'excitation d'entrée se répercutera par une réponse non proportionnelle en sortie. La non-linéarité de la source de courant induit alors une augmentation non-linéaire du terme fondamental à fort niveau, conduisant à une compression du gain en puissance, également connue sous le nom de distorsion d'AM-AM (Figure I.32).

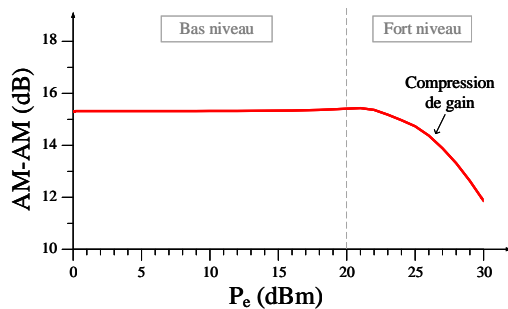


FIGURE I.32 – Conversion AM-AM.

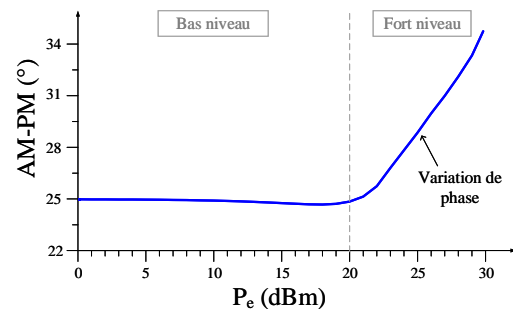


FIGURE I.33 – Conversion AM-PM.

En plus des non-linéarités I/V fort signal, la présence d'éléments réactifs non-linéaires en entrée et sortie du transistor affecte également ses performances. Comme l'illustre la Figure I.34, la capacité grille-source C_{GS} notamment contribue rapidement à une distorsion du signal de commande de la source de courant et à une variation de phase au fondamental en fonction du niveau de puissance appelée AM-PM (Figure I.33).

Les conversions d'amplitude et de phase sont des fonctions de description au fondamental. Ces caractéristiques sont déterminées point par point, en quasi-statique avec un

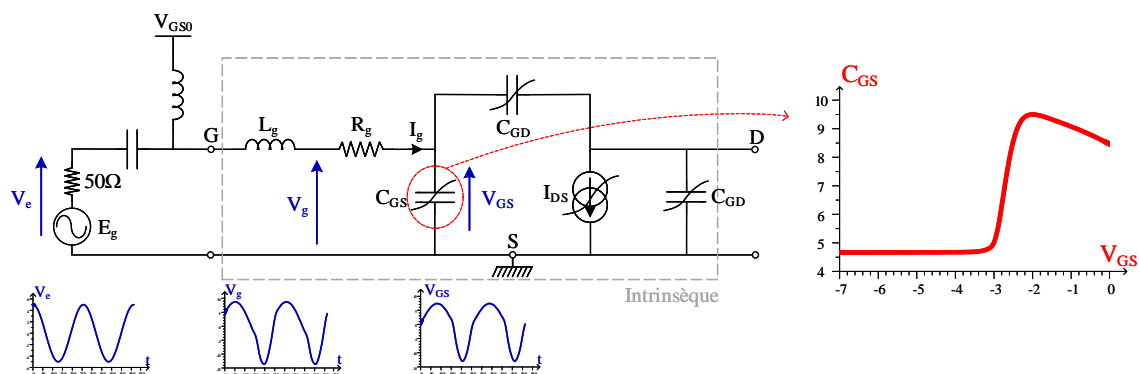


FIGURE I.34 – Modèle d’entrée simplifié d’un transistor FET prenant en compte les éléments réactifs non-linéaires et distorsions temporelles des tensions.

balayage en puissance du signal CW. Pour caractériser un amplificateur sur sa bande de fonctionnement, sa conversion d’amplitude peut également être représentée comme sur la Figure I.35. Sur cette représentation, une coupe verticale au centre de la bande (f_0) conduit aux caractéristiques AM-AM et AM-PM.

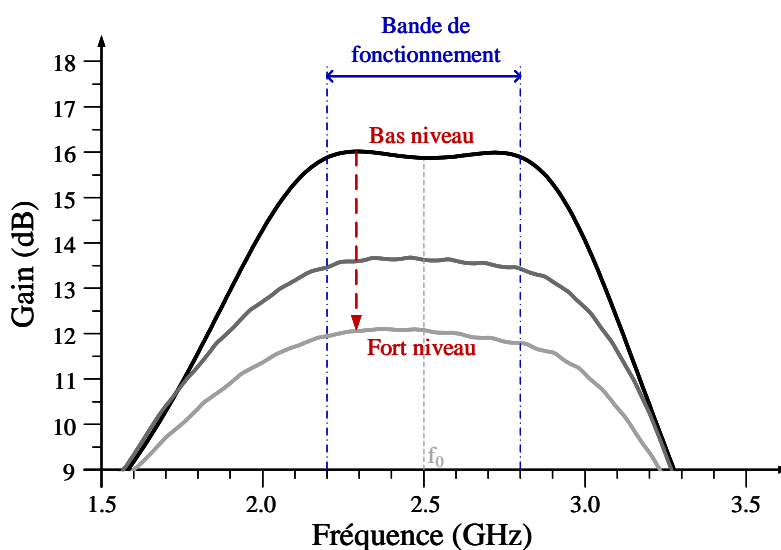


FIGURE I.35 – Gain simulé d’un amplificateur sur sa bande de fonctionnement avec un balayage de la puissance d’entrée.

Dans le cas d’un signal d’excitation multi-tons, la réponse multi-harmonique en sortie devient bien plus complexe. Par soucis de simplification, la réponse fréquentielle (I.22) est limitée à l’ordre $n=3$, avec un signal d’excitation biporteuse composé de deux tons équivalents à des pulsations ω_1 et ω_2 , espacés de $\Delta\omega$ autour de la pulsation centrale ω_0 :

$$V_e(t) = V_e (\cos(\omega_1 t) + \cos(\omega_2 t)) \quad (\text{I.23})$$

En développant l'expression (I.22) attaquée par le signal $V_e(t)$ précédent, plusieurs composantes fréquentielles apparaissent dans l'expression de $V_s(t)$:

— Autour du DC :

$$\alpha_2 V_e^2 + \alpha_2 V_e^2 \cdot \cos((\omega_2 - \omega_1)t) \quad (\text{I.24})$$

— Sur les fréquences porteuses :

$$\left(V_e \alpha_1 + \frac{9}{4} \alpha_3 V_e^3 \right) \cdot \cos(\omega_1 t) + \left(V_e \alpha_1 + \frac{9}{4} \alpha_3 V_e^3 \right) \cdot \cos(\omega_2 t) \quad (\text{I.25})$$

— Sur les termes harmoniques, multiples de ω_1 et ω_2 :

$$\frac{\alpha_3 V_e^3}{4} \cdot \cos(3\omega_1 t) + \frac{\alpha_3 V_e^3}{4} \cdot \cos(3\omega_2 t) + \frac{\alpha_2 V_e^2}{2} \cdot \cos(2\omega_1 t) + \frac{\alpha_2 V_e^2}{2} \cdot \cos(2\omega_2 t) \quad (\text{I.26})$$

— Autour du fondamental, dans la bande utile, des mélanges de ω_1 et ω_2 :

$$\frac{3\alpha_3 V_e^3}{4} \cdot [\cos((2\omega_2 - \omega_1)t) + \cos((2\omega_1 - \omega_2)t)] \quad (\text{I.27})$$

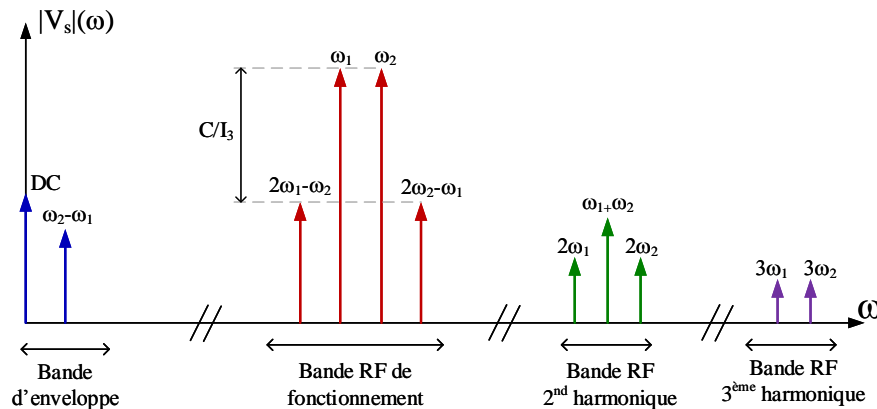


FIGURE I.36 – Spectre de la tension de sortie pour une excitation 2-tons.

Le spectre de la tension de sortie résultant du développement prend alors l'allure représentée sur la Figure I.36. Les mélanges harmoniques induisent un spectre complexe,

que l'on peut séparer en plusieurs bandes distinctes :

- **la bande de fonctionnement RF**, dans laquelle les deux tons initiaux ω_1 et ω_2 sont amplifiés et entourés de produits d'intermodulation d'ordres impairs (IMD) résultant des mélanges entre les deux tons initiaux. Ces produits d'intermodulation dans la bande dont l'ordre dépend du degré de développement de Taylor ($IM_{3,5,7\dots}$), induisent une distorsion de l'enveloppe. Ces IMD ont une importance cruciale dans des applications de télécommunications et doivent être minimisés notamment pour éviter les perturbations entre différents canaux fréquentiels adjacents.
- **la bande d'enveloppe (DC)** localisée autour de la composante continue. Les composantes retombant dans cette bande entraînent des variations dynamiques des conditions de polarisation (effets mémoire BF). Une attention particulière doit alors être portée sur la conception des circuits de polarisation afin de découpler le plus efficacement possible les signaux à haute efficacité spectrale. Cette bande BF est une problématique majeure lors de la conception d'un amplificateur et doit être optimisée dans l'optique d'utiliser un système de linéarisation (DPD).
- **les bandes autour des harmoniques**, éloignées de la bande de fréquences du signal utile et qui seront facilement filtrées par les circuits d'adaptation. Une attention particulière doit être portée sur le contrôle de l'impédance au second harmonique pouvant dégrader les performances en rendement de l'amplificateur.

3.4.4 Distorsions en bande d'enveloppe : effets de mémoire électriques BF

La conception des réseaux de polarisation d'un amplificateur de puissance est un point crucial car c'est dans ces circuits que naissent les effets mémoires électriques basses fréquences. La Figure I.37 présente la sortie typique d'un amplificateur chargé par son circuit d'adaptation RF (contrôle de l'impédance RF) et dont l'accès de polarisation (contrôle de l'impédance DC et en bande d'enveloppe) est composé d'une ligne quart d'onde et de capacités de découplage.

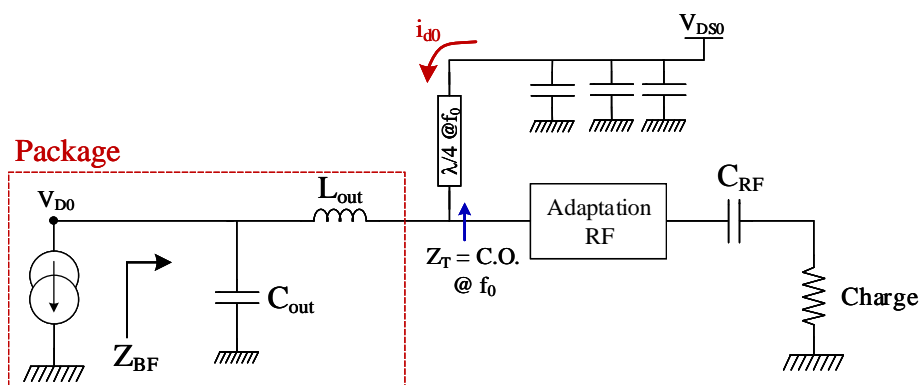


FIGURE I.37 – Schéma de principe permettant de visualiser les effets mémoires BF électriques.

Il est nécessaire que l'impédance présentée par l'accès de polarisation sur la ligne RF Z_T soit suffisamment élevée (idéalement un circuit ouvert) autour de la fréquence RF de travail afin de ne pas perturber le fonctionnement RF du dispositif. L'utilisation d'une ligne quart d'onde réalisant une inversion d'impédance est alors nécessaire afin d'assurer une impédance suffisamment forte sur la bande de fonctionnement autour de f_0 . En revanche, la ligne quart d'onde possédant un effet selfique en BF induit une chute de tension à ses bornes dont la valeur est proportionnelle aux variations du courant de drain i_{d0} . Le drain intrinsèque du transistor n'est alors plus exactement polarisé par V_{DS0} , mais par une tension $V_{D0}(t)$ dépendant des variations temporelles de l'enveloppe telle que :

$$V_{D0}(t) \approx V_{DS0} - L \frac{di_{d0}}{dt}$$

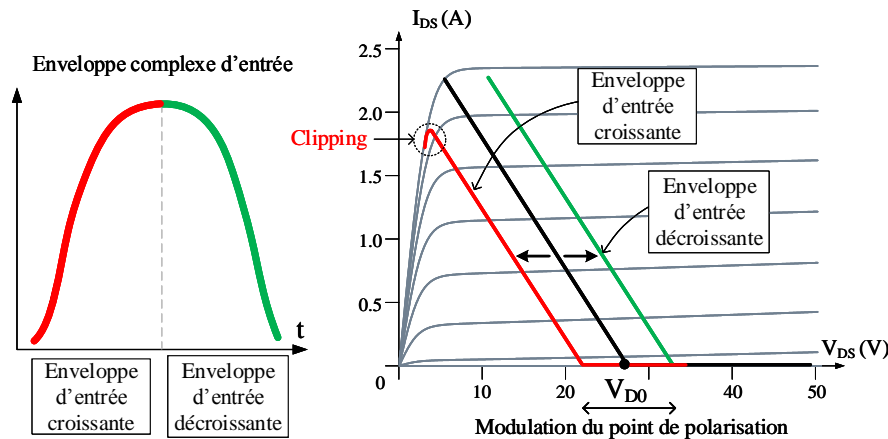


FIGURE I.38 – Effet de la modulation du point de polarisation sur le cycle de charge de l'amplificateur.

La constatation précédente démontre que l'existence d'une impédance non-nulle présentée en BF induit des variations de la tension appliquée au drain intrinsèque du transistor, se traduisant donc schématiquement par une translation horizontale du cycle de charge en fonction des variations temporelles de l'enveloppe d'entrée (Figure I.38). On distingue alors deux configurations :

- Lorsque l'enveloppe d'entrée est décroissante, la dérivée du courant i_{d0} est négative, ceci se traduit alors par une augmentation de $V_{D0}(t)$ appliquée au drain intrinsèque. Le cycle de charge se déplace vers des tensions supérieures à V_{DS0} , n'induisant aucune distorsion de l'enveloppe.
- Lorsque l'enveloppe d'entrée est croissante, la dérivée du courant est positive, induisant une diminution de $V_{D0}(t)$. Dans cette situation, le cycle de charge peut potentiellement rentrer dans la zone ohmique et subir un phénomène de « clipping ». Ceci implique alors une baisse du courant i_{d0} (Figure I.39) et par conséquent une déformation de l'enveloppe en sortie.

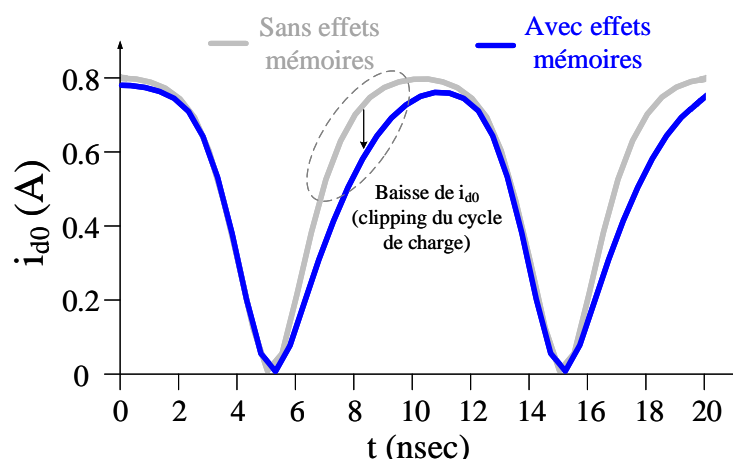


FIGURE I.39 – Évolution temporelle du courant de drain en bande de base avec et sans effets mémoires électriques.

À ces effets s'ajoutent également les effets résistifs de l'accès de polarisation. La fluctuation de la tension de polarisation induit par conséquent une modulation du gain instantané d'enveloppe. Dans le cas d'un signal d'excitation 2-tons, ces effets mémoire électriques impliquent notamment un phénomène d'asymétrie sur les produits d'intermodulation d'ordre 3 (IM_3).

L'impédance présentée au transistor en bande d'enveloppe devient donc à l'heure actuelle un point crucial dans l'objectif d'amplifier des signaux à haute efficacité spectrale occupant des bandes de modulation importantes [33]. C'est dans ce contexte qu'est apparu le terme de « bande vidéo » (VBW : Video Bandwidth) ces dernières années, définissant la largeur de bande BF sur laquelle l'amplificateur possède une réponse constante et symétrique sur ses produits d'intermodulation. Concernant la linéarisabilité du système, les linéariseurs commerciaux spécifient typiquement une bande vidéo occupant trois à cinq fois la bande du signal RF utilisé afin d'obtenir une linéarisation acceptable [34].

Les travaux de [35] proposent notamment une méthode expérimentale d'estimation de la bande vidéo. La mise en parallèle des éléments parasites avec les éléments réactifs du circuit de polarisation mène à une résonance en BF indiquant la largeur de la bande vidéo. La détermination de cette fréquence de résonance est possible via l'utilisation d'une "sonde" BF. À l'heure actuelle, des améliorations de la bande vidéo sont possibles en intégrant des terminaisons BF (circuit LC) réalisées avant la mise en boîtier de la puce du transistor, permettant d'augmenter la fréquence de résonance précédente et donc d'assurer une impédance basse sur une large bande BF [36], [37].

3.4.5 Figures de mérite

3.4.5.1 Error Vector Magnitude : EVM

Au cours de sa transmission, une information, sous la forme d'une enveloppe complexe, va être soumise aux phénomènes de distorsions comme énoncé précédemment. Afin de caractériser la qualité d'une liaison de télécommunication, plusieurs critères de linéarité existent, se basant sur l'analyse de l'enveloppe complexe (en tension) en bande de base.

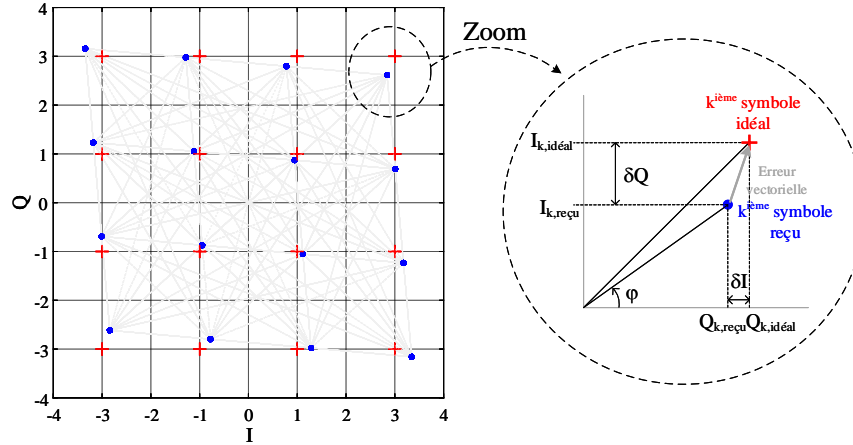


FIGURE I.40 – Définition de l'EVM.

Le critère d'**EVM** permet de quantifier les performances d'un amplificateur en mesurant l'erreur vectorielle entre un signal idéal et un signal reçu. Cette mesure, réalisée en bande de base (après démodulation du signal de sortie), permet d'estimer l'erreur en phase et en quadrature des symboles. Comme le montre la Figure I.40, l'erreur vectorielle correspond à l'amplitude du vecteur d'erreur normalisé par rapport à l'amplitude du signal crête [38]. On l'exprime telle que :

$$\text{EVM (\%)} = \sqrt{\frac{\frac{1}{N} \sum_{i=1}^N (\delta I_i^2 + \delta Q_i^2)}{S_{max}^2}} \times 100\% \quad (\text{I.28})$$

où δI et δQ sont les composantes d'erreur des symboles en phase et en quadrature respectivement. N est le nombre d'échantillons considérés pour la mesure et S_{max} représente l'amplitude crête du signal (graphiquement, le vecteur maximal à l'extrémité de la constellation).

La Figure I.40 représente la simulation d'un signal modulé de type 16-QAM, envoyé dans un système induisant un déséquilibre d'amplitude de 0,6 dB entre les composantes I et Q ainsi qu'un déséquilibre de phase de 10° . Les symboles démodulés en sortie du système (points bleus) présentent donc une déviation par rapport aux symboles idéaux (croix rouges) qui est quantifiée par l'EVM. Dans cet exemple, sa valeur est de 9%.

3.4.5.2 Third Order Inter-Modulation : C/I_3

L'évaluation de ce critère se fait en utilisant un signal de test biporteuses (ω_1 et ω_2 espacés de $\Delta\omega$) équiamplitude. Comme illustré dans la partie précédente, la non-linéarité

de l'amplificateur à fort niveau génère des produits d'intermodulation d'ordres impairs dans la bande. Comme le montre la Figure I.36, le critère de C/I_3 est alors défini comme étant l'écart (en dB) entre les puissances aux fréquences porteuses et celles aux fréquences d'intermodulation d'ordre 3, c'est-à-dire :

$$C/I_3 = 10.\log\left(\frac{P_{\omega_1,\omega_2}}{P_{IM_3}}\right)$$

3.4.5.3 Adjacent Channel Power Ratio : ACPR

Cette mesure est réalisée en envoyant un signal modulé filtré à l'amplificateur. De façon analogue à la réponse biporteuse, des raies d'intermodulation vont être créées, induisant des remontées spectrales sur une bande de part et d'autre du canal considéré (Figure I.41). La mesure de l'ACPR est alors réalisée en faisant le rapport entre la puissance de sortie dans la bande utile et celle dans les bandes d'intermodulation :

$$ACPR \text{ (dB)} = 10.\log\left(\frac{\int_{BW} P_s(f)df}{\int_{BW_{adj}} P_s(f)df}\right)$$

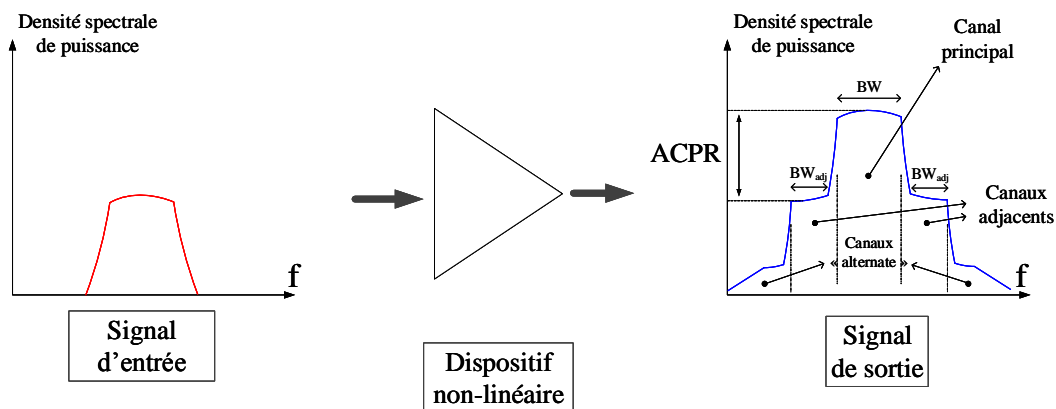


FIGURE I.41 – Définition de l'ACPR.

L'ACPR permet donc d'évaluer les performances en linéarité d'un amplificateur en quantifiant la puissance moyenne retombant dans les canaux adjacents. De plus, cette mesure doit respecter des critères qui sont donnés par des masques (Emission Mask Requirements) pour chaque standard de communication dont la définition est imposée par des organismes tels que le FCC (Federal Communications Commission) [39] et qui sont couramment implantés dans les équipements commerciaux.

3.4.5.4 Noise Power Ratio : NPR

Le concept de rapport de puissance de bruit (NPR) existe depuis les débuts des systèmes FDM (Frequency Division Multiplexing). Il mesure simplement le "silence" d'un canal inutilisé dans un système multi-canaux lorsque les autres sont utilisés.

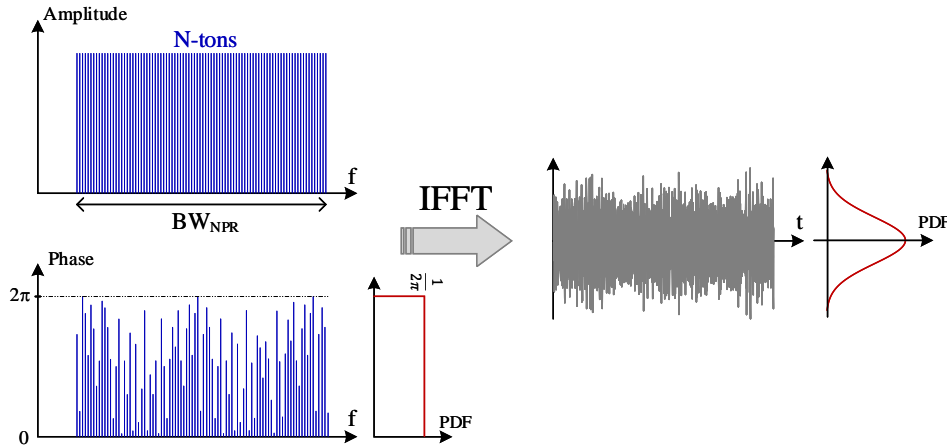


FIGURE I.42 – Génération numérique d'un signal multi-tons à phases aléatoires, menant à un bruit blanc gaussien à bande limitée.

Afin d'émuler un signal ultra-large bande pour une mesure de NPR, un stimulus de type bruit gaussien à bande limitée est utilisé. Ce type de signal peut être généré de façon analogique, en utilisant une diode de bruit ayant un spectre continu ainsi qu'un filtrage approprié [40]. La méthode numérique, exposée sur la Figure I.42, permet quant à elle de générer un pseudo-bruit numérique à l'aide d'un grand nombre de tons équi-amplitudes, équidistants, mais dont la phase est une variable aléatoire à distribution uniforme $[0; 2\pi]$. Cette distribution fréquentielle correspond donc, après une transformation de Fourier inverse, à un bruit blanc gaussien à bande limitée.

Dans l'optique de mesurer le critère de NPR, la méthode du "notch" peut être utilisée parmi les autres méthodes existantes [41], [42]. Elle consiste à créer un trou ou "notch" au centre de la bande (typiquement 5% à 10% de la bande totale du signal). Le NPR sera alors mesuré grâce aux remontées spectrales dans le notch lors d'un fonctionnement non-linéaire du système (Figure I.43).

Ce critère est donc défini comme étant le rapport entre la puissance moyenne dans le canal utile et la puissance dans le notch :

$$\text{NPR (dB)} = 10 \cdot \log \left(\frac{\int_{BW} P_s(f) df}{\int_{BW_{notch}} P_s(f) df} \right) \quad (\text{I.29})$$

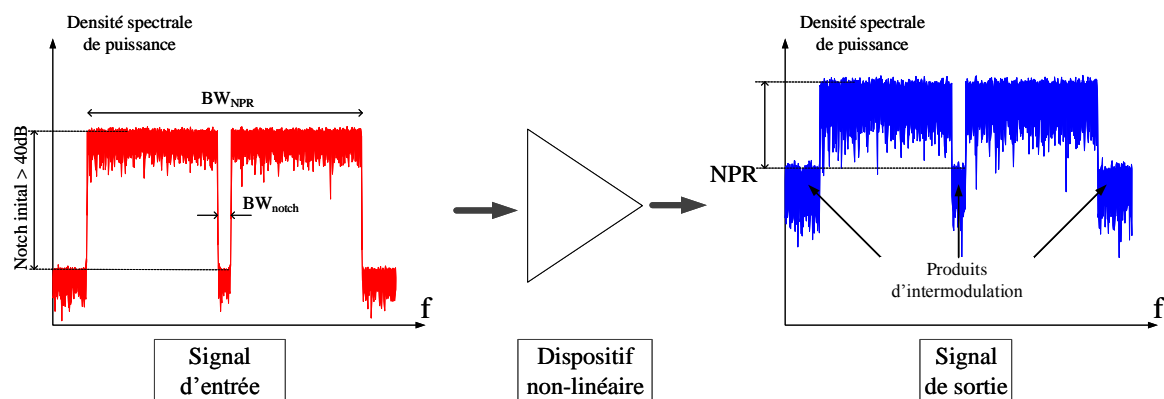


FIGURE I.43 – Illustration du critère de NPR.

4 Conclusion

Ce premier chapitre a mis en avant les différents enjeux de l'amplification de puissance dans une chaîne d'émission pour des applications de télécommunications par satellite. Dans ce contexte, l'utilisation de la technologie HEMT GaN sur substrat SiC présente de grands avantages en comparaison aux technologies déjà existantes. En effet, ce type de composant propose des performances extrêmement intéressantes, notamment son fort champ de claquage, sa fréquence de transition élevée ou encore sa température de fonctionnement. Cette technologie de transistors, encore relativement récente, se présente actuellement comme l'une des meilleures candidates pour répondre aux besoins en termes de rendement énergétique sur une large bande de fréquences.

L'amplificateur de puissance, étant au coeur de ces travaux de thèse, a également été présenté dans ce chapitre. Ce système non-linéaire est un élément crucial dans la chaîne de transmission, nécessitant une attention particulière afin de ne pas dégrader l'intégrité des informations transmises. La complexification des signaux de télécommunications couplée au caractère non-linéaire de l'amplificateur a progressivement mené à l'utilisation de figures de mérite afin d'évaluer la linéarité des systèmes. Conjointement à ces problématiques, les notions d'efficacité énergétique sur de forts reculs en puissance et la largeur de bande instantanée deviennent primordiales dans des applications spatiales et nécessitent une attention particulière lors d'une conception.

Fort de ce constat, le second chapitre de ce manuscrit traite des différentes architectures à haut rendement relevées dans la littérature et plus spécifiquement des architectures à modulation de charge.

Chapitre II

Les architectures d'amplificateurs de puissance à charge modulée

Sommaire

| | | |
|-----|---|-----------|
| 1 | Introduction | 46 |
| 2 | Techniques de modulation de charge | 50 |
| 2.1 | Principe de la modulation de charge | 50 |
| 2.2 | Modulation de charge passive à cellule active unique | 51 |
| 2.3 | Combinaison constructive de puissance à deux cellules actives | 51 |
| 3 | La technique d'amplification Doherty | 60 |
| 3.1 | Étude théorique générale | 60 |
| 3.2 | Principe de fonctionnement théorique | 60 |
| 3.3 | Implémentation avec des transistors réels | 73 |
| 4 | Conclusion | 88 |

1 Introduction

Le chapitre précédent a permis d'introduire l'amplificateur de puissance RF. Cette fonction électronique représente un point clé de la chaîne d'émission embarquée dans la charge utile du satellite. Ses enjeux sont multiples :

- assurer un critère de linéarité afin de respecter les différentes normes imposées relatives aux standards de communication sans fil.
- assurer un rendement électrique suffisamment élevé afin d'éviter une consommation excessive de la ressource fournie par la plateforme mais également de limiter la dissipation thermique et les problèmes de fiabilité associés.

L'émergence des modulations numériques depuis la deuxième génération (GSM) a révolutionné les systèmes de télécommunications modernes en apportant des débits d'informations jamais atteints jusqu'alors du fait de l'augmentation de l'efficacité spectrale. Néanmoins, ces améliorations ont également augmenté la complexité des signaux en termes de PAPR et de statistique du signal (PDF, CCDF...), comme le montre la Figure II.1. L'apparition de formats de modulation complexes comme l'OFDM (Orthogonal Frequency Division Multiplexing) reportent donc de fortes contraintes sur le fonctionnement des amplificateurs de puissance afin de conserver de bonnes performances et de satisfaire la demande croissante.

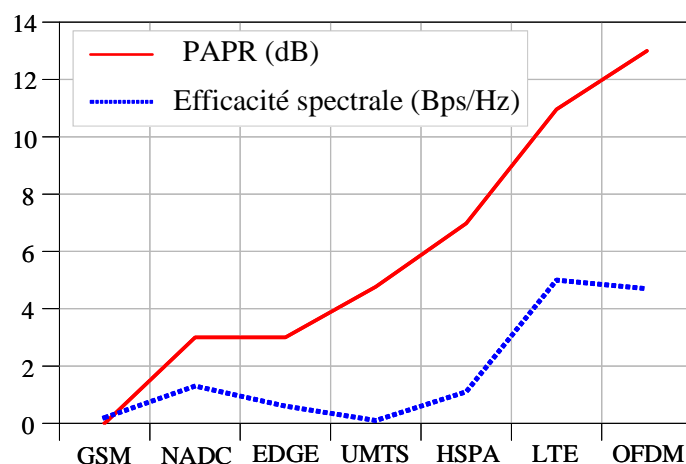


FIGURE II.1 – Évolution générale du PAPR et de l'efficacité spectrale en fonction des standards de communication dans le cas d'une liaison montante du terminal vers la station de base [32].

L'utilisation de signaux à forts PAPR impose à l'amplificateur de puissance de fonctionner sur un recul en puissance important afin de conserver une linéarité optimale au détriment du rendement. La Figure II.2 illustre la caractéristique de transfert en tension d'un amplificateur idéal (ligne pointillée) et celle d'un amplificateur réel (ligne pleine) présentant une valeur d'entrée limite V_{lim} pour laquelle le rendement atteint sa valeur maximale. En reprenant certains des standards de communication présentés précédem-

ment, dont le PAPR et les statistiques sont connus, il est possible d'estimer les performances en rendement moyen du système. Le standard GSM étant un signal à enveloppe constante, l'amplificateur peut travailler à son maximum de rendement. Le format UMTS, basé sur une modulation QAM présente cependant un PAPR non-nul, d'où la nécessité de fonctionner avec un recul en puissance suffisant pour satisfaire les critères de linéarité et de linéarisabilité. En positionnant l'extremum de l'enveloppe à la tension V_{lim} , la valeur moyenne du signal diminue vers la zone linéaire induisant une baisse non négligeable du rendement moyen. Cette tendance est de plus en plus marquée à mesure que la valeur du PAPR augmente (pour le standard LTE par exemple), impliquant une efficacité énergétique médiocre. Ce constat met en avant la nécessité de trouver de nouvelles architectures d'amplificateurs permettant une gestion de la dynamique de puissance et offrant un minimum de baisse d'efficacité énergétique dans ce contexte.

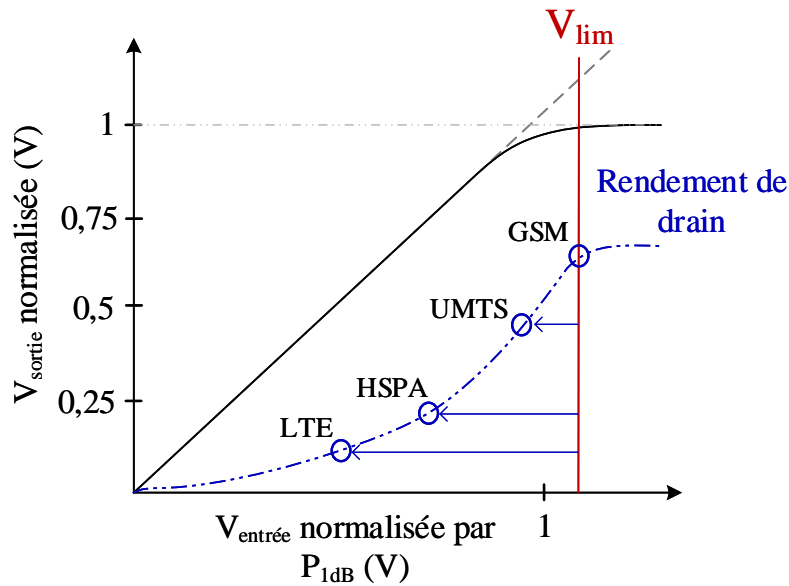


FIGURE II.2 – Impact de quelques signaux modulés présentant des PDF et PAPR différents sur un amplificateur conventionnel [32].

Afin de dégager des solutions visant à améliorer l'efficacité énergétique de l'amplificateur, il est intéressant de se baser sur l'expression de son rendement de drain η (équation (II.1)).

$$\eta = \frac{\frac{1}{2} V_{DS1} I_{DS1}}{V_{DS0} I_{DS0}} \quad (\text{II.1})$$

avec I_{DS1} et I_{DS0} les quantités de courant drain-source au fondamental et au DC respectivement. De même, V_{DS1} et V_{DS0} sont les quantités de tension au fondamental et au DC respectivement. Soit, dans le cas d'une polarisation en classe B : $I_{DS1} = I_p/2$ et $I_{DS0} = I_p/\pi$ (cf Chapitre I). On obtient alors une expression du rendement simplifiée telle

que :

$$\eta = \frac{\pi V_{DS1}}{4 V_{DS0}} \quad (\text{II.2})$$

D'après l'équation (II.2), une première possibilité pour augmenter le rendement vise à diminuer la tension de polarisation V_{DS0} . Cette technique, appelée **polarisation dynamique de drain** (ou Envelope Tracking) a fait l'objet de nombreuses recherches ces dernières années [43], [44], et possède de grandes potentialités en termes d'efficacité énergétique.

Son principe repose sur une variation de la tension de polarisation de drain en fonction des variations de l'amplitude de l'enveloppe. Concrètement, cette technique consiste à translater horizontalement le cycle de charge au rythme de l'enveloppe en fonction de son amplitude comme illustré sur la Figure II.3. Il en résulte une tension de polarisation V_{DS0} fortement réduite pour des niveaux de puissance instantanée d'enveloppe faibles, améliorant donc le rendement du système.

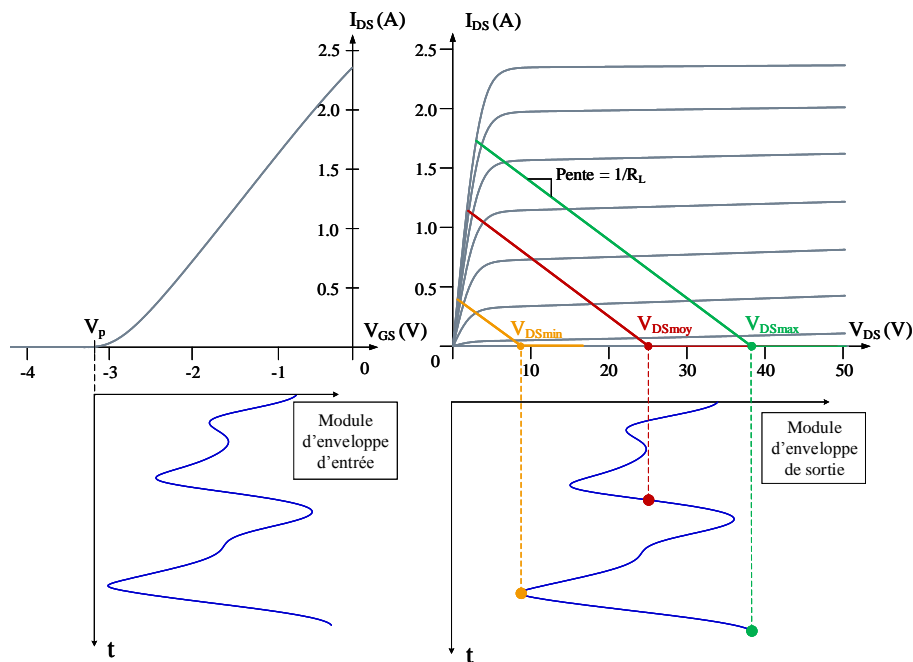


FIGURE II.3 – Principe de la modulation de polarisation pour l'amélioration du rendement sur un amplificateur en classe B.

Ce principe est mis en place à l'aide d'un modulateur de polarisation placé entre l'alimentation continue et l'amplificateur. Afin de gérer des signaux larges bandes, le modulateur doit assurer une bande passante (BF) suffisante (typiquement quelques dizaines de MHz pour des signaux LTE). Un synoptique simplifié de ce type de dispositif est présenté sur la Figure II.4.

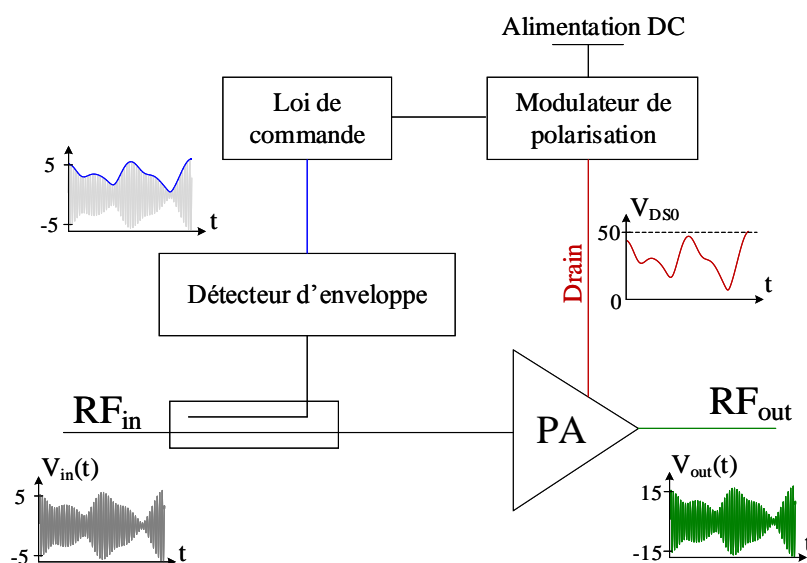


FIGURE II.4 – Schéma bloc d'un amplificateur employant un système de modulation de polarisation de drain [44].

Le point dur de cette technique réside dans l'implémentation du modulateur de polarisation de drain, devant notamment fonctionner à haut rendement pour ne pas impacter le rendement énergétique global du système. Parmi ces contraintes, on retient la difficulté d'obtenir de faibles temps de réponse afin que la tension de polarisation de drain évolue au même rythme que l'enveloppe du signal RF. Également, un fonctionnement à enveloppe variable de l'amplificateur implique des variations d'impédances de charge importantes, de ce fait, le modulateur nécessite une certaine immunité aux variations d'impédance de charge [43],[44].

Ce type d'architecture à haut rendement est encore largement étudié à l'heure actuelle, mais présente encore des limitations en termes de performances en présence de signaux modulés larges bandes. En effet, la difficulté principale repose sur la gestion de signaux présentant de larges bandes d'enveloppes, ce qui nécessite des modulateurs de polarisation rapides afin de suivre fidèlement les variations temporelles des enveloppes tout en assurant un fonctionnement à forte puissance [45].

Ces travaux de thèse portent sur autre type d'architecture à haut rendement utilisant le principe de **modulation de charge**. Conformément à l'équation (II.2), le rendement de l'amplificateur peut être amélioré en maintenant la tension drain-source au fondamental V_{DS1} à son maximum. Cette technique s'impose clairement à l'heure actuelle comme l'une des plus prometteuses du fait de sa facilité d'implémentation, ainsi que de son efficacité en présence de signaux modulés. Ce deuxième chapitre vise à présenter son principe, ses bénéfices, et vise à mettre en avant les travaux menés ces dernières années, plus particulièrement sur l'architecture Doherty.

2 Techniques de modulation de charge

2.1 Principe de la modulation de charge

Dans le cas d'un amplificateur conventionnel polarisé en classe B, adapté sur sa charge optimale fort niveau R_{opt} , le rendement croît graduellement jusqu'à atteindre sa valeur maximale au début de la zone de compression (courbes rouges des Figures II.5).

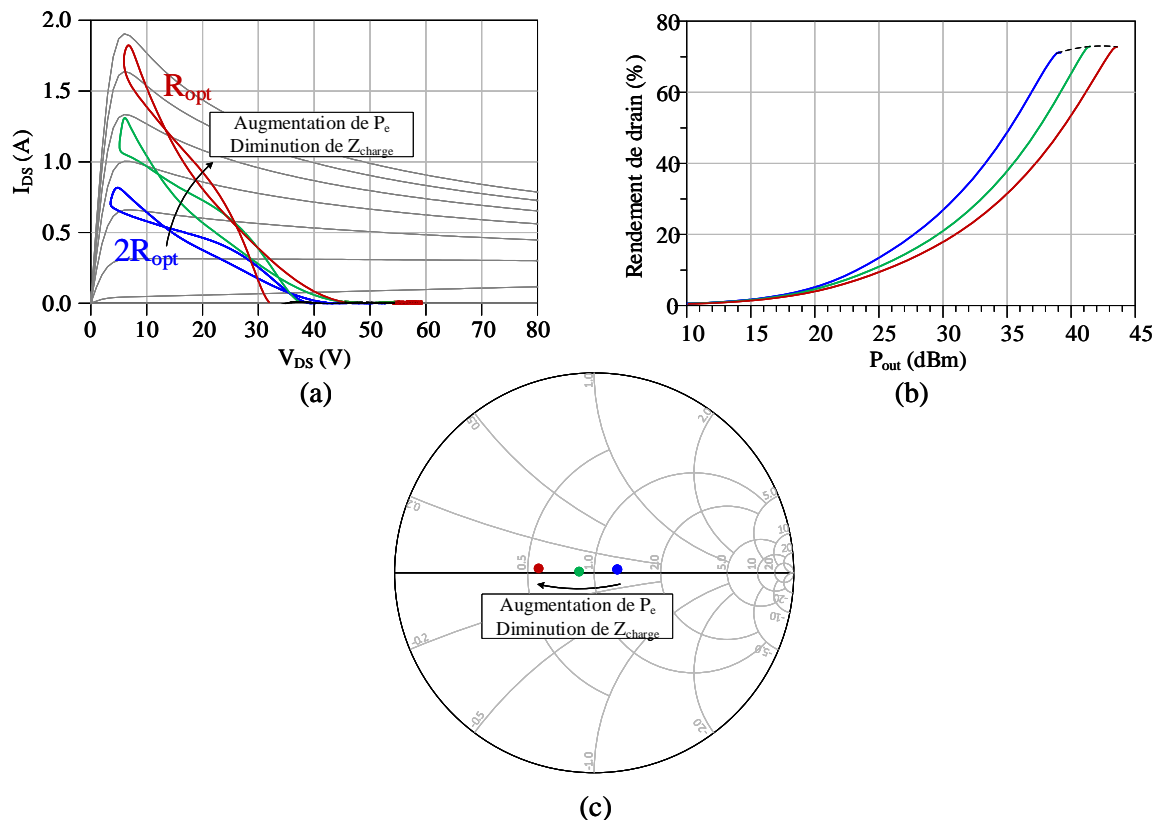


FIGURE II.5 – (a) Cycles de charge d'un amplificateur en classe B simulés pour trois valeurs de charge. (b) Rendements de drain et (c) impédances de charge associées.

L'objectif d'un amplificateur à charge modulée est de pouvoir maximiser le rendement sur une large zone de recul en puissance en modifiant dynamiquement la valeur de la charge présentée à l'amplificateur. Conformément à la Figure II.5, l'amplificateur est chargé sur une forte impédance (courbe bleue). Lorsque la puissance d'entrée P_e croît et devient suffisamment importante pour que le cycle de charge atteigne la zone ohmique, l'impédance présentée au transistor diminue de manière à maintenir une tension drain-source V_{DS1} maximale sur une large plage de recul en puissance. Ce phénomène est illustré schématiquement par une rotation progressive du cycle de charge initialement incliné (courbe bleue) jusqu'à l'impédance optimale fort niveau du transistor (courbe rouge). L'amplificateur est donc maintenu à son point de compression impliquant une valeur de rendement élevée (ligne pointillée) sur un large recul en puissance de sortie (OBO : Output Back-Off).

2.2 Modulation de charge passive à cellule active unique

Le principe de modulation de charge dynamique utilise un réseau d'adaptation de sortie accordable grâce à des éléments passifs contrôlables en tension possédant une faible consommation DC. Comme l'illustre la Figure II.6, cette technique consiste à récupérer l'enveloppe du signal d'entrée afin d'être envoyée sur le réseau d'adaptation de sortie comme signal de contrôle. L'élément passif accordable, typiquement une capacité variable, va donc voir sa valeur $C(v)$ changer en fonction des variations de tension de l'enveloppe. Il en résulte une variation de l'impédance de charge Z_L présentée au transistor permettant un fonctionnement à haut rendement.

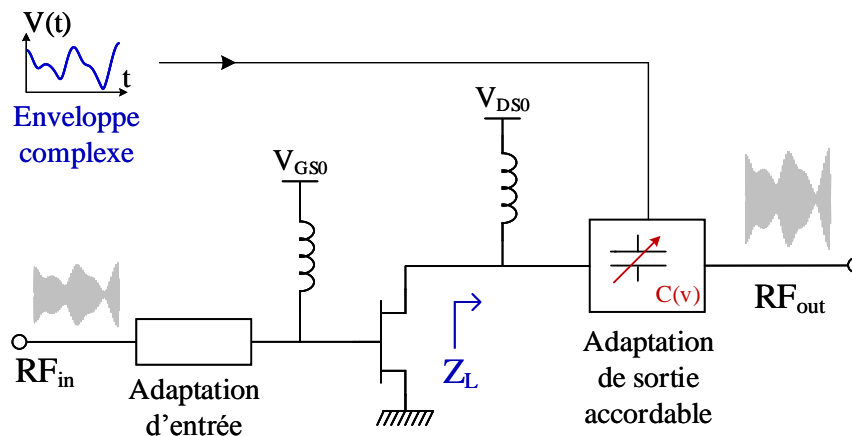


FIGURE II.6 – Modulation de charge passive : architecture LMPA (Load Modulated Power Amplifier).

On retrouve à l'heure actuelle différents éléments passifs accordables dans la littérature tels que des varactors [46], des matériaux BST (Barium Strontium Titanate) [47] ou encore des MEMS (MicroElectroMechanical Systems).

Malgré de bonnes performances en termes de bande passante (62% de bande relative réalisée pour [46]), ce type d'architecture souffre de différentes limitations telles qu'une tenue en puissance limitée des composants accordables, des pertes des circuits d'adaptation de sortie, des non-linéarités induites par les composants accordables (capacités variables fonctionnant sous forte puissance) ainsi que de fortes tensions d'actionnement nécessaires pour les éléments accordables.

2.3 Combinaison constructive de puissance à deux cellules actives

Contrairement au principe énoncé précédemment, cette technique va cette fois-ci employer un deuxième transistor RF afin de réaliser une modulation de charge active. Parmi les topologies présentées dans cette partie, la grande différence réside principalement dans le circuit de combinaison de sortie, pouvant agir de différentes façons :

- La combinaison de puissance est faite de manière **quasi-isolée**, c'est-à-dire que les interactions entre les deux cellules actives sont peu présentes voire inexistantes.

- La combinaison est **non-isolée**, les deux cellules actives interagissent alors entre elles afin de remplir la fonction de modulation de charge.

2.3.1 Combinaison quasi-isolée

L'amplificateur séquentiel

Proposé la première fois par Cripps en 2006 [31], l'amplificateur séquentiel (SPA : Sequential Power Amplifier) apparaît comme une solution permettant de satisfaire un haut rendement sur un large recul en puissance. Comme présenté sur la Figure II.7, il comporte deux amplificateurs séparés, combinés en sortie par un coupleur directif large bande. L'amplificateur principal est polarisé en classe AB ou B et l'amplificateur auxiliaire est polarisé en classe C afin d'obtenir une conduction différée. L'amplificateur auxiliaire possède une puissance supérieure à celle du principal. Pour de faibles puissances d'entrée, seul l'amplificateur principal est en conduction. Lorsque ce dernier atteint sa puissance de saturation, l'amplificateur auxiliaire se déclenche, ce qui compense la compression de gain du principal. L'efficacité énergétique globale est alors améliorée, impliquant un maximum de rendement sur une large plage de recul en puissance.

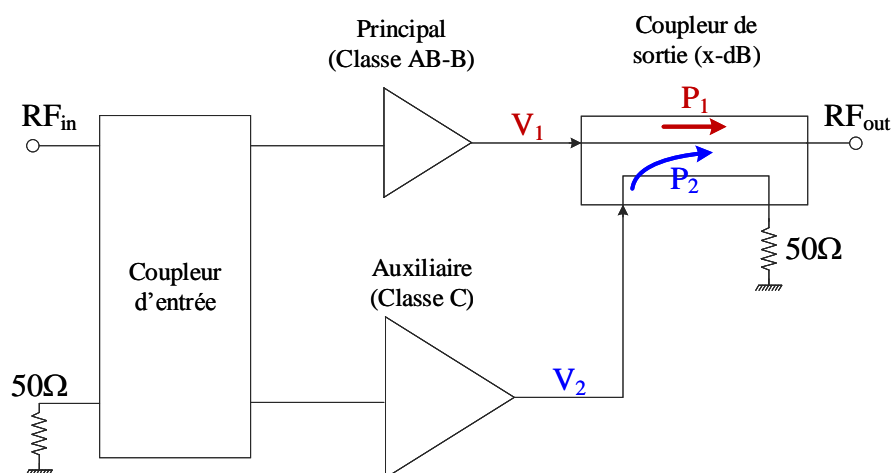


FIGURE II.7 – Synoptique général d'un Sequential Power Amplifier (SPA).

Les travaux de [48] présentent deux critères essentiels pour la conception d'un SPA : le facteur de couplage du coupleur directif de sortie k qui doit être optimisé suivant les performances recherchées, et le rapport de puissance entre les deux amplificateurs (OPCR : Output Power Capability Ratio) qui impactera également la largeur de recul de puissance et la valeur du rendement (Figure II.8).

L'une des plus grandes difficultés de cette architecture est d'assurer la mise en phase des signaux des deux voies sur le port de sortie sur toute la bande de fréquences considérée. Bien qu'une partie de la puissance de sortie de l'auxiliaire soit dissipée dans une charge adaptée connectée au quatrième port du coupleur directif, un couplage autour de 7 dB semble être un compromis intéressant entre puissance dissipée et puissance utile de sortie [49], [48].

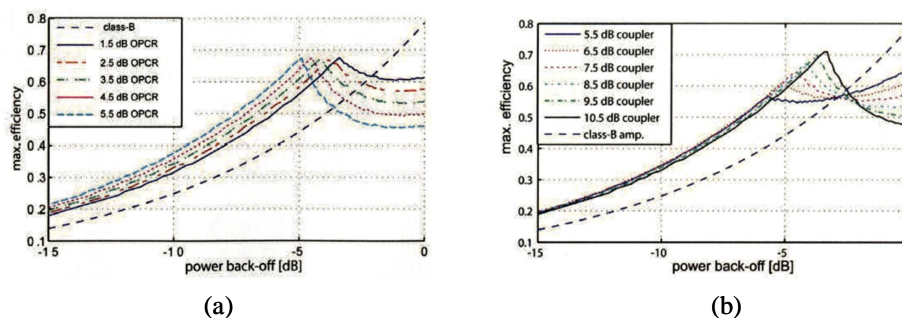


FIGURE II.8 – Courbes de rendement calculées dans [48]. (a) Variation du rendement pour plusieurs OPCR pour un facteur de couplage fixe de $k = 8,5\text{dB}$ et (b) variations du rendement pour plusieurs facteurs de couplage k lorsque l’OPCR est fixé à $3,5\text{dB}$.

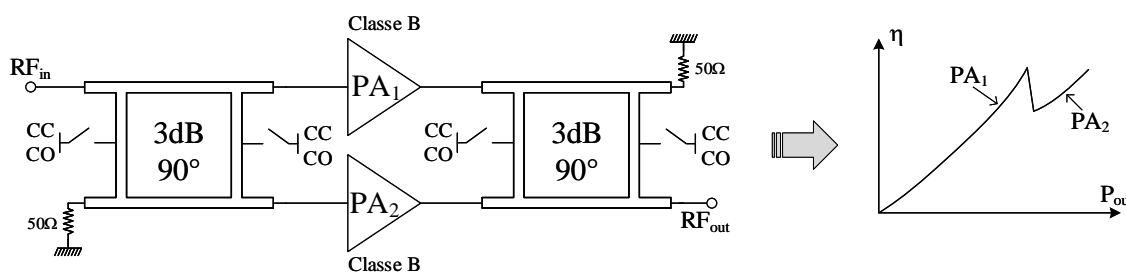


FIGURE II.9 – Amplificateur équilibré utilisant des coupleurs hybrides reconfigurables et courbe de rendement associée [50].

D’autres travaux de [50] proposent une gestion statique du niveau de puissance de sortie à l’aide de coupleurs hybrides 90° dont certains accès sont commutés sur différentes charges (circuit ouvert ou court-circuit). Ces différents accès commutés permettent de modifier le déphasage induit par le coupleur de manière statique et permettent ainsi de créer des paliers de puissance de sortie comme présenté sur la Figure II.9. En revanche, l’utilisation de dispositifs commutés implique des discontinuités, notamment traduites sous forme de raies spectrales (spurious) dans le spectre de sortie.

L’amplificateur équilibré à charge modulée

L’architecture LMBA (Load Modulated Balanced Amplifier) introduite par [51] en 2016 est basée sur l’utilisation d’un amplificateur équilibré. De manière conventionnelle, une structure équilibrée utilise des coupleurs hybrides d’impédance Z_0 en entrée et sortie, dont les accès ISO sont refermés sur Z_0 . Pour l’architecture LMBA en revanche, un signal externe contrôlé en amplitude et en phase est injecté dans l’accès ISO de sortie afin de moduler la charge présentée aux transistors, comme le montre la Figure II.10.

Afin de mieux comprendre le phénomène de modulation de charge mis en jeu au sein de cette architecture, il est utile de partir de l’analyse d’un coupleur hybride 3-dB idéal, représenté par sa matrice impédance (Figure II.11).

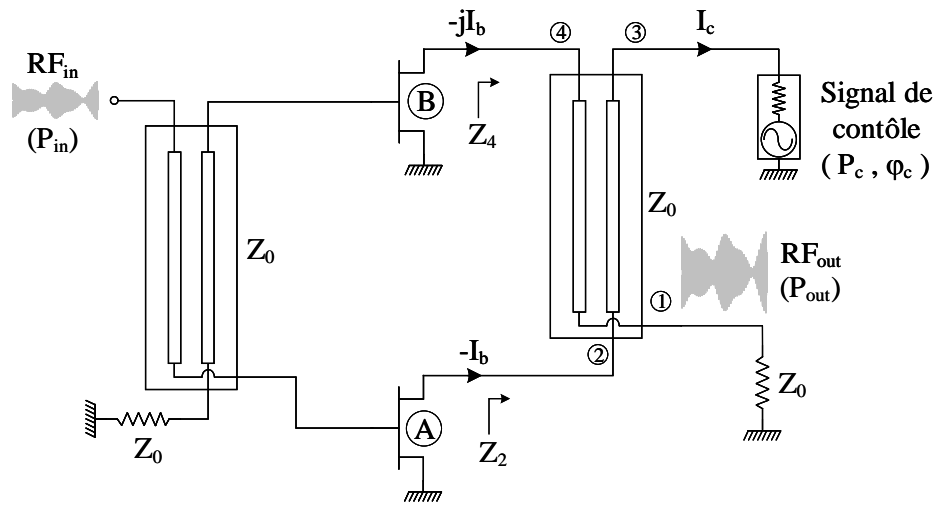


FIGURE II.10 – Schéma simplifié de l'architecture LMBA (Load Modulated Balanced Amplifier).

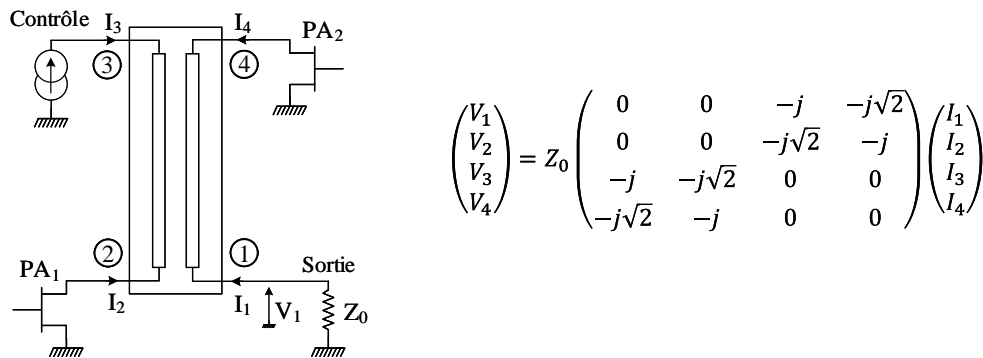


FIGURE II.11 – Coupleur hybride 90° et matrice impédance correspondante.

La numérotation utilisée suppose que les deux transistors (représentés par des sources de courant) sont connectés sur les ports n°2 et n°4 tels que :

$$I_2 = -I_b \quad \text{et} \quad I_4 = -jI_b \quad (\text{II.3})$$

La source de contrôle externe, également représentée par une source de courant est connectée sur le port n°3 et fourni :

$$I_3 = -jI_c e^{j\Phi_c} \quad (\text{II.4})$$

Enfin, le port n°1 correspond à l'accès de sortie connecté sur une impédance Z_0 tel

que :

$$V_1 = -Z_0 I_1 \quad (\text{II.5})$$

Le développement de la matrice impédance ainsi que les équations (II.3), (II.4) et (II.5) permettent ainsi d'obtenir les impédances présentées aux deux cellules actives :

$$Z_A = Z_2 = \frac{V_2}{I_2} = Z_0 \frac{-j\sqrt{2}I_3 - jI_4}{I_2} = Z_0 \left(1 + \sqrt{2} \frac{I_c}{I_b} e^{j\Phi_c} \right) \quad (\text{II.6})$$

$$Z_B = Z_4 = \frac{V_4}{I_4} = Z_0 \frac{-j\sqrt{2}I_1 - jI_2}{I_4} = Z_0 \left(1 + \sqrt{2} \frac{I_c}{I_b} e^{j\Phi_c} \right) \quad (\text{II.7})$$

L'impédance présentée aux transistors A et B peut ainsi être modulée en ajustant l'amplitude et la phase du courant issu de la source de contrôle. De plus, grâce à la structure équilibrée, l'impédance est modulée de façon identique sur les deux ports. La Figure II.12 présente la simulation d'un amplificateur LMBA et l'évolution des coefficients de réflexion vus par les cellules actives en fonction de la commande externe appliquée.

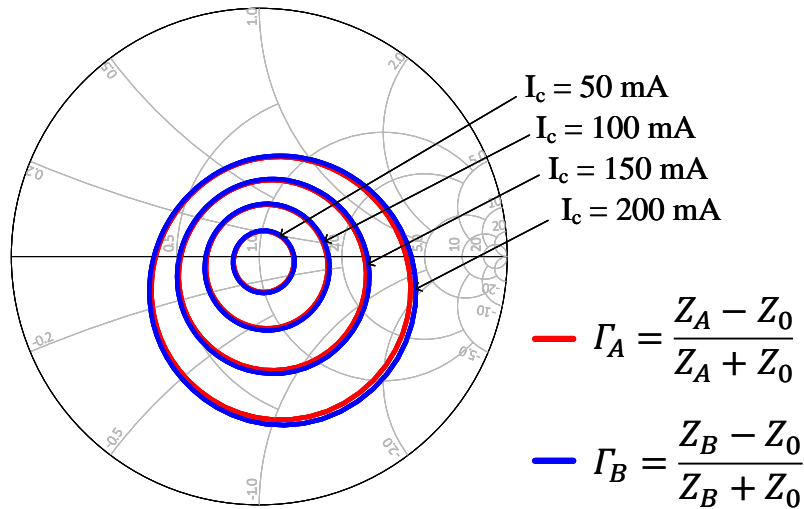


FIGURE II.12 – Modulation de charge vue par les deux transistors à plusieurs niveaux de courant de contrôle I_c et pour un balayage de la phase Φ_c de 0° à 360° . Simulation réalisée sur deux transistors 10 W CGH40010F à une puissance d'entrée de 28 dBm.

L'abaque précédente illustre la possibilité de maintenir les transistors dans leur zone de performance optimale en sélectionnant judicieusement les combinaisons de I_c et Φ_c à chaque niveau de puissance d'entrée. Une loi de commande uniformément variable permettra ainsi de maintenir un rendement élevé sur une large plage de recul en puissance, conformément à la Figure II.13.

Cette technique d'amplification innovante, développée il y a quelques années, présente déjà d'excellentes performances dans la littérature. Les travaux de [51] présentent des performances en rendement supérieures à 60% sur une bande passante dépassant l'octave

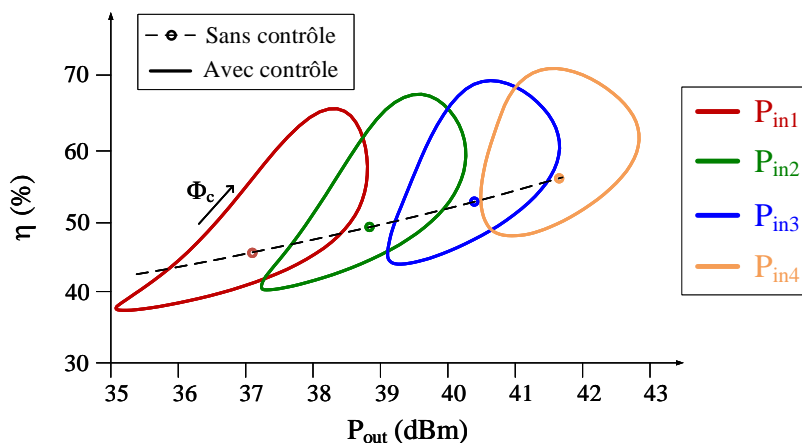


FIGURE II.13 – Rendement de drain simulé pour quatre points de puissance d’entrée avec et sans contrôle externe. Pour chaque point, la source de courant de contrôle délivrant 200 mA voit sa phase Φ_c varier de 0° à 360° .

en bande L. La technique du « RF-input LMBA » consistant à utiliser une entrée unique, connectée à l’étage de puissance et à un amplificateur de contrôle, a également été abordée par [52]. Le travail le plus abouti sur cette technique à l’heure actuelle à récemment été publié par [53], présentant une étude théorique complète et un comparatif avec d’autres architectures à modulation de charge telles que l’architecture Doherty.

Principe de l’outphasing

Cette technique consiste à convertir un signal d’entrée modulé en amplitude et en phase $S_{in}(t)$ en deux signaux à enveloppe constante $S_1(t)$ et $S_2(t)$ conservant uniquement la modulation de phase ainsi qu’une modulation de phase θ supplémentaire. Une fois ce traitement numérique effectué (« séparation des composantes du signal » : SCS), les deux signaux sont équivalents et leur phase varie en fonction des fluctuations d’amplitude du signal d’entrée (Figure II.14). La technique d’outphasing permet de reconstituer un signal à enveloppe variable $S_{out}(t)$ par l’intermédiaire de recombinaisons vectorielles de signaux CW à travers un circuit de combinaison de sortie.

Cette technique aux propriétés intéressantes en termes de rendement est expliquée dans [43]. Il n’est pas choisi ici de l’aborder dans le détail, cependant, on peut mettre en avant deux architectures issues du principe d’outphasing mais dont le circuit de combinaison de sortie diffère :

- la technique **outphasing** développée par H. Chireix en 1935 [54], utilisant un combineur non-isolé et qui sera présentée dans la partie suivante.
- la technique **LINC** (Linear amplification with NonLinear Components) introduite pour la première fois par D. Cox en 1974 [55], utilisant un combineur isolé de type combineur de Wilkinson. Ce combineur réalise une recombinaison vectorielle pure avec une forte linéarité. Cependant, l’utilisation de ce type de circuit induit des pertes importantes si les signaux à ses accès ne sont pas parfaits (déséquilibre

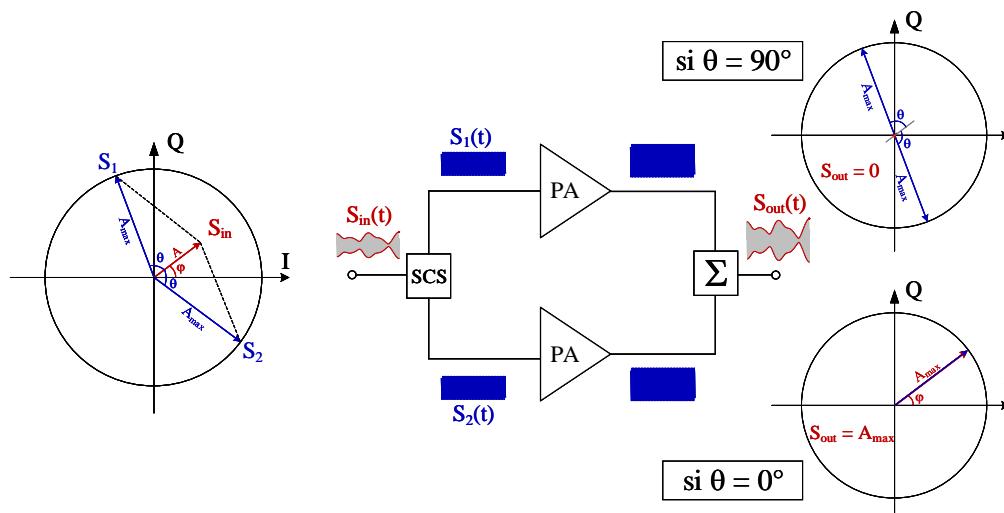


FIGURE II.14 – Principe de fonctionnement de la technique d'outphasing.

d'amplitude, déphasage parasite) et pour de faibles amplitudes d'enveloppe instantanée. Ces pertes, traduites par une dissipation importante dans le combineur résistif, impactent rapidement le rendement moyen. Cette technique s'avère donc plus adaptée pour des signaux à faible PAPR.

2.3.2 Combinaison non-isolée

Technique outphasing : Combineur Chireix

La deuxième architecture se basant sur la technique d'outphasing présentée sur la Figure II.14 utilise un combineur de sortie sans pertes, autorisant une modulation de charge entre les deux cellules actives mais ayant également pour impact de dégrader la linéarité contrairement au combineur Wilkinson.

Le circuit de combinaison proposé par H. Chireix, présenté sur la Figure II.15, est composé de deux lignes quart d'onde d'impédance caractéristique Z_0 . Par sa structure non-isolée, le combineur Chireix autorise donc une interaction entre les deux amplificateurs, rendant ainsi son analyse plus complexe que celle du combineur isolé. Ce type d'architecture nécessite une analyse mathématique conséquente, notamment illustrée dans [43]. Une simple description de son fonctionnement sera donnée ici.

Les admittances Y_1 et Y_2 présentées à chaque amplificateur peuvent être déterminées via la matrice chaîne du combineur et décomposées sous forme complexe via leur conductance et susceptance :

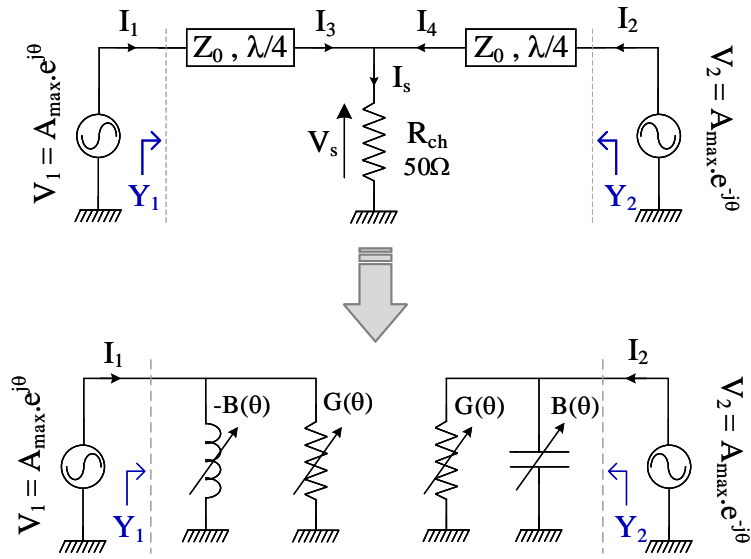


FIGURE II.15 – (a) Combineur Chireix et (b) son modèle équivalent en éléments localisés.

$$Y_1 = \frac{I_1}{V_1} = \frac{2R_{ch}\cos^2(\theta)}{Z_0^2} - j\frac{R_{ch}\sin(2\theta)}{Z_0^2} = G(\theta) - jB(\theta)$$

$$Y_2 = \frac{I_2}{V_2} = \frac{2R_{ch}\cos^2(\theta)}{Z_0^2} + j\frac{R_{ch}\sin(2\theta)}{Z_0^2} = G(\theta) + jB(\theta)$$

Les deux cellules actives voient donc des variations de charge en fonction de l'angle de déphasage θ , ce qui impacte directement le rendement du combineur :

$$\eta_{chireix} = \frac{G}{\sqrt{G^2 + B^2}} = \cos(\theta)$$

On constate que son rendement chute en fonction de θ avec une valeur maximale en $\theta = 0^\circ$. Ceci est dû aux parties imaginaires des admittances de chaque amplificateur.

Afin de contrer ce phénomène et de réduire cette sensibilité sur θ , Chireix proposa de compenser les parties imaginaires des admittances en utilisant des réactances parallèles de compensation, comme décrit dans la Figure II.16. En ajoutant ces éléments de signes opposés aux susceptances du circuit initial, les admittances vues par l'amplificateur deviennent :

$$Y'_1 = G(\theta) - j(B(\theta) - B_{comp})$$

$$Y'_2 = G(\theta) + j(B(\theta) - B_{comp})$$

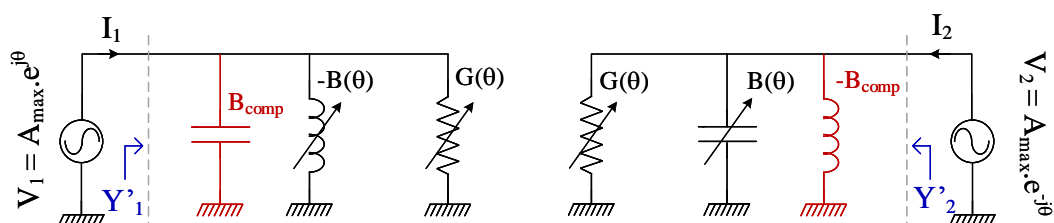


FIGURE II.16 – Technique de compensation de susceptance proposée par Chireix

Le rendement du combineur Chireix devient alors :

$$\eta_{chireix} = \frac{G}{\sqrt{G^2 + (B - B_{comp})^2}} = \frac{2\cos^2(\theta)}{\sqrt{(2\cos^2(\theta))^2 + (\sin(2\theta) - \sin(2\theta_{comp}))^2}}$$

On constate qu'en choisissant judicieusement la valeur de la susceptance de compensation, le rendement du combineur peut être fortement amélioré sur un large recul en puissance. En effet, comme le décrit la Figure II.17, des valeurs de rendement très intéressantes peuvent être atteintes sur des reculs en puissance supérieurs à 10 dB, rendant cette technique extrêmement avantageuse en présence de signaux modulés à fort PAPR.

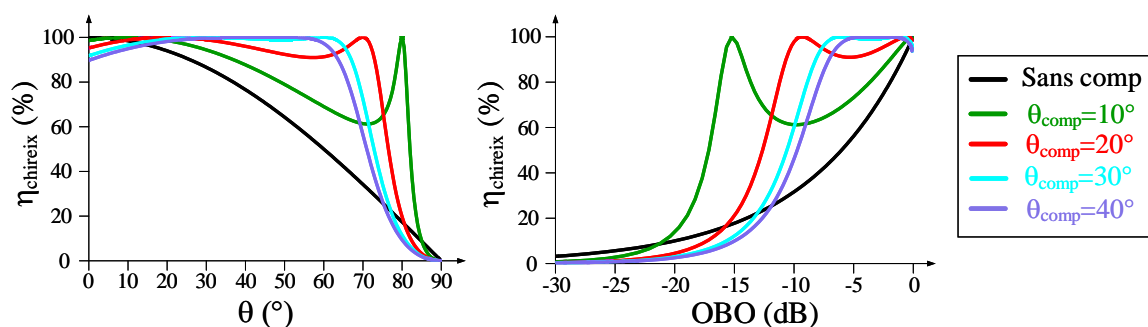


FIGURE II.17 – Courbes de rendement du combineur Chireix simulées pour plusieurs angles de compensation θ_{comp} .

Technique Doherty

Dans cette structure, les modulations de charge actives qui s'appliquent sur les deux amplificateurs de puissance ne sont pas identiques et sont réalisées au travers d'un combineur de puissance non-isolé. Cette technique faisant l'objet de ces travaux de thèse est traitée et développée plus longuement dans la partie suivante (3).

3 La technique d'amplification Doherty

3.1 Étude théorique générale

Proposée pour la première fois par W. Doherty en 1936 [56], l'architecture Doherty avait initialement pour but d'améliorer le rendement énergétique d'amplificateurs à tubes microondes de fortes puissances. Du fait de ses excellentes performances en rendement en présence de signaux modulés et de l'apparition de semi-conducteurs à grand gap, tels que le GaN, cette architecture a fait l'objet de nombreuses recherches et est couramment implémentée dans les systèmes de radiocommunications existants.

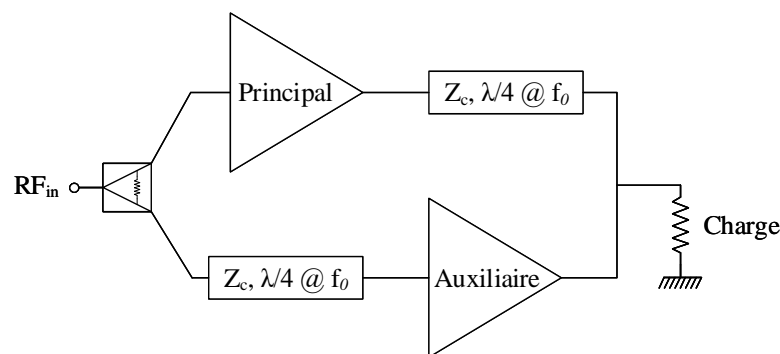


FIGURE II.18 – Architecture conventionnelle de l'amplificateur Doherty

La topologie conventionnelle est basée sur la combinaison de deux amplificateurs à travers une ligne quart d'onde d'impédance caractéristique Z_C . Cette architecture, présentée sur la Figure II.18, est composée d'un amplificateur principal, généralement polarisé en classe AB/B, dont l'impédance de charge va graduellement varier en fonction du niveau de puissance d'entrée. L'amplificateur auxiliaire, polarisé en classe C, va agir comme une charge active sur l'amplificateur principal de façon différée. La puissance d'entrée est répartie dans les deux amplificateurs grâce à un diviseur de puissance Wilkinson. Afin de compenser le retard de phase entre les deux voies, une ligne quart d'onde est ajoutée à l'entrée de la branche auxiliaire.

3.2 Principe de fonctionnement théorique

Le principe de modulation de charge peut être décrit à l'aide de la Figure II.19, où une source de tension impose une différence de potentiel aux bornes d'une charge, elle-même étant connectée à une source de courant.

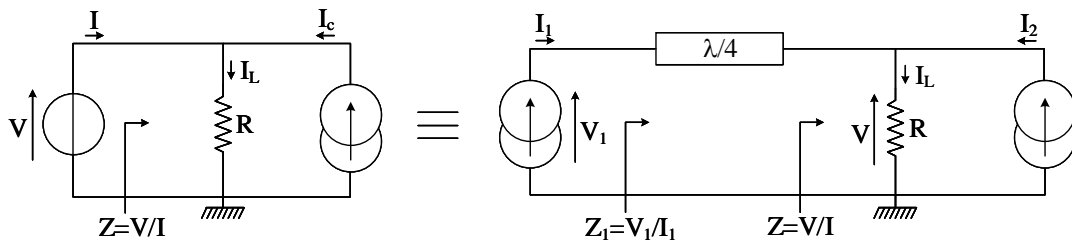


FIGURE II.19 – Principe théorique de la modulation de charge

Dans cette configuration, l'impédance Z présentée à la source de tension est proportionnelle au courant I_L traversant la charge commune R , soit :

$$Z = \frac{V}{I} = \frac{R(I + I_c)}{I} = \frac{RI_L}{I}$$

L'injection du courant I_c autorise donc une modulation de la charge Z .

Ce circuit peut être synthétisé à la fréquence centrale à l'aide de deux sources de courant I_1 et I_2 connectées sur la même charge commune R , mais avec la présence d'un inverseur d'impédance sur la voie 1. Comme pour le circuit précédent, l'impédance Z est modulée par l'injection de courant I_2 , mais est cette fois-ci inversée dans le plan de la source 1 grâce à l'effet $\lambda/4$. L'impédance présentée à la source 1 est donc modulée et inversée telle que :

$$Z_1 = \frac{V_1}{I_1} = \frac{Z_c^2}{Z} = \frac{Z_c^2}{R(I_1 + I_2)} I_1$$

3.2.1 Implémentation : Doherty conventionnel 6-dB

Pour l'étude théorique de l'amplificateur Doherty, considérons deux sources de courant idéales contrôlées dont le courant maximal est noté I_{max} et pour lesquelles l'excursion de tension est limitée par une tension maximale V_{max} et une tension de coude V_k (Figure II.20). Ces deux générateurs, connectés au combineur de puissance représenté sur la Figure II.21 et fonctionnant à une fréquence centrale f_0 , sont assimilés à la réponse au fondamental de deux transistors fonctionnant en classe B dont l'impédance de charge optimale pour un fonctionnement fort niveau peut être définie comme :

$$R_{opt} = \frac{V_{DS0} - V_k}{\frac{I_{max}}{2}} \quad (\text{II.8})$$

Par décomposition en série de Fourier, le courant $I_{DS}(t)$ peut être écrit comme suit :

$$I_{DS}(t) = \frac{I_p}{\pi} + \frac{I_p}{2} \cos(\omega t) + \frac{2I_p}{3\pi} \cos(2\omega t) + \dots \quad (\text{II.9})$$

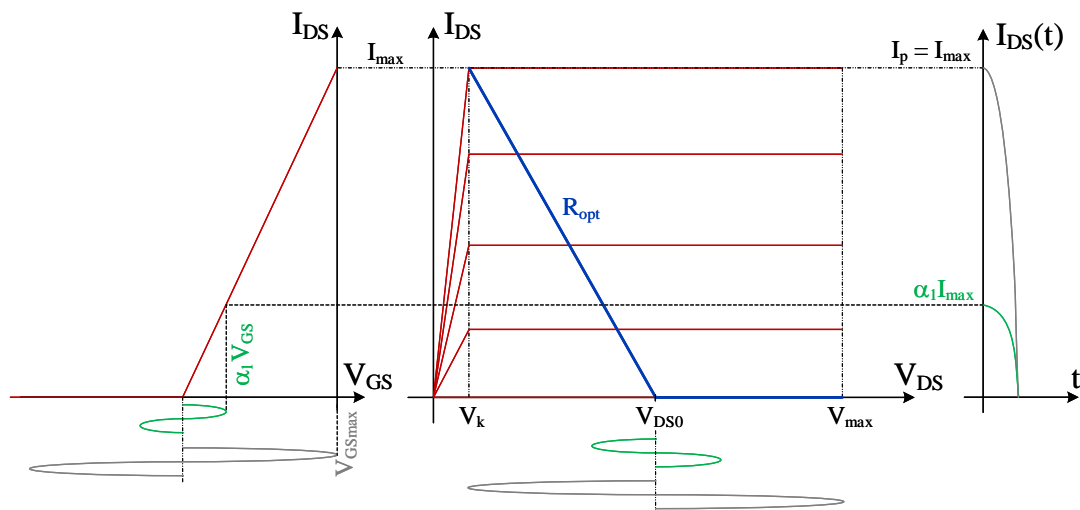


FIGURE II.20 – Caractéristiques DC I/V idéales des deux transistors considérés.

Les fréquences harmoniques supérieures seront considérées court-circuitées pour la suite de l'étude.

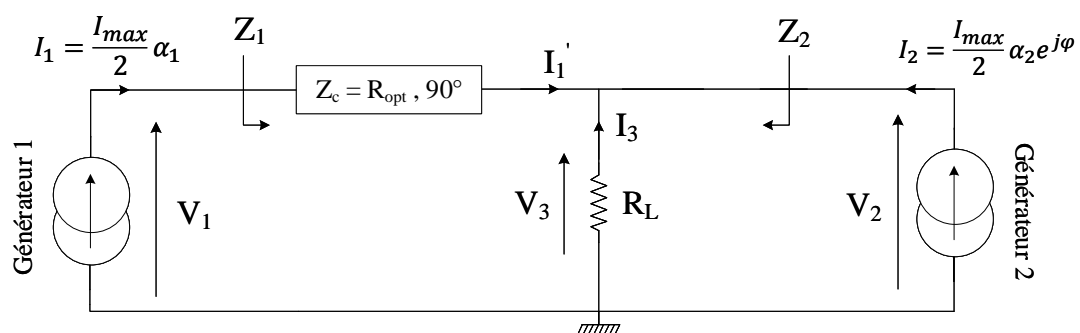


FIGURE II.21 – Schéma idéal du combineur de sortie de l'amplificateur Doherty

Pour les calculs à venir dans cette partie, plusieurs paramètres sont à définir :

- $R_L = R_{opt}/2$, l'impédance de charge connectée au noeud commun ;
- $Z_c = 2R_L$, l'impédance caractéristique de la ligne quart d'onde ;
- $V_{DS0} = R_{opt} I_{max}/2$, la tension de polarisation de drain des deux transistors ;
- α_1 et α_2 , les variables de contrôle des sources 1 et 2 respectivement, avec $0 \leq \alpha_1, \alpha_2 \leq 1$;

— $\varphi = \text{Arg}(I_2) - \text{Arg}(I_1)$, le déphasage entre les deux courants.

Ces travaux de thèse portent sur une architecture de type « Doherty numérique », utilisant un contrôle numérique du signal d'entrée en amplitude et phase sur chacune des voies, les variables α_1 , α_2 et φ seront donc de nouveaux degrés de liberté par rapport à un Doherty conventionnel pour lequel la distribution de puissance en entrée est figée.

Du fait de leur polarisation en classe B, les quantités de courant au fondamental fournies par ces sources peuvent être exprimées telles que :

$$I_1 = \frac{I_{max}}{2}\alpha_1 \quad \text{et} \quad I_2 = \frac{I_{max}}{2}\alpha_2 e^{j\varphi} \quad (\text{II.10})$$

De même, la quantité de courant continu en classe B est égale à :

$$I_{DC1} = \frac{I_{max}}{\pi}\alpha_1 \quad \text{et} \quad I_{DC2} = \frac{I_{max}}{\pi}\alpha_2 \quad (\text{II.11})$$

L'étude présentée ici a pour objectif de déterminer la loi de variation du générateur 2, $\alpha_2 = f(\alpha_1)$, permettant d'obtenir un rendement énergétique maximal. La fonction à maximiser est alors la suivante :

$$\eta = \frac{P_1 + P_2}{V_{DS0}(I_{DC1} + I_{DC2})} = \frac{\frac{1}{2}\Re(V_1 I_1^*) + \frac{1}{2}\Re(V_2 I_2^*)}{R_L I_{max}(I_{DC1} + I_{DC2})} \quad (\text{II.12})$$

Cette fonction sera optimisée pour chaque valeur courante de α_1 en imposant une contrainte sur le module des tensions V_1 et V_2 aux bornes des sources de courant, ne devant pas excéder la valeur de la tension de polarisation V_{DS0} :

$$\max(|V_1|; |V_2|) \leq V_{DS0} \quad (\text{II.13})$$

Le combineur de puissance illustré sur la Figure II.21 peut être décrit par sa matrice chaîne globale à la fréquence centrale, résultant de la mise en cascade des matrices de la ligne $\lambda/4$ et de la résistance de charge R_L :

$$\begin{pmatrix} V_1 \\ I_1 \end{pmatrix} = \begin{pmatrix} j\frac{Z_c}{R_L} & jZ_c \\ j & 0 \end{pmatrix} \begin{pmatrix} V_2 \\ -I_2 \end{pmatrix} \quad (\text{II.14})$$

Le développement de cette matrice mène aux équations suivantes :

$$\begin{cases} V_1 = \frac{jZ_c}{R_L}V_2 - jZ_c I_2 \\ I_1 = \frac{j}{Z_c}V_2 \end{cases} \quad (\text{II.15})$$

La puissance fournie par le générateur 1 au fondamental s'écrit :

$$\begin{aligned}
 P_1 &= \frac{1}{2} \Re(V_1 I_1^*) \\
 &= \frac{1}{2} \Re \left(\left(\frac{j Z_c}{R_L} V_2 - j Z_c I_2 \right) \left(-\frac{j}{Z_c} V_2^* \right) \right) \\
 &= \frac{1}{2} \frac{|V_2|^2}{R_L} - \frac{1}{2} \Re(V_2^* I_2)
 \end{aligned} \tag{II.16}$$

De même, la puissance fournie par le générateur 2 est égale à :

$$\begin{aligned}
 P_2 &= \frac{1}{2} \Re(V_2 I_2^*) \\
 &= \frac{1}{2} \Re \left(I_1 \frac{Z_c}{j} \left(-j \frac{V_1^*}{Z_c} + j \frac{I_1^* Z_c}{R_L} \right) \right) \\
 &= \frac{1}{2} \frac{Z_c^2 |I_1|^2}{R_L} - \frac{1}{2} \Re(I_1 V_1^*) \\
 &= \frac{1}{2} \frac{|V_2|^2}{R_L} - \frac{1}{2} \Re(V_1^* I_1)
 \end{aligned} \tag{II.17}$$

Finalement, la puissance combinée et transmise à la charge R_L est égale à :

$$\begin{aligned}
 P_3 &= \frac{1}{2} \Re(V_3 I_3^*) \\
 &= \frac{1}{2} \Re \left(V_2 \left(\left(-\frac{V_2^*}{R_L} + I_2^* \right) - I_2^* \right) \right) \\
 &= -\frac{1}{2} \frac{|V_2|^2}{R_L}
 \end{aligned} \tag{II.18}$$

La somme algébrique de plusieurs puissances actives dans un circuit sans pertes est nulle. Ceci est confirmé par l'équation (II.19).

$$P_1 + P_2 = -P_3 = -\frac{1}{2} \Re(V_3 I_3^*) \tag{II.19}$$

Afin de simplifier les équations par la suite, on posera :

$$A = \frac{1}{2} \frac{|V_2|^2}{R_L} \quad (\text{II.20})$$

Les expressions des impédances Z_1 et Z_2 vues par les sources 1 et 2 respectivement sont déterminées à partir du développement de la matrice (IV.13) :

$$Z_1 = \frac{V_1}{I_1} = \frac{Z_c^2}{R_L} - Z_c^2 \frac{I_2}{V_2} = \frac{Z_c^2}{R_L} - j Z_c \frac{I_2}{I_1} \quad (\text{II.21})$$

$$Z_2 = \frac{V_2}{I_2} = -j Z_c \frac{I_1}{I_2}$$

Il en résulte donc les expressions des puissances suivantes :

$$\begin{aligned} P_1 &= A - \frac{1}{2} |V_2|^2 \Re \left(j \frac{I_2}{I_1} \frac{1}{Z_c} \right) \\ &= A - \frac{1}{2} |V_2|^2 \Re \left(j \left| \frac{I_2}{I_1} \right| \frac{\cos(\varphi)}{Z_c} - \left| \frac{I_2}{I_1} \right| \frac{\sin(\varphi)}{Z_c} \right) \\ &= A + \frac{1}{2} \frac{|V_2|^2}{Z_c} \left| \frac{I_2}{I_1} \right| \sin(\varphi) \end{aligned} \quad (\text{II.22})$$

$$\begin{aligned} P_2 &= A - \frac{1}{2} |I_1|^2 \Re \left(\frac{Z_c^2}{R_L} + j Z_c \left| \frac{I_2}{I_1} \right| \cos(\varphi) + Z_c \left| \frac{I_2}{I_1} \right| \sin(\varphi) \right) \\ &= A - \frac{1}{2} |I_1|^2 \left(\frac{Z_c^2}{R_L} + Z_c \left| \frac{I_2}{I_1} \right| \sin(\varphi) \right) \\ &= A - \frac{1}{2} \frac{|V_2|^2}{R_L} - \frac{1}{2} \frac{|V_2|^2}{Z_c} \left| \frac{I_2}{I_1} \right| \sin(\varphi) \\ &= -\frac{1}{2} \frac{|V_2|^2}{Z_c} \left| \frac{I_2}{I_1} \right| \sin(\varphi) \end{aligned} \quad (\text{II.23})$$

La Figure II.22(a) représente l'évolution des puissances précédentes en fonction du déphasage φ . La puissance P_1 évolue autour d'une valeur moyenne de A et la puissance P_2 autour de 0. Pour tout déphasage φ compris entre 0 et π , la puissance P_2 est négative. La puissance P_3 récoltée sur la charge reste constante pour tout déphasage appliqué entre les deux voies, ce qui est conforme aux équations (II.18) et (II.19). La valeur de phase optimale pour obtenir un rendement maximal pourrait alors prendre toutes les valeurs

où $P_2 > 0$. Cependant, si l'on observe l'équation (II.24) tracée sur la Figure II.22(b), le module de la tension aux bornes du générateur 1 devient supérieur à V_{DS0} pour de nombreuses valeurs de phases où P_2 est positive.

$$V_1 = \frac{jZ_c}{R_L} V_2 - jZ_c I_2$$

$$V_1 = \frac{Z_c^2}{R_L} |I_1| - jZ_c |I_2| e^{j\varphi} \quad (\text{II.24})$$

$$|V_1| = \sqrt{\left(\frac{Z_c^2}{R_L} |I_1| + |I_2| Z_c \sin(\varphi) \right)^2 + (Z_c |I_2| \cos(\varphi))^2}$$

Le point de fonctionnement au maximum de puissance du Doherty, satisfaisant la contrainte imposée est obtenu si et seulement si une différence de phase de $\varphi = -\pi/2 + 2k\pi$ est appliquée. Dans ces conditions, la combinaison de puissance est optimale et la contrainte sur le module des tensions est respectée. Cette valeur de φ sera conservée jusqu'à la fin de l'étude.

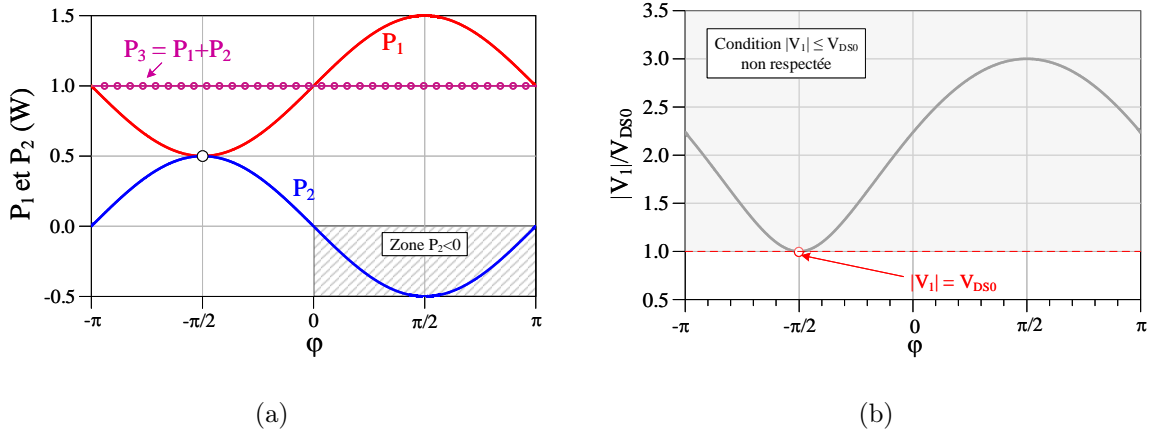


FIGURE II.22 – (a) Évolution des puissances P_1 (rouge) et P_2 (bleu) en fonction du déphasage φ lorsque $\left| \frac{I_2}{I_1} \right| = 1$ et $|V_2| = V_{DS0}$. La zone hachurée représente des valeurs où P_2 est négative. (b) Évolution du module de V_1 normalisé par la tension de polarisation V_{DS0} pour $|I_1| = |I_2| = I_{max}/2$.

Afin de calculer et d'optimiser l'expression du rendement, les puissances au fondamental et au continu doivent être réécrites en fonction des variables de commande α_1 et α_2 . De façon indépendante à l'implémentation future, on considère la consommation d'un transistor en classe B par souci de simplification.

$$P_{DC} = P_{DC1} + P_{DC2} = \frac{I_{max}}{\pi} V_{DS0} (\alpha_1 + \alpha_2) = \frac{R_L I_{max}^2}{\pi} (\alpha_1 + \alpha_2) \quad (\text{II.25})$$

$$P_1 = \frac{1}{2} \frac{|V_2|^2}{R_L} + \frac{1}{2} \frac{|V_2|^2}{Z_c} \frac{\alpha_2}{\alpha_1} \sin(\varphi)$$

$$P_1 = \frac{1}{2} \frac{Z_c^2}{R_L} \left| \frac{I_{max}}{2} \alpha_1 \right|^2 + \frac{1}{2} Z_c \left| \frac{I_{max}}{2} \alpha_1 \right|^2 \frac{\alpha_2}{\alpha_1} \sin(\varphi) \quad (\text{II.26})$$

$$P_1 = \frac{R_L}{4} I_{max}^2 \alpha_1^2 \left(2 + \frac{\alpha_2}{\alpha_1} \sin(\varphi) \right)$$

$$P_2 = -\frac{1}{2} Z_c |I_1|^2 \left| \frac{I_2}{I_1} \right| \sin(\varphi) \quad (\text{II.27})$$

$$P_2 = -\frac{R_L}{4} I_{max}^2 \alpha_1^2 \frac{\alpha_2}{\alpha_1} \sin(\varphi)$$

Ainsi, la combinaison de (II.25), (II.26) et (II.27) permet d'obtenir le rendement suivant :

$$\eta = \frac{P_1 + P_2}{P_{DC}} = \frac{\pi \alpha_1^2}{2(\alpha_1 + \alpha_2)} \quad (\text{II.28})$$

Conformément à l'équation (II.28), le rendement peut être représenté en fonction du niveau d'entrée α_1 pour plusieurs valeurs de α_2 .

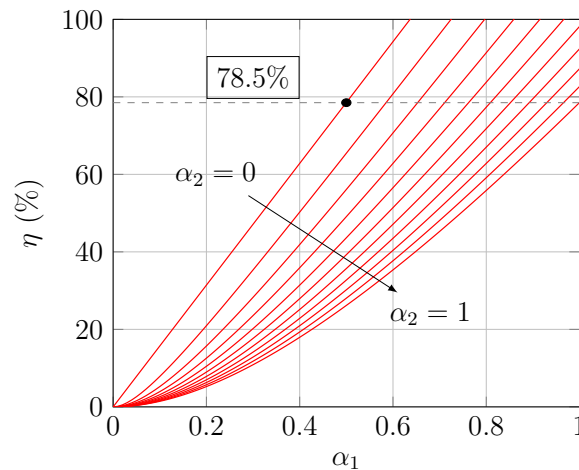


FIGURE II.23 – Évolution du rendement en fonction du niveau α_1 pour différentes valeurs de α_2 .

On constate que le générateur 2 doit rester éteint pour toute valeur de α_1 inférieure à 0,5 afin d'obtenir un rendement optimal. Un retard de conduction sera donc nécessaire pour le générateur 2. Pour des niveaux d'entrée supérieurs ($0,5 < \alpha_1 \leq 1$), une variation

appropriée de la commande α_2 en fonction de α_1 peut donc permettre de maximiser le rendement tout en respectant les contraintes imposées en (II.13). Pour cela, les équations en (II.15) peuvent être réécrites en fonction des variables de commande :

$$\Leftrightarrow \begin{cases} V_1 = \frac{4R_L^2}{R_L} \frac{I_{max}}{2} \alpha_1 - j2R_L \frac{I_{max}}{2} \alpha_2 e^{-j\frac{\pi}{2}} \\ V_2 = -j2R_L \frac{I_{max}}{2} \alpha_1 \end{cases} \Leftrightarrow \begin{cases} |V_1| = V_{DS0}(2\alpha_1 - \alpha_2) \\ |V_2| = V_{DS0}\alpha_1 \end{cases} \quad (\text{II.29})$$

Dans le but de respecter la contrainte imposée, la condition de variation de α_2 peut donc s'écrire :

$$V_{DS0}(2\alpha_1 - \alpha_2) \leq V_{DS0} \quad \alpha_2 \geq 2\alpha_1 - 1 \quad (\text{II.30})$$

En injectant cette loi de variation dans (II.28), on obtient l'expression de l'enveloppe de la courbe de rendement théoriquement offerte par l'amplificateur Doherty :

$$\eta = \frac{\pi}{2} \alpha_1 \quad \text{pour } (0 \leq \alpha_1 \leq 0,5) \quad (\text{II.31})$$

$$\eta = \frac{\pi}{2} \frac{\alpha_1^2}{3\alpha_1 - 1} \quad \text{pour } (0,5 < \alpha_1 \leq 1)$$

Cette loi de variation peut également être extraite par utilisation d'un optimiseur fonctionnant sous contrainte. La Figure II.24 présente les résultats d'optimisation obtenus. En faisant varier linéairement α_1 , l'optimiseur calcule la valeur de α_2 permettant d'obtenir un rendement maximal tout en gardant les tensions V_1 et V_2 inférieures à la tension de polarisation V_{DS0} .

Plusieurs conclusions peuvent être dégagées des courbes obtenues :

- La loi de variation du courant I_2 nécessite un retard de conduction mais également un accroissement deux fois plus important que le courant I_1 lorsque le générateur 2 est en conduction.
- La tension V_2 croît linéairement sur toute la plage de variation de α_1 . La tension V_1 en revanche atteint sa valeur limite de V_{DS0} à partir du point de transition ($\alpha_1 = 0,5$). L'action du générateur 2 permet de maintenir V_1 maximale pour tout niveau d'entrée supérieur.

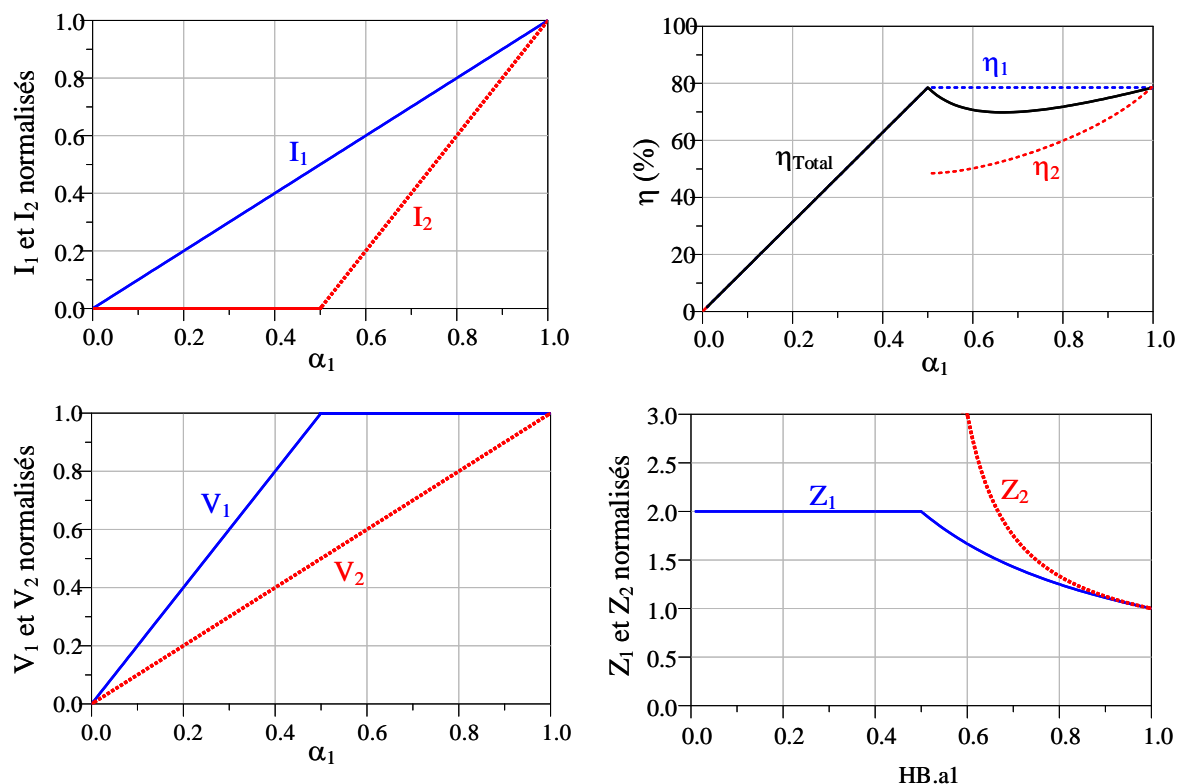


FIGURE II.24 – Variations théoriques des paramètres de l'amplificateur Doherty : courants, tensions, impédances et rendement associé.

- L'impédance résultante Z_1 est ainsi modulée d'un facteur 2 grâce à l'action du générateur 2. L'impédance Z_2 est quant à elle modulée d'une valeur infiniment grande vers la même valeur que le générateur 1 en fort niveau.
- Finalement, le rendement présente deux « pics » à la valeur maximale de 78,5%. Le premier maximum a lieu à la puissance de transition ($\alpha_1 = 0,5$) que l'on nommera par la suite **puissance d'OBO** (*Output Back-Off*) et dont la valeur α_{BO} définit le seuil de déclenchement du générateur 2. Le deuxième maximum de rendement a lieu lorsque la puissance d'entrée est maximale ($\alpha_1 = 1$) que l'on nommera par la suite **puissance de saturation**. À cause de la contrainte imposée, le rendement ne peut être maintenu à sa valeur maximale de 78,5% dans la zone de modulation de charge et possède ainsi une forme parabolique.
- Ces lois de variation des courants I_1 et I_2 permettant d'obtenir le fonctionnement Doherty correspondent à la meilleure solution atteignable en termes de rendement. L'efficacité énergétique est à sa valeur maximale pour toute valeur de α_1 .

3.2.2 Architecture Doherty asymétrique

Le résultat précédent correspond au cas typique de l'amplificateur Doherty où le rendement est optimisé sur la moitié de l'excursion d'entrée (de $\alpha_1 = \alpha_{BO} = 0,5$ à $\alpha_1 = 1$) et donne une optimisation du rendement sur 6-dB de recul en puissance. En revanche, le premier pic de rendement présent au point d'OBO peut être décalé afin d'élargir ou de rétrécir la zone de modulation de charge.

Considérons le combineur de sortie illustré sur la Figure II.25, où cette fois-ci un facteur k est appliqué au courant de la source 2, traduisant le fait qu'un transistor k fois plus grand est employé. Les courants au fondamental et au DC de la source 2 deviennent alors :

$$I_2 = k \frac{I_{max}}{2} \alpha_2 e^{j\varphi} \quad \text{et} \quad I_{DC_2} = k \frac{I_{max}}{\pi} \alpha_2 \quad (\text{II.32})$$

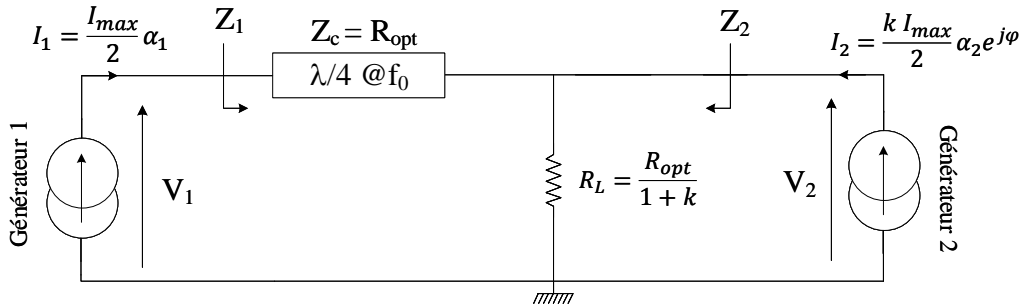


FIGURE II.25 – Combineur de sortie d'un Doherty utilisant deux cellules actives asymétriques.

Dans ces conditions, la charge commune connectée au noeud commun prend la valeur suivante :

$$R_L = \frac{R_{opt}}{1 + k} \quad (\text{II.33})$$

Le générateur 2 reste éteint jusqu'à ce que le niveau d'entrée dépasse la valeur seuil, soit $\alpha_1 = \alpha_{BO}$. À cette puissance de transition, le générateur 1 voit son premier pic de rendement car sa tension V_1 atteint sa valeur seuil V_{DS0} :

$$\frac{I_{max}}{2} \alpha_{BO} \frac{R_{opt}^2}{\frac{R_{opt}}{1+k}} = \frac{R_{opt} I_{max}}{2}$$

$$\alpha_{BO} = \frac{1}{1 + k} \quad (\text{II.34})$$

De plus, ce seuil de déclenchement définit directement la valeur de recul en puissance de sortie (en dB). Il est donné par l'expression :

$$P_{BO} = 20.\log(\alpha_{BO}) = -20.\log(1 + k) \quad (\text{II.35})$$

Afin d'obtenir une expression du rendement en fonction du facteur d'asymétrie k entre les deux générateurs, il est nécessaire de réécrire les équations des puissances continues et fondamentales provenant des équations (II.22), (II.23) et (II.25) :

$$\begin{aligned} P_1 &= \frac{R_{opt} I_{max}^2}{8} \alpha_1^2 \left[1 + k + k \frac{\alpha_2}{\alpha_1} \sin(\varphi) \right] \\ P_2 &= -\frac{R_{opt} I_{max}^2}{8} \alpha_1^2 k \frac{\alpha_2}{\alpha_1} \sin(\varphi) \\ P_{DC} &= \frac{I_{max}^2}{\pi} \frac{R_{opt}}{2} (\alpha_1 + k\alpha_2) \end{aligned} \quad (\text{II.36})$$

Les équations précédentes permettent donc d'exprimer le rendement en fonction de k :

$$\eta = \frac{P_1 + P_2}{P_{DC}} = \frac{\pi \alpha_1^2 (1 + k)}{4 \alpha_1 + k\alpha_2} \quad (\text{II.37})$$

Comme pour le Doherty conventionnel présenté dans la partie précédente, on peut représenter les variations du rendement en fonction de α_1 pour plusieurs valeurs de α_2 . La Figure II.26 présente un faisceau de courbes obtenues pour $k = 2$. On constate que le premier pic de rendement est cette fois-ci décalé à une valeur de $\alpha_{BO} = 0,33$, autorisant ainsi un recul en puissance d'environ 9,5-dB. Pour des niveaux de puissance inférieurs le générateur 2 demeure éteint de façon à assurer le rendement optimal. De façon analogue au cas symétrique, pour toute puissance supérieure à α_{BO} , une loi de variation de α_2 appropriée permet d'obtenir un rendement maximal tout en satisfaisant la contrainte imposée sur V_1 et V_2 .

Pour cela, l'équation (II.15) peut être réécrite en fonction de α_1 , α_2 et k :

$$\begin{aligned} &\begin{cases} V_1 = \frac{Z_c^2}{R_L} I_1 - Z_c I_2 \\ V_2 = -j Z_c I_1 \end{cases} \\ \Leftrightarrow &\begin{cases} |V_1| = V_{DS0} [(1 + k)\alpha_1 - k\alpha_2] \\ |V_2| = V_{DS0} \alpha_1 \end{cases} \end{aligned} \quad (\text{II.38})$$

La loi de variation optimale respectant la contrainte peut donc s'écrire :

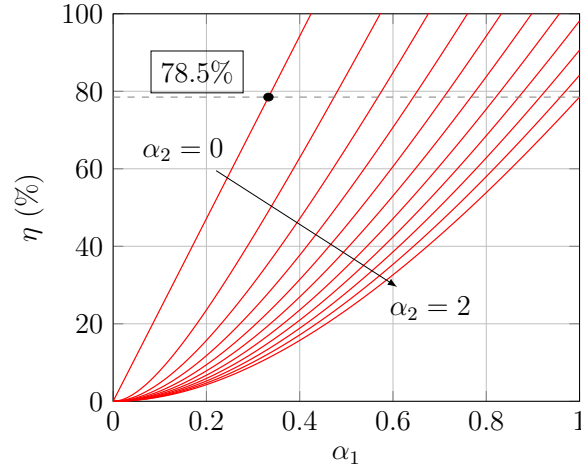


FIGURE II.26 – Évolution du rendement en fonction du niveau α_1 pour différentes valeurs de α_2 lorsque le facteur d'asymétrie est fixé à $k = 2$.

$$V_{DS0} \geq V_{DS0} [(1 + n)\alpha_1 - k\alpha_2]$$

$$\alpha_2 \geq \left(\frac{1 + k}{k} \right) \alpha_1 - \frac{1}{k} \quad (\text{II.39})$$

Finalement, en injectant cette loi de variation dans l'expression du rendement (II.37), on obtient une expression généralisée en fonction du facteur d'asymétrie :

$$\eta = \frac{\pi}{4} \alpha_1 (1 + k) \quad \text{pour } (0 \leq \alpha_1 \leq \alpha_{BO}) \quad (\text{II.40})$$

$$\eta = \frac{\pi}{4} \frac{\alpha_1^2 (1 + k)}{2\alpha_1 + k\alpha_1 - 1} \quad \text{pour } (\alpha_{BO} < \alpha_1 \leq 1)$$

La Figure II.27 présente les courbes de rendement, tensions, courants et impédances obtenues pour différents facteurs d'asymétrie ($k = 1, 2, 3$).

Contrairement au cas symétrique, la loi de variation de I_2 varie fortement en fonction du facteur k appliqué. Par exemple, dans le cas où $k = 2$ (9,5-dB d'OBO), une quantité de courant I_2 deux fois supérieure à I_1 sera nécessaire afin d'obtenir les performances en rendement théoriques. D'un point de vue implémentation, cela nécessite l'utilisation d'une cellule active de taille deux fois plus importante, permettant de délivrer un courant I_2 suffisant dans la zone de modulation de charge.

L'étude théorique présentée dans cette partie a permis de mettre en avant les lois de variation des quantités de courant au fondamental nécessaires pour obtenir un rendement maximal dans la zone de modulation de charge en fonction du facteur d'asymétrie k

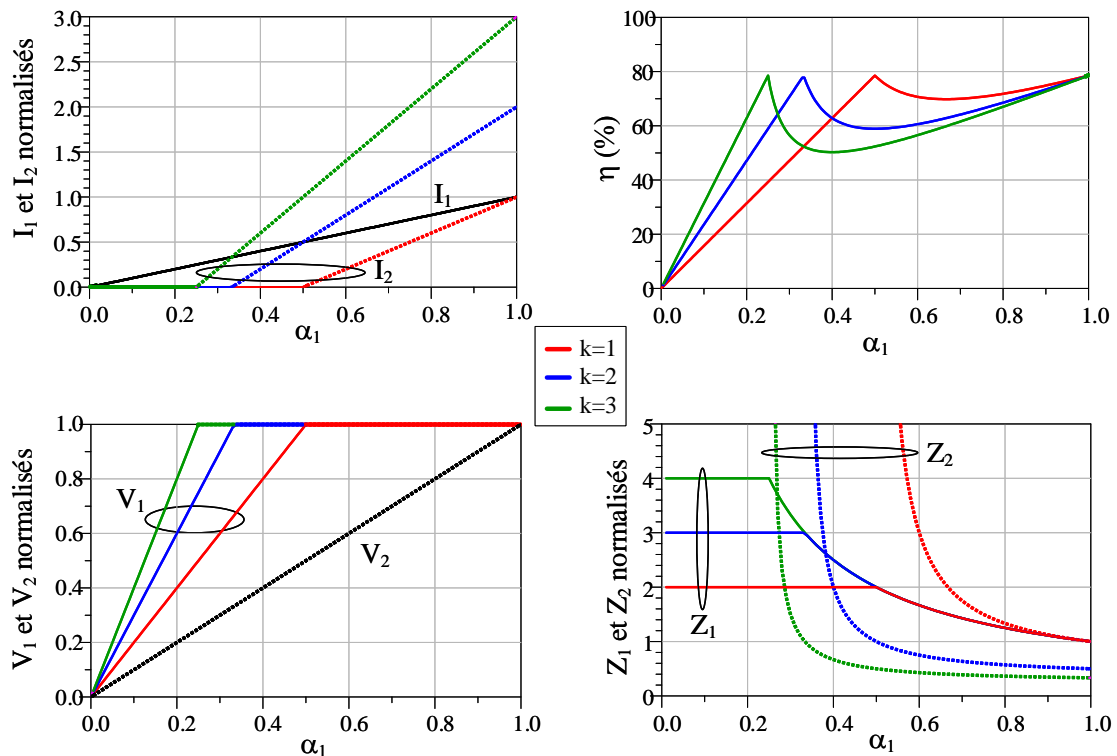


FIGURE II.27 – Variations des paramètres théoriques du principal (trait plein) et de l'auxiliaire (trait pointillé) pour différents facteurs d'asymétrie.

appliqué entre les deux cellules actives, tout en respectant les contraintes imposées pour les tensions maximales admissibles. Cependant, la non-idéalité des transistors utilisés ainsi que les contraintes de mise en oeuvre pour obtenir les lois de commande théoriques doivent être prises en compte lors d'une conception.

3.3 Implémentation avec des transistors réels

3.3.1 Prise en compte des effets réactifs parasites

Dans le cadre d'une conception d'amplificateur, les circuits théoriques étudiés précédemment utilisant des sources de courant idéales permettent d'établir les lois de variation théoriques nécessaires à l'obtention des performances offertes par l'amplificateur Doherty. Néanmoins, l'utilisation de transistors à effet de champ impose la prise en compte d'éléments réactifs qui complexifient grandement l'étude.

Ces éléments parasites peuvent être modélisés de façon simplifiée par une capacité équivalente au fondamental à fort niveau C_{out} (détaillé dans le chapitre 1) et une self L_{out} provenant de la mise en boîtier du transistor (gate, source, drain feeders, bondings...). Une méthode simple d'estimation de ces paramètres est présentée sur la Figure II.28.

Le transistor utilisé est simulé en paramètres $[S]$ lorsqu'il est pincé et polarisé à sa tension de drain nominale. Aucun signal RF n'est envoyé sur la grille (connectée à 50Ω). Dans cette configuration, la partie imaginaire de l'impédance Z_{22} vue en sortie du tran-

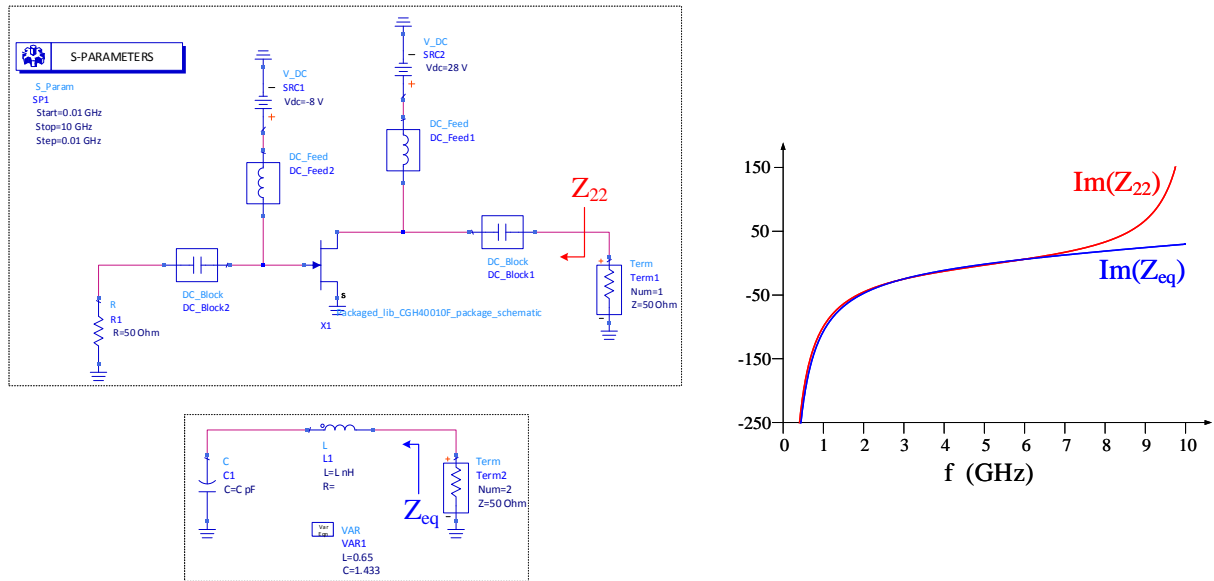


FIGURE II.28 – Simulation en paramètres [S] d'un transistor HEMT GaN (CREE CGH40010F) permettant d'estimer les éléments intrinsèques de sortie C_{out} et L_{out} .

Le schéma électrique du transistor correspond à la réponse des éléments réactifs de sortie, c'est-à-dire C_{out} et L_{out} (en négligeant les autres éléments parasites introduits par le boîtier). Leur valeur est alors estimée en ajustant la réponse d'un circuit LC avec la réponse en sortie du transistor.

Cette méthode permet donc d'estimer de façon simple les éléments réactifs équivalents sans la nécessité de développer un modèle compact. Par approximation, les valeurs sont considérées constantes le long du cycle de charge fort signal. De façon réelle, une déviation de ces paramètres par effet non-linéaire est attendue, cependant, cette approche simple permet d'obtenir facilement les tendances fréquentielles du circuit équivalent de sortie nécessaires à la conception d'un amplificateur large bande.

La prise en compte de ces éléments, et notamment la capacité C_{out} s'avère cruciale dans une conception car ils induisent une dispersion fréquentielle importante de la zone d'impédance optimale [21], réduisant les performances de l'amplificateur en large bande.

Afin de réaliser une étude approfondie de l'amplificateur en fonction de la fréquence, considérons le schéma électrique de la Figure II.29 incluant les parasites de sortie de chaque transistor. Les valeurs de Z_c et R_L sont fixées à R_{opt} et $R_{opt}/2$ respectivement pour obtenir un fonctionnement conventionnel 6-dB. Les deux sources de courant, considérées identiques, sont désormais nommées **principale** et **auxiliaire** et délivrent une quantité de courant au fondamental I_p et I_a respectivement.

L'étude réalisée à la fréquence centrale f_0 dans la partie 3.2.1 s'avère bien plus complexe lorsque la fréquence de fonctionnement f varie. En effet, la matrice chaîne de la ligne quart d'onde peut dans ce cas s'écrire :

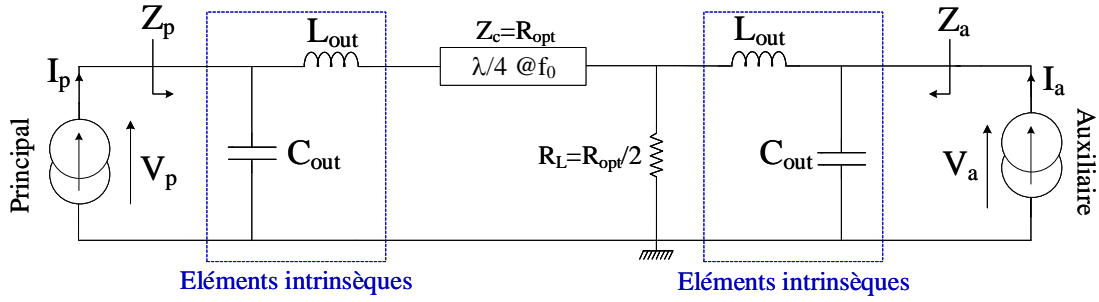


FIGURE II.29 – Combineur de puissance Doherty avec prise en compte des éléments intrinsèques des transistors.

$$\begin{pmatrix} \cos\left(\frac{\pi f}{2f_0}\right) & jZ_c \sin\left(\frac{\pi f}{2f_0}\right) \\ \frac{j}{Z_c} \sin\left(\frac{\pi f}{2f_0}\right) & \cos\left(\frac{\pi f}{2f_0}\right) \end{pmatrix} \quad (\text{II.41})$$

L'inversion d'impédance réalisée au recul de puissance correspondant à l'OBO à la fréquence centrale n'est plus assurée pour des fréquences différentes de f_0 . L'impédance de charge $2R_{opt}$ présentée au transistor principal n'est donc pas maintenue sur une large bande. C'est notamment à ce point de transition que la contrainte est la plus forte car le facteur de transformation est élevé (typiquement 4 pour le Doherty conventionnel). D'après la limite de Bode-Fano, présentée dans le chapitre 1, on constate que ce point est le plus contraignant en termes de bande passante. La Figure II.30 illustre le comportement de l'amplificateur (sans prise en compte des parasites de sortie) sur une bande de fréquences relative de 50%. Pour des fréquences f s'éloignant de la fréquence centrale, la tension de sortie du principal V_p n'est pas maintenue à sa valeur maximale V_{DS0} dans la zone de modulation de charge, ceci implique donc une dégradation rapide du rendement dans cette plage de puissance.

Une autre représentation telle que la Figure II.31 permet d'observer l'évolution du rendement à 6-dB d'OBO et à pleine puissance en fonction de la fréquence. Le point critique en termes de rendement correspond au point d'OBO. À ce niveau de puissance, l'amplificateur idéal (sans effets parasites) autorise une bande relative instantanée d'environ 28%. Cette valeur caractérise la bande autour de f_0 pour laquelle le rendement est maintenu au moins à 10% de sa valeur maximale. En revanche, à pleine puissance, le rendement est indépendant de la fréquence car l'impédance caractéristique de la ligne $Z_c = R_{opt}$ est égale à l'impédance de charge $2R_L = R_{opt}$.

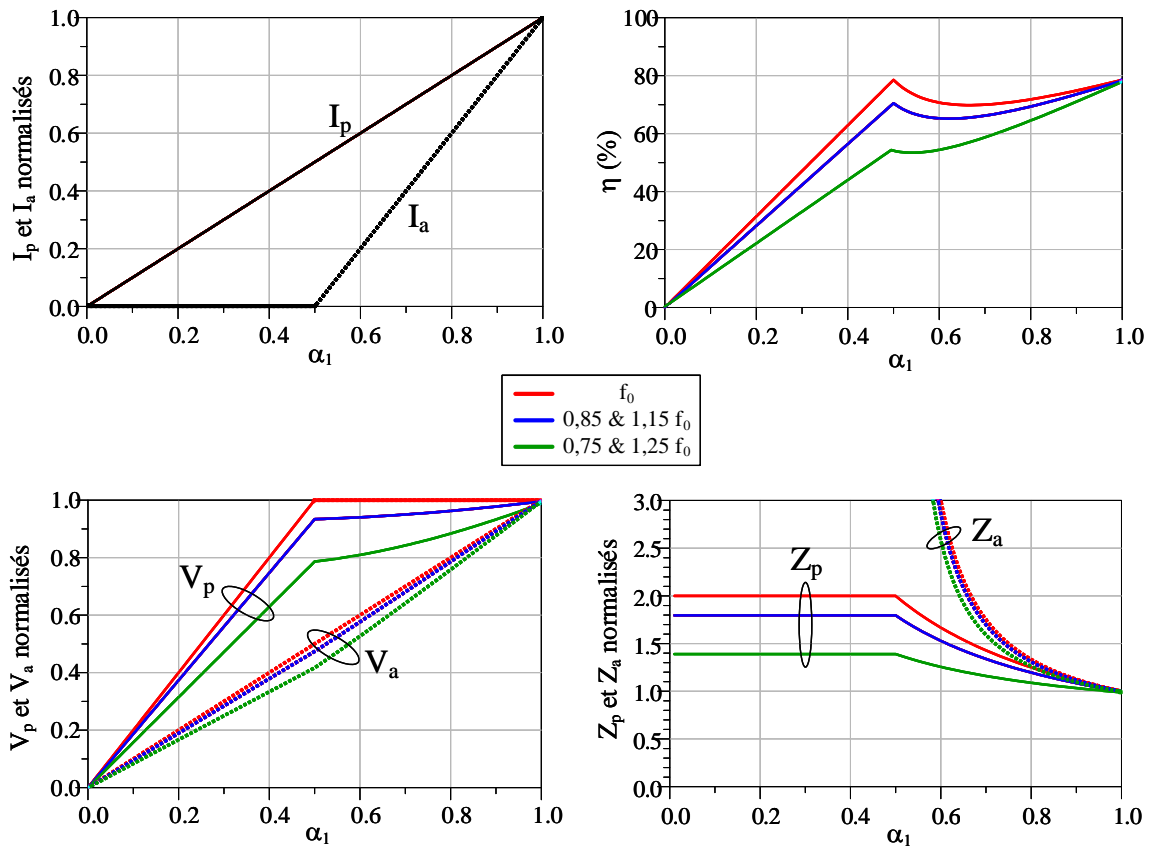


FIGURE II.30 – Évolution des paramètres du Doherty idéal (sans éléments intrinsèques) en fonction de la fréquence.

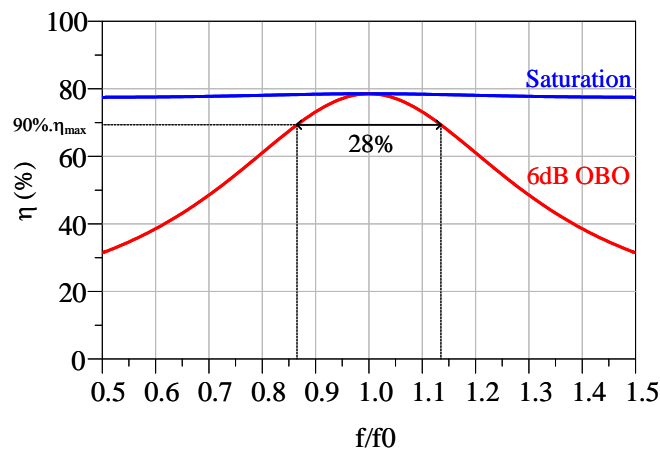


FIGURE II.31 – Évolution du rendement de drain du Doherty idéal (sans éléments parasites) en fonction de la fréquence, à la puissance d'OBO et à pleine puissance.

Si maintenant les éléments intrinsèques des transistors sont pris en compte, leur effet couplé à l'effet de la ligne $\lambda/4$ induit une restriction en bande passante encore plus importante. La simulation présentée sur la Figure II.32 montre qu'une chute de rende-

ment importante apparait conjointement à 6-dB d'OBO et à pleine puissance. Dans cette configuration, la bande passante relative instantanée s'amenuise à seulement 12% à 6-dB d'OBO et à environ 28% à pleine puissance.

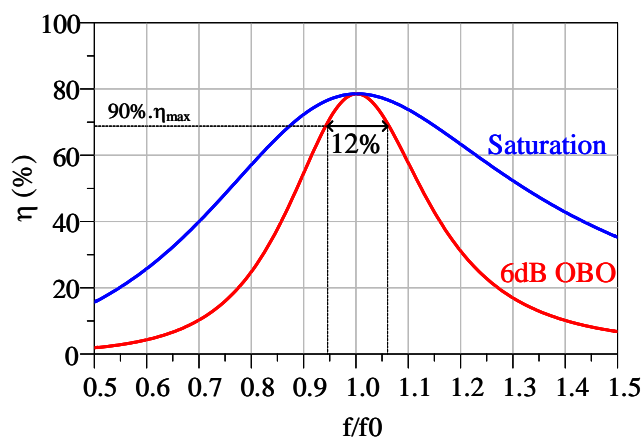


FIGURE II.32 – Évolution du rendement de drain du Doherty avec prise en compte des éléments parasites des transistors en fonction de la fréquence.

Cette réduction importante des performances sur la bande est notamment due à une dégradation des paramètres de l'amplificateur. En effet, comme l'illustre la Figure II.33, la tension V_p n'est plus maintenue à sa valeur maximale dans la zone de modulation de charge lorsque la fréquence s'écarte de f_0 , l'impédance vue par le principal n'est plus modulée de façon correcte.

Cette baisse critique de la bande passante représente un point bloquant dans l'amplificateur Doherty et fait l'objet de nombreuses recherches en vue de compenser au mieux l'effet dispersif des éléments intrinsèques des transistors. Une possibilité couramment utilisée est la technique « d'absorption des parasites » dans laquelle la conception de l'inverseur d'impédance est réalisée en intégrant l'effet dispersif des éléments réactifs des sources de courant ([57],[58],[59]).

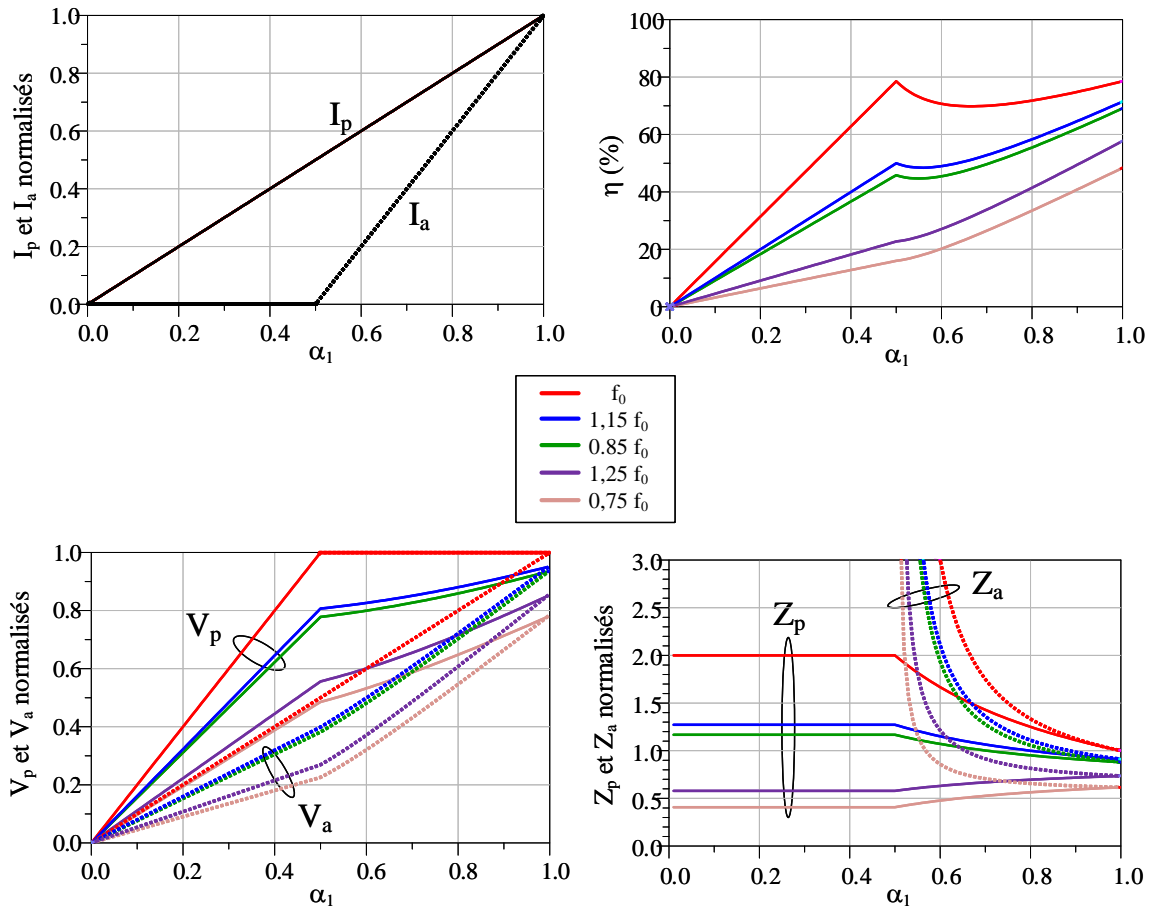


FIGURE II.33 – Évolution des paramètres du Doherty réel (avec éléments intrinsèques) en fonction de la fréquence.

Dans ce contexte, les travaux de [60] se positionnent à l'état de l'art à l'heure actuelle. La méthodologie de conception proposée se base sur la connaissance des éléments intrinsèques des transistors C_{out} et L_{out} . L'objectif est de réaliser un inverseur d'impédance électriquement équivalent à la fréquence centrale suivant la topologie proposée sur la Figure II.34.

L'impédance caractéristique équivalente de cet inverseur peut être calculée par :

$$Z_c = \frac{1}{2\pi f_0 C_{out}} \quad (\text{II.42})$$

Connaissant la condition de charge du transistor principal à la puissance d'OBO ($2R_{opt}$), il est possible de calculer l'impédance à présenter au noeud commun telle que :

$$R_L = \frac{Z_c^2}{2R_{opt}} \quad (\text{II.43})$$

Afin de réaliser la fonction d'inversion d'impédance, une self additionnelle L_x est ajou-

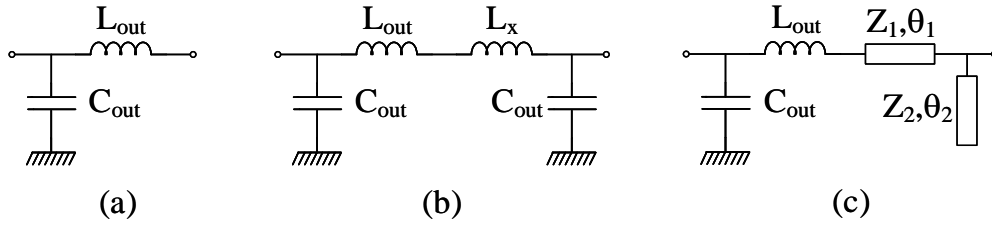


FIGURE II.34 – Approche de conception de l’inverseur d’impédance adoptée par [60]. (a) Modèle équivalent de sortie du transistor, (b) Inverseur d’impédance équivalent en éléments localisés et (c) en éléments distribués.

tée. Sa valeur est calculée comme suit :

$$|Z_x| = 2\pi f_0 L_x = Z_c - 2\pi f_0 L_{out} \quad (\text{II.44})$$

Cette approche en éléments localisés est ensuite transposée sous forme d’éléments distribués. L’inductance L_x est remplacée par une ligne inductive d’impédance Z_1 et l’effet capacitif C_{out} est remplacé par un stub en circuit ouvert d’impédance Z_2 . Les longueurs électriques de ces lignes sont alors calculées suivant (II.45), où les degrés de liberté pour l’optimisation sont Z_1 et Z_2 .

$$\theta_1 = \sin^{-1} \left(\frac{|Z_x|}{Z_1} \right) \quad \text{et} \quad \theta_2 = \tan^{-1} \left(\frac{Z_2}{Z_c} \right) \quad (\text{II.45})$$

Le combineur de sortie obtenu ainsi que l’impédance intrinsèque Z_p vue par le transistor principal sont représentés sur la Figure II.35.

L’impédance Z_p est également tracée en partie réelle et imaginaire dans les conditions suivantes :

- $C_{out} = 1,433$ pF
- $L_{out} = 0,646$ nH
- $R_{opt} = 30$ Ω
- $f_0 = 2,5$ GHz

Notons également la présence d’une offset line permettant d’assurer un circuit ouvert vu du noeud commun lorsque l’auxiliaire n’est pas en conduction. Une avance de phase φ est aussi appliquée en entrée afin de compenser le retard induit par cette ligne.

On constate que le combineur permet de transformer la partie réelle de l’impédance au noeud commun vers une impédance proche de $2R_{opt}$ sur une bande d’environ 1 GHz. De plus, la réponse de Z_p en partie imaginaire est quasi-nulle sur toute la bande.

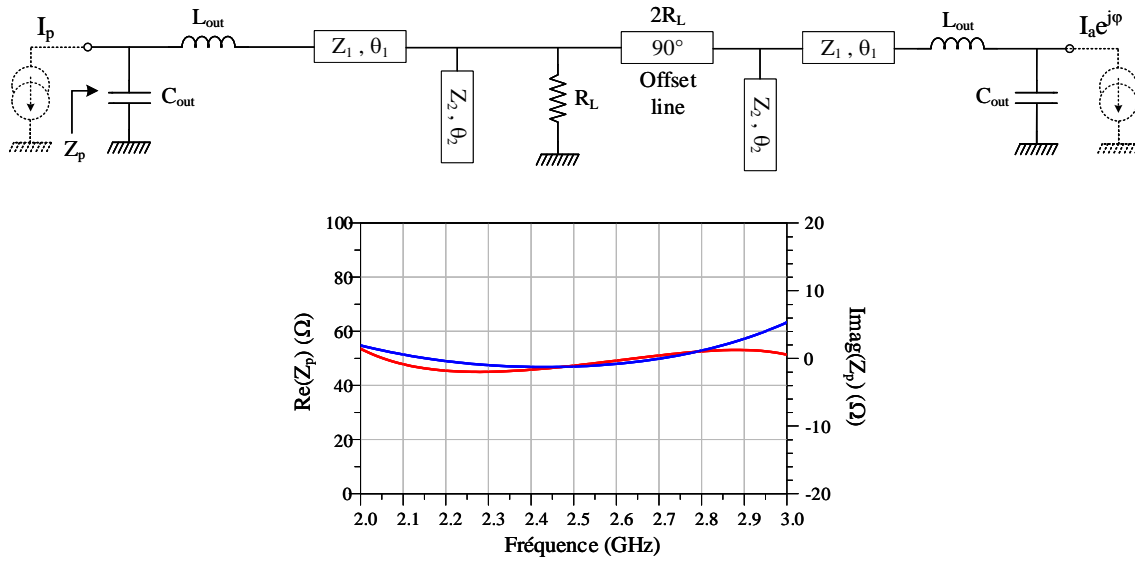


FIGURE II.35 – Combineur de sortie réalisant une inversion d'impédance large bande avec absorption des parasites de sortie des transistors [60].

Les résultats obtenus dans les travaux rapportés en [60] en bande S, utilisant deux transistors GaN (CREE CGH40010F), sont actuellement à l'état de l'art. Le rendement de drain mesuré à 6-dB d'OBO est maintenu supérieur à 40% sur une bande relative de 87%, soit plus de 2 GHz (Figure II.36).

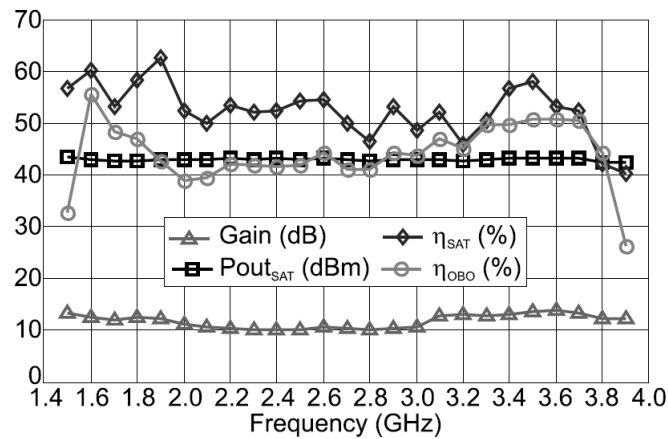


FIGURE II.36 – Performances mesurées de l'amplificateur Doherty large bande proposé par [60].

3.3.2 Impact du transistor auxiliaire en classe C

Les courbes théoriques présentées sur la Figure II.27 ont montré qu'un retard de conduction de l'auxiliaire était nécessaire afin d'obtenir le profil de rendement optimal offert par l'amplificateur Doherty. L'étude conventionnelle de l'amplificateur réalisée dans la

partie précédente considère deux transistors polarisés en classe B avec un déclenchement différé du signal RF appliqué sur l'auxiliaire. Classiquement, l'utilisation d'un auxiliaire en classe C s'avère nécessaire afin d'assurer ce type de profil de courant. En utilisant cette classe de fonctionnement, un déclenchement différé sera obtenu ainsi qu'une isolation entre les voies principale et auxiliaire avant la mise en conduction de l'auxiliaire.

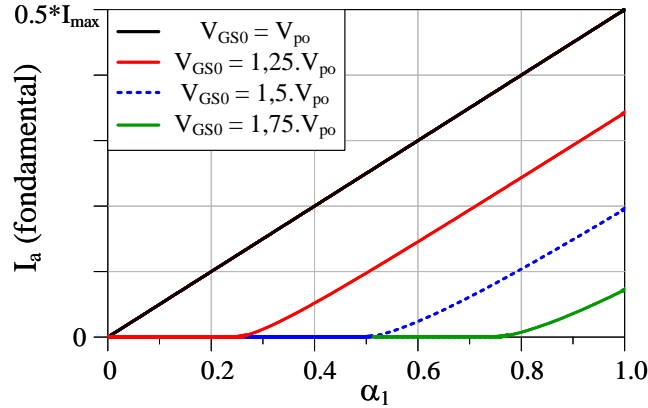


FIGURE II.37 – Évolution du courant au fondamental en fonction de la profondeur de polarisation.

Comme l'illustre la Figure II.37, une polarisation en classe C plus ou moins « profonde » autorise un ajustement du seuil de déclenchement de l'auxiliaire. En utilisant deux transistors identiques, une telle polarisation pour l'amplificateur auxiliaire le contraint cependant à fournir un courant au fondamental insuffisant pour assurer la modulation de charge nécessaire au principal. Afin d'obtenir le comportement typique du Doherty où l'auxiliaire se déclenche à $\alpha_{BO}=0,5$, une polarisation à $V_{GS0_{aux}}=3/2V_{po}$ est nécessaire. Dans cette configuration, en supposant que la puissance d'entrée est symétriquement répartie, l'angle d'ouverture de la classe C implique une quantité de courant au fondamental à seulement 40% de la quantité requise lorsque l'amplificateur fonctionne à pleine puissance (courbe bleue pointillée).

Afin de déterminer la quantité de courant au fondamental réellement fournie, prenant en compte l'effet de l'angle d'ouverture de l'auxiliaire, nous allons déterminer les tensions de polarisation du transistor auxiliaire dans le cas général où un facteur d'asymétrie k peut être appliqué au transistor auxiliaire. Comme le montre la Figure II.38, lorsque le niveau d'entrée atteint le seuil de déclenchement de l'auxiliaire $\alpha_1 = \alpha_{BO}$, la tension de drain aux bornes du principal peut s'écrire :

$$\frac{I_{max}}{2}\alpha_{BO}(1+k)R_{opt} = V_{DS0} \quad (II.46)$$

$$I_{pBO}(1+k)R_{opt} = V_{DS0} \quad (II.47)$$

avec

$$I_{pBO} = \frac{I_{max}}{2} = \frac{I_{max}}{-V_{po}} \frac{V_{GS1}}{2} \quad (\text{II.48})$$

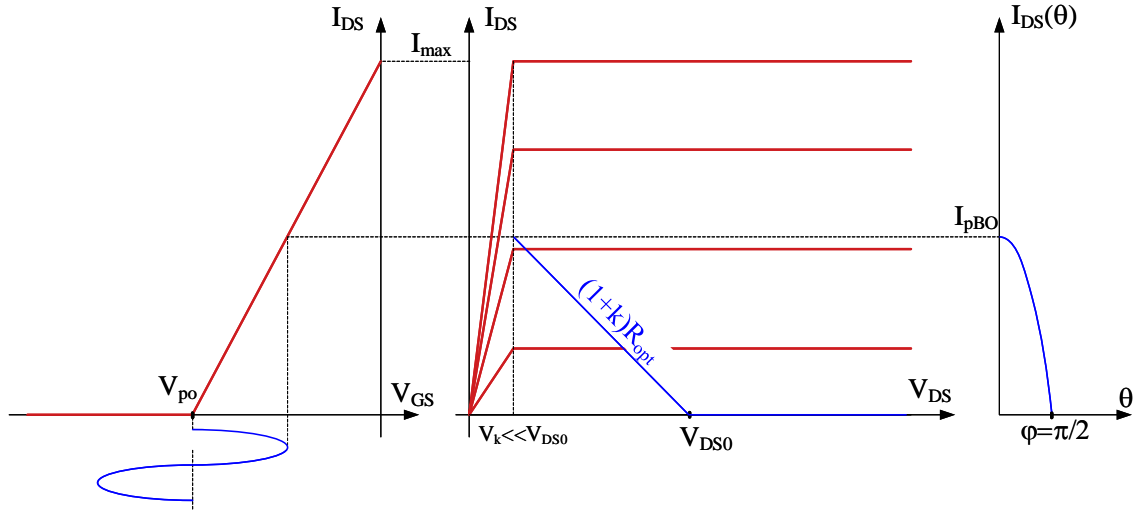


FIGURE II.38 – État du transistor principal au seuil de déclenchement ($\alpha_1 = \alpha_{BO}$).

En combinant les équations (II.47) et (II.48), on montre que l'excursion en commande de tension de grille du principal au point de transition s'écrit :

$$V_{GS1_{BO}} = \frac{-V_{po}}{1+k} \quad (\text{II.49})$$

Donc, dans ces conditions, en supposant une division de puissance d'entrée symétrique, la tension de polarisation du transistor auxiliaire peut être déterminée par :

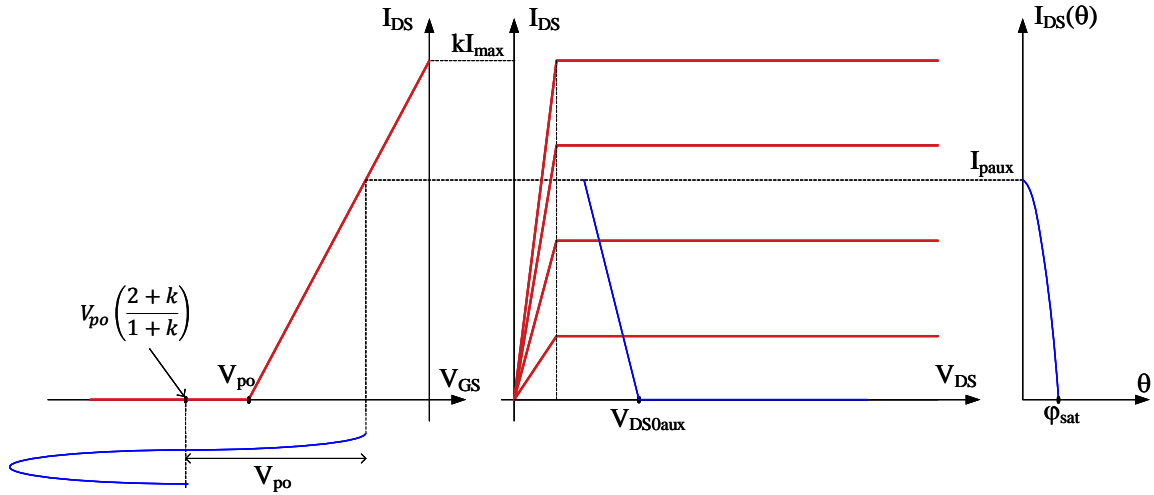
$$V_{GS0_{aux}} = V_{po} - V_{GS1_{BO}} = V_{po} \left(\frac{2+k}{1+k} \right) \quad (\text{II.50})$$

À pleine puissance (Figure II.39), l'angle d'ouverture de l'auxiliaire peut être calculé de la façon suivante :

$$\varphi_{sat} = \cos^{-1} \left(\frac{V_{po} - V_{GS0_{aux}}}{-V_{po}} \right) = \cos^{-1} \left(\frac{1}{1+k} \right) \quad (\text{II.51})$$

Lorsque le niveau d'entrée est maximum, le courant de drain délivré par l'auxiliaire est exprimé tel que :

$$I_{p_{aux}} = \frac{kI_{max}}{-V_{po}} \left(V_{po} - V_{po} \left(\frac{2+k}{1+k} \right) \right) = \frac{kI_{max}}{1+k} \quad (\text{II.52})$$


 FIGURE II.39 – État du transistor auxiliaire à pleine puissance ($\alpha_1 = 1$).

Connaissant le courant $I_{p_{aux}}$ et l'angle d'ouverture à pleine puissance, la quantité de courant au fondamental délivrée par l'auxiliaire peut être calculée de la façon suivante :

$$I_{a_{max}} = \frac{I_{p_{aux}}}{\pi} \frac{\varphi_{max} - \sin(\varphi_{max}) \cos(\varphi_{max})}{1 - \cos(\varphi_{max})} \quad (\text{II.53})$$

$$I_{a_{max}} = \frac{I_{max}}{\pi} \left[\cos^{-1} \left(\frac{1}{1+k} \right) - \frac{1}{1+k} \sqrt{1 - \left(\frac{1}{1+k} \right)^2} \right] \quad (\text{II.54})$$

En se plaçant dans la configuration symétrique conventionnelle ($k = 1$), le courant fondamental fourni à pleine puissance par l'auxiliaire est égal à $0,195 \cdot I_{max}$ contre $0,5 \cdot I_{max}$ attendu en théorie. Dans cette configuration, la quantité de courant auxiliaire insuffisante implique une augmentation de la tension aux bornes du principal qui devient alors supérieure à V_{DS0} , comme le décrit l'équation (II.55) tracée sur la Figure II.40(a). Ce comportement n'est pas conforme en présence d'un transistor réel. Dans ces conditions, afin de garder une tension inférieure à la tension de polarisation V_{DS0} , le rapport Z_c/R_L peut être modifié et devient alors un degré de liberté lors de la conception du combineur de sortie. De plus, l'impédance vue par le transistor principal n'est plus modulée comme dans le cas idéal avec un rapport 2:1 (Figure II.40(b)).

$$V_p = Z_c \left(\frac{Z_c}{R_L} - \frac{I_a}{I_p} \right) \quad (\text{II.55})$$

L'efficacité énergétique résultante représentée sur la Figure II.40(c) est alors fortement impactée par rapport à la théorie, on ne distingue plus les deux « pics » de rendement attendus, mais les performances obtenues restent néanmoins toujours intéressantes en comparaison à un amplificateur en classe B. Cette configuration, dénommée « Doherty-

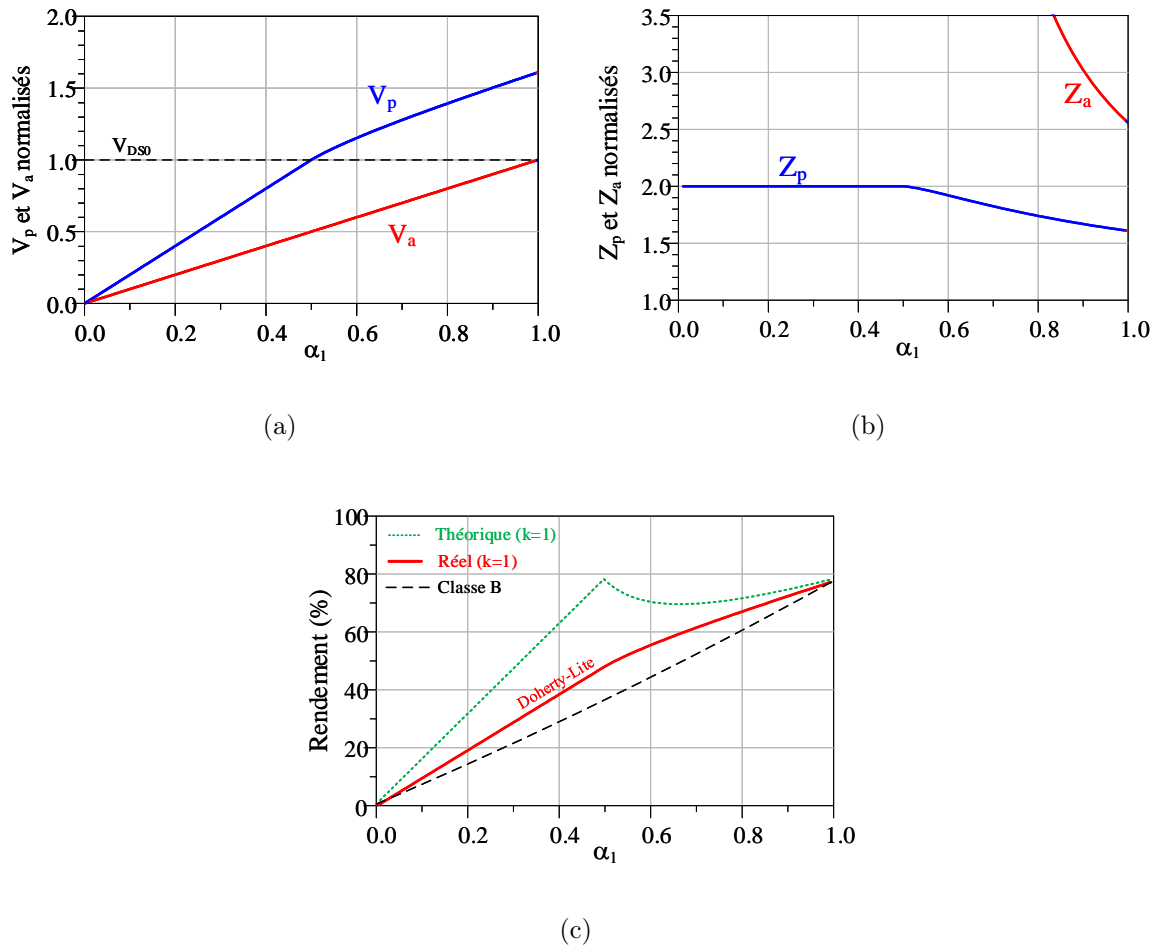


FIGURE II.40 – (a) Évolution des tensions au fondamental et (b) des impédances dans la configuration Doherty symétrique réelle, prenant en compte l’effet de l’angle d’ouverture du transistor polarisé en classe C. (c) Comparaison du rendement entre le cas théorique et réel.

Lite » est abordée plus en détail dans [61].

Finalement, plusieurs solutions semblent envisageables pour se rapprocher des profils idéaux :

- Augmenter la transconductance fort signal équivalente au fondamental g_m de l’auxiliaire en augmentant sa taille. L’utilisation d’un transistor 2,55 fois plus gros pourra typiquement assurer la quantité de courant attendue à pleine puissance. En revanche, comme le montre la Figure II.41, bien que le courant I_a à pleine puissance soit respecté, le caractère non-linéaire de la classe C induit une baisse de la quantité de courant fournie dans la zone de modulation de charge par rapport au profil idéal, la tension V_p aux bornes du principal augmente alors au-delà de la tension $(V_{DS0} - V_k)$ impliquant des problèmes de fiabilité et de linéarité associés. De plus, l’utilisation d’un auxiliaire de taille supérieure implique d’autres contraintes, notamment d’un point de vue conception. La capacité équivalente C_{out} de l’auxi-

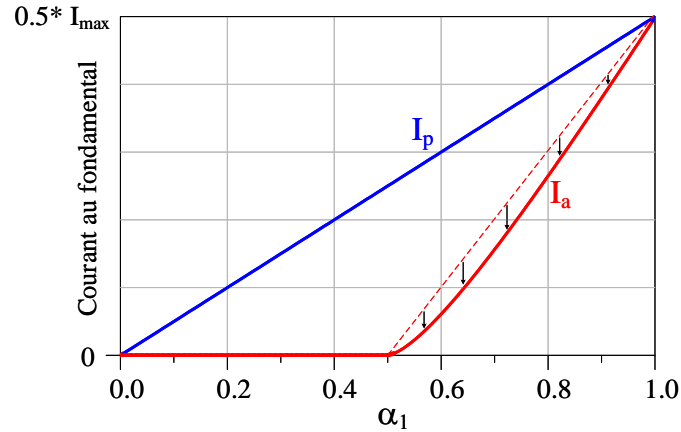


FIGURE II.41 – Profils de courant obtenus prenant en compte l’effet de la classe C pour un auxiliaire 2,55 fois plus gros que le principal.

liaire sera également multipliée si sa taille augmente, impliquant des circuits d’adaptation de sortie différents pour les deux transistors et potentiellement une dégradation des performances en large bande (effets mémoire BF et HF).

- Dissymétriser la division de puissance en entrée. De façon analogue à la solution précédente, une injection de puissance 2,55 fois supérieure sur la branche auxiliaire permettrait d’obtenir les profils au fondamental illustrés sur la Figure II.41. Cependant, si les deux cellules actives possèdent la même taille ($k = 1$), le transistor auxiliaire sera contraint de travailler en tension de grille V_{GS} positive, apportant donc potentiellement des problèmes de fiabilité. La solution est alors d’utiliser deux transistors de tailles différentes et de réaliser une division de puissance asymétrique tout en assurant que la tension de commande V_{GS} reste négative. En reprenant les expressions mathématiques introduites précédemment, il est possible de calculer le facteur d’asymétrie en puissance N maximal pour deux transistors de taille identique afin que V_{GS} reste négatif. Pour cela, exprimons l’excursion de tension de l’auxiliaire à pleine puissance :

$$V_{GS1_{sat}} = -V_{po} \left(\frac{2+k}{1+k} \right) \quad (\text{II.56})$$

L’angle d’ouverture correspondant est égal à :

$$\varphi_{sat} = \cos^{-1} \left(\frac{V_{po} - V_{po} \frac{2+k}{1+k}}{-V_{po} \frac{2+k}{1+k}} \right) = \cos^{-1} \left(\frac{1}{2+k} \right) \quad (\text{II.57})$$

Le courant auxiliaire au fondamental peut s’écrire :

$$I_a = \frac{NI_{max} \varphi_{sat} - \sin(\varphi_{sat}) \cos(\varphi_{sat})}{\pi (1 - \cos(\varphi_{sat}))} = \frac{I_{max}}{2} \quad (\text{II.58})$$

Ainsi, en considérant $k = 1$, le facteur d'asymétrie en puissance maximal est égal à :

$$N = \frac{\pi}{2} \frac{\frac{1+k}{2+k}}{\cos^{-1}\left(\frac{1}{2+k}\right) - \frac{1}{2+k} \sqrt{1 - \left(\frac{1}{2+k}\right)^2}} = 1,142 \quad (\text{II.59})$$

- Utiliser un contrôle dynamique de la polarisation de grille de l'auxiliaire [61]. Ce type de technique permet d'obtenir des profils de courant proches des profils idéaux en appliquant un « glissement » de polarisation de la classe C vers la classe B en fonction du niveau d'entrée. Cette technique illustrée sur la Figure II.42 en revanche, ne permet pas de s'affranchir du caractère non-linéaire de la classe C et reste globalement complexe à mettre en oeuvre.

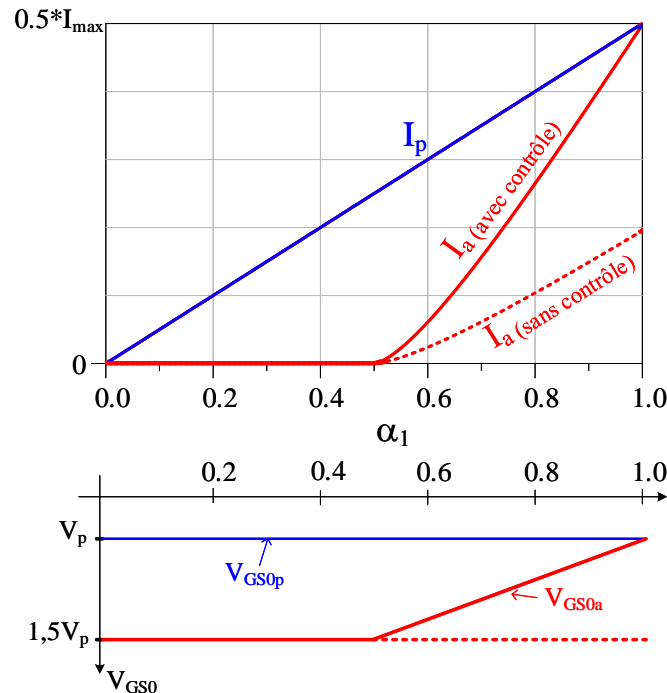


FIGURE II.42 – Principe du contrôle de polarisation de grille appliqué sur le transistor auxiliaire.

Ces différentes solutions semblent avantageuses dans l'optique de se rapprocher du fonctionnement idéal du Doherty, néanmoins, de nombreuses problématiques émergent en parallèle : difficultés pour une conception large bande, compromis pour satisfaire la

contrainte sur les tensions...

Dans ce contexte, l'apparition récente du « **Doherty numérique** » ouvre de nouvelles possibilités avec sa grande flexibilité. Grâce à ses nombreux degrés de liberté en termes de gestion de puissance et de phase en entrée, de nombreuses problématiques vues précédemment peuvent être relaxées, simplifiant également la conception du combineur de sortie. En effet, en supposant deux transistors identiques, une répartition appropriée des niveaux d'entrée en statique peut permettre d'atteindre les profils de courant théoriques tout en gardant la simplicité de conception et le caractère large bande d'une structure symétrique. Il s'agit alors de déterminer des lois de commande appropriées pour les variations relatives d'amplitude et de phase des signaux RF appliqués séparément sur les deux entrées.

3.3.3 Linéarité du Doherty

L'architecture Doherty possède une linéarité plus faible comparativement à un amplificateur classe AB conventionnel. La principale cause de non-linéarités provient de la modulation de charge, induisant de fortes variations d'AM-PM. Comme expliqué dans [62], l'AM-PM est en grande partie causée par la variation de la capacité équivalente d'entrée C_{in} du transistor, dont la valeur prend en compte l'effet de la capacité non-linéaire C_{GS} mais également la capacité C_{GD} par effet Miller :

$$C_{in} = C_{GS} + C_{GD} \left(1 + \frac{g_m}{G_L} \right) \quad (\text{II.60})$$

où g_m correspond à la transconductance du transistor, G_L à la conductance de charge et le rapport $-g_m/G_L$ au gain en tension.

Comme l'illustre l'équation (II.60), en fonctionnement fort signal, C_{in} varie de façon non-linéaire avec C_{GS} mais est également proportionnelle au produit de C_{GD} et du gain en tension, dont la valeur est fonction de l'impédance de charge.

Différentes approches ont été proposées dans la littérature pour s'affranchir de cette contrainte. Il a été montré que le choix des points de polarisation des transistors influe sur la forme de l'AM-PM et qu'il est possible de minimiser sa variation sur une large bande lorsque l'amplificateur auxiliaire est éteint [63]. Une autre étude proposée par [64] a montré que le réseau d'adaptation d'entrée possède une influence sur l'AM-PM des transistors et qu'une légère désadaptation peut permettre une amélioration (au détriment du gain et de la PAE). Une approche différente consiste à compenser l'AM-PM induite par la modulation de charge en introduisant un circuit dont la déviation de phase est opposée. Cette technique notamment proposée par [65], consiste à concevoir le réseau d'adaptation de sortie du transistor auxiliaire de sorte qu'il compense l'AM-PM du transistor principal. Une dernière possibilité, publiée récemment [66], propose d'introduire deux amplificateurs drivers dont les variations d'AM-PM sont opposées à celles de l'étage de puissance. Cette technique présente l'avantage de fournir une PAE et un gain plus importants mais reste néanmoins relativement complexe d'un point de vue conception.

4 Conclusion

Ce chapitre a exposé la problématique de l'amplification de puissance à haut rendement dans le contexte de signaux de télécommunications actuels. Les formats de modulation à haute efficacité spectrale et à fort PAPR impliquent de nombreuses contraintes dans la fonction d'amplification de puissance afin de satisfaire un rendement raisonnable pour un niveau de linéarité donné. Dans ce contexte, de nombreuses architectures basées sur le principe de modulation de charge ont fait leur apparition.

Un panorama général des architectures à modulation de charge a été dressé au cours de ce chapitre. Les solutions pour l'amplification de puissance à haut rendement sur une large plage d'OBO sont nombreuses, en revanche, ces travaux se focalisent sur la technique Doherty utilisant une modulation de charge active.

L'étude théorique présentée dans ce chapitre permet une compréhension approfondie du fonctionnement Doherty, qui s'avère indispensable pour orienter les conditions initiales de la conception de ce type d'amplificateur dont la description sera établie dans le chapitre III. De plus, lors de cette étape de conception, utilisant des simulations non-linéaires, une attention particulière sera portée sur les composantes fréquentielles au second harmonique.

Malgré les excellentes performances théoriques offertes par cette architecture, l'utilisation de transistors réels implique de fortes dégradations en termes de fonctionnement ainsi qu'en bande passante. À ce titre, cette partie a progressivement mis en avant l'intérêt d'un contrôle dynamique sur une double entrée en amplitude et phase, pouvant potentiellement permettre d'atteindre les profils théoriques de l'amplificateur Doherty.

Chapitre III

Méthodologie de conception large bande d'un amplificateur Doherty à double entrée en bande C

Sommaire

| | | |
|-----|---|-----|
| 1 | Introduction | 90 |
| 2 | Transistor et substrat utilisés | 90 |
| 2.1 | Caractéristiques DC | 91 |
| 2.2 | Étude petit signal | 92 |
| 2.3 | Étude fort signal | 95 |
| 3 | Conception d'un inverseur d'impédance large bande | 97 |
| 4 | Implémentation du post-matching | 103 |
| 5 | Implémentation de l'offset line | 105 |
| 6 | Conception du démonstrateur Doherty 20W | 107 |
| 6.1 | Combineur de puissance | 108 |
| 6.2 | Réseau d'adaptation d'entrée | 112 |
| 6.3 | Optimisation de l'AM-PM | 114 |
| 6.4 | Analyse de stabilité non-linéaire | 116 |
| 6.5 | Présentation du démonstrateur Doherty final | 117 |
| 7 | Résultats de simulation | 119 |
| 7.1 | Paramètres [S] : petit signal | 119 |
| 7.2 | Étude fort signal | 121 |
| 8 | Conclusion | 128 |

1 Introduction

Suite aux conclusions établies dans le chapitre 2, mettant clairement en avant les potentialités de l'architecture à double entrée indépendantes pour la gestion des performances du Doherty, ce troisième chapitre propose une méthodologie de conception large bande appliquée à un amplificateur Doherty GaN 20W en bande C, se prêtant à ce genre d'investigations.

La fonction d'inversion d'impédance étant un point bloquant dans le Doherty conventionnel en termes de bande passante, une attention particulière sera portée sur l'inverseur d'impédance ainsi que sur la prise en compte des éléments réactifs de sortie.

Plusieurs points clés caractérisent la méthodologie de conception développée :

- elle s'attache à proposer, dans la mesure du possible, des étapes de conception décorréélées les unes des autres.
- elle se base sur l'utilisation d'une topologie la plus symétrique possible, permettant d'obtenir naturellement un comportement large bande en minimisant les effets de dispersion HF/BF dans le fonctionnement du Doherty.
- elle est suffisamment générique. Sa répétabilité a notamment été prouvée sur plusieurs tailles de transistors et sur différentes bandes de fréquences.

Pour terminer, ce chapitre présente les performances globales CW simulées de l'amplificateur Doherty conçu.

2 Transistor et substrat utilisés

Dans le cadre de cette conception en bande C, le transistor HEMT GaN CGH40010F de la fonderie CREE a été choisi. Ce composant étant déjà largement utilisé dans des structures de type Doherty dans la littérature, il permettra une validation de notre méthodologie et une comparaison avec des travaux déjà existants en boîtier. Par ailleurs, bien qu'il ait été choisi d'utiliser un composant packagé dans un premier temps, l'objectif serait par la suite d'utiliser des composants en puce, permettant de meilleures performances en termes de largeur de bande et autorisant une montée en fréquence.

Ce transistor possédant une pré-adaptation au second harmonique fonctionne du DC jusqu'à environ 6 GHz, ce qui lui permet de fournir de bonnes performances en termes de gain et de rendement jusqu'au milieu de la bande C. Il peut délivrer une puissance de sortie de 10 W sous une tension de polarisation de drain nominale de 28V. La puce du CGH40010F est encapsulée dans un boîtier céramique dont la base est une semelle métallique (flange). Les accès de grille et de drain se situent sur les languettes métalliques aux extrémités tandis que la source est connectée sur la semelle métallique, offrant de bonnes capacités de dissipation thermique. La Figure III.1 montre la puce ainsi que le transistor mis en boîtier.



FIGURE III.1 – Photographie de la puce du transistor CGH40010F et du boîtier céramique posé sur la semelle métallique (flange).

Dans le cadre de la conception d'un amplificateur à charge modulée tel que le Doherty, la connaissance des courants et tensions de drain intrinsèques s'avère primordiale. C'est la raison pour laquelle le modèle électrothermique fourni par le constructeur a été utilisé au cours de ces travaux. Les caractéristiques de ce composant sont regroupées dans [67].

Le substrat utilisé pour cette conception est le Rogers RO4350B [68] dont quelques caractéristiques sont reportées dans le Tableau III.2. Le PCB (Printed Circuit Board) est réalisé en technologie hybride, comprenant des lignes microruban ainsi que des composants CMS (Composants Montés en Surface).

| Substrat | Permittivité ε_r | Epaisseur H | $\tan(\delta)$ | Epaisseur T | Conductivité |
|----------|------------------------------|-------------|----------------|------------------|----------------------|
| RO4350B | 3,66 | 0,508 mm | 0,0031 | 35 μm | $5,1 \cdot 10^7$ S/m |

FIGURE III.2 – Caractéristiques du substrat Rogers RO4350B utilisé.

2.1 Caractéristiques DC

Le transistor doit être simulé en analyse DC afin de connaître ses caractéristiques, dont notamment sa tension de pincement V_{po} qui permettra de déterminer les classes de fonctionnement de chaque transistor, son courant de drain maximal $I_{p_{max}}$ et sa tension de coude V_k qui permettront d'estimer par la méthode du cycle de charge (cf. Chapitre 1 et l'estimation par la « méthode Cripps » [20]) son impédance RF optimale à fort niveau R_{opt} . La simulation DC illustrée sur la Figure III.3 est réalisée en balayant la tension de drain V_{DS} pour plusieurs valeurs de tension de grille V_{GS} . De plus, on peut constater la prise en compte des effets d'auto-échauffement dans le modèle fourni par Wolfspeed.

Une topologie Doherty classique de type AB-C sera mise en place. Le transistor principal sera polarisé en classe AB profonde afin de conserver du gain en bas niveau, typiquement à -2,95V correspondant à un courant de repos de 85mA lorsqu'il est polarisé sous une tension de drain de 28V. Le transistor auxiliaire quant à lui sera polarisé à -6,2V avec la même polarisation de drain.

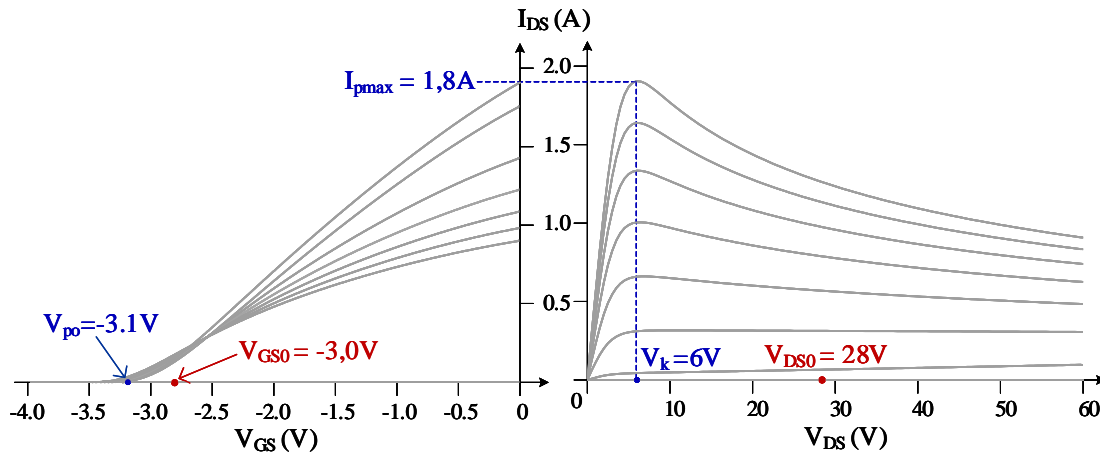


FIGURE III.3 – Caractéristiques DC I/V du CGH40010F obtenues par simulation DC.

Ces caractéristiques DC ainsi que le choix du point de polarisation permettent également de déterminer une valeur approchée de l'impédance équivalente R_{opt} à fort niveau par une étude du cycle de charge. En considérant que le transistor aura un fonctionnement très proche de la classe B, on peut supposer que :

$$R_{opt} = \frac{V_{DS0} - V_k}{\frac{I_{pmax}}{2}} \approx 27\Omega \quad (\text{III.1})$$

Cette valeur sera conservée pour la suite et sera un paramètre clé de la conception de l'amplificateur.

2.2 Étude petit signal

Lors d'une conception d'amplificateur, il est nécessaire de connaître les impédances d'entrée et de sortie (respectivement Z_{in} et Z_{out}) dans le plan des accès des transistors (plan extrinsèque). Il est possible de relever ces valeurs d'impédance en petit signal, à l'aide d'une simulation en paramètres [S] comme l'illustre la Figure III.4. Bien que les impédances fort signal dévient de ces impédances petit signal, elles permettent dans un premier temps d'avoir un ordre d'idée sur la position des impédances à adapter. La Figure III.4 indique les impédances de source et de drain simulées (courbes rouges) et leur valeur complexe conjuguée correspondant au lieu d'impédance à atteindre pour un transfert de puissance maximal.

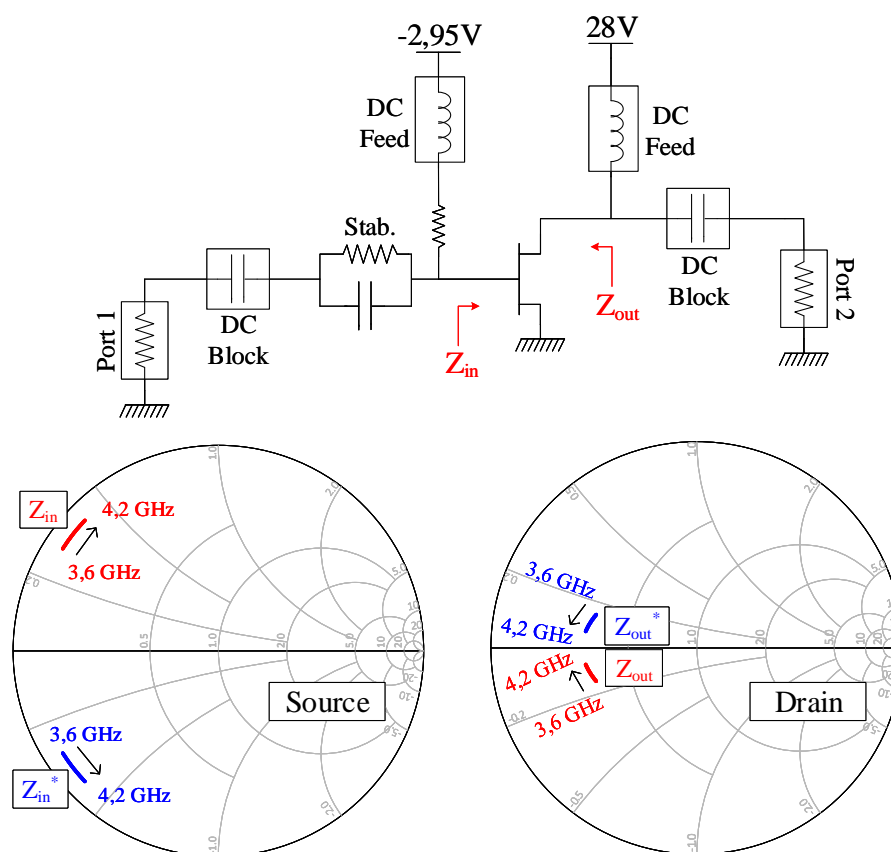


FIGURE III.4 – Simulation en paramètres [S] du transistor CGH40010F pour estimer les impédances à présenter aux accès du composant sur la bande de fréquences.

La stabilité petit signal est également un aspect primordial à prendre en compte dans la conception de l'amplificateur afin d'éviter l'apparition d'oscillations. De façon générale, comme l'explique Cripps dans [31],[69], les transistors RF de puissance présentent deux principaux types d'instabilités :

- en basse fréquence (du DC à quelques centaines de MHz). Ce type d'instabilité est principalement dû à l'impédance présentée par les circuits de polarisation dans la bande d'enveloppe. En fonctionnement dynamique, lors de brusques appels de courant, une basse impédance dans la bande BF permet de prévenir toute oscillation de la tension de polarisation V_{DS0} . D'un point de vue conception, cette basse impédance est assurée par une rangée de fortes capacités entre l'alimentation et la ligne $\lambda/4$. De plus, une résistance série à l'accès de grille est en général nécessaire pour limiter les oscillations basse fréquence et assurer un caractère inconditionnellement stable.
- dans la bande ou hors-bande (le plus commun). La forte réserve de gain du transistor peut le rendre potentiellement instable en fonction de la charge qui lui est présentée. Une technique pour assurer la stabilité consiste à insérer un circuit RC parallèle connecté en série sur la grille du transistor, agissant comme un filtre passe

haut, afin d'abaisser le gain en BF.

La simulation en paramètres $[S]$ réalisée précédemment permet également de tracer le gain maximum disponible du transistor, le facteur de stabilité de Rollet k et Δ le déterminant de la matrice $[S]$. Pour rappel, afin d'assurer une stabilité inconditionnelle, le facteur de Rollet doit être supérieur à 1 et le déterminant de la matrice $[S]$ doit être positif à toutes les fréquences (en pratique sur une très large bande de fréquences). Comme l'illustre la Figure III.5, le transistor possède une forte réserve de gain ($> 20\text{dB}$) en BF jusqu'en bande C autour de 5 GHz (courbe rouge pointillée), qui pourra potentiellement induire une instabilité suivant les impédances qui lui sont présentées. Cette constatation se confirme en observant le facteur de Rollet, qui est inférieur à l'unité jusqu'à 5 GHz.

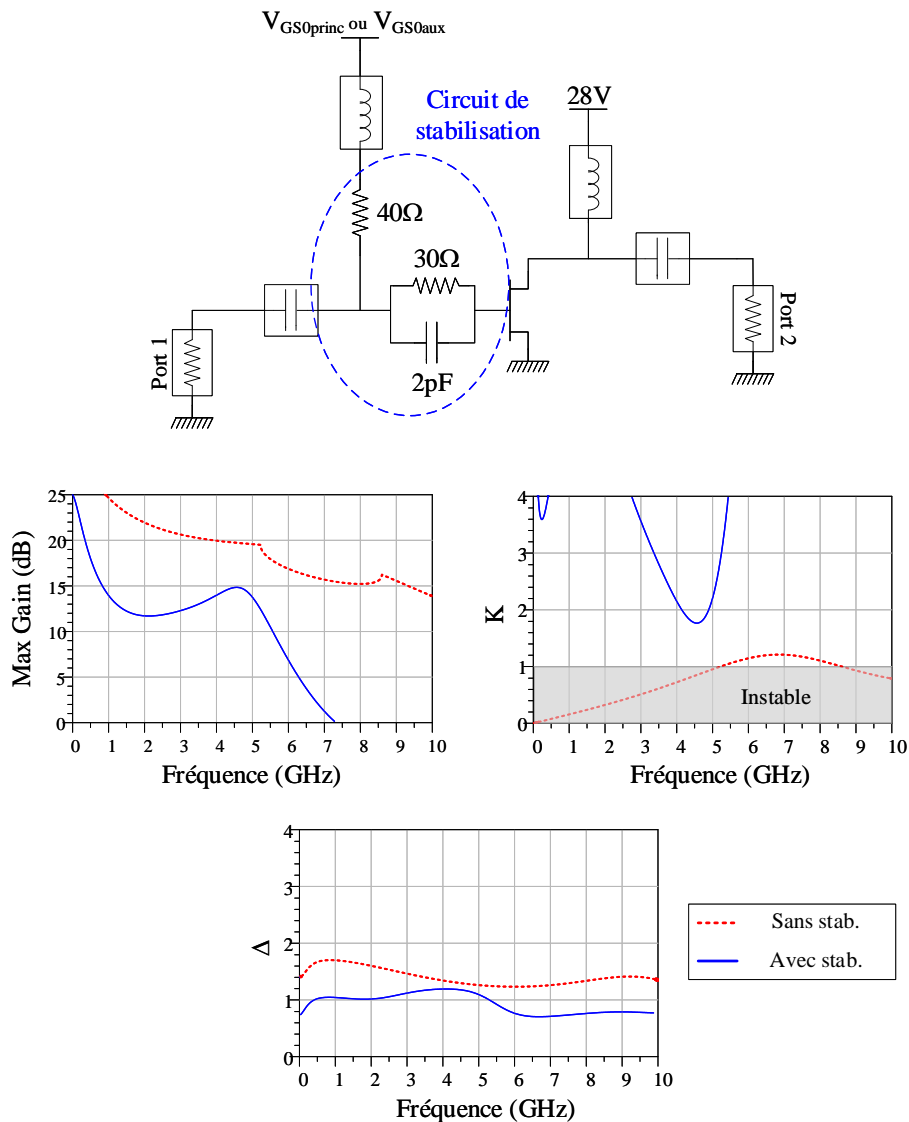


FIGURE III.5 – Simulation de la stabilité petit signal avec et sans réseau RC de stabilisation.

L'optimisation du circuit de stabilisation, basé sur une topologie RC conventionnelle

ainsi que d'une résistance sur l'accès de grille, permet d'assurer une stabilité inconditionnelle en petit signal (courbes bleues). L'association de ces éléments permet globalement d'assurer des parties réelles positives des impédances d'entrée et de sortie sur une très large bande. Ces valeurs pourront être optimisées lors de la conception du réseau d'adaptation d'entrée du transistor.

Comme nous le verrons par la suite, cette analyse de stabilité est nécessaire mais pas suffisante pour assurer la stabilité inconditionnelle de l'amplificateur. Une analyse de la stabilité du dispositif en régime fort signal sera également nécessaire et sera réalisée à l'aide de l'outil STAN[®].

2.3 Étude fort signal

En fonctionnement fort signal, les impédances optimales à présenter en entrée et sortie du transistor sont déterminées à l'aide de simulations source-pull et load-pull respectivement. Ce type de simulation permet de balayer l'ensemble des impédances de l'abaque de Smith présentées au modèle non-linéaire du transistor. Des zones d'impédance apparaissent alors au sein de l'abaque sous forme d'iso-contours, et permettent de situer les zones d'impédance propices à de bonnes performances (en PAE, gain ou P_{out}). Les analyses source-pull et load-pull sont en général faites de manière itérative afin de converger vers les impédances optimales en entrée et sortie du transistor.

La Figure III.6 illustre les simulations source/load-pull du transistor à la fréquence centrale de 3,9GHz et à une puissance d'entrée disponible de 34dBm. Dans cet exemple, les fréquences harmoniques sont court-circuitées. Dans le cadre d'une conception d'amplificateur à haut rendement, un maximum de PAE est recherché, il est donc nécessaire de positionner les impédances de source et de charge ramenées par les réseaux d'adaptation au mieux dans les contours iso-PAE (courbes bleues) obtenus en extrinsèque. Notons également que le modèle non-linéaire fourni par le fondeur ne dispose pas de sondes de courant et de tension aux bornes de la capacité C_{GS} , ne permettant pas de visualiser les impédances en intrinsèque côté grille.

Les contours de P_{out} et PAE peuvent également être représentés en intrinsèque, c'est-à-dire dans le plan de la source de courant (Figure III.6(c)). Comme l'indique [20], on constate un déplacement des optima par rapport aux impédances extrinsèques illustrées sur la Figure III.6(a), ceci est dû aux éléments réactifs de sortie C_{out} et L_{out} . L'impédance optimale intrinsèque obtenue pour que le transistor délivre un maximum de puissance de sortie vaut $28,9+j13\Omega$, la partie réelle de cette impédance est proche de la valeur de R_{opt} estimée par la méthode du cycle de charge. Néanmoins, on constate l'apparition d'une partie imaginaire ($j13\Omega$), l'impédance n'est donc pas située exactement sur l'axe réel de l'abaque. Cependant, il a été vérifié qu'en chargeant le transistor par une impédance réelle de 27Ω , la dégradation en puissance de sortie par rapport à l'optimum reste négligeable (perte de l'ordre de 0,1dB). On peut donc valider l'estimation de $R_{opt}=27\Omega$ faite en premier lieu par la méthode du cycle de charge d'après la Figure III.6(c). De plus, la simulation load-pull montre que le transistor fonctionne sur son maximum de PAE lorsqu'une impédance de $60,8+j17,3\Omega$ lui est présentée en intrinsèque.

En suivant la théorie du Doherty, l'impédance à présenter au transistor principal à

6dB d'OBO pour une structure symétrique est égale à $2R_{opt}$ (cf. chapitre 2), soit ici 54Ω . D'après la simulation load-pull, en présentant cette impédance au transistor dans le plan intrinsèque, un fonctionnement à haut rendement ($>65\%$) de l'amplificateur sera possible. Toutefois, par la suite, un réajustement de cette impédance sera possible afin de se rapprocher du maximum de PAE.

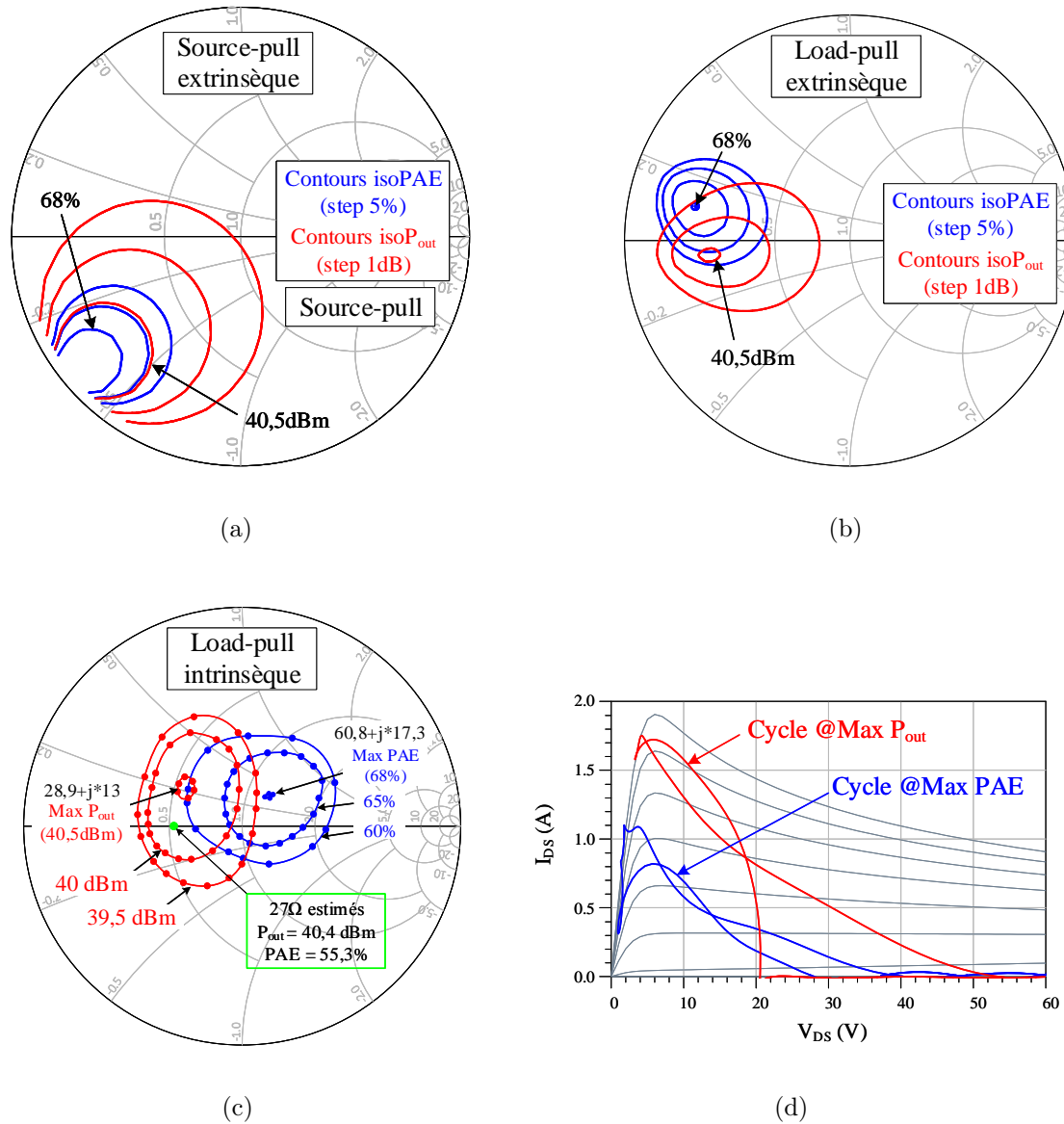


FIGURE III.6 – Simulations source-pull et load-pull du transistor à 3,9GHz et $P_{in_{dispo}} = 34\text{dBm}$, $V_{GS0} = -2.95\text{V}$ et $V_{DS0} = 28\text{V}$. (a) et (b) Impédances optimales extrinsèques de grille et de drain respectivement. (c) Impédances intrinsèques et (d) cycles de charge associés.

De plus, d'après la Figure III.7, on constate que les optima en PAE côté source et côté drain extraits de simulations source/load-pull en fonction de la fréquence sont proches des impédances estimées en simulation de paramètres [S]. Cette constatation se vérifie dans ces conditions car les analyses fort signal ont été réalisées en court-circuitant les

fréquences harmoniques. De manière plus générale, dès lors que des composantes harmoniques sont présentes, les optima en PAE et P_{out} subissent des modifications par l'impact des distorsions au sein du composant.

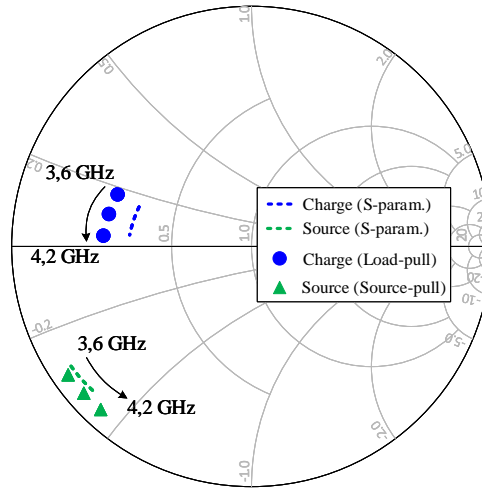


FIGURE III.7 – Comparaison des impédances de source et de charge optimales en PAE extraites de simulations fort-signal avec les résultats obtenus en paramètres [S].

3 Conception d'un inverseur d'impédance large bande

Le point dur de la méthodologie présentée dans ce chapitre repose sur la conception d'un inverseur large bande réalisant une absorption des éléments parasites de sortie. Le chapitre précédent a montré que ces éléments jouent un rôle important dans la restriction de la bande passante à 6-dB d'OBO, une connaissance approfondie de ces éléments parasites est donc primordiale. Cette restriction s'avère d'autant plus importante que le Doherty est asymétrique (cf. chapitre 2).

En adoptant la simulation présentée dans le chapitre précédent, il est possible d'extraire des valeurs approchées des éléments réactifs de sortie fort niveau C_{out} et L_{out} de notre composant. Les valeurs présentées en (III.2) seront conservées par la suite.

$$C_{out} = 1,433 \text{ pF} \quad \text{et} \quad L_{out} = 0.65 \text{ nH} \quad (\text{III.2})$$

L'objectif est de synthétiser un quadripôle passif, sans pertes, représenté sur la Figure III.8. Dans l'approche proposée, basée sur une topologie symétrique, le circuit est chargé par une impédance purement résistive variant de R_L à $2R_L$. Elle est assimilée à la résistance R_L présentée au noeud commun et dont la valeur varie selon la quantité de courant injectée par l'auxiliaire.

Le quadripôle mis en cascade avec les éléments parasites doit satisfaire les critères suivants :

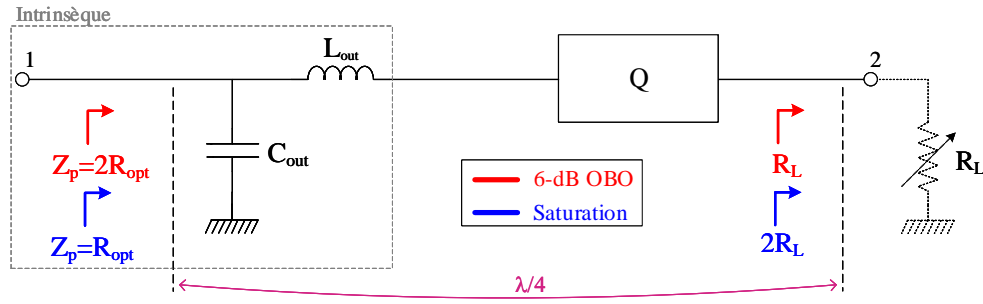


FIGURE III.8 – Inverseur équivalent large bande recherché.

- réaliser la fonction d'inversion d'impédance ($\theta = -90^\circ$) à la fréquence centrale f_0 ;
- présenter les valeurs d'impédance en intrinsèque Z_p requises dans le fonctionnement du Doherty. Pour un fonctionnement à 6-dB d'OBO, l'inverseur complet doit transformer R_L vers l'impédance $Z_p=2R_{opt}$, puis, à pleine puissance doit transformer $2R_L$ vers $Z_p=R_{opt}$.
Contrairement à la topologie classique, composée d'une ligne $\lambda/4$ d'impédance $Z_c=R_{opt}$ et d'une impédance au noeud commun $Z_L=R_{opt}/2$, la topologie multi-section proposée (Figure III.9) autorise plus de degrés de liberté. Dans cette configuration, il n'existe pas de relation entre Z_c et R_L , il est alors possible d'ajouter une contrainte supplémentaire à l'optimisation.
- assurer une variation de temps de propagation de groupe (TPG) minimale sur la bande de fonctionnement. En effet, la minimisation de la variation de TPG aura pour conséquence de limiter au maximum les distorsions linéaires (effet de mémoire HF) liées à la différence de chemin électrique entre les deux voies. Cette minimisation de la variation de TPG favorisera un fonctionnement large bande du combineur. Sa valeur sera déterminée de la façon suivante :

$$TPG = \frac{-1}{2\pi} \frac{d}{df} (\angle S_{21}) \quad (\text{III.3})$$

Pour des contraintes de largeur de bande, un quadripôle simple basé sur des lignes de transmission en série est utilisé. Ce type de structure, contrairement à des topologies parallèles (stub en circuit ouvert par exemple), se présente naturellement comme une solution large bande du fait de son facteur de qualité relativement faible. La topologie utilisée est représentée sur la Figure III.9.

Afin de réaliser les différentes fonctions énoncées précédemment, une optimisation des paramètres du circuit est nécessaire. Dans cette optimisation, réalisée en paramètres [S] dans un premier temps, les degrés de liberté sont les impédances caractéristiques des lignes de transmission Z_1 et Z_2 , leurs longueurs électriques θ_1 et θ_2 ainsi que l'impédance R_L présentée au noeud commun. Les critères d'optimisation sur la bande de fréquences considérée sont regroupés dans le tableau III.10.

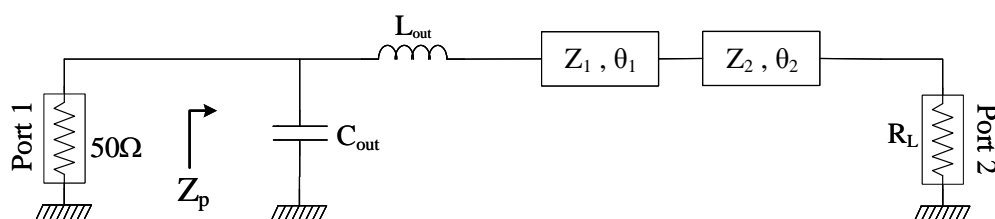


FIGURE III.9 – Inverseur équivalent utilisant une combinaison de deux lignes série pour un fonctionnement large bande.

| Critères | Fréquence |
|---|-----------------|
| $\Re(Z_{pBO}) = 2R_{opt}$ | 3,6 GHz-4,2 GHz |
| $\Im(Z_{pBO}) = 0$ | 3,6 GHz-4,2 GHz |
| $\Delta TPG \rightarrow \text{minimal}$ | 3,6 GHz-4,2 GHz |
| $\angle S_{21} = -90^\circ$ | 3,9 GHz |

FIGURE III.10 – Critères d'optimisation circuit.

Au point d'OBO, l'impédance Z_p vue dans le plan intrinsèque doit avoir une variation en partie réelle la plus faible possible sur la bande autour de $2R_{opt}$ et avoir une partie imaginaire la plus faible possible, ce qui correspond schématiquement à maintenir le cycle de charge dans sa position optimale sur toute la bande.

Après optimisation, une combinaison des cinq variables permet de satisfaire au mieux les objectifs imposés. Les valeurs obtenues sont indiquées dans le tableau III.11.

| Z_1 | θ_1 | Z_2 | θ_2 | R_L |
|-------|------------|-------|------------|-------|
| 25,4Ω | 6,8° | 15,2Ω | 33,3° | 9,6Ω |

FIGURE III.11 – Paramètres circuit obtenus par optimisation.

La Figure III.12(a) illustre l'évolution de la phase du circuit optimisé sur la bande de fonctionnement, dont la valeur est bien située autour de -90° autour de la fréquence centrale. De plus, la variation quasi-linéaire de la phase sur la bande implique une faible variation du TPG. Le résultat en impédances, représenté sur la Figure III.12(b), montre que le circuit complet (éléments réactifs + lignes) chargé sur l'impédance $R_L = 9,6\Omega$ réalise les transformations escomptées au niveau d'OBO et à pleine puissance. Le point critique en termes de bande passante étant à 6-dB d'OBO (courbe rouge), une attention particulière doit être portée sur la variation d'impédance à ce niveau de puissance. Les valeurs optimisées permettent a priori de maintenir l'impédance à l'OBO en intrinsèque ($2R_{opt} = 54\Omega$) avec un minimum de variations en partie réelle. Ceci se traduira par la suite par un cycle de charge dont l'inclinaison présentera peu de variations en fonction de la fréquence, donc potentiellement un fonctionnement large bande en ce point de puissance.

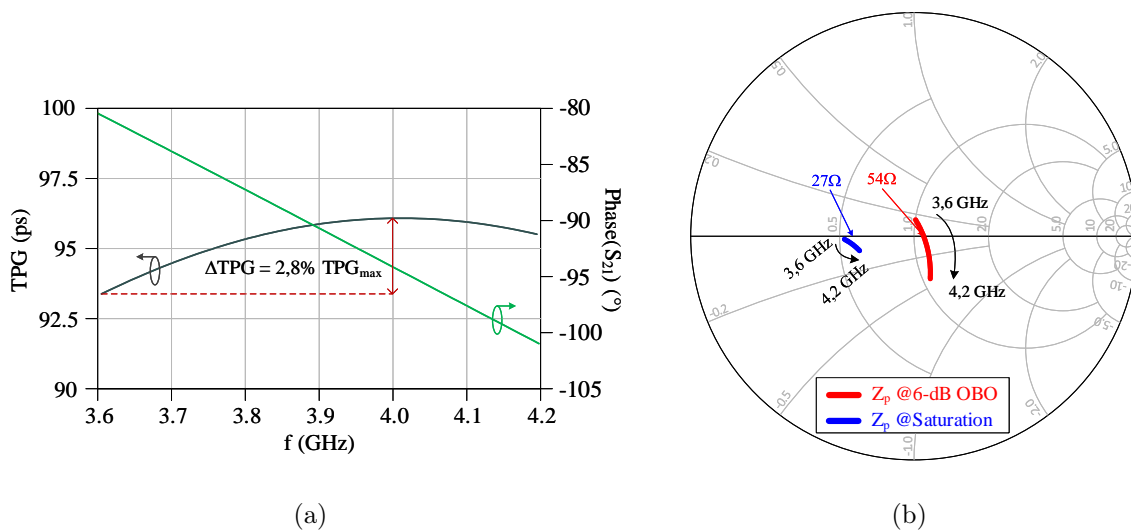


FIGURE III.12 – (a) Variation du TPG et de la phase sur la bande de fonctionnement et (b) variation du coefficient de réflexion associé à l'impédance Z_p au point d'OBO (rouge) et à pleine puissance (bleu).

Afin d'estimer les potentialités en termes de largeur de bande de cet inverseur équivalent, dressons une comparaison entre celui-ci, une ligne quart d'onde idéale et la structure inverseuse en π identique constituée d'éléments localisés (Figure III.13). La structure en π symétrique, détaillée dans le chapitre 2, réalise une inversion d'impédance à la fréquence centrale grâce à l'utilisation d'une self additionnelle de 0,52nH.

Les résultats en impédance, phase et TPG sont illustrés sur la Figure III.14. Lorsque l'amplificateur fonctionne à 6dB d'OBO, on constate que la structure en π symétrique induit de fortes variations sur la partie réelle de l'impédance transformée dans le plan intrinsèque. La phase du S_{21} au centre de la bande est égale à -90° , cependant, on constate que la variation de la phase ne varie pas linéairement sur la bande, ce qui induit une forte variation de TPG. À ce stade, en utilisant cette topologie, il n'existe aucun autre degré de liberté afin d'améliorer le TPG sur la bande. La structure inverseuse équivalente développée présente en revanche des performances plus intéressantes, dont les caractéristiques se rapprochent de celles d'une ligne $\lambda/4$. La valeur de TPG moyenne sur la bande diffère de celle du cas idéal car l'impédance de fermeture est différente, toutefois, sa variation est réduite au maximum sur la bande de fonctionnement.

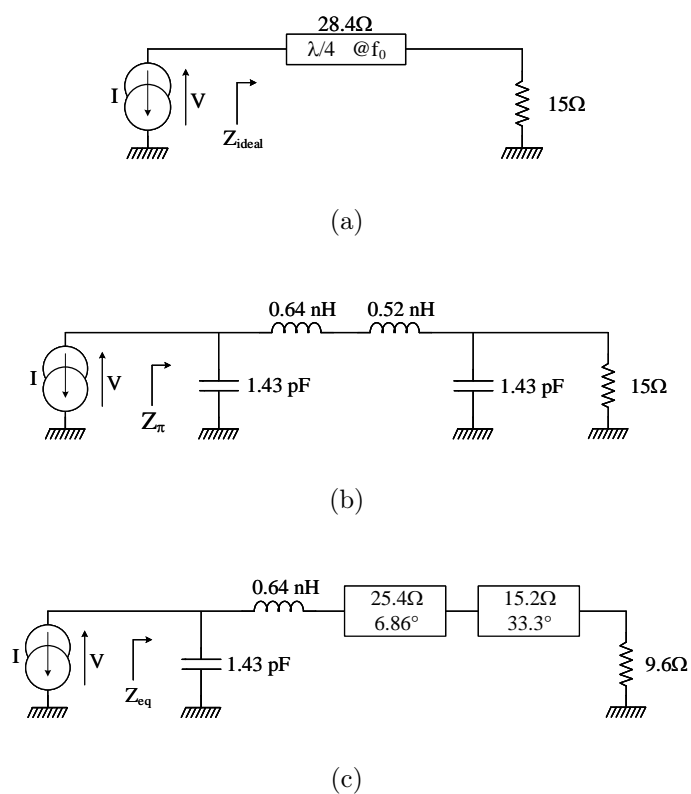


FIGURE III.13 – Comparaison de trois structures inverseuses : (a) ligne $\lambda/4$ idéale, (b) structure en π symétrique et (c) inverseur équivalent développé.

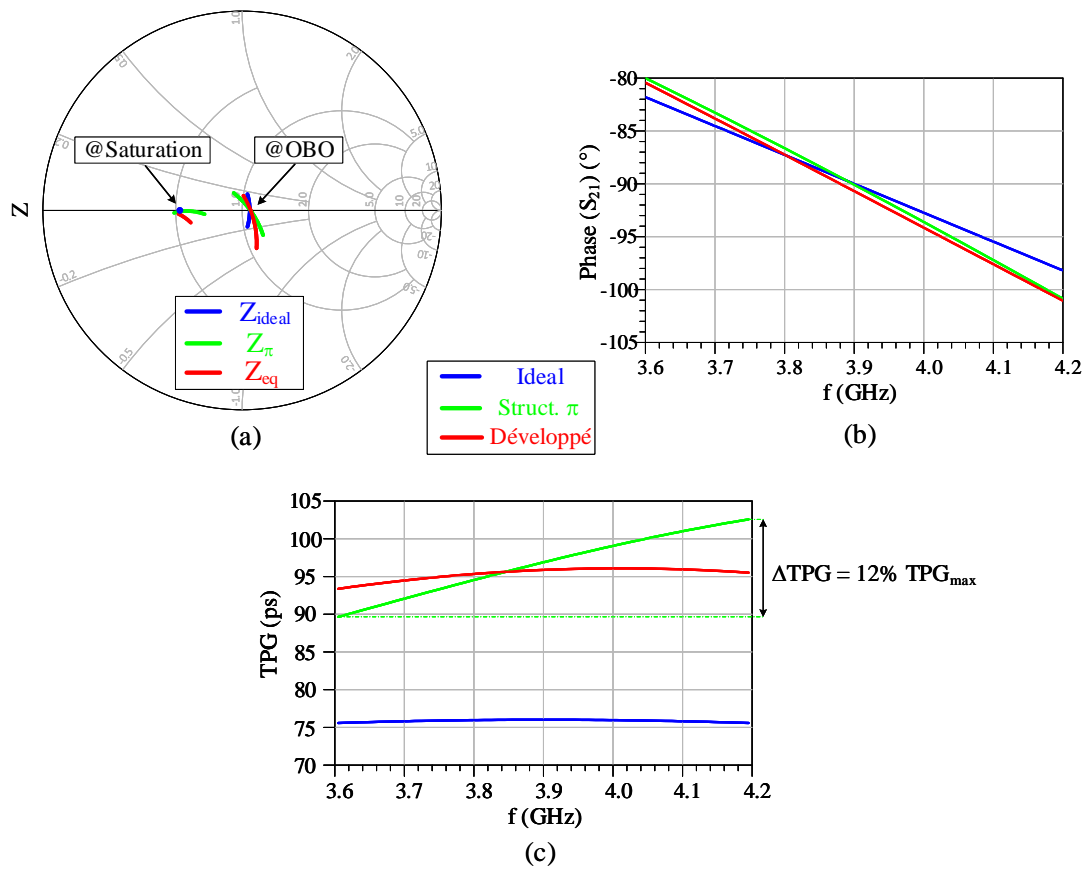


FIGURE III.14 – Comparaison des trois structures inverseuses (a) en impédance transformée dans le plan intrinsèque, (b) en variation de phase sur la bande et (c) en variation de TPG associées.

4 Implémentation du post-matching

L'étude de l'inverseur d'impédance équivalent dans la partie 3 a montré qu'une impédance R_L typiquement faible et purement réelle était requise au noeud commun afin d'assurer un fonctionnement large bande. Par conséquent, le noeud commun ne pourra pas être directement connecté à l'accès de sortie 50Ω . La topologie conventionnelle du Doherty emploie une ligne quart d'onde connectée sur l'accès de sortie, permettant de ramener une impédance de $R_{opt}/2$ au noeud commun. Cependant, cette inversion d'impédance additionnelle rajoute encore une fois une restriction en termes de bande passante.

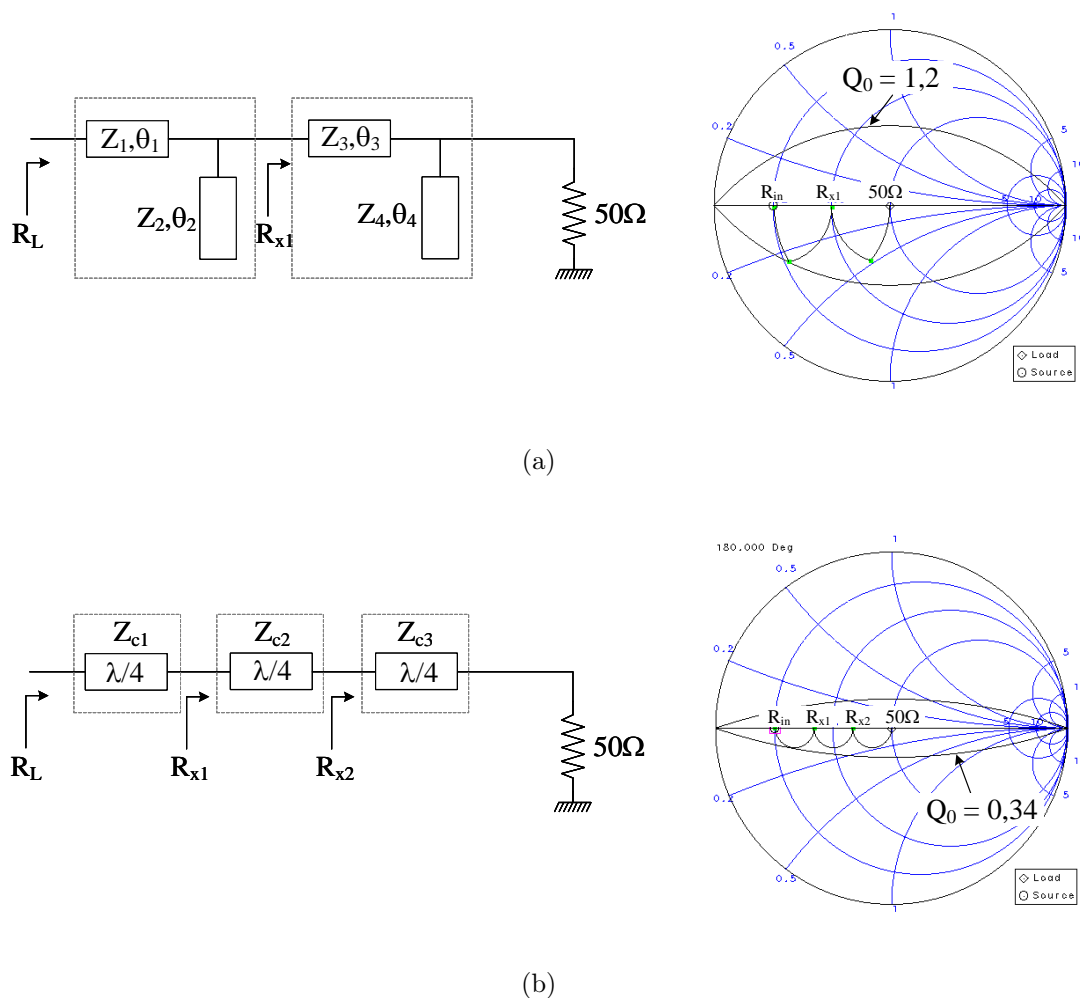


FIGURE III.15 – Trajectoires de transformations (a) d'un réseau d'adaptation utilisant des stubs, (b) des lignes série et facteur de qualité associé à cette transformation.

De manière générale, les structures distribuées en série présentent des caractéristiques intéressantes pour réaliser des transformations d'impédance larges bandes. Leur faible facteur de qualité Q_0 leur permet d'être moins sélectives que certaines topologies employant des lignes en parallèle (stub) et donc d'assurer des transformations relativement larges bandes. À ce titre, la Figure III.15 dresse une comparaison entre ces deux topologies d'adaptation. L'utilisation d'éléments séries permet de limiter le facteur de qualité, quantifié par l'ouverture de « l'oeil » dans l'abaque de Smith (lieu d'impédance tel que

$\Im(Z)/\Re(Z) = \text{cte}$). Cette grandeur quantifie le taux de variation de l'impédance en module et phase lorsque, par exemple, la fréquence s'écarte de la fréquence centrale de travail. Cette topologie se présente donc comme la plus propice à une adaptation large bande, néanmoins, le nombre de sections du réseau d'adaptation impose au concepteur un compromis entre la bande passante et les pertes introduites.

Pour cette conception, une topologie série à double section, proposée par [70], et assurant une partie réelle constante sur une large bande est utilisée. Ce circuit, représenté sur la Figure III.16, est composé de deux lignes quart d'onde à la fréquence centrale f_0 d'impédance Z_1 et Z_2 .

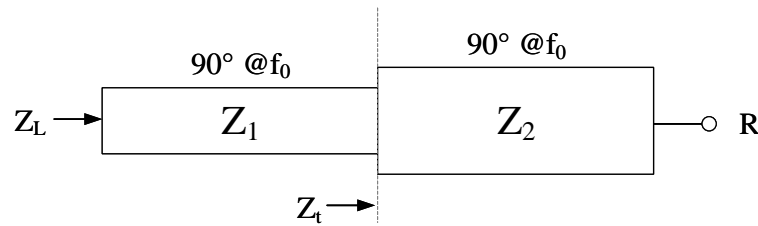


FIGURE III.16 – Transformateur double section.

Le couple d'impédances Z_1 et Z_2 est calculé de façon à assurer une transformation d'impédance à partie réelle constante sur une large bande. La méthode de calcul détaillée dans [70] permet d'aboutir aux valeurs de Z_1 et Z_2 suivantes :

$$Z_1 = \frac{Z_L}{\sqrt{2}} \frac{1 + \frac{1}{\sqrt{k}}}{\sqrt{1 + \sqrt{k}}} \quad (\text{III.4})$$

$$Z_2 = \frac{Z_1}{\sqrt{k}} \quad (\text{III.5})$$

où k représente le ratio de transformation d'impédance ($k = Z_L/R$).

L'optimisation réalisée sur la structure inverseuse équivalente dans la partie précédente a montré qu'une impédance au noeud commun $R_L = 9,6\Omega$ était nécessaire pour satisfaire les contraintes imposées sur la bande de fonctionnement. Le circuit de post-matching va ainsi permettre de transformer l'impédance connectée à l'accès de sortie de l'amplificateur (50Ω) vers R_L . En appliquant les formules (III.4) et (III.5), on obtient les valeurs Z_1 et Z_2 permettant d'obtenir une transformation d'impédance à variation de partie réelle minimale sur la bande (Figure III.17).

Comme l'illustre la Figure III.17, la partie réelle de l'impédance est maintenue à $9,6\Omega$ de 3 GHz à 5 GHz. Ce post-matching sera donc implémenté dans le circuit final de l'amplificateur Doherty.

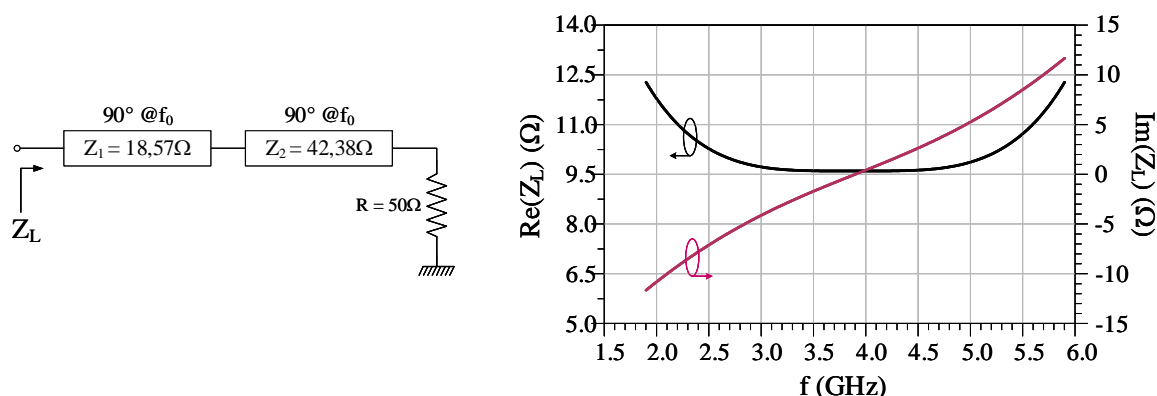


FIGURE III.17 – Circuit de « post-matching » dont les valeurs sont calculées par la méthode de [70] et variations de l'impédance Z_L en partie réelle et imaginaire en fonction de la fréquence.

5 Implémentation de l'offset line

La topologie conventionnelle de l'amplificateur Doherty est basée sur l'utilisation de deux amplificateurs adaptés 50Ω , combinés à travers un combineur Doherty, typiquement constitué d'une ligne quart d'onde d'impédance caractéristique $Z_c = R_{opt}$ et d'une charge commune R_L . Cependant, comme l'illustre la Figure III.18(a), cette approche classique ne prenant pas en compte l'effet dispersif des éléments réactifs de sortie, ne permet pas d'obtenir des variations d'impédance purement réelles dans les plans intrinsèques des transistors, menant donc à une chute du rendement à 6-dB d'OBO [71],[72].

L'utilisation d'une ligne d'offset, d'impédance caractéristique $Z_c = R_{opt}$ s'avère alors nécessaire afin de reproduire les variations d'impédance réelles existant derrière la ligne $\lambda/4$ vers les plans intrinsèques des transistors. Comme le montre la Figure III.18(b), une longueur électrique appropriée de cette ligne d'offset insérée dans le combineur permet d'obtenir une variation purement réelle de l'impédance vue par le transistor de $2R_{opt}$ vers R_{opt} . Ceci assure un maintien du rendement à sa valeur maximale à la puissance d'OBO.

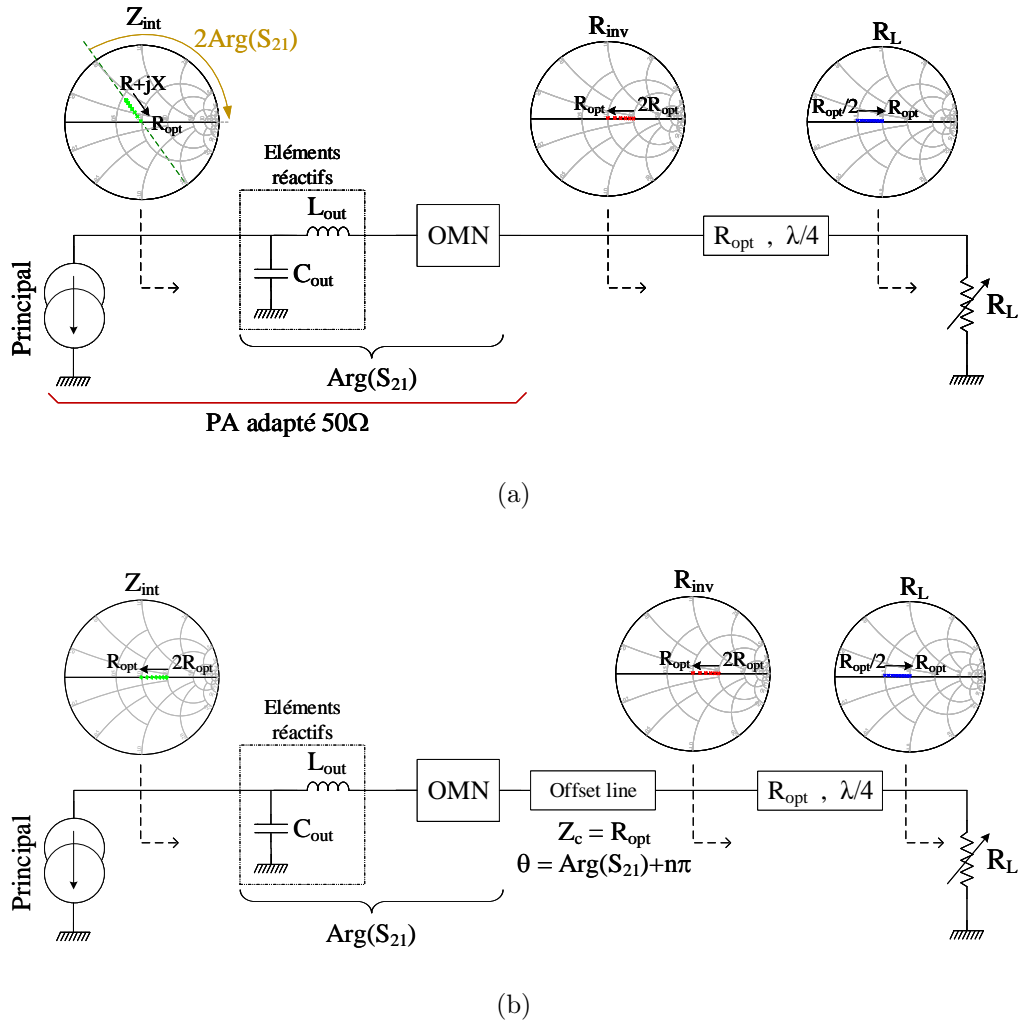


FIGURE III.18 – (a) Branche principale de l’amplificateur Doherty conventionnel ne prenant pas en compte l’effet des éléments réactifs et (b) implémentation d’une offset line pour assurer des variations d’impédance réelles vers réelles en intrinsèque [71].

Dans la conception traitée ici, l’inverseur d’impédance équivalent en sortie du principal intègre les éléments réactifs, de ce fait, aucune ligne d’offset n’est nécessaire. Les variations d’impédances réelles vers réelles observées au noeud commun le sont également dans le plan de la source de courant. Pour la branche auxiliaire, à la puissance d’OBO, l’impédance présentée au noeud commun doit être suffisamment élevée (idéalement un circuit-ouvert). Or, l’inverseur implémenté en sortie du transistor auxiliaire ne permet pas de présenter une impédance suffisamment forte au noeud commun (Figure III.19). Du fait de l’implémentation de l’inverseur équivalent sur la branche auxiliaire, une impédance proche du court-circuit est vue au noeud commun (points rouges). Une ligne d’offset est alors requise afin d’isoler au maximum la voie auxiliaire lorsque le transistor auxiliaire n’est pas en conduction, permettant ainsi un transfert de puissance maximal entre le transistor principal et la sortie de l’amplificateur. Une fois correctement implémentée, l’impédance vue au noeud commun est alors proche du circuit-ouvert (courbe bleue).

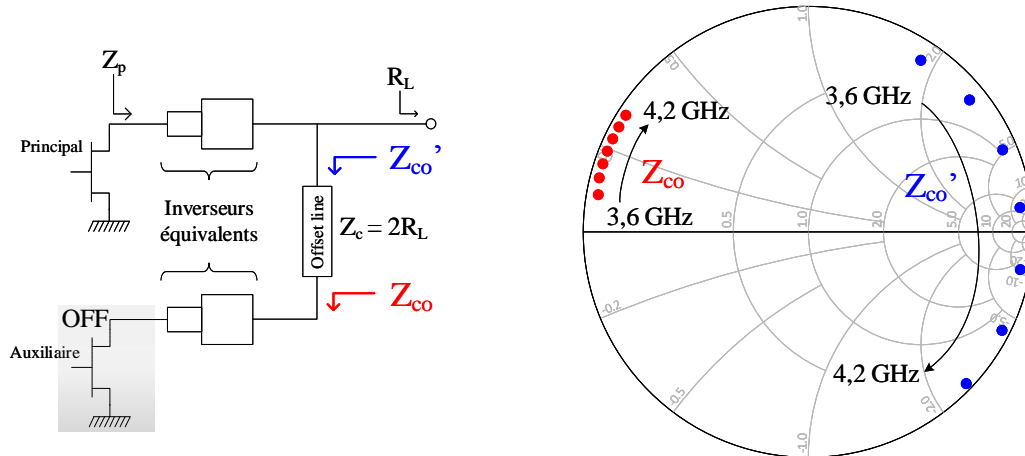


FIGURE III.19 – Implémentation d'une « offset line » sur la branche auxiliaire afin d'assurer une isolation correcte à la puissance d'OBO.

L'impédance de cette ligne est fixée à $2R_L$, ainsi :

- elle permet de reproduire les variations du coefficient de réflexion présentes derrière la ligne $\lambda/4$ jusqu'au plan intrinsèque, comme l'explique [71].
- elle agit donc de facto comme ligne d'isolation lorsque l'auxiliaire est éteint.
- elle ne perturbe pas le fonctionnement du circuit à pleine puissance car l'impédance présentée par le noeud commun est également égale à $2R_L$. Elle agit alors seulement comme un retard électrique à pleine puissance qui sera compensé en entrée afin d'assurer une combinaison des courants en phase au noeud commun.

On note également que l'ajout de cette ligne supplémentaire, du fait qu'elle augmente fortement Z_{co} , induit une dispersion importante des impédances sur la bande de fréquences. Sa longueur doit alors être judicieusement choisie afin de positionner au mieux Z_{co} dans la zone à haute impédance. Les caractéristiques électriques de la ligne implémentée dans le circuit sont les suivantes :

$$\begin{cases} Z_c = 23,9\Omega \\ \theta = 85,3^\circ \end{cases}$$

6 Conception du démonstrateur Doherty 20W

Dans cette partie, nous proposons d'appliquer la méthodologie de conception large bande énoncée précédemment pour réaliser un démonstrateur sur circuit imprimé RF (Printed Circuit Board : PCB) utilisant des transistors GaN HEMT CGH40010F de la fonderie CREE.

6.1 Combineur de puissance

6.1.1 Layout

L'inverseur d'impédance équivalent développé et optimisé dans la partie 3 est implémenté en sortie de chaque transistor. Les paramètres électriques idéaux déterminés par optimisation sont par la suite transposés en dimensions physiques pour une réalisation en ligne micro-ruban sur substrat Rogers RO4350B.

La connexion des deux voies est réalisée au travers de l'offset line puis le circuit de post-matching réalise la connexion à l'accès 50Ω de sortie tout en assurant l'impédance R_L nécessaire sur la bande de fréquence. La Figure III.20 présente le layout du combineur de sortie.

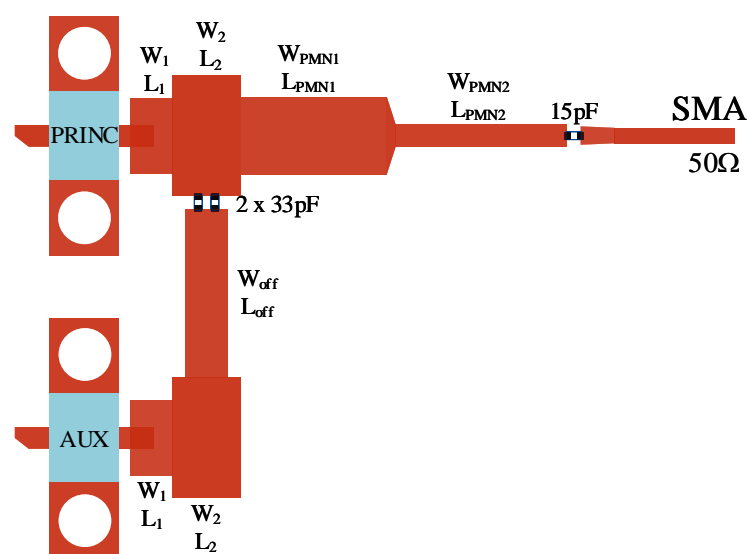


FIGURE III.20 – Layout du combineur de sortie.

6.1.2 Implémentation des réseaux de polarisation de drain et optimisation de la bande d'enveloppe

La réalisation des réseaux de polarisation est une étape cruciale dans la conception d'un amplificateur de puissance. Ces circuits ont pour rôle de découpler l'alimentation DC du signal RF. Afin d'assurer le découplage nécessaire, la ligne de polarisation doit à la fois assurer une basse impédance au DC et une forte impédance autour de la fréquence RF afin de ne pas dégrader les performances de l'amplificateur.

Classiquement, une forte inductance (self de choc) est utilisée afin d'assurer une impédance élevée autour de la fréquence fondamentale. Cependant, cette inductance impose une impédance non négligeable sur la bande d'enveloppe, qui se traduit par la suite par l'apparition d'effets de mémoire électriques BF (cf. Chapitre 1). Pour cet amplificateur, il est choisi d'utiliser un réseau de polarisation composé d'une ligne quart d'onde derrière

laquelle est placée un stub $\lambda/4$ en circuit ouvert. Dans cette configuration, une impédance proche du circuit ouvert est présentée à f_0 par la ligne de polarisation au point de connexion sur la ligne RF. Dans notre cas, afin d'obtenir des performances plus large bande, un stub papillon sera préféré à un stub conventionnel pour le découplage RF. De plus, cette topologie ramène un court-circuit à $2f_0$ au point de connexion, dont nous nous servirons pour adapter l'impédance au second harmonique présentée en intrinsèque. Finalement, une basse impédance sera assurée dans la bande d'enveloppe grâce à des capacités de découplage BF. Ce point spécifique sera abordé plus en détail dans la suite de cette partie.

La réponse électrique du circuit de polarisation de drain synthétisé est présentée sur la Figure III.21.

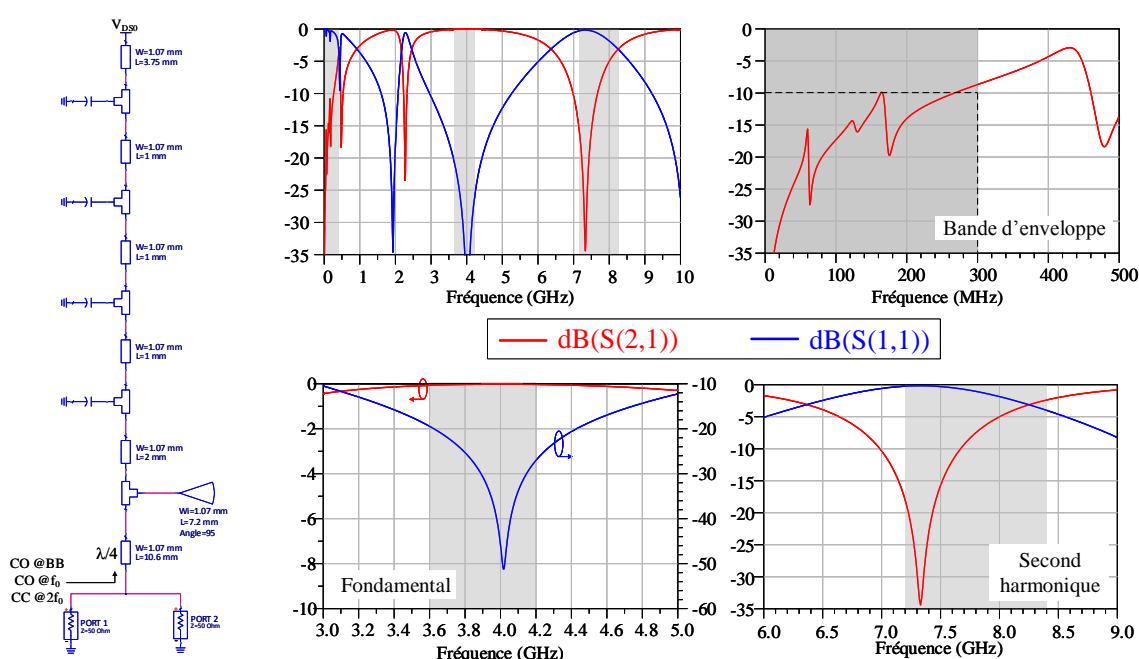


FIGURE III.21 – Simulation du réseau de polarisation de drain en paramètres $[S]$ jusqu'à la bande à $2f_0$ (les zones grisées correspondent aux bandes d'intérêt).

On constate que le coefficient de réflexion au port 1 est inférieur à -20dB sur toute la bande considérée dans cette étude. Une forte impédance est donc présentée par l'accès de polarisation autour de la fréquence fondamentale, ainsi, le signal RF est bien découplé du DC. Cette affirmation est également confirmée par le coefficient de transmission S_{21} dont la valeur est proche de 0dB sur la bande. Autour du second harmonique, le coefficient de transmission est quant à lui maintenu inférieur à -3dB , signifiant ainsi qu'une faible impédance est présentée autour de $2f_0$. Concernant les basses fréquences, le coefficient de transmission est inférieur à -10dB jusqu'à 275MHz .

Cette étape montre la conception du réseau de polarisation seul, toutefois, il est important de noter que ce circuit pourra être réajusté à la marge une fois implémenté dans le Doherty afin de parfaire les performances du circuit global.

La Figure III.22 présente l'évolution du coefficient de réflexion vu à l'entrée de la ligne $\lambda/4$ lorsque le port 2 de la figure précédente est déconnecté. Comme attendu, on constate que l'impédance ramenée à l'accès de polarisation autour du fondamental est proche du circuit-ouvert. L'impédance BF (du DC jusqu'à 300MHz) est quant à elle localisée proche du court-circuit, et présente des résonances induites par les capacités de découplage utilisées. Autour du second harmonique, une impédance proche du court-circuit est également présentée.

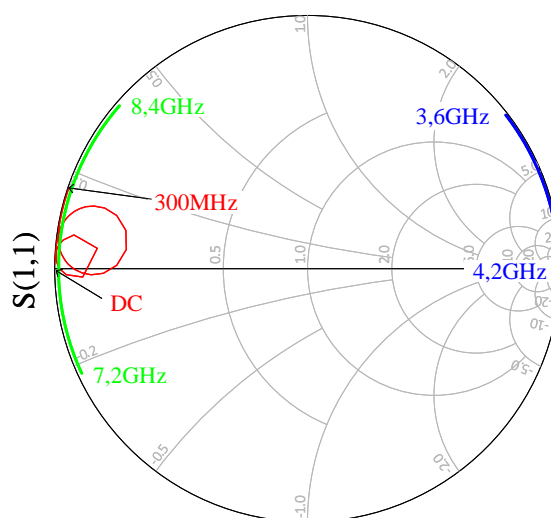


FIGURE III.22 – Coefficients de réflexion présentés au point de connexion du circuit de polarisation sur les différentes bandes d'intérêt lorsque le port 2 de la figure précédente est déconnecté.

Comme expliqué dans le chapitre 1, la notion de **bande vidéo** est un point important dans l'optique d'amplifier des signaux à haute efficacité spectrale occupant de larges bandes d'enveloppe. Dans ce contexte, le découplage sur la bande d'enveloppe (typiquement du DC à quelques centaines de MHz) prend une importance primordiale. Pour appréhender cette problématique, il est intéressant de comparer deux simulations : l'évolution de l'impédance BF intrinsèque sur quelques centaines de MHz et l'évolution des produits d'intermodulation d'ordre 3 à l'aide d'une simulation 2-tons. Il a été montré dans [73] et [74] que les composantes de tension aux fréquences IM_3 ($2\omega_1 - \omega_2$ et $2\omega_2 - \omega_1$) sont dépendantes de l'impédance présentée au composant en bande de base et au second harmonique. Typiquement, afin de minimiser les phénomènes d'asymétrie entre les IM_3 , une impédance proche du court-circuit en bande d'enveloppe et au second harmonique est nécessaire.

Bien qu'il ait été montré qu'une baisse significative de cette impédance BF soit possible au plus proche de la puce, au sein du boîtier, en utilisant des terminaisons BF adaptées ([75],[76],[77]) il est intéressant d'étudier l'impact du réseau de découplage BF sur la bande d'enveloppe même sur une maquette hybride. Typiquement, les valeurs et la position des capacités de découplage sur la ligne de polarisation seront nos paramètres d'optimisation de la bande BF.

La Figure III.23 confronte l'évolution de l'impédance intrinsèque présentée au transis-

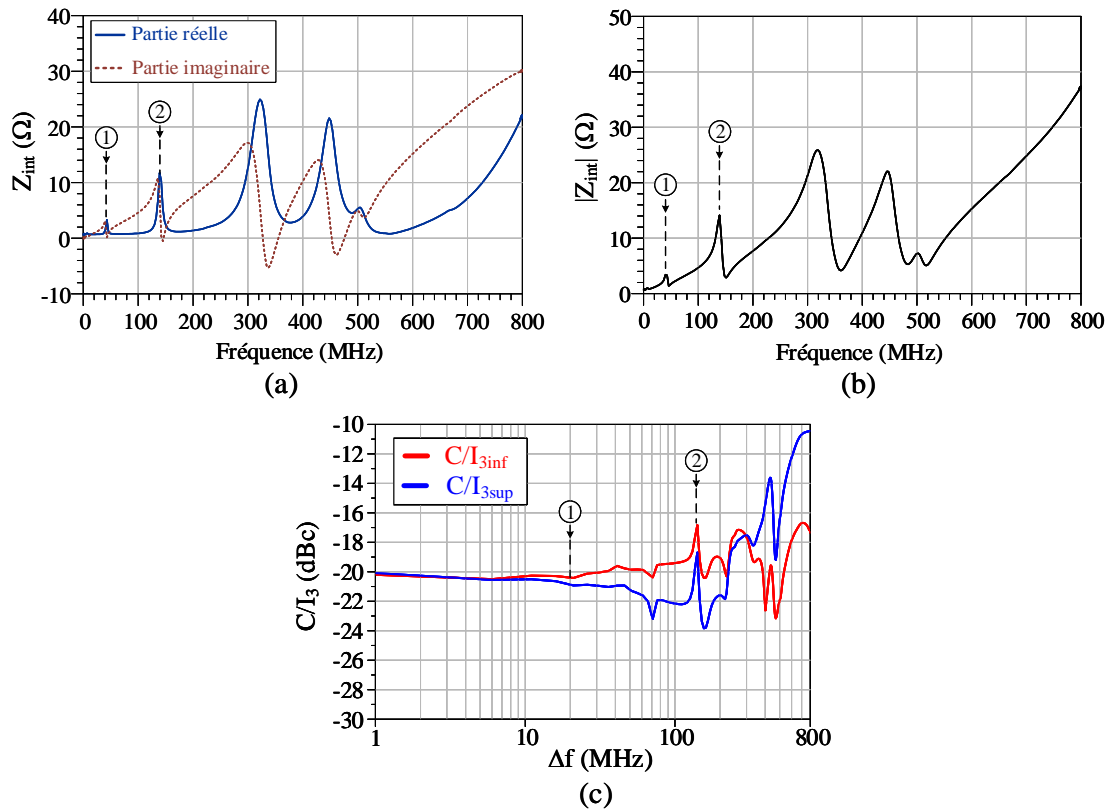


FIGURE III.23 – (a) et (b) Évolution de l'impédance de drain intrinsèque en bande d'enveloppe et (c) simulation du dispositif en deux tons.

tor principal avec le résultat d'une simulation 2-tons de notre circuit sur 800MHz réalisée à $P_{in_{dispo}}=30\text{dBm}$. Ce deuxième graphique représente le rapport entre les deux tons principaux et leur IM_3 respectifs appelé C/I_3 (exprimé en dBc).

Plusieurs résonances induites par les différentes capacités sont observables sur l'impédance BF et ont pour effet d'augmenter brusquement son module à certaines fréquences. On constate notamment entre les points n°1 et n°2 une augmentation de la partie imaginaire de Z_{int} , qui est fortement corrélée à l'apparition d'asymétrie entre les IM_3 [74]. Cette affirmation est confirmée par un début d'asymétrie entre les C/I_3 simulés sur la Figure III.23(c). Au-delà du point n°2, l'impédance prend des valeurs élevées en partie imaginaire et en partie réelle, aggravant donc rapidement l'asymétrie et l'amplitude des IM_3 . On peut alors définir la largeur de bande vidéo de l'amplificateur développé à environ 130MHz.

6.1.3 Gestion du second harmonique

Dans le cadre d'une conception d'amplificateur à haut rendement, un contrôle optimal du second harmonique en sortie est primordial. Sachant que le circuit de polarisation assure une basse impédance sur la bande à $2f_0$, un positionnement judicieux de son point de connexion permet de présenter au transistor une impédance favorable à un fonctionnement

à haut rendement, à la manière d'une adaptation par stub.

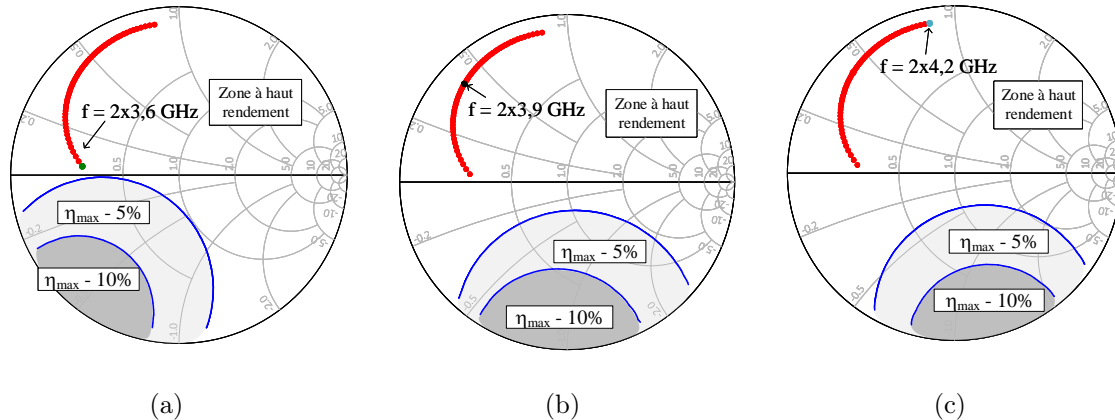


FIGURE III.24 – Impédance de sortie vue par le transistor principal sur la bande autour de $2f_0$ et contours de rendement au second harmonique (a) $2f_0 = 7,2\text{GHz}$ (b) $2f_0 = 7,8\text{GHz}$ (c) $2f_0 = 8,4\text{GHz}$.

La Figure III.24 illustre une simulation load-pull du transistor au second harmonique. On constate que la zone à haute efficacité énergétique est relativement étendue et que seulement une portion très restreinte de l'abaque affiche une décote de 10% par rapport à la PAE maximale (zone grisée). Cette observation démontre l'effet du pré-matching réalisé au sein du boîtier, rendant le transistor relativement peu sensible aux variations d'impédances externes de drain au second harmonique.

Afin de présenter l'impédance optimale en rendement à $2f_0$ aux accès des transistors, il est essentiel de positionner l'accès de polarisation de drain à la distance optimale du composant. Typiquement, en le plaçant sur la ligne (W_2, L_2) (cf. Figure III.20), l'impédance vue en extrinsèque (courbe rouge) se situe dans la zone désirée sur toute la bande de fonctionnement. Notons également que le positionnement du point de connexion possède une influence sur la bande vidéo.

Finalement, le combineur de sortie dans son intégralité permet de présenter au transistor principal les impédances sur les différentes bandes d'intérêt illustrées sur la Figure III.25. Leurs variations en fonction de la fréquence permettent à priori d'obtenir un fonctionnement à haut rendement sur toute la bande de fonctionnement, conformément aux simulations load-pull réalisées sur les Figures III.7 et III.24.

6.2 Réseau d'adaptation d'entrée

Ayant la connaissance des impédances de source optimales à présenter grâce aux simulations source-pull, il est possible de concevoir les réseaux d'adaptation d'entrée des deux amplificateurs. Afin de maximiser le transfert de puissance entre le générateur et la grille d'un transistor, le réseau d'adaptation doit présenter l'impédance de source optimale conjuguée lorsqu'il est connecté sur un générateur 50Ω .

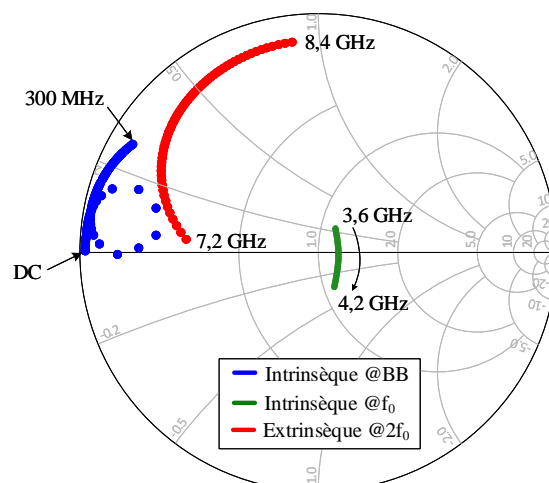


FIGURE III.25 – Impédances de charge présentées au transistor principal sur la bande 3,6GHz - 4,2 GHz dans le plan intrinsèque.

Dans le cadre de cette étude, l'objectif étant de concevoir un démonstrateur large bande, une topologie d'adaptation basée sur des lignes série est employée afin de limiter les facteurs de qualité, comme expliqué dans la partie 4. Cependant, l'utilisation du transistor CREE CGH40010F dans cette bande de fréquences, le rapprochant de sa fréquence de transition (6 GHz), le rend plus complexe à adapter en entrée vers 50Ω qu'en bande L par exemple. Une bonne adaptation nécessiterait notamment d'employer une topologie à très fort facteur de qualité, c'est-à-dire plus sélective en fréquence. Un compromis doit alors être fait entre la valeur de l'adaptation d'entrée et sa largeur de bande. Ainsi, il a été choisi de façon pragmatique d'assurer une adaptation autour de -6dB sur toute la bande. Dans ces conditions, on assure qu'environ 75% de la puissance délivrée par le générateur est transmise au transistor.

Le réseau d'adaptation d'entrée est illustré sur la III.26(a). Il assure une adaptation inférieure à -5dB sur 600 MHz de bande passante. Le coefficient de réflexion mesuré en entrée tourne à module constant dans l'abaque de Smith autour de 50Ω (Figure III.26(c)). De plus, du fait de l'utilisation d'une topologie série à faible facteur de qualité, on constate que l'impédance de source synthétisée par le réseau ne peut pas exactement atteindre la zone d'impédance extraite des simulations source-pull (Figure III.26(d)).

Finalement, afin de conserver une topologie la plus symétrique possible, et donc de potentiellement minimiser les effets de dispersion RF, ce réseau d'adaptation est implémenté en entrée des deux amplificateurs.

À ce stade de la conception, le réseau d'adaptation d'entrée étant figé, une analyse de stabilité petit signal est relancée afin de vérifier la stabilité du dispositif. Néanmoins, cette analyse petit signal n'est pas suffisante pour prévenir tous risques d'oscillation de l'amplificateur lors de son utilisation en régime fort signal. L'utilisation de l'outil de stabilité non-linéaire STAN[®] de la société AMCAD permettra de garantir la stabilité du Doherty dans son contexte d'utilisation finale.

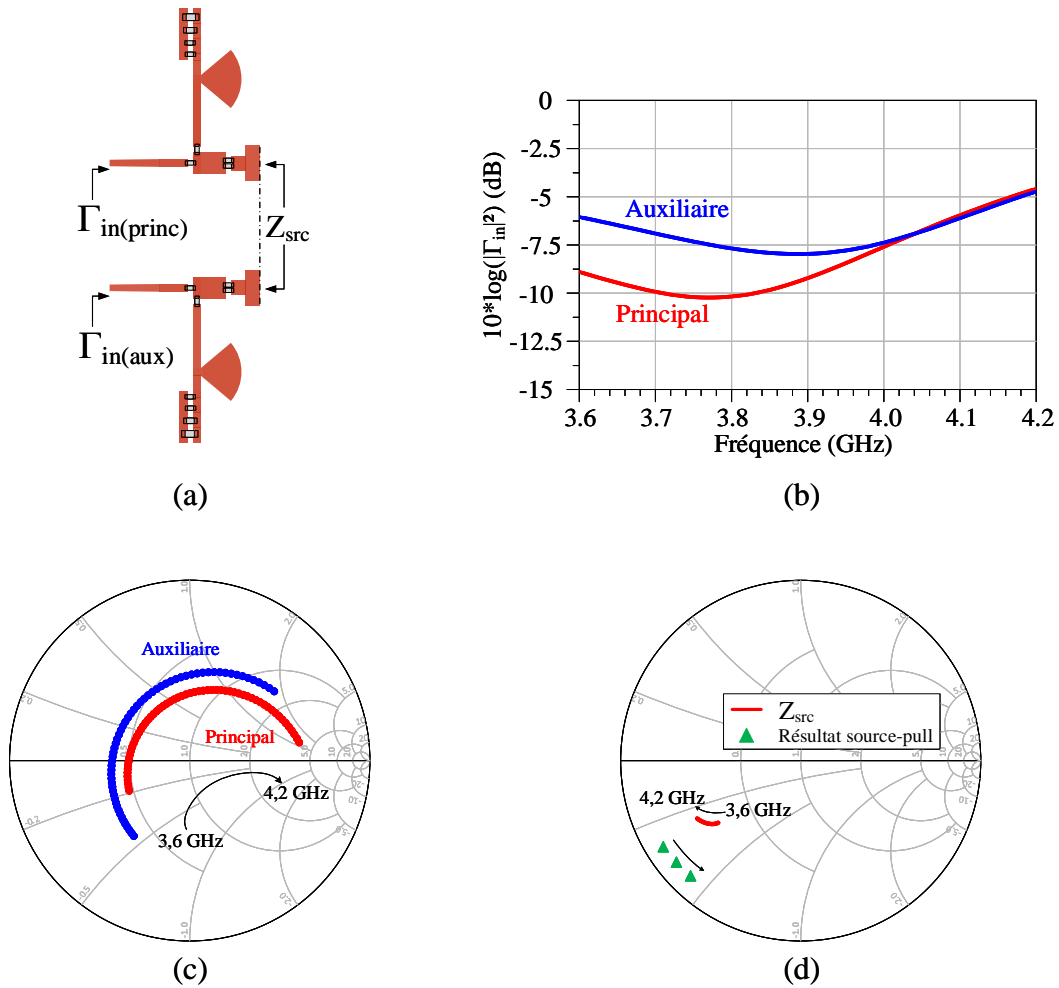


FIGURE III.26 – (a) Réseau d’adaptation d’entrée développé, (b) adaptation d’entrée en dB, (c) adaptation d’entrée dans l’abaque et (d) impédance transformée par le réseau dans le plan du transistor.

6.3 Optimisation de l’AM-PM

Comme présenté dans le chapitre précédent, la variation d’AM-PM est un point spécifique des architectures à modulation de charge. La topologie Doherty peut être représentée de façon simple comme sur la Figure III.27.

La conversion de phase consiste à comparer la phase de l’onde sortante du dispositif (b_2) et la phase d’une onde entrante de référence (a_1) :

$$\text{AM-PM} = \text{phase} \left(\frac{b_2}{a_1} \right) \quad (\text{III.6})$$

L’onde entrante a_1 étant considérée comme onde de référence, on peut donc considérer que la conversion de phase est directement proportionnelle à la phase de b_2 . D’après le formalisme des ondes de puissance, l’équation (III.7) montre que la variation de phase de b_2 est directement liée à la variation de la phase du courant de sortie I , qui, à une

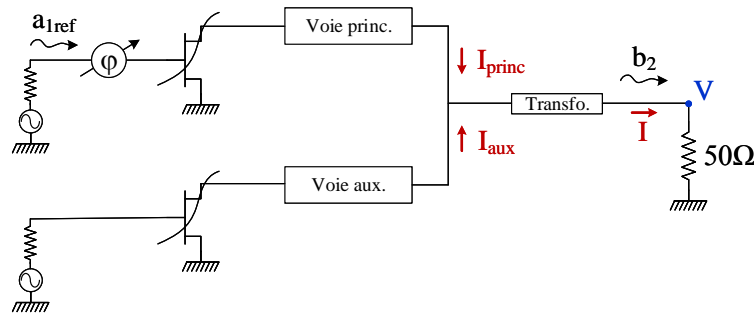


FIGURE III.27 – Schéma simplifié de l'amplificateur Doherty.

transformation d'impédance près, égale à la somme des courants se combinant au noeud commun.

$$b_2 = \frac{V + Z_{ref}}{2\sqrt{Z_{ref}}} = \frac{\frac{V}{I} + Z_{ref}}{2\sqrt{Z_{ref}}} I \quad (III.7)$$

On peut donc dire que l'AM-PM est proportionnelle à la somme vectorielle des courants au noeud commun :

$$AM-PM = \text{phase}(I_{princ} + I_{aux}) \quad (III.8)$$

La simulation sur la Figure III.28 réalisée sur l'amplificateur développé à la fréquence centrale (3,9GHz) prouve en effet que l'AM-PM du Doherty est proportionnel à la combinaison vectorielle des courants arrivant au noeud commun.

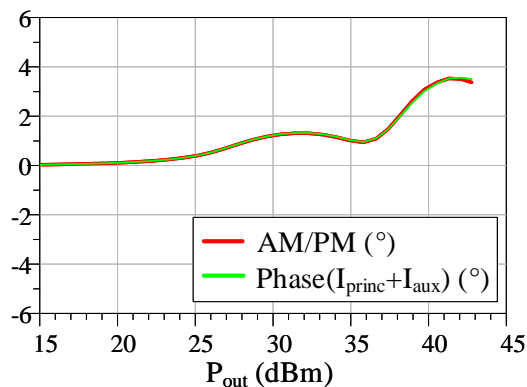


FIGURE III.28 – Simulation de la conversion de phase de l'amplificateur développé et comparaison à la somme vectorielle des courants arrivant au noeud commun.

D'après cette constatation, il est alors possible de minimiser la variation d'AM-PM en optimisant la combinaison des courants I_{princ} et I_{aux} . La Figure III.29 illustre les vecteurs des courants I_{princ} et I_{aux} en représentation polaire. Du fait des profils de conversion de

chaque amplificateur, on constate que chacun des vecteurs possède un profil différent en fonction du niveau de puissance. L'objectif est alors d'optimiser les tensions de polarisation de grille des transistors et d'utiliser d'une différence de phase d'entrée optimale afin que la combinaison de ces deux vecteurs soit linéaire. Il en résulte alors une évolution quasi-constante de l'AM-PM.

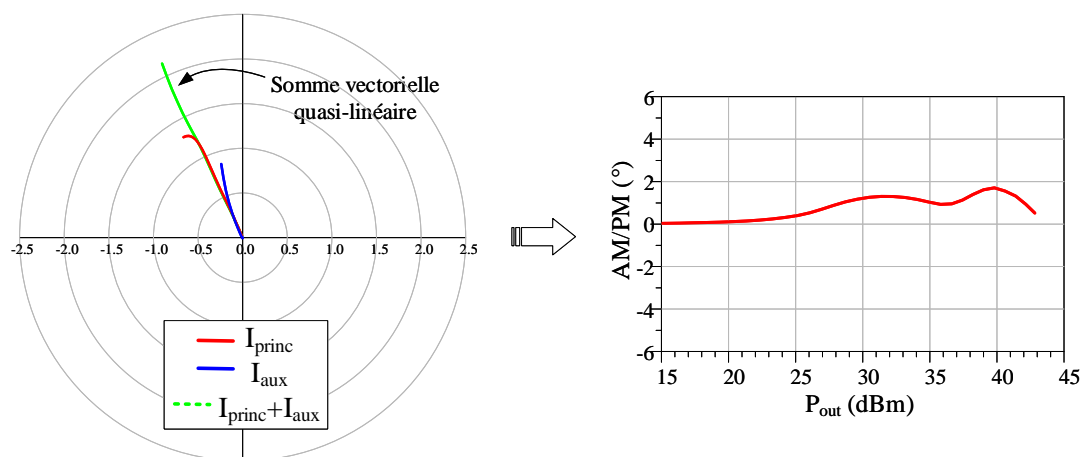


FIGURE III.29 – Combinaison vectorielle des courants au noeud commun et variation d'AM-PM résultante.

6.4 Analyse de stabilité non-linéaire

L'analyse de stabilité en régime non-linéaire est nécessaire au cours d'une conception d'amplificateur de puissance, elle a pour objectif d'assurer une stabilité inconditionnelle du système dans son utilisation fort signal. Pour cela, l'utilisation de l'outil STAN[®] développé par l'université de Bilbao et le CNES, et fourni par la société AMCAD est nécessaire. Cet outil repose sur le formalisme des matrices de conversion [78] et utilise la technique d'identification des pôles et des zéros ([79],[80],[81]).

Un environnement de simulation ADS dédié permet de faire balayer la fréquence d'une excitation en courant de faible amplitude i_p (perturbation) à différents noeuds du circuit, lorsque celui-ci est en régime de fonctionnement non-linéaire à une fréquence f_0 . Le template permet d'extraire les réponses fréquentielles (autour de chaque fréquence harmonique convertie) de l'impédance présentée à l'endroit de la perturbation. Ces réponses fréquentielles sont par la suite traitées par l'outil STAN[®] qui extrait pour chaque fonction de transfert leurs pôles et leurs zéros. Si des pôles à partie réelle positive sont présents, le dispositif possède alors une potentielle instabilité à la fréquence correspondante.

Un schéma de principe de cette analyse est présenté sur la Figure III.30.

Afin de révéler d'éventuelles oscillations, la simulation a été réalisée en faisant varier plusieurs paramètres :

- la fréquence de la perturbation est balayée de 0 à $f_0/2$. L'équilibrage harmonique est réalisé en mode « mixer », dans lequel le signal d'excitation en entrée joue le

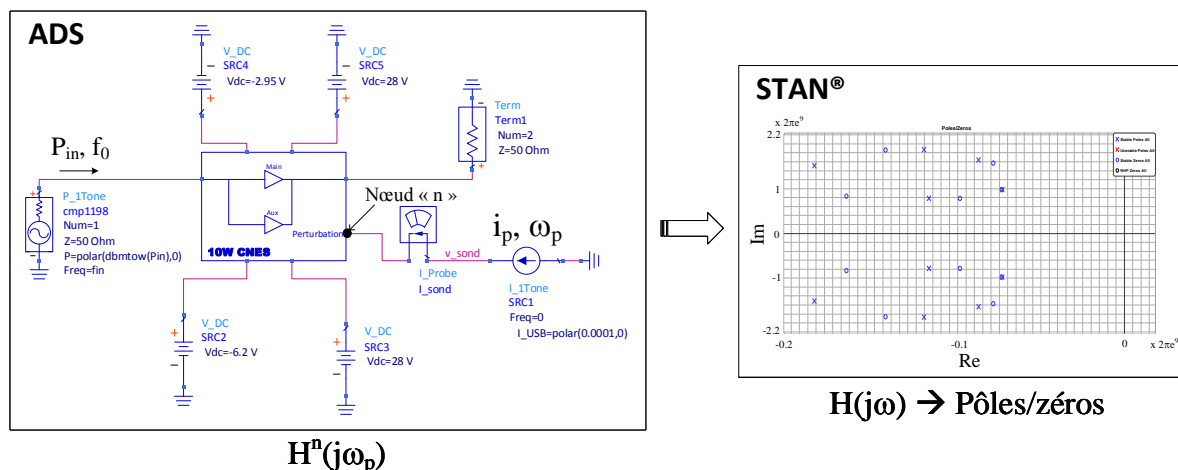


FIGURE III.30 – Principe de l'analyse de stabilité non-linéaire.

rôle d'Oscillateur Local (OL) et l'excitation de faible amplitude joue le rôle du signal RF ;

- la perturbation est introduite sur quatre noeuds spécifiques (proche des grilles et des drains des deux transistors) ;
- le dispositif est testé à plusieurs niveaux de puissance d'entrée jusqu'à la compression ;
- la fréquence est testée sur plusieurs points dans la bande d'intérêt (3,6GHz - 4,2GHz).

La Figure III.31 illustre un exemple de simulation de stabilité non-linéaire. Après avoir injecté une perturbation sur la grille du transistor principal jusqu'à $f_0/2$, l'outil STAN[®] trace la fonction de transfert en module et phase ainsi que la constellation de pôles et zéros associés. La constellation précédente ne présentant aucun pôle à partie réelle positive, le système peut être considéré comme stable dans ces conditions de fréquence et de puissance. Afin d'assurer une stabilité inconditionnelle, l'analyse précédente est répétée à plusieurs fréquences centrales f_0 et à plusieurs niveaux de puissance d'entrée. Le système est alors considéré comme inconditionnellement stable.

Les temps de calcul mis en jeu pour ce type d'analyse fort signal sont relativement importants, toutefois, ils permettent de prévenir tous risques d'oscillation qui peuvent rendre un circuit inutilisable une fois réalisé.

6.5 Présentation du démonstrateur Doherty final

La Figure III.32(a) présente le schéma électrique simplifié du circuit réalisé. Aucune ligne compensatrice n'est ajoutée à l'entrée de l'amplificateur principal afin de compenser le retard introduit par l'offset line. Dans l'optique d'évaluer les performances en double entrée, cette différence de phase sera générée numériquement au cours des mesures. De plus,

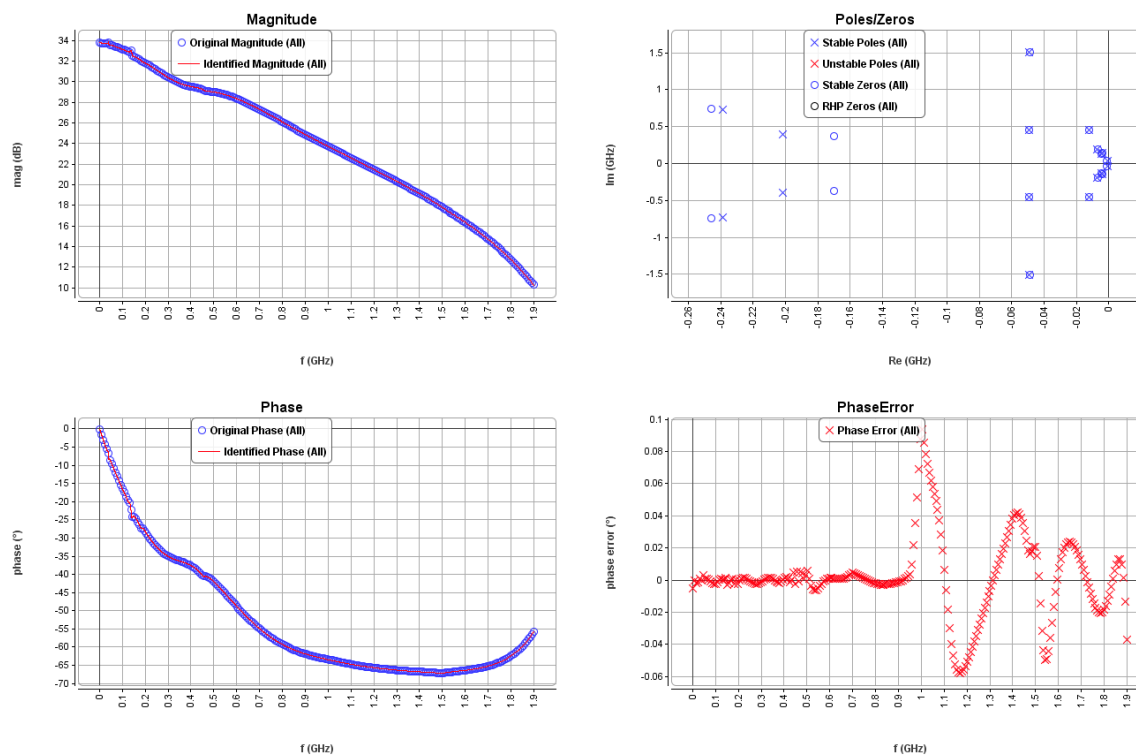


FIGURE III.31 – Exemple d’analyse de stabilité non-linéaire à 3,9GHz pour une excitation d’entrée de 35dBm et une perturbation sur la grille du transistor principal.

la Figure III.32(b) présente le layout complet ainsi que les dimensions de l’amplificateur final.

L’amplificateur réalisé au cours de ce chapitre est basé sur « l’architecture post-matching », qui est, dans la littérature, la topologie présentant les meilleures performances en termes de largeur de bande [82],[83],[84]. Les travaux actuellement à l’état de l’art, récemment publiés, présentent des bandes RF relatives avoisinant les 90% [60],[85].

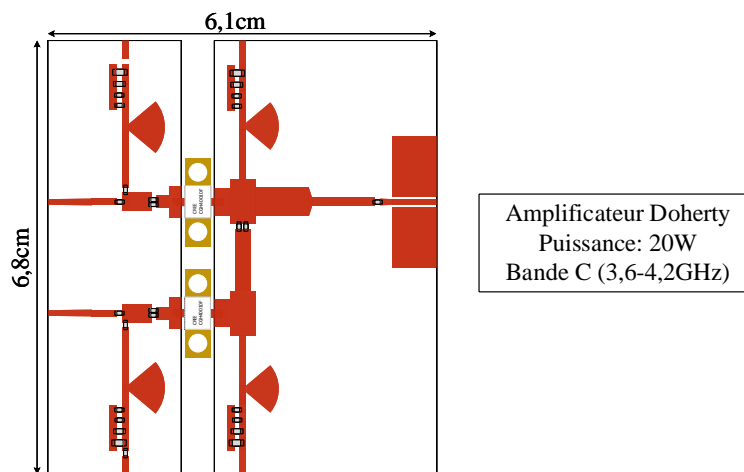
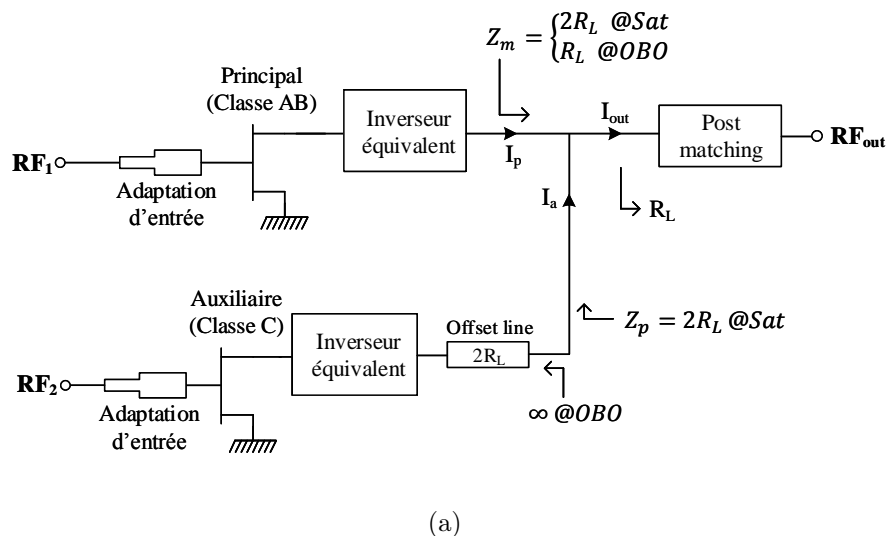


FIGURE III.32 – (a) Schéma électrique simplifié de l’amplificateur Doherty réalisé et (b) layout.

7 Résultats de simulation

7.1 Paramètres [S] : petit signal

Les résultats en petit signal obtenus en simulation de paramètres [S] (3 ports), sont exposés sur la Figure III.33. Dans cette simulation, le seul paramètre de transmission possédant un intérêt est le S_{21} , en effet, pour une faible excitation, l’amplificateur auxiliaire n’est pas en conduction et ne participe donc pas au gain petit signal du dispositif.

Le réseau d’adaptation d’entrée assure dans la bande de fréquences considérée des paramètres S_{11} et S_{22} autour de -5dB, dans ces conditions, seulement 30% de la puissance arrivant à l’entrée de l’amplificateur est réfléchi ce qui semble suffisant pour un fonctionnement large bande tel que celui visé. Le gain petit signal est supérieur à 11dB sur la bande. L’ajout d’un étage driver de puissance serait une solution pour augmenter cette

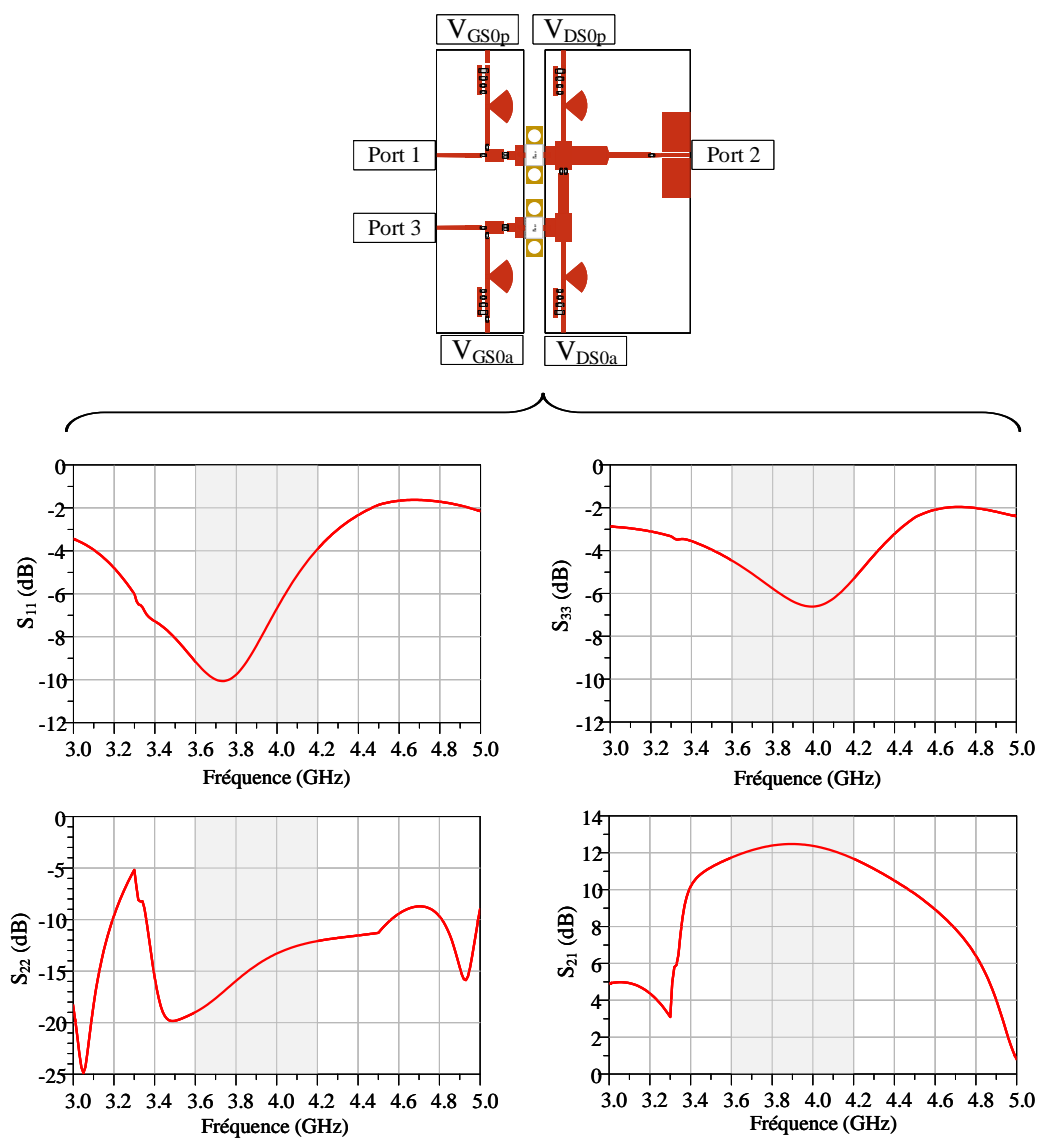


FIGURE III.33 – Résultats de simulation en paramètres [S] de l'amplificateur à $V_{GS0p} = -2.95V$, $V_{GS0p} = -6.2V$ et $V_{DS0p} = V_{DS0a} = 28V$.

valeur.

7.2 Étude fort signal

Cette partie regroupe l'ensemble des résultats de simulation en CW (Continuous Wave) sur l'amplificateur développé à la fréquence centrale $f_0 = 3,9\text{GHz}$ et sur la bande de fréquences considérée (3,6GHz - 4,2GHz). Toutes les simulations sont réalisées dans les conditions de polarisation nominales suivantes :

- $V_{GS0p} = -2,95\text{V}$
- $V_{GS0a} = -6,2\text{V}$
- $V_{DS0p} = V_{DS0a} = 28\text{V}$

Dans la suite de cette étude, ainsi que dans la partie expérimentale, deux paramètres caractéristiques du Doherty double entrée seront utilisés :

- $\Delta\varphi$, correspondant à la différence de phase entre les signaux RF appliqués sur les deux voies d'entrée de l'amplificateur.
- ΔP , le déséquilibre en puissance en entrée des deux voies.

Les simulations présentées dans cette partie sont réalisées en fixant ΔP et $\Delta\varphi$ à des valeurs permettant d'obtenir les meilleures performances statiques de l'amplificateur, soit :

- $\Delta P = 0\text{dB}$
- $\Delta\varphi = 70^\circ$ à 3,9GHz

Électriquement, l'utilisation de valeurs ΔP et $\Delta\varphi$ fixes équivaut à simuler un amplificateur Doherty conventionnel, utilisant un diviseur de puissance symétrique et une ligne induisant un retard de 70° à la fréquence centrale. L'étude des performances en double entrée, avec la détermination de lois de commande optimales en ΔP et $\Delta\varphi$ sera quant à elle présentée dans le chapitre 4.

7.2.1 À la fréquence centrale f_0

La simulation du fonctionnement fort signal réalisée à la fréquence centrale de 3,9GHz est illustrée sur la Figure III.34.

La courbe du rendement en puissance ajoutée illustre parfaitement l'intérêt du Doherty par rapport à une architecture d'amplificateur conventionnelle. En effet, l'effet de modulation de charge et son bénéfice sur le rendement sont visibles sur environ 6dB de recul en puissance de sortie. L'abaque de Smith montre que l'impédance du principal est bien modulée de 54Ω à 27Ω de la puissance d'OBO à la puissance de saturation respectivement, ce qui est conforme aux valeurs choisies dans la méthodologie. Concernant l'auxiliaire, son impédance de charge varie bien du circuit-ouvert vers une impédance proche de R_{opt} . Il en résulte un rendement en puissance ajoutée d'environ 43% à 6dB d'OBO et de 52% à pleine puissance ($P_{out}=43,5\text{dBm}$). À titre de comparaison, la courbe pointillée illustre la simulation d'un amplificateur conventionnel (parallèle, symétrique et sans modulation de charge) d'une puissance similaire de 20W fonctionnant en classe AB profonde. Le bénéfice en termes d'efficacité énergétique est notable, avec une amélioration d'environ 17 points

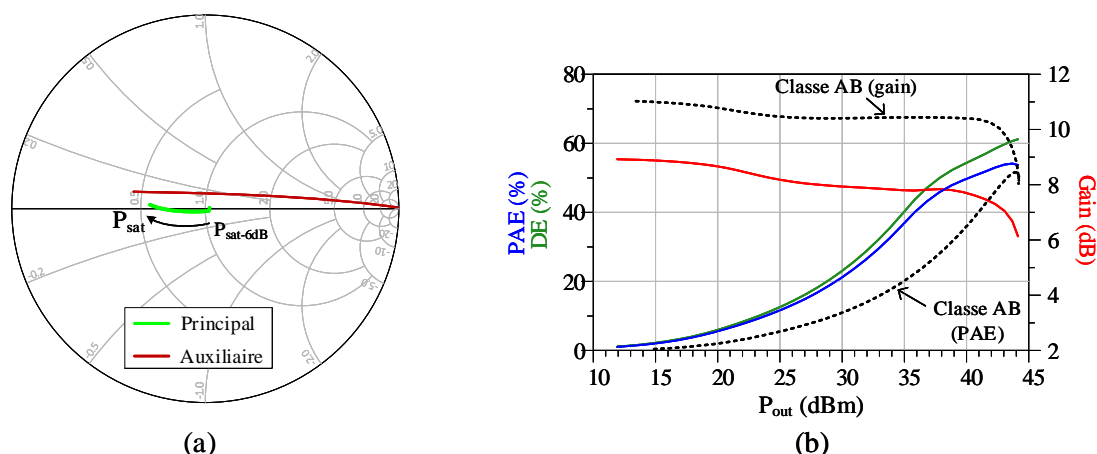


FIGURE III.34 – Caractéristiques statiques de l’amplificateur à la fréquence de 3,9GHz et comparaison avec les performances d’un amplificateur parallèle de 20W.

à un recul de 6dB. En revanche, un défaut notable de l’architecture Doherty est mis en avant sur ce graphique : le gain en puissance dont la valeur et le profil se trouvent fortement impactés comparativement à un amplificateur conventionnel. Le transistor principal étant polarisé en classe AB fourni la quasi-totalité du gain en puissance de l’amplificateur, le transistor auxiliaire polarisé en classe C participe peu au gain total. Également, dans toute la plage de modulation de charge, le transistor principal fonctionne à la compression, expliquant la forme du gain non constante ainsi que sa valeur réduite. Cette valeur, pourrait notamment être augmentée par l’utilisation d’un étage driver placé avant l’étage de puissance [72]. Notons enfin que les performances obtenues ont été ajustées en jouant raisonnablement sur les polarisations V_{GS0} et V_{DS0} .

De bonnes performances énergétiques sont obtenues grâce à la méthodologie de conception, on constate néanmoins que l’amplificateur Doherty développé possède une allure de type « Doherty-Lite », comme expliqué dans [61]. Le rendement au back-off se trouve impacté, et ne possède pas exactement le profil théorique typique du Doherty (cf. Chapitre 2). L’objectif étant d’amplifier des signaux modulés à fort PAPR, impliquant un recul en puissance de plusieurs dB, il est essentiel que l’amplificateur possède une efficacité énergétique optimale à 6dB d’OBO. Dans ce contexte, afin de parfaire les performances, il a été choisi d’effectuer une nouvelle itération de la méthodologie de conception. Conformément aux simulations de load-pull réalisées, on constate que le modèle non-linéaire du transistor fourni affiche un rendement plus élevé lorsqu’il est chargé par une impédance supérieure à 54Ω .

Il est alors choisi de charger le transistor principal sur une impédance légèrement plus élevée (63Ω au lieu de 54Ω) en modifiant l’inverseur large bande, puis, dans un deuxième temps, les autres éléments du combineur (post-matching et offset line). Il est alors possible d’augmenter le rendement en puissance ajoutée à 50% à 6dB d’OBO. La III.35 illustre le résultat de co-simulation électrique électromagnétique de l’amplificateur final. On constate une amélioration globale de la courbe de PAE, dont la valeur excède 50% sur toute la plage de modulation de charge. Finalement, après optimisation, la charge du

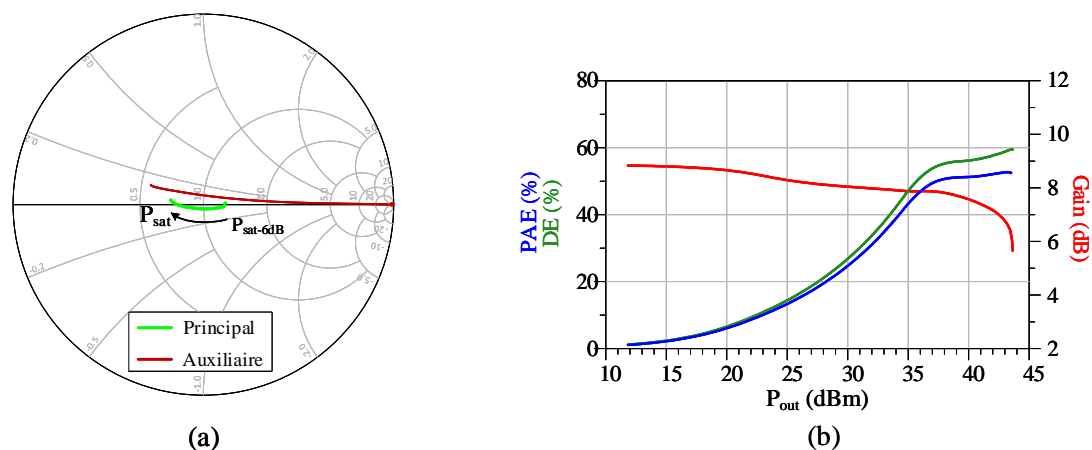


FIGURE III.35 – Caractéristiques statiques de l’amplificateur à la fréquence de 3,9GHz après ajustement du combineur de sortie.

principal est modulée de 63Ω à 36Ω en fonction de la puissance.

De plus, l’accès aux sondes de courant et de tension de drain intrinsèques permet d’observer le cycle de charge du transistor principal. La Figure III.36 présente ses cycles de charge à 6dB d’OBO et à pleine puissance, montrant bien l’action de la modulation de charge lors du fonctionnement Doherty.

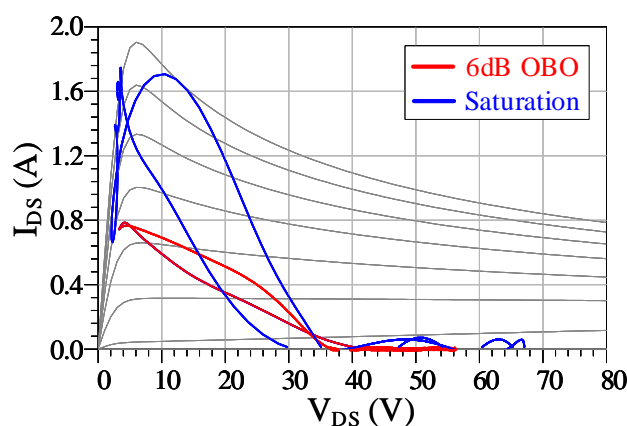


FIGURE III.36 – Forme des cycles de charge du transistor principal à 6dB d’OBO et à pleine puissance.

L’avantage de la méthodologie développée repose sur le fait qu’elle utilise des étapes de conception indépendantes. Ainsi, au cours de cette deuxième itération pour améliorer les performances à l’OBO, un premier travail a été effectué sur l’inverseur large bande, définissant de nouvelles valeurs de W_1 , L_1 , W_2 , L_2 mais également l’impédance au noeud commun R_L . Enfin, connaissant l’impédance R_L nécessaire, le post-matching et l’offset line sont ajustés en conséquence, de façon très aisée.

Observation : Il est souvent observé dans la littérature que le point de polarisation de l'auxiliaire est très inférieur à la valeur théoriquement attendue. Cette observation a été investiguée sur notre prototype et est rapidement détaillée ici.

La formulation théorique, détaillée dans le chapitre 2, permet de calculer la tension de polarisation de grille théorique de l'auxiliaire avec :

$$V_{GS0_{aux}} = V_{po} \left(\frac{2+k}{1+k} \right) = \frac{3}{2} V_{po} \quad \text{avec } k=1 \quad (\text{III.9})$$

où V_{po} est la tension de pincement du transistor, soit, dans le cas du transistor utilisé -3,1V.

La tension de polarisation de l'auxiliaire théoriquement nécessaire pour un déclenchement optimal est alors de -4,65V. Toutefois, en utilisant le modèle du transistor fourni par le fondeur à cette tension de polarisation, on constate que l'auxiliaire commence à conduire beaucoup trop précocement. Dans cette situation, l'auxiliaire réalise déjà un load-pull sur le principal alors que le cycle de charge de ce dernier n'a pas encore atteint la zone ohmique (Figure III.37). Ceci se traduit par une dégradation du premier « pic » de rendement à 6dB d'OBO. Il est alors nécessaire d'ajuster la tension de polarisation de grille de l'auxiliaire afin d'assurer un déclenchement approprié. Pour cela, la tension de polarisation est reculée à $V_{GS0_{aux}} = -6,2V$. Cette valeur est consistante avec celles relevées dans la littérature pour des amplificateurs Doherty symétriques.

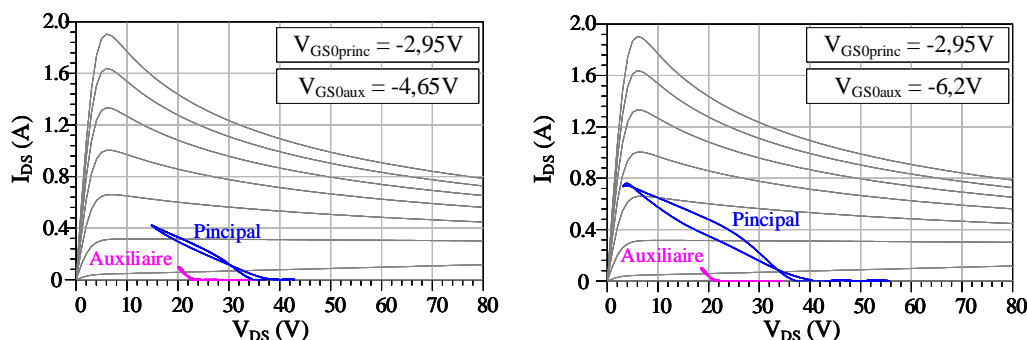


FIGURE III.37 – Déclenchement précoce du transistor auxiliaire dû à une tension de polarisation de grille théorique en classe C insuffisante (-4,65V), une polarisation plus basse (-6,2V) permet un déclenchement au bon niveau de puissance et un bon fonctionnement du Doherty.

On observe également sur la Figure III.38 un effet sur l'évolution des courants de drain intrinsèques au fondamental, où l'auxiliaire fournit une quantité de courant bien plus élevée qu'il ne devrait (au vu de son recul en polarisation et donc de son angle d'ouverture).

Cette divergence par rapport à la théorie a été investiguée et est due à une modification de l'impédance d'entrée du transistor polarisé en classe C, qui, en module, devient plus

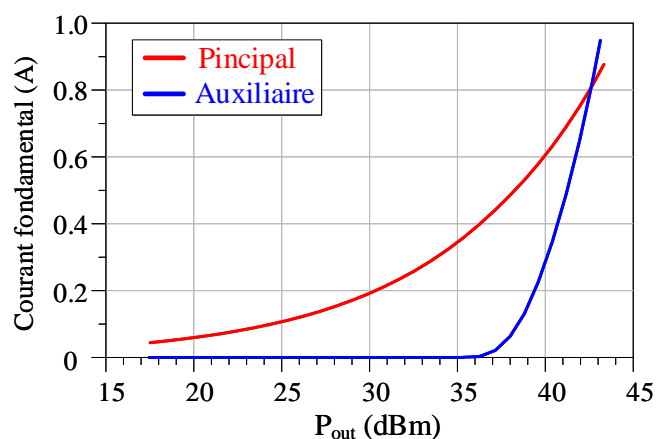


FIGURE III.38 – Évolution des courants de drain intrinsèques au fondamental lorsque la grille de l'auxiliaire est polarisée à $-6,2\text{V}$.

forte que celle du transistor polarisé en classe AB. Du fait de la non-linéarité réactive d'entrée, on constate un effet de surtension sur la commande intrinsèque V_{gs} intrinsèque lorsque la polarisation de grille est fortement reculée en classe C. Comme l'illustre la Figure III.39, pour un fonctionnement à $-6,2\text{V}$, on constate une forte augmentation de la tension de commande V_{gs} intrinsèque par rapport à la tension extrinsèque prise dans le plan du boîtier du transistor. Cet effet est en revanche beaucoup moins présent lorsque le composant est polarisé en classe AB profonde. Ce phénomène explique ainsi le fort accroissement du courant de drain dans la zone de modulation de charge.

La valeur de $V_{GS0_{aux}}$ particulièrement élevée peut également mener à plusieurs interrogations telles que la validité du modèle ou encore la fiabilité du composant en fonctionnement fort signal, cependant, aucun problème n'a été détecté au cours des tests réalisés.

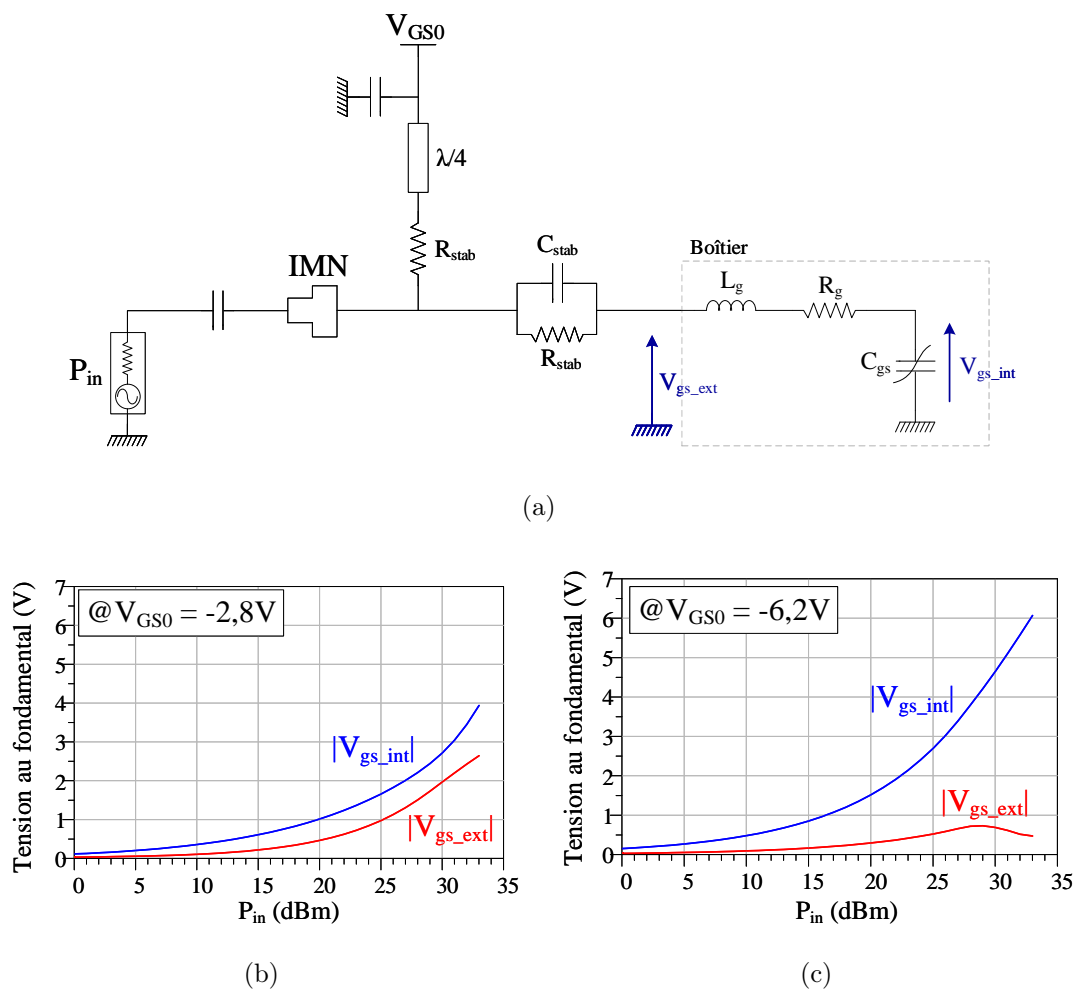


FIGURE III.39 – (a) Schéma électrique du circuit d'entrée de l'amplificateur. (b) Visualisation de la tension de commande intrinsèque en classe AB et (c) en classe C.

7.2.2 Sur la bande de fonctionnement

Dans les simulations suivantes, les deux voies sont attaquées symétriquement en puissance. Le déphasage quant à lui est appliqué au travers d'une ligne de transmission 50Ω insérée sur la voie principale, induisant un déphasage de $\Delta\varphi=70^\circ$ à la fréquence centrale. Les performances en rendement et en gain sont illustrées sur la Figure III.40.

Avec cette configuration statique, l'amplificateur assure une PAE élevée à 6-dB d'OBO avec une valeur supérieure à 45% sur toute la bande de fonctionnement considérée. De plus, la variation de gain en fonction de la fréquence est relativement faible ($\approx 1\text{dB}$). Les performances de l'amplificateur sont également illustrées sur la Figure III.41 en fonction de la fréquence à 6-dB d'OBO et à pleine puissance. Sur toute la bande, l'amplificateur fournit une puissance de sortie maximale de 43,4dBm, soit 21,8W, avec une PAE comprise entre 45% et 55% sur toute la plage de modulation de charge. On constate également, comme prévu, que le gain en puissance est relativement faible avec une valeur d'environ 7,5dB à 6dB d'OBO. Ceci provient d'une part du fonctionnement même de l'architecture, dans laquelle le transistor principal fonctionne à la compression sur toute la plage de modulation de charge, et d'autre part du circuit d'adaptation d'entrée qui, dans notre cas, a été ajusté

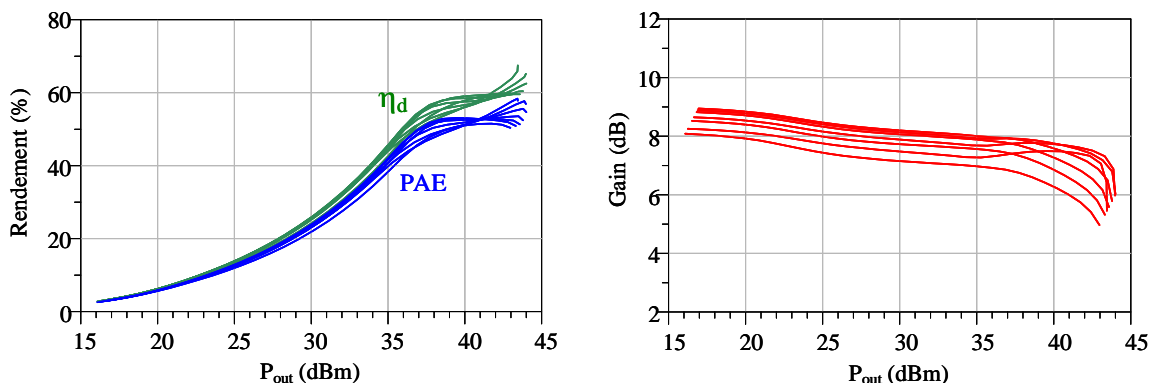


FIGURE III.40 – Rendement en puissance ajoutée et gain en puissance simulés en CW sur 600MHz de bande (3,6GHz - 4,2GHz).

au mieux pour des performances large bande. Dans ces conditions, l'adaptation d'entrée est de l'ordre de -5dB.

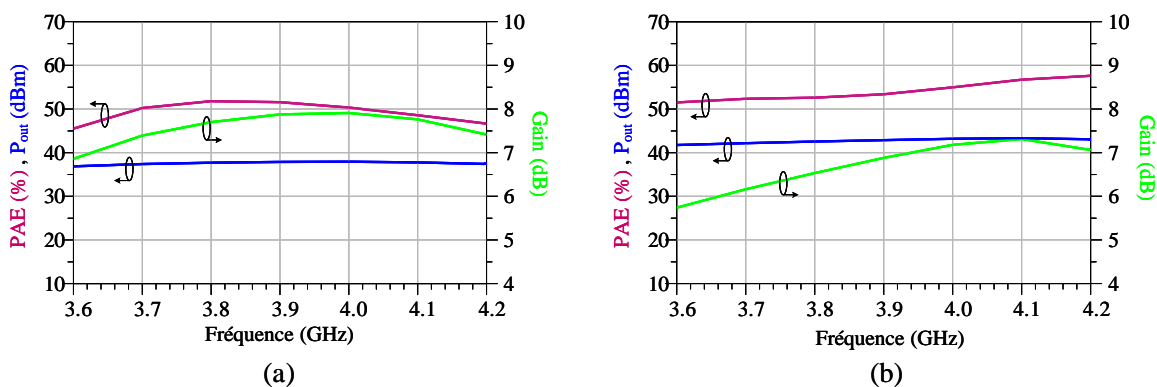


FIGURE III.41 – Performances de l'amplificateur Doherty en fonction de la fréquence (a) à 6-dB de recul en puissance de sortie et (b) à pleine puissance.

Enfin, la Figure III.42 illustre la dispersion de la modulation de charge vue par le transistor principal, dans le plan de sa source de courant. L'évolution des impédances en fonction de la puissance et de la fréquence montre que le fonctionnement Doherty est bien obtenu sur toute la bande de fréquences. Ceci prouve la validité de la méthodologie de conception développée.

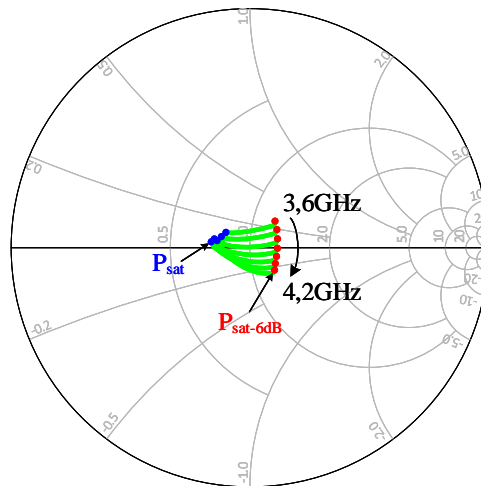


FIGURE III.42 – Variations de l'impédance de charge du transistor principal sur la bande de fonctionnement en fonction de la puissance.

Concernant la **linéarité**, dans les conditions de polarisation énoncées au début de cette partie, la Figure III.43 laisse constater que le dispositif induit une faible variation d'AM-PM jusqu'à son fonctionnement à pleine puissance (déviations totales inférieures à 6°). De plus, son taux de variation (en $^\circ/\text{dB}$) est relativement faible, ce qui le rend à priori aisément linéarisable par des techniques conventionnelles de linéarisation. La variation maximale est de $2,5^\circ/\text{dB}$.

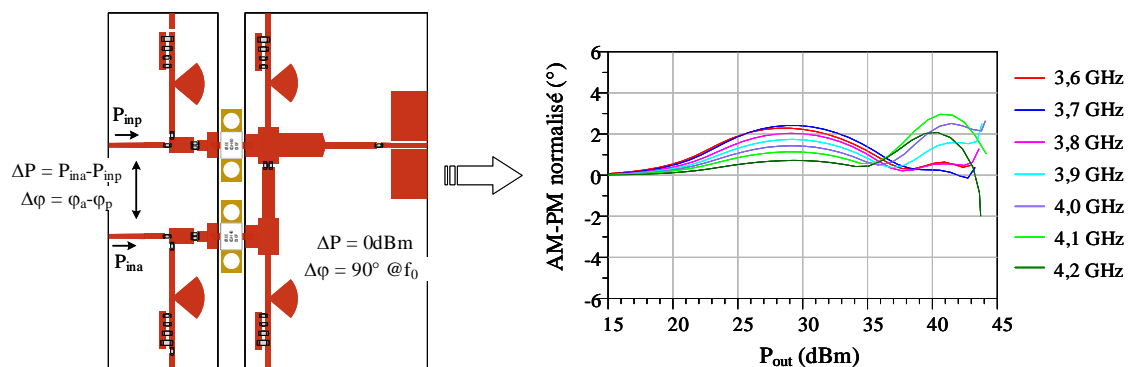


FIGURE III.43 – Évolution de l'AM-PM en fonction de la fréquence.

8 Conclusion

Ce chapitre a présenté la méthodologie de conception large bande développée dans le cadre de ces travaux afin de démontrer les potentialités de l'architecture avec une configuration d'entrée fixe dans un premier temps.

La première partie met en avant les étapes conventionnelles de conception permettant de caractériser le composant utilisé (CREE CGH40010F). Afin d'obtenir un fonctionnement à haut rendement, l'utilisation de simulations load-pull et source-pull a permis d'analyser les zones d'impédance optimales à présenter au composant. De plus, une étude de stabilité petit signal et grand signal a été menée dans l'objectif de prévenir toute oscillation pouvant prendre naissance dans les circuits de polarisation.

La méthodologie de conception large bande employée se base sur la conception d'un inverseur d'impédance équivalent absorbant l'effet des éléments réactifs de sortie. Dans l'objectif de réaliser une architecture large bande, une attention particulière est portée sur les variations de TPG de ce circuit afin de minimiser les effets de mémoire HF lors d'un fonctionnement dynamique de l'amplificateur.

Cette méthodologie est appliquée pour la conception d'un amplificateur Doherty 20W en technologie HEMT GaN sur la bande 3,6GHz-4,2GHz (bande typique du spatial pour le broadcasting). Les performances simulées en quasi-statiques ont montré des niveaux de rendement en puissance ajoutée supérieurs à 45% à 6-dB d'OBO et autour de 50% à pleine puissance sur les 600MHz de bande passante considérés. De plus, les simulations ont permis de montrer que le circuit réalisé possède de faibles variations d'AM-PM sur toute la bande, validant ainsi sa linéarisabilité.

La méthodologie étant validée par ce prototype, il serait intéressant de l'utiliser sur des transistors en puce, ce qui fournirait de meilleures performances aussi bien en fréquence centrale qu'en bande instantanée.

Le chapitre suivant présente dans un deuxième temps le fonctionnement du dispositif en double entrée. Contrairement à un diviseur d'entrée figé, la caractérisation CW en double entrée contrôlée numériquement permettra l'extraction de lois de commande assurant des améliorations en termes de performances pour un fonctionnement large bande. Enfin, l'amplificateur sera testé en fonctionnement dynamique. L'utilisation de signaux modulés, tel qu'un signal NPR, va permettre de démontrer les potentialités du « Doherty numérique » en termes de gestion du compromis rendement/linéarité.

Chapitre **IV**

Étude expérimentale du démonstrateur Doherty

Sommaire

| | | |
|-----|---|------------|
| 1 | Introduction | 132 |
| 2 | Caractérisation linéaire du dispositif | 132 |
| 3 | Caractérisation non-linéaire du dispositif | 134 |
| 3.1 | Procédure d'étalonnage de la source multiport pour la caracté- risation de dispositifs à entrées multiples | 135 |
| 3.2 | Mesure des performances du dispositif en configuration double entrée | 139 |
| 4 | Perspectives : potentialités du Doherty numérique | 156 |
| 4.1 | Analyse théorique | 156 |
| 4.2 | Validation sur le prototype Doherty développé | 167 |
| 4.3 | Validation expérimentale | 174 |
| 5 | Conclusion | 176 |

1 Introduction

Le chapitre précédent a présenté la méthodologie de conception large bande développée au cours de ces travaux, ainsi que sa mise en oeuvre pour la conception d'un démonstrateur Doherty GaN double entrée 20W fonctionnant en bande C (3,6GHz - 4,2GHz).

Plusieurs travaux portant sur le Doherty numérique peuvent être trouvés dans la littérature. Parmi eux, les travaux de l'université de Chalmers [86] portent sur une solution purement numérique, où les deux cellules actives sont polarisées de façon symétrique (classe B-classe B) et le déclenchement de l'auxiliaire est contrôlé numériquement, reportant ainsi toute la complexité sur le DSP (Digital Signal Processor) en entrée. L'implémentation qui a été retenue dans le cadre de ces travaux de thèse repose sur une architecture analogique classique (classe AB-classe C) assistée numériquement pour améliorer ses performances globales en large bande.

Afin de démontrer les potentialités du DPA en double entrée, l'utilisation d'un banc de mesure multi-voies dédié permettant une distribution adaptative de la puissance et de la phase en entrée est nécessaire. Le banc de mesure développé ainsi que la méthode d'étalonnage en amplitude et en phase seront présentés dans ce chapitre.

Puis, les mesures réalisées sur le démonstrateur avec un contrôle numérique en amplitude et phase seront présentées. L'objectif de ces mesures est d'extraire les lois de commande globales appropriées en amplitude et phase pour une amélioration des performances. La finalité de ces travaux porte sur la caractérisation du dispositif fonctionnant sous signaux modulés occupant de larges bandes passantes, avec notamment l'étude de l'influence des commandes en entrée sur le compromis rendement/linéarité.

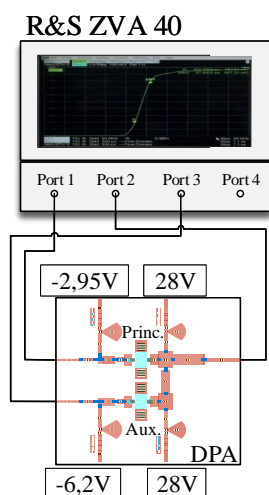
2 Caractérisation linéaire du dispositif

Afin de valider les simulations du dispositif en petit signal, la mesure des paramètres [S] du prototype est réalisée dans la bande d'intérêt (3,6GHz-4,2GHz). Le banc de mesure utilisé est constitué d'un VNA (R&S ZVA40) utilisé en configuration 3 ports et de quatre alimentations stabilisées pour polariser les grilles et drains des transistors. Une photographie ainsi qu'un synoptique du banc de mesure sont illustrés sur la Figure IV.1.

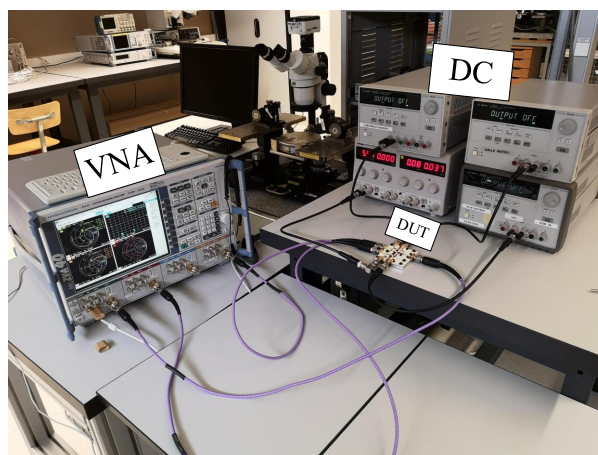
La mesure des performances du dispositif en petit signal est réalisée avec les mêmes conditions de polarisation que celles utilisées en simulation, soit :

- $V_{GS0_p} = -2,95V$
- $V_{GS0_a} = -6,2V$
- $V_{DS0_p} = V_{DS0_a} = 28V$

Dans cette configuration, l'auxiliaire étant polarisé en classe C profonde, seul le paramètre en transmission S_{21} représentant le gain petit signal de l'amplificateur principal sera étudié. Notons également que l'impédance ramenée par l'auxiliaire au noeud commun pourrait impacter le gain petit signal. Cependant, les simulations ont montré que l'offset line permet de ramener une forte impédance au noeud commun sur la bande, ne



(a)



(b)

FIGURE IV.1 – Banc de mesure en paramètres [S].

perturbant donc pas le fonctionnement global de l'amplificateur en petit signal. La Figure IV.2 présente les résultats de mesure obtenus ainsi qu'une comparaison avec les résultats de simulation déterminés dans le chapitre précédent.

On constate une différence non négligeable entre les performances mesurées et simulées notamment due à un décalage fréquentiel d'environ 300MHz vers les basses fréquences. Les niveaux d'adaptation mesurés à chaque entrée du dispositif présentent une valeur inférieure à -4dB sur la bande d'intérêt, ce qui est une conséquence du choix d'une adaptation large bande en entrée de l'amplificateur. Cette valeur se révélera suffisante pour l'étude des potentialités d'un contrôle numérique de la distribution de puissance en entrée. Une différence notable est également observée sur le gain petit signal de l'amplificateur principal (S_{21}). Malgré un décalage fréquentiel, on constate une baisse du gain d'environ 2dB par rapport aux courbes simulées. Parmi les différences simulations/mesures observées, différents paramètres peuvent être incriminés tels que la valeur effective de la permittivité du substrat utilisé (ϵ_r) ou encore la précision du modèle fourni par le fondeur à ce point de polarisation. Au vu des résultats, les mesures seront réalisées sur une bande plus basse (3,6GHz - 4GHz) afin de conserver des performances intéressantes.

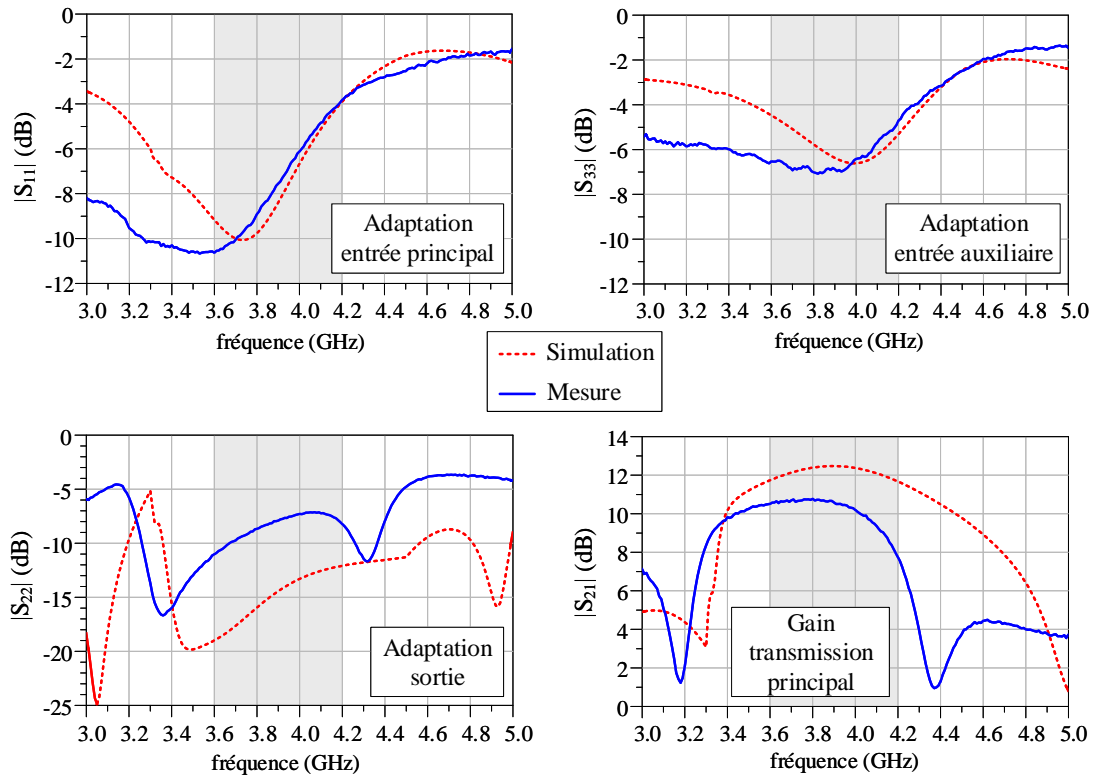


FIGURE IV.2 – Comparaison des performances du DPA simulées et mesurées en petit signal.

3 Caractérisation non-linéaire du dispositif

Cette partie regroupe l'ensemble des résultats de mesure obtenus en configuration double entrée du démonstrateur. Le prototype est caractérisé sur un banc de mesure dédié, permettant d'extraire des lois de commande assurant des performances optimales. Pour la suite de l'étude, deux paramètres sont définis :

- le déséquilibre en puissance ΔP entre les deux entrées, exprimé en dB ;

$$\Delta P = P_{aux} - P_{princ}$$

- la différence de phase entre les deux voies $\Delta\varphi$ à la fréquence de travail exprimée en degrés.

$$\Delta\varphi = \varphi_{aux} - \varphi_{princ}$$

Un schéma descriptif du DUT (Device Under Test) mettant en avant ces paramètres est présenté sur la Figure IV.3.

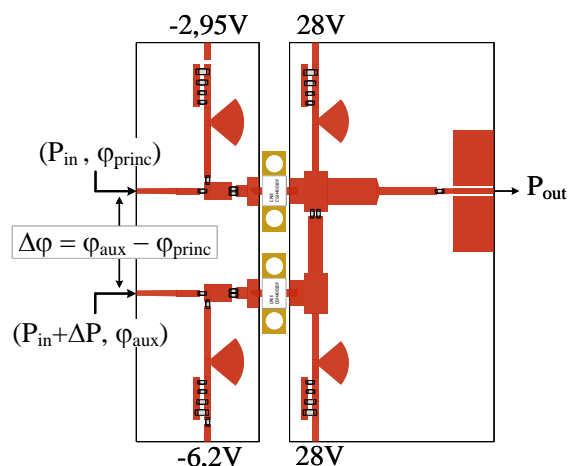


FIGURE IV.3 – Illustration du DUT ainsi que des commandes appliquées en entrée.

3.1 Procédure d'étalonnage de la source multiport pour la caractérisation de dispositifs à entrées multiples

Les architectures à entrées multiples telles que le Doherty numérique étudié dans ces travaux nécessitent l'utilisation de plusieurs générateurs de signaux, autorisant un pilotage des deux voies indépendamment en amplitude et en phase. Ces degrés de liberté additionnels par rapport à une architecture Doherty conventionnelle autorisent notamment une optimisation de l'effet de modulation de charge active entre les deux transistors. Sur ce point, d'autres architectures à entrées multiples font également l'objet d'un fort intérêt, comme le LMBA (Load Modulated Balanced Amplifier), pouvant apporter de la flexibilité en termes de rendement, de linéarité et de bande passante. Dans ce contexte, un banc de mesure dédié a été développé au sein du laboratoire pour la caractérisation de ce type d'architecture ([87],[88]).

Ce banc de mesure nécessite l'utilisation de sources RF multiport en associant, dans notre cas, plusieurs générateurs de signaux vectoriels (VSG) dont l'oscillateur local (OL) est commun. Comme il va être vu, il est essentiel d'utiliser un oscillateur commun afin d'assurer une cohérence de phase entre les deux voies. À l'heure actuelle, plusieurs études similaires sur des architectures à double entrée comprenant une caractérisation expérimentale peuvent être trouvées dans la littérature ([89],[90],[91]). Cependant, les techniques d'étalonnage mises en jeu ne décrivent que partiellement la méthodologie employée et l'étalonnage en phase dans le plan du DUT est assuré empiriquement. Sur ce point, le banc développé repose sur une procédure d'étalonnage multiport automatique, autorisant une connaissance parfaite de la phase relative entre les deux ports d'entrée du DUT.

Dans le cas très simple d'une unique voie de génération (source 1-port), illustrée sur la Figure IV.4, le VSG utilisé contient un générateur arbitraire permettant de générer l'enveloppe complexe de modulation en bande de base. Cette enveloppe complexe peut être déphasée en bande de base d'une valeur $\Delta\Phi$ par l'utilisateur. Les signaux passe bas I et Q sont envoyés vers un modulateur qui réalise une transposition de l'enveloppe bande de base vers la fréquence RF d'intérêt. Ce signal est par la suite envoyé vers un

pré-amplificateur afin de caractériser le dispositif non-linéaire. Tous les éléments présents dans la chaîne de mesure sont adaptés 50Ω . D'une façon générale, il existe donc un gain complexe inconnu entre le plan de génération et le plan d'entrée du DUT (plan de référence).

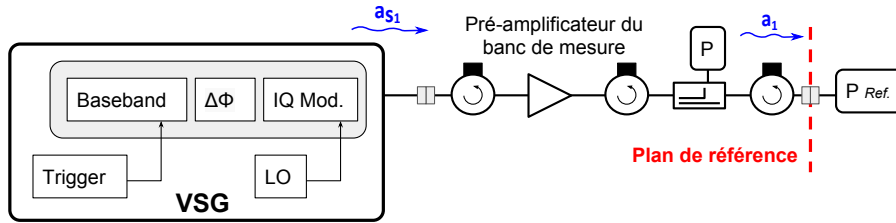


FIGURE IV.4 – Étalonnage d'une source 1-port.

La source est étalonnée en caractérisant le gain existant entre la puissance disponible réclamée à la source et celle effectivement mesurée dans le plan de référence. Le DUT étant considéré comme invariant dans le temps, la phase du gain n'est pas considérée dans les mesures CW, seul son module possède un intérêt. Il s'écrit :

$$|G_1| = \left| \frac{a_1}{a_{s1}} \right| \quad (\text{IV.1})$$

où a_{s1} est l'onde de puissance réclamée à l'instrument et a_1 celle mesurée dans le plan de référence.

Il est possible de remonter à la valeur de la puissance associée à l'onde mesurée a_1 par :

$$|a_1| = \sqrt{2} \cdot 10^{\frac{P_{dBm} - 30}{20}} \quad (\text{IV.2})$$

Dans le cas de multiples voies de génération (source multiport), utilisant plusieurs sources RF, il est nécessaire de réaliser un étalonnage en module mais également en phase de chaque source par rapport à une source de référence, elle-même étalonnée en 1-port en amplitude. L'optimisation du fonctionnement de dispositifs tels que notre DPA repose sur le contrôle relatif de la distribution de puissance et de phase, ceci ne requiert donc pas de connaissance absolue de la phase et de l'amplitude en entrée du DUT. Dans la configuration illustrée sur la Figure IV.5, le VSG n°1 est déjà étalonné au préalable en 1-port et constitue la référence de phase. Cette phase Φ_1 sera définie comme étant nulle. Dans ce cas, l'onde de puissance a_1 dans le plan de référence est connue. Le principe de l'étalonnage multiport consiste à utiliser un dispositif passif multiport, pré-caractérisé en paramètres [S], et dont les paramètres sont accessibles par un fichier SnP. Le VSG n°1 (voie de référence), reste actif durant toute la procédure d'étalonnage alors que les autres sources sont étalonnées indépendamment et séquentiellement.

Lorsque le dispositif SnP est connecté au port n°1 et au port n°i, la puissance en sortie peut être écrite à l'aide des paramètres [S] mesurés :

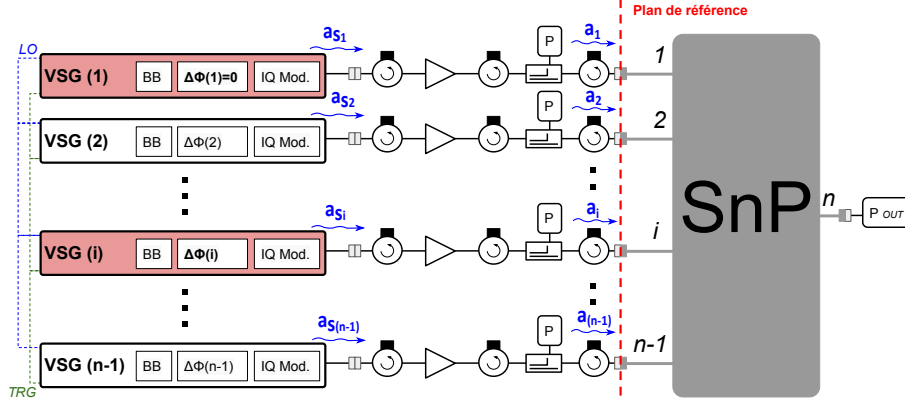


FIGURE IV.5 – Étalonnage d'une source multiport.

$$b_n = S_{n1} \cdot a_1 + S_{ni} \cdot a_i \quad (\text{IV.3})$$

où a_i représente l'onde de puissance mesurée dans le plan de référence sur la voie i .

Sachant que $P_{out} = |b_n|^2 / 2$, la mesure de puissance en sortie (voie n) du combineur donne accès à $|b_n|^2$:

$$|b_n|^2 = |S_{n1} \cdot a_1 + S_{ni} \cdot G_i \cdot a_{si}|^2 \quad (\text{IV.4})$$

G_i est le gain complexe de la voie i et représente l'inconnue à déterminer (en module et en phase). $a_{si} = |a_{si}| \cdot \exp^{j\Delta\Phi_i}$ est l'onde de puissance (en module et phase) réclamée au VSG n° i .

En développant l'expression (IV.4), l'équation présentée en (IV.5) est obtenue.

$$A \cdot |G_i|^2 + B \cdot \Re(G_i) + C \cdot \Im(G_i) = D \quad (\text{IV.5})$$

Cette équation est composée de quatre termes A, B, C et D dont les valeurs sont parfaitement déterminées par la connaissance du SnP et des différentes puissances mesurées :

$$\begin{aligned} A &= |S_{ni} \cdot a_{si}|^2 \\ B &= 2 \cdot \Re(S_{n1}^* \cdot a_1^* \cdot S_{ni} \cdot a_{si}) \\ C &= -2 \cdot \Im(S_{n1}^* \cdot a_1^* \cdot S_{ni} \cdot a_{si}) \\ D &= |b_n|^2 - |S_{n1} \cdot a_1|^2 \end{aligned} \quad (\text{IV.6})$$

Sachant que la référence de phase est prise sur la voie 1 ($\Phi_1 = 0$), a_1 est donc consi-

dérée purement réel, signifiant que $a_1^* = a_1$.

L'équation (IV.5) est une équation linéaire à trois inconnues. Ces inconnues sont déterminées en solutionnant le système d'équations construit selon trois valeurs distinctes de $\Delta\phi_i : \phi_A, \phi_B, \phi_C$. Un nombre plus important de valeurs de $\Delta\Phi_i$ conduira à une solution au sens des moindres carrés.

$$\begin{pmatrix} |G_i|^2 \\ \Re(G_i) \\ \Im(G_i) \\ \vdots \end{pmatrix} = \begin{bmatrix} A(\phi_A) & B(\phi_A) & C(\phi_A) \\ A(\phi_B) & B(\phi_B) & C(\phi_B) \\ A(\phi_C) & B(\phi_C) & C(\phi_C) \\ \vdots & \vdots & \vdots \end{bmatrix}^\dagger \cdot \begin{pmatrix} D(\phi_A) \\ D(\phi_B) \\ D(\phi_C) \\ \vdots \end{pmatrix} \quad (\text{IV.7})$$

où \dagger dénote l'opérateur pseudo-inverse.

Ainsi, la valeur complexe de G_i peut être extraite pour chaque fréquence d'étalonnage et pour chaque source RF supplémentaire à celle de référence étant connectée au port 1 du standard SnP. Ceci est réalisé de manière automatique, contrairement aux méthodes typiquement utilisées, où des connexions/déconnexions ainsi que des mesures sur les voies en transmission sont nécessaires [92].

Dans le contexte de notre étude, utilisant deux entrées, la vérification de la procédure d'étalonnage est réalisée à l'aide d'un VSG à deux canaux et d'un combineur de puissance dont les paramètres [S] sont connus.

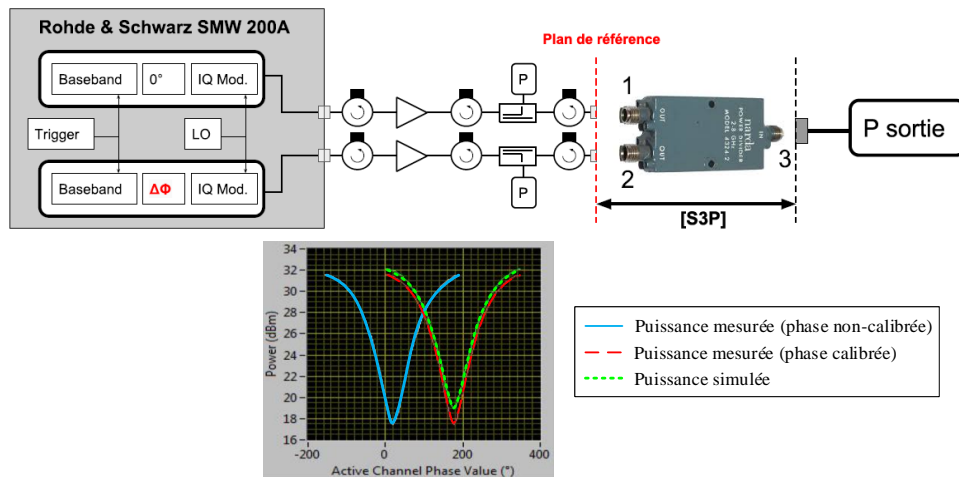


FIGURE IV.6 – Vérification de la procédure d'étalonnage en phase à 3,8GHz.

La Figure IV.6 montre une vérification de la procédure d'étalonnage à 3,8GHz. La courbe bleue représente la puissance en sortie du combineur en fonction de la valeur de $\Delta\Phi$ appliquée au VSG (sans étalonnage en phase). Du fait de la différence relative des phases et des amplitudes en transmission des deux voies attaquant le DUT, le minimum de puissance (associé à $\Delta\Phi = 180^\circ$) diffère de celui de la courbe prenant en compte

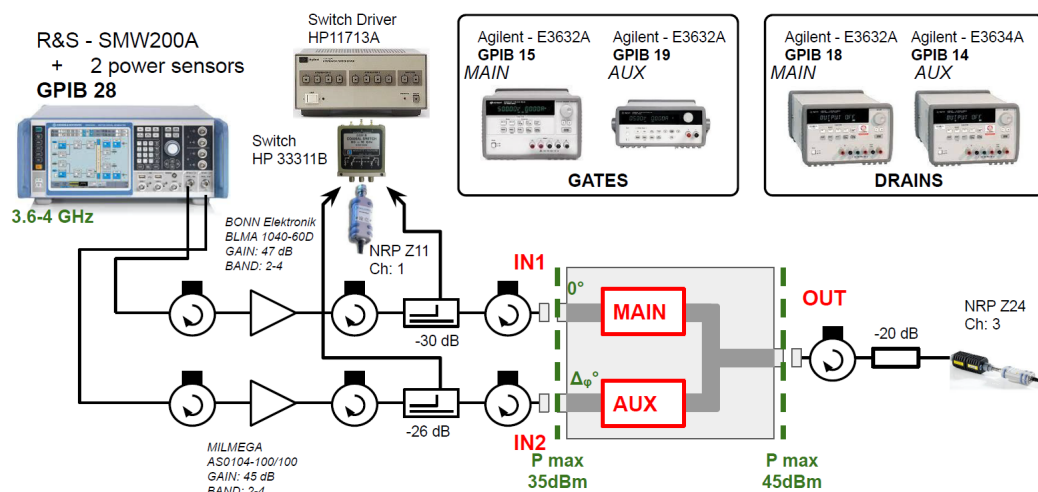
l'étalonnage en phase du VSG (courbe rouge). La courbe verte illustre le résultat de la puissance de sortie simulée à partir du S3P du combineur en fonction de $\Delta\Phi$ et valide l'étalonnage réalisé à cette fréquence. Cette procédure de calibration est ensuite appliquée sur la bande de fréquences 3,6GHz-4GHz.

3.2 Mesure des performances du dispositif en configuration double entrée

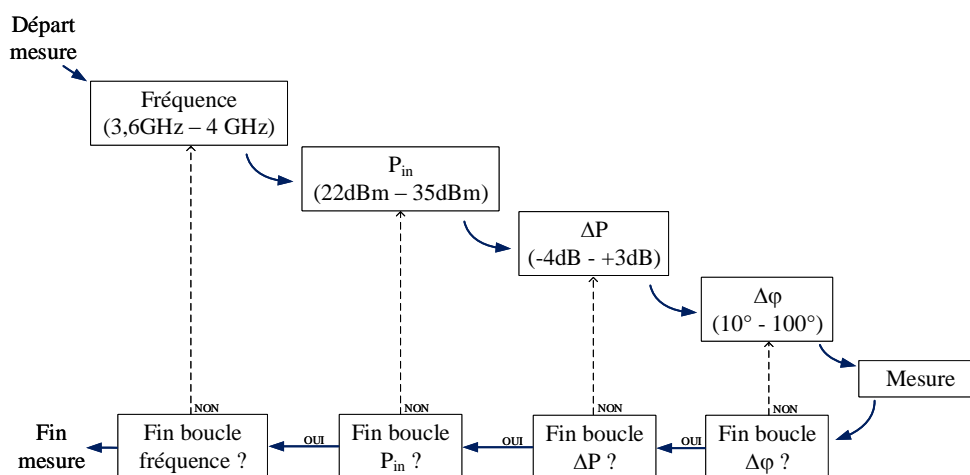
3.2.1 Présentation du banc et de l'algorithme de mesure

L'utilisation du banc à double entrée utilisant une source 2-ports calibrée, présenté sur la Figure IV.7(a), permet une mesure non-linéaire complète du dispositif. Il utilise un VSG à deux canaux (Rohde & Schwarz SMW200A) permettant un contrôle numérique en amplitude et phase en bande de base indépendamment sur les deux voies d'entrée. Chaque voie utilise un pré-amplificateur d'instrumentation afin d'obtenir un niveau de puissance suffisant pour faire fonctionner le DUT jusqu'à sa compression. La mesure calibrée des puissances à l'entrée de l'amplificateur Doherty est effectuée avec une seule sonde de puissance (NRP Z11), réalisant une mesure séquentielle de chaque voie à l'aide d'un switch RF. La mesure de la puissance de sortie est faite avec une sonde de puissance NRP Z24 (atténuateur intégré de 25dB). Enfin, le dispositif est polarisé par quatre alimentations stabilisées.

La procédure de mesure, présentée sur la Figure IV.7(b), peut être comparée à une simulation ADS où plusieurs boucles sont imbriquées. Une première itération est effectuée à une fréquence, pour laquelle la puissance d'entrée P_{in} est balayée. À chaque valeur de puissance d'entrée, différents offsets de puissance ΔP sont appliqués sur l'auxiliaire. Puis, pour chaque valeur de ΔP , la différence de phase $\Delta\varphi$ est balayée. Ainsi, une mesure unique, dont les plages de variation des paramètres (fréquence, puissance, ΔP , $\Delta\varphi$) sont choisies par l'utilisateur, permet une caractérisation quasi-statique complète du dispositif.



(a)



(b)

FIGURE IV.7 – (a) Banc de mesure double entrée mis en place pour la caractérisation du dispositif et (b) algorithme de mesure.

3.2.2 Distribution statique d'amplitude et de phase : cas de référence

Dans un premier temps, il est choisi d'étudier le dispositif à la fréquence centrale ($f_0=3,8\text{GHz}$) pour plusieurs distributions statiques d'amplitude et de phase. Les variations des conversions d'amplitude et de phase de l'amplificateur en fonction de ΔP et $\Delta\varphi$ seront étudiées. Dans un deuxième temps, les différentes configurations statiques retenues seront appliquées en entrée lorsque l'amplificateur fonctionne en régime dynamique (signal NPR à 100MHz de bande passante). En d'autres termes, cette partie revient à étudier le Doherty dans sa configuration typique, où différents diviseurs de puissance d'entrée seraient testés.

Une première étape consiste à cibler la plage de $\Delta\varphi$ pour laquelle le dispositif démontre

les meilleures performances. En se basant sur les valeurs optimales de $\Delta\varphi$ obtenues en simulation, on réalise la mesure du dispositif à plusieurs points de puissance d'entrée en fonction de la différence de phase appliquée (de -20° à 90°) avec une distribution de puissance identique sur les deux voies ($\Delta P=0\text{dB}$). Les résultats obtenus sur la Figure IV.8, montrent qu'un bon compromis PAE/gain/ P_{out} est obtenu autour de $\Delta\varphi \approx 60^\circ$, ceci est conforme à la valeur déterminée en simulation ($\Delta\varphi_{sim} = 70^\circ$) qui possède une valeur très similaire.

La zone de phase optimale en PAE est obtenue sur une plage allant de 35° à 75° et montre des performances autour de 45% à pleine puissance. Cette zone est décalée autour de 30° lors d'un fonctionnement à une puissance de 27dBm, ce qui est dû à la différence des conversions AM-PM non-linéaires des deux transistors. On constate également que l'optimum en PAE diffère des optima en puissance de sortie et en gain, qui, dans le cas présent, sont situés autour de 70° . Finalement, afin d'entourer à la fois les zones à rendement maximal et à puissance maximale, le balayage en phase pour les mesures à venir sera effectué entre 10° et 100° .

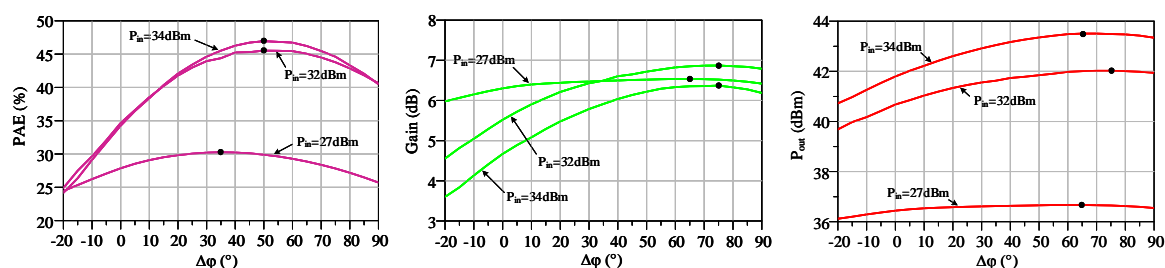


FIGURE IV.8 – Recherche de la différence de phase donnant les performances optimales à 3,8GHz pour trois niveaux de puissance d'entrée.

Lors de la caractérisation expérimentale de ce type de dispositif, cette simple manipulation permet conjointement de réduire le temps de la mesure automatisée, le temps de post-traitement des données mais également d'éviter la dégradation des transistors en appliquant un déphasage défavorable.

Mesure des conversions AM-AM et AM-PM :

Il est intéressant dans un premier temps de caractériser le comportement de l'amplificateur en fonction de la différence de phase qui lui est appliquée en entrée. Pour cela, la mesure des conversions d'amplitude et de phase est effectuée à l'aide du banc présenté sur la Figure IV.9. Afin d'émuler une distribution statique d'amplitude et de phase d'entrée, il est choisi de caractériser le dispositif en configuration « RF-input », c'est-à-dire sur une seule entrée. De cette façon, le signal d'entrée est envoyé dans un coupleur hybride (0° - 90°). La voie directe est connectée à l'auxiliaire et la voie couplée à 90° est connectée au principal. De plus, une ligne à retard est insérée sur la voie principale, ce qui permettra de visualiser l'effet de $\Delta\varphi$ en entrée du Doherty sur les profils d'AM-AM et d'AM-PM. La mesure est réalisée grâce à un analyseur de réseau vectoriel (R&S ZVA40) utilisé en mode « power sweep ».

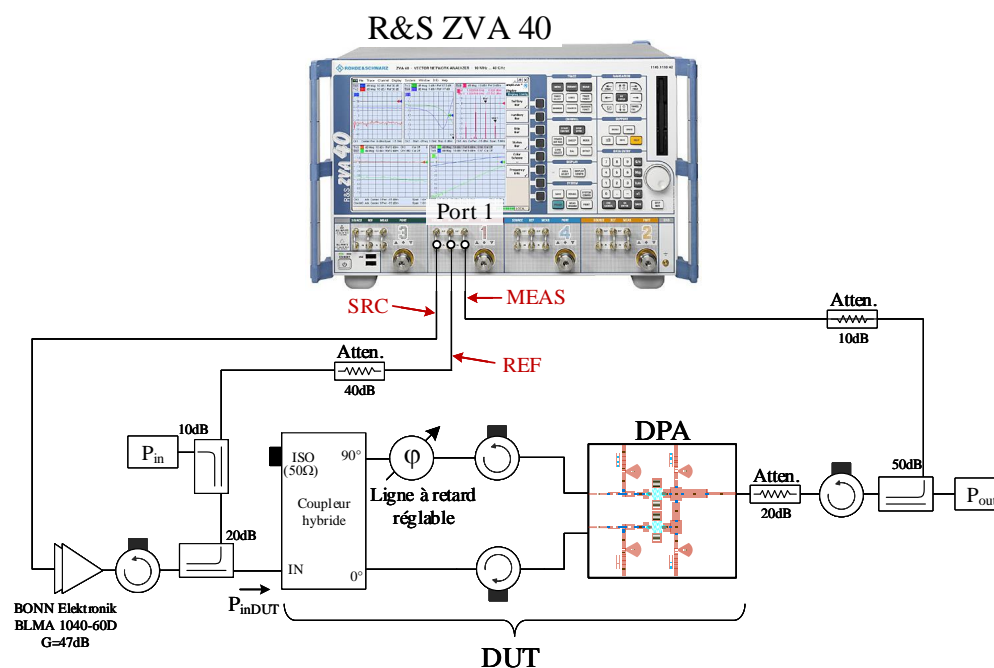


FIGURE IV.9 – Banc de mesure d'AM-AM et d'AM-PM.

L'objectif étant de caractériser le comportement en puissance du démonstrateur Doherty, la mesure est réalisée sur les voies *MEAS* et *REF* de l'analyseur (cf. Figure IV.9). Une partie de la puissance entrante dans le dispositif est couplée et envoyée vers la voie de référence (*REF*). De même, une partie de la puissance sortante du dispositif est couplée vers la voie de mesure (*MEAS*). Il est ensuite possible de tracer en temps réel le module et la phase du rapport entre les deux voies correspondant à l'AM-AM et l'AM-PM respectivement.

Les mesures ont été réalisées pour trois positions de ligne à retard correspondant à trois valeurs de déphasage $\Delta\varphi$ à la fréquence centrale f_0 . Ces trois positions de phase ont été volontairement choisies afin d'obtenir trois comportements distincts : un profil d'AM-PM croissant ($\Delta\varphi_1$), constant ($\Delta\varphi_2$) et décroissant ($\Delta\varphi_3$). Ces trois différences de phase ont été dans un second temps mesurées au VNA, donnant les valeurs suivantes à la fréquence centrale :

- $\Delta\varphi_1 = 142^\circ$
- $\Delta\varphi_2 = 59^\circ$
- $\Delta\varphi_3 = -48^\circ$

La Figure IV.10 montre les courbes de conversion d'amplitude et de phase mesurées et normalisées par rapport à leur valeur maximale du dispositif pour les trois valeurs de phase.

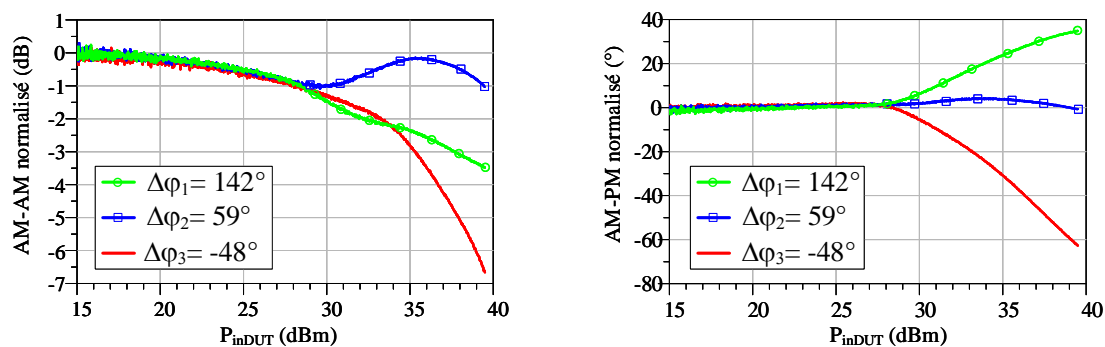
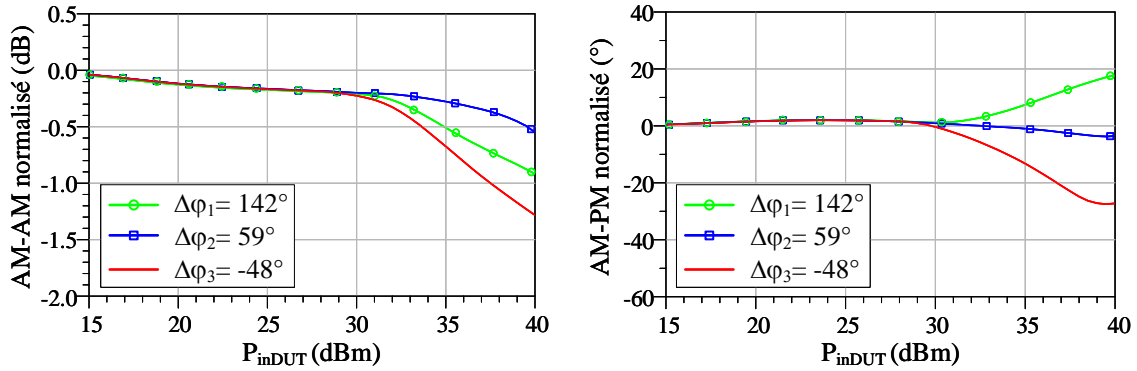
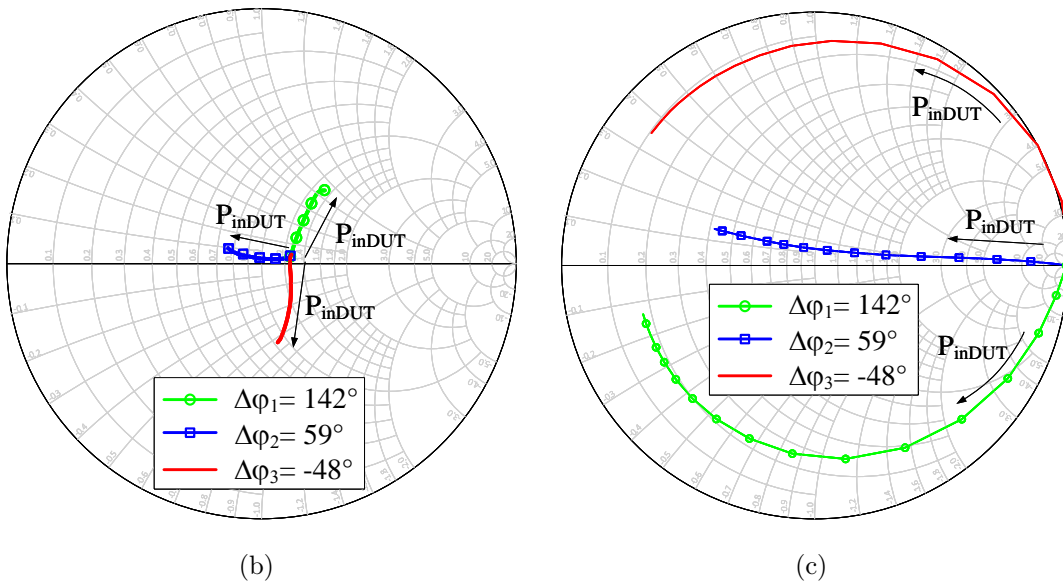


FIGURE IV.10 – Profils des conversions d’AM-AM et d’AM-PM pour trois valeurs de déphasage d’entrée à la fréquence centrale f_0 .

D’après les résultats obtenus, le déphasage $\Delta\varphi_2$ est clairement le cas le plus favorable à un fonctionnement de l’amplificateur optimal. En effet, la déviation de phase en fonction de la puissance d’entrée est très faible et la courbe d’AM-AM associée permet clairement d’obtenir le point de compression le plus élevé possible. A contrario, les deux autres valeurs de déphasage, $\Delta\varphi_1$ et $\Delta\varphi_3$, dégradent fortement le fonctionnement de l’amplificateur et sont associées à des compressions d’amplitude et de phase importantes. Afin d’expliquer plus en détail les comportements observés, la Figure IV.11 présente la simulation du dispositif dans les conditions identiques à celles de la mesure effectuée. Bien que les valeurs ne soient pas identiques, on constate sur la Figure IV.11(a) que les profils d’AM-AM et d’AM-PM suivent les mêmes variations qu’en mesure lorsque les déphasages $\Delta\varphi_{1,2,3}$ sont appliqués en entrée. De plus, le modèle non-linéaire du transistor fourni par le fondeur autorise un accès aux sondes de courant et de tension de drain intrinsèques, ce qui permet de visualiser la variation de charge vue en intrinsèque. L’abaque présentée sur la Figure IV.11(b) montre très clairement que l’impédance de charge du transistor principal n’est plus modulée de la bonne manière lorsque $\Delta\varphi_1$ et $\Delta\varphi_2$ sont appliqués. Dans ces conditions, l’injection de courant auxiliaire dans le combineur de sortie ne permet de réaliser la modulation de charge attendue sur le principal, son cycle de charge rentre alors fortement en zone ohmique, expliquant ainsi la rapide compression de gain ainsi que la forte variation d’AM-PM.



(a)



(b)

(c)

FIGURE IV.11 – (a) Simulation des profils d'AM-AM et d'AM-PM pour les trois valeurs de déphasage d'entrée considérés à la fréquence centrale f_0 et (b) variations des impédances de charge des transistors correspondantes.

La mesure des courants continus présentée sur la Figure IV.12 confirme l'observation précédente. Le déphasage $\Delta\varphi_2$ entre les deux voies (graphique central) est clairement la configuration menant à un fonctionnement Doherty optimal. On constate le déclenchement différé de l'amplificateur auxiliaire qui augmente ensuite jusqu'à une valeur finale proche de celle de l'amplificateur principal. Pour les deux autres déphasages en revanche (graphiques gauche et droite), conformément aux simulations précédentes, la modulation de la charge du transistor principal ne correspond pas au profil permettant de le maintenir à la saturation. Le cycle de charge associé rentre alors fortement en zone ohmique, menant à une forte décroissance du courant continu.

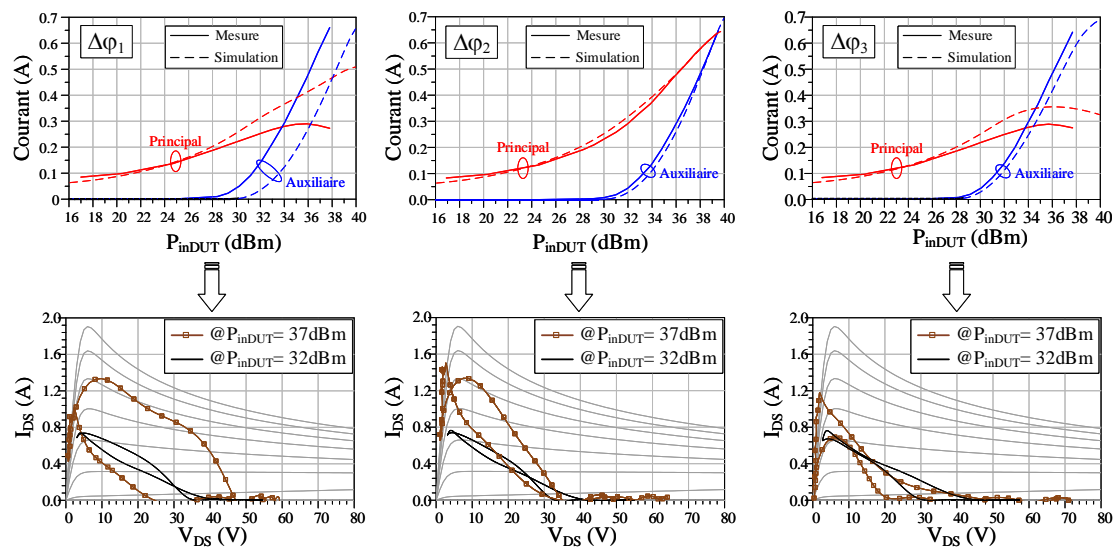


FIGURE IV.12 – Courants continus pour les trois configurations de déphasage d'entrée : $\Delta\varphi_1$, $\Delta\varphi_2$, $\Delta\varphi_3$.

Concernant les performances globales du dispositif, simulées et illustrées sur la Figure IV.13, on constate de façon logique que les performances en rendement et en gain sont les meilleures lorsque le déphasage $\Delta\varphi_2$ est appliqué en entrée, affichant notamment un rendement de drain de 57% à 6dB d'OBO et un gain autour de 5,5dB. Toutefois, si l'on considère les deux autres configurations de déphasage, les performances chutent fortement dans la zone de puissance où l'auxiliaire est en conduction et les profils de rendement montrent clairement que la modulation de charge du transistor principal n'est pas réalisée comme attendu. Pour la même raison, sachant que l'effet de load-pull n'est pas réalisé de façon optimale sur le transistor principal, ce dernier développe moins de puissance de sortie, et ne peut donc pas atteindre les 43dBm théoriquement voulus. De plus, la forte saturation résultante peut potentiellement induire des problèmes de fiabilité.

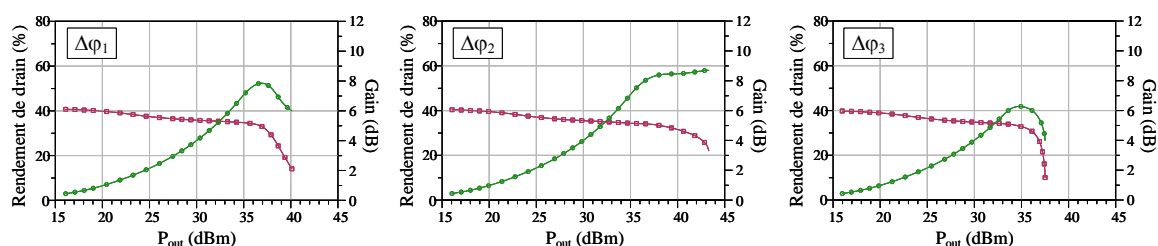


FIGURE IV.13 – Simulation des performances en rendement de drain et en gain du démonstrateur pour les trois configurations de déphasage d'entrée : $\Delta\varphi_1$, $\Delta\varphi_2$, $\Delta\varphi_3$.

Pour conclure cette première étude des AM-AM et AM-PM, des mesures des conversions d'amplitude et de phase en fonction de la fréquence de fonctionnement sont réalisées. Ces mesures sont effectuées **seulement dans le cas où** $\Delta\varphi = \Delta\varphi_2 = 59^\circ$. La Figure IV.14 illustre les courbes obtenues et montre une rapide dégradation des profils de conversion d'amplitude et de phase lorsque la fréquence de fonctionnement s'écarte de la

fréquence centrale, où $\Delta\varphi_2$ est définie comme étant la valeur optimale. L'utilisation d'une ligne à retard induit une pente de phase négative en fonction de la fréquence, traduite par un temps de propagation de groupe non-nul et positif. Ainsi, si la fréquence de travail s'écarte de f_0 , la phase correspondante ne permettra plus de maintenir les performances offertes par le démonstrateur.

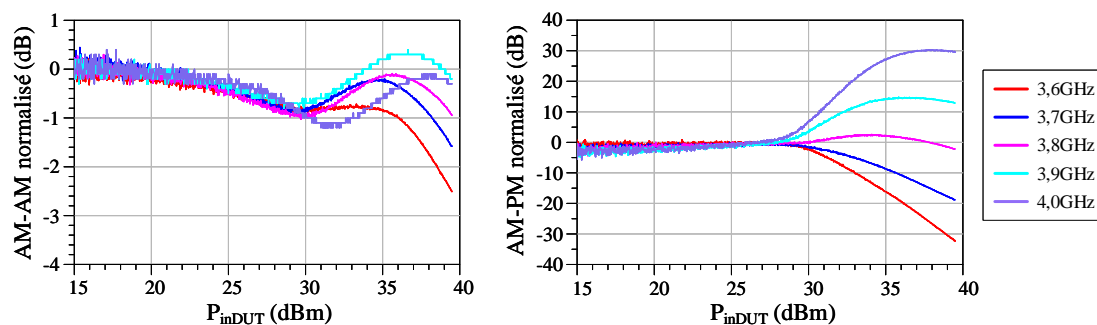


FIGURE IV.14 – Mesure d'AM-AM et d'AM-PM sur la bande de fréquences calibrée du banc et pour la position de ligne à retard donnant le déphasage optimal ($\Delta\varphi_2$) à 3,8GHz.

Validation des observations en fonctionnement dynamique

Signal biporteuse : L'objectif est maintenant de caractériser le dispositif fonctionnant en présence de signaux modulés dans les trois configurations de phase statiques $\Delta\varphi_{1,2,3}$ sélectionnées dans les paragraphes précédents. Dans un premier temps, un signal modulé simple (2-tons) est utilisé afin de visualiser l'effet de la différence de phase en entrée sur la linéarité de l'amplificateur. Pour cela, le banc de mesure présenté sur la Figure IV.15 a été mis en place. Il utilise un générateur de signaux vectoriels permettant de générer le signal biporteuse et il donne accès aux mesures en entrée et en sortie du dispositif grâce à un switch RF.

La mesure consiste à envoyer deux tons équi-amplitudes centrés autour de 3,8GHz dont l'écart fréquentiel Δf est varié de 1MHz à 120MHz. Cette procédure est répétée pour les trois configurations de phase d'entrée. L'objectif est alors d'observer l'évolution des produits d'intermodulation d'ordre 3 en fonction de Δf . La grandeur mesurée est le C/I_3 (Carrier to Intermodulation Ratio), elle caractérise l'écart (en dBc) entre les tons principaux (inférieur et supérieur) et leurs produits d'intermodulation d'ordre 3 respectifs.

Les résultats de mesure présentés sur la Figure IV.16 montrent comme attendu que le déphasage d'entrée $\Delta\varphi_2$ permet d'obtenir le fonctionnement optimal du dispositif. En effet, c'est dans cette configuration que la valeur de C/I_3 est maximale, traduisant une bonne linéarité du système. Cependant, conformément aux observations réalisées en statique, les déphasages $\Delta\varphi_1$ et $\Delta\varphi_3$ dégradent grandement le fonctionnement de l'amplificateur du fait de la forte saturation du transistor principal et de l'action non bénéfique du transistor auxiliaire. Il en résulte de fortes remontées spectrales traduites par une diminution importante du rapport C/I_3 et en particulier pour le cas n°1, qui, d'après les mesures d'AM-AM, a montré la compression de gain la plus franche. Notons également que ces tendances ont également été observées sur les C/I_5 en fonction de la différence de phase

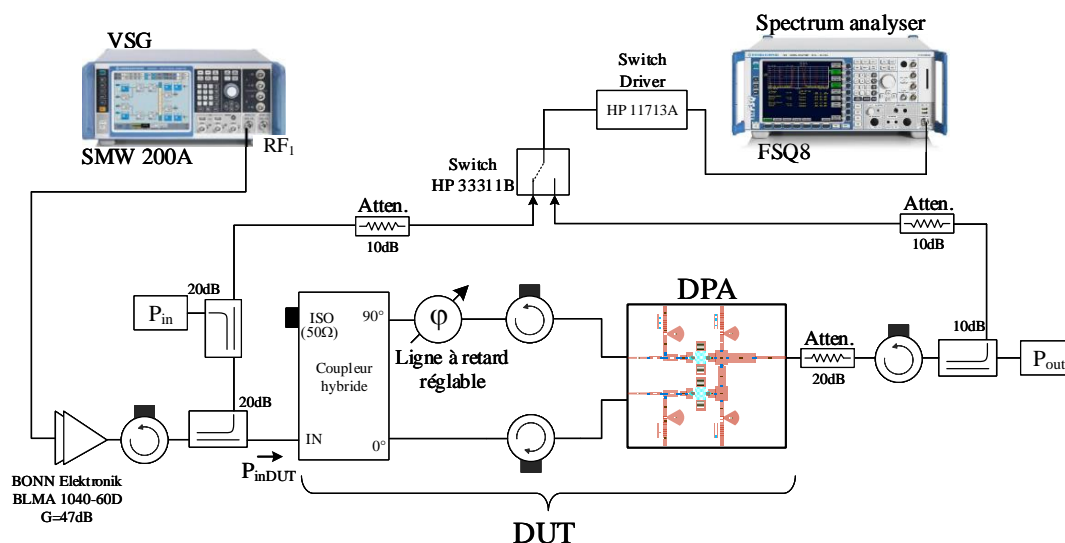


FIGURE IV.15 – Banc de mesure pour la caractérisation dynamique du dispositif.

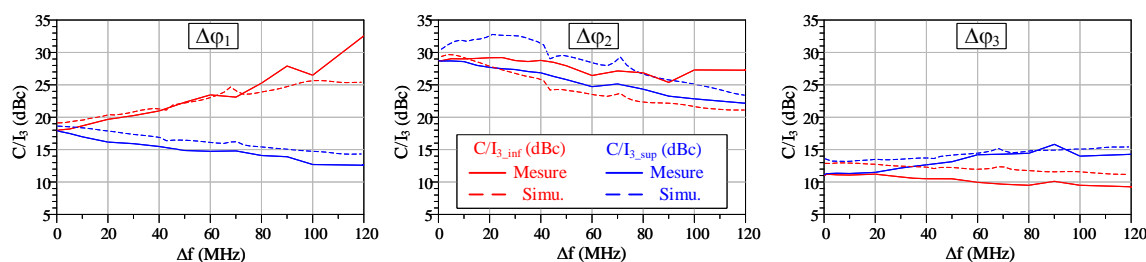


FIGURE IV.16 – Mesure des C/I_3 supérieurs et inférieurs pour les trois valeurs de déphasage $\Delta\varphi_1$, $\Delta\varphi_2$ et $\Delta\varphi_3$ à une puissance moyenne d'entrée P_{inDUT} de 34dBm.

appliquée.

Les résultats présentés ici sur un signal simple montrent que le choix d'une distribution de phase d'entrée fixe, déterminée en quasi-statique à la fréquence centrale est en lien direct avec les performances dynamiques obtenues. La suite de l'étude va se focaliser sur un signal multiporteuse plus complexe (NPR) qui permettra de se rapprocher d'un cas réel d'utilisation de l'amplificateur.

Signal NPR : Le signal de test utilisé, illustré sur la Figure IV.17, est un signal NPR centré à 3,8GHz, occupant une bande passante totale de 100MHz et avec un notch de 5MHz (5% de la bande totale). Cette mesure est réalisée sur le banc présenté sur le même banc de mesure que dans les paragraphes précédents (Figure IV.15). Au cours de la caractérisation du démonstrateur, une valeur de NPR limite acceptable pour la fonction HPA est typiquement fixée à 15dB.

La mesure effectuée dans un premier temps consiste à relever les valeurs de NPR

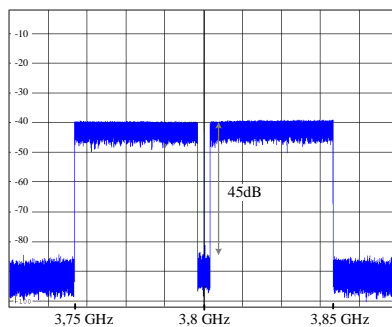


FIGURE IV.17 – Signal NPR utilisé pour la mesure.

en fonction de la puissance moyenne lorsque le déphasage optimal $\Delta\varphi_2$ est appliqué. Puis, la même mesure est effectuée en appliquant les déphasages $\Delta\varphi_1$ et $\Delta\varphi_3$ illustrés précédemment.

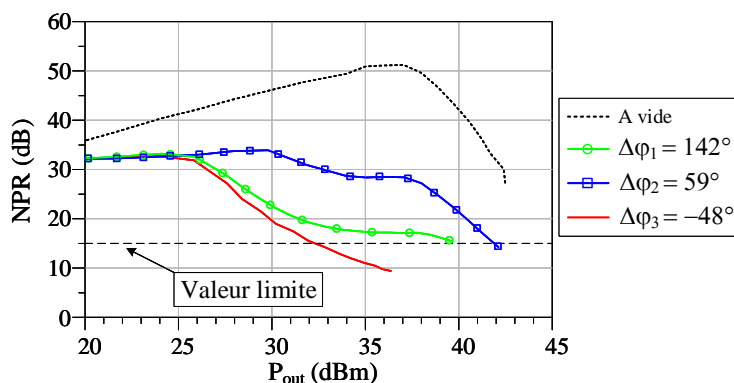


FIGURE IV.18 – Mesure de NPR en fonction de la puissance moyenne de sortie pour les trois différences de phase étudiées.

D'après la Figure IV.18, la mesure de NPR de la chaîne à vide (sans le DUT) autorise une dynamique de mesure suffisante sur toute la plage de puissance considérée et n'impacte donc pas la mesure de NPR de l'amplificateur. Comme attendu, le déphasage $\Delta\varphi_2$ en entrée se présente clairement comme la meilleure solution en termes de linéarité, avec cette distribution statique de phase, le NPR reste le plus élevé et l'amplificateur délivre la puissance attendue de 43dBm car la modulation de charge est assurée. En revanche, comme détaillé précédemment, lorsque la distribution de phase n'est pas optimale, les transistors sont fortement saturés du fait d'une importante excursion des cycles de charge en zone ohmique. On constate alors une forte baisse de linéarité et de puissance de sortie bien inférieure aux 43dBm attendus.

La Figure IV.19 présente quant à elle l'évolution du NPR en fonction du rendement en puissance ajoutée. Encore une fois, on constate que le déphasage $\Delta\varphi_2$ permet d'obtenir le rendement moyen le plus élevé dont la valeur est proche de 29%, il se trouve en revanche fortement impacté pour les déphasages non-optimum, qui, de plus, impliquent une puissance de sortie inférieure.

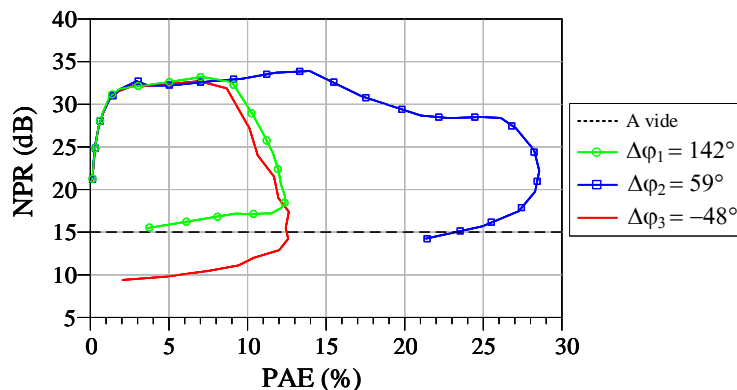


FIGURE IV.19 – Mesure de NPR en fonction de la PAE moyenne pour les trois différences de phase étudiées.

Afin d’illustrer la forte dégradation de linéarité suivant la configuration de phase choisie, la Figure IV.20 présente trois spectres de signal NPR en sortie de l’amplificateur, relevés à une puissance moyenne d’entrée de 34dBm. Conformément aux mesures du gain complexe réalisées au début de cette partie, on constate que le déphasage $\Delta\varphi_3$ possède une très faible linéarité et montre un NPR fortement impacté (chute d’environ 12dB par rapport à la phase optimale $\Delta\varphi_2$).

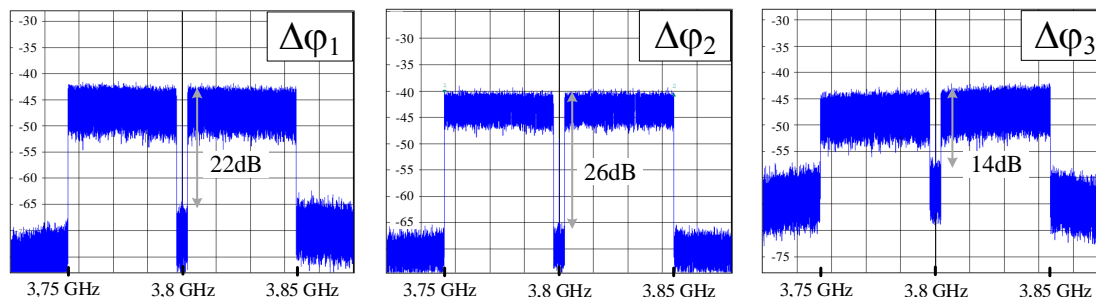


FIGURE IV.20 – Impact de la différence de phase en entrée sur la linéarité à $P_{inDUT}=34dBm$.

Observation : La figure précédente présentant les spectres de NPR a montré que l’utilisation d’une distribution de phase statique très différente de la distribution optimale pouvait fortement dégrader la linéarité du dispositif.

Par ailleurs, une évolution intéressante a été observée sur la répartition du bruit d’intermodulation au sein du signal NPR, lorsque $\Delta\varphi$ est faiblement modifiée autour de la phase optimale $\Delta\varphi_2$ d’une quantité $\delta\varphi$. La Figure IV.21 illustre cette observation. Le spectre au centre correspond à la distribution de phase optimale $\Delta\varphi_2$ déterminée à 3,8GHz. Les deux autres spectres, associés à des distributions de phase très proches de la phase optimale ($\Delta\varphi_2 \pm \delta\varphi$), montrent une asymétrie dans la répartition du bruit d’intermodulation.

Il apparaît clairement que faire varier la différence de phase dans la distribution en entrée revient à décaler fréquemment le fonctionnement optimal quasi-statique de

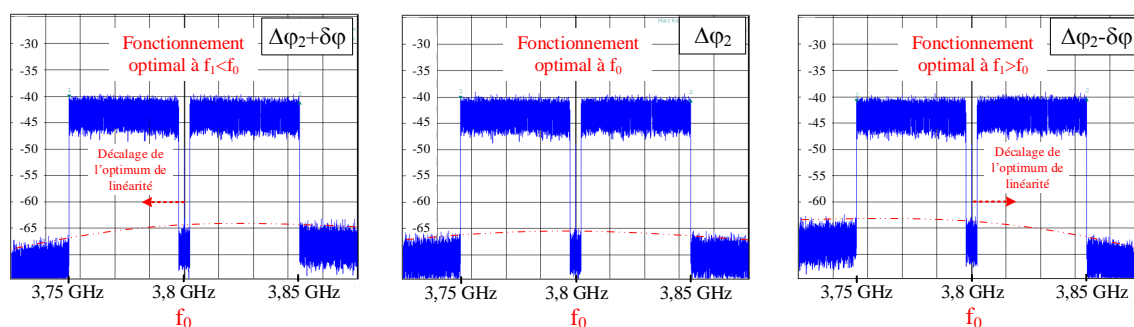


FIGURE IV.21 – Observation de la répartition du bruit d’intermodulation autour du signal.

l’amplificateur à une autre fréquence autour de 3,8GHz. Pour cette nouvelle configuration, la répartition des intermodulations autour de la nouvelle fréquence sera plus faible et sera dégradée aux fréquences adjacentes.

Afin de mieux appréhender ce phénomène, la technique de séparation par la méthode du gain équivalent pourrait être appliquée. Cependant, pour des contraintes de temps, la solution mise en oeuvre est plus pragmatique et consiste à utiliser un signal NPR à 3 notchs. La Figure IV.22 présente les spectres obtenus pour ce signal NPR occupant 100MHz et possédant 3 notchs de 5MHz.

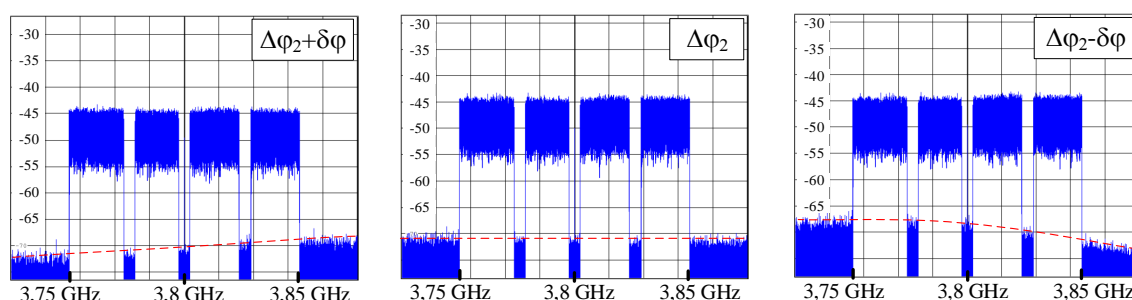


FIGURE IV.22 – Observation de la répartition du bruit d’intermodulation dans la bande avec un signal NPR à 3 notchs.

On constate clairement le décalage du minimum d’intermodulation à une fréquence inférieure ou supérieure à 3,8GHz suivant le $\delta\varphi$ appliqué en entrée. La figure centrale est le fonctionnement à la phase optimale $\Delta\varphi_2$ et correspond donc à un réglage optimal à 3,8GHz. Le démonstrateur ayant été optimisé en linéarité sur une large bande, aucune remontée spectrale significative n’est observée autour de 3,8GHz avec le signal employé. À titre d’exemple, un signal bien plus large bande occupant plusieurs centaines de MHz pourrait permettre d’observer une diminution du NPR lorsque la fréquence s’écarte fortement de 3,8GHz.

Le fonctionnement optimal de notre DPA a été validé à la fréquence centrale de 3,8GHz et a conduit à un réglage statique de la distribution $(\Delta P, \Delta\varphi)$ en entrée. Ce réglage a par la suite été validé en présence de signaux modulés. Dans l’objectif de tirer pleinement

parti des potentialités offertes par la gestion numérique $(\Delta P, \Delta \varphi)$ d'entrée, nous allons étudier différentes possibilités d'implémentation d'une distribution flexible en fonction de la fréquence et/ou de la puissance.

3.2.3 Distribution statique d'amplitude et de phase égalisée en fréquence

L'objectif de cette partie est de déterminer une distribution statique d'amplitude et de phase à chaque fréquence permettant de satisfaire à des spécifications du compromis rendement-linéarité. L'idée sera d'appliquer une égalisation en ΔP et $\Delta \varphi$ sur la bande de fonctionnement de l'amplificateur et d'en dégager les bénéfices sur ses performances en large bande.

Avant d'établir ce type de loi de commande statique, il est nécessaire d'effectuer la mesure du dispositif en double entrée suivant la procédure indiquée sur la Figure IV.7(b). Afin de visualiser et de bien comprendre les résultats donnés par la mesure automatique, la Figure IV.23 présente la mesure en rendement de drain et en gain du dispositif. Le nuage de points obtenus correspond à différentes combinaisons de ΔP et $\Delta \varphi$ pour chaque valeur de puissance d'entrée P_{in} . Le faisceau de points surligné en vert par exemple correspond à un ΔP de 2dB appliqué sur l'auxiliaire lorsque l'amplificateur fonctionne à une puissance de 27dBm. La forme de ce nuage de points en rendement est une conséquence directe de l'effet de modulation de charge, se produisant sur environ 6dB de recul en puissance de sortie et qui sera obtenu en appliquant les valeurs appropriées de ΔP et $\Delta \varphi$.

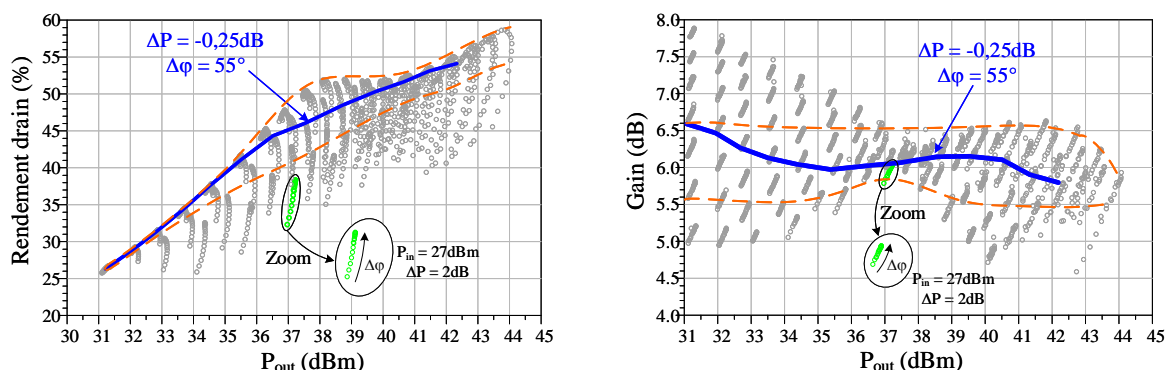


FIGURE IV.23 – Mesure du DPA à 3,8GHz en double entrée et influence d'une distribution statique d'amplitude et de phase sur les performances.

Sur cette même figure, ont été placés des « cônes d'acceptance » en rendement et en gain. Ces courbes orange correspondent aux performances limites que nous imposons au dispositif. En rendement, une limite basse est imposée afin de garder un rendement suffisamment intéressant en back-off. En gain, les limites imposées ont pour but d'assurer un gain raisonnablement plat, permettant d'obtenir un fonctionnement linéaire.

À cette fréquence, des valeurs de $\Delta P = -0,6\text{dB}$ et $\Delta \varphi = 50^\circ$ permettent typiquement de rester dans les limites imposées et a priori de maintenir un bon compromis rendement-linéarité. Sur le même principe, une configuration fixe $(\Delta P, \Delta \varphi)$ respectant les critères

rendement-linéarité représentés par les cônes d'acceptance est extraite à chaque point de fréquence sur la bande d'intérêt. La Figure IV.24 présente un exemple de loi de commande statique extraite de mesures autour de 3,8GHz sur une bande de 100MHz.

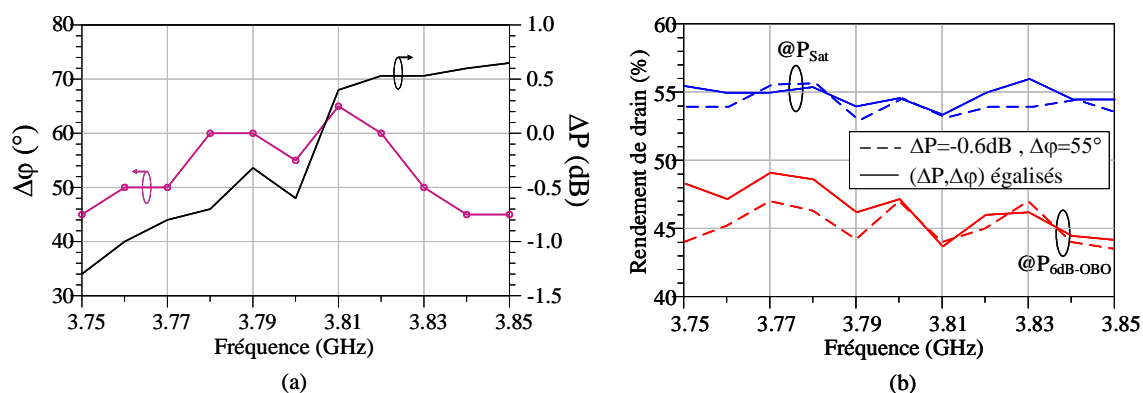


FIGURE IV.24 – (a) Distributions statiques d'amplitude et de phase en fréquence permettant de satisfaire le compromis rendement/gain imposé et (b) leurs influences sur le rendement au point d'OBO et à la saturation.

D'après le graphique précédent, les lois de commande déterminées en fonction de la fréquence permettent une amélioration du rendement de quelques points en bas de bande. Cependant, au vu des courbes sans égalisation de ΔP et $\Delta\varphi$, le bénéfice en termes d'efficacité énergétique reste relativement faible. De plus, il existe inévitablement un compromis entre les bénéfices apportés par cette distribution numérique sur le DPA, son coût de mise en place et sa consommation énergétique.

À ce stade, il serait nécessaire de valider cette distribution adaptative en utilisant un signal modulé occupant les 100MHz de bande passante. Cette perspective intéressante nécessiterait une évolution du banc de mesure pouvant prendre en compte une égalisation en fréquence.

3.2.4 Distribution dynamique d'amplitude et de phase à la fréquence centrale

À partir des mesures effectuées en configuration double entrée à 3,8GHz, des distributions dynamiques en ΔP et $\Delta\varphi$ selon la variation de l'enveloppe peuvent être déterminées en post-traitement, comme l'illustre la Figure IV.25. Deux objectifs distincts peuvent par exemple être recherchés : obtenir un rendement maximal (critère n°1) ou maximiser la linéarité en assurant une platitude de gain jusqu'à la compression (critère n°2).

Pour les deux cas, les distributions en phase possèdent une allure faiblement variable. Concernant la distribution d'amplitude du critère n°1 (rendement max.), une puissance moins importante est appliquée sur la voie auxiliaire (ΔP négatif) jusqu'à un certain seuil à partir duquel la mise en conduction de ce dernier est accompagnée par une injection de puissance d'entrée plus importante. Ceci a notamment pour impact d'augmenter la puissance de sortie et permet d'atteindre les derniers points à haut rendement. Si par exemple un ΔP nul était appliqué à chaque niveau de puissance, les derniers points à haut rendement ne pourraient pas être atteints car le courant de drain auxiliaire serait insuffisant, et ne permettrait pas de moduler la charge du transistor principal jusqu'à sa

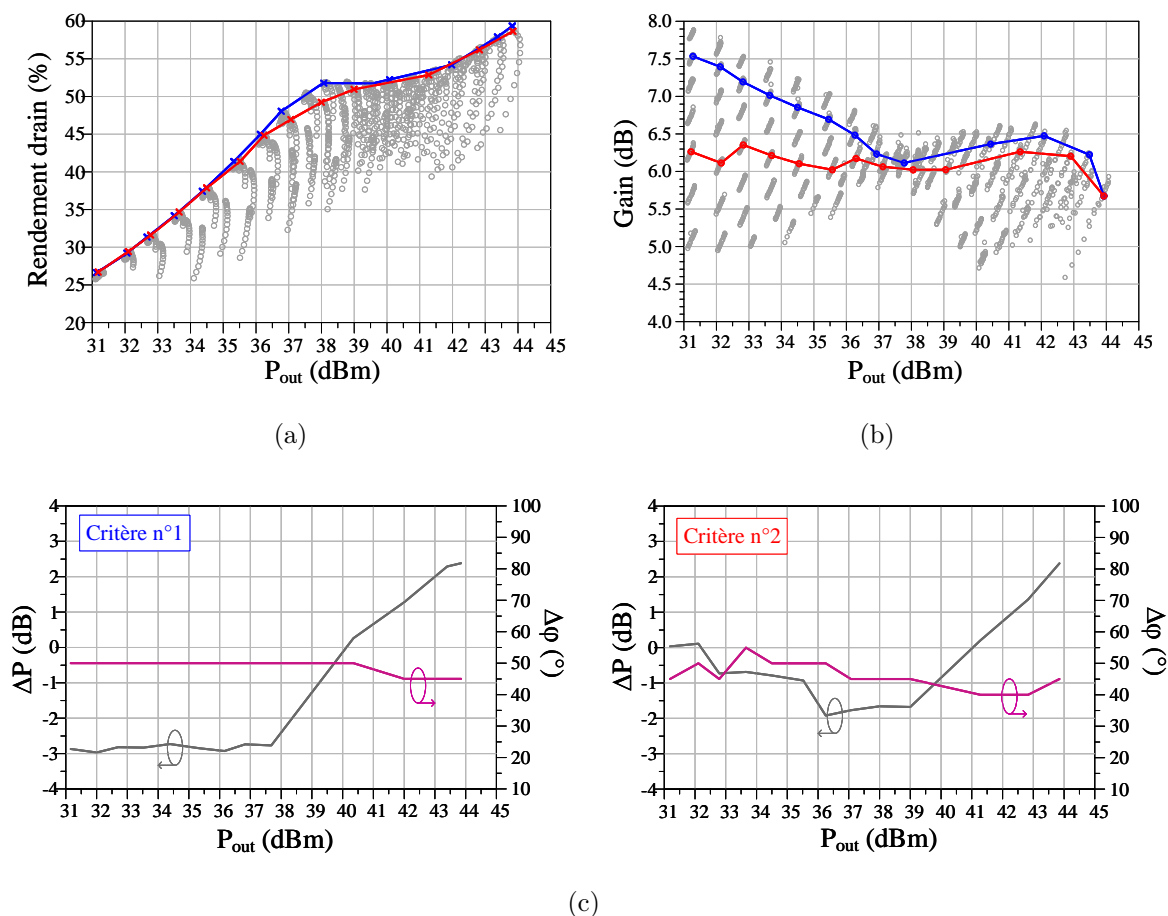


FIGURE IV.25 – Extraction des distributions dynamiques de ΔP et $\Delta\varphi$ suivant les deux critères recherchés (bleu : rendement max. et rouge : gain plat).

valeur finale (R_{opt}). L'allure de la distribution d'amplitude pour le critère n°2 (gain plat) est très similaire à la précédente, ce qui signifie que le démonstrateur développé possède intrinsèquement un bon compromis rendement-linéarité. Ceci s'avère particulièrement intéressant car il est possible, avec une seule distribution dynamique d'amplitude et de phase, de satisfaire les deux critères.

Suite aux conclusions établies dans cette partie, il est possible d'envisager plusieurs perspectives pour ces travaux. L'étape suivante serait d'utiliser la distribution dynamique optimale déterminée précédemment à la fréquence centrale lorsque l'amplificateur fonctionne avec un signal modulé large bande. Il serait alors intéressant de voir les bénéfices sur les performances large bande en comparaison avec une configuration statique d'entrée.

L'implémentation de cette loi de commande dynamique nécessitera une extension de la procédure d'étalonnage présentée au cas des signaux modulés. Dans ce contexte, afin de tirer parti au maximum des bénéfices apportés par le Doherty numérique, la partie suivante propose une étude en amont, visant à appliquer une prédistorsion égalisée sur une bande de fréquences.

3.2.5 Distribution dynamique d'amplitude et de phase égalisée en fréquence

La même procédure pour obtenir un rendement maximal peut être étendue sur toute la bande de fonctionnement pour laquelle le banc est étalonné (3,6GHz - 4GHz) de manière quasi-statique. Les courbes présentées sur la Figure IV.26 montrent que le rendement de drain optimisé à 6dB d'OBO est supérieur à 45% sur la bande (sauf à 4GHz : le décalage fréquentiel observé lors des mesures en paramètres [S] est mis en cause).

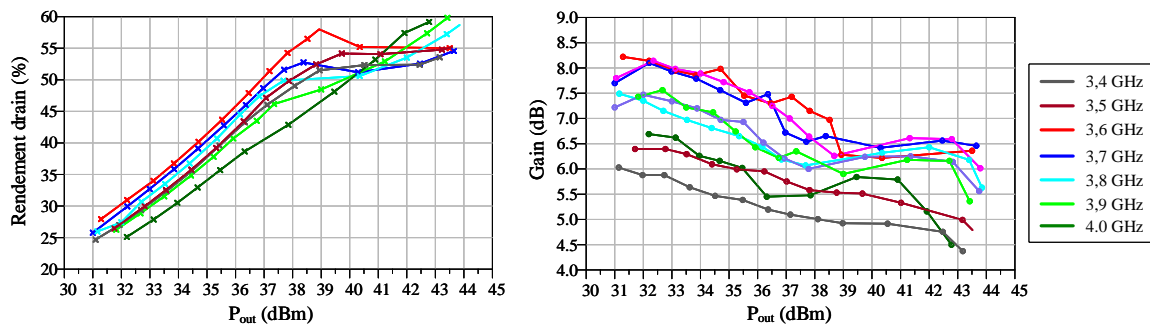


FIGURE IV.26 – Rendement de drain et gain mesurés sur la bande. Pour chaque fréquence, les distributions dynamiques en ΔP et $\Delta\varphi$ pour un rendement maximal sont appliquées.

Le gain associé est quant à lui maintenu supérieur à 6dB lorsque l'amplificateur fonctionne à 6dB d'OBO et reste supérieur à 5dB à pleine puissance. Comme expliqué au cours de l'étape de conception de ce démonstrateur, ces valeurs de gain relativement faibles mesurées sont une conséquence directe du choix d'une adaptation d'entrée large bande. Bien qu'un étage driver permettrait une augmentation significative du gain, la valeur obtenue s'avère suffisante pour démontrer les potentialités du dispositif avec un contrôle numérique.

La Figure IV.27 présente les performances en rendement lorsque l'amplificateur fonctionne avec une distribution dynamique d'amplitude et de phase égalisée en fréquence. La comparaison avec le cas de référence en ligne pointillée (cf. partie 3.2.2), où une configuration ($\Delta P, \Delta\varphi$) fixe est appliquée en entrée, montre un fort intérêt à utiliser un contrôle numérique dynamique et adaptatif en fréquence. Le démonstrateur développé n'étant pas optimal au delà de 3,9GHz, ne permet pas de voir un bénéfice particulier en haute fréquence. En revanche, l'amélioration en rendement est réellement notable dans la bande allant de 3,6GHz à 3,9GHz, où on constate une augmentation du rendement de 5 à 10%.

Bien qu'une nette amélioration des performances semble possible avec une distribution dynamique sur la bande, cette technique s'avère en revanche extrêmement complexe à mettre en place. En effet, l'utilisation d'une prédistorsion numérique égalisée sur une large bande de fréquences, est à l'heure actuelle difficilement envisageable car elle nécessiterait au préalable l'extraction d'un modèle comportemental de l'amplificateur en double entrée. Sur ce point, des études telles que celle présentée dans [93] proposent une prédistorsion numérique sur un Doherty double entrée en quasi-statique, cependant, aucun travaux similaires ne sont reportés en signaux modulés à l'heure actuelle. De plus, le type de loi de commande présenté dans cette partie nécessiterait l'utilisation de processeurs numériques

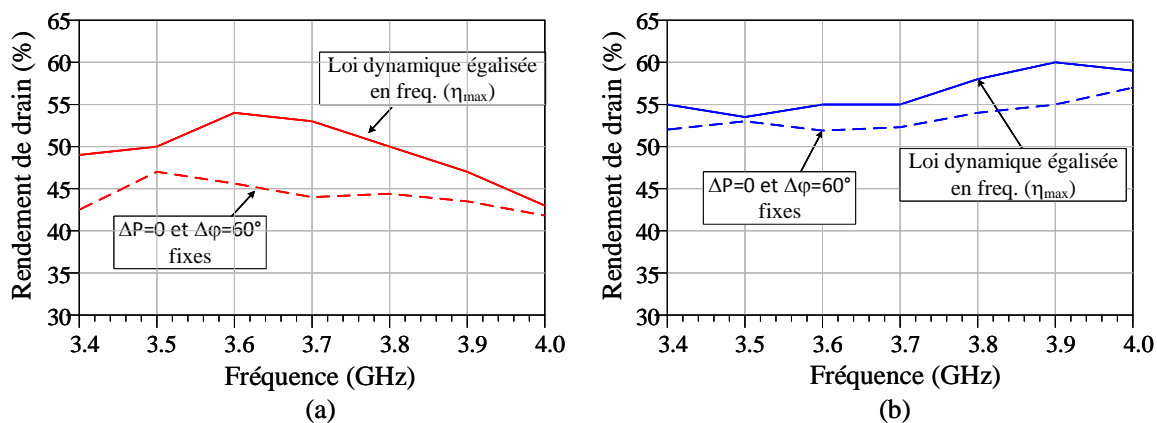


FIGURE IV.27 – Comparaison du rendement de l’amplificateur en configuration conventionnelle ($\Delta P, \Delta\varphi$ fixes) avec la configuration dynamique égalisée en fréquence pour un rendement maximal. (a) 6dB d’OBO et (b) pleine puissance.

trop coûteux en termes de consommation électrique.

4 Perspectives : potentialités du Doherty numérique

Les techniques d'accès MIMO (Multiple-Input Multiple-Output) sont envisagées comme une avancée majeure en vue d'augmenter les débits de transmission dans un contexte multi-utilisateurs dans les futurs systèmes 5G [94]. La formation électronique de faisceau (beamforming) en particulier, pouvant être générée par des réseaux d'antennes à commande de phase [95], présente de forts avantages en termes de flexibilité et de zone de couverture. L'utilisation de ce type d'antennes « agiles » implique divers inconvénients comme des couplages entre les éléments rayonnants pouvant mener à une importante variation de leur impédance d'entrée. D'un point de vue circuit, les amplificateurs chargés par ces éléments rayonnants voient une désadaptation de charge, pouvant conjointement impacter leurs performances et réduire leur fiabilité.

Dans ce contexte, des perspectives à ces travaux ont été imaginées, et visent à tirer profit de la reconfigurabilité du Doherty numérique pour atténuer ces effets de désadaptation de charge. Une étude théorique au fondamental, basée sur la topologie idéale du Doherty sera proposée dans un premier temps. Enfin, les tendances observées seront validées sur le modèle non-linéaire du démonstrateur Doherty.

4.1 Analyse théorique

L'analyse théorique proposée dans cette partie reprend les mêmes notations que l'étude présentée dans le chapitre 2.

Pour cette démonstration de principe, considérons le combineur de sortie général de l'amplificateur Doherty idéal, composé d'une ligne quart d'onde et d'une impédance R_L présentée au noeud commun dont la valeur est égale à :

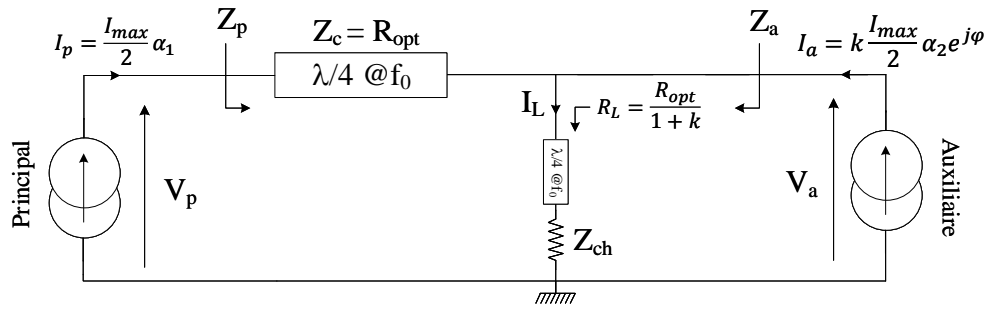
$$R_L = \frac{V_a}{I_L} = \frac{R_{opt}}{1+k} \quad (\text{IV.8})$$

Cette impédance est ensuite transformée vers l'impédance à l'accès de sortie à travers une autre ligne $\lambda/4$ (Figure IV.28(a)).

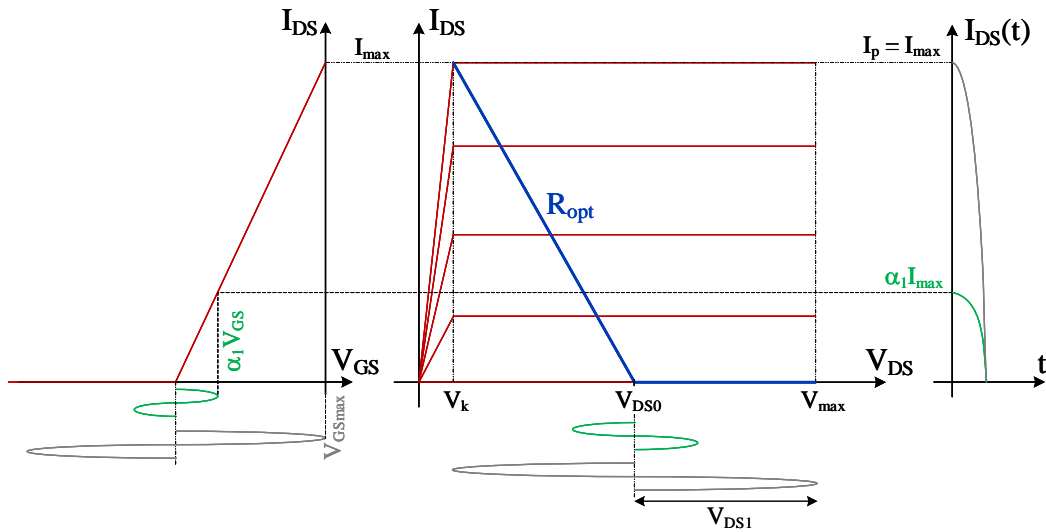
Les cellules actives utilisées possèdent les caractéristiques DC I/V présentées sur la Figure IV.28(b). La tension de coude V_k sera négligée et considérée très inférieure à la tension de polarisation V_{DS0} . Dans la suite de l'analyse théorique proposée, pour des contraintes de linéarité mais également de fiabilité, le module des tensions V_p et V_a aux bornes des sources de courant ne devra pas excéder la valeur limite de V_{DS0} :

$$\max(|V_p|; |V_a|) \leq V_{DS0} \quad (\text{IV.9})$$

Les deux composants sont polarisés en classe B et leur impédance optimale à fort niveau est notée R_{opt} . Les composantes harmoniques sont considérées court-circuitées. Aucune contrainte n'est imposée sur la taille des transistors, ils peuvent être identiques ou de tailles différentes. Pour garder un côté général à l'analyse, un facteur d'asymétrie k réel et entier est donc introduit sur la cellule auxiliaire. Les courants délivrés au fondamental



(a)



(b)

FIGURE IV.28 – (a) Combineur de sortie de l'amplificateur Doherty idéal et (b) caractéristiques DC I/V des transistors.

par les deux sources peuvent alors être écrits de la façon suivante :

$$I_p = \frac{I_{max}}{2} \alpha_1 \quad \text{et} \quad I_a = k \frac{I_{max}}{2} \alpha_2 e^{j\varphi} \quad (\text{IV.10})$$

Les sources de courant sont pilotées indépendamment en entrée par les commandes en amplitude α_1 , α_2 et en phase $\varphi = \text{Arg}(I_a) - \text{Arg}(I_p)$.

De plus, les courants DC en classe B sont égaux à :

$$I_p = \frac{I_{max}}{\pi} \alpha_1 \quad \text{et} \quad I_a = k \frac{I_{max}}{\pi} \alpha_2 \quad (\text{IV.11})$$

L'impédance optimale dans ces conditions de polarisation vaut donc :

$$R_{opt} = 2 \frac{V_{DS0}}{I_{max}} \quad (\text{IV.12})$$

Des valeurs typiques d'un transistor GaN HEMT seront utilisées pour les applications numériques : $I_{max}=1\text{A}$ et $V_{DS0}=25\text{V}$.

4.1.1 Performances lors d'un fonctionnement sur une charge adaptée

Considérons dans un premier temps l'amplificateur adapté sur une charge $Z_{ch}=50\Omega$ à l'accès de sortie. Conformément à la Figure IV.28(a), la mise en cascade des matrices ABCD de la ligne $\lambda/4$ et de l'impédance R_L présentée au noeud commun permet d'écrire :

$$\begin{pmatrix} V_p \\ I_p \end{pmatrix} = \begin{pmatrix} j(1+k) & jR_{opt} \\ \frac{j}{R_{opt}} & 0 \end{pmatrix} \begin{pmatrix} V_a \\ -I_a \end{pmatrix} \quad (\text{IV.13})$$

Pour rappel, les puissances actives des deux transistors peuvent alors être exprimées telles que :

$$P_p = \frac{1}{2} \Re(V_p I_p^*) = \frac{1}{8} k R_{opt} I_{max}^2 \alpha_1 \alpha_2 \sin(\varphi) + \frac{1}{8} \alpha_1^2 R_{opt} (1+k) I_{max}^2 \quad (\text{IV.14})$$

$$P_a = \frac{1}{2} \Re(V_a I_a^*) = -\frac{1}{8} k R_{opt} I_{max}^2 \alpha_1 \alpha_2 \sin(\varphi) \quad (\text{IV.15})$$

Le combineur étant considéré sans pertes, ces deux puissances s'additionnent pour donner la puissance active totale de sortie transmise à la charge Z_{ch} . On constate que la valeur de cette puissance est indépendante de φ , cependant, la valeur de $\varphi=90^\circ$ est la seule valeur acceptable car elle assure un module de la tension RF V_p inférieur à la tension de polarisation V_{DS0} (cf. chapitre 2).

Ayant la connaissance de la puissance active totale de sortie ainsi que des puissances continues consommées par les deux transistors en classe B, la fonction du rendement énergétique est donc donnée par :

$$\eta = \frac{P_p + P_a}{P_{DCp} + P_{DCa}} = \frac{\frac{1}{8} \alpha_1^2 R_{opt} (1+k) I_{max}^2}{\frac{1}{2\pi} R_{opt} I_{max}^2 (\alpha_1 + k\alpha_2)} = \frac{\pi (1+k) \alpha_1}{4 (\alpha_1 + k\alpha_2)} \quad (\text{IV.16})$$

Afin de calculer le rendement maximal atteignable ainsi que la loi de variation de α_2 associée, exprimons les tensions aux bornes de chaque source de courant :

$$\begin{cases} V_p = V_{DS0} ((1+k)\alpha_1 - jk\alpha_2 e^{j\varphi}) \\ V_a = -jV_{DS0}\alpha_1 \end{cases} \quad (\text{IV.17})$$

avec $\varphi = 90^\circ$.

Le niveau d'entrée $\alpha_1 = \alpha_{1BO}$, au-delà duquel le transistor auxiliaire est en conduction et module l'impédance du principal, peut s'exprimer de la manière suivante :

$$\alpha_{1BO} = \frac{1}{1+k} \quad (\text{IV.18})$$

Finalement, la loi de variation de α_2 optimale permettant une maximisation du rendement et un maintien de la tension principale à V_{DS0} est la suivante :

$$\begin{cases} \alpha_2 = 0 & \text{si } 0 \leq \alpha_1 \leq \alpha_{1BO} \\ \alpha_2 = \frac{1}{k} (\alpha_1(1+k) - 1) & \text{si } \alpha_{1BO} < \alpha_1 \leq 1 \end{cases} \quad (\text{IV.19})$$

Il en résulte les variations des paramètres physiques (tensions, impédances) ainsi que le rendement représentés sur la Figure IV.29. Dans cette configuration où $k = 1$, on retrouve les variations bien connues de l'amplificateur Doherty conventionnel chargé sur 50Ω .

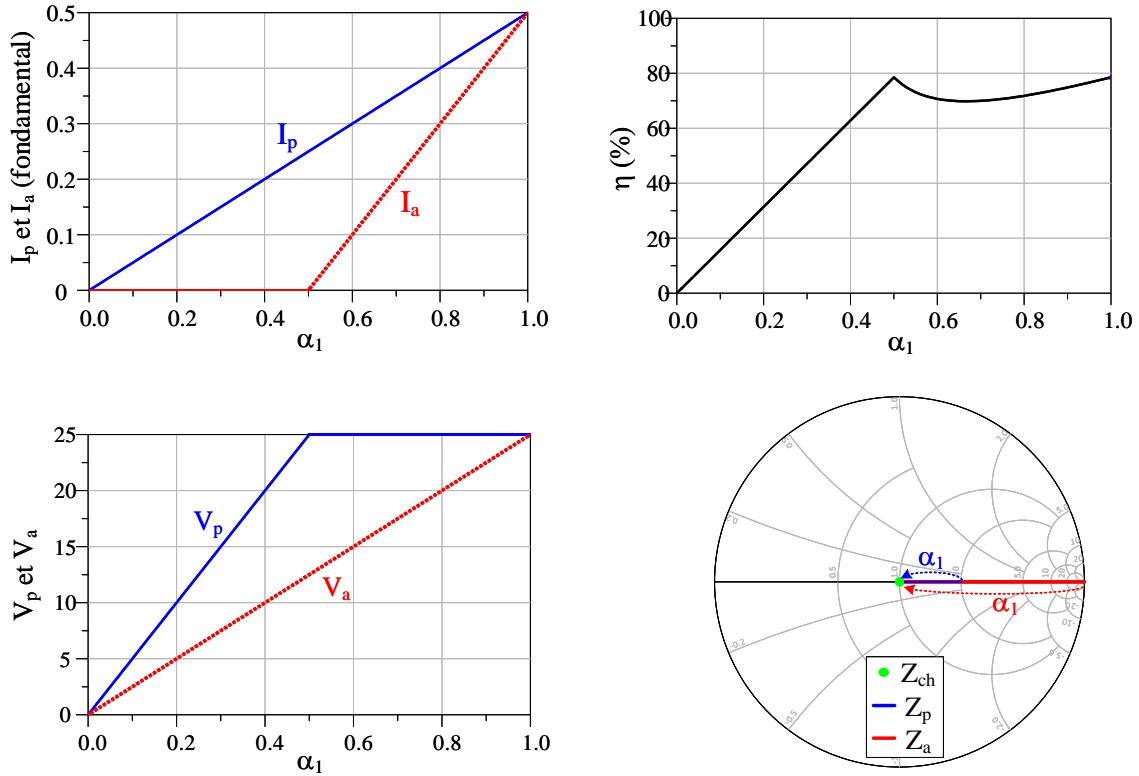


FIGURE IV.29 – Lois de variation optimales pour $k = 1$ et lorsque l'amplificateur Doherty est adapté en sortie ($Z_{ch}=50\Omega$)

4.1.2 Performances lors d'un fonctionnement sur une charge désadaptée

L'analyse précédente est étendue au cas où l'impédance de charge Z_{ch} n'est plus à 50Ω et dont la valeur est exprimée telle que :

$$Z_{ch} = 50(a + jb) \quad (\text{IV.20})$$

Quatre impédances seront considérées, elles sont localisées sur un cercle à TOS constant de 1,5 (Figure IV.30) et leurs valeurs sont les suivantes :

$$Z_{Re}^+ = 50(1,5 + j0)$$

$$Z_{Re}^- = 50(0,667 + j0)$$

$$Z_{Im}^+ = 50(1 + j0,408)$$

$$Z_{Im}^- = 50(1 - j0,408)$$

Dans ces conditions de désadaptation de charge, l'impédance Z_L transformée au noeud commun par la ligne $\lambda/4$ devient :

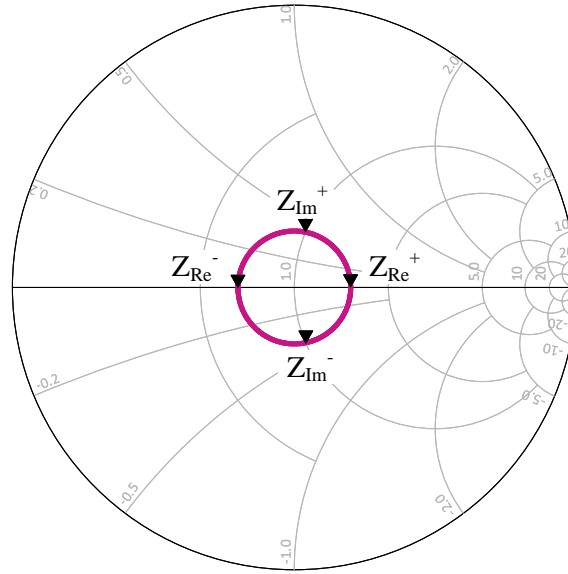


FIGURE IV.30 – Impédances Z_{ch} considérées pour l'analyse du fonctionnement Doherty sur une charge désadaptée (TOS de 1,5).

$$Z_L = R_L(a' + jb') \quad (\text{IV.21})$$

avec $a' = a/(a^2 + b^2)$ et $b' = -b/(a^2 + b^2)$.

Les tensions produites aux bornes des sources de courant dans le cas général d'une désadaptation sont décrites dans l'équation (IV.22) et représentées en module et phase sur la Figure IV.31. Pour des raisons de clarté, la phase de V_a n'est pas représentée car elle reste en quadrature avec α_1 et n'est pas altérée par la modulation de charge. Sur ces graphiques, l'amplificateur est piloté par les lois de commande α_1 et α_2 optimales déterminées précédemment dans le cas d'un fonctionnement sur 50Ω . Les trajectoires d'impédance associées à chaque configuration de Z_{ch} sont également représentées sur la Figure IV.32.

$$\begin{cases} V_p = V_{DS0} ((1+k)\alpha_1 a - j(k\alpha_2 e^{j\varphi} - \alpha_1 b(1+k))) \\ V_a = -jV_{DS0}\alpha_1 \end{cases} \quad (\text{IV.22})$$

Si les lois de commande optimales pour un fonctionnement sur 50Ω sont maintenues, d'importantes variations sur la tension aux bornes du principal sont observées. Lorsqu'un effet load-pull purement résistif apparaît (par exemple $Z_{ch}=Z_{Re}^+$), la tension V_p peut atteindre des valeurs bien supérieures à la tension de polarisation V_{DS0} pouvant induire des problèmes de fiabilité. Au contraire, si $Z_{ch}=Z_{Re}^-$, la tension principale descend bien en dessous de V_{DS0} dans la zone de modulation de charge, réduisant de façon importante la puissance active récoltée en sortie et donc le rendement total.

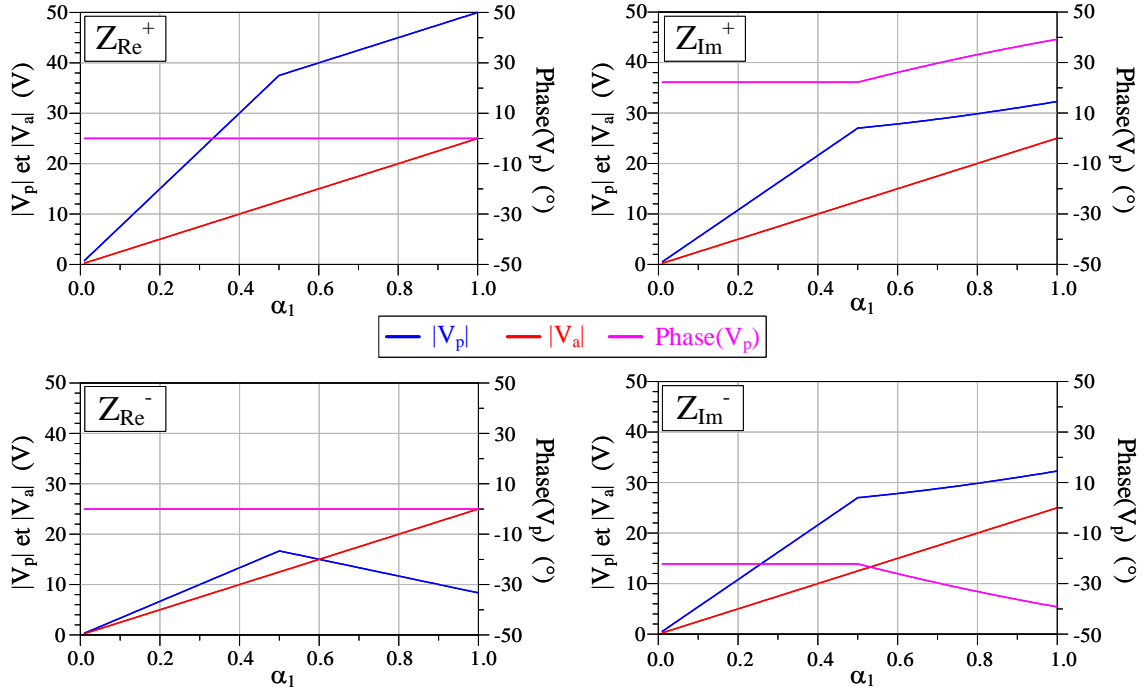


FIGURE IV.31 – Tensions produites aux bornes du principal et de l’auxiliaire pour les quatre conditions de désadaptation de sortie.

Par ailleurs, lorsqu’un effet load-pull purement réactif apparaît ($Z_{ch}=Z_{Im}^+$ ou Z_{Im}^-), une variation de la phase de V_p est observable et son module devient supérieur à V_{DS0} .

Les puissances actives injectées par le principal et l’auxiliaire sont maintenant données par :

$$P_p = \frac{1}{2} \Re(V_p I_p^*) = \frac{1}{8} k R_{opt} I_{max}^2 \alpha_1 \alpha_2 \sin(\varphi) + \frac{1}{8} \alpha_1^2 R_{opt} I_{max}^2 (1+k)a \quad (IV.23)$$

$$P_a = \frac{1}{2} \Re(V_a I_a^*) = -\frac{1}{8} k R_{opt} I_{max}^2 \alpha_1 \alpha_2 \sin(\varphi) \quad (IV.24)$$

Comme pour le cas conventionnel, les puissances totales délivrées par les deux transistors s’ajoutent et la somme reste indépendante de la phase d’entrée φ . Toutefois, la puissance totale, ainsi que le rendement sont maintenant dépendants de la charge résistive de sortie. Les courbes de rendement dans les différentes conditions de charge sont illustrées sur la Figure IV.33.

$$\eta = \frac{P_p + P_a}{P_{DCp} + P_{DCa}} = \frac{\pi (1+k) \alpha_1^2 a}{4 \alpha_1 + k \alpha_2} \quad (IV.25)$$

Dans les configurations Z_{Im}^+ et Z_{Im}^- , le rendement n’est pas impacté, en revanche il a été vu que la tension V_p dépasse la tension de polarisation, il sera donc nécessaire d’appliquer une loi de commande en conséquence. Concernant le cas Z_{Re}^+ , à cause de l’augmentation

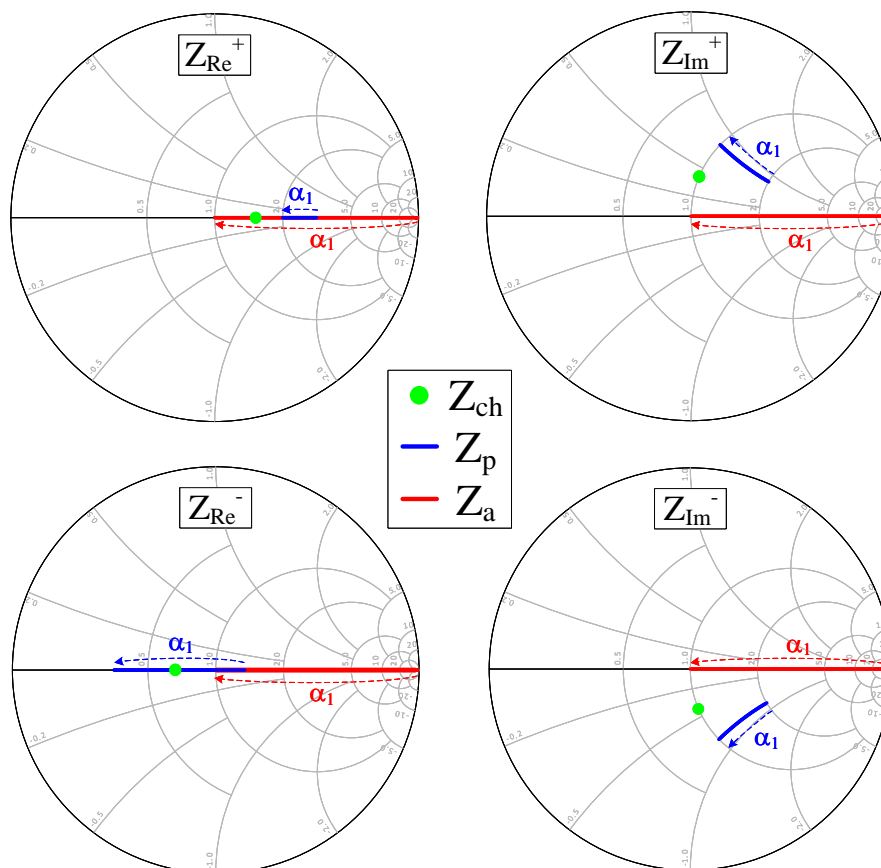


FIGURE IV.32 – Trajectoires des impédances principale et auxiliaire pour les quatre conditions de désadaptation de sortie.

de la tension du principal, le rendement dépasse la valeur maximale théorique de 78,5% et s'élève à une valeur non-physique de 120% due au non respect de la contrainte en tension. Pour terminer, on constate que Z_{Re}^- implique une forte baisse du rendement qui chute autour de 50% car la tension V_p est plus faible.

4.1.3 Détermination des commandes pour un rendement optimal lors d'une désadaptation de charge

Nous avons vu que la loi de commande sur α_2 déterminée dans le cas idéal ne convient pas au fonctionnement de l'amplificateur désadapté en sortie. Cette partie vise à déterminer les lois de variation nécessaires, pour chaque impédance de charge considérée, permettant de maximiser le rendement et de maintenir les excursions de tension de drain à leur valeur limite.

Tout comme le cas idéal, afin d'assurer le rendement le plus élevé possible en basse puissance, l'auxiliaire doit rester éteint, son seuil de déclenchement est maintenant donné par :

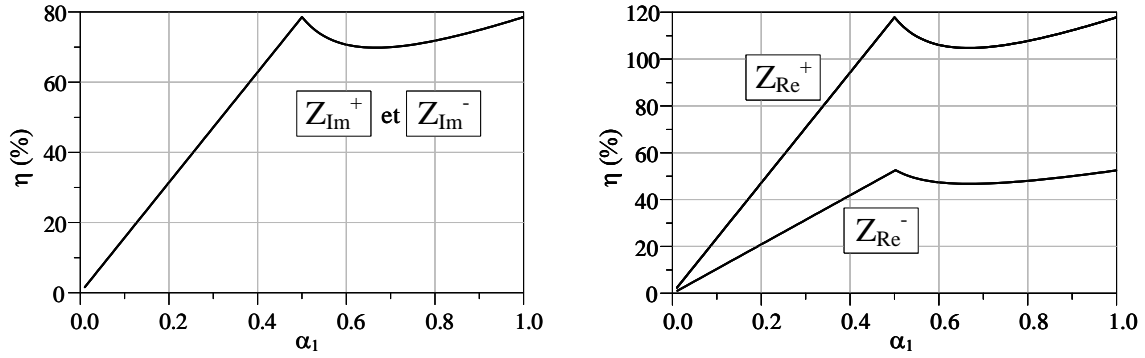


FIGURE IV.33 – Rendement de drain pour les quatre conditions de désadaptation de sortie.

$$\alpha_{1BO} = \frac{1}{(1+k)\sqrt{a^2+b^2}} \quad (\text{IV.26})$$

À ce niveau d'excitation d'entrée, la tension complexe produite aux bornes du transistor principal est égale à :

$$V_{pth} = V_{DS0} \frac{a + jb}{\sqrt{a^2 + b^2}} \quad (\text{IV.27})$$

Pour des niveaux d'excitation d'entrée supérieurs au seuil de déclenchement α_{1BO} , le transistor auxiliaire entre en conduction et permet de moduler l'impédance présentée au transistor principal, ce qui induit un maintien de sa tension de drain à la valeur seuil de V_{DS0} . La loi de commande correspondante assurant un maximum de rendement est donc la suivante :

$$\alpha_2 e^{j\varphi} = \frac{1}{k} (-b + ja) \left(\alpha_1 (1+k) - \frac{1}{\sqrt{a^2 + b^2}} \right) \quad (\text{IV.28})$$

Soit, sous forme polaire :

$$|\alpha_2| = \frac{1}{k} \left(\alpha_1 (1+k) \sqrt{a^2 + b^2} - 1 \right) \quad (\text{IV.29})$$

$$\varphi = -\text{Arctan} \left(\frac{a}{b} \right) \quad (\text{IV.30})$$

Une désadaptation induisant $\sqrt{a^2 + b^2} > 1$, nécessite d'assurer un module de α_2 supérieur à 1 à pleine puissance dans le but de maintenir la tension V_p égale à la tension de polarisation. D'un point de vue circuit, ceci impliquerait l'utilisation d'un transistor auxiliaire plus gros.

La Figure IV.34 présente les variations du courant auxiliaire optimales pour satisfaire les contraintes dans les quatre cas de désadaptation. Les trajectoires d'impédance « corrigées » correspondantes sont également illustrées sur la Figure IV.35. Il est intéressant de noter que les impédances varient à facteur de qualité Q constant (avec $Q = \Im(Z_p) / \Re(Z_p)$). Ceci est dû au fait que la tension produite aux bornes du principal est maintenue constante sur la plage de modulation de charge.

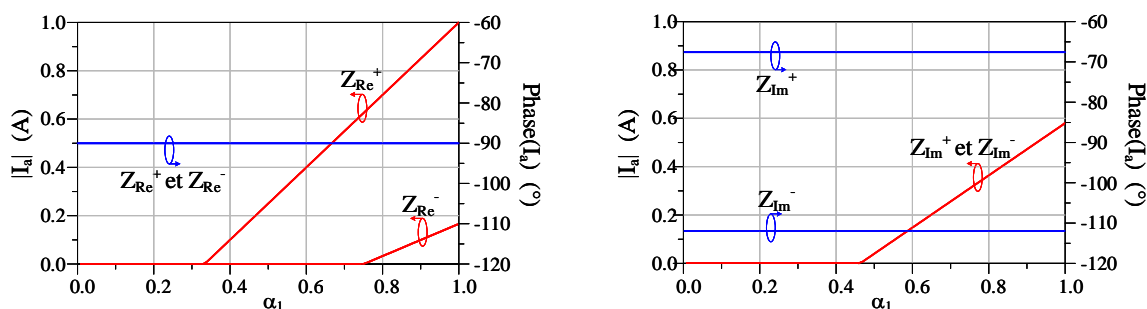


FIGURE IV.34 – Variation du courant auxiliaire pour l’obtention de performances optimales dans le cas où $n=1$.

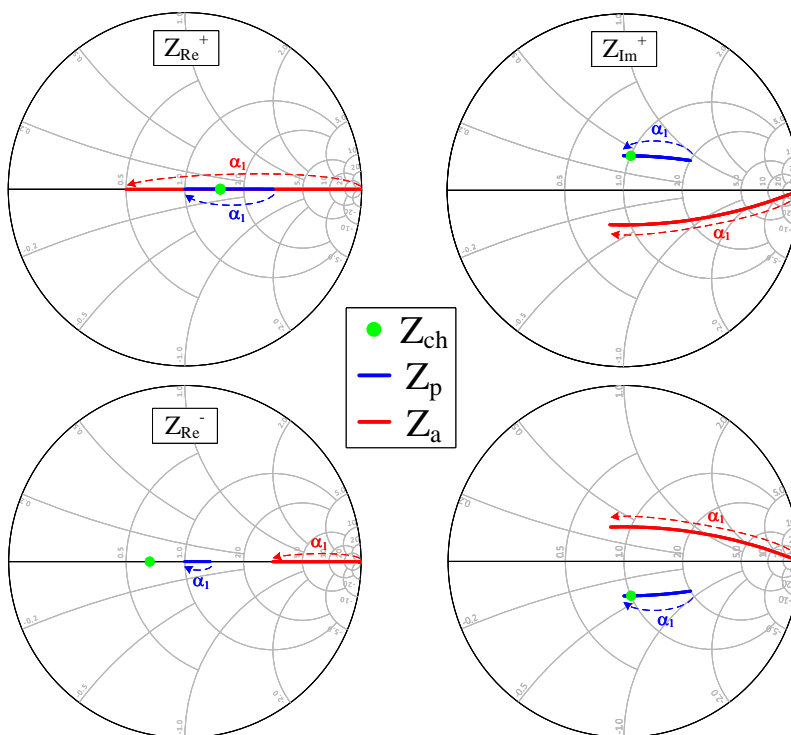


FIGURE IV.35 – Trajectoires d’impédance optimales pour les quatres cas de désadaptation lorsque la loi de commande optimale est appliquée ($n=1$).

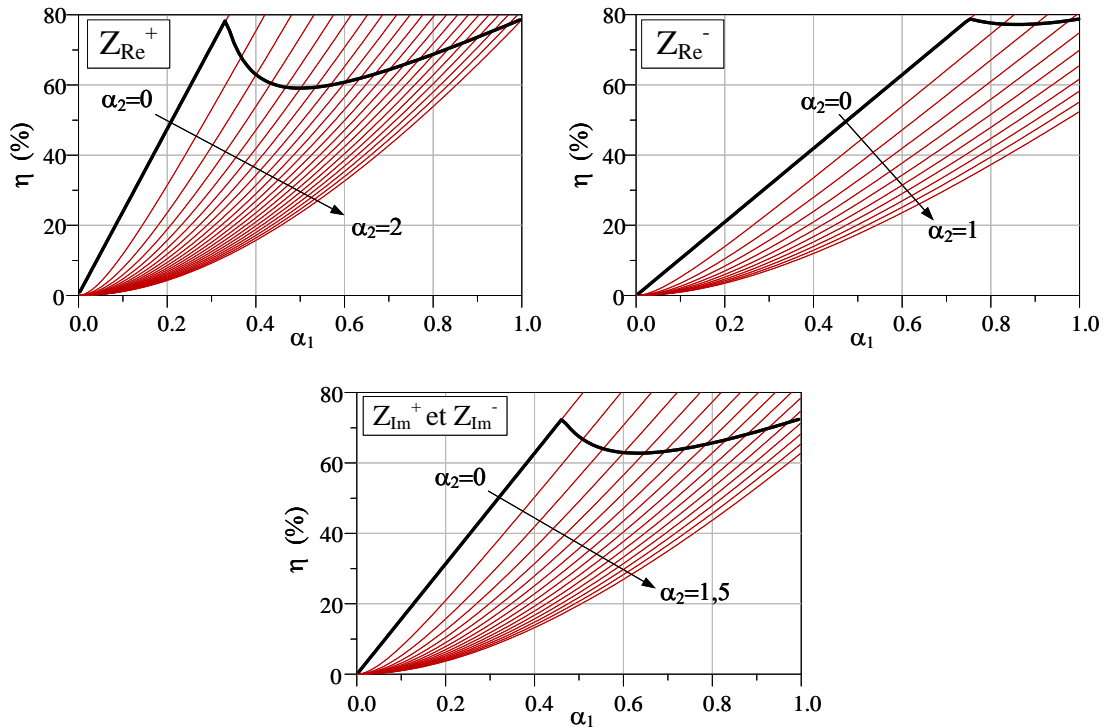


FIGURE IV.36 – Courbes de rendement obtenues en appliquant les lois de commande optimales sur chaque impédance de charge ($n=1$).

Ainsi, lorsque les commandes α_1 , α_2 et φ appropriées sont appliquées, l'efficacité énergétique obtenue est illustrée sur la Figure IV.36.

On constate un déplacement du point de déclenchement de l'auxiliaire en fonction de la désadaptation de charge présente en sortie. Par rapport au cas conventionnel où $\alpha_{1BO}=0,5$, impliquant un recul en puissance de 6dB, les configurations Z_{Re}^+ et Z_{Re}^- en particulier induiront un déplacement du point de transition de $\pm 3,52$ dB. Si l'amplificateur est contraint à fonctionner sur une impédance de charge Z_{Re}^- , ceci impliquera alors une baisse de la largeur de la zone de modulation de charge autour de 2,5dB, réduisant donc le rendement moyen si des signaux à fort PAPR sont utilisés. De plus, les configurations où une impédance de charge réactive est présentée en sortie (Z_{Im}^+ et Z_{Im}^-) ne permettent pas d'atteindre le rendement théorique de 78,5% si l'on souhaite satisfaire les contraintes sur les tensions. Dans ces conditions, le rendement est abaissé à 72,5% sur un recul en puissance de 6,7dB.

4.2 Validation sur le prototype Doherty développé

En se basant sur l'amplificateur Doherty développé au cours de ces travaux, il est possible de valider en simulation les tendances observées dans la partie théorique.

Pour cela, le schéma électrique de l'amplificateur est simulé sous ADS à 3,9GHz avec une charge complexe de sortie dont les parties réelle et imaginaire sont paramétrables, conformément à la Figure IV.37. Le dispositif est simulé en double entrée, ce qui permettra d'établir des lois de commande en amplitude et en phase pour chaque amplificateur et de retrouver les performances optimales. Le second harmonique est court-circuité par les réseaux de polarisation.

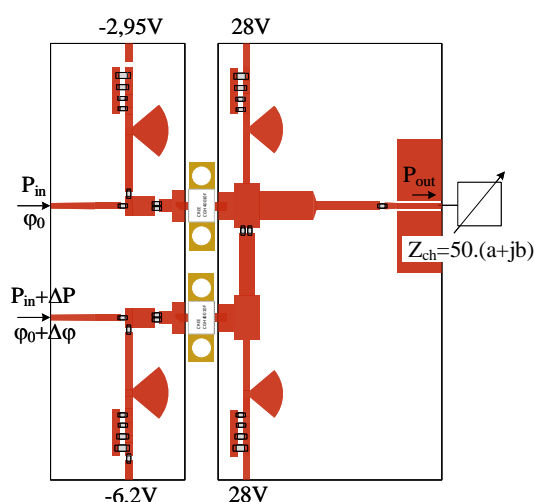
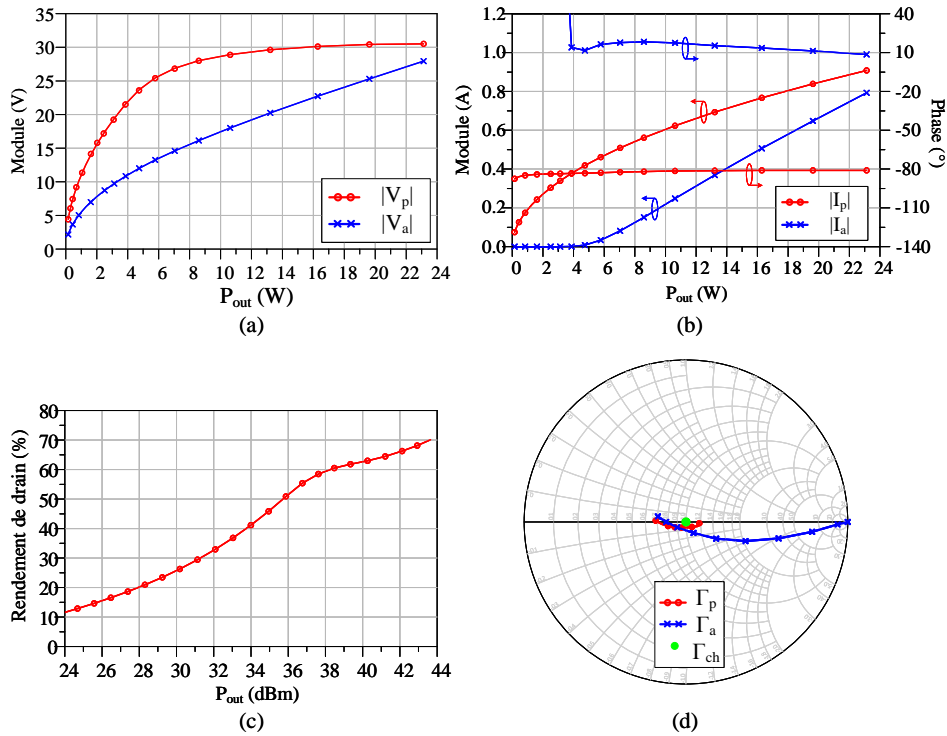


FIGURE IV.37 – Simulation du prototype DPA sur une charge désadaptée.

Un rappel des performances du dispositif est présenté sur la Figure IV.38. La tension aux bornes du principal augmente jusqu'à atteindre sa valeur maximale de 30V, qui est par la suite maintenue grâce à l'action de l'auxiliaire (Figure IV.38(a)). La variation des courants sur la Figure IV.38(b) montre que l'auxiliaire se déclenche à environ 5W puis croît jusqu'à 0,8A. Dans la suite de l'analyse, toutes les phases représentées seront normalisées par la phase du courant de drain du transistor principal I_p au fondamental, et seront notées par l'exposant N .

FIGURE IV.38 – Performance de l’amplificateur Doherty chargé sur 50Ω .

L’amplificateur est également simulé dans les quatre cas de désadaptation énoncés dans la partie précédente (Z_{Re}^+ , Z_{Re}^- , Z_{Im}^+ et Z_{Im}^-). Comme le montre la Figure IV.39, les différents cas simulés sont conformes aux tendances énoncées en théorie. Pour les deux cas où Z_{ch} varie en partie réelle (Z_{Re}^+ , Z_{Re}^-), la modulation de charge du principal se déplace sur l’axe réel sans apparition de partie imaginaire. Lorsque l’impédance de charge possède une partie imaginaire (Z_{Im}^+ , Z_{Im}^-), la modulation de charge du principal s’écarte de l’axe réel et varie sur une partie imaginaire quasi-constante en fonction de la puissance.

On constate par ailleurs sur la Figure IV.40 que le module de la tension aux bornes du transistor principal $|V_p|$ dépasse la valeur seuil de 30V, pouvant impliquer des problèmes de fiabilité. Conformément à la théorie, la phase de la tension principale est bien maintenue à une valeur constante dans les configurations Z_{Re}^+ et Z_{Re}^- . Cependant, dans les cas où Z_{ch} est complexe, la phase varie en fonction du niveau de puissance.

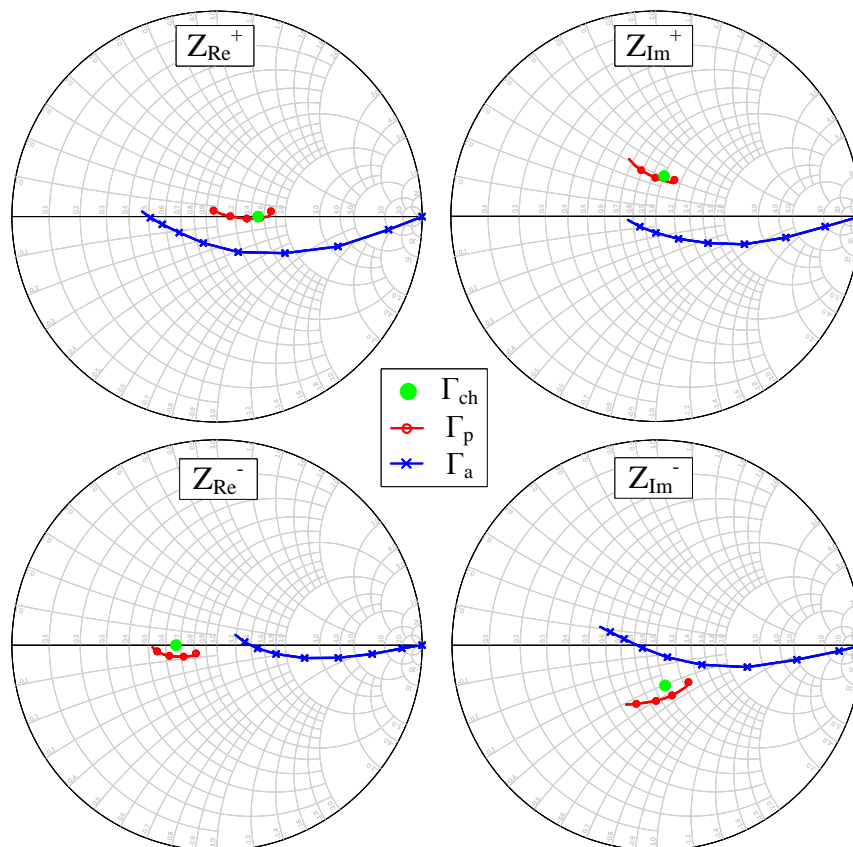


FIGURE IV.39 – Trajectoires d'impédance simulées dans les quatre cas de désadaptation.

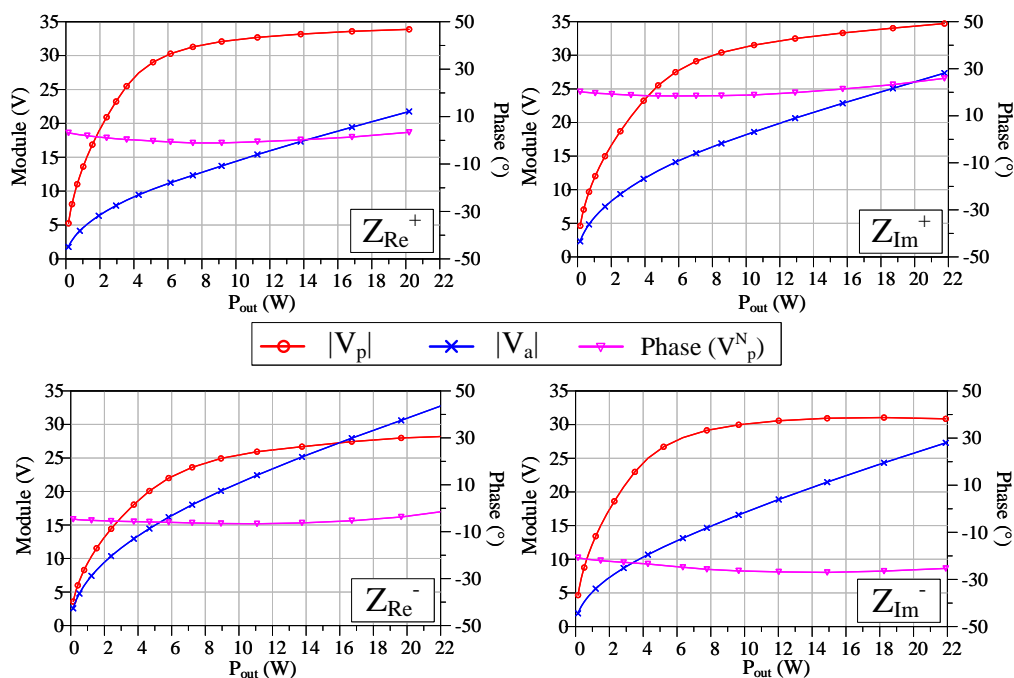


FIGURE IV.40 – Évolution des tensions au fondamental pour chaque valeur de Z_{ch} considérée.

Le rendement de drain de l'amplificateur est illustré sur la Figure IV.41 pour les quatre impédances de test. Il est vérifié, conformément à l'étude théorique, que le rendement est impacté lorsqu'une variation de charge résistive apparaît. Néanmoins, lorsqu'une charge réactive de sortie est considérée, les performances en rendement du dispositif se trouvent peu impactées (ici dans le cas d'un TOS maximal de 1,5).

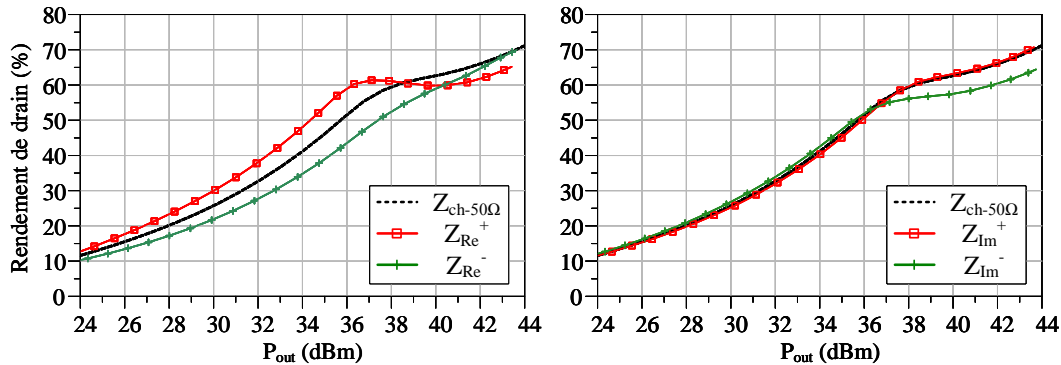


FIGURE IV.41 – Rendement de drain simulé pour les quatre impédances de test.

L'environnement de simulation sous ADS permet, pour chaque valeur de Z_{ch} , de balayer différentes combinaisons de ΔP et $\Delta\varphi$ en entrée de l'amplificateur. Grâce à ces deux degrés de liberté, il est possible d'extraire des lois de commande qui ont pour objectif de :

- maintenir le module de V_p aux bornes du principal à la valeur limite de 30V.
- maintenir la trajectoire de l'impédance Z_p dans l'abaque à un facteur de qualité Q constant. La valeur de Q est dépendante de la désadaptation, sa valeur est calculée par b/a .

Les variations optimales des courants pour satisfaire les objectifs précédemment énoncés sont présentées sur la Figure IV.42. Les profils sont conformes à ceux présentés dans la partie théorique :

- une désadaptation résistive (Z_{Re}^+ ou Z_{Re}^-) implique un décalage du point de déclenchement de l'auxiliaire, mais également une modification du courant délivré à pleine puissance. Dans le cas de l'impédance Z_{Re}^+ par exemple, un courant au fondamental de 1,1A est nécessaire, il serait alors possible d'utiliser un transistor auxiliaire plus puissant.
- une désadaptation réactive (Z_{Im}^+ ou Z_{Im}^-) implique seulement un déphasage (Figure IV.43).

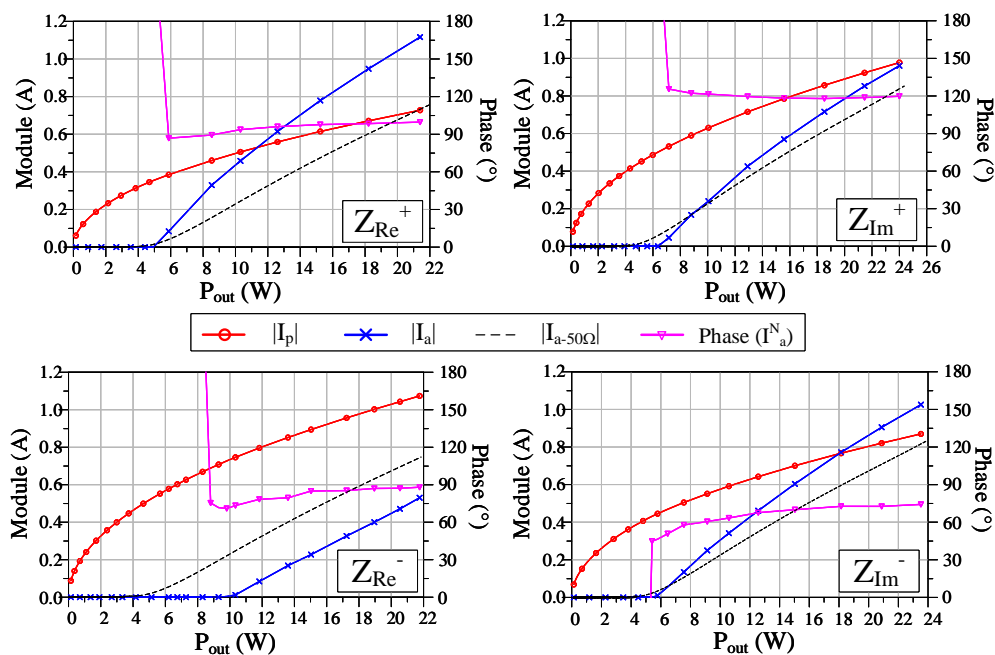


FIGURE IV.42 – Lois de variation en courant optimales permettant de satisfaire les contraintes imposées dans les quatre configurations de désadaptation.

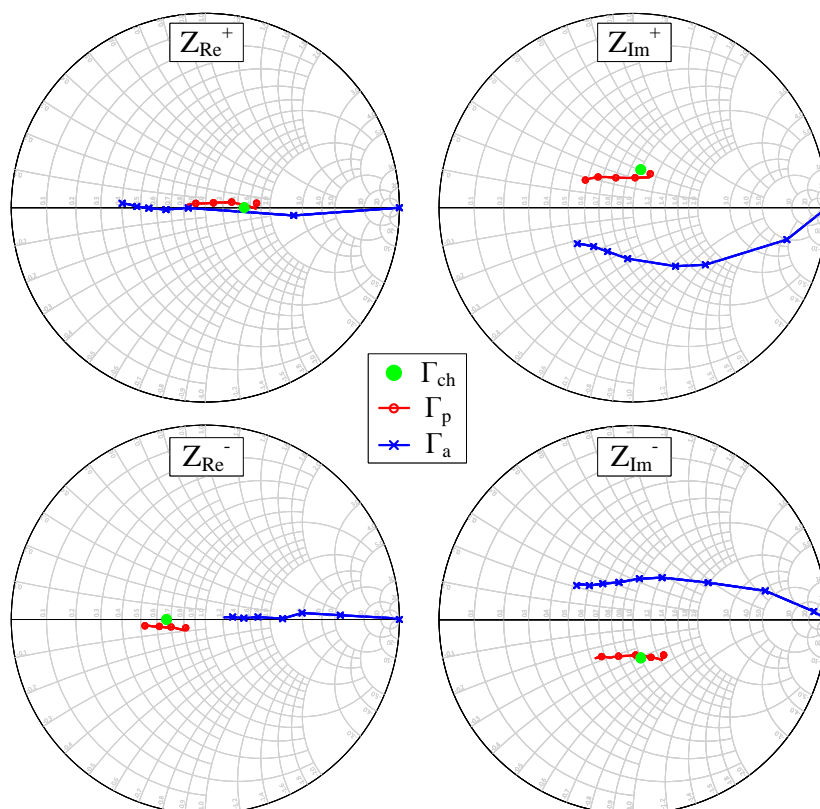


FIGURE IV.43 – Trajectoires d'impédance simulées lorsque les lois de commande optimales sont appliquées.

Afin d'assurer un facteur de qualité constant, la phase de l'auxiliaire doit être légèrement modifiée en fonction de la puissance, ce qui n'est à priori pas prédit par la théorie. Cette variation s'explique par l'apparition des conversions de phase des dispositifs (AM-PM), qui n'étaient pas présents lors de l'étude théorique.

Les tensions produites aux bornes du principal et de l'auxiliaire lorsque les lois de commande sont appliquées sont présentées sur la Figure IV.44. Pour chaque cas, on vérifie bien que la tension aux bornes du transistor principal est maintenue égale à 30V dans la zone de modulation de charge. De plus, les courbes de rendement obtenues en appliquant les lois de commande optimales sont illustrées sur la Figure IV.45. À titre de comparaison, les profils de rendement sans utilisation de lois de commande sont superposés, ainsi que le rendement dans le cas où l'amplificateur n'est pas désadapté. Hormis dans la configuration où $Z_{ch}=Z_{Re}^-$, le bénéfice en rendement n'est pas significatif, cependant, l'utilisation de lois de commande permet une meilleure fiabilité des composants en limitant la tension produite à leurs bornes.

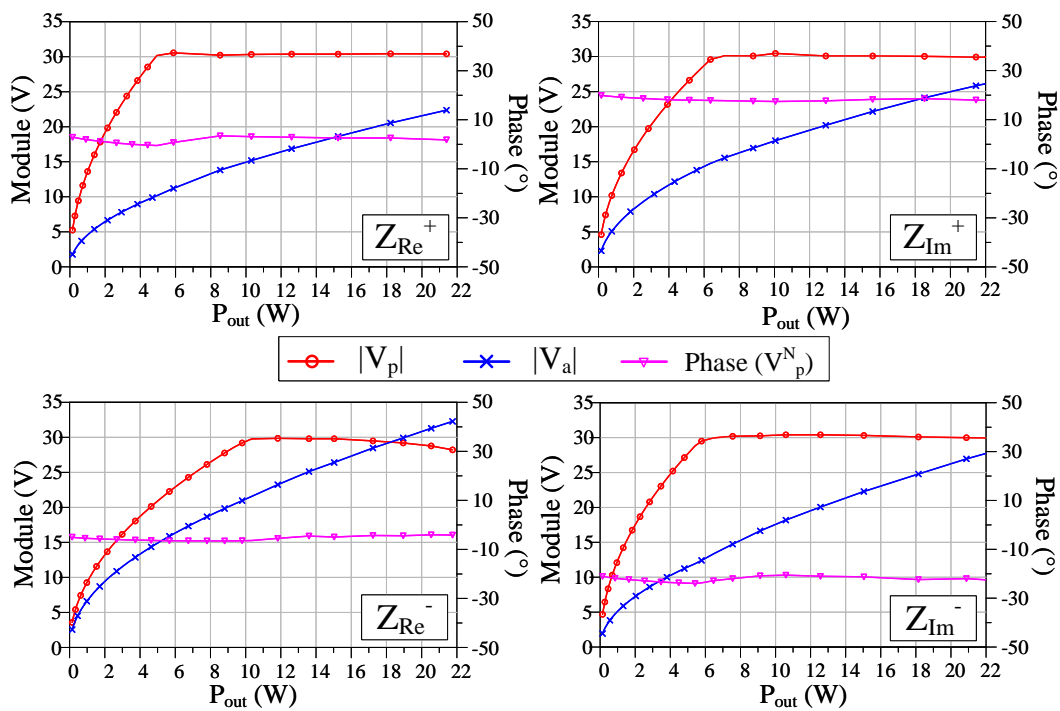


FIGURE IV.44 – Évolution des tensions au fondamental lorsque les lois de commande optimales sont appliquées.

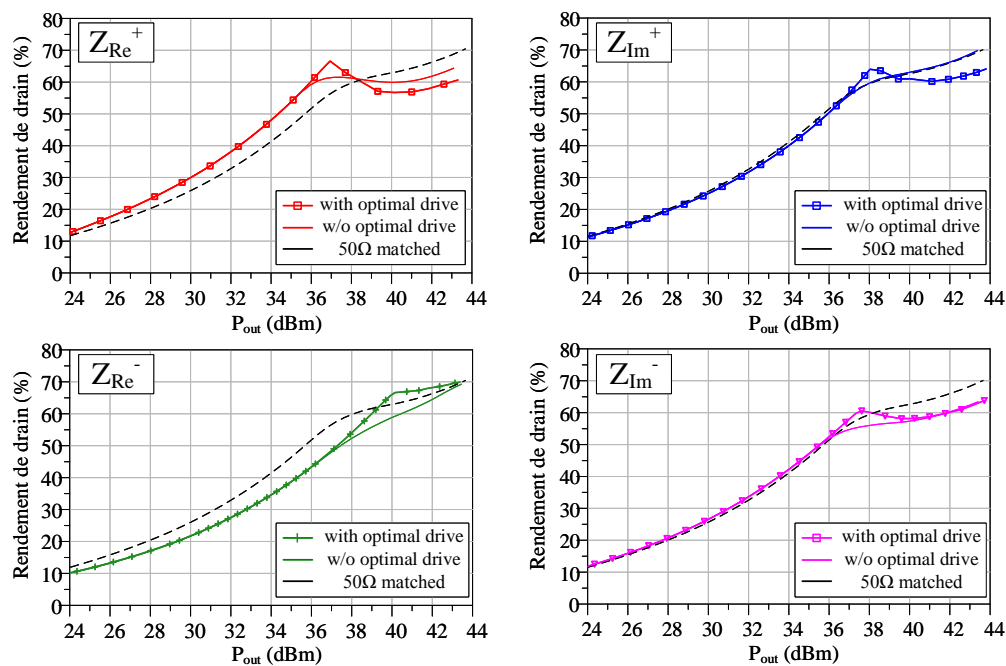


FIGURE IV.45 – Profils de rendement simulés avec et sans utilisation de lois de commande.

Ce point est notamment mis en avant sur la Figure IV.46 sur laquelle les cycles de charge à pleine puissance ($P_{out}=43\text{dBm}$) sont illustrés. Outre le fait que le bénéfice en rendement soit faible, il est important de noter la réduction du stress RF sur le transistor principal dans les configurations Z_{Re}^+ , Z_{Im}^+ et Z_{Im}^- lorsque les commandes optimales sont appliquées (courbes rouges). De plus, les cycles de charge du transistor auxiliaire (courbes bleues) montrent clairement la nécessité d'utiliser un transistor de taille supérieure. Si les deux composants sont de même taille, l'auxiliaire sera contraint de fonctionner à des tensions V_{GS} positives, pouvant induire l'apparition de courant de grille ainsi que des problèmes de fiabilité associés.

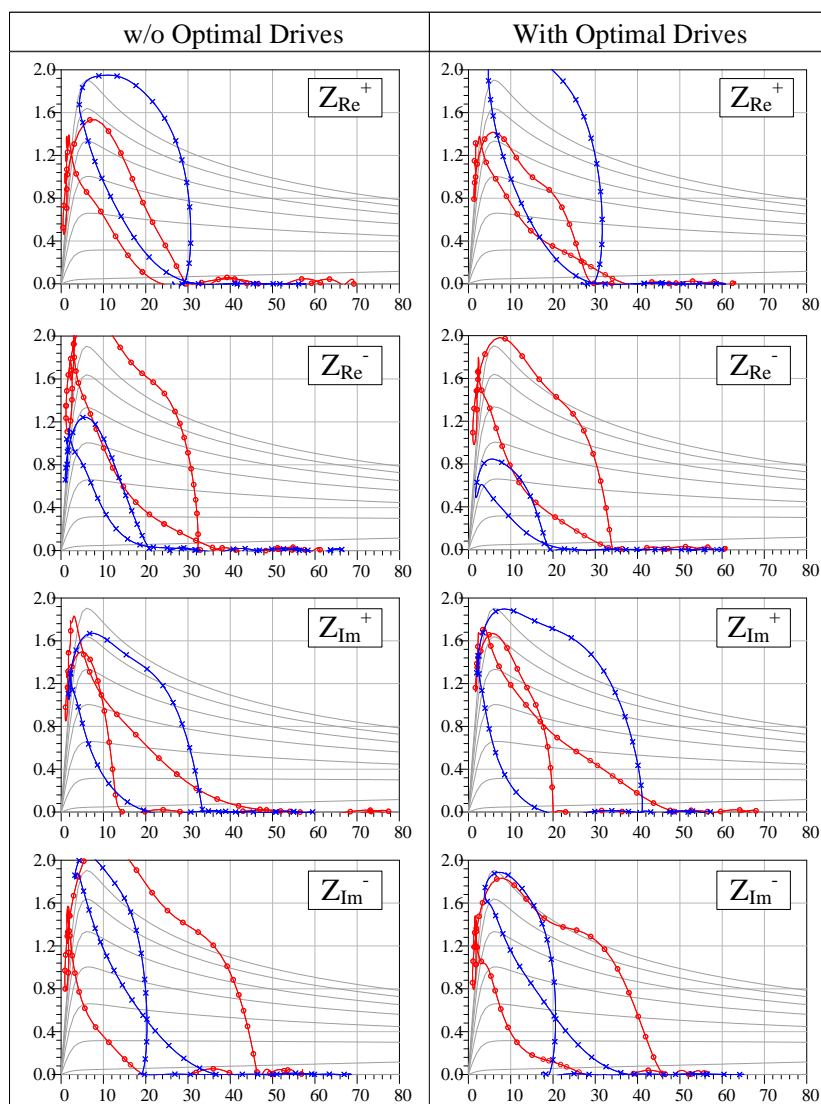


FIGURE IV.46 – Évolution des tensions au fondamental lorsque les lois de commande optimales sont appliquées.

4.3 Validation expérimentale

Afin de valider les tendances observées en simulation, le banc de mesure double entrée utilisé au début de ce chapitre a été mis en place avec un tuner mécanique en sortie du dispositif. Un étalonnage du banc est également réalisé afin d'avoir une connaissance de la différence de phase entre les deux voies.

Pour une première validation, il a été choisi d'étudier deux cas de désadaptation : Z_{Re}^+ et Z_{Re}^- . Pour chacune de ces deux impédances de charge, l'algorithme de mesure présenté sur la Figure IV.7(b) est utilisé à la fréquence de 3,6GHz. La Figure IV.48 présente les résultats de mesure et une comparaison avec la courbe mesurée dans le cas où l'amplificateur est chargé sur 50Ω (courbe de référence). Pour le cas Z_{Re}^- , conformément aux résultats simulés, on constate une baisse du rendement en basse puissance par rapport au cas de référence. Comme il a été observé en théorie, cette désadaptation a notamment

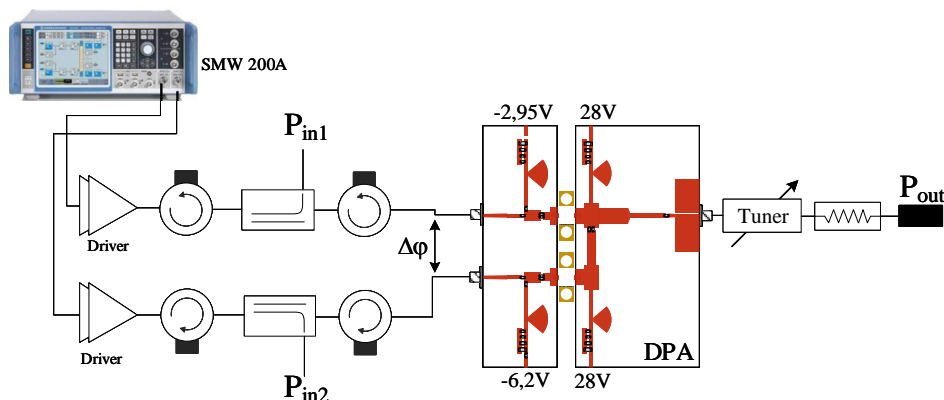


FIGURE IV.47 – Banc de mesure double entrée pour la caractérisation du Doherty sur charge désadaptée.

pour impact d’abaisser l’impédance présentée au transistor principal (initialement $2R_{opt}$), expliquant ainsi la baisse de rendement. Au contraire, le cas Z_{Re}^- bénéficie d’un meilleur rendement que le cas de référence avant le déclenchement de l’auxiliaire. Dans cette configuration, le transistor principal est théoriquement chargé par une impédance supérieure à $2R_{opt}$.

Ces deux mesures en double entrée montrent qu’il est possible d’extraire des lois de commande au sein des nuages de points. Cependant, le banc utilisé ne donne accès qu’à des paramètres fonctionnels (rendement, gain...) et ne permet donc pas de connaître l’impact d’une désadaptation de charge sur la tension reportée aux bornes du transistor principal. Il serait alors de fort intérêt d’utiliser un banc de type NVNA autorisant l’accès à des paramètres circuit (tensions, courants) afin de valider les lois de commande extraites en simulation.

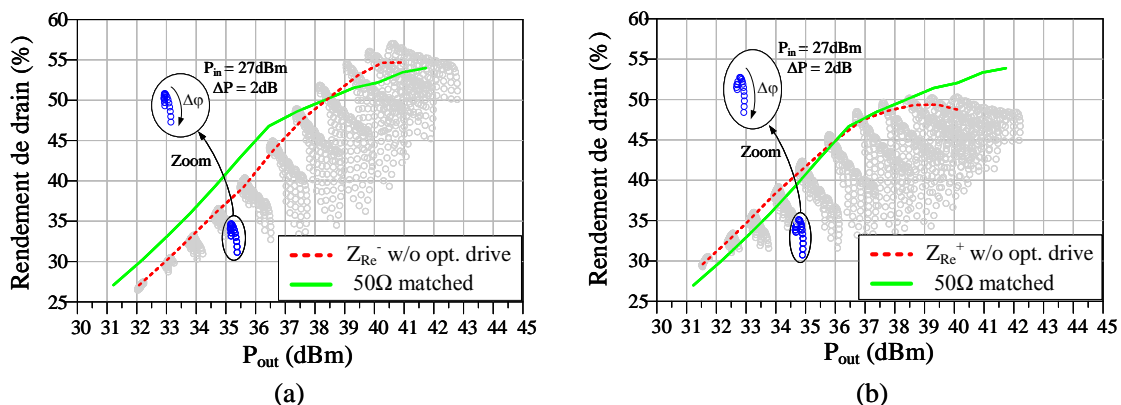


FIGURE IV.48 – Mesure de l’amplificateur Doherty à 3,6GHz fonctionnant sur une charge désadaptée. (a) Cas Z_{Re}^- et (b) cas Z_{Re}^+ .

5 Conclusion

Au cours de ce quatrième chapitre, la caractérisation expérimentale du démonstrateur Doherty développé a été présentée. Après une première mesure des performances du dispositif en paramètres $[S]$, le banc de mesure dédié à ce type d'architecture d'amplificateur ainsi que la procédure d'étalonnage multiport associée ont été présentés. Par la suite, la caractérisation non-linéaire du dispositif en double entrée s'est articulée en deux parties.

Dans un premier temps, le démonstrateur a été caractérisé pour une distribution statique d'entrée fixe. Cette distribution fixe, équivalente à une configuration Doherty classique, a constitué notre cas de référence pour la suite de l'étude. Une forte influence du déphasage d'entrée entre les deux voies a notamment été observée avec des mesures d'AM-AM et d'AM-PM, montrant clairement une configuration favorable au fonctionnement Doherty. L'influence de la phase d'entrée a par la suite été constatée lors d'un fonctionnement dynamique de l'amplificateur (signal 2-tons, NPR) et a validé les premières observations réalisées en fonctionnement statique.

Dans l'optique de converger progressivement vers une topologie de type Doherty numérique, la seconde partie a présenté les possibilités offertes par ce type d'architecture. Après une caractérisation CW du dispositif en double entrée, une distribution statique d'amplitude et de phase égalisée en fréquence a été proposée. Bien qu'une évolution du banc de mesure actuel soit nécessaire pour mettre en place ce type de loi de commande, la première observation en quasi-statique a montré des possibilités d'amélioration du rendement sur une large bande. Pour terminer, les mesures automatiques en double entrée ont permis d'extraire des distributions dynamiques d'amplitude et de phase d'entrée permettant d'obtenir le meilleur compromis rendement-linéarité. Ces lois de commande ont par la suite été étendues en quasi-statique entre 3,6GHz et 4GHz. Les résultats ont montré une forte amélioration du rendement sur toute la bande considérée par rapport au cas de référence, en revanche une mise en oeuvre de ce type de loi de commande s'avère complexe à mettre en oeuvre et difficilement envisageable à l'heure actuelle.

Finalement, des perspectives à ces travaux ont été présentées. L'apparition prochaine de la 5G sera notamment accompagnée de nouveaux moyens d'émissions comme les antennes actives. L'utilisation de ces réseaux d'antennes à balayage de phase, peut, dans certaines situations, impliquer d'importants couplages entre les différents éléments rayonnants et induire une modification de l'impédance d'entrée de ces derniers. Cette variation d'impédance est notamment vue comme une désadaptation par l'amplificateur qui a pour influence de dégrader ses performances et de potentiellement induire des problèmes de fiabilité dans un contexte où des isolateurs seraient supprimés. L'étude théorique proposée a mis en avant les potentialités du Doherty numérique dans le cas d'un fonctionnement sur une charge désadaptée. La simulation sur le démonstrateur développé a montré que la grande flexibilité de ce type d'architecture permet d'améliorer conjointement le rendement et la fiabilité des transistors en réduisant le « stress » RF qui leur est appliqué dans le cas d'une désadaptation de sortie.

Conclusion générale

Le nombre de satellites de télécommunications a connu une augmentation considérable ces dernières années. Les fonctionnalités offertes par les satellites permettent de répondre à la demande croissante des utilisateurs, nécessitant des services toujours plus demandeurs en bande passante (streaming vidéo HD, cloud computing, jeux vidéos, etc...), tout en offrant la possibilité de couvrir la totalité du globe terrestre. Toutefois, cette demande s'adjoint d'une forte complexification de la charge utile du satellite et reporte de fortes contraintes sur la fonction d'amplification de puissance d'émission. Ce dispositif de puissance RF doit ainsi amplifier des signaux à haute efficacité spectrale, en satisfaisant un niveau de linéarité requis et en assurant un rendement élevé afin de limiter la consommation de la ressource électrique fournie par la plateforme. Dans ce contexte, les travaux de thèse menés au sein du laboratoire XLIM et en collaboration avec le CNES proposent une étude des potentialités d'une architecture d'amplificateur double entrée à charge modulée. Cette conclusion récapitule les travaux réalisés au cours de ce doctorat.

Le premier chapitre met en évidence les problématiques liées à la fonction d'amplification de puissance dans la chaîne d'émission embarquée dans la charge utile du satellite. De l'apparition de la 5G résulte une demande croissante en bande passante, en flexibilité et en linéarité des dispositifs microondes analogiques, reportant ainsi de fortes contraintes sur l'amplificateur d'émission RF. De ce fait, ce dispositif de puissance est contraint de fonctionner avec un faible rendement moyen, impliquant une importante consommation de la ressource électrique fournie par la plateforme mais également d'importantes contraintes thermiques au sein du satellite. Bien qu'une grande partie des satellites actuels utilisent la technologie d'amplificateurs à tubes microondes (TWTA) pour des applications en hautes fréquences et à de forts niveaux de puissance, les amplificateurs à état solide (SSPA) présentent un excellent compromis pour des applications à plus faible puissance et sur des bandes de fréquences plus basses. Dans ce contexte, une comparaison de différentes technologies de semi-conducteurs a été dressée, mettant clairement en avant le Nitrure de Gallium (GaN) pour l'application visée. Cette technologie dite à large bande interdite présente des propriétés intrinsèques uniques en termes de densité de puissance, de fréquences d'utilisation et de performances en linéarité, la rendant à l'heure actuelle l'une des plus attractive pour l'amplification de forte puissance à l'état solide. Enfin, l'amplificateur de puissance RF, ainsi que les notions relatives à son fonctionnement statique et dynamique (définition des puissances, rendement énergétique, linéarité, effets de mémoire, critères de linéarité) ont été présentés.

Le second chapitre s'est focalisé sur les architectures d'amplificateur à haut rendement. La complexification des signaux de télécommunication (augmentation de l'efficacité spectrale et du PAPR) ainsi que les performances en linéarité imposées par les différents organismes régulateurs impliquent de nombreuses contraintes sur l'amplificateur afin de satisfaire un rendement raisonnable. L'utilisation d'architectures d'amplificateur complexes s'est alors imposée comme la meilleure solution pour répondre à ces problématiques d'efficacité énergétique. Un panorama général des architectures basées sur le principe de modulation de charge est dressé dans ce chapitre. L'analyse proposée sépare ces architectures en deux catégories (combinaison de puissance quasi-isolée et non-isolée) et met en avant les avantages et inconvénients de chaque technique. Étant au coeur de ces travaux, l'architecture Doherty est traitée de façon plus détaillée dans une analyse théorique, mettant clairement en avant ses potentialités en termes d'efficacité énergétique en présence de signaux modulés. La fin de ce chapitre est consacrée à l'étude des limitations de l'architecture Doherty. Plus spécifiquement, l'extension de cette analyse théorique avec des transistors à effet de champ non-idéaux montre une forte restriction en bande passante de l'amplificateur, notamment due à la présence d'éléments réactifs de sortie. De plus, l'étude conventionnelle du fonctionnement Doherty considère deux transistors polarisés en classe B. Cependant, cette hypothèse ne s'avère plus valable dans le cas réel, où une forte dissymétrie de polarisation existe entre les deux cellules actives, ce qui implique une forte dégradation des performances énergétiques du dispositif. Finalement, ce chapitre conclut sur les solutions possibles permettant de bénéficier au maximum des performances offertes par l'amplificateur Doherty, avec notamment un fort intérêt pour le « Doherty numérique » autorisant un contrôle en amplitude et en phase indépendant sur chaque entrée.

Le troisième chapitre propose, suite aux conclusions établies dans l'étude théorique, une méthodologie de conception d'amplificateur Doherty large bande. La limitation en bande passante observée dans le chapitre précédent a montré que l'inversion d'impédance ainsi que la prise en compte des éléments réactifs de sortie sont des points cruciaux dans la conception d'un dispositif large bande. Fort de ce constat, la méthodologie proposée repose sur l'utilisation d'un inverseur d'impédance équivalent réalisant une « absorption » des éléments réactifs intrinsèques des transistors. Cet inverseur est par la suite utilisé dans une architecture de type « post-matching » permettant une optimisation des performances sur une large bande passante. La méthodologie développée au cours de ces travaux est par la suite appliquée à la conception d'un amplificateur Doherty d'une puissance de 20W fonctionnant en bande C (3,6GHz-4,2GHz) [96],[97]. Enfin, les simulations réalisées en quasi-statique sont présentées. Le dispositif présente de bonnes performances en termes de rendement en puissance ajoutée (PAE \approx 45% à 6dB de recul en puissance et \approx 55% à pleine puissance) mais également en linéarité avec une faible variation des profils d'AM-PM sur toute la bande considérée.

Le quatrième et dernier chapitre a présenté une validation expérimentale de l'amplificateur réalisé. Après une première caractérisation en fonctionnement petit signal, le dispositif a été testé en fonctionnement non-linéaire sur un banc de mesure double entrée développé à XLIM et utilisant une procédure d'étalonnage en phase automatique. Dans un premier temps, le dispositif a été caractérisé dans sa configuration conventionnelle avec une distribution statique d'amplitude et de phase. L'étude expérimentale a montré l'influence de la distribution de phase sur les conversions d'amplitude et de phase, pou-

vant fortement affecter l'effet de modulation de charge. Cette dégradation a par la suite été constatée lors d'un fonctionnement dynamique de l'amplificateur, démontrant une importante dégradation de sa linéarité. Dans un deuxième temps, en vue de converger vers les potentialités d'une architecture numérique, les mesures en double entrée ont permis l'extraction de distributions statiques ou dynamiques d'amplitude et de phase. Ces mesures ont montré la grande flexibilité du « Doherty numérique » en termes de compromis rendement-linéarité sur une large bande.

La fin du quatrième chapitre est consacrée à des perspectives avec notamment une application du Doherty numérique dans le contexte d'antennes actives. D'un point de vue système, les antennes 5G seront constituées d'une matrice d'éléments rayonnants, dont le diagramme de rayonnement est reconfigurable en fonction de l'excitation apportée à chaque antenne. Ces réseaux d'antennes seront directement connectés à une multitude d'amplificateurs de puissance. Cependant, la suppression des isolateurs entre ces deux dispositifs ainsi que les couplages ayant lieu entre les multiples éléments induira des variations de l'impédance d'entrée de chaque antenne. En d'autres termes, l'amplificateur sera parfois contraint de fonctionner sur une charge désadaptée, dégradant alors fortement ses performances en linéarité et en rendement. Dans ce contexte, une analyse théorique sur le fonctionnement du Doherty en condition de désadaptation est proposée. Cette approche vise à déterminer les lois de commande optimales à appliquer en entrée du dispositif en fonction de la charge présentée à son accès de sortie et pourrait apporter des solutions à la conception d'antennes actives à haut rendement énergétique.

Bibliographie

- [1] A. C. Clarke, “Extra-Terrestrial Relays : Can rocket stations give world-wide radio coverage ?,” Wireless World Radio and Electronics, 1945.
- [2] A. C. Lepage, “Slides : Introduction aux télécommunications par satellites.” Telecom Paris Tech. Département communications et Electronique.
- [3] L. J. Ippolito, Satellite Comunnications Systems Engineering. Wiley, 2008.
- [4] “Thales (en ligne).” <https://www.thalesgroup.com/en/microwave-imaging-sub-systems/event/satellite-2016-0>.
- [5] P. Dennler, Analysis of the Potential of Gallium Nitride Based Monolithic Power Amplifiers in the Microwave Domain with more than an Octave Bandwidth. PhD thesis, Université de Fribourg, 2014.
- [6] W. Q. Lohmeyer, R. J. Aniceto, and K. L. Cahoy, “Communication Satellite Power Amplifiers : Current and Future SSPA and TWTA Technologies,” International Journal of Satellite Communications and Networking, pp. 95–113, 2016.
- [7] N. V. Bijeev, A. Malhotra, V. Kumar, S. Singh, K. S. Dasgupta, R. N. Motta, B. Venugopal, Sandhyarani, O. Jinan, and B. Jayakumar, “Design and Realization Challenges of Power Supplies for Space TWT,” IEEE International Vacuum Electronics Conference (IVEC), pp. 431–432, 2011.
- [8] “Datasheet EPC for single or dual TWTA (Thales Alenia Space).”
- [9] E. Illokken, “TWT Reliability in Space,” IEEE Aerospace and Electronic Systems Magazine, vol. 2, pp. 22–24, 1987.
- [10] K. Kumar, A. Kumar, and D. Sharma, “Comparative Analysis of HPA Technologies for DTH Broadcast Earth Stations,” International Journal of Electronics and Communication Engineering (SSRG-IJECE), pp. 7–10, 2015.
- [11] N. A. Ayllon, “Microwave High Power Amplifier Technologies for Space-Borne Applications,” IEEE Wireless and Microwave Technology Conference (WAMICON), 2015.
- [12] A. Lidow, J. Strydom, M. de Rooij, and D. Reusch, GaN Transistors for Efficient Power Conversion - Second Edition. Wiley, 2015.
- [13] U. K. Mishra, L. Shen, T. E. Kazior, and Y.-F. Wu, “GaN-Based RF Power Devices and Amplifiers,” IEEE Proceedings, pp. 287–305, 2007.
- [14] D. W. Runton, B. Trabert, J. B. Shealy, and R. Vetury, “History of GaN,” IMS Special Issue, pp. 82–93, 2013.

-
- [15] “GaN on SiC : The only viable long-term solution for 5G.” <https://mwc.wolfspeed.com/documents/GaN-on-SiC-the-Only-Viable-Long-Term-Solution-for-5G.pdf>, 2019.
- [16] C. Charbonniaud, Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ GaN pour l’amplification de puissance micro-onde. PhD thesis, Université de Limoges, 2005.
- [17] D. Schreurs, M. O’Droma, A. A. Goacher, and M. Gadringer, RF Power Amplifier Behavioral Modeling, vol. 1. Cambridge University Press, 2008.
- [18] R. Hejhall, Application Note AN282A : Systemizing RF Power Amplifier Design. Motorola Inc., 1993.
- [19] B. Becciolini, Application Note AN721 : Impedance Matching Networks Applied to RF Power Transistors. Motorola Inc., 1993.
- [20] S. C. Cripps, “A Theory for the Prediction of GaAs FET Load-Pull Power Contours,” IEEE MTT-S Digest, pp. 221–223, 1983.
- [21] J. Couvidat, Contribution à la modélisation de transistors GaN et à la conception d’architectures innovantes d’amplificateurs de puissance à rendement amélioré pour modules d’émission-réception aéroportés. PhD thesis, Université de Limoges, 2019.
- [22] V. Camarchia, A. Piacibello, and R. Quaglia, “Integrated Doherty power amplifiers for satellite systems : challenges and solutions,” IEEE Topical Workshop on Internet of Space (TWIOS), 2019.
- [23] R. M. Fano, “Theoretical Limitations on the Broadband Matching of Arbitrary Impedances,” Tech. Rep. 41, Massachusetts Institute of Technology, 1948.
- [24] C. F. Campbell, “Slides : Gallium Nitride Power MMICs - Fact and Fiction.” Qorvo.
- [25] Nitronex Corporation, Broadband Performance of GaN HEMTs, 2009.
- [26] P. H. Aen, J. A. Plà, and J. Wood, Model. and Charact. of RF and Microw. Pow. FETs. Cambridge University Press, 2007.
- [27] O. Jardel, Contribution à la Modélisation des Transistors pour l’Amplification de Puissance aux Fréquences Microondes. Développement d’un nouveau Modèle Electrothermique de HEMT AlGaIn/GaN incluant les Effets de Pièges. PhD thesis, Université de Limoges, 2008.
- [28] R. Quéré, R. Sommet, P. Bouysse, T. Reveyrand, D. Barataud, J.-P. Teyssier, and J.-M. Nébus, “Low Frequency Parasitic Effects in RF Transistors and their Impact on Power Amplifier Performances,” IEEE Wireless and Microwave Technology Conference (WAMICON), 2012.
- [29] T. Reveyrand, W. Ciccognani, G. Ghione, O. Jardel, E. Limiti, A. Serino, V. Camarchia, F. Cappelluti, and R. Quéré, “GaN transistor characterization and modeling activities performed within the frame of the KorriGaN project,” International Journal of Microwave and Wireless Technologies, pp. 51–61, 2010.
- [30] F. Delahaye, “Slides : Les technologies hyperfréquences dans les satellites.” Thales Alenia Space.
- [31] S. C. Cripps, RF Power Amplifiers for Wireless Communications - Second Edition. Artech House, 2006.
-

- [32] E. McCune, Dynamic Power Supply Transmitters. Cambridge University Press, 2015.
- [33] M. Akmal, J. Lees, S. Bensmida, S. Woodington, V. Carrubba, S. Cripps, J. Benedikt, K. Morris, M. Beach, J. McGeehan, and P. J. Tasker, “The Effect of Baseband Impedance Termination on the Linearity of GaN HEMTs,” IEEE European Microwave Conference, pp. 1046–1049, 2010.
- [34] “Maxim integrated (en ligne) : Optimizing your power amplifier for pre-distortion with rf pa linearizer.” <https://www.maximintegrated.com/en/app-notes/index.mvp/id/6323#4.3>.
- [35] S. Rumery and B. Noori, “A New Technique for Measuring the Resonant Behavior of Power Amplifier Bias Circuits,” IEEE 69th ARFTG Conference, 2007.
- [36] I. Takenaka, K. Ishikura, H. Takahashi, and K. Hasegawa, “Improvement of Intermodulation Distortion Asymmetry Characteristics With Wideband Microwave Signals in High Power Amplifiers,” IEEE Transactions on Microwave Theory and Techniques, vol. 56, no. 6, pp. 1355–1363, 2008.
- [37] H. H. Ladhani, J. K. Jones, and G. Bouisse, “Improvements in the Instantaneous-Bandwidth Capability of RF Power Transistors using In-Package High-K Capacitors,” IEEE MTT-S International Microwave Symposium (IMS), pp. 1–4, 2011.
- [38] E. T. S. I. (ETSI), “Digital Video Broadcasting (DVB). Measurement guidelines for DVB systems,” tech. rep., ETSI TR 101 290 V1.2.1, 2001.
- [39] “FCC : Emission Mask Requirements.” <https://www.fcc.gov/document/emission-mask-requirements>, 2017.
- [40] T. Reveyrand, Conception d’un système de mesure d’enveloppes temporelles aux accès de modules de puissance. Application à la mesure du NPR et à la modélisation comportementale d’amplificateurs. PhD thesis, Université de Limoges, 2002.
- [41] J. B. Sombrin, “On the Formal Identity of EVM and NPR Measurement Methods : Conditions for Identity of Error Vector Magnitude and Noise Power Ratio,” 41st European Microwave Conference, pp. 337–340, 2011.
- [42] P. Medrel, Amplification de puissance linéaire à haut rendement en technologie GaN intégrant un contrôle de polarisation de grille. PhD thesis, Université de Limoges, 2014.
- [43] A. Delias, Polarisation dynamique de drain et de grille d’un amplificateur RF GaN appliquée à un fonctionnement RF impulsionnel à plusieurs niveaux. PhD thesis, Université de Limoges, 2015.
- [44] A. Disserand, Nouvelle architecture d’amplificateur de puissance fonctionnant en commutation. PhD thesis, Université de Limoges, 2017.
- [45] Z. Wang, Envelope Tracking Power Amplifiers for Wireless Communications. Artech House, 2014.
- [46] K. Chen and D. Peroulis, “Design of Adaptive Highly Efficient GaN Power Amplifier for Octave-Bandwidth Application and Dynamic Load Modulation,” IEEE Transactions on Microwave Theory and Techniques, vol. 60, no. 6, 2012.
- [47] M. T. Arnous, A. Wiens, S. Preis, H. Maune, K. Bathich, M. Nikflazar, R. Jakoby, and G. Boeck, “Load-Modulated GaN Power Amplifier Implementing Tunable Thick Film

- BST Components,” European Microwave Integrated Circuits Conference, pp. 416–419, 2013.
- [48] T. Lehman and R. Knöchel, “Design and Performance of Sequential Power Amplifiers,” IEEE MTT-S International Microwave Symposium (IMS), pp. 767–770, 2008.
- [49] P. Neiningger, C. Friesicke, S. Krause, D. Meder, R. Lozar, T. Merkle, R. Quay, and T. Zwick, “A Sequential Power Amplifier at 3.5 GHz for 5G Applications,” European Microwave Conference, pp. 284–287, 2017.
- [50] T. Lehman, F. Hettstedt, and R. Knöchel, “Reconfigurable PA Networks using Switchable Directional Couplers as RF Switch,” IEEE European Microwave Conference, pp. 1054–1057, 2007.
- [51] D. J. Sheppard, J. Powell, and S. C. Cripps, “An Efficient Broadband Reconfigurable Power Amplifier Using Active Load Modulation,” IEEE Microwave and Component Letters, vol. 26, no. 6, pp. 443–445, 2016.
- [52] P. H. Pednekar, E. Berry, and T. W. Barton, “RF-input Load Modulated Balanced Amplifier with Octave Bandwidth,” IEEE Transactions on Microwave Theory and Techniques, vol. 65, no. 12, pp. 5181–5191, 2017.
- [53] P. H. Pednekar, W. Hallberg, C. Fager, and T. W. Barton, “Analysis and Design of a Doherty-Like RF-input Load Modulated Balanced Amplifier,” IEEE Transactions on Microwave Theory and Techniques, vol. 66, no. 12, pp. 5322–5335, 2018.
- [54] H. Chireix, “High Power Outphasing Modulation,” Proceedings of the Institute of Radio Engineers, pp. 1370–1392, 1974.
- [55] D. C. Cox, “Linear Amplification with Nonlinear Components,” IEEE Transactions on Communications, vol. 23, no. 11, pp. 1942–1945, 1935.
- [56] W. H. Doherty, “A New High Efficiency Power Amplifier for Modulated Waves,” Proceedings of the Institute of Radio Engineers, vol. 24, no. 9, pp. 1163–1182, 1936.
- [57] J. H. Qureshi, N. Li, W. C. E. Neo, F. van Rijns, I. Blednov, and L. C. N. de Vreed, “A Wide-Band 20W LMOS Doherty Power Amplifier,” IEEE MTT-S International Microwave Symposium Digest, vol. 2, no. 1, pp. 1504–1507, 2010.
- [58] Y. Komatsuzaki, K. Nakatani, S. Shinjo, S. Miwa, R. Ma, and K. Yamanaka, “3.0–3.6GHz Wideband, over 46% Average Efficiency GaN Doherty Power Amplifier with Frequency Dependency Compensating Circuits,” IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications (PAWR), 2017.
- [59] J. Pang, S. He, Z. Dai, C. Huang, J. Peng, and F. You, “Design of a post-matching asymmetric doherty power amplifier for broadband applications,” IEEE Transactions on Circuits and Systems for Video Technology, vol. 26, no. 1, pp. 52–54, 2016.
- [60] J. J. M. Rubio, V. Camarchia, M. Pirola, and R. Quaglia, “Design of an 87% Fractional Bandwidth Doherty Power Amplifier Supported by a Simplified Bandwidth Estimation Method,” IEEE Transactions on Microwave Theory and Techniques, vol. 66, no. 3, pp. 1319–1327, 2018.
- [61] S. C. Cripps, Advanced Techniques in RF Power Amplifier Design. Artech House, 2002.
- [62] L. Piazzon, R. Giofrè, R. Quaglia, V. Camarchia, M. Pirola, P. Colantonio, F. Gianini, and G. Ghione, “Effect of Load Modulation on Phase Distortion in Doherty

- Power Amplifiers,” IEEE Microwave and Wireless Components Letters, vol. 24, no. 7, pp. 505–507, 2014.
- [63] R. Quaglia, L. Piazzon, V. Camarchia, R. Giofrè, M. Pirola, P. Colantonio, G. Ghione, and F. Giannini, “Experimental investigation of bias current and load modulation effects in phase distortion of GaN HEMTs,” Electronics Letters, vol. 50, no. 10, pp. 773–775, 2014.
- [64] V. Camarchia, P. Colantonio, F. Giannini, R. Giofrè, T. Jiang, M. Pirola, R. Quaglia, and C. Ramella, “A Design Strategy for AM-PM Compensation in GaN Doherty Power Amplifiers,” IEEE Access, vol. 5, pp. 22244–22251, 2017.
- [65] K.-H. Fang, A. Cheng, and S. Boumaiza, “Linearity-Enhanced Doherty Power Amplifier Using Output Combining Network With Predefined AM-PM Characteristics,” IEEE Transactions on Microwave Theory and Techniques, vol. 67, no. 1, pp. 195–204, 2019.
- [66] R. Giofrè, P. Colantonio, and F. Giannini, “A Design Approach to Maximize the Efficiency vs. Linearity Trade-Off in Fixed and Modulated Load GaN Power Amplifiers,” IEEE Access, vol. 6, pp. 9247–9255, 2018.
- [67] “Datasheet CGH40010F (en ligne).” <https://www.wolfspeed.com/rf/products/general-purpose-broadband-28-v/cgh40010>.
- [68] “Datasheet RO4350B (en ligne).” <https://www.rogerscorp.com/>.
- [69] S. C. Cripps, RF Power Amplifiers for Wireless Communications. Artech House, 1999.
- [70] R. Darraji, M. M. Honari, R. Mirzavand, F. M. Ghannouchi, and P. Mousavi, “Wideband Tow-Section Impedance Transformer With Flat Real-to-Real Impedance Matching,” IEEE Microwave and Wireless Components Letters, vol. 26, no. 5, pp. 313–315, 2016.
- [71] R. Quaglia, M. Pirola, and C. Ramella, “Offset Lines in Doherty Power Amplifiers : Analytical Demonstration and Design,” IEEE Microwave and Wireless Components Letters, vol. 23, no. 2, 2013.
- [72] R. Quaglia, V. Camarchia, T. Jiang, M. Pirola, S. D. Guerrieri, and B. Loran, “K-Band GaAs MMIC Doherty Power Amplifier for Microwave Radio With Optimized Driver,” IEEE Transactions on Microwave Theory and Techniques, vol. 62, no. 11, pp. 2518–2525, 2014.
- [73] S. Jin, M. Kwon, K. Moon, B. Park, and B. Kim, “Control of IMD Asymmetry of CMOS Power Amplifier for Broadband Operation Using Wideband Signal,” IEEE Transactions on Microwave Theory and Techniques, vol. 61, no. 10, 2013.
- [74] J. Brinkhoff and A. E. Parker, “Device Dispersion and Intermodulation in HEMTs,”
- [75] L. C. Nunes, D. R. Barros, P. M. Cabral, and J. C. Pedro, “Efficiency Degradation Analysis in Wideband Power Amplifiers,” IEEE Transactions on Microwave Theory and Techniques, vol. 66, no. 12, 2018.
- [76] J. Brinkhoff and A. E. Parker, “Effect of Baseband Impedance on FET Intermodulation,” IEEE Transactions on Microwave Theory and Techniques, vol. 51, no. 3, 2003.

-
- [77] S. D. Meyer and H. Beaulaton, "A 210 W LDMOS RF Power Transistor for 2.2 GHz Cellular Applications with Enabling Features for LTE Base Stations," Workshop on Integrated Nonlinear Microwave and Millimetre-Wave Circuits (INMMIC), 2008.
- [78] S. A. Maas, Nonlinear Microwave and RF Circuits. Artech House, 2003.
- [79] A. Anakabe, J.-M. Collantes, J. Portilla, J. Jugo, and A. Mallet, "Analysis and Elimination of Parametric Oscillations in Monolithic Power Amplifiers," IEEE MTT-S International Microwave Symposium Digest, 2002.
- [80] A. Anakabe, J.-M. Collantes, J. Portilla, S. Mons, and A. Mallet, "Detecting and Avoiding Odd-Mode Parametric Oscillations in Microwave Power Amplifier," International Journal of RF and Microwave Computer Aided Engineering, vol. 15, no. 5, pp. 469–478, 2005.
- [81] J. Jugo, J. Portilla, A. Anakabe, A. Suarez, and J.-M. Collantes, "Closed-loop Stability Analysis of Microwave amplifiers," IEEE Electronics Letters, vol. 37, no. 4, pp. 226–228, 2001.
- [82] J. Pang, S. He, C. Huang, Z. Dai, and J. P. anc F. You, "A Post-Matching Doherty Power Amplifier Employing Low-Order Impedance Inverters for Broadband Applications," IEEE Transactions on Microwave Theory and Techniques, vol. 63, no. 12, pp. 4061–4071, 2015.
- [83] X. Chen, W. Chen, F. M. Ghannouchi, and Z. Feng, "A 1.1GHz bandwidth, 46%–62% efficiency Continuous Mode Doherty Power Amplifier," IEEE MTT-S International Microwave Symposium Digest, 2016.
- [84] M. Li, J. Pang, Y. Li, and A. Zhu, "Ultra-Wideband Dual-Mode Doherty Power Amplifier Using Reciprocal Gate Bias for 5G Applications," IEEE Transactions on Microwave Theory and Techniques, pp. 1–14, 2019.
- [85] S. Rafati, V. Nayyeri, and M. Soleimani, "A 100-W Doherty Power Amplifier with Super-Octave Bandwidth," IEEE Transactions on Circuits and Systems II : Express Briefs, 2019.
- [86] C. M. Andersson, D. Gustafsson, J. C. Cahuana, R. Hellberg, and C. Fager, "A 1-3GHz Digitally Controlled Dual-RF Input Power-Amplifier Design Based on a Doherty-Outphasing Continuum Analysis," IEEE Transactions on Microwave Theory and Techniques, vol. 61, pp. 3743–3752, Octobre 2013.
- [87] T. Reveyrand, A. Courty, M. Portelance, P. Medrel, P. Bouysse, and J.-M. Nébus, "Méthode d'étalonnage automatique pour générateurs de signaux vectoriels en configuration multiport," Journées Nationales Microondes (JNM), 2019.
- [88] T. Reveyrand, A. Courty, M. Portelance, P. Medrel, P. Bouysse, and J.-M. Nébus, "Automatic vector signal generator calibration method suitable for multiport large-signal measurements," IEEE 94th Automatic Radio Frequency Techniques Group (ARFTG) Conference, 2019.
- [89] R. Quaglia and S. Cripps, "A Load Modulated Balanced Amplifier for Telecom Applications," IEEE Transactions on Microwave Theory and Techniques, vol. 66, no. 3, pp. 1328–1338, 2017.
- [90] R. Kalyan, K. Rawat, and S. K. Koul, "A Digitally Assisted Dual-Input Dual-Band Doherty Power Amplifier With Enhanced Efficiency and Linearity," IEEE Transactions on Circuits and Systems - II, vol. 66, no. 2, pp. 297–301, 2019.
-

- [91] Y. Komatsuzaki, R. Ma, M. Benosman, Y. Nagai, S. Sakata, K. Nakatani, and S. Shinjo, "A Novel 1.4-4.8GHz Ultra-Wideband over 45% High Efficiency Digitally Assisted Frequency-Periodic Load Modulated Amplifier," IEEE MTT-S International Microwave Symposium (IMS), 2019.
- [92] Rohde & Schwarz, Application card : RF/microwave DUT deembedding, 2017.
- [93] H. Cao, J. Qureshi, T. Eriksson, C. Fager, and L. de Vreede, "Digital predistortion for dual-input Doherty amplifiers," IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications, 2012.
- [94] V. Mecca, F. Robey, and D. Rabideau, "Slides : Phased Arrays for Multiple-Input Multiple-Output (MIMO) Radar." 2019 IEEE Radar Conference (RadarConf). Tutorial Session.
- [95] S. Yamaguchi, H. Nakamizo, S. Shinjo, K. Tsutsumi, T. Fukasawa, and H. Miyashita, "Development of Active Phased Array Antenna for High SHF Wideband Massive MIMO in 5G," IEEE International Symposium on Antennas and Propagation, 2017.
- [96] A. Courty, T. Reveyrand, P. Medrel, P. Bouysse, J.-M. Nebus, G. Soubercaze-Pun, and L. Lapierre, "Méthodologie de conception d'un amplificateur Doherty GaN double entrée avec gestion numérique de la combinaison vectorielle de puissance," XXI^{mes} Journées Nationales Microondes (JNM), 2019.
- [97] A. Courty, T. Reveyrand, P. Medrel, P. Bouysse, J.-M. Nebus, G. Soubercaze-Pun, and L. Lapierre, "An Experimental Study for the Design of Dual Input Load Modulated Wideband GaN Amplifier," European Microwave Conference, 2019.

Communications relatives à ces travaux

Conférences Nationales

A. Courty, T. Reveyrand, P. Medrel, P. Bouysse, J-M. Nébus, G. Soubercaze-Pun, L. Lapierre.

« **Méthodologie de conception d'un amplificateur Doherty GaN double entrée avec gestion numérique de la combinaison vectorielle de puissance.** »

21^{èmes} Journées Nationales Microondes, Mai 2019, Caen, France.

T. Reveyrand, A. Courty, M. Portelance, P. Medrel, P. Bouysse, J-M. Nébus.

« **Méthode d'étalonnage automatique pour générateurs de signaux vectoriels en configuration multiport.** »

21^{èmes} Journées Nationales Microondes, Mai 2019, Caen, France.

Conférences Internationales

A. Courty, T. Reveyrand, P. Medrel, P. Bouysse, J-M. Nébus, G. Soubercaze-Pun, L. Lapierre.

« **An Experimental Study for the Design of Dual Input Load Modulated Wideband GaN Amplifier.** »

European Microwave Week 2019 (EuMW 2019), Octobre 2019, Paris, France.

T. Reveyrand, A. Courty, M. Portelance, P. Medrel, P. Bouysse, J-M. Nébus.

« **Automatic Vector Signal Generator Calibration Method Suitable for Multiport Large-Signal Measurements.** »

93rd ARFTG Symposium, IMS 2019, Juin 2019, Boston, MA, USA.

Résumé

Les fortes capacités actuelles et envisagées des futurs liens satellites de communication pour la 5G conduisent les signaux traités dans les charges utiles à présenter simultanément d'importantes variations d'amplitude ($PAPR > 10\text{dB}$) et de très larges bandes passantes instantanées ($BW > 1\text{GHz}$). À l'intérieur du sous-système d'émission hyperfréquence, le fonctionnement du module d'amplification de puissance se trouve très contraint par les formes d'ondes véhiculées, il se présente comme l'un des postes de consommation énergétique des plus importants, et ayant le plus d'impact sur l'intégrité du signal émis. Dans ce contexte, les fonctions dédiées au traitement numérique des signaux et couramment implémentées par le processeur numérique (telles que le filtrage, la canalisation, et éventuellement la démodulation et la régénération des signaux bande de base) embarquées dans les charges utiles, représentent une solution à fort potentiel qui permettrait de relâcher les contraintes reportées sur la fonction d'amplification de puissance afin de gérer au mieux la ressource électrique allouée.

Ces travaux de thèse proposent d'étudier les potentialités d'amélioration du fonctionnement en rendement et linéarité d'un amplificateur de type Doherty à double entrée de gamme 20W en technologie GaN et fonctionnant en bande C. La combinaison des signaux de puissance sur la charge RF est optimisée par une distribution optimale des signaux en amplitude et phase à l'entrée par des moyens numériques de génération. Dans un premier temps une méthodologie de conception large bande d'un amplificateur Doherty est introduite et validée par la conception d'un démonstrateur en bande C. Dans un second temps, l'outil expérimental permettant l'extraction des lois optimales de distribution d'amplitude et de phase RF est présenté en détail, et la caractérisation expérimentale du dispositif en double entrée est réalisée puis comparée aux simulations. Finalement, en perspective à ces travaux, une étude préliminaire des potentialités de l'architecture Doherty à double entrée pour la gestion d'une désadaptation de la charge de sortie (gestion de TOS) est menée et des résultats sont mis en avant.

Mots clés : satellite, charge utile, amplificateur de puissance RF, modulation de charge active, conception, GaN HEMT, Doherty, double entrée, haut rendement.

Abstract

The high capabilities of current and future 5G communication satellite links lead the processed signals in the payloads to simultaneously exhibit large amplitude variations ($\text{PAPR} > 10\text{dB}$) and wide instantaneous bandwidths ($\text{BW} > 1\text{GHz}$). Within the microwave transmission subsystem, the operation of the power amplification stage is highly constrained by the transmitted waveforms, it is one of the most energy-consuming module of the payload affecting as well the integrity of the transmitted signal. In this context, the functions dedicated to digital signal processing and currently implemented by the digital processor (such as filtering, channeling, and possibly the demodulation and regeneration of baseband signals) embedded in the payloads, represent a potential solution that would reduce the constraints reported on the power amplification function and help to manage the allocated power resource.

This work proposes a study on the capability of dual input power amplifier architectures in order to manage the efficiency-linearity trade-off over a wide bandwidth. This study is carried out on a 20W GaN Doherty demonstrator operating in C-band. The combination of the output signals on the RF load is managed by an optimal amplitude and phase distribution that is digitally controlled at the input. Firstly, a wideband design methodology of Doherty amplifier is introduced and validated on a C-band demonstrator. In a second time the experimental tool allowing the extraction of amplitude and phase input distributions is presented, the dual input characterization is achieved and compared with simulation results. Finally, in perspective of this work, a preliminary study of the capabilities of the digital Doherty for the management of an output load mismatch (VSWR management) is carried out and the results are put forward.

Key words : satellite, payload, RF power amplifier, active load modulation, design, HEMT GaN, Doherty, dual input, high efficiency.