N° d'ordre NNT : 2016LYSEI093

**THESE de DOCTORAT DE L'UNIVERSITE DE LYON**

Opérée au sein de

**L'Institut National des Sciences Appliquées INSA de Lyon**

**Ecole Doctorale** N° EDA160
**Electronique, Electrotechnique, Automatique EEA**

**Spécialité de doctorat** : Génie électrique

Soutenue le 16/12/2016

par :

**Amira SOUGUIR-AOUANI**

---

# Conception d'une nouvelle génération de redresseur Schottky de puissance en Nitrure de Gallium (GaN), étude, simulation et réalisation d'un démonstrateur

---

Devant le jury composé de :

| | | |
|---|---|---|
| ALQUIER Daniel | Professeur, Rabelais de Tours | Président du jury |
| JUILLAGUET Sandrine | Maître de conférences (HDR), Université Montpellier II | Rapporteur |
| MORANCHO Frédéric | Professeur, Université Toulouse III | Rapporteur |
| COLLARD Emmanuel | Docteur, STMicroelectronics | Examinateur |
| PLANSON Dominique | Professeur, INSA Lyon | Directeur de thèse |
| TOURNIER Dominique | Maître de conférences (HDR), INSA Lyon | Co-directeur de thèse |

# Département FEDORA – INSA Lyon - Ecoles Doctorales – Quinquennal 2016-2020

| SIGLE | ECOLE DOCTORALE | NOM ET COORDONNEES DU RESPONSABLE |
|---|---|---|
| **CHIMIE** | **CHIMIE DE LYON**<br>**http://www.edchimie-lyon.fr**<br><br>Sec : Renée EL MELHEM<br>Bat Blaise Pascal 3e étage<br>secretariat@edchimie-lyon.fr<br>Insa : R. GOURDON | M. Stéphane DANIELE<br>Institut de Recherches sur la Catalyse et l'Environnement de Lyon<br>IRCELYON-UMR 5256<br>Équipe CDFA<br>2 avenue Albert Einstein<br>69626 Villeurbanne cedex<br>directeur@edchimie-lyon.fr |
| **E.E.A.** | **ELECTRONIQUE, ELECTROTECHNIQUE, AUTOMATIQUE**<br>**http://edeea.ec-lyon.fr**<br><br>Sec : M.C. HAVGOUDOUKIAN<br>Ecole-Doctorale.eea@ec-lyon.fr | M. Gérard SCORLETTI<br>Ecole Centrale de Lyon<br>36 avenue Guy de Collongue<br>69134 ECULLY<br>Tél : 04.72.18 60.97 Fax : 04 78 43 37 17<br>Gerard.scorletti@ec-lyon.fr |
| **E2M2** | **EVOLUTION, ECOSYSTEME, MICROBIOLOGIE, MODELISATION**<br>**http://e2m2.universite-lyon.fr**<br><br>Sec : Sylvie ROBERJOT<br>Bât Atrium - UCB Lyon 1<br>04.72.44.83.62<br>Insa : H. CHARLES<br>secretariat.e2m2@univ-lyon1.fr | M. Fabrice CORDEY<br>CNRS UMR 5276 Lab. de géologie de Lyon<br>Université Claude Bernard Lyon 1<br>Bât Géode<br>2 rue Raphaël Dubois<br>69622 VILLEURBANNE Cédex<br>Tél : 06.07.53.89.13<br>cordey@ univ-lyon1.fr |
| **EDISS** | **INTERDISCIPLINAIRE SCIENCES-SANTE**<br>**http://www.ediss-lyon.fr**<br>Sec : Sylvie ROBERJOT<br>Bât Atrium - UCB Lyon 1<br>04.72.44.83.62<br>Insa : M. LAGARDE<br>secretariat.ediss@univ-lyon1.fr | Mme Emmanuelle CANET-SOULAS<br>INSERM U1060, CarMeN lab, Univ. Lyon 1<br>Bâtiment IMBL<br>11 avenue Jean Capelle INSA de Lyon<br>696621 Villeurbanne<br>Tél : 04.72.68.49.09 Fax :04 72 68 49 16<br>Emmanuelle.canet@univ-lyon1.fr |
| **INFOMATHS** | **INFORMATIQUE ET MATHEMATIQUES**<br>**http://infomaths.univ-lyon1.fr**<br>Sec : Renée EL MELHEM<br>Bat Blaise Pascal<br>3e étage<br>infomaths@univ-lyon1.fr | Mme Sylvie CALABRETTO<br>LIRIS – INSA de Lyon<br>Bat Blaise Pascal<br>7 avenue Jean Capelle<br>69622 VILLEURBANNE Cedex<br>Tél : 04.72. 43. 80. 46 Fax 04 72 43 16 87<br>Sylvie.calabretto@insa-lyon.fr |
| **Matériaux** | **MATERIAUX DE LYON**<br>**http://ed34.universite-lyon.fr**<br><br>Sec : M. LABOUNE<br>PM : 71.70 –Fax : 87.12<br>Bat. Direction<br>Ed.materiaux@insa-lyon.fr | M. Jean-Yves BUFFIERE<br>INSA de Lyon<br>MATEIS<br>Bâtiment Saint Exupéry<br>7 avenue Jean Capelle<br>69621 VILLEURBANNE Cedex<br>Tél : 04.72.43 71.70 Fax 04 72 43 85 28<br>jean-yves.buffiere@insa-lyon.fr |
| **MEGA** | **MECANIQUE, ENERGETIQUE, GENIE CIVIL, ACOUSTIQUE**<br>**http://mega.universite-lyon.fr**<br><br>Sec : M. LABOUNE<br>PM : 71.70 –Fax : 87.12<br>Bat. Direction<br>mega@insa-lyon.fr | M. Philippe BOISSE<br>INSA de Lyon<br>Laboratoire LAMCOS<br>Bâtiment Jacquard<br>25 bis avenue Jean Capelle<br>69621 VILLEURBANNE Cedex<br>Tél : 04.72 .43.71.70 Fax : 04 72 43 72 37<br>Philippe.boisse@insa-lyon.fr |
| **ScSo** | **ScSo***<br>**http://recherche.univ-lyon2.fr/scso/**<br>Sec : Viviane POLSINELLI<br>Brigitte DUBOIS<br>Insa : J.Y. TOUSSAINT<br>Tél : 04 78 69 72 76<br>viviane.polsinelli@univ-lyon2.fr | M. Christian MONTES<br>Université Lyon 2<br>86 rue Pasteur<br>69365 LYON Cedex 07<br>Christian.montes@univ-lyon2.fr |

*ScSo : Histoire, Géographie, Aménagement, Urbanisme, Archéologie, Science politique, Sociologie, Anthropolog

*A mes parents*

*A mes sœurs et mon frère*

*A mon mari et ma fille*

# Remerciements

*C'est avec un grand plaisir que je réserve ces lignes en signe de gratitude et de reconnaissance à tous ceux qui ont contribués de près ou de loin à l'élaboration de ce travail.*

*Cette thèse s'est déroulée au sein du laboratoire AMPERE sur le site de l'Institut National des Sciences Appliquées (INSA) de Lyon, dirigé par Monsieur Bruno ALLARD, que je tiens à remercier pour m'avoir accueilli au sein de son établissement.*

*Ces travaux sont financés dans le cadre du programme économie numérique des Investissements d'Avenir. Ils se déroulent dans le cadre du programme « TOURS2015 », lauréat du premier appel à projets « Nanoélectronique », et porté par ST-Microelectronics dont je tiens tout particulièrement à remercier Monsieur Emmanuel Collard et Monsieur Arnaud Yvon, tous deux pour leur confiance et soutien tout au long de ce projet.*

*Ma gratitude, mes remerciements ainsi que le témoignage de mon profond respect s'adresse à mon directeur de thèse Monsieur Dominique PLANSON, Professeur à l'INSA de Lyon pour son encadrement scientifique et technique, sa disponibilité et ses conseils qu'il n'a cessé de me prodiguer. Je remercie aussi Monsieur Dominique TOURNIER mon co-directeur de thèse pour son soutien et son encouragement tout au long de ce projet.*

*J'adresse un remerciement tout particulier à Monsieur Mihai LAZAR et Monsieur Nicolas THIERRY-JEBALI pour avoir suivi de prêt mon travail et m'ont apporté de nombreuses critiques constructives qui m'ont permis d'avancer dans mon travail.*

*J'exprime ma profonde reconnaissance à Monsieur Hervé MOREL pour les nombreuses discussions partagées et ses conseils toujours stimulants.*

*Je tiens à remercier Monsieur Daniel ALQUIER professeur Rabelais de Tours pour le grand honneur qu'il m'a fait en acceptant d'être Président du jury. Je remercie Madame Sandrine JUILLAGUET Maître de conférences (HDR) et Monsieur Frédéric MORANCHO Professeur, Université Toulouse III pour l'attention qu'ils ont accordé à la lecture, la critique de ce mémoire et à l'honneur qu'ils m'ont fait en venant juger ce travail.*

*Mes plus vifs remerciements vont également à tous les personnels et les enseignants chercheurs du laboratoire AMPERE INSA Lyon qui de près ou de loin ont contribué et facilité la réalisation de ces travaux.*

*Je tiens aussi à remercier tous les doctorants et les chercheurs de l'équipe que j'ai côtoyé durant toutes ces années Tony, Fedia, Seima, Huyen, Firas, Selsabil, Oriol, Cyril, Hassan Hamad, Hassen Cheaito, Jean-François, Besar, Farah et Khadija… pour leur bonne humeur et leur contribution à l'ambiance chaleureuse.*

*Enfin, pour ces dernières années et globalement pour toutes les années de ma vie, je saisis l'occasion qui m'est donnée pour exprimer toute ma gratitude envers ma famille, en particulier mes chers parents, mon père Moncef, ma mère Rachida pour son soutien constant. Un grand merci à mon cher frère Bacem ainsi qu'à mes chères sœurs Haifa et Marwa.*

*Je ne saurai terminer sans adresser mes vifs et chaleureux remerciements à mon cher mari Tarek pour son soutien et ses encouragements qui m'ont été d'une grande aide durant toute cette période. Enfin, une tendre pensée pour notre petite adorable fille Sara-May qui nous a apporté de la joie et du bonheur dans notre quotidien.*

# Résumé

Il y a actuellement un intérêt croissant pour la construction des dispositifs électroniques à semiconducteur pour les applications domotiques. La technologie des semiconducteurs de puissance a été essentiellement limitée au silicium. Récemment, de nouveaux matériaux ayant des propriétés supérieures sont étudiés en tant que remplaçants potentiels, en particulier : le nitrure de gallium et le carbure de silicium. L'état actuel de développement de la technologie 4H-SiC est beaucoup plus mature que pour le GaN. Cependant, l'utilisation de 4H-SiC n'est pas une solution économiquement rentable pour la réalisation des redresseurs Schottky 600 V. Les progrès récents dans le développement des couches épitaxiées de GaN de type n sur substrat Si offrent de nouvelles perspectives pour le développement des dispositifs de puissance à faible coût. C'est dans ce cadre que ma thèse s'inscrit pour réaliser avec ce type de substrat, un redresseur Schottky de puissance avec un calibre en tension de l'ordre de 600V. Deux architectures de redresseurs sont exposées. La première est une architecture pseudo-verticale proposée dans le cadre du projet G2ReC et la deuxième est une architecture latérale à base d'hétérojonction AlGaN/GaN obtenue à partir d'une structure de transistor HEMT. L'optimisation de ces deux dispositifs en GaN est issue de simulation par la méthode des éléments finis. Dans ce cadre, une adaptation des modèles de simulation à partir des paramètres physiques du GaN extraits depuis la littérature a été effectuée. Ensuite, une étude d'influence des paramètres géométriques et technologiques sur les propriétés statiques en direct et en inverse des redresseurs a été réalisée. Enfin, des structures de tests ont été fabriquées et caractérisées afin d'évaluer et d'optimiser le caractère prédictif des simulations par éléments finis. Ces études nous ont conduit à identifier l'origine des limites des structures de première génération et de définir de nouvelles structures plus performantes.

# Abstract

There is increasing interest in the fabrication of power semiconductor devices in home automation applications. Power semiconductor technology has been essentially confined to Si. Recently, new materials with superior properties are being investigated as potential replacements, in particular silicon carbide (SiC) and gallium nitride (GaN). The current state of development of SiC technology is much more mature than for GaN. However, the use of 4H-SiC is not a cost effective solution for realizing a medium and high voltage Schottky diode. Recent advances on the development of thick n-type GaN epilayers on Si substrate offer new prospects for the development of a low-cost Schottky rectifiers for at least medium voltage range 600 V. In the context of our thesis, two types of GaN based rectifier architectures have been studied. The first one is a pseudo-vertical architecture proposed during previous G2ReC project. The second one has a lateral structure with AlGaN/GaN heterojunction, derived from a HEMT structure. The optimization of the Schottky rectifiers has been achieved by finite element simulations. As a first step, the models are implemented in the software and adjusted with the parameters described in the literature. The influence of the geometrical and physical parameters on the specific on-resistance and on the breakdown voltage has been analysed. Finally, the test devices have been realized and characterized to optimize and to validate the parameters of these models. These studies lead to identify the limits of the structures and create a new generation of powerful structures.

# Sommaire

**Introduction générale** ..... **15**

**Chapitre I : Etat de l'art du GaN pour les applications de puissance** ..... **19**

**I-1. Introduction** ..... **19**

**I-2. Propriétés physiques et électriques du nitrure de gallium pour les applications de puissance** ..... **20**

**I.2.1. Structure cristalline** ..... **20**

**I.2.2. Propriétés physiques et électriques du GaN** ..... **21**

I.2.2.1. Bande interdite ..... 22

I.2.2.2. Champ électrique critique ..... 24

I.2.2.3. Vitesse de saturation et mobilité des électrons ..... 25

I.2.2.4. Conductivité thermique ..... 26

**I.2.3. Facteur de mérite et applications** ..... **27**

I.2.3.1. Le facteur de mérite de Johnson (JFM) ..... 27

I.2.3.2. Le facteur de mérite de Keyes (KFM) ..... 28

I.2.3.3. Le facteur de mérite de Baliga (BFM) ..... 28

**I-3. Croissance du GaN et des matériaux III-N** ..... **29**

**I.3.1. Substrats pour la croissance du GaN** ..... **29**

I.3.1.1. Substrat en saphir ($Al_2O_3$) ..... 31

I.3.1.2. Substrat en SiC ..... 32

I.3.1.3. Substrat en silicium ..... 32

**I.3.2. Procédés de croissance du GaN** ..... **34**

I.3.2.1. L'épitaxie en phase vapeur aux organométalliques (EPVOM) ..... 34

I.3.2.2. L'épitaxie par jets moléculaires (EJM) ..... 35

I.3.2.3. L'épitaxie en phase vapeur aux hydrures (EPVH) ..... 36

**I-4. Marché des composants GaN** ..... **37**

**I.4.1. Le marché du GaN** ..... **37**

**I.4.2. Domaine d'applications des composants GaN** ..... **37**

I.4.2.1. Applications Optoélectroniques ..... 38

I.4.2.2. Applications Radio Fréquence ..... 40

I.4.2.3. Applications de puissance ..... 41

**I-5. Etat de l'art des composants de puissance en semiconducteur grand gap** ..... **42**

**I.5.1. Etat de l'art des transistors à effet de champ en semiconducteur grand gap** ..... **43**

I.5.1.1. JFET en SiC-4H ..... 43

I.5.1.2. MOSFET en SiC-4H ..... 45

I.5.1.3. HEMT en GaN ..... 46

**I.5.2. Etat de l'art des redresseurs de puissance en semiconducteur grand gap** ..... **50**

I.5.2.1. Redresseur Schottky SiC-4H ..... 51

I.5.2.2. Redresseur Schottky GaN ..... 53

**I-6. Objectif de la thèse.** ..... **58**

**I-7. Conclusion ..... 59**

**Chapitre II : Techniques de simulation, de conception et de caractérisation des redresseurs Schottky en GaN ..... 61**

**II.1. Introduction du chapitre ..... 61**

**II.2. Présentation du simulateur ..... 62**

**II.3. Modèles et paramètres physiques du GaN et de AlN ..... 63**
**II.3.1. Modèle de la bande d'énergie interdite ..... 64**
**II.3.2. Modèle de la mobilité des porteurs ..... 64**
**II.3.3. Modèle d'intégrale d'ionisation ..... 67**
**II.3.4. Modèle de la conductivité thermique ..... 69**

**II.4. Description des techniques de simulation ..... 70**
**II.4.1. Définition des contacts ..... 70**
II.4.1.1. Contact Schottky ..... 70
II.4.1.2. Contact ohmique ..... 71
**II.4.2. Définition du gaz 2DEG ..... 73**
II.4.2.1. Plan de charge ..... 73
II.4.2.2. Effet piézoélectrique ..... 74
**II.4.3. Description des structures du redresseur Schottky simulées ..... 75**
II.4.3.1. Description des structures de diodes Schottky pseudo-verticale ..... 75
II.4.3.2. Description des structures de la diode Schottky latérale à hétérostructure AlGaN/GaN ..... 76

**II.5. Jeu de masques et structures de test ..... 77**
**II.5.1. Processus de réalisation des structures de test ..... 78**
II.5.1.1. Alignement ..... 79
II.5.1.2. Gravure mesa ..... 80
II.5.1.3. Réalisation du contact ohmique ..... 80
II.5.1.4. Réalisation du contact Schottky ..... 81
**II.5.2. Géométries des diodes Schottky réalisées ..... 81**

**II.6. Contacts ohmiques et Schottky sur GaN ..... 82**
**II.6.1. Théorie du contact métal/semiconducteur ..... 82**
II.6.1.1. $\Phi_M<\Phi_{SC}$ cas du contact ohmique ..... 83
II.6.1.2. $\Phi_M>\Phi_{SC}$ cas du contact Schottky ..... 85
II.6.1.3. Mécanisme de conduction ..... 86
**II.6.2. Contacts ohmiques sur GaN et sur AlGaN ..... 88**
**II.6.3. Contacts Schottky sur GaN ..... 89**

**II.7. Caractérisation électrique ..... 90**
**II.7.1. Technique de caractérisation électrique du contact ohmique : mesure de la résistance spécifique de contact ..... 91**
II.7.1.1. La technique de TLM linéaires ..... 91
II.7.1.2. Structures cTLM circulaires ..... 94
**II.7.2. Caractérisation électrique de la diode Schottky ..... 95**
II.7.2.1. Caractérisation I-V en polarisation directe ..... 95
II.7.2.2. Caractérisation I-V en polarisation inverse ..... 97

**II.8. Conclusion du chapitre ..... 98**

**Chapitre III : Conception du redresseur Schottky de puissance en GaN sur un substrat silicium ..... 99**

**III.1. Introduction ..... 99**

**III.2. Performances du redresseur Schottky précédemment réalisé dans le cadre du projet G2ReC ..... 99**

**III.2.1. Description des structures de test ..... 99**

**III.2.2. Caractérisation des structures de test ..... 100**

III.2.2.1. Caractérisation électrique en direct ..... 101

III.2.2.2. Caractérisation électrique en inverse ..... 103

III.2.2.3. Bilan des caractérisations ..... 103

**III.3. Cahier des charges ..... 104**

**III.3.1. Description des structures des redresseurs Schottky étudiées ..... 105**

**III.4. Optimisation de la structure du redresseur Schottky pseudo-vertical en GaN et identification des paramètres sensibles de la structure ..... 107**

**III.4.1. Critère d'optimisation ..... 107**

**III.4.2. Impact des paramètres de la structure sur la résistance spécifique $R_{on-sp}$ ..... 108**

III.4.2.1. Influence de la variation de l_anode sur la résistance $R_{on-sp}$ ..... 108

III.4.2.2. Influence de variation de l_mesa et l_ox sur la résistance $R_{on-sp}$ ..... 111

III.4.2.3. Influence de variation de ep_drift sur la résistance $R_{on-sp}$ : ..... 113

III.4.2.4. Impact de l'épaisseur de la zone fortement dopée $n^+$ sur $R_{on-sp}$ ..... 114

**III.4.3. Impact des paramètres de la structure sur la tenue en tension de la diode ... 117**

III.4.3.1. Influence des dimensions et du dopage du wafer sur la tenue en tension ..... 118

III.4.3.2. Conception de la protection périphérique du redresseur ..... 119

**III.4.4. Verticalisation de la structure du redresseur Schottky en GaN ..... 126**

III.4.4.1. Structure verticale géométrie 1 : par vias conducteurs sur la face avant ..... 127

III.4.4.2. Structure verticale géométrie 2 : contact de cathode par vias conducteurs traversant le substrat de Si ..... 127

**III.5. Optimisation de la structure du redresseur Schottky à canal 2DEG ..... 129**

**III.5.1. Simulation en direct ..... 130**

**III.5.2. Impact de la distance entre le contact ohmique et Schottky sur la résistance $R_{on-sp}$ et la tenue en tension du redresseur ..... 131**

**III.5.3. Optimisation de la protection périphérique du redresseur à canal 2DEG ..... 133**

**III.6. Conclusion du chapitre ..... 135**

**Chapitre IV : Caractérisation et analyse des performances des différentes structures de redresseur Schottky en GaN ..... 137**

**IV.1. Introduction ..... 137**

**IV.2. Caractérisation électrique des redresseurs Schottky pseudo-vertical en GaN ..... 137**

**IV.2.1. Structures de test ..... 137**

**IV.2.2. Résultats expérimentaux de l'impact des paramètres de la structure sur les caractéristiques statiques en direct de la diode ..... 138**

IV.2.2.1. Impact des paramètres de la structure sur la résistance spécifique $R_{on-sp}$ ..... 140

*IV.2.2.1.1. Impact de l'épaisseur de la gravure sur les performances en direct de la diode Schottky pseudo-verticale.* ..... 140
*IV.2.2.1.2. Impact du diamètre du contact Schottky (l_sch) sur les performances en direct de la diode Schottky pseudo-verticale.* ..... 141
*IV.2.2.1.3. Impact de la distance l_mesa et l_ox sur les performances en direct de la diode Schottky pseudo-verticale.* ..... 144
**IV.2.3. Évaluation du contact ohmique ..... 146**
IV.2.3.1. Mesure de la résistance spécifique du contact ohmique sur la couche $n^+$ ..... 147
IV.2.3.2. Mesure de la résistance spécifique du contact sur la couche $n^-$ ..... 150
**IV.2.4. Comparaison des simulations avec les mesures ..... 151**
**IV.2.5. Modélisation des résistances de la diode Schottky pseudo-verticale en GaN. 153**
**IV.3. Caractérisation électrique des redresseurs Schottky à canal 2DEG ..... 159**
**IV.3.1. Description des structures de test ..... 159**
**IV.3.2. Caractérisation électrique de la diode en régime pulsé ..... 160**
**IV.3.3. Caractérisation IV en mode pulsé ..... 161**
**IV.3.4. Caractérisation passant/bloqué en mode pulsé ..... 162**
**IV.4. Comparaisons des performances des différentes architectures de redresseur de puissance en GaN ..... 165**
**IV.5. Simulation électrique statique d'une structure innovante d'un redresseur JBS latéral à hétérojonction AlGaN/GaN ..... 167**
**IV.5.1. Simulations en polarisation inverse ..... 168**
**IV.6. Conclusion du chapitre ..... 173**
**Conclusion générale ..... 175**

# Introduction générale

Face à la forte demande mondiale d'énergie électrique, les systèmes de gestion d'énergie, présents dans des applications d'électronique de puissance, doivent évoluer vers une grande intégration et vers de plus fortes puissances, hautes fréquences et hautes températures de fonctionnement. Actuellement, la très grande majorité des composants de puissance est réalisée à partir du silicium (Si). Mais, en raison de ses propriétés physiques limitées, le silicium ne pourra pas répondre à ces nouvelles exigences. Ces dernières années, la recherche s'est portée sur l'utilisation des matériaux à large bande interdite comme le carbure de silicium (SiC), le nitrure de gallium (GaN) et le diamant.

La technologie SiC est beaucoup plus mature et avancée par rapport au diamant et au GaN ; des composants de puissance en carbure de silicium sont actuellement commercialisés, et permettent de fonctionner à haute tension (> 10 kV) [Das11] et à haute température (>200°C) et avec des fortes densités de courant. Mais le grand désavantage de ce matériau est le prix élevé de ses substrats massifs et des épitaxies associées (100 fois plus couteux que l'équivalent en silicium). Le SiC reste le choix parfait pour les applications de forte puissance, haute température comme dans le transport ferroviaire, la production et le transport d'énergie électrique… Mais il ne présente pas de solution économiquement rentable pour des applications domotiques.

Le GaN épitaxié sur un substrat bas coût comme le silicium est un candidat prometteur pour les futures générations des convertisseurs de puissance. Il possède des qualités intrinsèques largement supérieures aux technologies silicium permettant de réaliser des systèmes à plus haut rendement, plus compacts et plus stables en température. Son substrat en silicium présente des avantages décisifs en termes de coût et de maturité de substrat, malgré les défis liés à une croissance hétéroépitaxiée, qui ne sont pas encore totalement maitrisés. Des transistors de puissance en GaN sur substrat silicium sont d'ores et déjà sur le marché et les redresseurs diodes Schottky en GaN sont également à l'étude avec le même type de substrats. C'est dans ce cadre que le projet TOURS2015 s'inscrit pour réaliser sur un matériau GaN épitaxié sur substrat silicium, un redresseur de puissance avec un calibre en tension de l'ordre de 600 V.

Les redresseurs de puissance à base de diodes Schottky sont des dispositifs indispensables pour la plupart des applications d'électronique de puissance, nécessitant une faible tension à l'état passant, une faible résistance spécifique ($R_{on-sp}$), un faible courant de fuite en inverse et encore une grande tension de claquage ($V_{BR}$) pour minimiser la perte de puissance pendant leur fonctionnement. Deux architectures de redresseur Schottky seront étudiées durant ce travail : la première est une architecture pseudo-verticale proposée dans le cadre du projet G2ReC. Cette architecture permet d'assurer une faible résistance de la diode sous polarisation directe, vu la conduction du courant vertical dans la région de drift. D'autre part, la structure pseudo-verticale favorise une extension verticale du champ électrique dans la région de drift sous polarisation inverse grâce à l'utilisation des protections périphériques (anneau de garde + gravure mesa). La deuxième est une architecture latérale à base d'hétérojonction AlGaN/GaN obtenue à partir d'une structure de transistor HEMT. Cette architecture offre des perspectives intéressantes pour les dispositifs à faible résistance en raison de la grande mobilité du gaz d'électrons 2DEG à l'interface AlGaN/GaN. La conception des plaques de champ dans cette structure assure la tenue en tension du composant et permet d'éviter la dégradation des caractéristiques du dispositif sous l'effet d'un champ électrique important, permettant de garantir un fonctionnement stable du composant. Dans ce travail, une optimisation réaliste et précise de ces deux dispositifs en GaN sera issue de simulation par la méthode des éléments finis. La disponibilité de modèles précis des dispositifs des composants à semiconducteur sera donc indispensable. Des structures de test seront réalisées et caractérisées afin d'évaluer et d'optimiser le caractère prédictif des simulations par éléments finis.

Le chapitre I de ce mémoire présentera les propriétés électriques et physiques du nitrure de Gallium (GaN). Il détaillera ensuite la situation actuelle du GaN par rapport aux autres semiconducteurs à large bande interdite, et justifiera l'intérêt de son utilisation pour le domaine de la haute tension et des fortes puissances. Puis les principales techniques de croissance des couches épitaxiées de GaN et les substrats possibles pour leur synthèse seront présentées. Enfin, les avancées récentes des composants unipolaires de puissance en SiC et en GaN seront détaillées.

Le chapitre II présentera l'outil de simulation numérique (SENTAURUS), il décrira les différentes techniques et modèles adaptés dans les simulations. La description des structures des redresseurs Schottky étudiés sera également présentée. Après une présentation de la théorie des contacts métal/semiconducteur pour le cas d'une diode Schottky en GaN, nous verrons les méthodes utilisées pour la caractérisation statique de la diode Schottky de puissance ainsi que les méthodes de mesure et d'extraction de la résistance spécifique du contact ohmique.

La conception des redresseurs Schottky en GaN à l'aide de simulations par éléments finis fera l'objet du chapitre III. Ce chapitre présentera d'une part l'impact des paramètres géométriques et technologiques sur les performances en direct et en inverse de deux architectures de redresseurs :

latéral et pseudo-vertical en GaN, d'autre part il traitera l'optimisation de protections périphériques pour chaque architecture de redresseur.

Enfin, le chapitre IV sera consacré à la caractérisation et analyse des performances des différentes structures de redresseur Schottky en GaN. Des structures de test pseudo-verticales seront caractérisées afin d'étudier expérimentalement l'impact des paramètres géométriques sur les performances du redresseur, d'extraire les paramètres physiques du GaN et d'adapter les paramètres des modèles de simulation. Ensuite, des premiers résultats des mesures expérimentales obtenus avec des structures test latérales à base d'hétérojonction AlGaN/GaN provenant du CEA-LETI seront présentés. Les performances de cette architecture seront comparées avec celles du redresseur pseudo-vertical. Enfin, une nouvelle architecture innovante du redresseur Schottky en GaN issue de l'hybridation d'une architecture pseudo-verticale et d'une architecture latérale à hétérojonction AlGaN/GaN sera proposée comme une perspective de ce travail.

# Chapitre I : Etat de l'art du GaN pour les applications de puissance

## I-1. Introduction

Le développement de la technologie du nitrure de gallium (GaN) est l'un des progrès les plus notables dans l'électronique de puissance et dans les applications de haute tension, bien que les autres technologies de semiconducteurs, à large bande interdite en particulier le carbure de silicium et le diamant, aient démontré des propriétés favorables dans les applications haute tension, haute température. Cependant, leur coût élevé a forcé les chercheurs et les industriels à se tourner vers d'autres technologies. La technologie du GaN sur substrat à faible coût comme le silicium apparaît comme le candidat idéal. Ses excellentes propriétés physiques et électriques font de ce semiconducteur une solution prometteuse pour les applications de grande puissance, haute fréquence et haute température. Le GaN sur substrat en silicium a été d'abord développé pour les dispositifs optoélectroniques, à savoir les diodes électroluminescentes (DEL) et les diodes laser, et pour les dispositifs à haute fréquence comme les transistors à haute mobilité d'électrons (HEMT). Les progrès accomplis durant ces applications, en termes de qualité de croissance des couches épitaxiées, ainsi que de maturité du substrat utilisé, ont favorisé le développement des dispositifs de puissance en GaN notamment les transistors et les redresseurs Schottky.

Dans ce chapitre, nous rappelons les propriétés cristallographiques, physiques et électriques du GaN. Ensuite, nous présenterons la situation actuelle du GaN par rapport aux autres semiconducteurs à large bande interdite et les applications envisagées. Nous montrerons également les principales techniques de croissance et les substrats possibles pour leur synthèse. Puis nous détaillerons les avancées récentes des composants de puissance en SiC et en GaN et nous décrirons les redresseurs Schottky de puissance en GaN, leurs structures actuelles et leurs performances. Enfin, nous synthétiserons le chapitre en rappelant les objectifs de cette thèse.

# I-2. Propriétés physiques et électriques du nitrure de gallium pour les applications de puissance

## I.2.1. Structure cristalline

Le nitrure de gallium, tout comme les matériaux de la famille III-N (AlN, GaN, InN et leurs alliages), possède deux formes cristallographiques différentes, une structure hexagonale (2H) wurtzite et une structure cubique de type Zinc-Blende (3C) (Figure I. 1). Le choix de la structure est lié aux conditions de croissance ainsi qu'à la nature du substrat. La structure Zinc-Blende, la moins stable thermodynamiquement, peut être obtenue lors de l'épitaxie du GaN sur des substrats cubiques orientés généralement suivant l'axe (001), comme les substrats SiC, Si [Lei91] [Lei92], GaAs [Str91], tandis que la structure wurtzite est obtenue à partir de plans (0001) d'un substrat de maille hexagonale ou de plans (111) d'un substrat à maille cubique. La structure wurtzite est la plus stable thermodynamiquement et la plus facile à réaliser [Dhe97]. Les liaisons tétraédriques et l'attraction ionique entre atomes apportent une grande stabilité à cette structure, ce qui peut être un avantage pour les applications de puissance. En effet, elle est préférable pour la fabrication des composants électroniques.

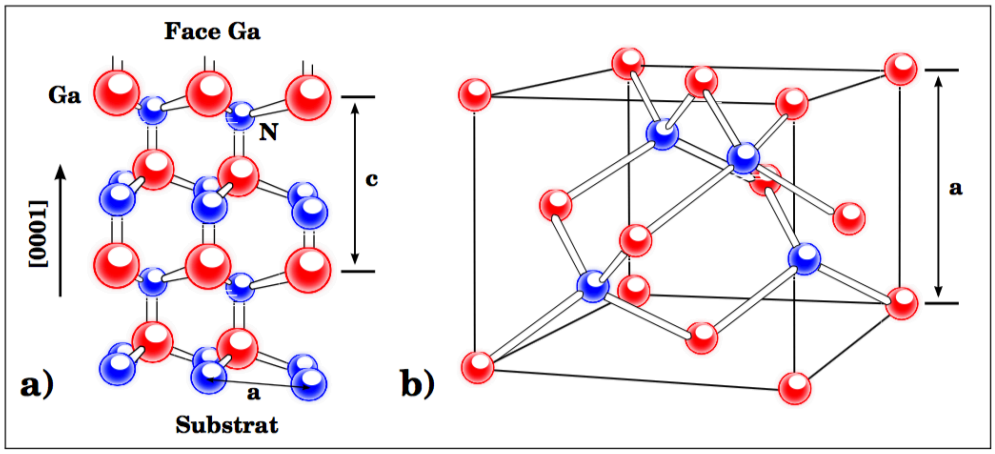



*Figure I. 1 : Représentation schématique de la structure cristalline des polytypes a) 2H et b) 3C du nitrure de gallium [TJ12.a]*

La structure wurtzite se compose de deux sous-réseaux hexagonaux compacts, l'un contenant les atomes de gallium (Ga) et l'autre les atomes d'azote (N), interpénétrés et décalés suivant l'axe c de u = 3/8·c, avec u la longueur de la liaison anion-cation et c la hauteur de la maille élémentaire. Cette structure est caractérisée par une asymétrie le long de son axe c et par conséquent, les directions [0001] et [000-1] ne sont pas équivalentes, comme le montre la Figure I. 2. En effet, cette asymétrie, avec la non-superposition des barycentres de charges positives et négatives, donne lieu à une polarisation spontanée dans les semiconducteurs III-N. Cela se manifeste aux interfaces du matériau avec le vide ou avec un autre composé et induit ainsi un champ de polarisation électrique interne

orienté de la charge la moins électronégative (l'élément III) à la charge la plus électronégative (l'azote). Cette polarisation donne lieu à deux sortes de structures hexagonales, dans le cas du GaN, appelées face-N et face-Ga qui correspondent respectivement aux directions [0001] et [000-1] comme le montre la Figure I. 2. Généralement on utilise la polarité gallium (face-Ga) pour le GaN épitaxié sur substrat silicium (111) car elle permet d'avoir des surfaces plus robustes mais elle nécessite une source plasma à haute énergie pour la graver. D'autre part, le désaccord de maille entre le GaN et le substrat (ou encore aux interfaces dans le cas d'hétérostructure) entraine aussi des contraintes (déformation biaxiale, extension ou compression) dans la structure et fait apparaitre une polarisation piézoélectrique $P_{pz}$ qui vient s'ajouter à la polarisation spontanée, selon l'axe [111] dans le cas cubique ou [0001] dans le cas hexagonal.

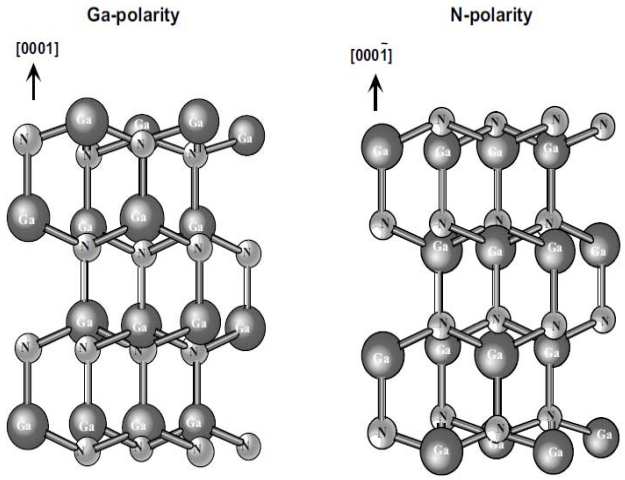



*Figure I. 2 : Schéma des deux polarités possibles (Ga et N) pour le binaire GaN [Mor08]*

## I.2.2. Propriétés physiques et électriques du GaN

Depuis son apparition dans les années 1990, le GaN a attiré l'attention en tant que semiconducteur très prometteur pour des applications optiques et électroniques. Au cours des vingt dernières années, les chercheurs du monde entier ont fait de grands efforts pour arriver à la commercialisation de dispositifs de puissance. Le GaN est très intéressant pour les applications de puissance en raison de sa large bande interdite, ses excellentes propriétés de transport, son champ électrique critique élevé et sa stabilité thermique. Dans ce paragraphe, nous présentons les principales caractéristiques électriques et physiques du GaN et nous les comparons à celles des autres semiconducteurs. Le Tableau I. 1 illustre les principales propriétés électriques et physiques des différents semiconducteurs.

*Tableau I. 1 : Résumé des propriétés électriques de différents semiconducteurs, valeurs prises à partir de [Oku06], sauf pour a) référence [Mna03] b) référence [Kan15][Han09] c) référence [Kam03] [Tre02]*

| Matériaux/ propriétés électriques | Si | Ga-As | 6H-SiC | 4H-SiC | GaN | C |
|---|---|---|---|---|---|---|
| **Gap $E_g$ (eV)** | 1,1 | *1,4* | *3* | *3,26* | *3,39* | *5,45* |
| **Champ critique $E_c$(MV/cm)** | 0,3 | *0,4* | *2,4* | *2* | *3,3* | *5,6* |
| **Permittivité diélectrique relative $\varepsilon_r$** | 11,8 | *13,1* | *9,66* | *10,1* | *9,5* | *5,7* |
| **Mobilité des électrons $\mu_n$(cm²/V.s)** | 1350 | *8500* | *370* | *720* | *[a]1000/[b]1800[2DEG]* | *1900[1]* |
| **Vitesse de saturation des électrons $V_{sat}$ ($10^7$cm/s)** | 1 | *1,4[c]* | *2* | *2* | *2,5* | *2,7* |
| **Conductivité thermique K (W/K.cm)** | 1,5 | *0.5* | *4,5* | *4,5* | *1,3* | *20* |

### I.2.2.1. Bande interdite

Le GaN est un matériau à bande interdite directe, et, comme le montre la Figure I. 3, le minimum de la bande de conduction est directement en face du maximum de la bande de valence[2]. Son gap minimum se trouve dans la vallée principale. Ainsi, il y a 2 vallées secondaires, (A et M-L pour wurtzite) et (X et L pour Zinc-Blende). Les électrons qui ont acquis suffisamment d'énergie peuvent se déplacer vers les vallées secondaires de faibles énergies (M-L ou L) (vu que ($E_{ML}$<$E_A$) et ($E_L$<$E_x$)). Dans ces vallées, les conditions vont changer, la masse effective ($m_{eff}$) de ces électrons augmente et entraine une diminution de la mobilité (μ), suivant l'équation I. 1. En général, cette structure de bande interdite directe favorise les transitions électroniques directes entre les bandes de valence et de conduction et peut constituer un avantage pour certaines applications, comme l'optoélectronique.

$$\mu = \frac{q\tau}{m_{eff}} \qquad (I.1)$$

[1] Mobilité des trous, le dopage de type n pour le diamant n'est pas encore maitrisé

[2] Pour la transition de bande interdite indirecte, le minimum de la bande de conduction n'est pas directement en face du maximum de la bande de valence, comme c'est le cas pour le SiC, le silicium et le diamant.

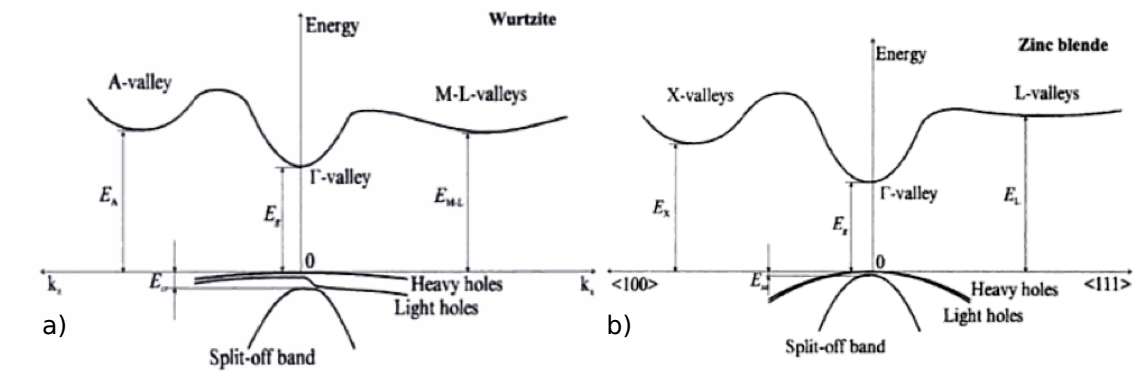



*Figure I. 3 : Diagramme de bandes d'énergies du matériau GaN a) Wurtzite b) Zinc-Blende [Bou01]*

Les valeurs des mesures expérimentales de la bande interdite du GaN à T = 300K pour chacune des deux formes cristallographiques sont présentées dans le tableau suivant :

*Tableau I. 2 : Les valeurs de la bande interdite de GaN à T = 300K pour chacune des deux formes cristallographiques [Bou01]*

| | **cubique** | | **hexagonale** |
|---|---|---|---|
| **$E_g$ (eV)** | **3,2** | **$E_g$ (eV)** | **3,39** |
| **$E_{M-L}$ (eV)** | 4,5 – 5,3 | $E_x$ (eV) | 4,6 |
| **$E_A$ (eV)** | 4,7 – 5,5 | $E_L$ (eV) | 4,8 – 5,1 |
| **$E_{s0}$ (eV)** | 0,008 | $E_{s0}$ (eV) | 0,02 |
| **$E_{cr}$ (eV)** | 0,004 | | |

La bande d'énergie interdite du GaN est de 3,39 eV. Ce matériau fait donc partie des semiconducteurs à large bande interdite comme le SiC-4H ($E_g$ = 3,26eV) et le diamant ($E_g$ = 5,45eV). Cette caractéristique empêche l'excitation thermique des électrons qui traversent la bande d'énergie interdite et permet au GaN d'être moins sensible à la température et de garder ses qualités semi-conductrices pour des températures de fonctionnement élevées. L'élévation de la température pour les semiconducteurs entraîne une augmentation de la concentration des porteurs intrinsèques comme l'indique l'équation suivante :

$$n_i = p_i = (N_c N_v)^{1/2}\, e^{-E_g/2kT} \quad (\text{I. 2})$$

Avec $N_C$ la densité d'états dans la bande de conduction susceptibles d'être occupés par un électron, $N_V$ la densité d'états dans la bande de valence susceptibles d'être occupés par un trou et $E_g$ l'énergie de bande interdite. Des mesures expérimentales à différentes températures [Bou01] ont été réalisées sur des échantillons en GaN (sur différents substrats) et montrent que la bande interdite diminue quand la température augmente, mais, elle reste élevée même à haute température, comme cela est présenté sur la Figure I. 4.

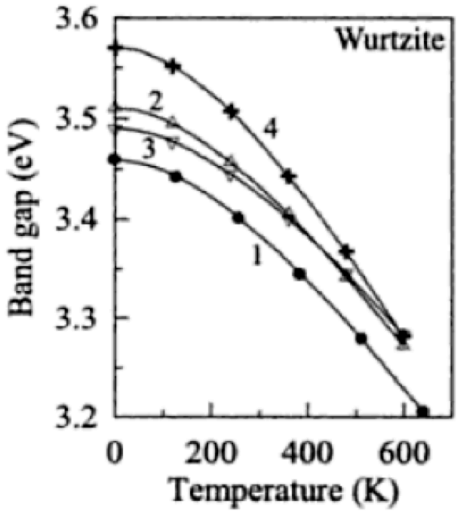



*Figure I. 4 : Évolution du gap du GaN en fonction de la température des différents échantillons en GaN sur différents substrats [Bou01]*

### I.2.2.2. Champ électrique critique

Le champ critique ($E_c$) est un paramètre très important pour avoir de bonnes performances en inverse d'un composant de puissance. Cependant, sous polarisation inverse, la zone de charge d'espace s'élargit avec l'augmentation de la tension appliquée de part et d'autre de la jonction métallurgique et entraîne l'augmentation du champ électrique à l'intérieur de cette zone. Lorsque le champ électrique atteint la valeur du champ critique $E_c$, les porteurs sont accélérés dans la ZCE et acquièrent une énergie cinétique importante permettant d'ioniser les atomes du réseau, et ainsi de créer d'autres porteurs lors de la collision avec des atomes du réseau. Ce phénomène appelé l'ionisation par impact, entraîne le claquage par avalanche du composant. Il est atteint pour une valeur critique du champ électrique, soit pour une valeur de la tension inverse appliquée, appelée tension de claquage ($V_{BR}$).

Les matériaux à large bande interdite possèdent un fort champ électrique critique leur permettant d'être soumis à des tensions élevées avant de subir le claquage. Le Tableau I. 1 rapporte la valeur du champ électrique critique du GaN comparée à celles des autres semiconducteurs [Oku06]. Le diamant présente le champ électrique le plus important ($E_c$ = 5,6 MV/cm) et il est classé en tête parmi les semiconducteurs si on se base sur ses propriétés physiques présentées dans le Tableau I. 1. Cependant, à l'heure actuelle, la réalisation des composants en diamant présente beaucoup de difficultés en termes de coût, de taille des substrats et de dopage de type n, et ce malgré les progrès technologiques réalisés ces dernières années [Thi12]. Les technologies SiC et GaN restent plus matures par rapport au diamant et peuvent être intéressantes pour les applications de puissance. Ils présentent un champ électrique critique plus de six fois supérieur à celui du silicium. Cela permet au

SiC et au GaN de tenir des tensions beaucoup plus importantes que le silicium, pour une même épaisseur de la couche active, ce qui favorise l'intégration de puissance avec des composants plus petits et plus efficaces.

### I.2.2.3. Vitesse de saturation et mobilité des électrons

Le courant électrique circulant dans un dispositif de puissance est directement proportionnel à la vitesse des porteurs v, qui est exprimée en fonction de la mobilité des porteurs μ et du champ électrique E comme le montre l'équation I. 3. Une mobilité des électrons (μ) élevée permet de réaliser des composants de puissance ayant un fort courant de sortie.

$$V = \mu E \quad (\text{I. 3})$$

Cette expression est valable pour de faibles champs électriques. Lorsque le champ électrique devient élevé, la vitesse se rapproche de façon asymptotique d'une valeur constante appelée vitesse de saturation $V_{sat}$. Une vitesse de saturation élevée favorise les commutations rapides et par conséquent un fonctionnement à haute fréquence. La Figure I. 5 montre la variation de vitesse des électrons pour plusieurs semiconducteurs en fonction du champ électrique. La $V_{sat}$ du GaN est de $2{,}5\times10^{7}$cm.s$^{-1}$ [Bar02] [Tre02]. Cette valeur est la plus élevée parmi les semiconducteurs utilisés dans le domaine de l'électronique de puissance [Kam03] [Tre02] (si on ne prend pas en compte le diamant).

En revanche, le GaN présente une mobilité des électrons entre 1000 et 1250 cm$^2$ V$^{-1}$.s$^{-1}$ [Loo97] [Mna03] [Sch05] plus faible que celle du GaAs (8500 cm$^2$.V$^{-1}$.s$^{-1}$). C'est pour cette raison que ce dernier matériau est largement utilisé pour fabriquer des transistors à effet de champ (FET) pour les applications à haute fréquence. Cependant, la valeur de la mobilité du GaN est largement suffisante pour les composants spécifiquement conçus pour un fonctionnement à forte puissance, vu aussi le soutien de l'importante vitesse de saturation qui atteint à un champ électrique très élevé. La mobilité importante des électrons dans les composants en GaN n'est pas seulement due aux propriétés de transport intrinsèques du matériau, mais aussi aux propriétés d'interface. En effet, dans le cas d'hétérostructures AlGaN/GaN, l'interface entre les deux semiconducteurs forme un canal d'électrons, appelée gaz d'électrons bidimensionnel (2DEG). Ce canal offre aux électrons une meilleure mobilité (jusqu'à 1800 cm$^2$ V$^{-1}$ s$^{-1}$) [Kan15] [Han09] que dans un matériau dopé puisque les électrons participant au courant sont spatialement séparés des atomes donneurs ionisés. Par conséquent, la mobilité et la vitesse de saturation du gaz 2DEG dans l'hétérojonction AlGaN/GaN, comme le montre la Figure I. 5, présentent des meilleures performances par rapport aux autres semiconducteurs et peuvent être bien adaptées pour les applications de forte puissance et haute fréquence.

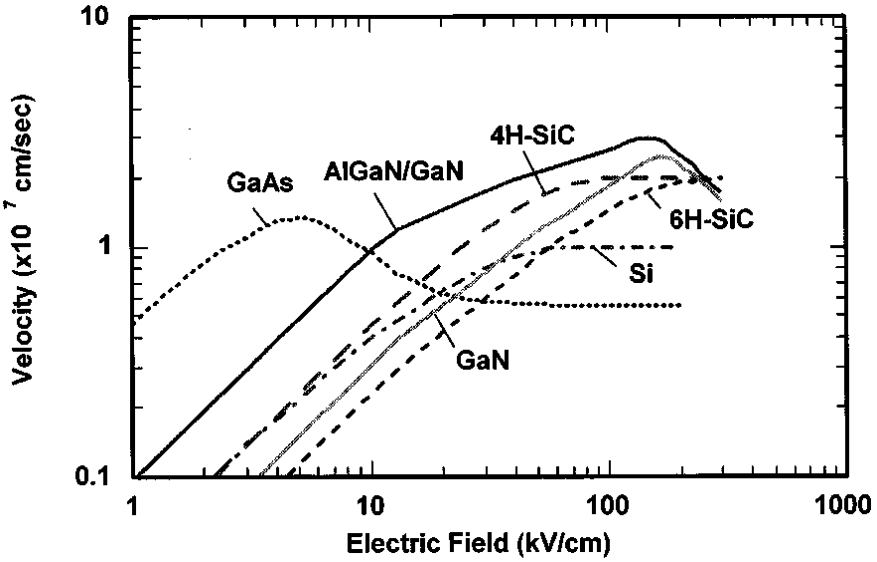



*Figure I. 5: Vitesse des électrons en fonction du champ électrique pour plusieurs semiconducteurs (pour un dopage de $10^{17}cm^{-3}$) [Tre02]*

## I.2.2.4. Conductivité thermique

Une bonne conductivité thermique est nécessaire pour les applications de puissance, puisque la chaleur non dissipée provoque une augmentation de la température dans la structure, ce qui entraîne une chute de la mobilité des électrons et ainsi une diminution des performances du composant de puissance. Le GaN présente une conductivité thermique faible K= 1,3W/K.cm [Liu04] (environ la même que celle du silicium K= 1,412W/K.cm) comparée aux autres semiconducteurs à large bande interdite comme le SiC-4H (K= 4,9W/K.cm) et le diamant (K= 20W/K.cm). Les composants en GaN sont principalement réalisés sur des substrats épitaxiés. La conductivité thermique du substrat influe sur la température de la couche active du composant et aussi sur ses performances. Cependant, les composants à base de GaN fabriqués sur un substrat en SiC ont une conductivité thermique bien meilleure que les composants à base de GaAs et GaN, comme le montre la comparaison des conductivités thermiques de ces matériaux dans la Figure I. 6 [Jar08]. Nous pouvons observer aussi dans la Figure I. 6 que la conductivité thermique diminue avec la température pour les différents types de matériau. La maîtrise de la température est donc nécessaire pour l'optimisation des performances des composants à base de GaN et de leur durée de vie.

Les principales limitations de l'utilisation du GaN à haute température ne sont pas dues à sa faible conductivité thermique mais résident aussi dans les problèmes de stabilité des métallisations Schottky et ohmique. En effet, des études de fiabilité à haute température ainsi que des essais de vieillissement ont fait l'objet de certains travaux de recherche [Ast12] [Bou10] pour définir les conditions optimales pour ces composants de puissance en GaN.

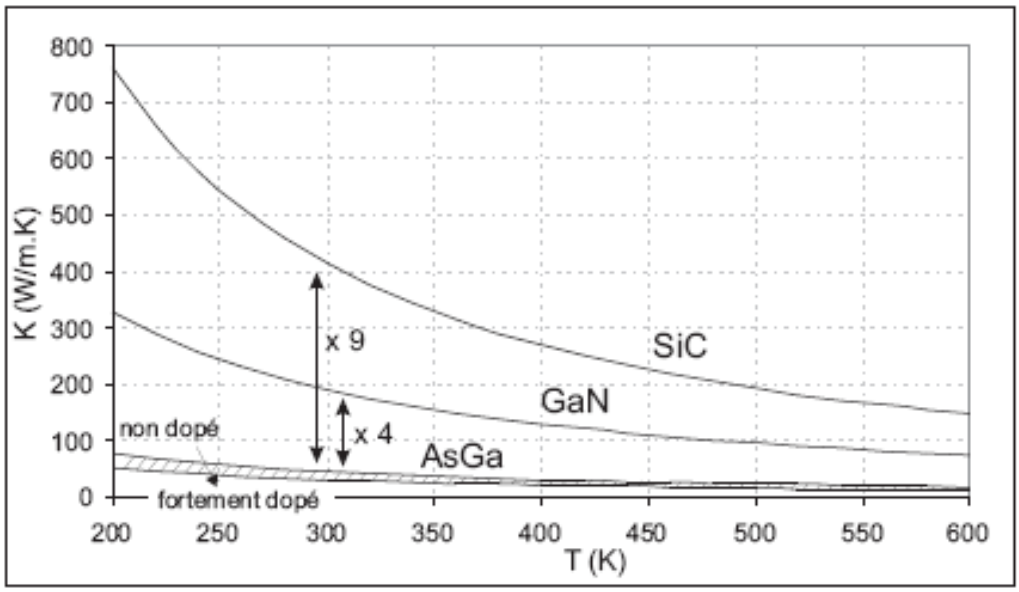



*Figure I. 6 : Variation des conductivités thermiques du SiC, du GaN et du GaAs en fonction de la température [Jar08]*

## I.2.3. Facteur de mérite et applications

Les facteurs de mérite sont utilisés pour caractériser les performances d'un matériau ou d'un dispositif, afin de déterminer leurs domaines d'applications. Habituellement, la comparaison entre les semiconducteurs est faite par le calcul de ces facteurs de mérite soit de Johnson (JFM), de Keyes (KFM) ou du facteur de mérite de Baliga (BFM), selon l'application visée. Ces derniers rassemblent les propriétés physiques et électriques fondamentales pour les applications à haute puissance et haute fréquence mais ils ne prennent pas en compte l'état de la technologie. Nous allons présenter, dans cette partie, les facteurs de mérite et leurs valeurs (normalisées par rapport au silicium) de façon à indiquer la position du GaN par rapport aux autres semiconducteurs. En général, plus ces valeurs sont importantes, meilleures sont les performances du matériau.

### I.2.3.1. Le facteur de mérite de Johnson (JFM)

Le facteur de mérite de Johnson JFM [Joh63] dépend du champ électrique critique $E_c$ et de la vitesse de saturation $V_{sat}$ des porteurs suivant l'équation I.4. Il permet d'évaluer les performances d'un semiconducteur en termes de temps de transit des électrons et de tenue en tension, pour l'utiliser dans des applications haute fréquence et haute tension.

$$JFM = \frac{E_c^2 \, V_{sat}^2}{2\pi^2} \quad (I.4)$$

### I.2.3.2. Le facteur de mérite de Keyes (KFM)

Le facteur de mérite de Keyes KFM [Key72] fait intervenir la conductivité thermique du matériau K, la permittivité électrique $\varepsilon_r$ et la vitesse de saturation des porteurs $V_{sat}$ comme l'indique l'équation I. 5. Il permet de repérer les limitations thermiques des semiconducteurs, en tenant compte de la vitesse de commutation des composants électroniques et de leurs limitations par auto-échauffement.

$$KFM = K\sqrt{\frac{c \, V_{sat}}{2\pi\varepsilon_0\varepsilon_r}} \quad (I.5)$$

Avec c la célérité de la lumière et $\varepsilon_0$ la permittivité du vide

### I.2.3.3. Le facteur de mérite de Baliga (BFM)

Le facteur de mérite de Baliga BFM [Bal82] prend en compte la mobilité des porteurs $\mu$, la permittivité diélectrique du matériau $\varepsilon_r$ ainsi que le champ électrique critique $E_c$. Il est utilisé dans les applications dans le domaine de forte puissance et basse fréquence. Il permet d'évaluer la capacité du semiconducteur à supporter une tension inverse élevée ainsi que d'avoir une faible chute de tension en direct dans un composant unipolaire. Il s'écrit suivant l'équation suivante :

$$BFM = \varepsilon_0\varepsilon_r \, \mu \, E_c^3 \quad (I.6)$$

La technologie silicium est comparée généralement par un facteur de mérite normalisé. Le Tableau I. 3 reprend les valeurs des différents facteurs de mérite du GaAs, GaN, SiC et diamant normalisés par rapport au silicium.

*Tableau I. 3 : les différents facteurs de mérite du Si, GaAs, GaN, SiC, C normalisés par rapport au silicium [Oku06]*

| Matériaux | Si | GaAs | 4H-SiC | GaN | C |
|---|---|---|---|---|---|
| **JFM / $JFM_{Si}$** | 1 | *7,1* | *180* | *760* | *2540* |
| **KFM/ $KFM_{Si}$** | 1 | *0,45* | *4,61* | *1,6* | *32,1* |
| ***BFM*/ $BFM_{Si}$** | 1 | *15,6* | *130* | *650* | *4110* |

Nous pouvons constater, d'après le Tableau I. 3, que les facteurs de mérite pour le diamant sont nettement supérieurs à ceux inhérents aux autres semiconducteurs. Néanmoins, il demeure non exploité pour la fabrication des composants électroniques du fait des difficultés actuelles d'élaboration. Cependant, le GaN semble aussi intéressant vu que sa valeur du facteur JFM est 760

fois supérieure à celle du silicium, 107 fois plus élevée que celle de l'arséniure de gallium et quatre fois plus élevée que celle du carbure de silicium. C'est pourquoi il est beaucoup utilisé dans les applications hyperfréquences. Les transistors HEMTs à base d'hétérostructure AlGaN/GaN ont montré les meilleures performances dans ces applications par rapport aux composants classiques à base de GaAs, et ce malgré leur mobilité des électrons élevée. En outre, ces transistors permettent d'atteindre des fréquences plus élevées que celles à base de SiC. D'autre part le facteur BFM du GaN est 650 fois supérieur à celui du Si, plus de 40 fois supérieur à celui du GaAs et 5 fois plus grand que celui du SiC ; cela montre l'avantage que procure le GaN pour des applications hautes puissances et fortes tensions. De plus, il peut être une bonne alternative au SiC. Cependant, sa faible valeur du facteur KFM, pratiquement égale à celle du Si et trois fois inférieure à celle du SiC, empêche son utilisation dans les applications haute température. En revanche, ce handicap peut être partiellement levé en utilisant un substrat bien adapté comme le SiC ou le diamant. Dans le paragraphe suivant, nous allons présenter les différents substrats utilisés pour la croissance du GaN, et leurs différentes techniques de croissance.

# I-3. Croissance du GaN et des matériaux III-N

Contrairement aux semiconducteurs classiques comme le silicium et le carbure de silicium, la réalisation industrielle de substrats massifs de GaN est difficile et son utilisation est limitée aujourd'hui à quelques démonstrateurs [Wan11] [Lim11]. Nous avons donc recours à l'utilisation d'hétéroépitaxie des nitrures d'éléments III sur des substrats de nature différente comme le saphir ($Al_2O_3$), le silicium (Si) ou encore le carbure de silicium (SiC) (Tableau I. 4). Cependant, les paramètres de maille de l'hétéroépitaxie des matériaux III-N en phase hexagonale généralement utilisée (plus stable que la phase cubique) sont peu adaptés au paramètre de maille de ces substrats, ce qui entraine la formation de nombreux défauts cristallins. Dans cette partie, nous présentons les avantages et inconvénients de chacun des substrats utilisés pour la croissance de GaN, les méthodes adaptées pour minimiser les défauts cristallins, puis nous rappelons les procédés de croissance du matériau GaN.

## I.3.1. Substrats pour la croissance du GaN

Les substrats utilisés en technologie GaN sont le silicium, le saphir ($Al_2O_3$), le SiC et récemment, le GaN et le diamant [Chu15]. Ces substrats ont une influence sur le coût et les performances des dispositifs fabriqués [Pas09]. Notamment, les caractéristiques à prendre en compte lors du choix d'un substrat sont : le désaccord de maille entre le substrat et le GaN épitaxié, la différence de coefficient de dilatation thermique entre ces deux derniers, la conductivité thermique du substrat, son coût et sa disponibilité commerciale. Le choix idéal est de déposer du GaN sur un

substrat de même nature (homoépitaxie), donc sur un substrat en GaN massif. Le substrat massif est difficile à obtenir, son élaboration nécessite des températures de près de 1700°C sous une pression d'azote de 20 kbars et il est limité à 1 ou 2 pouces [Fan09].

Parmi les techniques utilisées pour la croissance du GaN massif, nous notons la HPNSG (High Pressure Nitrogen Solution Growth) [Grz01] [Per92], la cristallogenèse utilisant un flux de sodium [Yam97], la cristallogenèse utilisant un flux de potassium [Yam00] et la cristallogenèse utilisant un flux de lithium [Son03]. Une solution alternative est de réaliser des substrats autosupportés de GaN par hétéroépitaxie en phase vapeur sur divers substrats. Dans ce procédé, le matériau GaN épais est séparé de son substrat (saphir ou silicium…) par des méthodes bien adaptées, et ce afin d'obtenir une couche autosupportée de GaN, plane à faible taux de dislocations ($\sim 10^7$ $cm^{-2}$) et jusqu'à 1cm d'épaisseur [Fel04].

En décembre 2010, des études lancées dans le cadre d'un programme de développement entre Soitec et Sumitomo Electric ont montré la possibilité de fabriquer des substrats de GaN autosupportés en quatre et six pouces[3]. Ces substrats présentent une faible densité de défauts et un coût inférieur à celui des plaques réalisées en GaN massif. Ils sont obtenus avec le procédé smart-cut de Soitec[4] en transférant des couches de GaN ultra-minces de haute qualité à partir d'une seule plaque de GaN pour produire plusieurs substrats avancés. Ils conviennent idéalement pour la fabrication de diodes LED avancées haute luminosité et de composants de puissance, mais avec un coût relativement important pour une utilisation à l'échelle industrielle. Les substrats les plus utilisés à l'heure actuelle pour les composants commerciaux sont le saphir ($Al_2O_3$), le carbure de silicium et le silicium. Leurs caractéristiques relatives à l'épitaxie sont reportées dans le Tableau I. 4 [Ren13].

[3] http://www.soitec.com/fr/news/communiques-de-presse/soitec-et-sumitomo-electric-annoncent-une-etape-majeure-dans-leur-programme-strategique-de-developpement-de-substrats-en-nitrure-de-gallium-891/

[4] http://www.soitec.com/fr/produits-et-services/specialty-electronics/

*Tableau I. 4 : Propriétés des principaux substrats utilisés pour la croissance de GaN*

| | **GaN** | **Si** | **Saphir ($Al_2O_3$)** | **SiC** |
|---|---|---|---|---|
| **Paramètre de maille a (Å)** | 3,189 | 5,430 | 4,758 | 3,080 |
| **Désaccord paramétrique Δa/a (%)** | 0 | -16,9 | 16,1 | 3,5 |
| **Contrainte bi-axiale du GaN $\varepsilon_{xx}$ (%)** | 0 | 20,4 Traction | -13,9 Compression | -3,4 Compression |
| **Coefficient de dilatation thermique ($\times 10^{-6}$/K)** | 5,59 | 2,59 | 7,5 | 4,7 |
| **Désaccord thermique du GaN (%)** | 0 | 115,8 | -25,5 | 18,9 |
| **Contrainte thermique du GaN $\varepsilon_{th}$ (%)** | 0 | 0,23 Traction | -0,15 Compression | 0,07 Traction |
| **Conductivité thermique (W/K.cm)** | 1,3 | 1,5 | 0,5 | 4,5 |
| **Prix moyen d'un substrat 2'' (€)** | 1000 | 50 | 50 | 1000 |
| **Disponibilité des substrats** | 2''-6'' | 2''-12'' | 2''-6'' | 2''-6'' |

### I.3.1.1. Substrat en saphir ($Al_2O_3$)

Le saphir est le substrat le plus utilisé pour la croissance du GaN. L'avantage de ce substrat est d'être semi-isolant et d'avoir une grande stabilité en température. De plus il est disponible avec des plaquettes de grand diamètre (2''-6'') et un coût modéré. Mais le principal inconvénient de ce substrat est sa mauvaise conductivité thermique (0,5 W/K.cm), ce qui limite son utilisation dans des applications haute température, pour lesquelles il est nécessaire d'évacuer la chaleur de manière efficace. De plus, son désaccord de maille relativement important avec le GaN (16,1%) et la différence des coefficients de dilatation thermique entre le GaN et le saphir induisent une compression importante du GaN épitaxié, pouvant limiter les performances des composants électroniques obtenus avec ce type de substrat [Pas09]. La Figure I. 7 montre clairement le décalage dans les paramètres de mailles de réseau à l'interface GaN / saphir, avec un microscope électronique. Une solution adaptée est d'introduite à l'interface une couche tampon permettant de minimiser les défauts entre les deux matériaux [Kuz93].

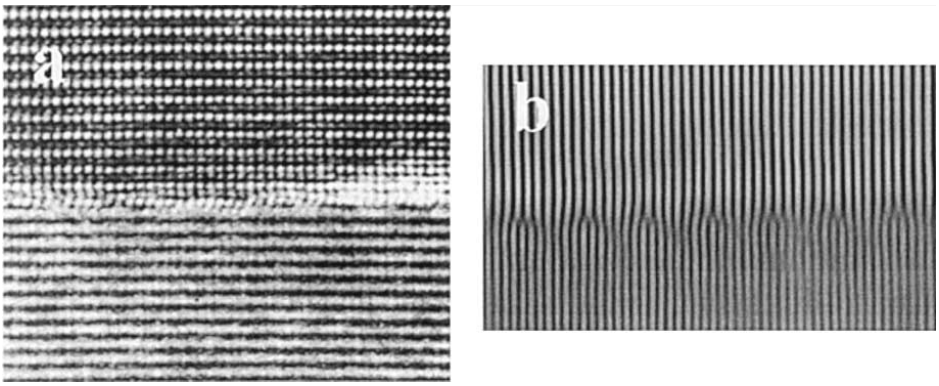



*Figure I. 7 : Imagerie par microscope électronique HRTEM à l'interface GaN /saphir (a) et sa version filtrée de Fourier (b) [Kim01]*

### I.3.1.2. Substrat en SiC

Le substrat 6H-SiC possède une très bonne conductivité thermique par rapport au saphir et au silicium, ce qui en fait le choix le plus attractif pour les applications de puissance haute température. Son faible désaccord de maille avec le GaN (de 3,5 %) explique la bonne qualité cristallographique des couches de GaN épitaxiées sur ce substrat par rapport à celles déposées sur Saphir. Les couches de GaN développées sur SiC présentent une densité de dislocation inférieure à $3\times10^{8}$ $cm^{-2}$ [Bal10] grâce à une couche tampon en AlN, qui assure une transition douce entre le réseau cristallin du SiC et celui du GaN. Les substrats SiC présentent aussi l'avantage d'exister également sous forme hexagonale, ce qui facilite la croissance du GaN sur ces derniers. Les substrats de SiC sont actuellement de grande taille (100 & 150 mm) mais avec un coût relativement important. Par conséquent, il devient intéressant d'utiliser un substrat de substitution bas coût, disponible et facile à élaborer comme le silicium.

### I.3.1.3. Substrat en silicium

Le silicium possède une conductivité thermique similaire à celle du GaN et relativement bonne par rapport au saphir ($Al_2O_3$). Le matériau est disponible en plaque allant jusqu'à 12 pouces de diamètre, avec un coût raisonnable, donc le silicium constitue un très bon choix pour les applications de puissance basse température (T < 120°C). Ce substrat offre aussi la possibilité d'utiliser les avantages des deux technologies silicium et nitrure de gallium en réalisant sur une même puce des composants de puissance en GaN couplés à des circuits en silicium performants [Hua14]. Cependant, le fort désaccord de maille du silicium avec le GaN (16,9%) et la différence des coefficients de dilatation thermique entre le GaN et le Si rendent la croissance très difficile accompagnée de contraintes de traction, qui limitent les épitaxies à de faibles épaisseurs. Ainsi une grande densité de défauts cristallins apparaît dans les couches hétéro-épitaxiées de GaN sur silicium. L'utilisation d'une couche tampon (ou buffer) entre le substrat et le GaN permet d'absorber en partie le désaccord entre

les réseaux cristallins, de maitriser les contraintes à l'interface et dans le GaN (réduire la densité de dislocation à l'interface ainsi que les pièges et les impuretés ionisées dans le semiconducteur) et permet d'augmenter significativement l'épaisseur de GaN déposée sur le substrat sans fissures. Dans le cas d'un substrat en saphir ou en SiC, le tampon consiste en une couche mince d'AlN déposée sur le substrat avant l'épitaxie de GaN. Cependant, pour la croissance sur des substrats de silicium, généralement plusieurs couches de transition de GaN / AlN sont déposées avant l'épitaxie de GaN, vu le plus grand désaccord thermique (115,8%) du silicium par rapport au SiC (18,9%) et au saphir (25,5%). Cette succession de couches AlN/GaN est bien adaptée pour compenser la contrainte de traction provoquée par cette variation thermique entre le nitrure de gallium et le substrat en silicium [Dre11] [Sch11]. Les premières expériences concernant l'ajout d'une couche tampon datent du début des années 80 et cette couche tampon était de l'AlN. A la fin des années 1990, Nikishin et al et Semond et al, ont réussi la croissance de structures de GaN épais (>2 µm) sans fissure et de bonne qualité cristalline, par épitaxie sous jets moléculaires avec une source ammoniac (EJM-NH3) [Job07]. Il s'en est suivi la réalisation des premiers dispositifs LEDs [Guh98] et HEMTs [Sem01] sur Si (111). La croissance de GaN sur substrat silicium par dépôt chimique en phase vapeur a fait aussi l'objet des études de recherches dans le cadre du projet G2ReC par le laboratoire CRHEA-CNRS (Centre de Recherche sur l'Hétéro-Epitaxie et ses Applications) et les sociétés Ommic et Picogiga. Ces etudes ont permis d'épitaxier jusqu'à 8 µm de GaN non fissuré sur des plaques de 4 et 6 pouces avec une densité de dislocations de l'ordre de $1,1\times10^{9}$ $cm^{-2}$ et une rugosité de 0,5 nm (Figure I. 8), en utilisant des couches intercalaires d'AlN, comme le montre la (Figure I. 9) [Sch11].

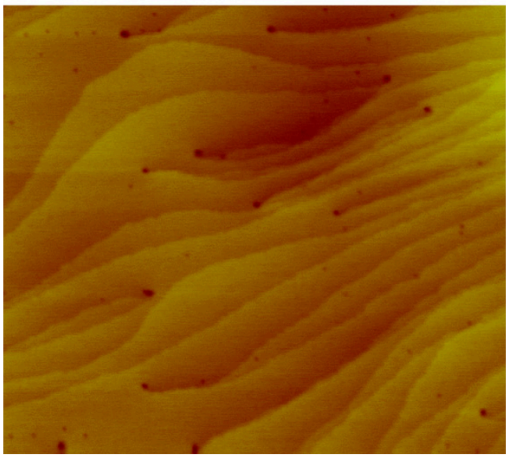


*Figure I. 8 : Images AFM de la surface de la plaquette G2ReC de GaN sur silicium contenant une faible densité de dislocations de $1,1\times10^{9}$ $cm^{-2}$ [Sch11]*

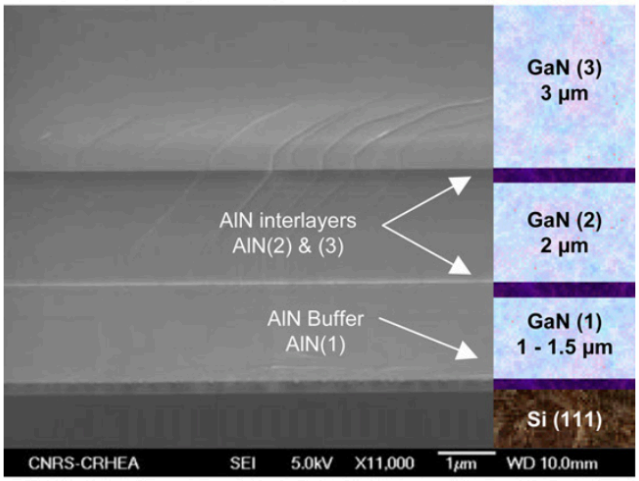



*Figure I. 9 : Imagerie par Microscopie Electronique à Balayage réalisée dans le cadre du projet G2ReC montrant une succession de couches AlN/GaN [Sch11]*

## I.3.2. Procédés de croissance du GaN

La croissance des matériaux III-N peut être réalisée par trois principales techniques : Epitaxie en Phase Vapeur aux Organo-Métalliques (EPVOM ou MOCVD en anglais), Epitaxie par Jets Moléculaires (EJM ou MBE en anglais), et Epitaxie en Phase Vapeur aux Halogénures (EPVH ou HVPE en anglais). Les solutions EPVOM et EJM sont les plus utilisées pour la fabrication des composants électroniques en GaN. Elles sont destinées à réaliser des couches fines, contrairement à l'EPVH qui permet d'obtenir des couches épaisses de GaN (de 100 µm à quelques mm), c'est-à-dire la fabrication de substrats autosupportés de GaN ou d'AlN.

### I.3.2.1. L'épitaxie en phase vapeur aux organométalliques (EPVOM)

Le EPVOM est la technique la plus couramment utilisée pour la croissance de couches épitaxiées à base de GaN et elle est effectuée à des températures supérieures à 1000°C. Cette technique utilise des composés organométalliques comme gaz précurseur (tels que le triméthylgallium et le Triéthylgallium). L'hydrogène purifié est utilisé comme gaz vecteur pour entraîner ces molécules vers le réacteur.

La technique EPVOM permet de réaliser des couches épitaxiées de bonne qualité cristalline sur des substrats de grand diamètre (>4''). C'est une technique de croissance rapide (vitesse de croissance entre 1 - 2 µm par heure) et bien adaptée à la production de structures épaisses et élémentaires avec un coût raisonnable. Actuellement, elle est très utilisée dans l'industrie des semiconducteurs pour la fabrication de composants électroniques (LED, HEMTs, diodes lasers, etc...). L'utilisation des pressions réduites et des moyens de contrôle en temps réel de la croissance (ellipsométrie et réflectométrie) permet de contrôler les épaisseurs de couches, leur rugosité et la qualité des interfaces,

ainsi que de réaliser des empilements de faibles dimensions pour les composants électroniques ou optoélectroniques [Cot14].

### I.3.2.2. L'épitaxie par jets moléculaires (EJM)

L'Epitaxie par Jets Moléculaires (EJM) est une technique de croissance sous ultravide, s'effectuant dans une enceinte à très basse pression résiduelle ($P \leq 6\times10^{-9}$ Pascal). Son principe consiste à envoyer des flux atomiques ou moléculaires, obtenus par évaporation de sources solides ou par injection directe de gaz, sur un substrat monocristallin chauffé entre 500 et 900°C [Qua08]. L'EJM est un processus plus lent que le MOCVD avec des vitesses de croissance entre 0,5 – 1 µm par heure. La qualité des couches obtenues est conditionnée par la qualité du vide dans l'enceinte. L'environnement ultravide de l'enceinte favorise la mise en œuvre de plusieurs techniques de contrôle in situ de la croissance et du suivi de l'état de surface (notamment la diffraction d'électrons à haute énergie en incidence rasante (RHEED) et la microscopie à effet tunnel). La Figure I. 10 illustre le synoptique du bâti de croissance par MBE.

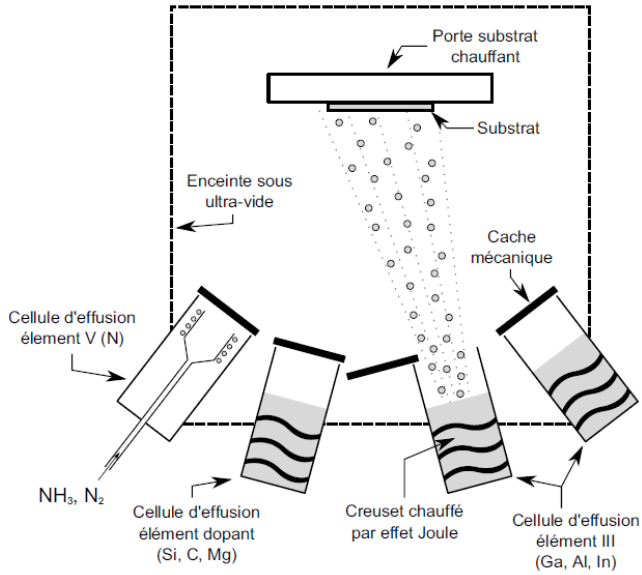



*Figure I. 10 : Schéma synoptique d'un bâti de croissance par EJM [Dou12]*

La technique EJM est bien adaptée pour la croissance de structures multicouches complexes composées de minces couches élémentaires, de l'ordre de quelques nanomètres (comme dans le cas des structures de HEMTs, DELs et LASERs, etc), grâce aux faibles vitesses et température de croissance ainsi qu'au contrôle de la fraction de monocouche. En revanche, les faibles vitesses de croissance de la technique EJM limitent la croissance des couches épitaxiées à de faibles épaisseurs (quelques microns) contrairement aux techniques EPVOM et EPVH. D'autre part, cette technique n'est pas adaptée à la croissance de matériaux à forte énergie de cohésion à cause de sa faible température de croissance.

### I.3.2.3. L'épitaxie en phase vapeur aux hydrures (EPVH)

L'épitaxie en phase vapeur aux hydrures (EPVH) est une technique d'épitaxie en phase vapeur qui permet d'obtenir des matériaux d'excellente qualité électronique et structurale avec des vitesses de croissance très importantes (la vitesse de croissance est d'ordre de 100 µm par heure) à pression atmosphérique ou à pression réduite [Cot14]. Les gaz HCl et $NH_3$ sont injectés dans le réacteur sous une température de l'ordre de 860°C. Le HCl réagit avec le Ga à l'état solide pour former du GaCl qui sera ensuite injecté dans la zone de croissance où il réagit à température ambiante avec le $NH_3$ afin de former du GaN qui se dépose sur le substrat.

Cette technique de croissance est bien adaptée à l'élaboration de couches épaisses de GaN de quelques centaines de µm. L'optimisation de cette technique de croissance permet de fabriquer des substrats GaN autosupportés (cf paragraphe I.3.1). Cette technique donne un substrat GaN appelé free standing ou autosupporté de faible rugosité de surface, de diamètre supérieur à 2" et d'épaisseur jusqu'à 1cm [Fel04]. Ce type de substrat a été envisagé pour la fabrication des composants à structures verticales en GaN démontrant de bonnes performances [Wan11]. A titre illustratif, la Figure I. 11 présente des images (AFM) de couches épitaxiées de GaN réalisées par HPVE et développées sur substrat saphir et sur substrat GaN. La structure épitaxiée déposée sur le substrat de GaN (Figure I. 11.b) révèle une très bonne uniformité, avec une faible rugosité d'environ 0,5 nm (sur une superficie de 2×2 $\mu m^2$) [Han07].

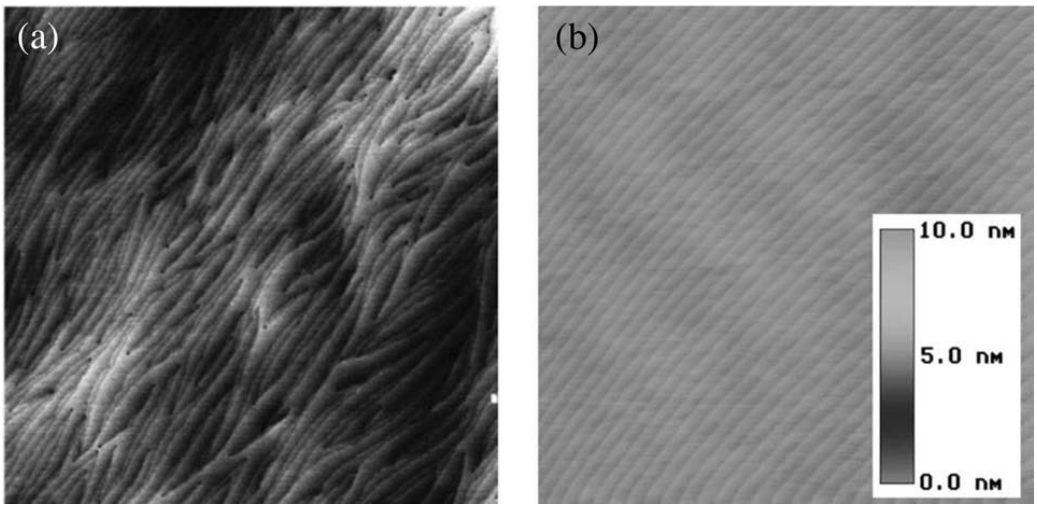



*Figure I. 11 : Images AFM des couches épitaxiées de GaN développées a) sur un substrat saphir b) et sur un substrat GaN réalisées par EPVH [Han07]*

# I-4. Marché des composants GaN

## I.4.1. Le marché du GaN

Durant les dernières années, des progrès considérables et rapides ont été réalisés tant sur les matériaux GaN que sur les procédés technologiques et dispositifs à base de GaN. Le marché des composants en GaN pour des applications de puissance est en croissance et pourrait atteindre 300 millions de dollars en 2020 selon une étude publiée par Yole Développement [Bar15]. Aujourd'hui, de nombreux composants en GaN sont disponibles sur le marché notamment pour les applications RF et optoélectroniques. Son développement s'annonce assez impressionnant, puisque les estimations affichent un taux de croissance annuel composé (TCAC) sur quatre ans (entre 2016 et 2020) de 93% [Bar15]. Plus de 1960 brevets mondiaux relatifs au GaN auraient été déposés jusqu'en avril 2015 (Figure I. 12). La plupart des fournisseurs de composants en silicium sont présents dans la liste des meilleurs candidats de ces brevets, citons notamment International Rectifier / Infineon, Panasonic, Furukawa Electric, Sumitomo Electric, Fujitsu, Mitsubishi Electric, Toshiba, Sharp, Fuji Electric, ROHM et Power Integrations. Une attention particulière de ces brevets est consacrée sur les dispositifs semiconducteurs de puissance (transistors et diodes) et sur les circuits électriques (composants discrets, modules de puissance, et packaging) [Bar15].

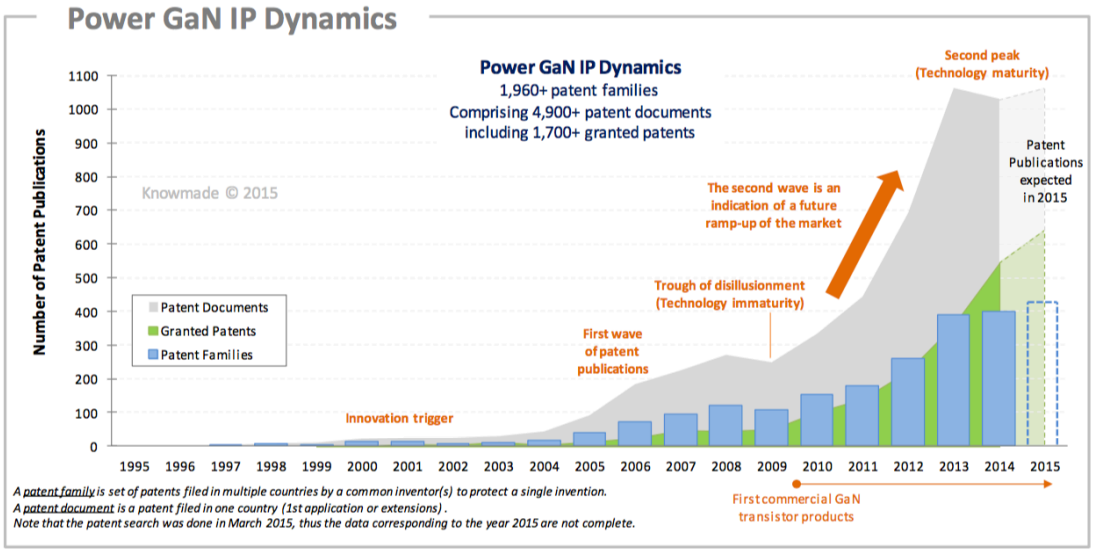



*Figure I. 12 : Analyse réalisée par Yole Développement concernant le nombre de brevets mondiaux relatifs au GaN déposés jusqu'en avril 2015 [Bar15]*

## I.4.2. Domaine d'applications des composants GaN

Le GaN présente un intérêt fondamental pour les applications en électronique de puissance, haute fréquence ainsi qu'en optoélectronique du fait de ses exceptionnelles propriétés électroniques et optiques. Ces dernières années, le nitrure de gallium a pris beaucoup d'essor non seulement pour ces

applications, mais aussi pour les applications de puissance haute tension [Bar15] avec l'apparition des premiers dispositifs de puissance en GaN sur le marché [Par13]. Nous allons présenter, dans cette partie, les différents domaines d'application des composants en GaN, synthétisés sur la Figure I. 13.

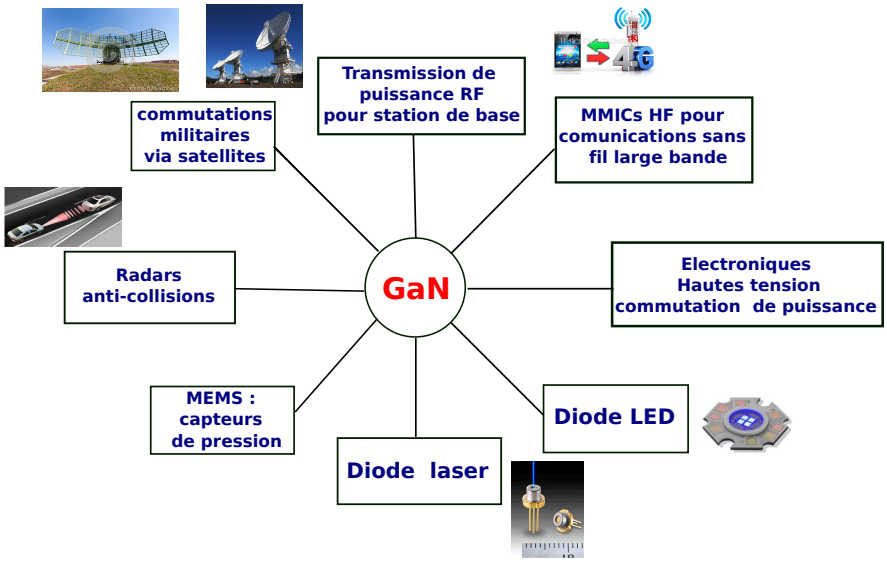



*Figure I. 13 : Les différents domaines d'applications des composants en GaN.*

## I.4.2.1. Applications Optoélectroniques

Le GaN possède des propriétés physiques qui le rendent attractif pour les applications optoélectroniques notamment les diodes électroluminescentes (LED), les diodes lasers (DL) et les photodiodes en GaN. De plus, les progrès accomplis dans la croissance de structures multicouches (GaN, AlGaN, AlN et InGaN…) ont permis le développement du marché pour les composants optoélectroniques. Dans ce paragraphe, nous décrivons quelques applications optoélectroniques utilisant entre autres le GaN.

### *I.4.2.1.1. Diode électroluminescente*

Une diode électroluminescente (LED) est un composant constitué de semiconducteurs capable d'émettre de la lumière lorsqu'il est parcouru par un courant électrique. La structure de base de la LED est une jonction p-n. En polarisation directe, et afin de favoriser les recombinaisons radiatives, on insère généralement au milieu de la jonction p-n un ou plusieurs puits quantiques. En effet, les électrons et les trous seront attirés à l'intérieur du puits au passage du courant. La rencontre spatiale des porteurs de charge sera ainsi facilitée et donc l'émission de lumière par une recombinaison de paires électrons-trous sera plus importante. La Figure I. 14 présente la structure d'une diode électroluminescente qui émet dans le vert à un seul puits quantique avec des couches épitaxiées de GaN et ses alliages AlGaN et InGaN élaborées par MOCVD (Metal-Organic Chemical Vapour Deposition). Une recherche initiée en 1989 par Nakamura, et ensuite exploitée par la société Nichia, a

permis en 1993 de développer les premiers prototypes de LEDs bleues à haute luminosité (supérieure aux précédentes alternatives (1 cd)) à base de GaN [Nak94]. Ces résultats ont été ensuite suivis des LEDs haute luminosité bleues (>10 cd) à puits quantique unique (InGaN) [Nak95]. Les progrès techniques et d'assemblage permettent aujourd'hui de couvrir la bande des longueurs d'ondes d'émission s'étendant de l'ultraviolet (350 nm) à l'infrarouge (2000nm), ce qui répond à de nombreux besoins [Cha14].

Les LED en GaN sont considérées comme une technologie d'avenir dans le domaine de l'éclairage en général. Actuellement, ces diodes électroluminescentes permettent d'émettre une lumière blanche « naturelle » à très longue durée de vie. Elles permettent également de réduire l'énergie consommée par comparaison avec les ampoules traditionnelles à filament de tungstène ou les lampes fluorescentes de basse consommation actuelles [Bem10]. Les LED en GaN sont présentes aussi dans les téléphones, les ordinateurs, d'autres appareils portables et maintenant dans les télévisions et moniteurs à affichage par cristaux liquides (LCD) à rétro-éclairage LED. Notamment, la croissance épitaxiale du GaN sur un substrat de silicium, diminue leur coût de production par rapport aux substrats en saphir.

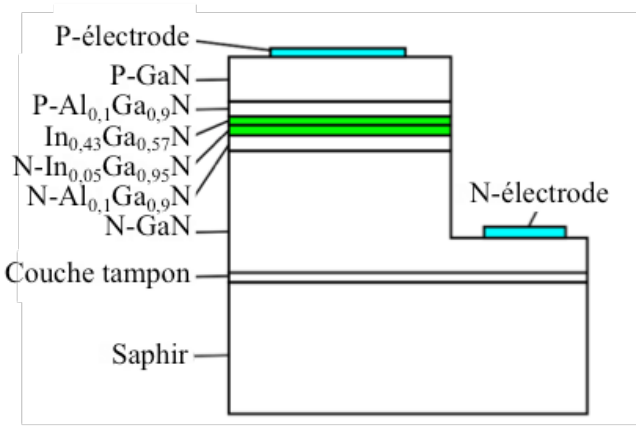



*Figure I. 14 : Structure d'une diode électroluminescente qui émet dans le vert à un seul puits quantique [Nak95]*

#### *I.4.2.1.2. Diode laser*

Les diodes lasers reposent sur les mêmes principes que les diodes LED. La différence réside dans l'intensité injectée et surtout dans le guidage de la lumière dans une direction donnée (en général le long de la couche) et la réfraction grâce à des miroirs, ce qui constitue un oscillateur optique. La Figure I. 15 montre une vue en coupe d'une diode laser en GaN [Men10]. Le faisceau lumineux est transmis dans le puits quantique, composé d'une couche active en InGaN. Les couches de GaN, de part et d'autre de la couche active, sont utilisées comme guides d'onde.

La diode laser permet de transporter un signal contenant des informations sur de longues distances (dans le cas d'un système de télécommunication) ou d'apporter de l'énergie lumineuse pour le pompage de certains lasers (lasers à fibre, laser DPSS) et amplificateurs optiques (OFA, Optical Fiber Amplifier). Les diodes laser en GaN ont une place importante dans le marché des lasers à semiconducteurs, car elles peuvent fournir la longueur d'onde la plus courte. Actuellement, le GaN entre dans la fabrication des lasers bleu-violet à longueur d'onde plus courte (Blu-Ray), qui utilisent un laser bleu de 405 nm et permettent une plus grande précision de gravure et donc, de stocker beaucoup plus d'informations (25 Go) que sur un DVD conventionnel (4,7 Go) [Chr11].

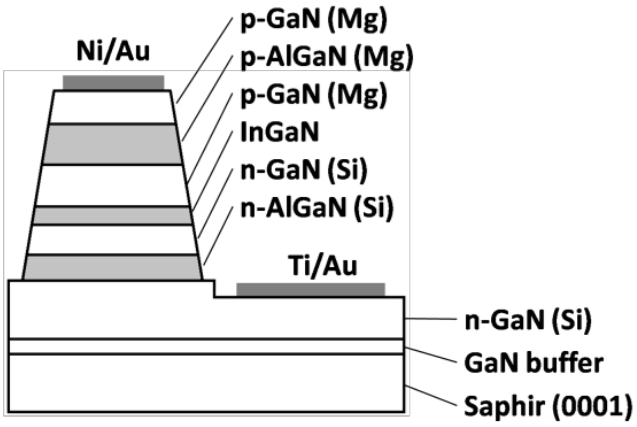



*Figure I. 15 : Schéma en coupe d'une structure typique d'une diode laser en GaN*

### I.4.2.2. Applications Radio Fréquence

Les trois principaux secteurs d'application de l'électronique radio fréquence RF basés sur les transistors en GaN sont la communication sans fil, la défense et la diffusion de données (data broadcast). Les stations émettrices/réceptrices de base cellulaire (BTS)[5] et les applications militaires présentent le plus grand marché des transistors RF en GaN.

Les applications militaires concernent principalement les radars à balayage électronique et le matériel de guerre électronique, en particulier dans la bande X. Les radars à balayage électronique comportent plusieurs antennes (jusqu'à 1000 antennes). Chacun est entraîné par un amplificateur de puissance. La performance d'un radar dépend fortement de sa puissance de sortie. La puissance nécessaire peut être sollicitée grâce à la tension de claquage élevée du GaN. La stabilité du GaN à haute température permet également de réduire le système de refroidissement et d'avoir une conception plus compacte [Zan13].

Depuis les années 2000, les technologies à base de nitrure de gallium connaissent un fort développement dû à leur capacité à supporter des champs plus importants que les composants à base de GaAs. En effet, et à titre d'exemple, Nitronex développe notamment des transistors GaN HEMT sur

[5] BTS (Base Transceiver Station) : désigne une station de base qui assure la couverture radioélectrique d'une cellule du réseau GSM.

des substrats Si de large dimension et à faible coût[6] dont les marchés visés sont les stations de base des liaisons sans fil du 3G, 4G, WiMax et LTE, pour remplacer la technologie dominante, d'implantation de Si-LDMOS limitée par de faibles fréquence de 1 GHz. D'autre part, de nombreuses études qui ont été signalées dans la littérature sur des HEMT en AlGaN/GaN sur silicium (exemple de structure présentée sur la Figure I. 16), montrent des performances très prometteuses comme une puissance de sortie de 3.3 W/mm en bande Ka à 40 GHz [Sol13], combinant des performances en termes de tenue en tension (plus de 100V) et de fréquence de coupure (plus de 200 GHz) [Med13]. Du point de vue technologique, plusieurs voies ont été investiguées pour améliorer les performances des transistors HEMT en GaN en utilisant des épitaxies InAl(Ga)N/GaN [Nse14] comme alternative d'AlGaN/GaN, ainsi que des reprises de croissance en GaN dopé, afin d'améliorer les résistances d'accès et la fabrication des HEMT basés sur une épitaxie face-N.

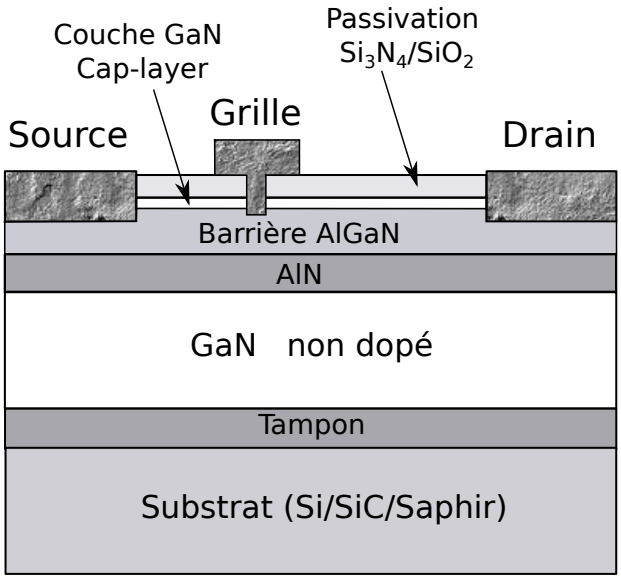



*Figure I. 16 : Schéma en coupe d'une structure typique d'un HEMT en GaN pour des applications hyperfréquence [Sol13]*

### I.4.2.3. Applications de puissance

Les progrès accomplis dans les applications optoélectroniques et RF en terme de qualité de croissance des couches (épaisseur, dopage et qualité cristalline) ont permis le développement des composants de puissance en GaN, comme les HEMTs et les diodes Schottky. Cependant, beaucoup de progrès ont été accomplis avec ces interrupteurs de puissance en GaN concernant des applications comme les onduleurs, les alimentations sans interruption, les véhicules électriques et hybrides, la

[6] http://www.nitronex.com/ganoverview.html (consulté en 2015)

conversion haute tension et dans les applications domotiques [Ngu14]. La technologie GaN permet de réduire de 40% les pertes de conversion de puissance dans les modules [ViPr15], et de réaliser ainsi des dispositifs plus petits et plus efficaces par rapport aux technologies conventionnelles en silicium [Vip15]. Les dispositifs en GaN présentent aussi un fonctionnement fiable à haute température lorsqu'ils sont déposés sur des substrats en SiC ou en diamant [Chu15].

Généralement, les interrupteurs de puissance en GaN sont des transistors HEMT à forte mobilité des électrons à l'interface AlGaN/GaN. Ces transistors sont souvent des composants normalement fermés (normally-on) avec une tension de seuil négative. Pour les utiliser facilement dans la conception de circuits de puissance, un montage en cascode a été mis en place (Figure I. 17). Ce montage utilise un HEMT afin de garantir la tenue en tension à l'état bloqué et un transistor MOS basse tension pour obtenir une tension de seuil positive (Figure I. 17). Différentes études ont montré l'efficacité de ce montage pour une tenue en tension de 600V [Che15] [Im13]. Ce montage cascode affiche aussi des pertes totales réduites de 42%, avec une augmentation du rendement de 0,5% par rapport aux transistors MOS en silicium [Hua14]. Ce dispositif a été étudié par plusieurs entreprises, notamment International Rectifier, MicroGaN, GaN Systems et Transphorm [Ele14] [Par13].

Afin de simplifier les circuits de commande et d'améliorer la fiabilité des circuits de puissance, des structures de transistors HEMT normally-off (avec une tension de seuil positive) ont été proposées au cours des dernières années. Ces transistors de puissance feront l'objet d'une présentation dans la suite du chapitre.

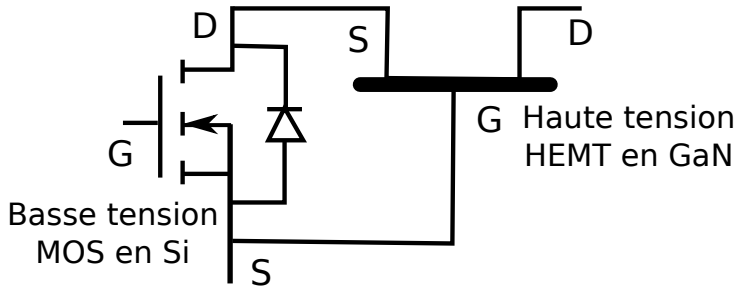



*Figure I. 17 : Montage cascode utilisant un HEMT en GaN pour la haute tension avec un transistor MOS en Si basse tension pour sa tension de seuil positive [Hua14]*

# I-5. Etat de l'art des composants de puissance en semiconducteur grand gap

La production des dispositifs de puissance en SiC et en GaN est actuellement en croissance d'environ 38% par an [Mif14], cela grâce à leurs qualités intrinsèques largement supérieures aux technologies silicium. La Figure I. 18 présente des différents composants de puissance unipolaires et

bipolaires en SiC et en GaN commercialisés [Mad14]. Les composants unipolaires sont plus appréciés pour réaliser des redresseurs de puissance puisque qu'ils offrent de bien meilleures performances en commutation. Nous allons décrire ces différents dispositifs unipolaires en SiC et en GaN (transistors et diode Schottky) ; nous verrons ainsi leurs architectures et leurs performances pour les applications de puissance.

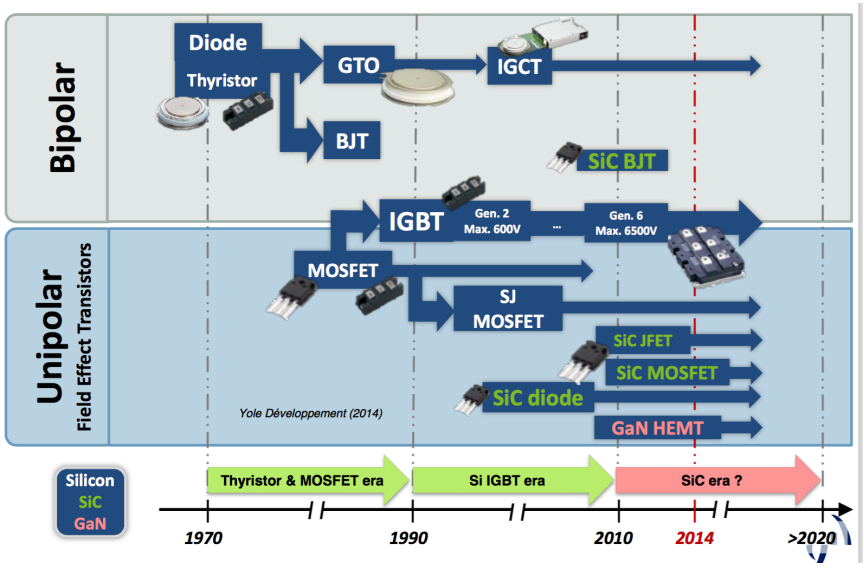



*Figure I. 18 : Différents composants de puissance unipolaires et bipolaires en SiC et en GaN commercialisés au cours du temps [Mad14]*

## I.5.1. Etat de l'art des transistors à effet de champ en semiconducteur grand gap

Les transistors à effet de champ se décomposent en plusieurs familles de composants de puissance : les MOSFET (Metal Oxide Semiconductor Field Effect Transistor) et les JFET (Junction Field Effect Transistor) pour le SiC et les HEMT (High Electron Mobility Transistor) pour le GaN.

### I.5.1.1. JFET en SiC-4H

Le JFET (Junction Field Effect Transistor) est un transistor commandé en tension appliquée entre grille et source. Il est basé sur l'existence d'un canal conducteur entre drain et source dont la conductance peut être modulée à l'aide d'une tension appliquée sur la grille. Le JFET est l'un des interrupteurs SiC les plus matures. Il existe plusieurs types de structures de JFETs (latérale, verticale, symétrique ou asymétrique, simple canal ou double canal). Les structures verticales simple et double canal sont utilisables pour les applications de puissance. La structure verticale présente l'avantage d'une grande densité d'intégration avec une faible résistance à l'état passant (notamment, la résistance

$R_{DS}$ d'un JFET Infineon est de l'ordre de 0,1Ω pour $V_{BR}$=1200V[7]).

En 2012, Infineon a mis en point un cascode à base de JFET SiC (CoolSiC™)[8] associé avec un MOSFET Si [Sie11]. La raison de ce montage est dûe au fait que le JFET SiC est un composant normally-on. Ce composant regroupe deux puces à l'intérieur d'un même boîtier, le premier est un JFET dont le rôle est de garantir la tenue en tension de l'interrupteur, le second est un MOSFET silicium qui assure la non-circulation du courant en absence de polarisation. Cependant, la résistance à l'état passant reste élevée puisque le courant n'est généré que par les porteurs majoritaires et la résistance de la couche de drift est importante pour atteindre une tenue en tension élevée[9]. La Figure I. 19 montre une vue en coupe de la structure d'un JFET d'Infineon. Le JFET Infineon possède deux canaux : vertical et latéral, la mise en conduction se fait dans un canal latéral et la tenue de tension dans un canal vertical. La structure est fabriquée sur un substrat SiC-4H et elle est dopée en tant que JFET de type n avec une couche p+ enterrée reliée à la grille. Une deuxième couche p+ reliée à la source est déposée pour former un canal latéral permettant de commander le courant traversant le composant. La source et le drain sont réalisés sur une couche de semiconducteur fortement dopée $n^+$, ce qui permet la diminution des résistances de la structure. La recherche sur les JFETs à plus haute tension est également active avec notamment la réalisation d'un composant tenant jusqu'à 4kV pour une résistance spécifique à l'état passant de 14,7 mΩ.cm$^2$ [Har15].

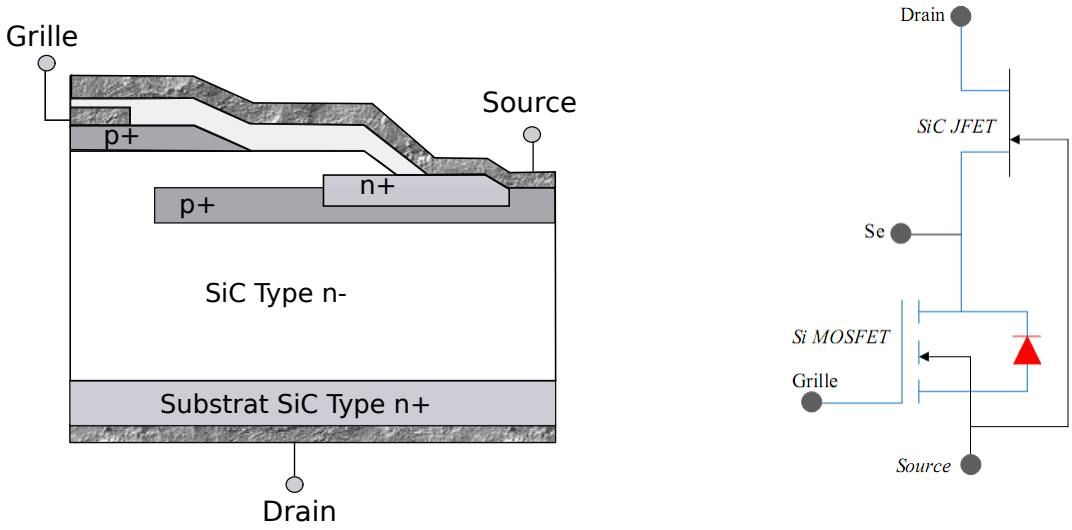



*Figure I. 19 : Vue en coupe d'une demi-cellule d'un JFET SiC Infineon (à gauche) et son montage cascode du JFET (à droite) [Sie11]*

7 Datasheet Infineon SiC- JFET 1200 V CoolSiCTM Power Transistor IJW120R100T1 Rev. 2.0, (2013-09-11)

8 Datasheet Infineon SiC- JFET 1200 V CoolSiCTM Power Transistor IJW120R100T1 Rev. 2.0, (2013-09-11)

9 http://www.infineon.com/cms/en/product/power/sicarbide-sic/coolsic-tm- sic-jfet (consulté en 2015)

### I.5.1.2. MOSFET en SiC-4H

Le MOSFET (Metal Oxyde Semiconductor Field Effect Transistor) est un transistor à effet de champ présentant une grille métallique électriquement isolée du semiconducteur par un diélectrique de type $SiO_2$. Son principe de fonctionnement repose sur l'effet du champ électrique appliqué sur la structure métal-oxyde-semiconducteur. En effet lorsque la différence de potentiel entre la grille et le substrat est nulle, l'oxyde de grille va jouer le rôle d'isolant. En augmentant suffisamment cette différence de potentiel, les charges libres dans le semiconducteur sont repoussées de la jonction semiconducteur/oxyde, créant une zone d'inversion, et ainsi un canal de conduction entre le drain et la source à proximité de l'oxyde sous l'effet du champ électrique appliqué sur la grille.

Le MOSFET est le transistor unipolaire, le plus utilisé en électronique de puissance du fait qu'il est normalement bloqué. Plusieurs travaux de recherche et de nombreux industriels s'y intéressent, notamment Cree, Rohm, Toshiba, General Electric, STMicroelectronics, GE et Infineon... En effet Rohm et Cree sont les premiers à avoir mis sur le marché en 2010/2011 des MOSFET verticaux de puissance en SiC ayant une tension de claquage 1200V. La Figure I. 20 présente la structure d'un MOSFET SiC 1200 V de Cree [Woo10]. Nous pouvons observer sur cette structure la présence d'une jonction PN entre la source et le drain, qui peut être utilisée comme diode de roue libre, ce qui rend possible le fonctionnement du convertisseur sans diode externe. Le principal avantage de ce transistor réside dans la simplicité de la commande rapprochée. Néanmoins, la réalisation du MOSFET en carbure de silicium se heurte à quelques problèmes. En effet, l'interface semiconducteur/oxyde présente des densités de défauts élevées limitant la mobilité des électrons dans le canal et augmentant la résistivité de celui-ci [Per03]. D'autre part, l'oxyde de grille se détériore plus rapidement lorsque la température augmente. Ces deux effets réduisent les performances électriques des transistors MOSFET. En conséquence, ce transistor n'est pas destiné pour des applications haute température et haute fréquence. En effet, l'amélioration de la mobilité dans le canal et la fiabilité à haute température de l'oxyde de grille ont également fait l'objet de nombreuses recherches [Sch02] [Lel11] [Oua14]. En ce qui concerne la haute tension, des démonstrateurs 10 kV ont été réalisés avec une résistance spécifique de 127 $m\Omega.cm^2$ à l'état passant, et un calibre en courant de 10A [Das11].

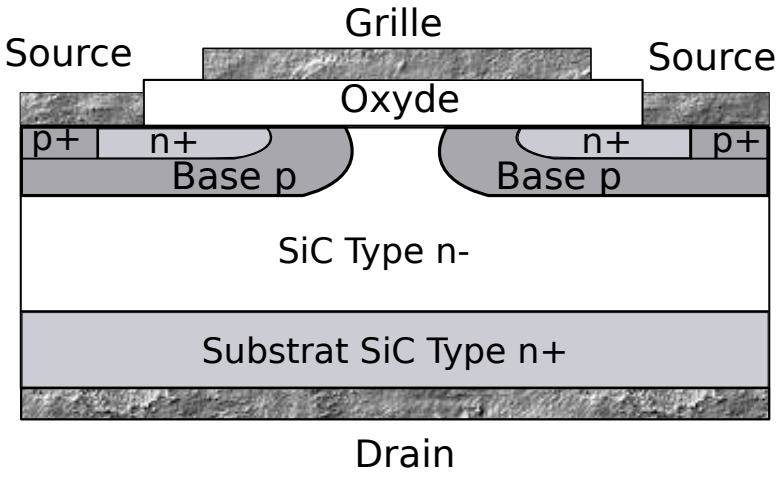



*Figure I. 20 : Présentation d'un transistor MOSFET SiC [Sie11]*

### I.5.1.3. HEMT en GaN

Le HEMT (High Electron Mobility Transistor), connu aussi sous le nom de transistor à effet de champ à hétérostructure, est un transistor à haute mobilité d'électrons. Il est composé de deux semiconducteurs de bande interdite différente (AlGaN et GaN) qui forment à leur interface (ou à l'hétérojonction), un puits quantique dans lequel les électrons sont confinés formant ainsi un gaz bidimensionnel d'électrons (2DEG) qui leur permet d'atteindre des mobilités entre 1500 et 1800 $cm^2.V^{-1}.s^{-1}$ à température ambiante, avec des densités de porteurs de l'ordre de $10^{13}$ $cm^{-2}$ [Ast12], valeur jusqu'à 5 fois plus importante que celle obtenue avec des HEMT en GaAs [Sar07].

Pour mieux comprendre le fonctionnement d'un HEMT AlGaN/GaN, nous présenterons les structures de bande d'énergie à base d'hétérojonction AlGaN/GaN. La Figure I. 21 présente le diagramme des bandes d'énergie à l'hétérojonction, avant et après la mise en contact des matériaux. Les énergies $E_c$, $E_v$ et $E_F$ sont respectivement, la bande de conduction minimale, la bande de valence maximale et le niveau de Fermi. L'hétérojonction est réalisée par la mise en contact des deux semiconducteurs AlGaN et GaN de largeur de bande interdite différente, ce qui entraîne la discontinuité de la bande de conduction ($\Delta E_c$) et de la bande de valence ($\Delta E_v$) [Bre02].

Les deux matériaux (AlGaN et GaN) sont choisis aussi dans le but de créer une chute de potentiel localisée de la bande de conduction en-dessous du niveau de Fermi, pour rassembler les électrons dans un puits quantique, lors de la mise en contact des deux matériaux, comme illustré sur la Figure I. 21. En effet, grâce aux phénomènes de polarisation qui proviennent de la nature intrinsèque de ces deux matériaux utilisés, il n'est pas nécessaire de doper le matériau pour obtenir un gaz bidimensionnel d'électrons (contrairement aux cas des dispositifs en GaAs), vu la présence d'un champ de polarisation interne dans ce type de matériau.

Dans la structure HEMT, l'existence de contraintes mécaniques entre l'AlGaN et GaN génère une polarisation piézoélectrique $P_{pz}$ qui vient s'ajouter aux polarisations spontanées déjà présentes. En effet, la polarisation globale à l'interface est équivalente à la somme algébrique des polarisations piézoélectriques et spontanées, sachant que pour le matériau GaN relaxé (en raison de son épaisseur comprise habituellement entre 1 et 3 µm) il n'y a pas de polarisation piézoélectrique. L'existence de polarisation, dans ces deux matériaux, conduit à l'apparition de charges fixes en surface et à l'interface de l'hétérostructure AlGaN/GaN comme le montre la Figure I. 22. En effet, la densité de charges résultantes $\sigma_{interface}$ créées à l'interface AlGaN/GaN peut être calculée avec l'équation I. 7 [Amb02].

$$\sigma_{interface} = P_{PS,GaN} - \left( P_{PS,AlGaN} + P_{PZ,AlGaN} \right) \qquad (I.7)$$

Dans le cas de HEMT à hétérojonction AlGaN / GaN, la densité de charge est positive. La condition de neutralité des charges conduit à la compensation de ces charges par des électrons, formant ainsi un gaz d'électrons bidimensionnel à l'interface (2DEG) comme le montre la Figure I. 22.

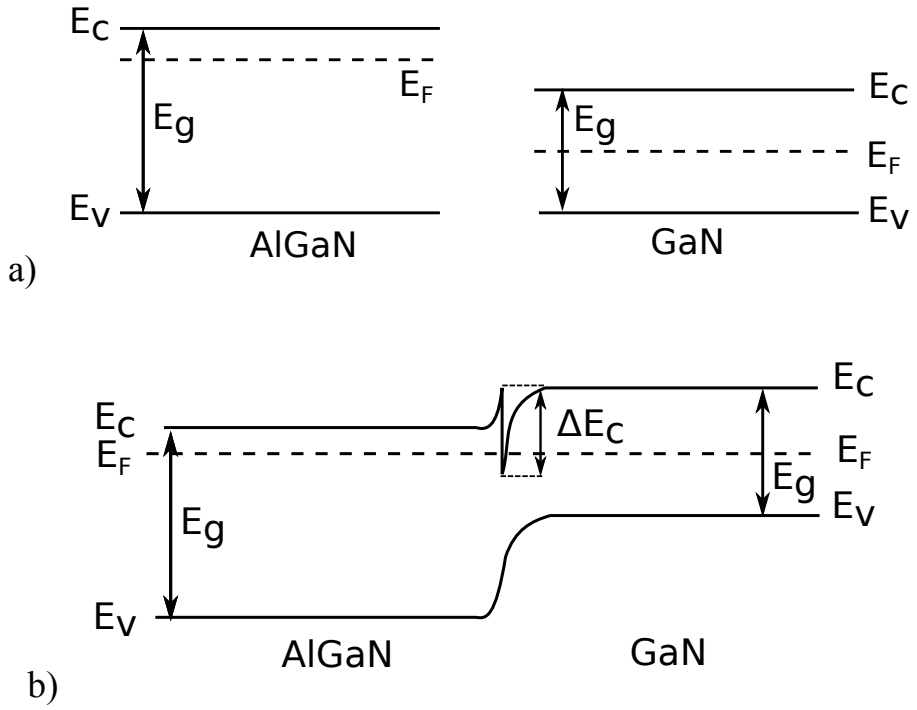



*Figure I. 21 : Diagramme de bandes de l'hétérostructure AlGaN/GaN avant et après la mise en contact des deux matériaux*

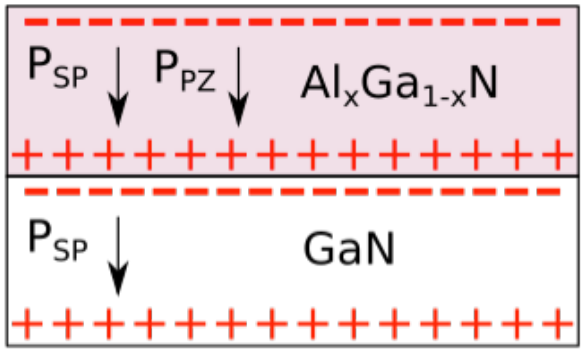



*Figure I. 22 : Répartition des charges et des différentes polarisations dans l'hétérostructure AlGaN/GaN face-Ga*

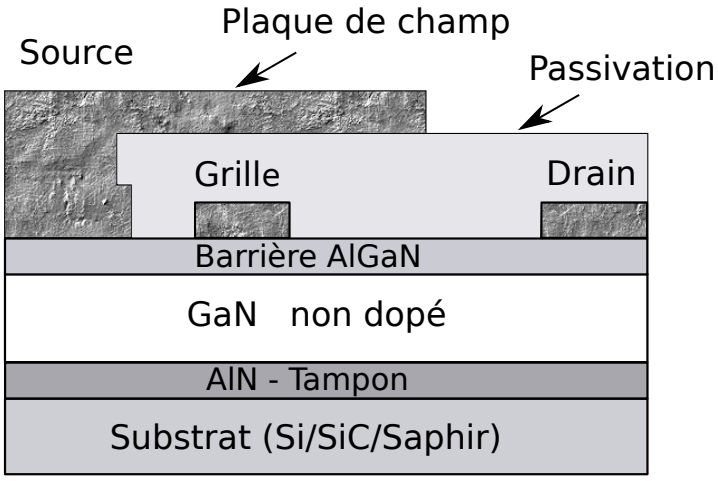



*Figure I. 23 : Structure d'un transistor HEMT AlGaN/GaN*

La structure HEMT AlGaN/GaN de puissance présentée sur la Figure I. 23, est constituée d'une hétérojonction entre le GaN et la couche barrière d'AlGaN. Le GaN est épitaxié sur un substrat à l'aide d'une ou de plusieurs couches tampons en fonction du substrat utilisé pour réduire le désaccord des mailles. Les métallisations de source et de drain ont un comportement ohmique. La métallisation de grille est de type Schottky. Cette dernière électrode permet de moduler la zone de charge d'espace, ainsi que la densité de porteurs dans le canal.

La technologie des transistors de puissance HEMTs 600V existant actuellement a montré des performances nettement supérieures à celles des composants Si concernant le temps de transit (10 fois inferieur à celui du Si) et les pertes en commutation [Par13]. Cependant, les performances de ces dispositifs restent nettement inférieures aux prédictions théoriques [Sai04]. Une des principales raisons est l'effet de piégeage des porteurs au cours du fonctionnement du composant qui perturbe les charges équilibrées dans le gaz d'électron 2DEG et réduit le nombre d'électrons de conduction disponibles, ce qui engendre un effondrement du courant de drain dans les structures HEMTs AlGaN/GaN (current

collapse en anglais) [Vet01] avec l'augmentation de la résistance $R_{ON\text{-}DS}$ du transistor [Sai07] [Jin12] limitant ainsi la puissance de sortie du dispositif.

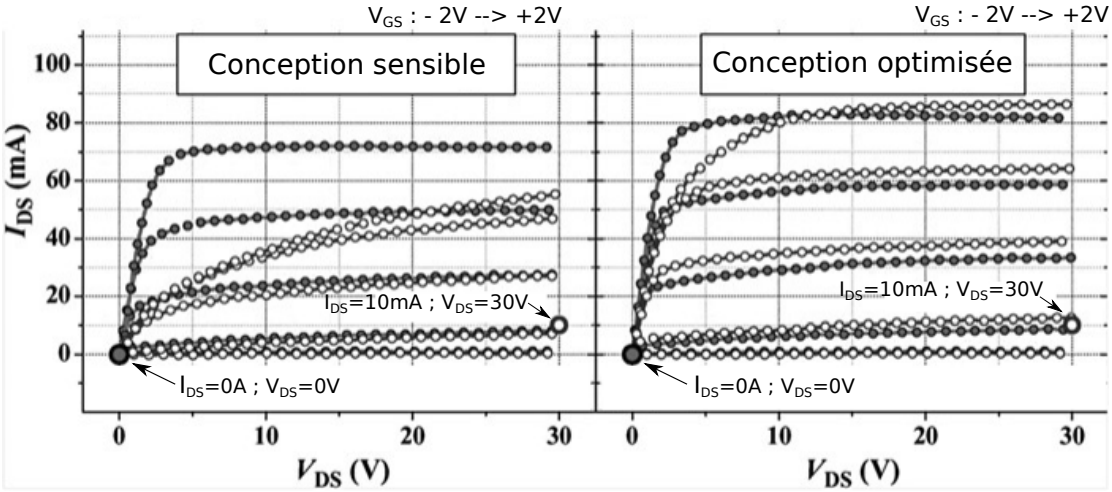



*Figure I. 24 : Caractéristiques de sortie d'un HEMT à hétérostructure AlGaN/GaN (Symboles pleins : Condition DC lors du démarrage $I_{DS}$=0 A, $V_{DS}$=0 V); symboles creux : Condition DC lors du démarrage $I_{DS}$=10 mA, $V_{DS}$=30 V.$V_{GS}$ augmente de -2V à 2V par pas de 1V. (A gauche) structure avant optimisation (à droite) structure après optimisation [Bar10]*

La Figure I. 24 montre deux exemples pour lesquels les caractéristiques de sortie d'un HEMT sont modifiées par l'effet d'effondrement du courant. Nous pouvons observer que la résistance augmente de manière significative et que cela dépend fortement de la conception du HEMT (différence entre les caractéristiques à gauche et à droite dans la Figure I. 24). Plusieurs études ont été réalisées pour améliorer les performances du HEMT et réduire le phénomène d'effondrement du courant du drain. Des structures MOS-HEMT ou MIS-HEMT ont fait l'objet de plusieurs travaux de recherche. Dans ces structures, le contact Schottky est isolé par l'insertion d'une couche d'oxyde comme $TiO_2$ [Yag07], $ZrO_2$ [Dor06], $Al_2O_3$ [Has03], $SiO_2$ [Asi00]… ou par l'insertion d'une couche isolante comme AlN [Sel07] [Cho02] et $Si_3N_4$ [Hu01]… entre le métal et le semiconducteur. Par ailleurs, la structure des plaques de champ permet d'éviter la dégradation des caractéristiques du dispositif sous l'effet d'un champ électrique important et permet de garder un fonctionnement stable du composant. Ces plaques de champ permettent également d'améliorer la tenue en tension de ces dispositifs, en étalant les lignes de champ au bord de la grille vers le drain, réduisant le pic de champ électrique dans cette zone, et par conséquent le courant de fuite. Plusieurs travaux de recherche visent à optimiser la tenue en tension de HEMT en utilisant 2 ou 3 plaques de champ ; des tensions de claquage jusqu'à 1200V ont été obtenues [Bol13].

La structure HEMT avec une couche de GaN de type p sous la grille, appelée (Gate Injection Transistor GIT) est une autre solution technologique. Cette dernière a été proposée par des chercheurs de Panasonic [Kim13] (Figure I. 25), présente une tension de seuil de 2,8V et une résistance de 20

Ω.mm avec une tension de claquage de 670V [Kim13]. Les premiers transistors GIT de puissance commercialisés sur substrat silicium de 150 mm ont été produits aussi par Panasonic. Ces composants affichent un fonctionnement assez stable et une tenue en tension de 600V sans effondrement du courant [Kim13]

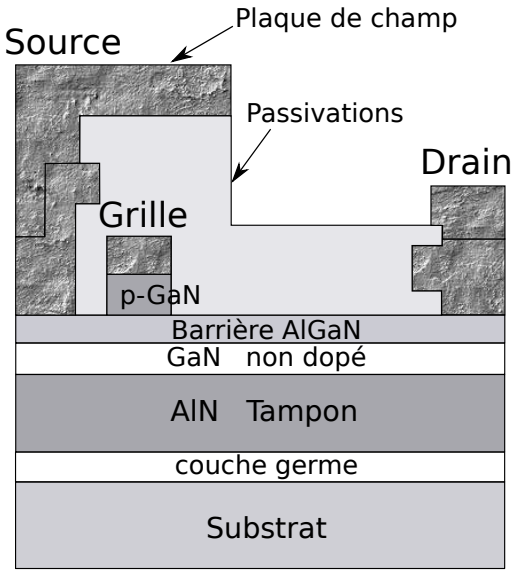



*Figure I. 25 : Schéma en coupe d'une structure d'un HEMT normally-off avec une couche P-GaN sous la grille [Kim13]*

## I.5.2. Etat de l'art des redresseurs de puissance en semiconducteur grand gap

Les diodes Schottky métal-semiconducteur sont des redresseurs de puissance employés dans des applications de commutation de puissance, ainsi que dans les applications radiofréquences (dans la gamme des MHz). L'avantage de ces diodes par rapport aux composants à jonction P-N, est d'avoir une faible tension de seuil à l'état passant, un temps de commutation très court et moins de pertes de puissance, et cela grâce à l'absence de porteurs minoritaires et au faible effet du stockage lors de la commutation. Les diodes Schottky de puissance en silicium sont disponibles sur le marché mais elles sont limitées à des tensions de l'ordre de 250V pour un courant de 1A[10]. La réalisation des diodes Schottky avec des matériaux à large bande interdite comme le SiC et le GaN permet de fonctionner à hautes tensions jusqu'a 10 kV [Hul08], ainsi que de réduire les pertes en conduction [Del12] [Jor05] et de favoriser l'intégration de puissance (réduction de la taille des circuits de puissance et des dissipateurs thermiques) par rapport aux technologies conventionnelles en silicium. Dans cette partie, nous allons présenter des diodes Schottky en SiC et en GaN et leurs avantages pour les applications de puissance ainsi que leurs structures possibles.

[10] Infineon.com datasheet Si Schottky diode BAT240A

### I.5.2.1. Redresseur Schottky SiC-4H

Les premières diodes Schottky en SiC ont été introduites sur le marché en 2001 par Infineon pour une tension nominale de 600V [Zve01]. La structure de la diode Schottky-SiC (SBD) d'Infineon (première génération) est présentée sur la Figure I. 26.a. Cette diode est réalisée sur un substrat $n^+$ avec une première couche épitaxiée servant de couche de field-stop suivie d'une seconde couche épitaxiée dopée $n^-$ (drift) et ensuite d'une protection périphérique JTE (Junction Termination Extension) dopée p, réalisée par implantation ionique. Deux contacts sont à mentionner : ohmique en face arrière et Schottky en face avant.

Plusieurs études présentées dans la littérature ont permis d'évaluer les performances de cette diode Schottky (SBD) en SiC par rapport aux diodes PiN équivalente en Si [Jor05] [Cha00]. Elles ont montré la supériorité en commutation de la diode Schottky en SiC avec un faible temps de commutation ainsi, qu'une faible chute de tension en polarisation directe. En revanche, la diode Schottky (SBD) supporte un sur-courant plus faible et des courants de fuite en polarisation inverse plus importants que la diode bipolaire. En outre, cette diode Schottky souffre de l'augmentation de sa résistivité en augmentant la température de fonctionnement (comme tous les composants unipolaires en SiC) [Rup06]. Pour résoudre ce problème, une deuxième génération de diodes Schottky en SiC a été proposée par Infineon appelée diode JBS (Junction Barrier Schottky) [Bjo06]. Dans la structure de diode JBS, des caissons de type p+ très dopés ont été rajoutés dans la zone active (Figure I. 26.b) afin de réaliser des jonctions PN et d'assembler les avantages de la diode Schottky et ceux de la diode PiN. La présence de la jonction PN dans cette structure permet d'améliorer les capacités de fonctionnement en surcharge de la diode ainsi que de réduire les courants en polarisation inverse, le champ électrique à l'interface métal/semiconducteur et le courant de fuite [Bro08]. La Figure I. 27 présente les caractéristiques en direct d'une diode Schottky-SiC (SBD) 600V 4A et une diode (JBS) 600V 4A [Bjo06]. Nous pouvons observer que les deux diodes SBD et JBS ont la même tension de seuil, ainsi qu'un comportement similaire pour des tensions inférieures à 3 V, mais pour des tensions au-dessus de 5V, la diode Schottky SBD classique atteint ses limites de conduction en raison de l'augmentation de sa résistance dynamique par l'effet d'auto-échauffement, cela limitant le courant maximal et pouvant conduire à l'emballement thermique. D'autre part, le courant dans la diode JBS continue à augmenter avec une conduction bipolaire.

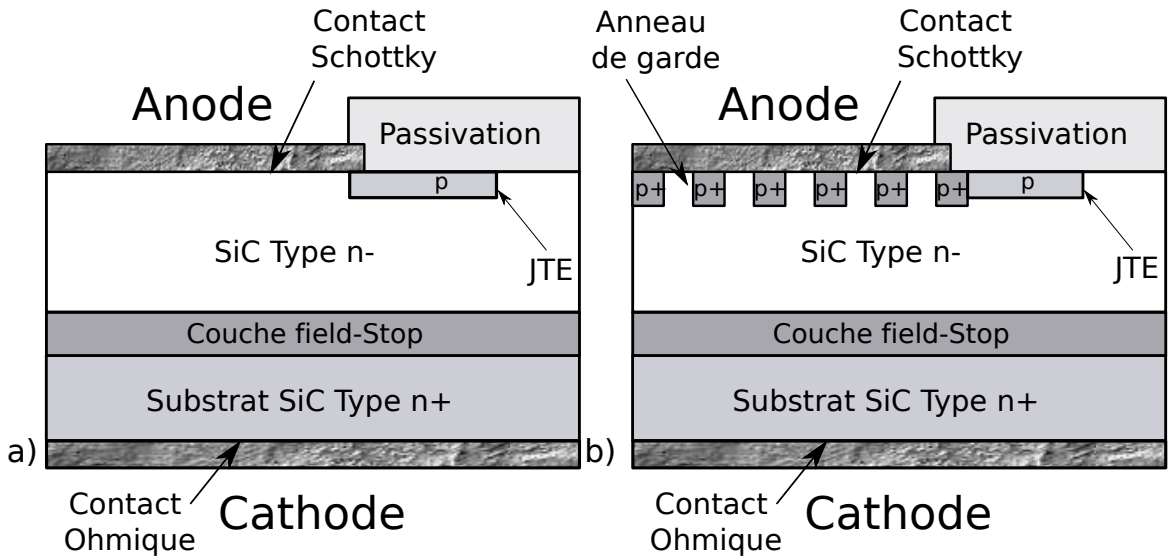



*Figure I. 26 : Structures de la diode Schottky en SiC a) SBD b) JBS [Bjo06]*

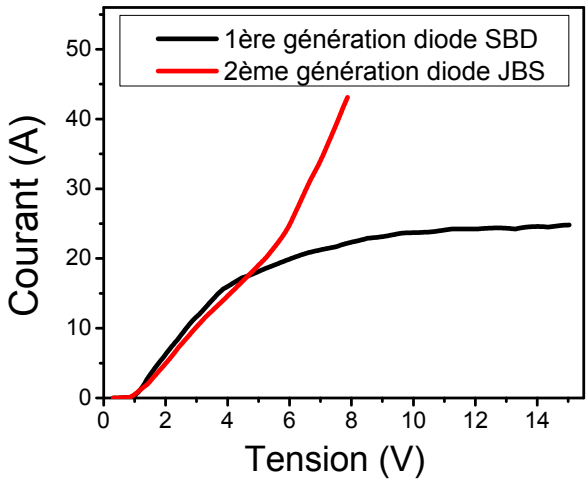



Figure I. 27 : *Comparaison des caractéristiques directes de la diode Schottky première génération SBD avec la diode Schottky deuxième génération JBS* [Bjo06]

Des études récentes ont montré aussi les très bonnes performances que peuvent atteindre les diodes Schottky JBS en SiC en terme de tenue en tension [Hul08] [Imh09] [McN09]. A titre d'exemple, des démonstrateurs réalisés par Hull [Hul08] ont atteint des records de tenue en tension de l'ordre de 10 kV pour un courant de fuite de moins de $10^{-5}$A, ainsi qu'un courant direct de 10A, avec une chute de tension de 3,5 V (à 25°C), pour une épaisseur de la couche $n^-$ de 120 µm, un dopage de $6\times10^{14}$ $cm^{-3}$ et une surface active du composant de 0,88$cm^2$. Ces structures de diodes JBS montrent un fonctionnement stable en polarisation directe sous une injection d'un courant de 20 A/$cm^2$, ainsi qu'une bonne stabilité à haute température sous polarisation inverse de 8 kV à 125°C. Elles présentent néanmoins l'inconvénient d'avoir un coefficient de température positif. En effet, leur résistance augmente de manière significative avec la température de 200mΩ (à 25°C) à 680mΩ (à 200°C).

La dépendance de la résistance à l'état passant avec la température de fonctionnement limite jusqu'à aujourd'hui les performances des diodes Schottky commercialisées à des valeurs de tension de blocage de l'ordre de 1,7kV [Cre10]. Nous présentons, au travers du Tableau I. 5, les caractéristiques (comme la tenue tension en inverse ($V_{BR}$), la tension de seuil ($V_{seuil}$) et le courant direct nominal ($I_{nominal}$)) des diodes Schottky SBD et JBS disponibles sur le marché.

*Tableau I. 5 : Récapitulatif des performances des diodes Schottky disponibles actuellement sur le marché [Son12]*

| Fabricants | $V_{BR}$ (V) | $V_{seuil}$ (V) | $I_{nominal}$ (A) |
|---|---|---|---|
| **Cree (JBS)** | 600 | 1,5 - 1,6 | 1 à 20 |
| | 1200 | 1,6 | 5 à 20 |
| | 1700 | 1,8 - 3,2 | 10 - 20 |
| **Infienon (JBS)** | 600 | 1,5 | 2 à 16 |
| | 1200 | 1,5 | 5 à 20 |
| **STMicroelectronics (SBD)** | 600 | 1,4 - 1,7 | 4 à 12 |

Les diodes Schottky en SiC commercialisées présentent un important calibre en courant, permettant d'envisager leur utilisation dans des applications de correction du facteur de puissance (PFC) et de conversion d'énergie [Cho09]. Cependant, le grand désavantage de ces diodes est leur prix élevé. Comme alternative, des redresseurs à base de GaN ont été proposés dans la littérature, offrant des performances comparables à celle du SiC mais avec un coût beaucoup plus faible [Bri08].

## I.5.2.2. Redresseur Schottky GaN

Les progrès récents sur le développement des couches épitaxiées de GaN sur un substrat bas coût comme le silicium, $Al_2O_3$ (saphir) ou sur un substrat GaN, permettent d'envisager la conception de redresseurs Schottky de puissance compétitifs vis-à-vis du silicium et du carbure de silicium [Gho03] [Ito08]. A ce jour, on ne trouve pas encore de diodes Schottky en GaN sur le marché mais quelques industriels ont commencé à s'y intéresser. Parmi eux, on compte les entreprises Emcore et Velox (spin-off de Emcore), International Rectifier (IR) et STMicroelectronics. Différentes structures de redresseurs Schottky en GaN ont été évaluées dans la littérature, notamment la structure latérale à base d'hétérojonction AlGaN/GaN, la structure pseudo-verticale et la structure verticale.

### *I.5.2.2.1. Redresseur Schottky latéral en GaN*

La diode Schottky latérale en GaN (Figure I. 28) est obtenue à partir d'une structure de transistor HEMT (Figure I. 23) où la grille devient l'anode et le drain et la source sont court-circuités pour jouer le rôle de cathode. Cette architecture offre des perspectives intéressantes pour les appareils à faible résistance en raison de la grande mobilité des gaz d'électrons 2DEG à l'interface AlGaN/GaN. Les

tenues en tension des diodes Schottky latérales sont en augmentation (1200 V [Bol13b], 1500V [Lia13] 1900V [Zhu15]). En utilisant comme protection périphérique 2 ou 3 plaques de champ, leurs résistances à l'état passant sont aussi en amélioration (20 $m\Omega cm^2$ [Bol13b] et 5,12 $m\Omega.cm^2$ [Zhu15]), ainsi que la qualité des contacts Schottky (hauteur de barrière de 0,99eV [Jia13]) et ohmique (0,21Ωmm [Lia13]).

En terme de tenue en tension, le meilleur démonstrateur en GaN a atteint une tension de claquage de 1,9 kV, avec une structure à double plaque de champ ; il a été réalisé par Zhu [Zhu15]. La structure de la diode est présentée sur la Figure I. 28. Les couches épitaxiées de cette diode ont été élaborées par (EPVOM) sur des substrats en silicium et sont constituées de la manière suivante : 1nm de GaN, 20nm de $Al_{0.26}Ga_{0.74}N$, 1nm de AlN, 200nm de GaN, et 4 µm d'une couche tampon (buffer). Sa résistance spécifique à l'état passant est de 5,12 $m\Omega.cm^2$ et sa tension de seuil est inférieure à 0,7 V, pour une distance anode/cathode de 25 µm [Zhu15]. Le contact ohmique de cathode est réalisé sur une couche de semiconducteur fortement dopée $n^+$ ($10^{20}cm^{-3}$) en Si, d'épaisseur de 100nm, mise en œuvre par épitaxie par jets moléculaires (EJM), afin de diminuer la résistance de contact et parasite, ainsi que les courants de fuite [Guo11].

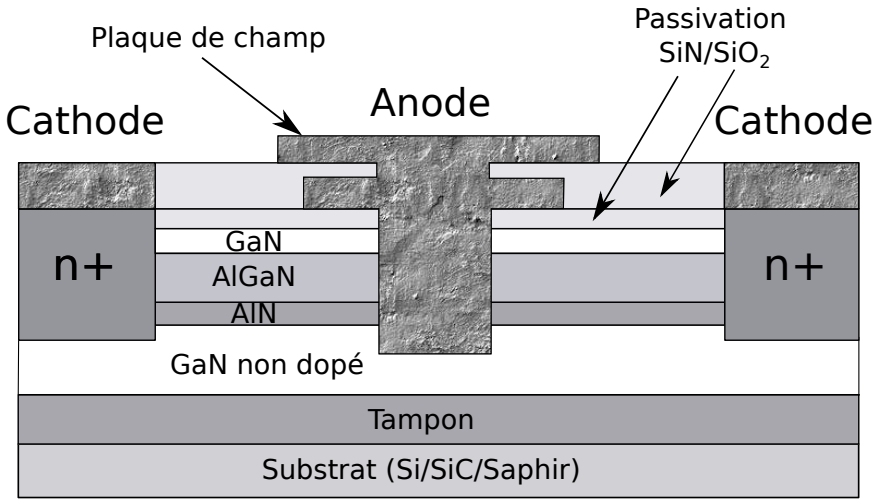



*Figure I. 28 : Coupe transversale de la diode Schottky latérale avec double plaque de champ [Zhu15]*

Les redresseurs Schottky latéraux souffrent encore du phénomène de l'effondrement du courant [Sai10] et de l'absence de protection périphérique efficace à base d'un dopage localisé de type p [Kam12]. La conduction latérale de cette structure conduit malheureusement à une forte augmentation de la taille du composant, ce qui accroît son coût. C'est pour cette raison qu'une conduction verticale est préférable pour les redresseurs de puissance, comme c'est le cas de la structure des redresseurs pseudo-verticaux et verticaux.

*I.5.2.2.2. Redresseur Schottky GaN pseudo-vertical*

La structure du redresseur Schottky pseudo-vertical représentée sur la Figure I. 29 est composée d'un substrat silicium ou saphir, avec une couche tampon à base d'AlN, puis d'une première couche de GaN de type n fortement dopée avec du silicium et finalement, d'une couche de type n faiblement dopée. Une étape de gravure a été réalisée afin d'avoir une circulation verticale du courant en polarisation directe et de réduire la résistance à l'état passant de la diode. L'utilisation des protections périphériques, anneau de garde avec la gravure mesa dans cette structure, favorise en polarisation inverse l'extension verticale du champ électrique dans la région de drift ($n^-$).

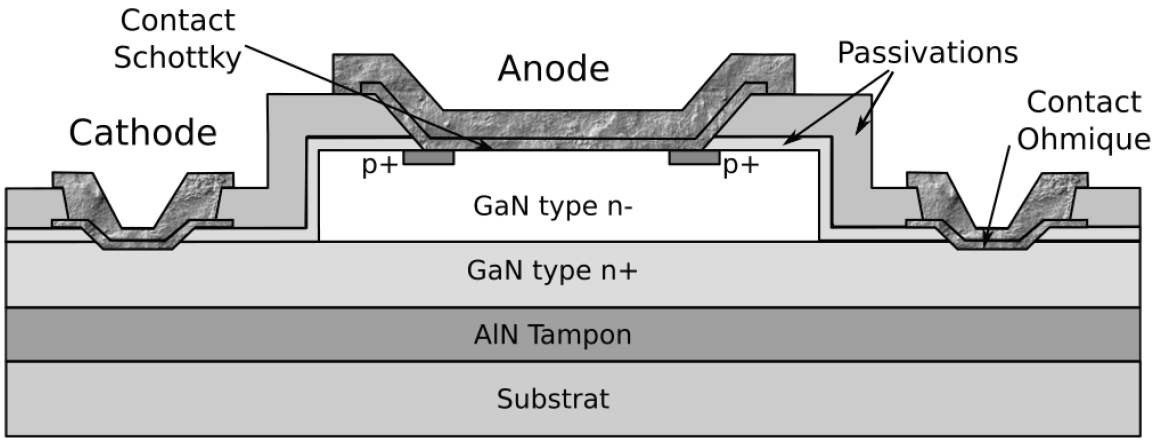



*Figure I. 29 : Coupe transversale de la structure de la diode Schottky pseudo-verticale en GaN [Men10]*

Des démonstrateurs de redresseur Schottky pseudo-verticaux sur substrat saphir ont été réalisés dans le cadre du projet G2ReC [Alq12] [Men10] et ont atteint des tensions de claquage de plus de 600V, avec des facteurs d'idéalité de l'ordre 1,09, ainsi qu'une hauteur de la barrière de 1,06 eV pour un contact Ni/au [Alq12] et une résistance spécifique de contact de $10^{-5}\Omega.cm^2$ [Thi11] [Men10] et de $3{,}6\times10^{-6}\,\Omega.cm^2$ [Alq12] pour un contact Ti /Al (70/200nm).

Cette structure rencontre des limitations technologiques lors de la réalisation des protections périphériques de type p+ (par diffusion et implantation ionique). En effet, pour réaliser de telles zones p+, contrairement au cas du silicium, le caractère réfractaire du GaN interdit les procédés basés sur une diffusion des atomes dopants. Ainsi l'implantation ionique des atomes accepteurs (Mg, Be..), est suivie d'un recuit d'activation et de reconstruction cristalline à haute température. De plus, la température de ce recuit doit être suffisamment élevée (>1100°C) [Iuc07] pour espérer activer un pourcentage intéressant de dopants. Mais nous avons ici le problème de la surface du GaN qui devient instable dès 800°C [Var09] et l'azote des couches supérieures du GaN va s'échapper, entraînant la formation de gouttes de gallium et de trous augmentant considérablement la rugosité de la surface. La solution utilisée par le laboratoire GREMAN (partenaire du projet TOURS2015) passe par le dépôt sur le GaN d'une couche de protection appelée « cap-layer » avant le recuit d'activation [Cay12b].

Une autre technique, actuellement à l'étude au Laboratoire des Multimatériaux et Interfaces (LMI) de Lyon (partenaire également du projet TOURS2015), est de réaliser une épitaxie localisée de ces caissons de GaN p+, en utilisant le procédé de Transport VLS (Vapeur-Liquide-Solide). Il s'agit d'une technique de croissance dans laquelle la surface du germe est placée au contact d'une phase liquide à base de gallium, alimentée en élément azote par une phase gazeuse contenant de l'ammoniac. Le dopage du matériau GaN peut être réalisé par ajout dans la phase liquide d'un additif approprié : Ge pour un dopage de N ou Mg, dans le cas présent, pour obtenir un dopage de type p [Ger12] [Car12].

*I.5.2.2.3. Redresseur Schottky GaN vertical*

Les diodes Schottky verticales en GaN (homoépitaxie) sont fabriquées de la même manière que le silicium et le SiC avec une couche épitaxiée de GaN formée sur un substrat de GaN donnant un bon accord de maille entre l'épitaxie et le substrat et de bonnes conductivités électrique et thermique du haut vers le bas du wafer. Cela a des conséquences positives sur les structures et les performances du redresseur fabriqué. Des démonstrateurs verticaux ont été proposées dans la littérature et offrent une très faible résistance spécifique $R_{on-sp}$, de l'ordre de 1.5 $m\Omega.cm^2$ [Wan11] avec une tension de claquage jusqu'à 800V [Lim11].

La Figure I. 30 présente un exemple de structure de diode Schottky verticale en GaN, fabriquée en utilisant un substrat en GaN d'épaisseur 400 µm et dont la concentration de dopage est de $2\times10^{18}\ cm^{-3}$. Une couche épitaxiée de GaN faiblement dopée ($10^{16}\ cm^{-3}$) d'épaisseur de 7 µm a été élaborée par EPVOM sur le substrat en GaN. La métallisation Ti/Al/Ni/Au (20/80/20/100 nm) pour le contact ohmique a été déposée sur la face arrière du substrat GaN ; d'autre part la métallisation du contact Schottky Ni / Au / Ni (50/250/50 nm) a été déposée sur la face avant [Lim11]. Cette structure de diode Schottky verticale présente une résistance passante spécifique de 3,2 $m\Omega.cm^2$ et une tension de claquage de 800 V [Lim11].

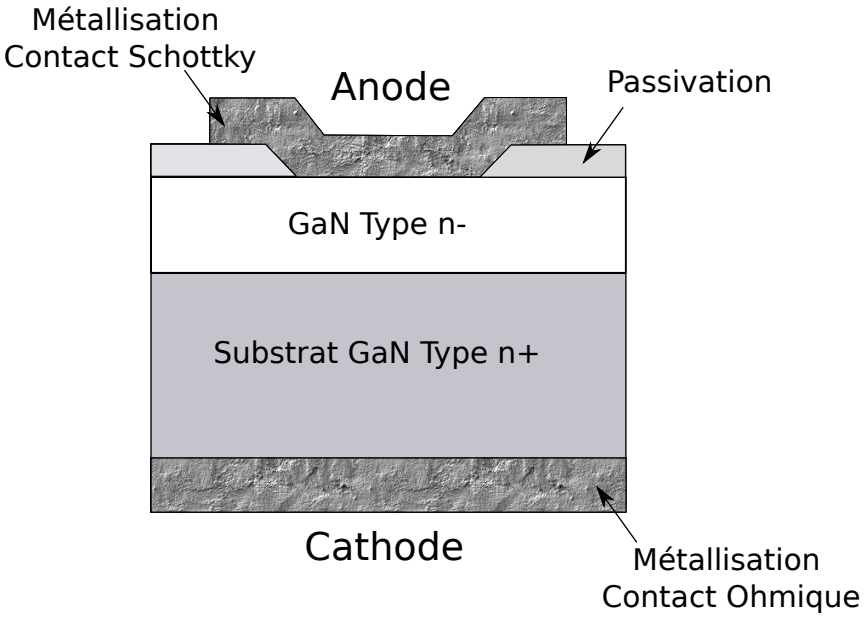
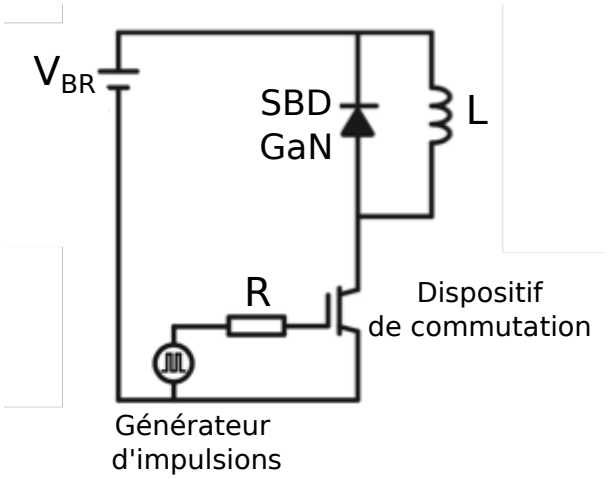
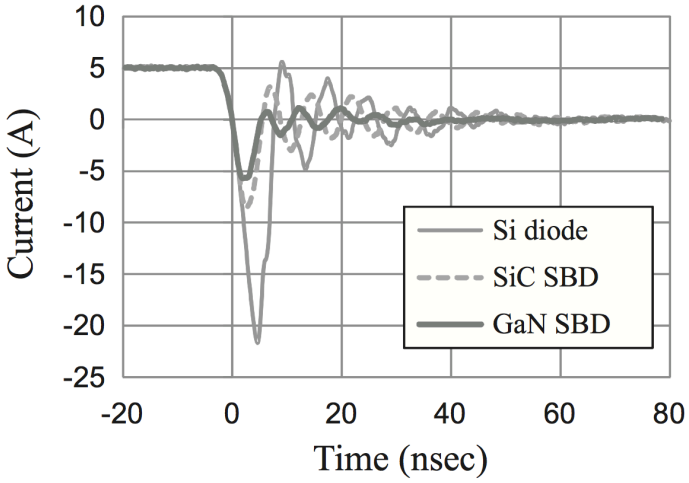



*Figure I. 30 : Coupe transversale de la structure de la diode Schottky verticale en GaN [Lim11]*

Des études récentes ont comparé les performances en commutation de la Schottky verticale en GaN par rapport aux diodes Schottky en SiC et diodes PiN en Silicium [Yos15]. En effet, la Schottky en GaN montre un faible temps de récupération inverse ($t_r$) par rapport aux diodes SiC et Si, ainsi que moins de charges stockées ($Q_{RR}$) et de pertes en commutation (Tableau I. 6). La Figure I. 31 présente les caractéristiques des courants de recouvrement inverses pour les trois types de diodes. Nous pouvons observer que la chute de courant de la diode Schottky en GaN est inférieure à celle des autres diodes. De plus, par rapport à la diode Schottky en SiC, le courant de la diode en GaN devient nul plus rapidement. Cela implique que la diode en GaN permet de réduire les bruits et les pertes dans tout le circuit par rapport aux autres composants. Cependant, ces dispositifs en GaN ne constituent encore pas de vrais concurrents pour les dispositifs en SiC, à cause de leur coût relativement important pour une utilisation à l'échelle industrielle [Kam12]. C'est pour cette raison que nous avons concentré notre attention dans cette étude sur la structure pseudo-verticale GaN et sur la structure latérale à hétérojonction AlGaN/GaN.




a)




b)

*Figure I. 31 : a) Schéma d'un circuit de test pour mesurer les caractéristiques de recouvrement inverse ;b) caractéristiques inverses de commutation [Yos15]*

Tableau I. 6 *: Comparaisons des performances en commutation d'une diode Schottky GaN, d'une diode Schottky en SiC et d'une diode PiN en Silicium*

| | **$T_r$ (nsec)** | **$Q_{RR}$ (nC)** |
|---|---|---|
| **Diode Schottky GaN** | 5,2 | 19,4 |
| **Diode Schottky SiC** | 5,5 | 29,6 |
| **Diode Si** | 7,6 | 91,0 |

# I-6. Objectif de la thèse.

Cette thèse s'inscrit dans le cadre du projet national (TOURS2015), dont les partenaires sont la société STMicroelectronics, les laboratoires CEA-LETI, LMI, GREMAN et GREMI. L'objectif du projet TOURS2015 est de réaliser, dans un matériau GaN épitaxié sur un substrat silicium, un

redresseur avec un calibre en tension de l'ordre de 600V présentant toutes les qualités requises pour les applications en électronique de puissance. Notre contribution dans ce projet se focalise sur l'optimisation de l'architecture du redresseur Schottky de puissance en nitrure de gallium par le biais de la simulation.

Dans le cadre de précédents développements de redresseurs Schottky en nitrure de gallium, une première génération de redresseurs Schottky a été conçue et caractérisée dans le projet national G2ReC [Men10] [TJ12.a]. Certaines briques technologiques élémentaires pour la réalisation de tels dispositifs ont déjà été étudiées telles que le contact ohmique [TJ12.b] [Cay12a] [Men09], le contact Schottky [Men10] [TJ12.a] et l'implantation ionique [Baz12]. La corrélation des propriétés électriques des diodes de première génération avec les simulations par éléments finis SENTAURUS permettra de définir de nouvelles structures innovantes avec une densité de puissance améliorée. Dans ce cadre, une adaptation des modèles de simulation à partir des paramètres physiques du GaN extraits depuis la littérature est nécessaire pour avoir une modélisation précise du redresseur Schottky en GaN. La simulation par éléments finis SENTAURUS ainsi que les modèles et l'adaptation des paramètres du GaN font l'objet du deuxième chapitre. Ensuite, une étude d'optimisation de l'architecture de redresseur Schottky sera réalisée en passant d'une structure quasi-verticale à une structure latérale à hétérojonction AlGaN/GaN. Le choix de ce changement sera justifié dans le chapitre III. Les paramètres géométriques et technologiques des deux redresseurs GaN ont été variés afin de diminuer la résistance à l'état passant et d'augmenter la tension de claquage, puis l'impact des protections périphériques a été étudié afin d'assurer une tenue en tension optimale du composant. Enfin, nous avons conçu un nouveau jeu de masques permettant de réaliser des dispositifs de test, visant à étudier expérimentalement l'impact des paramètres géométriques sur les performances du redresseur, d'extraire les paramètres physiques du GaN et d'adapter les paramètres des modèles de simulation. Finalement, les résultats de simulation seront comparés avec les mesures des structures de test afin de valider les paramètres des modèles de simulation du redresseur GaN.

# I-7. Conclusion

Les technologies à semiconducteurs à large bande interdite, et notamment la technologie GaN, introduisent de nouvelles potentialités pour l'électronique de puissance et des hyperfréquences grâce à des qualités intrinsèques largement supérieures aux technologies silicium. Durant les dernières années, des progrès considérables et rapides ont été réalisés tant sur ce matériau GaN que sur les procédés technologiques et dispositifs à base de GaN : une attention particulière a été consacrée aux applications de puissance. Cependant, le développement d'interrupteurs de puissance performants nécessite encore de nouvelles recherches sur la qualité du matériau, le traitement de surface et la conception. De nombreux de progrès ont été accomplis dans les HEMT et les diodes Schottky en GaN.

Les transistors HEMT sont déjà commercialisés mais les diodes Schottky en GaN sont toujours dans la phase d'optimisation. Cependant, différentes structures de diodes Schottky ont été étudiées : verticales, pseudo-verticales, latérales et à hétérojonction. Cette thèse a pour objectif de réaliser une diode Schottky en GaN sur substrat en silicium à faible coût possédant une tension de claquage comprise entre 600 et 1200 V.

# Chapitre II : Techniques de simulation, de conception et de caractérisation des redresseurs Schottky en GaN

## II.1. Introduction du chapitre

L'objet de nombreux travaux de recherche au cours des dernières années est la conception des dispositifs d'électronique de puissance en GaN. Ces travaux s'appuient sur l'utilisation des simulateurs numériques de type éléments finis. L'objectif de ce chapitre est de présenter l'ensemble d'outils et techniques nécessaires pour la conception et la simulation d'un composant en GaN comme la diode Schottky de puissance, afin d'optimiser ses performances en direct et en inverse dans des conditions réalistes de fonctionnement. Les simulations électriques sont faites avec un simulateur numérique de type éléments finis : SENTAURUS$^{TM}$ [Sen14]. L'obtention d'une simulation correcte et précise d'un composant de puissance en GaN nécessite l'adaptation des paramètres des modèles au GaN. L'étude bibliographique sur les structures en GaN effectuée dans le premier chapitre a permis d'extraire les principales propriétés physiques et électriques du GaN afin de renseigner les paramètres des modèles physiques du simulateur. La conception, la fabrication et les caractérisations électriques des structures de tests devraient aussi permettre d'améliorer la connaissance de ces mêmes paramètres.

Dans la première partie de ce chapitre, nous nous intéresserons à la modélisation numérique des diodes Schottky en GaN. Nous allons présenter l'outil de simulation SENTAURUS et décrire les différentes techniques utilisées ainsi que les modèles. La description des structures des diodes étudiées et leur processus de fabrication fera l'objet de la deuxième partie de ce chapitre. La troisième partie sera consacrée à l'état de l'art des contacts métal/semiconducteur (ohmique et Schottky) de la diode Schottky en GaN qui permettront de faire passer le courant au sein du composant. A la fin de ce chapitre, nous présenterons les méthodes utilisées pour la caractérisation statique de la diode Schottky de puissance, ainsi que les méthodes de mesure et d'extraction de la résistance spécifique de contact qui caractérise un contact ohmique.

# II.2. Présentation du simulateur

SENTAURUS est un ensemble de logiciels permettant de simuler des structures de composants dans un espace à une, deux et trois dimensions, en résolvant, numériquement et de façon couplée, les trois équations aux dérivées partielles de la physique des composants (équation de Poisson et les deux équations de continuité pour les électrons et les trous), bases pour simuler le transport de porteurs dans les dispositifs semiconducteurs, ainsi que l'équation thermique par la méthode des éléments finis.

Deux étapes sont essentielles pour la simulation par éléments finis. Premièrement, on commence par décrire la structure du dispositif à modéliser et à définir la géométrie de la structure, ainsi que le profil de dopage de manière analytique (uniforme et/ou gaussienne) sans oublier une étape importante de maillage qui doit être ajustée. La deuxième étape de la simulation est consacrée à la résolution des trois équations aux dérivées partielles de la physique des composants.

La première équation de base régissant le transport d'électrons est l'équation de Poisson ; elle est donnée par l'expression suivante :

$$\nabla\, \varepsilon \nabla \phi = -q\,(p - n - N_D - N_A) \qquad (\text{II. 1})$$

Où n et p sont les concentrations d'électrons et de trous, ε est la permittivité diélectrique, ϕ est le potentiel électrostatique, q est la charge élémentaire, $N_D$ est la concentration des donneurs ionisés et $N_A$ est la concentration en accepteurs ionisés.

Les deuxième et troisième équation de base pour le transport des porteurs sont les équations de continuité pour les électrons et les trous ; dans le cas général, elles sont données par les relations suivantes :

$$\nabla J_n = qR + q\frac{\partial n}{\partial t} \qquad (\text{II. 2})$$

$$et \quad -\nabla J_p = qR + q\frac{\partial p}{\partial t} \qquad (\text{II. 3})$$

Où R est le taux de recombinaison électron-trou net (recombinaison - génération), $J_n$ est la densité de courant d'électrons et $J_p$ est la densité de courant de trous. A l'état d'équilibre, les équations (II.2) et (II.3) deviennent :

$$\nabla J_n = 0 \qquad (\text{II. 4}) \qquad et \qquad \nabla J_p = 0 \qquad (\text{II. 5})$$

Ces équations sont discrétisées par le maillage et sont résolues par la méthode itérative de Newton. On peut agir sur le pas du calcul, le nombre d'itérations et la précision sur l'erreur. La convergence dépend de ces paramètres et du maillage de la structure. Le principal problème des

simulations par éléments finis est de réaliser un maillage adéquat. Il faut donc avoir un maillage précis dans les zones où le champ électrique subit des variations intenses (à proximité des jonctions et les bords des électrodes) et un maillage plus « grossier » dans les zones moins importantes (au milieu de la couche épitaxiée, par exemple). L'exemple de la Figure II. 1 montre un maillage 2-D de la diode Schottky dans la zone des contacts de l'anode et de l'anneau de garde P+.

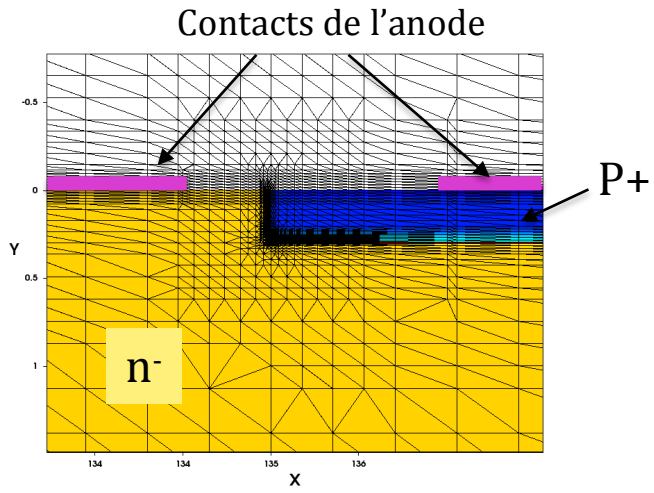



*Figure II. 1 : Maillage 2-D dans la zone des contacts de l'anode et de l'anneau de garde P+*

La modélisation des composants de puissance en nitrure de gallium (GaN) nécessite une étude précise des modèles physiques ainsi que leurs paramètres.

## II.3. Modèles et paramètres physiques du GaN et de AlN

Le logiciel SENTAURUS propose des modèles physiques avec des paramètres définis par défaut suivant le type du matériau. En ce qui nous concerne, nous avons choisi d'étudier le GaN, l'AlN et l'AlGaN. Comme il n'existe pas de paramètres pour les matériaux GaN et AlN par défaut, nous avons été amenés à ajuster les paramètres du GaN et AlN selon des paramètres issus de la littérature. Cependant, les paramètres concernant les alliages ternaires $Al_xGa_{1-x}N$, sont calculés par une interpolation linéaire entre les valeurs des composés binaires (AlN et GaN), utilisant la loi de Vegard donnée par la formule suivante [Veg21].

$$P(Al_XGa_{1-X}N) = x\,P(GaN) + (1-x)\,P(AlN) \quad \text{(II. 6 )}$$

Où P (x) représente la propriété électrique à interpoler, cette interpolation étant généralement étendue aux propriétés structurales, thermiques et mécaniques. Les modèles physiques les plus importants que nous avons utilisés au cours de la simulation sont : la bande d'énergie interdite, la mobilité des porteurs, l'intégrale d'ionisation et la conductivité thermique.

## II.3.1. Modèle de la bande d'énergie interdite

Le modèle de variation de la bande interdite, $E_g$, en fonction de la température est décrit par l'équation suivante :

$$E_g(\mathrm{T}) = E_g(0) - \frac{\alpha T^2}{(T+\beta)} \quad (\mathrm{II.7})$$

$E_g$(T) est la bande d'énergie interdite (gap) du matériau à une température T donnée [eV]

$E_g$ (0) est le gap du matériau à 0K [eV]

$\alpha$ est une constante empirique [eV/K]

$\beta$ est une constante associée à la température de Debye [K]

T est la température au sein du composant en [K]

Les paramètres de cette équation pour les matériaux GaN et AlN sont donnés dans le Tableau II. 1.

*Tableau II. 1 : Paramètres de dépendance thermique de la bande interdite*

| **Paramètre** | **GaN** [Bou01] | **AlN** [Guo94] |
|---|---|---|
| $E_g$(0) (eV) | 3,47 | 6.2 |
| α (meV/K) | 0,77 | 1,79 |
| β (K) | 600 | 1462 |

L'énergie de bande interdite des ternaires $Al_xGa_{1-x}N$ est calculée par interpolation entre les valeurs de GaN et AlN (Tableau II. 1) selon l'équation suivante [Veg21] :

$$E_g(Al_XGa_{1-X}N) = x\,E_g(GaN) + (1-x)\,E_g(AlN) - b\,x\,(1-x) \quad (II.8)$$

Où b représente le coefficient de non linéarité (en anglais, paramètre de bowing). Les valeurs rapportées de ce dernier montrent une grande variation allant de 0,8 [Yos82] à 1,33 [Sha99]. Cependant, plusieurs auteurs [Kha82] [Och99] montrent une variation linéaire (b = 0), que nous avons adoptée dans nos simulations.

## II.3.2. Modèle de la mobilité des porteurs

Afin de caractériser le transport du courant dans les dispositifs de puissance, il est nécessaire de tenir compte de la mobilité des porteurs majoritaires (ici les électrons) en fonction de l'intensité du champ électrique. En effet, deux modèles de mobilité ont été adaptés dans nos simulations.

- Modèle de mobilité pour les faibles champs électriques
- Modèle de mobilité pour les forts champs électriques

À de faibles champs électriques, la mobilité est presque constante et la vitesse des électrons

augmente linéairement avec l'augmentation du champ électrique. *Le modèle de mobilité à faible champ électrique* que nous utilisons en simulation est une formulation analytique adaptée au GaN proposée par Arora [Aro82]. Elle permet de décrire la variation de la mobilité en fonction de la concentration totale de dopants ionisés et de la température, suivant la relation suivante :

$$\mu_{dop}(N_i, T) = \mu_{min} + \frac{\mu_{max}}{1 + \left(\frac{N_i}{N_{ref}}\right)^A} \qquad (II.9)$$

Avec

$$\mu_{min} = A_{min}\left(\frac{T}{T_0}\right)^{\alpha_m} \qquad (II.10)$$

$$\mu_{max} = A_d\left(\frac{T}{T_0}\right)^{\alpha_d} \qquad (II.11)$$

Et

$$N_i = A_N\left(\frac{T}{T_0}\right)^{\alpha_N} \qquad (II.12)$$

$$A = A_a\left(\frac{T}{T_0}\right)^{\alpha_a} \qquad (II.13)$$

Où $\mu_{min}$ est la valeur de mobilité minimale, $\mu_d$ est la différence entre les mobilités maximale et minimale, $N_{ref}$ est la concentration de référence, A* est un facteur exponentiel qui contrôle la pente autour de $N = N_{ref}$, $N_i = N_A + N_D$ et désignant la concentration totale des impuretés ionisées, $T_0 = 300$ K, et T est la température du composant. $\alpha_m$, $\alpha_d$, $\alpha_N$, $\alpha_a$, $A_{min}$, $A_d$, $A_N$ et $A_a$ sont des paramètres d'ajustement. Les paramètres de ces équations, utilisés dans nos simulations, sont consignés dans le Tableau II. 2

*Tableau II. 2 : Paramètres du modèle de mobilité des électrons pour le GaN et l'AlN*

| Paramètre | GaN [Mna03] | | AlN [Pip07] | | Unit |
|---|---|---|---|---|---|
| | Electrons | Trous | Electrons | Trous | |
| $A_{min}$ | 88 | 2 | 13,4 | 0 | $cm^2/V.s$ |
| $\alpha_m$ | -0,57 | -0,57 | 1,21 | 0 | 1 |
| $A_d$ | 1000 | 170 | 725,1 | 30 | $cm^2/V.s$ |
| $\alpha_d$ | -2,33 | -2,33 | -3,21 | -3,21 | 1 |
| $A_N$ | $1,4\times10^{17}$ | $2,35\times10^{17}$ | $2.25\times10^{17}$ | $2.25\times10^{17}$ | $cm^{-3}$ |
| $\alpha_N$ | 2,4 | 2,4 | 7,45 | 7,45 | 1 |
| $A_a$ | 0,45 | 0.45 | 0.41 | 0.41 | 1 |
| $\alpha_a$ | -0,146 | -0,146 | -0,18 | -0,18 | 1 |

Les paramètres de l'équation (II.9) ont été ajustés par rapport à quelques valeurs de mobilité présentes dans la littérature. La Figure II. 2 montre les courbes ajustées pour la mobilité des électrons.

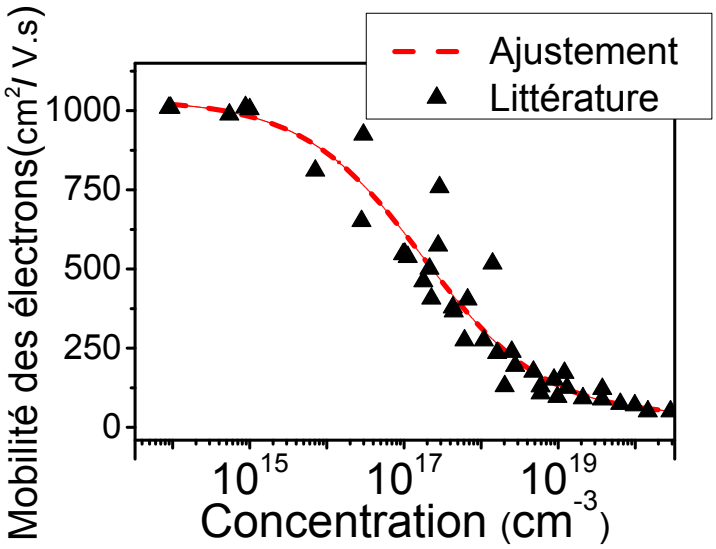



*Figure II. 2 : Courbes ajustées de la mobilité des électrons en fonction de la concentration, pour T=300K [Ile73] [Kha91] [Str92] [Lom88] [Loo01]*

Le modèle de Canali [Cana75] permet de simuler le phénomène de saturation de la vitesse des électrons, ainsi que de la mobilité à fort champ électrique. La formulation analytique suivante explicite ce modèle :

$$\mu_{canali} = \frac{\mu_{low}}{\left(1 + \left(\frac{\mu_{low} E}{V_{sat}}\right)^{\beta}\right)^{1/\beta}} \qquad (II.14)$$

E représente le champ électrique, $\mu_{low}$ est la mobilité dans le matériau à faible champ. Le paramètre β est un paramètre d'ajustement. Les valeurs de $V_{sat}$ et β utilisées dans les simulations sont synthétisées dans le tableau suivant :

*Tableau II. 3 : Les paramètres du modèle de mobilité de Canali*

| Paramètre | GaN | AlN | Référence |
|---|---|---|---|
| $V_{sat}$ ($10^7$cm.s$^{-1}$) | 2,5 | 1,5 | [Bar02] [Tre02] |
| **β** | 2 | 2 | [Lac09] |

La mobilité totale est obtenue en utilisant les deux modèles Canali et Arora à fort et faible champ électrique suivant la loi de Mathiessen (l'équation II.15) :

$$\frac{1}{\mu_{tot}} = \frac{1}{\mu_{dop}} + \frac{1}{\mu_{canali}} \qquad (II.15)$$

Cependant, les modèles de mobilité dans le logiciel SENTAURUS ne tiennent pas compte des effets quantiques qui conduisent à une augmentation de la mobilité à l'interface AlGaN/GaN. Pour résoudre ce problème et afin de modéliser la mobilité dans cette zone, nous avons été amenés à introduire une couche entre la barrière AlGaN et la couche de drift du GaN, que nous appelons « GaN channel » (voir Figure II. 3.a), où nous avons augmenté localement la mobilité et la vitesse des porteurs par l'intermédiaire des paramètres $\mu_{low}$ et $v_{sat}$ du modèle de Canali. Le Tableau II. 4 présente les valeurs de la mobilité électronique et de la vitesse de saturation à l'interface AlGaN / GaN correspondant aux valeurs trouvées dans la littérature. La Figure II. 3.b présente la variation de la mobilité des électrons et de la densité des électrons dans l'hétérostructure AlGaN/GaN. Nous observons sur cette figure la supériorité de la mobilité des électrons et de la densité des électrons dans l'hétérostructure AlGaN/GaN simulée, comparées à celles de GaN.

*Tableau II. 4 : Valeurs de la mobilité électronique et de la vitesse de saturation à l'interface AlGaN / GaN*

| Paramètre | AlGaN / GaN | Référence |
|---|---|---|
| $\mu_{low}$ ($cm^2/V_s$) | 1800 | [Kan15] [Han09] |
| $V_{sat}$ ($10^7 cm.s^{-1}$) | 3 | [Tre02] |

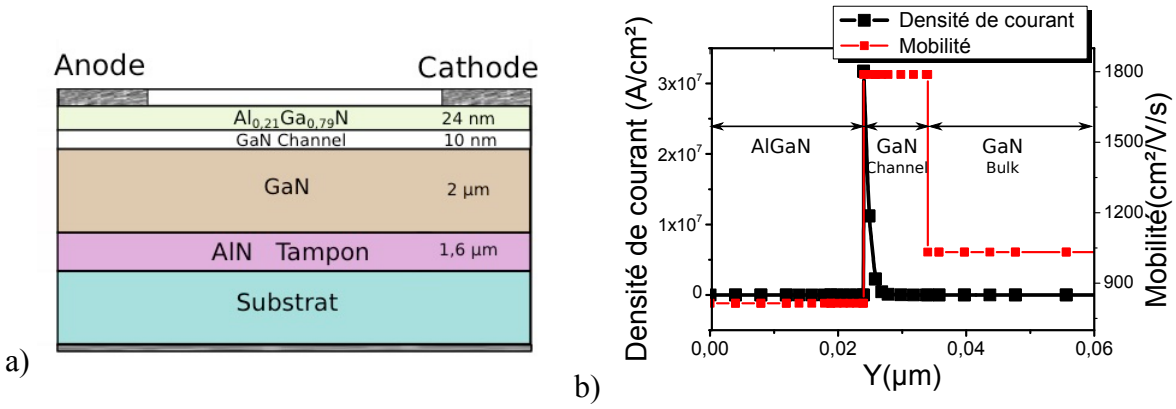



*Figure II. 3 : a) Positionnement de la couche « GaN channel » dans l'hétérostructure AlGaN/GaN b) Variation de la mobilité des électrons et de la densité des électrons dans l'hétérostructure AlGaN/GaN*

## II.3.3. Modèle d'intégrale d'ionisation

Le claquage généré par le mécanisme de multiplication des porteurs est contrôlé suivant le modèle d'intégrale d'ionisation. Cette intégrale est calculée pour chaque valeur du champ électrique dans la zone de charge d'espace (Figure II. 4) suivant les équations (II.16) et (II.17). Lorsque l'intégrale d'ionisation est égale à l'unité, nous avons un claquage par avalanche.

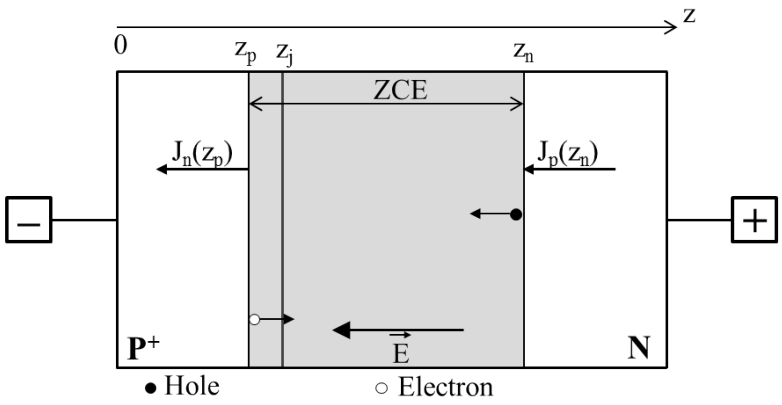



*Figure II. 4 : Déplacement des porteurs dans une jonction p+/n sous polarisation inverse.*

$$I_n = \int_{z_p}^{z_n} \alpha_n \exp\left(-\int_{z_p}^{z}(\alpha_n - \alpha_p)dz\right) dz \quad (\text{II. 16})$$

Pour les trous :

$$I_p = \int_{z_p}^{z_n} \alpha_p \exp\left(\int_{z}^{z_n}(\alpha_n - \alpha_p)dz\right) dz \quad (\text{II. 17})$$

$\alpha_n$ et $\alpha_p$ sont respectivement les coefficients d'ionisation des électrons et des trous. Ces coefficients représentent le nombre probable de collisions ionisantes que subit un porteur incident, électron ou trou, par unité de longueur de parcours. Le modèle utilisé pour les coefficients d'ionisation est celui de Chynoweth [Chy58] :

$$\alpha_n(E) = \gamma a_n e^{\frac{\gamma b_n}{F}} \quad (\text{II. 18})$$

$$\alpha_p(E) = \gamma a_p e^{\frac{\gamma b_p}{F}} \quad (\text{II. 19})$$

$$\gamma = \frac{\tanh\left(\frac{\hbar\omega_0}{2KT_0}\right)}{\tanh\left(\frac{\hbar\omega_0}{2KT}\right)} \quad (\text{II. 20})$$

E : module du champ électrique $\hbar\omega_0$ =1000 eV

Les coefficients d'ionisation pour une structure hexagonale (wurtzite) de GaN donnés par Oguzman [Ogu97] pour des champs électriques supérieurs à 3 MV/cm sont les suivants :

$a_n = 2{,}9 \times 10^8$ (cm$^{-1}$) $\qquad b_n = 3{,}44 \times 10^7$ (V/cm)

$a_p = 4{,}81 \times 10^6$ (cm$^{-1}$) $\qquad b_p = 1{,}94 \times 10^7$ (V/cm)

Après la calibration de ces valeurs avec les données expérimentales, nous avons adopté les coefficients d'ionisation suivants :

$$a_n = 2{,}9 \times 10^8\ (cm^{-1}) \qquad b_n = 3{,}27 \times 10^7\ (V/cm)$$

$$a_p = 1{,}34 \times 10^8\ (cm^{-1}) \qquad b_p = 2{,}03 \times 10^7\ (V/cm)$$

Des mesures présentées dans la littérature sur différentes structures épitaxiées ont donné des valeurs plus faibles (Tableau II. 5) et une faible dépendance avec la densité de dislocations a été observée [Ozb12]. Cependant, les valeurs des coefficients d'ionisation adaptées à nos simulations restent acceptables puisqu'elles nous donnent des valeurs du champ critique de l'ordre de 4 MV/cm ; cela est équivalent aux propriétés théoriques du matériau GaN. D'autre part, des mesures prochainement réalisées au laboratoire Ampère sur le matériau G2ReC (structures de test) pourraient permettre d'extraire ces valeurs et de contribuer à une meilleure modélisation de la tenue en tension des composants GaN.

Tableau II. 5 *: Valeurs des coefficients d'ionisation rapportées de la littérature pour différentes structures épitaxiées en GaN*

| Référence | **[Ber09]** | **[Che08]** | **[Ozb12]** | |
|---|---|---|---|---|
| Substrat | - | - | GaN | Saphir |
| $a_n\ (cm^{-1})$ | $1{,}127\times10^6$ | $1{,}97\times10^7$ | $1{,}5\times10^5$ | $9{,}17\times10^5$ |
| $a_p\ (cm^{-1})$ | $1{,}514\times10^6$ | $1{,}925\times10^6$ | $6{,}4\times10^5$ | $8{,}7\times10^5$ |
| $b_n\ (Vcm^{-1})$ | $1{,}132\times10^7$ | $2{,}473\times10^4$ | $1{,}413\times10^7$ | $1{,}722\times10^7$ |
| $b_p\ (Vcm^{-1})$ | $8{,}179\times10^6$ | $1{,}608\times10^4$ | $1{,}454\times10^7$ | $1{,}464\times10^7$ |
| Champ électrique (MV/cm) | 4 | 2 - 4 | 2 | 2 |

## II.3.4. Modèle de la conductivité thermique

La conductivité thermique du GaN est environ $1{,}3\ W/(Kcm)$ à 300 K [Bou01]. Elle a été considérée comme constante en fonction de la température dans nos simulations avec SENTAURUS mais elle peut être modulée en fonction de la température en respectant l'équation suivante :

$$\lambda\,(T) = a + bT + cT^2 \qquad (II.21)$$

Avec $a = 1{,}3\ W/(K.cm)$ $b = 0\ W/(K^2.cm)$ $c = 0\ W/(K^3.cm)$

# II.4. Description des techniques de simulation

## II.4.1. Définition des contacts

L'outil de simulation SENTAURUS nous permet de définir le type d'électrode utilisé à savoir ohmique ou Schottky. De plus, il permet de définir les paramètres caractéristiques de chaque contact (hauteur de barrière, résistance spécifique de contact, travail de sortie). L'ensemble de ces paramètres doit être cohérent avec la théorie d'une part et l'expérience d'autre part. Pour la structure utilisée dans cette étude, le contact Schottky est utilisé dans la région anode et le contact ohmique pour la cathode.

### II.4.1.1. Contact Schottky

La description d'un contact Schottky peut se faire de différentes manières avec les outils de simulation SENTAURUS. Dans notre cas, nous avons utilisé deux méthodes pour déclarer le contact Schottky pour une diode Schottky en GaN. La première est d'introduire la hauteur de barrière $\Phi_B$ du contact Schottky et la deuxième est d'introduire le travail de sortie du matériau du contact Schottky.

#### II.4.1.1.1. *Définition de la hauteur de barrière Schottky $\Phi_B$*

La technologie des diodes Schottky exploite la barrière de potentiel qui se crée au contact entre le métal et le semiconducteur pour obtenir des diodes ayant un faible seuil de conduction. De manière générale, la hauteur de barrière des diodes Schottky latérales dépend du dopage de la zone de drift et elle est supérieure à 0,8 eV [Ozb11] [Sud10]. Cette grandeur peut être introduite directement dans le simulateur à partir des résultats de mesures. La Figure II. 5 présente la caractéristique en direct d'une diode Schottky en GaN simulée pour différentes valeurs de $\Phi_B$. Cette variation de la hauteur barrière nous donne une idée sur l'ordre de grandeur des tensions de seuil des diodes Schottky simulées pour chaque valeur de $\Phi_B$ et nous permet de nous rapprocher des caractéristiques statiques expérimentales. En effet, la valeur de 1 eV pour une température de 300K a été choisie pour moduler le mécanisme d'injection des porteurs à travers la barrière Schottky [Alq12].

Dans le cas de la structure pseudo-verticale, le contact Schottky est réalisé sur une couche de GaN faiblement dopée $n^-$ et aussi sur une partie de l'anneau de garde fortement dopée p+. De ce fait, nous avons séparé le contact de l'anode en deux parties de sorte qu'il soit Schottky sur la couche $n^-$ et ohmique sur la couche p+, comme il est montré sur la Figure II. 1.

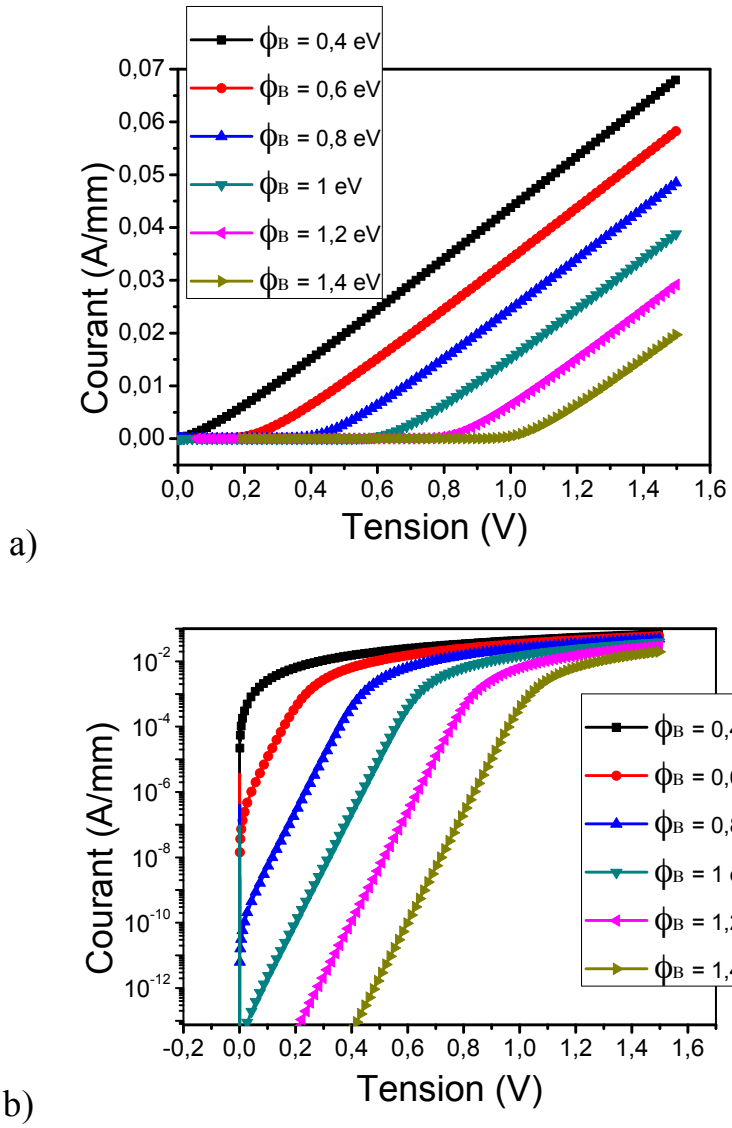



*Figure II. 5 : Caractéristiques statiques $I_D = f(V_D)$ en direct de la diode Schottky en GaN pour différentes valeurs de $\Phi_B$ a) I en échelle linéaire - b) I en échelle logarithmique*

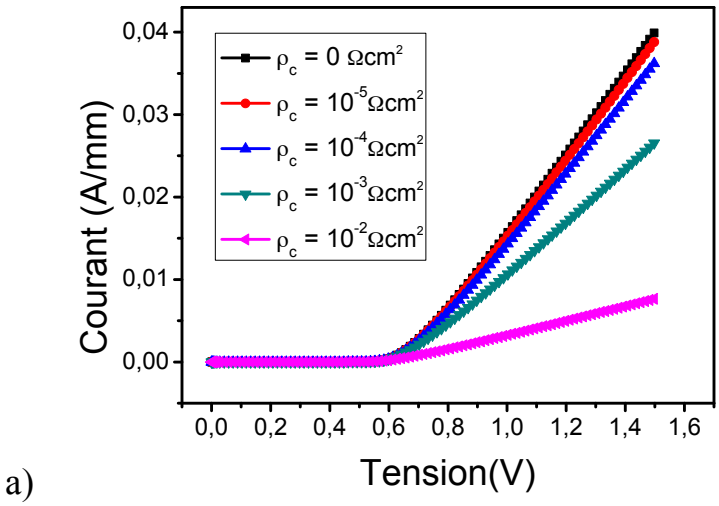
II.4.1.1.2. *Description du travail de sortie (work function)*

La valeur du travail de sortie du métal du contact Schottky peut aussi être introduite dans le simulateur, ainsi que l'affinité électronique du GaN. Avec cette méthode, nous avons activé le modèle du courant tunnel pour simuler le mécanisme d'injection des porteurs à travers la barrière Schottky, avec une valeur de travail de sortie de 4,6 eV (ici, pour le Nickel) et une affinité électronique du GaN de 3.4 eV. Ces valeurs ont été calibrées avec les données expérimentales pour gérer un contact défini, avec un travail de sortie à la fois sur le GaN de type n et p.

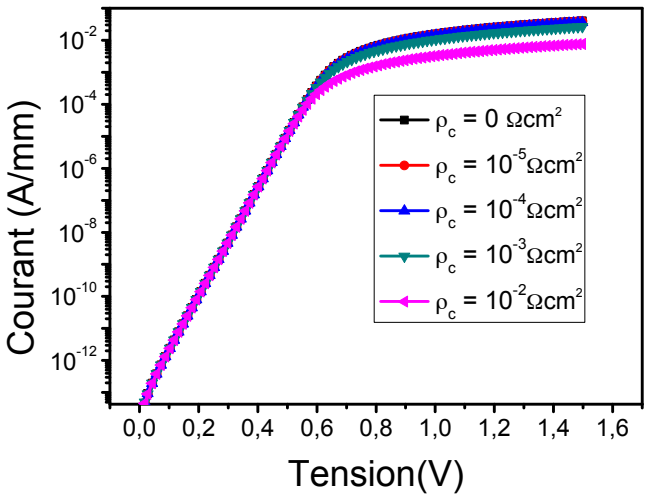
## II.4.1.2. Contact ohmique

La Figure II. 6 présente la caractéristique en direct d'une diode Schottky en GaN simulée pour différentes valeurs de résistance spécifique de contact. L'augmentation de la résistance du contact

ohmique affecte la caractéristique statique en direct de la diode Schottky. Nous observons pour $\rho_c > 10^{-5}$ Ω.cm$^2$ que l'augmentation de la résistance de contact $R_C$ fait croître la valeur de la résistance spécifique à l'état passant $R_{on\text{-}sp}$, cette valeur doit donc être optimisée. En général, la résistance spécifique de contact sur le GaN est très faible, entre $10^{-6}$ et $10^{-4}$Ω.cm$^2$, pour différentes techniques de fabrication [Thi11] [Fer07] [Red04]. Ces valeurs nous permettent d'envisager la réalisation de composants avec un contact ohmique de bonne qualité. Dans nos simulations, nous avons adopté une résistance spécifique de contact ohmique de $\rho_c = 10^{-5}$ Ω.cm$^2$. Ce choix a été appuyé sur des études réalisées dans le cadre du projet G2ReC, où la résistance spécifique de contact est de l'ordre de $10^{-5}\Omega.\mathrm{cm}^2$ pour un contact TiAl sur GaN [Thi11] [Men10] et ce choix a été comparé aux résultats issus de nos mesures expérimentales.




a)




b)

*Figure II. 6 : Caractéristiques statiques $I_D = f(V_D)$ en direct de la diode Schottky en GaN pour différentes valeurs de $\rho_c$ a) $I_D$ en échelle linéaire - b) $I_D$ en échelle logarithmique*

En tenant compte de l'effet de variation de la hauteur de la barrière Schottky et de la résistance spécifique de contact ohmique, sur la caractéristique statique en direct de la diode Schottky en GaN et

sur la résistance spécifique à l'état passant, nous pouvons trouver par le biais de simulations des résultats qui se rapprochent des caractéristiques statiques expérimentales des diodes Schottky en GaN.

## II.4.2. Définition du gaz 2DEG

Afin de pouvoir simuler correctement le redresseur à haute mobilité à base d'une hétérojonction AlGaN/GaN, nous devons prendre en compte les phénomènes qui affectent le transport des porteurs, notamment : l'effet piézoélectrique, l'effet des charges fixes et les effets de pièges dans la structure.

### II.4.2.1. Plan de charge

Comme nous l'avons vu dans le premier chapitre, les matériaux à base de nitrure (GaN et AlGaN) sont caractérisés par une polarisation spontanée. Ainsi, le désaccord de maille à l'interface entre l'AlGaN et le GaN induit une contrainte qui se traduit par une polarisation piézoélectrique. Ces propriétés conduisent à l'apparition de charges fixes à l'interface et à la surface des matériaux [Amb00]. La Figure II. 7 illustre la répartition des charges dans l'hétérostructure AlGaN/GaN. Afin de moduler l'effet de la polarisation dans la structure du redresseur à hétérojonction AlGaN/GaN, un bilan de charges dans cette structure est nécessaire (Figure II. 7) :

- La polarisation spontanée et piézoélectrique de l'AlGaN conduit à l'apparition d'un plan de charges négatives en surface et un plan de charges positives à l'interface AlGaN/GaN.
- Une partie des charges positives de l'AlGaN est compensée par les charges négatives générées par la polarisation spontanée du GaN et l'autre partie de ces charges est compensée par la formation du gaz bidimensionnel d'électrons.
- La polarisation piézoélectrique de la couche GaN est négligeable puisque la couche GaN est suffisamment épaisse et peut être considérée comme étant relaxée.

Les polarisations spontanée et piézoélectrique peuvent être donc modélisées comme des charges fixes positives à l'interface AlGaN/GaN et des charges fixes négatives à la surface du matériau AlGaN, ainsi qu'à l'interface avec la passivation. Les états de surface sont implémentés par des pièges de type donneur à l'interface AlGaN/passivation, afin de pouvoir prendre en compte l'influence du courant de collapse. Par conséquent, après la calibration avec les données expérimentales (réalisées par les partenaires du CEA-LETI dans le projet TOURS2015), nous avons adopté une densité de charge positive de $10^{13}$ $cm^{-2}$ à l'interface AlGaN /GaN et une densité de charge négative à l'interface AlGaN / passivation [Sai05]. Nous avons implanté aussi des pièges pour chaque matériau dans la structure du redresseur en GaN afin de prendre en compte dans nos simulations les défauts dans les matériaux utilisés, leurs états de surface et de simuler les incidences des pièges de volume sur le transport des porteurs [Pol03a] [Pol03b]. La densité de défauts que nous avons retenue dans les simulations pour le GaN et AlGaN est de l'ordre de $10^{18}cm^{-3}$ [Kal08].

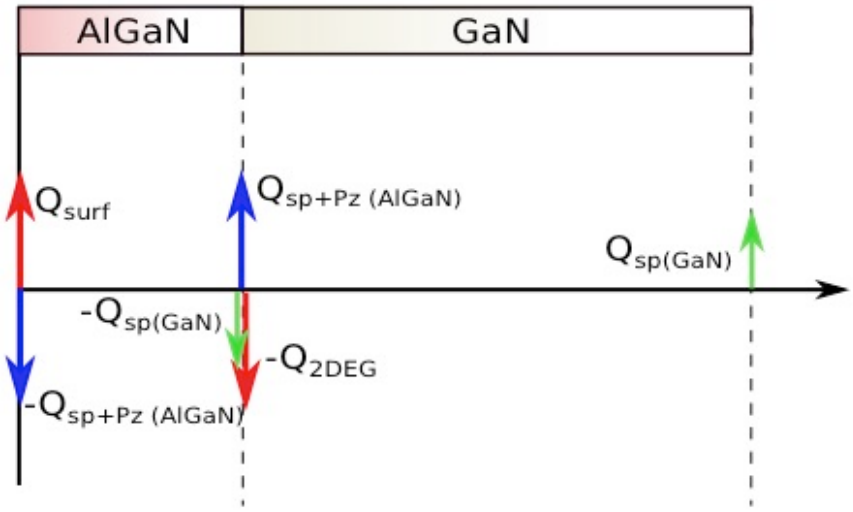



*Figure II. 7 : Répartition des charges fixes dans une hétérostructure AlGaN/GaN*

### II.4.2.2. Effet piézoélectrique

Le modèle définissant l'effet piézoélectrique dans SENTAURUS a été adapté aussi dans une partie de nos simulations. Il permet de calculer les vecteurs de polarisation à l'interface AlGaN/GaN et à la surface des matériaux. Cet effet de polarisation piézoélectrique est modulé en ajoutant le vecteur de polarisation comme une charge supplémentaire dans l'équation de Poisson, selon l'expression suivante :

$$\nabla\varepsilon \times \nabla\phi = -q\,(p - n - N_D - N_A + q_{PE}) \qquad (\text{II. } 22)$$

Avec

$$q_{PE} = -\nabla P_{PE} \quad (\text{II. } 23)$$

Où $P_{PE}$ où est le vecteur de polarisation piézoélectrique. La Figure II. 8 montre la répartition des charges piézoélectriques dans la structure du redresseur Schottky à hétérojonction AlGaN/GaN simulée.

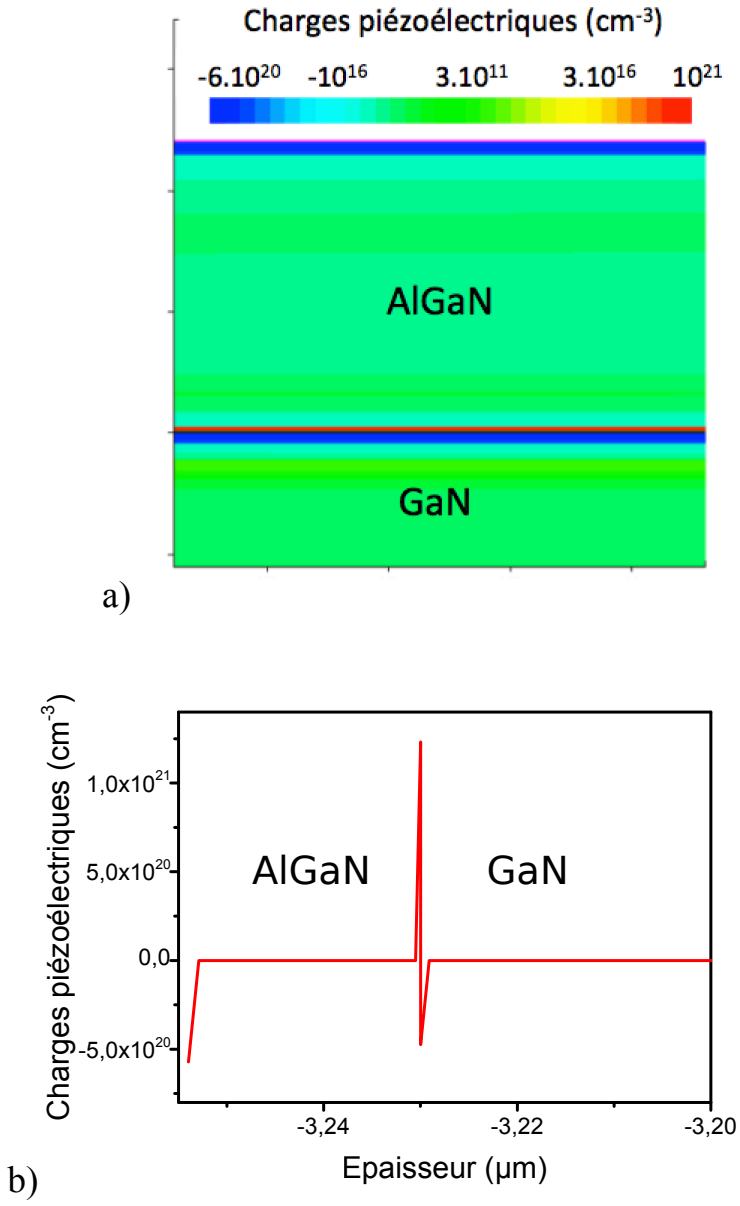



*Figure II. 8 : a) et b) Répartition des charges piézoélectriques dans l'hétérostructure AlGaN/GaN*

## II.4.3. Description des structures du redresseur Schottky simulées

Deux types de structure de diodes Schottky en GaN ont été étudiés lors du projet TOURS2015 : la première est une structure pseudo-verticale obtenue dans le cadre du projet G2ReC et la deuxième est une structure latérale à base d'hétérojonctions AlGaN/GaN provenant du CEA-LETI. La géométrie de chaque structure est détaillée dans cette partie.

### II.4.3.1. Description des structures de diodes Schottky pseudo-verticale

La structure de la diode pseudo-verticale représentée sur la Figure II. 9 est composée d'un substrat silicium, avec une couche tampon à base d'AlN, puis de deux couches de GaN de type-n,

respectivement fortement et faiblement dopées. Un anneau de garde de type-p et une gravure mesa sont utilisés pour la protection périphérique. Les technologies employées actuellement pour fabriquer cette structure de diode pseudo-verticale se basent sur une étape d'implantation pour créer l'anneau de garde p+ [Baz12], suivie d'une étape de gravure pour atteindre la couche fortement dopée [Ohe14], et enfin d'étapes de dépôt d'oxyde et de métaux afin de réaliser les deux contacts ohmique et Schottky.

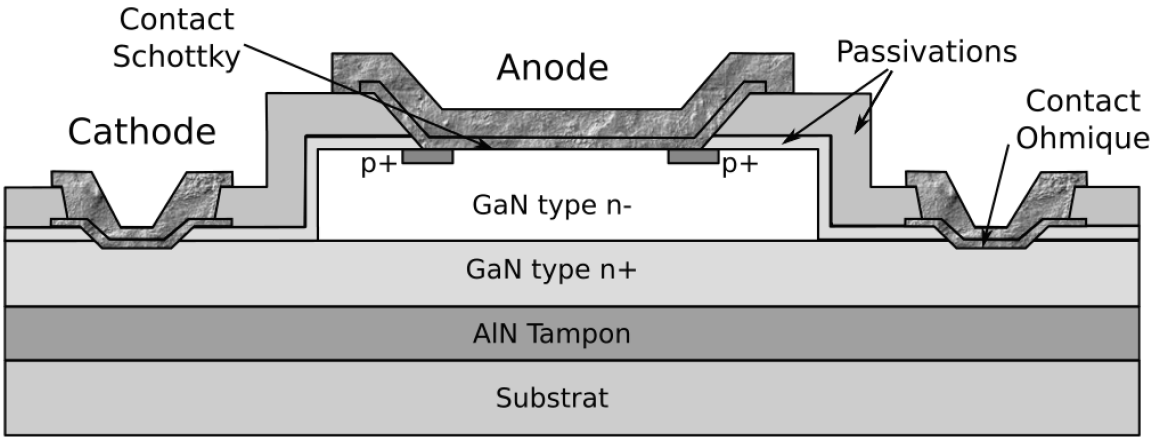



*Figure II. 9 : Coupe transversale de la structure de la diode Schottky pseudo-verticale en GaN.*

## II.4.3.2. Description des structures de la diode Schottky latérale à hétérostructure AlGaN/GaN

Nous avons aussi simulé une structure de la diode Schottky latérale à base d'hétérojonctions AlGaN/GaN provenant du CEA-LETI. Cette structure est obtenue à partir d'une structure du transistor HEMT, où la grille devient l'anode, et pour laquelle le drain et la source sont court-circuités pour jouer le rôle de cathode. Elle est réalisée sur un substrat en Silicium et constituée d'une simple hétérojonction AlGaN/GaN avec une fraction molaire d'aluminium de $x_{Al}$ = 21. Le dopage résiduel dans la couche barrière AlGaN est de type p, et celui du bulk GaN est de type n-. Les contacts Schottky et ohmique sont réalisés sur la couche d'AlGaN en se basant sur les techniques de fabrication adoptées pour n-GaN. La tenue en tension est assurée dans cette diode en utilisant un système de protection périphérique composé de 3 plaques de champ. La Figure II. 10 représente la structure de la diode Schottky latérale à base d'hétérojonctions AlGaN/GaN étudiée dans ces travaux. Dans la structure simulée, nous avons ajouté une couche de GaN servant de canal (Figure II. 3.a), où la mobilité électronique est supérieure à celle dans le bulk GaN, afin de prendre en compte l'augmentation de la mobilité à l'interface AlGaN/GaN.

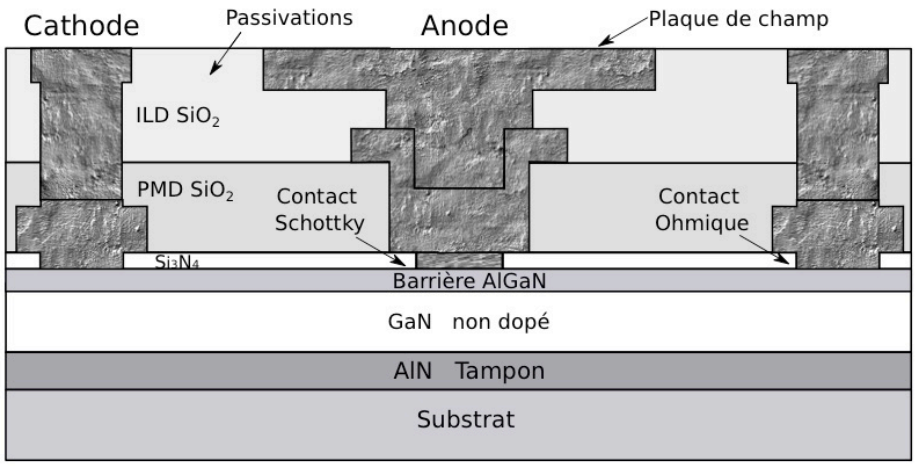



Figure II. 10 *: Vue en coupe d'une architecture de redresseur à base d'hétérojonction AlGaN / GaN ayant une protection périphérique composée de 3 plaques de champ*

# II.5. Jeu de masques et structures de test

Nous avons dessiné un jeu de masques sur lequel nous avons implémenté différentes structures de test de caractérisations électriques. La vue générale du champ élémentaire et du masque est présentée sur la Figure II. 11 où sont spécifiées les différentes familles de motifs de test. Nous avons implémenté des structures de diodes circulaires et rectangulaires en faisant varier leurs paramètres géométriques afin d'étudier l'impact des paramètres technologiques sur les performances de la diode et d'extraire les paramètres physiques de nos couches de GaN. Des motifs TLM et cTLM permettent aussi de définir les résistances spécifiques de contact sur les couches de GaN dopée $n^+$ et dopée $n^-$. Ce jeu de masques est constitué de sept niveaux décrits dans le Tableau II. 6.

*Tableau II. 6 : Tableau des niveaux du jeu de masques*

| N° | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|---|---|---|---|---|---|---|---|
| Nom | ALG | MES1 | OUV-CONT1 | MET1 | OUV-CONT2 | MET2 | MET3 |

1) Le premier niveau permet de graver les chemins de découpe et les motifs d'alignement nécessaires pour les étapes de lithographie suivantes.
2) Le deuxième niveau permet de définir les zones à graver pour les structures de tests et les diodes protégées par MESA ainsi que pour les motifs TLM et cTLM
3) Le troisième niveau sert à définir les ouvertures de la passivation primaire avant la métallisation du contact ohmique.
4) Le quatrième niveau sert à définir les métallisations du contact ohmique des structures de test sur la couche fortement dopée $n^+$.
5) Le cinquième niveau sert à définir les ouvertures de la passivation avant la métallisation du contact Schottky.

6) Le sixième niveau permet de définir les métallisations du contact Schottky sur la couche faiblement dopée $n^-$.
7) Le septième niveau sert à définir soit, une métallisation unique pour les deux contacts Schottky et ohmique sur les deux couches faiblement et fortement dopées $n^-$ et $n^+$, soit une sur-métallisation pour les 2 contacts.

Les motifs sont groupés par champ. La taille du champ élémentaire est de 3000 µm × 3140 µm. Un chemin de découpe est prévu entre chaque champ.

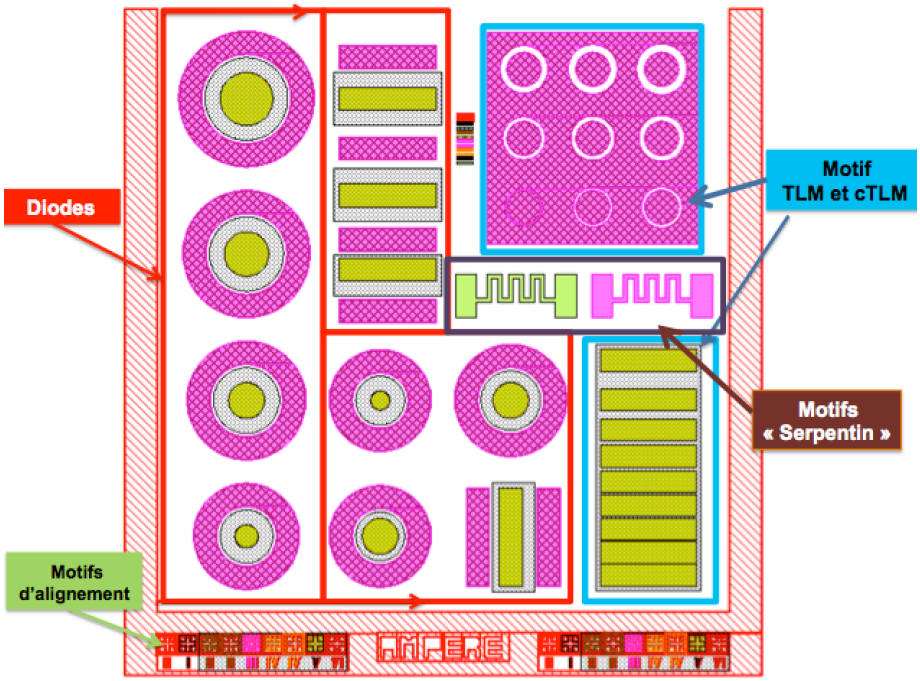
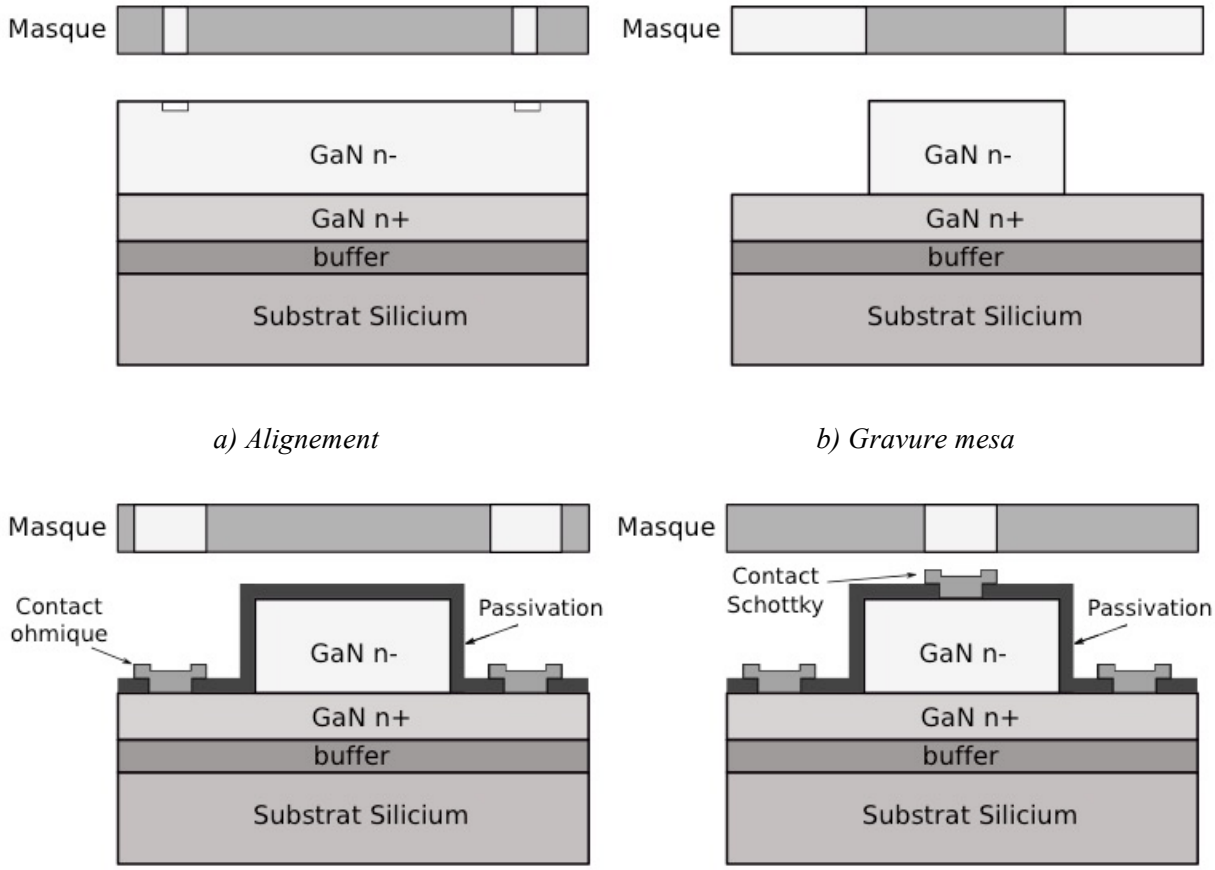



*Figure II. 11 : Vue générale d'un champ élémentaire du jeu de masque*

## II.5.1. Processus de réalisation des structures de test

Les échantillons de test ont été fabriqués principalement par le laboratoire AMPERE dans la salle blanche de l'Institut des Nanotechnologies de Lyon (INL). Ceux-ci sont composés d'une couche de GaN de type $n^+$ de 2 µm d'épaisseur fortement dopée avec du silicium à $4{,}5\times10^{18}$ $cm^{-3}$ et d'une couche de 6 µm de type n également faiblement dopée $n^-$ à $7{,}5\times10^{15}$ $cm^{-3}$. Les différentes étapes de fabrication des structures de test sont présentées sur la Figure II. 12. Le procédé technologique a tenu compte des travaux précédents réalisés par Nicolas Thierry-Jebali et Olivier Menard sur le contact entre phases métalliques et nitrure de gallium de type « n » dans le cadre du projet G2ReC [Men10] [TJ12.a]. Ce processus est divisé en 5 étapes : alignement, gravure mesa, passivation, ouverture et métallisation du contact ohmique, ouverture et métallisation du contact Schottky.




*a) Alignement* *b) Gravure mesa*

*c) Passivation et réalisation du contact ohmique* *d) Réalisation du contact Schottky*

*Figure II. 12 : Etapes de fabrication de diodes Schottky pseudo-verticales en GaN*

### II.5.1.1. Alignement

Nous avons réalisé un dépôt pleine plaque d'oxyde TEOS d'épaisseur 300 nm par la technique PECVD (Plasma-Enhanced Chemical Vapor Deposition). Une étape de photolithographie puis de gravure CCP-RIE (Reactive Ion Etching) d'oxyde (Hard Mask) nous a permis d'ouvrir le masque dur sur le GaN afin de graver (~1 µm) les chemins de découpe et les motifs d'alignement nécessaires pour les étapes de lithographie suivantes par ICP-RIE. Enfin, une gravure du masque dur, retrait du $SiO_2$ a été réalisée par voie humide (solution HF).

Dans cette première étape d'alignement (Figure II. 12.a), les gravures réalisées sont des gravures ioniques réactives par plasma (par couplage capacitif CCP-RIE ou par couplage inductif ICP-RIE). Le principe de ces dernières consiste à créer un plasma gazeux à l'aide d'une source RF appliquée entre deux électrodes et de polariser le porte substrat à un fort potentiel de façon à accélérer les ions vers l'échantillon à graver. Cependant, avec cette technique, le plasma réagit physiquement (bombardement ionique) et chimiquement avec la surface d'un wafer, ce qui en retire une ou certaines parties des substances qui y ont été déposées. Les sources gazeuses utilisées sont en général des produits chlorés.

### II.5.1.2. Gravure mesa

Afin d'obtenir un masque dur, pour la gravure mesa, nous avons réalisé un dépôt d'oxyde TEOS de 9 µm d'épaisseur par PECVD, suivi d'une étape de lithographie et de l'ouverture de la passivation par voie humide (FAF). Ultérieurement, il est possible d'effectuer l'étape de gravure sèche. Cette étape de gravure consiste à éliminer la couche de GaN de type $n^-$ (non protégée par le masque dur) et d'atteindre la couche de type $n^+$. La profondeur de la gravure doit être précise, de sorte que le contact ohmique soit réalisé sur la couche $n^+$. La profondeur de gravure visée dans nos structures de test est comprise entre 6,3 µm et 7,3 µm.

La gravure mesa a été effectuée au laboratoire GREMI (Groupe de Recherches sur L'Energétique des Milieux Ionisés, partenaire du projet TOURS2015), avec la technique de gravure par faisceau d'ions (IBE). Celle-ci passe par la génération d'un plasma dans une chambre isolée de l'échantillon. Les ions du plasma sont accélérés vers l'échantillon par une grille polarisée en continu. Le gaz utilisé est inerte (ions lourds tels que l'argon dans notre cas). Cette technique de gravure (IBE) de GaN est plus lente que la gravure RIE mais elle permet de réaliser des gravures plus profondes dans le matériau, tout en générant moins de défauts [Gos14] (Figure II. 13).




*Figure II. 13: Photo de la gravure d'oxyde et mesa de GaN effectuée avec la technique IBE au laboratoire GREMI sur plaque G2ReC [Ohe14]*

### II.5.1.3. Réalisation du contact ohmique

Après la réalisation des gravures mesa, les échantillons ont été nettoyés dans une succession de bains d'acide ($H_2SO_4$+$H_2O_2$, $SC_1$+$SC_2$+HF) afin d'éliminer les contaminations organiques et métalliques de la surface du GaN. Puis nous avons déposé une couche de passivation (USG $SiO_2$) de 300nm d'épaisseur avec la technique PECVD. Après l'ouverture du masque de passivation par voie humide (BOE), deux couches de métal fin (Ti/60 nm et Al/200 nm) (Figure II. 12.c) sont déposées sur le GaN par pulvérisation cathodique, suivie d'une étape de gravure humide avec de Al etch (pour Al) et HF 1% (pour le Ti), afin de créer le contact ohmique (Ti et Al étant les métaux de choix pour les contacts ohmiques d'après une étude précédente réalisée dans le cadre du projet G2ReC). Enfin, un recuit (RTA) post-métallisation est réalisé à une température de 600°C pendant 3 min sous $N_2$.

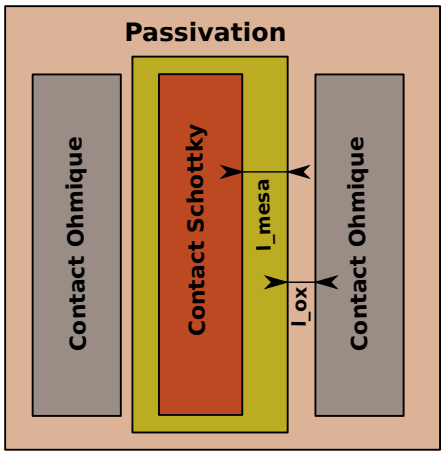
### II.5.1.4. Réalisation du contact Schottky

Pour la réalisation du contact Schottky, une ouverture de la passivation par voie humide (BOE) a été effectuée, suivie d'un dépôt de 300nm de Ni et 300nm d'Au par e-beam sur la couche de $n^-$ du GaN. Nous n'avons pas réalisé de recuit pour le contact Schottky, puisque cela a donné un comportement Schottky.

## II.5.2. Géométries des diodes Schottky réalisées

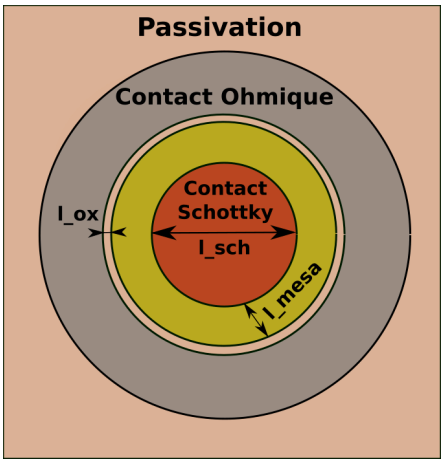
Les structures de diodes Schottky permettent d'étudier les propriétés en direct de la diode Schottky pseudo-verticale en GaN. Elles permettent également d'étudier l'impact de ses paramètres géométriques sur les performances en direct de la diode. Cependant, ces structures de test ne comprennent pas de dispositif de protection périphérique (comme une plaque de champ ou/et un anneau de garde). C'est pourquoi les caractéristiques en polarisation inverse n'ont pas été évaluées. Effectivement, l'usage de structures de protection appropriées permet d'améliorer largement les performances en inverse de la diode, comme nous allons le montrer dans le chapitre III par le biais de la simulation par éléments finis. Les différentes structures de diode étudiées, ainsi que leurs paramètres, sont représentés sur la Figure II. 14. Deux types de géométries de diodes sont définis : rectangulaire (diode R1 à diode R8) et circulaire (diode C1 à diode C7). Les paramètres que nous avons fait varier sont l_sch, l_mesa et l_ox (Figure II. 14). Lors de la fabrication de nos dispositifs de test, nous avons également fait varier l'épaisseur de la gravure du GaN (ep_grav).

a)




| Nom des diodes | l_ox (µm) | l_mesa (µm) | l_sch (µm) |
|---|---|---|---|
| Diode R1 | 20 | 75 | 160 |
| Diode R2 | 35 | 75 | 160 |
| Diode R3 | 45 | 75 | 160 |
| Diode R4 | 60 | 75 | 160 |
| Diode R5 | 20 | 20 | 160 |
| Diode R6 | 20 | 35 | 160 |
| Diode R7 | 20 | 60 | 160 |
| Diode R8 | 20 | 75 | 160 |

b)




| Nom des diodes | l_ox (µm) | l_mesa (µm) | l_sch (µm) |
|---|---|---|---|
| Diode C1 | 20 | 35 | 160 |
| Diode C2 | 20 | 60 | 160 |
| Diode C3 | 20 | 75 | 80 |
| Diode C4 | 20 | 75 | 100 |
| Diode C5 | 20 | 75 | 160 |
| Diode C6 | 20 | 75 | 200 |
| Diode C7 | 20 | 75 | 240 |

| | Echantillon A1 | Echantillon A2 | Echantillon A3 | Echantillon A4 |
|---|---|---|---|---|
| Épaisseur de gravure (µm) | 6,3 | 6,45 | 6,7 | 7,3 |
| Épaisseur de $n^+$ sous le contact ohmique (µm) | 1,7 | 1,54 | 1,3 | 0,7 |

*Figure II. 14 : Présentation des géométries et paramètres des diodes Schottky pseudo-verticale en GaN a) structure rectangulaire - b) structure circulaire*

# II.6. Contacts ohmiques et Schottky sur GaN

Parmi les étapes nécessaires pour la fabrication d'un redresseur Schottky de puissance, nous nous intéressons dans cette partie à la réalisation des contacts ohmique et Schottky. Le caractère de ces deux types de contact est obtenu grâce à un métal bien adapté aux propriétés du semiconducteur et aux conditions spécifiques de fabrication. Afin de justifier le choix des paramètres pris en compte pour l'obtention d'un contact de type ohmique ou Schottky, nous faisons un rappel théorique sur les contacts métal/semiconducteur et sur les mécanismes de conduction qu'ils abritent.

## II.6.1. Théorie du contact métal/semiconducteur

La Figure II. 15 représente les diagrammes énergétiques d'un métal et d'un semiconducteur de type n avant la mise en contact. Comme il est présenté dans la Figure II. 15, le niveau du vide est situé à une énergie $\Phi_M$ et $\Phi_{SC}$ du niveau de Fermi du métal et du semiconducteur, respectivement. Ces énergies sont appelées travail de sortie (work function) qui représente pour le métal l'énergie qu'il faut fournir à un électron situé au niveau de Fermi pour l'arracher du métal et l'amener au niveau du vide, et pour le semiconducteur, l'énergie entre son niveau de Fermi ($E_{FSC}$) et le niveau du vide. Le semiconducteur est aussi caractérisé par une énergie appelée affinité électronique ($\chi_{SC}$), située entre la bande de conduction ($E_C$) et le niveau du vide, et représentant l'énergie nécessaire pour arracher un électron de sa bande de conduction ($E_C$) et l'envoyer jusqu'au niveau du vide.

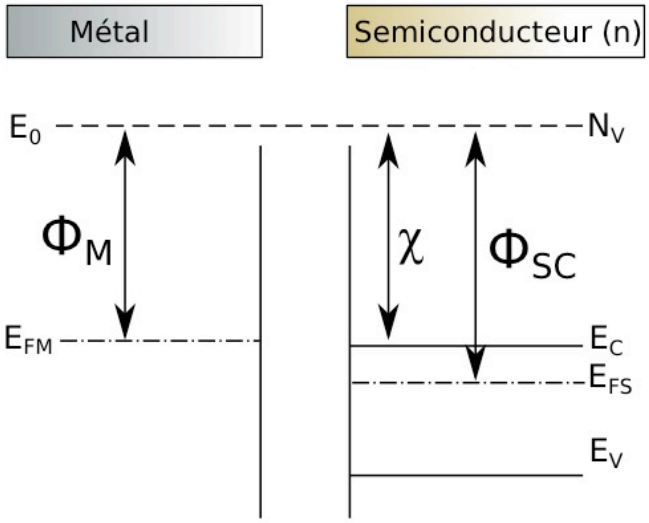



*Figure II. 15 : Diagramme d'énergie d'un métal et d'un semiconducteur de type n avant contact.*

Lors de la mise en contact de ces deux matériaux, les électrons du matériau présentant le plus faible travail de sortie vont se déplacer vers le métal présentant le plus grand travail de sortie. Ce processus continue jusqu'à l'équilibre thermodynamique. A cette étape, nous observons l'alignement des niveaux de Fermi ainsi que la courbure des bandes d'énergie du semiconducteur à l'interface avec le métal, créant ainsi une barrière de potentiel entre le métal et le semiconducteur, qui peut être donnée par l'expression suivante :

$$\Phi_B = \Phi_m - \chi \qquad (II.24)$$

Ou sous la forme suivante :

$$\Phi_B = \Phi_m - \Phi_{SC} + (E_C - E_F)\ eV \qquad (II.25)$$

Où $\Phi_{SC}$, $E_C$ et $E_F$ désignent le travail de sortie du semiconducteur, la bande de conduction et le niveau d'énergie de Fermi, respectivement. La hauteur de la barrière dépend de la différence entre le travail de sortie du métal ($\Phi_M$) et l'affinité électronique ($\chi$) du semiconducteur. En effet, deux types de structure des bandes se présentent à l'équilibre thermodynamique : la première quand le travail de sortie du métal est inférieur à celui du semiconducteur ($\Phi_M < \Phi_{SC}$), cas du contact ohmique, et la deuxième quand le travail de sortie du métal est supérieur à celui du semiconducteur ($\Phi_M > \Phi_{SC}$), cas du contact Schottky.

### II.6.1.1. $\Phi_M<\Phi_{SC}$ cas du contact ohmique

La Figure II. 16 présente la structure des bandes du contact métal/semiconducteur de type n lorsque le travail de sortie du métal ($\Phi_M$) est inférieur à celui du semiconducteur ($\Phi_{SC}$). Dans ce cas, les électrons se déplacent du métal vers le semiconducteur et s'accumulent à l'interface côté

semiconducteur. L'alignement des niveaux de Fermi du métal et du semiconducteur à l'équilibre thermodynamique provoque la courbure vers le bas des bandes du semiconducteur. Lorsqu'on applique une tension positive ou négative sur la structure, les électrons peuvent circuler facilement du semiconducteur vers le métal (ou inversement), puisqu'il n'y a pas de zone de désertion à l'interface ou une barrière de potentiel qui peut empêcher la circulation des porteurs dans cette structure. On dit alors que le contact est ohmique.

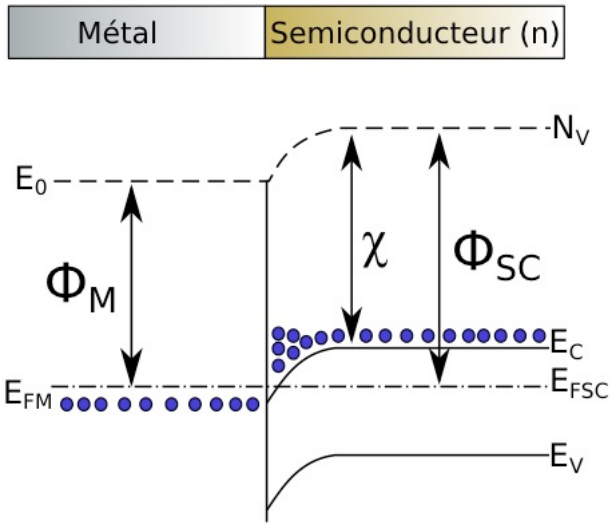



*Figure II. 16 : Diagramme d'énergie d'un contact métal/semiconducteur de type n pour $\Phi_M < \Phi_{SC}$.*

Généralement, le travail de sortie de la plupart des métaux utilisés en microélectronique dépasse la valeur du travail de sortie du semiconducteur, c'est pourquoi la bande énergétique réelle du contact ohmique présente une barrière de potentiel empêchant le passage des électrons et créant une zone de charge d'espace (ZCE) à l'interface. La solution retenue pour résoudre ce problème est de doper fortement le semiconducteur en surface afin de réduire la zone de charge d'espace et de favoriser le passage du courant par effet tunnel à travers la barrière de potentiel comme le montre la Figure II. 17 suivante.

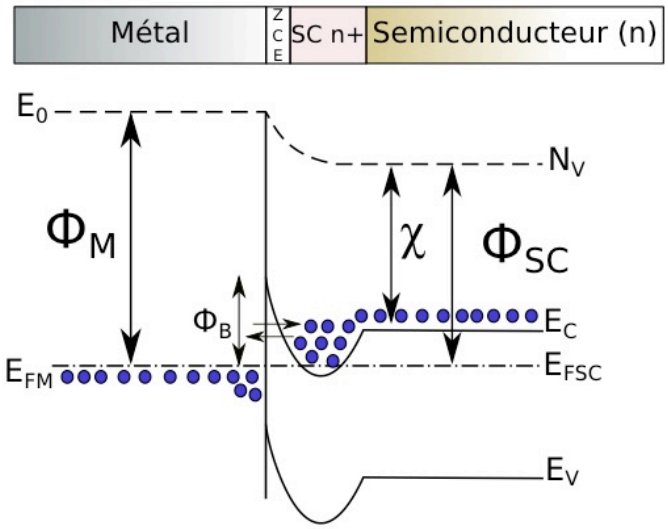



*Figure II. 17 : Conduction par effet tunnel à l'interface métal/semiconducteur*

### II.6.1.2. $\Phi_M > \Phi_{SC}$ cas du contact Schottky

La Figure II. 18 montre la structure des bandes du contact métal/semiconducteur de type n pour $\Phi_M > \Phi_{SC}$. Dans ce cas, puisque le travail de sortie du métal est supérieur à celui du semiconducteur, les électrons du semiconducteur vont circuler du semiconducteur vers le métal en laissant derrière eux des donneurs ionisés qui ne sont plus compensés. A l'équilibre thermodynamique, avec l'alignement des niveaux de Fermi, les bandes énergétiques du semiconducteur se courbent vers le haut, en introduisant une barrière de potentiel entre les deux matériaux. Une zone dépourvue d'électrons (ZCE) apparait à l'interface du côté du semiconducteur en introduisant une accumulation d'électrons à l'interface du côté métal.

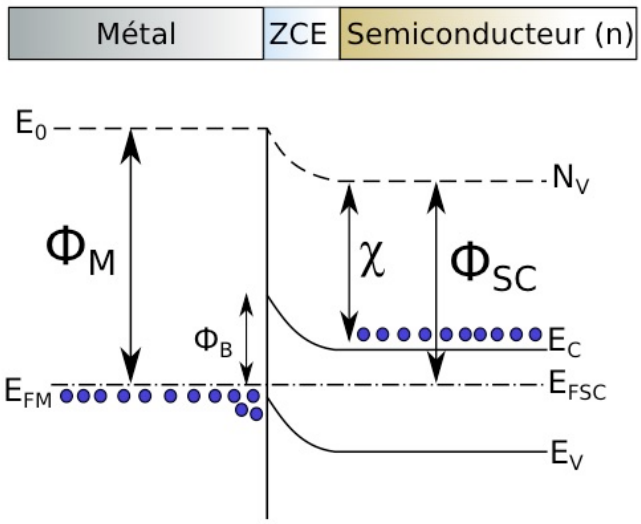



*Figure II. 18 : Diagramme d'énergie d'un contact métal/semiconducteur de type n pour $\Phi_M > \Phi_{SC}$.*

Lorsqu'on applique une tension positive entre le métal et le semiconducteur, les bandes de conduction et de valence du semiconducteur remontent et la courbure à l'interface des deux matériaux décroît d'une valeur de qV, en diminuant la hauteur de barrière du côté semiconducteur. Ces conditions favorisent le passage des électrons à travers la barrière de potentiel et permettent de créer un courant direct qui croît rapidement avec la polarisation. On peut alors dire que la structure est en régime passant. Par contre, lorsqu'on applique une tension négative, les bandes de conduction et de valence s'abaissent d'une valeur qV. La hauteur de la barrière côté semiconducteur augmente et empêche le passage des électrons du semiconducteur vers le métal (cf. Figure II. 19.b). Dans ce cas, la structure est en régime boqué. On dit alors que le comportement de cette structure est de type redresseur et le contact métal/semiconducteur est de type Schottky et il est caractérisé par sa hauteur de barrière ($\Phi_B$).

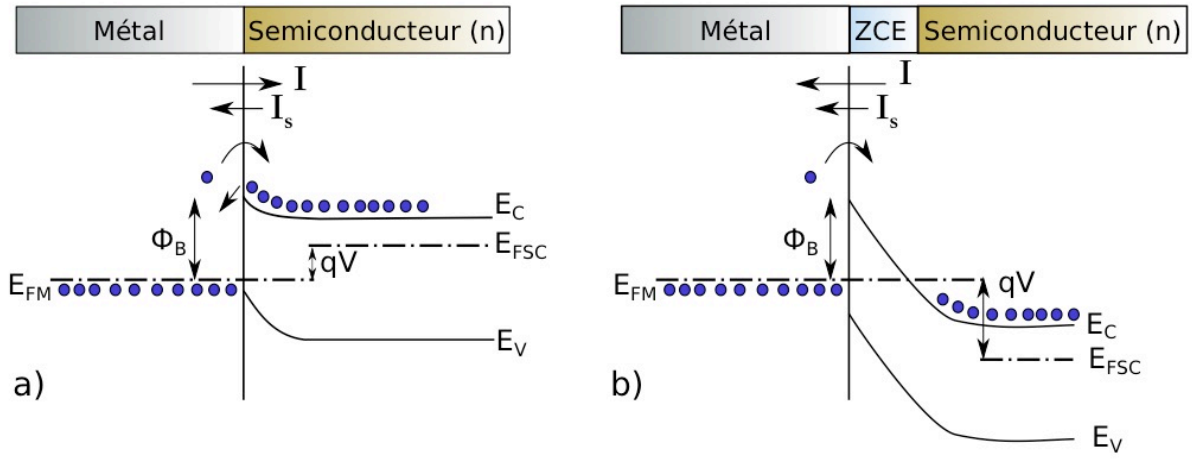



*Figure II. 19 : Diagramme des bandes d'énergie pour un métal mis en contact avec un semiconducteur de type n dans le cas où $\Phi_M > \Phi_{SC}$, pour une tension V a) positive et b) négative.*

### II.6.1.3. Mécanisme de conduction

Dans une jonction métal/semiconducteur, il existe différents mécanismes de conduction qui génèrent la circulation des électrons du métal vers le semiconducteur ou inversement [Rho74]. La Figure II. 20 résume les principaux mécanismes de conduction intervenant dans ce type de structure sous polarisation directe et inverse.

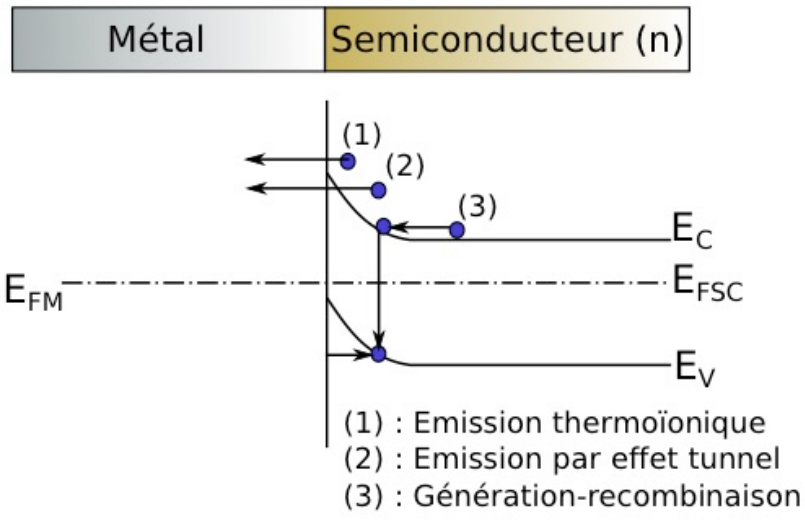



*Figure II. 20 : Différents modes de conduction des électrons au passage d'une barrière métal/semiconducteur*

Dans le mécanisme (1), le transport des porteurs se fait par *émission thermoïonique* au-dessus de la barrière de potentiel. Cette émission aura lieu lorsque l'énergie des électrons est plus importante que la hauteur de la barrière de potentiel. Dans ce cas, les porteurs peuvent franchir la barrière de potentiel et passer du semiconducteur au métal. Ce processus est favorisé lorsque le semiconducteur est faiblement dopé ($N_D < 10^{17}$ cm$^{-3}$). Il est généralement utilisé pour les diodes Schottky dont la densité de courant de conduction est donnée par [Rho88] :

$$I = I_s \left[ exp \left( \frac{q(V - R_{on} I)}{nkT} \right) - 1 \right] \qquad \text{(II. 26 )}$$

V est la tension appliquée, n est le facteur d'idéalité de la diode, k est la constante de Boltzmann, T est la température de fonctionnent, $R_{on}$ est la résistance à l'état passant de la diode et et $I_S$ est le courant de saturation qui correspond au courant de fuite de la diode Schottky et s'écrit sous la forme suivante :

$$I_s = SA^* T^2 exp \left( -\frac{q\Phi_B}{kT} \right) \qquad \text{(II. 27 )}$$

Où S est la surface de la diode, $\phi_B$ est la hauteur de barrière et A* la constante de Richardson spécifique du GaN. Ces équations montrent qu'en polarisation inverse, la valeur de la hauteur de barrière doit être suffisamment élevée afin de minimiser les courants de fuite et atteindre des tensions de claquage plus importantes. En revanche, en polarisation directe, on constate que la diminution de sa valeur favorise l'augmentation du courant et la diminution de la tension de seuil.

Le mécanisme de conduction (2) se fait par *effet tunnel* dans lequel les électrons peuvent

traverser la barrière directement sous un faible champ électrique. Dans le cas du contact ohmique, le sur-dopage du semiconducteur en surface ($N > 10^{18}$ $cm^{-3}$) favorise la conduction par effet tunnel puisqu'il permet de réduire significativement la zone de charge d'espace pour que les électrons puissent la traverser [Yu70]. On retrouve également l'effet tunnel avec un semiconducteur faiblement dopé dans le cas d'un contact Schottky polarisé en inverse. Dans ces conditions, un courant tunnel est observé pour des fortes tensions en inverse et sous l'effet d'un fort champ électrique [Cro96]. Ce courant vient alors s'ajouter au courant d'émission thermoélectronique pour donner le courant de fuite dans ce type de structure.

Le dernier mécanisme (3) de conduction se fait par *génération-recombinaison*. Il se traduit par une fluctuation du nombre de porteurs due à des captures et des émissions de trous et d'électrons dans les bandes de conduction et de valence. Ce phénomène est généralement observé sous forme de bruit lié à la présence de défauts dans le semiconducteur.

## II.6.2. Contacts ohmiques sur GaN et sur AlGaN

Généralement, la fabrication d'un contact ohmique exige que la hauteur de barrière de potentiel soit la plus faible possible, de sorte que les électrons puissent facilement surmonter la différence de potentiel et que la largeur de barrière soit suffisamment réduite pour favoriser le passage du courant par effet tunnel du métal vers le semiconducteur et inversement. Cependant, pour réaliser un contact métal/semiconducteur avec une faible barrière de potentiel sur GaN ou AlGaN il est nécessaire d'utiliser un métal possédant un faible travail de sortie. Or le travail de sortie des métaux, généralement utilisés pour réaliser un contact ohmique sur ces matériaux, est compris entre 4,2 – 4,3 eV [Sze07] et dépasse généralement la valeur de l'affinité électronique de AlGaN avec au moins 1 eV et celle du GaN avec 0,1 eV. De ce fait, une barrière de faible hauteur se forme à l'interface métal/semiconducteur, pouvant empêcher la circulation des électrons. Il est alors crucial d'utiliser des couches de semiconducteur fortement dopées en surface (dopage supérieur à $10^{18}$ $at.cm^{-3}$) ou de réaliser des implantations ioniques des couches $n^+$, suivies d'un recuit d'activation [Hai05] [Rec06] [Pei07] [Sui06] afin de diminuer la hauteur de barrière et d'obtenir un contact ohmique de bonne qualité.

De nombreuses études ont été menées sur le contact ohmique sur n-GaN [Fer07] [Red04] souvent avec des empilements métalliques à base de Ti/Al comme Ti/Al/Ni/Au ou Ti/Al/Mo/Au… Les valeurs de la résistance spécifique de contact (SCR) ohmique sur GaN qui caractérise la qualité du contact, se trouvent généralement entre $10^{-4}$ $\Omega.cm^2$ et $10^{-6}$ $\Omega.cm^2$, en fonction des empilements métalliques, du dopage de GaN et des conditions de recuit [Thi11] [Fer07] [Red04]. Les métaux les plus fréquemment utilisés pour réaliser un contact ohmique sur GaN ou sur une hétérostructure AlGaN/GaN, ainsi que leurs résistances de contact ohmique correspondantes sont données dans le

Tableau II. 7 (sachant que la réalisation des contacts ohmiques pour l'hétérostructure AlGaN/GaN est basée sur celles adoptées pour n-GaN).

*Tableau II. 7 Exemples de métallisations utilisées pour réaliser des contacts ohmiques sur n-GaN et sur hétérostructure AlGaN/GaN*

| Métal | Semiconducteurs | Epaisseur (nm) | Recuit RTA | Résistance spécifique du contact ($\Omega.cm^2$) | Réf |
|---|---|---|---|---|---|
| Ti/Al | n-GaN | 50/200 | 600°C 60s | $5,1\times10^{-6}$ | [Cay12a] |
| Ti/Al | n-GaN | 70/200 | 650°C 60s | $3,5\times10^{-6}$ | [Alq12] |
| Ti/Al | n-GaN | 50/200 | 450-650°C 3min | $10^{-5}$ | [Thi11] |
| Ti/Al | n-GaN | 20/100 | 900°C 30s | $8\times10^{-6}$ | [Lin94] |
| Ti/Al/Ti/Au | n-GaN | 20/100/40/100 | 750°C 60s | $3\times10^{-5}$ | [Bin94] |
| Ti/Al/Re/Au | n-GaN | 15/60/20/50 | 750°C 60s | $1.3\times10^{-6}$ | [Red04] |
| Ti/Al/Mo/Au | AlGaN/GaN | 15/60/35/50 | 850°C 30s | $6,42\times10^{-6}$ | [Wan07b] |
| Ti/Al/Mo/Au | AlGaN/GaN | 15/60/35/50nm | 850°C 30s | $2,96\times10^{-7}$ | [Moh06] |
| Ti/Al/Ni/Au | AlGaN/GaN | 30/180/40/150 | 900°C 30s | $7,3\times10^{-7}$ | [Jac02] |
| Ti/Al/Ni/Au | AlGaN/GaN | 15/220/40/50 | 700°C 60s | $2,8\times10^{-6}$ | [Bri01] |

En pratique, après le dépôt du film métallique, le contact ohmique sur n-GaN et AlGaN/GaN nécessite un recuit à haute température (typiquement entre 450°C et 900°C) pendant une période bien déterminée (entre des dizaines de secondes et quelques minutes), afin de former de nouvelles phases (semi-métallique TiN) à l'interface métal/semiconducteur possédant un faible travail de sortie, ce qui permet de diminuer la barrière du contact, de favoriser le passage du courant et d'avoir une faible résistance de contact [Dea05].

## II.6.3. Contacts Schottky sur GaN

Le contact Schottky est généralement réalisé sur un semiconducteur faiblement dopé (en général inferieur à $10^{17}\,cm^{-3}$ et de type n), avec un métal possédant un travail de sortie supérieur à celui du semiconducteur ($\Phi_m > \Phi_{Sc}$). Le contact Schottky est caractérisé par une hauteur de barrière Schottky ($\Phi_b$) qui favorise le passage du courant par émission thermoïonique dans un seul sens, pour une tension de polarisation directe. En polarisation inverse, sa valeur doit être suffisamment élevée afin de minimiser les courants de fuite et d'atteindre de fortes tensions de claquage. La hauteur de la barrière Schottky dépend particulièrement des propriétés du métal et du semiconducteur. Elle est égale à la différence entre le travail de sortie du métal ($\Phi_m$) et l'affinité électronique ($\chi$) du semiconducteur, comme le montre l'équation (II.24).

Un travail de sortie important du métal favorise la hauteur de barrière du contact Schottky. De

ce fait, les métaux choisis pour réaliser un contact Schottky sur GaN de type n, sont ceux possédant un travail de sortie important ($\Phi_m$ > 4,5 eV), notamment le nickel, le palladium, l'or et le platine. Le travail de sortie de ces matériaux et leur hauteur de barrière correspondante sur GaN sont donnés dans le Tableau II. 8. Les valeurs de hauteur de barrière rapportées dans la littérature sont assez variables. Ces variations semblent être liées aux mécanismes de conduction, aux qualités des matériaux utilisés et aux procédés de fabrication. La hauteur de la barrière de $Al_xGa_{1-x}N$ peut être calculée par interpolation entre les valeurs des affinités électroniques de GaN et AlN selon l'équation suivante [Gra01]:

$$\Phi_B(\text{métal} - \text{Al}_\text{x}\text{Ga}_{1-\text{x}}\text{N}) = \Phi_m - \chi_{\text{Al}_\text{x}\text{Ga}_{1-\text{x}}\text{N}} \qquad (\text{II. 28})$$

$$\chi_{\text{Al}_\text{x}\text{Ga}_{1-\text{x}}\text{N}} = \chi_{\text{GaN}} + (1 - \text{x})\,\chi_{\text{AlN}} \qquad (\text{II. 29})$$

Les affinités électroniques du GaN et de l'AlN sont d'environ 4,2 eV et 2,05 eV, respectivement [Qia00]. Généralement, les données expérimentales, rapportées dans la littérature, des hauteurs de barrière pour une hétérostructure GaN / AlGaN, avec une couche AlGaN stressée, sont différentes des valeurs mesurées avec leurs homologues non stressée. L'abaissement de la hauteur de barrière Schottky observé est dû à des effets de polarisation dans l'hétérostructure GaN/AlGaN [Anw05]. En outre, la théorie de l'émission thermoïonique dans ces structures ne peut pas être appliquée en raison de la forte polarisation piézoélectrique dans la couche AlGaN [Lin03].

Tableau II. 8 *: Exemples de métallisations utilisées pour réaliser des contacts Schottky sur n-GaN*

| **Métal** | **Travail de sortie $\Phi_m$ (eV)** | **Hauteur de barrière $\Phi_b$ (eV)** | **Référence** |
|---|---|---|---|
| **Au** | 5,1 | 0,8 - 1,03 | [Kal97] [Red08] [Kha95] [Sch96] [TJ12.a] |
| **Pd** | 5,12 | 0,91-1,11 | [Wan96] [Guo95] [Sch96] |
| **Ni** | 5,16 | 0,95-1,15 | [Alq12] [Sch96] [TJ12.a] |
| **Pt** | 5,65 | 1,01-1,13 | [Moh96] [Sch96] [Wan96] [Guo95] |
| **Ni/Au** | | 0,88 | [Miu04] |
| **Pt/Au** | | 0,79 – 1,05 | [Iuc07b] [Mon02] |
| **Ni/Pt/Au** | | 1,09 | [Miu04] |
| **Ni/Pd/Au** | | 0,78 | [Miu04] |

# II.7. Caractérisation électrique

Les caractérisations électriques I-V ont été réalisées à l'aide d'une station sous-pointes (Signatone S-1160) disponible au laboratoire AMPERE, en utilisant un des deux SMU Keithley (2636 et 2410) contrôlés par l'interface GPIB, avec un logiciel spécifique de mesure. Ce montage permet d'effectuer des caractérisations I-V de tout dipôle électrique dont la connexion avec la métallisation

est effectuée sous pointes. Son principe consiste à appliquer un courant ou une tension sur l'entrée du composant électronique, puis de mesurer un courant ou une tension en sortie. Ces appareils sont capables de balayer le plan U-I jusqu'à 1,2kV et 6A. Pendant cette thèse, nous avons utilisé ces systèmes pour la caractérisation des contacts ohmiques sur GaN en utilisant des motifs TLM et cTLM. Nous les avons également employés pour caractériser des diodes Schottky en GaN en direct et en inverse.

## II.7.1. Technique de caractérisation électrique du contact ohmique : mesure de la résistance spécifique de contact

Le contact ohmique métal/semiconducteur est caractérisé par une résistance spécifique de contact par unité de surface (Specific Contact Resistance (SCR)). Cette résistance nous donne une information sur la qualité du contact et doit être la plus faible possible dans les composants électroniques afin de limiter l'échauffement du composant. Généralement, un bon contact ohmique possède une caractéristique courant-tension linéaire et symétrique, ainsi qu'une valeur de la résistance spécifique de contact ohmique faible. Plusieurs méthodes ont été développées pour la caractérisation des contacts ohmiques, ainsi que pour déterminer la résistance spécifique de contact $\rho_c$. Les deux méthodes les plus utilisées sont : la méthode TLM (Transfert Length Method) proposée par Shockley [Sho64] et la méthode cTLM (Circular Transfert Length Method) proposée par Marlow et Das [Mar82].

### II.7.1.1. La technique de TLM linéaires

La structure TLM linéaire est constituée de plusieurs plots métalliques de forme rectangulaire, de largeur « L » et de longueur « Z », ayant des espacements « $d_i$ » croissants entre eux, comme représenté sur la Figure II. 23. Les plots métalliques sont isolés avec une gravure de la couche active à une distance « δ » de la terminaison de la métallisation. Cette distance « δ » doit être la plus faible possible pour que les lignes de champs restent rectilignes et homogènes.

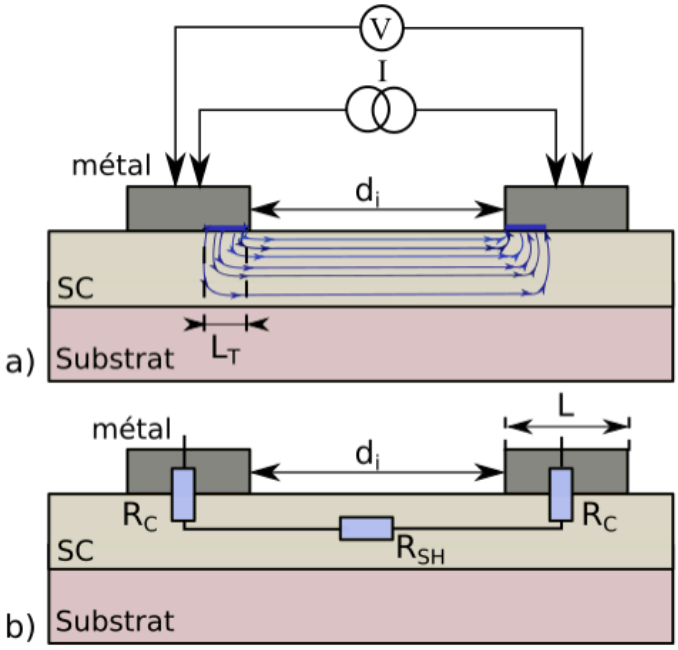



*Figure II. 21 : a) Représentation des lignes de courant pendant une polarisation b) Résistances équivalentes entre deux motifs d'une matrice TLM*

La caractérisation I (V) de ces structures est réalisée par une technique de mesure à quatre pointes, afin d'éliminer les résistances série des câbles et pointes. Comme il est indiqué sur la Figure II. 21, les deux premières pointes posées sur deux contacts voisins servent à l'injection du courant, et les deux autres pointes positionnées à proximité des premières sur les mêmes contacts, permettent de mesurer la tension. Lors de la conduction du courant, la largeur du plot métallique n'est pas intégralement utilisée et le courant circule principalement dans une largeur effective appelée longueur de transfert $L_T$. Cette longueur est donnée par la relation suivante :

$$L_T = \sqrt{\frac{\rho_c}{R_{SH}}} \qquad (\text{II. } 30\ )$$

La longueur de transfert $L_T$ doit être plus faible que la largeur du contact L (Figure II. 21), car la résistance du contact $R_C$ sera très élevée pour L inférieure à $L_T$. L'augmentation de la largeur du contact L favorise la diminution de la résistance $R_C$. Cette dernière atteint une valeur constante pour $L > L_T$ [Sch06].

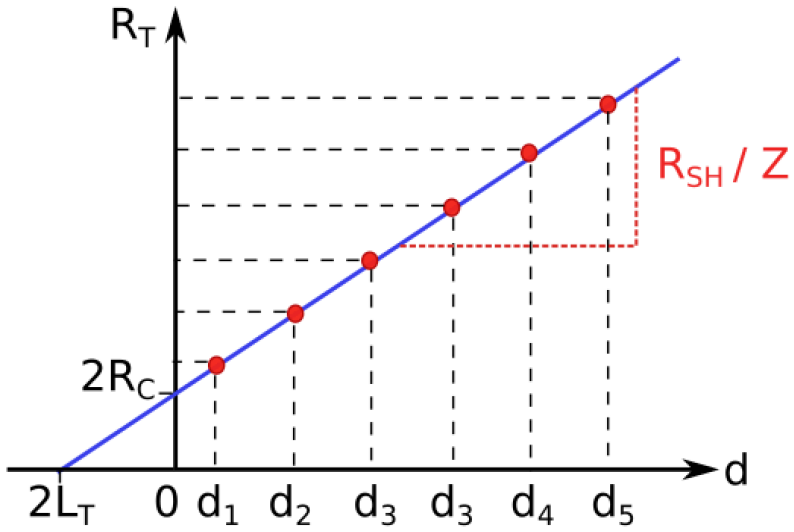



*Figure II. 22 : Courbe obtenue en traçant la résistance totale $R_T$ en fonction de la distance entre les plots*

Comme le montre la Figure II. 21.b, la résistance totale $R_T$ mesurée entre deux plots regroupe la valeur de la résistance de contact $R_C$ et la résistance de la couche semiconductrice $R_{SH}$. Cette résistance s'écrit alors sous la forme suivante :

$$R_T = 2 \times R_C + R_{SH} \qquad (II.31)$$

Afin d'extraire ces valeurs et d'obtenir la résistance spécifique de contact $\rho_c$, la résistance totale $R_T$ est mesurée entre chaque couple de plots voisins. Cette résistance est alors tracée en fonction de l'espacement $d_i$ entre les plots. La Figure II. 22 représente le tracé de $R_T$ en fonction de $d_i$. Cette droite peut être modélisée en utilisant l'équation suivante :

$$R_T = \frac{R_{SH}}{Z} \times d_i + 2 \times R_C \qquad (II.32)$$

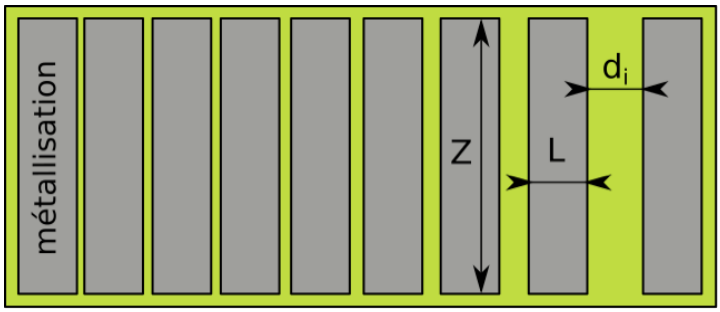
$$R_{SH} = \frac{R_C}{L_T} \times Z \qquad (II.33)$$

La pente de cette droite nous permet d'extraire la valeur de la résistance carrée de la couche semiconductrice $R_{SH}$ (équation II.33). L'ordonnée à l'origine nous donne deux fois la valeur de la résistance de contact $R_C$ et l'abscisse à l'origine nous donne deux fois la valeur de $L_T$. Quant à la résistance spécifique de contact $\rho_C$ (en $\Omega.cm^2$), elle sera déduite en utilisant l'équation suivante [Sch06] :

$$\rho_C = R_{SH} \times L_T^2 = R_C \times L_T \times Z \qquad (II.34)$$

Structures TLM réalisées sur le masque

Nous avons utilisé, dans ce travail, des structures TLM réalisées sur du GaN faiblement dopé de type n. Ces structures possèdent un espacement « $d_i$ » entre les contacts variant de 7 à 84 µm. Les plots sont de longueur 450 µm et de largeur 100 µm. Les motifs sont isolés avec une gravure mesa, qui est représentée sur la Figure II. 23 par un rectangle vert de longueur 494 µm et de largeur 1156 µm. Cette gravure est réalisée à une distance δ = 15 µm de la terminaison de la métallisation.




| **Z** (µm) | **L** (µm) | **$d_i$** (µm) |
|---|---|---|
| 450 | 100 | [7 9 11 14 19 24 44 84] |

*Figure II. 23 : Motif TLM avec les dimensions présentes sur le masque*

## II.7.1.2. Structures cTLM circulaires

La méthode cTLM est également utilisée pour déterminer la résistance spécifique de contact $\rho_C$. Cette méthode se base sur le même principe que la structure TLM, mais avec des motifs de forme circulaire. (Figure II. 24) [Mar82]. L'avantage de cette méthode est d'avoir une distribution homogène des lignes de courant entre le plot central et le plan de masse. Aussi, contrairement au cas de la structure TLM, il n'est plus nécessaire d'isoler latéralement la couche semiconductrice sur laquelle les plots métalliques sont réalisés.

La procédure de caractérisation de ces structures est similaire à celle utilisée sur les structures TLM linéaires. La variation de la résistance totale $R_T$ mesurée en fonction de la distance entre un plot central et le plan de masse est donnée par la relation suivante [Mar82] :

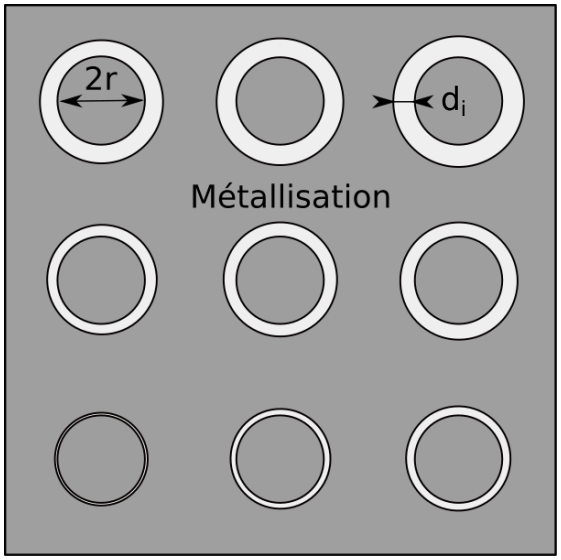
$$R_T = \frac{R_{SH}}{2\pi} \times \left[ \ln\left(\frac{r + d_i}{r}\right) + L_T\left(\frac{1}{r} + \frac{1}{r + d_i}\right) \right] \qquad \text{(II. 35 )}$$

Où r représente le rayon constant des plots circulaires et $d_i$ la distance croissante entre les plots et le plan de masse (voir figure 2). Dans cette technique, contrairement aux mesures sur les motifs TLM, la variation de la résistance $R_T$ en fonction des espacements « s » n'est pas linéaire. En effet, une régression logarithmique sera effectuée pour l'extraction de la longueur de transfert $L_T$ et la résistance de la couche semiconductrice $R_{SH}$. Ces valeurs nous permettent ensuite de calculer la résistance spécifique de contact en utilisant la formule suivante :

$$\rho_C = R_{SH} \times L_T^2 \qquad (II.36)$$

Structures cTLM réalisées sur le masque

Les motifs de c-TLM réalisés sur le masque sont constitués d'un plan de masse de 1×1mm² et de 9 plots circulaires de rayon r fixe de 80 µm. L'espacement « $d_i$» entre le plan de masse et les plots varie de 5 µm à 40 µm. Le tableau de la Figure II. 24 présente les dimensions des motifs dessinés sur les structures de test.




| 2r (µm) | $d_i$ (µm) |
|---|---|
| 160 | [5 12 16 20 24 28 32 36 40] |

*Figure II. 24 : Motif cTLM avec les dimensions présentes sur le masque*

## II.7.2. Caractérisation électrique de la diode Schottky

### II.7.2.1. Caractérisation I-V en polarisation directe

La caractérisation électrique courant-tension (I-V) d'une diode Schottky en polarisation directe nous apporte une information sur les performances en direct de la diode ainsi que sur la qualité du contact Schottky. Par régression linéaire des caractéristiques I-V en direct avec le modèle par émission thermoïonique donnée par l'équation (II.26), nous pouvons déterminer les propriétés électriques de la diode, notamment la valeur de la hauteur de barrière, du facteur d'idéalité, de la résistance à l'état passant de la diode $R_{on}$ et de la tension de seuil. La Figure II. 25 illustre la caractéristique $I_D(V_D)$ pour une diode Schottky de puissance en GaN avec une échelle linéaire et logarithmique.

La partie linéaire de la caractéristique I-V en échelle logarithmique pour V>3kT/q (quand la résistance $R_{on}$ est négligeable), permet de relever les propriétés du contact Schottky, en particulier la hauteur de barrière et le facteur d'idéalité (voir Figure II. 25.a). La projection du courant en direct sur l'axe des ordonnées (V=0) nous permet de déduire le courant de saturation $I_s$ ainsi que de remonter à

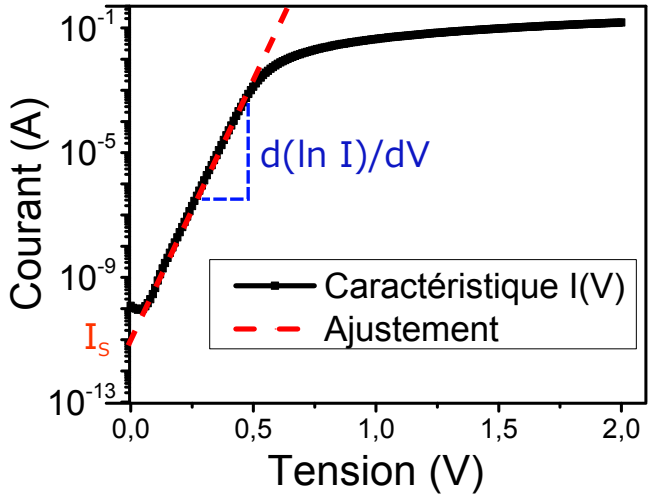
la valeur de la hauteur de barrière du contact Schottky en utilisant l'équation II.37 ci-dessous. Quant au facteur d'idéalité, il peut être déduit avec la pente de la droite en utilisant l'équation II.38 [Sch06].

$$\Phi_B = \frac{KT}{q} ln\left(\frac{SA^*T^2}{I_S}\right) \qquad \text{(II. 37 )}$$

$$\eta = \frac{q}{KT} \frac{dV}{d(\ln I)} \qquad \text{(II. 38 )}$$

Lorsque le facteur d'idéalité est très proche de 1, cela indique que la caractéristique I-V de la diode suit parfaitement la caractéristique théorique d'une diode Schottky, dans laquelle le mécanisme de conduction dominant est de nature thermoïonique ; mais lorsque le facteur d'idéalité est élevé (>2), le régime de conduction n'est pas dominé par l'effet thermoïonique.

a)




b)

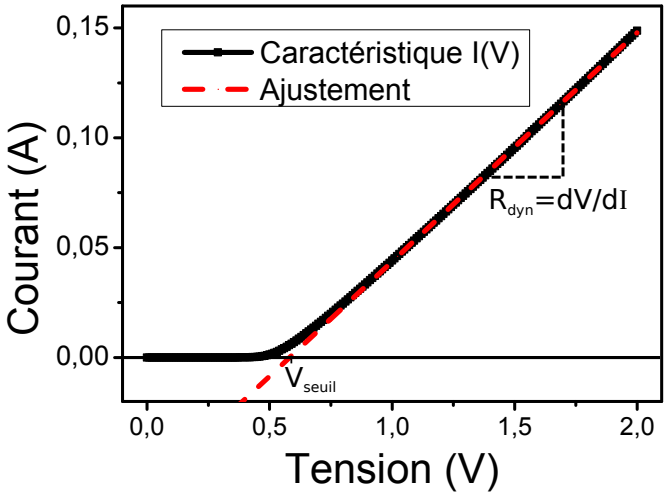



*Figure II. 25 : Caractéristique $I_D(V_D)$ pour une diode Schottky de puissance en GaN en échelle a) logarithmique b) linéaire*

La résistance à l'état passant de la diode $R_{on}$ est déterminée à partir de la pente de la caractéristique $I_D(V_D)$ dans sa partie linéaire à forte valeur d'intensité (voir Figure II. 25.b). Elle correspond à l'inverse de la pente de la caractéristique, comme le montre l'équation (II.40). Il est intéressant de caractériser la diode Schottky par la résistance spécifique à l'état passant qui correspond au produit de la résistance $R_{on}$ par la surface active ($R_{on-sp}$) :

$$R_{on-sp} = R_{dyn} \times S \qquad (II.39)$$

$$R_{dyn} = \frac{dV}{dI} \qquad (II.40)$$

Où S représente la surface active de la diode. La caractéristique $I_D(V_D)$ à forte valeur d'intensité permet aussi de déduire la valeur de la tension de seuil $V_{seuil}$, par la projection de la partie linéaire de la caractéristique sur l'axe des abscisses comme le montre la Figure II. 25.b.

## II.7.2.2. Caractérisation I-V en polarisation inverse

La Figure II. 26 illustre la caractéristique électrique courant-tension (I-V) d'une diode Schottky en polarisation inverse. Cette caractéristique nous permet d'analyser le claquage de la diode Schottky, ainsi que de déterminer la densité de courant de fuite et la tenue en tension du composant.

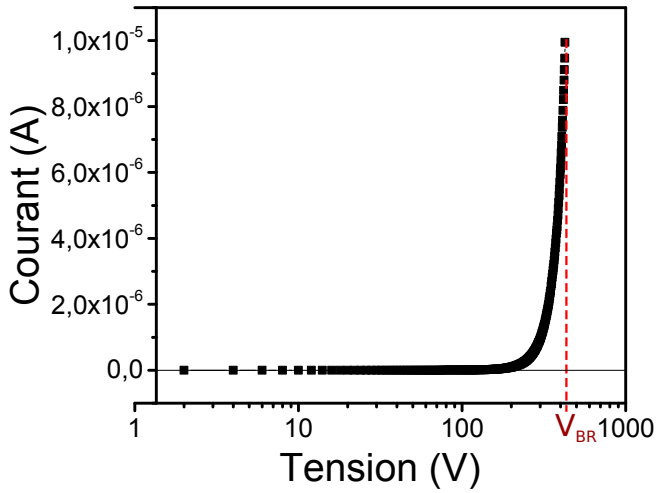



*Figure II. 26 : Caractéristique en inverse (I-V) d'une diode Schottky en polarisation inverse*

Nous avons réalisé des mesures sur différents types de structures de diodes Schottky en GaN (pseudo-verticales et latérales à hétérojonction), où le critère de tenue en tension a été défini comme la tension pour laquelle le courant de fuite mesuré est de l'ordre de 10µA. Certaines structures mesurées ne comprennent aucun dispositif de protection périphérique tel qu'une plaque de champ ou un anneau

de garde. D'autres possèdent des anneaux de garde réalisés par implantation ionique mais sans activation des dopants. Les caractéristiques en polarisation inverse que nous avons obtenues avec ces types de structure présentent un courant de fuite relativement important, mais elles peuvent être considérées comme des premiers résultats exploratoires, et peuvent être largement améliorables par l'utilisation de protections périphériques appropriées.

# II.8. Conclusion du chapitre

Ce chapitre donne un aperçu de la méthodologie de simulation de type éléments finis par SENTAURUS$^{TM}$ des composants de puissance en GaN, avec une introduction aux modèles les plus importants qui ont été utilisés pour les matériaux GaN et AlN, ainsi que les méthodes adaptées pour prendre en compte les phénomènes spécifiques à l'hétérostructure AlGaN/GaN. En outre, les structures du redresseur Schottky en GaN simulées ont été brièvement présentées. Dans une deuxième partie de ce chapitre, afin d'améliorer la connaissance des paramètres des simulations et pour s'assurer de la bonne prédictibilité des simulations, un jeux de masque a été conçu pour fabriquer des structures de test sur le matériau G2ReC. Dans la suite, ces structures de test et leur processus de fabrication ont été présentés. Les méthodes qui sont utilisées pour caractériser ces structures de tests ont aussi été détaillées.

Dans les prochains chapitres, nous utiliserons ce simulateur afin d'optimiser la structure des redresseurs Schottky en GaN. De plus, nous présenterons les résultats des caractéristiques des structures de test et finalement, les résultats de simulation seront comparés avec les mesures afin de vérifier la prédictibilité de nos simulations.

# Chapitre III : Conception du redresseur Schottky de puissance en GaN sur un substrat silicium

## III.1. Introduction

Une étude bibliographique, réalisée dans le précédent chapitre, a permis identifier les paramètres physiques du GaN et adapter les modèles de simulation qui vont être utiles pour concevoir de nouvelles architectures de diodes Schottky en GaN. Ce chapitre s'appuie sur les caractérisations de la première génération des diodes Schottky pseudo-verticale conçue dans le cadre du projet G2ReC. Les résultats de ces mesures et les contraintes de cette architecture de redresseur permettent d'établir un cahier des charges pour identifier l'origine des limites de ce redresseur et d'adopter certains choix de conception. Dans ce cadre, nous présenterons en détail la géométrie des structures des redresseurs retenues et également les différents paramètres géométriques qui seront optimisés. Ensuite, nous présenterons les résultats de simulation réalisée pour identifier les paramètres sensibles des structures actuelles et pour rechercher des géométries optimales. Enfin, cette étude sera complétée par l'optimisation des protections périphériques des structures du redresseur.

## III.2. Performances du redresseur Schottky précédemment réalisé dans le cadre du projet G2ReC

Des structures de diodes Schottky pseudo-verticales en GaN précédemment fabriquées dans le cadre du projet G2ReC ont été caractérisées. Les résultats de ces caractérisations et les contraintes liées au matériau ont été prises en compte pour déterminer un cahier des charges qui sera nécessaire pour l'optimisation de cette structure.

### III.2.1. Description des structures de test

Les échantillons (Figure III. 1) ont été fabriqués et développés dans le cadre du projet G2ReC ; ceux-ci sont composés d'une couche de GaN de type $n^+$ de 2 µm fortement dopée à $4{,}5\times10^{18}$ $cm^{-3}$ et d'une couche de 6 µm de type n faiblement dopée $n^-$ ($7{,}5 \times 10^{15}$ $cm^{-3}$) (cette valeur a été vérifiée par

des mesures C(V)). La protection périphérique utilisée est une combinaison d'une mesa et d'un anneau de garde (obtenu par implantation ionique mais sans activation des dopants). La croissance de GaN a été réalisée par MOCVD sur un substrat Si d'épaisseur 1.4 mm à l'aide d'une couche tampon à base d'AlN. Le procédé technologique utilisé pour fabriquer cette structure de diode pseudo-verticale se base sur une étape d'implantation ionique de Mg ou In pour créer l'anneau de garde p+ [Baz12] suivie d'une étape de gravure pour atteindre la couche fortement dopée, puis des étapes de dépôt d'oxyde et de métaux afin de réaliser les deux contacts ohmique et Schottky. Le titane et l'aluminium (Ti/Al) ont été utilisés pour le contact ohmique [TJ12.b] [Cay12a] [Men09] ainsi que le nickel pour le contact Schottky [Men10] [TJ12.a].

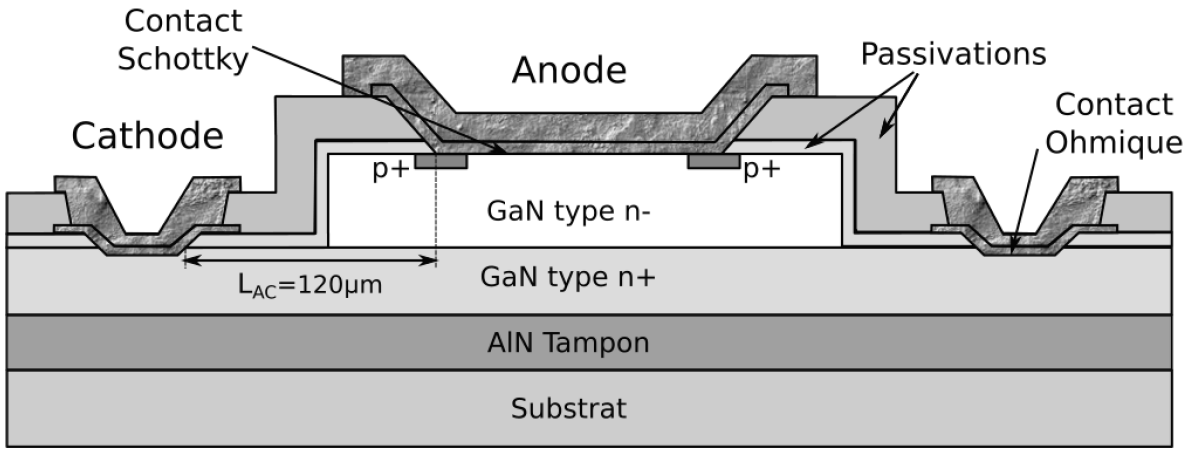



Figure III. 1 : Vue en coupe de la structure de la diode Schottky pseudo-verticale

## III.2.2. Caractérisation des structures de test

Nous avons réalisé des cartographies sur une plaque de 6 pouces de diodes Schottky avec différentes géométries (rectangulaire et circulaire) ayant une surface d'anode comprise entre $8{,}01\times10^{-4}$ cm$^2$ et $36{,}81\times10^{-4}$ cm$^2$ (Figure III. 2) et une distance anode-cathode $L_{AC}$ = 120 µm. Ces mesures ont été réalisées en direct et en inverse. Afin d'étudier les performances de ces diodes, les paramètres électriques suivants ont été extraits en direct : hauteur de barrière, facteur d'idéalité, résistance de la diode, tension de seuil ; en inverse la tenue en tension et le courant de fuite ont été extraits.

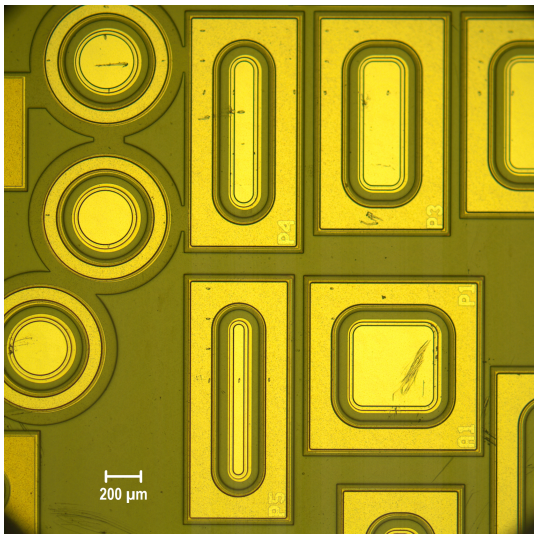



*Figure III. 2 : Photo des structures de test mesurées sur la plaque de 6 pouces*

### III.2.2.1. Caractérisation électrique en direct

La Figure III. 3 représente la répartition des diodes de géométrie identique (ayant une surface d'anode de $9{,}07\times10^{-4}$ $cm^2$ et une distance anode-cathode de 120 µm), sur le wafer selon leur plage de résistance $R_{on}$. La plupart des diodes du centre du wafer ont une résistance $R_{on}$ très importante. Ceci est probablement lié à l'état de surface de l'échantillon ou à des problèmes de procédé technologique (comme la non uniformité de la gravure de la couche $n^-$, le dopage $n^+$ non contrôlé, la résistance du contact ohmique non contrôlée). La Figure III. 4 présente les histogrammes de la hauteur de barrière et du coefficient d'idéalité, de la résistance $R_{on}$ et de la tension de seuil pour les diodes aux extrémités du wafer de géométrie identique. Le facteur d'idéalité moyen des diodes, ayant un comportement normal (avec une seule barrière Schottky) est de l'ordre 1,07, la résistance spécifiques $R_{on\text{-}sp}$ (pour la surface du contact Schottky et non de la structure) est comprise entre 15 et 120 $m\Omega.cm^2$, et la hauteur de barrière moyenne est de l'ordre de 1,05 eV (Figure III. 4). Ces valeurs montrent les limites des performances en direct de cette diode Schottky. La conception de la diode Schottky pseudo-verticale doit donc être optimisée.

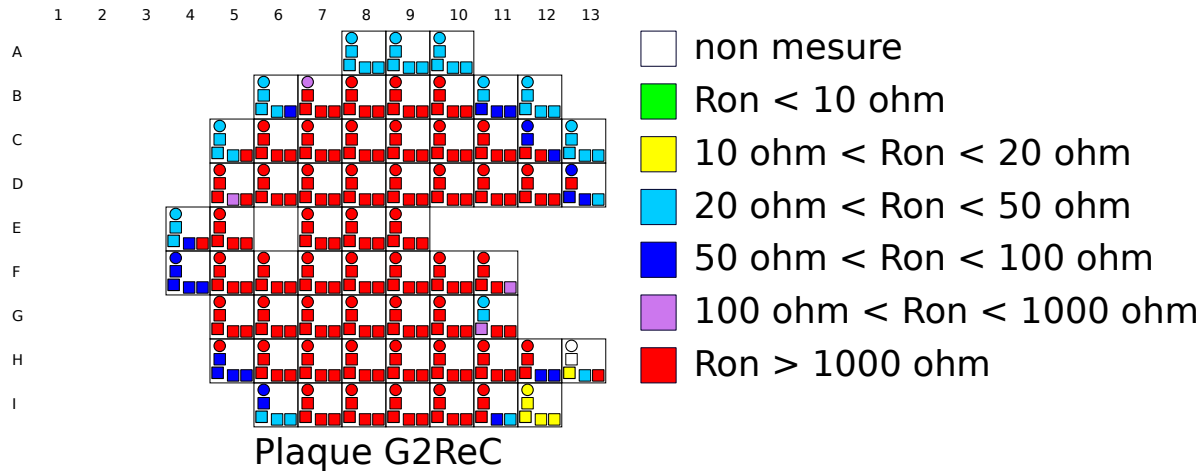



*Figure III. 3 : Cartographie en fausse couleur de la résistance à l'état passant $R_{on}$.*

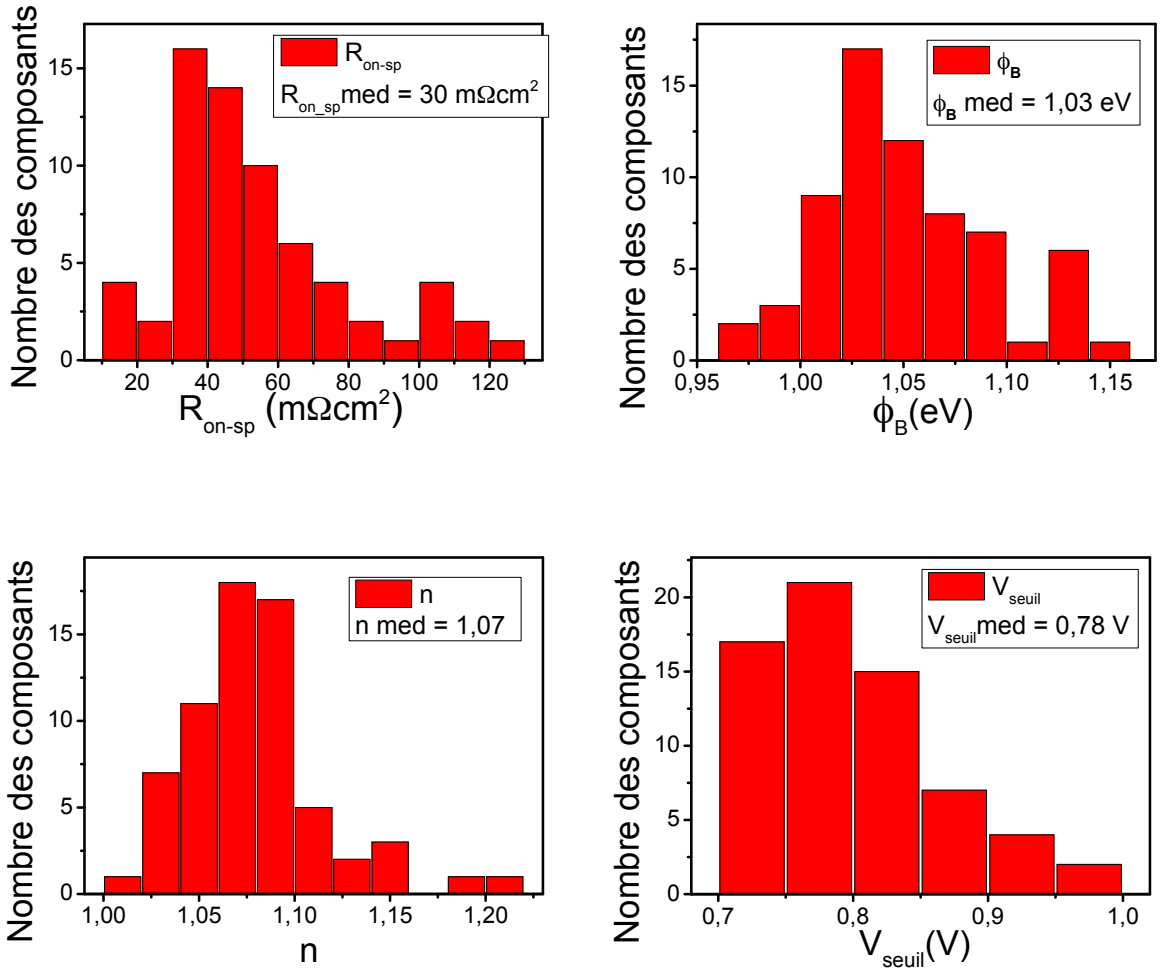



*Figure III. 4 : Histogrammes de la résistance $R_{on-sp}$ la hauteur de barrière, du coefficient d'idéalité et de la tension de seuil pour les diodes aux extrémités du wafer de géométrie identique*

### III.2.2.2. Caractérisation électrique en inverse

La tenue en tension a été mesurée pour toutes les diodes du wafer à température ambiante. Nous avons défini la tenue en tension comme la tension pour laquelle le courant de fuite mesurée est de 10 µA, ce qui correspond à une densité de courant d'environ $30\times10^{-4}$A.cm$^{-2}$. La meilleure tenue en tension obtenue est d'environ 430 V (Figure III. 5). Par conséquent, nous constatons que cette conception ne permet pas de répondre au cahier des charges (tenue en tension de 600V). La protection périphérique avec un anneau de garde p+ n'est pas encore accessible pour la haute tension dans le cadre du projet TOURS2015, et des essais d'activation sont en cours avec une reprise d'épitaxie à basse température [Baz12].

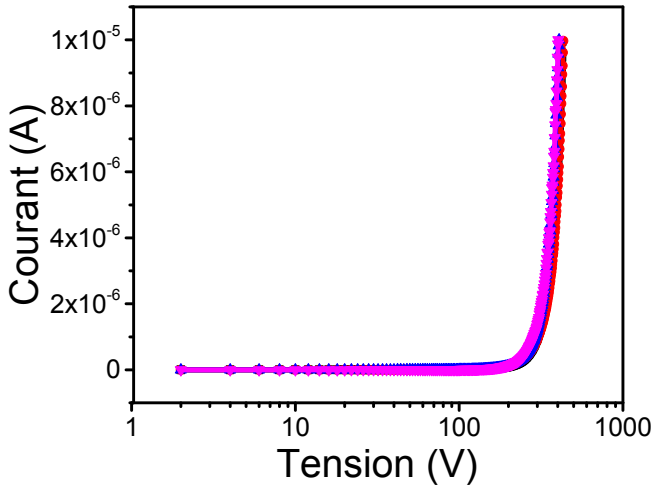



*Figure III. 5 : Caractérisation en inverse des structures de test, ayant une surface d'anode de 9,07× $10^{-4}$ cm$^2$*

### III.2.2.3. Bilan des caractérisations

La résistance à l'état passant $R_{on}$ des composants de cet échantillon s'avère être comprise dans les meilleurs cas entre 10 et 50 Ω, mais, en observant l'ensemble des redresseurs, plus de 80% d'entre eux présente une résistance supérieure à 1000 Ω. De plus, ces structures ne sont pas capables d'atteindre une tension de 600V. Ces limites de performances ne sont pas causées seulement par les défauts initialement présents dans le matériau mais peuvent être liés à la conception géométrique de la diode et aux défauts induits dans les procédés technologiques.

Nous constatons alors que cette structure en GaN n'est pas compétitive face aux diodes Schottky en SiC et ce, tant au niveau coût que performance. Par conséquent, de nouvelles optimisations de l'architecture de ce composant doivent être prises en compte pour atteindre les objectifs en terme de compromis $R_{on\text{-}sp}$ /$V_{BR}$.

# III.3. Cahier des charges

Compte tenu des résultats de caractérisations des redresseurs Schottky conçus dans le cadre du projet G2ReC, une étude d'optimisation sera réalisée sur cette architecture pseudo-verticale. D'autre part, une conception d'une nouvelle architecture latérale basée sur une technologie similaire aux transistors HEMT à base d'hétérojonction AlGaN/GaN sera aussi réalisée.

Le cahier des charges de cette thèse couvre l'ensemble des démarches envisagées pour la conception de ces deux architectures du redresseur Schottky en GaN (voir Figure III. 6). La conception des composants en GaN sera réalisée en deux étapes : la première est la simulation de la structure du redresseur Schottky en GaN afin d'optimiser ses performances et répondre au cahier des charges. La deuxième partie consiste à définir un jeu de masques permettant de réaliser des dispositifs de test afin d'évaluer et d'optimiser le caractère prédictif des simulations par éléments finis.

Deux points sont pris en considération lors de la conception de ces deux composants en GaN :

- La résistance spécifique à l'état passant doit être la plus faible possible pour limiter les pertes en conduction dans le composant et atteindre un courant à l'état passant de l'ordre de quelques Ampères.
- La tenue en tension en polarisation inverse doit atteindre également un calibre en tension de l'ordre de 600V.

La conception de ces composants de puissance doit prendre aussi en considération les défis technologiques :

- La croissance de couches épitaxiées épaisses de GaN sur Si : le dopage de type n est obtenu par l'incorporation de Si qui génère des contraintes importantes dans le GaN.
- Le dopage localisé de type p reste très problématique ; deux voies sont en cours d'étude dans le cadre du projet TOURS2015 : l'implantation ionique de Mg ou l'épitaxie localisée dopée Mg, par VLS et/ou MOCVD.

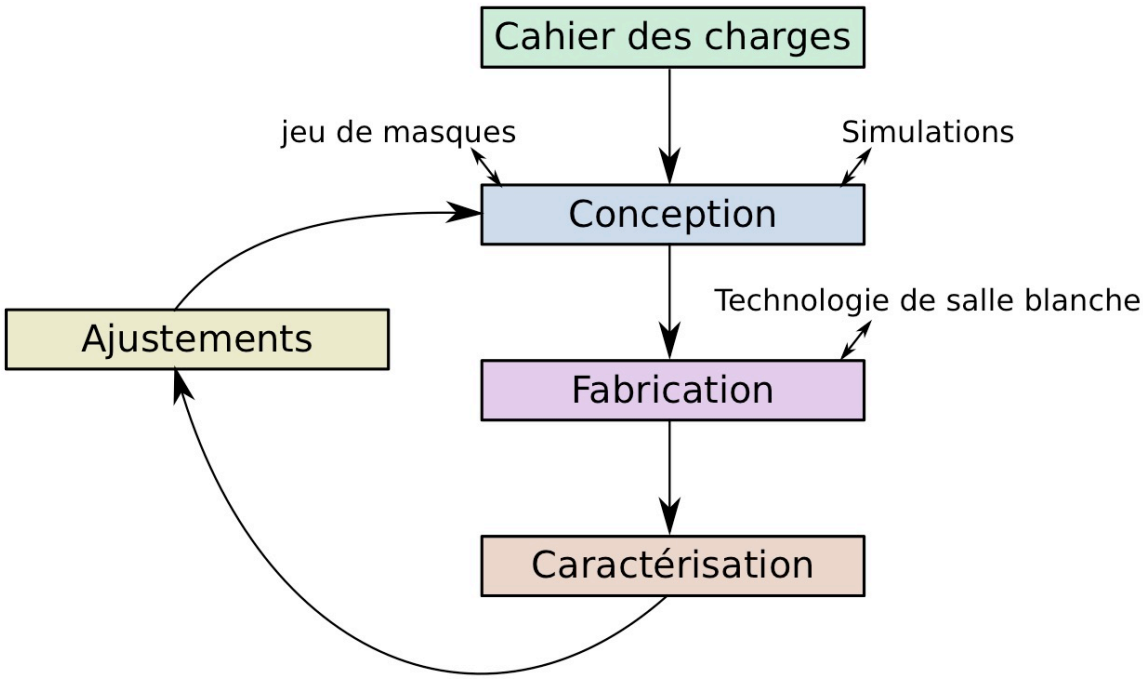
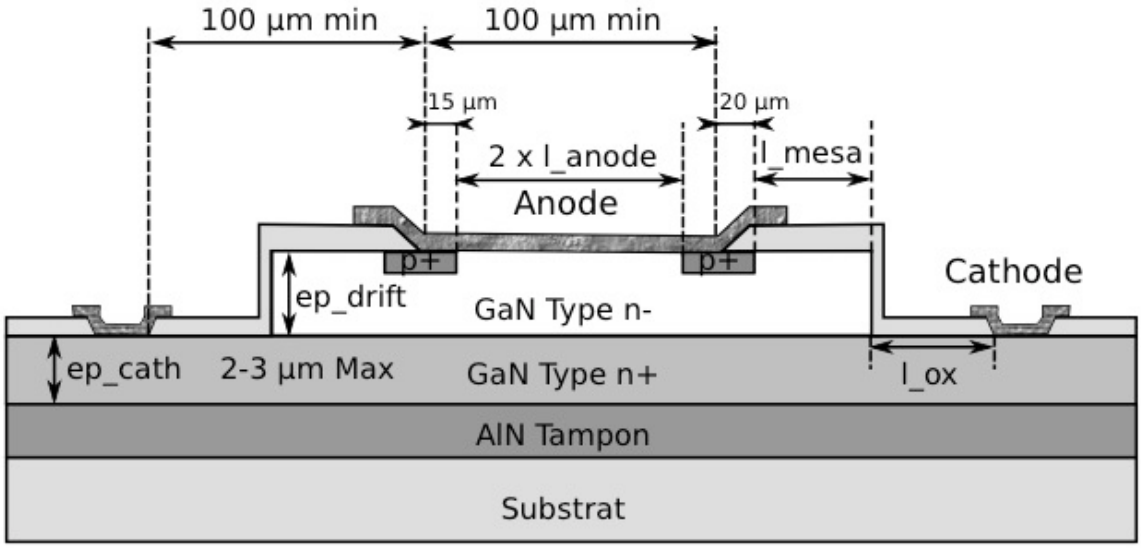



*Figure III. 6 : Démarches envisagées pour la conception du redresseur Schottky en GaN*

## III.3.1. Description des structures des redresseurs Schottky étudiées

La Figure III. 7 représente les vues en coupe des structures retenues du redresseur Schottky pseudo-vertical et du redresseur latéral ainsi que les différents paramètres géométriques que nous avons fait varier pour optimiser les propriétés statiques de ces deux redresseurs. La Figure III. 7.a détaille les contraintes technologiques liées au procédé de fabrication et d'épitaxie. Les contraintes majeures sont d'une part les faibles valeurs d'épaisseur et de dopage de la couche $n^+$ et d'autre part la largeur minimale du doigt d'anode et la distance entre les deux contacts.

a)




b)

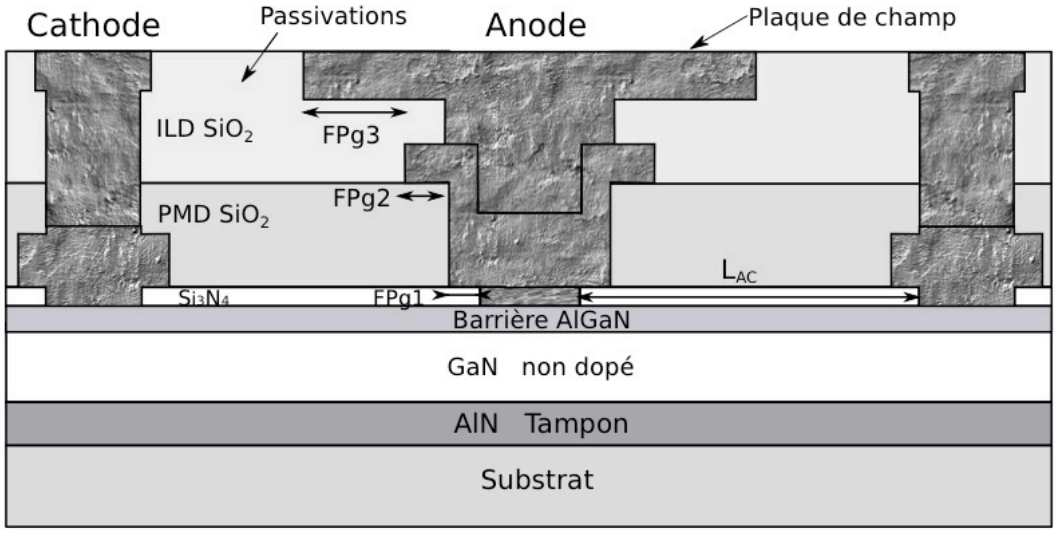



*Figure III. 7 : Vue en coupe des structures du redresseur Schottky a) pseudo-verticale b) latéral à base d'hétérojonction AlGaN / GaN. Cette figure présente également les contraintes technologiques « process » et « épitaxiées et les principaux paramètres géométriques d'ajustement.*

# III.4. Optimisation de la structure du redresseur Schottky pseudo-vertical en GaN et identification des paramètres sensibles de la structure

## III.4.1. Critère d'optimisation

Dans le but d'identifier les paramètres sensibles de la structure actuelle et de rechercher une géométrie optimale de la diode Schottky en GaN, nous avons lancé une campagne de simulation basée sur la variation des paramètres géométriques et technologiques. La Figure III. 8 représente une vue en coupe de la demi-structure simulée ainsi que les principaux paramètres géométriques que nous avons fait varier. Les simulations ont été effectuées en faisant varier un seul paramètre à la fois. Pour chaque variation, les propriétés des autres paramètres correspondent aux valeurs présentées dans le Tableau III. 1. De façon générale, nous analyserons l'influence de ces paramètres sur la résistance spécifique à l'état passant $R_{on-sp}$ et sur la tenue en tension $V_{BR}$ de la diode Schottky en GaN. La plage de variation d'un paramètre qui rend optimal la valeur de $R_{on-sp}$ et/ou la tenue en tension est indiquée. Celle-ci n'est pas forcement retenue pour les paramètres suivants, car nous avons tenu compte des contraintes technologiques.

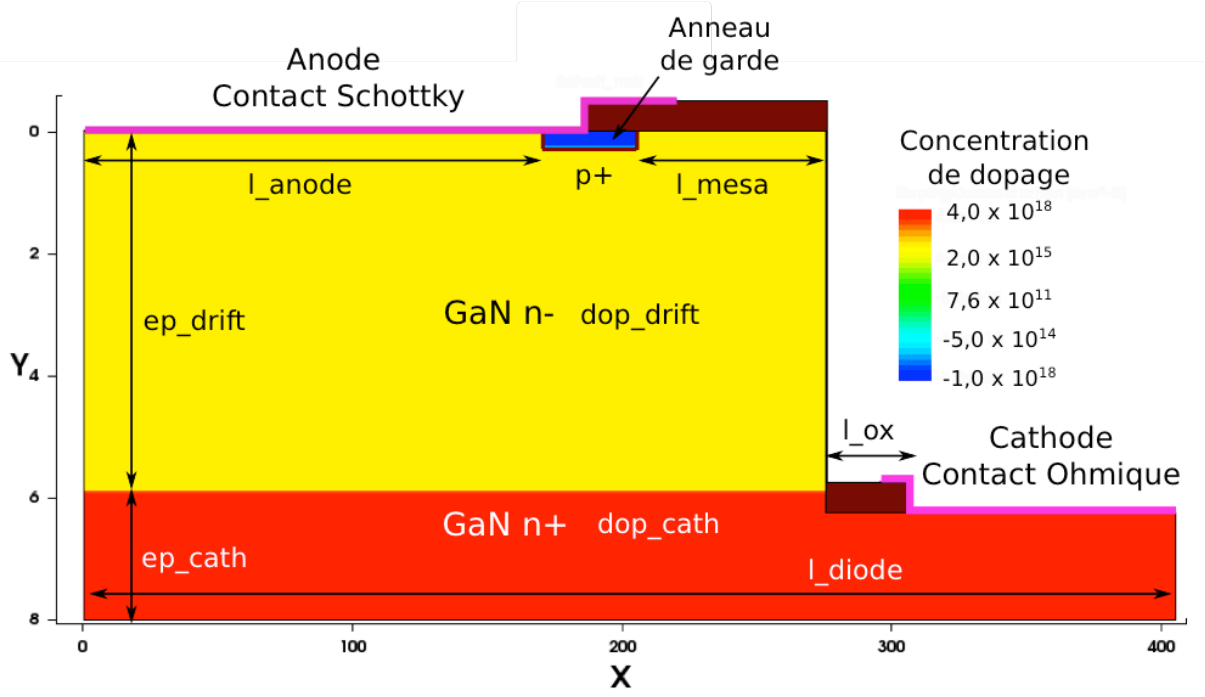



*Figure III. 8 : Vue en coupe de la demi-structure simulée et présentation des principaux paramètres géométriques d'ajustement.*

*Tableau III. 1 : Valeurs des paramètres géométriques et technologiques initiaux pour la structure du redresseur Schottky pseudo-vertical*

| l_anode | ep_drift | ep_cath | l_mesa | l_ox | dop_drift | dop_cath | l_diode |
|---|---|---|---|---|---|---|---|
| 170 µm | 6 µm | 2 µm | 70 µm | 30 µm | $7,5x10^{15}$ $cm^{-3}$ | $4x10^{18}$ $cm^{-3}$ | 405 µm |

## III.4.2. Impact des paramètres de la structure sur la résistance spécifique $R_{on-sp}$

### III.4.2.1. Influence de la variation de l_anode sur la résistance $R_{on-sp}$

Afin d'étudier l'impact de la longueur du contact de l'anode sur la caractéristique statique en direct de la diode Schottky en GaN, nous avons fait varier ce paramètre entre 60 µm et 200 µm avec le simulateur SENTAURUS. Les résistances à l'état passant $R_{on}$ et $R_{on-sp}$ ont été extraites à partir des caractéristiques statiques en direct de la diode Schottky, à température ambiante suivant la méthode présentée dans le paragraphe II.7. Les valeurs de la résistance $R_{on}$ et $R_{on-sp}$ sont représentées en fonction de l_anode sur la Figure III. 9 suivante.

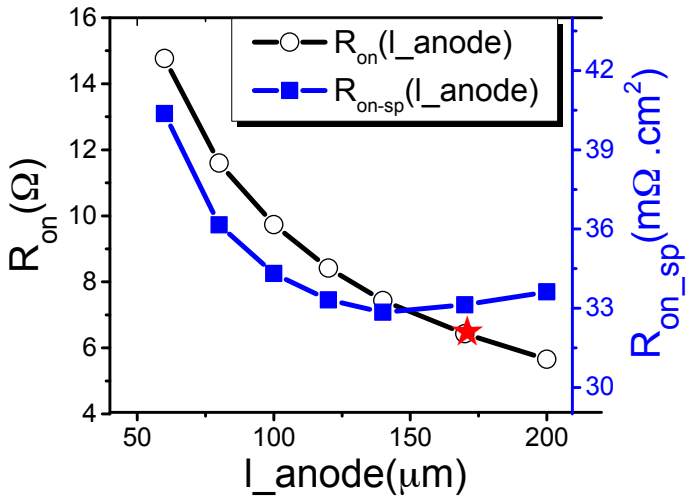



*Figure III. 9 : Variations de $R_{on-sp}$ et $R_{on}$ en fonction de l_anode. L'étoile sur la courbe correspond à la valeur initiale de l_anode (c'est le cas aussi pour les autres variations)*

Toute variation de longueur d'anode affecte la résistance $R_{on}$ et $R_{on-sp}$ de la diode Schottky pseudo-verticale. En effet, la valeur de $R_{on}$ diminue en augmentant la valeur de l_anode avec une diminution moyenne de l'ordre de 0,06 Ω/µm. Quant à la résistance spécifique à l'état passant, elle diminue en augmentant l_anode avec une diminution moyenne de 0,11 $m\Omega.cm^2/\mu m$ mais elle se

stabilise pour 120 µm < l_anode < 170 µm puis commence à remonter. Il existe donc une valeur optimale de l_anode comprise entre 120 µm et 170 µm.

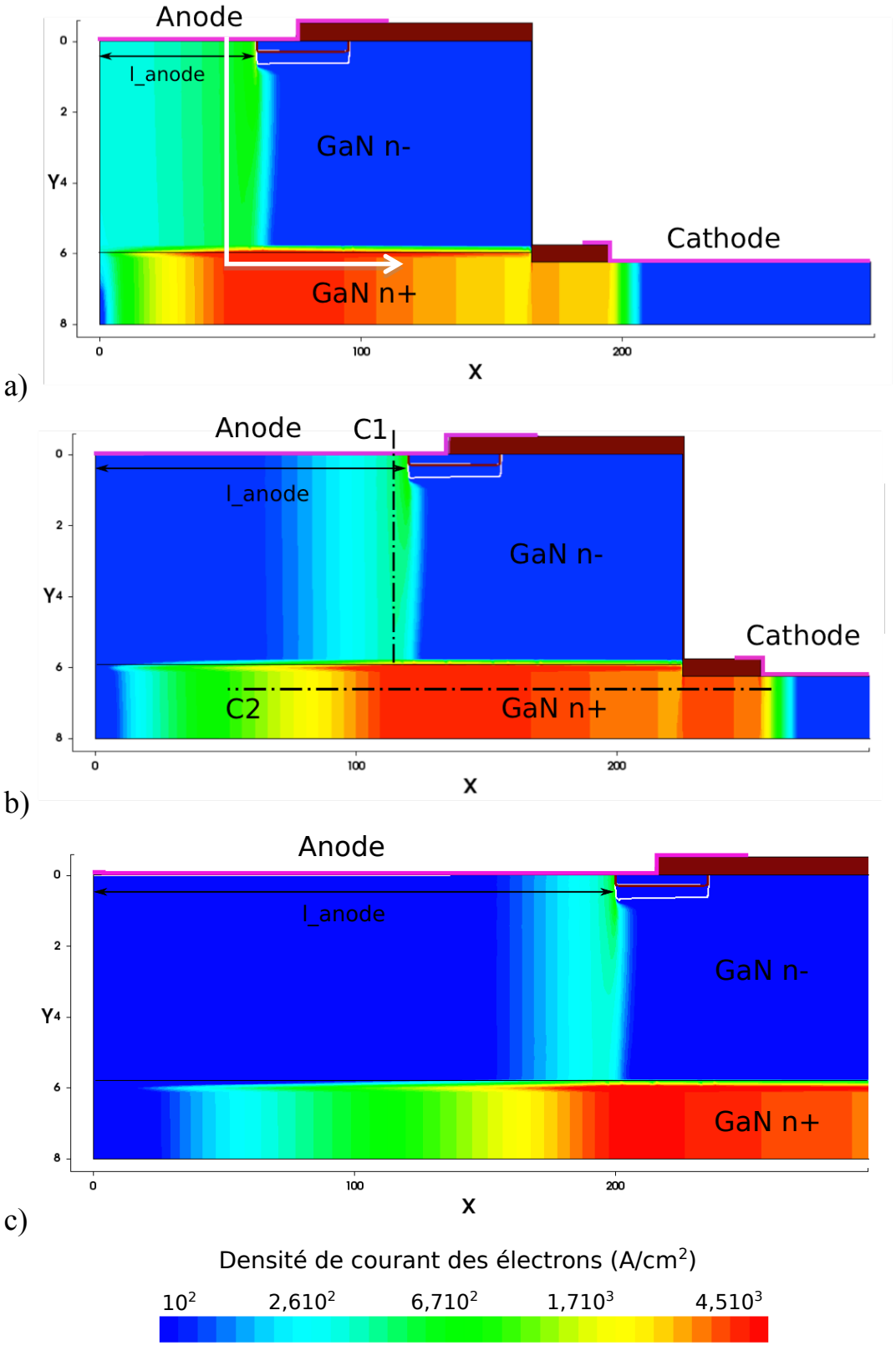
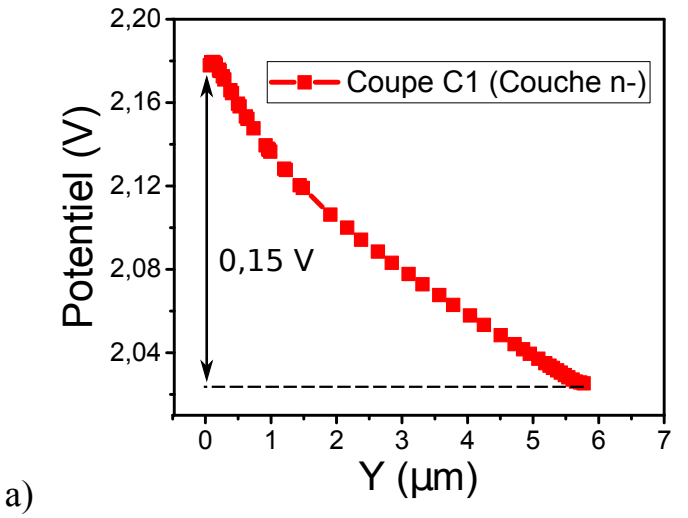
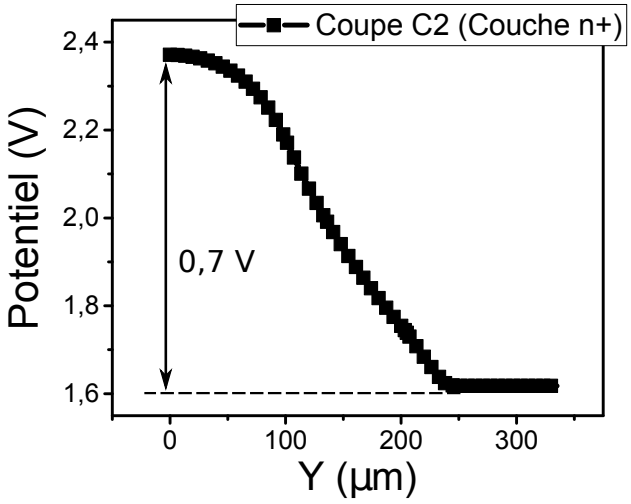



*Figure III. 10 : Distribution de la densité de courant des électrons dans la structure de la diode polarisée sous 1.5V pour a) l_anode = 60 µm b) l_anode = 120 µm c) l_anode = 200 µm*

La Figure III. 10 illustre la distribution de la densité de courant des électrons dans la structure de la diode pour une différence de potentiel Anode-Cathode $V_{ac}$ = 1,5 V, et pour trois longueurs d'anode différentes : l_anode = 60 µm, l_anode = 120 µm et l_anode = 200 µm. Nous constatons que l'augmentation de la longueur d'anode n'entraine pas une grande variation de la distribution de courant mais elle conduit à une augmentation de la taille du composant et une perte de surface. Pour toutes les configurations, la densité de courant des électrons est bien plus importante dans la zone $n^+$ que dans la zone $n^-$. Nous observons aussi que la densité de courant dans la zone $n^-$ est importante à proximité de l'anneau de garde, et que seule une petite fraction de l'anode conduit la majorité du courant. Cela montre que la variation de ce paramètre l_anode ne permet pas une diminution efficace de la résistance $R_{on-sp}$.Une coupe C1 verticale dans la zone faiblement dopée $n^-$, aussi qu'une coupe C2 horizontale dans la zone fortement dopée $n^+$ dans la partie où la densité de courant est maximale, nous permettent de visualiser la variation du potentiel dans les couches $n^-$ et $n^+$, comme le montre la Figure III. 11.




a)




b)

*Figure III. 11 : Distribution du potentiel a) dans la couche $n^-$ (coupe C1 verticale) b) dans la couche $n^+$ (coupe C2 horizontale)*

Pour une polarisation en direct de la diode Schottky de 1,5 V, nous avons une tension de seuil de 0,6 V, une différence de potentiel de 0,15 V dans la couche faiblement dopée $n^-$, ce qui correspond à 10 % de la tension appliquée et, par conséquent, il reste une différence de potentiel de 0,75 V dans la couche fortement dopée $n^+$ qui correspond à 50 % de la tension appliquée. A partir de ces valeurs, nous pouvons constater qu'une grande partie de la résistance $R_{on}$ de la diode provient de la couche ($n^+$).

### III.4.2.2. Influence de variation de l_mesa et l_ox sur la résistance $R_{on-sp}$

La distance entre les deux contacts ohmique et Schottky dans une structure latérale joue un rôle important sur les performances en direct de la diode, vu que cet espace est parcouru par les porteurs dans la couche active du composant. Dans notre structure pseudo-verticale, la distance entre les deux contacts est constituée d'une longueur l_mesa (distance entre la gravure mesa et le contact Schottky) et d'une longueur l_ox (distance entre le contact ohmique et le pied de la gravure mesa). Une étude est faite sur l'effet de la variation de ces deux paramètres sur la caractéristique statique en direct de la diode Schottky en GaN et sur la résistance $R_{on-sp}$ et $R_{on}$. Ainsi, nous avons fait évoluer l_mesa entre 20 et 100 µm et l_ox entre 10 et 60 µm. Les variations des résistances $R_{on-sp}$ et $R_{on}$ en fonction de l_mesa et l_ox sont illustrées par les Figure III. 12 et Figure III. 13 respectivement.

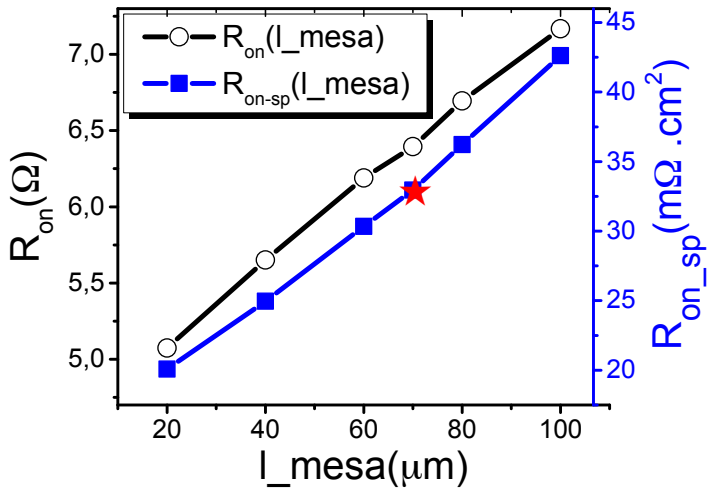



*Figure III. 12 : Variations de $R_{on-sp}$ et $R_{on}$ en fonction de l_mesa pour l_ox = 30 µm*

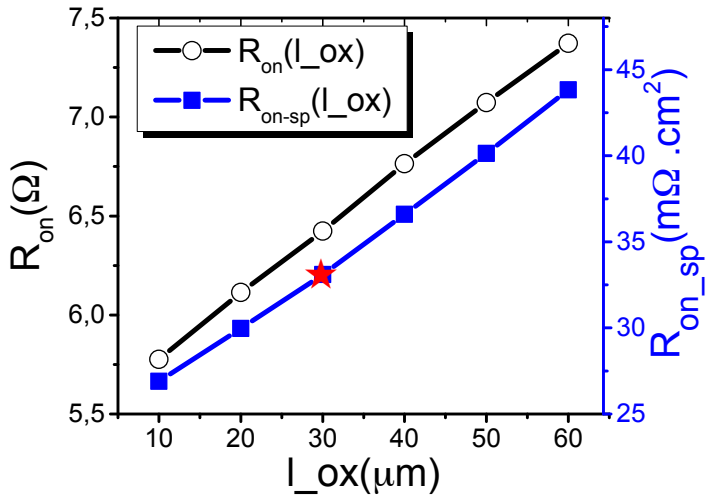



*Figure III. 13 : Variations de $R_{on-sp}$ et $R_{on}$ en fonction de l_ox pour l_mesa = 70 µm*

La résistance spécifique à l'état passant $R_{on-sp}$ et la résistance $R_{on}$ de la diode augmentent avec les longueurs l_mesa et/ou l_ox. Cela correspond à une augmentation moyenne de la résistance $R_{on-sp}$ de l'ordre de 0,3 mΩ.cm$^2$/µm pour les deux longueurs l_mesa et l_ox.

L'augmentation de ces deux distances n'engendre pas une modification de la distribution du courant dans la structure comme le montre la Figure III. 14, mais elle permet de diminuer la densité de courant maximale dans la structure de la diode, puisque la distance de déplacement des porteurs dans la couche $n^+$ et $n^-$ devient plus importante. En effet, nous devons choisir des longueurs l_mesa de l_ox les plus faibles possibles. La longueur l_mesa doit être comprise entre 50 µm et 70 µm et la longueur l_ox entre 10 µm et 30 µm, sachant que la distance entre les deux contacts (l_mesa + l_ox) doit être supérieure à 80 µm vu les contraintes de design du composant.

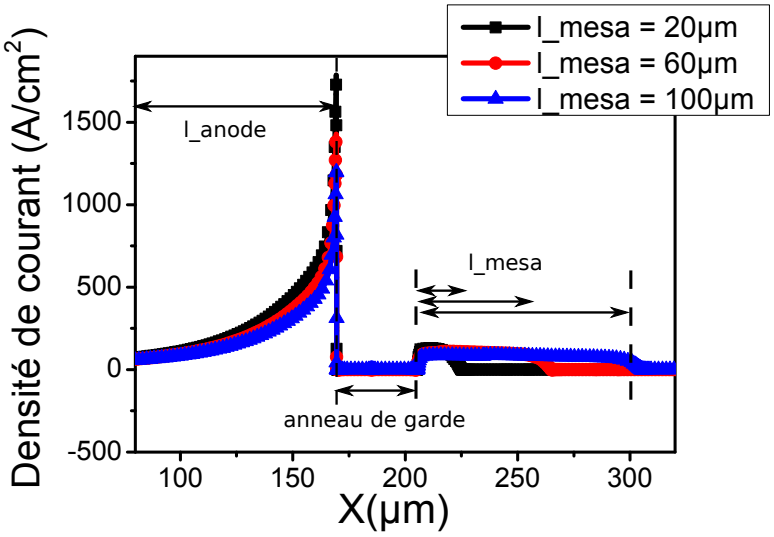



*Figure III. 14 : Evolution de la densité de courant des électrons en dessous du contact d'anode pour différentes valeurs de l_mesa*

### III.4.2.3. Influence de variation de ep_drift sur la résistance $R_{on-sp}$ :

L'épaisseur de la couche faiblement dopée $n^-$ ep_drift est un paramètre majeur pour les composants de puissance, puisqu'il agit sur les performances statiques en direct et en inverse du composant. Généralement, pour les composants de puissance verticaux, les résistances de la diode $R_{on-sp}$ et $R_{on}$ dépendent fortement de l'épaisseur de la couche de drift ($n^-$), mais en même temps, cette épaisseur doit être adaptée à la conception du composant et du champ de claquage du matériau pour une tenue en tension souhaitée.

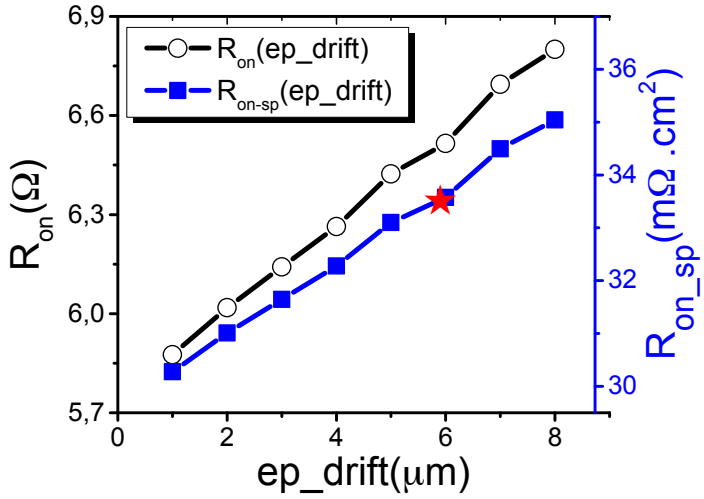



*Figure III. 15 : Variations de $R_{on-sp}$ et $R_{on}$ en fonction de ep_drift*

La Figure III. 15 illustre les variations des résistances $R_{on-sp}$ et $R_{on}$ en fonction de l'épaisseur de la zone faiblement dopée (ep_drift). Contrairement à ce que nous avons connu pour une structure verticale, l'épaisseur de cette zone a un très faible impact sur la résistance $R_{on}$. En effet, pour une épaisseur ep_drift = 3 µm, la résistance $R_{on-sp}$ = 31,64 mΩ.cm$^2$ et pour ep_drift = 8 µm la résistance $R_{on-sp}$ = 35,04 mΩ.cm$^2$, soit une augmentation de 0,68 mΩ.cm$^2$/µm seulement. Le choix de l'épaisseur de drift sera fait par la suite en abordant les contraintes liées à la tenue en tension du composant.

### III.4.2.4. Impact de l'épaisseur de la zone fortement dopée n$^+$ sur $R_{on-sp}$

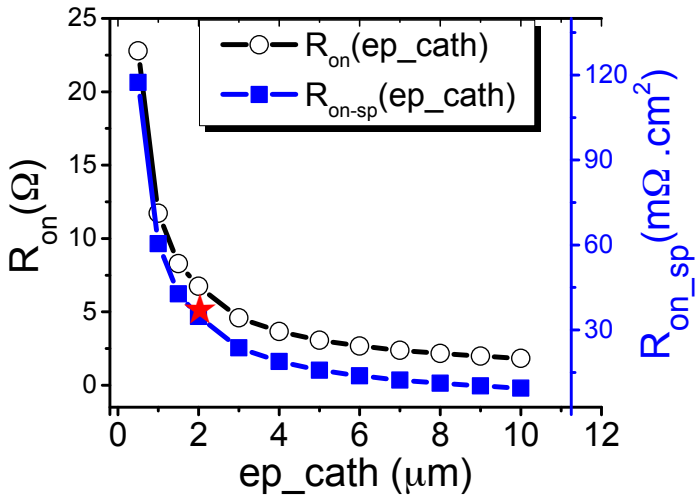


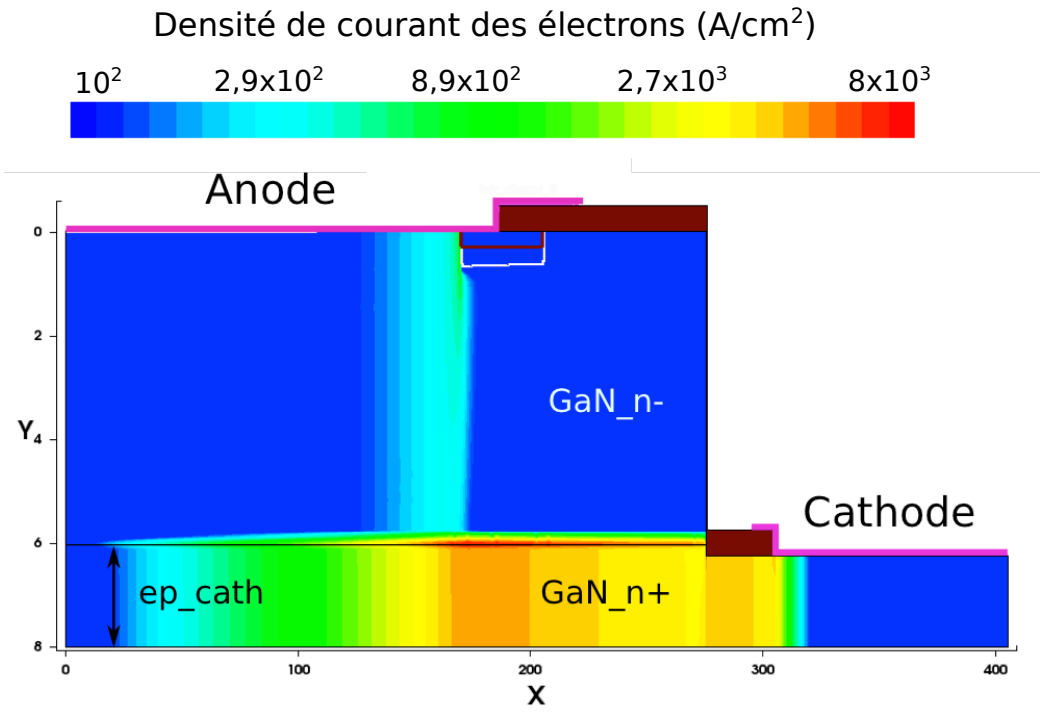

*Figure III. 16 : Variations de $R_{on-sp}$ et $R_{on}$ en fonction de l'épaisseur de la zone fortement dopée (ep_cath)*

La Figure III. 16 illustre l'influence de l'épaisseur de la couche de n$^+$-GaN sur la résistance spécifique $R_{on-sp}$ du redresseur simulé pour un dopage de la couche n$^+$-GaN égal à 4×10$^{18}$ cm$^{-3}$. La résistance spécifique diminue fortement en augmentant l'épaisseur de la couche n$^+$ de $R_{on-sp}$ = 34,77 mΩ.cm$^2$ pour une épaisseur de couche de n$^+$-GaN de 2 µm à $R_{on-sp}$ = 18,85 mΩ.cm$^2$ pour une épaisseur de couche de n$^+$-GaN de 4 µm, soit une réduction moyenne de 7,96 mΩ.cm$^2$/µm. Ensuite, pour 4 µm < ep_cath <10 µm, cette variation s'atténue à 1,18 mΩ.cm$^2$/µm. Ce comportement démontre qu'en dessous d'une valeur minimale de l'épaisseur de la couche n$^+$, ici ep_cath = 4 µm, la résistance du redresseur provient principalement la résistance série de la couche n$^+$. Nous pouvons constater alors le fort impact des paramètres de cette couche sur la résistance à l'état passant $R_{on-sp}$ et que l'optimisation de la caractéristique en direct de la diode peut être parfaitement admise avec l'augmentation de l'épaisseur et du dopage de la couche de n$^+$-GaN. Malheureusement, du point de vue technologique, la faisabilité d'épitaxie limite l'épaisseur de cette couche n$^+$-GaN à 2 ou 3 µm pour un substrat en Si [Dre11] [Sch11].

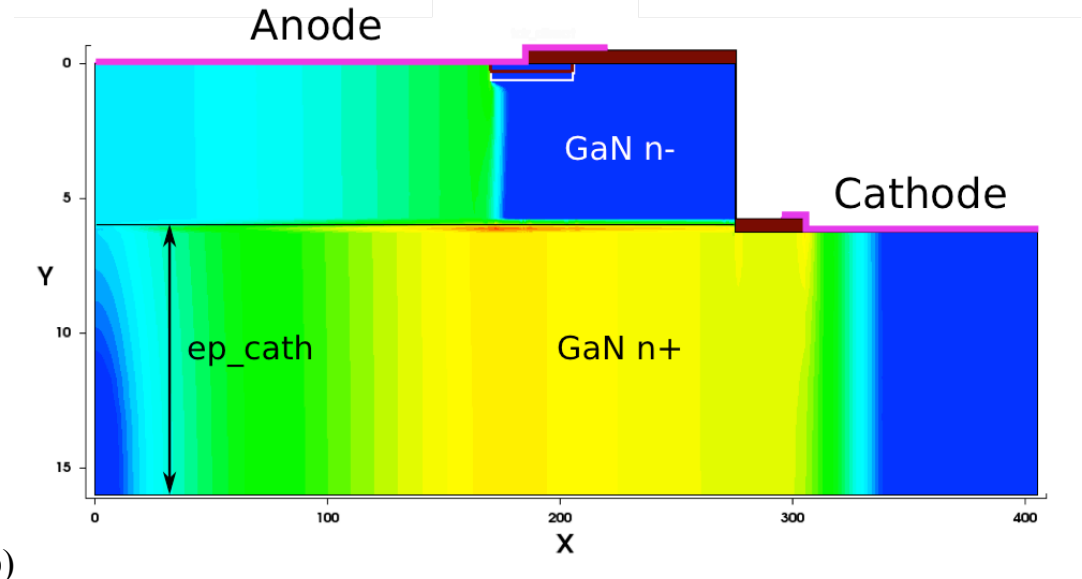
La Figure III. 17.a compare l'évolution de la densité de courant et du potentiel électrostatique pour une différence de potentiel Anode-Cathode de $V_{ak}$ = 1,5 V pour deux configurations d'épaisseur de la couche de $n^+$-GaN (ep_cath = 2 et 10 µm). Nous observons que la répartition de la densité de courant est plus homogène dans le cas d'une grande épaisseur de couche $n^+$-GaN. En effet, les valeurs de densité de courant sont du même ordre de grandeur dans les couches de $n^-$-GaN et $n^+$-GaN pour une épaisseur de $n^+$-GaN de 10 µm, alors qu'elle est principalement localisée proche du contact de cathode pour une épaisseur de $n^+$-GaN de 2 µm et moins importante à proximité de l'anneau de garde dans la couche $n^-$-GaN.

En ce qui concerne la répartition du potentiel électrostatique, nous observons dans la Figure III. 17.b que la répartition s'étend latéralement dans la couche de $n^+$-GaN quelle que soit la configuration, mais son étalement dans la couche de $n^-$-GaN diffère en fonction de la configuration de la couche fortement dopée. Pour une épaisseur de $n^+$-GaN de 10 µm, l'étalement du potentiel électrostatique dans la couche faiblement dopée est « quasi-vertical », il s'agit du comportement souhaité. A ce titre, la résistance spécifique du redresseur dans cette configuration est seulement 3 fois supérieure à une technologie SiC-4H, ce qui est tout à fait satisfaisant compte-tenu de l'intégration latérale de l'architecture. Au contraire, pour une couche de $n^+$-GaN de 2 µm, l'étalement du potentiel électrostatique est « quasi-latéral » dans la couche faiblement dopée. Dans cette configuration, la couche de $n^+$-GaN ne permet pas une verticalisation du fonctionnement du composant et finalement seule une petite fraction de l'anode conduit la majorité du courant.

Les performances de cette architecture de redresseur en conduction sont donc limitées par une résistance spécifique de l'ordre de la dizaine de $m\Omega.cm^2$. Pour un calibre de tenue en tension de 600 V, la résistance spécifique d'un redresseur Schottky commercial en SiC-4H est de l'ordre de $R_{on\text{-}sp}$ = $1m\Omega.cm^2$. Ainsi, pour obtenir une équivalence de performance en conduction, il faudrait augmenter d'un facteur 10 la surface totale du redresseur en GaN. Pourtant, les propriétés électroniques du GaN et du SiC-4H de type n sont relativement similaires. Il est alors fort probable que l'origine de la forte résistivité de cette architecture provienne d'une mauvaise « verticalisation » de la structure.


Densité de courant des électrons (A/cm²)
10²
2,9x10²
8,9x10²
2,7x10³
8x10³
Anode
GaN_n-
Cathode
ep_cath
GaN_n+
Y
X
0
2
4
6
8
0
100
200
300
400

a)


Anode
GaN n-
Cathode
ep_cath
GaN n+
Y
X
0
5
10
15
0
100
200
300
400

b)

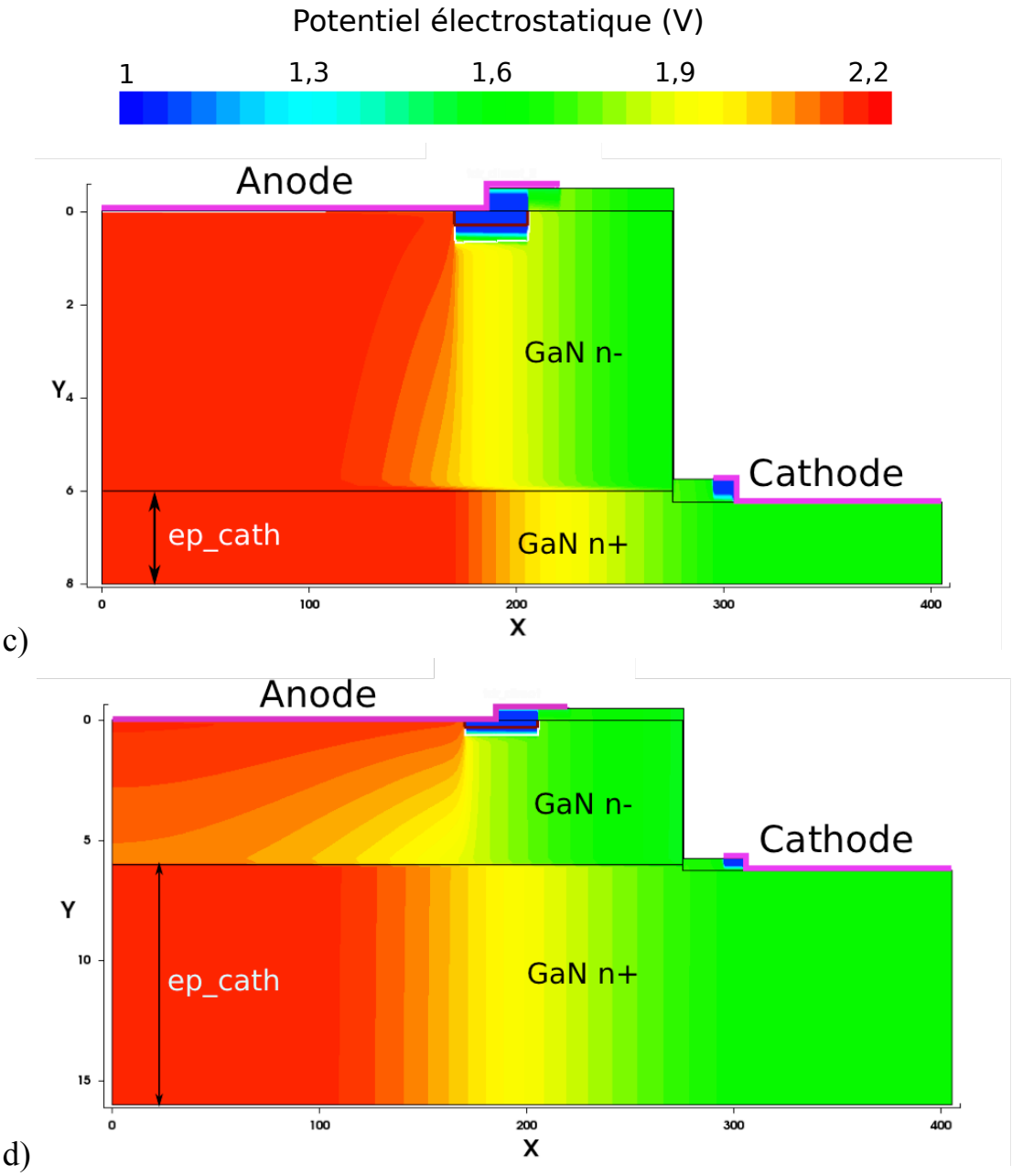



*Figure III. 17 : Comparaison de la répartition de la densité de courant et du potentiel électrostatique à 1,5V pour: a, c) une épaisseur de 2 µm de $n^+$-GaN et b, d) de 10 µm de $n^+$-GaN.*

## III.4.3. Impact des paramètres de la structure sur la tenue en tension de la diode

Nous présenterons dans cette partie les différentes étapes pour atteindre les objectifs en termes de tenue en tension pour une diode Schottky pseudo-verticale en GaN. Dans un premier temps, nous allons voir les dimensions et le dopage du matériau avec lequel les composants seraient fabriqués. Ensuite, nous allons introduire différentes protections périphériques qui nous permettront d'atteindre la tenue en tension souhaitée.

### III.4.3.1. Influence des dimensions et du dopage du wafer sur la tenue en tension

La première étape pour définir la tenue en tension de la diode Schottky en GaN est de dimensionner l'épaisseur et le dopage de la couche épitaxiée. Pour cela, nous avons réalisé grâce au simulateur SENTAURUS plusieurs simulations de diodes PiN unidimensionnelles permettant de déterminer la tension de claquage pour différents couples d'épaisseur (2-9 µm) et de dopage ($5\times10^{15}$ - $5\times10^{17}$ $cm^{-3}$) de la couche faiblement dopée $n^-$, sachant que les tensions de claquage observées pour une structure PiN unidimensionnelle sont identiques à celles d'une structure Schottky (il y a seulement une différence sur le courant de fuite). Dans ces simulations, le dopage et l'épaisseur de la couche fortement dopée $n^+$ ont été fixées à $5\times10^{18}$ $cm^{-3}$ et 2 µm respectivement. Nous résumons l'ensemble des résultats simulés sur le graphe de la Figure III. 18. La tension de claquage est portée sur l'axe des ordonnées et le niveau de dopage sur l'axe des abscisses. Ces courbes sont paramétrées avec l'épaisseur de la couche ep_drift. Durant ces simulations, en polarisation inverse, le mode quasi-stationnaire a été utilisé ; lorsque l'intégrale d'ionisation vaut 1 (électron ou trou), cela constitue notre critère d'arrêt. Nous avons appliqué une tension inverse selon une rampe avec une pente (dv/dt) faible.

L'observation des courbes de la Figure III. 18, paramétrées en épaisseur de la couche faiblement dopée, indique que la tension de claquage croît lorsque le niveau de dopage diminue et lorsque l'épaisseur de la couche faiblement dopée augmente. La tenue en tension ou la tension de claquage dans une diode en GaN dépend de l'épaisseur de la couche $n^-$ (ep_drift) ainsi que de la valeur de son dopage (dop_drift), étant donné que la tension appliquée est maintenue verticalement à travers cette couche $n^-$ entre l'électrode de cathode et l'électrode d'anode. Pour un niveau de dopage compris entre $5\times10^{15}$ et $10^{17}$ $cm^{-3}$ et une épaisseur de la couche $n^-$ supérieure à 2 µm, les valeurs de tenue en tension obtenues répondent à l'objectif de 600V. Notre choix s'est ainsi porté sur une structure d'épaisseur de drift 6 µm avec un niveau de dopage de $7{,}5\times10^{15}$ $cm^{-3}$. Ces valeurs permettent d'avoir une marge de sécurité suffisante. Pour bénéficier parfaitement du potentiel du matériau, il faut que la périphérie des composants soit protégée. Les protections périphériques, utilisées pour la structure de la diode Schottky en GaN, sont présentées dans la suite de ce manuscrit.

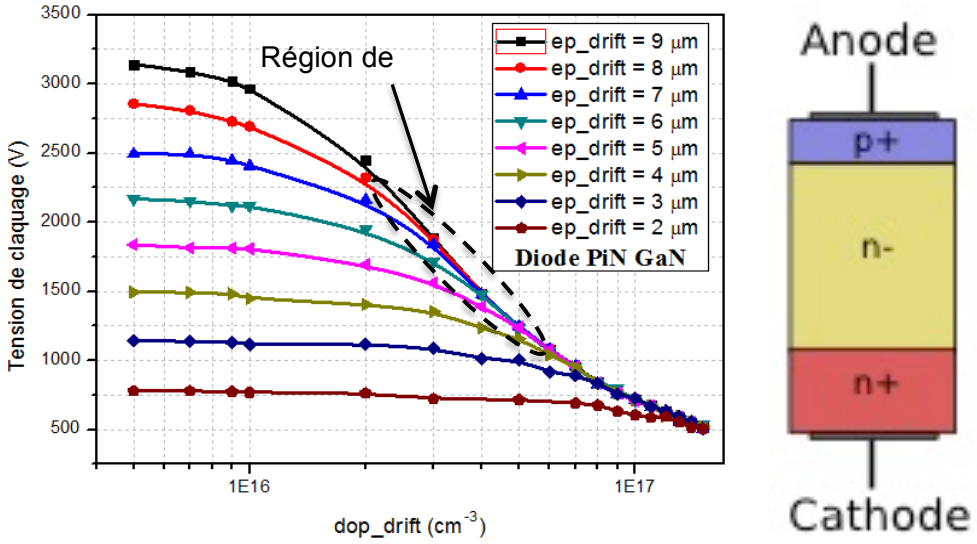



*Figure III. 18 : Tension de claquage en fonction de la concentration dop_drift pour différentes ep_drift pour une diode PiN en GaN simulée par éléments finis*

## III.4.3.2. Conception de la protection périphérique du redresseur

La protection périphérique permet au composant de puissance de tenir une tenue en tension la plus proche possible de celle d'une structure idéale unidimensionnelle (1D). Le rôle primordial de la protection périphérique dans la structure des composants de puissance est de rendre la distribution du champ électrique la plus homogène possible dans le semiconducteur, afin d'éviter le claquage prématuré du composant. L'efficacité « e » de ces protections est définie par l'équation suivante :

$$e(\%) = \frac{V_{BRp}}{V_{BRi}} \qquad (\text{III. 1})$$

Où $V_{BRp}$ est la tension de claquage du composant avec la protection périphérique et $V_{BRi}$ est la tenue en tension de la structure idéale unidimensionnelle. Plusieurs protections périphériques sont employées pour les redresseurs Schottky de puissance. Parmi les plus utilisées, nous notons les plaques de champ [Ike09] [Tar01], les anneaux de garde [Gup12] [Uen95] et les JTE (Junction Termination Extension) [Alo97]. Cette étude a été focalisée sur l'optimisation de la structure de ces protections périphériques dans une conception pseudo-verticale d'un redresseur Schottky en GaN, afin de respecter notre cahier des charges.

### III.4.3.2.1. *Plaque de champ*

La protection périphérique la plus utilisée actuellement pour les composants de puissance en GaN est basée sur le principe des plaques de champ. Cette technique de protection est simple à réaliser, elle consiste à recouvrir la passivation (généralement $SiO_2$ et/ou $Si_3N_4$) par du métal. Ce type

de protection peut poser des problèmes de fiabilité pour les hautes tensions [She00], étant donné que le champ important dans le diélectrique favorise le passage d'électrons par effet tunnel à l'interface Semiconducteur−diélectrique [Mah05]. De ce fait, il est préférable que cette protection ne soit pas utilisée seule. Dans la structure du redresseur pseudo-vertical en GaN étudiée, nous l'avons utilisée couplée avec des protections périphériques réalisées par implantation ionique et par gravure mesa.

Plusieurs architectures et matériaux diélectriques ont été adoptés dans la littérature pour la conception de plaque de champ dans un composant de puissance (avec et sans marche, plusieurs marches, une rampe, une ou plusieurs plaques de champ…) [Bre06] [Arb14]. Ces études nous ont indiqué que la réalisation de ces structures nécessite l'optimisation des longueurs des recouvrements métalliques (appelés longueurs de la plaque de champ), ainsi que les épaisseurs du diélectrique utilisé (ici $SiO_2$). Une seule plaque de champ dans la structure du redresseur Schottky pseudo-vertical a été utilisée. La démarche de simulation adoptée pour optimiser cette structure consiste à étudier, dans un premier temps, l'impact de la longueur de la plaque de champ $L_{PC}$ sur la tenue en tension, puis d'étudier l'impact de l'épaisseur de $SiO_2$ $ep_{di}$ pour une valeur optimale de la longueur de la plaque de champ $L_{PC}$. La structure de la plaque de champ simulée ainsi que les paramètres étudiées ($L_{PC}$ et $ep_{di}$) sont présentés dans la Figure III. 19. On notera que toutes les simulations sont réalisées avec une protection par plaque de champ accompagnée d'une gravure mesa et sans anneau de garde.

Les impacts de la longueur de la plaque de champ $L_{PC}$ et l'épaisseur du diélectrique $ep_d$ sur la tenue en tension de la diode sont présentés sur la Figure III. 20 et la Figure III. 21 respectivement. Nous observons, pour $L_{PC}$ inferieure à 20 µm, une légère amélioration de la tension de claquage en augmentant la longueur de plaque de champ. Mais, pour des longueurs supérieures à 20 µm, une stabilisation de la tenue en tension apparaît. D'autre part, pour une longueur optimale de la plaque de champ ($L_{PC}$ = 20 µm), la tension de claquage diminue en augmentant l'épaisseur du diélectrique. Cette tension dépasse largement les 600V pour une épaisseur minimale imposée lors de la fabrication de 0,5 µm. D'après ces variations, nous pouvons constater alors que la plaque de champ est optimisée pour une longueur supérieure à 20 µm et une épaisseur de $SiO_2$ de 0,5 µm.

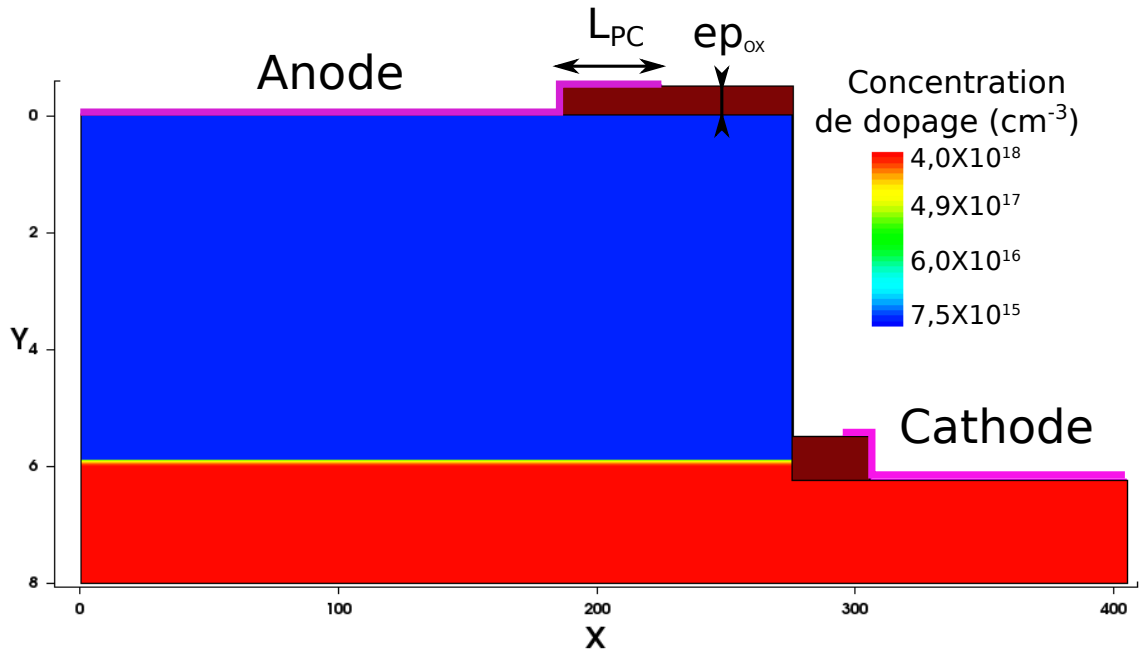



*Figure III. 19 : Vue en coupe de la structure de la diode pseudo-verticale simulée avec une protection périphérique plaque de champ et une gravure mesa*

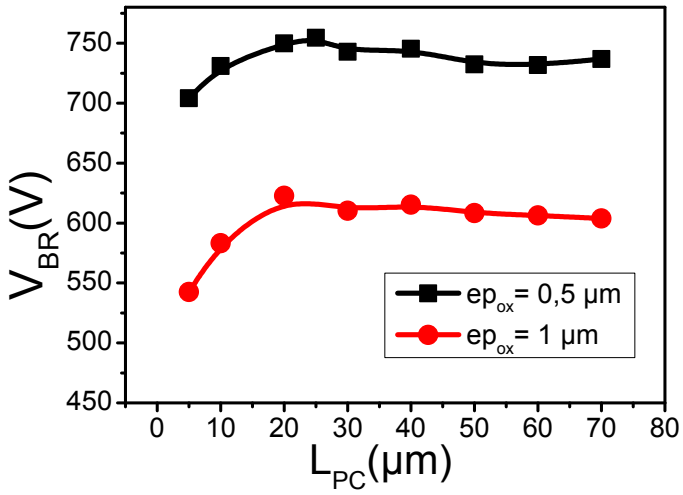



*Figure III. 20 : Variations de la tenue en tension en fonction de la longueur de la plaque de champ pour une épaisseur d'oxyde de 0,5 µm et 1 µm*

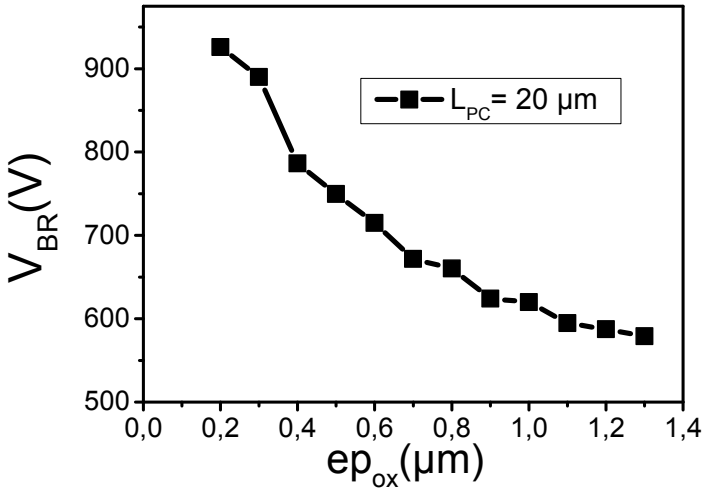



*Figure III. 21 : Variation de la tenue en tension en fonction de l'épaisseur d'oxyde pour une longueur de la plaque de champ de 20 µm*

III.4.3.2.2. *Implantation d'anneaux de garde*

La protection périphérique à base d'anneaux de garde est réalisée par implantation ionique de dopants de type p (le magnésium dans cas du GaN) dans un matériau de type n, suivi d'une activation et d'une diffusion thermique de ces dopants. L'anneau de garde est un élément très important dans une structure de diode Schottky. En effet, il permet de supporter des surcharges en courant direct plus élevées et il favorise en polarisation inverse l'extension de la zone de charge d'espace sous l'anneau, ainsi que l'étalement des lignes de champ loin de l'extrémité du contact métallique où le champ électrique est très important. Cela favorise la diminution du courant de fuite et améliore la tenue en tension de composant. En complément de l'étude précédente, ce type de protection périphérique a été aussi optimisé dans la structure pseudo-verticale de diode Schottky en GaN ; pour cela, une analyse de l'impact du dopage de l'anneau p+ sur la tenue en tension a été menée pour une longueur et une épaisseur de l'anneau de 35 µm et 0,3 µm respectivement.

On peut voir sur la Figure III. 22.a que l'augmentation du dopage de l'anneau permet d'augmenter considérablement la tenue en tension. Pour un faible dopage dop_ann = $3\times10^{16}$ $cm^{-3}$, la tenue en tension est égale à 755 V, correspondant à la valeur de la tenue en tension pour une structure simulée ayant une simple protection par plaque de champ et une gravure mesa. Cette valeur est proche aussi de la tension de claquage mesurée avec une architecture de redresseur similaire avec un anneau de garde semi-résistif (sans activation des dopants) réalisé par Alquier et al. [Alq12]. Ensuite, en augmentant le dopage de l'anneau de garde à $4\times10^{17}cm^{-3}$, la tension de claquage atteint la valeur de 1590 V et reste constante jusqu'à $5\times10^{18}cm^{-3}$ ; finalement, la tension de claquage diminue en augmentant le dopage de l'anneau de garde.

Ce comportement est expliqué par l'évolution du champ électrique au-dessous de l'anneau de garde comme le montre la Figure III. 22.b. Pour les faibles dopages de l'anneau de garde, le champ électrique n'est pas bien étendu le long de la périphérie et augmente à l'intérieur de l'anneau. En outre, celui-ci ne joue alors pas son rôle et la protection périphérique ne comporte alors que la plaque de champ. Au contraire, pour des valeurs de dopage entre $4\times10^{17}cm^{-3}$ et $5\times10^{18}cm^{-3}$, le champ électrique reste constant en-dessous de l'anneau de garde, et les lignes de champ sont repoussées au-delà de la zone de terminaison du contact métallique (Figure III. 22.b). Mais, pour des dopages supérieurs à $5\times10^{18}cm^{-3}$, l'anneau de garde perd de son efficacité, et la tenue en tension diminue. Les anneaux de garde sont prometteurs pour la réalisation des protections périphériques efficace pour les dispositifs de puissance en GaN, même si l'amélioration de l'activation des éléments Mg implantés est nécessaire [Gre15].

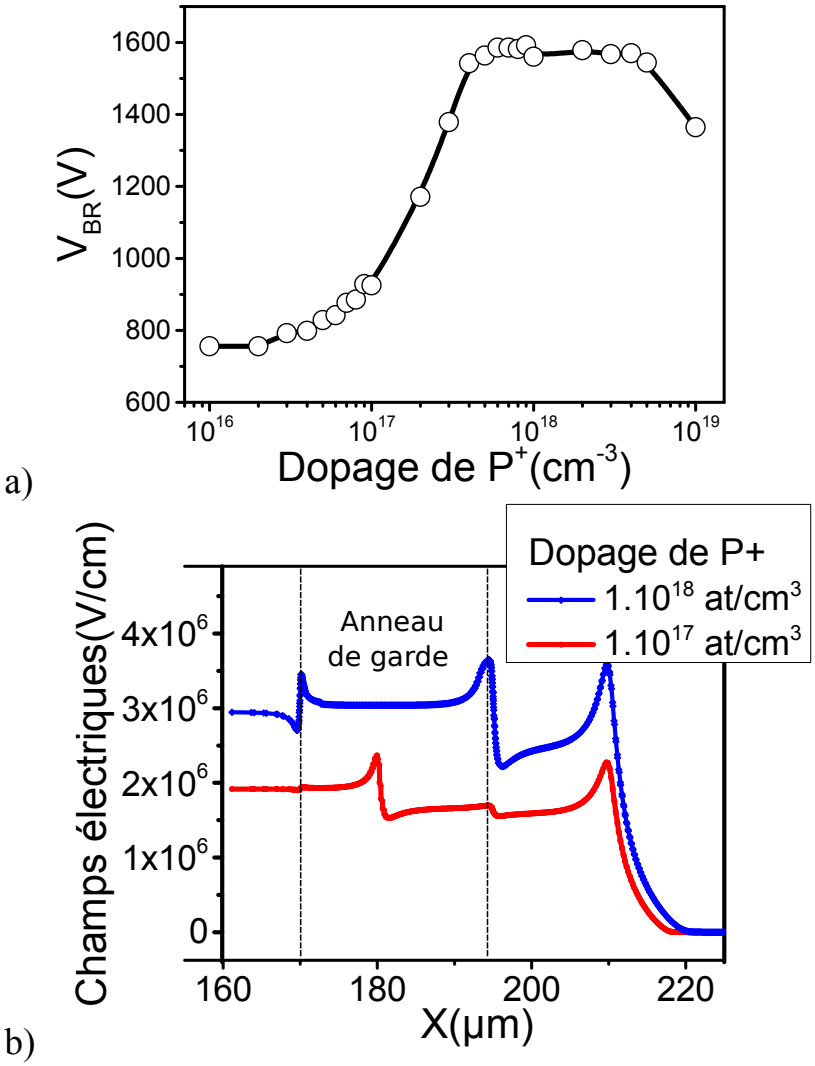



*Figure III. 22 : a) Variation de la tenue en tension en fonction du dopage de l'anneau de garde - b) Evolution du champ électrique à Y = 0,6 µm pour différentes concentrations du dopage de l'anneau de garde*

III.4.3.2.3. *Implantation de poches JTE*

La technologie JTE (extension latérale de jonction) est obtenue par implantation ionique de Mg comme dans le cas des anneaux de garde. Son principe consiste à prolonger latéralement la partie fortement dopée p qui doit être protégée par une poche ayant un niveau de dopage plus faible. Ce type de protection est généralement utilisé pour la protection des composants de très haute tension (>2 kV) et son efficacité dans le cas des composants en SiC peut dépasser les 90% [Vas10] [Dom10]. Nous avons simulé l'influence de l'ajout d'une poche de JTE à l'architecture de notre protection périphérique. La Figure III. 23 est une vue en coupe de la structure illustrant ceci. Les paramètres que nous avons fait varier sont la longueur (l_JTE) et la dose de la poche de JTE. Nous avons conservé un dopage de l'anneau de garde optimal de dop_ann = $1\times10^{18}$ $cm^{-3}$. La Figure III. 25 montre l'influence de la longueur et de la dose de la poche de JTE sur la tenue en tension du redresseur.

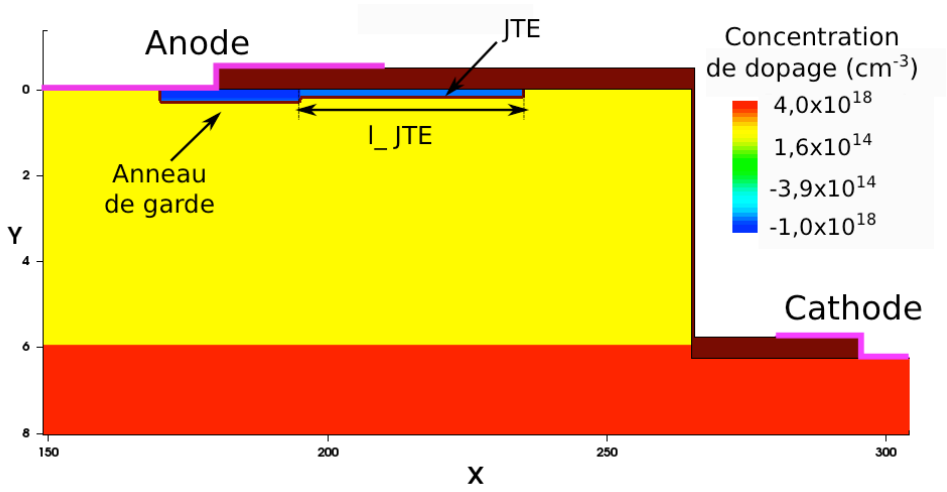



*Figure III. 23 : Vue en coupe de la structure pseudo-verticale avec une protection périphérique par anneau de garde assisté par JTE*

En ce qui concerne la longueur de la poche, le meilleur compromis densité d'intégration / efficacité de la protection périphérique est obtenu pour une longueur de poche de 40 µm. En faisant varier la dose de la poche, une tenue en tension proche de 2,3 kV est obtenue pour des valeurs de dose comprises entre $8\times10^{12}$ $cm^{-2}$ et $2\times10^{13}$ $cm^{-2}$. Une telle tenue en tension correspond à une efficacité de protection périphérique de 100 % par rapport à ce que permet la rigidité diélectrique du matériau. A noter qu'une dose de $1\times10^{13}$ $cm^{-2}$ correspond à un dopage de $5\times10^{17}$ $cm^{-3}$ pour une poche de 0,2 µm de profondeur.

Dans le but d'illustrer l'effet de la protection périphérique JTE, nous avons visualisé la distribution de l'ionisation par impact ainsi que la distribution des lignes équipotentielles dans la structure de la diode pour deux valeurs de dose : $10^{12}$ $cm^{-2}$ et $1,2\times10^{13}$ $cm^{-2}$. Dans le cas d'une faible dose de JTE (dose_JTE = $10^{12}cm^{-2}$), nous observons que les lignes équipotentielles sont accumulées au

bord de l'anneau de garde et à l'extrémité du contact métallique, se traduisant par une augmentation locale du champ électrique dans ces zones et donc par une réduction de la tension de claquage. Pour une dose de $1{,}2\times10^{13}cm^{-2}$, la JTE permet de repousser les lignes de champ aux extrémités de la protection et d'étaler la jonction sur toute la longueur de la poche.

Ces résultats sont encourageants en cas de réussite des recherches sur le dopage localisé par épitaxie sélective VLS ou par implantation. En effet, l'élaboration d'une protection périphérique efficace pour la filière GaN reste un verrou technologique majeur.

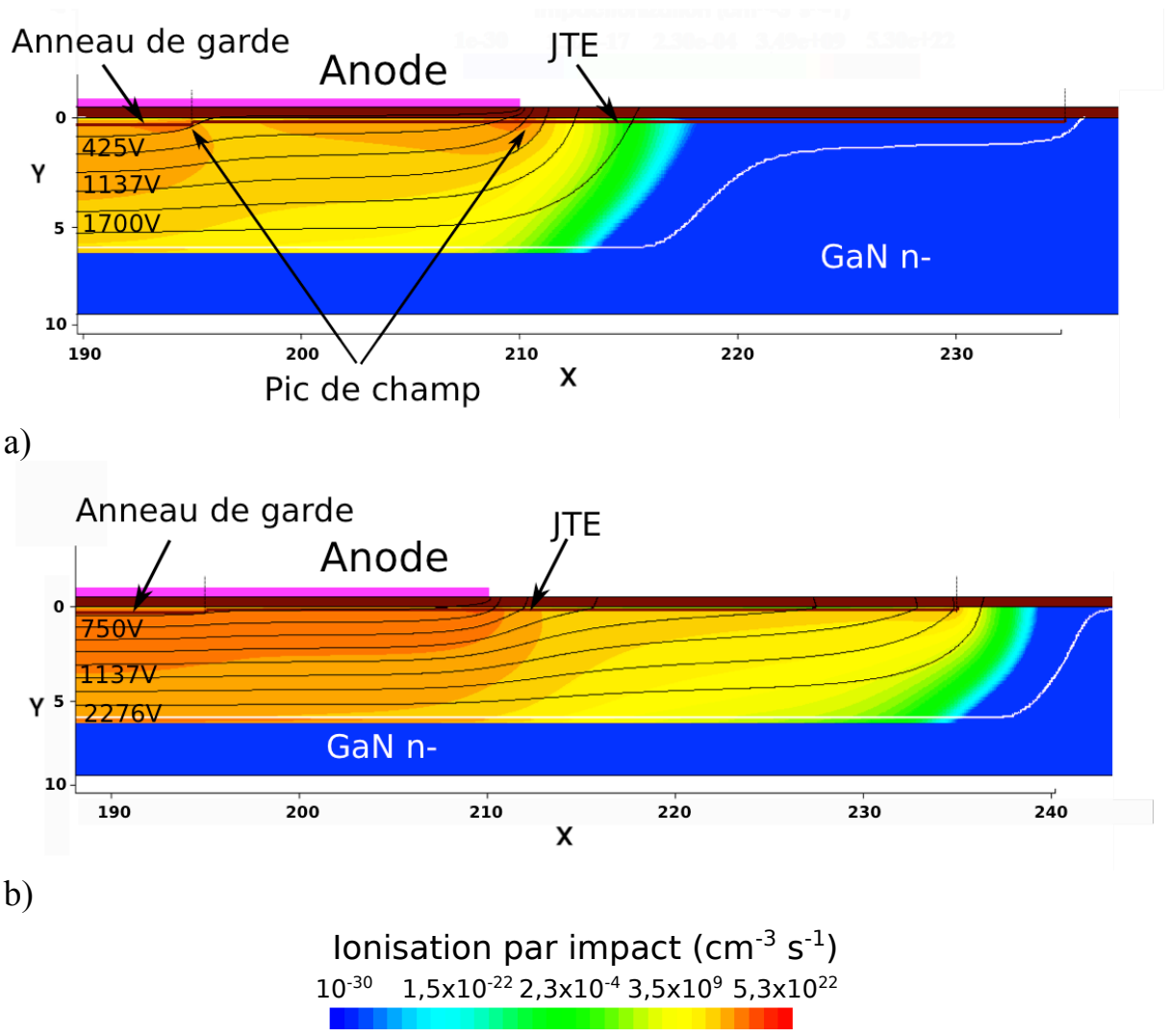



*Figure III. 24 : Distribution de l'ionisation par impact et des lignes équipotentielles dans la région de dopage latérale JTE a) pour dose_JTE=$10^{12}cm^{-2}$ b) pour dose_JTE=$1{,}2\times10^{13}cm^{-2}$*

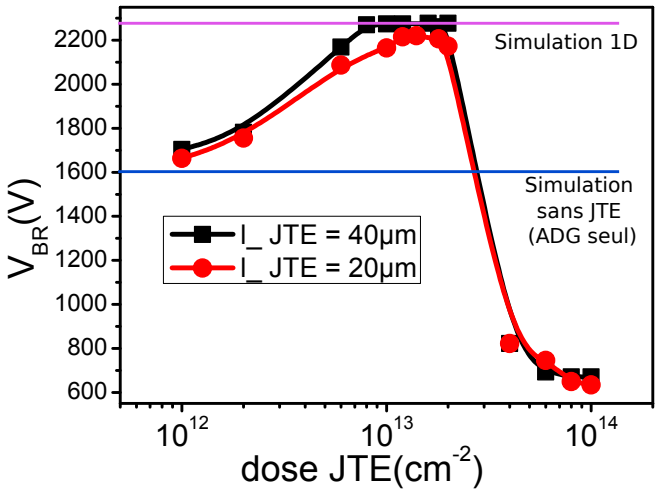



*Figure III. 25* : *Influence de la longueur et de la dose de la poche de JTE sur la tenue en tension*

## III.4.4. Verticalisation de la structure du redresseur Schottky en GaN

Dans les paragraphes précédents, il a été démontré sur la base de simulations par éléments finis, que l'architecture pseudo-verticale du redresseur Schottky en GaN ne permettait pas d'atteindre les objectifs visés en terme de densité de puissance, du fait de la forte résistivité de la couche fortement dopée de type n. Deux nouvelles conceptions du redresseur Schottky en GaN ont été proposées dans le cadre du projet TOURS2015 afin de verticaliser au mieux cette structure et de réduire la taille du dispositif :

1) Structure verticale par vias conducteurs sur la face avant

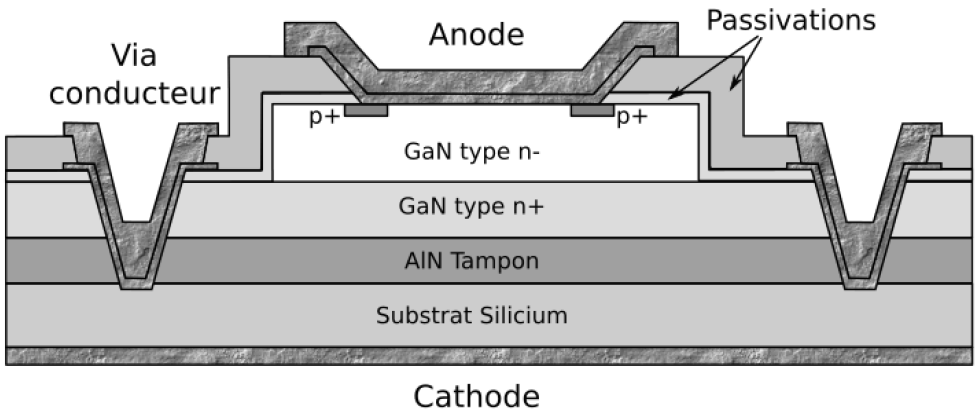



*Figure III. 26 : Structure verticale géométrie 1 : par vias conducteurs sur la face avant*

2) Structure verticale : contact de cathode par vias conducteurs traversant le substrat de Si

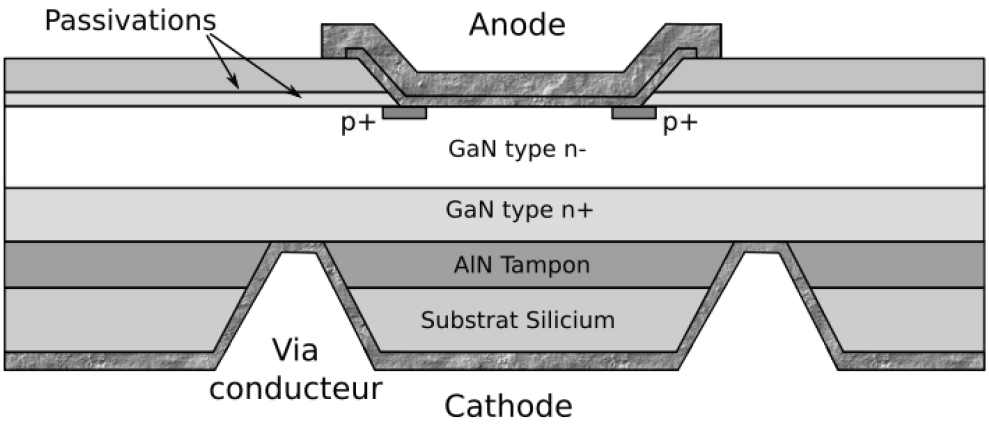



*Figure III. 27 : Structure verticale géométrie 2 : contact de cathode par vias conducteurs traversant le substrat de Si*

Ces deux conceptions nécessitent une épaisseur de la couche $n^+$ supérieure à 2 µm avec un dopage supérieur à $10^{19}$ $cm^{-3}$, de manière à obtenir une faible résistance de la couche $n^+$. Le niveau du dopage et l'épaisseur de la couche active épitaxiée sont similaires à ceux du redresseur pseudo-verticale précédemment étudié et dans la même gamme de tension (6 µm et $10^{16}$ $cm^{-3}$ pour une tension visée de 600 V). La croissance de GaN est réalisée sur un substrat Si d'épaisseur 400 µm.

### III.4.4.1. Structure verticale géométrie 1 : par vias conducteurs sur la face avant

Dans la première structure (géométrie 1) (Figure III. 26), la partie supérieure est semblable à la structure pseudo-verticale initialement envisagée dans le cadre de cette thèse. La modification concerne la réalisation d'une gravure supplémentaire à partir de la surface de la couche $n^+$ vers le substrat en silicium, en traversant la couche tampon afin de réaliser un dépôt métallique entre la couche $n^+$ de GaN et le substrat en silicium, ce qui permet de faire passer le courant entre les deux semi-conducteurs. Les contacts ohmiques dans cette structure sont situés en face arrière au niveau du substrat de silicium. Ce type de structure apporte une réduction significative de la surface (environ un tiers) entre la structure précédemment étudiée (Figure III. 7) et cette nouvelle structure verticale (Figure III. 26), grâce à l'élimination du plot de contact ohmique en face avant. Cependant, la réalisation de ces vias conducteurs nécessite la maîtrise des profils de gravure dans des empilements de matériaux différents : GaN, AlN, Si.

### III.4.4.2. Structure verticale géométrie 2 : contact de cathode par vias conducteurs traversant le substrat de Si

Dans la deuxième structure (géométrie 2) (Figure III. 27), des gravures profondes des trous à travers le substrat doivent être réalisées afin d'obtenir un contact ohmique en face arrière sur la couche active. La gravure profonde du silicium est un processus long et difficile, d'autant plus que la couche

supérieure GaN ne doit pas être endommagée. La réalisation de contacts ohmiques à la fois sur le GaN, le Si et dans les profils des vias creusés est aussi très difficile à réaliser et nécessite une étude approfondie d'optimisation.

Des simulations mécaniques en trois dimensions ont été réalisées par nos partenaires du CEA-LETI dans le projet TOURS2015, afin de montrer les degrés de déformation mécanique des puces par l'utilisation d'un via unique ou par plusieurs vias. Ces simulations ont montré qu'avec l'utilisation d'un via unique la déformation de la puce est assez importante, et elle est de l'ordre de 1,25 µm pour une largeur de 300 µm. Cependant, avec l'utilisation de plusieurs vias de faible diamètre (de l'ordre de 20 µm), la déformation au-dessus du via a quasiment disparu. En effet, avec 19 vias de diamètres de 20µm, on obtient une déformation de 0,07 µm, sachant que ces contraintes ont tendance à diminuer avec le diamètre du via.

Dans le but de montrer la faisabilité du contact face arrière et d'étudier l'effet d'ajout d'un via traversant la couche tampon, nous avons simulé le comportement en polarisation directe des deux géométries du redresseur vertical pour une épaisseur de la couche $n^+$ égale à 2 µm. La comparaison des caractéristiques de ces deux structures verticales avec celle de la structure pseudo-verticale (Figure III. 28) montre qu'il n'y a pas de différence notable dans la résistance entre la structure pseudo-verticale et la structure verticale géométrie 1 (par vias conducteurs sur la face avant). Donc aucune amélioration des performances en direct du redresseur Schottky GaN en utilisant la structure verticale géométrie 1. Le seul bénéfice de cette structure est une réduction de la surface. Cependant, en utilisant la structure verticale géométrie 2, nous avons constaté une grande amélioration des performances en direct et une diminution importante de la résistance à l'état passant du composant. En effet, s'il est possible de verticaliser la structure, c'est au prix de l'utilisation d'une gravure profonde du silicium. Compte-tenu du facteur de forme induit par la gravure profonde, l'épaisseur maximum de gravure est de l'ordre d'une centaine de µm maximum. Il est à noter aussi de plus que la métallisation de ces trous pour devenir des contacts ohmiques est très difficile à réaliser.

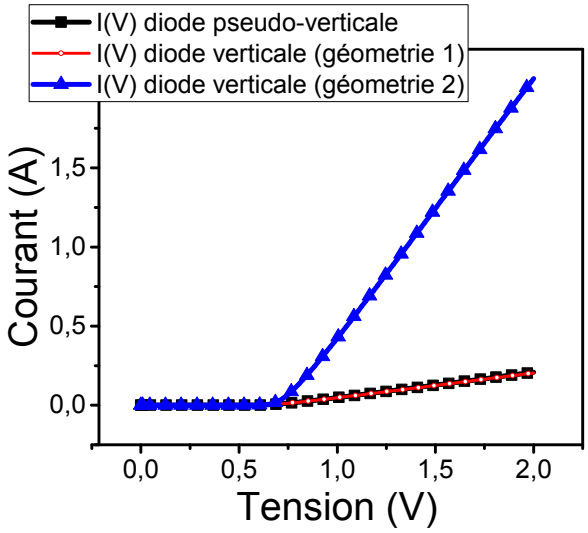



*Figure III. 28 : Caractéristiques I(V) en direct (en noir) de la diode pseudo-verticale première génération, (en rouge) de la diode verticalisée (géométrie 1), (en bleu) de la diode verticalisée (géométrie 2)*

# III.5. Optimisation de la structure du redresseur Schottky à canal 2DEG

Une nouvelle architecture latérale basée sur une technologie similaire aux transistors HEMT à hétérojonction AlGaN/GaN sera étudiée dans cette partie. Des simulations en direct et en inverse ont été effectuées sur cette technologie de redresseur Schottky. La Figure III. 29 représente une vue en coupe de la demi-structure simulée ainsi que les principaux paramètres géométriques que nous avons fait varier. Les valeurs des paramètres de la structure correspondent aux valeurs présentées dans le Tableau III. 2. Dans un premier temps, nous décrirons les résultats des simulations en direct et en inverse que nous avons effectuées sur ce redresseur Schottky. Ensuite, nous présenterons l'étude d'optimisation de protections périphériques réalisée pour assurer une tenue en tension optimale du composant.

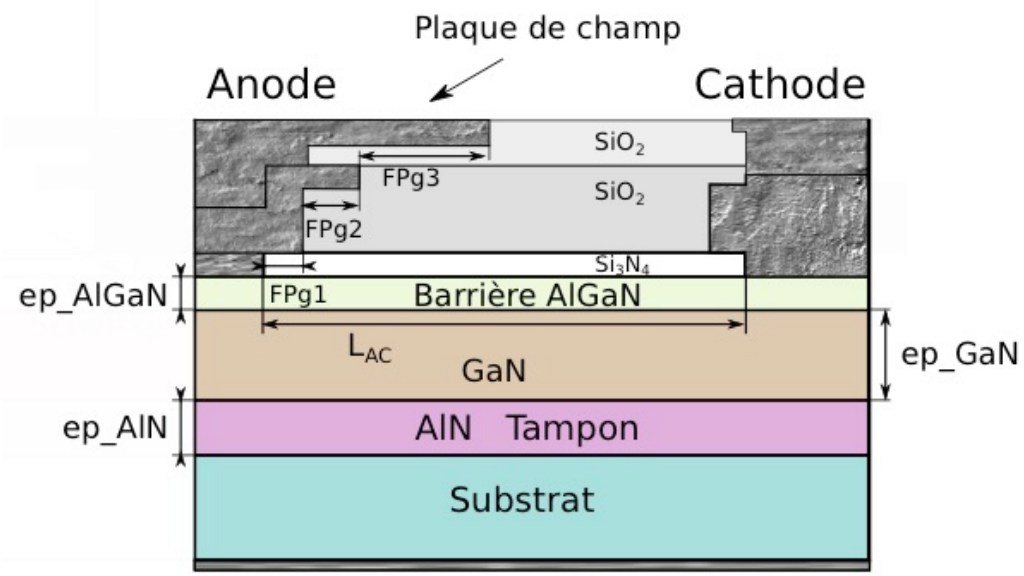



*Figure III. 29 : Vue en coupe de la demi-structure simulée et présentation des principaux paramètres géométriques d'ajustement.*

*Tableau III. 2 Valeurs des paramètres géométriques et technologiques initiaux pour la structure du redresseur Schottky à canal 2DEG*

| **ep_AlGaN** | **ep_GaN** | **ep_AlN** | **dop_GaN** |
|---|---|---|---|
| 0,024 µm | 2 µm | 1,6 µm | $10^{15}$ $cm^{-3}$ |

## III.5.1. Simulation en direct

Afin de simuler le comportement du redresseur à hétérojonction en polarisation directe, nous avons modélisé à l'aide du simulateur SENTAURUS, le gaz 2DEG à l'interface AlGaN / GaN par l'insertion d'un plan de charge. La Figure III. 30 montre une coupe verticale (entre des deux contacts) de la mobilité et de la densité de courant pour une tension anode-cathode de 2 V. Nous observons sur cette figure la localisation de la conduction électronique à l'interface AlGaN / GaN. La valeur de la mobilité électronique à l'interface est supérieure à celle dans le bulk GaN, correspondant à celle de la couche «GaN channel» entre la barrière AlGaN et la couche de drift du GaN. La Figure III. 31 reporte la caractéristique I-V en polarisation directe de la structure simulée. Une résistance linéique de 0,022 mΩ.mm (correspondant à $R_{on\text{-}sp}$ = 11,16 mΩ.$cm^2$) a été obtenue à partir de cette structure pour une distance anode-cathode de $L_{AC}$ = 30 µm.

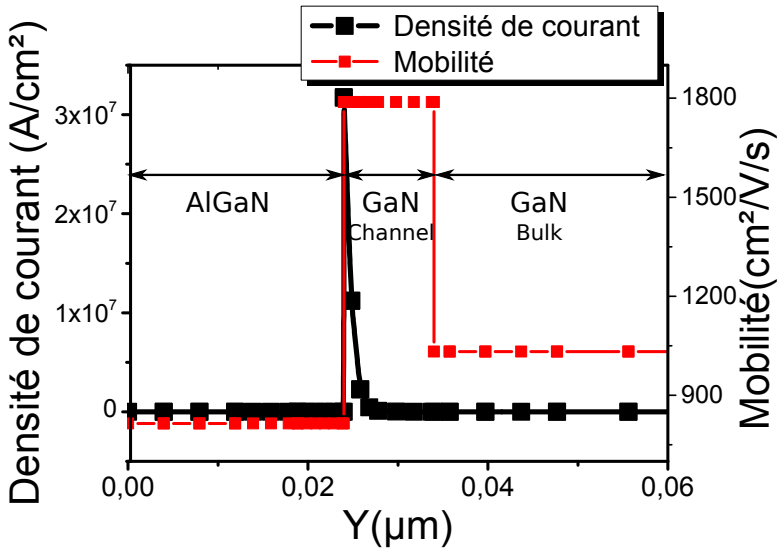



*Figure III. 30 : Vue en coupe d'une architecture de redresseur à base d'hétérojonction AlGaN / GaN simulée en polarisation directe*

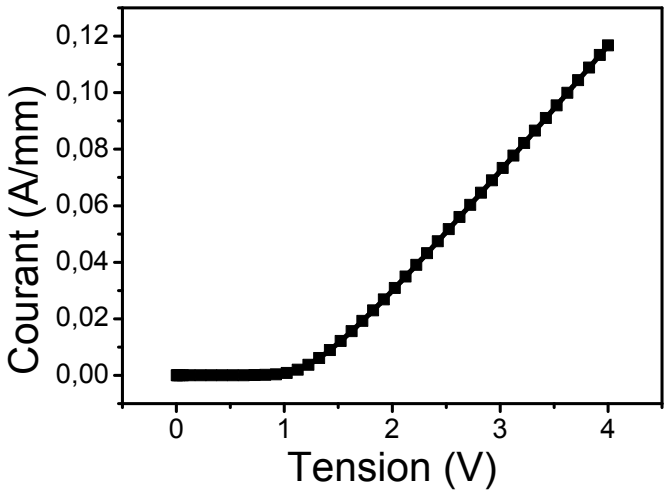



*Figure III. 31 : Caractéristique I(V) en direct d'un redresseur à base d'hétérojonction AlGaN / GaN pour $L_{AC}$ = 30 µm*

## III.5.2. Impact de la distance entre le contact ohmique et Schottky sur la résistance $R_{on-sp}$ et la tenue en tension du redresseur

Nous étudions dans ce paragraphe l'influence de la distance entre les deux contacts ohmique et Schottky ($L_{AC}$) sur les propriétés statiques en direct et en inverse du redresseur Schottky à base d'hétérojonction AlGaN/GaN simulé. La Figure III. 32 montre les valeurs de la résistance spécifique à l'état passant $R_{on-sp}$ pour une distance $L_{AC}$ variant de 5 µm à 40 µm. Nous observons que la résistance $R_{on-sp}$ du dispositif croît linéairement en augmentant la distance entre les deux contacts de 3,5 mΩ.cm$^2$ pour $L_{AC}$ = 10 µm à 18 mΩ.cm$^2$ pour $L_{AC}$ = 40 µm, puisque le canal des électrons devient plus long.

En revanche, la Figure III. 33 montre que l'augmentation de la distance $L_{AC}$ favorise la tenue en tension du composant. En effet, $V_{BR}$ dépasse la cible de 600 V pour une distance $L_{AC}$ inferieure à 45 µm. Cela mène au compromis entre la tenue en tension et la résistance spécifique à l'état passant de la diode. La tenue en tension maximale de la diode de 1000 V a été obtenue pour une distance $L_{AC}$ entre 30 et 40 µm, ce qui correspond à une résistance spécifique à l'état passant entre 11 et 18 $m\Omega.cm^2$. La tension de claquage maximale simulée pour une distance de 40 µm présente une intensité de champ électrique moyen de 25 V/µm ($2,5\times10^5$ V/cm), qui est soutenu par la protection périphérique plaques de champ. A partir d'une distance de 40 µm, la tenue en tension diminue, et atteint 400 V pour une distance de 60 µm. Théoriquement, la tenue en tension doit être linéaire en fonction de la distance $L_{AC}$ entre les deux contacts mais la saturation puis la diminution observée de la tenue en tension montrent que la conception est non optimale pour des grandes distances $L_{AC}$ entre les deux contacts.

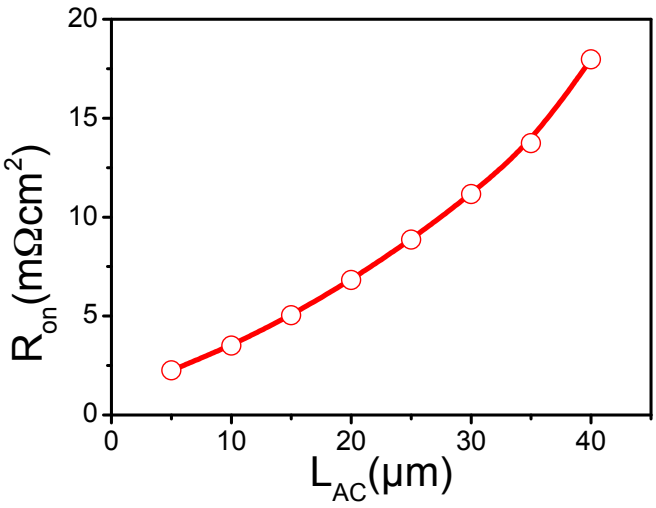



*Figure III. 32 : Évolution de résistance à l'état passant de la diode en fonction de la distance $L_{AC}$ entre les deux contacts*

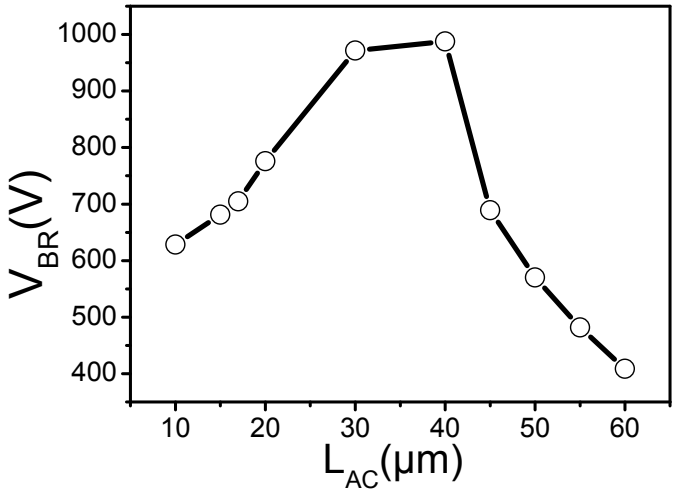
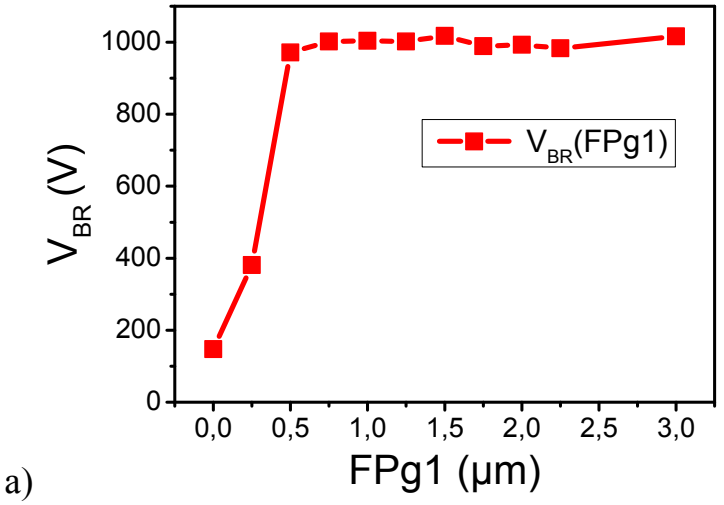



*Figure III. 33 : Évolution de la tenue en tension en fonction de la distance $L_{AC}$ entre les deux contacts*

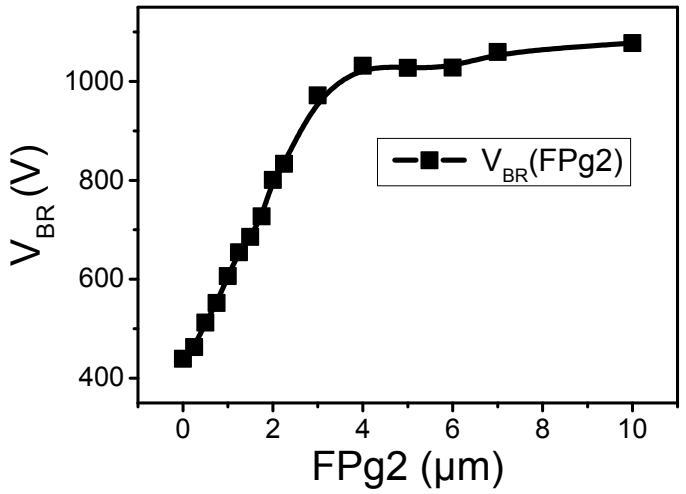
## III.5.3. Optimisation de la protection périphérique du redresseur à canal 2DEG

Comme nous avons indiqué précédemment, le dopage localisé de type p n'est pas encore totalement maîtrisé en GaN par implantation ionique et est encore un verrou technologique. C'est pour cette raison que, dans cette structure du redresseur Schottky à hétérostructure AlGaN/GaN, seules les protections périphériques basées sur le principe des plaques de champ ont été envisagées pour l'instant. Cette étude est donc focalisée sur l'optimisation d'un système de protection périphérique composé de 3 plaques de champ (Figure III. 7.b). La première plaque de champ est constituée d'une couche de $Si_3N_4$ de 60 nm d'épaisseur. Les deuxième et troisième plaques de champ sont constituées de couches de $SiO_2$ de 360 nm et 200 nm d'épaisseur respectivement.

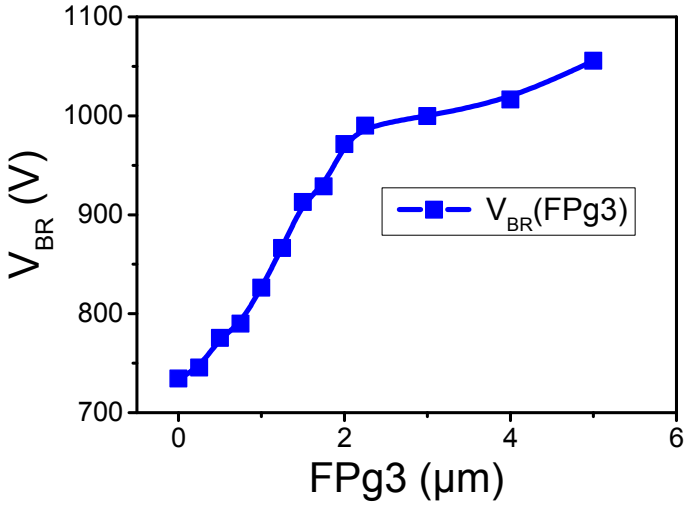
Les paramètres que nous avons fait varier sont les largeurs de plaque de champ, ici appelées FPg1, FPg2, et FPg3, conformément à la Figure III. 7.b. La Figure III. 34 indique l'évolution de la tenue au blocage du redresseur en fonction de la largeur des différentes plaques de champ pour une distance $L_{AC}$ = 20 µm. Pour ces trois configurations, nous observons une augmentation de la tenue en tension avec l'augmentation des largeurs de la plaque de champ. Cette évolution est justifiée par la réduction du champ électrique au bord de l'électrode d'anode. La plus grande tension de claquage observée est de l'ordre de 1016,5 V, valeur dix fois plus grande que celle de la diode sans plaque de champ. Elle est obtenue avec les largeurs : FPg1 = 0,5 µm, FPg2 = 3 µm et FPg3 = 2 µm. Au-delà de ces largeurs optimales, nous observons une légère augmentation et une saturation de la tension de claquage. Cette saturation est due à l'augmentation du champ électrique du côté de la cathode en diminuant l'espace entre le bord de la plaque de champ et l'électrode de la cathode.




a)




b)




c)

*Figure III. 34 : Évolution de la tenue en tension en fonction de la largeur des plaques de champ - a)FPg1 -b) FPg2 -c) FPg3. Pour chaque variation de largeur d'une plaque de champ, la largeur des deux autres correspond aux valeurs suivantes : FPg1 = 0.5 µm, FPg2 = 3 µm et FPg3 = 2 µm*

La Figure III. 35 présente la distribution du champ électrique et des lignes équipotentielles de la structure optimale pour une différence de potentiel anode-cathode proche de la tension de claquage. Nous observons sur cette figure l'efficacité de la protection périphérique, illustrée par le resserrement des lignes équipotentielles et du champ électrique à l'extrémité du contact d'anode au niveau de la troisième plaque de champ. Ce type de protection périphérique par plaque de champ favorise le surdimensionnement de l'architecture du redresseur. De plus, l'architecture du redresseur telle que présentée sur la Figure III. 7.b ne comporte pas de protection contre les surcharges. Enfin, la présence du buffer est à l'origine du phénomène de dégradation des propriétés de la structure comme le « current collapse ».

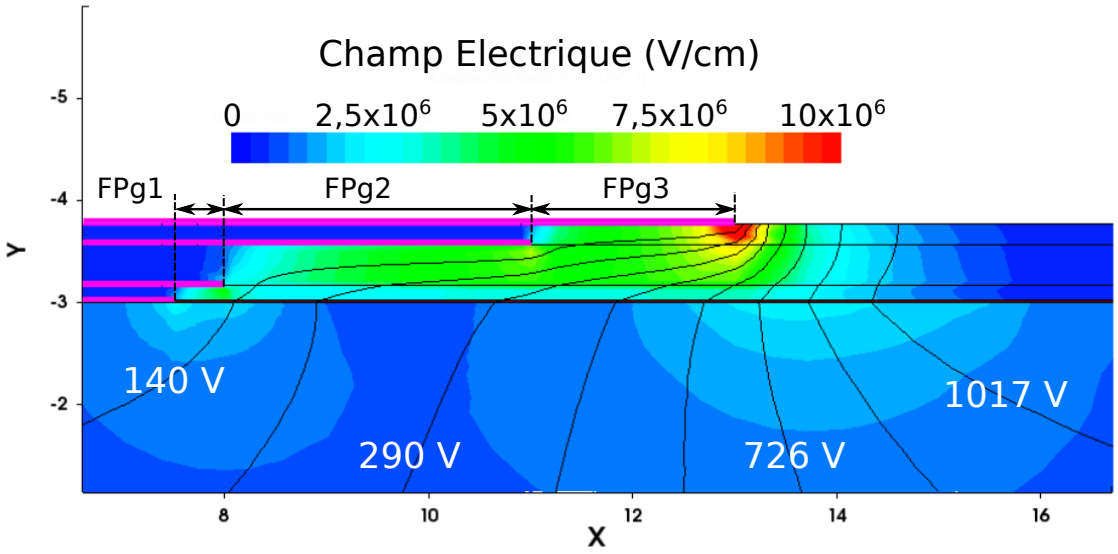



*Figure III. 35 : Cartographie du champ électrique et des lignes équipotentielles aux alentours du contact d'anode de la structure optimale à une tension anode-cathode proche du claquage.*

# III.6. Conclusion du chapitre

Nous avons débuté ce chapitre par une caractérisation des structures de redresseur Schottky pseudo-verticale réalisées dans le cadre des deux projets G2ReC précédent le projet TOURS2015. De cette étude nous avons déterminé les limites de cette structure, en termes de tenue en tension et de résistance à l'état passant. En effet, nous avons mis en évidence la nécessité d'optimiser la structure de composants et d'améliorer certains paramètres géométriques et technologiques. D'autre part, nous avons proposé une nouvelle architecture latérale du redresseur Schottky basée sur une technologie similaire aux transistors HEMT à hétérojonction AlGaN/GaN. Nous avons cherché à améliorer les performances en direct et en inverse de ces deux architectures du redresseur par le biais de simulations par éléments finis, en faisant évoluer les paramètres géométriques et technologiques ainsi qu'en optimisant les structures des protections périphériques.

Dans le cas de la structure pseudo-verticale, nous avons pu démontrer avec la simulation par éléments finis que les contraintes technologiques d'épitaxie ne permettaient pas d'atteindre les objectifs en termes de résistance à l'état passant. En effet, s'il est possible de verticaliser la structure, c'est au prix de l'utilisation d'une couche de $n^+$-GaN d'une épaisseur proche de 10 µm. Compte-tenu du stress induit par les couches fortement dopées au Si, l'épaisseur maximum de la couche de $n^+$-GaN est de 3 µm. Par ailleurs, les protections périphériques de type p et p+ sont essentielles pour améliorer la tenue en tension de cette géométrie de diode, bien que nous soyons conscients que l'implantation ionique du Mg dans le GaN reste encore un verrou technologique.

D'autre part, nous avons observé que la structure du redresseur Schottky à base d'hétérojonction AlGaN/GaN offre une faible résistance à l'état passant par rapport à la structure pseudo-verticale grâce à la mobilité élevée des gaz d'électrons 2DEG à l'interface AlGaN / GaN. La distance entre les deux contacts est optimisée pour avoir un bon compromis entre la tenue en tension et la résistance $R_{on\text{-}sp}$. Nous avons optimisé aussi le système de protection périphérique composé de 3 plaques de champ afin d'améliorer la tenue en tension du composant. La fabrication et la caractérisation des structures de test permettront aussi d'évaluer les performances de ces deux architectures de redresseurs ainsi que d'étudier expérimentalement l'impact des paramètres géométriques sur leurs performances, d'extraire les paramètres physiques du GaN et d'adapter les paramètres des modèles de simulation.

# Chapitre IV : Caractérisation et analyse des performances des différentes structures de redresseur Schottky en GaN

## IV.1. Introduction

Lors du précédent chapitre, nous avons estimé par le biais de simulations par éléments finis les performances en direct et en inverse des deux architectures latérale et pseudo-verticale du redresseur Schottly en GaN. Nous avons aussi montré l'influence des paramètres géométriques sur les propriétés statiques en direct et en inverse des deux redresseurs. Cependant, il est important d'évaluer le caractère prédictif de ces simulations par éléments finis. Au début de la thèse, les paramètres du matériau GaN utilisés dans notre simulateur ont été collectés depuis la littérature. Or, ces paramètres varient significativement en fonction du substrat et des conditions de croissance. Les matériaux auxquels nous avons eu accès sont uniques au monde. C'est pour cette raison que nous avons entrepris de fabriquer des dispositifs de test pour remonter aux propriétés du matériau GaN pour s'assurer de la bonne prédictibilité des simulations. Les résultats de caractérisation seront montrés dans ce chapitre, ainsi qu'une discussion autour de ces mêmes résultats.

## IV.2. Caractérisation électrique des redresseurs Schottky pseudo-vertical en GaN

### IV.2.1. Structures de test

Pour la réalisation des structures de test, nous avons utilisé 6 échantillons d'une surface de S = 2 x 2 cm = 4 $cm^2$ récupérés d'une plaquette de GaN sur silicium de 6 pouces de diamètre dont la croissance a été effectuée dans le cadre du projet G2ReC par le laboratoire CRHEA-CNRS et les sociétés Ommic et Picogiga, par MOCVD [Sch11], basées sur un empilement de GaN $n^-$ sur GaN $n^+$, avec une couche tampon d'AlN épitaxiée sur substrat silicium. Les échantillons (Figure IV. 1) ont été élaborés en salle blanche à l'INL de Lyon. Leur conception a été réalisée en tenant compte des

résultats de simulations précédemment réalisées. Ces échantillons comportent de diodes Schottky avec différentes géométries (rectangulaire et circulaire) ainsi que des motifs TLM et cTLM. La vue en coupe de la structure de diodes fabriquées, ainsi que leur paramètres, sont représentés sur la Figure IV. 2.

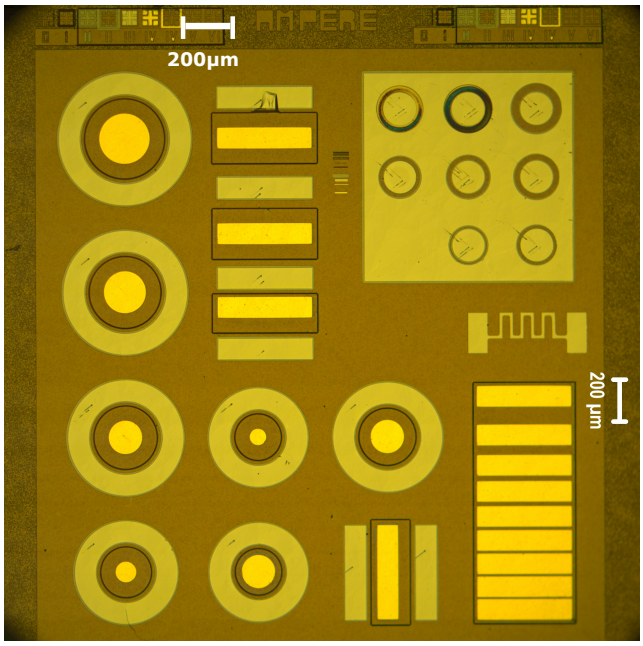



*Figure IV. 1 : Photographie du champ élémentaire des échantillons mesurés* $S_{échantillon} = 2\times2\ cm^2$

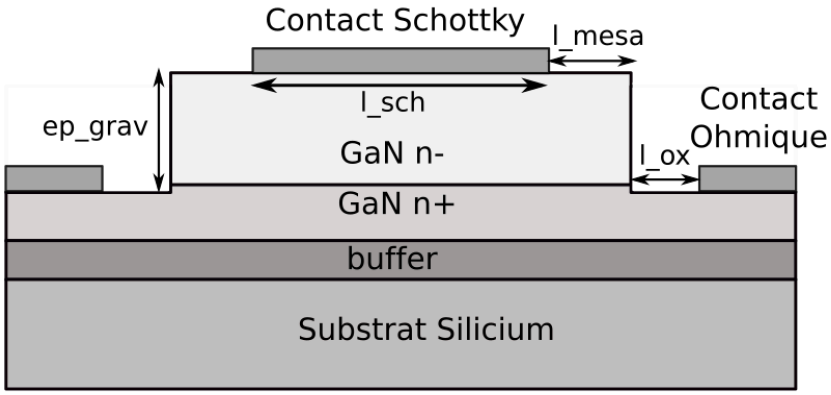



*Figure IV. 2 : Vue en coupe de la structure de la diode Schottky pseudo-verticale fabriquée*

## IV.2.2. Résultats expérimentaux de l'impact des paramètres de la structure sur les caractéristiques statiques en direct de la diode

Les caractérisations électriques des structures de test ont été réalisées à l'aide d'une station sous-pointes. Ces mesures ont été effectuées en direct sur plus de 25 diodes Schottky pour chaque géométrie. Les performances de ces différents composants ont été étudiées et comparées grâce à

certains paramètres électriques, notamment : la hauteur de barrière, le facteur d'idéalité, la résistance à l'état passant de la diode $R_{on}$ et la tension de seuil. La Figure IV. 3 reporte la répartition des valeurs de hauteur de barrière et du coefficient d'idéalité, de la résistance de la diode $R_{on}$ et la tension de seuil pour 5 géométries de diodes circulaires réalisées sur l'échantillon A1 d'épaisseur de gravure 6,3 µm. Nous pouvons constater à partir de la Figure IV. 3 que tous les paramètres électriques sont homogènes avec des valeurs moyennes et médianes très proches les unes des autres.

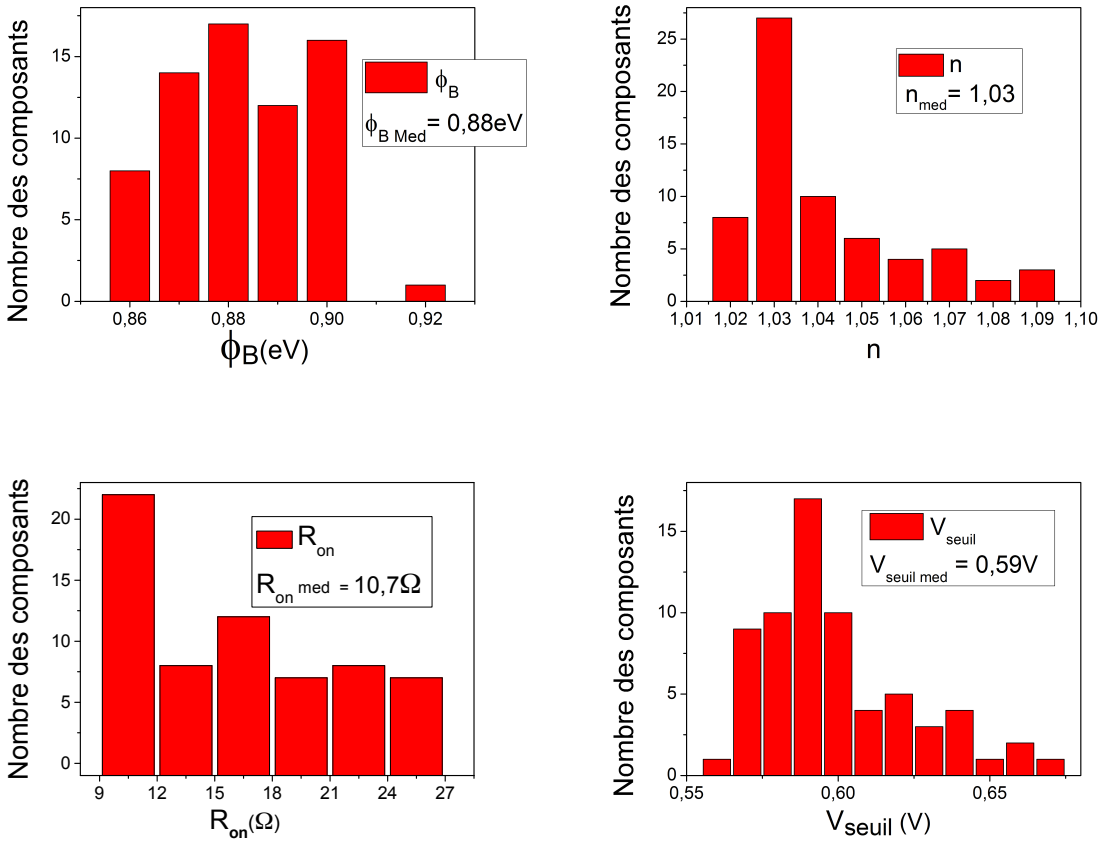


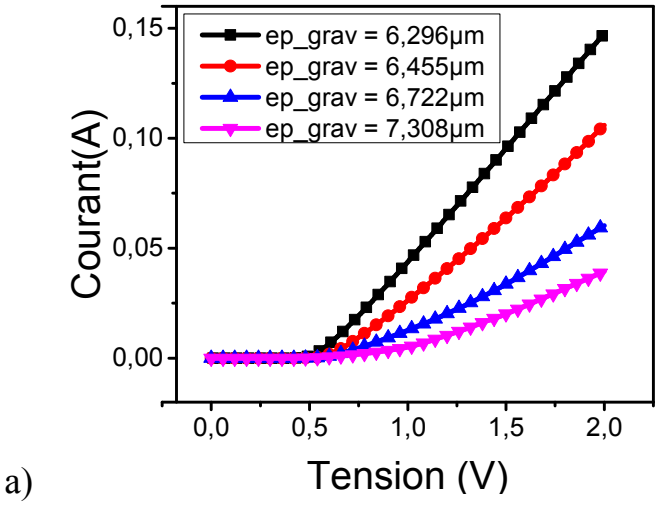

*Figure IV. 3 : Histogramme de la hauteur de barrière, du coefficient d'idéalité, de la résistance $R_{on}$ et de la tension de seuil*

Le facteur d'idéalité n des meilleures diodes est de l'ordre de 1,03 pour une hauteur de barrière $\Phi_b$ de 0,87 eV. Ces valeurs montrent que la caractéristique courant-tension de ces diodes suit parfaitement la caractéristique théorique d'une diode Schottky, démontrant ainsi la bonne qualité du contact Schottky et la qualité cristalline de la couche épitaxiée de GaN. Compte-tenu de la forte concentration de dislocations à la surface du GaN ($10^7 - 10^9$ $cm^{-2}$), il est très intéressant ici d'obtenir un coefficient d'idéalité inférieur à 1,1. Il est à noter aussi que les valeurs de hauteur de barrière obtenues sont tout à fait comparables aux résultats rapportées dans la littérature, présentant des valeurs entre 0.8 et 1 eV pour un contact Schottky Ni/Au [Koy99] [Alq12] [Lee06]. Les performances de la diode Schottky peuvent évoluer en optimisant la géométrie de la diode. C'est pour cette raison que,

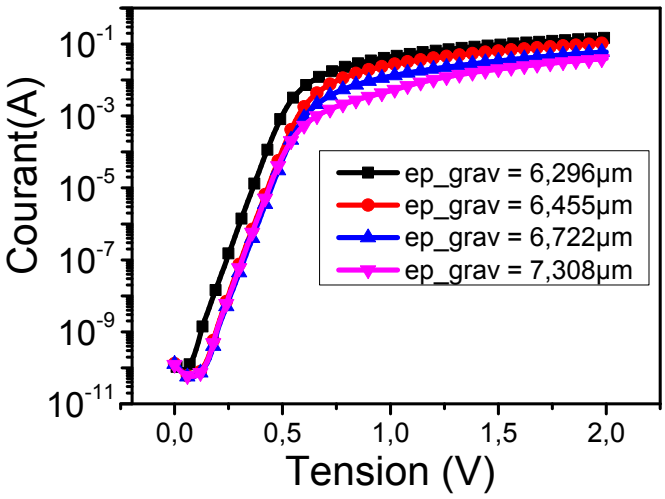
dans la suite de ce travail, nous avons étudié l'impact de quelques paramètres sur les performances en direct de la diode afin de pouvoir optimiser cette structure.

## IV.2.2.1. Impact des paramètres de la structure sur la résistance spécifique $R_{on-sp}$

*IV.2.2.1.1. Impact de l'épaisseur de la gravure sur les performances en direct de la diode Schottky pseudo-verticale.*




a)




b)

*Figure IV. 4 : Caractéristiques I(V) des diodes Schottky pseudo-verticales en GaN pour différentes épaisseurs de gravure - a) I en échelle linéaire - b) I en échelle logarithmique*

La Figure IV. 4 reporte un exemple des caractéristiques I (V) mesurées en polarisation directe et représentatives de quatre diodes avec différentes épaisseurs de gravure sur une échelle linéaire et semi-logarithmique. Nous pouvons remarquer à partir de ces courbes que les diodes Schottky présentent un comportement à simple barrière Schottky (et c'est le cas aussi pour la majorité des structures de test).

Les caractéristiques en direct correspondent au modèle de transport par effet thermoïonique décrit par l'équation (II.26). Nous pouvons remarquer aussi que les diodes deviennent plus résistives en augmentant l'épaisseur de la gravure mesa et en diminuant l'épaisseur de la couche $n^+$ sous le contact ohmique. La résistance spécifique à l'état passant $R_{on-sp}$ varie de 30 $m\Omega.cm^2$ pour une ep_grav = 6,3 µm à 87 $m\Omega.cm^2$ pour une ep_grav = 7,3 µm, ce qui correspond à une augmentation moyenne de 57 $m\Omega.cm^2/\mu m$. Ce comportement démontre que l'épaisseur de la couche $n^+$ en dessous du contact ohmique est un paramètre très influent sur la résistance de la diode Schottky et doit donc être bien optimisé.

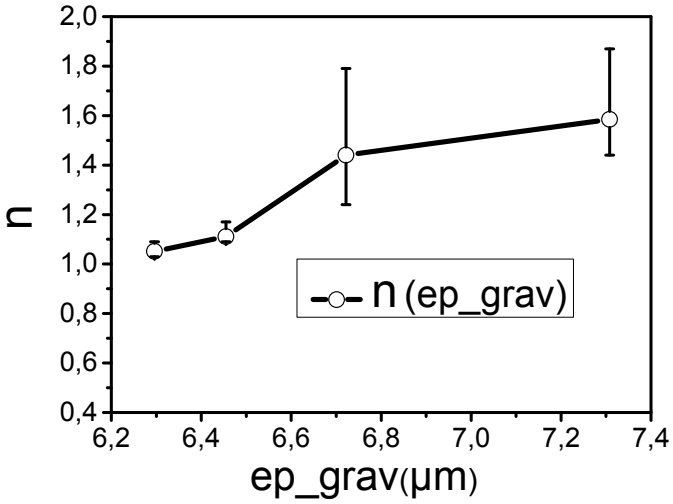


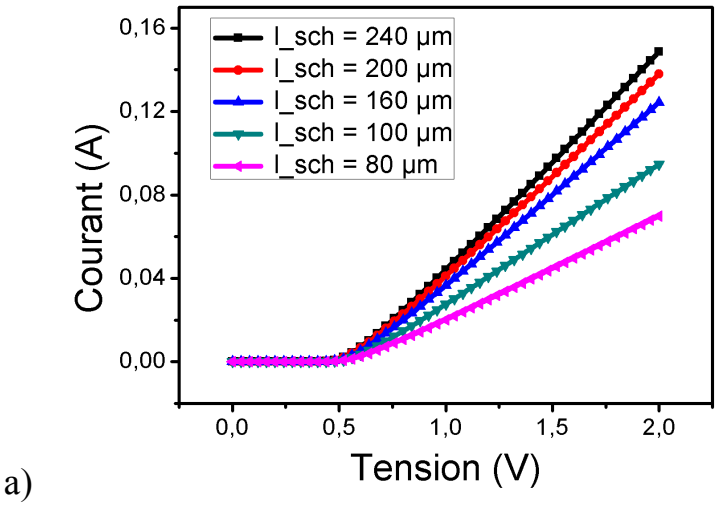

*Figure IV. 5 : Variation de la valeur du facteur d'idéalité des structures de test en fonction de l'épaisseur de gravure*

La valeur du facteur d'idéalité de ces structures de test évolue aussi avec l'épaisseur de la gravure, comme le montre la Figure IV. 5 : cette valeur augmente avec l'épaisseur de la gravure. Le facteur d'idéalité, pour une épaisseur de gravure supérieure à 6,7 µm, est supérieur à 1,3, ce qui montre que le transfert de courant se fait par effet tunnel à travers la barrière Schottky et dépend de la qualité de la couche $n^+$ de GaN qui devient moins bonne.

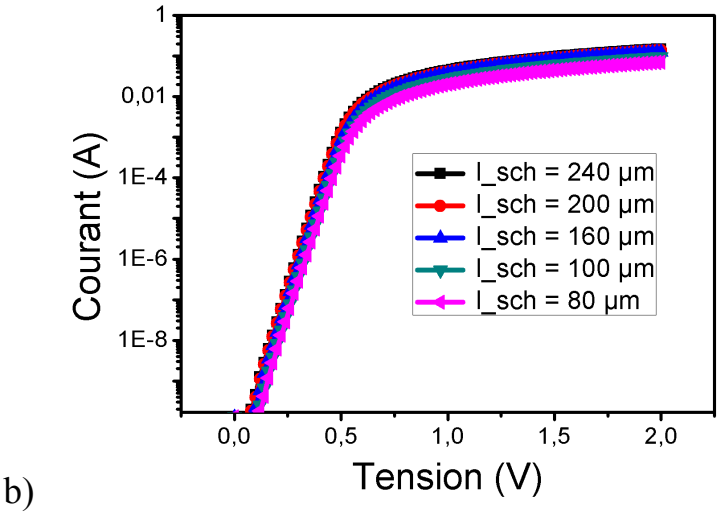
*IV.2.2.1.2. Impact du diamètre du contact Schottky (l_sch) sur les performances en direct de la diode Schottky pseudo-verticale.*

Les caractérisations I (V) en direct des diodes Schottky pseudo-verticales en GaN pour différents diamètres du contact Schottky (80, 100, 160, 200, 240 µm) sont présentées sur la Figure IV. 6. Nous remarquons que la résistance à l'état passant moyenne de ces diodes a diminué de 9,8 à 22 Ω avec l'augmentation du diamètre du contact Schottky de 80 à 240 µm, respectivement, comme le montre la Figure IV. 6.a. D'autre part, l'ajustement de ces caractéristiques I-V avec le modèle de l'équation (II.26) donne un facteur d'idéalité compris entre 1,03 et 1,05 et une hauteur de barrière de l'ordre de 0,88eV. Nous pouvons constater alors que les caractéristiques en direct de ces structures

sont bien adaptées au modèle de transport par effet thermoïonique et que le courant est proportionnel à la surface du contact Schottky ainsi qu'à la surface de la diode, sachant que l'augmentation du diamètre du contact Schottky contribue aussi à l'augmentation de la surface de la diode.




a)




b)

*Figure IV. 6 : Caractéristiques I(V) des diodes Schottky pseudo-verticales en GaN pour différents diamètres du contact Schottky - a) I en échelle linéaire - b) I en échelle logarithmique*

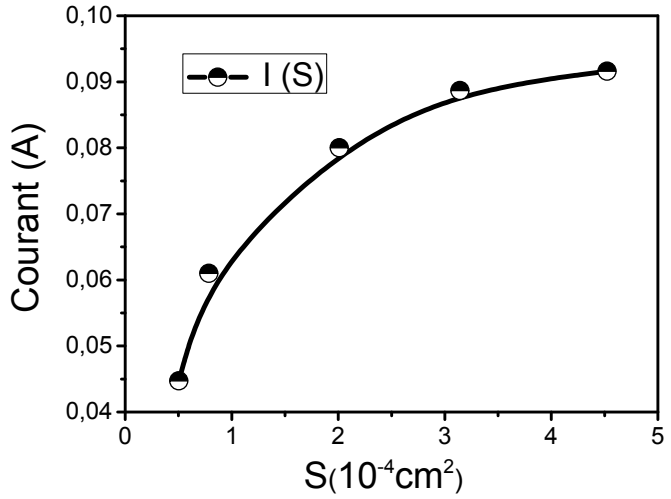
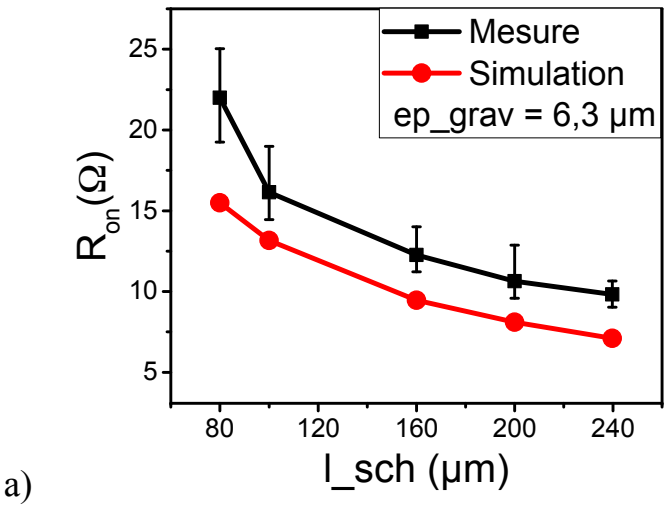
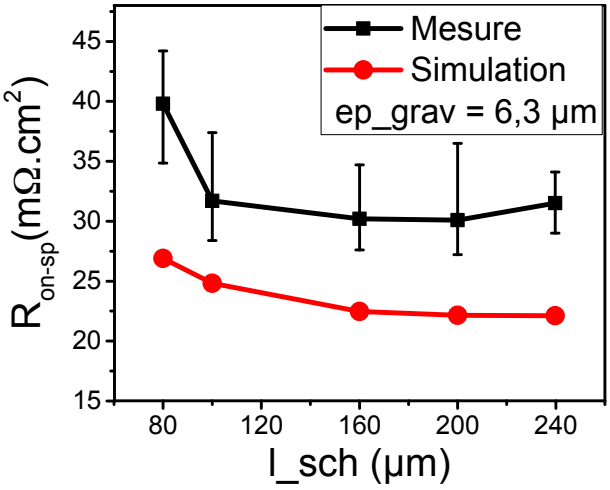



*Figure IV. 7 : Variation du courant en direct en fonction de la surface du contact Schottky pour une tension V=1,5V*

La variation du courant en direct en fonction de la surface du contact Schottky est présentée sur la Figure IV. 7. Cette figure montre que l'augmentation de la taille de la diode permet d'accroître le courant en direct ; nous observons aussi la saturation du courant avec l'augmentation de la surface, impliquant que le courant ne peut pas croître de façon continue en augmentant la surface du contact Schottky. En outre, la Figure IV. 8 indique l'influence du diamètre du contact Schottky sur les résistances $R_{on-sp}$ et $R_{on}$ des redresseurs mesurés. Nous observons que la diminution de la résistance $R_{on}$ est assurée en augmentant le diamètre du contact Schottky. Mais cette diminution semble pas suffisante (ou pas efficace) car la résistance $R_{on-sp}$ ne diminue pas de façon continue en augmentant l_sch. $R_{on-sp}$ est constante pour une longueur l_sch entre 100 µm et 240 µm. Ceci est dû au fait que la diminution de la résistance à l'état passant $R_{on}$ se fait principalement par la résistance de la couche $n^-$, tandis que la résistance de la couche $n^+$ est à peu près la même, quelle que soit la surface du contact Schottky. Ce comportement est cohérent avec celui issu des simulations par éléments finis mais avec un écart entre 30% et 40 %.




a)




b)

*Figure IV. 8 : Variation de la résistance - a) $R_{on}$ - b) $R_{on-sp}$ en fonction du diamètre du contact Schottky (l_sch).*

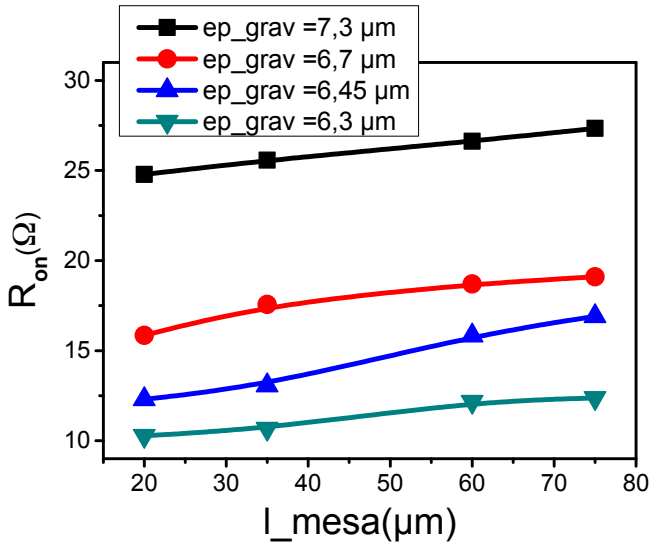
*IV.2.2.1.3. Impact de la distance l_mesa et l_ox sur les performances en direct de la diode Schottky pseudo-verticale.*

La Figure IV. 9 et la Figure IV. 10 montrent l'évolution de la résistance à l'état passant $R_{on}$ et de la résistance spécifique $R_{on-sp}$ de la diode Schottky pseudo-verticale en GaN en fonction de la longueur de l_mesa et l_ox pour des épaisseurs de gravure ep_grav = 6,3, 6,45, 6,7 et 7,3 µm. Pour toutes les configurations de l'épaisseur de gravure, les résistances $R_{on-sp}$ et $R_{on}$ augmentent linéairement avec l'augmentation de l_mesa et l_ox, puisque le parcours des porteurs dans la couche $n^+$ et $n^-$ devient plus important. En effet, pour diminuer la résistance de la diode Schottky pseudo-verticale, la distance entre les contacts ohmiques et Schottky doit être réduite. Les variations des résistances $R_{on}$ et $R_{on-sp}$ en fonction de l_mesa et l_ox comme le montrent la Figure IV. 9 et la Figure IV. 10 ne sont pas les mêmes pour toutes les épaisseurs de gravure ; ces variations s'accentuent en fonction de l'épaisseur de

gravure. Nous pouvons constater alors que l'augmentation de l'épaisseur de la couche $n^+$ limite la croissance de la résistance en fonction des distances l_mesa et l_ox.

Cette observation démontre que, pour une épaisseur spécifique de la couche $n^+$, il existe une valeur optimale de l_ox et l_mesa pour limiter les valeurs des résistances $R_{on}$ et $R_{on\text{-}sp}$ de la diode pseudo-verticale, sachant que la distance entre les deux contacts électrodes doit être suffisamment large pour laisser la place à la protection périphérique (anneau de garde, plaque de champ…).

a)




b)

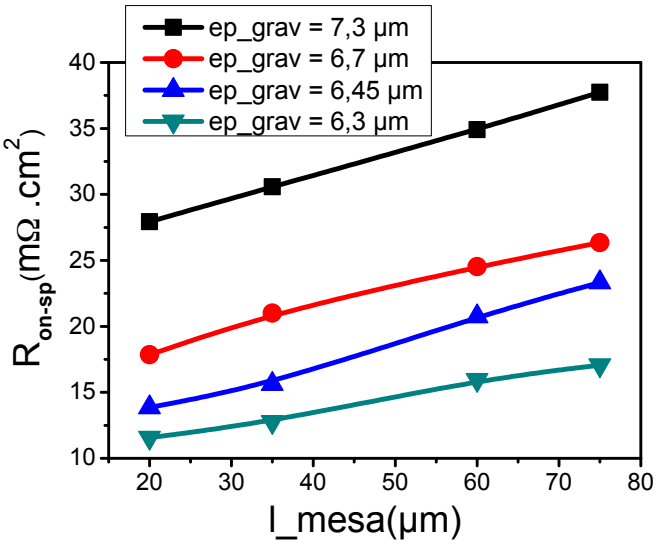
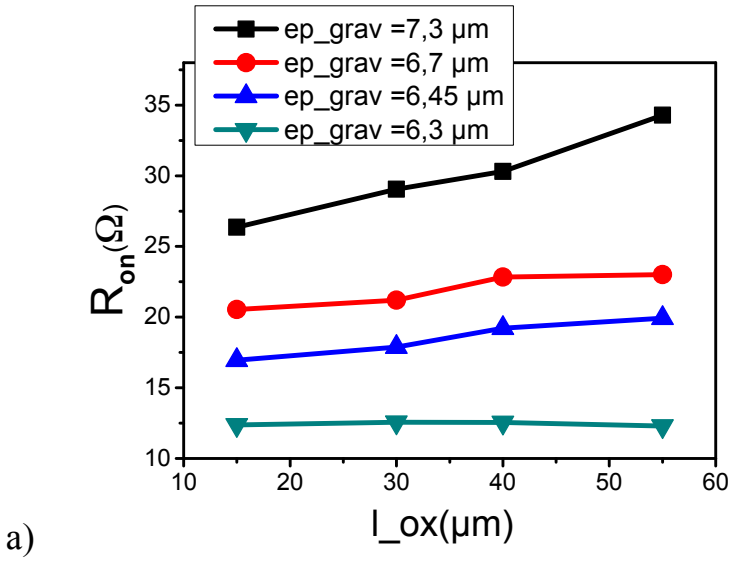
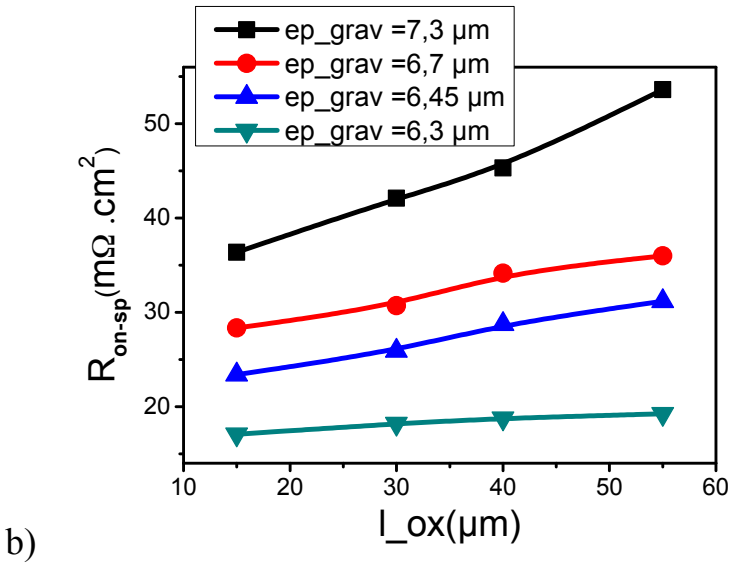



*Figure IV. 9 : Variations de la résistance - a) $R_{on}$ - b) $R_{on\text{-}sp}$ en fonction de la longueur l_mesa pour différentes épaisseurs de gravure*




a)




b)

*Figure IV. 10 : Variations de la résistance - a) $R_{on}$ - b) $R_{on\text{-}sp}$ en fonction de la longueur l_ox pour différentes épaisseurs de gravure*

## IV.2.3. Évaluation du contact ohmique

Suite à une étude réalisée dans le cadre du projet G2ReC, l'optimisation des contacts ohmiques sur les couches GaN de type $n^+$ et $n^-$ a été réalisée en utilisant des alliages Ti/Al. Ce travail a permis d'obtenir des résultats satisfaisants en termes d'ohmicité des contacts sur le GaN type $n^+$ et $n^-$ et a donné lieu à plusieurs publications [Cay12a] [Alq12] [Thi11]. Comme nous l'avons déjà souligné, des couches métalliques Ti/Al d'épaisseur 60/200nm ont été utilisées pour la formation du contact ohmique sur GaN, puis un recuit du métal a été effectué à 600°C pendant 3 minutes sous $N_2$.

Afin d'étudier le comportement électrique des contacts ohmiques sur le GaN de type $n^+$ et $n^-$ de nos structures de test et d'extraire les paramètres physiques du GaN pour chaque couche, des motifs

TLM et cTLM ont été exploités.

- Les motifs « cTLM » permettent d'extraire les résistances carrées $R_{SH}$ et la résistance spécifique de contact ohmique du composant $\rho_c$ sur les couches de GaN de type $n^+$ (N = $4{,}5\times10^{18}$ at/cm$^3$) pour différentes épaisseurs de gravure
- Le motif « TLM» permet d'extraire les résistances carrées $R_{SH}$ et la résistance spécifique de contact $\rho_c$ sur les couches de GaN de type $n^-$ (N= $7{,}5\times10^{15}$ at/cm$^3$) de 6 µm d'épaisseur.

### IV.2.3.1. Mesure de la résistance spécifique du contact ohmique sur la couche $n^+$

Des mesures I(V) sur des structures cTLM situées à proximité des diodes précédemment caractérisées ont été réalisées pour les différents échantillons, avec des épaisseurs de gravure variables. Les caractéristiques I(V) ont été tracées en fonction des espacements « $d_i$» entre le plan de masse et les plots. Nous avons remarqué que, pour toutes les distances entre les plots et le plan de masse et pour différentes épaisseurs de la couche $n^+$, les courbes I(V) sont linéaires, montrant le caractère ohmique du contact à base de Ti/Al sur GaN de type $n^+$. Nous avons constaté en outre que la pente diminue légèrement lorsque la distance $d_i$ entre deux contacts augmente (Figure IV. 11).

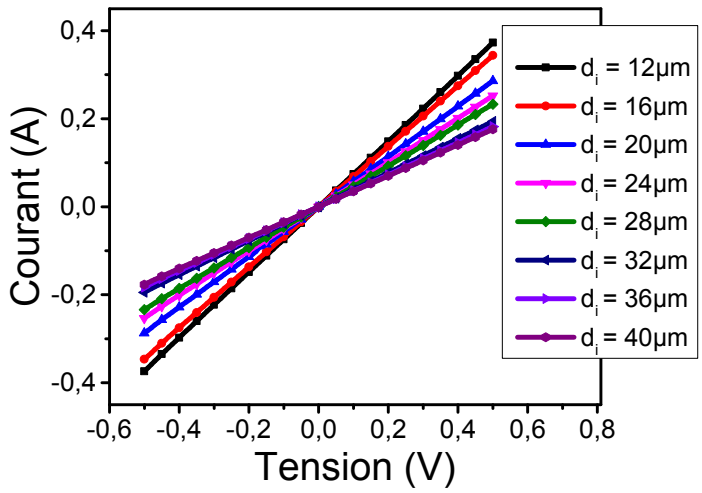



*Figure IV. 11 : Caractéristiques électriques I(V) pour différents espacements « $d_i$» entre le plan de masse et les plots de contact*

Les résistances totales, déduites à partir des caractéristiques électriques I(V), sont tracées en fonction de la distance $d_i$ entre le plan de masse et les plots (Figure IV. 12) ; ces résistances totales sont de l'ordre de quelques ohms. Pour différentes épaisseurs de la couche $n^+$, les courbes donnant la résistance totale en fonction de la distance entre les plots métalliques ne sont pas parfaitement linéaires et semblent laisser une faible marge d'incertitude. D'après ces courbes $R_T$(di), nous avons déterminé les Résistances Spécifiques de Contact (SCR) $\rho_c$ en utilisant l'équation (II. 35)

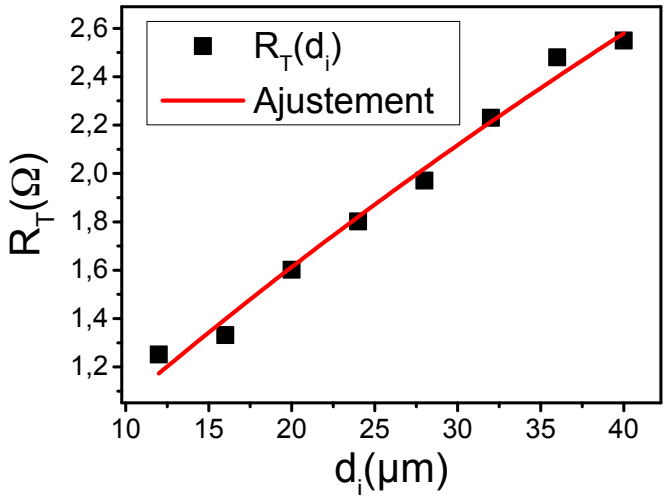



*Figure IV. 12 : Résistance en fonction de la distance entre le plan de masse et les plots de contact*

Le Tableau IV. 1 présente les valeurs de la résistance spécifique de contacts $\rho_C$ exprimée en ($\Omega.cm^2$), la résistance du contact ohmique $R_c$ exprimée en ($\Omega$) de la résistance carrée $R_{SH}$ de la couche $n^+$ exprimée en ($\Omega/\square$) et la résistivité de la couche fortement dopée $n^+$ exprimée en ($\Omega.cm$), déduite à partir des courbes $R_T(d_i)$ des résistances en fonction de la distance $d_i$ entre les plots et le plan de masse, pour différentes épaisseurs de gravure de la couche $n^+$.

*Tableau IV. 1 : Propriétés du contact ohmique sur la couche $n^+$*

| **Configurations métalliques** | **Ti (60 nm) Al (200 nm)** | | | |
|---|---|---|---|---|
| **N° de l'échantillon** | A1 | A2 | A3 | A4 |
| **Épaisseur de $n^+$ (µm)** | 1,7 | 1,54 | 1,3 | 0,7 |
| **Épaisseur de gravure** | 6,3 | 6,45 | 6,7 | 7,3 |
| **$\rho_C$ ($\Omega.cm^2$)** | $3,024\times10^{-6}$ ±1 | $4,18\times10^{-6}$ ±3 | $7,56\times10^{-6}$ ±3 | $1,02\times10^{-5}$ ± 0.2 |
| **$R_C$ ($\Omega$)** | 0,29 ± 0,04 | 0,31 ± 0,06 | 0,42 ± 0,04 | 0,74 ± 0,07 |
| **$R_{SH}$ ($\Omega/\square$)** | 35 ± 3 | 40,3 ± 4 | 45 ± 5 | 80 ± 5 |
| **$\rho$ (m$\Omega$.cm) = $R_{SH}$ x ep_ $n^+$** | 5,95 ± 0,5 | 6,045 ± 0,6 | 5,81 ± 0,6 | 5,57 ± 0,3 |

Nous pouvons observer que les valeurs des résistances spécifiques de contact $\rho_c$ obtenues à partir de ces mesures sont relativement faibles et proches des valeurs rapportées dans le projet G2ReC [Cay12a] [Alq12] [Thi11]. De plus, ces valeurs de $\rho_c$ augmentent avec la diminution de l'épaisseur de la couche $n^+$ sous les contacts métalliques, mais la valeur de $\rho_C$ reste inférieure à l'état de l'art mondial ($10^{-5}$ $\Omega.cm^2$). La résistante carrée $R_{SH}$ de la couche $n^+$ augmente aussi avec la diminution de l'épaisseur de la couche $n^+$ de 35 $\Omega/\square$ pour une épaisseur de 1,704 µm à 80 $\Omega/\square$ pour une épaisseur de 0,692 µm, mais la résistivité de la couche $n^+$ reste relativement constante, de l'ordre 6 m$\Omega$.cm.

Nous avons tracé les valeurs de l'inverse de la résistance carrée ($1/R_{SH}$) en fonction de l'épaisseur de la couche $n^+$ (Figure IV. 13), afin de vérifier la précision de la gravure de la couche $n^+$. La valeur de résistivité de la couche $n^+$ est déterminée à partir de la pente de la droite suivant l'équation suivante :

$$\frac{1}{R_{SH}} = \frac{1}{\rho} \times ep(n^+) \quad \text{(IV. 1)}$$

Nous observons dans la Figure IV. 13 une variation linaire de $1/ R_{SH}$ en fonction de l'épaisseur de la couche $n^+$, mais avec un décalage de 0,15 µm par rapport à l'origine. Ce décalage peut être dû à une incertitude sur l'épaisseur de la couche initiale de $n^+$ ou à la présence de la couche tampon sous la couche $n^+$. Néanmoins, ces résultats nous permettent de confirmer la bonne qualité de la gravure (IBE) réalisée avec des mesures électriques.

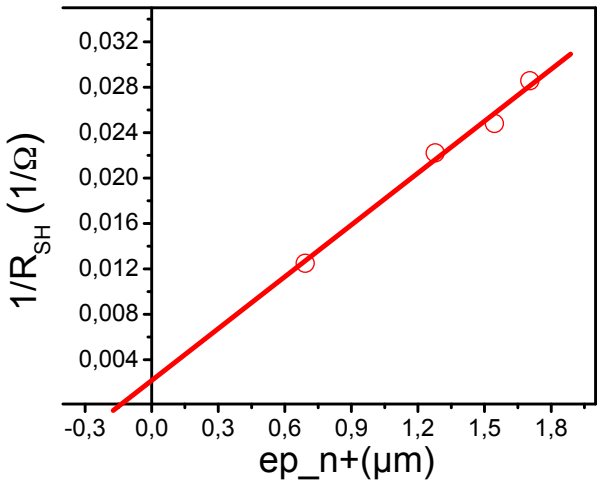



*Figure IV. 13 : $1/ R_{SH}$ en fonction de l'épaisseur de la couche $n^+$*

Les valeurs de la résistivité de la couche $n^+$ déduites des mesures électriques sur les motifs cTLM sont introduites dans l'expression analytique suivante afin de déterminer l'ordre de grandeur de la mobilité dans les couches de GaN de type $n^+$.

$$\mu_n = \frac{1}{\rho \times q \times N} \quad \text{(IV. 2)}$$

Où N est la concentration d'électrons dans la couche de GaN et ρ sa résistivité. La valeur de la mobilité dans la couche $n^+$ déterminée est de l'ordre de 230 $cm^2.V^{-1}.s^{-1}$ pour une résistivité ρ de la couche $n^+$ de l'ordre de $6\times10^{-3}$ Ω.cm et un dopage de la couche $n^+$ de $4,5\times10^{18} cm^{-3}$. Des mesures plus précises par effet Hall de la densité électronique et la mobilité électronique seront réalisées dans la suite. Ces informations nous permettront d'augmenter la prédictibilité de nos simulations.

## IV.2.3.2. Mesure de la résistance spécifique du contact sur la couche $n^-$

La résistance spécifique de contact sur la couche de GaN de type $n^-$ a été extraite depuis les motifs TLM présentés dans la Figure II. 23. Nous remarquons à partir de la Figure IV. 14 la bonne linéarité des courbes obtenues, ce qui montre la qualité de nos contacts même sur les couches de GaN faiblement dopées. La Figure IV. 15 présente la variation de la résistance totale en fonction de la distance entre les plots. Le Tableau IV. 2 résume les valeurs de la résistance spécifique de contacts $\rho_C$ et de la résistance $R_{SH}$ obtenues sur la couche $n^-$.

*Tableau IV. 2 : Propriétés du contact ohmique sur la couche $n^-$*

| **Configurations métalliques** | **Ti (60 nm) Al (200 nm)** | |
|---|---|---|
| **N° de l'échantillon** | A5 | A6 |
| **$\rho_C$ ($\Omega.cm^2$)** | $6{,}1\times10^{-4}$ ±2 | $5{,}1\times10^{-4}$ ±0.6 |
| **$R_{SH}$ (Ω/□)** | 17 ± 2 | 20,9 ± 2 |

A partir du Tableau IV. 2, nous observons que la résistance carrée $R_{SH}$ de la couche $n^-$ est de l'ordre de 20 Ω/□. Cette valeur semble inférieure à la résistance carrée de la couche $n^+$ qui est de l'ordre de 35 Ω/□ pour une épaisseur de 1,7 µm. Cela peut être justifié par un passage du courant à travers la couche $n^+$ du fait que la couche $n^-$ n'est pas isolée de celle $n^+$. En revanche, si l'empilement $n^-/n^+$ du motif TLM était isolée par une gravure mesa jusqu'au substrat alors on devrait avoir deux résistances en parallèle: $1/R_{SH}$ total= $1/R_{SH}$ $n^-$ + $1/R_{SH}$ $n^+$ (Figure IV. 16). Ainsi la résistance carrée de la couche $n^-$ serait 1/(1/20 - 1/35) = 46,7 Ω/□ et donc supérieure à celles de la couche $n^+$. De plus, en tenant compte de la conduction parasite entre les plots, la résistance de la couche $n^-$ peut être encore plus grande.

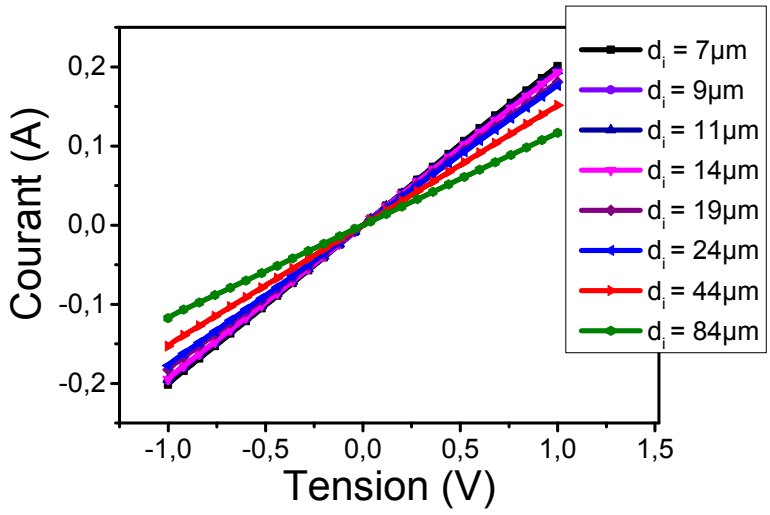



*Figure IV. 14 : Caractéristiques électriques I-V pour différents espacements « $d_i$» entre les plots métalliques*

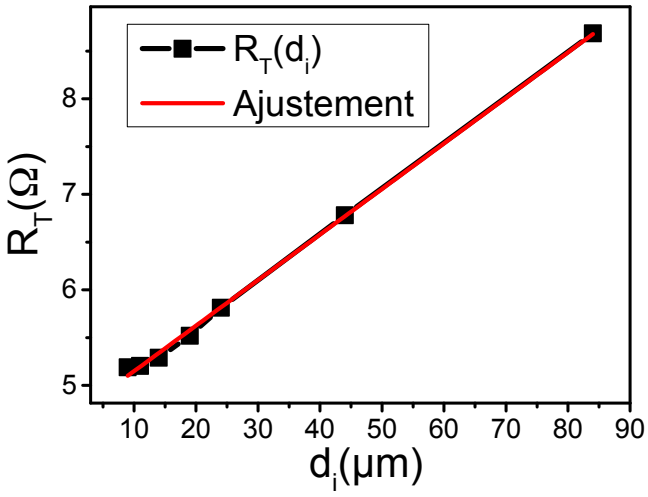



*Figure IV. 15 : Résistance en fonction de la distance entre les plots métalliques*

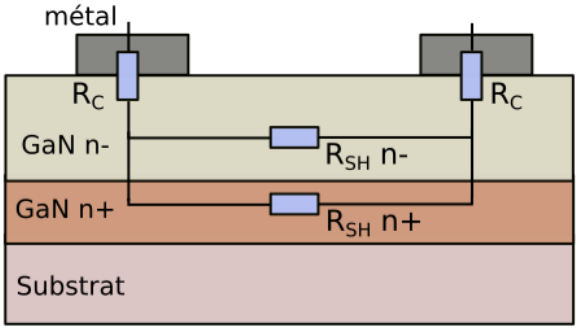



*Figure IV. 16 : Résistances équivalentes entre deux motifs du matrice TLM réalisés sur un empilement de GaN $n^-$ sur GaN $n^+$*

## IV.2.4. Comparaison des simulations avec les mesures

La Figure IV. 17 compare les caractéristiques I (V) d'une diode fabriquée dans le cadre de cette thèse et d'une diode simulée ayant les mêmes propriétés. La hauteur de barrière ($\Phi_b$) du contact Schottky et de la résistance spécifique (SCR) du contact ohmique ont été extraites depuis la courbe noire de la Figure IV. 17 pour la hauteur de barrière et depuis la mesure d'un motif cTLM situé sur le même échantillon à proximité de la diode mesurée pour la résistance spécifique de contact. Pour information, ces valeurs sont de $\Phi_b$ = 0,87 eV et $\rho_C = 3\times10^{-6}$ Ω.cm$^2$.

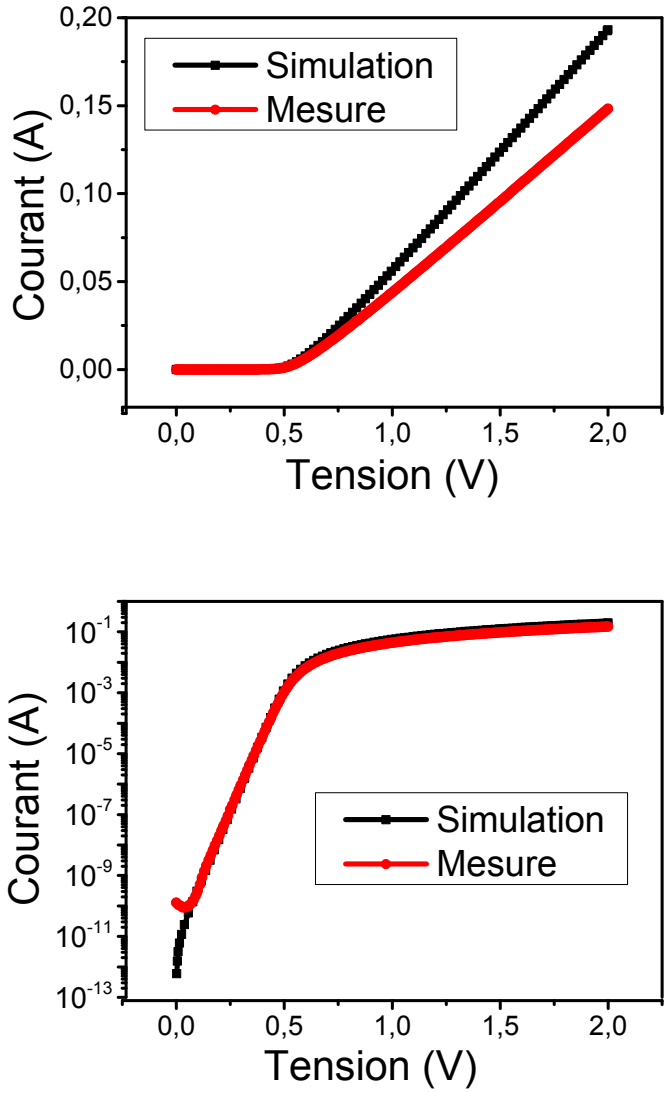



*Figure IV. 17 : Comparaison de la caractéristique I-V d'une diode mesurée avec une diode simulée a) échelle linéaire et b) échelle logarithmique*

La Figure IV. 17 montre clairement une différence de la caractéristique statique entre la diode mesurée et de la diode simulée. Si les hauteurs de barrière extraites depuis les deux courbes sont similaires, les résistances $R_{on}$ déduites sont elles différentes, allant de 7,2 Ω pour la diode simulée, à 9,6 Ω pour la diode mesurée, soit un écart de 33%. Cet écart peut être attribué à une incertitude sur le modèle de mobilité. En effet, des mesures de résistivité à l'aide des motifs cTLM (sur les couches $n^+$ en GaN d'épaisseur 1,7 µm et de dopage de $4{,}5\times10^{18}$ $cm^{-3}$ sur un substrat en silicium), ont donné une valeur de résistance carrée $R_{\square} \approx 35$ Ω/□ correspondant à une résistivité $\rho_{MES} = 6$ mΩ.cm. Le modèle analytique donne une résistivité $\rho_{SIM} = 10{,}7$ mΩ.cm (écart de 47%), conduisant à une mauvaise estimation de la valeur de la résistance à l'état passant. Compte-tenu du fait que la contribution simulée de la couche $n^+$ à la résistance à l'état passant est de l'ordre de 80%, il est crucial d'extraire le modèle de mobilité du matériau utilisé pour la fabrication des diodes de puissance. Ceci

permettra de prédire plus précisément les contributions respectives des différentes couches d'une diode sur la résistance à l'état passant.

## IV.2.5. Modélisation des résistances de la diode Schottky pseudo-verticale en GaN

Comme on le voit sur la Figure IV. 18, le chemin de transfert du courant en polarisation directe pour une diode Schottky pseudo-verticale, est constitué de deux résistances $R(n^-)$ et $R(n^+)$ qui proviennent de la couche $n^-$ et la couche $n^+$, respectivement. En effet, la résistance totale de cette diode est déterminée comme étant la somme des résistances des couches $n^+$ et $n^-$ ainsi que de la résistance du contact ohmique ($R_c$) comme suit :

$$R_{dyn} = R(n^-) + R(n^+) + R_C \qquad (IV.3)$$

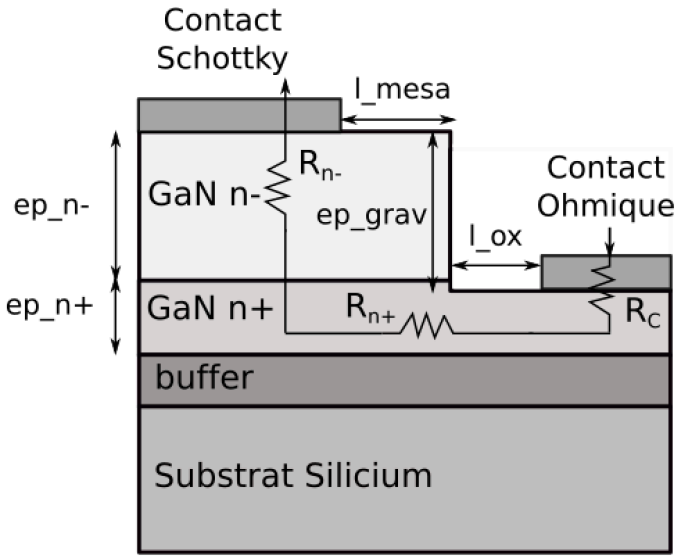



*Figure IV. 18 : Vue en coupe de la structure de la diode pseudo-verticale en GaN, présentant la contribution des résistances dans le chemin de transport du courant*

Pour déterminer expérimentalement les valeurs de la résistance de la couche ($n^+$) et ($n^-$), la courbe de la résistance $R_{on}$ en fonction de la surface de la diode, rapportée dans la Figure IV. 19, a été ajustée en utilisant le modèle donné par la relation suivante :

$$R_{dyn} = R(n^-) + R(n^+) + R_C = \frac{R_{on-sp}(n^-)}{S} + R(n^+) + R_C \quad \text{(IV.4)}$$

Les résistances $R_{on\text{-}sp}$ ($n^-$) et R ($n^+$) ont été considérées comme des paramètres d'ajustement. Dans ces ajustements, les valeurs de la résistance du contact utilisée ont été mesurées pour différentes

épaisseurs de gravure à partir des motifs cTLM (voir paragraphe IV.2.3). Nous remarquons à partir de la Figure IV. 19 que les ajustements de ce modèle semblent bien concordants avec les données expérimentales. Nous pouvons donc valider ce modèle pour une structure de la diode Schottky pseudo-verticale. Les valeurs des résistances extraites à partir des ajustements sont données dans la Figure IV. 20 en fonction de la surface du contact Schottky.

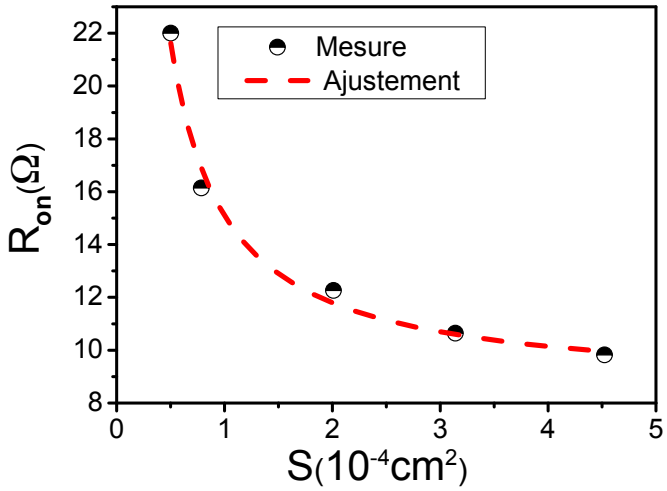



*Figure IV. 19 : Ajustement de la résistance $R_{on}$ en fonction de la surface du contact Schottky pour une ep_grav = 6,3 µm*

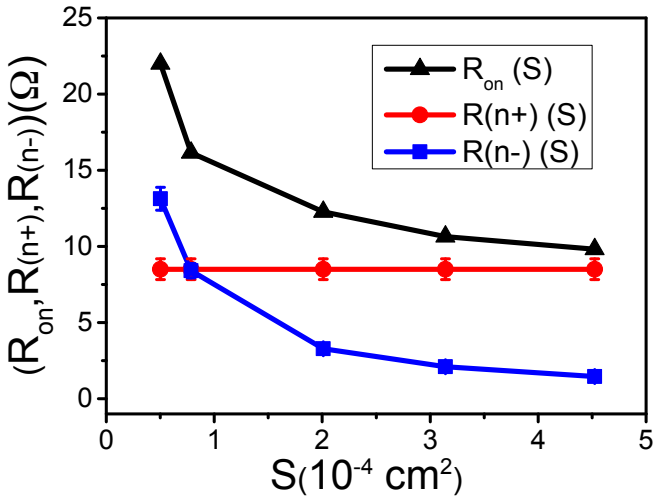



*Figure IV. 20: Variations de la résistance $R_{on}$ et des résistances $R(n^-)$ et $R(n^+)$ extraites à partir des ajustements en fonction de la surface du contact Schottky.*

A partir de la Figure IV. 20, nous observons que la résistance de la couche $n^-$ diminue avec l'augmentation de la surface du contact Schottky, tandis que la résistance de R ($n^+$) de la couche $n^+$ reste constante. Ceci explique pourquoi la diminution de la résistance $R_{on}$ se fait principalement avec

la variation de la résistance de la couche $n^-$, tandis que la résistance de la couche $n^+$ est à peu près la même, quelle que soit la surface.

La Figure IV. 20 permet aussi de comparer les résistances de la diode Schottky pseudo-verticale. Pour des faibles surfaces du contact Schottky ($S = 0{,}5\times10^{-4}cm^2$), nous observons que la résistance de la couche $n^-$ est très importante (13 Ω) et est supérieure à la résistance $R(n^+)$. Cependant, d'autre part, pour des surfaces du contact Schottky supérieures à $4\times10^{-4}$ $cm^2$, la résistance de la couche $n^+$, $R(n^+)$ constitue une grande partie de la résistance $R_{on}$, et elle est estimée à une valeur de 8,5 Ω, 6 fois supérieure à celle de la couche $n^-$, pour une surface $S = 4{,}5\times10^{-4}$ $cm^2$. Cette résistance peut être réduite pour des faibles épaisseurs de gravure ainsi que pour des épaisseurs de la couche $n^+$ supérieures à 2 µm, comme nous l'avons montré précédemment par le biais de la simulation par éléments finis.

Les données expérimentales pour différentes épaisseurs de gravure et pour différentes surfaces du contact Schottky, ont été ajustées en utilisant le modèle décrit par l'équation (IV.4). Comme le montre la Figure IV. 21 ; ce modèle reste valable pour différentes épaisseurs de gravure.

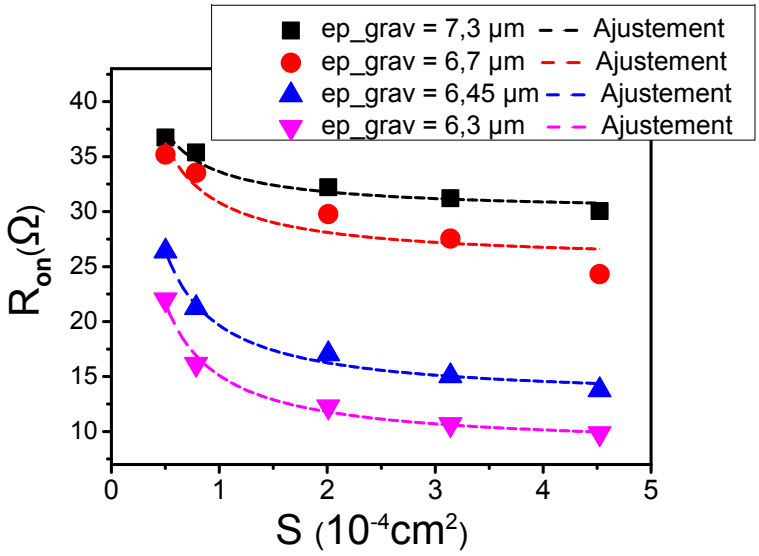



*Figure IV. 21 : Variations de la résistance $R_{on}$ en fonction de la surface de la diode pour différentes épaisseurs de gravure*

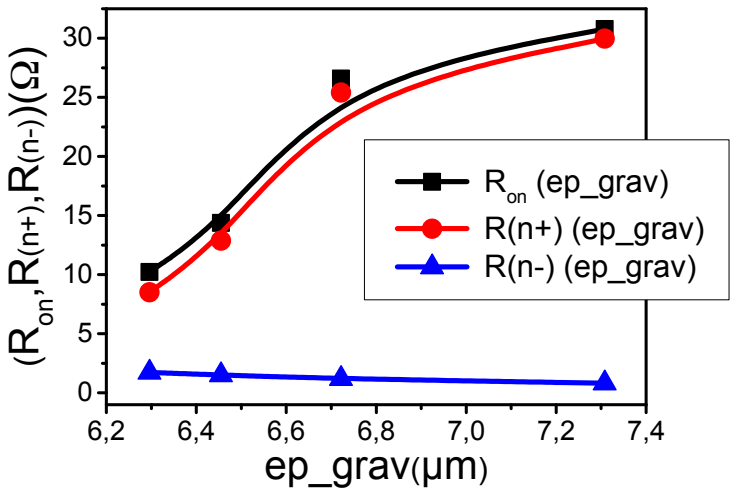



*Figure IV. 22 : Variations de la résistance $R_{on}$ et des résistances $R(n^-)$ et $R(n^+)$ extraites à partir des ajustements en fonction de l'épaisseur de gravure*

Les valeurs de la résistance des couches $n^+$ et $n^-$ extraites à partir des ajustements en fonction de l'épaisseur de gravure sont présentées sur la Figure IV. 22. Les valeurs de la résistance de la couche de $n^+$ augmentent considérablement en augmentant l'épaisseur de gravure de 10 Ω à 30 Ω pour des épaisseurs de 6,3 µm, à 7,3 µm, respectivement. Par contre, la résistance de la couche $n^-$ ne présente pas une variation significative en fonction de l'épaisseur de gravure : pour les grandes surfaces du contact Schottky, elle reste pratiquement constante. Ceci explique que la résistance de la couche $n^-$ n'a pas d'influence sur l'augmentation de la résistance $R_{on}$ en fonction de l'épaisseur de gravure ou de l'épaisseur de la couche $n^+$, ce qui signifie alors que l'augmentation de la résistance $R_{on}$ se fait principalement par la résistance de la couche $n^+$.

Nous constatons également à partir de la Figure IV. 22 que, lorsque la résistance $R(n^+)$ tend vers zéro, la résistance $R_{on}$ sera constituée seulement de la résistance $R(n^-)$. Nous comprenons alors l'influence notable de la résistance $R(n^+)$ sur la résistance totale de la diode $R_{on}$, ce qui souligne l'importance de réduire ce paramètre pour atteindre un courant de conduction élevé. Par ailleurs, l'épaisseur de la couche $n^+$ ne peut pas augmenter indéfiniment, car la croissance d'une couche $n^+$ épaisse induit une augmentation de la densité de défauts (telles que des dislocations et des contraintes induites par les défauts), ce qui affecte la qualité de la couche $n^-$. Par conséquent une épaisseur optimale de couche $n^+$ doit être déterminée pour avoir une résistance $R_{on}$ optimale.

D'après cette étude, les résistances des couches $n^-$ et $n^+$ ($R(n^-)$ et $R(n^+)$) pour une structure pseudo-verticale peuvent être estimées selon les équations suivantes [Ume12]:

$$R(n^-) = \frac{ep_n^-}{dop_n^- \times \mu \times q \times S} \qquad (IV.5)$$

Où ep_$n^-$ est l'épaisseur de la couche $n^-$ (cm), dop_$n^-$ est le dopage ($cm^{-3}$), μ est la mobilité des électrons ($cm^2/Vs$) et S est la surface du contact Schottky ($cm^2$).

$$R(n^+) = \frac{\rho(T) \times L}{W \times ep_n^+} \qquad \text{(IV. 6)}$$

Où R($n^+$) est la résistance de la couche $n^+$ (Ω), $\rho(T)$ est la résistivité de la couche fortement dopée $n^+$ (Ω.cm), L (L = l_mesa + l_ox) la distance entre le contact Schottky et le contact ohmique (cm), W est le diamètre moyen du contact Schottky et du contact ohmique, et ep_cath est l'épaisseur de la couche $n^+$ (cm). Les équations analytiques (IV.6) et (IV.7) permettent de moduler, pour une structure de diode Schottky pseudo-verticale, la diminution de la résistance de la couche $n^-$ R($n^-$) en fonction de l'augmentation de la surface de la diode ainsi que la réduction de la résistance R($n^+$) en augmentant l'épaisseur de la couche $n^+$.

A l'aide du logiciel de calcul numérique Matlab™, nous avons tracé la variation de la résistance des couches $n^-$ et $n^+$ (R($n^-$) et R($n^+$)) en fonction des variations des paramètres géométriques afin de valider le modèle de ces deux résistances. En accord avec Tableau I. 1 et les paramètres de nos structures de test, nous avons pris les valeurs suivantes : $\mu_n$ = 1000 $cm^2.V^{-1}.s^{-1}$, ep_$n^-$ = 6 μm, dop_$n^-$ = $7{,}5\times10^{15} cm^{-3}$, q = $1{,}6\times10^{-19}$ C pour le modèle de l'équation (IV.5) et $\rho(T) = 6\times10^{-3}$ (Ω.cm) pour le modèle de l'équation (IV.6).

A partir des Figure IV. 23, Figure IV. 24 et Figure IV. 25, nous pouvons constater que ce modèle est bien adapté à la variation des valeurs expérimentales ainsi qu'aux résultats de simulation par éléments finis, mais les résultats de mesure restent toujours plus importants par rapport aux valeurs théoriques.

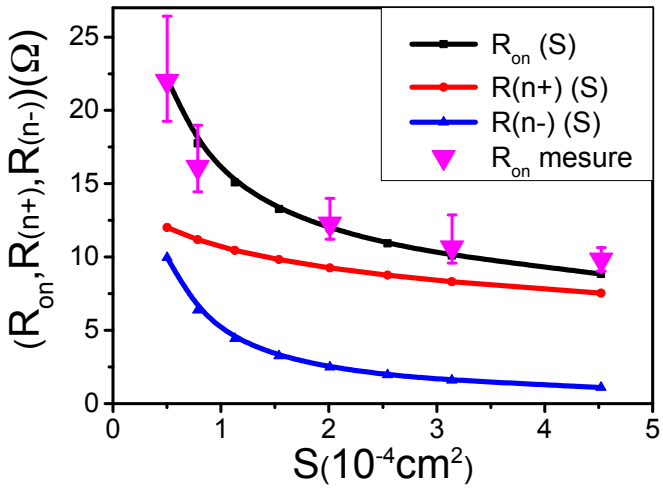



*Figure IV. 23 : Variations de la résistance $R_{on}$ et des résistances $R(n^-)$ et $R(n^+)$ modulées à partir des équations IV.6 et IV.7 en fonction de la surface du contact Schottky pour ep-cath=1,7 µm, L= 95 µm*

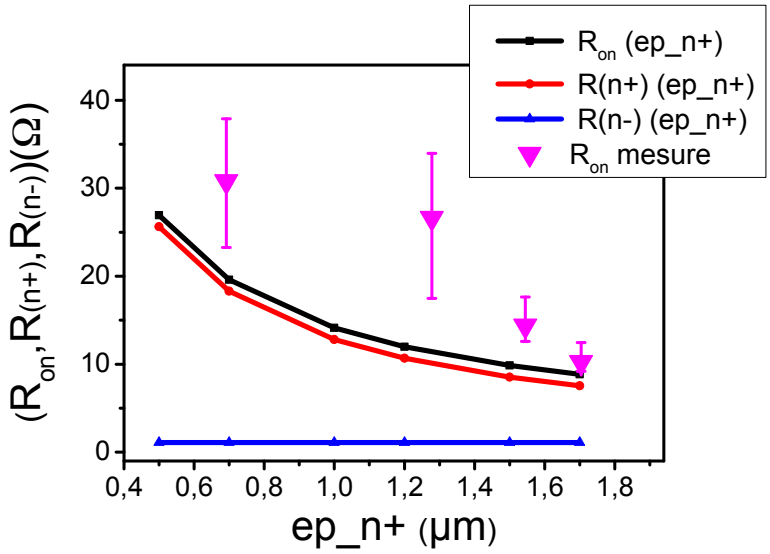



*Figure IV. 24 : Variations de la résistance $R_{on}$ et des résistances $R(n^-)$ et $R(n^+)$ modulées à partir des équations IV.6 et IV.7 en fonction de l'épaisseur de la couche $n^+$ pour un diamètre de contact Schottky égal à 240 µm ($S = 4{,}52\times10^{-4}$ cm$^2$) et L= 95 µm.*

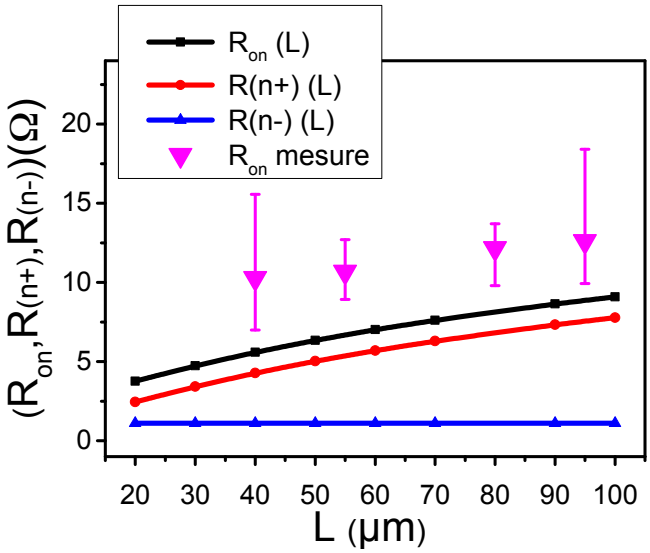



*Figure IV. 25 : Variations de la résistance $R_{on}$ et des résistances $R(n^-)$ et $R(n^+)$ modulées à partir des équations IV.6 et IV.7 en fonction de la distance « l » entre les deux contacts pour ep-cath=1,7 µm et $S=4,52\times10^{-4}$ cm²*

# IV.3. Caractérisation électrique des redresseurs Schottky à canal 2DEG

## IV.3.1. Description des structures de test

Les structures de test ont été réalisées par le CEA-LETI, en tenant compte de l'ensemble des topologies précédemment étudiées. Ces échantillons sont composés d'une couche d'AlGaN de 24 nm d'épaisseur et d'une couche bulk GaN de type n déposée sur un substrat en silicium avec une couche tampon AlN. Le procédé technologique pour fabriquer ces échantillons consiste tout d'abord à déposer les contacts ohmiques suivant l'empilement métallique : Ti/Ni/Au (200/300/100 nm). Puis un recuit RTA (Rapid Thermal Annealing) permet de former les contacts. Ensuite, les contacts Schottky de l'anode (W(300nm)/TiN(60nm)) sont déposés à leur tour. Enfin, la dernière étape consiste à déposer les passivations, puis des plots d'épaississement pour réduire la résistance des contacts (AlCu 5 µm recouvert de Ti/TiN). Ces structures de diodes Schottky sont interdigitées avec 26 doigts d'anode (Figure IV. 26) ayant une surface $25,6\times10^{-3}$ cm² et une distance anode-cathode de 15 µm. Sa protection périphérique est composé de 3 plaques de champs de largeur FPg1 = 0,5 µm, FPg2 = 3 µm et FPg3 = 2 µm.

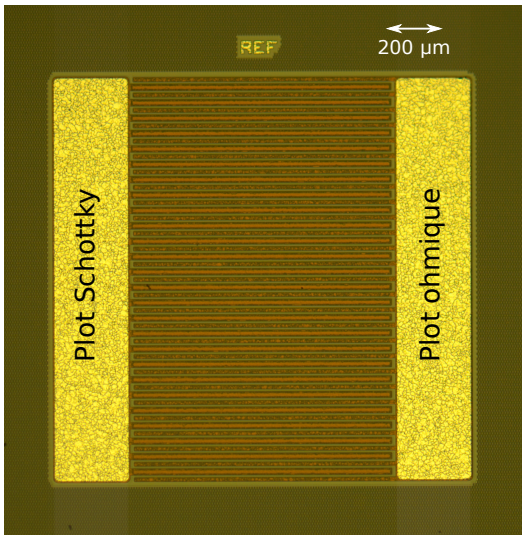



*Figure IV. 26 : Structure diode Schottky à hétérostructure AlGaN/GaN interdigitée réalisées par le CEA-LETI*

## IV.3.2. Caractérisation électrique de la diode en régime pulsé

Nous avons réalisé des mesures en régime pulsé pour caractériser les diodes Schottky à hétérostructure AlGaN/GaN. Cette technique de mesure permet de s'affranchir des effets de l'auto-échauffement, qui pourrait modifier les caractéristiques électriques du composant. D'autre part, elle permet de limiter les phénomènes liés aux pièges tout au long de la mesure, vu la courte durée des impulsions de mesure. Cela pourra assurer une bonne reproductibilité des mesures.

La caractérisation en mode pulsé de la diode Schottky à hétérostructure AlGaN/GaN a été réalisée sous pointes en appliquant des impulsions de tension sur les électrodes (anode connectée avec la face arrière) et en reliant l'électrode de la cathode à la masse. Cette configuration permet de minimiser le courant de collapse grâce à une charge induite en polarisation directe dans le substrat, qui compense partiellement la charge piégée [Cro15].

Une impulsion est composée d'un point de polarisation de repos où la tension est égale à zéro et d'un état haut correspondant à la polarisation instantanée $V_{D\text{-}on}$. Lors de mesures en mode passant/bloqué, chaque impulsion est suivie d'un temps supplémentaire $t_r$ relativement long (30s dans notre cas) à l'état bas correspondant à une polarisation $V_{D\text{-}off}$. La Figure IV. 27 illustre les cycles d'impulsion utilisés lors des mesures :

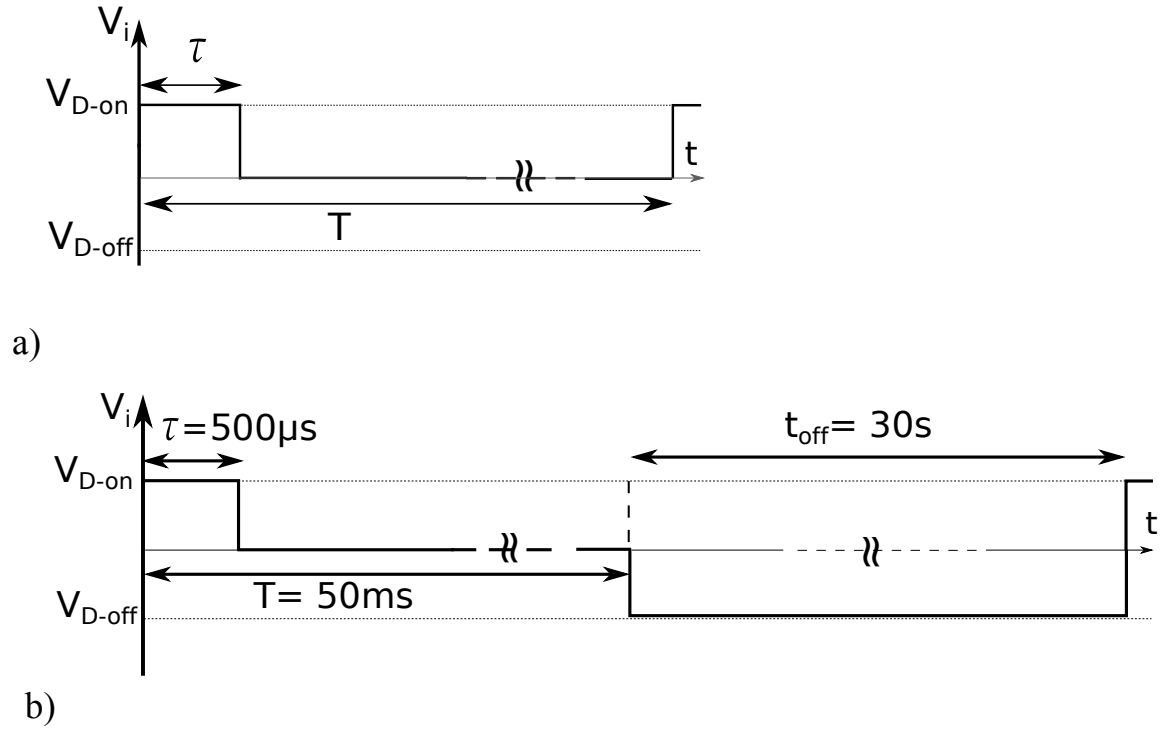



*Figure IV. 27 : Chronogramme d'un train d'impulsions typique utilisé lors des mesures. $V_{D\text{-}on}$ est le niveau instantané de l'impulsion et $V_{D\text{-}off}$ est le niveau de polarisation dans le temps supplémentaire $t_r$.*

## IV.3.3. Caractérisation IV en mode pulsé

Les caractéristiques I-V en direct et en inverse d'une diode Schottky à hétérojonction AlGaN/GaN mesurées à la température ambiante sont présentées sur les Figure IV. 28 et Figure IV. 29. Cette architecture latérale de la diode Schottky à hétérojonction AlGaN/GaN offre une faible résistance à l'état passant de l'ordre de 0,42 Ω pour une surface de $25{,}6\times10^{-3}$ $cm^2$ (correspond à $R_{on\text{-}sp}$ = 10,8 mΩ.$cm^2$), et cela grâce à la mobilité élevée des électrons dans le gaz 2DEG à l'interface AlGaN / GaN, ainsi qu'une tension de seuil de l'ordre de 0,55 V. Quant à la tenue en tension des diodes Schottky à hétérojonction AlGaN/GaN, elle est égale à 600 V pour un courant de fuite mesuré entre 10 et 18 µA. Nous avons remarqué en outre une variation des caractéristiques en inverse des diodes Schottky dans les deux sens de mesures.

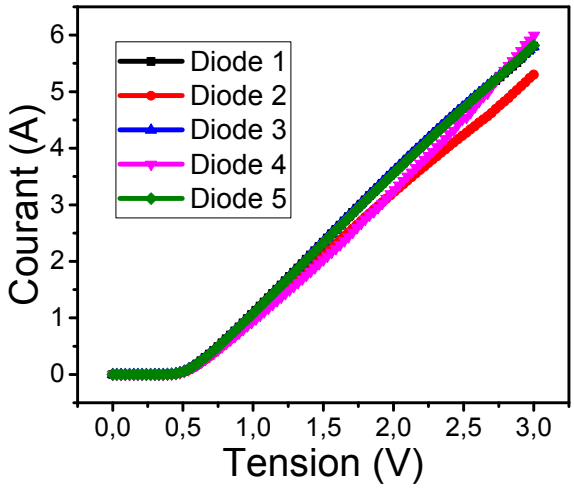



*Figure IV. 28 : Caractéristiques en direct des diodes Schottky en GaN à hétérostructure AlGaN/GaN en mode pulsé avec une durée d'impulsion τ de 1ms et une période T de 50ms*

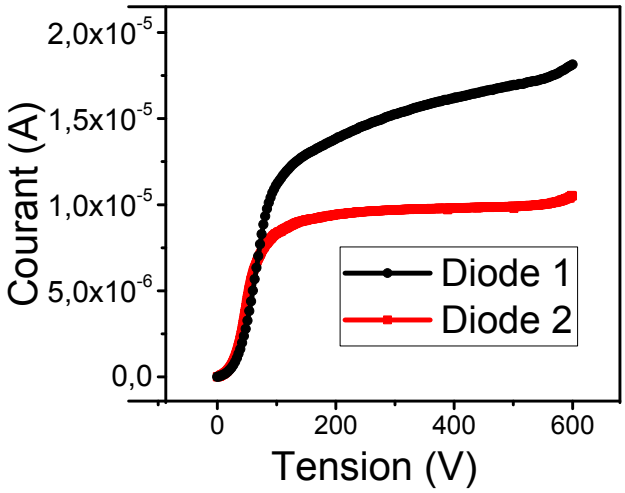



*Figure IV. 29 : Caractéristiques en inverse des diodes Schottky en GaN à hétérostructure AlGaN/GaN*

## IV.3.4. Caractérisation passant/bloqué en mode pulsé

Dans le cadre des mesures en commutation de l'état passant à l'état bloqué, la durée des impulsions a été fixée à 500 µs et le rapport cyclique à 1 %, ce qui correspond à une période de 50ms. Ces mesures ont été réalisées en s'appuyant sur trois points de polarisation $V_{D\text{-}off}$ à l'état bas :

$V_{D\text{-}0ff} = 0V$

$V_{D\text{-}off} = -100V$

$V_{D\text{-}off} = -200V$

Dans un premier temps, nous avons défini un point de polarisation initiale (1,4V ; 2A) à partir de la caractéristique en direct de la diode (Figure IV. 28). Ce point permet de définir l'amplitude de 1,4V des impulsions de tension pour un courant de 2A. Ce point pourra aussi servir de référence pour la comparaison des grandeurs électriques du composant. Les premières mesures ont été réalisées en appliquant à l'état passant un créneau de 100 impulsions de 1,4V d'amplitude, avec une durée de conduction de 500µs sans application d'une tension pendant le temps supplémentaire de 30 s pour garantir une relaxation complète du composant (Figure IV. 27.b).

Durant les premières mesures, le courant en polarisation directe est resté constant et égal à 2A jusqu'à la fin des mesures. Nous n'observons donc pas un phénomène d'effondrement du courant appuyé sur la relaxation de la diode pendant le temps supplémentaire de 30s. Ensuite, des mesures en commutation ont été réalisées en appliquant à l'état passant un créneau de 10 impulsions d'amplitude 1,4V et à l'état bloqué, une tension négative de -100V puis -200V durant une période de 30s (Figure IV. 27.b). Ces mesures permettent de déterminer les dégradations liées aux effets des pièges qui sont apportés par une modification du potentiel de la diode et en appliquant un champ électrique important, ainsi que de discuter de la relation entre les phénomènes d'effondrement du courant en direct et le champ électrique.

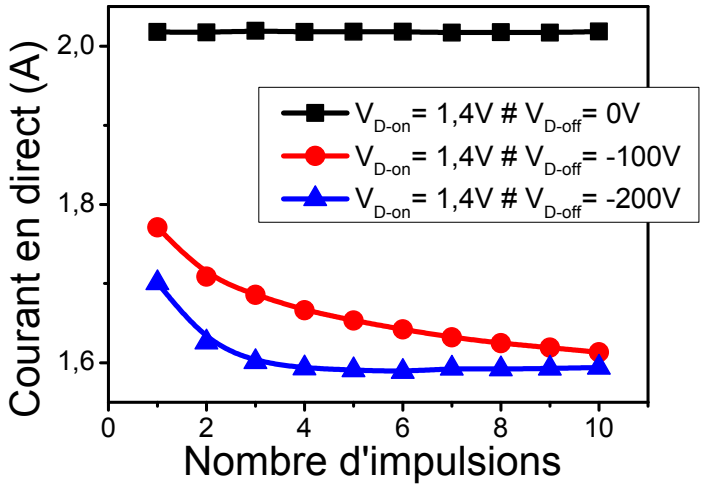



*Figure IV. 30 : Evolutions du courant en direct en fonction du nombre d'impulsions pour les différents cycles d'impulsions utilisés*

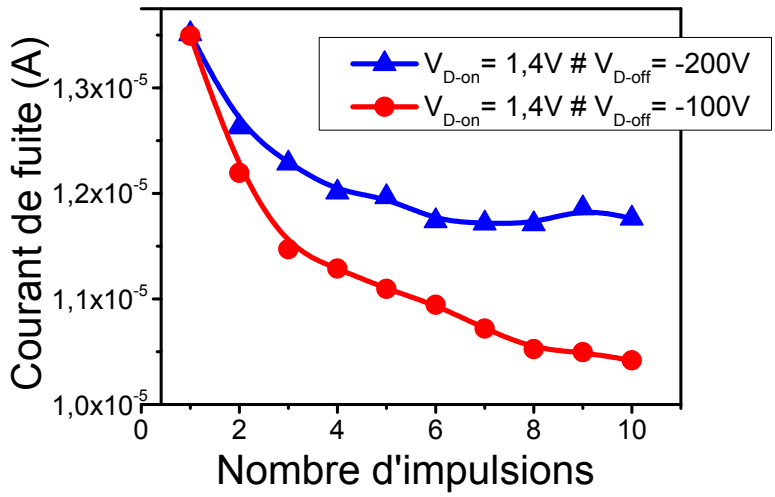



*Figure IV. 31 : Evolutions du courant de fuite en fonction du nombre de d'impulsions pour les différents cycles d'impulsions utilisés*

Nous observons sur la Figure IV. 30 une dégradation du courant à l'état passant en appliquant une tension inverse sur la diode. Cet effondrement du courant est provoqué par le piégeage des électrons dans les défauts des couches d'AlGaN/GaN et à l'interface avec la passivation. En effet, sous une tension appliquée en inverse ($V_{D\text{-}off}$=100V ou 200V), les électrons du canal sont accélérés par le champ électrique, et certains d'entre eux peuvent être piégés dans le dispositif. Ces électrons piégés appauvrissent le canal 2DEG en électrons, ce qui cause l'augmentation de la résistance $R_{on\text{-}sp}$ de la diode lors de la commutation à l'état passant (quand $V_{D\text{-}on}$=1,4V).

La variation de la résistance à l'état passant de la diode dépend énormément de la structure de la plaque de champ, comme il a été montré par Wataru Saito et al [Sai10]. Cette protection minimise l'augmentation de la résistance à l'état passant. Dans notre cas, en utilisant un système de protection périphérique composé de 3 plaques de champ (Figure III. 7.b), nous observons que le courant en direct diminue avec un taux faible. Ensuite, il se stabilise à 1,6A quelle que soit la tension appliquée en inverse 100V ou 200V et cette stabilisation est d'autant plus rapide que l'amplitude de la tension inverse augmente.

Nous pouvons constater alors que le champ électrique élevé en polarisation inverse permet de causer le phénomène d'effondrement du courant. La structure de plaque de champ dans notre cas est la seule solution utilisée pour supprimer ces phénomènes d'effondrement en diminuant le module du champ électrique dans le composant. Mais cette solution ne semble pas suffisante pour éviter ce phénomène. En ce qui concerne l'évolution du courant de fuite, nous observons sur la Figure IV. 31 que le courant en inverse diminue avec le nombre d'impulsions, et ce quelle que soit la configuration de la tension. Cette variation est plus faible en augmentant l'amplitude de la tension en inverse de 100V à 200V.

Enfin, nous avons mesuré les caractéristiques statiques après ces créneaux en tension pour vérifier la reproductibilité des mesures ainsi que l'intégrité de la diode. La comparaison des caractéristiques statiques en direct (Figure IV. 32) obtenues avant et après le stress pour la même durée d'impulsion de 1ms, montre une augmentation de la résistance de la diode de 0,42Ω (avant stress) à 0,45Ω (après le stress), ainsi que de la tension de seuil de 0,55V (avant stress) à 0,64V (après le stress). Cela confirme bien la sensibilité du composant à ce stress.

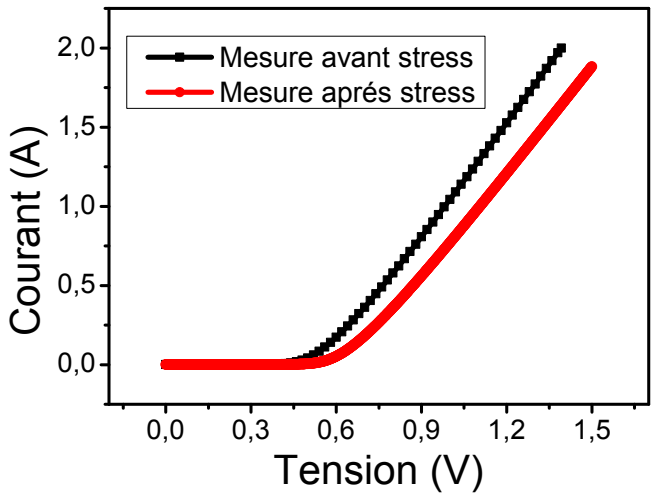



*Figure IV. 32 : Caractéristique en direct de la diode Schottky en GaN avant et après les mesures en créneau pour une durée d'impulsion de 1ms*

## IV.4. Comparaisons des performances des différentes architectures de redresseur de puissance en GaN

Nous avons comparé les performances du redresseur latéral à hétérojonction AlGaN/GaN avec celles de la géométrie pseudo-verticale du redresseur, ainsi qu'un certain nombre de géométries latérales et verticales de redresseurs Schottky en GaN prises dans la littérature. Le critère de comparaison utilisé est le compromis entre la tension de blocage et la résistance spécifique à l'état passant $R_{on-sp}$ du composant.

La Figure IV. 33 présente les résultats des résistances spécifiques à l'état passant des diodes Schottky en GaN extraites à partir des simulations, des mesures expérimentales et en partie de la littérature, en fonction de la tenue en tension en inverse, pour un certain nombre de géométries de diodes : verticale, pseudo-verticale et latérale. Les substrats utilisés pour l'ensemble de ces points sont soit du saphir, soit du silicium soit du GaN autoporté. Les résultats de simulations des redresseurs latéraux et pseudo-verticaux montrent qu'il est possible de réaliser des redresseurs Schottky pseudo-verticaux possédant un tenue en tension de l'ordre de 1500 V avec une résistance $R_{on-sp}$ entre 15,7 et 34,7 $m\Omega.cm^2$, pour des épaisseurs de la couche $n^+$ (ep-cath) comprises entre 2 et 5 µm, ainsi que de

mettre en œuvre des redresseurs Schottky latéraux avec une tension de claquage comprise entre 620V et 1000 V et une résistance variant entre 3,5 et 18 mΩ.cm$^2$, pour des espacements entre l'anode et la cathode allant de 10 à 40 µm. De plus, en comparant les résultats de simulation avec les performances des dispositifs expérimentaux mesurés et décrits dans la littérature, il apparaît qu'une démarche d'amélioration des valeurs expérimentales est largement ouverte.

La comparaison des performances montre qu'en terme de résistance à l'état passant, la diode Schottky latérale est favorisée par rapport à la diode pseudo-verticale. Cependant, les valeurs de la résistance à l'état passant $R_{on-sp}$ avec une structure verticale sur un substrat de GaN autoporté sont les plus appropriées pour une diode Schottky de puissance [Wan11] [Lim11]. Néanmoins, il apparaît que l'utilisation d'un substrat en GaN n'est certainement pas en ce moment une solution optimale. En ce qui concerne la tenue en tension du composant, nous remarquons que la tension de claquage de la diode Schottky pseudo-verticale semble meilleure que celle des diodes Schottky latérales, et ce grâce à l'utilisation des protections périphériques plus efficientes de type p+.

Enfin, afin de rassembler les avantages de ces deux types de structure, une architecture innovante, issue de l'hybridation d'une architecture pseudo-verticale et d'une architecture latérale à hétérojonction AlGaN/GaN, a été proposée à la fin de la thèse. La conception de la structure fera l'objet d'une présentation dans la suite du chapitre.

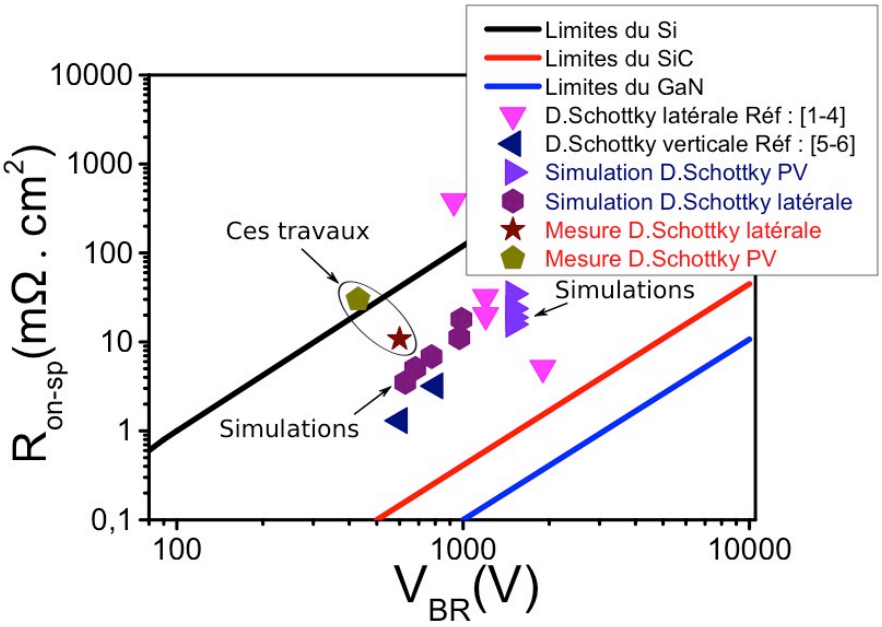


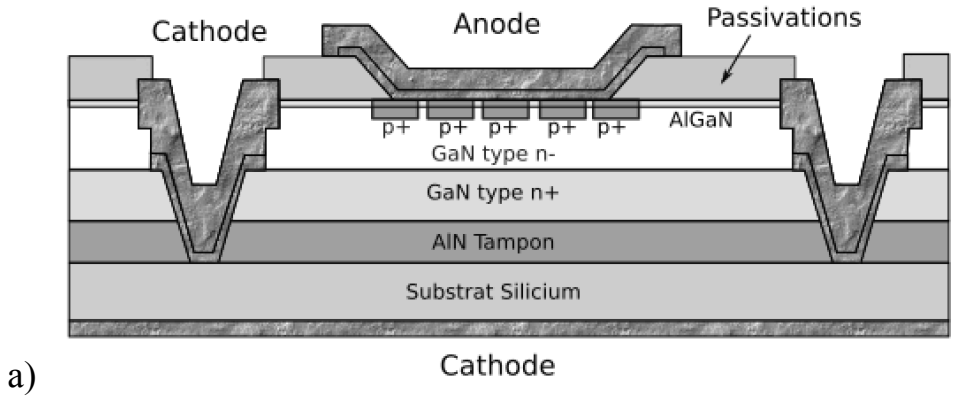

*Figure IV. 33 : Résultats des résistances spécifiques à l'état passant des différentes architectures de diodes Schottky en GaN extraites à partir des simulations, des mesures et à partir de la littérature, en fonction de la tenue en tension en inverse , avec [1-4] : [Bol13b] [Lia13] [Zhu15] [Lee05], [5-6] : [Wan11] [Lim11]*

# IV.5. Simulation électrique statique d'une structure innovante d'un redresseur JBS latéral à hétérojonction AlGaN/GaN

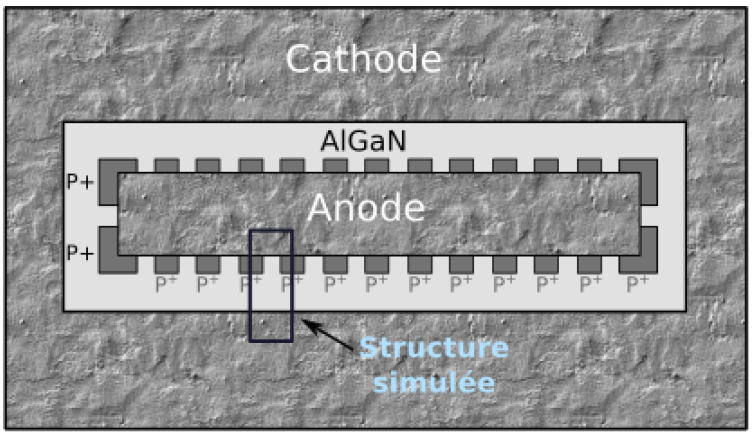
Nous étudions dans cette partie par le biais de simulations, les performances d'une structure de redresseur Schottky à hétérojonction, basée sur un empilement de couches semiconductrices de type AlGaN/$n^-$-GaN/ $n^+$-GaN (Figure IV. 34). Cette architecture innovante combine les avantages de la structure pseudo-verticale (Figure III. 7.a) et de la structure latérale à hétérojonction AlGaN/GaN (Figure III. 7.b). En effet, elle offre d'une part une faible résistance à l'état passant en raison de la grande mobilité du gaz d'électrons 2DEG à l'interface AlGaN/GaN et d'autre part, une protection périphérique efficace avec la combinaison d'une gravure mesa et d'anneaux de garde. De plus, l'utilisation d'une telle configuration de couches semiconductrices pourrait éviter l'influence du buffer sur les propriétés électriques du redresseur.

L'idée principale de cette architecture est basée sur l'utilisation d'une couche faiblement dopée de type n ($N_d<10^{16}$ $cm^{-3}$) qui permet, en théorie, de tenir la tension souhaitée. De plus, utiliser une couche de type n permet de diminuer la concentration en éléments C ou Fe dans le GaN, réputés être à l'origine de phénomènes de piégeage. Ensuite, l'utilisation de la couche fortement dopée de type n connectée à la cathode permet d'agir comme un « field stopper » et de se prémunir des effets de la couche « buffer » sur les propriétés statiques du redresseur. L'emploi de régions de GaN fortement dopées de type p permettrait de supporter des surcharges en courant, d'améliorer la protection périphérique comparée à l'utilisation d'une série de plusieurs plaques de champ et de diminuer le courant de fuite en inverse. Cette structure permet également, en théorie, d'utiliser un métal de contact Schottky de plus faible hauteur de barrière qu'une structure sans région de GaN de type p.

Pour finir, cette structure est intéressante car elle présente une perspective de ces travaux en alliant l'ensemble de la compétence technologique développée dans le cadre du projet TOURS2015. A l'origine se trouve le savoir-faire unique lié à l'épitaxie de couche épaisse de GaN sur Si à dopage contrôlé de type n. Ensuite, STMicroelectronics et le GREMI ont développé des technologies de gravure profonde du GaN d'excellente qualité, sans révélation de défaut. Le LMI et le GREMAN ont respectivement étudié des technologies d'épitaxie sélective par VLS et d'implantation ionique de GaN fortement dopé de type p. Enfin, le CEA-LETI a acquis un savoir-faire réel au niveau de l'élaboration de redresseurs latéraux à hétérojonction AlGaN/GaN.




a)




b)

*Figure IV. 34 : Vues en coupe schématiques de la structure du redresseur JBS latéral à hétérojonction AlGaN/GaN a) vue de face b) vue de dessus*

## IV.5.1. Simulations en polarisation inverse

La simulation de cette architecture de redresseur en polarisation inverse a été réalisée en trois dimensions (3D), afin de prendre compte de la distance entre les doigts de p+, qui ne peut pas être simulée en deux dimensions (2D). Pour ce faire, nous avons utilisé un maillage adaptatif basé sur le champ électrique pour obtenir les meilleurs résultats en termes de compromis « nombre de nœuds » / « convergence » et afin de réaliser les simulations dans un temps raisonnable et avec une bonne prédictibilité. Nous avons donc choisi de simuler une parte de la structure réelle comme le montre la Figure IV. 34.b.

Le but de ses simulations est d'optimiser les régions de dopage de type p+ localisées sous le contact Schottky, afin d'obtenir une structure de type JBS. Dans un premier temps, une structure avec deux doigts avec une épaisseur de 2 µm (prise en compte des contraintes VLS dans l'optimisation) est simulée en modifiant la distance latérale entre les deux doigts et aussi la largeur du doigt pour avoir une tenue en tension maximale (Figure IV. 35). Une fois les deux distances l_Schottky et l_doigt optimales déterminées, les autres doigts peuvent alors être optimisés. La distance entre les premiers

doigts et les suivants est alors la même distance l_Schottky, qui doit être ajustée pour avoir une tenue en tension maximale. Durant ces simulations, nous avons volontairement omis d'ajouter la couche d'AlGaN et la gravure de la couche de $n^+$-GaN pour faciliter la convergence des simulations (Figure IV. 35). De plus, l'ajout de la couche d'AlGaN n'est pas indispensable à l'optimisation des grandeurs géométriques l_Schottky et l_doigt.

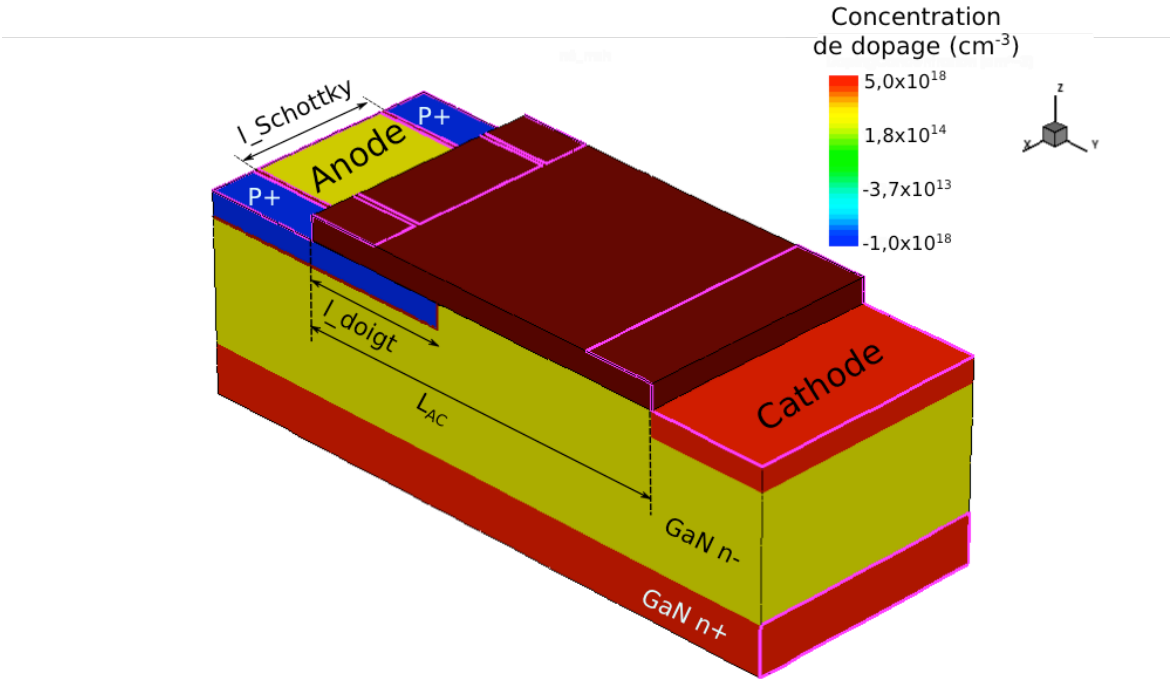



*Figure IV. 35 : Structure de la portion de la diode simulée en 3D avec deux régions P+*

L'influence de la longueur l_doigt de la région p+ sur la tenue en tension est montrée sur la Figure IV. 36 pour différentes distances l_Schottky entre les régions p+ et pour un dopage des régions p+ de $N_a=5\times10^{18}cm^{-3}$. Nous observons que la largeur des doigts n'a pas beaucoup d'influence sur l'efficacité de protection, d'autant plus que les doigts sont ici fortement dopés. D'autre part, la variation de la distance l_Schottky entre 8 et 20 µm n'a pas d'impact sur la tenue en tension du composant qui dans ce cas, est de l'ordre de 500V. Cependant, pour une faible distance de 6 µm, nous observons une sensible amélioration de la tenue en tension à 560V.

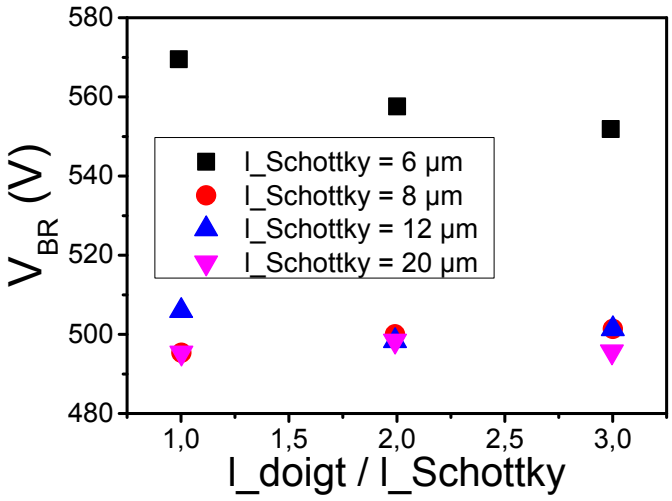
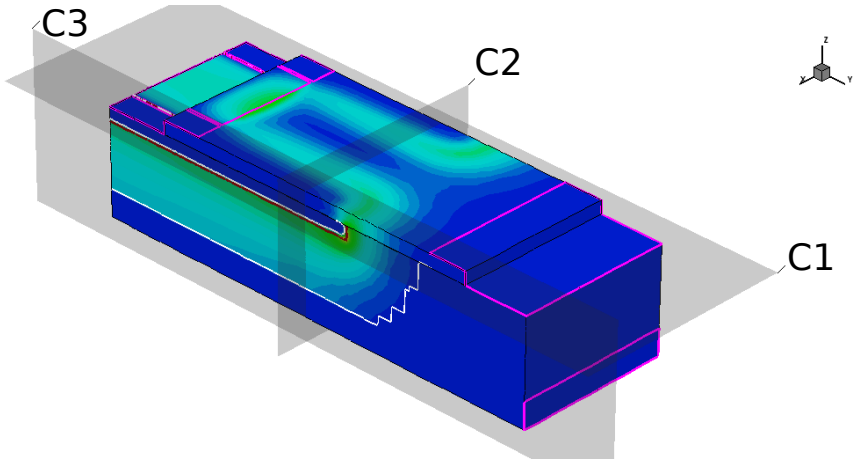
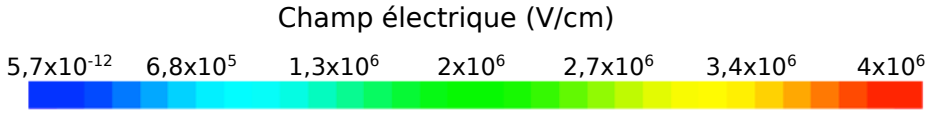



*Figure IV. 36 : Variations de la tenue en tension en fonction de l_ doigt / l_Schottky pour différentes valeur de l_Schottky et pour un dopage $N_a = 5\times10^{18}$ $cm^{-3}$.*

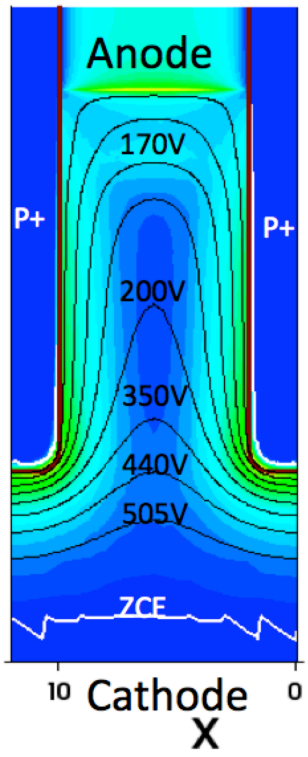
Sur la Figure IV. 37 sont reportées les cartographies respectives du champ électrique et des lignes équipotentielles, pour $N_a = 5\times10^{18}$ $cm^{-3}$. Nous observons que le champ électrique est constant aux extrémités des doigts et que les lignes de champ sont repoussées au-delà de la zone de terminaison du contact métallique. D'autre part, il apparaît un pincement de la zone de charge d'espace (ZCE) entre les deux doigts. Aussi, une distance minimale de 6 µm entre les première et deuxième régions a été ici choisie pour assurer un meilleur pincement de la zone de charge d'espace, afin d'améliorer la tenue en tension du composant.




a)



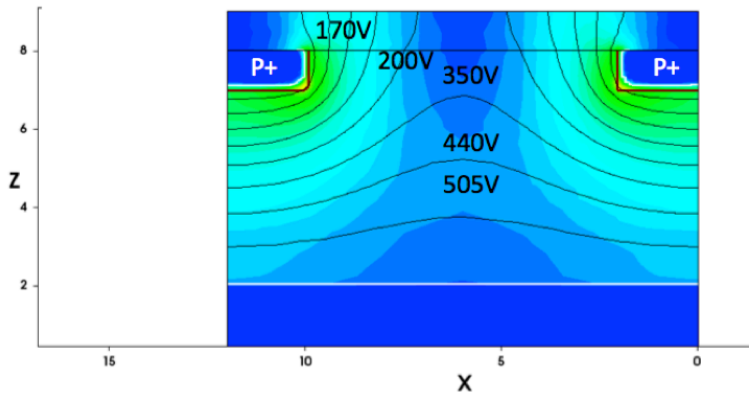

Coupe C1 pour Z = 0,3 µm




b)

Coupe C2 pour Y = 15 µm

c)




Coupe C3 pour X = 1 µm

d)

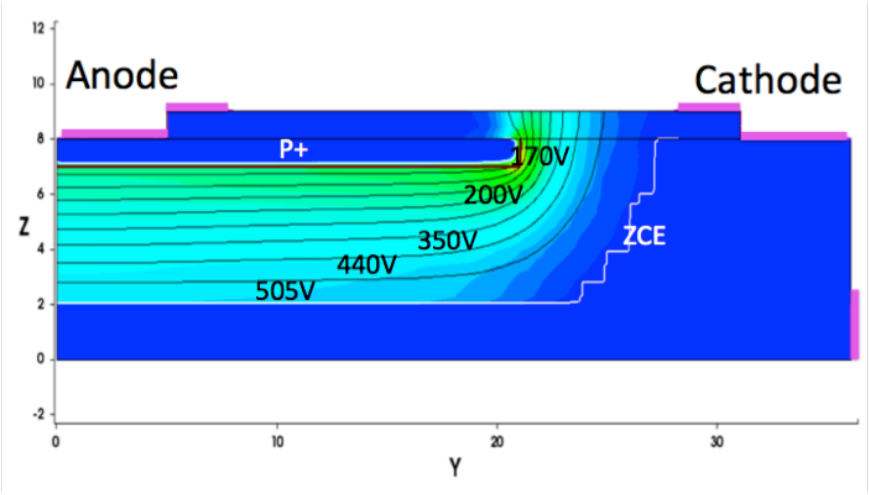



*Figure IV. 37 : Cartographies du champ électrique et des lignes équipotentielles aux alentours des contacts d'anode pour une tension proche du claquage pour l_Schottky = 8 µm, l_ doigt =16 µm et* $N_a = 5\times10^{18}\ cm^{-3}$

Afin d'optimiser la tenue en tension de cette structure, nous avons réalisé des simulations en inverse en variation la distance $L_{AC}$ entre l'anode et de la cathode ainsi que le dopage des doigts de p+. La Figure IV. 38 reporte les variations de la tenue en tension du composant en fonction de la distance $L_{AC}$ pour différents dopages des doigts p+. Nous observons à partir de ces résultats de simulation qu'avec un dopage de $N_a = 5\times10^{17}\ cm^{-3}$, la tension de claquage affiche la valeur la plus importante qui est proche de 920 V, tandis que pour un dopage plus important, les régions p+ perdent de leur efficacité et la tenue en tension diminue à 550 V avec un dopage $N_a = 10^{19}\ cm^{-3}$. D'autre part, la distance optimale entre l'anode et la cathode est de l'ordre de 15 µm.

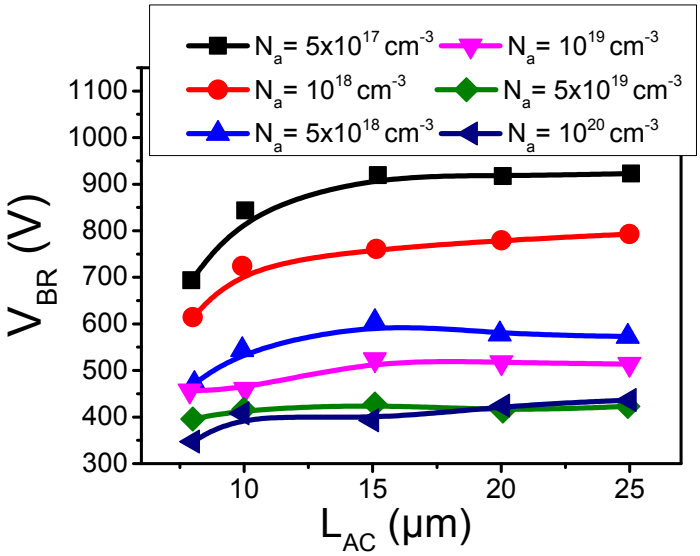



*Figure IV. 38 : Variations de la tenue en tension du composant en fonction de la distance entre l'anode et la cathode pour différents dopages des doigts de p+*

# IV.6. Conclusion du chapitre

Dans ce chapitre, nous avons caractérisé électriquement des diodes Schottky pseudo-verticales en GaN afin d'évaluer le caractère prédictif des simulations par éléments finis. Nous avons analysé les caractéristiques courant-tension en direct des diodes fabriquées. Puis nous avons étudié l'impact de quelques paramètres géométriques de la diode sur les performances en direct des composants ; nous avons obtenu un comportement très cohérent avec celui issu des simulations par éléments finis. Nous avons remarqué que la résistance de la diode pseudo-verticale est constituée de deux éléments : la résistance de la couche $n^+$ et celle de la couche $n^-$. La résistance de la couche $n^+$ a été identifiée comme la résistance série de la diode qui ne se modifie pas avec la taille de celle-ci. La résistance de la couche $n^+$ peut être réduite en augmentant son épaisseur.

D'autre part, des caractérisations I(V) en mode pulsé sur une structure de redresseur Schottky à hétérojonction AlGaN/GaN proposées par le CEA-LETI ont été réalisées. Nous avons observé à partir de ces mesures des phénomènes d'effondrement du courant en polarisation en direct liés au pic du champ électrique appliqué en polarisation inverse. Du point de vue conception, il est important, pour supprimer ces phénomènes d'effondrement, de minimiser le champ électrique au bord du contact Schottky.

Enfin, en alliant les compétences des partenaires du projet, nous proposons une deuxième structure latérale du redresseur à hétérojonction AlGaN/GaN. Cette architecture innovante rassemble les avantages de la structure pseudo-verticale et la structure latérale à hétérojonction AlGaN/GaN. Un avantage d'une telle structure est de profiter de la technologie de gravure développée à STM-GREMI et de la technologie d'épitaxie sélective de p-GaN développée au LMI, pour mettre en œuvre une architecture de protection périphérique innovante. Dans ce cadre, des simulations en 3D ont été

réalisées afin d'optimiser la tenue en tension de cette nouvelle architecture de redresseur Schottky en GaN.

# Conclusion générale

L'objectif de cette thèse était la conception, la réalisation et la caractérisation d'une nouvelle génération de redresseurs Schottky de puissance en nitrure de gallium (GaN). Lors du précédent projet G2ReC, une structure pseudo-verticale sur un substrat en silicium a été proposée, la tenue en tension maximale atteinte était inferieure à 600V, la résistance spécifique à l'état passant était beaucoup plus importante que celle d'une diode en SiC. Le but de cette thèse était en premier lieu d'optimiser cette structure par le biais de la simulation par éléments finis, d'étudier l'impact des paramètres géométriques sur les performances en direct et en inverse, d'adapter les protections périphériques pour une tenue en tension de l'ordre de 600V.

Une étude bibliographique sur des paramètres du GaN a permis d'adapter les modèles des simulations afin d'obtenir des modèles les plus réalistes et les plus précis des dispositifs en GaN. Les résultats de caractérisation des redresseurs Schottky pseudo-verticaux précédemment réalisés dans le cadre du projet G2ReC ont été aussi pris en compte pour adapter ces modèles de simulations.

L'identification des paramètres sensibles dans la structure pseudo-verticale du redresseur Schottky en GaN avec des simulations par éléments finis a montré un fort impact de l'épaisseur de la zone fortement dopée sur la résistance spécifique à l'état passant de la diode ; en effet, il est possible de verticaliser cette structure et d'améliorer la résistance de la diode, en utilisation une couche de $n^+$-GaN d'une épaisseur proche de 10 µm. Cependant, le stress induit par les couches fortement dopées au Si, limite leur épaisseur à 3 µm maximum.

Pour améliorer la tenue en tension de ce composant, les protections périphériques (mesa, plaque de champ, anneau de garde et JTE) ont été conçues et optimisées. Les simulations, réalisées avec un anneau de garde et un anneau assisté par une JTE, annoncent une efficacité de protection intéressante (supérieure à 70 % avec un seul anneau de garde et supérieure à 90 % avec un anneau de garde + JTE) mais avec une tolérance assez large aux incertitudes technologiques. Durant cette thèse, des structures de test ont été réalisées. Ces structures ont permis de justifier l'impact des paramètres géométriques sur les performances en direct du redresseur, d'extraire quelques paramètres du GaN afin d'adapter les modèles de simulations par éléments finis et de moduler la structure pseudo-verticale du redresseur Schottky en GaN.

D'autre part, une deuxième structure de redresseur Schottky à hétérojonction AlGaN/GaN a été étudiée. Cette structure du redresseur Schottky offre une faible résistance à l'état passant par rapport à la structure pseudo-verticale grâce à la mobilité élevée des électrons 2DEG à l'interface AlGaN / GaN. Nous avons étudié l'impact de quelques paramètres géométriques sur les performances en direct et inverse de ce redresseur. Nous avons optimisé le système de protection périphérique composé de 3 plaques de champ afin d'améliorer la tenue en tension du composant. Des caractérisations statiques en mode pulsé sur des structures de tests provenant du CEA-LETI ont été ensuite réalisées. Les mesures ont montré un phénomène d'effondrement du courant en polarisation en direct lié au stress appliqué sur le composant en polarisation inverse. Afin de supprimer ces phénomènes d'effondrement, plusieurs solutions seront étudiées dans le cadre du projet TOURS2015 notamment : l'ajout d'une couche GaN (cap layer), l'optimisation de la passivation à la surface du composant, l'optimisation de la couche d'AlGaN, l'introduction d'une back-barrier GaN dopée Mg entre le GaN canal et une couche de GaN dopée C ou l'implantation d'une couche de GaN de type p sous le contact Schottky.

Enfin, une troisième architecture latérale du redresseur à hétérojonction AlGaN/GaN a été proposée à la fin de cette thèse ; cette architecture innovante rassemble les avantages de la structure pseudo-verticale et de la structure latérale à hétérojonction AlGaN/GaN. Des premières simulations en 3D ont été réalisées afin d'optimiser la tenue en tension de cette nouvelle architecture de redresseur Schottky en GaN. Ces simulations doivent être poursuivies pour optimiser les performances en direct et en inverse de cette structure afin d'opter pour la fabrication des structures de test.

Un travail important de caractérisation peut encore être fait sur les redresseurs fabriqués durant ce projet. Il serait en effet intéressant de réaliser des mesures en commutation et d'étudier l'impact de la température. L'étude commencée sur la caractérisation statique passant/bloqué en mode pulsé des composants devrait également être poursuivie de manière à étudier la commutation sous des tensions d'alimentation plus élevées et d'augmenter l'amplitude du courant des impulsions.

Ces travaux de thèse ont montré une partie du potentiel du nitrure de gallium pour les applications de puissance. Le redresseur Schottky, qui est un composant indispensable pour la plupart des applications d'électronique de puissance, n'est pas encore complètement maitrisé avec cette technologie. Cependant, ce redresseur en GaN reste un bon candidat pour continuer à développer ces performances pour les applications de haute tension, vu son coût très faible par rapport au redresseur Schottky en carbure de silicium.

# Bibliographie


[Alo97] J.Baliga, D. Alok et B. «SiC device edge termination using finite area argon implantation.» *IEEE Transactions on Electron Devices* 44, n° 6 (1997): 1013-1017.

[Alq12] D. Alquier, F.Cayrel, O. Menard, A.E. Bazin, A. Yvon and E. Collard. «Recent Progresses in GaN Power Rectifier.» *Japanese Journal of Applied Physics* 51 (2012): 01AG08.

[Amb00] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski . W. J. Scha, L. F. Eastman, R. Dimitrov, A. Mitchell, and M. Stutzmann. «Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGaN/GaN heterostructures» *J. Appl. Phys.*, n° 87 (2000): 334-344.

[Amb02] O. Ambacher, J. Majewski, C. Miskys, A. Link, M. Hermann, M. Eickhoff, M. Stutzmann, F. Bernardini, V. Fiorentini, V. Tilak, B. Schaff, and L. F. Eastman. «Pyroelectric properties of Al(In)GaN/GaN hetero- and quantum well structures.» *Journal of Physics: Condensed Matter* 14, n° 13 (2002): 3399.

[Anw05] A. Anwar, E. Faraclas, and K. Smith. «Schottky barrier height in GaN/AlGaN heterostructures.» *procceeding in Semiconductor Device Research Symposium.* 2005. 221-222.

[Arb14] H. Arbess, K. Isoird, S. Hamady. «New termination architecture for 1700 V diamond schottky diode» *Procceding EPE'13 ECCE Europe.* 2014.

[Aro82] N.D. Arora, J.R. Hauser, D.J. Roulston. «Electron and hole mobilities in silicon as a function of concentration and temperature.» *IEEE Trans. Electron Devices* ED-29, n° 2 (1982): 292-295.

[Asi00] M. Asif Khan, X. Hu, A. Tarakji, G. Simin, J. Yang, R. Gaska, M. S. Shur,. «AlGaN/GaN metal–oxide–semiconductor heterostructure field-effect transistors on SiC substrates» *Appl. Phys. Lett* 77 (2000): 1339.

[Ast12] G. Astre. «Fiabilité des dispositifs HEMT en technologie GaN» thèse, Université de Toulouse, (2012).

[Bal10] D. Balaz. «Current Collapse and Device Degradation in AlGaN/GaN Heterostructure Field Effect Transistors» theses, University Glasgow, (2010).

[Bal82] B. J. Baliga. «Semiconductors for high-voltage, vertical channel field effect transistors.» *Appl. Phys* 53 (1982): 1759-1764.

[Bar02] J. M. Barker, R. Akis, D. K. Ferry et al. «High-field transport studies of GaN.» *Physica B* 314, n° 1–4 (2002): 39–41.

[Bar10] E. Bahat-Treidel, F. Brunner, O. Hilt, E. Cho, J. Wurfl, and G. Trankle. «AlGaN/GaN/GaN:C back-barrier HFETs with breakdown voltage of over 1 kV and low RON × A» *IEEE Trans. Electron. Devices* 57, n° 11 (2010): 3050–3058.

[Bar15] N. Baron and H. Lin. «Yole Développement's GaN Devices for Power Electronics: Patent Investigation.» *Yole Développement's*, 2015.

[Baz12] A.E. Bazin, F. Cayrel, M. Lamhamdi, A. Yvon, J.C. Houdbert, E. Collard and D. Alquier. «Si Implantation and Activation in GaN: Comparison of Two Materials: GaN on Sapphire and GaN on Silicon» *Materials Science Forum* 711 (2012): 213-217.

[Bem10] E. Bembaron. *lefigaro.fr*. Les lampes passent aux LED. 2010. (accès le 12 septembre 2015).

[Ber09] F. Bertazzi, M. Moresco, and E. Bellotti. «Theory of high-field carrier transport and impact ionization in wurtzite GaN. Part I: A full band Monte Carlo model» *Journal of Applied Physics* 106 (2009): 063718.

[Bin94] S. Binari, H. Dietrich, G. Kelner, L. Rowland, K. Doverspike, and D. Gaskill. «Electrical characterisation of Ti Schottky barriers can n-type GaN» *Electronics Letters* 30, n° 11 (1994): 909 – 911 .

[Bjo06] F. Bjoerk, J. Hancock, M. Treu, R. Rupp, and T. Reimann. «2nd generation 600V SiC Schottky diodes use merged pn/Schottky structure for surge overload protection.» *poceeding in Applied Power Electronics Conference and Exposition.* (2006). 4.

[Bol13] T. Boles, C. Varmazis, D. Carlson, L. Xia, D. Jin, T. Palacios, G. W. Turner, R. J. Molnar. «High Voltage GaN-on-Silicon HEMT's.» *Phys. Status Solidi* 10, n° 5 (2013): 844–848.

[Bol13b] T. Boles, C. Varmazis, D. Carlson, T. Palacios, G. W. Turner, and R. J. Molnar. «1200 V GaN-on-silicon Schottky diode.» *Phys. Status Solidi C* 10, n° 5 (2013): 835– 839.

[Bou01] V. Bougrov. «Properties of Advanced Semiconductor Materials GaN, AlN, InN, BN, SiC, SiGe.» New York: John Wiley and Sons, Inc., (2001).

[Bou10] M. Bouya. «Etude des mécanismes de défaillances et de transport dans les structures HEMTs AlGaN/GaN.» thèse, Université Bordeaux 1, (2010).

[Bra02] B. Brar, K. Boutros, R. E. DeWames, V. Tilak, R. Shealy, and L. Eastman. «Impact ionization in high performance AlGaN/GaN HEMTs.» *Proceedings of the IEEE Lester Eastman Conference.* (2002). 487-491.

[Bre02] K. F. Brennan and A. S. Brown. «Theory of modern electronic semiconductor devices.» *John Wiley*, (2002).

[Bre06] M. Brezeanu, M. Avram, S. Rashid, G. A. J. Amaratunga, J. E. Butler, N. Rupesinghe, F. Udrea, A. Tajani, M. Dixon, D. Twitchen, A. Garraway, D. Chamund, M. J. Taylor, and G. Brezeanu. «Termination structures for diamond schottky barrier diodes.» *roceedings of the 18th International Symposium on power semiconductor devices and IC's.* (2006).

[Bri01] A. Bright, P. J. Thomas, M. Weyland, D. M. Tricker, and C. J. Humphreys, R. Davies. «Correlation of contact resistance with microstructure for Au/Ni/Al/Ti/AlGaN/GaN ohmic contacts using transmission electron microscopy» *J. Appl. Phys* 89 (2001): 3143.

[Bri08] M.A. Briere. «GaN Based Power Devices: Cost-Effective Revolutionary Performance» *Power Electronics Europe*, n° 7 (2008): 29-31.

[Bro08] P. Brosselard, N. Camara, V. Banu, X. Jorda, M. Vellvehi, P. Godignon, and J. Millan. «Bipolar conduction impact on electrical characteristics and reliability of 1.2- and 3.5-kV 4H-SiC JBS diodes» *Electron Devices, IEEE Transactions on* 55, n° 8 (2008): 1847–1856.

[Cana75] C. Canali, G. Majni, R. Minder, G. Ottaviani. «Electron and Hole drift velocity measurements in Silicon and their empirical relation to electric field and temperature» *IEEE. Trans. On Elec. Dev* ED22, n° 11 (1975): 1045-1047.

[Car12] D. Carole, S. Berckmans, A. Vo-Ha, M. Lazar, D. Tournier, P. Brosselard, V. Soulière, L. Auvray, G. Ferro, C. Brylinski. «Buried Selective Growth of p-doped SiC by VLS Epitaxy.» *Materials Science Forum* 717-720 (2012): 169-172.

[Cay12a] F. Cayrel, O. Ménard, A. Yvon, N. Thierry-Jébali, C. Brylinsky, E. Collard and D. Alquier. «TiAl ohmic contact on GaN, in-situ high or low doped or Si implanted, epitaxially grown on Sapphire or Silicon.» *Phys. Status Solidi A* 209, n° 6 (2012): 1059-1066.

[Cay12b] F. Cayrel, A. E. Bazin, M. Lamhamdi, Y. Benchanaa, O. Menard, A. Yvon, E. Collard, and D. Alquier. «Si implanted reactivation in GaN grown on sapphire using AlN and oxide cap layers.» *Nuclear Instruments and Methods in Physics Research B* 272: 137–140.

[Cha00] H. R. Chang, R. N. Gupta, C. Winterhalter and E. Hanna. «Comparison of 1200 V silicon carbide Schottky diodes and silicon power diodes.» *35th Intersociety Energy Conversion Engineering Conference and Exhibit.* (2000). 174-179.

[Cha14] B. Chambion. «Etude de la fiabilité de modules à base de LEDs blanches pour applications automobile.» thèse, Université de Bordeaux, (2014).

[Che08] S. Chen and G. Wang. «High-field properties of carrier transport in bulk wurtzite GaN: A Monte Carlo perspective» *Journal of Applied Physics* 103 (2008): 023703.

[Che10] H. Chen, M. Wang, and K. J. Chen,. «Self-aligned Enhancement-mode AlGaN/GaN HEMTs Using 25 keV Fluorine Ion Implantation.» *Proceedings Device Research Conference (DRC).* (2010).

[Che15] S. Cheng, P.C. Chou. «GaN-HEMTs Cascode Switch: Fabrication and Demonstration on Power Conditioning Applications.» *Proceedings in International Conference on Industrial Application Engineering.* (2015). 548-554.

[Cho02] D.H. Cho, M. Shimizu, T. Ide, H. Ookita and H. Okumura. «AlN/AlGaN/GaN metal insulator semiconductor heterostructure field effect transistor» *Japanese Journal of Applied Physics* 41 , n° 7A (2002): 4481–4483.

[Cho09] W.S. Choi, S. M. Young, R.L. Woodin, A.W. Witt, and J. Shovlin. «A high performance CCM PFC circuit using a SiC Schottky diode and a si SuperFETTM switch.» *Materials Science Forum* 600-603 (2009): 1235–1238.

[Chr11] P. Christmann, JM. Angel, L. Bailly, F. Barthélémy, G. Benhamou, M. Billa, P. Gentilhomme, C. Hocquard, F. Maldan, B. Martel-Jantin, J. Monthel et la Compagnie Européenne d'Intelligence Stratégique (CEIS). «Panorama du marché 2011 du germanium.» *Étude réalisée dans le cadre des projets de Service public du BRGM 2010 RESA01*, (2011).

[Chu15] K.K. Chu, P.C. Chao, J.A. Diaz, T. Yurovchak, B. J. Schmanski, C. T. Creamer, S. Sweetland, R. L. Kallaher, C. McGray, G.D. Via, and J.D. Blevins. «High-Performance GaN-on-Diamond HEMTs Fabricated by Low-Temperature Device Transfer Process» *IEEE*, (2015).

[Chy58] A. G. Chynoweth. «Ionization Rates for Electrons and Holes in Silicon» *Phys. Rev.* 109, n° 5 (1958): 1537-1540.

[Cor07] Y. Cordier. «Elaboration d'hétérostructures (Al,Ga)N/GaN en vue d'applications électroniques : de la croissance cristalline au composant» Habilitation à Diriger des Recherches, Centre National de la Recherche Scientifique Sophia Antipolis – Valbonne, (2007).

[Cot14] P.M. Cotlom. «Croissance et Caractérisation de Nanofils/Microfils de GaN» Thèse, Université de Nice-Sophia Antipolis, (2014).

[Cre10] Cree.com. «CPW3-1700S010–Silicon Carbide Schottky Diode Chip Z-RecTM RectifieR.» Datasheet. (2010).

[Cro15] J.A. Croon, G.A.M. Hurkx, J.J.T.M. Donkers and J. Šonský. «Impact of the backside potential on the current collapse of GaN SBDs and HEMTs» *Proceedings of the 27th International Symposium on Power Semiconductor Devices & IC's*, (2015).

[Cro96] J. Crofton and S. Sriram. «Reverse leakage current calculations for SiC Schottky contacts » *IEEE Transactions on Electron Devices* 43, n° 12 (1996): 2305.

[Das11] M. K. Das, C. Capell, D. E. Grider. «10 kV, 120 A SiC Half H-Bridge Power MOSFET Modules Suitable for High Frequency, Medium Voltage Applications» *Energy Conversion Congress and Exposition (ECCE)*, (2011): 2689-2692.

[Dea05] B. Van Deale, G. Van Tendeloo, W. Ruythooren, J. Derluyn, M. R. Leys, K. Germain. «The role of Al on Ohmic contact formation on n-type GaN and AlGaN/GaN» *Appl. Phys. Lett* 87 (2005): 61905.

[Del12] J. Delaine, P.O. Jeannin, D. Frey, K. Gueperatte. «High Frequency DC-DC Converter Using GaN Device» *IEEE*, (2012): 1754-1761.

[Dhe97] S. S. Dhesi, C. B. Stagarescu, K. E. Smith, D. Doppalapudi, R. Singh, and T.D. Moustakas. «Surface and bulk electronic structure of thin-film wurtzite GaN.» *Physical review B* 56, n° 16 (1997): 10271-10275.

[Dom10] M. Domeij, C. Zaring, A. Konstantinov, M. Nawaz, J.-O. Svedberg, K. Gumaelius, I. Keri, A. Lindgren, B. Hammarlund, M. Östling, and M. Reimark. «2.2 kV SiC BJTs with low VCESAT fast switching and short- circuit capability» *Materials Science Forum* 645-648 (2010): 1033–1036.

[Dor06] Y. Dora, S. Han, D. Klenov, P. J. Hansen, K. No, U. K. Mishra, S. Stemmer and J. S. Speck. «ZrO2 gate dielectrics produced by ultraviolet ozone oxidation for GaN and AlGaN/GaN transistors» *J. Vac. Sci. Technol* B24 (2006): 575.

[Dou12] Y. Douvry. «Etude de HEMTs AlGaN/GaN à grand développement pour la puissance hyperfréquence» Thèse, Université de Science et Technologies de Lille1, (2012).

[Dre11] P. Drechsel, H. Riechert. «Strain controlled growth of crack-free GaN with low defect density on silicon (1 1 1) substrate» *Journal of Crystal Growth* 315 (2011): 211-215.

[Ele14] Electronique-mag.com. «GaN Systems présente l'offre la plus large du marché à Electronica» 9163 2014. (accès le 2015).

[Fan09] H. Fanet, et H. Mathieu «Physique des semiconducteurs et des composants électroniques» Dunod, (2009).

[Fel04] E. P. Feltin, Z. Bougrioua, G. Nataf. Procede de realisation de substrats autosupportes de nitrures d`elements iii par hetero-epitaxie sur une couche sacrificielle. Brevet CA2540245 C. (2004).

[Fer07] S. Fernandez, R. Pena, M. Rodrigo, M. Verdu, F. Sanchez, and M. Montojo. «Performance enhancement of ohmic contact on n-GaN using Ti–W as metal barrier.» *Materials Science and Engineering B* 143 (2007): 55–59.

[Ger12] J.W. Gerlach, T. Ivanov, L. Neumann, T. Höche, D. Hirsch, B. Rauschenbach. «Epitaxial GaN films by hyperthermal ion-beam nitridation of Ga droplets .» *J. Appl. Phys* 111 (2012): 113521.

[Ges05] T. Gessmann and E.F. Schubert. «Sheet Resistance Mapping for GaN-Based Light-Emitting Diodes Using Lehighton Electronics.» *LEI-1510 Instrument*, 2015.

[Gho03] B. K. Ghosh, T. Tanikawa, A. Hashimoto, A. Yamamoto, and Y. Ito. «Reduced-stress GaN epitaxial layers grown on Si(1 1 1) by using a porous GaN interlayer converted from GaAs .» *Journal of Crystal Growth* 249 (2003): 422–428.

[Gos14] N. Gosseta, J. Ladroueb, T. Tillocherc, P. Lefaucheuxa, M. Boufnichelb and R. Dussarta. «Improvement of GaN Deep Etched Surface State by Fluorination Dedicated to Power Devices.» *ECS Transactions*. (2014). 255-262.

[Gra01] S. P. Grabowski, M. Schneider, H. Nienhaus, W. Monch, R. Dimitrov, O. Ambacher, and M. Stutzmann. «Electron affinity of AlxGa(1-x)N (0001) surfaces .» *Applied Physics Letters* 78, n° 17 (2001): 2503 .

[Gre15] J. D. Greenlee, B. N. Feigelson, T. J. Anderson, J. K. Hite, K. D. Hobart and F. J. Kub. «Symmetric Multicycle Rapid Thermal Annealing: Enhanced Activation of Implanted Dopants in GaN .» *Journal of Solid State Science and Technology* 4, n° 9 (2015): 382-386.

[Grz01] I. Grzegory. «High nitrogen pressure growth of GaN crystals and their applications for epitaxy of GaN - based structures» *Materials Science and Engineering B* 82, n° 1-3 (2001): 30.

[Guh98] S.Guha, N. A. Bojarczuk. «Ultraviolet and violet GaN light emitting diodes on silicon.» *Appl. Phys. Lett* 72, n° 4 (1998): 415-417.

[Guo11] J. Guo, Y. Cao, C. Lian, T. Zimmermann, G. Li, J. Verma, X. Gao, S. Guo, P. Saunier, M. Wistey, D. Jena, and H.Xing. «Metal-face InAlN/AlN/GaN high electron mobility transistors with regrown ohmic contacts by molecular beam epitaxy» *Phys. Status Solidi A* 208, n° 7 (2011): 1617–1619.

[Guo94] Q, Guo, A. Yoshida. «Temperature dependence of band gap change in InN and AlN.» *Jpn J Appl Phys* 33, n° 5A (1994): 2453-2456.

[Guo95] J. Guo, M. Feng, R. Guo, F. Pan and C. Chang. «Study of Schottky barriers on n-type GaN grown by low-pressure metalorganic chemical vapor deposition» *Applied Physics Letters* 67 (1995): 2657.

[Gup12] S. K. Gupta, N. Pradhan, C. Shekhar, et J. Akhtar. «Design, Fabrication, and Characterization of Ni/4H-SiC (0001) Schottky Diodes Array Equipped With Field Plate and Floating Guard Ring Edge Termination Structures» *IEEE Transactions on Semiconductor Manufacturing* 25, n° 4 (2012): 664-672.

[Hai05] Haijiang Yu, L. McCarthy, S. Rajan, S. Keller, S. Denbaars, J. Speck, and U. Mishra. «Ion implanted AlGaN-GaN HEMTs with nonalloyed ohmic contacts» *Electron Device Letters* (IEEE) 26, n° 5 (2005): 283–285 .

[Han07] D. Hanser, M. Tutor, E. Preble, M. Williams, X. Xu, D. Tsvetkov, and L. Liu. «Surface preparation of substrates from bulk GaN crystals» *J. Cryst. Growth* 305 (2007): 372-376.

[Han09] Z. Hang, J. Zhang, Z. Xu, H.T. Duan and Y. Hao. «High temperature electron transport properties of AlGaN/GaN heterostructures with different Al-contents.» *Science in China Series G: Physics, Mechanics and Astronomy* 52 (2009): 1879-1884.

[Har15] H. Shimizu, S. Akiyama, N. Yokoyama, A. Shima, and Y. Shimamoto. «Static and switching characteristics of 3.3 kV double channel doped SiC vertical junction field effect transistor in cascode configuration.» J*apanese Journal of applied Physics* 54, n° 04D (2015): 15.

[Has03] T. Hashizume, S. Ootomo, and H. Hasegawa. «Suppression of current collapse in insulated gate AlGaN/GaN heterostructure field-effect transistors using ultrathin Al2O3 dielectric» *Appl. Phys. Lett* 83 (2003): 2952.

[Hu01], X. Hu, A. Koudymov, G. Simin, J. Yang, M. Asif Khan, A. Tarakji, M. S. Shur, and R. Gaska. «Si3N4/AlGaN/GaN–metal–insulator–semiconductor heterostructure field–effect transistors» *Appl. Phys. Lett* 79 (2001): 2832.

[Hua13] T. Huang, X. Zhu, K.M. Lau. «Enhancement-mode AlN/GaN MOSHEMTs Fabricated by Selective Area Regrowth of AlGaN Barrier Layer» *Proceedings of The 25th International Symposium on Power Semiconductor Devices & ICs, Kanazawa.* (2013).

[Hua14] X. Huang, Z. Liu, Q. Li, F.C. Lee. «Evaluation and Application of 600 V GaN HEMT in Cascode Structure.» *IEEE Transactions on power electronics* 29, n° 5 (2014): 2453-2461.

[Hul08] B.A. Hull, J. Sumakeris, M. O'Loughlin, Q. Zhang, J. Richmond, A. Powell, E. Imhoff, K. Hobart, A. Rivera-Lopez, and A. Hefner. «Performance and Stability of Large-Area 4H-SiC 10-kV Junction Barrier Schottky Rectifiers» *Electron Devices, IEEE Transactions* 55, n° 8 (2008): 1864-1870.

[Ike09] K. Ikeda, H. Umezawa, N. Tatsumi, K. Ramanujam, et S. Shikata. «Fabrication of a field plate structure for diamond Schottky barrier diodes» *Diamond and Related Materials* 18, n° 2-3 (2009): 292-295.

[Ile73] M. Ilegems, H.C. Montgomery. «Electrical properties of n-type vapor-grown gallium nitride» *J. Phys. Chem. Solids* 34, n° 5 (1973): 885–895 .

[Im13] K.S. Im, C.H. Won, Y.W. Jo, J.H. Lee, M. Bawedin, S. Cristoloveanu, J.H. Lee. «High-Performance GaN-Based Nanochannel FinFETs With/Without AlGaN/GaN Heterostructure.» *IEEE Transatons on electron devices* 60, n° 10 (2013): 3012-3018.

[Imh09] E.A. Imhoff and K.D. Hobart. «High-current 10 kV SiC JBS rectifier performance» *Materials Science Forum*, (2009): 943–946.

[Ito08] T. Ito, Y. Nomura, S. L. Selvaraj, and T. Egawa. «Comparison of electrical properties in GaN grown on Si(1 1 1) and c-sapphire substrate by MOVPE» *Journal of Crystal Growth* 310, n° 23 (2008): 4896–4899.

[Iuc07] F. Iucolano, F. Giannazzo, F. Roccaforte, L. Romano, M. G. Grimaldi, and V. Raineri. «Quantitative determination of depth carrier profiles in ion-implanted Gallium Nitride» *Nuclear Instruments and Methods in Physics Research B* 257 (2007): 336–339.

[Iuc07b] F. Iucolano, F. Roccaforte, F. Giannazzo and V. Raineri. «Barrier inhomogeneity and electrical properties of Pt/GaN Schottky contacts» *Journal of Applied Physics* 102 (2007): 113701.

[Jac02] B. Jacobs, M.C.J.C.M. Kramer, E.J. Geluk, F. Karouta. «Optimisation of the Ti/Al/Ni/Au ohmic contact on AlGaN/GaN FET structures» *Journal of Crystal Growth* 241 (2002): 15–18.

[Jar08] O. Jardel. «Contribution à la modélisation des transistors pour l'amplification de puissance aux fréquences microondes. Développement d'un nouveau modèle électrothermique de HEMT AlGaN/GaN incluant les effets de pièges» thèse, université de Limoges, (2008).

[Jeo05] C. M. Jeon and J.L. Lee. «Effects of tensile stress induced by silicon nitride passivation on electrical characteristics of AlGaN/GaN heterostructure field-effect transistors» *Appl. Phys. Lett* 86 (2005): 172101.

[Jia13] L. Jia, W. Yan, Z. Fan, Z. He, X. Wang, G. Wang, and F. Yang. «AlGaN/GaN Schottky Diode Fabricated by Au Free Process.» *IEEE Electron device letters* 34, n° 10 (2013): 1235-1237.

[Jin12] D. Jin and J. A. del Alamo. «Mechanisms responsible for dynamic ON resistance in GaN high-voltage HEMTs» *Proceeding. IEEE 24th Int. Symp. Power Semicond. Devices ICs.* (2012). 333-336.

[Job07] S. Joblot. «Croissance d'hétérostructures à base de GaN sur substrat de silicium orienté (001): applications aux transistors à haute mobilité d'électrons» thèse, Université de Nice-Sophia Antipolis, (2007).

[Joh02] J. W. Johnson, A. P. Zhang, Wen-Ben Luo, Fan Ren, Member, IEEE, Stephen J. Pearton, Fellow, IEEE, S. S. Park, Y. J. Park, and Jenn-Inn Chyi. «Breakdown Voltage and Reverse Recovery Characteristics of Free-Standing GaN Schottky Rectifiers» *IEEE Transactions on electron devices* 49, n° 1 (2002): 32-36.

[Joh63] E.O.Johnson. «Physical limitations on frequency and power parameters of transistor.» *RCA Review* 26 (1963): 163-177.

[Jor05] X. Jorda, D. Tournier, M. Vellvehi, A. Perez, R. Perez, P. Godignon, J. Millan. «Comparative evaluation of high current SiC Schottky diodes and Si PN junction diodes» *proceeding in Spanish Conference on Electron Devices.* (2005). 87-90.

[Kal08] A. Kalavagunta, A. Touboul, L. Shen, R. D. Schrimpf, D. M. Fleetwood, R. K. Jain, and U. K. Mishra «Electrostatic Mechanisms Responsible for Device Degradation in Proton Irradiated AlGaN/AlN/GaN HEMTs.» *IEEE Trans. Nucl. Sci* 55, n° 4 (2008).

[Kal97] E. Kalinina, N. Kuznetsov, A. Babanin, V. Dmitriev and A. Shchukarev. «Structural and electrical properties of Schottky barriers on n-GaN» *Diamond and related materials* 6, n° 10 (1997): 1528.

[Kam03] M. Kameche, M. Feham, H. Djelti, M. Meliani, N. Benahmed, S. Dali. «Effet du Rapport Non-Linéaire du Coefficient Diffusion-Mobilité Dans la Modélisation du Transistor MESFET GaAs.» *Proceedings of the CISTEMA.* (2003).

[Kam12] N. Kaminski, O.Hilt. «SiC and GaN Devices – Competition or Coexistence? .» *Proceeding in Int. Conf. Integr. Power Electr. Syst.* (2012).

[Kan15] H. Kang, Q. Wang, H. Xiao, C. Wang, L. Jiang, C. Feng, H. Chen, H. Yin, S. Qu, E. Peng, J. Gong, X. Wang, B. Li, Z. Wang, and X. Hou. «Effects of a GaN cap layer on the reliability of AlGaN/GaN Schottky diodes.» *Phys. Status Solidi A.* 212, n° 5 (2015): 1158–1161.

[Key72] R. W. Keyes. «Figure of Merit for Semiconductors for High-Speed Switches.» *Proceeding IEEE.* (1972). 225-232.

[Kha82] M. Khan, R. Skogman, R. Schulze, M. Gershenzon. «Properties and ion implantation of AlxGa1-xN epitaxial single crystal films prepared by low pressure metalorganic chemical vapor deposition.» *Appl Phys Lett* 53, n° 10 (1982): 6844–6848.

[Kha91] M.A. Khan, J.N. Kuznia. «Growth of high optical and electrical quality GaN layers using low-pressure metalorganic chemical vapor deposition» *Appl. Phys. Lett* 58 (1991): 526–528.

[Kha95] M. Khan, T. Detchprohm, P. Hacke, K. Hiramatsu and N. Sawaki. «The barrier height and interface effect of Au-n-GaN Schottky diode» *Journal of Physics D: Applied Physics* 28 (1995): 1169.

[Kim01] C. C. Kim, J. H. Je, M. S. Yi, D. Y. Noh, F. Degave, and P. Ruterana. «Microstructure of GaN nucleation layer during initial stage mocvd growth.» *Materials Science and Engineering B* 82, n° 1-4 (2001): 108-110.

[Kim13] J. Kim, S. Hwang, I. Hwang, et al. «High Threshold Voltage p-GaN Gate Power Devices on 200 mm Si» *Proceedings ISPSD.* 2013. 315–318.

[Kim94] J.G. Kim, A.C. Frenkel, H. Liu. «Park Growth by molecular beam epitaxy and electrical characterization of Si-doped zinc blende GaN films deposited on β-SiC coated (0 0 1) Si substrates» *Appl. Phys. Lett.* 65 (1994): 91–93.

[Koy99] Y. Koyama, T. Hashizume, and H. Hasegawa. «Formation processes and properties of Schottky and ohmic contacts on n-type GaN for field effect transistor applications.» *Solid-State Electron* 43 (1999): 1483-1488.

[Kuz93], J. N. Kuznia, M. A. Khan, D. T. Olson, R. Kaplan and J. Freitas. «Influence of buffer layers on the deposition of high quality single crystal GaN over sapphire substrates.» *Journal of Applied Physics* 73 (1993): 4700.

[Lac09] L. Lacheze. «Etude et simulation physique des effets parasites dans les HEMTs AlGaN/GaN.» thèse, Université Bordeaux 1, (2009).

[Laz05] M. Lazar, C. Jacquier, C.H. Dubois, C. Raynaud, G. Ferro, D. Panson, P. Brosselard, Y. Monteil, J.P. Chante. «P-Type SiC Layers Formed by VLS Induced Selective Epitaxial Growth» *Mat. Sci. Forum* 633 (2005): 483–485.

[Lee05] S.C. Lee, M.W. Ha, J.C. Her, S.S. Kim, J.Y. Lim, K.S. Seo, and M.K. Han. «High Breakdown Voltage GaN Schottky Barrier Diode employing Floating Metal Rings on AlGaN/GaN Heterojunction» *Proceedings of the 17 International Symposium on Power Semiconductor Devices & IC's, Santa Barbara.* (2005). 159-162.

[Lee06] M. L. Lee, J. K. Sheu, and S. W. Lin. «Schottky barrier heights of metal contacts to n n - type gallium nitride with low-temperature-grown cap layer» *Applied Physics Letters* 88 (2006): 032103.

[Lei91] T. Lei, M. Fanciulli, R. J. Molnar, T. D. Moustakas, R. J. Graham, and J. Scanlon. «Epitaxial growth of zinc blende and wurtzitic gallium nitride thin films on (001) silicon.» *Appl. Phys. Lett.*, n° 59 (1991): 944.

[Lei92] T. Lei, T.D. Moustakas, R.J. Graham, Y.He, S.J. Berkowitz. «Epitaxial growth and characterization of zinc‐blende gallium nitride on (001) silicon.» *J. Appl. Phys.* 71 (1992): 4933.

[Lel11] A. Lelis, R. Green, and D. Habersat,. «High temperature Reliability of SiC Power MOSFETs» *Materials Science Forum* (2011) 679-680 : 599–602.

[Lia13] Y.W. Lian, Y.S. Lin, J.M. Yang, C.H. Cheng, and S.S.H. Hsu. «AlGaN/GaN Schottky Barrier Diodes on Silicon Substrates With Selective Si Diffusion for Low Onset Voltage and High Reverse Blocking.» *IEEE Electron device letters* 34, n° 8 (2013): 981-983.

[Lim11] J. Lim, O. Seok, Y.S Kim and M.K Han, M. Kim. «A New Vertical GaN SBD Employing in-situ Metallic Gallium Ohmic Contact.» *proceeding in International Symposium on Power Semiconductor Devices & IC's.* San Diego, CA, (2011).

[Lin03] Z. Lin, W. Lu, J. Lee, D. Liu, J. S. Flynn, and G. R. Brandes. «Barrier heights of schottky contacts on strained AlGaN/GaN heterostructures: Determination and effect of metal work functions.» *Applied Physics Letters* 82, n° 24 (2003): 4364-4366.

[Lin94] M. Lin, Z. Ma, F. Huang, Z. Fan, L. Allen, and H. Morkoc. «Low resistance ohmic contacts on wide band-gap GaN .» *Applied Physics Letters* 64, n° 8 (1994 ): 1003 .

[Liu04] W.Liu, A. Balandin. «Temperature dependence of thermal conductivity of Al(x)Ga(1-x)N thin films measured by the differential 3 omega technique.» *Appl Phys Lett.* 85, n° 22 (2004): 5230–5232.

[Lom88] C. Lombardi, S. Manzini, A. Saporito, and M. Vanzi. «A physically based mobility model for numerical simulation of nonplanar devices» *IEEE Trans. Computer-Aided Design* 7 (1988): 1164–1170.

[Loo01] D.C. Look, JR. Sizelove. «Predicted maximum mobility in bulk GaN» *Appl Phys Lett* 79 (2001): 1133–1135.

[Loo97] D.C. Look, D.C. Reynolds, J. W. Hemsky, J. R. Sizelove,R. L. Jones, and R. J. Molnar. «Defect Donor and Acceptor in GaN.» *Phys Rev Lett.* 79, n° 12 (1997): 2273.

[Lut11] J. Lutz. *Semiconductor Power Devices.* Berlin Heidelberg: Springer-Verlag, (2011).

[Mad14] K. Madjour. *Silicon Carbide market update: From discrete devices to modules.* PCIM Europe : Yole Développement, (2014).

[Mah05] A. Mahajan et B.J. Skromme,. «Design and optimization of junction termina- tion extension (JTE) for 4H-SiC high voltage Schottky diodes» S*olid-State Electronics* 49 (2005): 945–955 .

[Mar82] G.S. Marlow and M.B. Das. «The effects of contact size and non-zero metal resistance on the determination of specific contact resistance» *Solid-State Electronics* 25, n° 2 (1982): 91–94 .

[McN09] T. McNutt, S.V. Campen, A. Walker, K. Ha, C. Kirby, M. Sher-win, R. Singh, and H.Hearne. «10 kV silicon carbide junction barrier Schottky rectifier.» *Materials Science Forum*, (2009): 951–954.

[Med13] F. Medjdoub, B. Grimbert, D. Ducatteau and N. Rolland. «Record Combination of Power-Gain Cut-Off Frequency and Three-Terminal Breakdown Voltage for GaN-on-Silicon Devices.» *Applied Physics Express* 6 (2013): 044001.

[Men09] O. Menard, F. Cayrel, E. Collard, D. Alquier. «Process parameters influence on SCR value for TiAl ohmic contacts on GaN grown on sapphire» *Materials Science Forum* 615-617 (2009): 955-958.

[Men10] O. Menard. «Développement de briques technologiques pour la réalisation de diode Schottky sur Nitrure de Gallium» thèse, université François-Rabelais de Tours, (2010).

[Mif14] R. Miftakhutdinov. «New aspects on analyzing ZVS conditions for converters using super-junction Si and wide bandgap SiC and GaN power FETs.» *procceeding 16th EPE – ECCE Eur.* (2014). 1-9.

[Miu04] N. Miura, T. Nanjo, M. Suita, T. Oishi, Y. Abe, T. Ozeki, H. Ishikawa, T. Egawa and T.Jimbo. «Thermal annealing effects on Ni/Au based Schottky contacts on n-GaN and AlGaN/GaN with insertion of high work function metal» *Solid State Electronics* 48, n° 5 (2004): 689.

[Mna03] T.T.Mnatsakanov, M.E.Levinshtein, L.I.Pomortseva, S.N.Yurkov, G.S.Simin, and M. Asif Khan. «Carrier mobility model for GaN.» *Solid-State Electronics.* 47, n° 1 (2003): 111–115.

[Moh06] F. M. Mohammed, L. Wang, D. Selvanathan, H. Hu, I. Adesida. «Ohmic contact formation mechanism of Ta/Al/Mo/Au and Ti/Al/Mo/Au metallizations on AlGaN/GaN HEMTs» *J. Vac. Sci. Technol. B* 23, n° 6 (2005): 2330.

[Moh96] S. Mohammad, Z. Fan, A. Botchkarev, W. Kim, O. Aktas, A. Salvador and H. Morkoc. «Near-ideal platinum-GaN Schottky diodes» *Electronics Letters* 32 (1996): 598.

[Mon02] E. Monroy, F. Calle, R. Ranchal, T. Palacios, M. Verdu, F. Sanchez, M. Montojo, M. Eickhoff, F. Omnes and Z. Bougrioua. «Thermal stability of Pt- and Ni-based Schottky contacts on GaN and Al0.31Ga0.69N» *Semiconductor Science and Technology* 17, n° 9 (2002): 47.

[Mor08] H. Morkov. «Handbook of Nitride Semiconductors and Devices.» Weinheim: Verlag GmbH and Co, (2008).

[Nak92] S. Nakamura, T. Mukai. «In situ monitoring and hall measurements of GaN grown with GaN buffer layers» *J. Appl. Phys* 71, n° 11 (1992): 5543–5549.

[Nak94] S. Nakamura, T. Mukai and M. Senoh. «Candela-class high-brightness InGaN/AIGaN double-heterostructure blue-light-emitting» *Applied Physics Letters* 64 (1994): 1687.

[Nak95] S. Nakamura, M. Senoh, N. Iwasa and S. Nagahama. «High power InGaN single quantum well structure blue and violet light emitting diodes» *Applied Physics Letters* 67 (1995): 1868.

[Ngu14] T.D.H. Nguyen. «Réalisation et caractérisation de HEMTs AlGaN/GaN sur silicium pour applications à haute tension.» thèse, Université Paris-Sud, (2014).

[Nse14] S.D. Nsele. «Analyse électrique et en bruit basse fréquence et haute-fréquence des technologies InAlN/GaN HEMTs en vue de la conception d'amplificateurs robustes faible bruit en bande Ka.» thèse, Université Toulouse 3 Paul Sabatier, 2014.

[Och99] T. Ochalski, B. Gil, P. Lefebvre, N. Grandjean, M. Leroux, J. Massies, et al. «Photoreflectance investigations of the bowing parameter in AlGaN alloys lattice-matched to GaN.» *Appl Phys Lett* 74, n° 22 (1999): 3353–3355.

[Ogu97] I. H. Oguzman, E. Bellotti, K.F. Brennan, J. Kolnik, and P. P. Ruden. «Theory of hole initiated impact ionization in bulk zincblende and wurtzite GaN» *Journal of Applied Physics* 81 (1997): 7827-7834 .

[Ohe14] T. Oheix, F. Cayrel, A. Yvon, E. Collard, D. Alquier. «Gravure par faisceau d'ion pour la réalisation de diodes pseudo-vertical intégrées sur nitrure de gallium» *Poceeding JNRDM.* (2014).

[Oku06] H. Okumura. «Present status and future prospect of widegap semicondcutor high power devices,.» *Japanese Journal of Applied Physics* 45, n° 10A (2006): 7565 – 7586.

[Oua14] R. Ouaida, M. Berthou, P. Brosselard, S. Oge, P. Bevilacqua, C. Joubert. «Etude sur les transistors MOSFETs en Carbure de Silicium. Potentiel d'utilisation dans les Applications Hautes Températures» *Proceedings en SGE2014.* Cachan, 2014.

[Ozb11] A.M. Ozbek, B.J. Baliga. «Tunneling coefficient for GaN Schottky barrier diodes.» *Solid State Electronics* 62 (2011): 1-4 .

[Ozb12] A. M. Ozbek. «Measurement of Impact Ionization Coefficients in GaN.» Thèse, Faculty of North Carolina State University, (2012).

[Par13] P. Parikh, Y. F. Wu, and L. K. Shen. «Commercialization of high 600 V GaN-on-silicon power devices.» *Mater. Sci. Forum* 778–780 (2013): 1174–1179.

[Pas09] T.Paskova, D. A. Hanser and K. R. Evans. «GaN Substrates for III-Nitride Devices.» *Proceedings of the IEEE.* (2009).

[Pei07] Y. Pei, F. Recht, N. Fichtenbaum, S. Keller, S.P. DenBaars, and U.K. Mishra. «Deep submicron AlGaN/GaN HEMTs with ion implanted source/drain regions and non-alloyed ohmic contacts» *Electronics Letters* 43, n° 25 (2007): 1466– 1467.

[Per03] R. Perret. *Interrupteurs électroniques de puissance.* Paris : Hermès, (2003).

[Per92] P. Perlin, I. Gorczyca, N. Christensen, I. Grzegory, H. Teisseyre and T. Suski. «Pressure studies of gallium nitride: Crystal growth and fundamental electronic properties» *Physical Review B* 45, n° 23 (1992): 13307-13313.

[Pip07] J. Piprek. «Nitride Semiconductor Devices : Principles and Simulation.» Weinheim: Wiley-VCH, (2007).

[Pol03a] A. Y. Polyakov, N. B. Smirnov, A. V. Govorkov, S. J. Pearton, and J. M. Zavada,. «Proton implantation effects on electrical and luminescent properties of p-GaN.» *J. Appl. Phys* 94 (2003): 3069–3074.

[Pol03b] A. Y. Polyakov, N. B. Smirnov, A. V. Govorkov, N. V. Pashkova, S. J. Pearton, J. M. Zavada, and R. G. Wilson. «Proton implantation effects on electrical and optical properties of undoped AlGaN with high Al mole fraction» *J. Vacuum Sci. Technol. B* 21 (2003): 2500–2505.

[Qia00] D. Qiao, L. S. Yu, S. S. Lau, J. M. Redwing, J. Y. Lin, and H. X. Jiang. «Dependence of ni/AlGaN schottky barrier height on al mole fraction.» *Journal of Applied Physics* 87, n° 2 (2000): 801-804.

[Qua08] R. Quay. «Gallium nitride electronics.» *Springer* 96 (2008).

[Rec06] F. Recht, L. McCarthy, S. Rajan, A. Chakraborty, C. Poblenz, A. Corrion, J.S. Speck, and U.K. Mishra. «Nonalloyed ohmic contacts in AlGaN/GaN HEMTs by ion implantation with reduced activation annealing temperature» *Electron Device Letters* (IEEE) 27, n° 4 (2006): 205–207.

[Red04] V. Reddy, S. H. Kim, and T. Y. Seong. «Electrical and Structural Properties of Low-Resistance Ti/Al/Re/Au Ohmic Contacts to n-type GaN» *Journal of Electronic Materials* 33, n° 5 (2004): 395-399.

[Red08] V. R. Reddy and P. K. Rao. «Annealing temperature effect on electrical and structural properties of Cu/Au Schottky contacts to n-type GaN.» *Microelectronic Engineering* 85, n° 2 (2008): 470.

[Ren13] S. Rennesson. «Développement de nouvelles hétérostructures HEMTs à base de nitrure de gallium pour des applications de puissance en gamme d'ondes millimétriques.» Thèse, Université de Nice-Sophia Antipolis, (2013).

[Rho74] E.H. Rhoderick. «Metal-semiconductor contacts.» *Inst. Phys. Conf. Ser* 22 (1974): 3.

[Rho88] E.H. Rhoderick, R.H. Williams. «Metal–Semiconductor Contacts.» *2nd ed.* (Claredon Press, Oxford), (1988).

[Rup06] R. Rupp, M. Treu, S. Voss, F. Bjork and T. Reimann. «2nd Generation" SiC Schottky diodes: A new benchmark in SiC device ruggedness.» *International Symposium on Power Semiconductor Devices and IC's.* (2006). 1-4.

[Sai04] W. Saito, I. Omura, T. Ogura, H. Ohashi. «Theoretical limit estimation of lateral wide band-gap semiconductor power-switching device.» *Solid-State Electronics* 48 (2004): 1555–1562.

[Sai05] W. Saito, M. Kuraguchi, Y. Takada, Kunio Tsuda, I. Omura and T. Ogura. «Influence of Surface Defect Charge at AlGaN–GaN- HEMT Upon Schottky Gate Leakage Current and Breakdown Voltage» *IEEE* 52, n° 2 (2005): 159-164.

[Sai07] W. Saito, T. Nitta, Y. Kakiuchi, Y. Saito, K. Tsuda, I. Omura, and M. Yamaguchi. «Suppression of dynamic on-resistance increase and gate charge measurements in high-voltage GaN-HEMTs with optimized fieldplate structure.» *IEEE Trans. Electron Devices* 54, n° 8 (2007): 1825-1830.

[Sai10] W. Saito, Y. Kakiuchi, T. Nitta, Y. Saito, T. Noda, H. Fujimoto, A. Yoshioka, T. Ohno, and M. Yamaguchi. «Field-Plate Structure Dependence of Current Collapse Phenomena in High-Voltage GaN-HEMTs» *EEE Electron Device Lett.* 31, n° 7 (2010): 659-661.

[Sar07] N. Sarazin. «HEMTs à base de nitrure de gallium : Evolution vers un nouveau système de matériaux, une nouvelle génération de composants.» thèse, université de Lille 1, (2007).

[Sch02] R. Schorner, P. Friedrichs, D. Peters, D. Stephani, S. Dimitrijev, et P. Jamet. «Enhanced channel mobility of 4H-SiC metal-oxide-semiconductor transistors fabricated with standard polycrystalline silicon technology and gate-oxide nitridation.» *Applied Physics Letters* 80 (2002): 4253–4255.

[Sch05] F. Schwierz. «An electron mobility model for wurtzite GaN» *Solid-State Electronics*. 49, n° 6 (2005): 889–895.

[Sch06] D. Schroder. «Semiconductor material and device characterization.» *Wiley-Interscience, Ed. Wiley & Sons, 2nd Edition*, (2006).

[Sch11] H.P.D. Schenk, E. Frayssinet, A. Bavard, D. Rondi, Y. Cordier, M. Kennard. «Growth of thick, continuous GaN layers on 4-in. Si substrates by metalorganic chemical vapor deposition.» *Journal of Crystal Growth* 314 (2011): 85–91.

[Sch96] A. C. Schmitz, A. T. Ping, M. A. Khan, Q. Chen, J. W. Yang, and I. Adesida. «Schottky barrier properties of various metals on n-type GaN» *Semiconductor Science and Technology* 11, n° 10 (1996): 1464.

[Sel07] S. L. Selvaraj, T. Ito, Y. Terada, and T. Egawa. «AlN/AlGaN/GaN metal-insulator-semiconductor high-electron-mobility transistor on 4 inch silicon substrate for high breakdown characteristics.» *Appl. Phys. Lett* 90 (2007): 173506.

[Sem01] F.Semond, P. Lorenzini, N. Grandjean, J. Massies,. «High-electron-mobility AlGaN/GaN heterostructures grown on Si(111) by molecular-beam epitaxy.» *Appl. Phys. Lett.* 78 (2001): 335.

[Sen14] Sentaurus user guide. «A-2014.09»

[Sha99] W. Shan, J. Ager, K. Yu, W. Walukiewicz, E. Haller, M. Martin, et al. «Dependence of the fundamental band gap of AlxGa1-xN on alloy composition and pressure.» *J. Appl Phys* 85, n° 12 (1999): 8505-8507.

[She00] D. C. Sheridan, G. Niu, J. N. Merett, J. D. Cressler, C. Ellis et C.C. Tin. «Design and fabrication of planar guard ring termination for high-voltage SiC diodes» *Solid-State Electronics* 44 (2000): 1367–1372.

[Sho64] W. Shockley, A. Goetzberger and R.M. Scarlett. «Research and investigation of inverse epitaxial UHF power transistors.» *Air Force Avionics Lab*, 1964.

[Sie11] R. Siemieniec and U. Kirchner. «The 1200V direct-driven SiC JFET power switch.» *Proceeding in Power Electronics and Applications (EPE)*. 2011. 1-10.

[Sol13] A. Soltani, J. Gerbedoen, Y. Cordier, D. Ducatteau, M. Rousseau, M. Chmielowska, M. Ramdani, and J. De Jaeger. «Power Performance of AlGaN/GaN High-Electron-Mobility Transistors on (110) Silicon Substrate at 40 GHz» *IEEE Electron device letters* 34, n° 4 (2013): 490-492.

[Son03] Y. Song, W. Wang, W. Yuan, X. Wu and X. Chen. «Bulk GaN single crystals: growth conditions by flux method» *Journal of Crystal Growth* 3-4 (2003): 275.

[Son12] X. Song. «Activation des dopants implantés dans le carbure de silicium (3C-SiC et 4H-SiC).» Thèse, Université François - Rabelais de Tours, (2012).

[Str91] S. Strite, J. Ruan, Z. Li, A. Salvador, H. Chen, David J. Smith, W. J. Choyke and H. Morkoç. «An investigation of the properties of cubic GaN grown on GaAs by plasma-assisted molecular-beam epitaxy.» *J. Vac. Sci. Technol. B.* 9, n° 4 (1991): 1924.

[Str92] S. Strite, H. Morkoc. «GaN, AlN, and InN.» *J. Vac. Sci. Technol.* 4 10 (1992): 1237–1266.

[Sud10] J. Suda, K. Yamaji, Y.Hayashi, T. Kimoto, K. Shimoyama, H. Namita, and S. Nagao. «Nearly Ideal Current-Voltage Characteristics of Schottky Barrier Diodes Formedon Hydride-Vapor- Phase-Epitaxy-Grown GaN Free-Standing Substrates» *Applied Physics Express* 3 (2010).

[Sui06] M. Suita, T. Nanjo,T. Oishi,Y. Abe, and Y. Tokuda. «Ion implantation doping for AlGaN/GaN HEMTs» *Physica Status Solidi C Current Topics* 3 (2006): 2364–2367.

[Sze07] S. Sze and K. K. Ng. «Physics of semiconductor devices» *Wiley-Interscience, Ed. Wiley & Sons*, 2007.

[Tan06] W.S. Tan, M.J. Uren, P.W. Fry, P.A. Houston, R.S. Balmer, T. Martin. «High temperature performance of AlGaN/GaN HEMTs on Si substrates.» *Solid State Electronics.* 50 (2006): 511-513.

[Tar01] M. C. Tarplee, V. P. Madangarli, Q. Zhang, et T. S. Sudarshan. «Design rules for field plate edge termination in SiC Schottky diodes» *IEEE Transactions on Electron Devices* 48, n° 12 (2001): 2659-2664.

[Thi11] Thierry-Jebali, O. Menard, R. Chiriac, E. Collard, C. Brylinski, F. Cayrel, and D. Alquier. «Low temperature (down to 450 °C) annealed TiAl contacts on N-type gallium nitride characterized by differential scanning calorimetry.» *Phys. Status Solidi C* 8, n° 2 (2011): 447 – 449.

[Thi12] F. Thion. «Conception de protections périphériques applicables aux diodes Schottky réalisées sur diamant monocristallin.» Thèse, INSA de Lyon, (2012).

[TJ12.a] N. Thierry-Jebali. «Caractérisations et modélisations physiques et contacts entre phases métalliques et Nitrure de Gallium semi-conducteur» Thèse, Université Claude Bernard Lyon 1, (2012).

[TJ12.b] N. Thierry-Jebali, O. Ménard, C. Dubois, D. Tournier, E. Collard, C. Brylinski, F. Cayrel and D. Alquier. «Investigation on the Origin of Ohmic Behavior for Ti/Al based Contacts on n-type GaN» *Materials Science Forum* 711 (2012): 208-212.

[Tre02] R.J. Trew. «SiC and GaN Transistors—Is there one winner for microwave power applications?» *Proceedings of the IEEE.* 90, n° 6 (2002).

[Uen95] K. Ueno, T. Urushidani, K. Hashimoto, et Y. Seki. «The guard-ring termination for the high-voltage SiC Schottky barrier diodes» *IEEE Electron Device Letters* 16, n° 7 (1995): 331-332.

[Ume12] H. Umezawa, M. Nagase, Y. Kato, S.i Shikata. «High temperature application of diamond power device» *Diamond & Related Materials* 24 (2012): 201-205.

[Var09] C. Vartuli, S. Pearton, C. Abernathy, J. MacKenzie, E. Lambers and J. Zolper. «High temperature surface degradation of III–V nitrides» 14, n° 6 (2009): 3523.

[Vas10] K. Vassilevski, I. Nikitina, A. Horsfall, N. Wright, et C. Johnson. «4.6 kV, 10.5 mΩ.cm2 Nickel Silicide Schottky Diodes on Commercial 4H-SiC Epitaxial Wafers» *Materials Science Forum* 645-648 (2010): 897–900.

[Veg21] L. Vegard. «Die Konstitution der Mischkristalle und die Raumfüllung der Atome.» *Zeits. Phys* 5 (1921): 17–26.

[Vet01] R. Vetury, N. Q. Zhang, S. Keller, and U. K. Mishra. «The impact of surface states on the DC and RF characteristics of AlGaN/GaN HFETs.» *IEEE Trans. Electron Devices* 48, n° 3 (2001): 560-566.

[Vip15] Vipress.net. «Circuits de puissance GaN : KKR investit 70 M$ dans Transphorm.» 2015. (accès le 06/22, 2015).

[ViPr15] ViPress.net. «Systems, Ecomal Europe distribue les transistors GaN de GaN.» 2015. (accès le 02 04, 2015).

[Wan07] X.D.Wang, W.D.Hu, X.S.Chen, J.T.Xu, X.Y.Li, W.Lu. «Photoresponse study of visible blind GaN/AlGaN p-i-n ultraviolet photodetector.» *Opt Quant Electron* 42 (2011): 755–764.

[Wan07b] L. Wang, F. M. Mohammed, B. Ofuonye, I. Adesida. «Ohmic contacts to n+GaN capped AlGaN/AlN/GaN high electron mobility transistors.» *Appl. Phys. Lett* 91 (2007): 12113.

[Wan11] Y. Wang, S. Alur, Y. Sharma, F. Tong, R. Thapa, P. Gartland, T. Issacs-Smith, C. Ahyi, J. Williams, M. Park, M. Johnson, T. Paskova, E.A. Preble and K.R. Evans. «Ultra-low leakage and high breakdown Schottky diodes fabricated on free-standing GaN substrate» *Semicond. Sci. Technol* 26 (2011): 1–4.

[Wan96] L. Wang, M. Nathan, T. Lim, M. Khan and Q. Chen. «High barrier height GaN Schottky diodes: Pt/GaN and Pd/GaN» *Applied Physics Letters* 68 (1996): 1267.

[Woo10] R. Wood, D. Urciuoli, T. Salem, and R. Green. «Reverse conduction of a 100 a sic dmosfet module in high-power applications.» *procceeding in Applied Power Electronics (APEC).* 2010. 1568-1571.

[Yag07] S. Yagi, M. Shimizu, H. Okumura, H. Ohashi, Y. Yano, and N. Akutsu. «High Breakdown Voltage AlGaN/GaN Metal–Insulator– Semiconductor High-Electron-Mobility Transistor with TiO2/SiN Gate Insulator.» *Japanese Journal of Applied Physics* 46, n° 4B (2007): 2309–2311.

[Yam00] H. Yamane, T. Kajiwara, T. Sekiguchi and M. Shimada. «Zinc-Blende-Type Cubic GaN Single Crystals Prepared in a Potassium Flux» *Japanese Journal of Applied Physics* 39, n° 2B (2000): 146.

[Yam97] H. Yamane, M. Shimada, S. Clarke and F. DiSalvo. «Preparation of GaN single crystals using a Na flux.» *Chemical Materials* 9, n° 2 (1997): 413.

[Yos15] S. Yoshimoto, M. Okada, F. Mitsuhashi, T. Ishizuka and M.Ueno. «Fast Recovery Performance of Vertical Schottky Barrier Diodes on Low Dislocation Density Freestanding GaN Substrates» *SEI Technical Review*, n° 80 (2015): 35-39.

[Yos82] S. Yoshida, S. Misawa S. Gonda. «Properties of AlxGa1-xN films prepared by reactive molecular beam epitaxy.» *J Appl Phys* 53, n° 10 (1982): 6844–6848.

[Yu70] A. Yu. «Electron tunnelling and contact resistance of metal-silicon contact barriers.» *Solid-State Electronics* 13, n° 2 (1970): 239-247.

[Zan13] E. Zanoni, M. Meneghini, A. Chini, D. Marcon, G. Meneghesso. «AlGaN/GaN-Based HEMTs Failure Physics and Reliability: Mechanisms Affecting Gate Edge and Schottky Junction.» *IEEE Transactions on Electron Devices* 60, n° 10 (2013): 3119 -3131.

[Zhu15] M. Zhu, B. Song, M. Qi, Z. Hu, K. Nomoto, X. Yan, Y. Cao, W. Johnson, E. Kohn, D. Jena, H.G. Xing. «1.9-kV AlGaN/GaN Lateral Schottky Barrier Diodes on Silicon» *IEEE Electron device letters* 36 , n° 4 (2015): 375-377 .

[Zve01] I. Zverev, M. Treu, H. Kapels, O. Hellmund, and R. Rupp. «SiC schottky rectifiers: Performance, reliability, and key application.» *Procceeding of EPE.* Graz, Austria, 2001.

FOLIO ADMINISTRATIF

THESE DE L'UNIVERSITE DE LYON OPEREE AU SEIN DE L'INSA LYON

NOM : SOUGUIR-AOUANI DATE de SOUTENANCE : 16 Décembre 2016

Prénoms : Amira

TITRE : Conception d'une nouvelle génération de redresseur Schottky de puissance en Nitrure de Gallium (GaN), étude, simulation et réalisation d'un démonstrateur.

NATURE : Doctorat Numéro d'ordre : 2016LYSEI093

Ecole doctorale : Electronique, Electrotechnique, Automatique EEA de Lyon

Spécialité : Génie électrique

RESUME :

Il y a actuellement un intérêt croissant pour la construction des dispositifs électroniques à semiconducteur pour les applications domotiques. La technologie des semiconducteurs de puissance a été essentiellement limitée au silicium. Récemment, de nouveaux matériaux ayant des propriétés supérieures sont étudiés en tant que remplaçants potentiels, en particulier : le nitrure de gallium et le carbure de silicium. L'état actuel de développement de la technologie 4H-SiC est beaucoup plus mature que pour le GaN. Cependant, l'utilisation de 4H-SiC n'est pas une solution économiquement rentable pour la réalisation des redresseurs Schottky 600 V. Les progrès récents dans le développement des couches épitaxiées de GaN de type n sur substrat Si offrent de nouvelles perspectives pour le développement des dispositifs de puissance à faible coût. C'est dans ce cadre que ma thèse s'inscrit pour réaliser avec ce type de substrat, un redresseur Schottky de puissance avec un calibre en tension de l'ordre de 600V. Deux architectures de redresseurs sont exposées. La première est une architecture pseudo-verticale proposée dans le cadre du projet G2ReC et la deuxième est une architecture latérale à base d'hétérojonction AlGaN/GaN obtenue à partir d'une structure de transistor HEMT. L'optimisation de ces deux dispositifs en GaN a issue de simulation par la méthode des éléments finis. Dans ce cadre, une adaptation des modèles de simulation à partir des paramètres physiques du GaN extraits depuis la littérature a été effectuée. Ensuite, une étude d'influence des paramètres géométriques et technologiques sur les propriétés statiques en direct et en inverse des redresseurs a été réalisée. Enfin, des structures de tests ont été fabriquées et caractérisées afin d'évaluer et d'optimiser le caractère prédictif des simulations par éléments finis. Ces études nous ont conduit à identifier l'origine des limites des structures de première génération et de définir de nouvelles structures plus performantes.

MOTS-CLÉS : Semiconducteur, Grand gap, Nitrure de Gallium, Dispositifs de puissance, Redresseur Schottky, GaN sur substrat silicium, Hétérojonction AlGaN / GaN, Simulations par éléments finis.

Laboratoire (s) de recherche : AMPERE
Directeur de thèse: PLANSON Dominique
Président de jury :
Composition du jury :
ALQUIER Daniel, Professeur, Rabelais de Tours, Examinateur
JUILLAGUET Sandrine, Maître de conférences (HDR), Université Montpellier II, Rapporteure
MORANCHO Frédéric, Professeur, Université Toulouse III, Rapporteur
COLLARD Emmanuel, Docteur, STMicroelectronics, Examinateur
PLANSON Dominique, Professeur, INSA Lyon, Directeur de thèse
TOURNIER Dominique, Maître de conférences (HDR), INSA Lyon, Co-directeur de thèse