THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Institut National Polytechnique de Toulouse (INP Toulouse)

Discipline ou spécialité :

Génie Électrique

Présentée et soutenue par :

M. GUILLAUME AULAGNIER

le jeudi 16 avril 2015

Titre :

OPTIMISATION DE CONVERTISSEURS DC-DC SoC (SYSTEM ON CHIP) POUR L'AUTOMOBILE

Ecole doctorale :

Génie Electrique, Electronique, Télécommunications (GEET)

Unité de recherche :

Laboratoire Plasma et conversion d'Energie (LAPLACE)

Directeur(s) de Thèse :

M. THIERRY MEYNARD

M. MARC COUSINEAU

Rapporteurs :

M. BRUNO ALLARD, INSA LYON

M. JEAN-CHRISTOPHE CREBIER, INP DE GRENOBLE

Membre(s) du jury :

M. FRANCOIS FOREST, UNIVERSITE MONTPELLIER 2, Président

M. MARC COUSINEAU, INP TOULOUSE, Membre

M. THIERRY MEYNARD, INP TOULOUSE, Membre

Résumé

L'équipe de design analogique et mixte de Freescale à Toulouse conçoit des circuits intégrés dédiés au marché de l'automobile, qu'ils soient des ASICs (Application-Specific Integrated Circuits) ou des produits « standards», pour des applications châssis, moteur, sécurité, confort et loisirs. Les contraintes associées à l'embarquement des circuits dans les véhicules sont nombreuses : niveau d'intégration, coût, fiabilité, qualification pour un fonctionnement à des températures élevées, et problématiques CEM (compatibilité électromagnétique).

De nombreux produits conçus par Freescale intègrent des circuits dédiés à l'alimentation de charges diverses, telles que des microcontrôleurs embarqués, capteurs, ou dispositifs électromécaniques. Ces convertisseurs offrent une tension de sortie allant de 1.2V à 7V, pour un courant de charge de l'ordre de l'ampère. Ils sont connectés en entrée à la batterie automobile, dont la tension peut varier de 4V (démarrage) à 40V (« load dump »). Le besoin d'un rendement élevé a rendu obligatoire l'utilisation de structures à découpage au détriment des régulateurs linéaires pour bon nombre d'applications. Ce choix se fait au prix d'éléments de filtrage passifs externes volumineux et coûteux. L'augmentation des courants d'alimentation et la multiplication des circuits embarqués connectés à la même batterie induisent des contraintes en émissions conduites en entrée très sévères. Ces contraintes créent un besoin d'étude de nouvelles topologies et de méthodes d'optimisation pour des systèmes plus performants, moins encombrants et moins émissifs.

Cette thèse a pour objet l'étude et la comparaison de topologies de convertisseurs intégrés non isolés et unidirectionnelles en courant pour s'affranchir des limitations des topologies basiques à cellule de commutation unique. L'étude compare sur trois points principaux (encombrement, émissions conduites, rendement) trois topologies de convertisseur abaisseur de tension Buck : deux topologies à commutation douce quasi-résonantes ZVS (Zero Voltage Switching) et ZCS (Zero Current Switching), et la structure Buck à N phases parallèles entrelacées à inductances de sortie non couplées. L'étude montre que les topologies à commutation douce présentent des pertes en conduction trop fortes lorsqu'elles sont mises en œuvre pour une application présentant une tension d'entrée pouvant fortement varier et un courant de charge variable (0A-1A). La structure parallèle répond en revanche à la problématique de réduction de l'encombrement des passifs de filtrage et à l'augmentation des performances électriques. L'étude des émissions conduites en entrée pour les convertisseurs à N bras en parallèle met en évidence que l'augmentation du nombre de bras permet également la réduction de l'amplitude des perturbations harmoniques à haute fréquence issues des transitoires de commutation.

La topologie multiphase répond donc à l'ensemble des problématiques soulevées. Un convertisseur démonstrateur avec cinq bras en parallèle est réalisé. Une puce développée en technologie Freescale BiCMOS 0.25µm haute tension appelée *smartmos8* intègre l'ensemble des composants silicium de puissance (cellules de commutation réversibles en courant, drivers, alimentation des drivers). L'encombrement des composants passifs externes de filtrage est optimisé. Les phases sont commandées à une fréquence de 1MHz par une puce du commerce du fabriquant *Intersil*. Le prototype sur circuit imprimé présente des émissions conduites compatibles avec la norme IEC6196-4 en vigueur malgré la compacité du dispositif de filtrage.

Mots-clés :
Convertisseur DC-DC ; Multiphase ; CEM ; Automobile ; Circuit intégré BiCMOS

Abstract

The Freescale analog design team in Toulouse develops integrated circuits for automotive application: ASICs (Application-Specific Integrated Circuits) or standard products for chassis, engine, safety or infotainment application. Constraints associated with the embodiment of such circuits are many: die-size, cost, safety, qualification for hot temperature, and EMC (Electromagnetic Compliance).

In most ICs (Integrated Circuits), power supplies are embedded. They supply power to embedded microcontroller, sensors or electromechanical devices. In these low-power automotive applications, power converters have an output voltage in a range between 1.2V to 7V, for a load current up to 1A. Power is supplied by the car battery whose voltage can vary from 4V (car start) to 40V (load dump). The need of high efficiency makes the use of SMPS (Switch Mode Power Supply) mandatory, while it implies voluminous passive devices for filtering. The evolution and the increase of electronic circuits connected to the same battery node imply very harsh Conducted Emission (CE) constraints. This creates the need for new converter topologies study and for optimization methods, for more efficient and less emissive converters.

This PhD thesis is to study and compare advanced non isolated converter topologies, to challenge the limitations of the basic single-phase converter. Three Buck topologies are compared on three points: efficiency, volume of the filters, and conducted emissions at the input. These topologies are two quasi-resonant Buck converters with soft switching, ZVS (Zero Voltage Switching) and ZCS (Zero Current Switching), and the multiphase Buck with "N" interleaved cells in parallel. The study shows that conduction losses are too high in quasi-resonant converters sized for this kind of application, because of the wide range of the input voltage. In contrast, multiphase Buck converters respond to the need of improved efficiency and the need of reduced filters. The study of the conducted emission level at the input of multiphase Buck converters shows that the elevation of the number of cells in parallel allows the reduction of the high frequency disturbances magnitude.

The interleaved multiphase topology responds to the all three raised challenges of the thesis. A prototype with five interleaved cells in parallel is produced. A chip is developed in the Freescale *smartmos8* 0.25µm BiCMOS technology. It integrates all the silicium power devices: switches, drivers, and linear power supplies for the drivers. The volume of the external filter is optimized. Cells are controlled by 1MHz PWM signals from an external chip from *Intersil*. All the devices are mounted on a four layers PCB. The prototype shows a very low level of conducted emissions at the input despite the low volume of the filtering passive components.

Keywords:
DC-DC converter ; Multiphase ; EMC ; Automotive application ; BiCMOS IC

Remerciements

Je remercie particulièrement Eric Rolland, Manager à Freescale Semiconducteurs Toulouse, et Marc Cousineau, Maître de Conférence INPT-ENSEEIHT et co-directeur de la thèse, pour le suivi régulier de mes travaux le long de ces trois années de thèse, et leur importante contribution au succès de la thèse.

Je remercie également Thierry Meynard, Directeur de Recherche et directeur de thèse, pour sa confiance et pour ses contributions décisives.

Je remercie l'ensemble des membres du jury : Les rapporteurs Bruno Allard (INSA Lyon) et Jean-Christophe Crébier (G2ELab Grenoble) pour l'intérêt qu'ils ont porté à mes travaux et les échanges intéressants qui ont suivi ma soutenance, et François Forest qui a accepté de partager son immense expérience du génie électrique en endossant le rôle de Président du jury.

Je remercie également Stéphane Ollitrault, mon manager lors de mon stage de fin d'étude d'ingénieur à Freescale, pour sa confiance et son rôle déterminant dans le rapprochement entre Freescale et le laboratoire LAPLACE qui a permis à cette thèse d'exister.

Un remerciement tout particulier également pour Kamel Abouda, spécialiste CEM de la design team Freescale, sans qui les travaux relatifs à la CEM n'auraient pas été aussi aboutis. Dans ce sens je remercie également Matthieu Aribaud et Remy Cathala du laboratoire à Freescale qui ont rendu la caractérisation de mes prototypes possibles.

Je remercie tous mes collègues designers à Freescale pour leur gentillesse et leur disponibilité. Je remercie particulièrement Mohammed Mansri pour ses conseils lorsque je débutais en stage de fin d'étude sur les convertisseurs quasi-résonnants.

Je remercie l'ensemble de mes collègues doctorant au LAPLACE, Sébastien Sanchez, Eduard Solano, Alexandre Leredde et Linh Pham du bureau E422 et tous les autres (Etienne, Samer, Julie, Timothée, Mustapha, Xiao, Nicolas, Julian, Julio, et tous ceux que j'oublie !), pour la bonne humeur qui a toujours régnée dans les bureaux du LAPLACE. Un grand merci également à tous les permanents du laboratoire, dont Frédéric Richardeau, Directeur de Recherche et responsable du groupe Convertisseurs Statiques, pour leur disponibilité et leurs compétences sans faille. Je remercie également tout particulièrement Sébastien Vinnac, technicien électronicien, pour son travail sur la carte du prototype.

Je remercie ma compagne, Pauline, avec qui je partage ma vie depuis maintenant sept ans, et pour longtemps encore. Je remercie également ma famille, mes parents Marc et Hélène Aulagnier et mes deux frères Bruno et Vincent, qui m'ont toujours soutenu dans mes études. Je remercie également ma belle-famille, Josy, Romain et Céline, Elodie et Sylvain, pour son soutien et les week-ends de détente en Dordogne.

Enfin, un grand merci à tous ceux que je n'ai pas cités et qui ont, de près ou de loin, contribué à la réussite de ces travaux.

Merci à tous

Table des matières

Résumé ..... **III**

Abstract ..... **V**

Remerciements ..... **VII**

Table des matières ..... **IX**

Table des figures ..... **XIII**

Liste des tableaux ..... **XXI**

Introduction Générale **1**

Chapitre 1 Convertisseurs DC-DC faible puissance pour l'automobile **3**

1.1 Introduction **4**

1.2 Contexte industriel **4**

1.3 Limitations des architectures simples **7**

1.3.1 Limitations liées à la topologie 7

1.3.1.1 Encombrement du filtre de sortie et réponse à un transitoire sur la charge 7

1.3.1.2 Compromis fréquence de découpage / temps de commutation 8

1.3.2 Contraintes liées à l'application automobile 9

1.3.2.1 Mesure et niveau des émissions conduites 9

1.3.2.2 Variations de la tension de batterie 12V automobile 12

1.3.3 Améliorations visées 14

1.4 Architectures DC-DC avancées **15**

1.4.1 Convertisseurs à commutation douce quasi-résonants 15

1.4.1.1 Présentation générale 15

1.4.1.2 Applications 16

1.4.1.3 Application automobile – Bénéfices possibles et interrogations 17

1.4.1.4 Travaux nécessaires 19

1.4.2 Convertisseurs parallèles entrelacés 19

1.4.2.1 Présentation générale 19

1.4.2.2 Applications 21

1.4.2.3 Application automobile – Bénéfices possibles et zones d'ombre 23

1.5 Conclusion – Déroulement de l'étude **24**

1.5.1 Buck de référence 24

1.5.2 Déroulement de l'étude 27

1.6 Références : **28**

Chapitre 2 Convertisseurs Buck Quasi-résonants à commutation douce pour une application automobile **31**

2.1 Introduction **32**

2.2 Convertisseur Buck ZVS half-wave **32**

2.2.1 Fonctionnement, limitations et dimensionnement 32
2.2.1.1 Principe de fonctionnement 32
2.2.1.2 Fonctionnement aux limites 38
2.2.1.3 Fréquence de fonctionnement 39
2.2.1.4 Principes de dimensionnement 41
2.2.2 Application automobile Freescale possible 42
2.2.2.1 Dimensionnement pour une application 3.3V - 1A 42
2.2.2.2 Dimensionnement pour une application 1.2V-1A 43
2.2.2.3 Fréquence de fonctionnement 45
2.2.2.4 Pertes 46
2.2.2.5 Avantages/Inconvénients et champs d'application de la topologie 49
2.3 Convertisseur Buck ZCS Full wave 50
2.3.1 Fonctionnement, limitations et dimensionnement 50
2.3.1.1 Principe de fonctionnement 50
2.3.1.2 Fonctionnement aux limites 56
2.3.1.3 Fréquence de fonctionnement 57
2.3.1.4 Principes de dimensionnement 58
2.3.2 Application automobile Freescale possible 59
2.3.2.1 Dimensionnement pour une application 3.3V - 1A 59
2.3.2.2 Fréquence de fonctionnement 62
2.3.2.3 Rendement 63
2.3.2.4 Avantages/Inconvénients et champs d'application 65
2.3.3 Synthèse - Performances des structures quasi-résonantes étudiées 66
2.4 Références : 67
Chapitre 3 Convertisseurs multiphases parallèles à commandes entrelacées pour une application automobile 69
3.1 Contraintes et enjeux 70
3.2 Du Buck simple au Buck multiphase 70
3.2.1 Etude comparative des pertes silicium 70
3.2.2 Dimensionnement du filtre de sortie 72
3.2.2.1 Ondulation en sortie en régime permanent 72
3.2.2.2 Réponse à un transitoire sur le courant de charge (load transient) 77
3.2.2.3 Association des deux contraintes 83
3.2.2.4 Influence de la résistance série de la capacité de sortie 85
3.2.2.5 Optimisation du volume du filtre de sortie 86
3.2.2.6 Synthèse 92
3.2.3 Filtre d'entrée 93
3.2.3.1 Filtre en Π – Dimensionnement « basse-fréquence » ($N.F_{DEC}$) 94
3.2.3.2 Filtre en Π – Influence des parasites à haute fréquence 97
3.3 Conclusion 100
3.4 Références 102
Chapitre 4 Impact CEM haute fréquence des commutations - Performances CEM du Buck multiphase 103

4.1 Introduction 104
4.2 Analyse des perturbations CEM à haute fréquence 104
4.2.1 Fermeture du MOSFET high-side - Domaine temporel 106
4.2.2 Ouverture du MOSFET high-side – Domaine temporel 110
4.2.3 Transposition dans le domaine fréquentiel 112
4.2.4 Validation de l'étude par la mesure 116
4.2.4.1 Convertisseur Buck SoC (System on Chip) 440kHz 116
4.2.4.2 Impact sélectif des résistances de grille R_{DRVon} & R_{DRVoff} 118
4.2.4.3 Conclusion des expérimentations 120
4.3 Application aux structures Buck parallèles à commandes entrelacées. 122
4.4 Conclusion 130
4.5 Références 133
Chapitre 5 Conception du prototype et expérimentations 135
5.1 Introduction 135
5.2 Conception du prototype 136
5.2.1 Méthode de dimensionnement 137
5.2.2 Dimensionnement du système 138
5.2.2.1 Dimensionnement du filtre de sortie et nombre de phases 140
5.2.2.2 Filtre d'entrée 142
5.2.2.3 Dimensionnement des composants silicium de puissance 146
5.2.2.4 Signaux de commande 148
5.2.2.5 Boucle de régulation 150
5.2.3 Conception du circuit intégré 157
5.2.4 Circuit imprimé 162
5.3 Expérimentations 165
5.3.1 Fonctionnement dans le domaine temporel 165
5.3.1.1 Fonctionnement général 165
5.3.1.2 Réponse à un échelon sur la charge 168
5.3.1.3 Correction du filtre de sortie et du PID 171
5.3.2 Emissions conduites en entrée 173
5.3.2.1 Mesure avec F_{DEC} à 200kHz par phase 174
5.3.2.2 Mesures avec F_{DEC} à 1MHz par phase 176
5.3.2.3 Synthèse 181
5.4 Conclusion des expérimentations et perspectives 182
5.5 Références 182
Conclusion générale et perspectives 183
Annexes 185
Annexe 1 – Etude de l'enveloppe spectrale du courant en entrée des Buck ZVS half-wave et ZCS full-wave 185
Annexe 2 – Buck Multiphase - Exploitation des zéros d'ondulation en entrée/sortie 189

Table des figures

Figure 1-1- Composants de la technologie *smartmos8mv* par catégories 5

Figure 1-2 - Boitier LQFP 48 (Low profile Quad Flat Package) avec exposed-pad 5

Figure 1-3 - Evolution de la famille de produit Freescale SBC 6

Figure 1-4 - (a) Convertisseur Buck (b) Convertisseur Boost 7

Figure 1-5 - Pertes en commutation et en conduction 8

Figure 1-6 - Compromis fréquence / temps de commutation 8

Figure 1-7 - Mesure des émissions conduites en entrée d'un convertisseur Buck [1-4] 9

Figure 1-8 - Gabarit [1-4] s'appliquant au niveau requis en entrée des convertisseurs SoC automobile de faible puissance 10

Figure 1-9 - Application Freescale alimentation de microcontrôleur 1.25V-2A. 10

Figure 1-10 - Application PowerSBC - Emissions conduites mesurées sur le nœud Vsup3 - Vpre ON non chargé & Vcore OFF 11

Figure 1-11 - Pulse ISO7632 n°5 "Load Dump" 12

Figure 1-12 - Pulse ISO7632 n°4 "Voltage Drop" 12

Figure 1-13 - (a) Ecrêtage de la tension batterie par l'alternateur (b) Exemple d'alternateur à diode de clamp TVS (transient-voltage-suppression) 14

Figure 1-14- Interrupteurs résonants (a) Commutation à courant nul (b) Commutation à tension nulle 15

Figure 1-15 - Chargeur de batterie Buck ZVS "half-wave" - Exemple d'application [1-8] – (a) Schéma (b) Signaux temporels mesurés (c) Rendement en fonction du temps lors de la charge d'une batterie plomb 12V 4Ah 16

Figure 1-16 - Interrupteurs résonants mode courant (ZCS Zero Current Switch) (a) configuration onde pleine (full-wave) (b) configuration demi-onde (half-wave) 17

Figure 1-17 - Interrupteurs résonants mode tension (ZVS Zero Voltage Switch) (a) configuration demi onde (half-wave) (b) configuration onde pleine (full-wave) 17

Figure 1-18 - Convertisseurs Buck (a) ZCS full-wave (b) ZVS half-wave 18

Figure 1-19 - Convertisseur Buck multiphase (a) Schéma N phases (b) Formes d'onde temporelles - Exemple trois phases parallèles entrelacées 19

Figure 1-20 - Ondulation du courant en sortie fonction du rapport cyclique et du nombre de phases mises en parallèle 20

Figure 1-21 – Représentation des contraintes d'ondulation de tension de sortie en fonction du nombre de phases pour le dimensionnement des composants passifs L et C du convertisseur [1-1]. 21

Figure 1-22 - Convertisseur 5 phases magnétiquement couplées pour application VRM 12V/1.2V-100A (structure cascade-cyclique) 22

Figure 1-23 - Implémentation d'un VRM sur une carte de circuit imprimé circulaire 22

Figure 1-24 - VRM formes d'onde temporelles mesurées (a) Régime permanent (b) Réponse à un transitoire sur la charge 23

Figure 1-25 - Buck simple de référence - schéma simplifié 24

Figure 1-26 - Rendement théorique du Buck de référence en fonction de la tension en entrée et du courant de charge..... 26

Figure 1-27 - Pertes dans le circuit intégré (a) Evolution avec le courant de charge (b) Evolution avec la tension en entrée..... 27

Figure 2-1 - Topologie du convertisseur quasi-résonant ZVS half-wave 33

Figure 2-2 - Convertisseur ZVS half-wave en fonctionnement nominal – a) Schéma simplifié – b) Signaux temporels principaux, période divisée en quatre étapes 34

Figure 2-3 - Convertisseur ZVS half-wave en fonctionnement nominal – Représentation des variables d'état i_{Lr} et v_{Cr} dans le plan de phase. 34

Figure 2-4 - Buck ZVS half-wave, schéma équivalent pendant la première étape..... 35

Figure 2-5 - Buck ZVS half-wave, schéma équivalent pendant la deuxième étape..... 36

Figure 2-6 - Buck ZVS half-wave, schéma équivalent pendant la troisième étape 36

Figure 2-7 - Buck ZVS half-wave, schéma équivalent pendant la quatrième étape 37

Figure 2-8 - Effet de la variation du courant de charge et de la tension en entrée sur l'évolution des variables d'état $\boldsymbol{v_{Cr}}(t)$ et $\boldsymbol{i_{Lr}}(t)$ dans le plan de phase. (a) $\boldsymbol{I_{CH}}$=0.1A ; 0.5A ; 1A pour $\boldsymbol{V_{IN_nominal}}$=6.5V (b) $\boldsymbol{V_{IN}}$=6V ; 6.5V ; 7V pour $\boldsymbol{I_{CH_nominal}}$=0.5A..... 37

Figure 2-9 - Buck ZVS half-wave, régimes critiques représentés dans le plan de phase 39

Figure 2-10 - Buck ZVS, exemple de signaux temporels avec une fréquence de fonctionnement proche de F_{max} 39

Figure 2-11 - Buck ZVS, exemple de signaux temporels avec une fréquence de fonctionnement à F_{min}..... 40

Figure 2-12- Buck ZVS half-wave – Application 3.3V 1A connectée sur la batterie 42

Figure 2-13 – Buck ZVS half-wave – Application 1.2V 1A connectée sur une tension d'entrée pré-régulée..... 43

Figure 2-14 – Buck ZVS half-wave 1.6V 1A - Régimes de fonctionnement critique représentés dans le plan de phase..... 44

Figure 2-15- Buck ZVS half-wave - Evolution de la fréquence de découpage avec I_{CH} et V_{IN} à $\boldsymbol{V_{OUT}}$=1.2V..... 45

Figure 2-16 – Forme d'ondes des courants dans le MOS de puissance et dans la diode D..... 47

Figure 2-17 – Buck ZVS half-wave – Evolution du rendement estimé en fonction du courant de charge et de la tension en entrée..... 48

Figure 2-18 - Rendements estimés comparés - Buck simple et Buck ZVS half-wave 49

Figure 2-19 – Topologie quasi-résonante ZCS full-wave..... 50

Figure 2-20 - Convertisseur ZCS full-wave en fonctionnement nominal – a) Schéma simplifié – b) Signaux temporels principaux, période divisée en quatre étapes 51

Figure 2-21 - Convertisseur ZCS full-wave en fonctionnement nominal - Représentation du fonctionnement dans le plan de phase [v_{Cr} ;$Z_R.i_{Lr}$]..... 52

Figure 2-22 - Buck ZCS full-wave, schéma équivalent pendant la 1ere étape 53

Figure 2-23 - Buck ZCS full-wave, schéma équivalent pendant la 2ème étape 54

Figure 2-24 - Buck ZCS full-wave, schéma équivalent pendant la 3ème étape 54

Figure 2-25 - Buck ZCS full-wave, schéma équivalent pendant la 4ème étape 55

Figure 2-26 - Effet de la variation du courant de charge et de la tension en entrée sur l'évolution des variables d'état $v_{CR}(t)$ et $i_{LR}(t)$ dans le plan de phase. a) I_{CH}=0.1A ; 0.5A ; 1A pour $V_{IN_nominal}$=14V b) V_{IN}=4V ; 14V ; 40 pour $I_{CH_nominal}$=0.5A 55

Figure 2-27 – Buck ZCS full-wave - Régimes critiques représentés dans le plan de phase. ... 57

Figure 2-28 - Buck ZCS full-wave, exemple de fonctionnement avec F proche de F_{max} 57

Figure 2-29 - Buck ZCS full-wave, exemple de fonctionnement à F_{min} 58

Figure 2-30 -Buck ZCS full-wave – Application 3.3V 1A connectée sur la batterie 60

Figure 2-31 – Buck ZCS full-wave 3.3V 1A - Régimes de fonctionnement critique représentés dans le plan de phase 61

Figure 2-32 – Buck ZCS half-wave - Evolution de la fréquence de découpage avec I_{CH} et V_{IN} à V_{OUT}=1.2V. 62

Figure 2-33 - Buck ZCS full-wave, forme des courants dans le MOS de puissance et la diode de roue libre 63

Figure 2-34 - Buck ZCS full-wave – Evolution du rendement estimé en fonction du courant de charge et de la tension en entrée et formes d'onde temporelle 64

Figure 2-35 – Comparaison des rendements estimés - Buck simple et Buck ZCS full-wave .. 65

Figure 3-1 - Surface silicium des cellules de commutation en fonction du nombre de phases du convertisseur – Comparaison à densité de courant constante 71

Figure 3-2 - Schéma simple équivalent du Buck N-phases 73

Figure 3-3 - Ondulation « normalisée » de courant de sortie en régime permanent - Identification du pire cas pour V_{OUT}=3.3V, V_{INmin}=9V et V_{INmax}=18V – (a) abscisse : D (b) abscisse : V_{IN} 75

Figure 3-4 - Convertisseur Buck - Ondulations courant & tension en sortie 75

Figure 3-5 - Représentation graphique de la contrainte sur le produit LC imposée par le cahier des charges en régime permanent (N=1 ; V_{rip}=5mV ; D=0.18 ; V_{IN}=18V) 76

Figure 3-6 - Représentation graphique de la condition sur le produit $L.C$ imposée par le cahier des charges en régime permanent - Buck N phases parallèles 77

Figure 3-7 – Influence de la chute du courant de charge sur la tension de sortie - Signaux temporels simplifiés 78

Figure 3-8 – Influence de la chute du courant de charge sur la tension de sortie - Représentation de l'overshoot dans un plan de phase. 79

Figure 3-9 – Influence de la montée du courant de charge sur la tension de sortie - Représentation de l'undershoot dans un plan de phase. 80

Figure 3-10 - Overshoot/Undershoot - Identification graphique du pire cas dans le plan de phase en fonction de $<V_{OUT}>$ 81

Figure 3-11 - Représentation graphique de la contrainte sur le rapport *L/C* imposée par le cahier des charges pour des forts transitoires de courant de sortie (*N=1 ; V_{OVmax}=10mV ; V_{IN}= 18V; V_{OUT}= 3.3V*) 82

Figure 3-12 - Représentation graphique de la contrainte sur le rapport *L/C* en régime transitoire - Buck N-phases avec 1<N<5 83

Figure 3-13 – Association des deux contraintes dans le même plan - Identification de la valeur minimale de *C* (*N=1 ; V_{rip}=10mV ; V_{IN}= 18V; V_{OUT}= 3.3V*)..... 83

Figure 3-14 - Baisse de la capacité minimale avec la mise en parallèle de *N* cellules entrelacées (*N=1 à 5 ; V_{rip}=10mV ; V_{OUT}= 3.3V*). 84

Figure 3-15 - Contrainte sur le produit *L.C* en régime permanent – Limite basse imposée sur *L* par ESR_c=10mΩ 85

Figure 3-16 – Réponse à une chute du courant de charge – influence de l'ESR 86

Figure 3-17 - Visualisation du minimum énergétique en fonction de L pour N entre 1 et 6 ... 87

Figure 3-18 - Self qualifiée automobile - Evolution du volume avec *L* (voir Tableau 3-1) 90

Figure 3-19 - Condensateur X7R 16V - Evolution du volume avec *C*. 91

Figure 3-20 - Buck simple-phase 3.3V 1A - Choix du couple {*L,C*} optimisé en volume. 91

Figure 3-21 - Filtre de sortie - Couples LC optimaux - Buck N-phase N=1..5..... 92

Figure 3-22 - Représentation relative du volume du filtre de sortie : Buck simple et Buck 5 phases 93

Figure 3-23 - (a) Mesure des émissions conduites en entrée (b) Gabarit..... 94

Figure 3-24 - Schéma linéarisé (AC) pour l'étude du filtre en Π. 95

Figure 3-25 - Filtre en Π - Choix des composants C_1, C_2 et *L* - Représentation des contraintes de dimensionnement dans un plan [*L;C*]..... 96

Figure 3-26 - Modèle haute fréquence (a) Condensateur (b) Bobine 97

Figure 3-27 - Impédance Z_{IN}(f) 98

Figure 3-28 - Impédance Z_{BAT}(f) 98

Figure 3-29 - Condensateur céramique X7R du fabriquant *AVX* - Evolution de l'impédance avec la valeur de la capacité [3-7] 99

Figure 3-30 - Représentation relative des volumes des filtres - Buck simple et Buck 5 phases 100

Figure 3-31 - Dimensionnement / Choix de la fréquence de découpage - Degré de liberté .. 101

Figure 4-1 – Cellule de commutation composée des composants silicium M0 et D0, sur charge inductive, présentant ses éléments parasités (inductance de maille et limitation driver). 105

Figure 4-2 - Fermeture du MOSFET high-side – Formes d'onde temporelles simplifiées ... 106

Figure 4-3 - Schéma équivalent pendant les étapes 3 et 4 (a) étape 3 : Fermeture de M0 et Charge de C_{Diode} (b) étape 4 : M0 fermé et maille de commutation faiblement impédante... 108

Figure 4-4 – Fermeture du MOSFET high-side – Représentation du phénomène oscillant haute fréquence dans le plan de phase 109

Figure 4-5 – Ouverture du MOSFET high-side – Formes d'onde temporelles simplifiées ... 110

Figure 4-6 - Schéma équivalent pendant les étapes 7 et 8 (a) étape 7 : Ouverture du transistor M0 et décharge de C_{Diode} (b) étape 8 : M0 ouvert, diode passante et maille de commutation faiblement impédante ... 111

Figure 4-7 – Ouverture du MOSFET high-side - Représentation du phénomène oscillant haute fréquence dans le plan de phase ... 112

Figure 4-8 - Signaux dans le domaine temporel, v_{DS}(t), v_{SW}(t) et i_D(t) ... 113

Figure 4-9- Enveloppe spectrale du courant en entrée i_D(t) ... 115

Figure 4-10 – Schéma simplifié du prototype étudié et du banc de test ... 116

Figure 4-11 – Niveau théorique (noir) et mesure (bleu) – Comparaison ; Gabarit (rouge) ... 118

Figure 4-12 – Schéma de la carte de test – Validation de l'impact sélectif des résistances de grille sur l'amplitude des raies spectrales hautes fréquences. ... 119

Figure 4-13 - Photographie de la carte de test (Schéma de la Figure 4-12 implanté deux fois) ... 119

Figure 4-14 – Evolution du spectre en émissions conduites en fonction de R_{DRVon} et R_{DRVoff} - mesures à l'analyseur de spectre ... 120

Figure 4-15 - Compromis Rendement/Filtre/CEM ... 121

Figure 4-16 - Du Buck simple au Buck biphase - Stratégie « filtres réduits » - Schémas ... 122

Figure 4-17 - Du Buck simple au Buck biphase - Stratégie « filtres réduits » - Formes d'ondes temporelles ... 123

Figure 4-18 - Du Buck simple au Buck biphase - Stratégie « transitoires doux » - Schémas 123

Figure 4-19 - Du Buck simple au Buck biphase - Stratégie « transitoires doux » - Formes d'onde temporelles ... 124

Figure 4-20 - Evolution de l'enveloppe spectrale de $i_D(t)$ avec N – Enveloppe basse fréquence (a) « filtres réduits » (b) « transitoires doux » ... 126

Figure 4-21 - Evolution de l'enveloppe spectrale de i_D(t) avec N – Perturbation liée à la fermeture de l'interrupteur high-side (dv/dt) (a) «filtres réduits» (b) «transitoires doux» ... 126

Figure 4-22 - Evolution de l'enveloppe spectrale de i_D(t) avec N – Perturbation liée à l'ouverture de l'interrupteur high-side (di/dt) (a) «filtres réduits» (b) «transitoires doux ... 127

Figure 4-23 - Caractéristiques du filtre en Π en entrée, atténuation des hautes fréquence au niveau de la tension présentée à l'analyseur de spectre v_{AN} ... 128

Figure 4-24 - Atténuations relatives des perturbations (exemple de la fermeture du MOS high-side) d'un Buck simple (N=1) à un Buck 3 phases (a) Stratégie « filtres réduits » (b) Stratégie « transitoires doux » ... 129

Figure 4-25 - Buck multiphase - Dimensionnement fréquence de découpage / temps de commutation ... 131

Figure 4-26 - Buck multiphase - Dimensionnement fréquence/temps de commutation - Influence du nombre de phases N ... 132

Figure 5-1- Cahier des charges ... 137

Figure 5-2 - Méthode de dimensionnement ... 137

Figure 5-3 - Implémentation du convertisseur Buck 139
Figure 5-4 - Implémentations des convertisseurs Boost & Buck 139
Figure 5-5 - Dimensionnement du filtre de sortie – Couples LC idéaux – Buck N phases N=1..5 – F_{DEC}=1MHz/phase 140
Figure 5-6 - Représentation des composants du filtre de sortie (F_{DEC}=1MHz) 141
Figure 5-7 - Dimensionnement du filtre de sortie – F_{DEC}=200kHz/phase 141
Figure 5-8 - Filtre d'entrée - Configuration et notations 142
Figure 5-9 - Circuit intégré à cellules de commutation multiples et une unique patte à V_{IN} .. 142
Figure 5-10 - Gabarit - Emissions conduites en entrée 143
Figure 5-11 - Dimensionnement du filtre d'entrée - Buck 5 phases - F_{DEC}=1MHz 143
Figure 5-12 - Dimensionnement du filtre d'entrée - Buck 5 phases - F_{DEC}=200kHz 144
Figure 5-13 - Découplage avec une capacité par phase 145
Figure 5-14 - Schéma "blocs" du circuit intégré *Intersil ISL6307* 148
Figure 5-15 - ISL6307 - Techniques de mesure des courants de phase 149
Figure 5-16 - ISL6307 - Circuits dédiés à la compensation en mode tension 150
Figure 5-17 - Fonction de transfert du système en boucle ouverte 151
Figure 5-18 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=200kHz 152
Figure 5-19 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=1MHz 152
Figure 5-20 - Schéma sous Cadence - Système simulé dans le domaine temporel en boucle fermée 153
Figure 5-21 - Simulation dans le domaine temporel sous Cadence - Réponse dynamique (a) échelon croissant sur le courant de charge (b) échelon décroissant 154
Figure 5-22 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=1MHz 155
Figure 5-23 - Simulation dans le domaine temporel sous Cadence - Réponse dynamique (a) échelon montant sur le courant de charge (b) échelon descendant – C_{OUT}=10µF 156
Figure 5-24 - Vue en coupe simplifiée du MOSFET de puissance intégré "nld45" en technologie *smartmos8* 157
Figure 5-25 - Schéma du driver low-side 157
Figure 5-26 - Etage de puissance du driver 158
Figure 5-27 - Schéma du driver high-side 159
Figure 5-28 - Vue "Layout" - disposition des circuits sur la puce 160
Figure 5-29 - "Bonding diagram" 161
Figure 5-30 - Implémentation du Buck 5-phases sur la carte de test 162
Figure 5-31 - Dessin des quatre couches du circuit imprimé 163

Figure 5-32 - Photographie du prototype vue de "dessus" et disposition sur la carte des fonctions principales 164

Figure 5-33 - Mesure des signaux de commande MLI (3 sur 5) 165

Figure 5-34 - Mesure de la tension sur un nœud de commutation V_{SW} - Impact du réglage des temps de commutation sur le signal à l'oscilloscope 166

Figure 5-35 - Observation de la tension de sortie (bleu) et du courant de sortie (violet) - Ondulation importante à F_{DEC} 166

Figure 5-36 - Observation du courant d'entrée 167

Figure 5-37 - Schéma de la charge variable 168

Figure 5-38 - Photographie de la carte avec la charge variable 168

Figure 5-39 - Mesure de la réponse dynamique - chute du courant de charge 169

Figure 5-40 - Mesure de la réponse dynamique - Montée du courant de charge 169

Figure 5-41 - Mesure de la réponse dynamique - C_{OUT}=10µF - chute du courant de charge 171

Figure 5-42 - Mesure de la réponse dynamique - C_{OUT}=10µF - montée du courant de charge 171

Figure 5-43 - Schéma : mesure du niveau des émissions conduites en entrée 173

Figure 5-44 - Diagramme fréquence/pentes des commutations - Emplacement de la stratégie "transitoires doux" 174

Figure 5-45 - Mesures des émissions conduites en entrée - F_{DEC}=200kHz 175

Figure 5-46 - Mesure des émissions conduites en entrée - Stratégie "transitoires doux" 176

Figure 5-47 - Diagramme fréquence/pentes des commutations - Emplacement de la stratégie "filtres réduits" 176

Figure 5-48 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz 177

Figure 5-49 - Etude de l'impédance $Z_{BAT}=V_{Analyseur}/I_{IN}$ dans le domaine fréquentiel 178

Figure 5-50 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz 179

Figure 5-51 - Mesure des émissions conduites en entrée - Stratégie "filtres réduits" 180

Figure 5-52 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz et filtre sans inductance 181

Figure 0-1 – (a) Forme d'onde du courant en entrée – « pire cas » étudié (courant de charge max, tension en entrée max) (b) Enveloppe spectrale théorique. 185

Figure 0-2 – Evolution de l'enveloppe spectrale du courant en entrée du convertisseur ZCS full-wave avec la tension en entrée. 186

Figure 0-3 – ZVS half-wave (a) Forme d'onde du courant en entrée – « pires cas » étudiés (b) Enveloppes spectrales correspondantes (calcul Maple®). 187

Figure 0-4 - Représentation relative des volumes des filtres - Buck simple et Buck 5 phases 189

Figure 0-5 - Conversion en deux étape avec annulation de l'ondulation en sortie (Régime permanent) 190

Figure 0-6 - Conversion en deux étape avec annulation de l'ondulation en entrée (Régime permanent) 190

Figure 0-7 - Conversion en trois étapes avec annulation de l'ondulation en entrée et en sortie (Régime permanent) 191

Figure 0-8 – (a) Convertisseur Boost N phases / Buck N phase (b) Mode Boost OFF 191

Liste des tableaux

Tableau 1-1 - Pulses ISO 7632 13

Tableau 1-2 - Pertes dans le Buck simple de référence 25

Tableau 1-3 - Pertes dans le Buck simple de référence 26

Tableau 2-1 - Contraintes et règles de dimensionnement 41

Tableau 2-2 - Dimensionnement pour une application 3.3V – 1A connectée sur la batterie 12V 42

Tableau 2-3 - Dimensionnement pour une application 1.2V – 1A ; Connexion à une tension d'entrée pré-régulée 6.5V 43

Tableau 2-4 - Pertes considérées et expressions 46

Tableau 2-5 - Buck ZCS full-wave - Contraintes et règles de dimensionnement 58

Tableau 2-6 - Dimensionnement pour une application 3.3V – 1A connectée sur la batterie 12V 59

Tableau 3-1 - Evolution du volume des inductances CMS *Coilcraft* en fonction de leur valeur nominale *L* 89

Tableau 4-1 - Valeur des paramètres utilisés pour le tracé de l'enveloppe spectrale théorique et méthode d'extraction 117

Tableau 4-2 - Evolution des principaux paramètres suivant la stratégie adoptée 125

Tableau 5-1 - Estimation des pertes dans le circuit intégré 146

Tableau 5-2 - Pertes en conduction 146

Tableau 5-3 - Pertes en commutation 147

Tableau 5-4 - Pertes totales 147

Introduction Générale

Aujourd'hui l'électronique de puissance est omniprésente, des mégawatts de la traction ferroviaire aux quelques Watts des applications embarquées de faible puissance. Les circuits de puissance assurent l'alimentation en énergie électrique et la sécurité des matériels. L'amélioration et l'optimisation des structures de conversion est un défi récurrent et commun à l'ensemble des domaines d'application de l'électronique de puissance : miniaturisation, intégration, performances électrique et CEM (Compatibilité Electromagnétique) sont des défis qui ne peuvent être menés à bien sans l'étude et la comparaison de structures optimisées face à une application donnée.

La société Freescale Semiconducteur est un leader des solutions intégrées de l'électronique embarquée servant les marchés de l'automobile, du grand public, de l'industriel et des réseaux. Elle réalise depuis de nombreuses années des systèmes électroniques intégrés sur silicium pour la gestion de l'énergie des cartes électroniques pour l'automobile, que ce soit pour les segments châssis, moteur, sécurité, confort ou loisirs. Ces circuits comportent des convertisseurs statiques de type Buck, Boost ou Buck-Boost gérant des puissances de l'ordre du Watt à quelques dizaines de Watts. Ces convertisseurs assurent l'interface entre la batterie/alternateur du véhicule et, par exemple, des charges de type microprocesseurs (basse tension fort courant) ou des dispositifs d'injection directe (haute tension). Suivant la nature des contraintes en tension/courant de l'application, les éléments de commutation sont, soit externes, soit directement intégrés sur la même puce que le circuit de contrôle. Sa filière technologique BiCmos «*smartmos*», offre la gamme des composants intégrés analogiques et digitaux nécessaires à ce type d'intégration. Elle offre les composants bipolaires et mos, basse tension, bas courant pour le traitement du signal analogique et numérique, et les interrupteurs haute tension/fort courant pour la commande d'actuateurs ou la conversion d'énergie.

L'utilisation de topologies classiques pour ces convertisseurs ne permet pas d'une part d'atteindre des rendements élevés et d'autre part d'obtenir des éléments de filtrage externes de faible encombrement. Aujourd'hui, pour d'autres applications faibles puissances telles que l'alimentation des cartes de PC ou celle des téléphones cellulaires, de nouvelles architectures existent et permettent d'optimiser considérablement les performances de ces fonctions de conversion au niveau de la diminution des pertes comme de l'encombrement global du dispositif. Parmi ces architectures, on peut citer par exemple les structures ZVS/ZCS qui limitent les pertes par commutation dans les semi-conducteurs ou encore les structures dites «parallèles entrelacées» à inductances couplées ou non qui permettent de réduire considérablement la taille des éléments passifs de filtrage.

L'objectif principal des travaux de cette thèse est d'améliorer la conception des convertisseurs basse puissance pour l'électronique automobile, pour obtenir un encombrement réduit, des rendements élevés et des émissions électromagnétiques faibles.

Le Chapitre 1 est consacré à la présentation du contexte industriel de cette thèse. Les limitations imposées par les structures classiques sont ensuite présentées, et un état de l'art de solutions à fort potentiel, employées dans d'autres domaines d'application est dressé.

Le chapitre 2 est consacré à l'étude des topologies Buck quasi-résonantes à commutation douce « ZCS full-wave » et « ZVS half-wave ». L'étude du fonctionnement permet d'obtenir des règles de dimensionnement qui donnent une estimation des performances de ces structures pour l'application visée. L'étude de ces performances permet d'apprécier les avantages et inconvénients de ces topologies face au Buck simple dans le contexte automobile ciblé.

Le Chapitre 3 est consacré à l'étude de la structure Buck multiphase parallèle à commandes entrelacées et inductances séparées. L'étude de la structure permet de définir une méthode de dimensionnement des filtres externes pour le même cahier des charges, et l'évolution de l'encombrement de ces filtres avec le nombre de phases. L'augmentation du nombre de phases est faîte à densité de courant constante et rendement théorique constant.

Le Chapitre 4 est consacré à l'étude des émissions conduite dans les structures Buck simple et Buck multiphase. Associée à l'étude des filtres d'entrée et de sortie du convertisseur, l'étude des performances CEM des structures multiphase apporte un éclairage supplémentaire sur l'intérêt de ces structures pour améliorer les performances globales des convertisseurs intégrés dédiés à l'application automobile visée.

Le Chapitre 5 donne les détails relatifs au développement du convertisseur démonstrateur 5-phases intégré dans la technologie *smartmos8* de Freescale et développé dans le cadre de la thèse. Des résultats expérimentaux concluants sont ensuite présentés. Ces derniers valident les analyses théoriques précédentes ainsi que les choix qui ont été réalisés durant les travaux de cette thèse.

Chapitre 1 Convertisseurs DC-DC faible puissance pour l'automobile

1.1 Introduction 4

1.2 Contexte industriel 4

1.3 Limitations des architectures simples 7

1.3.1 Limitations liées à la topologie 7

1.3.1.1 Encombrement du filtre de sortie et réponse à un transitoire sur la charge 7

1.3.1.2 Compromis fréquence de découpage / temps de commutation 8

1.3.2 Contraintes liées à l'application automobile 9

1.3.2.1 Mesure et niveau des émissions conduites 9

1.3.2.2 Variations de la tension de batterie 12V automobile 12

1.3.3 Améliorations visées 14

1.4 Architectures DC-DC avancées 15

1.4.1 Convertisseurs à commutation douce quasi-résonants 15

1.4.1.1 Présentation générale 15

1.4.1.2 Applications 16

1.4.1.3 Application automobile – Bénéfices possibles et interrogations 17

1.4.1.4 Travaux nécessaires 19

1.4.2 Convertisseurs parallèles entrelacés 19

1.4.2.1 Présentation générale 19

1.4.2.2 Applications 21

1.4.2.3 Application automobile – Bénéfices possibles et zones d'ombre 23

1.5 Conclusion – Déroulement de l'étude 24

1.5.1 Buck de référence 24

1.5.2 Déroulement de l'étude 27

1.6 Références : 28

1.1 Introduction

L'équipe de design analogique et mixte de Freescale à Toulouse conçoit des circuits intégrés dédiés au marché de l'automobile, qu'ils soient des ASICs (Application-Specific Integrated Circuits) ou des produits « standards», pour des applications châssis, moteur, sécurité, confort et loisirs. Les contraintes associées à l'embarquement des circuits dans les véhicules sont nombreuses et variées : niveau d'intégration, coût, fiabilité, qualification pour un fonctionnement à des températures élevées, et problématiques CEM (compatibilité électromagnétique). Alors que l'ensemble des acteurs du marché se tournent vers des solutions plus économes en énergie, mais aussi plus sûres et plus accès vers l'interconnexion des fonctions et l' « infotainment », les spécifications imposée par les constructeurs et équipementiers automobile en termes de rendement et de CEM se durcissent et compliquent la tâche des concepteurs.

De nombreux produits conçus par Freescale intègrent des circuits dédiés à l'alimentation de charges diverses, telles que des microcontrôleurs embarqués, capteurs, ou dispositifs électromécaniques. Le besoin d'un rendement élevé a rendu obligatoire l'utilisation de structures à découpage au détriment des régulateurs linéaires pour bon nombre d'applications, au prix d'éléments de filtrage passifs externes volumineux et coûteux.

L'augmentation des courants d'alimentation et la multiplication des circuits embarqués induisent des contraintes en émissions conduites très sévères, et créent un besoin d'études de nouvelles topologies et de méthodes d'optimisation pour des systèmes plus performants et moins encombrants.

Ce chapitre présente en premier lieu le contexte industriel de l'étude (applications), et les technologies employées par Freescale. Les limitations imposées par les structures classiques sont ensuite présentées, et un état de l'art de solutions à fort potentiel, employées dans d'autres domaines d'application est dressé. Ces observations permettent de mieux définir la nature des améliorations qui peuvent être visées ainsi que les études qui doivent être menées pour les atteindre.

1.2 Contexte industriel

La volonté de réduire l'encombrement, le coût, le poids de l'électronique embarquée tout en multipliant les fonctions et la puissance de calcul encourage l'augmentation du niveau d'intégration. Cette tendance est à l'origine de l'avènement des convertisseurs DC-DC SoC (System on chip), qui intègrent, en plus des blocs dédiés au contrôle, tout ou partie des semiconducteurs de puissance, pour des puissances modérées allant jusqu'à la dizaine de watt. Ces convertisseurs intégrés doivent parfois cohabiter au sein de la même puce de Silicium avec d'autres circuits analogiques et mixtes (interfaces analogiques, régulateur linéaires LDO, convertisseurs analogique-numérique, etc…) afin d'optimiser le niveau d'intégration pour une application donnée.

Plusieurs leviers technologiques rendent ce niveau d'intégration possible. Le premier est l'utilisation d'une technologie Freescale silicium BiCMOS 0.25µm, nommée *smartmos8,* qui permet l'intégration de nombreux types de composants et offre la polyvalence nécessaire pour l'intégration de fonctions qui sont souvent à l'interface entre le monde de la physique (capteurs, lignes de transmission, dispositifs électromécaniques) et le monde du numérique (microcontrôleurs).

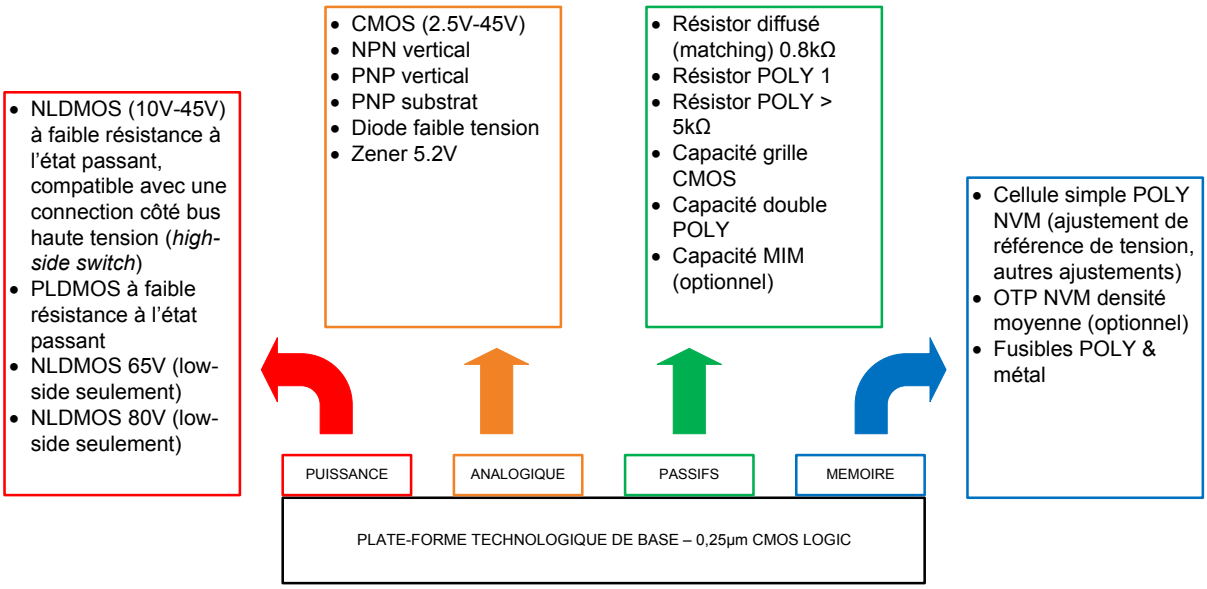


Figure 1-1- Composants de la technologie *smartmos8mv* par catégories

La technologie actuelle 0.25µm *smartmos8mv* intègre des MOS de puissance pouvant supporter des tensions jusqu'à 80V (interrupteurs de puissance et ballast), des transistors CMOS et bipolaires pour la réalisation de circuits analogiques et mixtes faibles tensions, des résistances et capacités ainsi que des cellules de mémoire principalement utilisées pour réaliser de façon numérique l'ajustement en production de paramètres internes fonctionnels (trim).

Le second levier d'intégration est l'utilisation de topologies à découpage qui offrent des rendements élevés, et donc une dissipation de puissance dans la puce de silicium suffisamment faible pour être compatible avec les boitiers de type « exposed-pad » (large surface de cuivre sous le composant, voir Figure 1-2). Ces boitiers sont prévus pour offrir une dissipation de la chaleur par le cuivre du PCB (Printed Circuit Board ou circuit imprimé) sans l'ajout de dissipateur supplémentaire.

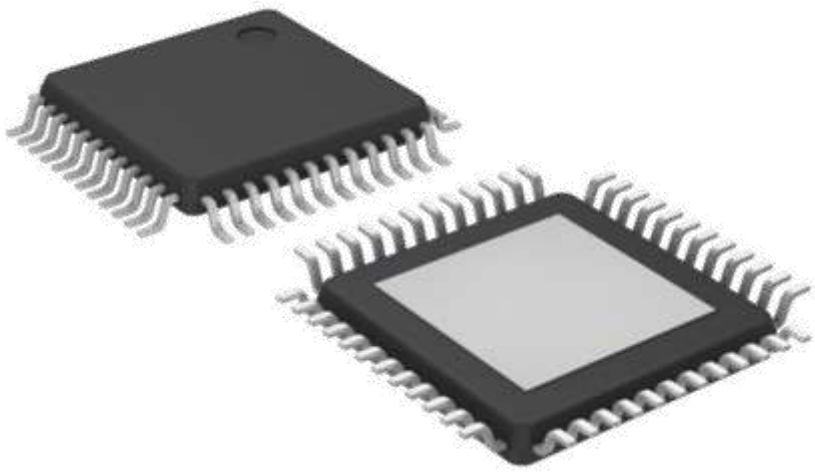


Figure 1-2 - Boitier LQFP 48 (Low profile Quad Flat Package) avec exposed-pad

La Figure 1-2 présente un boitier de type « LQFP 48 – EP ». Il s'agit d'un boitier avec 48 pattes disposées sur ses quatre côtés (4x12), un profil plat et un large pad sous le boitier. Le circuit intégré est collé à l'intérieur du boitier juste au dessus du pad. Ce pad est soudé au

plan de masse du circuit imprimé. Il permet la dissipation de la chaleur par le plan de masse du circuit imprimé.

Historiquement, les convertisseurs de type Buck, Boost et Buck-Boost ont progressivement remplacé les régulateurs linéaires pour des raisons liées à cette problématique de puissance dissipée. Le rendement d'un régulateur linéaire est directement lié à la chute de tension entre entrée et sortie. En imaginant un régulateur linéaire connecté à une tension pré-régulée de 6.5V délivrant une tension de sortie de 3.3V, l'énergie perdue sous forme de chaleur lorsque le courant de charge est de 1A est égale à (6.5V-3.3V)x1A=3.2W. Des pertes ohmiques de cette ampleur nécessiteraient l'emploi d'un composant ballast externe à la puce et d'un dissipateur dédié. Aujourd'hui les régulateurs linéaires embarqués dans les produits Freescale offrent une puissance de l'ordre de 1W maximum. Ils utilisent un composant de ballast interne ou externe et sont utilisés pour l'alimentation de charges auxiliaires peu consommatrice de courant.

Le diagramme de la Figure 1-3 présente l'évolution d'une famille de produit Freescale. Partant il y a quinze ans d'un produit intégrant l'implémentation analogique du bus LIN (Local Interconnect Network), la fonction alimentation a été ajoutée pour répondre au besoin d'une alimentation pour les microcontrôleurs toujours présents dans ces applications. D'abord réalisée par un régulateur linéaire, la montée en puissance des microcontrôleurs embarqués a rapidement impliqué une évolution vers une alimentation à découpage de type Buck.

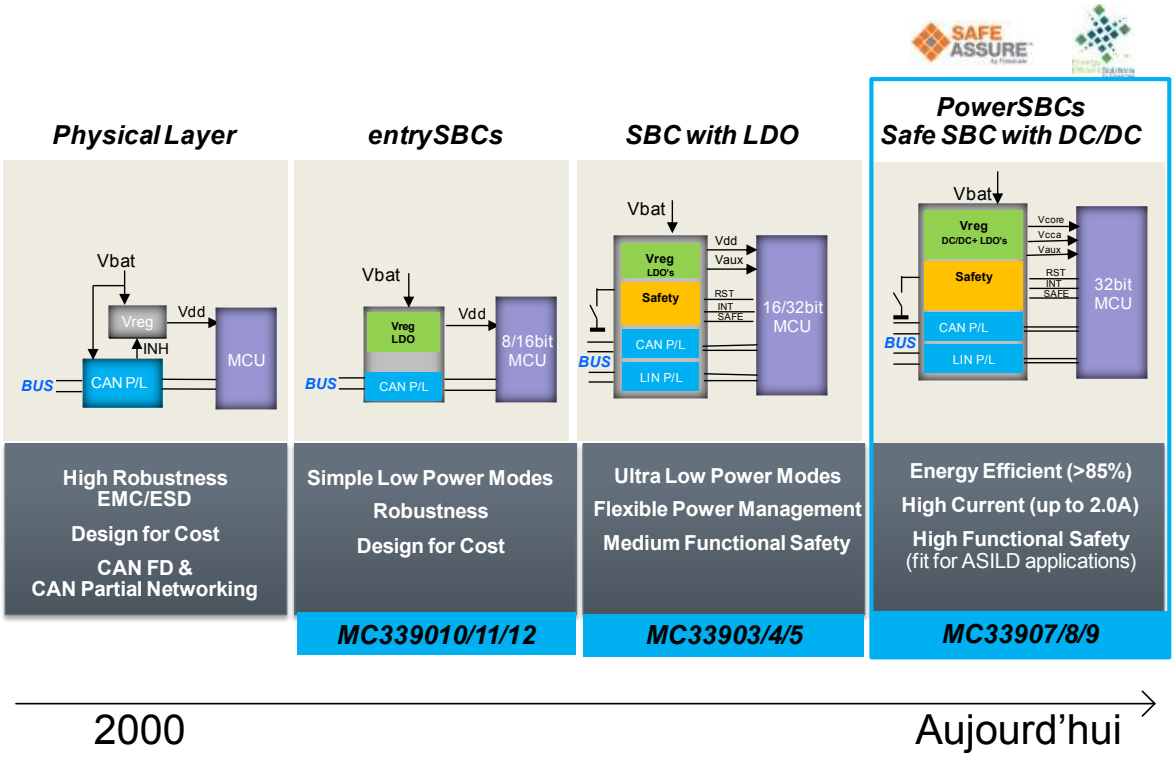


Figure 1-3 - Evolution de la famille de produit Freescale SBC

Aujourd'hui les produits en production intègrent un convertisseur Buck-Boost pour générer une tension pré-régulée à 6.5V, un convertisseur Buck dédié à l'alimentation du cœur du microcontrôleur (1.2V à 3.3V – 2A), et plusieurs LDO pour l'alimentation de charges auxiliaires.

L'évolution de cette famille de produits est emblématique. Elle suit l'évolution des caractéristiques des microprocesseurs : montée de la puissance, baisse de la tension à fournir, transitoires de charge plus importants et rapides, le tout dans un contexte embarqué soumis à des normes de compatibilité électromagnétique strictes.

1.3 Limitations des architectures simples

Les convertisseurs à découpage intégrés aux produits Freescale utilisent les topologies non isolées classiques Buck (abaisseur de tension) ou Boost (survolteur) unidirectionnelle en courant (Figure 1-4).

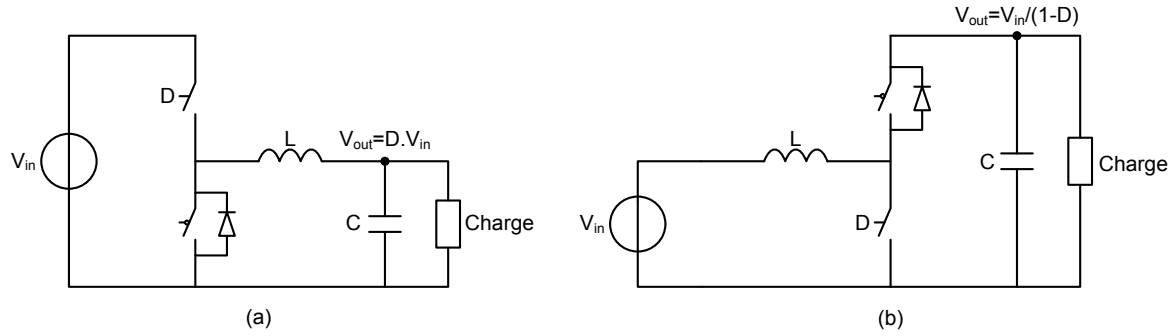


Figure 1-4 - (a) Convertisseur Buck (b) Convertisseur Boost

L'utilisation de ces structures permet, par rapport aux régulateurs linéaires, d'atteindre un rendement élevé, et donc d'atteindre une densité de puissance supérieure en abaissant ou supprimant le besoin d'un dissipateur thermique volumineux. Cependant aujourd'hui la progression des contraintes imposées dans les cahiers des charges encourage Freescale à étudier de nouvelles topologies de conversion.

1.3.1 Limitations liées à la topologie

L'utilisation des topologies basiques (à cellule de commutation unique) mène à des compromis qui limitent la montée en performance des nouveaux designs. Ces limitations sont à l'origine de cette thèse qui explore des solutions nouvelles pour permettre une montée en performance et/ou une baisse du coût global.

1.3.1.1 Encombrement du filtre de sortie et réponse à un transitoire sur la charge

Les applications de type alimentation de cœur de microcontrôleur nécessitent une réponse très rapide aux transitoires que présente la charge. Le filtre de sortie du convertisseur Buck est compris dans la boucle de régulation qui permet de maintenir la tension délivrée dans une gamme prédéfinie. L'inductance de sortie est dimensionnée pour limiter l'ondulation du courant de sortie en régime permanent. Mais plus l'inductance de sortie est élevée, plus l'énergie emmagasinée sous forme magnétique pénalise par son inertie la réponse du système aux transitoires en courant de la charge [1-1].

La volonté de réduire les filtres passifs externes et d'augmenter la bande passante de la boucle de régulation encourage la montée de la fréquence de découpage. Cependant des limitations technologiques (temps de commutation non nuls) induisent une augmentation des pertes en commutations avec la fréquence bornant ainsi les valeurs admissible de cette dernière.

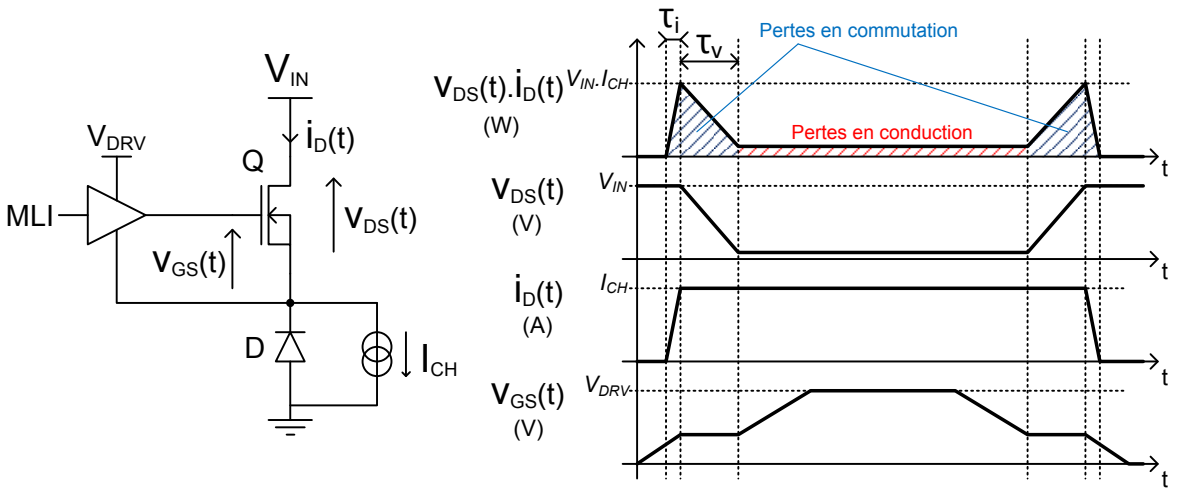


Figure 1-5 - Pertes en commutation et en conduction

$$P_{com} = V_{IN}.I_{CH}.(\tau_i + \tau_v).F_{DEC} \qquad (1\text{-}1)$$

Les pertes en commutation dans les MOSFET de puissance sont décrites par la Figure 1-5. L'équation (1-1) donne l'expression de ces pertes en commutation en fonction des temps de commutation τ_i (courant) et τ_v (tension), du courant de charge I_{CH}, de la tension en entrée V_{IN} et de la fréquence de découpage F_{DEC}. L'augmentation de la fréquence sans baisse des temps de commutation mène à l'élévation des pertes en commutation et donc à la baisse du rendement.

1.3.1.2 Compromis fréquence de découpage / temps de commutation

S'il faut limiter les temps de commutation pour maîtriser les pertes en commutation, on peut noter cependant que des commutations trop rapides élèvent le niveau des perturbations électromagnétiques conduites et rayonnées. L'élévation de la fréquence de découpage entraine également la hausse du niveau des harmoniques à haute fréquence liés aux transitoires de commutation [1-2]. Les convertisseurs à découpage sont des contributeurs importants aux problèmes de compatibilité électromagnétique (CEM) [1-2]. Or, l'automobile est un domaine d'application particulièrement sévère en termes de normes limitant les émissions électromagnétiques (voir paragraphe 1.3.2.1).

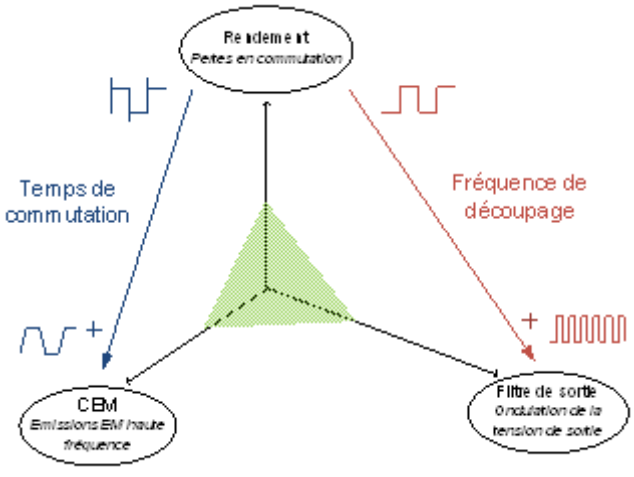


Figure 1-6 - Compromis fréquence / temps de commutation

La Figure 1-6 illustre les principes de réflexions relatifs aux jeux de contraintes observées lors du dimensionnement d'un convertisseur statique. Par exemple, afin d'améliorer le rendement, le concepteur est tenté de choisir une fréquence réduite avec des commutations rapide. Or ce dernier point provoque l'apparition de perturbations CEM plus importantes dégradant ainsi certaines performances du montage. On peut conclure que dimensionner un convertisseur Buck basique s'apparente à un enchainement de compromis pas toujours soluble sur la fréquence de découpage et la rapidité des fronts de commutation pour arriver aux performances électriques et à l'encombrement voulu tout en maîtrisant les émissions électromagnétiques.

Certains choix de conception peuvent conduire à l'utilisation de composants externes supplémentaires dédiés au filtrage des émissions conduites à haute fréquence [1-3], et donc à l'élévation du coût global du système.

1.3.2 Contraintes liées à l'application automobile

Le domaine d'application automobile impose un certain nombre de contraintes particulières. La baisse des émissions conduites est l'une des problématiques qui a le plus motivé les travaux de recherche dans le cadre de cette thèse. De plus, les spécificités de la tension d'entrée, une batterie 12V automobile délivrant une tension pouvant varier de 5 à 40V, peuvent limiter les possibilités de choix de l'architecture du convertisseur.

1.3.2.1 Mesure et niveau des émissions conduites

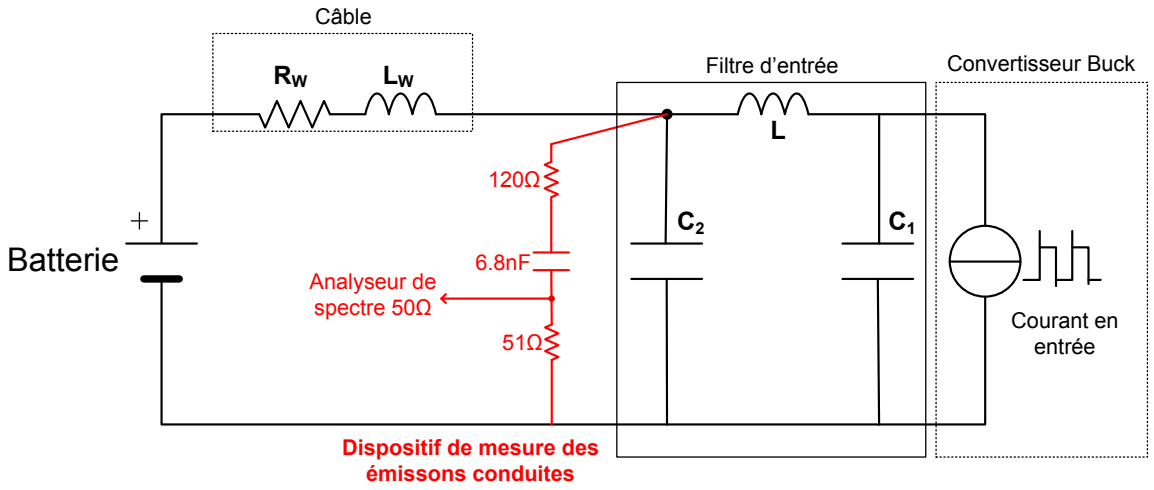


Figure 1-7 - Mesure des émissions conduites en entrée d'un convertisseur Buck [1-4]

La mesure des émissions conduites en entrée suivant la méthode décrite par [1-4] est présentée par la Figure 1-7. Si elle est destinée à caractériser le circuit intégré, elle reste sensible à l'ensemble de son environnement « système » (packaging, carte, filtre, …). Il s'agit de la mesure d'une tension étudiée dans le domaine fréquentiel à l'aide d'un analyseur de spectre dans la bande 150kHz-1GHz. Dans le contexte des applications Freescale automobile, les convertisseurs DC-DC à découpage sont aujourd'hui les principaux contributeurs des raies spectrales observées dans toute la bande de fréquence considérée, du fait des transitoires de commutation [1-2].

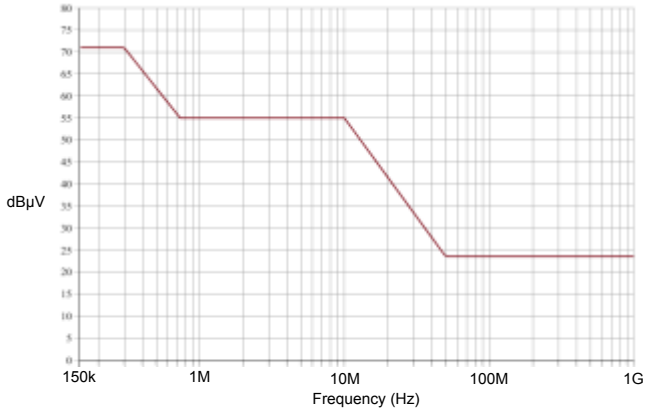


Figure 1-8 - Gabarit [1-4] s'appliquant au niveau requis en entrée des convertisseurs SoC automobile de faible puissance

Cet aspect CEM est aujourd'hui au cœur des enjeux dans la mesure où il constitue une limitation qu'aucune évolution de la technologie silicium ne semble en mesure de contourner. Aujourd'hui le bruit apporté à haute fréquence par les transitoires de commutation est parfois filtré par des filtres externes dédiés de type « snubber » [1-3] qui s'ajoutent à des filtres « basse fréquence » (harmoniques de commutation) en entrée et sortie déjà volumineux : Les niveaux d'émission visés (gabarit exemple de la Figure 1-8) sont de plus en plus contraignants. Le niveau imposé par le gabarit de la Figure 1-8 à 1MHz est de 55dBµV, soit 562µVeff en entrée de l'analyseur de spectre, soit 3.2 mVeff sur le nœud observé. Il est ainsi impossible de réaliser un convertisseur DC-DC de type Buck ayant une fréquence de commutation de l'ordre du mégahertz sans un filtre relativement imposant (filtre en π C – L – C) en entrée.

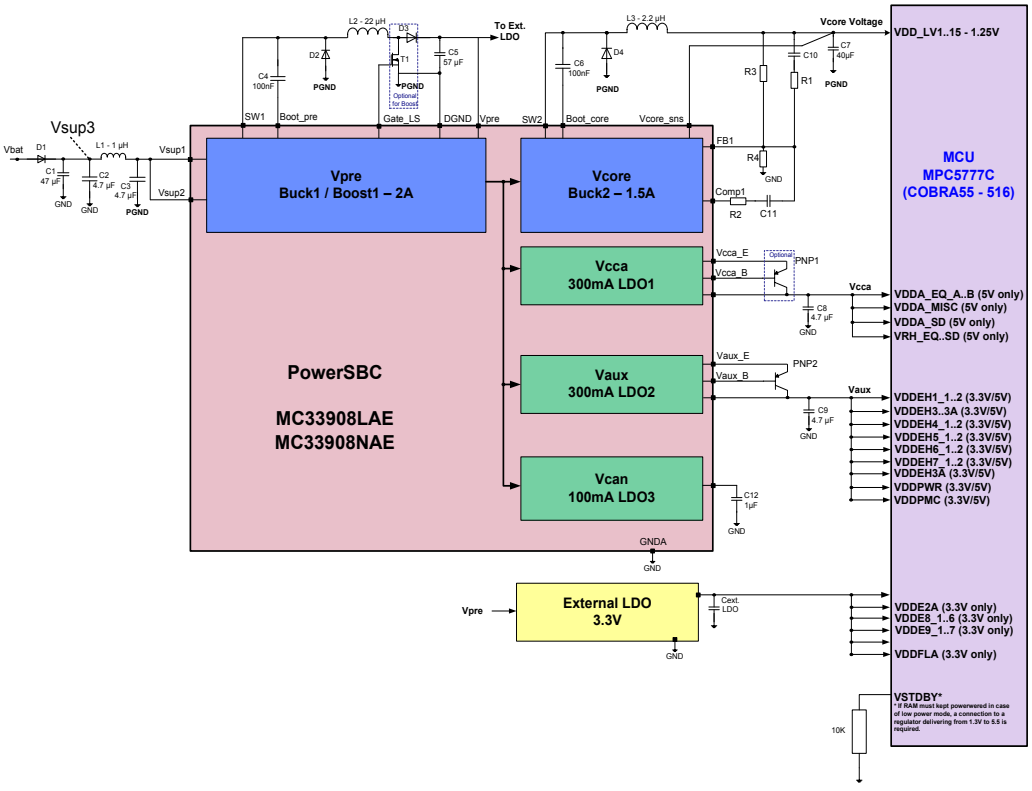


Figure 1-9 - Application Freescale alimentation de microcontrôleur 1.25V-2A.

La Figure 1-9 présente un exemple d'application d'un produit Freescale de la famille SBC. Le produit délivre via un double étage de conversion Buck-Boost (Vpre F_{DEC}=440kHz) et Buck (Vcore F_{DEC}=2.4MHz) une tension de 1.25V au cœur du microprocesseur (2A max) à partir de la batterie 12V. En entrée (à gauche) on trouve un filtre en π 4.7µF-1µH-4.7µF et une capacité plus importante de 47µF pour que le nœud connecté à la batterie ne soit pas perturbé par les appels de courant en entrée du convertisseur « Vpre » fournissant une tension pré-régulée interne à la puce et alimentant les divers régulateurs présents (1 buck et 3 LDO).

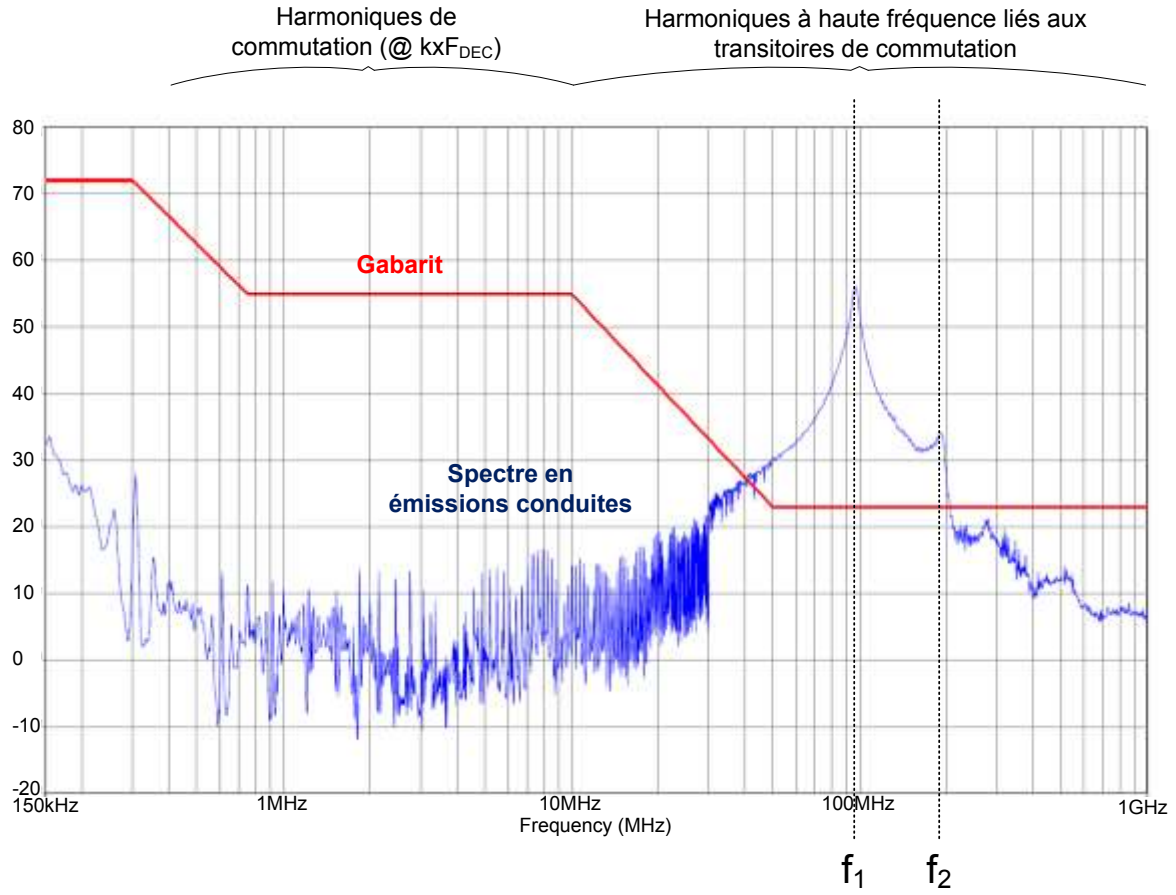


Figure 1-10 - Application PowerSBC - Emissions conduites mesurées sur le nœud Vsup3 - Vpre ON non chargé & Vcore OFF

La Figure 1-10 présente le spectre des émissions conduites en entrée (nœud connecté à la batterie via un câble) sur une carte d'application de type alimentation de microcontrôleur. La mesure concerne le convertisseur Buck-Boost Vpre du produit PowerSBC, sans charge (pas de courant commuté). L'absence de courant d'entrée explique le faible niveau des harmoniques relatives à la fréquence de découpage. En revanche les mécanismes de commutation entraînent l'apparition de perturbations à haute fréquence (f_1 et f_2). Ces perturbations sont trop hautes en fréquence pour que le filtre d'entrée soit efficace. Le problème a depuis été résolu par l'utilisation de filtres dédiés supplémentaires de type snubber.

1.3.2.2 Variations de la tension de batterie 12V automobile

La batterie automobile 12V est soumise à des variations de charge et de température qui influent sur son fonctionnement et qu'il est impératif de prendre en compte. La tension nominale délivrée est d'environ 14V. Des variations plus rapides et temporaires peuvent avoir lieu. Elles sont liées à des régimes de fonctionnement plus exceptionnels décrits par le document ISO7637 [1-5]. Elles sont prises en compte lors du développement, et font l'objet de bancs de test spécifiques pour la qualification du produit.

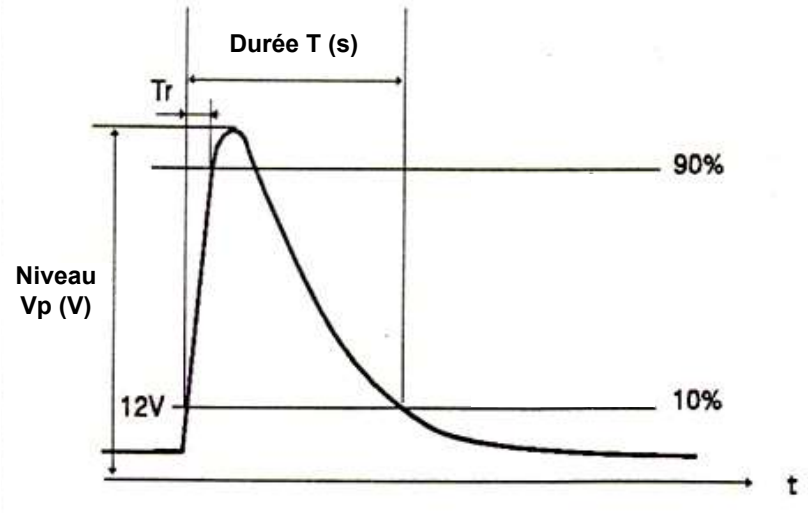


Figure 1-11 - Pulse ISO7632 n°5 "Load Dump"

La Figure 1-11 décrit l'exemple de l'impulsion standard n°5 « LOAD DUMP » d'ISO7637. L'impulsion décrit l'évolution de la tension vue par les électroniques du véhicule lorsque la batterie est déconnectée et que l'on reste alimenté par l'alternateur. Pendant cette coupure la tension monte brusquement jusqu'à une tension très supérieure à la tension nominale.

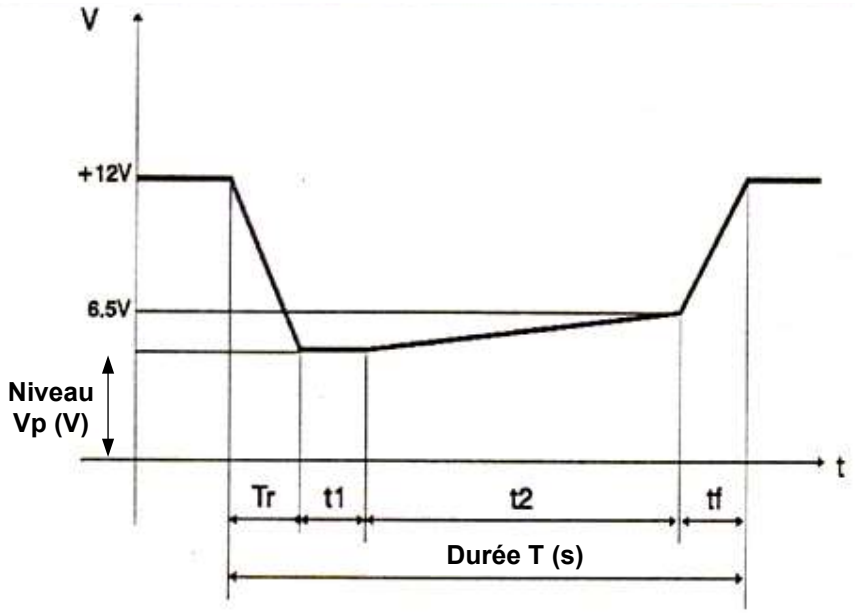
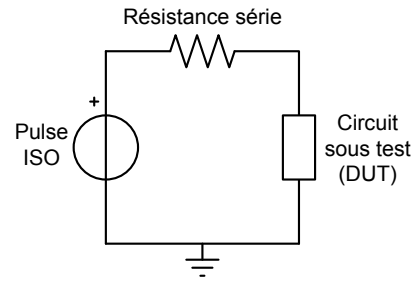


Figure 1-12 - Pulse ISO7632 n°4 "Voltage Drop"

La Figure 1-12 décrit l'exemple de l'impulsion standard n°4 « BATTERY VOLTAGE DROP » d'ISO7637. Elle décrit l'évolution de la tension délivrée au démarrage (forte charge) particulièrement lorsque la température est faible. La tension chute largement en dessous de 12V.

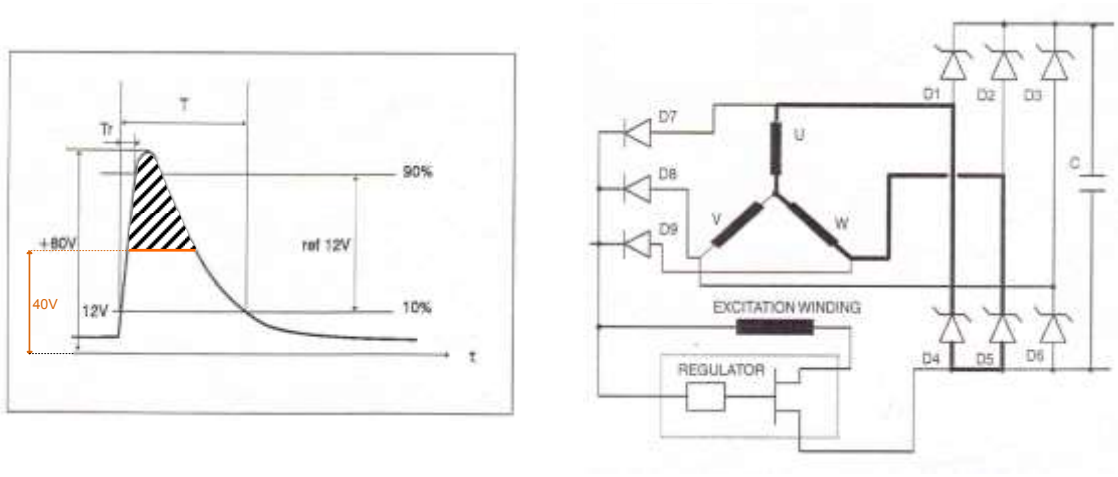
Ces régimes de fonctionnement particuliers étendent la plage de tension en entrée pour laquelle un convertisseur DC-DC connecté à la batterie doit rester fonctionnel. Plusieurs niveaux d'exigence sont définis en fonction de l'amplitude des impulsions. Le Tableau 1-1 - Pulses ISO 7632 définit ces niveaux.

Tableau 1-1 - Pulses ISO 7632



Impulsion (ISO 7637 part1)			Niveau de test Vp (V)				
Type	Résistance série (Ω)	Durée T (s)	I	II	III	IV	
1	10Ω	2ms	-25V	-50V	-75V	-100V	Supply disconnection from inductive load
2	10Ω	50µs	+25V	+25V	+75V	+100V	Sudden interruption of currents in a device connected in parallel with DUT
3a 3b	50Ω	0.1µs	-40V +25V	-75V +50V	-110V +75V	-150V +100V	Transients from switching processes
4	10Ω	20s	9V	7V	6V	5V	Figure 1-12
5	1Ω	400ms	+35V	+50V	+80V	+120V	Figure 1-11

Typiquement, les équipementiers automobiles exigent l'atteinte du niveau IV pour chaque impulsion sauf pour le type n°5 (load dump) pour lequel un niveau II ou III est exigé. Les circuits connectés à la batterie sont généralement protégés des surtensions de type « load dump » grâce à l'écrêtage de la tension par les diodes de l'alternateur (Figure 1-13). Ces considérations définissent tout de même une plage de tension de batterie étendue, de 4V ou 5V à 40V, pour laquelle le convertisseur doit rester fonctionnel.



(a) (b)

Figure 1-13 - (a) Ecrêtage de la tension batterie par l'alternateur (b) Exemple d'alternateur à diode de clamp TVS (transient-voltage-suppression)

1.3.3 Améliorations visées

L'objectif principal des travaux présentés ici est d'améliorer la conception des convertisseurs basse-puissance pour l'électronique automobile, pour obtenir un encombrement réduit, un faible niveau d'émission électromagnétique, et des rendements élevés. A surface de Silicium équivalente aux structures Buck et Boost simples actuellement utilisées, la solution doit permettre:

- La baisse des émissions conduites sans perte en commutation supplémentaire ou dispositif de filtrage externe supplémentaire.
- Une réduction de l'encombrement des composants passifs externes de filtrage
- Un fonctionnement compatible avec une connexion à la batterie

Aujourd'hui, pour d'autres applications faibles puissances telles que l'alimentation des cartes de PC ou celle de téléphones cellulaires, de nouvelles architectures existent et permettent d'optimiser considérablement les performances de ces fonctions de conversion à la fois au niveau de la diminution des pertes et de l'encombrement global du dispositif. Parmi ces architectures, on peut citer par exemple celles à commutation douce, les structures quasi-résonantes ZVS (Zero Voltage Switching) ou ZCS (Zero Current Switching), qui limitent les pertes par commutation dans les semi-conducteurs ou encore les structures dites «parallèles entrelacées» à inductances couplées ou non qui permettent de réduire considérablement la taille des éléments passifs.

1.4 Architectures DC-DC avancées

Afin d'améliorer les performances des convertisseurs statiques (rapport puissance fournie / encombrement ou masse), de nombreuses améliorations de la topologie de base (simple cellule de commutation) ont été proposées [1-1,1-6,1-7]. Suivant leur nature, les avantages et inconvénients qu'elles présentent les destineront à des applications appropriées distinctes. En d'autres termes, une architecture universelle répondant à tous les types de contraintes n'existe pas.

La perspective d'une application automobile faible puissance intégrée limite le choix à des structures compatibles avec une intégration sur Silicium. D'une part, elles doivent pouvoir fonctionner à l'aide d'interrupteurs de type MOSFET de puissance, préférentiellement à canal d'électrons (NMOS). D'autre part, la surface de silicium utilisée ne doit pas être plus importante que celle requise pour un convertisseur Buck élémentaire.

On présente ici les structures qui ont été étudiées au cours de la thèse, à savoir : les convertisseurs à commutation douce et les convertisseurs multiphases parallèles. Aucune de ces topologies n'est aujourd'hui utilisée dans le contexte automobile qui nous intéresse. Chacune présente des singularités qui peuvent répondre aux améliorations des performances souhaitées.

1.4.1 Convertisseurs à commutation douce quasi-résonants

1.4.1.1 Présentation générale

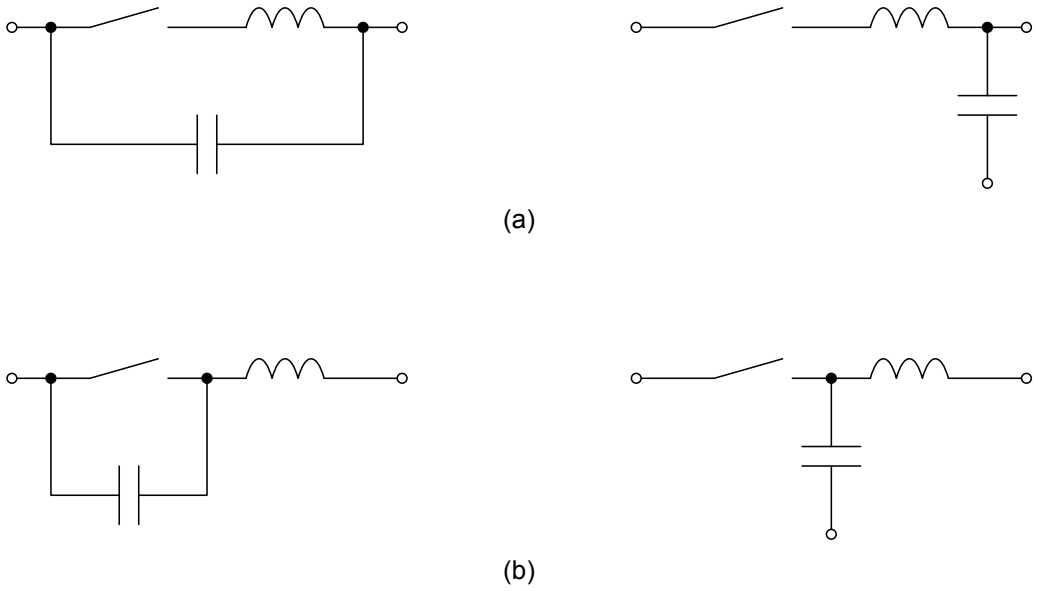


Figure 1-14- Interrupteurs résonants (a) Commutation à courant nul (b) Commutation à tension nulle

En électronique de puissance, afin d'imposer un rapport cyclique à la cellule de commutation, plusieurs techniques peuvent être utilisées. On peut mentionner par exemple : la modulation de rapports cycliques à fréquence fixe dite MLI (modulation de largeur d'impulsion), ou la modulation exploitant un phénomène de résonance, utilisée dans les convertisseurs dits « quasi-résonants » (QRC pour quasi-resonant converters). Ces derniers sont basés sur l'utilisation d'un « interrupteur résonant », qui consiste en l'association d'un

interrupteur et d'un circuit oscillant LC (Figure 1-14). Ces interrupteurs permettent soit un fonctionnement à amorçage commandé et blocage spontané (fonction thyristor) lorsque le courant passe à 0A (ZCS pour zero current switching) soit un fonctionnement à blocage commandé et amorçage spontané lorsque la tension passe à 0V (ZVS pour zero voltage switching).

Les convertisseurs quasi-résonants présentent des pertes en commutation réduites voire nulles, du fait de la commutation douce. Ils présentent également des raies spectrales hautes fréquences (liées aux commutations) de faible amplitude du fait de la forme quasi sinusoïdale des courants et tensions présentés par l'interrupteur [1-6,1-7]. Cette baisse des pertes en commutation peut permettre (à rendement constant) d'augmenter la fréquence de fonctionnement dans l'objectif de réduire l'encombrement des filtres. Cependant, il est important de noter que la fréquence de fonctionnement est variable dès lors que la tension de sortie est régulée, et dépend du courant de charge et/ou de la tension en entrée. Ce point a un impact fort sur le comportement spectral du convertisseur, sur l'évolution de son rendement en fonction des grandeurs électriques présentes et sur la limitation de la bande passante de la boucle de régulation.

1.4.1.2 Applications

Hors domaine automobile, les applications récentes des convertisseurs quasi-résonants sont par exemple les chargeurs de batterie [1-8,1-9,1-10], ou les drivers de LED *(light-emitting diodes*) [1-11]. Dans le domaine de l'automobile, on ne trouve pas d'application à ces structures quasi-résonantes simples, mais des travaux de recherche ont montré l'utilité de structures à commutation douce plus complexes et fonctionnant souvent à fréquence fixe pour améliorer le rendement des convertisseurs Buck-Boost bidirectionnels pour véhicules hybrides ou à pile à combustible [1-12,1-13].

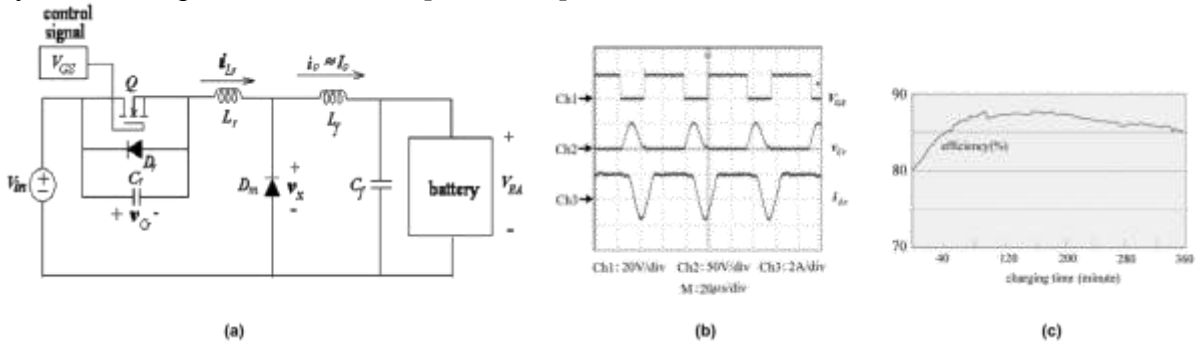


Figure 1-15 - Chargeur de batterie Buck ZVS "half-wave" - Exemple d'application [1-8] – (a) Schéma (b) Signaux temporels mesurés (c) Rendement en fonction du temps lors de la charge d'une batterie plomb 12V 4Ah

La Figure 1-15 présente un exemple d'application du convertisseur Buck ZVS. Il s'agit d'un chargeur de batterie conçu pour un rendement élevé (Figure 1-15 (c)) [1-8]. Comme on peut l'observer sur la Figure 1-15 (b), l'interrupteur Q est fermé lorsque la tension $v_{CR}(t)$ aux bornes du condensateur C_r est nulle. On a alors un amorçage spontané à 0V (amorçage de la diode de corps D_r de Q alors que i_{Lr} est négatif). L'ouverture de Q est quant à elle commandée. Ce convertisseur permet ici d'atteindre un rendement élevé tout le long du processus de charge, et présente un faible encombrement.

1.4.1.3 Application automobile – Bénéfices possibles et interrogations

Il existe quatre configurations de Buck quasi-résonants, selon que l'interrupteur résonant utilisé permette un blocage spontané à courant nul (Figure 1-16) ou un amorçage spontané à tension nulle (Figure 1-17), et d'un point de vue implémentation selon que l'interrupteur de puissance présente une diode série (type GTO) ou antiparallèle (type MOSFET).

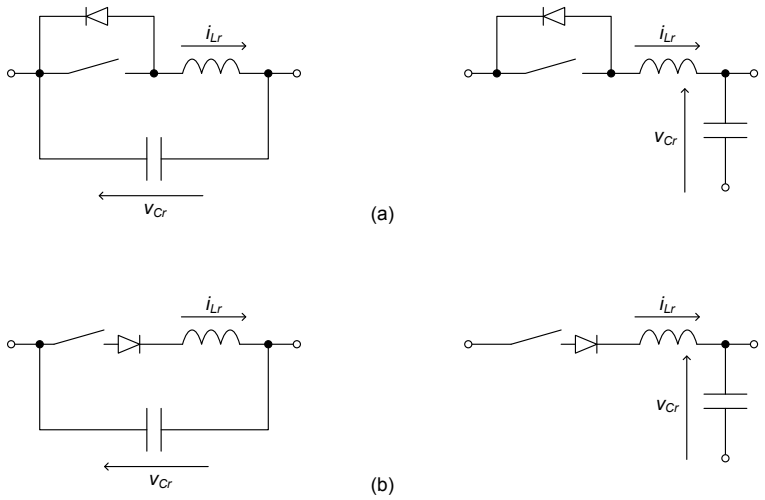


Figure 1-16 - Interrupteurs résonants mode courant (ZCS Zero Current Switch) (a) configuration onde pleine (full-wave) (b) configuration demi-onde (half-wave)

La Figure 1-16 présente quatre configurations possibles de l'interrupteur ZCS. La Figure 1-16 (a) présente les deux configurations avec un interrupteur commandé à diode anti-parallèle. Cette implémentation permet le passage d'un courant négatif dans l'interrupteur. Le blocage spontané de l'interrupteur a lieu lorsque le courant atteint 0A depuis un courant négatif. Le courant décrit donc une pleine période sinusoïdale. Dans la littérature on parle d'interrupteur ZCS full-wave, alors que les configurations de la Figure 1-16 (b) sont dénommées ZCS half-wave car le blocage de l'interrupteur a lieu à 0A depuis un courant positif.

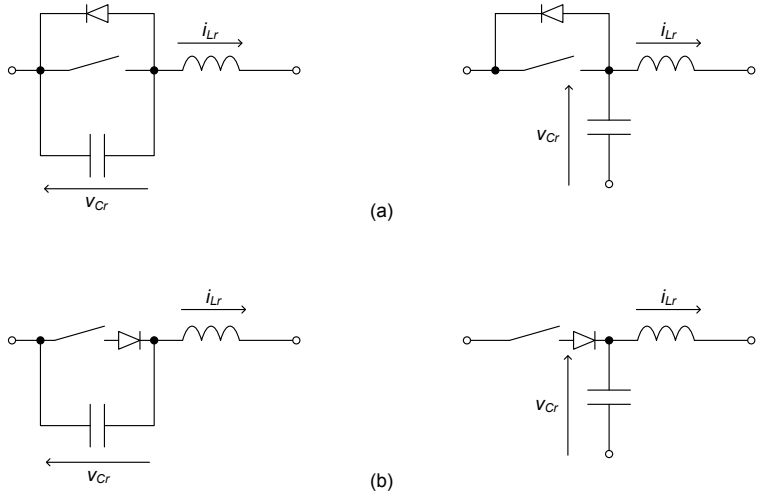


Figure 1-17 - Interrupteurs résonants mode tension (ZVS Zero Voltage Switch) (a) configuration demi onde (half-wave) (b) configuration onde pleine (full-wave)

La Figure 1-17 présente quatre configurations possibles de l'interrupteur ZCS. La Figure 1-17 (a) présente les deux configurations avec un interrupteur commandé à diode anti-parallèle. Cette implémentation interdit l'inversion de la tension aux bornes de l'interrupteur. Le blocage spontané de l'interrupteur a lieu lorsque la tension s'annule depuis une tension positive. Le courant décrit donc une demi-période sinusoïdale. Dans la littérature on parle d'interrupteur ZVS half-wave, alors que les configurations de la Figure 1-17 (b) sont dénommées ZVS full-wave car le blocage spontané de l'interrupteur a lieu à 0V depuis une tension positive.

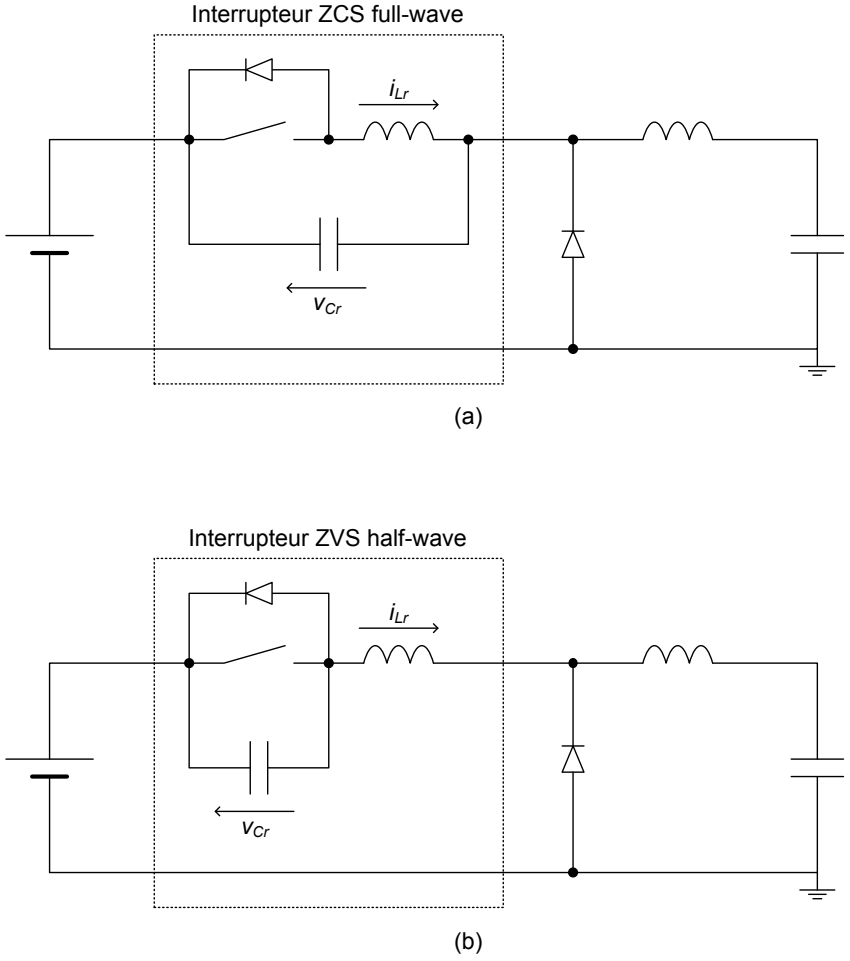


Figure 1-18 - Convertisseurs Buck (a) ZCS full-wave (b) ZVS half-wave

Les contraintes technologiques de l'étude (utilisation d'une technologie Freescale SmartMOS) impose l'utilisation d'un transistor MOSFET de puissance (interrupteur à diode de corps antiparallèle). La Figure 1-18 présente les schémas des deux topologies envisagées. Par commodité on les appellera par la suite de leur dénomination anglo-saxonne Buck ZCS full-wave et Buck ZVS half-wave.

Dans le domaine automobile, l'utilisation d'une batterie présentant de fortes variations de tensions possibles dans une gamme de valeurs étendue entraine dès lors l'obtention de fortes variations de la fréquence de fonctionnement (tension d'entrée variable et subsidiairement courant de charge variable également). Dans ce cas, la mise en œuvre d'un système régulé fonctionnant en mode quasi-résonant n'offre peut-être pas toujours un optimum de rendement et ne permet peut-être pas de réduire l'encombrement des filtres

passifs d'entrée et de sortie du convertisseur. Cette question sera abordée en détail par la suite.

De plus, l'utilisation de phénomènes de résonance fait apparaitre des valeurs de tension (ZVS) ou de courant (ZCS) de très forte amplitude au niveau des interrupteurs. Dans le cas de la topologie «ZVS half-wave », les tensions maximales qui apparaissent aux bornes de l'interrupteur sont plus importantes que la tension d'entrée. Pour le cas de la topologie «ZCS full-wave », le courant maximum circulant dans l'interrupteur est plus important que le courant de charge. Ces contraintes impactent lourdement sur le choix et la nature des interrupteurs. Dans notre cas, elles doivent rester compatibles avec la technologie *smartmos8* de Freescale.

1.4.1.4 Travaux nécessaires

Le Chapitre 2 est consacré à l'étude des architectures quasi-résonantes et donne des réponses aux questions soulevées. A l'issue d'une étude théorique analytique complète, des règles de dimensionnement sont proposées. Elles permettent d'élaborer rapidement le dimensionnement d'un convertisseur adapté à un cahier des charges donné (exemple pris pour une application automobile Freescale typique). Enfin, une comparaison systématique des performances théoriques obtenues avec les convertisseurs « quasi-résonant » avec celles d'un convertisseur Buck simple (dimensionné pour la même application) est présentée.

1.4.2 Convertisseurs parallèles entrelacés

1.4.2.1 Présentation générale

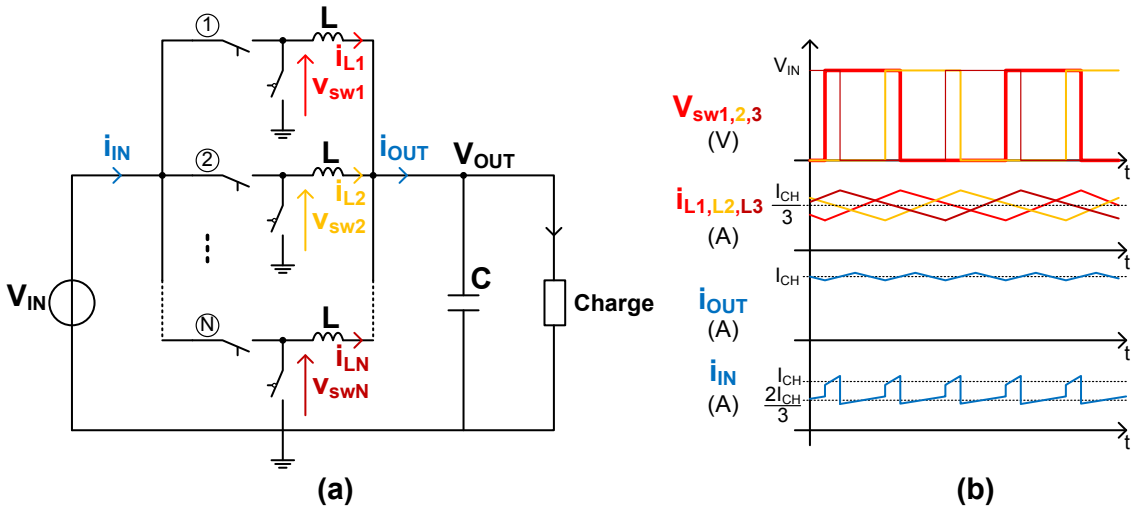


Figure 1-19 - Convertisseur Buck multiphase (a) Schéma N phases (b) Formes d'onde temporelles - Exemple trois phases parallèles entrelacées

La Figure 1-19 présente la structure d'un convertisseur Buck à N phases parallèles à commandes entrelacées. Il s'agit de la mise en parallèle de N convertisseurs élémentaires composés chacun d'une cellule de commutation et d'une inductance série L. Ils ont tous en commun un condensateur en sortie placé en parallèle avec la charge. Les inductances de filtrage sont toutes identiques ($L_1 = L_2 = L_3 = ... = L_N = L$). Les N phases parallèles sont parcourues par le même courant moyen I_{CH}/N, où I_{CH} représente le courant de charge. Dans le cas d'un système parfaitement symétrique, les signaux de commande MLI présentent le même rapport cyclique D et sont déphasés d'un angle de $2\pi/N$ afin de réduire l'ondulation de

courant de sortie [1-14]. La mise en parallèle de convertisseurs élémentaires offre de nombreux avantages :

- Grâce à un entrelacement des commandes, une forte réduction de l'ondulation du courant de sortie est obtenue. La forme d'onde de ce courant présente une fréquence apparente égale à N fois la fréquence de découpage. Concernant le courant d'entrée, on peut noter qu'il bénéficie d'une réduction de son amplitude crête-à-crête d'un facteur N (Figure 1-20) tout en montrant également cette forte fréquence apparente. Ces propriétés permettent de réduire considérablement la taille des filtres d'entrée et de sortie [1-1].

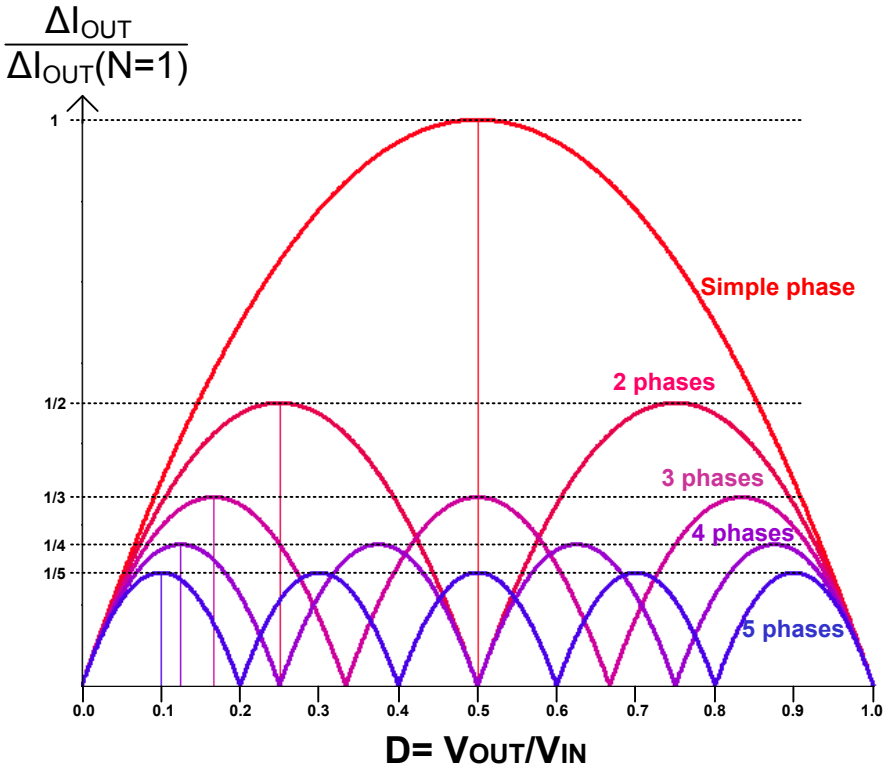


Figure 1-20 - Ondulation du courant en sortie fonction du rapport cyclique et du nombre de phases mises en parallèle

- L'inductance équivalente du convertisseur est N fois plus petite que celle présente dans chaque phase. Ainsi, une réponse plus rapide aux transitoires de courant sur la charge est obtenue. En effet, pour un même point de fonctionnement (même courant de charge), le convertisseur multi-phases a besoin de stocker moins d'énergie dans ses inductances qu'un convertisseur classique. A contrainte d'ondulation de tension constante, cette propriété permet d'abaisser la valeur de la capacité de sortie (Figure 1-21), qui absorbe les transitoires de charge [1-1].

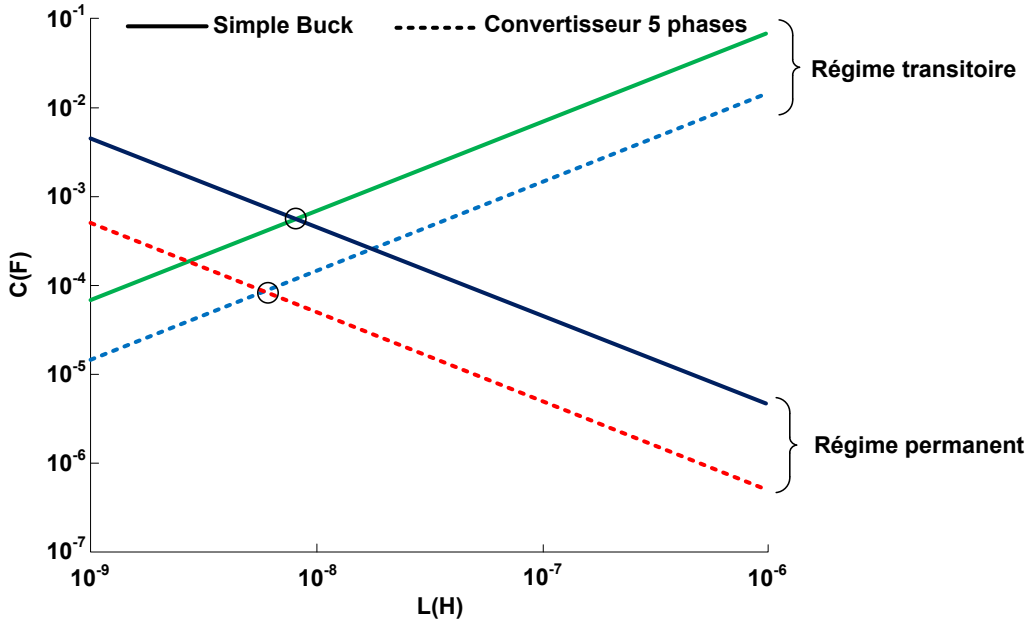


Figure 1-21 – Représentation des contraintes d'ondulation de tension de sortie en fonction du nombre de phases pour le dimensionnement des composants passifs L et C du convertisseur [1-1].

- La possibilité d'obtenir des courants de fortes valeurs sur la charge avec l'utilisation de composants de faible calibre en courant (semi-conducteurs et inductances de bras). Cette propriété permet, la plupart du temps, de pouvoir utiliser des composants de taille réduite et ainsi d'élever la fréquence de découpage du système [1-1]
- Une distribution de la puissance sur plusieurs phases peut éventuellement permettre d'offrir une meilleure gestion thermique du convertisseur [1-1]
- Sa structure par nature « modulaire » permet notamment d'accélérer les phases de design nécessaires pour adapter le convertisseur à un nouveau cahier des charges [1-15], l'ajout ou le retrait d'une phase permettant d'adapter aisément le système à une contrainte en courant différente.

Un couplage magnétique des phases entre elles à l'aide d'éléments magnétiques (transformateurs inter-phases, coupleurs monolithiques) est possible. Ce procédé permet de réduire considérablement l'ondulation du courant présent dans chaque phase, entrainant de ce fait une baisse significative des pertes dans les semi-conducteurs ainsi que dans les inductances [1-1]. Si cette technique offre des perspectives intéressantes, elle ne sera pas néanmoins étudiée dans ce mémoire. En effet, dans le cadre pratique (industriel) de l'étude, des coupleurs de faible calibre en courant et qualifiés en température pour le domaine automobile (-40°C à +150°C) ne sont pas actuellement disponibles.

1.4.2.2 Applications

Dans la gamme des faibles puissances (100W à 150W), ces architectures (multiphases entrelacées couplées) sont aujourd'hui mises à profit pour les applications VRM (Voltage Regulator Module) pour l'alimentation des microprocesseurs de PC [1-1]. Dans le domaine automobile, on trouve des convertisseurs multiphase bidirectionnels dédiés à la gestion du double réseau de puissance 14V-42V [1-16].

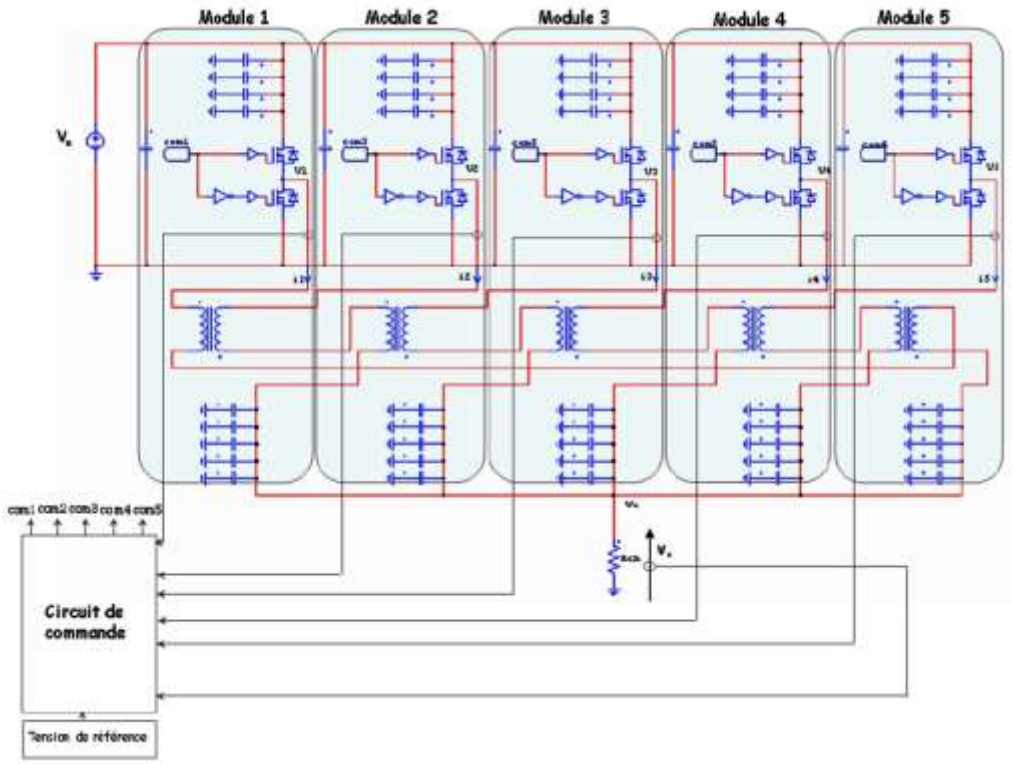


Figure 1-22 - Convertisseur 5 phases magnétiquement couplées pour application VRM 12V/1.2V-100A (structure cascade-cyclique)

La Figure 1-22 présente un convertisseur pentaphasé, à entrelacement permutée et à structure de couplage magnétique dite « cascade cyclique » pour une application de type VRM réalisé au laboratoire LAPLACE [1-1]. Pour des raisons de symétrie, il est implanté sur un circuit imprimé circulaire (Figure 1-23). Il est dimensionné pour délivrer une puissance maximale de 120W. La tension de sortie régulée Vs est de 1.2V +/-5%.

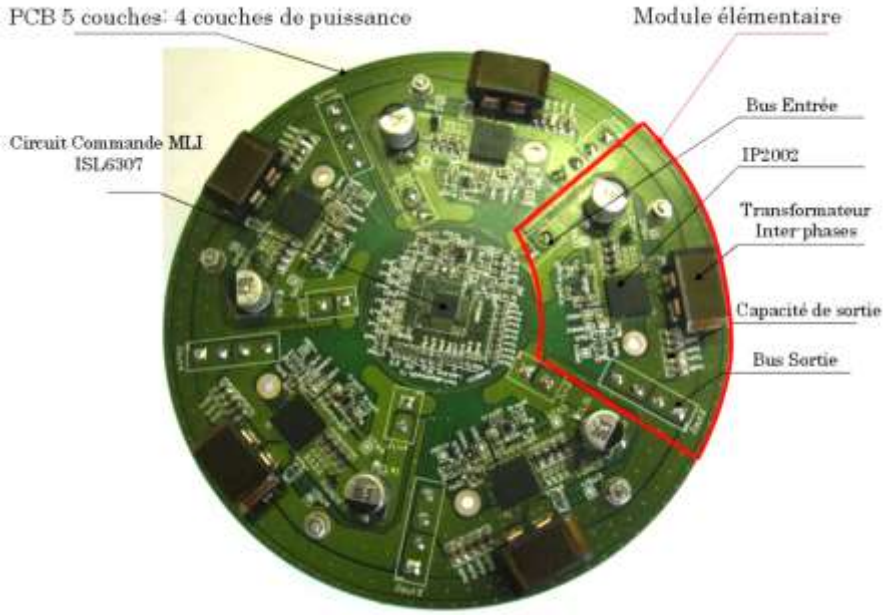


Figure 1-23 - Implémentation d'un VRM sur une carte de circuit imprimé circulaire

Chaque phase est capable de fournir 24A. La fréquence de découpage est de 500kHz, ce qui donne une fréquence apparente vue par les filtres égale à 2.5MHz. La Figure 1-24 (a) montre l'influence de l'entrelacement et du couplage magnétique interphase sur les formes d'ondes des courants de phase. On observe bien une fréquence 5 fois plus élevées que celle des signaux de commande, avec une ondulation réduite. La Figure 1-24 (b) montre la réponse du système à un transitoire de charge (courant de charge de 0 à 75A). Cette réponse prend en compte la rapidité de la boucle de régulation ainsi que la dynamique du filtre de sortie. La tension de sortie Vs ne subit alors qu'une chute d'une centaine de millivolts.

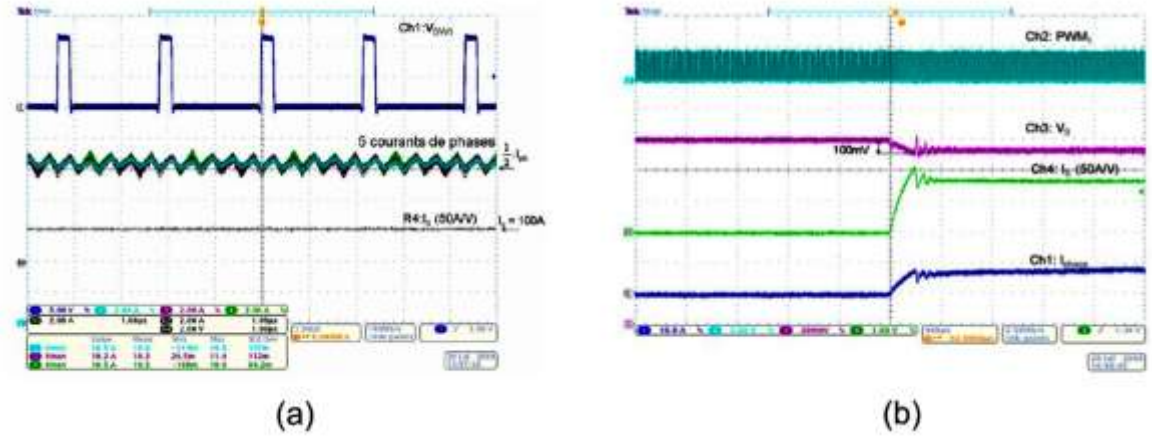


Figure 1-24 - VRM formes d'onde temporelles mesurées (a) Régime permanent (b) Réponse à un transitoire sur la charge

Cette réalisation montre les bénéfices qu'apporte la mise en parallèle de plusieurs phases entrelacées magnétiquement couplées sur l'encombrement de la capacité de sortie et sur la rapidité à répondre à des transitoires sur la charge, dans le cadre d'une application fort courant et faible tension.

1.4.2.3 Application automobile – Bénéfices possibles et zones d'ombre

Si l'intérêt des topologies parallèles est avéré pour les applications à fort courant, et plus particulièrement pour les applications fort courant/basse tension, la pertinence de leur utilisation pour des applications embarquées avec des courants de charge bien inférieurs à 100A est moins évidente.

Un premier frein concernant la multiplication des inductances du convertisseur réside dans le fait que des pattes additionnelles de connexion du circuit intégré sont requises (au minimum N-1 connexions supplémentaires pour obtenir les N nœuds de commutation des N phases parallèles). En l'absence de fournisseurs de coupleurs monolithiques dédiés à une gamme de courant faible, la problématique du volume, de l'encombrement et du prix des filtres devient prépondérante. En effet, la présence de l'inductance bobinée CMS à noyaux de type ferrite en sortie des convertisseurs Buck actuels représente un coût et un encombrement déjà considérables.

Afin de statuer sur les avantages et inconvénients des convertisseurs multiphases pour les applications qui nous intéressent, une étude détaillée du dimensionnement et de l'optimisation des filtres en sortie et en entrée doit être menée. Cette étude permettra d'obtenir une comparaison objective entre un Buck simple et un Buck N phases dédiés à la même application.

Un second point à considérer concerne l'impact CEM que peut induire la multiplication de commutations déphasées. On peut en effet craindre une élévation du niveau des émissions conduites. L'analyse des composantes harmoniques générées par les

commutations dans un convertisseur multiphase est donc nécessaire. De nouveau, une comparaison systématique sera faite entre les performances d'un Buck élémentaire et celles d'un Buck multiphase.

1.5 Conclusion – Déroulement de l'étude

L'essentiel des travaux de thèse concerne l'étude et la comparaison d'architectures pour une application identifiée faible puissance haute fréquence automobile (3.3V de tension de sortie, courant de charge maximal de 1A). Cette comparaison doit être réalisée entre des systèmes dont le dimensionnement a été optimisé pour répondre au même cahier des charges. Pour cette raison, le convertisseur Buck élémentaire, présenté ci-dessous, sera considéré comme un élément de référence.

1.5.1 Buck de référence

Chaque structure étudiée est comparée à un convertisseur Buck à cellule de commutation unique de référence. Cette méthode est particulièrement nécessaire pour l'étude des performances théoriques des convertisseurs quasi-résonnants, car aucune donnée comparative générale sur les pertes et rendement avec la structure Buck simple n'est disponible. Il s'agit d'un convertisseur Buck simple avec un interrupteur high-side de type NMOS 45V intégré de 200mΩ et une diode de recirculation externe de type Schottky. Le choix d'une cellule MOS-Diode permet d' « externaliser » (hors du packaging) les pertes liées au switch « low-side » (diode Schottky). Il est aujourd'hui très commun dans les produits Freescale pour le marché automobile (Figure 1-9). De plus, il facilite la comparaison avec les deux structures quasi-résonantes dans le Chapitre suivant, toutes deux étant basées sur une cellule de commutation quasi-résonante utilisant une diode en position low-side (Figure 1-18).

Par la suite, le même cahier des charges sera utilisé pour l'étude comparative des convertisseurs Buck multiphase, sans qu'une comparaison systématique avec le Buck de référence ici présenté soit nécessaire. En effet, tous les aspects du convertisseur multiphase étudiés dans le Chapitre 3 sont présentés avec comme paramètre le nombre de phases « N ». Le Buck simple est pris alors en compte avec le cas N=1.

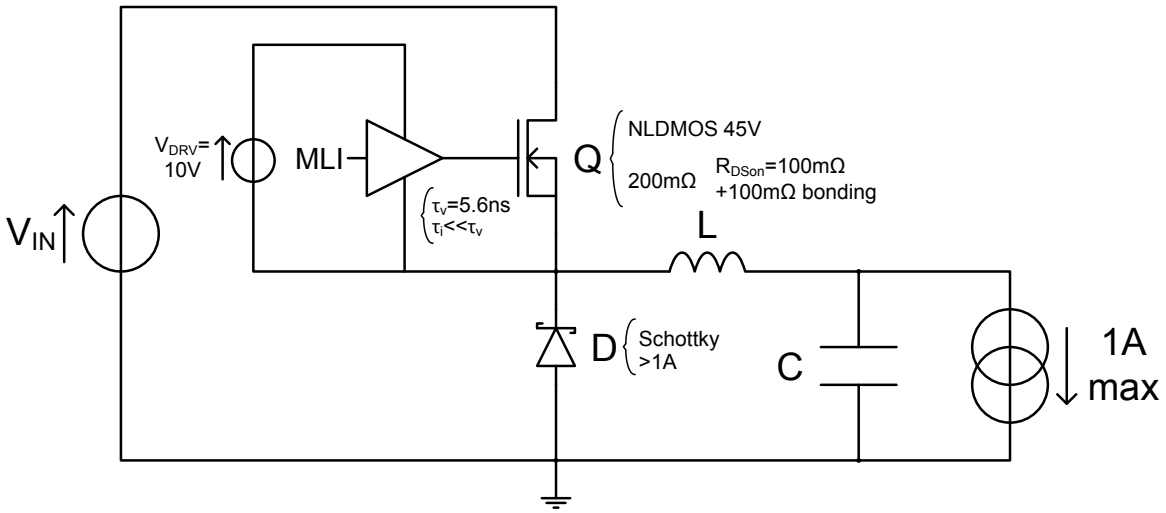


Figure 1-25 - Buck simple de référence - schéma simplifié

Le convertisseur délivre une tension de sortie de 3.3V à une charge de 1A max. On choisit une fréquence de découpage de 1MHz. Cette fréquence relativement élevée reste entièrement compatible avec la technologie et l'application faible puissance.

Tableau 1-2 - Pertes dans le Buck simple de référence

Symbole	Signification	Expression analytique
P_{CQ}	Pertes en conduction dans le MOS Q	$D.R_{DSon}.I_{CH}^{2}$
P_D	Pertes dans la diode D	$(1-D).V_{Don}.I_{CH}$
P_{SW}	Pertes en commutation dans Q	$\tau_v.F_{DEC}.V_{IN}.I_{CH}$
P_{DRV}	Pertes minimale dans le driver	$Q_G.V_{DRV}.F_{DEC}$

Le MOS de puissance Q est commandé par un driver intégré alimenté par une capacité flottante (bootstrap) sous V_{DRV}=10V. On néglige les temps de montée et de descente du courant dans le calcul des pertes en commutation. Le Tableau 1-2 décrit les pertes considérées et leur estimation au premier ordre.

Dans le Tableau 1-2, D est le rapport cyclique du signal de commande, R_{DSon} la résistance du MOSFET de puissance à l'état passant, I_{CH} le courant de charge, V_{Don} la tension inverse aux bornes de la diode de roue libre à l'état passant, τ_v le temps de montée/descente de la tension V_{SW} (ou V_{DS}) (équation 1-2), F_{DEC} la fréquence de découpage, V_{IN} la tension en entrée, Q_G la charge apportée à la grille pour l'amorçage de Q, V_{DRV} la tension d'alimentation du driver. Le temps τ_v dépend des caractéristiques du driver et de la tension V_{IN}.

$$\tau_v = \left(\frac{dt}{dV}\right).V_{IN} \qquad (1\text{-}2)$$

Avec $\frac{dt}{dV} \approx \frac{R_G}{V_{DRV}}.C_{GD}$ (R_G résistance de grille, C_{GD} capacité grille-drain du MOS saturé)

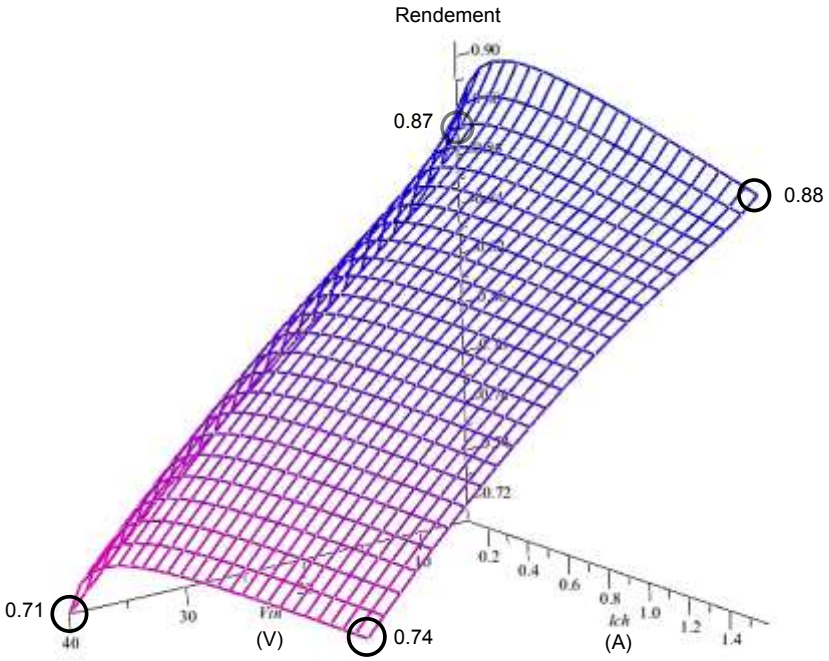


Figure 1-26 - Rendement théorique du Buck de référence en fonction de la tension en entrée et du courant de charge

La Figure 1-26 illustre l'évolution du rendement maximal théorique (équation (1-3)) en fonction du courant de charge et de la tension en entrée. Dans l'équation (1-3), la puissance P_O est la puissance délivrée à la charge. Le rendement chute à faible courant de charge, du fait principalement de la baisse de la puissance fournie. Les pertes en commutation augmentent avec le courant de charge et la tension entrée. Le rendement chute donc fortement avec la tension en entrée, plus modérément avec le courant de charge. Le convertisseur présente un rendement nominal théorique de 86%. Le

Tableau 1-3 présente la valeur des paramètres permettant le calcul des pertes et la répartition des pertes en régime nominal.

$$\varsigma_{max} = \frac{P_0}{P_O + P_{CQ} + P_D + P_{SW} + P_{DRV}} \quad (1\text{-}3)$$

Tableau 1-3 - Pertes dans le Buck simple de référence

Symbole	Condition V_{IN}=14V, V_{OUT}=3.3V, I_{CH}=0.5A	AN
P_{CQ}	R_{DSon}=200mΩ ; D=0.24	12mW
P_D	V_{Don}=0.50V (MBRS540T3G)	190mW
P_{SW}	τ_v= 5.6ns* ; F_{DEC}=1MHz	39mW
P_{DRV}	Q_G=3nC ; V_{DRV}=10V ; F_{DEC}=1MHz	30mW

*Lorsque la tension en entrée est nominale, τ_v =5.6ns, ce qui correspond à une attaque en tension de la grille de Q avec une résistance de grille de 50Ω.

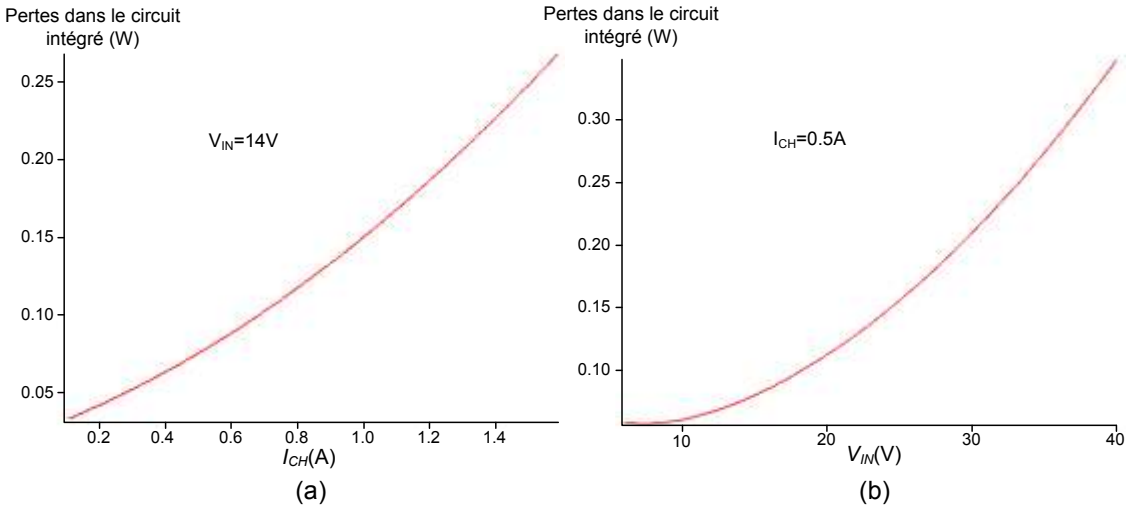


Figure 1-27 - Pertes dans le circuit intégré (a) Evolution avec le courant de charge (b) Evolution avec la tension en entrée

La puissance dissipée dans la puce de silicium (équation (1-4)) présentée dans la (Figure 1-27) reste compatible avec l'utilisation de packages type « exposed-pad » pour la dissipation de la chaleur via le plan de masse de la carte PCB. Les pertes présentes au sein de la puce peuvent être évaluées de la façon suivante :

$$P_{Si} = P_{CQ} + P_{SW} + P_{DRV} \qquad (1\text{-}4)$$

Ces données simples issues de calculs théoriques permettent dans le deuxième chapitre de comparer les performances des structures quasi-résonantes avec celles du Buck simple (même interrupteurs de puissance, mêmes circuits de commande rapprochée) dans le contexte automobile visé.

1.5.2 Déroulement de l'étude

Le chapitre 2 est consacré à l'étude des topologies Buck quasi-résonantes « ZCS full-wave » et « ZVS half-wave ». L'étude du fonctionnement permet d'obtenir des règles de dimensionnement qui donnent une estimation des performances de ces structures pour la même application 3.3V-1A que le Buck simple de référence. L'étude de ces performances permet d'apprécier les avantages et inconvénients de ces topologies face au Buck simple dans le contexte automobile ciblé.

Le chapitre 3 est consacré à l'étude de la structure Buck multiphase parallèle à commandes entrelacées et inductances séparées. L'étude de la structure permet de définir une méthode de dimensionnement des filtres externes pour le même cahier des charges, et l'évolution de l'encombrement de ces filtres avec le nombre de phases. L'augmentation du nombre de phases est faîte à densité de courant constante et rendement théorique constant.

Le Chapitre 4 est consacré à l'étude des émissions conduite dans les structures Buck simple et Buck multiphase. Associée à l'étude des filtres d'entrée et de sortie du convertisseur, l'étude des performances CEM des structures multiphase apporte un éclairage supplémentaire sur l'intérêt de ces structures pour améliorer les performances globales des convertisseurs intégrés dédiées à l'application automobile visée.

Le Chapitre 5 donne les détails relatifs au développement d'un convertisseur démonstrateur 5-phases intégré dans la technologie *smartmos8* de Freescale. Des résultats

expérimentaux concluants sont ensuite présentés. Ces derniers valident les analyses théoriques précédentes ainsi que les choix qui ont été réalisés durant les travaux de cette thèse.

1.6 Références :

- [1-1] N. Bouhalli, « Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés», Thèse de doctorat en Génie électrique, soutenue le 11 dec. 2009, INPT
- [1-2] F. Costa, C. Gautier, E. Labouré, B. Revol, “La compatibilité électromagnétique en électronique de puissance”, 2013:Lavoisier.
- [1-3] C. U-Yaisom, W. Khanngern, S. Nitta, "The study and analysis of the conducted EMI suppression on power MOSFET using passive snubber circuits," *Electromagnetic Compatibility, 2002 3rd International Symposium on* , vol., no., pp.561,564, 21-24 May 2002
- [1-4] IEC 6196-4 Integrated Circuits – Measurement of electromagnetic emissions, 150 KHz to 1 GHz – Part 4: Measurement of conducted emissions - 1Ω /150Ω direct coupling method.
- [1-5] ISO 7637-2 Road Vehicles – Electrical disturbances from conduction and coupling – Part 2: Electrical transient conduction along supply lines only, Second edition, 2004
- [1-6] T.A. MEYNARD, « Commutation douce appliquée aux alimentations à découpage », Thèse de Doctorat INPT, Octobre 1988.
- [1-7] K-H Liu, R. Oruganti, F.C.Y. Lee, "Quasi-Resonant Converters-Topologies and Characteristics," in Power Electronics, IEEE Transactions on , vol.PE-2, no.1, pp.62-71, Jan. 1987
- [1-8] Y.C. Chuang, Y.L. Ke, "A Novel High-Efficiency Battery Charger With a Buck Zero-Voltage-Switching Resonant Converter," Energy Conversion, IEEE Transactions on , vol.22, no.4, pp.848,854, Dec. 2007
- [1-9] Y.C. Chuang, "High-Efficiency ZCS Buck Converter for Rechargeable Batteries," *Industrial Electronics, IEEE Transactions on* , vol.57, no.7, pp.2463,2472, July 2010
- [1-10] A.S. Werulkar, P.S. Kulkarni, "Design of a constant current solar charge controller with microcontroller based soft switching buck converter for solar home lighting system," Power Electronics, Drives and Energy Systems (PEDES), 2012 IEEE International Conference on , vol., no., pp.1,6, 16-19 Dec. 2012
- [1-11] N.N. Goryashin, A.S. Sidorov, A.S. Solomatova, "LED driver based on zero-voltage-switching buck converter with on-time control," Micro/Nanotechnologies and Electron Devices (EDM), 2013 14th International Conference of Young Specialists on , vol., no., pp.283,287, 1-5 July 2013
- [1-12] S. Waffler, J.W. Kolar, "Comparative evaluation of soft-switching concepts for bi-directional buck+boost dc-dc converters," Power Electronics Conference (IPEC), 2010 International , vol., no., pp.1856,1865, 21-24 June 2010
- [1-13] T. Endres, J. Schroder, F.W. Fuchs, "Reduction of switching losses in bidirectional DC/DC converters for automotive use," Power Electronics and Applications (EPE), 2013 15th European Conference on , vol., no., pp.1,10, 2-6 Sept. 2013

- [1-14] P. Zumel, O. Garcia, J.A. Cobos, J. Uceda , "EMI reduction by interleaving of power converters," Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE , vol.2, no., pp.688,694 vol.2, 2004
- [1-15] M. Cousineau, Z. Xiao, "Fully decentralized modular approach for parallel converter control," *Applied Power Electronics Conference and Exposition (APEC), 2013 Twenty-Eighth Annual IEEE* , vol., no., pp.237,243, 17-21 March 2013
- [1-16] J. Czogalla, L. Jieli, C.R. Sullivan, "Automotive application of multi-phase coupled-inductor DC-DC converter," Industry Applications Conference, 2003. 38th IAS Annual Meeting. Conference Record of the, vol.3, no., pp.1524,1529 vol.3, 12-16 Oct. 2003

Chapitre 2 Convertisseurs Buck Quasi-résonants à commutation douce pour une application automobile

2.1 Introduction 32

2.2 Convertisseur Buck ZVS half-wave 32

2.2.1 Fonctionnement, limitations et dimensionnement 32

2.2.1.1 Principe de fonctionnement 32

2.2.1.2 Fonctionnement aux limites 38

2.2.1.3 Fréquence de fonctionnement 39

2.2.1.4 Principes de dimensionnement 41

2.2.2 Application automobile Freescale possible 42

2.2.2.1 Dimensionnement pour une application 3.3V - 1A 42

2.2.2.2 Dimensionnement pour une application 1.2V-1A 43

2.2.2.3 Fréquence de fonctionnement 45

2.2.2.4 Pertes 46

2.2.2.5 Avantages/Inconvénients et champs d'application de la topologie 49

2.3 Convertisseur Buck ZCS Full wave 50

2.3.1 Fonctionnement, limitations et dimensionnement 50

2.3.1.1 Principe de fonctionnement 50

2.3.1.2 Fonctionnement aux limites 56

2.3.1.3 Fréquence de fonctionnement 57

2.3.1.4 Principes de dimensionnement 58

2.3.2 Application automobile Freescale possible 59

2.3.2.1 Dimensionnement pour une application 3.3V - 1A 59

2.3.2.2 Fréquence de fonctionnement 62

2.3.2.3 Rendement 63

2.3.2.4 Avantages/Inconvénients et champs d'application 65

2.3.3 Synthèse - Performances des structures quasi-résonantes étudiées 66

2.4 Références : 67

2.1 Introduction

Les topologies quasi-résonantes présentent des avantages théoriques indéniables. Elles présentent des pertes en commutation réduites du fait de l'obtention d'une commutation des interrupteurs sur un zéro soit de courant soit de tension [2-1 ; 2-2]. Ceci permet, dans certaines applications, d'envisager d'augmenter la fréquence de découpage afin d'obtenir une réduction de l'encombrement des composants passifs de filtrage. On note cependant qu'aucune application de ces topologies dans le domaine automobile faible puissance n'est mentionnée dans la littérature. En effet, certains comportements inhérents à ces structures, comme l'apparition d'une fréquence de découpage variable pour un dispositif régulé (fonctionnement en T_{ON} ou T_{OFF} constant), ou l'apparition d'une amplitude élevée du courant (ZCS) ou de la tension (ZVS) dans la cellule de commutation [2-1], peuvent s'avérer problématiques dans certains cas. Dans le contexte d'une utilisation d'un convertisseur connecté à une batterie automobile (tension d'entrée fortement variable), le rendement peut être parfois très dégradé ainsi que les performances CEM du système. Il est nécessaire d'évaluer ces structures pour un cahier des charges précis et d'étudier théoriquement les performances qui peuvent être atteintes lors de leur utilisation dans un contexte automobile.

L'ensemble des données théoriques obtenues sont alors comparées à celles que peut fournir un convertisseur Buck simple similaire, c'est-à-dire :

- utilisant les mêmes interrupteurs de puissance (surface de silicium constante)
  Ce choix permet de simplifier l'étude mais on ne peut pas considérer qu'il s'agit d'un optimum pour les structures quasi-résonantes étudiées. S'il s'avère que l'une ou l'autre structure parait prometteuse dans le contexte d'étude, l'optimisation du dimensionnement des composants semiconducteurs de puissance pourra être réalisée.
- dont la fréquence de découpage F_{DEC} est égale à la fréquence de découpage minimale de la structure quasi-résonnante (dans la mesure où celle-ci peut être définie).
  On obtient ainsi, au premier ordre, une comparaison à filtres constants. On peut toutefois noter que selon la structure étudiée, le fondamental et les premiers harmoniques du courant d'entrée ne sont pas de mêmes amplitudes, ce qui peut conduire à la nécessité d'employer des moyens de filtrage sensiblement différents. L'étude de l'enveloppe spectrale du courant en entrée des structures ZVS/ZCS est présentée en annexe (Annexe 1).

L'application visée est celle présentée pour le convertisseur Buck de référence du Chapitre 1, c'est-à-dire 3.3V–1A @ F_{DEC}=1MHz. Les convertisseurs quasi-résonants étudiés sont donc dimensionnés pour que leur fréquence minimale de découpage soit égale à 1MHz. L'analyse des pertes de ces convertisseurs permet de conclure par une étude comparative du rendement obtenu avec celui présenté par le convertisseur Buck de référence à cellule de commutation unique MOS de puissance / diode Schottky externe.

2.2 Convertisseur Buck ZVS half-wave

2.2.1 Fonctionnement, limitations et dimensionnement

2.2.1.1 Principe de fonctionnement

La topologie de ce convertisseur est présentée sur la Figure 2-1. On observe que l'interrupteur de puissance est environné des deux composants passifs L_R et C_R contribuant au mécanisme de résonance. L'analyse des mécanismes de commutation (détaillés dans la suite)

montre que la durée de l'état ouvert T_{OFF} de l'interrupteur est quasi-constante (pour un couple V_{IN}, I_{CH} donné) et dépend principalement du dimensionnement des composants passifs L_R et C_R de la cellule. Dans son principe, une fermeture spontanée de l'interrupteur est obtenue lors du passage à zéro de la tension présente à ses bornes. La durée de l'état passant T_{ON} de l'interrupteur est, la plupart du temps, déterminée par une boucle de régulation permettant d'imposer la valeur de la tension de sortie.

La Figure 2-1 montre la topologie du convertisseur quasi-résonant ZVS half-wave retenue pour notre étude.

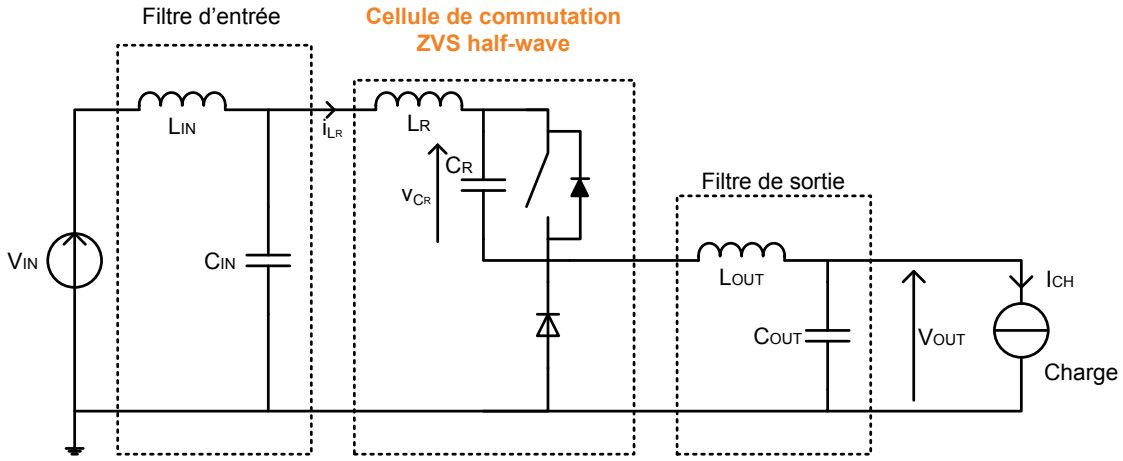


Figure 2-1 - Topologie du convertisseur quasi-résonant ZVS half-wave

Notations :

- V_{IN} : Tension d'entrée $\langle V_{IN} \rangle$: Tension d'entrée typique
- V_{OUT} : Tension de sortie
- v_{Cr} : Tension aux bornes de la capacité C_R
- i_{Lr} : Courant dans l'inductance L_R
- I_{CH} : Courant de charge
- $Z_R = \sqrt{L_R / C_R}$ impédance caractéristique de la cellule
- $\omega_R = 1 / \sqrt{L_R . C_R}$ pulsation caractéristique

Pour l'étude du fonctionnement, on considère que l'ondulation du courant de l'inductance i_L est négligeable devant le courant de charge I_{CH}. On fait ainsi l'approximation que la cellule de commutation est chargée par une source de courant idéale comme présenté dans la Figure 2-2.

Les diverses phases de fonctionnement de l'interrupteur observées durant une période peuvent être représentées soit sous forme de signaux temporels Figure 2-2b), soit dans un plan de phase $[v_{Cr} ; Z_R.i_{Lr}]$ comme le montre la Figure 2-3. Cette dernière représentation s'avèrera particulièrement utile lorsque l'on cherchera à évaluer, par la suite, l'influence de l'amplitude du courant de sortie sur le fonctionnement du convertisseur.

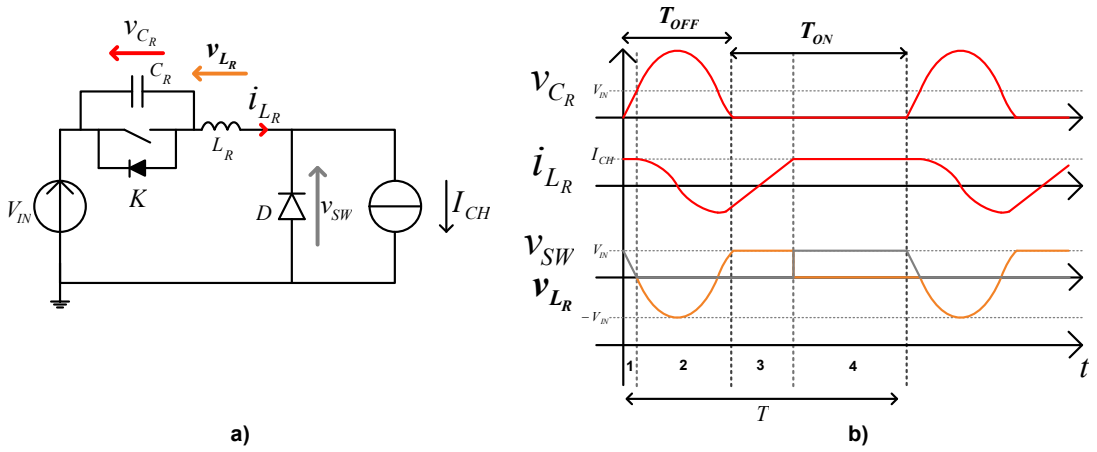


Figure 2-2 - Convertisseur ZVS half-wave en fonctionnement nominal – a) Schéma simplifié – b) Signaux temporels principaux, période divisée en quatre étapes

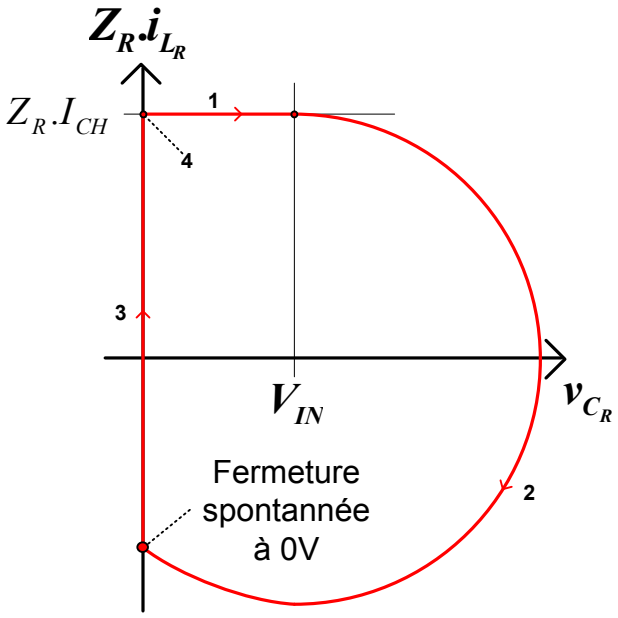


Figure 2-3 - Convertisseur ZVS half-wave en fonctionnement nominal – Représentation des variables d'état i_{Lr} et v_{Cr} dans le plan de phase.

On peut subdiviser le fonctionnement théorique du convertisseur en 4 étapes :

- 1 : Les conditions initiales de départ de cette étape sont : un interrupteur fermé, une capacité C_R initialement déchargée car court-circuitée par l'interrupteur et un courant i_{Lr} circulant dans l'inductance égal au courant de charge I_{CH}. A l'ouverture de l'interrupteur de puissance, la capacité C_R est chargée par un courant égal au courant

de charge (voir Figure 2-4). La tension V_{Cr} croît de façon constante jusqu'à ce que la tension aux bornes de la diode D s'inverse (passage de l'état bloqué à l'état passant). La condition de basculement de la diode D est $v_{Cr} = V_{IN}$. En effet, puisque le courant i_{Lr} est constant et égal à I_{CH}, la tension v_{Lr} est nulle et on peut écrire $v_{sw}=V_{IN}-v_{Cr}$. La durée de cette étape est exprimée par la formule (2.1).

$$T_1 = \frac{C_R.V_{IN}}{I_{CH}} \qquad (2.1)$$

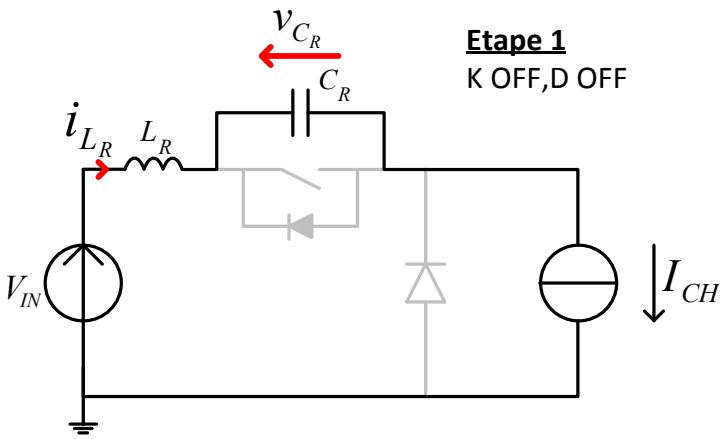


Figure 2-4 - Buck ZVS half-wave, schéma équivalent pendant la première étape

- 2 : La mise en conduction de la diode D déclenche l'oscillation du circuit L_RC_R (Figure 2-5). La Figure 2-3 montre que l'on décrit un cercle dans le plan de phase de rayon $Z_R.I_{CH}$ et de centre ($v_{Cr}=V_{IN}$; $i_{Lr}=0A$). La tension v_{Cr} tout d'abord augmente puis diminue en suivant une forme sinusoïdale. Le courant i_{Lr} (en quadrature avec cette tension) change de signe alors que v_{Cr} atteint un maximum (formule (2.2)). Ce phénomène oscillant prend fin lorsque la diode de corps de l'interrupteur high-side entre en conduction, empêchant ainsi l'inversion de la tension aux bornes de l'interrupteur. Cet événement nécessaire au fonctionnement en mode quasi-résonnant n'a lieu que si l'amplitude de l'oscillation de la tension v_{Cr} le permet. Pour cela il faut que le courant de charge soit supérieur à la valeur décrite par l'équation (2.3). Selon le rapport entre l'amplitude de l'oscillation de v_{Cr} (notée $\hat{v}_{Cr}$) et la tension en entrée V_{IN}, la durée de cette étape varie entre la moitié ($\hat{v}_{Cr} >> V_{IN}$) et les trois quarts ($\hat{v}_{Cr} = 2.V_{IN}$) de la période d'oscillation du circuit résonnant (équation (2.4)).

$$v_{Cr_{max}} = V_{IN} + Z_R.I_{CH} \qquad (2.2)$$

$$I_{CH} \geq V_{IN}/Z_R \qquad (2.3)$$

$$\frac{\pi}{\omega_R} < T_2 < \frac{3\pi}{\omega_R} \qquad (2.4)$$

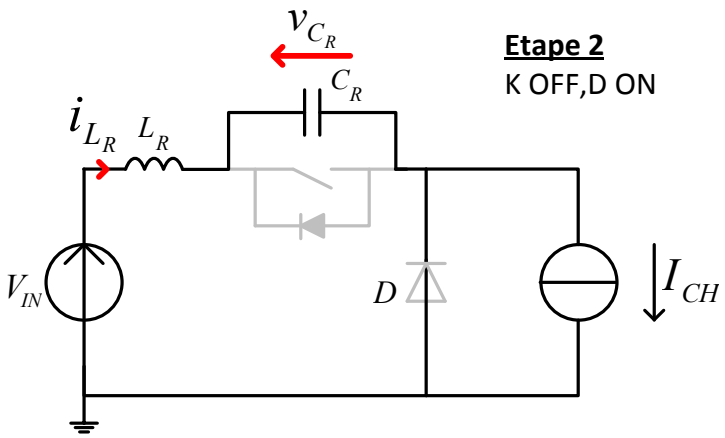


Figure 2-5 - Buck ZVS half-wave, schéma équivalent pendant la deuxième étape

- 3 : Le courant dans l'inductance L_R, qui voit à ses bornes la tension V_{IN}, croît de façon constante jusqu'à ce qu'il atteigne la valeur du courant de charge I_{CH} (Figure 2-6). Ceci entraine le blocage de la diode D. Il est important de noter que l'interrupteur doit être commandé à la fermeture avant que le courant i_{LR} n'atteigne 0A et redevienne positif. Selon le rapport entre l'amplitude de l'oscillation de v_{Cr} et la tension en entrée V_{IN}, la durée de cette étape peut être encadrée par deux valeurs (équation 2.5). On considère, dans ce calcul, une condition initiale « pire cas » sur le courant i_{Lr} correspondant au passage de $-I_{CH}$ à 0A.

$$\frac{L_R.I_{CH}}{V_{IN}} < T_3 < \frac{2.L_R.I_{CH}}{V_{IN}} \qquad (2.5)$$

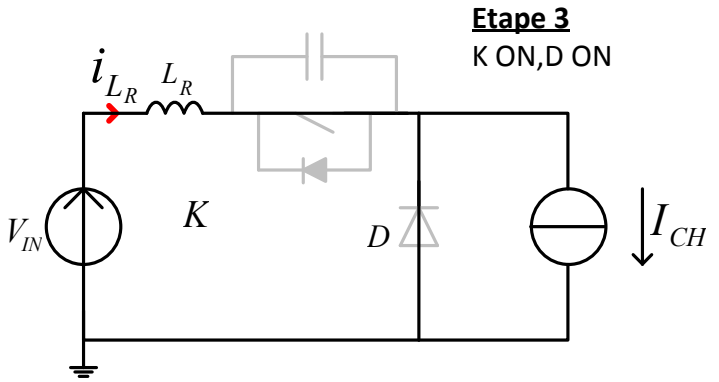


Figure 2-6 - Buck ZVS half-wave, schéma équivalent pendant la troisième étape

- 4 : l'interrupteur K est fermé, pour une durée déterminée par la boucle de régulation (Figure 2-7).

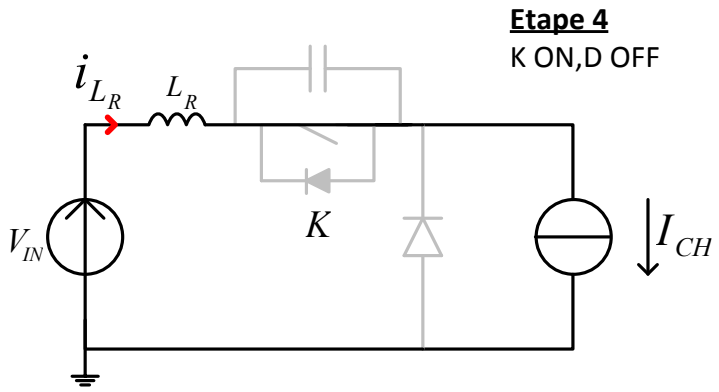
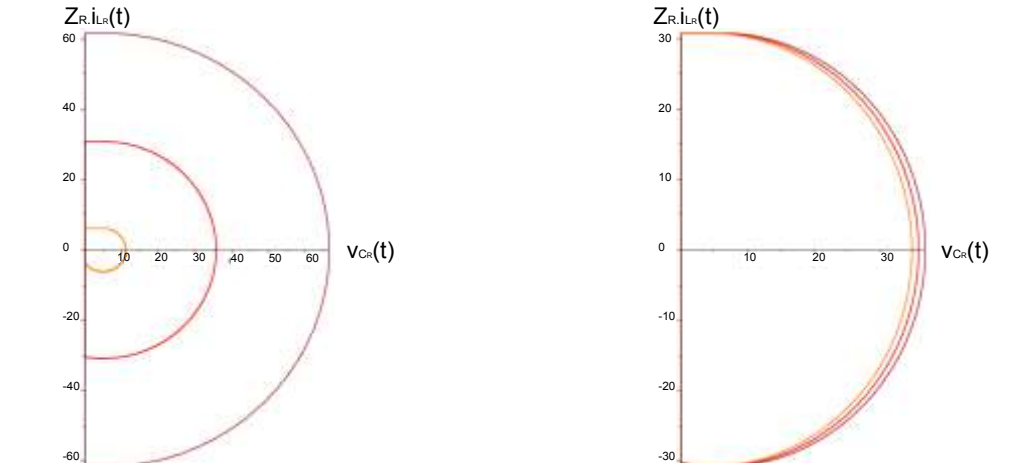


Figure 2-7 - Buck ZVS half-wave, schéma équivalent pendant la quatrième étape



Augmentation du courant de charge I_{CH} (a)

Augmentation de la tension en entrée V_{IN} (b)

Figure 2-8 - Effet de la variation du courant de charge et de la tension en entrée sur l'évolution des variables d'état $v_{Cr}(t)$ et $i_{Lr}(t)$ dans le plan de phase. (a) I_{CH}=0.1A ; 0.5A ; 1A pour $V_{IN_nominal}$=6.5V (b) V_{IN}=6V ; 6.5V ; 7V pour $I_{CH_nominal}$=0.5A

L'ensemble des étapes du fonctionnement peut être représenté dans un plan de phase [v_{Cr} ; $Z_R.i_{Lr}$]. Comme présenté par la Figure 2-8, une augmentation du courant de charge entraine l'augmentation du diamètre de la portion de cercle décrivant l'oscillation du circuit L_RC_R, c'est-à-dire entraine l'augmentation de l'amplitude de la résonnance. On observe ainsi un maximum sur $v_{Cr}(t)$ dont la valeur croît proportionnellement avec le courant de charge, comme défini par l'équation (2.2). Une variation de la tension en entrée V_{IN} entraine la translation suivant l'axe des abscisses du centre de ce cercle. Quand $Z_R >> 1\Omega$, on peut dire que la tension maximale présente aux bornes de l'interrupteur de puissance K dépend fortement du courant de charge maximal.

2.2.1.2 Fonctionnement aux limites

On peut déduire de l'étude théorique deux régimes critiques de fonctionnement.

Perte de la condition de passage à zéro de tension à faible courant de charge et forte tension d'entrée :

Pour un courant de charge minimal donné et pour une tension d'entrée maximale donnée, l'équation (2.6) déduite de l'équation (2.3) donne une condition à respecter sur le rapport L_R/C_R afin de garantir l'obtention d'un passage à zéro de tension. Si cette condition n'est pas validée, il existe alors des couples (V_{IN} ; I_{CH}) dans l'application pour lesquels la commutation douce est impossible.

$$I_{CH_{\min}} \geq V_{IN_{\max}} / Z_R \qquad (2.6)$$

On peut imaginer une solution de secours permettant de se défaire de la condition sur Z_R : déclencher la fermeture de l'interrupteur sur le minimum de la tension $v_{Cr}(t)$ si celle-ci n'atteint pas 0V. Cependant, la fermeture de l'interrupteur entrainerait la décharge de C_R dans l'interrupteur de puissance, qui verrait donc un courant potentiellement très élevé le traverser. Cette solution entraînerait des pertes en commutation accrues particulièrement lorsque la tension en entrée est élevée. Cette solution complique également le contrôle du convertisseur. Il faut être en mesure de déclencher la fermeture de l'interrupteur presque instantanément lorsque le minimum de tension est atteint pour ne pas engendrer des pertes en commutation trop conséquentes. Cette solution est donc incompatible avec une augmentation de la fréquence de découpage, nécessaire à la baisse de l'encombrement des filtres.

Ce fonctionnement critique est représenté graphiquement dans le plan de phase de la Figure 2-9 par la courbe orange. La tension $v_{Cr}(t)$ est lue sur l'axe des abscisses, le courant « mis à l'échelle » $Z_R * i_{Lr}(t)$ est lu sur l'axe des ordonnées. Une baisse du courant de charge est traduite graphiquement par une réduction du diamètre du cercle représentant l'oscillation (voir Figure 2-8(a)), alors que l'augmentation de la tension en entrée est traduite par un décalage du centre de ce cercle vers la droite (Figure 2-8(b)). Si le diamètre est encore réduit ou si le centre du cercle est encore repoussé vers la droite, le cercle ne coupe plus l'axe des ordonnées, v_{Cr} n'atteint plus 0V, et la fermeture spontanée de l'interrupteur ne peut plus être déclenchée par un passage à 0V.

Valeur maximale de la tension $v_{Cr}(t)$:

Lorsque le circuit L_RC_R entre en oscillation, la tension aux bornes de C_R atteint une valeur maximale supérieure à la tension V_{IN} (voir formule (2.2)). La valeur « majorante » (plus grande valeur possible pour v_{CR}) est atteinte lorsque la tension en entrée est maximale (V_{INmax}) ainsi que le courant de charge (I_{CHmax}).Cette valeur dépend également de Z_R. Ce fonctionnement, représentatif d'un pire-cas, est décrit par la courbe en marron dans la Figure 2-9 ci-dessous. La tension aux bornes de C_R est égale à la tension aux bornes de l'interrupteur. Elle ne doit pas dépasser la tenue en tension de la diode de corps dont la valeur est 80V (limite imposée par la technologie *smartmos8*). On peut donc exprimer une contrainte sur le rapport L_R/C_R fonction de la tenue en tension maximale de l'interrupteur de puissance K (équation (2.7)).

$$V_{IN_{\max}} + Z_R . I_{CH_{\max}} \leq 80V \qquad (2.7)$$

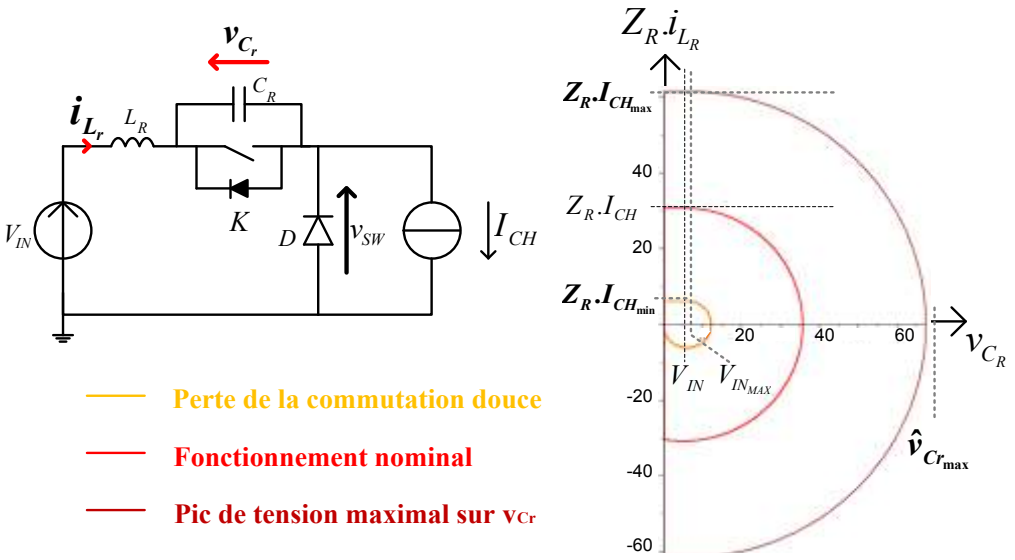


Figure 2-9 - Buck ZVS half-wave, régimes critiques représentés dans le plan de phase

2.2.1.3 Fréquence de fonctionnement

La fréquence de découpage maximale théorique est atteinte lorsque le rapport cyclique est nul (période environ égale à T_{OFF}, exemple les signaux temporels de la Figure 2-10, et donc dans le cas où la tension en entrée est maximale, et T_{ON} nul. La formule (2.8) représente un pire cas théorique qui peut être utilisé pour borner la fréquence de découpage. On réduit la durée de la période à la durée de T_{OFF} min, qui correspond à une « portion » de sinus du circuit résonnant.

$$F_{max} = \frac{1}{T_{OFF_{min}}} = \frac{3.\omega_R}{2.\pi} \qquad (2.8)$$

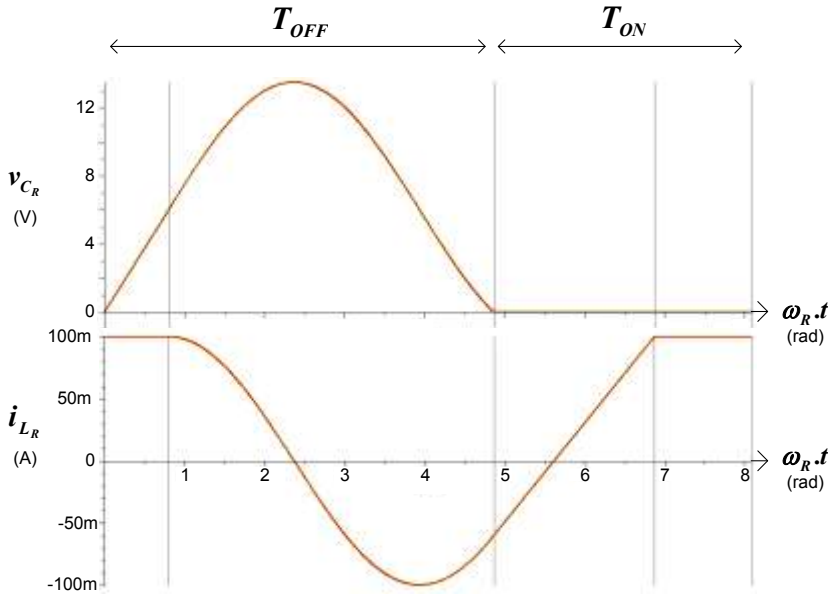


Figure 2-10 - Buck ZVS, exemple de signaux temporels avec une fréquence de fonctionnement proche de F_{max}

La fréquence minimale théorique tend vers 0Hz lorsque le temps T_{ON} tend vers l'infini (rapport cyclique tendant vers 1 avec T_{OFF} constant). On peut toutefois identifier une fréquence minimale réaliste en régime permanent à partir de la valeur de V_{INmin} (équation (2.9)). La période dépend alors principalement de la durée de l'étape 2 comme on peut le voir sur les formes d'onde temporelles de la Figure 2-11.

$$F_{\min} = \frac{\left(V_{IN_{\min}} - V_{OUT}\right)^2}{2.V_{IN_{\min}}.L_R.I_{CH_{\max}}} \qquad (2.9)$$

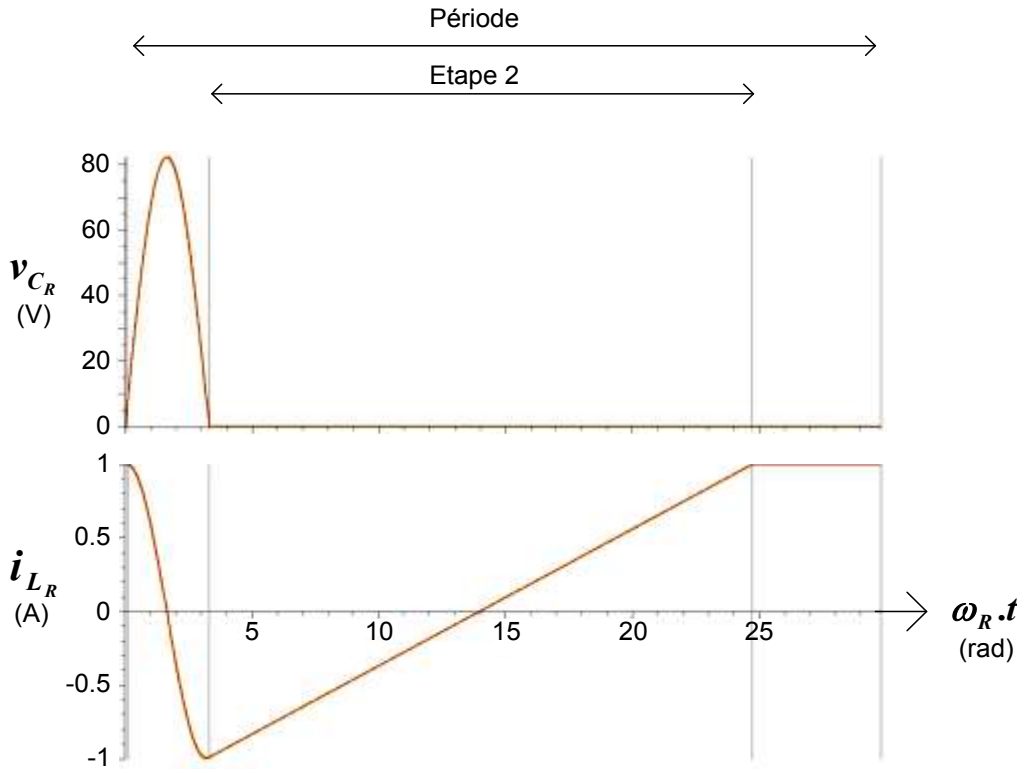


Figure 2-11 - Buck ZVS, exemple de signaux temporels avec une fréquence de fonctionnement à F_{min}

2.2.1.4 Principes de dimensionnement

Tableau 2-1 - Contraintes et règles de dimensionnement

Considération	Condition/Formule	Dimensionnement
Commutation douce Condition de passage à 0V	$Z_R I_{CH} > V_{IN}$	$Z_R \geq \frac{V_{IN_{\max}}}{I_{CH_{\min}}}$
Pic de tension sur l'interrupteur	$\hat{v} = V_{IN} + Z_R I_{CH}$	$Z_R \leq \frac{\hat{v}_{CrMAX} - V_{IN_{\max}}}{I_{CH_{\max}}}$
Fréquence minimale	$F_{\min} = \frac{(V_{IN\min} - V_{OUT})^2}{2.V_{IN\min}.L_R.I_{CH_{MAX}}}$	$L_R \leq \frac{(V_{IN\min} - V_{OUT})^2}{2.V_{IN\min}.F_{\min_{SPEC}}.I_{CH_{MAX}}}$
Fréquence maximale	$F_{\max} = \frac{2\omega_R}{3\pi}$	$\omega_R \leq \frac{3\pi}{2}.F_{\max_{SPEC}}$

Les différents régimes de fonctionnement aux limites (valeurs minimales et maximales pour V_{IN} et I_{CH}), et les conditions imposées sur la fréquence de découpage (gamme de fréquences admissibles), permettent d'exprimer les contraintes de dimensionnement du couple (L_R,C_R).

Le premier point essentiel à considérer est la conservation de la condition de commutation à 0V dans tous les cas de fonctionnement. Une fermeture de l'interrupteur sans cette condition (pas de commutation spontanée de la diode antiparallèle) entrainerait la décharge du condensateur C_R dans l'interrupteur lors de sa fermeture avec un courant élevé, provoquant ainsi des pertes importantes.

Ensuite, il faut considérer que la tension maximale admissible par les interrupteurs de puissance (contrainte technologique) doit rester supérieure au pic de tension maximal $v_{Cr_{\max}}$ obtenu. Cette contrainte va dans un sens opposé à la précédente, car on cherche ici à réduire l'amplitude de la résonnance. On est donc capable d'encadrer Z_R entre deux valeurs.

On peut ensuite définir une fréquence de découpage maximale, nominale, ou minimale. Le fait de définir une fréquence de découpage minimale permet de comparer, à filtres constants, cette topologie avec le convertisseur Buck simple de référence. En effet l'ondulation « pire cas » des courants en entrée et en sortie est atteinte lorsque la fréquence de découpage est minimale.

L'ensemble de ces considérations sont rassemblées dans le Tableau 2-1.

2.2.2 Application automobile Freescale possible

2.2.2.1 Dimensionnement pour une application 3.3V - 1A

Tableau 2-2 - Dimensionnement pour une application 3.3V – 1A connectée sur la batterie 12V

Considération	Dimensionnement	Résultat
Commutation douce Condition de passage à 0V	$Z_R \geq \frac{V_{IN_{max}}}{I_{CH_{min}}}$	$Z_R \geq 400$
Tension pic maximale	$Z_R \leq \frac{\hat{v}_{Cr\,max} - V_{IN_{max}}}{I_{CH_{max}}}$	$Z_R \leq 40$
Fréquence minimale	$L_R \leq \frac{\left(V_{IN_{min}} - V_{OUT}\right)^2}{2.V_{IN_{min}}.F_{min_{SPEC}}.I_{CH_{max}}}$	$L_R \leq 290nH$

Le Tableau 2-2 donne les résultats obtenus sur le dimensionnement des composants L_R et C_R en tenant compte des gammes de valeurs possibles pour la tension d'entrée et le courant de sortie ($4V \leq V_{IN} \leq 40V$ et $0.1A \leq I_{CH} \leq 1A$).

La Figure 2-12 montre le schéma du convertisseur envisagé. Comme le nœud commun à L_R et C_R atteint des valeurs négatives, il faut noter que ce système contraint à utiliser un transistor de type PMOS. En effet, dans le cas d'un transistor de type N, la présence d'une tension nulle sur sa grille ne suffirait pas à assurer son blocage inconditionnel. De plus, on peut noter que l'utilisation d'un PMOS de puissance high-side contraint à implémenter un driver référencé à la tension d'entrée V_{IN}. Enfin, une diode Schottky antiparallèle est ajoutée afin d'éviter de faire circuler un courant dans la diode de corps du transistor (durant l'étape 2). On souhaite, en effet, éviter toute injection de porteurs dans le substrat de la puce lors d'un passage de courant négatif dans l'interrupteur dû à la présence d'un transistor PNP parasite inhérent à la technologie *smartmos8*.

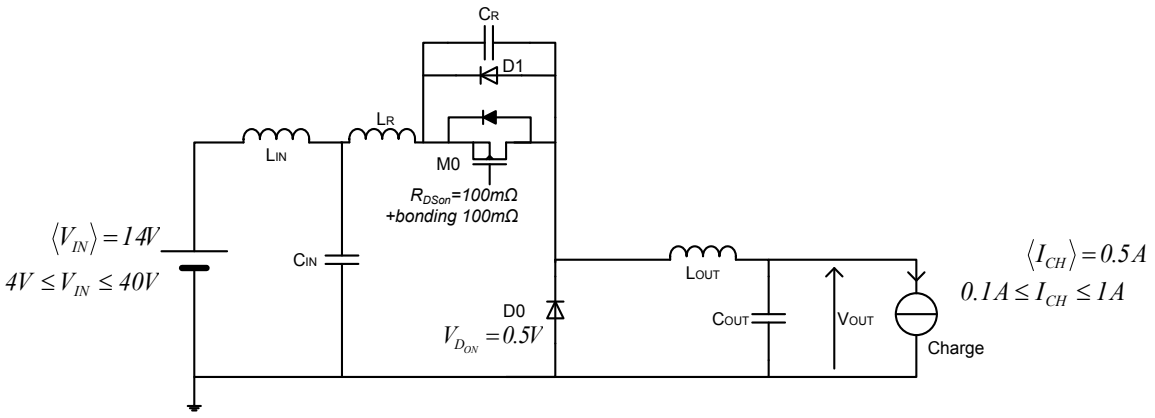


Figure 2-12- Buck ZVS half-wave – Application 3.3V 1A connectée sur la batterie

Les règles de dimensionnement définies pour le convertisseur ZVS half-wave sont incompatibles avec le cahier des charges d'une application connectant le convertisseur à la batterie 14V. Les contraintes sur les dimensions de L_R et C_R mènent soit à un dépassement de la tension maximale acceptée par la technologie aux bornes de l'interrupteur de puissance high-side M0 (80V), soit à la perte de la condition de passage à zéro de tension dès que le courant de charge est inférieur à 1A. Cette topologie ne peut donc pas être retenue pour une application automobile connectée à la batterie, telle que décrite dans le Chapitre 1.

2.2.2.2 Dimensionnement pour une application 1.2V-1A

Si un fonctionnement dans le cas d'une connexion directe du convertisseur à la batterie est impossible, on peut imaginer cependant utiliser cette structure pour une application connectant le convertisseur à une tenson pré-régulée. Cette tension peut être par exemple celle fournie par le convertisseur « Vcore » du produit *powerSBC* présenté dans le Chapitre 1 (Figure 1-9). On se trouve maintenant dans le cas ou l'on souhaite délivrer en sortie une tension de 1.2V à partir d'une tension pré-régulée à 6.5V +/-0.5V. Le Tableau 2-3 donne les résultats obtenus sur le dimensionnement des composants L_R et C_R en tenant compte des spécificités de l'application ($6V \leq V_{IN} \leq 7V$ et $0.1A \leq I_{CH} \leq 1A$).

Tableau 2-3 - Dimensionnement pour une application 1.2V – 1A ; Connexion à une tension d'entrée pré-régulée 6.5V

Considération	Dimensionnement	Résultat
Commutation douce Condition de passage à 0V	$Z_R \geq \frac{V_{IN_{\max}}}{I_{CH_{\min}}}$	$Z_R \geq 70$
Tension pic maximale	$Z_R \leq \frac{\hat{v}_{Cr\max} - V_{IN_{\min}}}{I_{CH_{\max}}}$	$Z_R \leq 74$
Fréquence minimale	$L_R \leq \frac{\left(V_{IN_{\min}} - V_{OUT}\right)^2}{2.V_{IN_{\min}}.F_{\min_{SPEC}}.I_{CH_{\max}}}$	$L_R \leq 2.2\mu H$

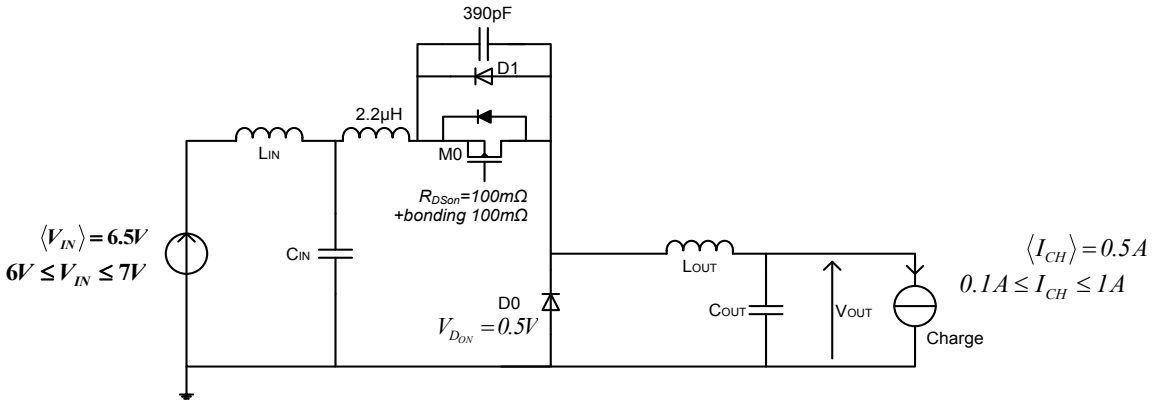


Figure 2-13 – Buck ZVS half-wave – Application 1.2V 1A connectée sur une tension d'entrée pré-régulée

Une solution aux règles définies est possible et permet le dimensionnement d'un convertisseur délivrant 1.2V-1A avec une tension en entrée de 6.5V (Figure 2-13). Le couple L_R=2.2µH et C_R=390pF est une solution adéquate aux équations du Tableau 2-3.

La figure 2-13 montre le schéma du convertisseur obtenu.

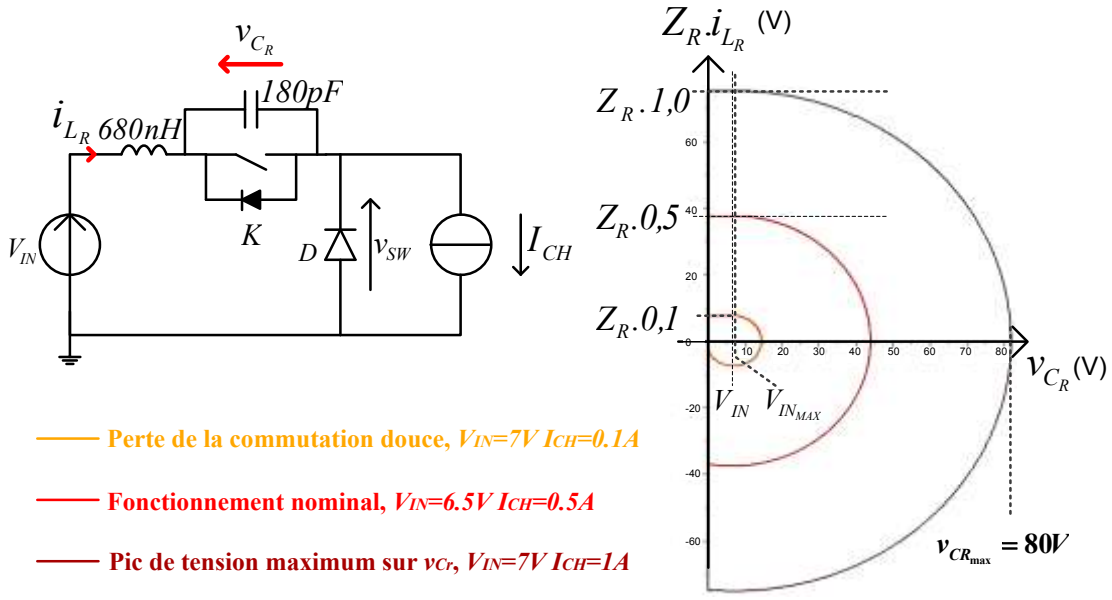


Figure 2-14 – Buck ZVS half-wave 1.6V 1A - Régimes de fonctionnement critique représentés dans le plan de phase

La Figure 2-14 permet de visualiser dans le plan de phase les régimes de fonctionnement limite du convertisseur. Lorsque le courant de charge est minimal (0.1A), la commutation douce s'opère à 0V alors que le courant i_{Lr} s'annule (1er cas critique théorique).

Lorsqu'à la fois le courant de charge et la tension d'entrée sont maximaux, une tension de 80V est atteinte aux bornes de l'interrupteur de puissance M0 (2ème cas critique théorique). Cette tension est remarquablement élevée en regard des tensions d'entrée et de sortie du convertisseur. Cette tension de 80V correspond à la limite imposée par la technologie *smartmos8*.

2.2.2.3 Fréquence de fonctionnement

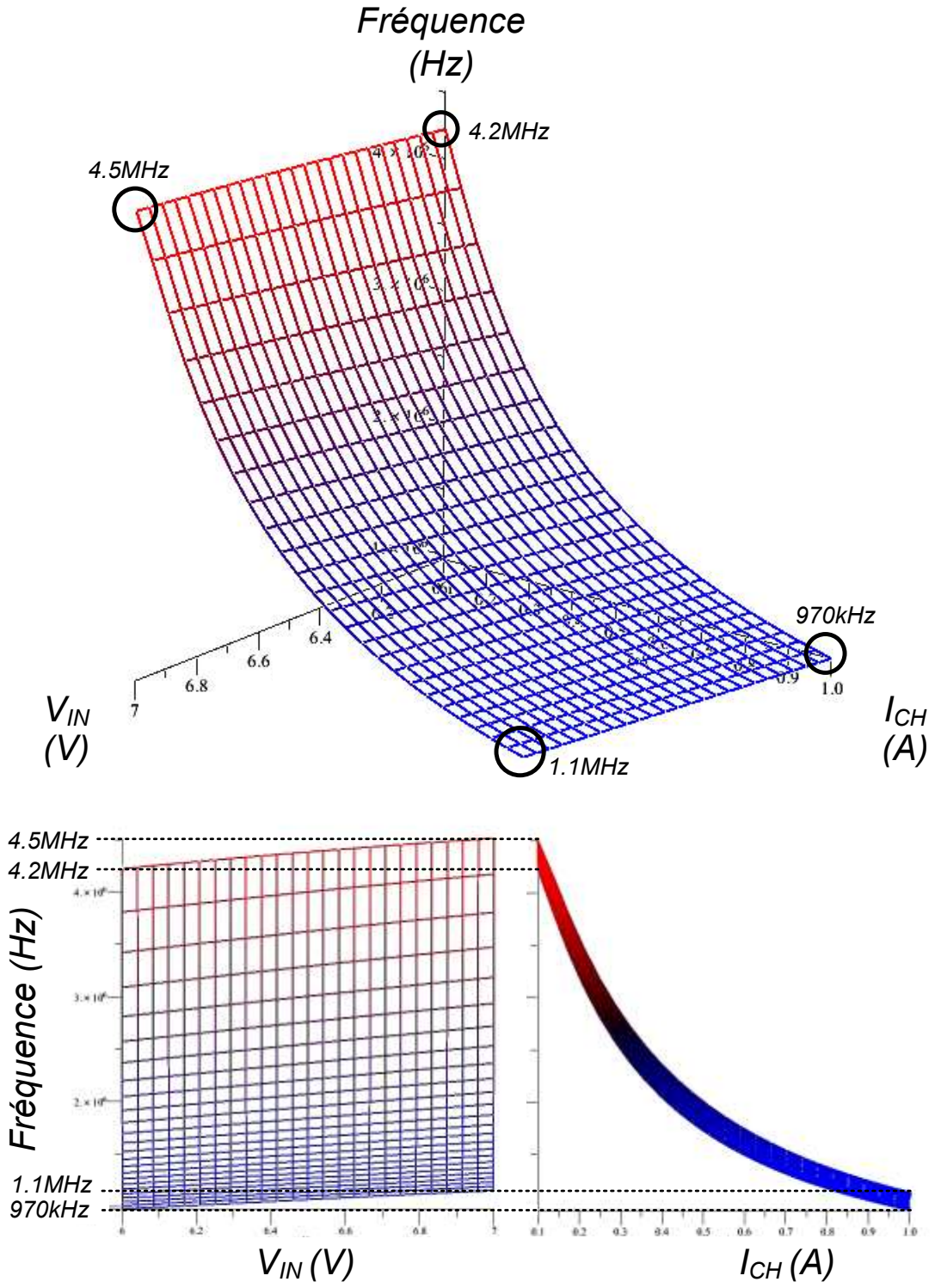


Figure 2-15- Buck ZVS half-wave - Evolution de la fréquence de découpage avec I_{CH} et V_{IN} à $V_{OUT}=1.2V$.

La Figure 2-15 montre l'évolution de la fréquence de découpage du convertisseur en fonction du courant de charge et de la tension d'entrée dans le cas d'un système régulé en sortie ($V_{OUT}=1.2V$).

L'excursion de la fréquence de découpage en fonction du courant de charge est importante (Figure 2-15). A faible courant de charge elle atteint 4.5MHz. Le bon fonctionnement du système requiert donc l'utilisation d'une électronique très rapide pour la détection du passage à 0V et la fermeture commandée du MOSFET high-side (étape 3). La fréquence nominale de découpage est de 1.9MHz. Conformément aux besoins de l'étude (comparaison au convertisseur Buck de référence à 1MHz), la fréquence minimale de fonctionnement est proche de 1MHz (970kHz).

Les fréquences de découpage élevées sont atteintes lorsque le courant de charge est faible. On note que l'évolution de la tension d'entrée a une incidence moindre sur la fréquence de découpage.

2.2.2.4 Pertes

L'étude des pertes théoriques permet de comparer le convertisseur ZVS half-wave avec le convertisseur Buck de référence, dans le cadre de la même application 1.2V – 1A.

Tableau 2-4 - Pertes considérées et expressions

	Buck de référence	Buck ZVS half-wave
Pertes en conduction dans le MOS high side	$D.R_{DSon}.I_{CH}^{2}$	$R_{DSon}.i_{MOS_{eff}}^{2}$
Pertes dans la diode D (low side)	$(1-D).V_{Don}.I_{CH}$	$V_{Don}.i_{Diode_{eff}}$
Pertes en commutation	$\frac{\tau_t}{T_{DEC}}.V_{IN}.I_{CH}$	0
Pertes dans le driver	$\frac{Q_G.V_{DRV}}{T_{DEC}}$	$\frac{Q_G.V_{DRV}}{T}$

(avec T: période de découpage du convertisseur quasi-résonnant)

Afin de pouvoir comparer le Buck ZVS half-wave et le Buck de référence pour l'application retenue, on ne considère ici, pour le calcul du rendement, que les pertes relatives aux éléments semi-conducteurs et à leur commande (transistor M0, son driver et la diode externe D).

Les pertes considérées sont présentées dans le Tableau 2-4. Les pertes en conduction dans le MOS high side et dans la diode D permettent de prendre en considération l'impact de l'ondulation des courants dans le Buck ZVS half-wave. Les pertes en commutation dans le Buck de référence permettent de mesurer l'influence de la commutation douce du Buck ZVS. Enfin, la prise en compte de l'énergie perdue pour la commande de la grille du MOS de puissance permet de mesurer l'influence de la variation de la fréquence de découpage dans le convertisseur Buck ZVS half-wave.

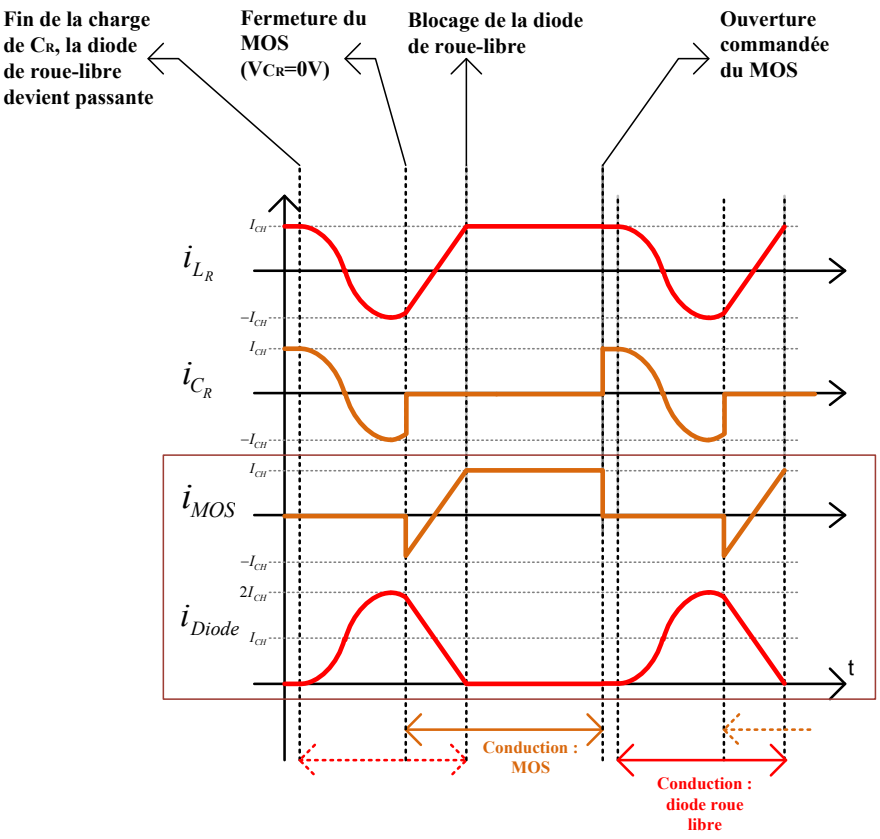


Figure 2-16 – Forme d'ondes des courants dans le MOS de puissance et dans la diode D

Les courants efficaces apparaissant dans les formules des pertes en conduction sont calculés à partir de l'évolution temporelle des courants représentés dans la Figure 2-16. On observe sur cette figure les formes d'onde des courants dans le MOS de puissance et dans la diode.

Il s'agit de signaux continus par morceau. Une expression de leur valeur efficace peut être obtenue en utilisant le logiciel *Maple.* Dans les cas considérés, on peut dire que l'ensemble des calculs offre une estimation optimiste du rendement pour les deux types de structures considérées (quasi-résonant et Buck simple) car seules les pertes des semi-conducteurs sont prises en compte.

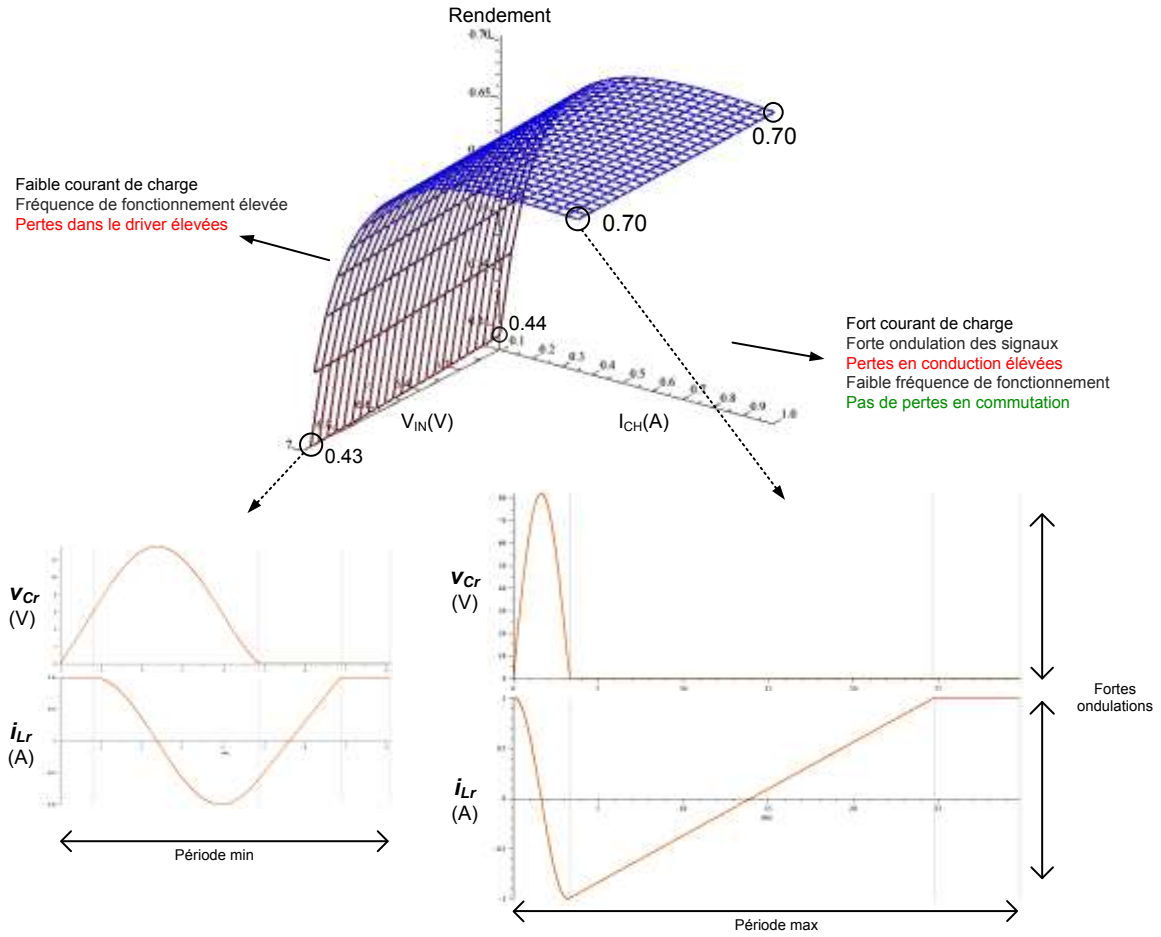


Figure 2-17 – Buck ZVS half-wave – Evolution du rendement estimé en fonction du courant de charge et de la tension en entrée

La Figure 2-17 montre l'évolution du rendement avec le courant de charge et la tension d'entrée sous la forme d'une surface. On observe une forte baisse du rendement à faible courant de charge, du fait de l'augmentation importante des pertes dans le Driver associée à la très forte augmentation de la fréquence de découpage.

La forte amplitude du courant i_{Lr} devant le courant de charge génère des pertes en conduction élevées. L'absence de pertes en commutation permet d'atteindre un rendement théorique de 70% lorsque le courant de charge est maximal. La légère augmentation de la fréquence de découpage avec V_{IN} (Figure 2-15) impacte également le rendement qui se dégrade légèrement lorsque V_{IN} augmente.

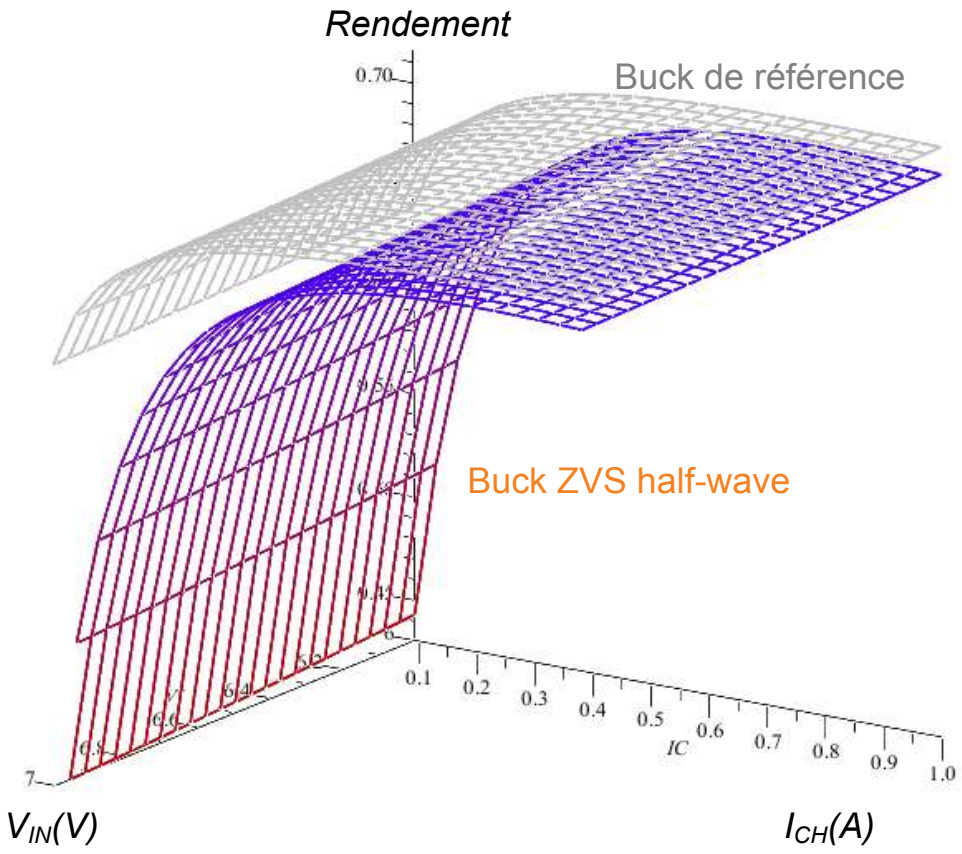


Figure 2-18 - Rendements estimés comparés - Buck simple et Buck ZVS half-wave

La Figure 2-18 présente la comparaison entre les rendements estimés d'un Buck simple et d'un Buck ZVS half-wave comparable, c'est-à-dire utilisant les mêmes interrupteurs de puissance et dimensionnés pour fonctionner avec les mêmes composants passifs de filtrage (fréquence de découpage minimale égale à la fréquence de découpage du Buck simple). La figure montre cette comparaison pour l'ensemble des points de fonctionnement définis par l'application.

L'ondulation des courants dans les composants de puissance entraine une augmentation du courant efficace et participe ainsi à l'élévation des pertes en conductions. Le rendement est alors inférieur à celui que l'on peut atteindre avec un Buck simple dans cette application et ce, quel que soit le point de fonctionnement observé.

2.2.2.5 Avantages/Inconvénients et champs d'application de la topologie

La topologie Buck ZVS half-wave n'est pas adaptée aux applications présentant un courant de charge variable, susceptible de s'annuler ou d'atteindre des valeurs très inférieures au courant maximal. Un tel comportement oblige à choisir un Z_R élevé. Un Z_R trop élevé entraine l'apparition de pics de tension très supérieur à V_{IN} quand le courant de charge est grand, et l'accroissement inconsidéré de la fréquence de découpage quand le courant de charge est faible. Dans le domaine automobile (fortes variations des grandeurs d'entrée/sortie), ces considérations empêchent l'utilisation de cette topologie dans le cas d'une connexion directe à la batterie 12V. Des performances dégradées sont obtenues dans le cas d'une utilisation de cette structure pour alimenter un cœur de microprocesseur 1.2V à partir d'une tension d'entrée pré-régulée 6.5V.

L'annulation des pertes en commutation peut s'avérer efficace dans le cas d'une application présentant une tension en entrée stable et un courant de charge fixe ou variant peu. Il est ainsi possible de dimensionner le système pour qu'il soit toujours placé dans des conditions de faible ondulation sans risquer de perdre la condition de commutation à zéro de tension, ni de provoquer une forte variation de la fréquence de découpage. Si les conditions sont réunies, l'annulation des pertes en commutation peut permettre d'élever la fréquence de découpage dans le but de réduire l'encombrement des filtres.

2.3 Convertisseur Buck ZCS Full wave

2.3.1 Fonctionnement, limitations et dimensionnement

2.3.1.1 Principe de fonctionnement

La topologie de ce convertisseur est présentée sur la Figure 2-19. On observe que, comme dans le cas précédent, l'interrupteur de puissance est environné des deux composants passifs L_R et C_R contribuant au mécanisme de résonance. L'analyse des mécanismes de commutation (détaillés dans la suite) montre que la durée de l'état fermé T_{ON} de l'interrupteur est quasi-constante (pour un couple V_{IN}, I_{CH} donné) et dépend principalement du dimensionnement des composants passifs L_R et C_R de la cellule. Dans son principe, une ouverture spontanée de l'interrupteur est obtenue lors du passage à zéro du courant circulant à ses bornes. La durée de l'état bloqué T_{OFF} de l'interrupteur est, la plupart du temps, déterminée par une boucle de régulation permettant d'imposer la valeur de la tension de sortie.

La Figure 2-19 montre la topologie du convertisseur quasi-résonant ZCS full-wave retenue pour notre étude.

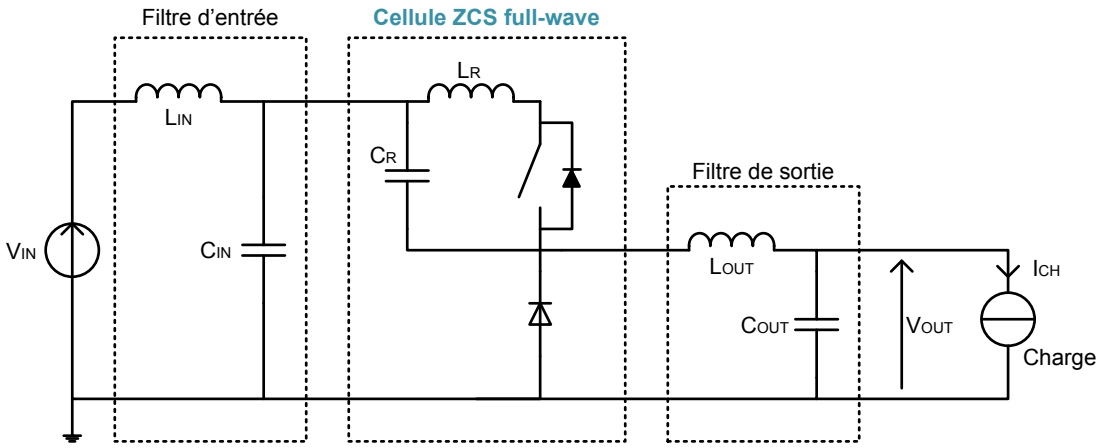


Figure 2-19 – Topologie quasi-résonante ZCS full-wave

Notations :

- V_{IN} : Tension d'entrée $\langle V_{IN} \rangle$: Tension d'entrée typique
- V_{OUT} : Tension de sortie
- v_{Cr} : Tension aux bornes de la capacité C_R
- i_{Lr} : Courant dans l'inductance L_R
- I_{CH} : Courant de charge

- $Z_R = \sqrt{L_R / C_R}$ impédance caractéristique de la cellule
- $\omega_R = 1 / \sqrt{L_R . C_R}$ pulsation caractéristique

Pour l'étude du fonctionnement, on considère que l'ondulation du courant de l'inductance i_{Lr} est négligeable devant le courant de charge I_{CH}. On fait ainsi l'approximation que la cellule de commutation est chargée par une source de courant idéale comme présenté dans la Figure 2-20a). Les diverses phases de fonctionnement de l'interrupteur observées durant une période peuvent être représentées soit sous forme de signaux temporels Figure 2-20b), soit dans un plan de phase [v_{Cr} ;$Z_R.i_{Lr}$] comme le montre la Figure 2-21. Cette dernière représentation s'avèrera particulièrement utile lorsque l'on cherchera à évaluer, par la suite, l'influence des variations de la tension d'entrée sur le fonctionnement du convertisseur.

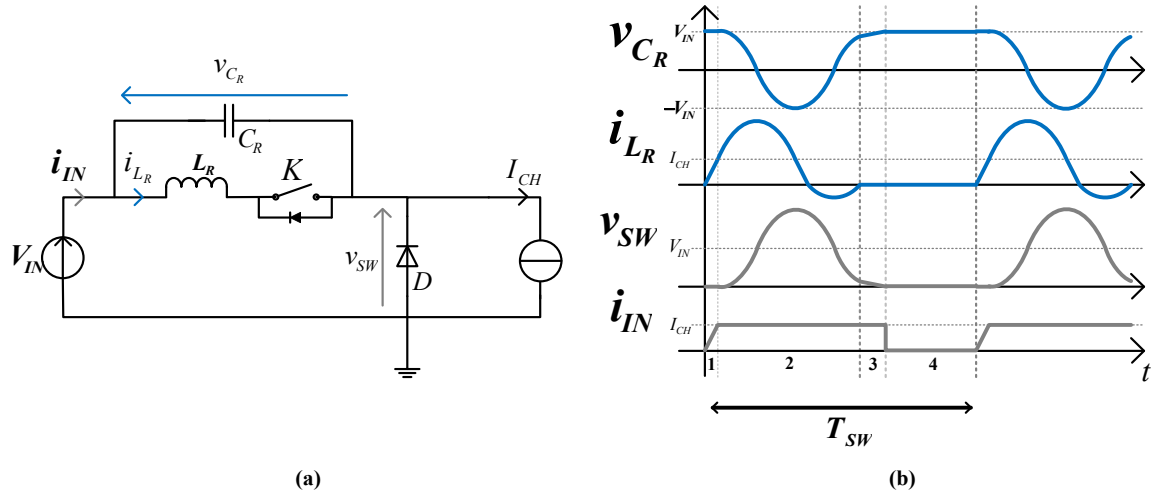


Figure 2-20 - Convertisseur ZCS full-wave en fonctionnement nominal – a) Schéma simplifié – b) Signaux temporels principaux, période divisée en quatre étapes

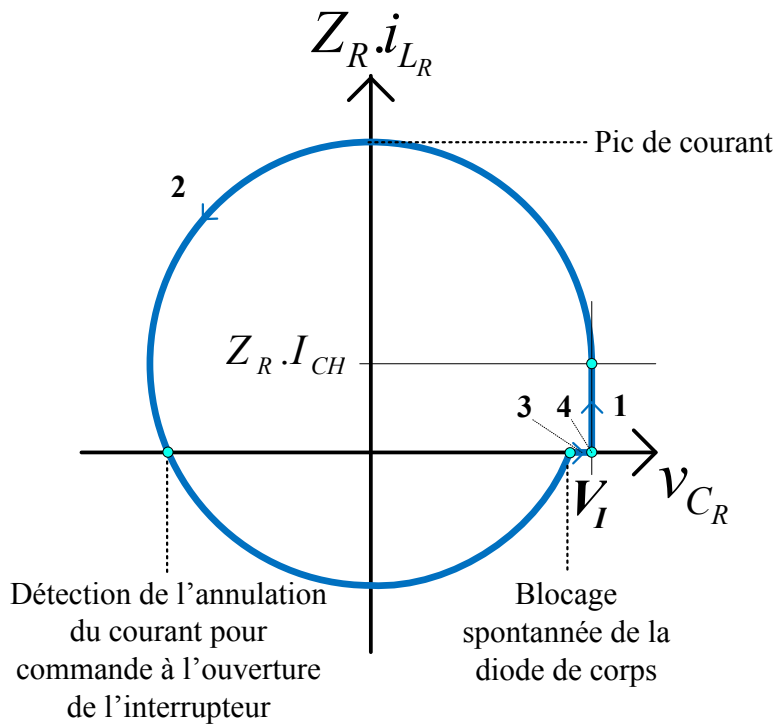


Figure 2-21 - Convertisseur ZCS full-wave en fonctionnement nominal - Représentation du fonctionnement dans le plan de phase [v_{Cr} ;$Z_R.i_{Lr}$]

On peut subdiviser le fonctionnement théorique du convertisseur en 4 étapes :

- 1 : Les conditions initiales de départ de cette étape sont : un interrupteur ouvert, une capacité C_R initialement chargée à la tension V_{IN} et un courant i_{Lr} circulant dans l'inductance égal à 0A. A la fermeture de l'interrupteur de puissance, le courant traversant L_R croît de façon constante, alors que la diode D reste passante (Figure 2-22). Lorsque le courant dans la diode D s'annule (i_{Lr} atteint I_{CH}) celle-ci passe de l'état passant à l'état bloqué. Cet évènement déclenche l'oscillation du circuit résonnant L_RC_R.

$$T_1 = \frac{L_R.I_{CH}}{V_{IN}} \qquad (2.10)$$

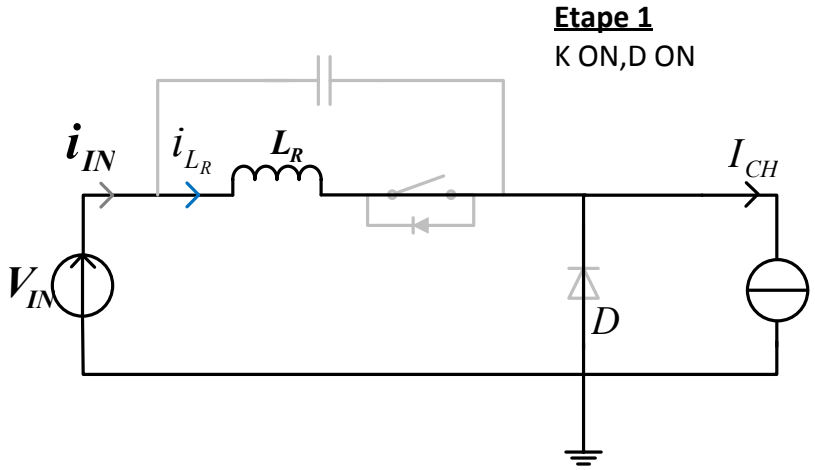


Figure 2-22 - Buck ZCS full-wave, schéma équivalent pendant la 1ere étape

- 2 : Le circuit résonnant entre en oscillation dès que la diode D se bloque (Figure 2-23). La tension v_{Cr} initialement égale à V_{IN} décroît alors que le courant augmente. Ce dernier atteint un maximum (équation (2.10)) puis décroît et s'annule une première fois. Ce passage à 0A est détecté pour ordonner l'ouverture de l'interrupteur. Une fois l'interrupteur ouvert, le courant (qui est négatif) passe dans la diode de corps de l'interrupteur. Le courant atteint à nouveau 0A après avoir montré un extrémum. Cet évènement provoque le blocage spontané de la diode de corps. L'ouverture effective de l'interrupteur se fait donc à courant nul. Le courant i_{Lr} de l'inductance n'atteint 0A que si l'équation (2.11) est vérifiée. Tout comme pour le système ZVS précédemment étudié, la condition de commutation à zéro de courant (commutation douce) n'est obtenue que si la tension d'entrée et le courant de charge restent dans une gamme de valeurs définies par les dimensions de L_R et C_R. On note également que, durant un cycle complet, la tension v_{Cr} atteint une tension négative égale à $-V_{IN}$. Cela implique que la tension V_{sw} (tension inverse de la diode D) atteint une valeur égale à $2xV_{IN}$.

$$i_{Lr_{max}} = I_{CH} + V_{IN}/Z_R \qquad (2.11)$$

$$I_{CH} \leq V_{IN}/Z_R \qquad (2.12)$$

$$\frac{3.\pi}{2.\omega_R} < T_2 < \frac{2.\pi}{\omega_R} \qquad (2.13)$$

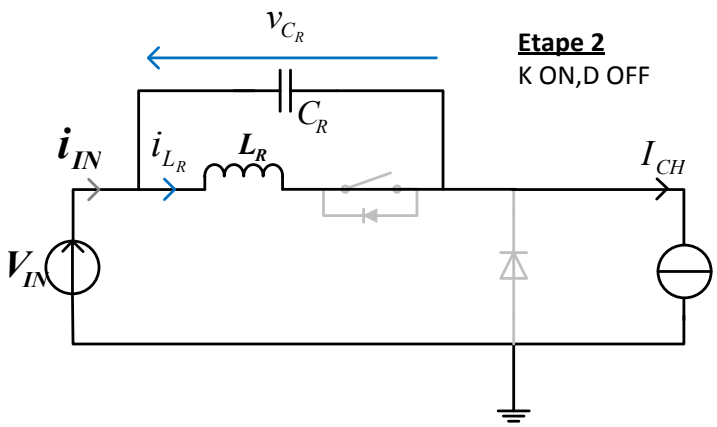


Figure 2-23 - Buck ZCS full-wave, schéma équivalent pendant la 2ème étape

- 3 : Au moment où la diode de corps de l'interrupteur se bloque, la tension aux bornes du condensateur C_R est inférieure à V_{IN}. Comme on peut écrire $V_{sw}=V_{IN}-v_{Cr}$, on note que, au départ de cette étape, la tension V_{sw} est supérieure à 0V (diode D bloquée). Le condensateur C_R est chargé par un courant constant I_{CH} jusqu'à ce que la tension V_{sw} atteigne 0V (correspondant à $v_{Cr}=V_{IN}$). Cet évènement provoque la mise en conduction de la diode D (Figure 2-24).

$$T_3 = \frac{C_R.V_{IN}}{I_{CH}}.\left(1-\cos\left(\omega_R.T_2\right)\right) \qquad (2.14)$$

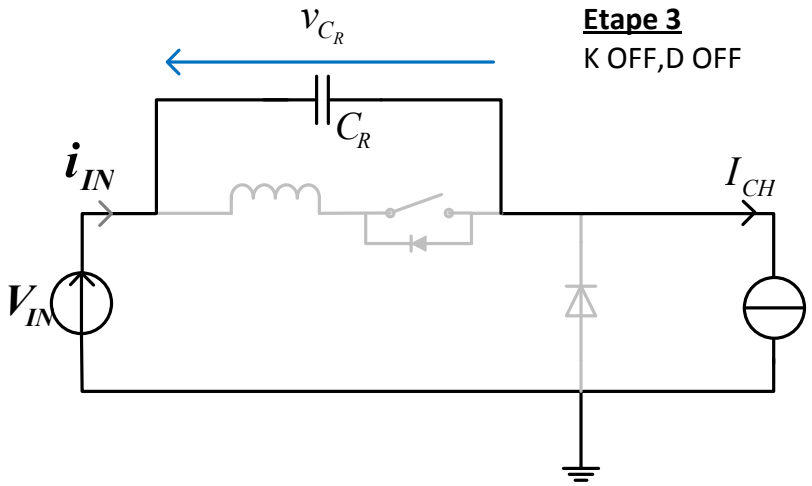


Figure 2-24 - Buck ZCS full-wave, schéma équivalent pendant la 3ème étape

- 4 : L'interrupteur reste ouvert pour une durée déterminée par la boucle de régulation (Figure 2-25).

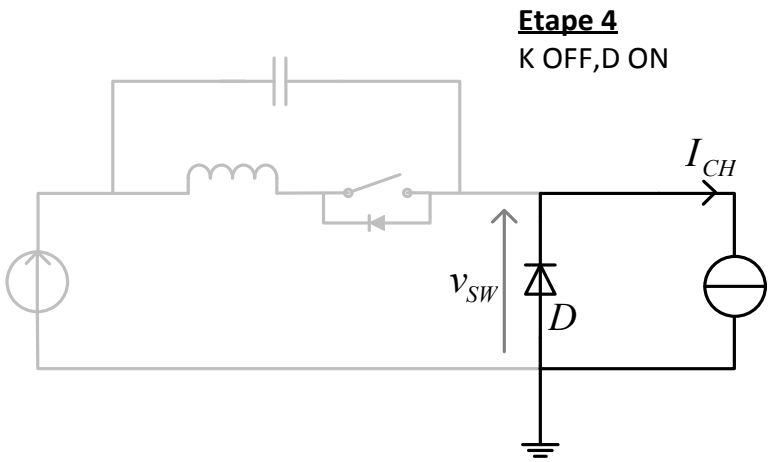
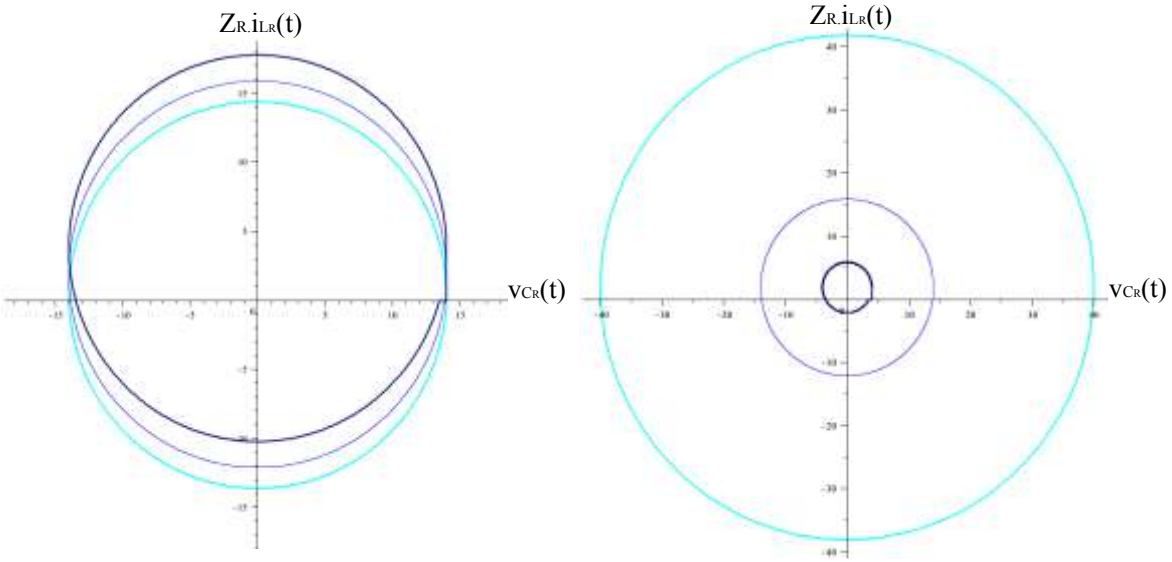


Figure 2-25 - Buck ZCS full-wave, schéma équivalent pendant la 4ème étape

L'ensemble des étapes du fonctionnement peut être représenté dans un plan de phase [v_{Cr};$Z_R.i_{Lr}$]. Comme présenté par la Figure 2-26, une augmentation du courant de charge entraine la translation suivant l'axe des ordonnées du centre du cercle décrivant l'oscillation du circuit L_RC_R. Une variation de la tension en entrée V_{IN} entraine l'augmentation du diamètre de ce même cercle. On observe ainsi un maximum sur i_{Lr} dont la valeur croît proportionnellement avec la tension en entrée, comme défini par la formule (2.11). Dans le cas où Z_R est petit devant 1Ω, on peut dire que le courant maximal aux bornes de l'interrupteur de puissance K dépend fortement de la tension V_{INmax}.



Variation du courant de charge I_{CH} (a)

Variation de la tension en entrée V_{IN} (b)

Figure 2-26 - Effet de la variation du courant de charge et de la tension en entrée sur l'évolution des variables d'état $v_{CR}(t)$ et $i_{LR}(t)$ dans le plan de phase. a) I_{CH}=0.1A ; 0.5A ; 1A pour $V_{IN_nominal}$=14V b) V_{IN}=4V ; 14V ; 40 pour $I_{CH_nominal}$=0.5A

2.3.1.2 Fonctionnement aux limites

On peut déduire de l'étude théorique deux régimes de fonctionnement critique.

Perte de la condition de commutation spontanée à zéro de courant à fort courant de charge et faible tension en entrée :

Pour un courant de charge maximal donné et pour une tension d'entrée minimale donnée, l'équation (2.15) déduite de l'équation (2.12) donne une condition à respecter sur le rapport L_R/C_R pour garantir l'obtention d'un passage à zéro de courant. Si cette condition n'est pas validée, il existe des couples (V_{IN} ; I_{CH}) dans l'application pour lesquels la commutation douce est impossible.

$$Z_R \leq {V_{IN\min}}/{I_{CH\max}} \qquad (2.15)$$

Ce fonctionnement critique est représenté dans le plan de phase de la Figure 2-27 par la courbe bleu clair. La tension v_{Cr} est lue sur l'axe des abscisses, le courant normalisé $Z_R * i_{Lr}$ est lu sur l'axe des ordonnées. Une baisse de la tension V_{IN} est traduite graphiquement par une réduction du diamètre du cercle représentant l'oscillation, alors que l'augmentation du courant de charge est traduite par un décalage du centre de ce cercle vers le haut. Si le diamètre est encore réduit ou si le centre du cercle est encore repoussé vers le haut, le cercle ne coupe plus l'axe des abscisses, i_{Lr} n'atteint plus 0A, et l'ouverture spontanée de l'interrupteur ne peut plus être obtenue par un passage à 0A du courant de l'inductance.

Valeur maximale du courant i_{Lr} :

Lorsque le circuit L_RC_R entre en oscillation, le courant i_{Lr} traversant l'interrupteur atteint un maximum supérieur au courant de charge (équation (2.11)). La valeur « majorante » (plus grande valeur possible pour i_{Lr}) est atteinte lorsque la tension en entrée est maximale (V_{INmax}) ainsi que le courant de charge (I_{CHmax}).Cette valeur dépend également de Z_R. Ce fonctionnement, représentatif d'un pire-cas, est décrit par la courbe en bleu foncé de la Figure 2-27. Le courant circulant dans l'inductance est le même que celui qui circule dans l'interrupteur. Il faut prendre garde à ne pas dépasser une contrainte technologique liée à une densité de courant maximale tolérée au risque de détruire l'interrupteur. On peut donc exprimer une contrainte sur le rapport L_R/C_R en fonction du courant maximal pouvant traverser l'interrupteur de puissance.

$$Z_R = \sqrt{\frac{L_R}{C_R}} = \frac{V_{IN\max}}{i_{Lr_{\max}} - I_{CH\min}} \qquad (2.16)$$

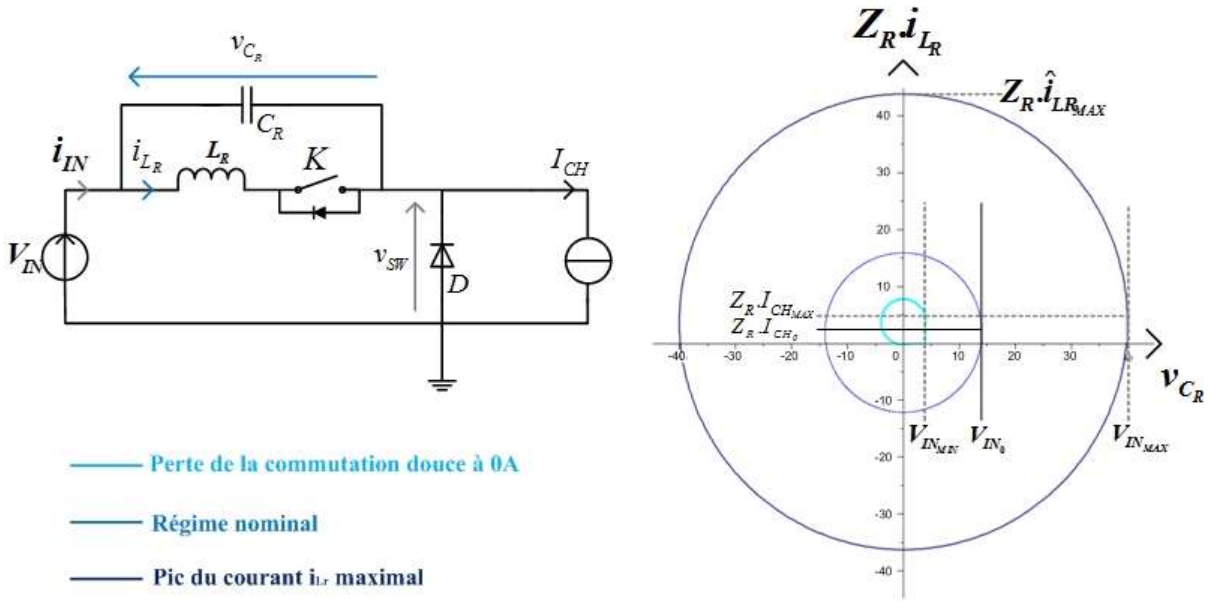


Figure 2-27 – Buck ZCS full-wave - Régimes critiques représentés dans le plan de phase.

2.3.1.3 Fréquence de fonctionnement

La fréquence de découpage maximale théorique est atteinte lorsque le rapport cyclique est maximal (période environ égale à T_{ON}). La formule (2.17) est une estimation haute de cette fréquence. Comme pour la structure ZVS elle dépend principalement de la pulsation du circuit résonnant. On considère que la période est principalement constituée de l'étape 2 (voir Figure 2-28).

$$F_{max} = \frac{2.\omega_R}{3.\pi} \qquad (2.17)$$

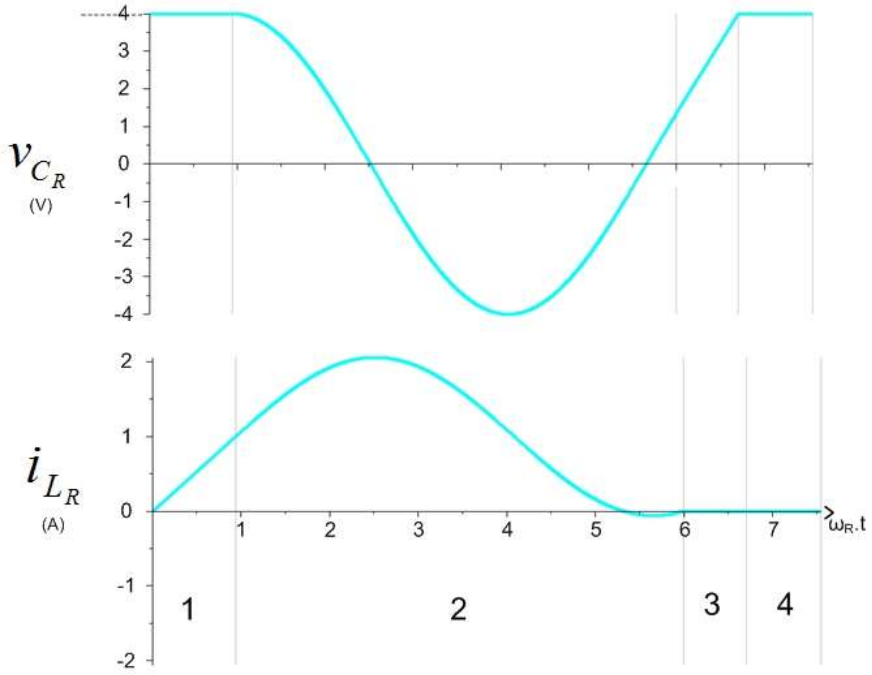


Figure 2-28 - Buck ZCS full-wave, exemple de fonctionnement avec F proche de F_{max}

La fréquence minimale théorique tend vers 0Hz lorsque le temps variable T_{OFF} tend vers l'infini (rapport cyclique tendant vers 0 avec T_{ON} constant). On peut toutefois identifier une fréquence minimale réaliste en régime permanent à partir de la valeur de V_{INmax} (équation (2.18)). Les signaux temporels de la Figure 2-29 montrent un exemple de fonctionnement à cette fréquence F_{min}.

$$F_{\min} = \frac{\omega_R}{2.\pi} \cdot \frac{V_{OUT}}{V_{IN\max}} \qquad (2.18)$$

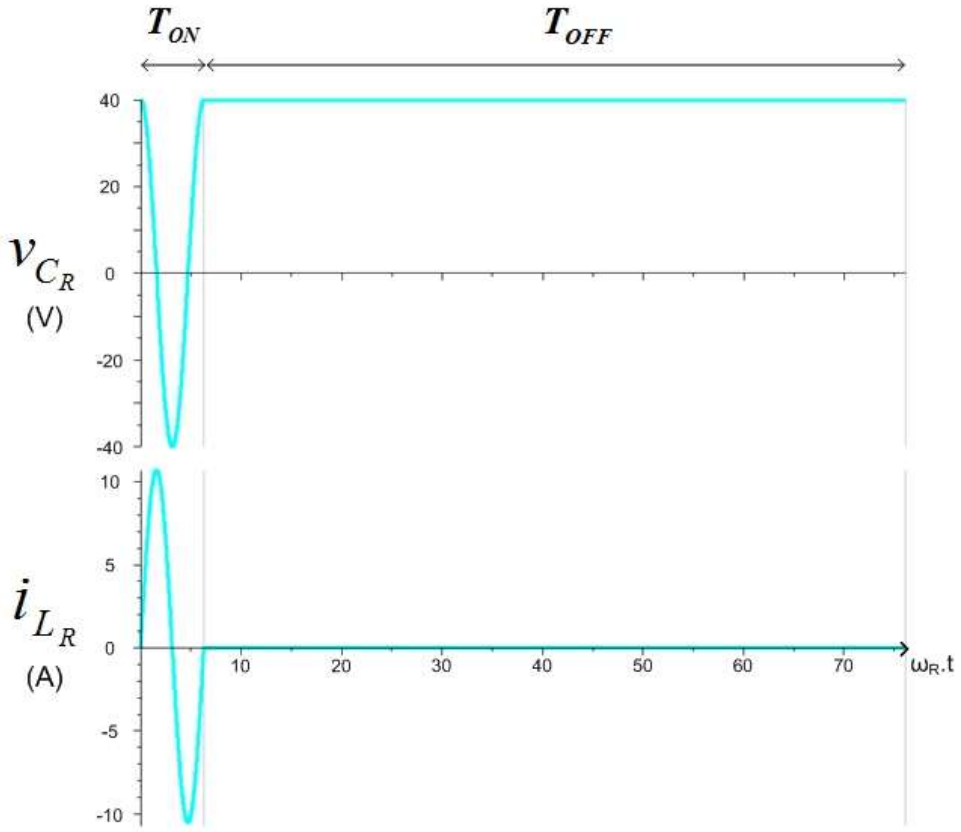


Figure 2-29 - Buck ZCS full-wave, exemple de fonctionnement à F_{min}

2.3.1.4 Principes de dimensionnement

Tableau 2-5 - Buck ZCS full-wave - Contraintes et règles de dimensionnement

Considération	Condition / Formule	Règle de dimensionnement
Commutation douce **Condition de passage à 0A**	$Z_R I_{CH} < V_{IN}$	$Z_R \le \frac{V_{IN\min}}{I_{CH\max}}$
Pic de courant sur l'interrupteur	$\hat{i} = I_{CH} + \frac{V_{IN}}{Z_R}$	$Z_R \ge \frac{V_{IN\max}}{\hat{i}_{Lr\,MAX} - I_{CH_{MIN}}}$

Fréquence min (impacte les filtres)	$F_{\min} = \frac{\omega_R}{2\pi}\frac{V_{OUT}}{V_{IN\max}}$	$\omega_R \geq 2\pi.F_{\min_{SPEC}}\frac{V_{IN\max}}{V_{OUT}}$
Fréquence max (impacte le contrôle)	$F_{\max} = \frac{2\omega_R}{3\pi}$	$\omega_R \leq \frac{3\pi}{2}.F_{\max_{SPEC}}$

Les différents régimes de fonctionnement aux limites étudiés (valeurs minimales et maximales pour V_{IN} et I_{CH}), et les conditions imposées sur la fréquence de découpage (gamme de fréquences admissibles), permettent d'identifier les contraintes de dimensionnement du couple (L_R,C_R).

Le premier point essentiel à considérer est la conservation de la condition de commutation à 0A (commutation douce) dans tous les cas de fonctionnement. Il faut pour cela que l'amplitude de l'ondulation du courant i_{Lr} pendant la résonnance soit suffisante (à V_{IN} donné) pour que le courant circulant dans l'interrupteur puisse s'annuler durant le cycle.

Ensuite, le courant maximal autorisé dans l'interrupteur de puissance doit être supérieur au pic de courant maximal i_{Lr_max}. Cette contrainte va dans un sens opposé à la précédente dans la mesure où l'on cherche ici à réduire l'amplitude de la résonnance. On est donc capable d'encadrer Z_R entre deux valeurs.

On peut ensuite définir une fréquence de découpage maximale, nominale, ou minimale. Le fait de définir une fréquence de découpage minimale permet de comparer, à filtres constants, cette topologie avec le convertisseur Buck simple de référence. En effet l'ondulation « pire cas » des courants en entrée et en sortie est atteinte lorsque la fréquence de découpage est minimale.

2.3.2 Application automobile Freescale possible

2.3.2.1 Dimensionnement pour une application 3.3V - 1A

Tableau 2-6 - Dimensionnement pour une application 3.3V – 1A connectée sur la batterie 12V

Considération	Règle de dimensionnement	Résultat
Commutation douce **Condition de passage à 0A**	$Z_R \leq \frac{V_{IN\min}}{I_{CH\max}}$	$Z_R \leq 4$
Fréquence min (~filtres)	$\omega_R \geq 2\pi.F_{\min_{SPEC}}\frac{V_{IN\max}}{V_{OUT}}$	$\omega_R \geq 76.10^6\ rad/s$

Le Tableau 2-6 donne les résultats obtenus sur le dimensionnement des composants L_R et C_R en tenant compte des gammes de valeurs possibles pour la tension d'entrée et le courant de sortie (4V≤ V_{IN} ≤40V et 0.1A≤ I_{CH} ≤1A).

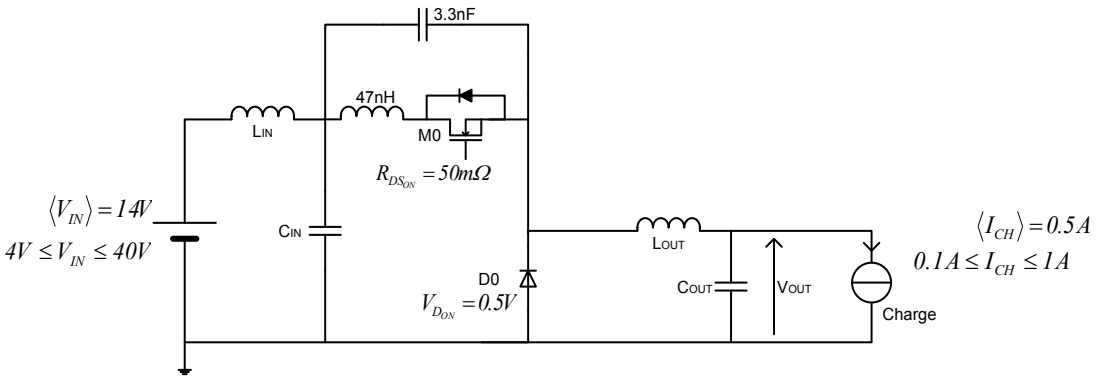


Figure 2-30 -Buck ZCS full-wave – Application 3.3V 1A connectée sur la batterie

Les règles de dimensionnement définies pour le convertisseur ZCS full-wave sont compatibles avec le cahier des charges d'une application connectant le convertisseur à la batterie 14V (Figure 2-30). La Figure 2-31 permet de visualiser dans le plan de phase les régimes de fonctionnement limite du convertisseur. Lorsque le courant de charge et la tension d'entrée sont maximaux, un courant de 11.6A traverse l'interrupteur de puissance M0. Ce courant est remarquablement élevé devant le courant de charge, et laisse présager des pertes en conduction importantes.

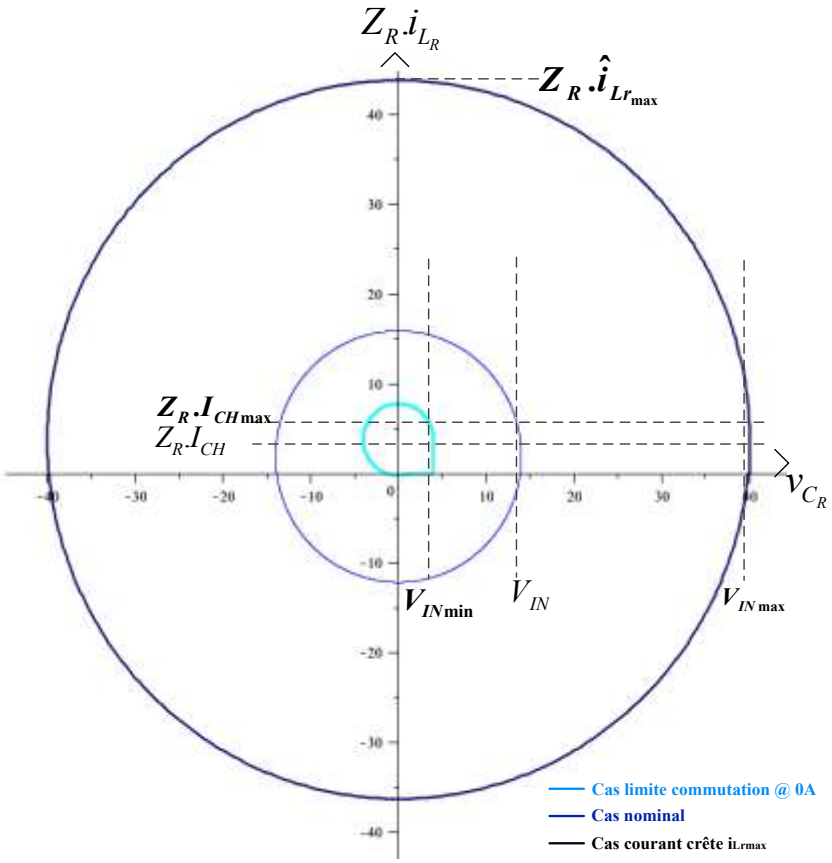


Figure 2-31 – Buck ZCS full-wave 3.3V 1A - Régimes de fonctionnement critique représentés dans le plan de phase

2.3.2.2 Fréquence de fonctionnement

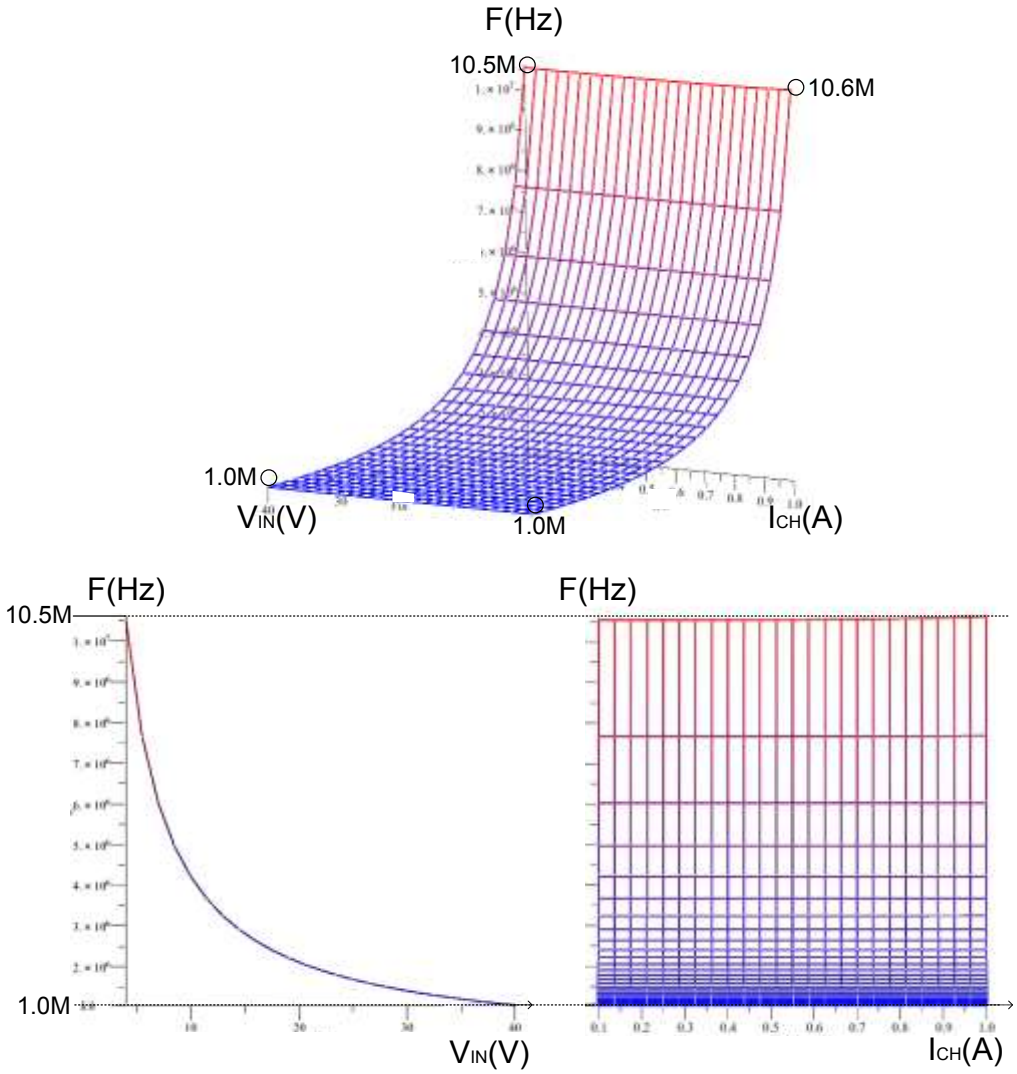


Figure 2-32 – Buck ZCS half-wave - Evolution de la fréquence de découpage avec I_{CH} et V_{IN} à V_{OUT}=1.2V.

La Figure 2-32 montre l'évolution de la fréquence de découpage du convertisseur en fonction du courant de charge et de la tension d'entrée dans le cas d'un système régulé en sortie ($V_{OUT}=1.2V$).

L'excursion en fréquence est très importante puisqu'elle dépasse une décade (de 1.0MHz à 10.6MHz). La fréquence de découpage minimale est de 1MHz et correspond à la fréquence atteinte lorsque la tension en entrée est maximale. La fréquence maximale est supérieure à 10MHz. Elle est atteinte pour $V_{IN}=V_{INmin}$. On remarque que la fréquence de découpage ne varie pas avec le courant de charge, mais uniquement avec la tension d'entrée.

2.3.2.3 Rendement

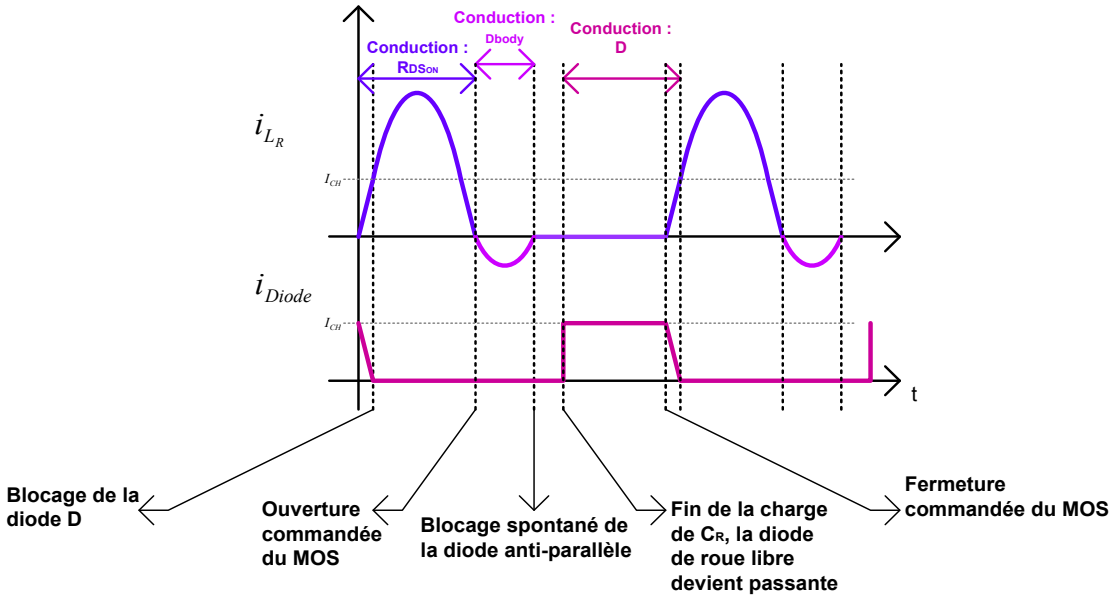


Figure 2-33 - Buck ZCS full-wave, forme des courants dans le MOS de puissance et la diode de roue libre

De la même manière que pour le convertisseur ZVS half-wave précédent, afin de pouvoir comparer le Buck ZVS half-wave et le Buck de référence pour l'application retenue, on ne considère ici, pour le calcul du rendement, que les pertes relatives aux éléments semi-conducteurs et leur commande (transistor M0, son driver et la diode D).

Les pertes considérées sont identiques à celles présentées dans le Tableau 2-4. La Figure 2-33 montre les formes d'onde des courants dans le MOS de puissance et dans la diode. De même que pour le cas précédent, une expression de leur valeur efficace des courants est obtenue en utilisant le logiciel *Maple.* Les composants semi-conducteurs de puissance (MOSFET *smartmos8* et diode externe D) sont identiques à ceux du Buck de référence du Chapitre 1.

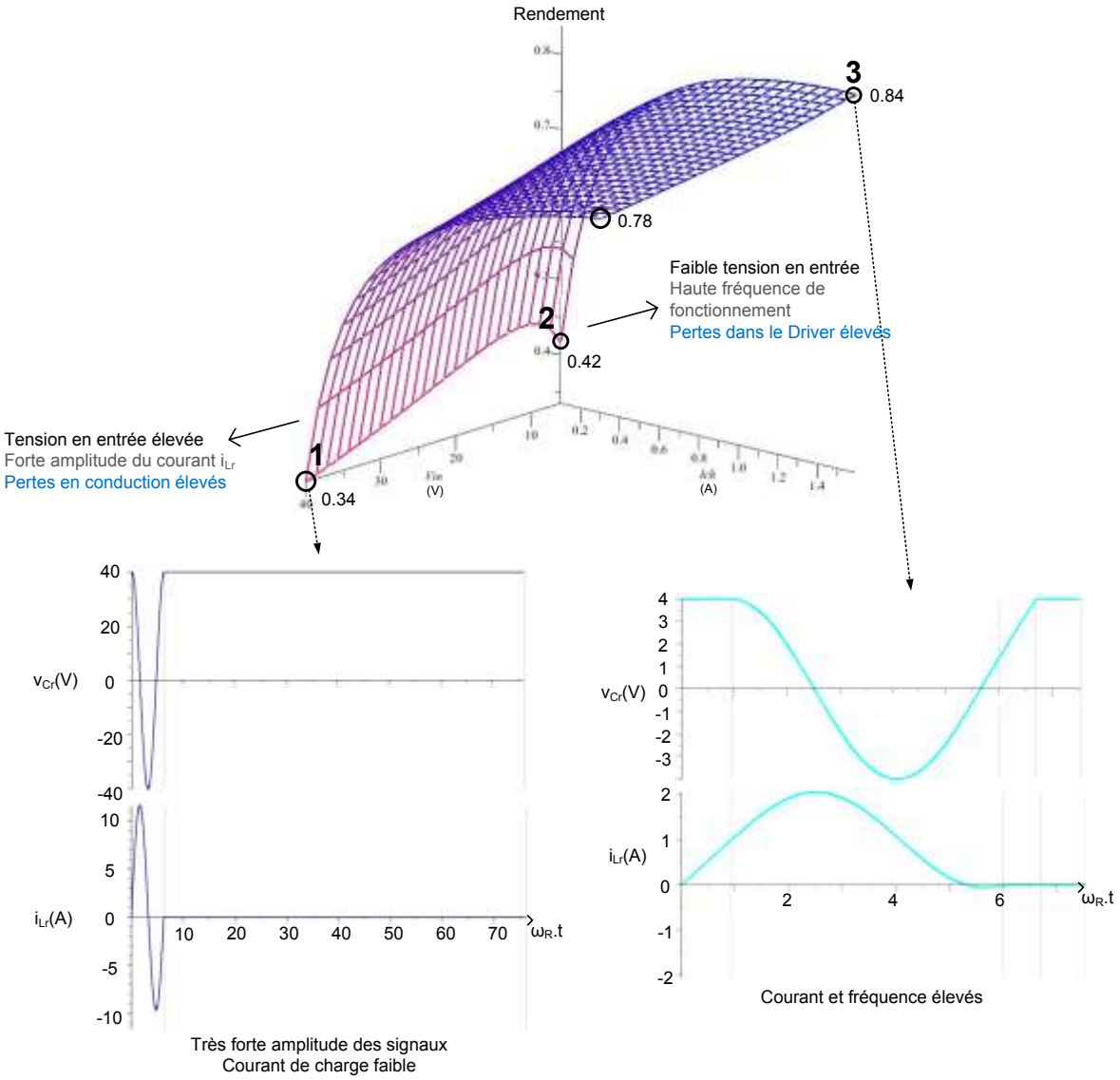


Figure 2-34 - Buck ZCS full-wave – Evolution du rendement estimé en fonction du courant de charge et de la tension en entrée et formes d'onde temporelle

La Figure 2-34 montre l'évolution du rendement avec le courant de charge et la tension d'entrée sous la forme d'une surface.

On observe un rendement faible à faible courant. Ceci est principalement dû à l'importante ondulation du courant devant le courant de charge, surtout lorsque la tension en entrée est élevée (point 1). La valeur efficace du courant dans les semiconducteurs est importante, alors que la puissance délivrée est faible.

La fréquence des commutations est plus importante à faible V_{IN}. On n'observe pas d'impact important de la fréquence sur le rendement, sauf à courant de charge faible (point 2). Les pertes dans le driver restent faibles devant les pertes en conduction.

Le rendement est meilleur à fort courant (point 3). Plus le courant de charge est fort, plus la valeur efficace du courant se rapproche de la valeur du courant de charge, et moins l'ondulation du courant entraine des pertes qui prédominent. L'absence de pertes en commutation est ici un vrai avantage.

On en conclut que l'impact de l'ondulation du courant sur les pertes en conduction pénalise la structure, et prédomine sur l'avantage liée à la commutation douce, soit l'absence de pertes en commutation.

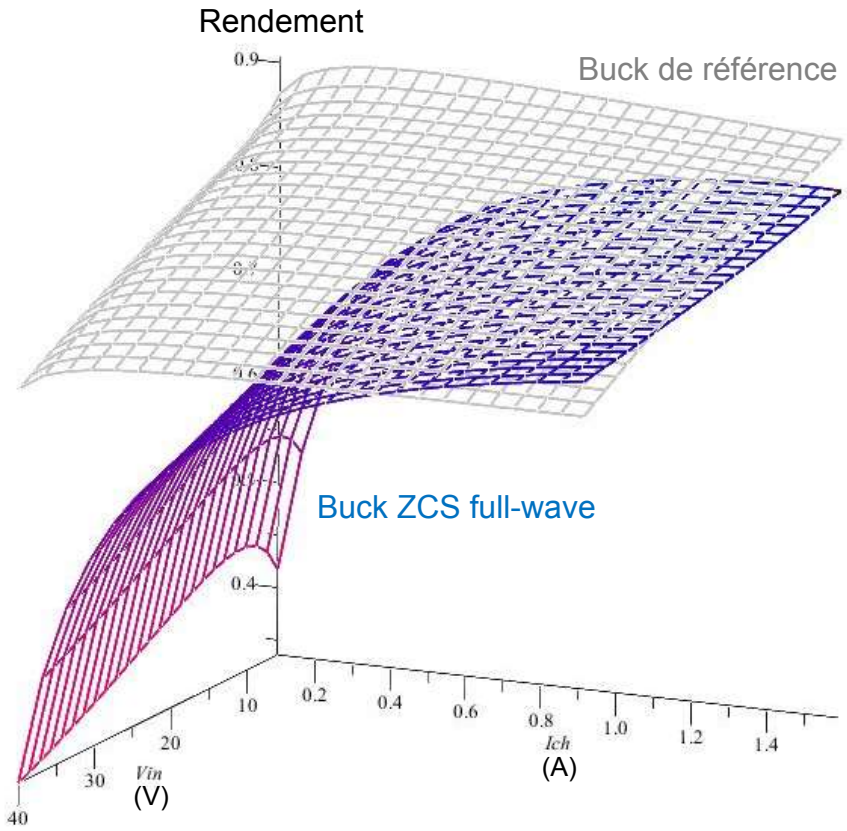


Figure 2-35 – Comparaison des rendements estimés - Buck simple et Buck ZCS full-wave

La Figure 2-35 présente la comparaison entre les rendements estimés du Buck de référence et d'un Buck ZCS full-wave comparable, c'est-à-dire utilisant les mêmes interrupteurs de puissance et dimensionnés pour fonctionner avec les mêmes composants passifs de filtrage (fréquence de découpage minimale égale à celle du Buck simple). La figure montre cette comparaison pour l'ensemble des points de fonctionnement définis par l'application. Le convertisseur quasi-résonant présente, la plupart du temps, un rendement théorique inférieur à celui du Buck de référence, sauf dans un cas très particulier : courant de charge élevé et tension d'entrée élevée.

2.3.2.4 Avantages/Inconvénients et champs d'application

La topologie Buck ZCS half-wave n'est pas adaptée aux applications présentant une tension d'entrée variable, susceptible d'atteindre des valeurs très inférieures à la tension maximale. Un tel comportement impose de choisir un Z_R faible pour garantir l'obtention inconditionnelle d'un passage à zéro de courant (commutation douce). Un Z_R trop faible entraine l'apparition de pics de courant très supérieur à I_{CH} quand la tension d'entrée est élevée, et l'accroissement inconsidéré de la fréquence de découpage quand la tension d'entrée est faible. Des performances dégradées sont alors obtenues dans le cas de l'utilisation de cette topologie pour une application connectant le convertisseur directement à la batterie.

Tout comme sa version duale ZVS, le convertisseur ZCS offre une annulation des pertes en commutation qui peut s'avérer efficace dans le cas d'une application connectant le convertisseur à une tension d'entrée invariante et présentant un courant de charge fixe ou variant peu. Il est ainsi possible de dimensionner le système afin que ce dernier fonctionne toujours avec des conditions de faible ondulation de courant, qu'il garantisse l'obtention de commutation à zéro de courant tout en ne présentant pas de trop fortes variations de la fréquence de découpage.

2.3.3 Synthèse - Performances des structures quasi-résonantes étudiées

L'étude a montré que les structures quasi-résonantes considérées ne sont pas adaptées au cahier des charges visé. A encombrement des filtres comparable (fréquence de découpage minimale du convertisseur quasi-résonnant égale à celle du convertisseur Buck de référence), le rendement théorique des convertisseurs dimensionnés pour une application automobile faible puissance est dans tous les cas inférieur à celui du Buck de référence.

Pour la structure ZVS half-wave, l'ondulation de la tension aux bornes des composants semi-conducteurs (interrupteur et diode) dépend fortement du courant de charge, et dépasse largement la valeur de la tension d'entrée. Cette particularité interdit l'utilisation de ce convertisseur directement connectée à la batterie automobile. Dans le cas d'une application utilisant une tension pré-régulée en entrée du convertisseur, du fait de la gamme étendue de valeurs de courant de charge, les résultats obtenus restent peu satisfaisant.

Dans le cas de la structure ZCS full-wave, c'est l'ondulation du courant qui dépend de la tension d'entrée et qui est potentiellement très largement supérieure au courant de charge. Cette ondulation génère des pertes en conduction importantes qui pénalisent la structure face au convertisseur Buck de référence.

Ces structures ne répondent donc pas aux objectifs de l'étude. On recherche en effet une topologie qui permette d'obtenir une réduction de l'encombrement des filtres, une augmentation du rendement ainsi qu'une baisse des émissions électromagnétiques des convertisseurs DC/DC intégrés dans le cadre d'une application automobile faible puissance.

Dans le Chapitre suivant, toujours dans une démarche comparative, les topologies des convertisseurs multiphases parallèles entrelacées sont étudiées afin de déterminer la nature de leurs avantages et inconvénients.

2.4 Références :

- [2-1] T.A. MEYNARD, « Commutation douce appliquée aux alimentations à découpage », Thèse de Doctorat INPT, Octobre 1988.
- [2-2] K-H Liu, R. Oruganti, F.C.Y. Lee, "Quasi-Resonant Converters-Topologies and Characteristics," in Power Electronics, IEEE Transactions on , vol.PE-2, no.1, pp.62-71, Jan. 1987

Chapitre 3 Convertisseurs multiphases parallèles à commandes entrelacées pour une application automobile

3.1 Contraintes et enjeux 70

3.2 Du Buck simple au Buck multiphase 70

3.2.1 Etude comparative des pertes silicium 70

3.2.2 Dimensionnement du filtre de sortie 72

3.2.2.1 Ondulation en sortie en régime permanent 72

3.2.2.2 Réponse à un transitoire sur le courant de charge (load transient) 77

3.2.2.3 Association des deux contraintes 83

3.2.2.4 Influence de la résistance série de la capacité de sortie 85

3.2.2.5 Optimisation du volume du filtre de sortie 86

3.2.2.6 Synthèse 92

3.2.3 Filtre d'entrée 93

3.2.3.1 Filtre en Π – Dimensionnement « basse-fréquence » ($N.F_{DEC}$) 94

3.2.3.2 Filtre en Π – Influence des parasites à haute fréquence 97

3.3 Conclusion 100

3.4 Références 102

Contraintes et enjeux

L'étude menée dans le chapitre 2 sur l'usage des structures quasi-résonantes pour une application automobile (fortes variations de la tension d'alimentation et de la charge) a montré les limites rapidement obtenues en termes de rendement. Le chapitre 1, en introduction des architectures multiphases, a montré que la mise en parallèle de plusieurs phases, magnétiquement couplées ou non, permet d'obtenir une réduction de l'encombrement des filtres d'entrée et de sortie ainsi qu'une amélioration des formes d'onde temporelles (baisse de l'amplitude des ondulations en entrée et sortie et augmentation de la fréquence vue par les filtres).

L'utilisation de la technologie d'intégration *smartmos8* et de composants externes disponibles dans le commerce permet d'envisager de mettre en œuvre une structure parallèle avec inductances non couplées pour une application 3.3V - 1A.

Afin d'étudier l'opportunité de transposer ces architectures parallèle au domaine d'application considéré, certains points doivent être développés pour répondre aux interrogations suivantes :

- Pour les plages de valeurs spécifiées par l'application (problèmes liés à la variation de la tension en entrée, à la variation du courant de charge, etc…), quels avantages et inconvénients présente l'utilisation de topologies parallèles ?
- Dans quelle mesure la mise en parallèle de plusieurs cellules permet de réduire l'encombrement des composants de filtrage (volume), malgré la multiplication du nombre d'inductances en sortie (inductances non couplées) ?
- Quel est le nombre de phases idéal pour le cahier des charges considéré ?
- Comment utiliser avec le plus d'efficacité possible les spécificités de ces structures ?

Afin de répondre à ces questions, ce Chapitre aborde le calcul d'un bilan des pertes silicium obtenu pour un convertisseur multiphase et expose les méthodes à mettre en œuvre afin de déterminer la taille minimale des filtres à utiliser. Par l'utilisation des outils théoriques mis en place, on sera, à terme, capable d'identifier le nombre optimal de phases à choisir pour garantir l'obtention d'un filtre minimal, d'un rendement maîtrisé et d'un gabarit spectral respecté.

Pour pouvoir comparer une structure multiphase avec une structure simple phase, il est important dans notre contexte d'étude (contraintes économiques industrielles) de raisonner « à densité de courant constante ». La première partie du chapitre s'attache donc à l'étude comparative des pertes dans les convertisseurs Buck multiphase.

3.1 Du Buck simple au Buck multiphase

3.1.1 Etude comparative des pertes silicium

La raison d'être d'une alimentation à découpage, face aux régulateurs linéaires, est d'alimenter une charge en dissipant le moins de puissance possible. Dans le domaine des convertisseurs intégrés, il s'agit surtout de maintenir les pertes à un niveau compatible avec la technologie, le packaging, et le PCB, quelque soit le point de fonctionnement (dimensionnement au pire cas). Les packagings avec «expose-pad», une surface de cuivre sur laquelle est connecté thermiquement et électriquement (gnd substrat) le circuit intégré, permettent la dissipation d'une puissance autour de 2 Watt.

Afin d'évaluer « au 1er ordre » les pertes obtenues dans les composants silicium du convertisseur, on peut considérer le raisonnement montré par la Figure 3-1. Pour une même technologie, le produit R_{DSon}xS (résistance à l'état passant de l'interrupteur multiplié par sa surface silicium) est une constante. Afin de garder une densité de courant identique dans les interrupteurs du convertisseur, le fait d'augmenter le nombre de phases du convertisseur consiste à subdiviser d'autant la surface silicium disponible. On obtient ainsi pour chaque interrupteur :

- un courant I_{CH}/N circulant à ses bornes à l'état passant,
- une impédance apparente à l'état passant $N.R_{DSon}$ (en normalisant S=1cm²).

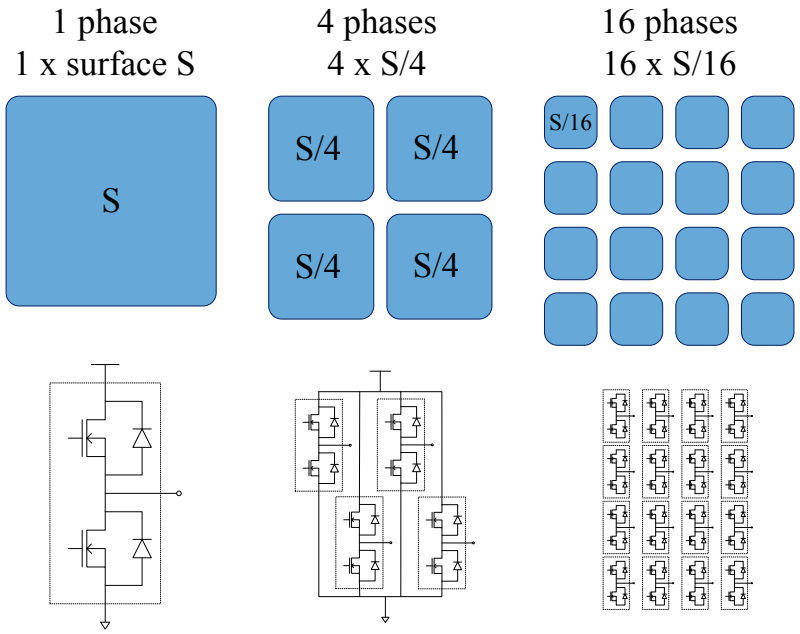


Figure 3-1 - Surface silicium des cellules de commutation en fonction du nombre de phases du convertisseur – Comparaison à densité de courant constante

L'équation (3.1) donne le calcul d'une estimation de la somme des pertes en conduction dans les interrupteurs high-side des cellules de commutation en fonction du nombre de phases. L'équation (3.2) donne le calcul d'une estimation de la somme des pertes en conduction dans les interrupteurs low-side. Enfin, l'équation (3.3) donne une estimation de la somme des pertes par commutation issue des cellules de commutation (à temps de commutation τ_v constant).

$$P_{dhsN} = N.\left(D.\left(N.R_{DSon}\right).\left(\frac{I_{CH}}{N}\right)^2 \right) = D.R_{DSon}.I_{CH}^{\ 2} \qquad (3.1)$$

$$P_{dlsN} = N.\left((1-D).\left(N.R_{DSon}\right).\left(\frac{I_{CH}}{N}\right)^2 \right) = (1-D).R_{DSon}.I_{CH}^{\ 2} \qquad (3.2)$$

$$P_{swN} = N.\left(\tau_v.F_{DEC}.\frac{I_{CH}}{N}.V_{IN} \right) = \tau_v.F_{DEC}.I_{CH}.V_{IN} \qquad (3.3)$$

avec D le rapport cyclique, N le nombre de phases, R_{DSon} l'impédance obtenue pour une surface S, I_{CH} le courant de sortie du convertisseur, F_{DEC} la fréquence de découpage, τ_v le

temps de commutation de l'interrupteur (temps de passage de 0V à V_{IN} ou de V_{IN} à 0V de la tension découpée).

On peut considérer au premier ordre que, à densité de courant constante, à fréquence de découpage égale et à temps de commutation constant τ_v, un convertisseur N-phases possède le même rendement qu'un convertisseur simple-phase. Comme démontré par les équations (3.1) et (3.2), la multiplication du nombre d'interrupteur de puissance et l'augmentation de leur résistivité à l'état passant (densité de courant constante) sont compensées dans le calcul des pertes en conduction (interrupteurs « high-side » P_{dhsN}, « low-side » P_{dlsN}) par la baisse du courant réparti entre chaque cellule de commutation. Cette baisse du courant compense également la « multiplication » des commutations dans le calcul au premier ordre des pertes en commutation P_{swN} (équation (3.3)). On peut remarquer que dans l'équation (3.3), par souci de simplification d'écriture, le temps de commutation du courant a été négligé devant τ_v.

Afin de déterminer le rendement du convertisseur, une étude plus poussée des pertes présentes dans les autres composants (pertes cuivre telles que *DCR*, *ESR*, pertes fer présentes dans les noyaux magnétiques) devrait être menée. Des travaux antérieurs, présentant des études comparatives entre des dispositifs à inductances couplées ou non (inductances simples, coupleur monolithique ou coupleurs simples inter-phases), disposées selon plusieurs arrangements (cascade/parallèle cyclique, cascade/parallèle symétrique), à entrelacement direct ou permuté, ont montré les rendements théoriques possibles ainsi que les optimums en termes de nombre de phases à considérer [3-1 ; 3-2 ; 3-3]. Mais ce n'est cependant pas l'objet de l'étude qui nous intéresse ici. En effet, les principales préoccupations d'un concepteur de circuits intégrés comme Freescale sont :

- la puissance dissipée au sein de la puce silicium lors du fonctionnement du convertisseur (d'où l'étude préalable),
- le respect d'un gabarit spectral d'émissions conduites et rayonnées (CEM),
- et l'encombrement des filtres d'entrée et de sortie (volume et coût) nécessaires pour répondre aux spécifications de l'application (CEM et contraintes de régulation de tension en sortie).

Ainsi, l'étude qui suit s'attache à évaluer l'évolution de l'encombrement des composants de filtrage (en sortie et en entrée) avec le nombre de phases, à fréquence de découpage constante et à densité de courant constante, en respectant les contraintes CEM et les contraintes de régulation de sortie.

3.1.2 Dimensionnement du filtre de sortie

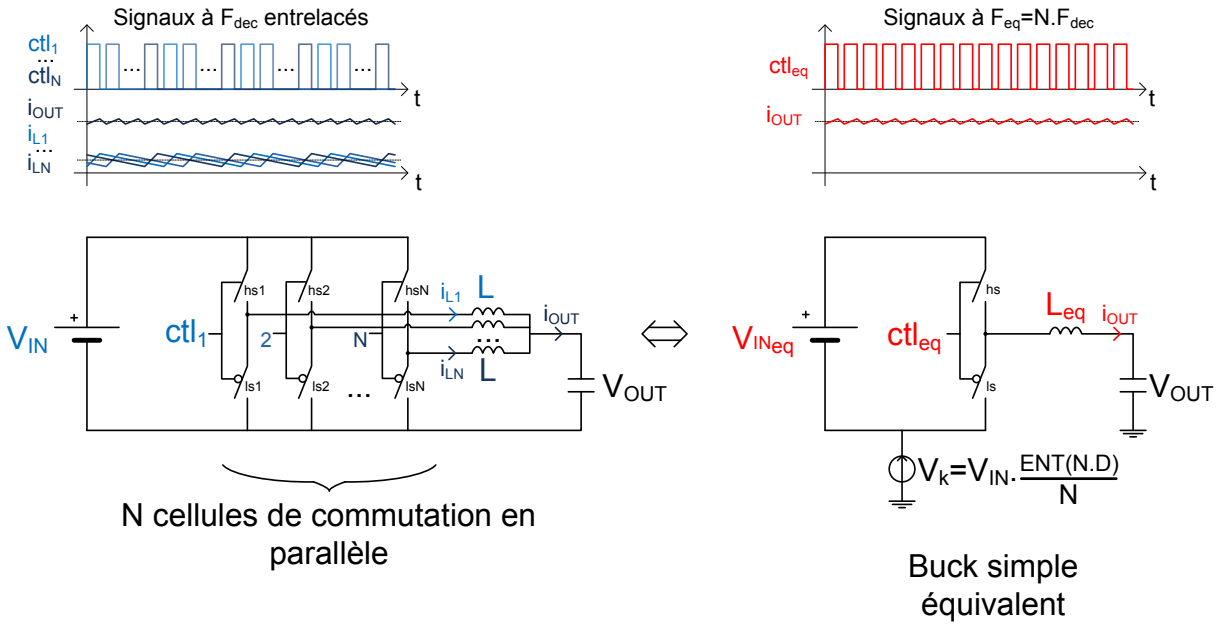
Dans le cas d'un convertisseur Buck, le filtre de sortie permet d'obtenir, à partir d'une tension découpée, une tension quasi-continue au niveau de la charge. Son rôle est d'assurer une faible ondulation de la tension de sortie V_{OUT} à la fois en régime permanent (harmonique à la fréquence de découpage F_{DEC}), ainsi que lors de forts transitoires présents sur le courant de charge. L'étude qui suit prend en compte ces deux aspects pour le dimensionnement de ce filtre dans le cas d'un convertisseur Buck à N phases entrelacées.

3.1.2.1 Ondulation en sortie en régime permanent

Afin de déterminer l'expression de l'ondulation de tension obtenue en sortie d'un convertisseur Buck à *N*-phases entrelacées, on va tout d'abord considérer le calcul de l'ondulation de courant présente sur le courant de sortie.

3.1.2.1.a Expression de l'ondulation du courant

La Figure 3-2 (a) montre le schéma d'un convertisseur Buck à N-phases entrelacées ainsi que les formes d'ondes en courant obtenues. Les courants des phases (i_{L1} à i_{LN}) présentent des ondulations de forte amplitude à la fréquence de découpage F_{DEC}. La somme de ces signaux entrelacés donne en sortie un courant i_{OUT} présentant une ondulation de plus faible amplitude à une fréquence $N.F_{DEC}$.



(a) (b)

Figure 3-2 - Schéma simple équivalent du Buck N-phases

La Figure 3-2 (b) donne le schéma réduit équivalent (structure à une seule cellule de découpage) donnant en sortie la même forme d'onde du courant i_{OUT} [3-4]. On peut en effet se ramener à un convertisseur Buck simple équivalent, fonctionnant à une fréquence F_{eq} (équation (3.5)), avec une tension en entrée équivalente V_{INeq} (équation (3.6)), et un rapport cyclique équivalent D_{eq} (équation (3.7)). On est ainsi en mesure d'exprimer l'ondulation du courant de sortie pour un Buck N phases (équation (3.8)). Cette dernière expression peut être comparée avec celle d'un convertisseur Buck simple dont l'ondulation du courant de sortie est directement liée à la valeur de l'inductance de sortie L, à la tension de sortie $V_{OUT}=D.V_{IN}$, et à la tension en entrée V_{IN} (équation (3.4)).

$$\Delta I_{OUT} = \Delta I_L = \frac{D.(1-D).V_{IN}}{L} \quad (3.4)$$

$$F_{eq} = N.F_{DEC} \quad (3.5)$$

$$V_{INeq} = \frac{V_{IN}}{N} \quad (3.6)$$

$$D_{eq} = N.D - ENT(N.D) \quad (3.7)$$

avec ENT: x->y=ENT(x) fonction partie entière.

$$\Delta I_{OUT} = \frac{V_{INeq}.D_{eq}.(1-D_{eq})}{L_{eq}.F_{eq}} \quad (3.8)$$

3.1.2.1.b Détermination des ondulations de courant pire cas en régime permanent

Cette dernière expression (équation (3.8)) va nous permettre de tracer des réseaux de courbes $\Delta I_{OUT}=f(D)$ ou $\Delta I_{OUT}=f(V_{IN})$ pour plusieurs valeurs de N (nombre de phases en parallèles, en régime permanent, à tension de sortie régulée (V_{OUT} constante) et en mode de conduction continue. Ces réseaux de courbes (ou abaques) vont permettre d'identifier graphiquement l'évolution de l'ondulation de courant de sortie pour diverses gammes de tension d'entrée. On pourra ainsi observer, en fonction du nombre de phases considéré, les extrémums atteint par l'ondulation de courant.

Il est important de noter que l'on considère ici que la tension de sortie est régulée donc constante. Ainsi, l'ondulation du courant de sortie dépend principalement de la tension d'entrée V_{IN} (ou du rapport de transformation $D=V_{OUT}/V_{IN}$ en mode de conduction continu). Cette considération affecte la forme de la caractéristique $\Delta I_{OUT}(D)$ qui était présentée dans le Chapitre 1 à V_{IN} constant (Figure 1-20).

Ces deux réseaux de courbes sont montrés sur la Figure 3-3**.** On observe l'évolution de l'ondulation du courant de sortie Δi_{OUT} « normalisée » en régime permanent en fonction du rapport cyclique (V_{OUT}/V_{IN}), avec V_{OUT} constant, et pour un nombre de phases allant de 1 à 5. On remarque que pour une tension d'entrée donnée, un optimum d'ondulation peut être atteint en choisissant le nombre de phases approprié.

Dans le système étudié, le convertisseur est connecté à la batterie automobile. Comme présenté dans le chapitre 1, la tension batterie évolue dans une grande gamme de tensions. Elle peut fortement baisser (démarrage du véhicule) ou augmenter (« load-dump ») au cours du temps, définissant une gamme de tension d'entrée très large (de 4V à 40V). Cependant, il est important de noter que la quasi-totalité des spécifications imposées par un constructeur automobile ne sont valables qu'autour d'un point de fonctionnement nominal, c-à-d pour une tension d'entrée peu variante et centrée autour de 12V. L'étude s'applique alors à une gamme plus réduite de tension d'entrée (9V-18V). En dehors de cette gamme de tenson, un fonctionnement dégradé est accepté.

Afin de dimensionner correctement les composants passifs constituant le filtre de sortie, il est important d'identifier les valeurs maximales atteintes par l'ondulation de courant de sortie pour une gamme de tension d'entrée retenue.

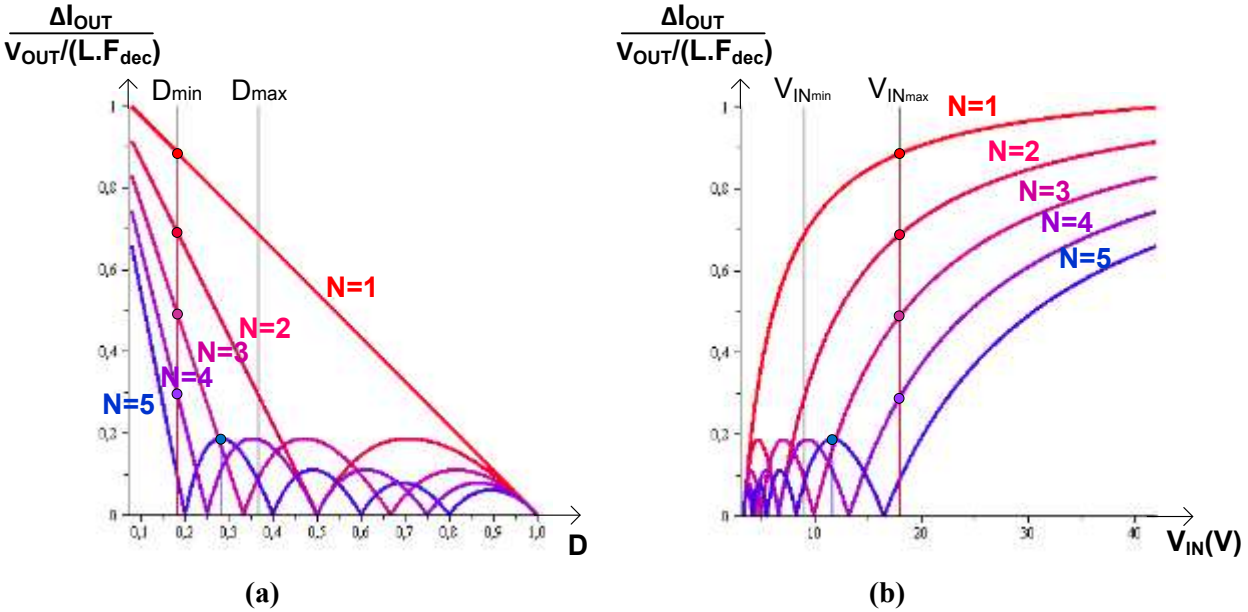


Figure 3-3 - Ondulation « normalisée » de courant de sortie en régime permanent - Identification du pire cas pour V_{OUT}=3.3V, V_{INmin}=9V et V_{INmax}=18V – (a) abscisse : D (b) abscisse : V_{IN}

On observe que, dans le cas d'un convertisseur simple-phase ($N=1$), l'ondulation pire-cas est atteinte lorsque la tension d'entrée V_{IN} est maximale (18V). Cette ondulation diminue lorsqu'on augmente le nombre de phases. Cependant, dans un convertisseur N phases, du fait de l'entrelacement qui produit des zéros d'ondulation, l'ondulation pire-cas n'est pas forcement atteinte pour V_{IN} maximale. On remarque que l'ondulation pire-cas du convertisseur 5 phases ne correspond pas à V_{INmax} mais à une tension inférieure (rapport cyclique supérieur), sur un « lobe » de sa courbe. Cette propriété pourra être exploitée par la suite afin de permettre de réduire le volume du filtre de sortie par un choix judicieux du nombre de phases du convertisseur.

3.1.2.1.c Expression de l'ondulation de la tension

En régime de fonctionnement permanent, on peut exprimer la valeur de l'ondulation de tension observée en sortie à partir de l'expression de l'ondulation de courant précédemment calculée. En effet, on peut considérer que la composante continue du courant de sortie circule dans la charge résistive (composante I_{CH}) et que la composante alternative circule dans la capacité de sortie. Dans un premier temps, en supposant que la résistance série de la capacité est négligeable ($ESR=0\Omega$), l'ondulation de tension ΔV_{OUT} est obtenue par intégration de la composant alternative du courant.

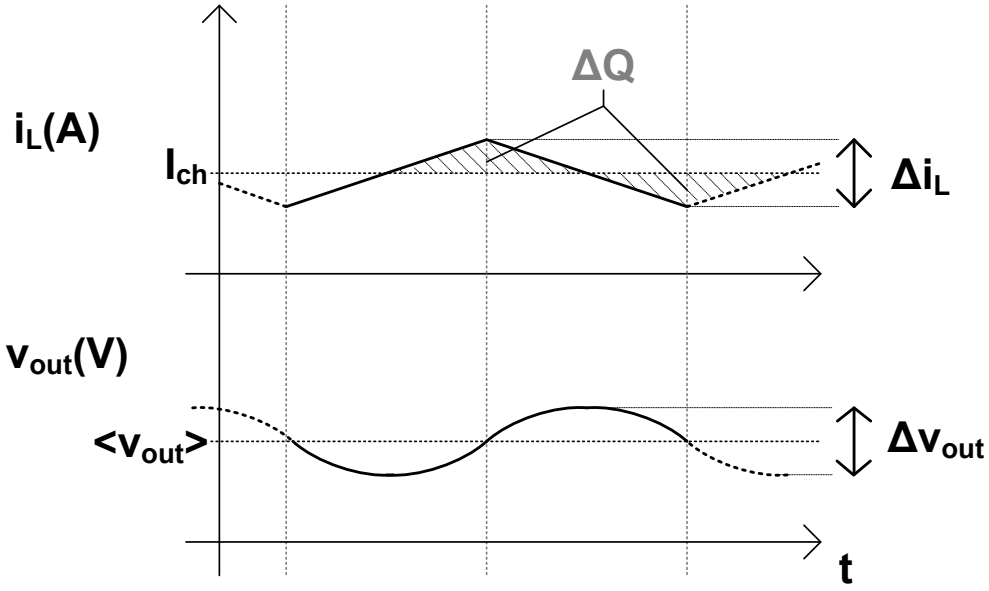


Figure 3-4 - Convertisseur Buck - Ondulations courant & tension en sortie

L'ondulation du courant de sortie définit une charge ΔQ (équation (3.9)) à partir de laquelle l'ondulation de la tension de sortie ΔV_{OUT} peut être exprimée (voir Figure 3-4). En régime permanent, pour un convertisseur dont la tension de sortie est régulée (V_{OUT} constante), on peut alors exprimer ΔV_{OUT} en fonction de V_{IN}, de la fréquence de découpage F_{DEC} et de la valeur des composants L et C du filtre de sortie. La formule (3.10) présente l'expression de l'ondulation de la tension de sortie en régime permanent pour un Buck N-phase.

Cette expression va nous permettre de formuler une première contrainte sur les valeurs L et C du filtre de sortie. En effet, si on impose une valeur maximale crête V_{rip} pour l'ondulation

de tension, on peut déduire de l'équation (3.10) une expression qui donne la condition à respecter sur le produit $L.C$ pour que cette ondulation ΔV_{OUT} reste bornée (équation (3.11)).

$$\Delta Q = \frac{1}{4}\frac{\Delta I_{OUT}}{N.F_{dec}} \tag{3.9}$$

$$\Delta V_{OUT} = \frac{V_{in}\left(1-D_{eq}\right)D_{eq}}{4.L.C.N^2F_{dec}^2} \tag{3.10}$$

$$\frac{\Delta V_{OUT}}{2} \le V_{rip} \Rightarrow LC \ge \frac{V_{in}\left(1-D_{eq}\right)D_{eq}}{8V_{rip}N^2F_{dec}^2} \tag{3.11}$$

Dans l'équation (3.11), le fait d'exprimer la contrainte en fonction de V_{IN} et F_{DEC} fait apparaître un terme en $1/N^2$. On observe ainsi une forte réduction de la contrainte sur le produit $L.C$ lorsque le nombre de phases N augmente.

3.1.2.1.d Représentation de la contrainte dans un plan [L; C]

A partir de l'équation (3.11) on est en mesure, pour une valeur d'inductance donnée L, d'exprimer la valeur de C telle que la condition sur le produit $L.C$ soit vérifiée (équation (3.12)). On a ainsi la possibilité de représenter graphiquement dans un plan [L; C] la condition sur le produit $L.C$ permettant de garantir une ondulation « pire-cas » inférieure ou égale à la valeur définie par le cahier des charges.

$$C \ge \frac{V_{IN}\left(1-D_{eq}\right)D_{eq}}{8LV_{rip}N^2F_{dec}^2} \tag{3.12}$$

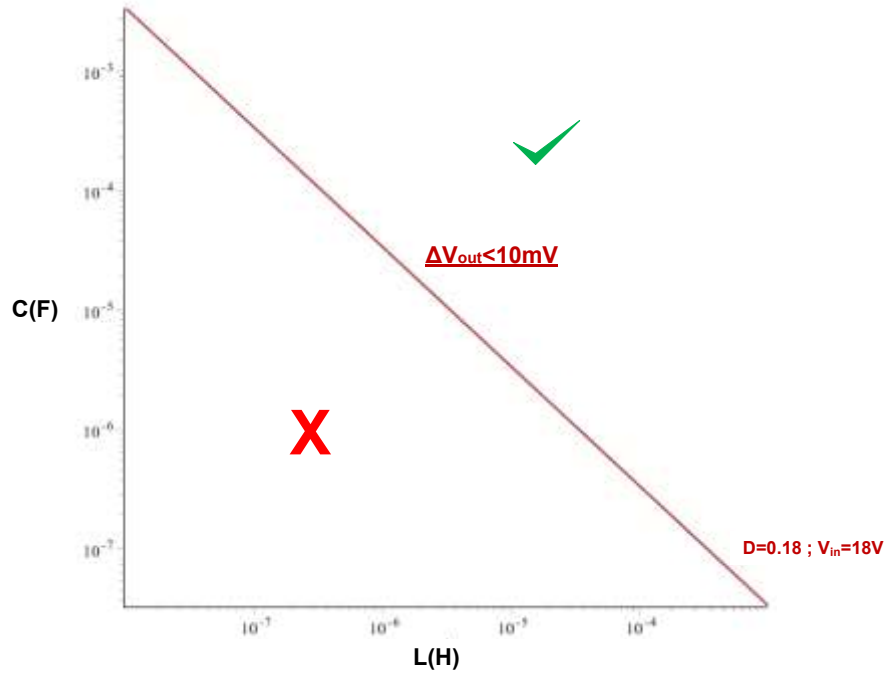


Figure 3-5 - Représentation graphique de la contrainte sur le produit LC imposée par le cahier des charges en régime permanent (N=1 ; V_{rip}=5mV ; D=0.18 ; V_{IN}=18V)

La Figure 3-5 est la représentation graphique de la condition sur C pour un L donné pour avoir une ondulation en régime permanent de la tension de sortie inférieure ou égale à +/-5mV (application 3.3V-1A connectée à la batterie), pour un convertisseur simple-phase. La condition sur le produit $L.C$ est traduite dans le plan en échelle log-log par une droite de pente -1. Cette droite divise le plan en deux parties. Tous les couples $\{L,C\}$ sur la courbe et au-dessus de la courbe vérifient la condition sur le produit $L.C$.

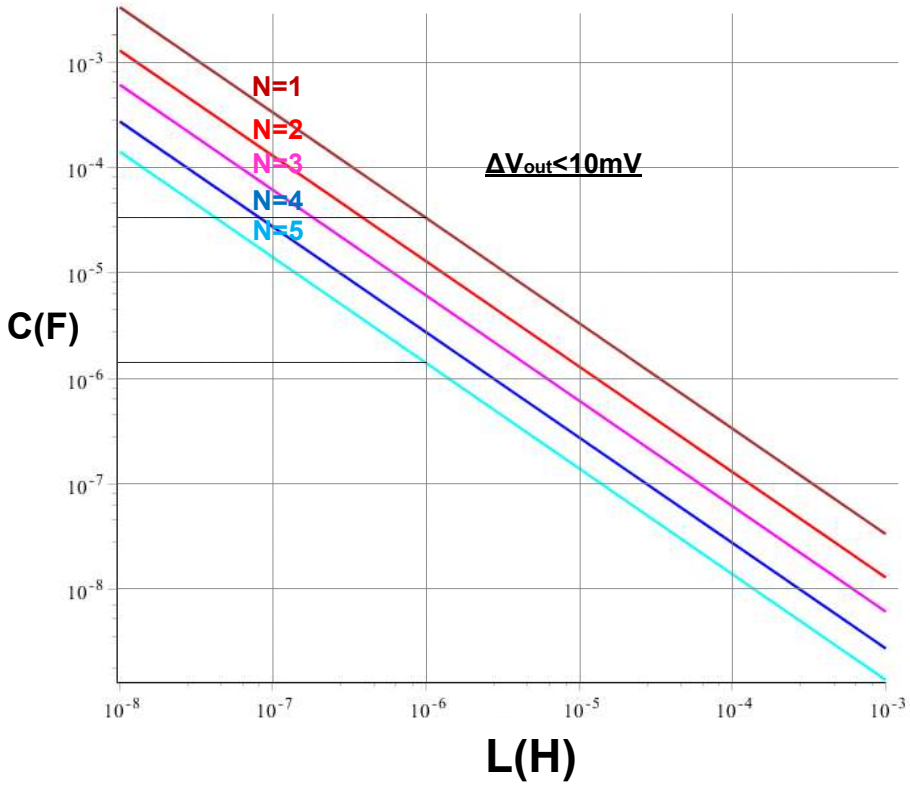


Figure 3-6 - Représentation graphique de la condition sur le produit $L.C$ imposée par le cahier des charges en régime permanent - Buck N phases parallèles

La Figure 3-6 est un exemple de représentation graphique de la contrainte de dimensionnement du produit $L.C$ pour la même application que celle de la Figure 3-5, dans le cas d'une incrémentation du nombre de phases. Elle permet de juger de l'évolution de la valeur de la capacité de sortie avec le nombre de phases pour un L donné. L'augmentation du nombre de phases réduit la contrainte sur la valeur de la capacité C. Au-delà de trois phases en parallèle, plus d'une décade est gagnée sur la réduction de la capacité de sortie, du fait du facteur en $1/N^2$. Par exemple, avec $L=1\mu H$, on obtient $C=22\mu F$ pour le Buck simple-phase et $C=1.5\mu F$ pour un Buck à 5 phases.

3.1.2.2 Réponse à un transitoire sur le courant de charge (load transient)

L'étude précédente a permis d'établir la dépendance de l'ondulation de tension de sortie du convertisseur en régime établi en fonction des paramètres du système. Maintenant, il s'agit d'évaluer l'amplitude des variations de cette même tension de sortie dues à des transitoires rapides du courant de charge.

3.1.2.2.a Influence de la chute du courant de charge

Une certaine quantité d'énergie est stockée sous forme magnétique dans l'inductance de sortie. Lorsque le courant de charge chute brusquement de sa valeur nominale à 0A, cette énergie est transmise intégralement à la capacité de sortie sous la forme d'une charge ΔQ. Ceci provoque une montée de la tension de sortie (overshoot), même si la boucle de régulation de la tension de sortie réagit instantanément (bande passante infinie), c'est-à-dire même si le rapport cyclique passe instantanément à 0 (Figure 3-7).

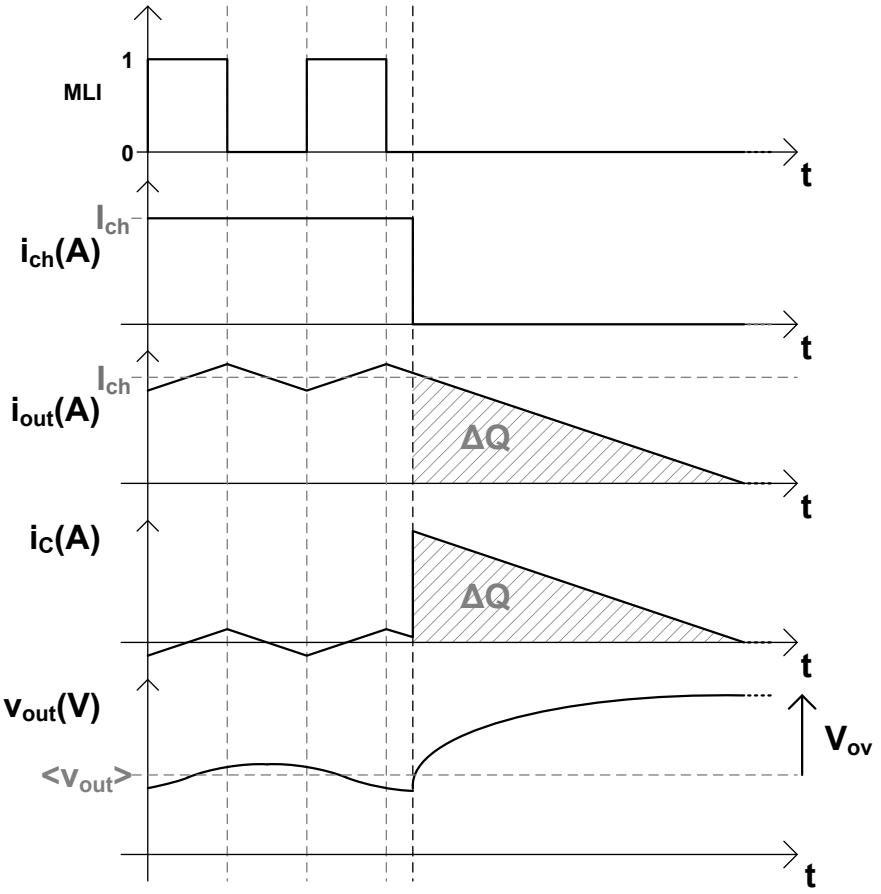


Figure 3-7 – Influence de la chute du courant de charge sur la tension de sortie - Signaux temporels simplifiés

La Figure 3-7 montre les diverses formes d'onde observée lors de cet évènement. Le courant i_C représente le courant traversant la capacité de sortie C. Lorsque le courant de charge I_{CH} chute (instantanément sur la Figure 3-7), le dispositif de régulation annule la valeur du rapport cyclique et le courant de l'inductance décroit linéairement avec une pente égale à $-V_{OUT}/L$. Ce courant circule dans la capacité C et participe à accroitre la valeur de la tension vue à ses bornes (transfert d'énergie de L vers C).

Ce phénomène peut être représenté dans un diagramme de phase (voir Figure 3-8), avec en abscisse le courant dans l'inductance ($I_L=I_{OUT}$) et en ordonnée la tension aux borne de la capacité de sortie ($V_C=V_{OUT}$). La chute brutale du courant de sortie, associé à l'annulation quasi-immédiate du rapport cyclique, place le filtre LC de sortie dans une configuration de circuit résonnant libre non-amorti (amortissement très faible en pratique). On peut identifier une condition initiale ($I_L=I_{CH}$; $V_C=<V_{OUT}>$) ainsi qu'un régime forcé ($I_L=0A$; $V_C=0V$) donnant dans ce plan le centre du cercle décrit par nos deux variables d'états $I_L(t)$ et $V_C(t)$. Partant des conditions initiales, on observe un accroissement de la tension de sortie alors que

le courant de l'inductance diminue. Lorsque ce dernier atteint 0A, une condition de blocage de la diode *D* (Low-side) du convertisseur est atteinte et le système se maintient théoriquement sur le point ($I_L=0A$; $V_C=<V_{OUT}>+V_{OV}$).

Afin d'établir une expression de la surtension V_{OV} fonction du nombre *N* de phases du convertisseur, on peut remarquer que la mise en parallèle de *N* inductances consiste à réduire la quantité d'énergie magnétique stockée dans le convertisseur. Ainsi, pour le calcul des grandeurs de sorties (I_{OUT} et V_{OUT}), on passe du cas simple-phase au cas *N*-phases en remplaçant *L* par *L/N* dans les équations [3-4]. On obtient ainsi l'équation (3.13) donnant la valeur de la surtension V_{OV} en fonction de *L*, *C*, I_{CH} et $<V_{OUT}>$ et du nombre de phases *N*.

$$V_{ov} = \sqrt{\frac{L}{N.C}.I_{CH}^2 + <V_{OUT}>^2} - <V_{OUT}> \qquad (3.13)$$

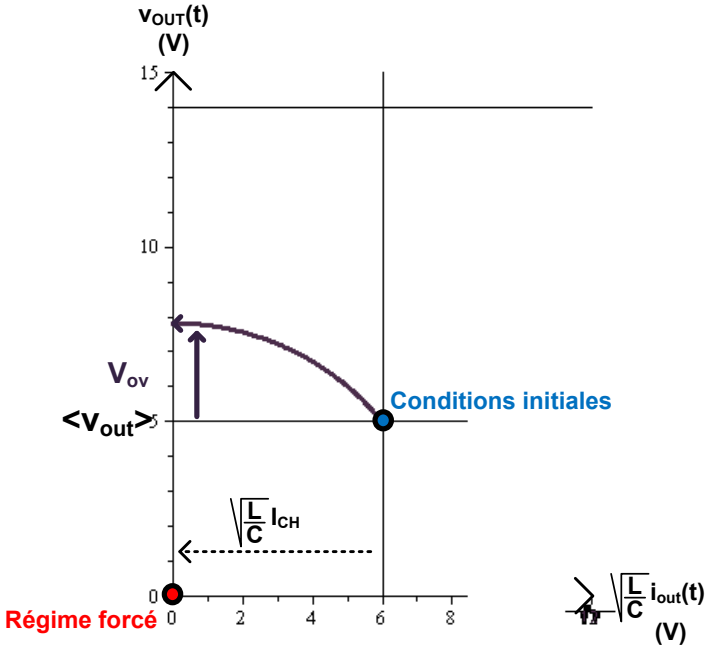


Figure 3-8 – Influence de la chute du courant de charge sur la tension de sortie - Représentation de l'overshoot dans un plan de phase.

De nouveau, en définissant une valeur maximale de variation de la tension de sortie V_{OVmax}, on obtient une condition sur les valeurs des composants du filtre de sortie. Cette fois-ci, il s'agit d'une contrainte sur le rapport *L/C* (voir équation (3.14)). Pour un *L* donné on est ainsi en mesure de connaitre la valeur de *C* minimale pour que la surtension provoquée par une chute de I_{CH} du courant de charge soit inférieure à V_{OVmax} (voir équation (3.15)).

$$V_{ov} \le V_{ovmax} \Rightarrow \frac{L}{N.C} \le \frac{\left(V_{ovmax} + V_{OUT}\right)^2 - V_{OUT}^2}{I_{CH}^2} \qquad (3.14)$$

$$V_{ov} \le V_{ovmax} \Rightarrow C \ge \frac{L.I_{CH}^2}{N.\left(\left(V_{ovmax} + V_{OUT}\right)^2 - V_{OUT}^2\right)} \qquad (3.15)$$

3.1.2.2.b Influence de la montée du courant de charge

Lorsque le courant de charge monte brusquement de 0A à sa valeur nominale I_{CH}, la capacité de sortie se vide d'une certaine quantité de charges, ce qui provoque une baisse de la tension de sortie (undershoot), même si la boucle de régulation réagit instantanément (bande passante infinie), c'est-à-dire même si le rapport cyclique passe instantanément à 1.

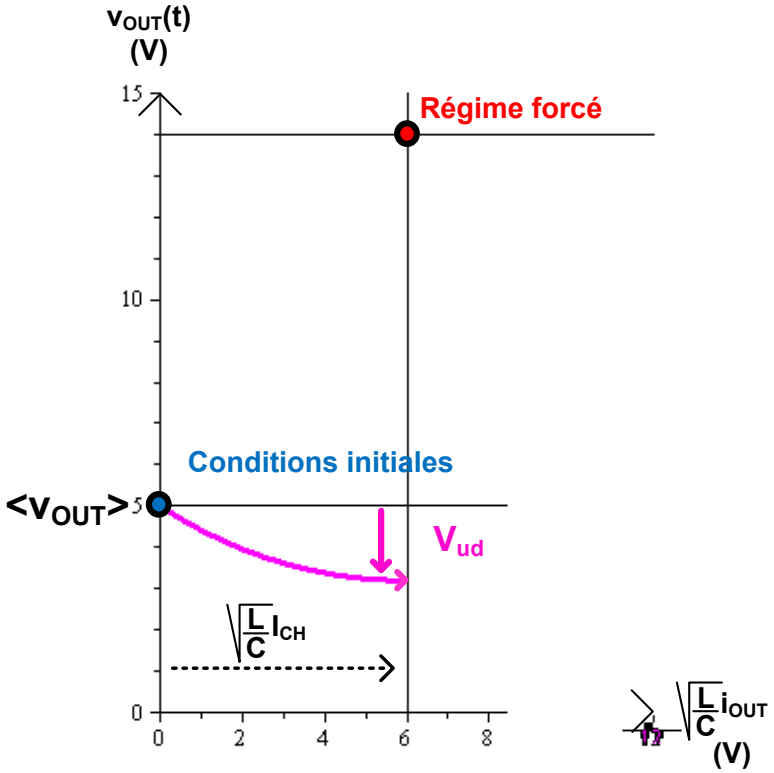


Figure 3-9 – Influence de la montée du courant de charge sur la tension de sortie - Représentation de l'undershoot dans un plan de phase.

Ce phénomène peut être représenté dans un diagramme de phase, avec en abscisse le courant dans l'inductance et en ordonnée la tension aux bornes de la capacité de sortie (Figure 3-9). L'accroissement brutal du courant de sortie, associé à la mise à 100% quasi-immédiate du rapport cyclique, place le filtre LC de sortie dans une configuration de circuit résonnant libre non-amorti (amortissement très faible en pratique si la charge se comporte comme une source de courant). On peut identifier une condition initiale ($I_L=0A$; $V_C=<V_{OUTt}>$) ainsi qu'un régime forcé ($I_L= I_{CH}$; $V_C=V_{IN}$) donnant dans ce plan le centre du cercle décrit par nos deux variables d'états $I_L(t)$ et $V_C(t)$. Partant des conditions initiales, on observe un accroissement du courant de sortie alors que la tension aux bornes de la capacité diminue. Lorsque le courant de l'inductance atteint la valeur I_{CH}, on suppose que la boucle de régulation impose instantanément le rapport cyclique $D=V_{OUT}/V_{IN}$ afin d'empêcher tout accroissement de ce courant et maintenir de la sorte le système sur le point ($I_L= I_{CH}$; $V_C=<V_{OUT}>-V_{UD}$).

L'équation (3.16) donne la valeur de la baisse de tension V_{ud} en fonction de L, C, I_{CH} et V_{OUT} et du nombre de phases N.

$$V_{ud} = \sqrt{\frac{L}{N.C}.I_{CH}^2 + \left(V_{IN} - <V_{OUT}>\right)^2} - \left(V_{IN} - <V_{OUT}>\right) \qquad (3.16)$$

En définissant une valeur minimale de variation de la tension de sortie notée Vud_{max}, on obtient également une condition sur la valeur du rapport L/C (voir équation (3.17)). Pour

un L donné, on est ainsi en mesure de connaitre la valeur de C minimale pour que la surtension provoquée par une chute de I_{CH} du courant de charge soit inférieure à Vud_{max} (voir équation (3.18)).

$$V_{ud} \le V_{ud\max} \Rightarrow \frac{L}{N.C} \le \frac{\left(V_{ud\max} + \left(V_{IN} - < V_{OUT} >\right)\right)^2 - \left(V_{IN} - < V_{OUT} >\right)^2}{I_{CH}^2} \qquad (3.17)$$

$$V_{ud} \le V_{ud\max} \Rightarrow C \ge \frac{L.I_{CH}^2}{N.\left[\left(V_{ud\max} + \left(V_{IN} - < V_{OUT} >\right)\right)^2 - \left(V_{IN} - < V_{OUT} >\right)^2\right]} \qquad (3.18)$$

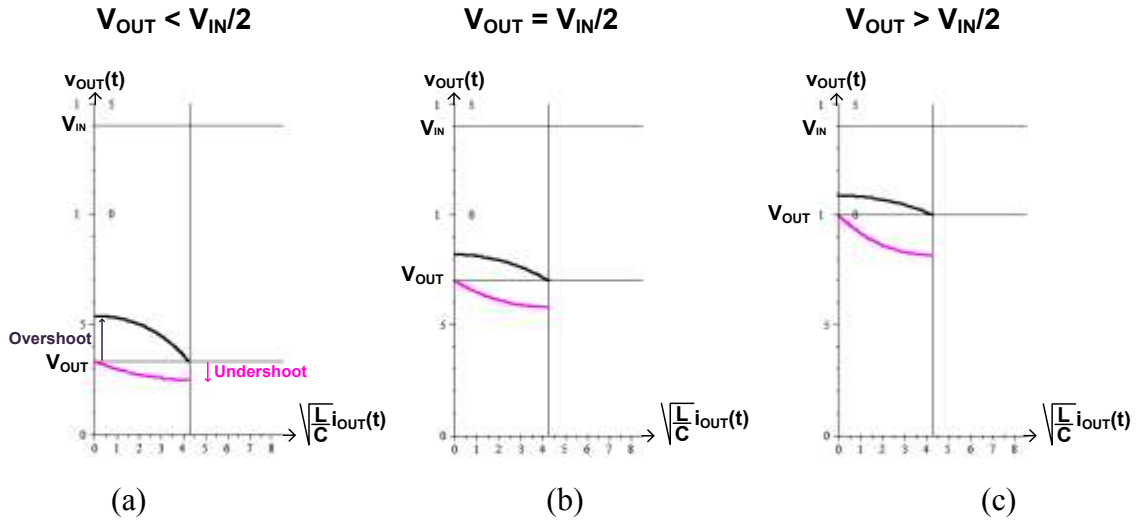


Figure 3-10 - Overshoot/Undershoot - Identification graphique du pire cas dans le plan de phase en fonction de $<V_{OUT}>$

On peut noter que, pour un même saut de courant de sortie I_{CH}, suivant la valeur de la tension de sortie $<V_{OUT}>$, le rayon des cercles décrits dans le plan de phases varie. Ceci entraine une variation des grandeurs V_{ov} et V_{ud} qui tantôt peuvent être égales ou tantôt inférieure l'une à l'autre. La Figure 3-10 montre graphiquement l'influence du niveau de la tension de sortie sur les valeurs de V_{ov} et V_{ud}.

Si la tension $<V_{OUT}>$ est inférieure à $V_{IN}/2$ (Figure 3-10(a)), la chute de la tension de sortie V_{ud} consécutive à une montée du courant de charge est moins importante que la montée V_{ov} consécutive à une chute de même amplitude du courant de charge. Dans ce cas, V_{ov} représente donc le pire cas (imposant la contrainte de dimensionnement la plus forte). Quand la tension de sortie est supérieure à $V_{IN}/2$ (Figure 3-10(c)), c'est la chute de tension V_{ud} provoquée par la montée du courant de charge qui représente le pire cas. Enfin, le cas où la tension $<V_{OUT}>$ est égale à $V_{IN}/2$ (Figure 3-10(b)) représente un cas particulier pour lequel on obtient $V_{ud} = V_{ov}$.

3.1.2.2.c Représentation de la contrainte dans un plan [L; C] et identification du pire cas

Les équations (3.15) et (3.16) permettent de représenter les contraintes sur les dimensions de L et de C dans le cas de forts transitoires de courant de sortie dans un plan [L ;C] (Figure 3-11).

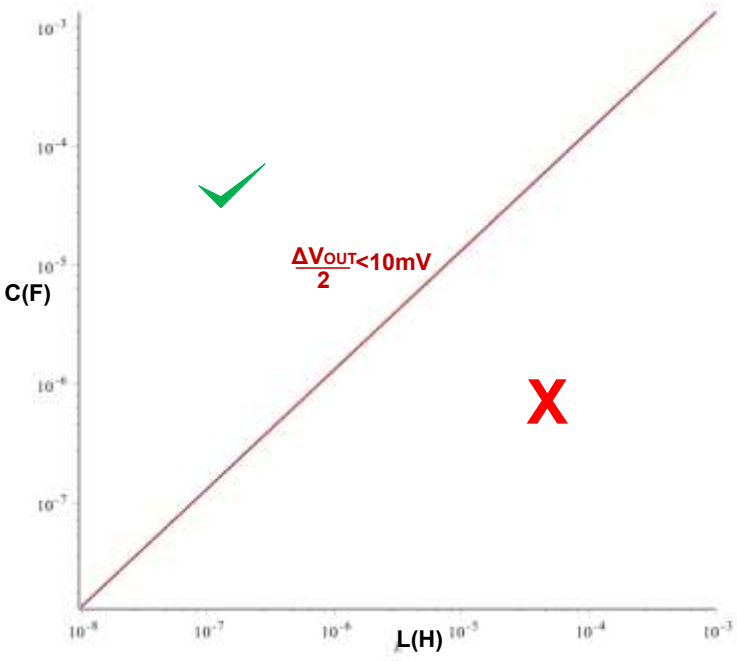


Figure 3-11 - Représentation graphique de la contrainte sur le rapport *L/C* imposée par le cahier des charges pour des forts transitoires de courant de sortie (*N=1 ; V_{OVmax}=10mV ; V_{IN}= 18V; V_{OUT}= 3.3V*)

La contrainte sur le rapport *L/C* est traduite dans le plan [*L* ;*C*] en échelle log-log par une droite de pente +1. Si l'inductance est plus élevée alors l'énergie emmagasinée est plus grande, et il faut une capacité plus forte pour encaisser le surplus de charge consécutif à un transitoire sur le courant de charge. Cette droite divise le plan en deux parties. Tous les couples {*L*,*C*} sur la courbe et au-dessus de la courbe vérifient la condition sur le rapport *L/C*.

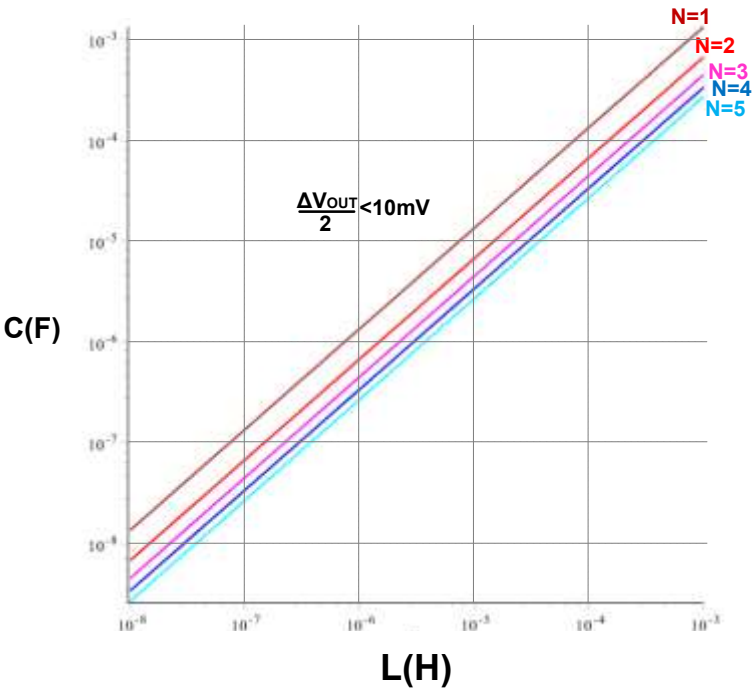


Figure 3-12 - Représentation graphique de la contrainte sur le rapport *L/C* en régime transitoire - Buck N-phases avec 1<N<5

La Figure 3-12 met en évidence la réduction de la contrainte sur *C* avec le nombre de phases. Pour un *L* donné, l'entrelacement de *N* phases en parallèle entraine une réduction d'un facteur *1/N* de la valeur de la capacité de sortie.

3.1.2.3 Association des deux contraintes

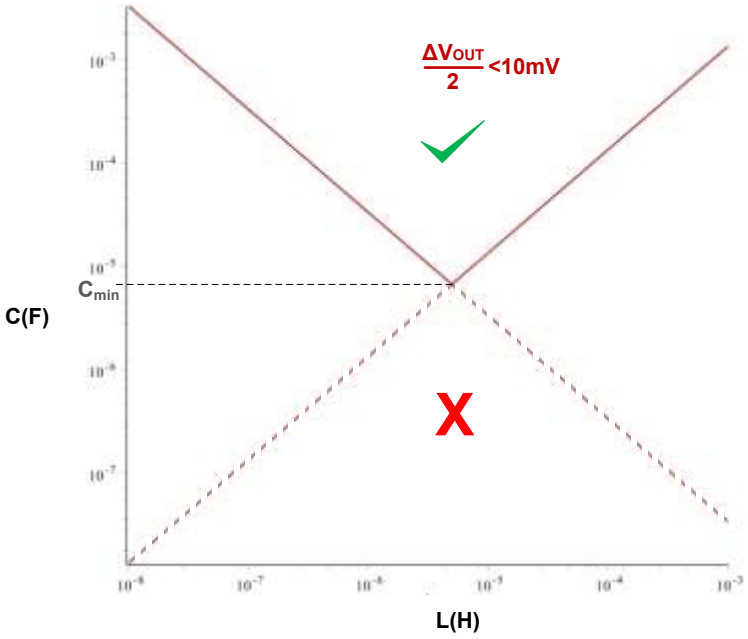


Figure 3-13 – Association des deux contraintes dans le même plan - Identification de la valeur minimale de *C* (*N=1 ; V_{rip}=10mV ; V_{IN}= 18V; V_{OUT}= 3.3V*).

L'association des deux contraintes précédentes dans un seul graphique permet d'identifier les couples de valeurs $\{L\ ;\ C\}$ définissant le filtre de sortie permettant de respecter un cahier des charges spécifiant une ondulation maximal tolérable sur la tension de sortie. La Figure 3-13 montre le résultat que l'on obtient pour le cas d'un Buck simple ($N=1$). Seules les valeurs suivant les droites en train plein, ou au-dessus de ces droites, sont correctes. On observe que l'on peut identifier ainsi un couple $\{L\ ;\ C_{min}\}$ stipulant la valeur minimale de capacité admissible pour l'application.

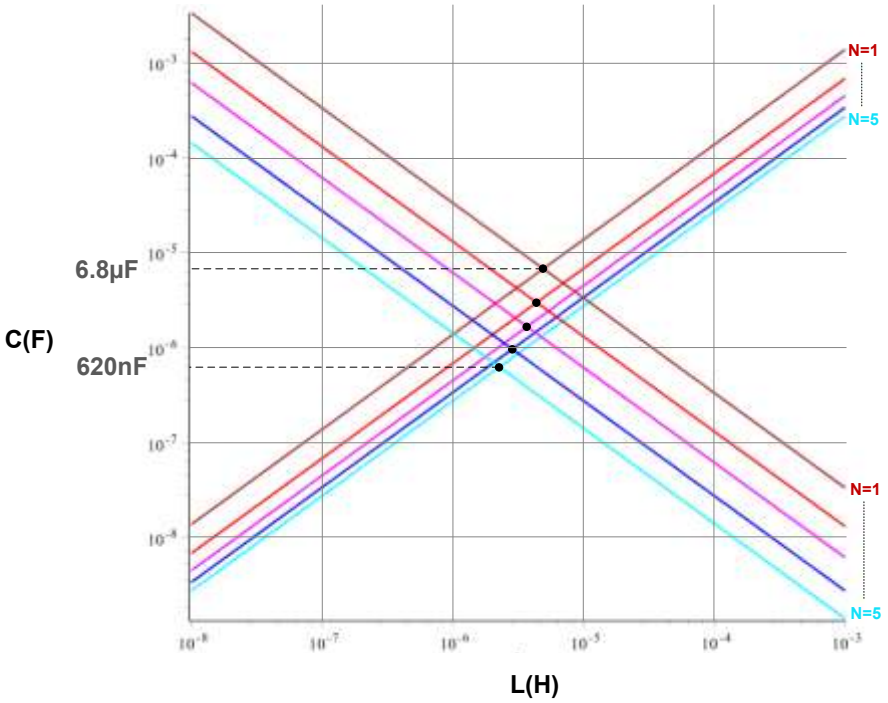


Figure 3-14 - Baisse de la capacité minimale avec la mise en parallèle de N cellules entrelacées ($N=1$ à 5 ; $V_{rip}=10mV$; $V_{OUT}=3.3V$).

La mise en parallèle de N phases permet de réduire considérablement la valeur de C_{min}. En effet, comme le montre la Figure 3-14, l'accroissement du nombre de phases du convertisseur abaisse simultanément les deux types de contrainte (ondulation en régime établi et réponse à des transitoires de charge). On observe par exemple, pour l'application considérée, que l'on passe d'une capacité de valeur 6.8µF pour le simple-phase à une capacité de valeur 620nF pour le Buck 5-phase.

Ce graphique ne permet pas en revanche d'identifier la solution (le couple $\{L\ ;\ C\}$) présentant le plus faible volume inductif et/ou le plus faible volume global. De plus, il ne prend pas en compte l'influence de la résistance série (ESR equivalent series resistor) de la capacité de sortie. Lorsque l'amplitude de l'ondulation du courant est forte (L faible), l'ESR de la capacité apporte une contribution non négligeable dans le calcul de l'ondulation de tension en sortie. Enfin, lors de transitoires sur la charge, sa présence provoque également une variation instantanée de la tension de sortie qui doit être prise en compte si sa valeur est élevée.

3.1.2.4 Influence de la résistance série de la capacité de sortie

L'équation (3.19) exprime la part de l'ondulation en régime permanent de la tension de sortie causée par l'ESR de la capacité C (notée ESR_c).

$$\Delta V_{ESR} = ESR_C . \Delta I_{OUT} \tag{3.19}$$

Cette ondulation a, comme le courant de sortie, une forme triangulaire. Cette composante triangulaire est en quadrature de phase avec l'ondulation de la tension aux bornes de C calculée dans les paragraphes précédents.

On peut noter que l'ondulation du courant de sortie dépend de la valeur de l'inductance L. En effet, l'équation (3.19) montre que cette ondulation ΔI_{OUT} est inversement proportionnelle à L. Il faut s'assurer que la grandeur ΔV_{ESR}, due à la présence d'une ESR non nulle, reste bornée (maitrisée) et toujours inférieure à une limite haute V_{rip} (équation (3.20)). Cela revient à traduire cette contrainte en une expression de la valeur minimale de l'inductance à choisir (équation (3.21)). Dans le plan $[L ; C]$, l'influence de l'ESR est donc traduite par une limite verticale en L_{min}, comme présenté par la Figure 3-15 ($ESR_C = 10m\Omega$).

$$ESR_C . \Delta I_{OUT}(L) < V_{rip} \Leftrightarrow ESR_C . \Delta I_{OUT}(L_{\min}) = V_{rip} \tag{3.20}$$

$$L_{\min} = \frac{V_{IN} . (1 - D_{eq}) D_{eq} . ESR_C}{V_{rip} . N . F} \tag{3.21}$$

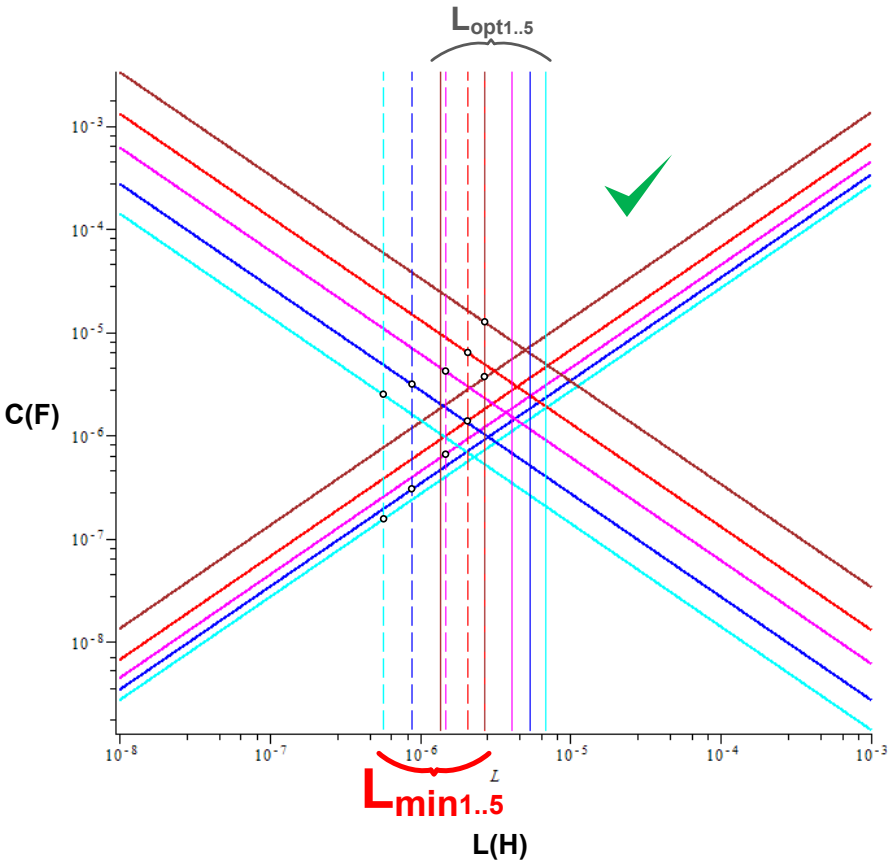


Figure 3-15 - Contrainte sur le produit $L.C$ en régime permanent – Limite basse imposée sur L par $ESR_c = 10m\Omega$

En régime transitoire, la présence de l'ESR provoque une variation instantanée de la tension de sortie exprimée par l'équation (3.22). Une augmentation du courant de charge provoque l'apparition d'une tension négative aux bornes de l'ESR, alors qu'une chute du courant de charge provoque l'apparition d'une tension positive. Ces variations vont dans le même sens que les overshoot/undershoot provoqués par l'inertie du courant dans la self L. En revanche, si la variation causée par l'ESR a lieu directement pendant le transitoire sur le courant de charge, celle causée par l'énergie stockée dans la (les) self(s) atteint son maximum alors que le courant dans la capacité C s'annule, donc plus tard. Les deux variations ne sont donc pas simultanées (superposées) mais successives (voir Figure 3-16). Il suffit donc de s'assurer, lors du choix de la capacité de sortie, que son ESR est suffisamment faible pour que lors d'un transitoire sur la charge d'amplitude I_{CH} la variation de la tension V_{OUT} qui en résulte reste inférieure à V_{rip} (équation (3.23)).

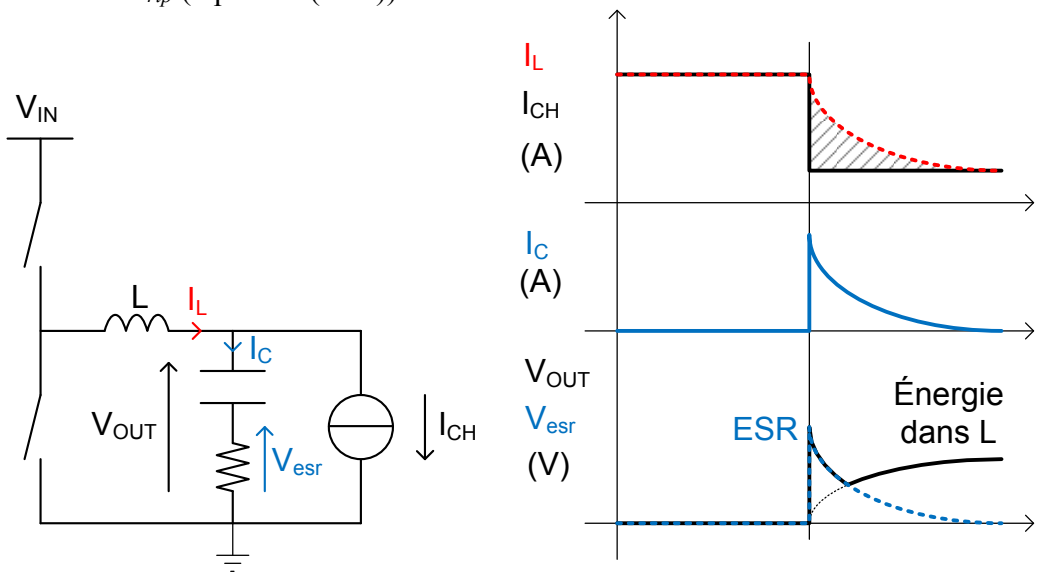


Figure 3-16 – Réponse à une chute du courant de charge – influence de l'ESR

$$\Delta V_{esr} = ESR_C . I_{CH} \tag{3.22}$$

$$ESR_C \leq \frac{V_{rip}}{I_{step}} \tag{3.23}$$

3.1.2.5 Optimisation du volume du filtre de sortie

3.1.2.5.a Image du volume magnétique

En règle générale, lors du dimensionnement des composants passifs externes, un soin particulier est porté à l'estimation du volume des composants magnétiques (inductances). Ce dernier doit rester le plus bas possible, du fait du coût important associé à l'utilisation d'inductance, particulièrement pour le domaine automobile dans lequel les composants doivent être qualifiés en température.

On va essayer maintenant de prendre en considération le volume des composants magnétiques dans notre recherche du couple {L ; C} optimal des paragraphes précédents. Il s'agit donc de rajouter un nouveau critère (ou contrainte) dans notre plan LC lié à la recherche d'un volume minimum.

Dans un premier temps, on peut considérer que le volume du noyau magnétique d'une inductance de phase est proportionnel à l'énergie magnétique maximale qui doit y être stockée [3-5]. Cette énergie est de la forme $\frac{1}{2}L.I_{max}^2$ avec I_{max} courant crête maximal traversant l'inductance L. Ce courant crête est égal à la somme du courant moyen de l'inductance $<I_L>$ et de la demi-ondulation de courant maximale $\Delta I_{OUT_max}/2$. L'équation (3.24) donne l'expression de la somme des énergies stockées dans les diverses inductances de valeurs L d'un convertisseur à N-phases chacune parcourue par un courant de valeur crête I_{max}.

$$\Sigma L.I_{\max}^{\ 2} = N.L\left(\frac{I_{CH_{MAX}}}{N} + \frac{1}{2}\frac{V_{OUT}}{L}T_{\max}\right)^2 \qquad (3.24)$$

avec $T_{\max} = \frac{(1-D_{\min})}{F_{DEC}}$

Comme la demi-ondulation est inversement proportionnelle à L, on entrevoit la présence d'un minimum énergétique, synonyme d'un volume magnétique minimal, pour une certaine valeur de L. En effet, en développant le carré de l'équation (3.24), on obtient :

$$\Sigma L.I_{\max}^{\ 2} = \frac{L}{N}I_{CH_{MAX}}^{\ 2} + I_{CH_{MAX}}V_{OUT}T_{\max} + \frac{1}{4}\frac{N}{L}V_{OUT}^{\ 2}T_{\max}^{\ 2}$$

On observe bien, dans cette estimation de l'énergie stockée donc du volume résultant, un terme proportionnel à L, un autre inversement proportionnel à L et un terme indépendant de L relatif à un plateau (ou offset).

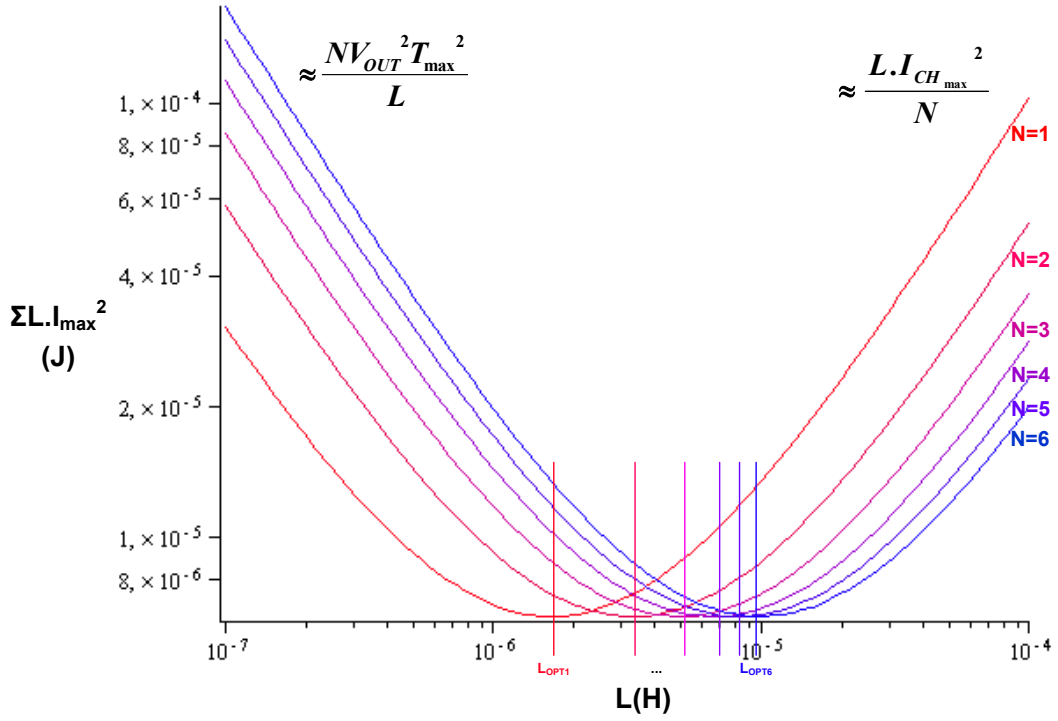


Figure 3-17 - Visualisation du minimum énergétique en fonction de L pour N entre 1 et 6

La Figure 3-17 les résultats obtenus pour le cas d'un convertisseur Buck 3.3V 1A en sortie avec F_{DEC}=1MHz. L'énergie y est représentée en fonction de L et du nombre de phases N (du simple-phase au convertisseur 6-phases) avec une échelle log-log. On voit apparaître :

- pour les valeurs de L faibles, une asymptote oblique décroissante traduisant l'influence prédominante du terme en $1/L$ (réduction de l'ondulation de courant pour un L croissant),
- pour les valeurs de L élevées, une asymptote oblique croissante traduisant l'influence prédominante du terme en L (accroissement de l'énergie stockée pour un L croissant),
- un niveau d'énergie minimum atteint pour une valeur d'inductance $L=L_{opt}$. Son expression est donnée par l'équation (3.25) et correspond à l'intersection des deux asymptotes du graphe. En calculant la valeur de l'ondulation de courant avec $L=L_{opt}$, on remarque que celle-ci est exactement deux fois supérieure au courant parcourant l'inductance (voir équation (3.26)). On en déduit que L_{opt} correspond à l'inductance critique du système (limite de séparation des modes continu et discontinu).

$$L_{opt} = \frac{N}{2} \cdot \frac{V_{OUT} \cdot T_{\max}}{I_{CH_{MAX}}} \tag{3.25}$$

$$L = L_{opt} \Rightarrow \Delta I_L = \frac{2}{N} \cdot I_{CH_{MAX}} \tag{3.26}$$

La valeur de L_{opt} est proportionnelle à N. Ceci est dû au fait que le courant dans chaque phase est d'autant plus faible que le nombre de phases est grand. Or l'inductance critique d'un convertisseur est grande si le courant nominal est faible. Dès lors, une augmentation du nombre de phases du convertisseur entraine une augmentation de la valeur de L critique (ce que l'on observe très bien sur la Figure 3-17). Cependant, il est important de noter que quel que soit le nombre de phases, l'énergie minimale est toujours la même.

L'énergie stockée dans les inductances de valeur L_{opt} donne une information « au premier ordre » du volume minimal acceptable des composants magnétiques du convertisseur. Afin d'être plus précis sur l'évaluation du volume, certaines considérations doivent cependant être analysées :

- le volume associé au bobinage de l'inductance est tributaire du diamètre et du nombre de tours des fils. Or ces deux paramètres ont une influence directe sur la valeur de la résistance série que présente l'inductance appelée DCR (direct current resistance). Lorsque l'inductance est très faible, l'ondulation du courant qui la traverse est importante, provoquant des pertes supplémentaires dans tous les éléments résistifs (interrupteurs de puissance, DCR de l'inductance). Si l'on raisonne à rendement constant, il faut alors réduire la DCR de l'inductance pour compenser l'élévation du courant efficace, et donc agir sur le bobinage et son encombrement. En revanche, lorsque la valeur L de l'inductance est élevée, si les problèmes liés à l'ondulation de courant sont considérablement réduits, il faut veiller à ce que la DCR conserve une valeur convenable. Or une inductance élevée signifie un bobinage (nombre de tours) important. Il faut donc agir, dans ce cas, sur la section du bobinage et le volume de cuivre croît fortement avec L.
- Les pertes fer obtenues au sein des composants magnétiques sont relatives aux cycles d'hystérésis parcourus dans les noyaux magnétiques (sur la caractéristique $B=f(H)$) lors d'une période de découpage. Elles sont très tributaires des valeurs du courant de charge et des ondulations de courant ainsi que de la valeur de la tension

d'entrée découpée. Leur impact sur le volume du convertisseur se traduira essentiellement par un accroissement du volume du dispositif de refroidissement.

- Enfin, dans le cas d'une réalisation pratique du convertisseur, des composants commerciaux spécifiés pour une gamme de température de fonctionnement donnée devront être choisis. Or la forme et le volume de ces composants sont, la plupart du temps, imposés par le type de boitier proposé et ne sont pas directement liés à la valeur de l'inductance considérée.

Ce dernier point, qui s'avèrera primordial dans notre cas d'étude, va être analysé dans les paragraphes suivants. En pratique, on évitera de choisir une inductance inférieure à l'inductance critique afin de ne pas trop dégrader le rendement à faible courant de charge.

3.1.2.5.b Représentation du volume réel de l'inductance de sortie (cas du Buck simple)

En réduisant la valeur de l'inductance de phase L, l'ondulation du courant de phase augmente et avec elle les pertes en conduction dans les interrupteurs de puissance et dans l'inductance (présence d'une DCR). Le choix de la valeur de l'inductance impacte donc directement le rendement du convertisseur. En d'autres terme, pour une valeur de L donnée, la connaissance de son impédance série DCR permet de déterminer correctement les pertes par conduction dans chaque phase (interrupteurs de puissance + inductances). On peut donc ajouter un critère au choix de l'inductance relatif à la valeur de sa résistance série afin de borner la valeur de ces pertes par conduction (20% de la puissance fournie maximale soit 660mW dans notre cas d'application). Ainsi plus L est faible, plus l'ondulation de courant augmente et plus la valeur de la DCR doit être réduite.

On recherche pour notre application des inductances CMS bobinées blindées fort courant (quelques ampères) qualifiées pour le domaine automobile. Le choix de composants s'avère être relativement réduit. Le Tableau 3-1 présente l'ensemble des inductances disponibles, triées par tiers de décade, susceptibles d'être utilisées pour la réalisation d'un convertisseur Buck simple-phase 3.3V 1A (Interrupteurs de 200mΩ, et pertes en conduction totales maximales inférieures à 20% de la puissance fournie maximale soit 660mW).

Tableau 3-1 - Evolution du volume des inductances CMS *Coilcraft* en fonction de leur valeur nominale L

Valeur (H)	ESR_{max} (Ohms)	I_{SATmin} (A)	Solution (Coilcraft)	Dimensions (mm)	Volume (mm^3)
1µ-2.2µ	0.17 … 0.29	2.3 … 1.6	LPS4018	4x4x1.8	27.4
2.2µ-4.7µ	0.29 … 0.37	1.6 … 1.3	LPS4018	..	..
4.7µ-10µ	0.37 … 0.41	1.3 … 1.1	LPS4018	..	..
10µ-22µ	0.41 … 0.44	1.1	MSS6132	6.1x6.1x3.2	119
22µ-47µ	0.44 … 0.45	1.1	LPS6235	6x6x3.5	126
47µ-100µ	0.45	1.0	MSS1038	10x10x3.8	380
100µ-220µ	0.45	1.0	MSS1260	12x12x6	864
220µ-470µ	0.45	1.0	MSS1583	14.8x14.8x8.6	1884

La Figure 3-18 présente l'évolution du volume des inductances en fonction de leur valeur de L (inductances qualifiées automobile dans la gamme du fournisseur *Coilcraft)*.

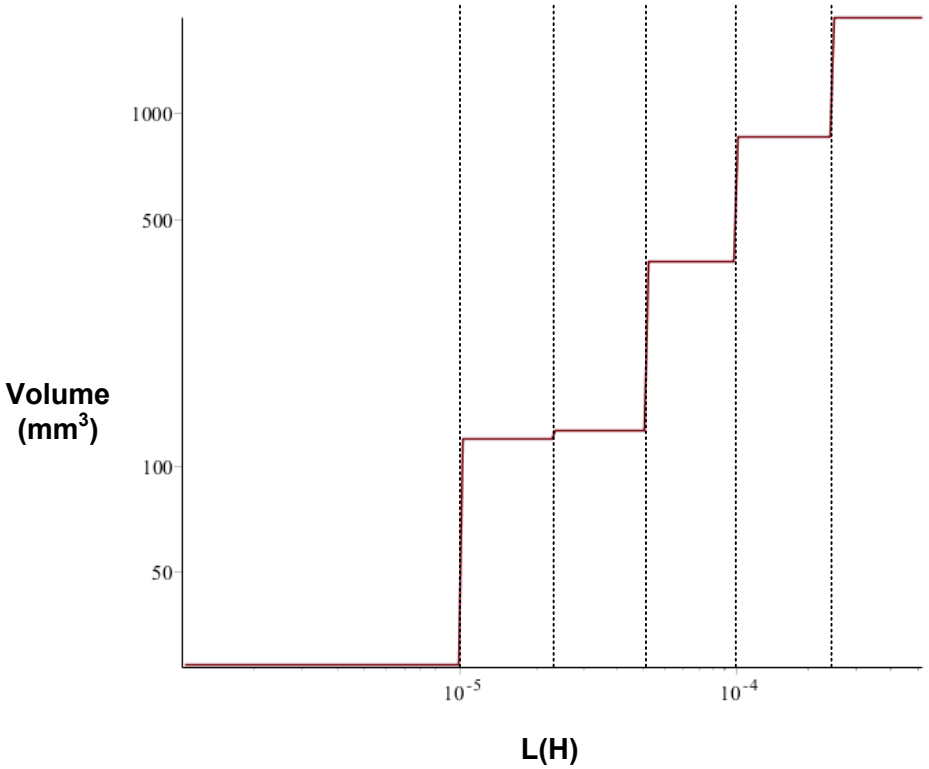


Figure 3-18 - Self qualifiée automobile - Evolution du volume avec *L* (voir Tableau 3-1)

On note une augmentation rapide du volume avec *L*. On remarque que, en abaissant la valeur de *L* en dessous de 10µH on n'a plus aucun gain sur le volume. L'évolution de la DCR maximale permettant la constance des pertes en conduction maximales correspond à l'évolution avec *L* des résistances série des inductances basées sur le même packaging. On a ainsi l'impact du bobinage qui ne va pas dans le sens d'une baisse du volume pour les valeurs faibles. Pour les valeurs de *L* élevées, alors que l'ondulation du courant de sortie est très faible devant le courant moyen, une augmentation de *L* à DCR constante signifie une forte élévation de l'énergie stockée et une forte élévation du volume.

3.1.2.5.c Représentation du volume réel de la capacité de sortie (cas du Buck simple)

Dans le cas du Buck 3.3V 1A automobile, les contraintes multiples (niveaux de tension/courant, intégration, blindage EM, qualifications) imposées pour les passifs externes réduisent les choix possibles. Les capacités éligibles sont toutes des capacités CMS céramiques utilisant un diélectrique X7R, et sont qualifiées pour une utilisation avec une certaine tension maximale (6.3V, 10V, 16V, …).

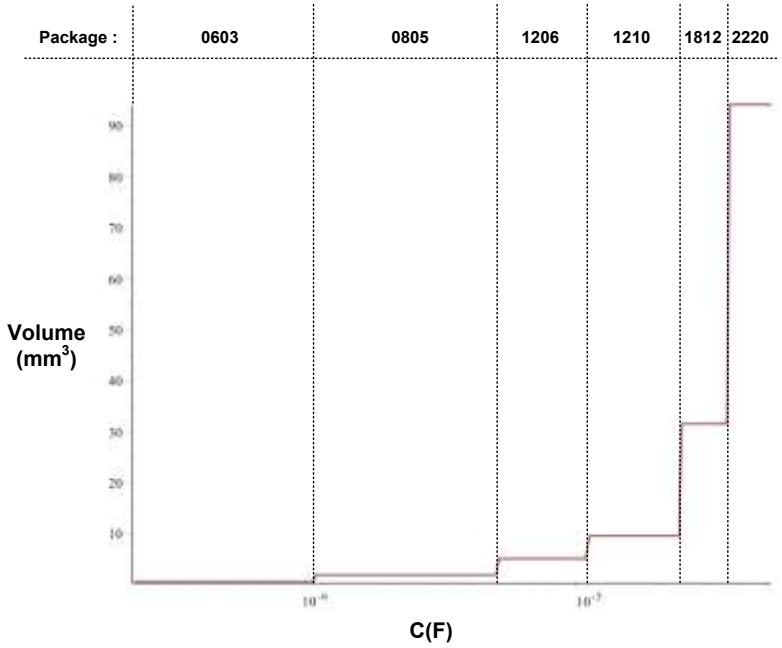


Figure 3-19 - Condensateur X7R 16V - Evolution du volume avec *C*.

Les packagings disponibles sont standardisés. Il est ainsi possible de « discrétiser » la représentation du volume capacitif en fonction de la valeur de la capacité *C*. La Figure 3-19 représente l'évolution du volume en fonction de *C*, parmi la gamme X7R 16V.

3.1.2.5.d Représentation du volume réel total (cas du Buck simple)

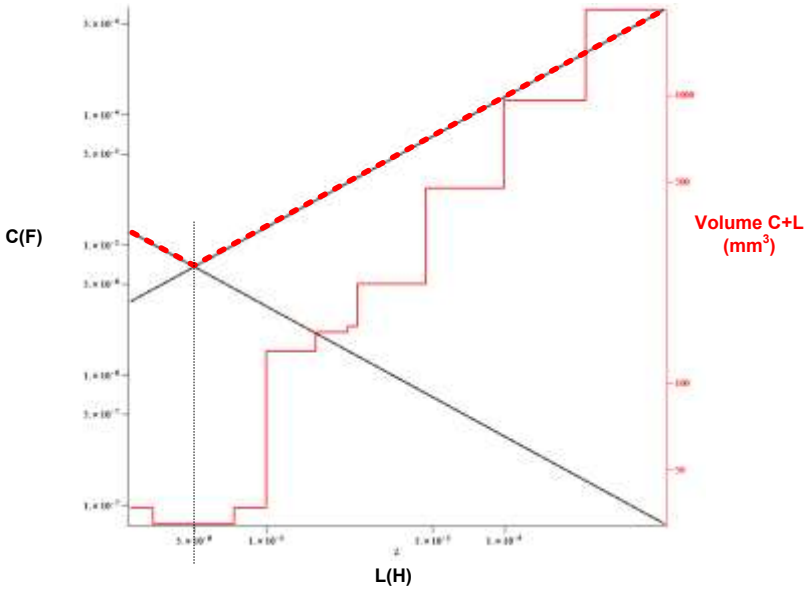


Figure 3-20 - Buck simple-phase 3.3V 1A - Choix du couple {*L,C*} optimisé en volume.

La Figure 3-20 définie un ensemble de solution optimisées pour le choix de *L* et *C* (surlignées en rouge pointillé). La connaissance du volume de la capacité et celle du volume de l'inductance permettent la représentation du volume réel de chaque solution. Dans le cas de l'exemple 3.3V-1A simple-phase, le volume minimal est atteint pour la solution présentant la

capacité minimale. Une baisse de la valeur de l'inductance ne permet pas de baisse du volume.

3.1.2.6 Synthèse

3.1.2.6.a Visualisation du volume du filtre - comparaison Buck simple et Buck 5 phases

La Figure 3-21 présente un ensemble de solutions optimisées envisagé (1 à 5 phases) pour le design d'un Buck 3.3V 1A automobile, avec F_{DEC}=1MHz. On souhaite arriver à une solution présentant une capacité de sortie inférieure à 10µF. On considère comme optimisée toute solution (couple $\{L,C\}$) entre la solution présentant la capacité la plus faible, et la solution de l'inductance critique (énergie magnétique minimale). On privilégie toute fois les solutions avec une inductance supérieure ou égale à l'inductance critique, afin d'éviter une ondulation toujours importante du courant de sortie qui pénaliserait le rendement à faible courant de charge. Ainsi, on a une seule solution pour les convertisseurs 3, 4 et 5 phases correspondant au couple avec l'inductance critique.

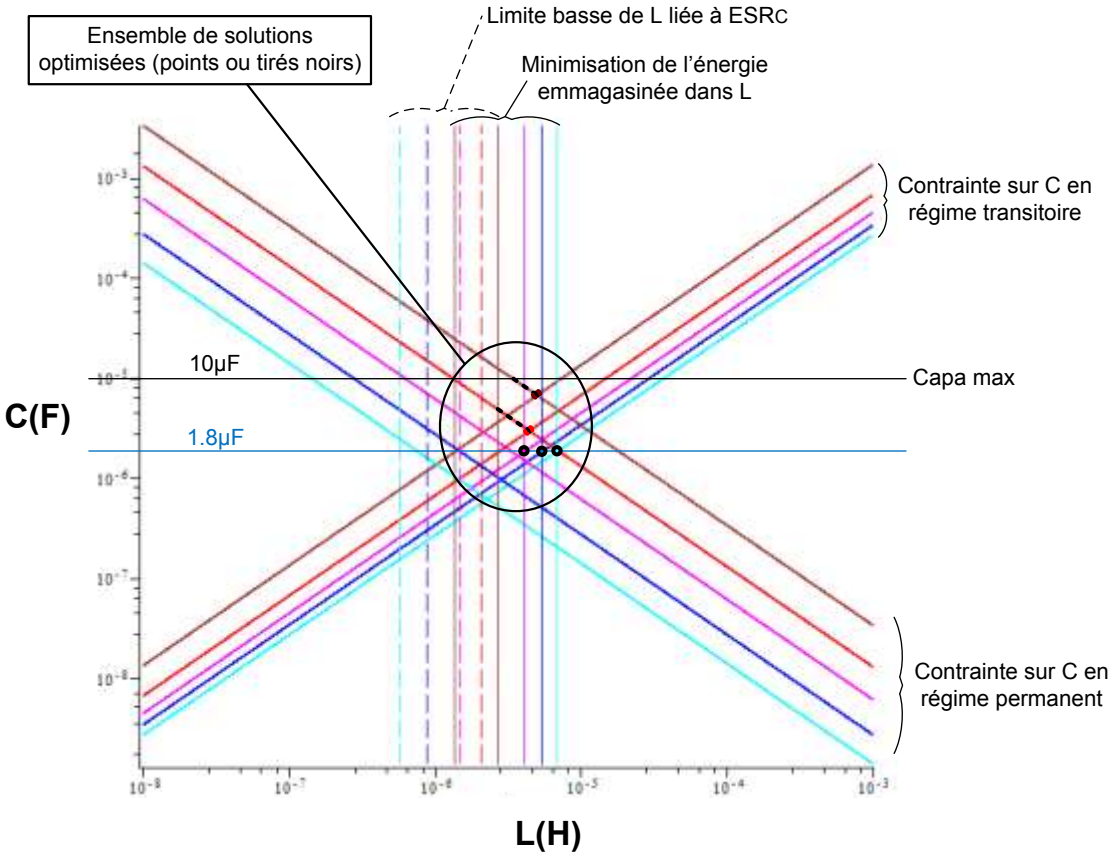


Figure 3-21 - Filtre de sortie - Couples LC optimaux - Buck N-phase N=1..5

D'une manière générale, multiplier le nombre de cellules en parallèle permet un gain important sur la capacité de sortie, jusqu'à ce que la contrainte imposée sur l'inductance (supérieure ou égale à l'inductance critique), qui augmente avec N, bloque la possibilité de réduire la capacité de sortie associée à la contrainte imposée sur le rapport *L/C*.

Du point de vue volume capacitif, les solutions à 3, 4 et 5 bras sont ainsi équivalentes et celles qui présentent la capacité de sortie minimale la plus faible (1.8µF).

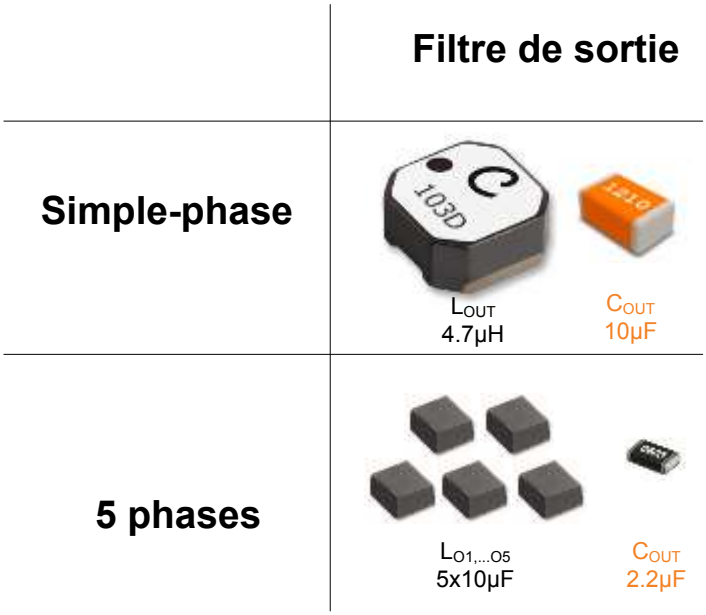


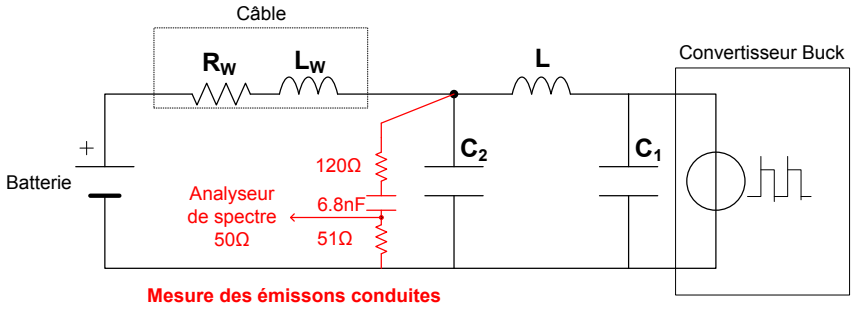
Figure 3-22 - Représentation relative du volume du filtre de sortie : Buck simple et Buck 5 phases

La Figure 3-22 est une représentation relative des volumes des solutions associées au convertisseur 1 phase et au convertisseur 5 phases. Les capacités sont choisies dans la gamme des capacités céramique 16V utilisant un diélectrique X7R pour la tenue en température. La valeur retenue est la valeur normalisée directement supérieure à la valeur issue de l'étude et de la Figure 3-20. La taille du « package » correspond à la taille minimale pour la valeur retenue que l'on peut communément se procurer. Les inductances sont choisies parmi la gamme des inductances de puissance bobinées qualifiées pour les applications automobiles du fabriquant Coilcraft.

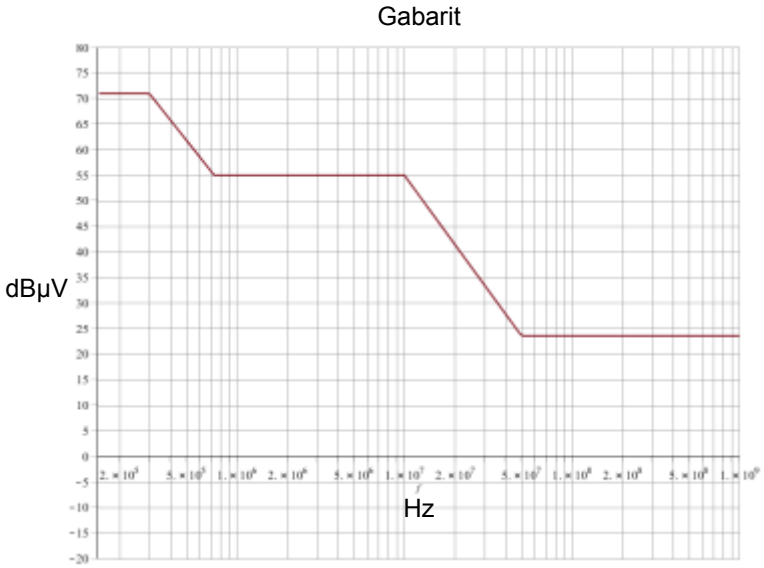
La solution 5 phases présente une capacité bien plus faible et compacte que la solution simple-phase. Les cinq inductances de sortie, si elles ne permettent pas une baisse drastique du volume et de l'empreinte sur la carte par rapport à la solution simple-phase, permettent une baisse importante de la hauteur.

3.1.3 Filtre d'entrée

Du fait de la longueur potentiellement importante de câble entre la batterie et le convertisseur, il est nécessaire de découpler le bus de puissance en entrée du convertisseur. Le filtre en Π en entrée permet la réjection des perturbations provenant d'autres circuits branchés sur la batterie (immunité), mais surtout il permet de filtrer les harmoniques générées par le convertisseur dans la gamme des 150kHz-1GHz (émissions). Ainsi, il est nécessaire de connaître la méthode de mesure et le niveau d'émission ciblé pour calculer les dimensions du filtre.



(a)



(b)

Figure 3-23 - (a) Mesure des émissions conduites en entrée (b) Gabarit

La Figure 3-23 (a) présente la méthode de mesure des émissions conduites utilisée pour les circuits intégrés pour application automobile, et le gabarit en émission imposé [3-6]. Le niveau est à 55 dBµV dès 700kHz, ce qui correspond à un niveau crête à crête de 562µV en entrée de l'analyseur de spectre. Il s'agit d'un niveau très bas compte tenu du l'amplitude du courant à F_{DEC} (jusqu'à I_{CHmax}, courant de charge maximal) et de son important contenu harmonique.

Le premier objectif est de s'assurer que l'atténuation de la raie fondamentale à $N.F_{DEC}$ est suffisante. Il est également intéressant d'étudier l'impact du comportement à haute fréquence des composants du filtre, sur sa capacité à filtrer les hautes fréquences.

3.1.3.1 Filtre en II – Dimensionnement « basse-fréquence » ($N.F_{DEC}$)

3.1.3.1.a Atténuation @ $N.F_{DEC}$– Représentation de la contrainte dans un plan [L ;C]

On exprime l'atténuation du filtre en représentant le convertisseur par une source de courant petit-signal (perturbation) comme sur la Figure 3-24. On est ainsi en mesure d'exprimer les tensions $V_{IN}(f)$ et $V_{BAT}(f)$ en fonction de $i_{IN}(f)$ et d'une impédance calculée à partir des éléments du filtre.

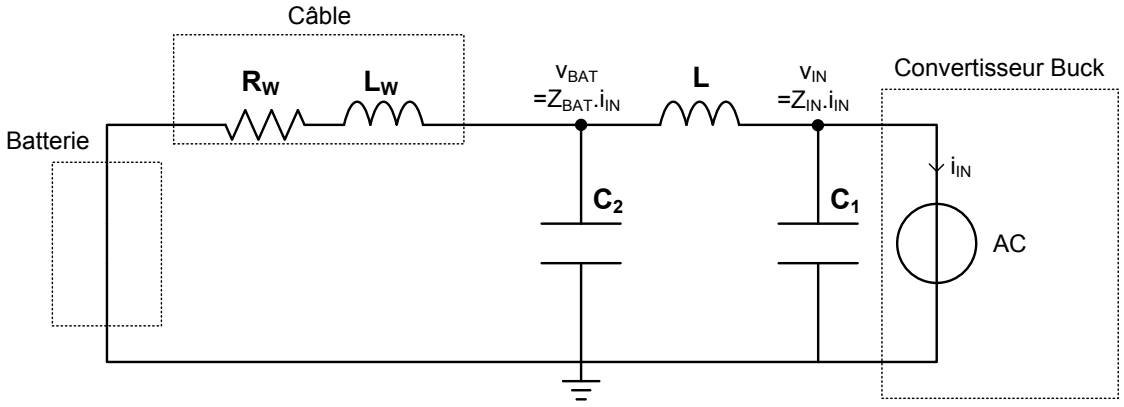


Figure 3-24 - Schéma linéarisé (AC) pour l'étude du filtre en Π.

Sur le point d'entrée du convertisseur (potentiel V_{IN}), on peut exprimer l'amplitude de l'ondulation provoquée par le découpage du courant si l'on connait la valeur de la capacité C_1 et la forme du courant en entrée. L'équation (3.27) exprime la valeur de C_1 minimale qui permet d'obtenir une amplitude d'ondulation inférieure à une amplitude donnée (nommée ΔV_{IN} par la suite) en entrée. La valeur de ΔV_{IN} doit être suffisamment faible pour que la fonctionnalité du convertisseur ne soit pas mise en danger par une baisse (ou augmentation) de V_{IN} trop importante, et pour confiner les perturbations harmoniques à proximité des pins du circuit intégré.

$$C_{1\min} = \frac{I_{CH}}{2.N^2.F_{DEC}.\Delta V_{IN}} \tag{3.27}$$

Une fois C_1 choisie, reste à déterminer L et C_2. On simplifie l'étude du filtre en déterminant les impédances Z_{BAT} et Z_{IN} comme décrites dans la Figure 3-24. L'équation (3.28) présente l'expression du module de l'impédance Z_{BAT}. On en déduit l'expression de la capacité C_2 minimale qui garantie une ondulation maximale ΔV_{BAT} en V_{BAT} (équations (3.29) et (3.30)). ΔV_{BAT} peut être déterminée à partir du niveau d'émission visé (gabarit et schéma de la Figure 3-23) à $N.F_{DEC}$. On considère que l'amplitude de la raie spectrale fondamentale est forcément inférieure à l'amplitude crête à crête maximale du courant en entrée I_{IN} (équation (3.30) avec L_{OUT} inductance en sortie) quand le courant de charge et l'ondulation du courant dans chaque phase sont à leur maximum (régime permanent).

$$|Z_{BAT}| = \frac{1}{(C_1+C_2).2.\pi.f} \cdot \frac{1}{1 - L.\frac{C_1.C_2}{C_1+C_2}4.\pi^2.f^2} \tag{3.28}$$

$$|Z_{BAT}|.I_{INcàc} \le \Delta V_{BAT} \Rightarrow C_2 \ge C_{2\min} = \frac{\Delta V_{BAT}.C_1.2\pi.N.F_{DEC} - I_{INcàc}}{\Delta V_{BAT}.2\pi.N.F_{DEC}.\left(L.C_1.4\pi^2.N^2.F_{DEC}{}^2 - 1\right)} \tag{3.29}$$

$$I_{INcàc} = \frac{I_{CH\max}}{N} + \frac{V_{IN\max}.D_{\min}.(1-D_{\min})}{2.L_{OUT}.F_{DEC}} \tag{3.30}$$

L'expression de C_{2min} permet la représentation de la contrainte de dimensionnement dans un plan [L ;C]. La Figure 3-25 est un exemple de graphique de dimensionnement pour un Buck 3.3V 1A avec N nombre de phase variant de 1 à 5. Sur ce graphe est ajoutée une représentation horizontale de la valeur de C_{1min} (normalisée et utilisée pour le calcul de C_{2min}).

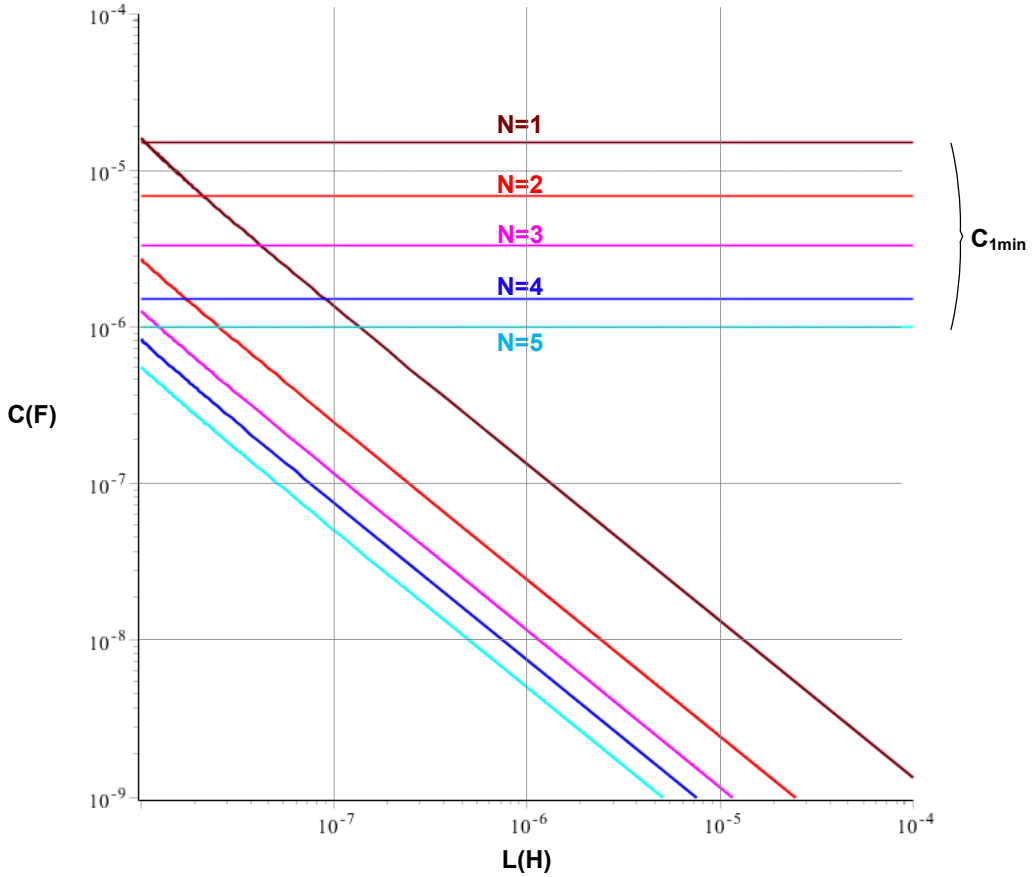


Figure 3-25 - Filtre en Π - Choix des composants C_1, C_2 et L - Représentation des contraintes de dimensionnement dans un plan [L;C]

La Figure 3-25 montre à quel point la mise en parallèle de N cellules a un impact positif sur les dimensions du filtre en Π en entrée du convertisseur. La valeur de l'ensemble des composants nécessaires à l'obtention d'un niveau d'émission très faible peut être drastiquement réduite. Pour les convertisseurs 4-phase et 5-phase, la possibilité de choisir un couple {L,C_2} avec L de l'ordre du nano-Henry et C_2 inférieur au micro-Farad pose la question de la suppression de l'inductance pour ces systèmes. Cette option permettrait une baisse importante du coût et de l'encombrement du filtre d'entrée.

3.1.3.1.b Suppression de l'inductance du filtre

Dans le cas où le nombre de phases en parallèle est important, il est possible d'imaginer un système filtré en entrée par seulement une ou plusieurs capacités de l'ordre du microfarad. L'équation (3.31) donne l'expression approchée de l'amplitude du fondamental à $N.F_{DEC}$ de l'ondulation du nœud V_{IN}. L'équation (3.32) donne le calcul de la capacité de découplage C_1 qui garantit que cette amplitude reste inférieure à celle qui est définie par le gabarit de la Figure 3-23.

$$v_{IN\max}\left(N.F_{DEC}\right)=\frac{1}{2.\pi^2}\cdot\frac{I_{CH}}{N^2.F_{DEC}}\cdot\frac{1}{C_1} \qquad (3.31)$$

(Pour ce calcul on considère que le courant en entrée est un signal carré d'amplitude I_{CH}/N avec un rapport cyclique de 0.5)

$$C_1 \geq \frac{1}{2.\pi^2} \cdot \frac{I_{CH}}{N^2.F_{DEC}} \cdot \frac{1}{v_{gabarit}} \quad (3.32)$$

On obtient $C_1>1.0\mu F$ pour le convertisseur 4 phases et $C_1>630nF$ pour le convertisseur 5 phases pour un niveau d'émission conduites inférieur à 55dBµV. On est donc bien en mesure de filtrer les harmoniques basse-fréquence dues au découpage sans employer d'inductance.

3.1.3.2 Filtre en Π – Influence des parasites à haute fréquence

3.1.3.2.a Fréquences d'auto résonance de C1, L et C2

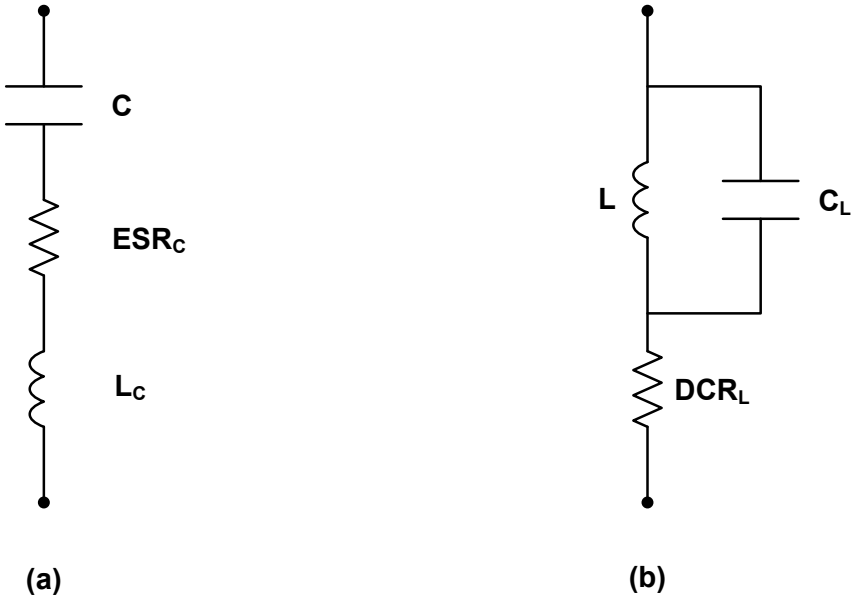


Figure 3-26 - Modèle haute fréquence (a) Condensateur (b) Bobine

La Figure 3-26 (a) présente un modèle simple de capacité qui permet de prendre en compte des phénomènes haute fréquence. Lorsque la fréquence dépasse la fréquence de résonance propre du composant (équation (3.33)), celui-ci ne se comporte plus comme une capacité mais comme une inductance. Le même type de modèle peut être appliqué aux inductances, avec la même conséquence (Figure 3-26 (b), équation (3.34)).

$$f_{R_C} = \frac{1}{2\pi\sqrt{L_C.C}} \quad (3.33)$$

$$f_{R_L} = \frac{1}{2\pi\sqrt{L.C_L}} \quad (3.34)$$

On peut ainsi étudier le comportement du filtre en Π à haute fréquence en prenant en compte la fréquence de résonance propre de chaque composant du filtre. Les Figure 3-27 et Figure 3-28 présentent les tracés des modules des impédances Z_{IN} et Z_{BAT} en fonction de la fréquence. On voit bien l'influence des parasites sur Z_{BAT}. Si le filtre permet un filtrage d'ordre 3 des fréquences basses, la pente passe en +3 pour les fréquences supérieures à la fréquence de résonnance propre la plus élevée. Il faut donc particulièrement soigner le choix des composants pour ne pas voir les performances du filtre dégradées à haute fréquence.

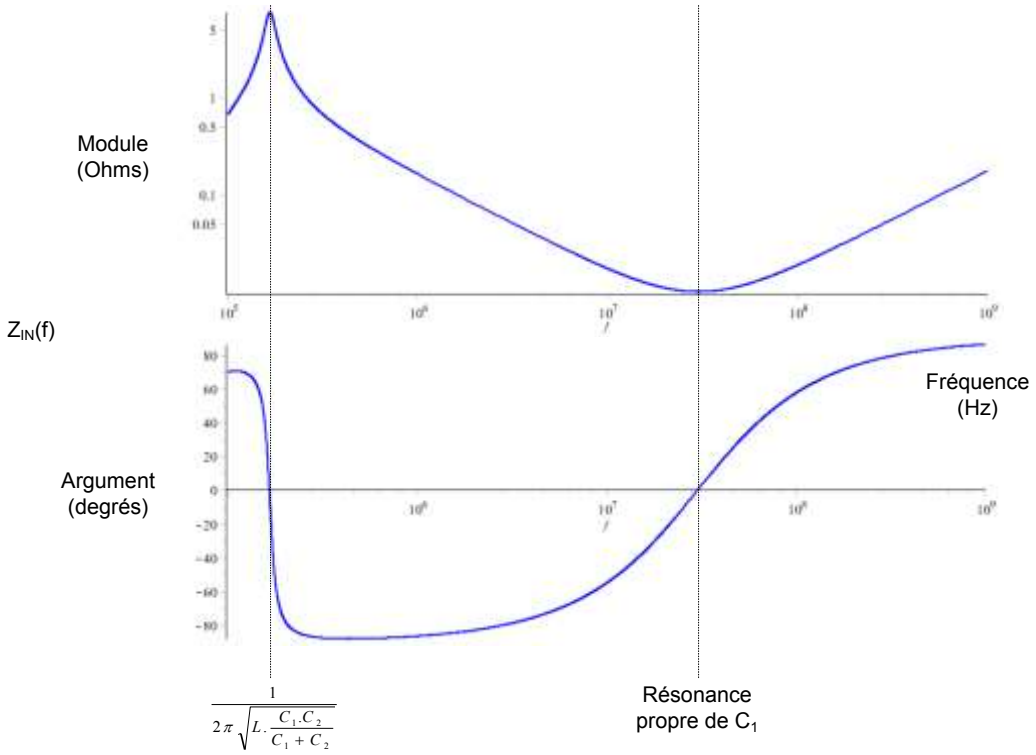


Figure 3-27 - Impédance $Z_{IN}(f)$

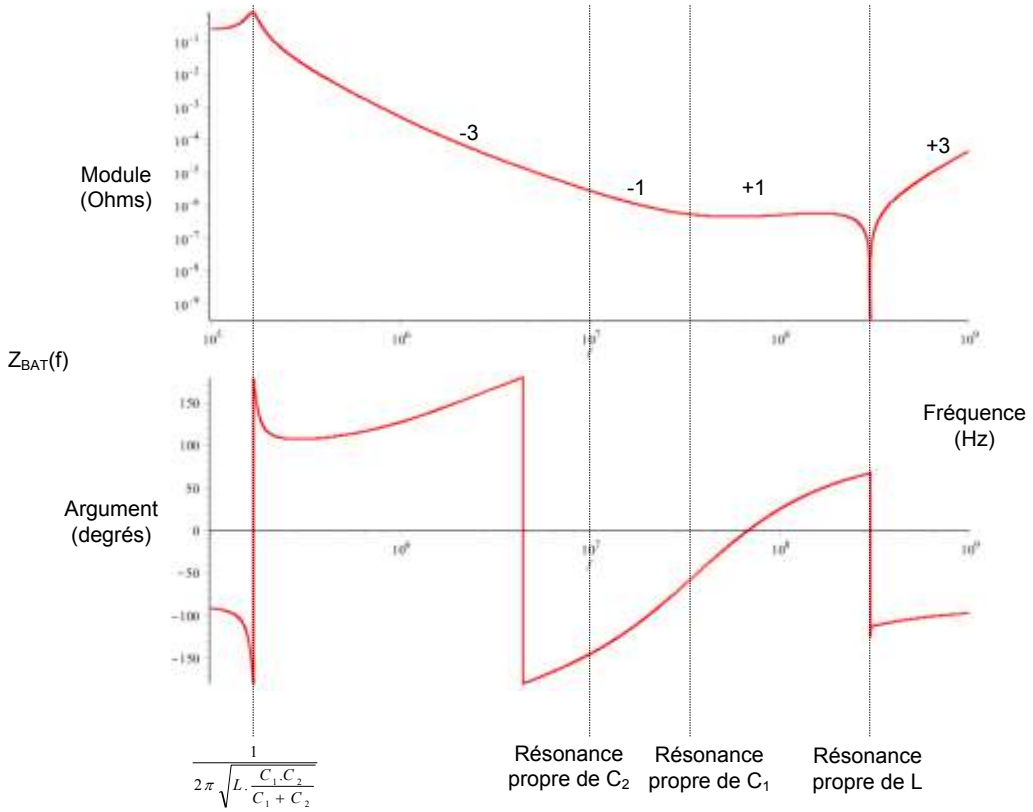


Figure 3-28 - Impédance $Z_{BAT}(f)$

D'un point de vue général, on peut considérer que la réduction de la taille des composants passifs de filtrage que permet l'utilisation des topologies multiphases participe

aussi à l'amélioration du comportement du filtre à haute fréquence. En effet on note en général une élévation de la fréquence de résonance propre avec la réduction de la valeur et de l'encombrement des composants, par exemple au sein d'une même famille de condensateur (Figure 3-29 issue de [3-7]).

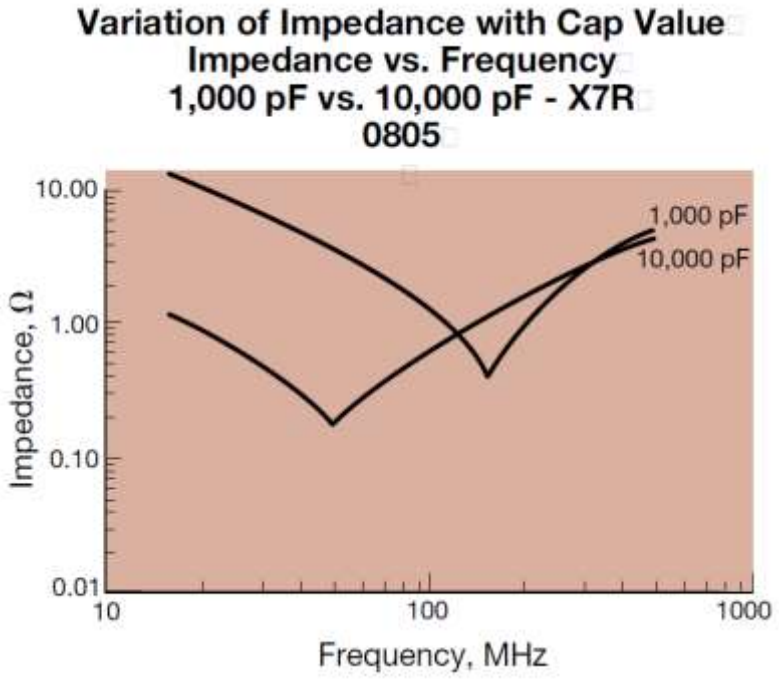


Figure 3-29 - Condensateur céramique X7R du fabriquant *AVX* - Evolution de l'impédance avec la valeur de la capacité [3-7]

3.1.3.2.b Synthèse

La division de l'amplitude et la multiplication de la fréquence apparente en entrée du convertisseur font que les topologies Buck à N phases entrelacées permettent une réduction considérable de l'encombrement du filtre d'entrée comparativement au Buck simple. Cette amélioration prend la forme d'une baisse importante de la valeur des capacités et de l'inductance nécessaire pour passer un gabarit en émission imposé (Figure 3-30), et peut aller jusqu'à la suppression de l'inductance pour les structures massivement parallèles (au-delà de quatre phases pour l'application étudiée).

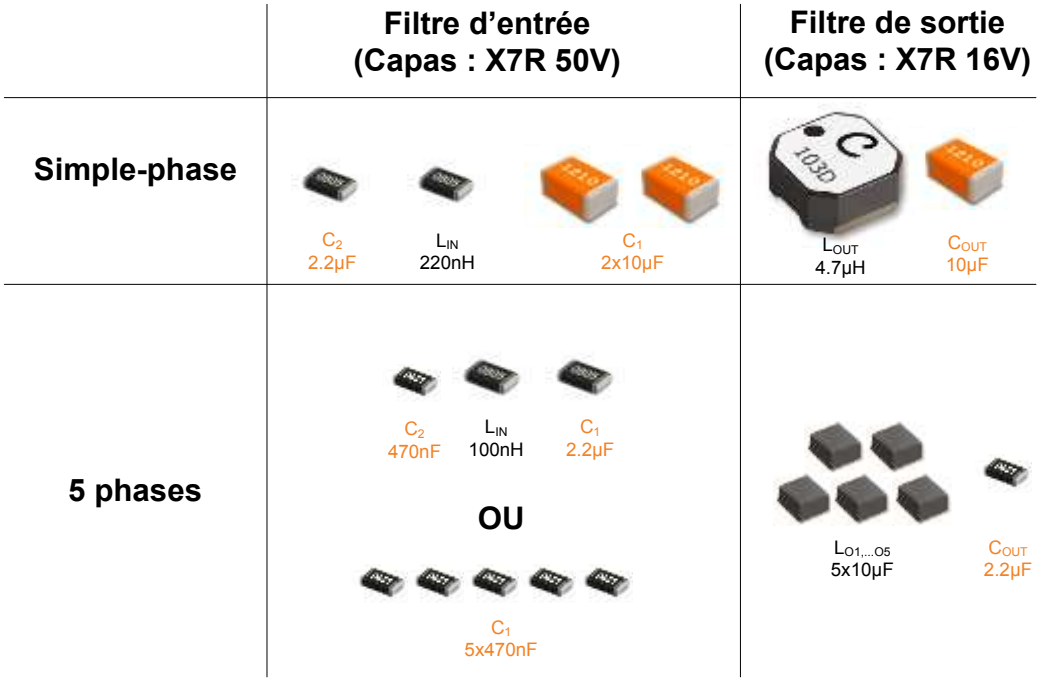


Figure 3-30 - Représentation relative des volumes des filtres - Buck simple et Buck 5 phases

Comme on peut le voir dans la Figure 3-30, la réduction de l'encombrement du filtre d'entrée concerne principalement l'encombrement de la capacité C_1. Les capacités du filtre d'entrée sont choisies parmi les capacités 50V à diélectrique X7R. Les inductances de filtrage représentées sont des inductances de filtrage 1A multicouche céramique.

Cette baisse de la valeur et de l'encombrement des composants de filtrage en entrée a également une influence positive sur le comportement du filtre à haute fréquence, puisqu'elle repousse plus haut en fréquence la résonance propre des composants.

L'utilisation des structures parallèle pour une application 3.3V 1A automobile est donc pertinente. Le Chapitre 4 complète l'étude des filtres en entrée par l'étude analytique des spectres en émission afin de conclure sur le profil émissif des structures parallèles entrelacées.

3.2 Conclusion

La mise en parallèle de N cellules de commutation entrelacées a de nombreux avantages, même pour une application automobile à faible courant. L'étude et la comparaison des filtres optimisés de Buck de 1 à 5 phases met en avant un optimum atteint pour $N \geq 3$, avec une inductance proche de l'inductance critique à courant de charge maximal. Ces systèmes peuvent répondre à des transitoires agressifs sur le courant de charge avec une capacité de sortie très faible, et l'ondulation de la tension de sortie en régime permanent est quasi-inexistante ($N \geq 4$).

La multiplication du nombre de phase amène des performances encore plus importantes en entrée. Le filtre en Π nécessaire pour atteindre le niveau très faible d'émissions conduites imposé atteint un très faible encombrement, si bien qu'il est envisageable de supprimer l'inductance du filtre. Un autre effet (indirect) de la réduction de

l'encombrement et de la valeur des composants de filtrage est l'amélioration du comportement du filtre à haute fréquence.

La topologie Buck multiphase permet également de nouvelles voies d'optimisation et d'adaptation. A filtre constant (ou quasi-constant) avec un Buck simple-phase (on ralentit la fréquence de découpage d'un facteur N), un Buck N-phase peut atteindre un rendement supérieur grâce à la baisse des pertes en commutation. Abaisser la fréquence des commutation sans augmenter l'encombrement des filtres (comparativement à une solution simple-phase) facilite également le design de convertisseur qui doivent fonctionner avec une tension en entrée largement supérieure à la tension de sortie en facilitant du fait de la lenteur dans chaque phase la génération de rapports cycliques très courts. Ainsi, on peut voir la fréquence de découpage comme un degré de liberté pour atteindre des performances supérieures au simple-phase soit du point de vue de l'encombrement soit du point de vue des performances électriques (Figure 3-31).

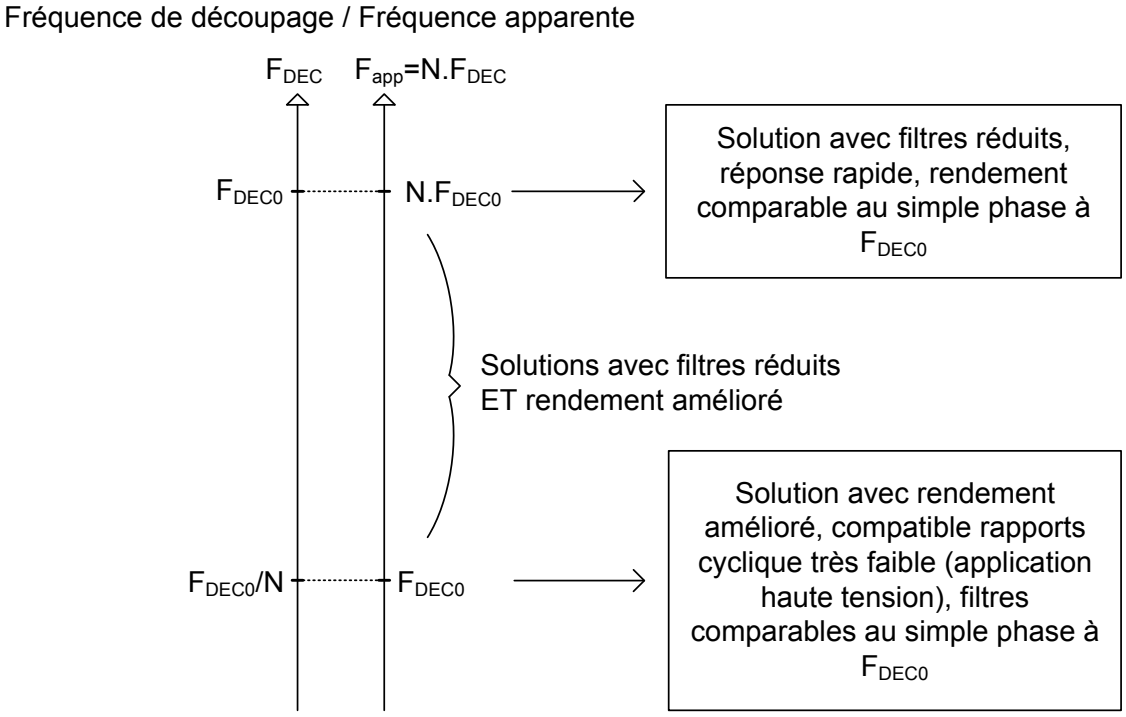


Figure 3-31 - Dimensionnement / Choix de la fréquence de découpage - Degré de liberté

Bien que quelques éléments de l'étude du filtre d'entrée laissent présager une amélioration du niveau d'émission à haute fréquence ($f>>F_{DEC}$), l'analyse du profil émissif des structures Buck N phases parallèles entrelacées s'avère nécessaire. C'est l'objet du Chapitre suivant, qui prend en considération plusieurs stratégies de dimensionnement (électrique et de filtrage) afin de prendre en compte les performances CEM dans la comparaison des structures parallèles.

3.3 Références

- [3-1] N. Bouhalli, « Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés», Thèse de doctorat en Génie électrique, soutenue le 11 dec. 2009, INPT
- [3-2] N. Bouhalli, E. Sarraute, T. Meynard, M. Cousineau, E. Laboure, "Optimal multi-phase coupled buck converter architecture dedicated to strong power system integration," Power Electronics, Machines and Drives, 2008. PEMD 2008. 4th IET Conference on, vol., no., pp.352,356, 2-4 April 2008
- [3-3] F. Forest, T. Meynard, E. Labouré, V. Costan, E. Sarraute,; A. Cuniere, T. Martire, "Optimization of the Supply Voltage System in Interleaved Converters Using Intercell Transformers," *Power Electronics, IEEE Transactions on* , vol.22, no.3, pp.934,942, May 2007
- [3-4] N. Bouhalli, M. Cousineau, E. Sarraute, T. Meynard, "Multiphase coupled converter models dedicated to transient response and output voltage regulation studies," Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th , vol., no., pp.281,287, 1-3 Sept. 2008
- [3-5] D. Risaletto, «Convertisseurs de type forward Dimensionnement magnétique », Techniques de l'ingénieur Convertisseurs électriques et applications, 2013/11/10, article d3167
- [3-6] IEC 6196-4 Integrated Circuits – Measurement of electromagnetic emissions, 150 KHz to 1 GHz – Part 4: Measurement of conducted emissions - 1Ω /150Ω direct coupling method.
- [3-7] AVX Corporation, "X7R Dielectric General Specifications", http://www.avx.com/docs/Catalogs/cx7r.pdf
- [3-8] L.P. Tai, S.L. Hsieh, H.I. Wang, J.M. Liu, "Two-step ripple-free multi-phase buck converter and method thereof", Jan. 2005, US Patent 6,839,252

Chapitre 4 Impact CEM haute fréquence des commutations - Performances CEM du Buck multiphase

4.1 Introduction 104

4.2 Analyse des perturbations CEM à haute fréquence 104

4.2.1 Fermeture du MOSFET high-side - Domaine temporel 106

4.2.2 Ouverture du MOSFET high-side – Domaine temporel 110

4.2.3 Transposition dans le domaine fréquentiel 112

4.2.4 Validation de l'étude par la mesure 116

4.2.4.1 Convertisseur Buck SoC (System on Chip) 440kHz 116

4.2.4.2 Impact sélectif des résistances de grille R_{DRVon} & R_{DRVoff} 118

4.2.4.3 Conclusion des expérimentations 120

4.3 Application aux structures Buck parallèles à commandes entrelacées. 122

4.4 Conclusion 130

4.5 Références 133

4.1 Introduction

Les concepteurs de circuits intégrés analogiques (ou convertisseurs statiques) sont confrontés à des normes CEM de plus en plus strictes [4-1]. Des publications traitent de l'analyse des spectres EMI (ElectroMagnetic Interferences) [4-2] et donnent des informations sur la forme de l'enveloppe du spectre du courant en entrée à basse fréquence. Les perturbations à haute fréquence (>10MHz) sont associées à des phénomènes plus complexes et non linéaires issus des fronts de commutation [4-3].

Une étude analytique de ces phénomènes multi-paramètre permettrait de prendre en compte les objectifs de performance CEM dès le début de la conception, en décrivant la contribution de paramètres clés à l'amplitude et la fréquence des perturbations sur le spectre d'émission à haute fréquence.

C'est l'objet de l'étude de la première partie de ce chapitre, appliquée aux convertisseurs Buck avec un MOSFET de puissance « high-side ». L'idée n'est pas de décrire précisément les formes d'onde dans le domaine temporel. L'analyse proposée éclaire et quantifie les phénomènes observés sur les spectres en émissions conduites en entrée des convertisseurs.

La deuxième partie est consacrée à l'étude des performances CEM des convertisseurs Buck parallèles à commande entrelacées, comparées à celles du Buck simple-phase. Elle présente l'étude et la comparaison d'enveloppes spectrales de systèmes dédiés à la même application, présentant des rendements et des surfaces de silicium (encombrement des composants de puissance silicium) égaux. Associées à l'étude des filtres en entrée du Chapitre 3, les résultats permettent de déterminer quels bénéfices CEM à haute fréquence peuvent être atteints grâce à l'utilisation des structures parallèles entrelacées et avec l'augmentation du nombre de phases entrelacées.

4.2 Analyse des perturbations CEM à haute fréquence

Le système étudié est présenté en Figure 4-1. Il s'agit d'un convertisseur Buck chargé par une source de courant représentant un filtre de sortie idéal (inductance du filtre infinie). Le MOSFET de puissance M0 a une résistance à l'état passant notée R_{DSon}. Le dernier étage du circuit de commande rapproché (driver) est représenté par les transistors M1 et M2, avec des résistances à l'état passant notées respectivement R_{DRVon} et R_{DRVoff}. Cette représentation permet de considérer une résistance de grille différenciée entre la fermeture et l'ouverture, et est conforme aux possibilités offertes par l'intégration des drivers. La diode de roue libre D0 présente une résistance série R_S. D0 peut également représenter la diode de corps d'un MOSFET de puissance low-side dans le cas d'une cellule de commutation réversible en courant (rectification synchrone). L'inductance parasite L_P et la résistance R_P de la maille de commutation sont prises en compte, ainsi que les capacités parasites C_{DS} (relative à la capacité C_{oss} du transistor MOSFET) et C_{Diode} (représentative de la capacité de jonction de la diode).

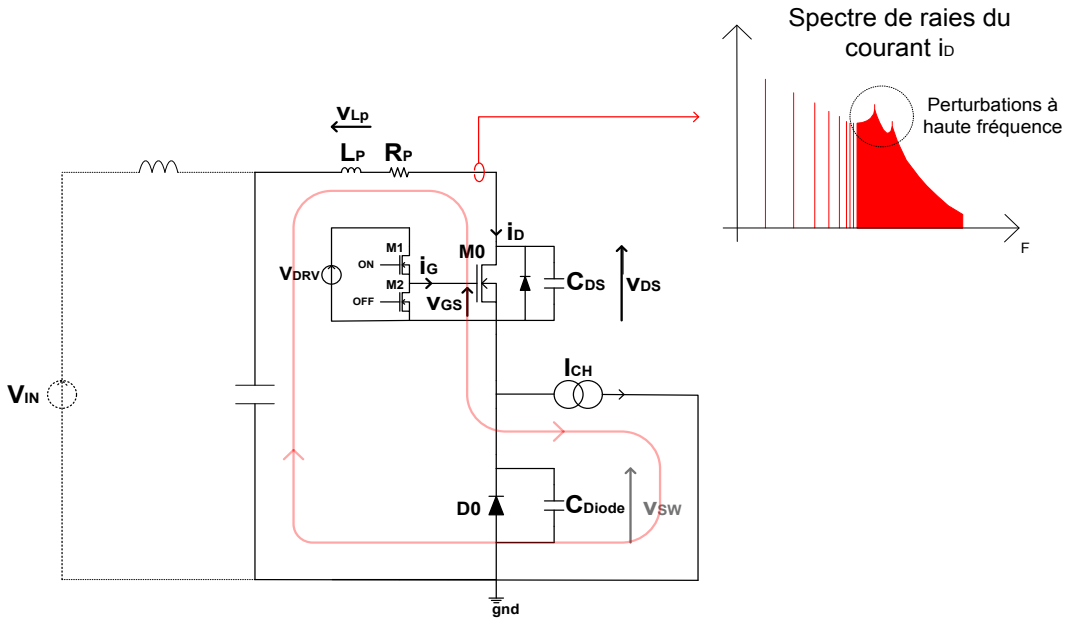


Figure 4-1 – Cellule de commutation composée des composants silicium M0 et D0, sur charge inductive, présentant ses éléments parasités (inductance de maille et limitation driver).

Cette représentation simplifiée permet dans un premier temps d'obtenir une description analytique « continue par morceaux » des formes d'ondes dans le domaine temporel. Les perturbations à haute fréquence qui sont alors observées, sont issues de la présence d'oscillations faiblement amorties de circuits RLC série parasites.

Dans un second temps, la décomposition en série de Fourier du signal $i_D(t)$ nous permet d'obtenir la représentation, ainsi que l'expression analytique, du contenu fréquentiel de ce signal. On peut alors tracer et décrire le spectre fréquentiel des émissions conduites afin de comprendre et de prévoir le niveau d'émission du système étudié.

4.2.1 Fermeture du MOSFET high-side - Domaine temporel

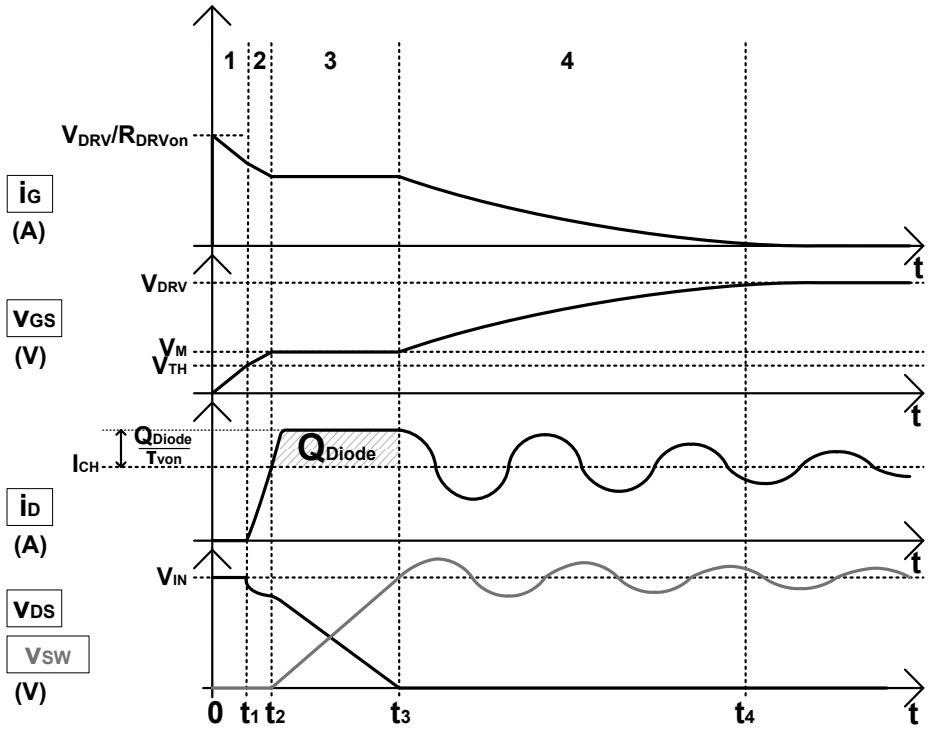


Figure 4-2 - Fermeture du MOSFET high-side – Formes d'onde temporelles simplifiées

La Figure 4-2 présente les formes d'onde simplifiées associées à la fermeture du MOSFET de puissance high-side M0. On observe d'une part le courant de grille $i_G(t)$ ainsi que la tension de contrôle $V_{GS}(t)$, et d'autre part le courant drain $i_D(t)$ avec la tension drain-source du transistor $V_{DS}(t)$. L'étude de la commutation est décomposée en quatre étapes. On note V_{TH} la tension de seuil de M0, W est la largeur de la grille, L la longueur du canal, μ_n est la mobilité des porteurs de charge, et c_{ox} est la capacité par unité de surface de l'oxyde de grille.

Le transistor High-side est tout d'abord supposé bloqué : V_{GS}=0V. A t=0s, on ferme le transistor M1 du driver.

Lors de l'étape 1 ($0<t<t_1$), la circulation d'un courant à travers M1 charge la capacité grille-source C_{GS} du transistor M0 jusqu'à ce que sa tension V_{GS} atteigne la tension de seuil V_{TH}. Le courant est maximal à t=0s, car la tension aux bornes de M1 (aux bornes de R_{DRVon}) est maximale et égale à V_{DRV}.

L'étape 2 (t1<t<t2) correspond à la montée du courant $i_D(t)$. Le temps de montée dépend de la transconductance *gm* du MOS de puissance M0, de la capacité de grille en régime saturé C_{Gsat} et de la valeur du courant de charge découpé I_{CH}. Il est approché par la formule (4.1). L'équation (4.2) donne une approximation de la valeur de la capacité C_{Gsat} [4-4]. A $t=t_2$, alors que le courant drain du transistor est égal au courant de sortie de la cellule, la tension $V_{GS}(t)$ atteint la tension du plateau Miller V_M (équation (4.3)). La transconductance *gm* de M0 dépend des niveaux de tension V_{GS} et/ou de courant I_D du transistor. L'équation (4.4) donne son expression en fonction du courant I_D. On obtient une estimation du temps de commutation minimal en utilisant la valeur maximale atteinte par gm lorsque $t=t_2$ (équation (4.4)).

$$\tau_{ion} = t_1 - t_2 = \frac{R_{DRVon}.C_{Gsat}.I_{CH}}{gm\left(V_{DRV} - V_{TH}\right)} \quad (4.1)$$

$$C_{Gsat} \cong \frac{2}{3}.c_{ox}.W.L \quad (4.2)$$

$$V_M \approx V_{TH} + \frac{I_{CH}}{gm_{\max}} \quad (4.3)$$

$$gm = \sqrt{2.\mu_n.C_{ox}.\frac{W}{L}.i_D(t)} \le \sqrt{2.\mu_n.C_{ox}.\frac{W}{L}.I_{CH}} = gm_{\max} \quad (4.4)$$

Durant l'étape 3 ($t_2<t<t_3$), le courant de grille $i_G(t)$ est constant du fait de l'effet Miller. Sa valeur est donnée par l'équation (4.5). Ce courant charge la capacité Miller C_{GD} et le temps de descente de la tension $v_{DS}(t)$ noté τ_{von} suit l'équation (4.6). Durant cette phase, on observe une décroissance constante ($dv/dt=cte$) de la tension V_{DS}. La présence d'une capacité parasite sur le nœud milieu de la cellule de commutation va donc induire la présente d'un courant additionnel. Un courant additionnel I_{CDiode} apparait en effet pendant une durée τ_{von} du fait de la présence de la capacité parasite C_{Diode}. La présence de ce courant I_{CDiode} sera par la suite à l'origine du phénomène oscillatoire faiblement amorti qui nous préoccupe. Il est donc important d'évaluer sa valeur moyenne.

L'évolution de la valeur de cette capacité parasite en fonction de la tension présente à ses bornes est de nature non-linéaire. Cet appel de courant est susceptible de prendre une forme différente de celle qui est représentée dans la Figure 4-2. En revanche, la surface hachurée représente la quantité de charge Q_{Diode} qui a été transférées à la capacité parasite C_{Diode} durant cette étape. Cette charge Q_{Diode} comprend la charge de recouvrement inverse de la diode plus toute autre charge induite par la présence de toute capacité parasite située entre le nœud de commutation et la masse et entre le nœud de commutation et tout nœud basse impédance. Une estimation de cette quantité de charge Q_{Diode} emmagasinée dans la capacité « vue » équivalente C_{Diode} permet de déterminer une valeur moyenne de courant I_D présent durant cette étape. Cette valeur moyenne est obtenue comme décrit par l'équation (4.7).

$$i_G\left(t_2 \le t \le t_3\right) = \frac{V_{DRV} - V_M}{R_{DRVon}} \quad (4.5)$$

$$\tau_{von} = t_3 - t_2 = \frac{C_{GD}.V_{IN}}{i_G(t_2 < t < t_3)} = C_{GD}.R_{DRVon}.\frac{V_{IN}}{V_{DRV} - V_M} \quad (4.6)$$

$$I_{C_{Diode}}\left(t_2 \le t \le t_3\right) = \frac{Q_{Diode}}{\tau_{von}} = \frac{Q_{Diode}}{C_{GD}.V_{IN}}.\frac{V_{DRV} - V_M}{R_{DRVon}} \quad (4.7)$$

Enfin, durant l'étape 4 ($t_3<t<t_4$) (fin de charge de la grille du transistor M0), on observe un phénomène oscillant faiblement amorti sur les formes d'onde du courant drain I_D et de la tension du point milieu V_{SW}. La Figure 4-3 montre le comportement du circuit durant les étapes 3 et 4.

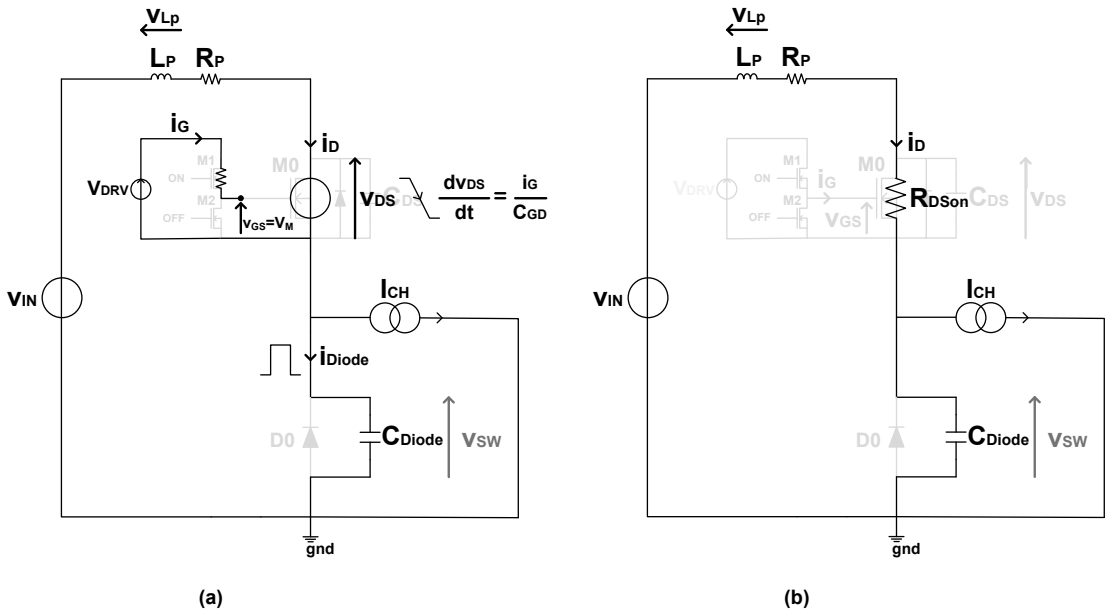


Figure 4-3 - Schéma équivalent pendant les étapes 3 et 4 (a) étape 3 : Fermeture de M0 et Charge de C_{Diode} (b) étape 4 : M0 fermé et maille de commutation faiblement impédante.

On remarque que durant l'étape 4, le circuit fait apparaitre un circuit résonnant (L_p, C_{Diode}) amorti par les impédances R_p et R_{DSON}, dont les conditions initiales (I_{Lp} et V_{Cdiode} à t=t4) sont données par l'étape précédente. On obtient à t=t4 : $I_{Lp}=I_{CH}+I_{CDiode}$ et $V_{Cdiode}=V_{IN}$. La valeur de I_{CDiode} donne une estimation simple de la condition initiale à l'oscillation amortie parasite à l'origine de la perturbation CEM. On est ainsi en mesure de décrire cette oscillation dans le domaine temporel. L'équation (4.8) donne une expression approchée du courant I_D(t) lors de cette étape. Sont considérées une composante continue et l'oscillation amortie du circuit RLC de la Figure 4-3 (b).

$$i_D(t \geq t_3) \cong I_{CH} + \frac{Q_{Diode}}{\tau_{von}} . e^{-\frac{R_{Pon}}{2L_P}(t-t_3)} . \cos\left(\sqrt{1-\varsigma_{on}^2} \cdot \frac{t-t_3}{\sqrt{L_P . C_{Diode}}} \right) \tag{4.8}$$

avec $R_{Pon} = R_P + R_{DSon}$ et $\varsigma_{on} = \frac{R_{Pon} . C_{Diode}}{2\sqrt{L_P . C_{Diode}}}$

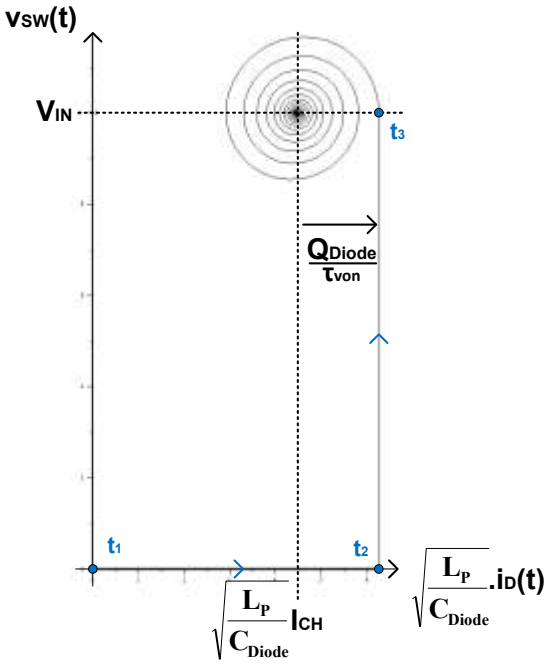


Figure 4-4 – Fermeture du MOSFET high-side – Représentation du phénomène oscillant haute fréquence dans le plan de phase

Le comportement oscillant est représenté dans le plan de phase dans la Figure 4-4, où I_D(t) est le courant traversant l'inductance L_P, et V_{SW}(t) est la tension aux bornes de C_{Diode}. Le courant de charge I_{Cdiode} constitue la condition initiale de l'oscillation, soit l'écart au point à l'équilibre [I_{CH} ;V_{IN}]. L'oscillation amortie dessine ainsi une spirale (cercle dont le rayon se réduit du fait de l'amortissement) qui tend vers le point de fonctionnement [I_{CH} ;V_{IN}]. L'oscillation n'est amortie que par la résistance parasite de la boucle et la résistance de M0 à l'état passant. L'oscillation n'est donc que très faiblement amortie. On obtient une oscillation dont l'amplitude dépend directement du *dv/dt* d'une part, et de la charge Q_{Diode} appelée en parallèle de la diode D0 d'autre part. La charge Q_{Diode} dépend principalement de la surface de D0 (ou de la surface de l'interrupteur de puissance low-side). Ce résultat concorde avec l'idée qu'on ne peut pas commander trop rapidement un « gros » interrupteur de puissance sans risque d'un point de vue CEM.

4.2.2 Ouverture du MOSFET high-side – Domaine temporel

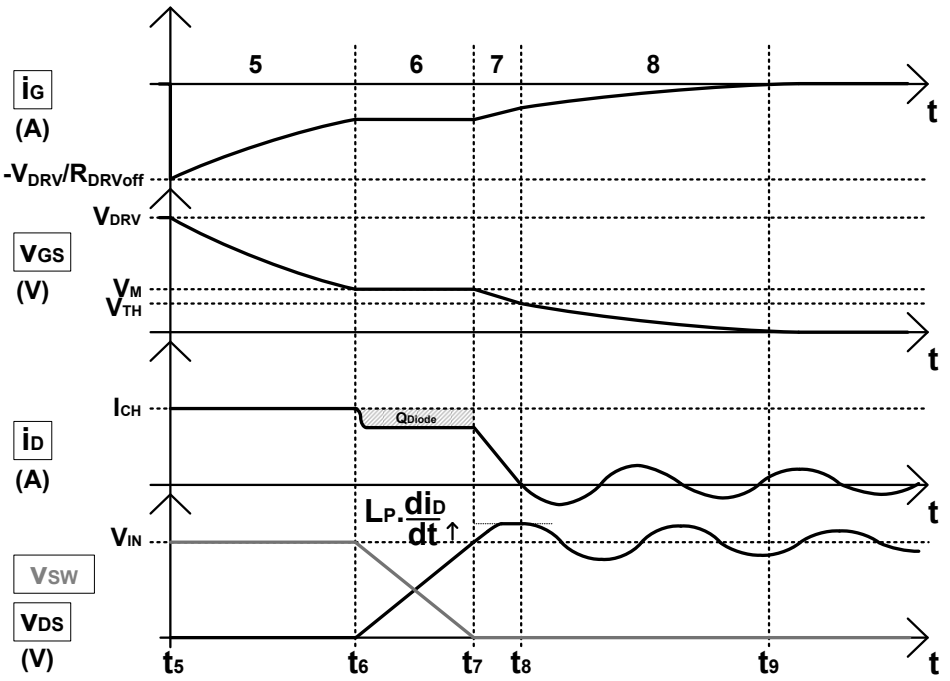


Figure 4-5 – Ouverture du MOSFET high-side – Formes d'onde temporelles simplifiées

La Figure 4-5 présente les formes d'onde temporelles simplifiées associées à l'ouverture du transistor M0.

Lors de l'étape 5 ($t_5<t<t_6$), un courant négatif décharge la capacité de grille C_{GS} jusqu'à ce que v_{GS} atteigne la tension Miller V_M. Le courant est minimal à $t=t_5$, car la tension aux bornes de M2 (aux bornes de R_{DRVoff}) est minimale et égale à $-V_{DRV}$.

L'étape 6 ($t_6<t<t_7$) correspond à la montée de la tension $v_{DS}(t)$. On retrouve un plateau Miller sur $v_{GS}(t)$, et le temps de montée τ_{voff} suit l'expression de τ_{von} décrite par l'équation (4.6). Durant cette étape la charge Q_{Diode} est évacuée vers l'inductance de sortie, représentée ici par une source de courant. On observe ainsi une diminution du courant $i_D(t)$ pendant cette étape, comme cela est représenté dans la Figure 4-5.

Lors de l'étape 7 ($t_7<t<t_8$), la variation rapide du courant $i_D(t)$ provoque l'apparition d'un pic de tension aux bornes de l'inductance parasite L_P, et une surtension sur $v_{DS}(t)$. La Figure 4-6 (a) présente le schéma équivalent de la cellule de commutation pendant l'étape 7. La transconductance *gm* du MOSFET de puissance permet d'évaluer la valeur de la variation rapide du courant, et la présence de L_P dans la boucle de commutation est à l'origine de la surtension sur $v_{DS}(t)$. Le temps de descente τ_{ioff} du courant suit la même expression que τ_{ion} (équation (4.1)). La valeur du pic de tension observé aux bornes de l'inductance L_P est exprimée par l'équation (4.9).

$$v_{L_P}(t_7 \le t \le t_8) = L_P \cdot \frac{I_{CH}}{\tau_{ioff}} = L_P \cdot \frac{gm(V_{DRV} - V_{TH})}{R_{DRVon} \cdot C_{Gsat}} \qquad (4.9)$$

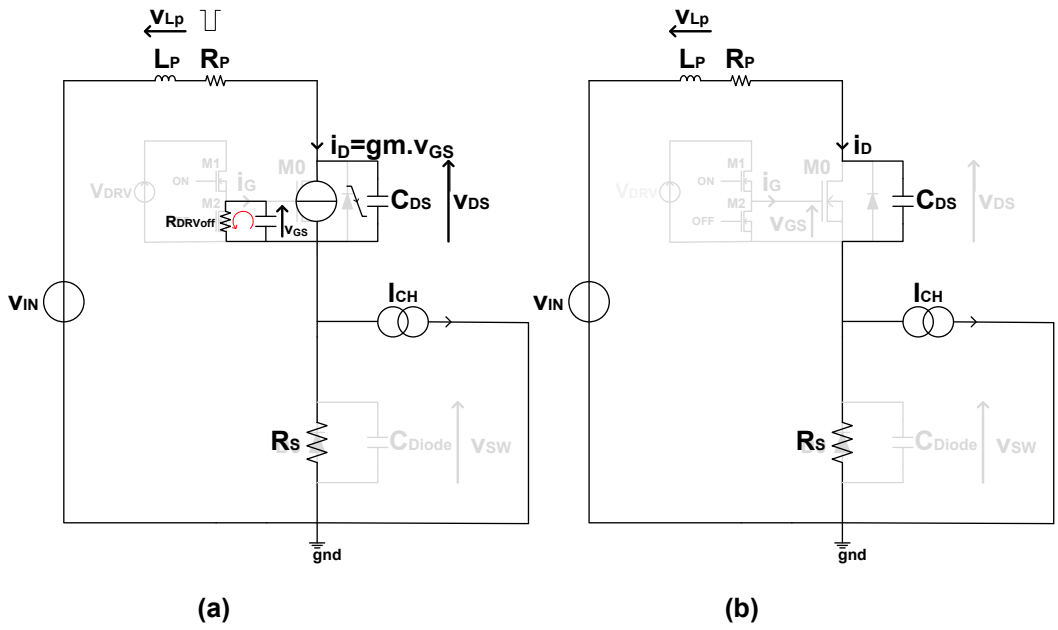


Figure 4-6 - Schéma équivalent pendant les étapes 7 et 8 (a) étape 7 : Ouverture du transistor M0 et décharge de C_{Diode} (b) étape 8 : M0 ouvert, diode passante et maille de commutation faiblement impédante

On remarque que durant l'étape 8, le circuit fait apparaitre un circuit résonnant (L_p, C_{DS}) amorti par les impédances R_p et R_S, dont les conditions initiales (I_{Lp} et V_{DS} à t=t8) sont données par l'étape précédente. On obtient à t=t8 : I_{Lp}=0A et $V_{CDS}=V_{IN}+L_p.I_{CH}/\tau_{ioff}$.

Cette tension V_{Lp} constitue la condition initiale de l'oscillation amortie du circuit oscillant L_P C_{DS} à l'étape 8 (schéma équivalent Figure 4-6 (b)) associée à la perturbation EM liée à l'ouverture de M0. L'équation (4.10) donne l'expression de cette oscillation dans le domaine temporel. Tout comme l'oscillation liée à la fermeture de M0, elle est très faiblement amortie par la résistance de la maille constituée de la résistance série de la diode R_S et de la résistance parasite R_p (voir Figure 4-6 (b)). L'amplitude de la tension V_{Lp} est contrôlée par la variation de courant *di/dt*. L'inductance parasite de la boucle L_P est un paramètre en partie subi et difficile à maitriser : elle dépend de nombreux facteurs dont le principal est la surface de la boucle de commutation, qui doit être la plus faible possible pour que l'inductance soit petite (découplage du bus d'entrée au plus proche de la cellule de commutation). Le circuit imprimé sur lequel est implantée la boucle doit donc être « pensé » de manière à minimiser la surface de la boucle de commutation.

$$i_D(t \geq t_8) = -\frac{\sqrt{L_P.C_{DS}}}{\sqrt{1-\varsigma_{off}^2}}.\frac{I_{CH}}{\tau_{ioff}}.e^{-\frac{R_{Poff}}{2L_P}(t-t_8)}.\sin\left(\sqrt{1-\varsigma_{off}^2}.\frac{t-t_8}{\sqrt{L_P.C_{DS}}}\right) \quad (4.10)$$

avec $R_{Poff} = R_P + R_S$ et $\varsigma_{off} = \frac{R_{Poff}.C_{DS}}{2\sqrt{L_P C_{DS}}}$

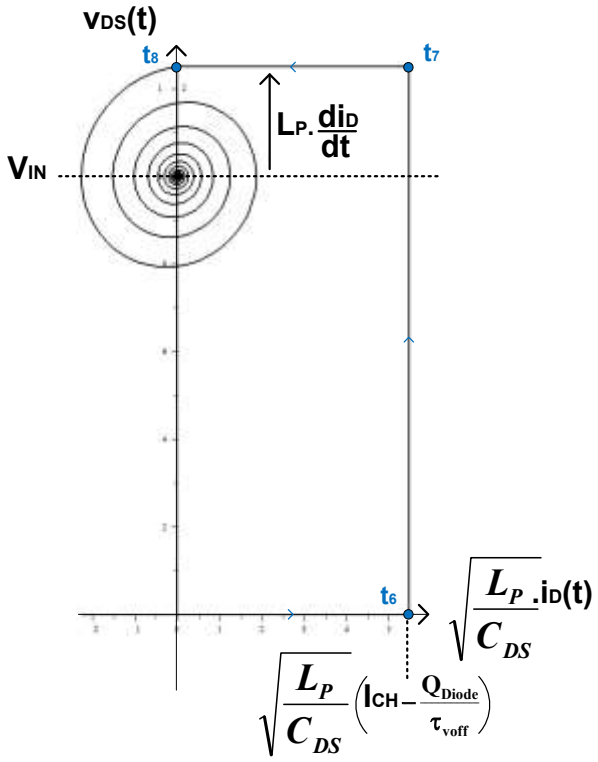


Figure 4-7 – Ouverture du MOSFET high-side - Représentation du phénomène oscillant haute fréquence dans le plan de phase

Le comportement oscillant est représenté dans le plan de phase de la Figure 4-7, où i_D(t) est le courant traversant l'inductance L_P, et v_{DS}(t) est la tension aux bornes de la capacité C_{DS}. La surtension présente aux bornes de L_P, imposée par la valeur de la variation de courant di_D/dt à l'étape 7, constitue la condition initiale de l'oscillation, soit l'écart au point à l'équilibre [*0* ;V_{IN}]. L'oscillation amortie dessine ainsi une spirale (cercle dont le rayon se réduit du fait de l'amortissement) qui tend vers le point de fonctionnement [*0* ;V_{IN}].

On a donc une perturbation dont l'amplitude dépend directement du *di/dt*. On peut contrôler les émissions conduites liées à cette perturbation en réglant l'attaque en courant de la grille de M0 (valeur de R_{DRVoff}). Prédire l'amplitude de la perturbation implique une estimation précise de la valeur de l'inductance parasite de la boucle de commutation. Il faut donc au minimum être en mesure de maîtriser le dessin du circuit imprimé sur lequel la puce est implantée.

4.2.3 Transposition dans le domaine fréquentiel

D'après l'étude réalisée dans le domaine temporel, le courant en entrée du convertisseur i_D(t) (Figure 4-8) peut être décrit comme la somme de :

- un signal trapézoïdal d'amplitude I_{CH}, rapport cyclique D, temps de montée τ_{ion} et temps de descente τ_{ioff}, qui constitue la partie « basse-fréquence » du signal.
- Un signal lié à l'oscillation amortie provoquée par la fermeture de M0 (équation (4.8))
- Un signal lié à l'oscillation amortie provoquée par l'ouverture de M0 (équation (4.10))

… le tout étant répété à la fréquence F_{DEC}.

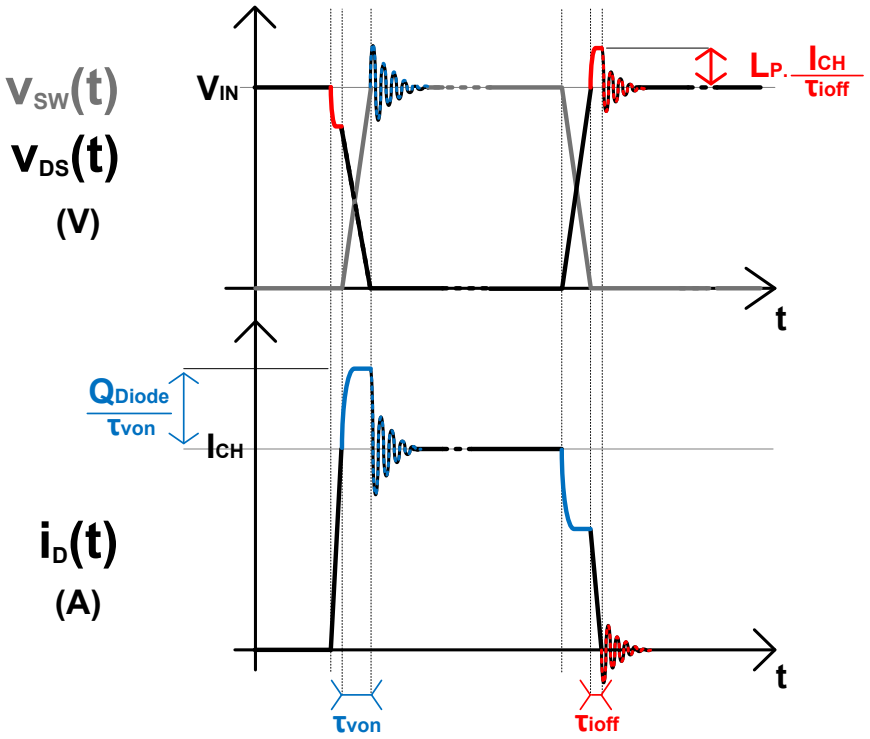


Figure 4-8 - Signaux dans le domaine temporel, $v_{DS}(t)$, $v_{SW}(t)$ et $i_D(t)$

Le calcul des coefficients de Fourier permet la représentation discrète (spectre de raies) dans le domaine fréquentiel d'un signal périodique. L'expression des coefficients de Fourier en fonction de la fréquence (domaine fréquentiel continu) et la suppression des termes en sinus cardinal ($sinc(x) \rightarrow 1/x$) permet une représentation continue simplifiée des signaux étudiés dans le domaine fréquentiel appelée « enveloppe spectrale » [4-2].

Cette représentation est utilisée pour décrire le contenu fréquentiel du courant en entrée. La somme « signal trapézoïdal » plus deux « perturbations » devient dans le domaine fréquentiel la somme de trois enveloppes spectrales, représentée dans la Figure 4-9. L'enveloppe spectrale du signal trapézoïdal est présentée dans [4-2]. Les formules (4.11) et (4.12) donnent les expressions analytiques des enveloppes spectrales des perturbations calculées à partir des expressions dans le domaine temporel des oscillations amorties parasites.

$$Env_{ON}(f) = \frac{Q_{Diode}}{\tau_{von}} \cdot \frac{F_{DEC}.2.\sqrt{L_P C_{Diode}}.\sqrt{1-\varsigma_{on}^2}}{\sqrt{4\pi^2 R_{Pon} C_{Diode} f^2 + \left(1-4\pi^2 L_P^2 C_{Diode}^2 f^2\right)^2}} \tag{4.11}$$

$$Env_{OFF}(f) = \frac{I_{LOAD}}{\tau_{ioff}} \cdot \frac{F_{DEC}.2.L_P C_{DS}}{\sqrt{4\pi^2 R_{Poff} C_{DS} f^2 + \left(1-4\pi^2 L_P^2 C_{DS}^2 f^2\right)^2}} \tag{4.12}$$

La portion du signal temporel correspondant au court appel de courant (t2<t<t3) est négligée dans la mesure où cette étape est très courte et met en œuvre une puissance spectrale faible devant les signaux associés aux oscillations parasites à la fréquence des perturbations (haute fréquence).

L'amplitude et la position des perturbations (hautes fréquences) dans le domaine fréquentiel peuvent être ainsi calculées à partir de l'expression de l'amplitude de l'enveloppe

en fonction de la fréquence. La perturbation provoquée par la fermeture de M0 montre un pic à la fréquence de résonnance du circuit $R_{pon}.Lp.C_{Diode}$ (équation (4.13)). Cette fréquence injectée dans l'équation (4.11) donne l'expression (4.14) de l'amplitude de la perturbation.

$$f_{on} = \frac{\sqrt{1-\varsigma_{on}^2}}{2\pi\sqrt{L_P.C_{Diode}}} \tag{4.13}$$

$$A_{on} = \frac{Q_{Diode}}{\tau_{von}} F_{DEC} \sqrt{L_P.C_{Diode}} \frac{\sqrt{1-\varsigma_{on}^2}}{\varsigma_{on}} \tag{4.14}$$

La perturbation provoquée par l'ouverture de M0 montre un pic à la fréquence de résonnance du circuit $R_{poff}.Lp.C_{DS}$ (équation (4.15)). Cette fréquence injectée dans l'équation (4.11) donne l'expression (4.16) qui donne l'amplitude de la perturbation.

$$f_{off} = \frac{\sqrt{1-\varsigma_{off}^2}}{2\pi\sqrt{L_P.C_{DS}}} \tag{4.15}$$

$$A_{off} = \frac{I_{CH}}{\tau_{ioff}} F_{DEC} L_P C_{DS} \frac{1}{\varsigma_{off}} \tag{4.16}$$

Les caractéristiques de l'enveloppe basse fréquence dépendent de l'amplitude du courant I_{CH}, du rapport cyclique D et des temps de montée et de descente du courant i_D(t), définissant un signal de forme trapèze irrégulier. L'équation (4.17) donne la valeur du plateau basse fréquence. La fréquence de coupure haute liée aux temps de transitions non nuls dépend de la moyenne géométrique de τ_{ion} et τ_{ioff}.

$$A_0 = \sin(\pi D)\frac{I_{CH}}{\pi} \tag{4.17}$$

L'ensemble de ces calculs permet d'obtenir la représentation de l'enveloppe spectrale du courant en entrée i_D comme dans l'exemple de la Figure 4-9. Cette approche n'est pas sans lien avec la simulation de systèmes électriques dans le domaine fréquentiel pour la CEM par fonctions de transferts décrite dans [4-5]. La représentation du profil émissif par l'enveloppe spectrale du courant en entrée revient à représenter l'entrée du convertisseur comme un ensemble de 3 sources de courant AC associées à trois fonctions de transfert (enveloppe basse fréquence plus la contribution des deux perturbations à plus haute fréquence).

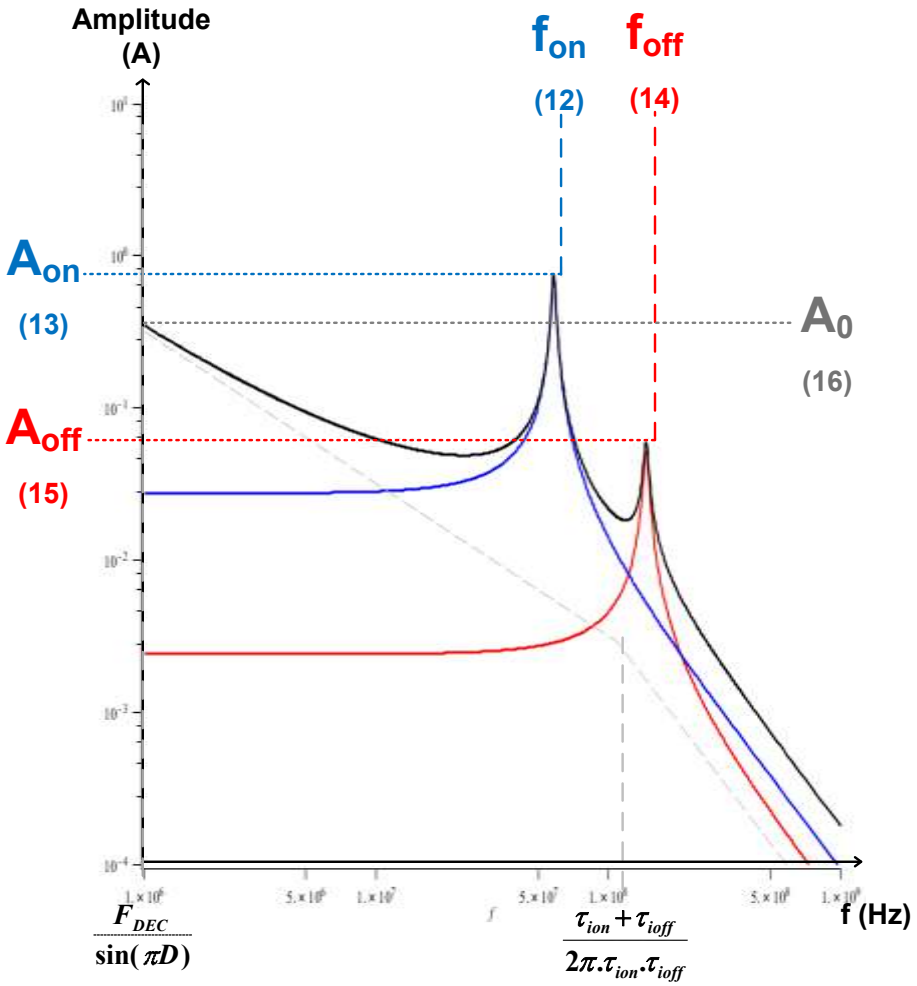


Figure 4-9- Enveloppe spectrale du courant en entrée $i_D(t)$

Comme le démontre les équations (4.14) et (4.16), l'amplitude des perturbations croît avec la fréquence de découpage F_{DEC}, et décroit avec la pente des commutations (courant dI_D/dt ou tension dV_{DS}/dt).

Les équations (4.18) et (4.19) montrent l'influence directe des résistances de grille (R_{DRVon} et R_{DRVoff}) sur l'amplitude des perturbations. Une résistance de grille élevée provoque un ralentissement des commutations et la baisse des émissions à haute fréquence.

$$\frac{Q_{Diode}}{\tau_{von}} = \frac{\langle C_{Diode} \rangle}{C_{GD}} \cdot \frac{V_{DRV} - V_M}{R_{DRVon}} \tag{4.18}$$

avec $\langle C_{Diode} \rangle = \frac{Q_{Diode}}{V_{IN}}$

$$\frac{I_{LOAD}}{\tau_{ioff}} = \frac{I_{LOAD}}{R_{DRVoff}.C_{Gsat}.ln\left(\frac{V_M}{V_{TH}}\right)} \tag{4.19}$$

Elever la valeur de la capacité C_{GD} permet d'abaisser l'amplitude de la perturbation provoquée par la fermeture du MOSFET high-side. Cette approche n'est cependant pas

totalement sélective dans la mesure où C_{GD} représente une portion de la capacité d'entrée de M0 et de la capacité C_{DS}, impliquées dans la perturbation provoquée par l'ouverture de M0.

Selon le domaine d'application et les caractéristiques électriques du système étudié, l'enveloppe spectrale du courant en entrée est susceptible de prendre différentes formes. Par exemple, dans le cas d'une cellule réversible en courant avec deux MOS de puissance identique, l'égalité $C_{Diode}=C_{DS}$ implique la superposition des deux perturbations dans le domaine fréquentiel. Dans le cas d'une application fort courant faible tension, l'amplitude de la perturbation associée à l'ouverture de M0 (sensible au *di/dt*) est potentiellement la plus élevée, le contraire correspondant aux applications forte tension faible courant plus sensibles au *dv/dt* et à la surface de silicium de l'interrupteur low-side.

De ce point de vue l'application automobile visée 3.3V-1A branchée sur la batterie 14V correspond plutôt au cas « forte tension – faible courant », et c'est la perturbation liée à la fermeture du MOS de puissance high-side qui devrait être la plus élevée. Ce point comme l'ensemble de l'étude théorique fait l'objet dans la partie suivante d'une validation par l'expérimentation sur un prototype Freescale existant, et sur une carte de test dédiée.

4.2.4 Validation de l'étude par la mesure

Le caractère théorique et analytique de l'étude du spectre des émissions conduites demande une validation par des mesures. Les expérimentations réalisées ont pour but d'appuyer la validité des formules dans le domaine d'application automobile de la thèse. Ainsi les mesures concernent dans un premier temps un prototype Freescale appliqué à l'alimentation de microcontrôleurs embarqués (1.2V à 3.3V – 2A). Un second banc de mesure a été spécifiquement développé à partir de transistors MOSFET de puissance Freescale intégrés pour mesurer l'impact des valeurs des résistances de grille (différentiées pour l'amorçage et l'ouverture) sur l'amplitude des perturbations. Les spectres sont toujours mesurés par la méthode standardisée présentée dans [4-1].

4.2.4.1 Convertisseur Buck SoC (System on Chip) 440kHz

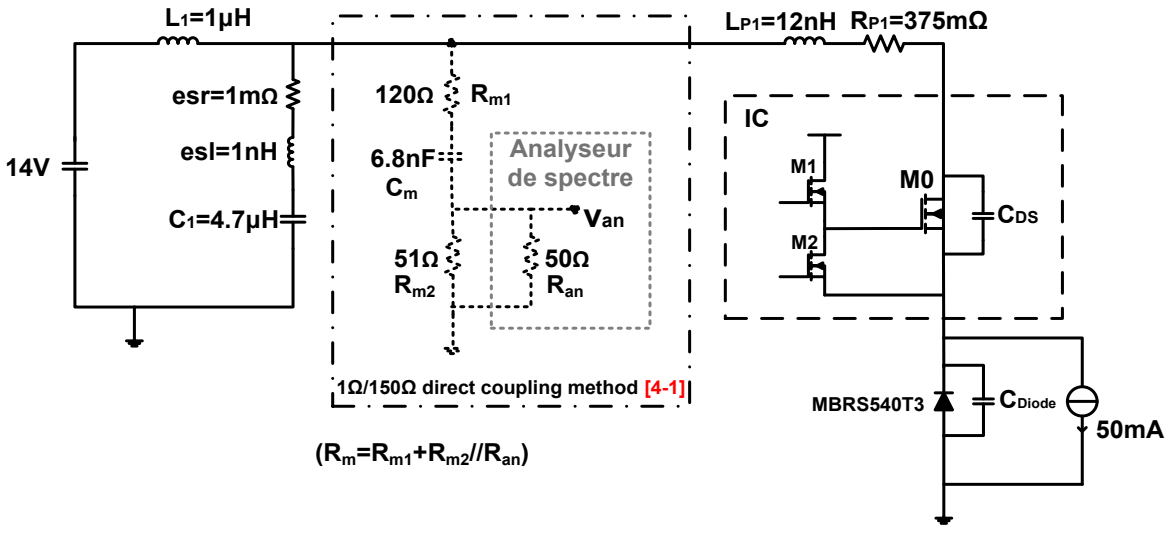


Figure 4-10 – Schéma simplifié du prototype étudié et du banc de test

Les résultats de l'analyse théorique sont ici confrontés à la mesure du profil émissif en entrée d'un convertisseur Buck intégré conçu pour alimenter des microcontrôleurs embarqués consommant peu de puissance pour des applications automobile diverses. La Figure 4-10

présente le schéma simplifié du convertisseur et la configuration du banc de test. La cellule de commutation est composée d'un MOSFET de puissance intégré Freescale et d'une diode de roue-libre externe Schottky 5A.

Tableau 4-1 - Valeur des paramètres utilisés pour le tracé de l'enveloppe spectrale théorique et méthode d'extraction

Paramètre	**Valeur**	**Source**
C_{Diode}	150pF	Simulation spice de D0
Q_{Diode}	4.3nC	Simulation spice de D0
τ_{von}	5.6ns	Simulation spice
C_{DS}	65pF	Simulation spice de M0
τ_{ioff}	1.5ns	Simulation spice
L_P	12nH	Estimation après mesure
R_P	375mΩ	Estimation après mesure

Le Tableau 4-1 présente les valeurs des paramètres utilisés pour générer l'enveloppe spectrale théorique du système à partir des formules de l'étude rappelées ci-dessous, et la méthode qui a été appliquée pour les obtenir. L'inductance parasite L_P et la résistance parasite R_P proviennent d'une estimation faîte postérieurement à la mesure. La valeur de L_P donnée permet d'aligner les fréquences des perturbations théoriques et mesurées. La valeur de R_P donnée permet de faire correspondre les amplitudes. Ce sont les écarts relatifs entre les amplitudes et les fréquences des deux perturbations et l'appréciation de la forme globale de l'enveloppe qui permettent d'apprécier la corrélation entre mesures et étude théorique.

$$f_{on} = \frac{\sqrt{1-\varsigma_{on}^2}}{2\pi\sqrt{L_P.C_{Diode}}} \tag{4.13}$$

$$A_{on} = \frac{Q_{Diode}}{\tau_{von}} F_{DEC} \sqrt{L_P.C_{Diode}} \frac{\sqrt{1-\varsigma_{on}^2}}{\varsigma_{on}} \tag{4.14}$$

$$f_{off} = \frac{\sqrt{1-\varsigma_{off}^2}}{2\pi\sqrt{L_P.C_{DS}}} \tag{4.15}$$

$$A_{off} = \frac{I_{CH}}{\tau_{ioff}} F_{DEC} L_P C_{DS} \frac{1}{\varsigma_{off}} \tag{4.16}$$

La mesure des émissions conduites avec la méthode standardisée [4-1] consiste en une mesure électrique de la tension en un point via un empilement de composants permettant une mesure homogène sur toute la bande étudiée (150kHz-1GHz), et l'adaptation d'impédance avec l'entrée de l'analyseur de spectre. L'étude théorique donne l'expression de l'enveloppe spectrale du courant en entrée. Les données théoriques doivent donc être développées pour être comparées aux mesures. Ainsi la tension présentée en entrée de l'analyseur v_{AN}(f) est exprimée comme le produit du courant en entrée i_D(f) avec une impédance calculée en fonction des caractéristiques du filtre d'entrée et des composants passifs utilisés pour la mesure (équation (4.20)).

$$v_{An}(s) = \frac{(R_{m2} /\!/ R_{AN})C_m s}{1+(R_{m1}+R_{m2} /\!/ R_{AN})C_m s}.Z_1(s).i_D(s) \tag{4.20}$$

avec $Z_1(s) = \frac{(1+R_m C_m s)(1+esrC_1 s+eslC_1 s^2)+L_1 C_1 s^2(1+R_m C_m s)+L_1 C_m s^2(1+esrC_1 s+eslC_1 s^2)}{L_1 s(1+esrC_1 s+eslC_1 s^2)(1+R_m C_m s)}$

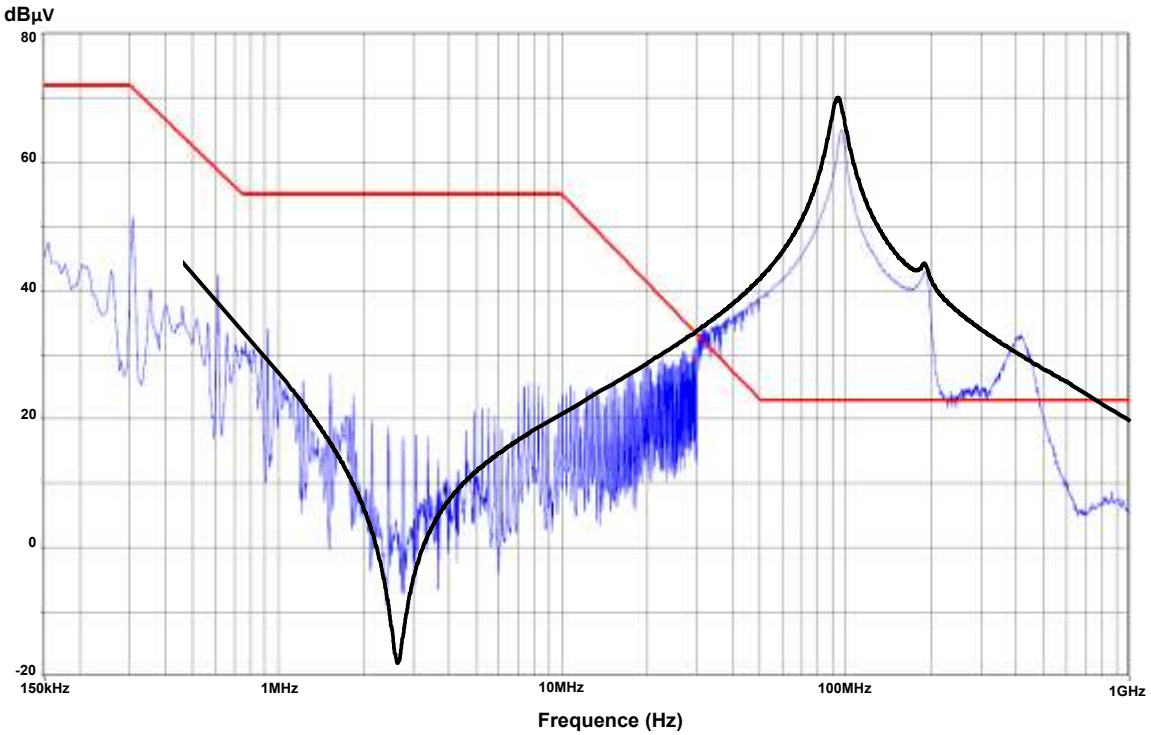


Figure 4-11 – Niveau théorique (noir) et mesure (bleu) – Comparaison ; Gabarit (rouge)

La Figure 4-11 présente trois courbes : La courbe bleue correspond au spectre en émission mesuré par l'analyseur de spectre. La mesure est réalisée entre 150kHz et 1GHz. Le convertisseur Buck 440kHz implanté dans la puce Freescale est le contributeur majoritaire de perturbations à haute fréquence, mais d'autres blocs (pompes de charge, circuits digitaux, …) participent à l'apparition de raies spectrales d'amplitude significatives dès 300kHz. En rouge est apposé le gabarit imposé [4-1]. On voit bien que le niveau d'émission est trop élevé dans la gamme de fréquence correspondant aux perturbations étudiées. En noir est présentée l'enveloppe spectrale calculée et dessinée à partir des paramètres du Tableau 4-1 à l'aide de l'outil *Maple*.

La Figure 4-11 montre la bonne adéquation qui peut être obtenue entre l'application numérique des formules analytiques de l'enveloppe spectrale présentées dans ce début de chapitre et la mesure des émissions conduites pour le cas d'un convertisseur réel. La superposition des courbes bleue et noire est suffisamment convaincante pour valider les conclusions de l'étude théorique dans le contexte des applications intégrées Freescale automobile faible puissance. On peut noter la prédiction correcte de l'amplitude des deux raies spectrales hautes fréquences (à 90MHz et 180MHz) dues aux commutations de la cellule de découpage du convertisseur Buck. La mesure montre également combien ces perturbations peuvent compromettre la qualification des produits disposant d'une ou plusieurs alimentations à découpage intégrées.

4.2.4.2 Impact sélectif des résistances de grille R_{DRVon} & R_{DRVoff}

Le second banc de mesure utilise un transistor MOSFET de puissance Freescale intégré commandé par l'extérieur afin de valider l'impact sélectif sur l'amplitude des

perturbations haute fréquence des valeurs des résistances de grille différentiées pour la mise ON (amorçage) et la mise OFF (blocage) du transistor.

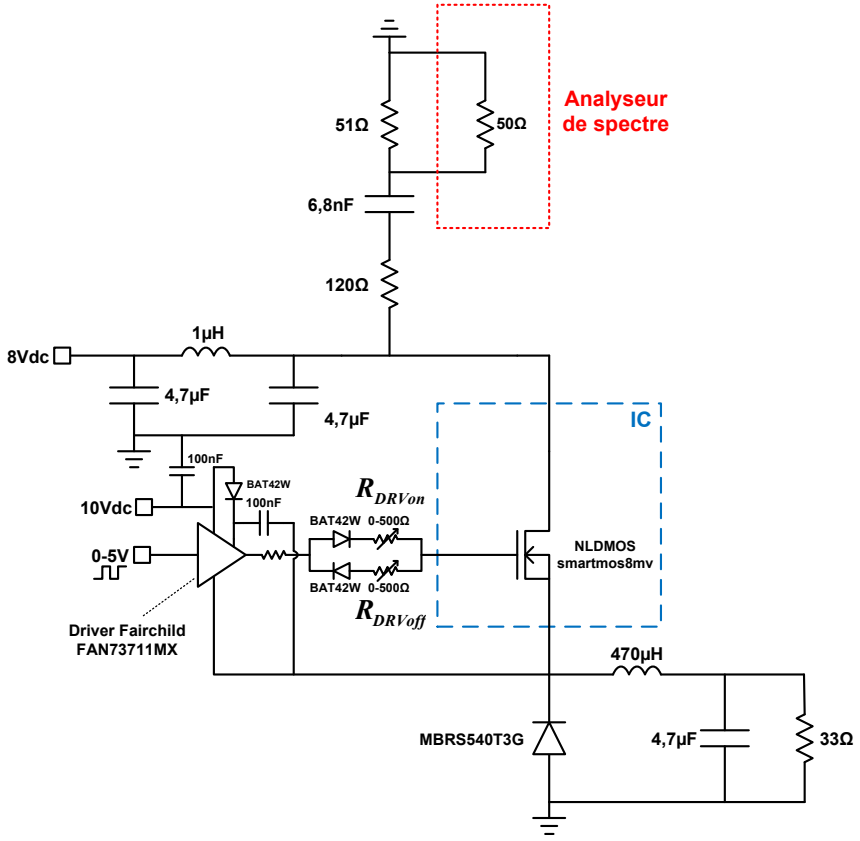


Figure 4-12 – Schéma de la carte de test – Validation de l'impact sélectif des résistances de grille sur l'amplitude des raies spectrales hautes fréquences.

La Figure 4-12 présente le schéma du système étudié implanté sur un circuit imprimé (Figure 4-13). Le MOSFET de puissance high-side (200mΩ) est intégré sur un puce Freescale. Il est commandé par un driver externe rapide du commerce.

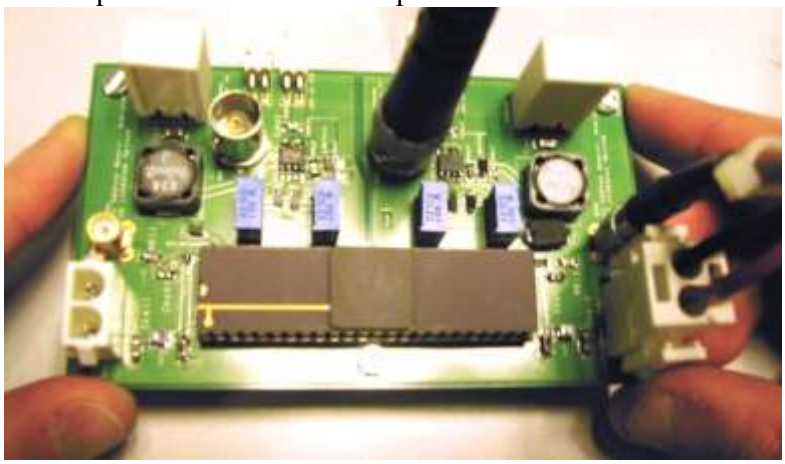


Figure 4-13 - Photographie de la carte de test (Schéma de la Figure 4-12 implanté deux fois)

Les résistances variables sont insérées entre la sortie du driver et la grille du MOSFET de puissance, en série avec des diodes, afin de pouvoir régler sélectivement la résistance de grille à l'amorçage ou au blocage. Le signal de commande est généré à l'aide d'un GBF (générateur basse fréquence). Le MOSFET de puissance et la diode de roue libre Schottky

externe constituent la cellule de commutation, chargée par un filtre LC et une résistance de charge de 33Ω.

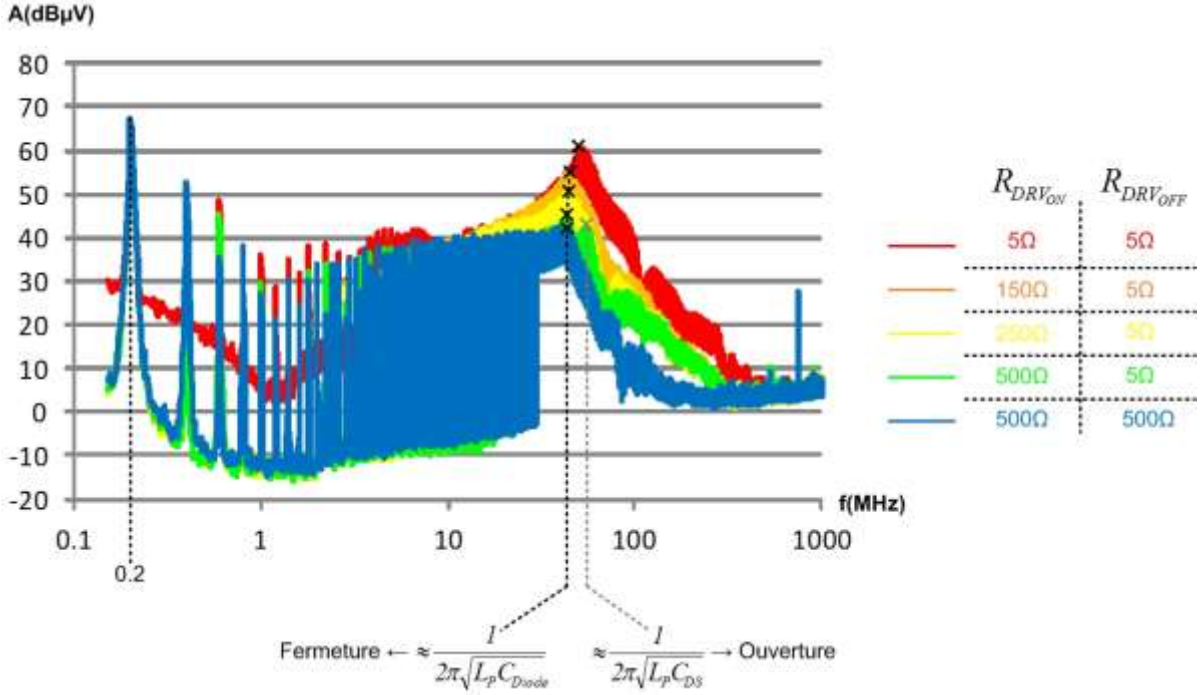


Figure 4-14 – Evolution du spectre en émissions conduites en fonction de R_{DRVon} et R_{DRVoff} - mesures à l'analyseur de spectre

La Figure 4-14 présente les mesures effectuées pour plusieurs valeurs de R_{DRVon} (spectres rouge à vert) et R_{DRVoff} (spectres vert et bleu).

Comme cela a été montré par l'analyse théorique, l'augmentation de R_{DRVon} a pour effet de diminuer l'amplitude de la perturbation associée à la fermeture du MOSFET de puissance (réduction de dV_{DS}/dt). En augmentant R_{DRVon} de 5Ω à 500Ω, une baisse de l'amplitude du pic de 40dB est observée. Ce résultat coïncide avec l'étude théorique, qui prévoit une évolution de l'amplitude du pic inversement proportionnelle à R_{DRVon}.

La perturbation associée à l'ouverture de l'interrupteur high-side (sensible au di/dt) est observée dans cette application avec raie spectrale dont l'amplitude est largement inférieure celle liée à la perturbation due au dv/dt. On montre toutefois que l'augmentation de R_{DRVoff} a bien un effet sélectif sur l'amplitude de cette perturbation (courbes bleu et verte de la Figure 4-14).

4.2.4.3 Conclusion des expérimentations

Les mesures effectuées permettent de valider le modèle analytique du spectre en émission conduites en entrée d'un Buck simple intégré. L'étude dans son ensemble met en évidence que la baisse des émissions conduites passe par la diminution d'un rapport F_{DEC}/τ avec τ temps de montée ou de descente de la tension ou du courant découpé. Cette donnée donne une information supplémentaire qui peut être ajoutée à la Figure 3-31 du Chapitre 3.

On obtient le graphe de la Figure 4-15 qui illustre un triple compromis Filtres(volume)-Rendement-CEM. Sur l'axe des ordonnées est représentée la fréquence de découpage F_{DEC}, et sur l'axe des abscisses est représentée l'image de la pente des transitoires de commutation.

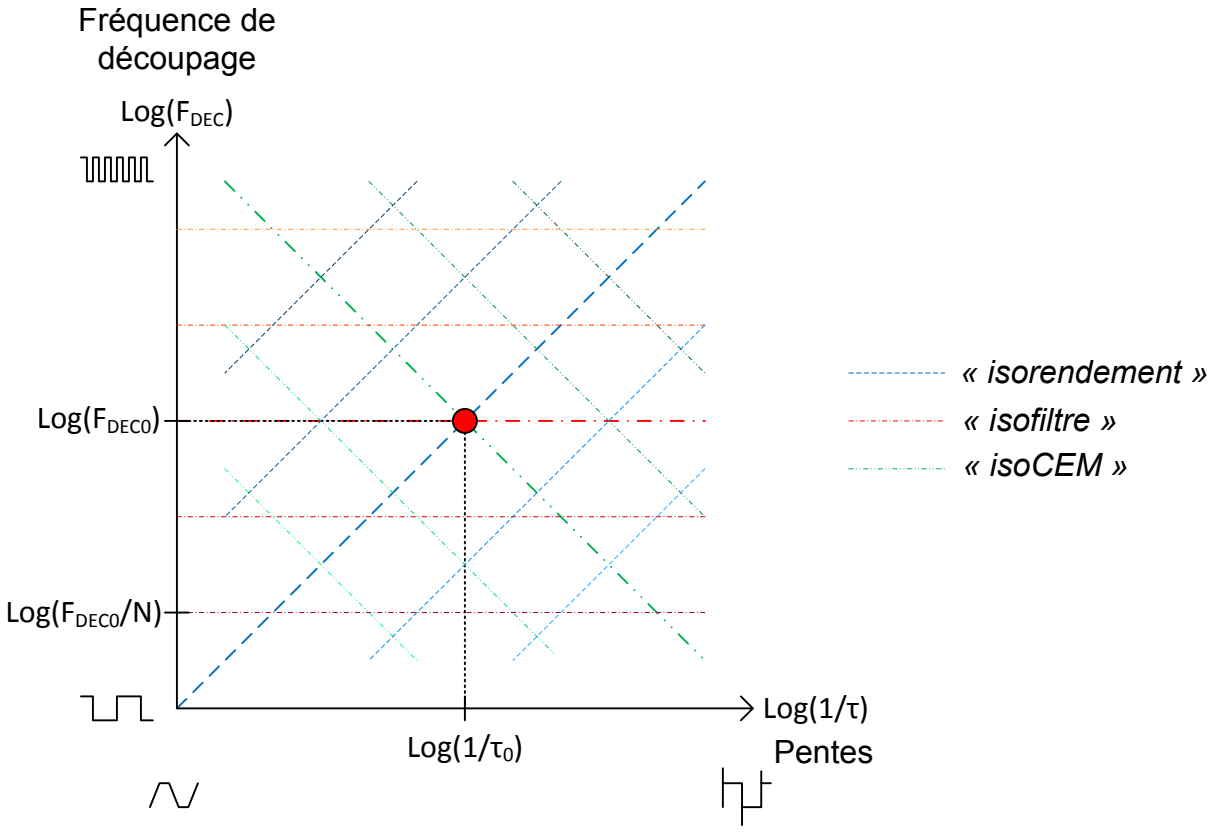


Figure 4-15 - Compromis Rendement/Filtre/CEM

La dimension des passifs de filtrage externe dépend au premier ordre de la fréquence de commutation F_{DEC}. On a donc des courbes « iso » horizontales qui définissent des systèmes qui partagent les mêmes filtres.

Les pertes en commutation qui impactent le rendement dépendent du produit $F_{DEC}.\ \tau$, elles augmentent si la fréquence augmente ou si les pentes s'affaiblissent. En revanche, les diagonales parallèles à la première bissectrice définissent des systèmes qui ont au premier ordre un rendement constant.

Enfin le niveau des émissions conduites à haute fréquence dépendent du rapport F_{DEC}/τ. Pour baisser le niveau des émissions Il faut ralentir le système, soit en baissant la fréquence des commutations, soit en ralentissant les commutations. Les droites diagonales perpendiculaires à la première bissectrice présentent ainsi en théorie le même niveau d'émission. Du fait de ce triple compromis, il est impossible d'améliorer un des aspects du système sans en dégrader un autre. L'amélioration globale des performances peut en revanche passer par un changement de topologie.

La partie suivante s'attache à étudier les émissions conduites à haute fréquence des convertisseurs Buck multiphase, et leur évolution avec le nombre de phases.

4.3 Application aux structures Buck parallèles à commandes entrelacées.

Comme présentées dans les Chapitres 1 et 3, les structures parallèles à commandes entrelacées répondent à de nombreuses problématiques. Elles permettent la réduction de l'encombrement et du coût des composants passifs de filtrage, l'amélioration de la réponse à des transitoires de charge, et l'amélioration du rendement des convertisseurs. Les bonnes performances CEM des convertisseurs parallèles sont également mises en avant dans la littérature [4-6].

L'étude du profil émissif de ces structures comparé à celui du convertisseur Buck simple-phase reste nécessaire pour établir une comparaison complète et multicritères. Afin de comparer des systèmes comparables, la comparaison des émissions conduites du convertisseur Buck simple-phase à celles des convertisseurs N phases est faite entre des systèmes dimensionnés pour la même application, avec des performances électriques (rendement) égales et des surfaces de silicium (encombrement des interrupteurs de puissance) égales. Ces conditions posées, la fréquence des signaux de commande (et donc du découpage dans chaque cellule) reste un degré de liberté.

Si la fréquence du convertisseur simple phase de référence est noté F_{DEC}, on peut faire le choix de garder cette fréquence de découpage dans son équivalent multiphase (fréquence apparente $N*F_{DEC}$). Cette stratégie offre une réduction de l'encombrement et du coût des filtres (voir [4-7] et Chapitre 3). Elle est ainsi notée stratégie « filtres réduits» par la suite.

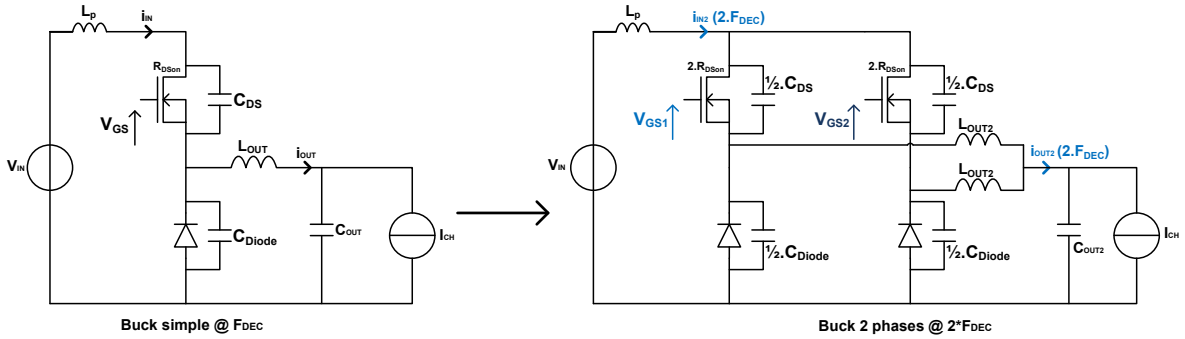


Figure 4-16 - Du Buck simple au Buck biphase - Stratégie « filtres réduits » - Schémas

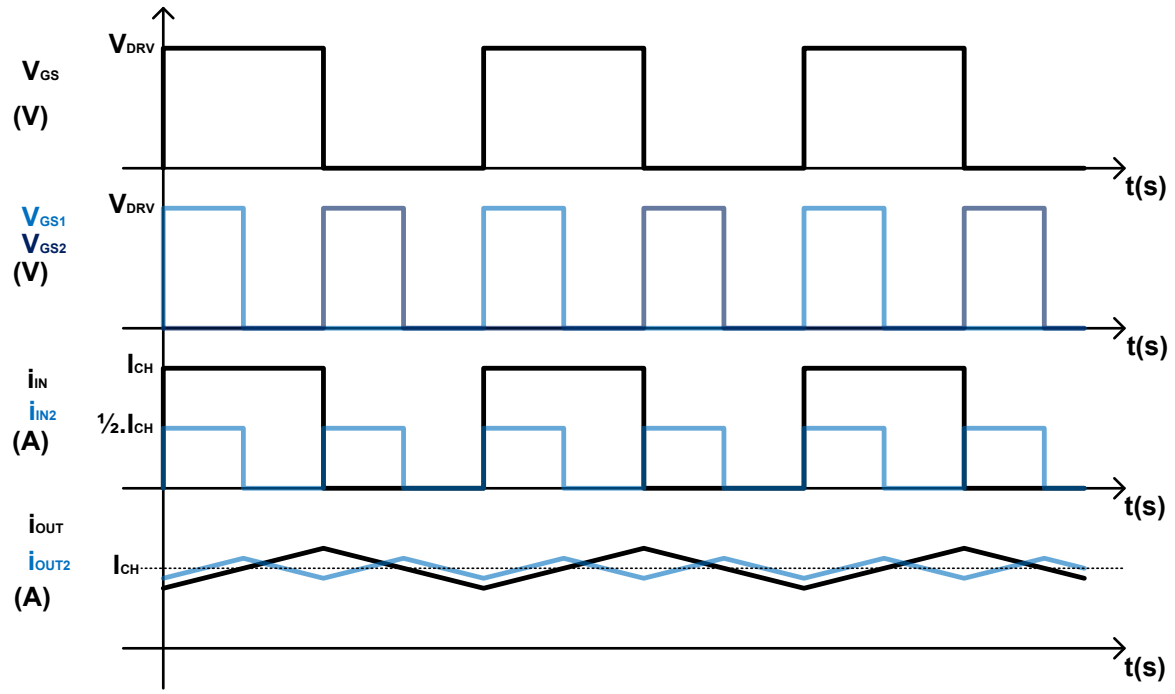


Figure 4-17 - Du Buck simple au Buck biphase - Stratégie « filtres réduits » - Formes d'ondes temporelles

Les Figure 4-16 et Figure 4-17 présentent cette stratégie avec l'exemple du Buck biphase (N=2). Une comparaison à rendement et densité de courant égaux implique des temps de commutation égaux [4-7] (la dimension des étages de commande rapprochée évolue comme celle des interrupteurs de puissance). Du fait de la division par N de la surface de silicium des interrupteurs, les capacités parasites (C_{DS} et C_{Diode} dans l'étude théorique) sont divisées par N, et la résistance de la maille de commutation (R_{Pon} ou R_{Poff} dans l'étude théorique) est multipliée par N. L'ensemble de ces éléments influent sur la fréquence des oscillations parasites, leur amplitude et leur amortissement.

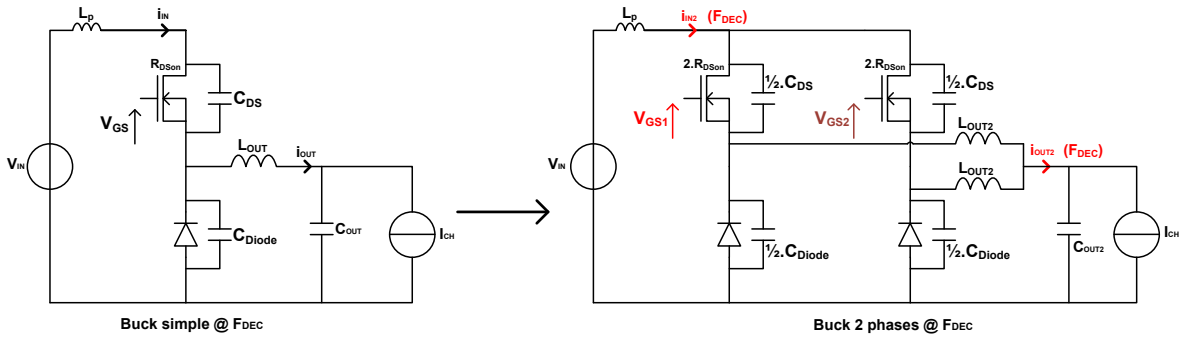


Figure 4-18 - Du Buck simple au Buck biphase - Stratégie « transitoires doux » - Schémas

Il existe une infinité d'autres solutions concernant le choix de la fréquence de découpage. On peut à l'autre extrême ralentir la fréquence des commutations et comparer des convertisseurs à fréquence apparente en sortie égale (commandes à F_{DEC}/N). La baisse de la fréquence implique une baisse des pertes en commutation si les temps de commutation restent les mêmes. Une comparaison à rendement égaux est obtenue grâce au ralentissement des commutations du convertisseur N phases d'un facteur N. Cette stratégie notée « stratégie

transitoires doux » par la suite est prometteuse d'un point de vue CEM du fait de la forte dépendance de l'amplitude des perturbations haute fréquence à la rapidité des commutations. Les Figure 4-18 et Figure 4-19 illustrent cette stratégie avec l'exemple du Buck biphase.

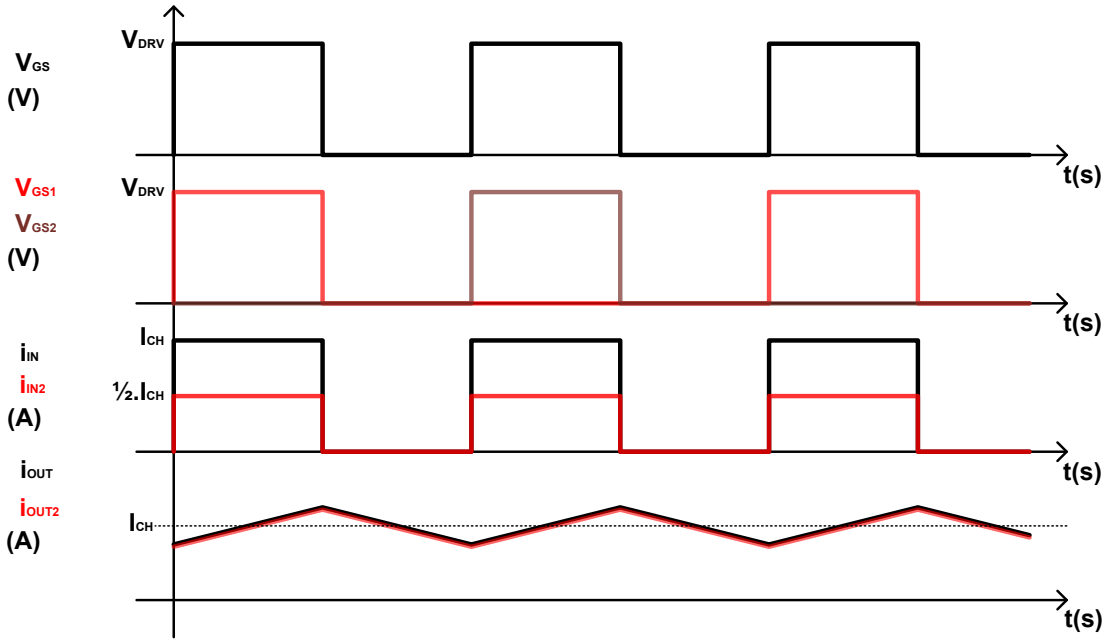


Figure 4-19 - Du Buck simple au Buck biphase - Stratégie « transitoires doux » - Formes d'onde temporelles

Afin de réutiliser les résultats de l'analyse théorique de la première partie, Le Tableau 4-2 rassemble les évolutions au premier ordre des paramètres mis en jeu dans la prévision de l'amplitude et de la fréquence des perturbations CEM avec le nombre de phases N. Ces paramètres peuvent être réinjectés dans les formules qui décrivent la forme de l'enveloppe spectrale à haute fréquence du courant en entrée (équations (4.10) à (4.16)).

Tableau 4-2 - Evolution des principaux paramètres suivant la stratégie adoptée

Paramètre	**Structure Simple**	**Structure parallèle stratégie « filtres réduits »**	**Structure parallèle stratégie « transitoires doux »**
Fréquence des commutations	F_{DEC}	F_{DEC}	F_{DEC}/N
Fréquence apparente en sortie	F_{DEC}	$N.F_{DEC}$	F_{DEC}
Amplitude du courant en entrée	I_{CH}	I_{CH}/N	I_{CH}/N
Temps de commutation	τ	τ	$\tau.N$
Capacités parasites	C	C/N	C/N
Inductance de maille de commutation	***Lp***	***Lp***	***Lp***
Résistance de maille de commutation	Rp	$N.Rp$	$N.Rp$

L'évolution de l'inductance parasite de la boucle peut dépendre d'un contributeur principal ou majoritaire dans l'apparition de l'inductance parasite. Si l'on considère que le principal contributeur est la surface caractéristique de la maille de commutation, la miniaturisation de chaque boucle (de chaque phase) rendue possible par la diminution du courant moyen traversant chaque phase correctement découplée peut conduire à une diminution de l'inductance parasite vue par chaque phase. En revanche, si le contributeur principal est lié au packaging du circuit intégré, la multiplication de cellules en parallèle peut ne pas mener à la réduction de l'inductance parasite de chaque maille de commutation. Dans le pire cas qui est considéré dans le Tableau 4-2, on considère que L_P ne change pas entre le cas du simple-phase et le cas du multiphase.

Ces considérations, associées aux formules (4.12) à (4.16), permettent de prédire l'évolution de l'enveloppe spectrale théorique du courant en entrée en fonction du nombre de phase en parallèle N, et selon la stratégie choisie.

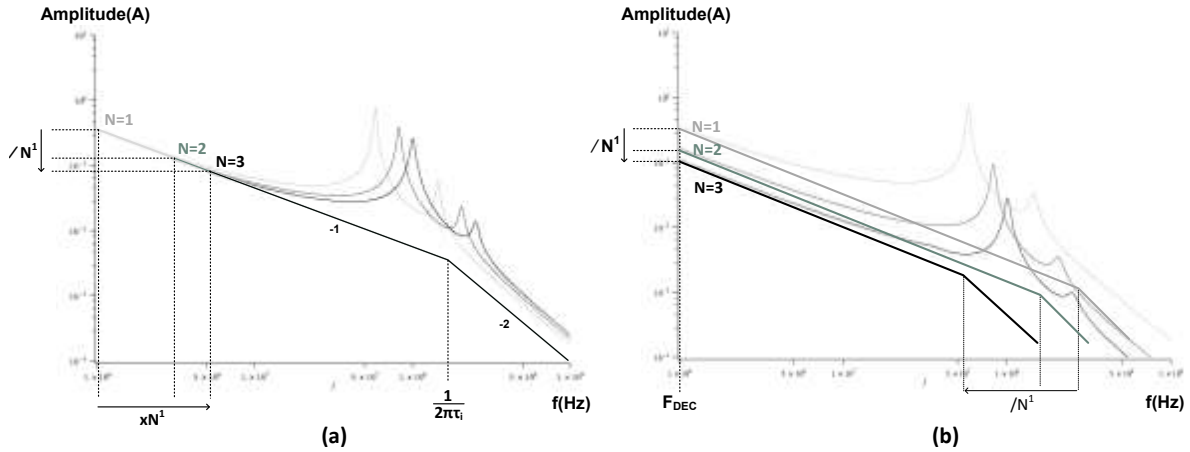


Figure 4-20 - Evolution de l'enveloppe spectrale de $i_D(t)$ avec N – Enveloppe basse fréquence (a) « filtres réduits » (b) « transitoires doux »

La Figure 4-20 présente l'évolution de l'enveloppe spectrale aux basses fréquences avec le nombre de phases N pour les deux cas de stratégies butées « filtres réduits » (découpage à F_{DEC}) et « transitoires doux » (découpage à F_{DEC}/N).

La Figure 4-20 (a) concerne la stratégie « filtres réduits ». La fréquence apparente du courant d'entrée est multipliée par N et l'amplitude du fondamental et divisée par N. Comme les temps de commutation sont égaux, les enveloppes basses fréquences présentent la même fréquence de coupure en $1/\tau_i$.

La Figure 4-20 (b) concerne la stratégie « transitoires doux ». Les signaux présentent la même fréquence apparente F_{DEC}. L'augmentation du nombre de phase N provoque en revanche la baisse de l'amplitude du fondamental d'un facteur N. La baisse de la fréquence des signaux de commande permet la montée des temps de commutation. Cela se traduit sur les spectres par la baisse de la fréquence de coupure avec N.

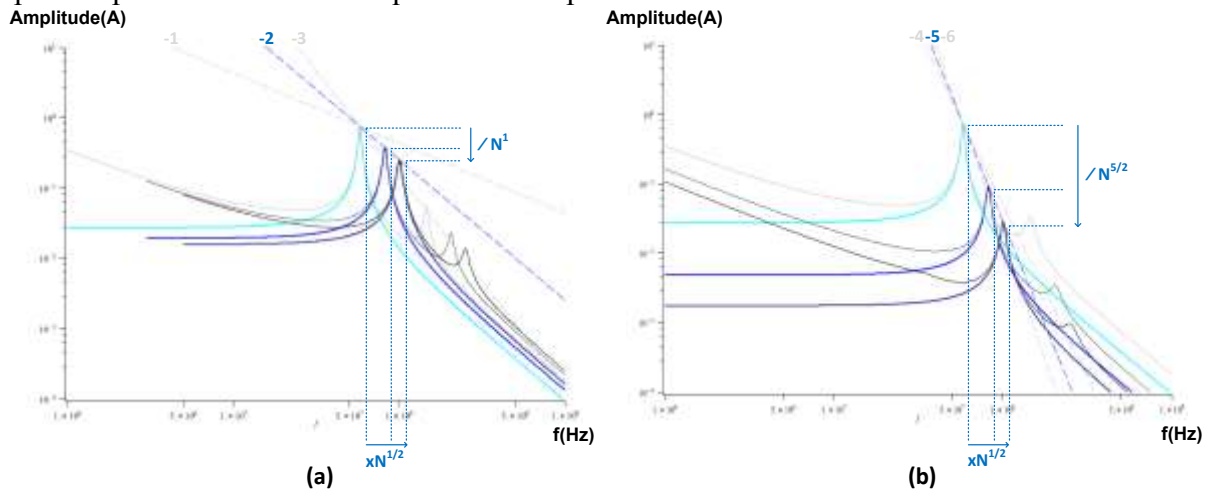


Figure 4-21 - Evolution de l'enveloppe spectrale de $i_D(t)$ avec N – Perturbation liée à la fermeture de l'interrupteur high-side (dv/dt) (a) «filtres réduits» (b) «transitoires doux»

La Figure 4-21 présente l'évolution de l'enveloppe aux hautes fréquences de la perturbation liée aux dv/dt avec le nombre de phases N.

La Figure 4-21 (a) concerne la stratégie « filtres réduits ». La réduction de la capacité parasite C_{Diode} et l'augmentation de la résistance parasite R_p de la maille de commutation provoque une baisse de l'amplitude de la perturbation d'un facteur N, et la montée en fréquence de la perturbation d'un facteur $N^{1/2}$ (équations (4.21) et (4.22)).

$$f_{on}(N)=\frac{\sqrt{1-N\varsigma_{on}^2}}{2\pi\sqrt{L_P.C_{Diode}/N}}\approx\sqrt{N}.f_{on}(N=1) \tag{4.21}$$

$$A_{on}(N)=\frac{\left(Q_{Diode}/N\right)}{\tau_{von}}.(N.F_{DEC}).\left(\frac{1}{\sqrt{N}}\sqrt{L_P.C_{Diode}}\right).\frac{\sqrt{1-N\varsigma_{on}^2}}{\left(\sqrt{N}.\varsigma_{on}\right)}\approx\frac{1}{N}.A_{on}(N=1) \tag{4.22}$$

Avec $\varsigma_{on}(N)=\dfrac{N.R_{Pon}.C_{Diode}/N}{2\sqrt{L_P.C_{Diode}/N}}=\sqrt{N}.\varsigma_{on}(N=1)$

La Figure 4-21 (b) concerne la stratégie « transitoires doux ». La baisse de l'amplitude de la perturbation est accentuée par la baisse de la fréquence et la baisse du *dv/dt* (équation (4.23)). On obtient une baisse totale de l'amplitude d'un facteur N^3.

$$A_{on}(N)=\frac{\left(Q_{Diode}/N\right)}{(N.\tau_{von})}.F_{DEC}.\left(\frac{1}{\sqrt{N}}\sqrt{L_P.C_{Diode}}\right).\frac{\sqrt{1-\varsigma_{on}^2}}{\left(\sqrt{N}.\varsigma_{on}\right)}\approx\frac{1}{N^3}.A_{on}(N=1) \tag{4.23}$$

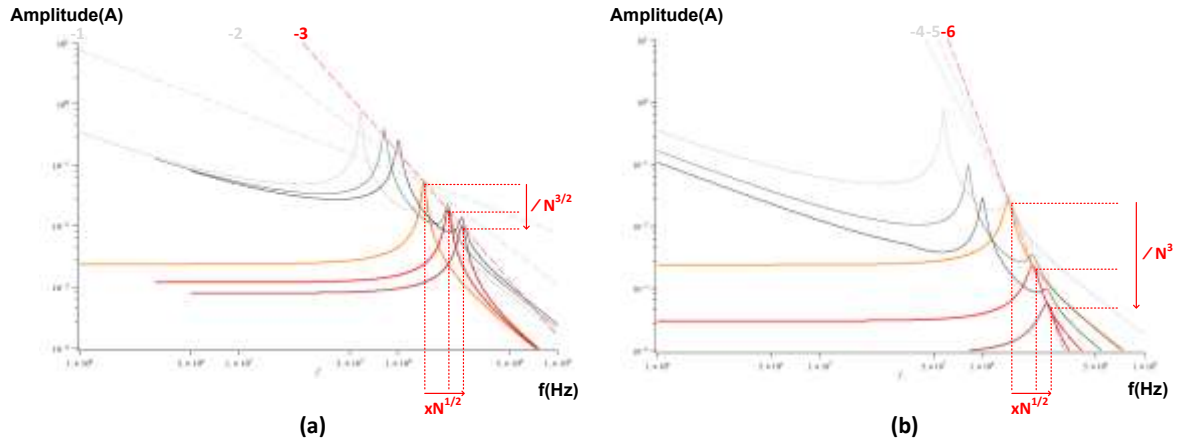


Figure 4-22 - Evolution de l'enveloppe spectrale de $i_D(t)$ avec N – Perturbation liée à l'ouverture de l'interrupteur high-side (di/dt) (a) «filtres réduits» (b) «transitoires doux

La Figure 4-22 présente l'évolution de l'enveloppe haute fréquence de la perturbation liée aux di/dt avec le nombre de phases N.

La Figure 4-22(a) concerne la stratégie « filtres réduits ». La baisse de la capacité parasite C_{DS} et la montée de la résistance parasite de la maille de commutation R_p provoque une baisse de l'amplitude de la perturbation d'un facteur $N^{3/2}$, et la montée en fréquence de la perturbation d'un facteur $N^{1/2}$ (équations (4.24) et (4.25)).

$$f_{off}(N)=\frac{\sqrt{1-\varsigma_{off}^2}}{2\pi\sqrt{L_P.C_{DS}/N}}=\sqrt{N}.f_{off}(N=1) \tag{4.24}$$

$$A_{off}(N)=\frac{\left(I_{CH}/N\right)}{\tau_{ioff}}.(N.F_{DEC}).L_P.\frac{C_{DS}}{N}.\left(\frac{1}{\sqrt{N}}\frac{1}{\varsigma_{off}}\right)=\frac{1}{N^{3/2}}.A_{off}(N=1) \tag{4.25}$$

La Figure 4-22 (b) concerne la stratégie « transitoires doux ». La baisse de l'amplitude de la perturbation est accentuée par la baisse de la fréquence et la baisse du *di/dt* (équation (4.26)). On obtient une baisse totale de l'amplitude d'un facteur $N^{7/2}$.

$$A_{off}(N)=\frac{\left(I_{CH}/N\right)}{\left(N.\tau_{ioff}\right)}.F_{DEC}.L_P.\frac{C_{DS}}{N}.\left(\frac{1}{\sqrt{N}}\frac{1}{\varsigma_{off}}\right)=\frac{1}{N^{7/2}}.A_{off}(N=1) \quad (4.26)$$

La baisse des émissions à hautes fréquences théorique est donc considérable, particulièrement pour la stratégie « transitoires doux ». Celle-ci permet une baisse de l'amplitude de la perturbation provoquée par la fermeture de l'interrupteur high-side d'un facteur $1/N^3$ (équation (4.26)) alors que la fréquence des perturbations est multipliée par $N^{1/2}$ (équation (4.24)). Les pics d'amplitude de la perturbation issue de l'ouverture de M0 sur les enveloppes spectrales étudiées suivent ainsi une pente décroissante de -120dB par décade (-6) avec l'augmentation de N.

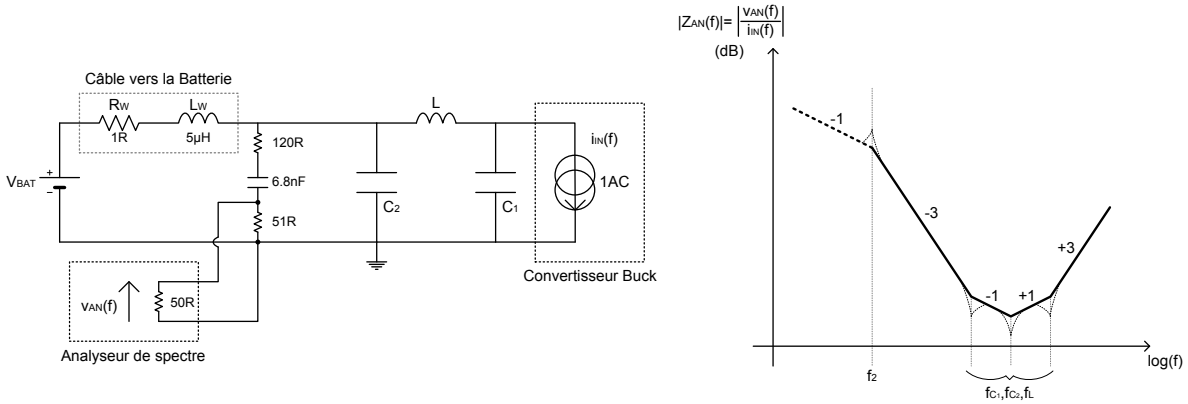


Figure 4-23 - Caractéristiques du filtre en Π en entrée, atténuation des hautes fréquence au niveau de la tension présentée à l'analyseur de spectre v_{AN}

Ces observations doivent être associées à l'étude du dimensionnement du filtre d'entrée dans un convertisseur multiphase (Chapitre 3). Les caractéristiques à haute fréquence d'un filtre en Π C-L-C sont rappelées Figure 4-23. Dans la Figure 4-23, f_{C1}, f_{C2} et f_L sont les fréquences de résonance propre de respectivement C_1, C_2 et L. L'expression de l'impédance $|Z_{AN}|=\left|v_{AN}/i_{IN}\right|$ permet d'obtenir le niveau d'émission conduite au niveau de l'analyseur de spectre à partir de l'enveloppe spectrale du courant en entrée. Ces caractéristiques permettent de définir au premier ordre la baisse des émissions conduites que l'on peut espérer atteindre en suivant l'une ou l'autre stratégie, avec un filtre d'entrée dimensionné et optimisé pour les basses fréquences (F_{DEC}).

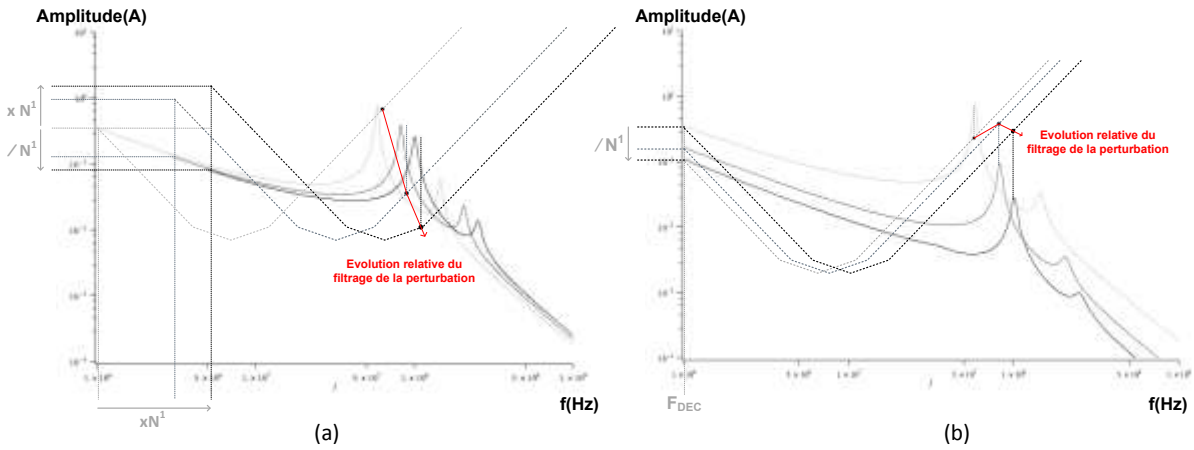


Figure 4-24 - Atténuations relatives des perturbations (exemple de la fermeture du MOS high-side) d'un Buck simple (N=1) à un Buck 3 phases (a) Stratégie « filtres réduits » (b) Stratégie « transitoires doux »

En règle générale, la fréquence basse du filtre en Π est placée de telle sorte que l'ondulation basse fréquence ($@N.F_{DEC}$) reste inférieure à un niveau prédéfini. On considère dans la Figure 4-24 que la fréquence de résonance propre des composants C_1, L et C_2 évoluent proportionnellement avec la fréquence de coupure basse du filtre (augmentent autant que la valeur des passifs diminuent). Cette approximation permet de visualiser aisément par un jeu graphique (transposition selon l'axe de la fréquence de la même impédance $|Z_{AN}| = \left| v_{AN} / i_{IN} \right|$) la contribution du filtre en Π dans l'atténuation des perturbations selon la stratégie adoptée et le nombre de phases en parallèle. La Figure 4-24 montre que la baisse de la valeur des composants passifs de filtrage peut permettre un meilleur filtrage des perturbations à haute fréquence. Sur ce point, la stratégie « filtres réduits » (Figure 4-24 (a)) prend l'avantage, car le filtrage des perturbations conduites augmente avec N.

Les points suivants constituent ainsi la synthèse des informations contenues dans la Figure 4-24 :

- **<u>Stratégie « filtres réduits »</u> : On peut espérer une baisse des émissions conduites grâce à la baisse de l'amplitude des perturbations et à l'amélioration du filtrage à haute fréquence. La réduction importante de la valeur et de l'encombrement des composants passifs de filtrage étend la gamme de fréquence pour laquelle le filtre est performant.**
- **<u>Stratégie « transitoires doux »</u> : La baisse des émissions conduites est rendue possible par l'augmentation des temps de commutation qui permet une réduction très importante de l'amplitude des perturbations.**

4.4 Conclusion

Le niveau d'émissions conduites mesuré en entrée d'un convertisseur Buck dépend de nombreux paramètres, liés au dimensionnement de la partie silicium comme au dimensionnement des filtres et du circuit imprimé. L'étude des mécanismes de commutation mis en jeu dans un convertisseur a permis d'établir une expression mathématique analytique de l'amplitude et de la fréquence des perturbations à haute fréquence observées, à partir de l'étude des signaux temporels. Des mesures expérimentales sur deux réalisations distinctes valident les résultats obtenus pour les applications automobiles de puissance modérée avec les interrupteurs de puissance Freescale intégrés.

Ces expressions analytiques permettent d'identifier les causes de ces perturbations et les paramètres prédominants permettant au concepteur d'améliorer les performances de la puce (interrupteurs de puissance et drivers). La forte sensibilité aux temps de commutation oblige à considérer un compromis « pertes en commutation » / « émissions conduites ». La prédiction du profil d'émission à partir de l'enveloppe spectrale du courant en entrée et des caractéristiques à hautes fréquences des composants passifs de filtrage peut permettre d'ajustement les temps de commutation pour satisfaire un gabarit en émission imposé. Pour ce faire, il faut tout de même être en mesure d'estimer l'inductance parasite de la maille de commutation qui dépend fortement du design du circuit imprimé.

Associée à l'étude du Chapitre 3 sur le dimensionnement du filtre en Π en entrée, l'étude souligne l'importance du choix des composants de filtrage. Privilégier dans la mesure du possible des composants passifs de filtrage offrant une gamme de fréquence de fonctionnement étendue est efficace en terme de réduction des émissions conduites.

L'application aux structures Buck parallèle à commandes entrelacées met en avant le caractère moins émissif des systèmes à N-phases comparés au simple-phase. Enfin on remarque que :

- à composants de filtrage égaux, il est possible de réduire la fréquence de découpage des systèmes N-phases pour, sans dégrader le rendement, ralentir les commutations et abaisser l'amplitude des perturbations hautes fréquences.
- à fréquence de découpage égale, la réduction de la valeur et de l'encombrement des passifs de filtrage permet l'utilisation de composants présentant un meilleur comportement à hautes fréquences, et donc capables de filtrer les perturbations engendrées par les commutations.

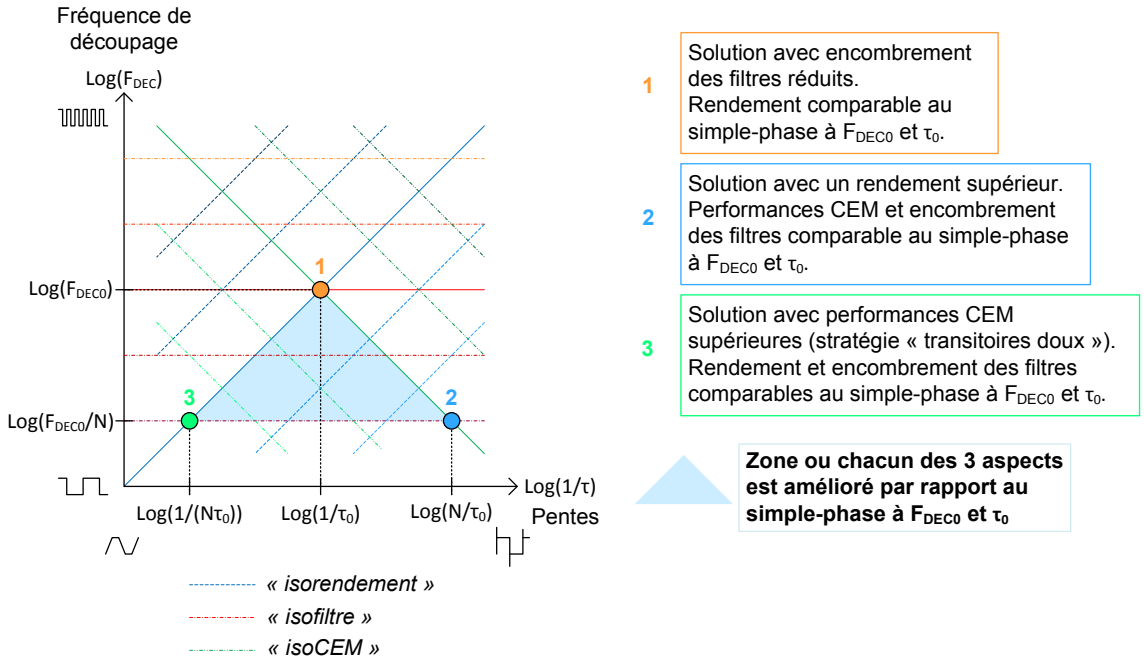


Figure 4-25 - Buck multiphase - Dimensionnement fréquence de découpage / temps de commutation

Ces considérations sont illustrées dans la Figure 4-25 sur deux axes : fréquence de découpage, et temps de commutation. Elles complètent les conclusions tirées de la première partie du Chapitre avec la Figure 4-15.

La Figure 4-25 permet de délimiter un ensemble de solutions « N-phases » qui présentent des performances accrues (rendement, CEM) et/ou un encombrement réduit par rapport au simple-phase. Trois points correspondent à trois solutions « extrêmes » qui offrent une amélioration maximale sur un critère en particulier :

- Le point 1 concerne la solution qui présente une fréquence apparente multipliée par N, et un encombrement des filtres particulièrement réduit.
- Le point 2 concerne la solution avec une fréquence de commutation réduite et des temps de commutation court, pour l'amélioration du rendement.
- Le point 3 correspond à la solution avec une fréquence de commutation réduite et des temps de commutation long, pour l'atténuation des perturbations EM à haute fréquence (stratégie « transitoires doux »).

On peut également noter que les deux points 2 et 3 présentent également l'avantage de faciliter le fonctionnement à rapports cycliques faibles (entrée haute tension) sans électronique rapide du fait de la faible fréquence de découpage.

Ces trois points délimitent un triangle à l'intérieur duquel les trois critères encombrement, rendement et CEM sont améliorés par rapport au Buck simple. L'augmentation du nombre de phase N multiplie l'étendue des possibilités et l'accroissement des performances (Figure 4-26). La topologie Buck multiphase constitue ainsi une solution qui permet de répondre à plusieurs problématiques au cœur des enjeux actuels et futurs à Freescale.

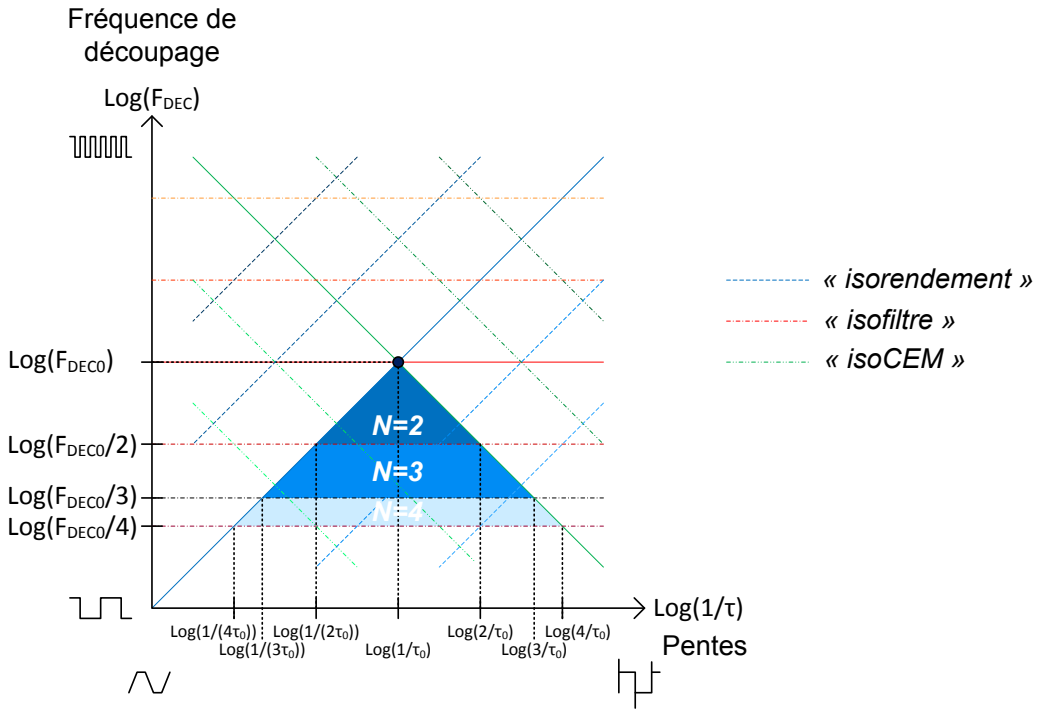


Figure 4-26 - Buck multiphase - Dimensionnement fréquence/temps de commutation - Influence du nombre de phases N

Le chapitre suivant traite du développement et du test d'un convertisseur démonstrateur. A cet occasion, l'ensemble des résultats des Chapitres 3 et 4 est exploité pour optimiser le fonctionnement du convertisseur pour un cahier des charges donné.

4.5 Références

- [4-1] IEC 6196-4 Integrated Circuits – Measurement of electromagnetic emissions, 150 KHz to 1 GHz – Part 4: Measurement of conducted emissions - 1Ω /150Ω direct coupling method.
- [4-2] F. Costa, D. Magnon, "Graphical analysis of the spectra of EMI sources in power electronics," Power Electronics, IEEE Transactions on, vol.20, no.6, pp. 1491- 1498, Nov. 2005.
- [4-3] F. Costa, C. Gautier, E. Labouré, B. Revol, "La compatibilité électromagnétique en électronique de puissance", 2013:Lavoisier.
- [4-4] D. Johns and K. Martin, "Analog Integrated Circuit Design", 1997 :Wiley.
- [4-5] S. Hrigua, F. Costa, C. Gautier, B. Revol, "New modeling method based on transfer functions for EMI analysis in power electronic converters," *Electromagnetic Compatibility (EMC EUROPE), 2012 International Symposium on* , vol., no., pp.1,6, 17-21 Sept. 2012.
- [4-6] P. Zumel, O. Garcia, J.A. Cobos, J. Uceda, "EMI reduction by interleaving of power converters," *Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE* , vol.2, no., pp.688,694 vol.2, 2004.
- [4-7] N. Bouhalli, « Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés», Thèse de doctorat en Génie électrique, soutenue le 11 dec. 2009, INPT.

Chapitre 5 Conception du prototype et expérimentations

5.1 Introduction 135

5.2 Conception du prototype 136

5.2.1 Méthode de dimensionnement 137

5.2.2 Dimensionnement du système 138

5.2.2.1 Dimensionnement du filtre de sortie et nombre de phases 140

5.2.2.2 Filtre d'entrée 142

5.2.2.3 Dimensionnement des composants silicium de puissance 146

5.2.2.4 Signaux de commande 148

5.2.2.5 Boucle de régulation 150

5.2.3 Conception du circuit intégré 157

5.2.4 Circuit imprimé 162

5.3 Expérimentations 165

5.3.1 Fonctionnement dans le domaine temporel 165

5.3.1.1 Fonctionnement général 165

5.3.1.2 Réponse à un échelon sur la charge 168

5.3.1.3 Correction du filtre de sortie et du PID 171

5.3.2 Emissions conduites en entrée 173

5.3.2.1 Mesure avec F_{DEC} à 200kHz par phase 174

5.3.2.2 Mesures avec F_{DEC} à 1MHz par phase 176

5.3.2.3 Synthèse 181

5.4 Conclusion des expérimentations et perspectives 182

5.5 Références 182

5.1 Introduction

Les travaux de cette thèse ont mis en évidence les nombreux avantages que peut offrir la mise en parallèle de plusieurs phases dans le cadre d'une application automobile faible courant :

- Encombrement des filtres passifs externes réduit
- Réponse à des transitoires de charge plus rapide
- Emissions conduites en entrée réduites
- Rendement au moins aussi bon que le Buck à cellule de commutation unique

Le convertisseur démonstrateur a été développé dans le but de valider des points sélectionnés de l'étude théorique. Le cahier des charges reste le même que pour l'ensemble de l'étude : il s'agit d'un convertisseur Buck 3.3V 1A connecté en entrée à la batterie.

Le premier objectif est de concevoir un convertisseur présentant des filtres à l'encombrement minimal tout en satisfaisant à l'exigence d'une faible ondulation de la tension de sortie. De plus, le convertisseur doit répondre rapidement à une variation brusque du courant de charge.

Le second objectif concerne la performance CEM du convertisseur. Un faible niveau d'émissions conduites en entrée doit être atteint sans l'utilisation d'un filtre dédié aux perturbations à haute fréquence de type « snubber ».

Les mesures envisagées sur le prototype sont dans un premier temps la mesure des signaux en régime statique et en régime dynamique pour démontrer la pertinence de la solution choisie pour le faible encombrement des filtres qu'elle permet.

Dans un deuxième temps, la mesure du niveau des émissions conduites en entrée permet de valider le caractère faiblement émissif de la structure.

5.2 Conception du prototype

Le prototype est un convertisseur multiphase à « N » cellules de commutation en parallèles et entrelacées. Le convertisseur est dimensionné pour répondre au cahier des charges suivant :

- Tension de sortie : 3.3V
- Courant de charge : 1A max
- Entrée : Batterie automobile : 4V à 40V, 14V en régime nominal
- Topologie Buck N phases parallèles entrelacées non couplées
- Ondulation de la tension de sortie : inférieure à +/-1% de la tension de sortie moyenne soit 33mV
- Dépassement/Chute de la tension de sortie en régime transitoire : inférieur à 1% de la tension de sortie en réponse à un échelon du courant de 300mA.
- Composants semiconducteurs de puissance intégrés en technologie *smartmos8*
- Emissions conduites sous le niveau imposé par le gabarit de la Figure 3-23
- Pertes dans le circuit intégré inférieures à 2W ($9V<V_{IN}<18V$)

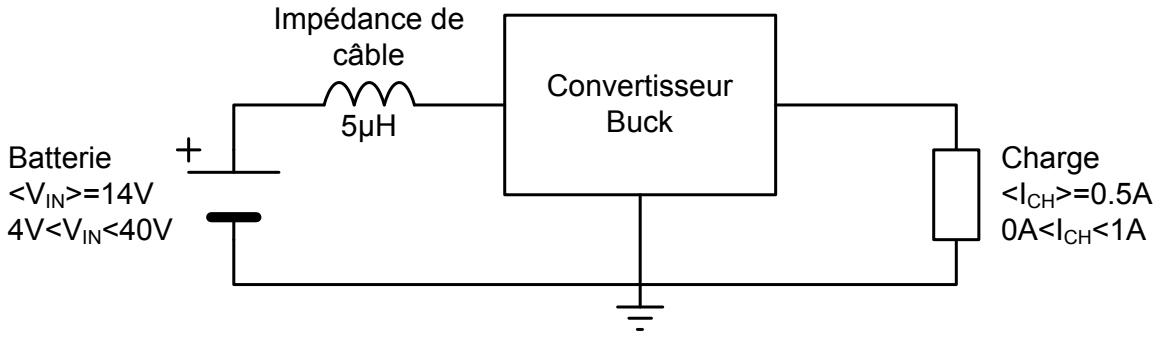


Figure 5-1- Cahier des charges

5.2.1 Méthode de dimensionnement

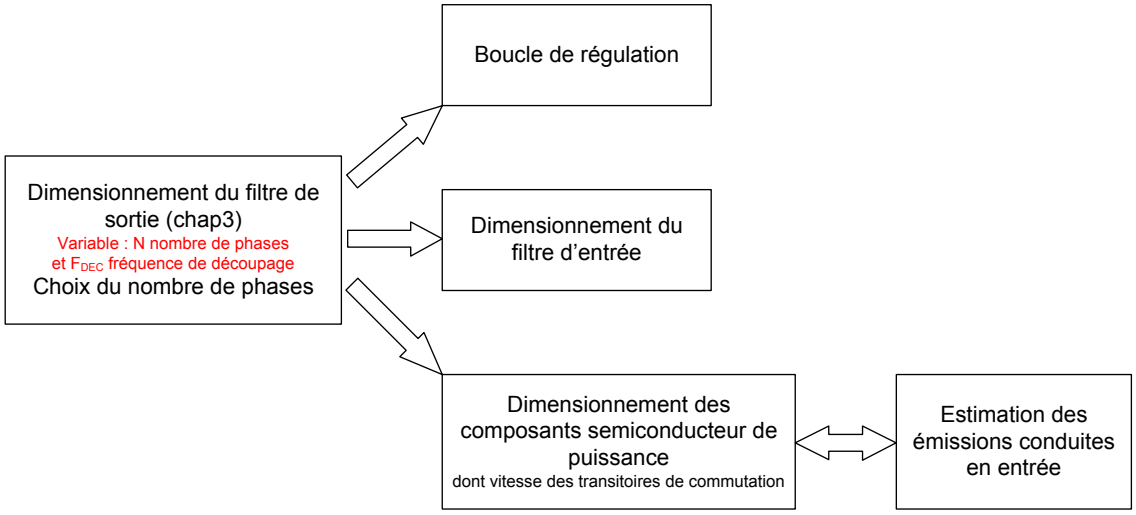


Figure 5-2 - Méthode de dimensionnement

La première étape du dimensionnement consiste à identifier le nombre de phases qui permet un encombrement minimum du filtre de sortie. La fréquence de découpage est choisie au maximum de ce que permet l'implémentation du contrôle. On se base sur l'étude du dimensionnement du filtre de sortie pour comparer les systèmes entre eux et identifier le nombre de phases en parallèle optimal pour l'application.

Le filtre d'entrée est dimensionné pour atténuer les harmoniques de commutation conformément au gabarit en émission ciblé. Le choix des composants du filtre est optimisé pour que ceux-ci soient les plus performants possibles à haute fréquence (filtrage des harmoniques issus des transitoires de commutation).

Les composants semi-conducteurs de puissance sont dimensionnés pour limiter les pertes dans le circuit intégré. Les pertes dans le circuit intégré dépendent des temps de commutation, tout comme le niveau des émissions à haute fréquence. Le choix d'un driver réglable par l'extérieur permet l'ajustement des temps de commutation pour agir tant sur les pertes en commutation que sur le niveau des émissions conduites à haute fréquence liées aux transitoires de commutation. Ce choix permet également de valider l'étude des deux stratégies décrites dans le chapitre 4 pour la réduction des émissions conduites à haute fréquence : La

stratégie « transitoires doux » avec une fréquence de découpage réduite et des temps de commutation lents, et la stratégie « filtres réduits » avec une fréquence de découpage élevés et des filtres performants à haute fréquence.

Le système doit fonctionner en boucle fermée pour assurer la régulation de la tension de sortie. Une fois l'architecture et les dimensions du filtre définies, la fonction de transfert du correcteur de type PID doit être calculée pour obtenir une bande passante élevée et la stabilité du système en boucle fermée.

5.2.2 Dimensionnement du système

Les choix d'implémentation sont inspirés par les convertisseurs actuellement déjà embarqués dans les véhicules et dédiés à des applications similaires :

- Les composants semi-conducteurs de puissance et les étages de commande rapprochée sont implémentés sur une même puce Freescale en *smartmos8*.
- Les composants passifs (filtre, réseau de compensation,…) sont externes et choisis dans la gamme des composants qualifiés automobile.
- L'ensemble des circuits sont réunis sur une carte de circuit imprimé quatre couches.

Freescale ne possède pas aujourd'hui de circuits pour la commande des convertisseurs parallèles entrelacés (entrelacement des porteuses, équilibrage des courants, …). La conception de tels circuits n'entre pas directement dans les objectifs de cette thèse. Ainsi les cellules de commutation sont commandées par une puce externe du commerce (issue du marché des applications VRM).

La carte de test développée pour l'étude comprend également des accès entrée (tension de batterie) et sortie (charge active) et les composants nécessaires à la mesure des émissions conduites en entrée (Figure 5-3).

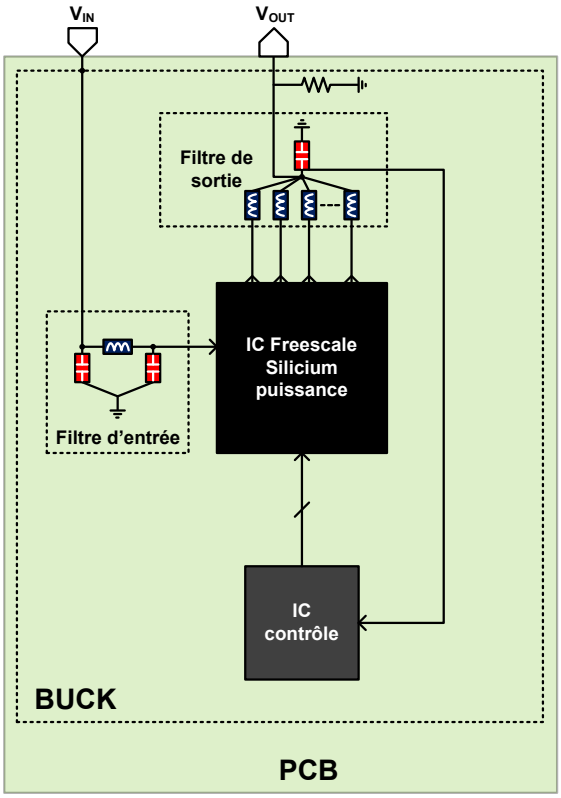


Figure 5-3 - Implémentation du convertisseur Buck

Il faut noter que la carte permet également un fonctionnement en mode Boost ou Boost suivi du Buck pour des expérimentations supplémentaires postérieures aux travaux de thèse (Figure 5-4). Le même circuit intégré de puissance est utilisé, ainsi que la même puce de contrôle. Le Boost fonctionne en boucle ouverte, avec un rapport cyclique réglable via un potentiomètre.

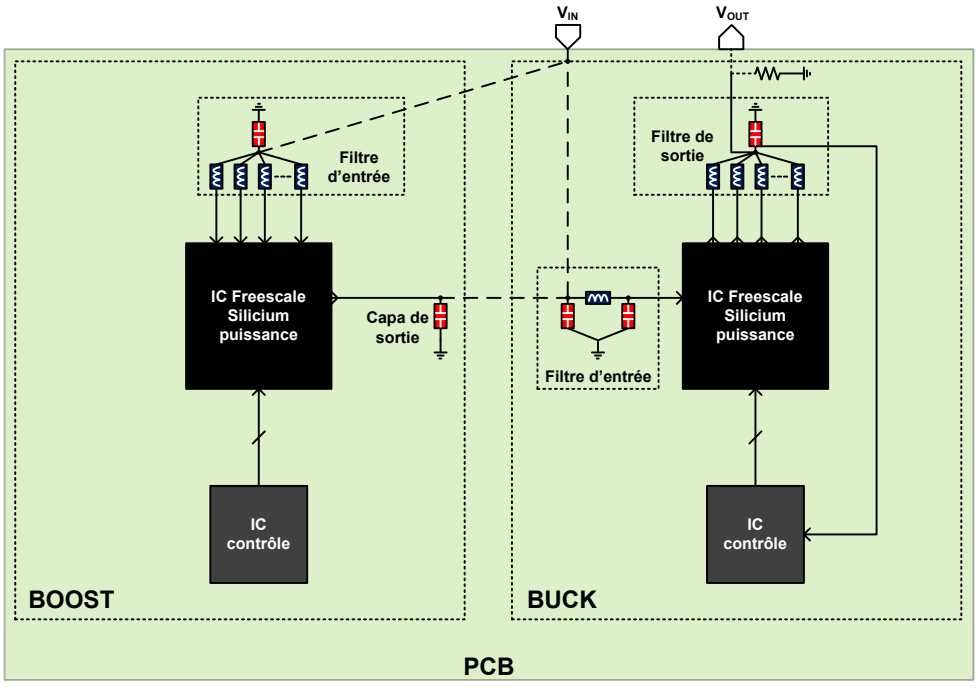


Figure 5-4 - Implémentations des convertisseurs Boost & Buck

5.2.2.1 Dimensionnement du filtre de sortie et nombre de phases

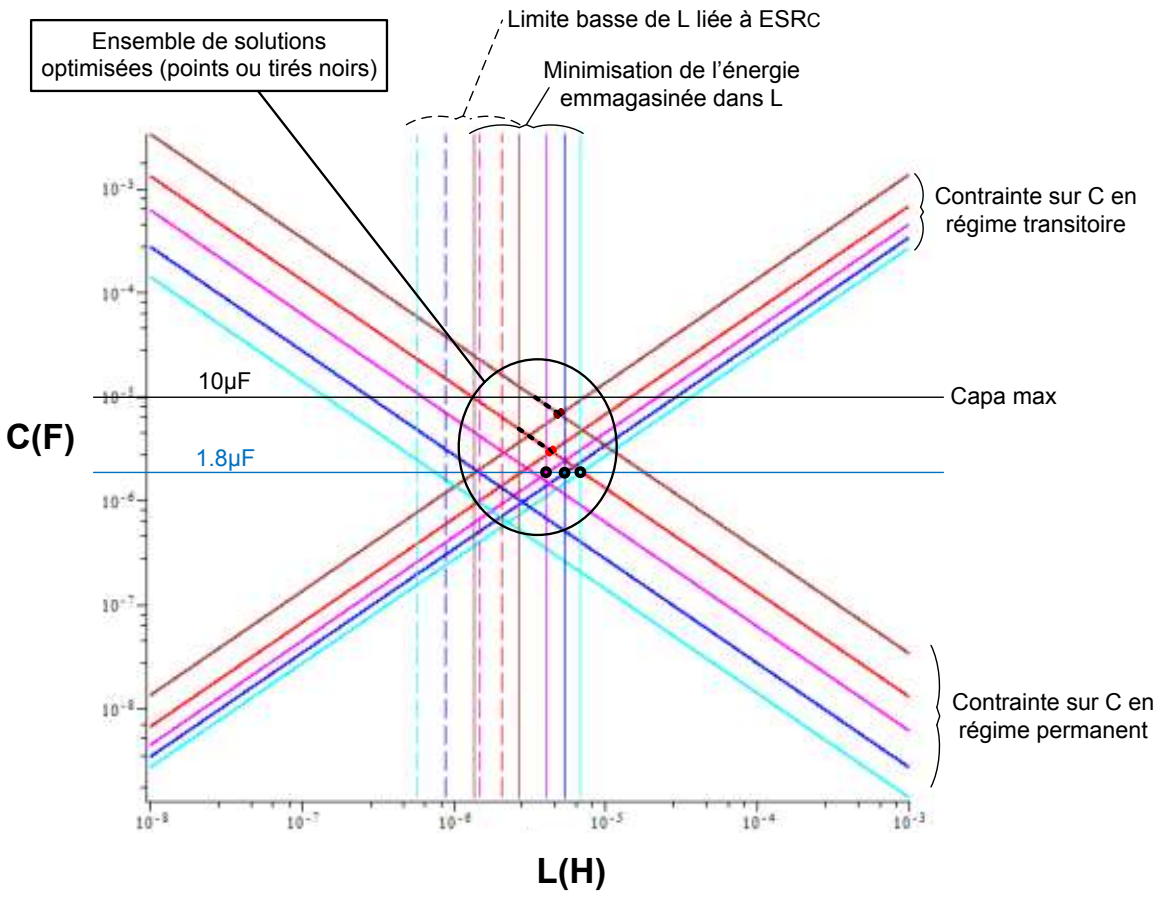


Figure 5-5 - Dimensionnement du filtre de sortie – Couples LC idéaux – Buck N phases N=1..5 – F_{DEC}=1MHz/phase

La Figure 5-5 présente l'abaque de dimensionnement du filtre de sortie issu du chapitre 3. Il illustre le fait que le l'architecture multiphase permet une baisse importante de la valeur de la capacité de sortie. Les contraintes sur l'ondulation de la tension de sortie en régime permanent et en régime dynamique sont réduites avec le nombre de phases en parallèle. Les solutions 3, 4 et 5 phases sont théoriquement équivalentes du point de vue de l'encombrement du filtre de sortie (même capacité de sortie, et même énergie stockée dans les inductances de sortie).

Pour le démonstrateur le choix s'est porté sur un convertisseur 5 phases parallèles entrelacées. Le choix d'un nombre de phases élevé permet de mettre en avant les avantages de la topologie, notamment du point de vue des émissions électromagnétiques. De plus ce choix est fait dans l'optique d'identifier les limites de l'utilisation de cette structure dans le cadre applicatif de l'étude.

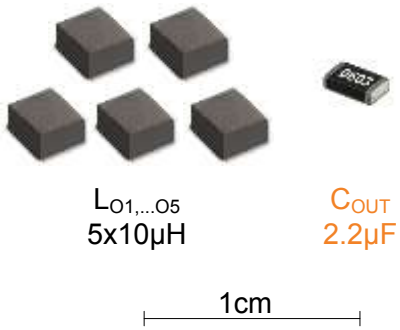


Figure 5-6 - Représentation des composants du filtre de sortie (F_{DEC}=1MHz)

La Figure 5-6 est une représentation des composants du filtre choisis. La valeur des composants est normalisée. La capacité de sortie est une capacité céramique X7R 16V de 2.2µF. Elle est disponible dans un format 0603 (1.6x0.8x0.8mm). Les inductances de sortie sont des inductances du fabriquant Coilcraft modèle XPL2010 de 10µH. Elles sont blindées, présentent un courant de saturation de 0.39A (chute de 10% de l'inductance), et possèdent une qualification automobile AEC-Q200 grade 1 pour un fonctionnement à faible et haute température (-40°C à 125°C). L'encombrement de ces inductances est remarquablement faible grâce au faible courant traversant chaque phase : elles présentent les dimensions suivantes : 2mmx2mm (surface) et une hauteur de 1mm.

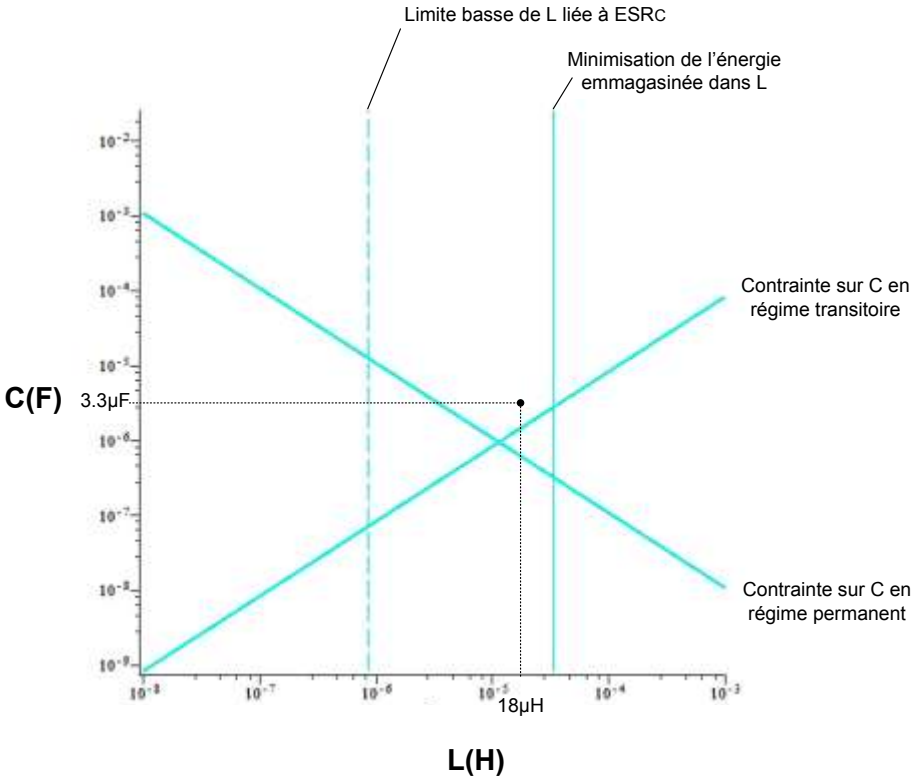


Figure 5-7 - Dimensionnement du filtre de sortie – F_{DEC}=200kHz/phase

Le prototype doit également être testé à 200kHz par phase, pour valider l'étude théorique du chapitre 4. Figure 5-7 présente le graphique de dimensionnement du filtre de

sortie avec 200kHz par phase. Pour faciliter le passage d'une fréquence de découpage à une autre, les inductances de sortie sont à 18µH, soit légèrement en dessous de l'inductance critique avec F_{DEC}=200kHz. En régime nominal, l'ondulation du courant de sortie est de 700mA. L'étude du système avec F_{DEC}=200kHz est focalisée sur les émissions conduites en entrée à haute fréquence. Le courant de charge peut donc être manuellement limité (test avec une charge résistive élevée) pour ne pas faire saturer les inductances de sortie. La capacité de sortie est une capacité céramique X7R 16V de 6.8µF. Elle est disponible dans un format 1206 (3.2x1.6x1.2mm).

5.2.2.2 Filtre d'entrée

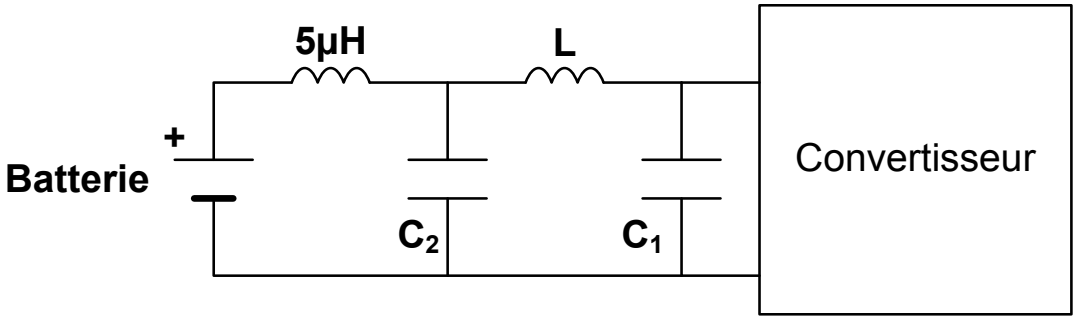


Figure 5-8 - Filtre d'entrée - Configuration et notations

Le filtre en Π en entrée permet la réjection des perturbations provenant d'autres circuits branchés sur la batterie (immunité), et il permet de filtrer les raies harmoniques générées par le convertisseur. Pour limiter le nombre de composants sur la carte, une unique capacité de filtrage C_1 est connectée au nœud « haute tension » des cinq phases. Dans le cadre des applications à plus fort courant de charge (exemple des VRM), il est d'usage de distribuer cette capacité d'entrée à proximité de chaque cellule pour limiter l'inductance parasite des mailles de commutation. Une unique capacité en entrée permet ici d'envisager un convertisseur multiphase intégré avec une seule patte d'entrée à V_{IN} pour limiter le nombre de pattes supplémentaires à envisager pour implémenter un convertisseur à N cellules (Figure 5-9).

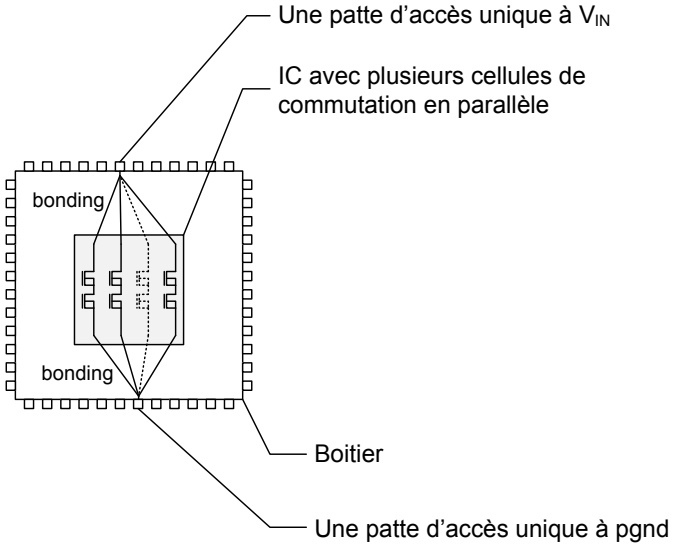


Figure 5-9 - Circuit intégré à cellules de commutation multiples et une unique patte à V_{IN}

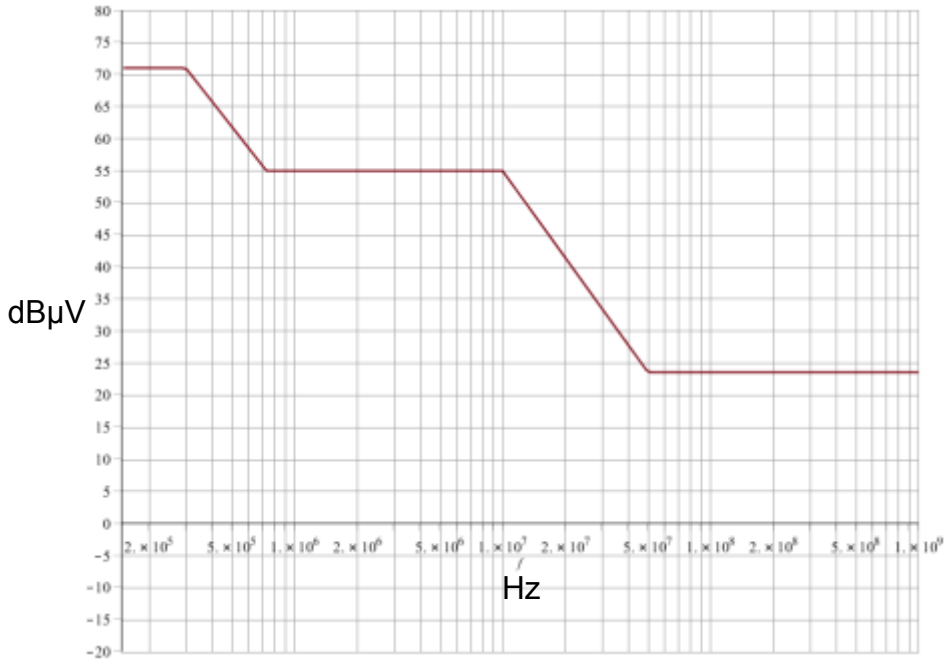


Figure 5-10 - Gabarit - Emissions conduites en entrée

Le niveau d'ondulation maximal en entrée doit être défini afin d'optimiser les dimensions du filtre d'entrée. Le gabarit de la Figure 5-10 permet de définir l'amplitude maximale de l'ondulation en régime permanent acceptable en entrée. A 5MHz (fondamental), le niveau du gabarit est de 55dBµV. Du fait de la configuration de la mesure [5-1], ce niveau correspond à une ondulation de 3.2mVeff aux bornes de C_2.

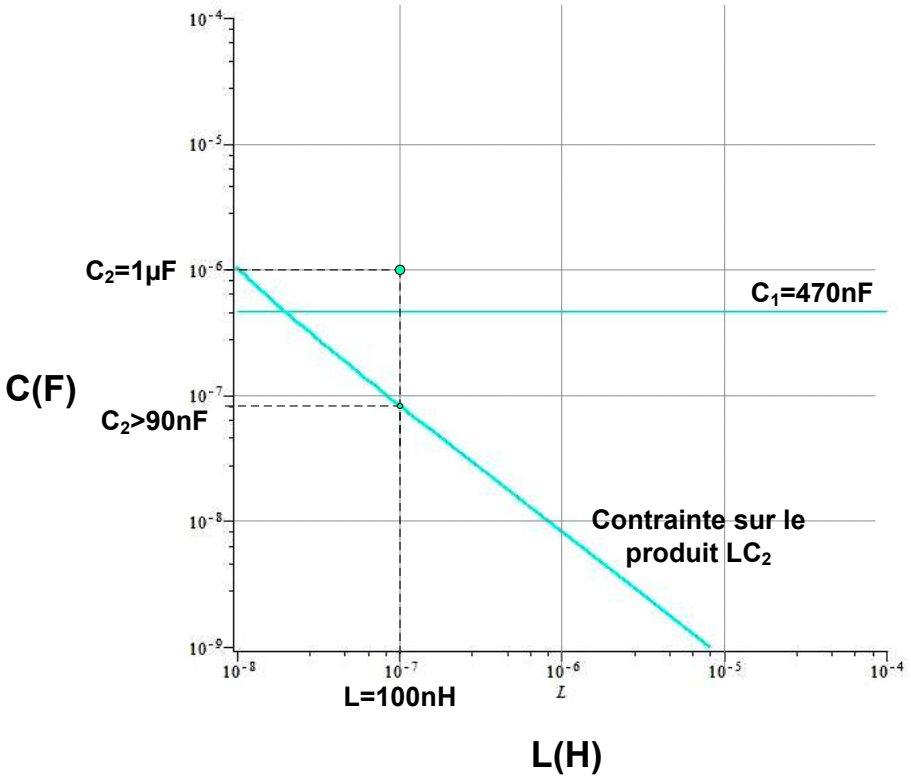


Figure 5-11 - Dimensionnement du filtre d'entrée - Buck 5 phases - F_{DEC}=1MHz

Cette information permet de dimensionner L et C_2 si C_1 est déjà définie. La capacité C_1 est choisie pour garantir une ondulation maximale strictement inférieure à 700mV (5% de $<V_{IN}>$) sur la patte d'entrée du convertisseur. L'amplitude est maintenue inférieure à 700mV si la capacité C_1 est supérieure à 48nF. La Figure 5-11 présente l'abaque de dimensionnement du filtre d'entrée issu de l'étude du chapitre 3. On choisit C_1 égale à 470nF. La valeur de l'inductance L est fixée à une valeur réduite, soit 100nH. Une capacité C_2 supérieure à 90nF est nécessaire pour garantir une raie spectrale à 5MHz sous le gabarit de la Figure 5-10. On choisit $C_2=1\mu F$, soit plus de 10 fois la valeur requise pour s'éloigner du cas limite.

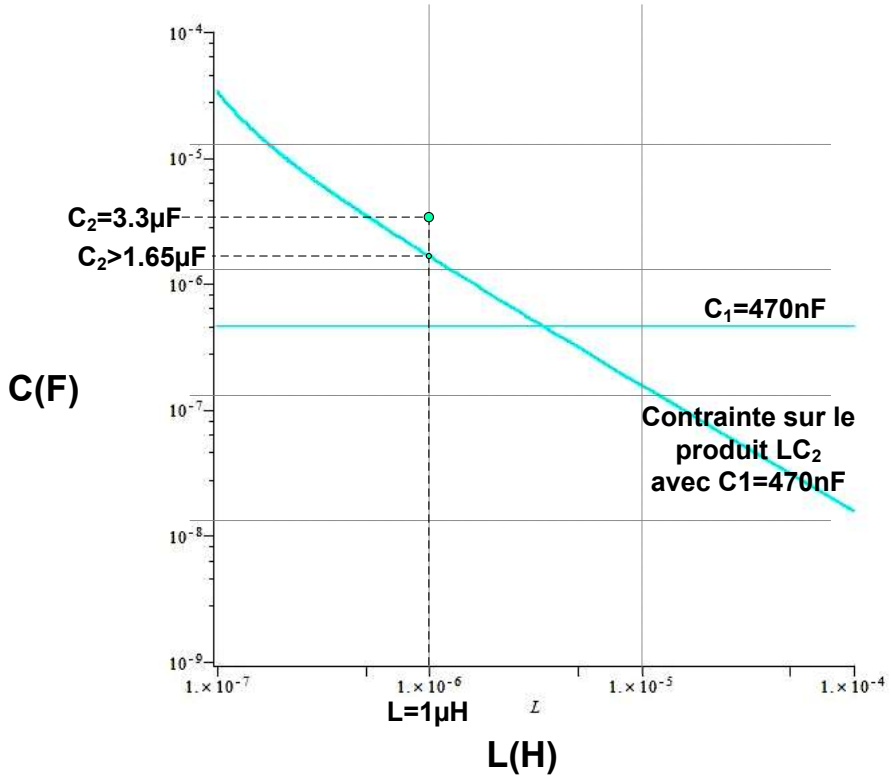


Figure 5-12 - Dimensionnement du filtre d'entrée - Buck 5 phases - F_{DEC}=200kHz

Le même travail de dimensionnement est réalisé pour F_{DEC}=200kHz par phase (Figure 5-12). Avec les mêmes contraintes qu'à 1MHz par phase on obtient une capacité C_1 minimale de 410nF. On choisit $C_1=470nF$ en valeur normalisée pour simplifier le changement de fréquence de découpage sur la carte. La valeur de l'inductance L est fixée à 1µH, ce qui donne une valeur minimale pour C_2 égale à 1.65µF. On choisit une capacité C_2 de 3.3µF (boitier CMS 1210). Les capacités sont toutes choisies dans la gamme céramique X7R 50V. Les inductances sont des inductances céramiques multicouches de filtrage RF. Elles sont prévues pour un courant maximal de 1A et possèdent une fréquence de résonnance propre bien plus élevée que les inductances bobinées. Cette particularité permet un filtrage efficace des raies harmoniques à haute fréquence provoquées par les transitoires de commutation.

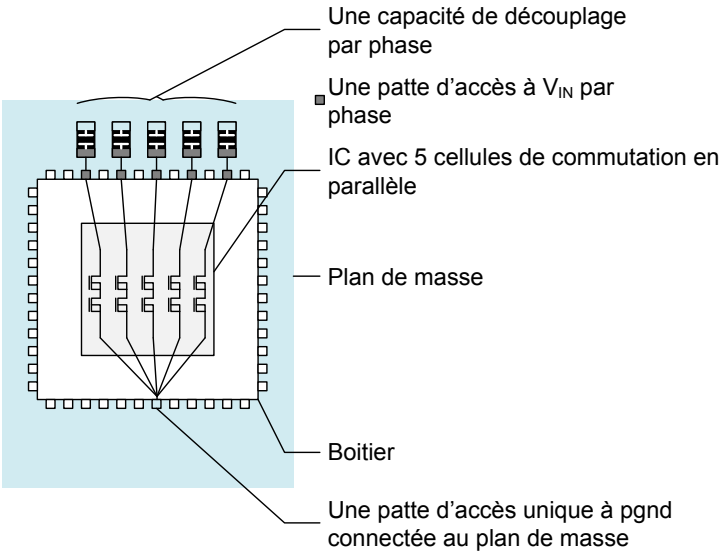


Figure 5-13 - Découplage avec une capacité par phase

Comme cela a été démontré dans le chapitre 3, il est possible d'envisager la suppression de l'inductance du filtre grâce à la baisse de l'amplitude du courant en entrée et à l'élévation de la fréquence apparente qui sont deux bénéfices des topologies Buck parallèle. Avec F_{DEC}=1MHz par phase on peut théoriquement réduire le filtre à une unique capacité d'une valeur supérieure à 10µF. Comme on passe d'un filtre en Π d'ordre 3 à un filtre d'ordre 1, l'atténuation des harmoniques d'ordre élevé est faible, et il est très important de réduire au maximum :

- L'ESR (equivalent serie resistor) de(s) la capacité(s) de découplage en entrée
- L'inductance parasite de la maille de commutation de chaque cellule

Ainsi dans ce cas il faut envisager de diviser la capacité entre chaque phase, pour minimiser les boucles de commutation. On fixe donc une configuration avec 5 capacités en entrée de 470nF (valeur maximale dans un boitier CMS 0603), soit une capacité de découplage de 470nF à proximité immédiate de chaque cellule de commutation (Figure 5-13). Une ou plusieurs capacités plus proches du point où sont mesurées les émissions conduites doivent être ajoutées pour atteindre 10µF au total.

Le prototype est donc prévu pour être testé en émissions conduites dans trois configurations de filtre d'entrée :

- **A 200kHz par phase avec un filtre en Π**. D'après les résultats du chapitre 4 on obtient des émissions conduites en entrée faible avec des temps de commutation longs sans pour autant dégrader le rendement par rapport au Buck simple-phase à 1MHz. En effet la faible fréquence de découpage par phase permet de limiter les pertes en commutation.
- **A 1MHz par phase avec un filtre en Π**. On attend alors de faibles émissions conduites grâce au bon comportement du filtre à haute fréquence. Ce bon comportement à haute fréquence vient de la faible valeur des composants du filtre d'entrée optimisé.

- **A 1MHz par phase sans inductance de filtrage**. Cette configuration permet de déterminer s'il est possible de concevoir un convertisseur sans inductance en entrée mais qui reste compatible avec le gabarit visé.

5.2.2.3 Dimensionnement des composants silicium de puissance

L'objectif est de maîtriser les pertes dans le circuit intégré. L'estimation des pertes en conduction et en commutation permet de vérifier que les pertes dans la puce ne dépassent pas 2W quelque soit V_{IN} entre 9V et 18V (gamme nominale). Cette valeur correspond à la puissance maximale qui peut être dissipée via le boitier, connecté au plan de masse de la carte. Le convertisseur doit fournir 1A à sa charge. Le produit powerSBC présenté dans le chapitre 1 répond à un cahier des charges similaire, avec un MOSFET de puissance high-side de 200mΩ en technologie *smartmos8*. En se basant sur la surface du MOSFET de puissance de ce produit, les interrupteurs de puissance intégrés du démonstrateur peuvent présenter une densité de courant équivalente, soit 10 MOSFET de puissance (cellules réversibles en courant entièrement intégrées) de 1Ω (surface 5 fois plus faible). Il s'agit d'une valeur de départ qui peut être retouchée si l'estimation des pertes n'est pas satisfaisante.

Tableau 5-1 - Estimation des pertes dans le circuit intégré

Perte	Signification	Expression analytique
P_{CQ}	Pertes en conduction dans les MOS	$5.\left[R_{DSon}.\left(I_{EFFphase}\right)^2\right]$
P_{SW}	Pertes en commutation dans les MOS high-side (hard switching)	$5.\left[\tau_v.F_{DEC}.V_{IN}.\left(\frac{I_{CH}}{5}\right)\right]$
P_{DRV}	Pertes dans les driver high-side (hard switching)	$5.\left[Q_G.V_{DRV}.F_{DEC}\right]$

Le Tableau 5-1 présente l'expression des pertes dans la puce. Le courant $I_{EFFphase}$ est le courant efficace maximal traversant chaque cellule du convertisseur. R_{DSon} est la résistance à l'état passant des MOSFET de puissance. Q_G est la charge apportée à la grille par le driver pour l'amorçage du MOSFET de puissance high-side. V_{DRV} est la tension d'alimentation des drivers.

Tableau 5-2 - Pertes en conduction

F_{DEC}	Condition	$I_{EFFphase}$	Pertes en conduction
200kHz	I_{CH}=1A – V_{IN}=18V – L_{OUT}=18µH	589mA	1.73W
1MHz	I_{CH}=1A – V_{IN}=18V – L_{OUT}=10µH	429mA	0.92W

Du fait de l'ondulation importante du courant avec F_{DEC}=200kHz par phase et des inductances de 18µH, la configuration du convertisseur à 200kHz par phase représente le pire

cas pour les pertes en conduction. Les pertes en conduction restent modérées (voir Tableau 5-2) et bien en dessous de la limite des 2W.

La charge de grille Q_G=200pC avec V_{DRV}=7V et V_{IN}=18V a été déterminée à partir de la simulation du modèle spice du MOSFET de puissance Freescale. Lorsque la fréquence de découpage est de 1MHz/phase, avec V_{DRV}=7V, on obtient des pertes maximales dans les drivers qui s'élèvent à 14mW. Ces pertes sont donc négligeables devant les pertes en conduction.

Les drivers (high-side et low-side) présentent quatre réglages possibles des temps de commutation. Le temps de commutation τ_v dépend du réglage « driver » mais également de la tension en entrée V_{IN}. Il augmente avec V_{IN} du fait de l'augmentation de la capacité Miller. Le temps de commutation maximal est fixé à 20ns lorsque la tension en entrée est nominale. Ce réglage est destiné à la mesure des émissions conduites avec une fréquence de découpage par phase réduite à 200kHz. Cette configuration fréquence réduite et commutations lentes correspond à la stratégie « transitoires doux » décrite dans le chapitre 4 pour la réduction des émissions électromagnétiques à haute fréquence. Ce réglage lent n'a pas vocation à être utilisé lorsque la fréquence de découpage est poussée à 1MHz par phase. Le premier temps de commutation intermédiaire est fixé à 10ns quand V_{IN}=14V, soit 1% de la période de découpage quand F_{DEC} est fixée à 1MHz par phase. C'est ce réglage du temps de commutation qui est pris en considération pour l'estimation des pertes en commutation avec F_{DEC}=1MHz. Lorsque la tension V_{IN} est égale à 18V, le temps de commutation s'élève alors à 13ns. Le Tableau 5-3 rassemble les deux valeurs des pertes en commutation selon la fréquence de découpage utilisée, avec le temps de commutation le plus long considéré dans les deux cas.

Tableau 5-3 - Pertes en commutation

F_{DEC}	Condition	τ_v	Pertes en commutation
200kHz	I_{CH}=1A – V_{IN}=18V	26 ns	0.21W
1MHz	I_{CH}=1A – V_{IN}=18V	13 ns	0.52W

Tableau 5-4 - Pertes totales

F_{DEC}	Pertes en conduction	Pertes en commutation	Pertes totales
200kHz	1.73W	0.21W	1.94W
1MHz	0.92W	0.52W	1.44W

Le Tableau 5-4 présente l'estimation des pertes avec V_{IN}=18V et I_{CH}=1A. La somme des pertes atteint 1.94W dans la configuration avec F_{DEC}=200kHz par phase, et 1.44W dans la configuration avec 1MHz par phase. La configuration avec une fréquence de commutation réduite est destinée à l'étude du niveau des émissions conduites à haute fréquence. Le niveau des perturbations harmoniques dépend peu du courant de charge. La mesure du spectre en émission conduite sera réalisée avec un courant de charge réduit afin de ne pas atteindre les 1.94W du Tableau 5-4. En revanche, les pertes totales du convertisseur dans sa configuration à 1MHz par phase est bien en dessous des 2W imposés par le cahier des charges.

Le dimensionnement des MOSFET de puissance et des drivers intégrés est compatible avec l'objectif de pertes dissipées dans le circuit intégré inférieures à 2W quand la tension d'entrée V_{IN} est comprise entre 9V et 18V.

On peut noter qu'il est possible que la prise en compte des pertes en commutation dans le MOS low-side (soft switching) ainsi que l'élévation de R_{DSon} avec la température amènent à

des pertes plus élevées que les deux watt ciblés. Cependant, ce convertisseur prototype a principalement été construit pour validé l'étude sur les filtres et l'étude CEM.

5.2.2.4 Signaux de commande

La génération des signaux de commande est réalisée par une puce Intersil ISL6307. Ce circuit intègre les fonctions nécessaires au contrôle d'un Buck multiphase, dont l'amplification d'erreur et l'équilibrage des courants de phase. Ce circuit est à l'origine dédié aux applications de type VRM (Voltage Regulator Module) pour l'alimentation des microprocesseurs sur les cartes mère des PC. La Figure 5-14 montre le schéma « blocs » de ce circuit de commande. Ce circuit est reconfigurable et permet de commander de deux à six cellules de commutations déphasées régulièrement de $2\pi/N$ (avec N = 2,3,4,5 ou 6). La fréquence de découpage est choisie par l'utilisateur, au maximum à 1MHz par phase.

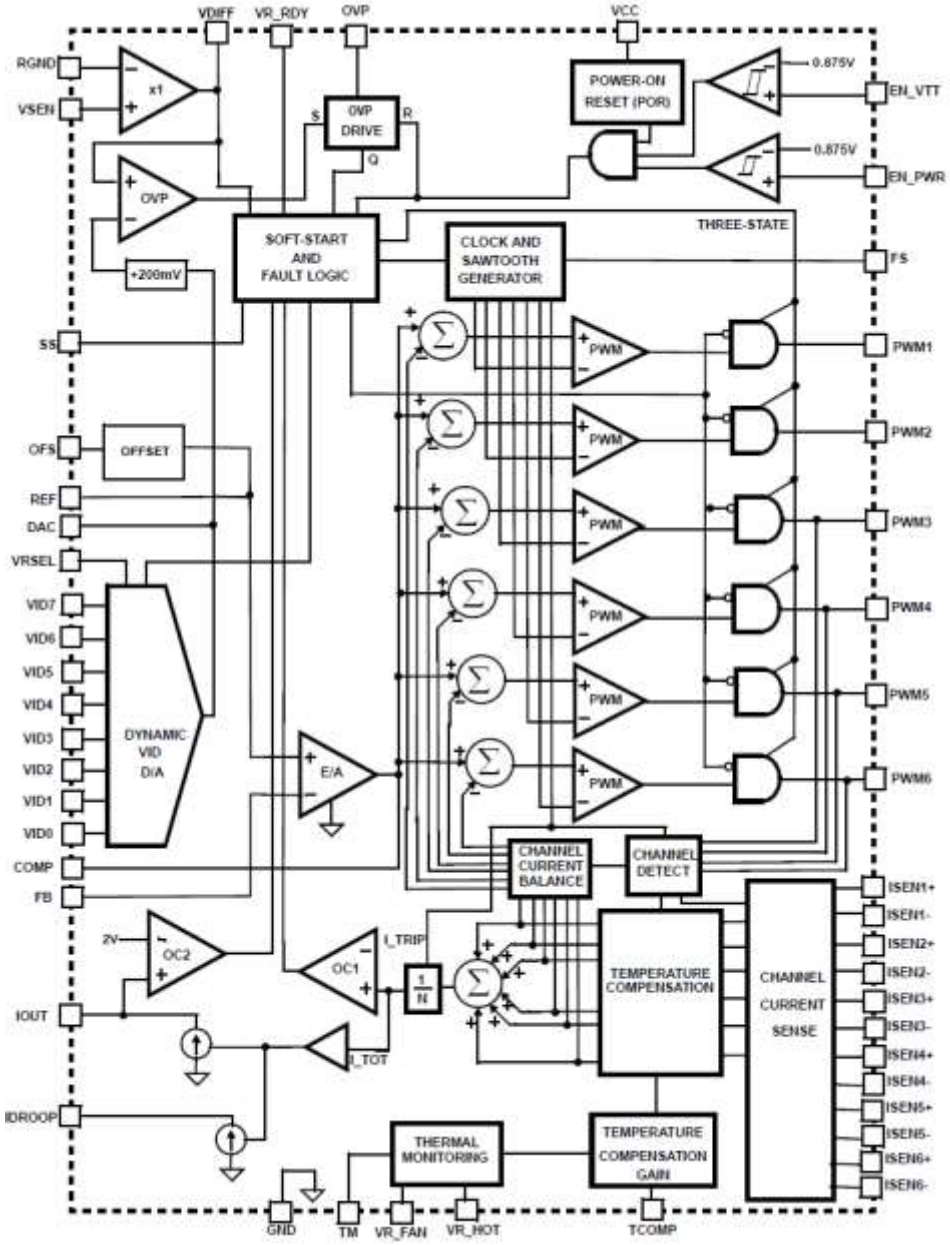


Figure 5-14 - Schéma "blocs" du circuit intégré *Intersil ISL6307*

Ce circuit permet d'asservir la tension de sortie du convertisseur pour la maintenir à la valeur voulue. De plus il permet de traiter la mesure des courants de phases afin d'équilibrer les courants entre les phases.

L'asservissement est de type « mode tension ». La tension de sortie est comparée à une référence (en entrée de l'amplificateur d'erreur). La tension d'erreur obtenue est corrigée (PID) puis comparée à une rampe pour chaque phase (porteuses entrelacées) pour générer les signaux de commande.

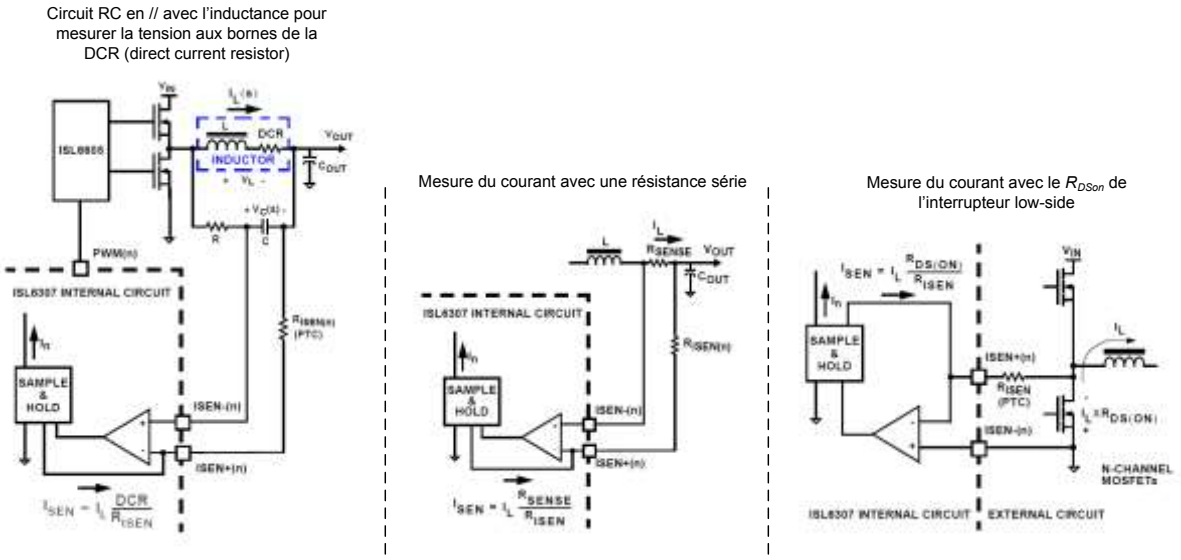


Figure 5-15 - ISL6307 - Techniques de mesure des courants de phase

Une seconde boucle permet d'équilibrer les courants de phase. Plusieurs méthodes de mesure du courant sont possibles (Figure 5-15). Chaque courant de phase est comparé à la moyenne des courants. On obtient un « delta » correctif, qui est ajouté à la tension d'erreur de la phase considérée. Le rapport cyclique est ainsi modifié pour corriger le courant moyen dans la cellule déséquilibrée. L'équilibrage des courants de phase est utilisé dans le convertisseur démonstrateur. Ici les courants de phase sont mesurés aux bornes de la résistance R_{DSon} des MOS de puissance low-side. Ce choix permet de limiter le nombre de composants ajoutés sur la carte pour la mesure des courants.

Le circuit ISL6307 permet également d'augmenter la plage de fluctuation de la tension de sortie pour mieux répondre aux transitoires de la charge. Il s'agit d'une variation contrôlée de la tension de sortie en fonction du courant de charge. Ce mode de contrôle est connu dans la littérature sous le nom de "Adaptative Voltage Position"(AVP) [5-2]. L'AVP permet de maintenir la tension de sortie du convertisseur, V_{OUT}, proche d'une valeur minimale Vmin (exemple : 99% de $<V_{OUT}>$) quand le courant de charge I_{CH} est fort. Cela permet de limiter le risque d'un dépassement de tension hors spécification si le courant de charge chute brutalement. A l'inverse, la tension de sortie V_{OUT} est maintenue proche d'une valeur maximale V_{MAX} lorsque le courant de charge est faible pour limiter le risque d'une baisse de la tension de sortie en cas de montée rapide du courant de charge. Pour une même plage de variation de la tension de sortie V_{OUT}, l'AVP permet de réduire la taille de la capacité de sortie jusqu'à un facteur 2. Le choix a été fait de ne pas utiliser l'AVP dans le prototype. Ce choix permet une comparaison plus directe entre résultats attendus (dimensionnement du filtre de sortie) et mesures de la réponse à un transitoire du courant de charge. L'AVP est

principalement utilisé pour des applications à fort courant pour limiter l'impact de variations rapides du courant et d'amplitude élevée.

5.2.2.5 Boucle de régulation

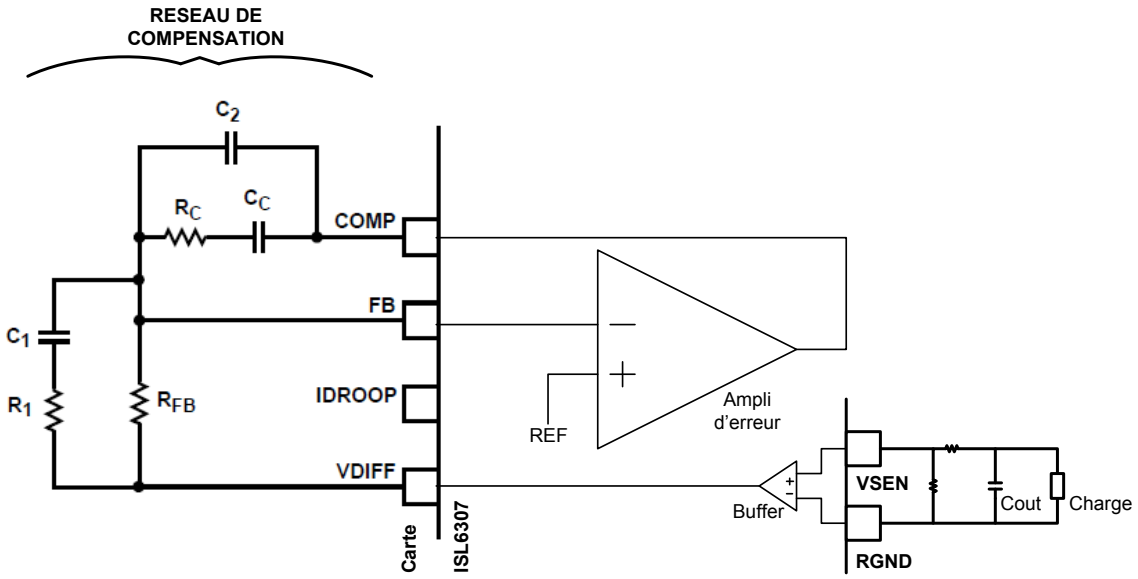


Figure 5-16 - ISL6307 - Circuits dédiés à la compensation en mode tension

En mode tension, il est nécessaire de corriger la fonction de transfert en boucle ouverte du système pour assurer la stabilité du système en boucle fermée. Le produit ISL6307 permet la compensation de la boucle car il intègre un « buffer » pour la mesure de la tension aux bornes de la charge, et un ampli d'erreur pour la réalisation du PID (Figure 5-16).

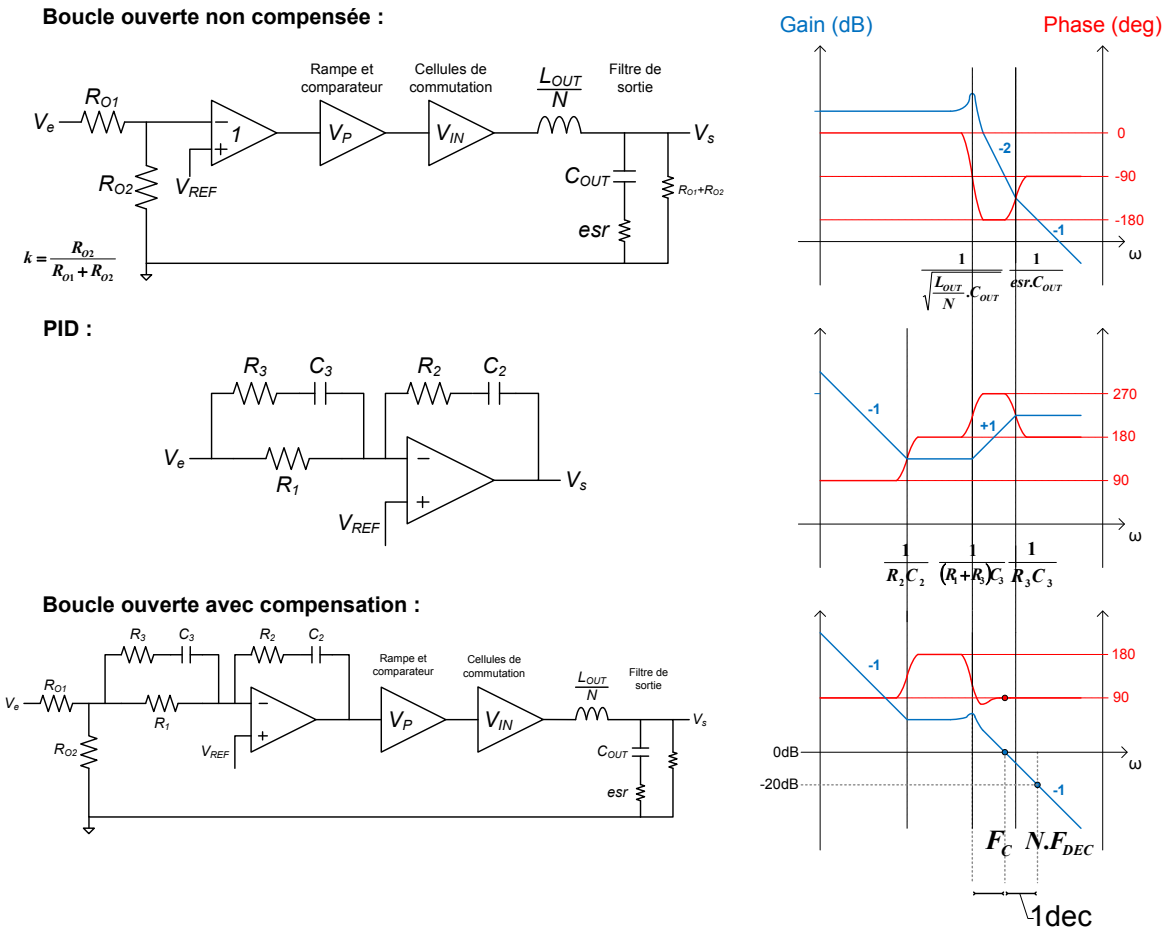


Figure 5-17 - Fonction de transfert du système en boucle ouverte

La Figure 5-17 présente les fonctions de transfert du système non compensé en boucle ouverte, du PID, et du système compensé en boucle ouverte. L'objectif de la compensation est d'obtenir un gain important à basse fréquence (circuit intégrateur), et une marge de phase élevée (de 45° à 90°) alors que la fréquence de coupure (0dB) est située au-delà de la fréquence du pôle d'ordre 2 du filtre de sortie. Idéalement la fréquence à 0dB est située une décade au dessus du pôle du filtre, et une décade en dessous de la fréquence de découpage. Ce deuxième point permet de rejeter les variations en sortie à la fréquence de découpage avec un gain inférieur ou égal à -20dB.

La documentation du produit ISL6307 met à disposition de l'utilisateur les formules de calcul du réseau de compensation en mode tension sans AVP. Ces formules sont utilisées ici pour compenser le système à 200kHz par phase.

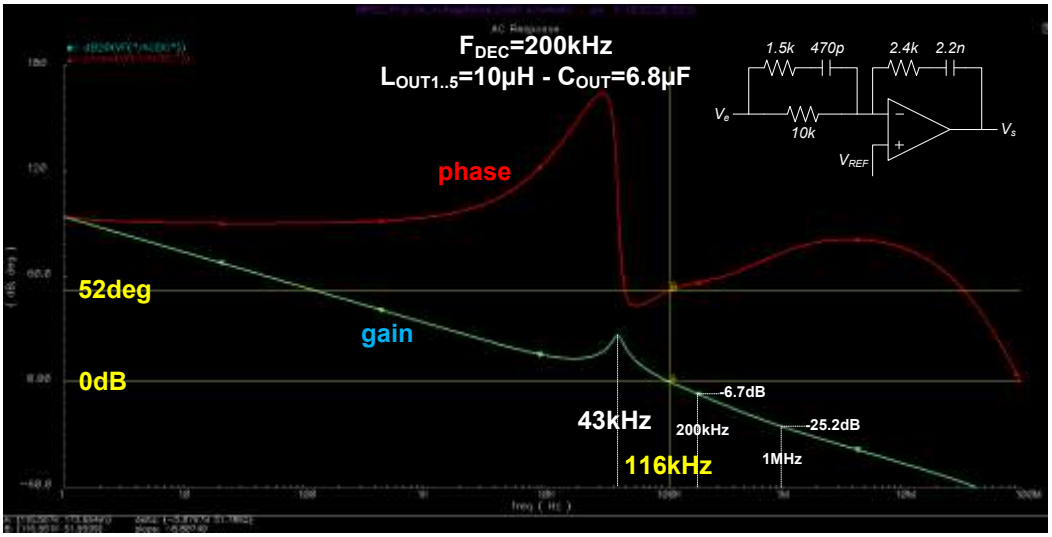


Figure 5-18 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=200kHz

La Figure 5-18 présente le réseau de compensation et la fonction de transfert en boucle ouverte du système. La bande passante est de 116kHz. La marge de phase est égale à 52°, le système est donc stable. A 1MHz, soit la fréquence fondamentale du système avec les phases entrelacées, le gain est de -25,2dB ce qui assure une réjection importante de cette fréquence. Ces deux points sont suffisants pour assurer le bon comportement du système lors de la mesure des émissions conduites en entrée à 200kHz par phase.

Pour compenser le système avec F_{DEC}=1MHz par phase, le choix a été fait d'élever au maximum la bande passante de la boucle. En effet, pour effectuer la mesure de la réponse à un échelon de courant sur la charge, il est souhaitable de se rapprocher au maximum de l'hypothèse de « bande passante infinie » qui a dicté le dimensionnement du filtre de sortie.

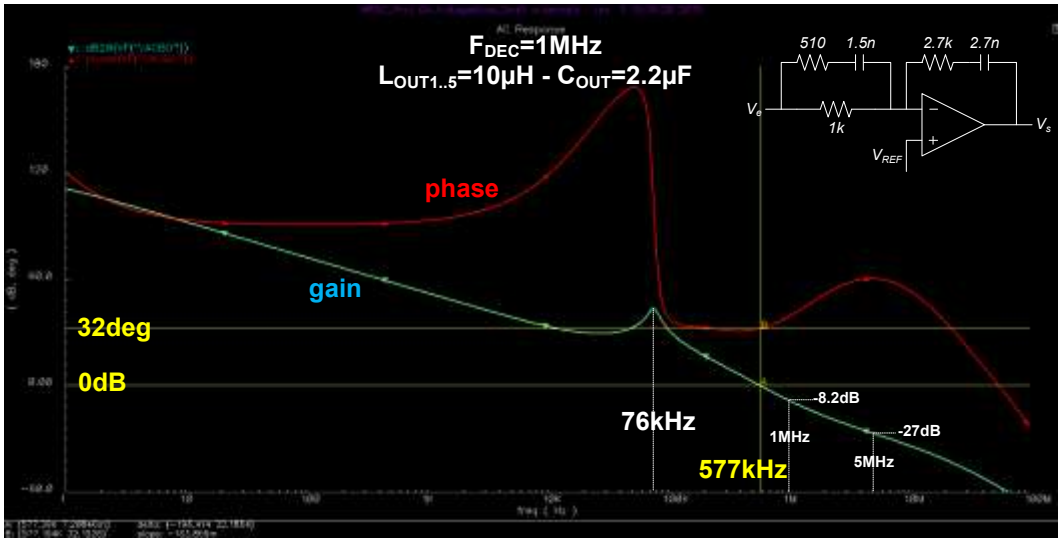


Figure 5-19 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=1MHz

La Figure 5-19 présente le réseau de compensation et la fonction de transfert en boucle ouverte du système. La bande passante est de 577kHz. La marge de phase est égale à 32°, le système est stable. Il serait préférable de disposer d'une marge de phase plus élevée, mais il

s'est avéré impossible de l'obtenir du fait de la relative proximité entre la fréquence du pôle du filtre de sortie et la fréquence de découpage. A 5MHz, soit la fréquence fondamentale apparente du système, le gain de la boucle est de -27dB ce qui assure la réjection de cette fréquence.

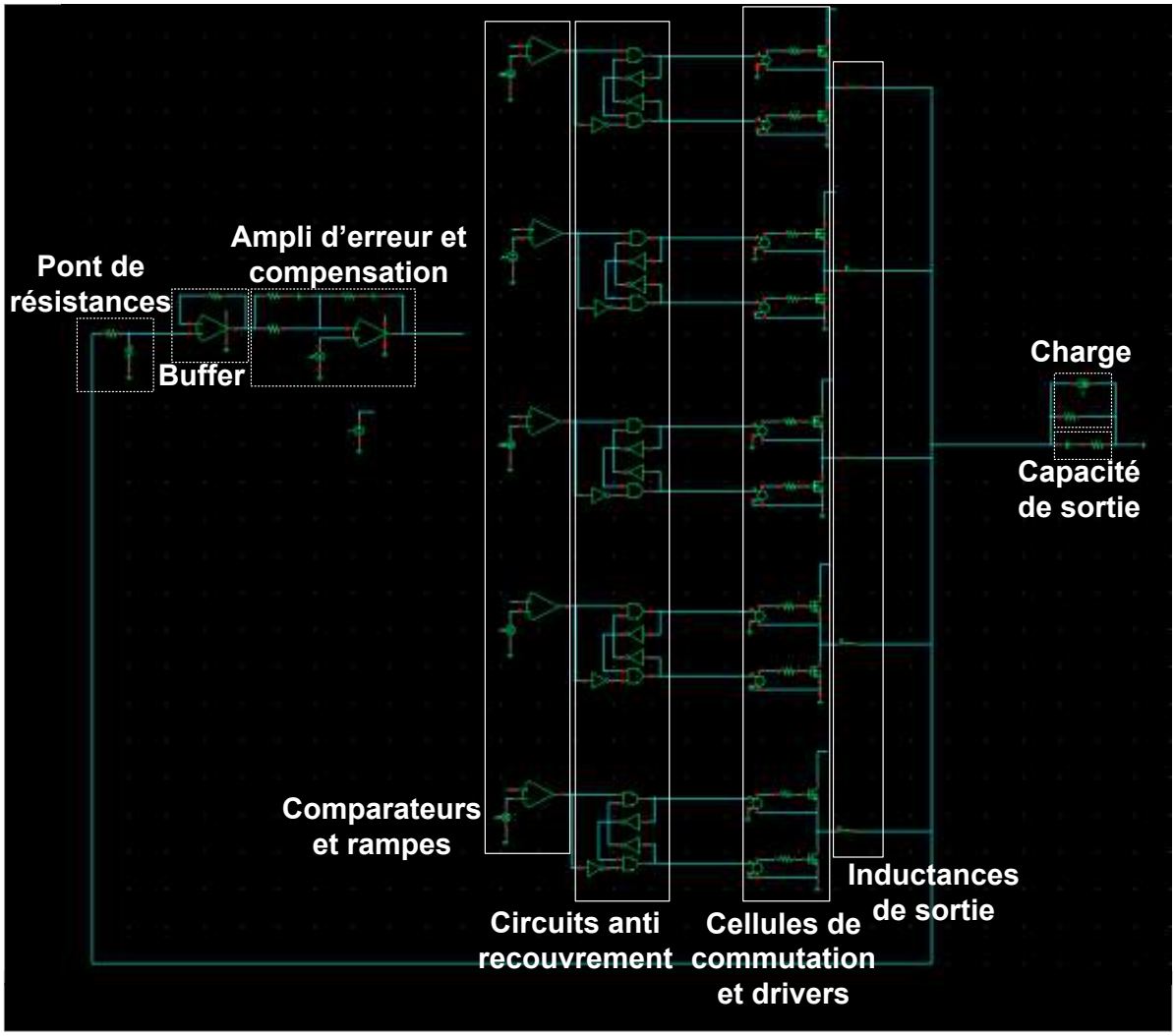
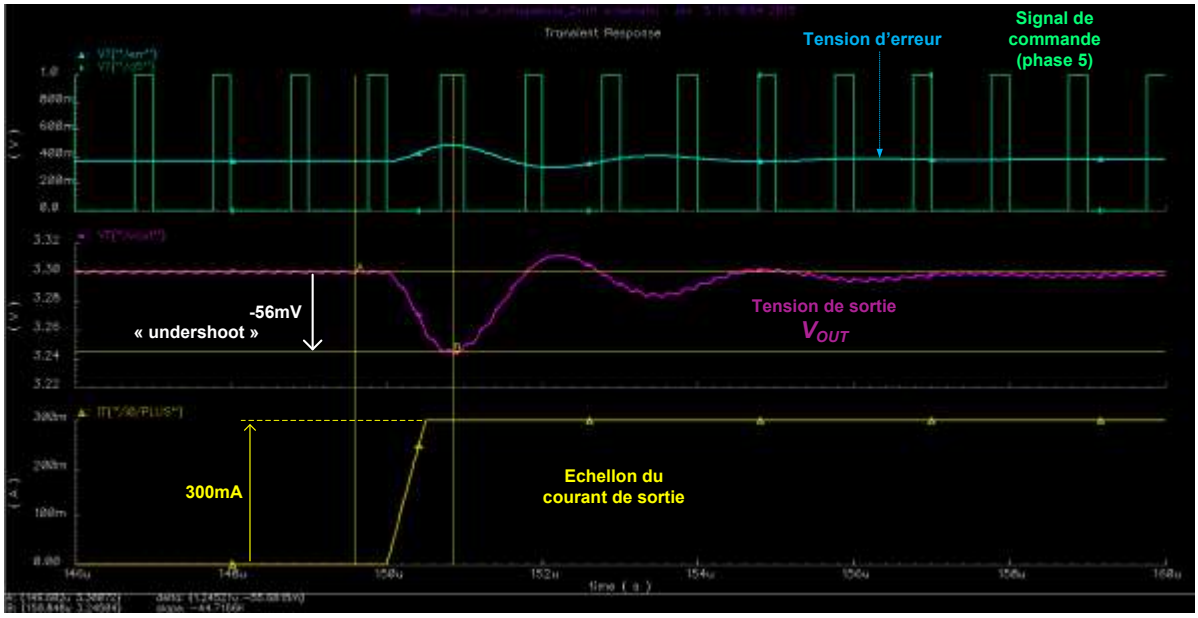
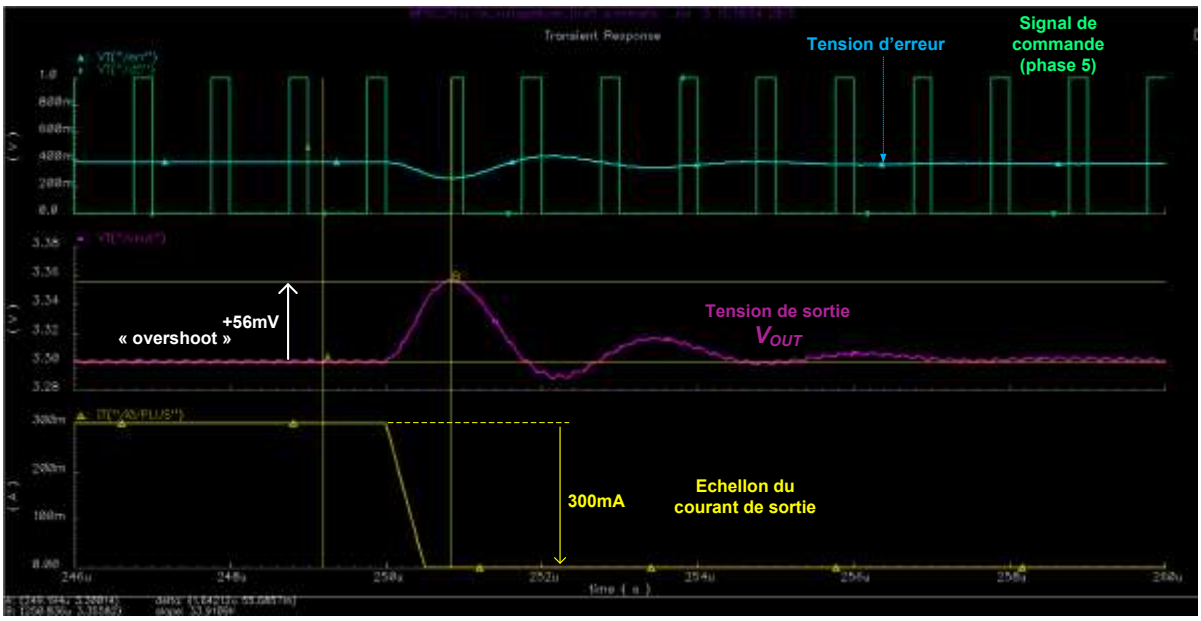


Figure 5-20 - Schéma sous Cadence - Système simulé dans le domaine temporel en boucle fermée

La Figure 5-20 présente le schéma sous cadence du système en boucle fermée pour la simulation dans le domaine temporel de la réponse à un échelon sur la charge. Le produit gain-bande de l'amplificateur d'erreur, GBW, est pris en compte (GBW=20MHz d'après la datasheet du circuit ISL6307).



(a)



(b)

Figure 5-21 - Simulation dans le domaine temporel sous Cadence - Réponse dynamique (a) échelon croissant sur le courant de charge (b) échelon décroissant

La Figure 5-21 présente la simulation temporelle du système en boucle fermée de la réponse à un échelon à front (a) montant et (b) descendant. On observe des dépassements supérieurs à 1% de V_{OUT}. On observe également que le rapport cyclique du signal de commande n'atteint pas 1 suite à la montée du courant de charge ou 0 en réponse à la chute du courant. L'hypothèse « bande passante infinie » du Chapitre 3 n'est pas applicable : La bande passante limitée du système intervient dans la valeur des dépassements. Autrement dit, le filtre de sortie n'est pas l'unique circuit limitant du système en régime dynamique. Afin d'abaisser la valeur des dépassements suite à un échelon de 300mA sur la charge, la valeur de la capacité de sortie est augmentée à 10µF.

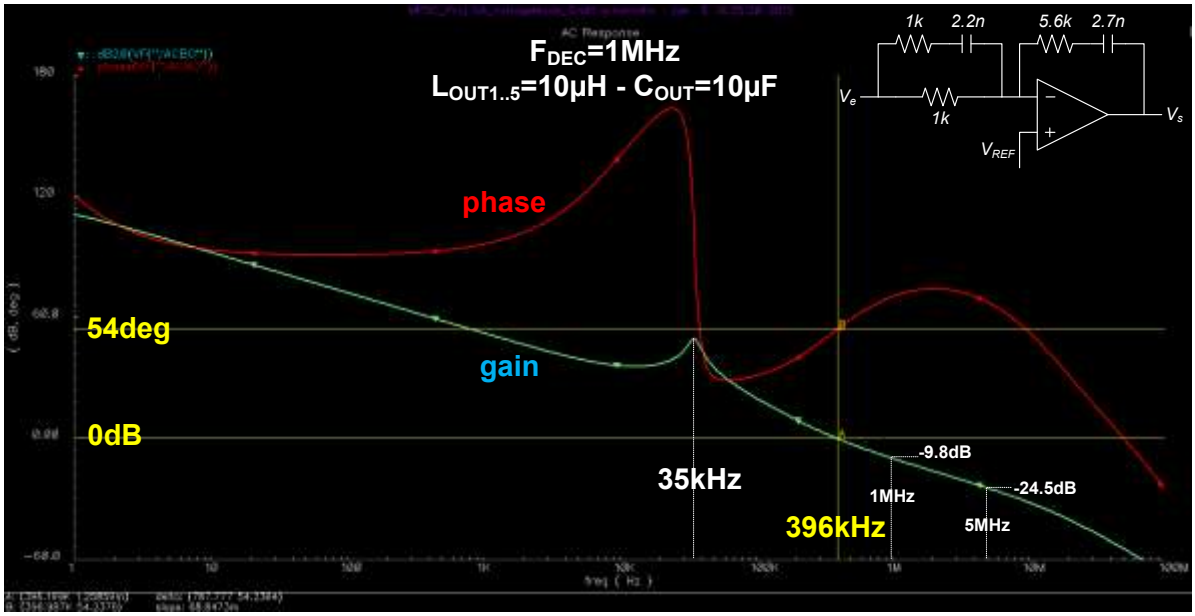


Figure 5-22 - Simulation dans le domaine fréquentiel sous Cadence - Système compensé en boucle ouverte - F_{DEC}=1MHz

La Figure 5-22 présente la simulation petit-signal de la fonction de transfert du système en boucle ouverte et le schéma du réseau de compensation. Le réseau de compensation est modifié pour pallier au changement de la valeur de la capacité de sortie. La fréquence de coupure à 0dB est égale à 396kHz. La marge de phase est égale à 54°. L'augmentation de la capacité de sortie abaisse le pôle d'ordre 2 du filtre et facilite le calcul du réseau de compensation pour obtenir une marge de phase élevée. La réjection de la fréquence de découpage apparente NxF_{DEC} est assurée par un gain de -24.5dB.

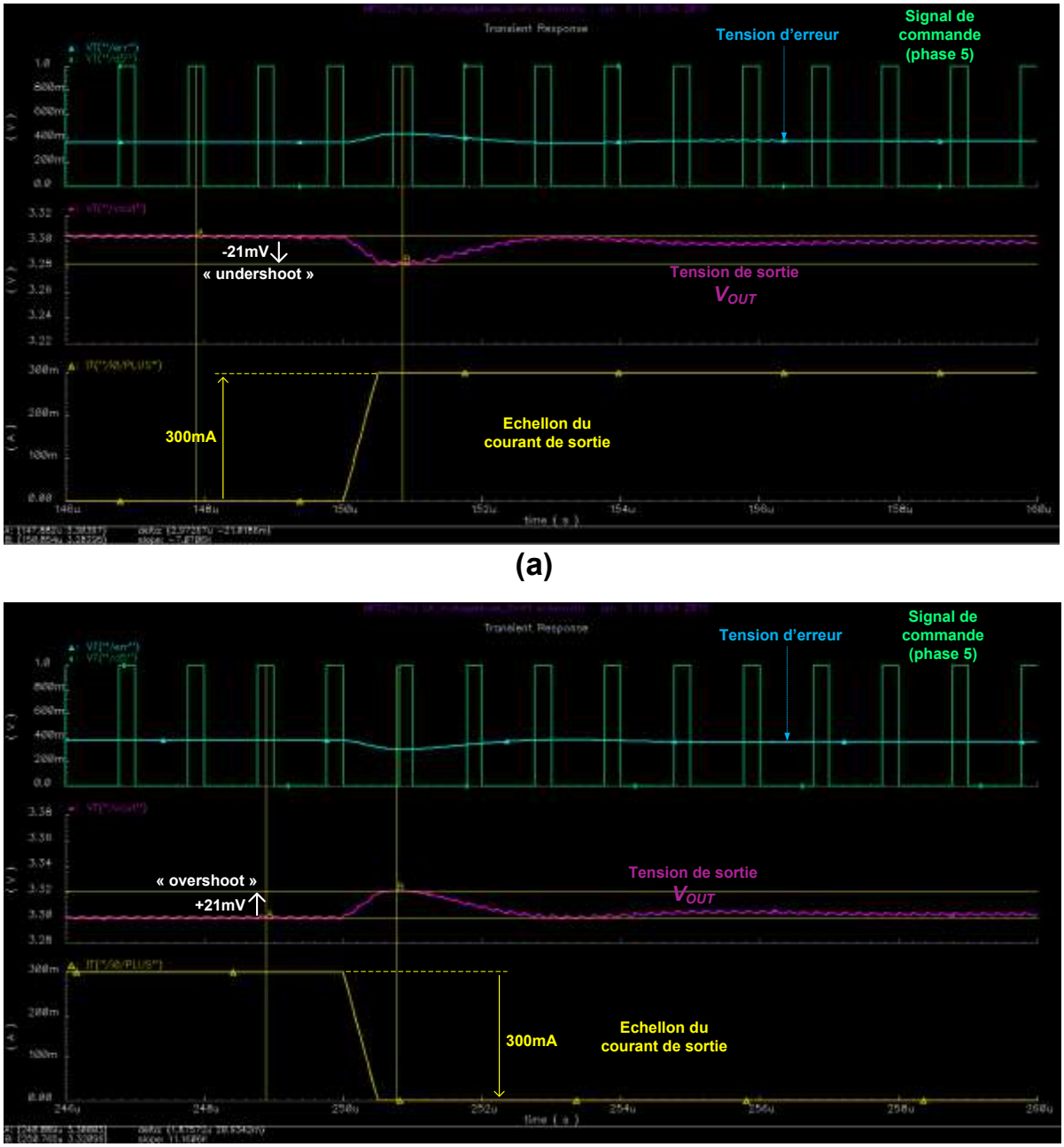


Figure 5-23 - Simulation dans le domaine temporel sous Cadence - Réponse dynamique (a) échelon montant sur le courant de charge (b) échelon descendant – C_{OUT}=10µF

La Figure 5-23 présente la simulation temporelle de la réponse à un échelon à front montant (a) et descendant (b) du système en boucle fermée. Les dépassements sont bien réduits à 21mV, ce qui est conforme au cahier des charge (<1% de <V_{OUT}>).

5.2.3 Conception du circuit intégré

Le circuit intégré développé dans le cadre de cette thèse à Freescale en technologie *smartmos8* intègre l'ensemble des composants semiconducteurs de puissance : Cellules de commutation, étages de commande rapprochée, et alimentations auxiliaires.

5.2.3.1.a Cellule de commutation

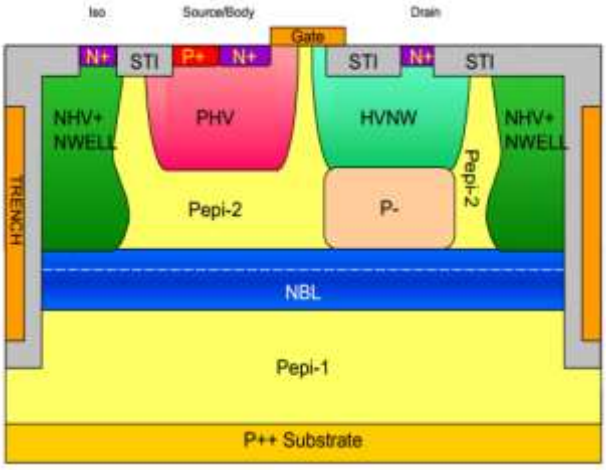


Figure 5-24 - Vue en coupe simplifiée du MOSFET de puissance intégré "nld45" en technologie *smartmos8*

Le convertisseur intègre 5 cellules de commutation réversibles en courant et symétriques. Les MOSFETs de puissance utilisés sont isolés pour tenir une tension de 45V (Figure 5-24). La longueur du canal L est de 0.63µm. Pour arriver à un R_{DSon} de 1Ω la largeur du canal W est de 572µm pour chacun des 40 segments de grille en parallèle. Chaque MOS de puissance présente ainsi une surface de 0.11mm^2.

5.2.3.1.b Commande rapprochée

Pour chaque interrupteur de puissance, quatre réglages du courant d'attaque de la grille sont possible et accessibles depuis l'extérieur pour moduler le temps de commutation. Pour réaliser cela, pour chaque interrupteur, on dispose de quatre étages de commande rapprochée en parallèle, actifs ou non selon le réglage choisi.

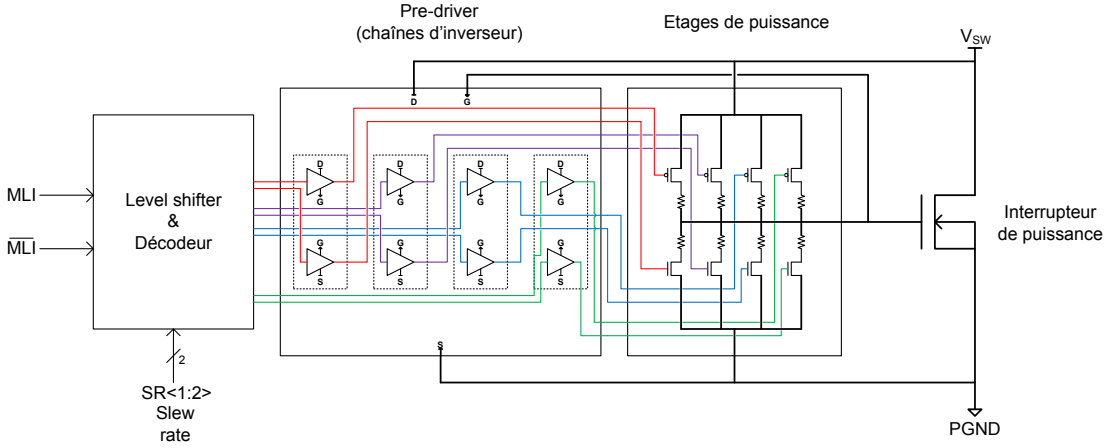


Figure 5-25 - Schéma du driver low-side

La Figure 5-25 présente le schéma de principe du driver low-side. Le signal de commande MLI (Modulation de Largeur d'Impulsion) est amené au niveau de tension désiré (0-V_{CP}) par un circuit « level-shifter ». Un bloc type « décodeur » permet d'activer ou non 4 étages de pré-driver (chaînes d'inverseur dimensionnés pour limiter les délais de propagation et éviter les cross-conductions dans le driver) suivis de 4 étages de puissances selon la vitesse de commutation choisie via le signal de 2 bits de réglage SR<1 :2>.

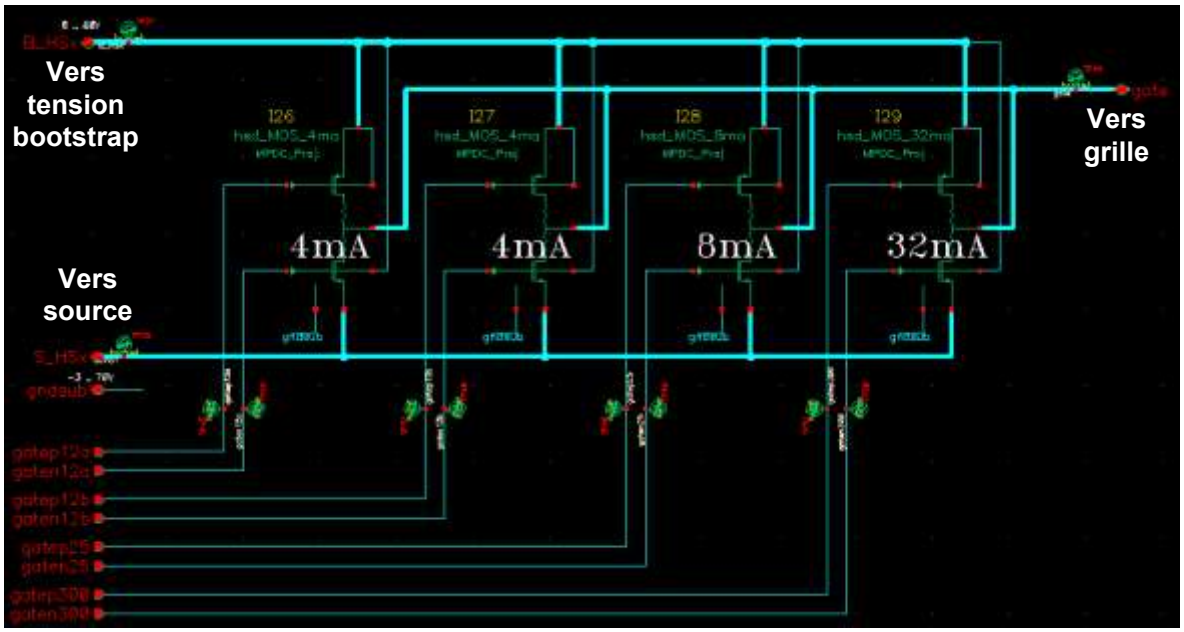


Figure 5-26 - Etage de puissance du driver

Présentés dans la Figure 5-26, les étages de puissance sont des inverseurs CMOS avec des résistances (de type polysilicium) en série à la source qui permettent de compenser la dérive du R_{DSon} avec la température. En effet, les PMOS et NMOS présentent un coefficient de température positif (augmentation du R_{DSon} avec la température), alors que les résistances intégrées en polysilicium présentent un coefficient de température négatif. Il est ainsi possible de réduire l'influence de la température sur la résistance de grille à l'amorçage et à l'ouverture du MOS de puissance. On dispose de quatre étages de puissances : Le plus petit correspond au réglage le plus lent, soit un temps de commutation τ_v=20ns lorsque V_{IN}=14V. Le second étage, identique, est ajouté en parallèle au premier pour le premier réglage intermédiaire (τ_v =10ns). Le troisième étage dispose d'une surface deux fois plus élevée. Ajouté en parallèle des deux premiers pour le deuxième réglage intermédiaire, il permet de réduire encore de moitié le temps de commutation (τ_v =5ns). Le dernier étage dispose d'une surface encore supérieure. Le réglage le plus rapide correspond à ce que l'on peut appeler une « attaque en tension » de la grille du MOS. Autrement dit, le temps de commutation n'est plus limité par le courant de grille délivré par le driver. On obtient un temps de commutation inférieur à 5ns.

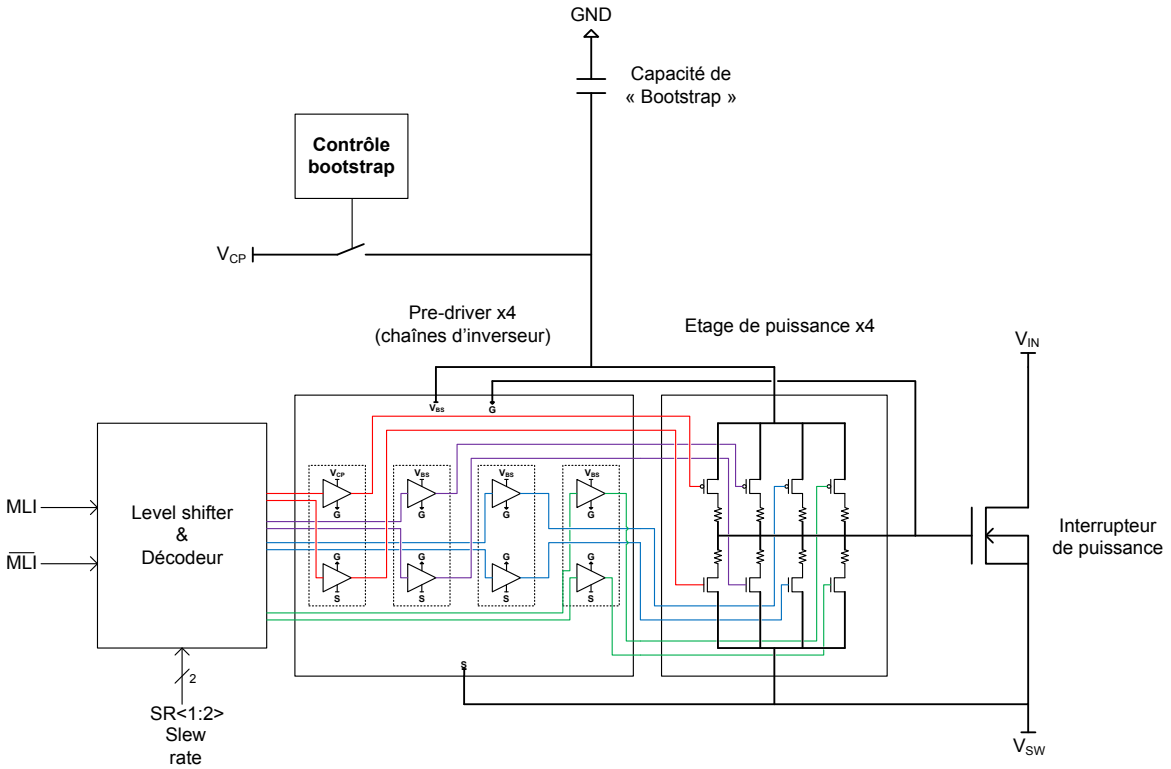


Figure 5-27 - Schéma du driver high-side

Le driver high-side (Figure 5-27) présente de nombreuses similitudes avec le driver low-side. Cependant, du fait des fortes variations de la tension de la source du MOS high-side (nœud de commutation), il est alimenté par une capacité flottante de type « bootstrap ». La capacité est chargée à la tension d'alimentation V_{CP} lorsque le MOS high-side est ouvert (V_{SW}=0V). Lorsque le nœud V_{SW} monte, la connexion entre la capacité et la tension d'alimentation V_{CP} est ouverte. L'énergie nécessaire à la charge de la grille du MOS high-side est fournie par la capacité C_{BS} (externe).

5.2.3.1.c Alimentations et band-gap

Le circuit intégré comprend deux régulateurs linéaires. Un régulateur fournit une tension de 2.5V qui alimente les blocs basse tension (buffers, portes logiques). Ce régulateur est connecté en entrée à une tension de 5V fournie par une alimentation externe (carte).

Un second régulateur fournit une tension de 7V pour alimenter les drivers. Ces deux régulateurs utilisent comme référence une tension de 1.25V issue d'un circuit de band gap. Un band gap est un circuit analogique générant une tension de référence insensible aux variations de la température.

Un circuit de type « pompe de charge » (charge-pump dans la littérature anglo-saxonne) est de plus présent. Il permet de générer une tension élevée supérieure à V_{IN}. Ici, ce nœud haute-tension est utilisé pour réaliser une source de courant de type PMOS pour charger les capacités de bootstrap lorsque le rapport cyclique des signaux de commande est proche de 1 ou égal à 1. En effet, le circuit de bootstrap permet de charger la capacité lorsque l'interrupteur high-side est ouvert. Si le rapport cyclique est proche de 1, le circuit de bootstrap n'est pas en mesure de charger la capacité. L'ajout de la source de courant permet un fonctionnement avec un rapport cyclique proche de 1. Le circuit peut être éteint via

l'extérieur lorsqu'il n'est pas nécessaire (rapport cyclique faible), et pour annuler les raies harmoniques liées aux commutations dans la pompe de charge.

5.2.3.1.d Layout et boitier

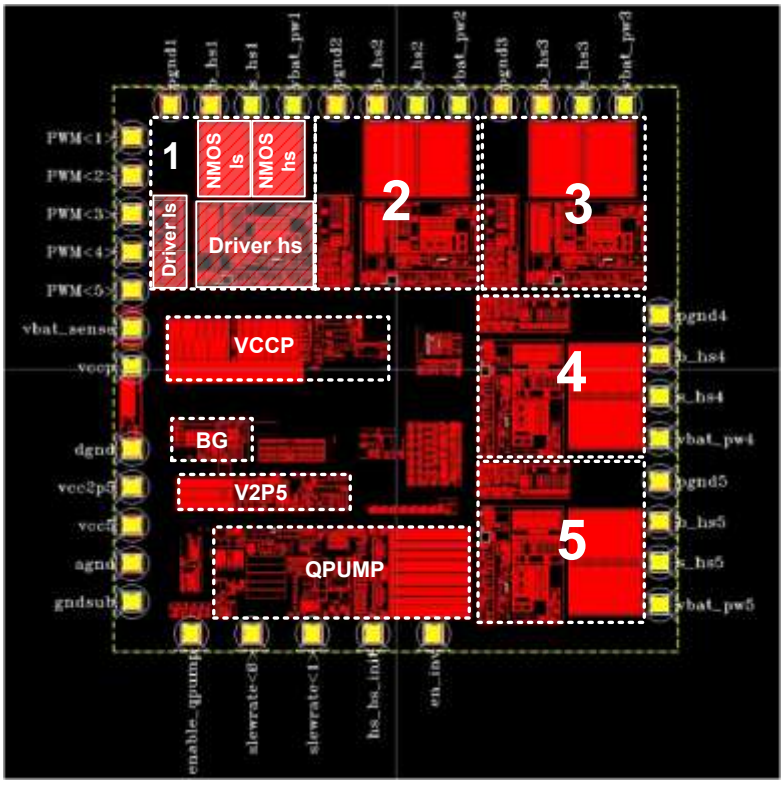


Figure 5-28 - Vue "Layout" - disposition des circuits sur la puce

L'ensemble des éléments du circuit intégré est regroupé sur une surface de 3.05mmx3.05mm (9.31mm^2). La Figure 5-28 présente la disposition des circuits principaux sur la puce. Les MOS de puissance sont sur le pourtour de la puce, en haut et à droite, les phases étant numérotée de 1 à 5. Chaque cellule de commutation a ses pattes d'accès à V_{BAT} (entrée haute tension), V_{SW} (tension découpée), V_{BS} (tension de bootstrap), et PGND (masse puissance, source de l'interrupteur low-side). Cette disposition permet un accès faiblement résistif à l'ensemble de ces signaux de puissance, pour faciliter le découplage de la tension d'entrée et de la tension de bootstrap avec des condensateurs externes. Cette disposition permet également une séparation plus aisée entre la partie « puissance » et la partie « contrôle » sur la carte PCB (Printed Circuit Board).

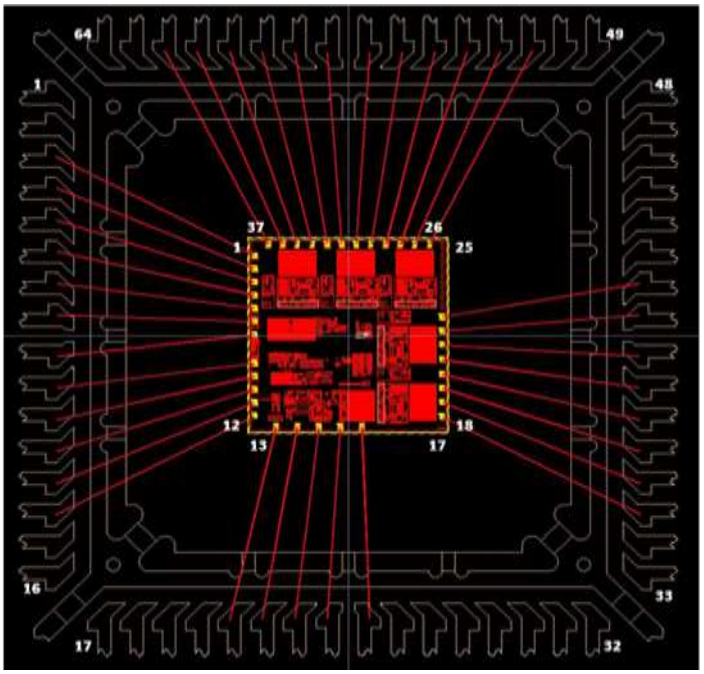


Figure 5-29 - "Bonding diagram"

La Figure 5-29 est une représentation de la puce dans son boitier, avec la représentation des connections de type « bonding » entre les pads sur la puce et les pattes du boitier. La dimension de la puce est relativement faible pour le boitier qui peut accueillir une puce de surface quatre fois supérieure. Seules 37 pattes sur 64 sont utilisées. L'assemblage de la puce dans son boitier est effectué par l'équipe spécialisée dans ce domaine présente sur le site de Freescale à Toulouse. Le boitier porte la dénomination LQFP64-EP : soit « low quad flat package » 64 pattes avec « exposed-pad ».

5.2.4 Circuit imprimé

Le circuit imprimé est réalisé dans une technologie de circuit imprimé 4 couches standard (épaisseur de cuivre 0.18µm pour les couches externes et 0.35µm pour les couches internes).

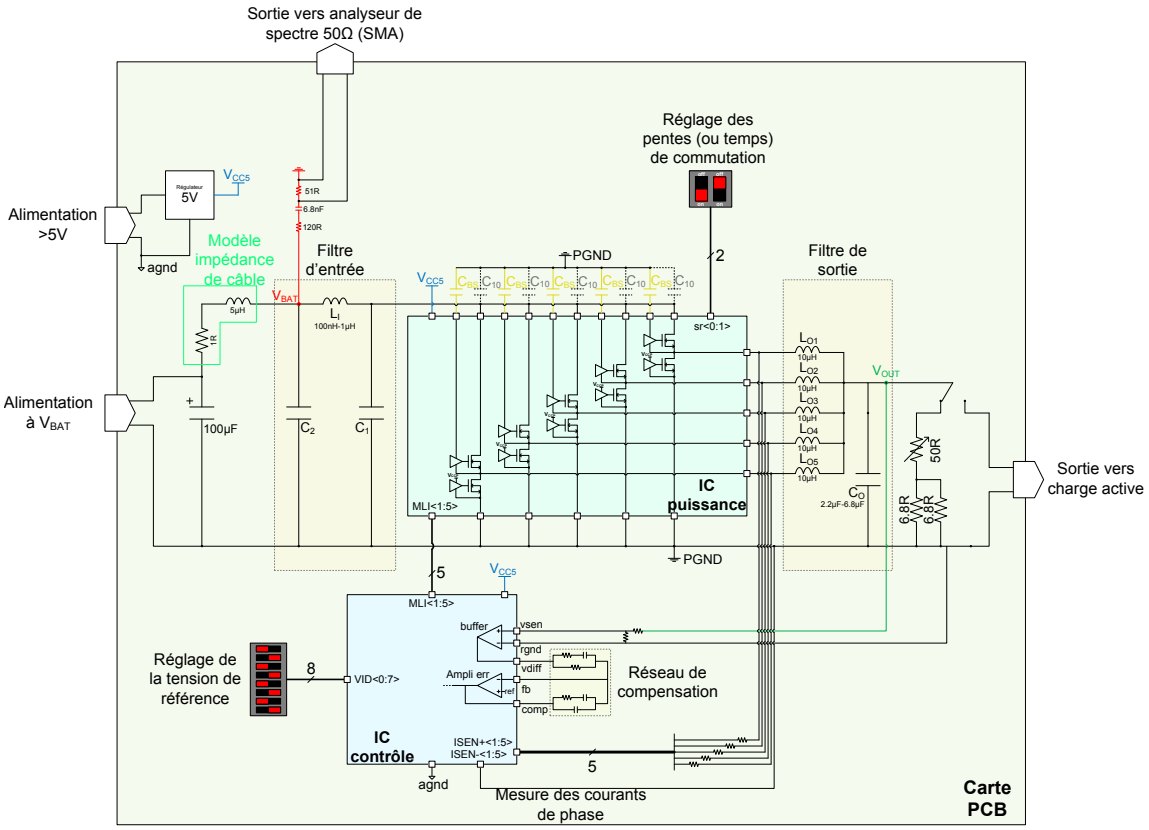


Figure 5-30 - Implémentation du Buck 5-phases sur la carte de test

La Figure 5-30 présente l'implémentation du Buck 5 phase sur la carte de test. On retrouve une partie « puissance » composée des filtres d'entrée et sortie, de la puce Freescale rassemblant les composants semiconducteurs de puissance et les composants externes nécessaires à son fonctionnement (capacités de découplage, capacités Bootstrap, interrupteurs pour le réglage des pentes de commutation), mais également une charge résistive ajustable, un accès en entrée vers une alimentation externe à V_{BAT}, et un accès pour connecter la sortie à une charge active (test de la réponse dynamique). On retrouve également la partie « contrôle » composée de la puce Intersil ISL6307 et de son environnement, dont le réseau de compensation de la boucle en mode tension, la mesure des courants de phases, et le réglage de la tension de référence. En plus de ces éléments puissance/contrôle, on trouve un régulateur 5V pour l'alimentation des circuits intégrés. La carte permet aussi la mesure à l'analyseur de spectre des émissions conduites en entrée.

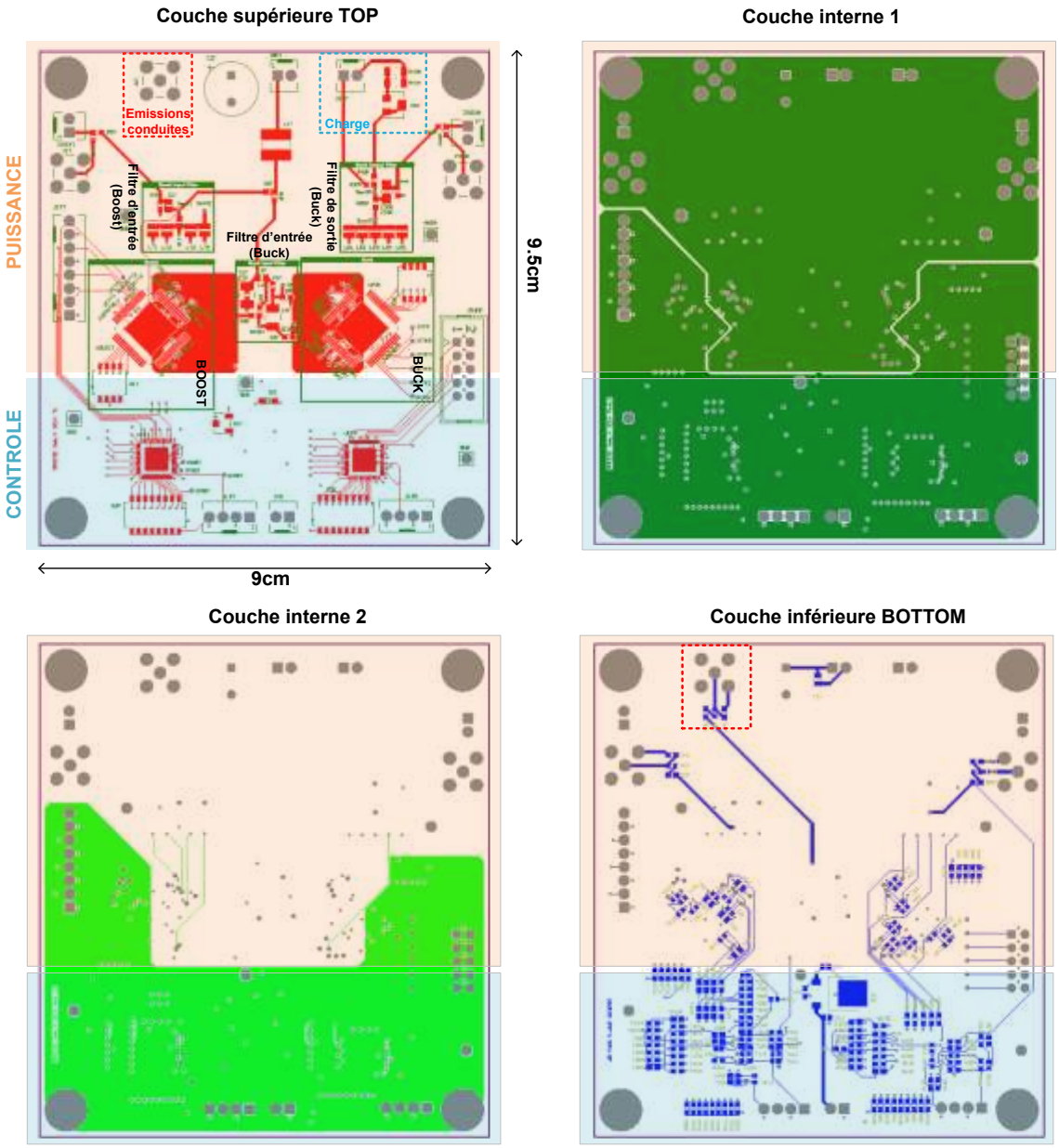


Figure 5-31 - Dessin des quatre couches du circuit imprimé

La Figure 5-31 présente le dessin des 4 couches de cuivre. On voit sur la couche supérieure les empreintes des quatre puces, avec dans la moitié gauche les circuits du Boost et dans la moitié droite les circuits du Buck. Dans la moitié haute sont présents les composants de puissance, alors que la moitié basse comprend les circuits dédiés au contrôle. La première couche interne accueille le plan de masse. Le dessin de la première couche interne met en évidence l'effort de séparation des parties puissance et contrôle : Les masse PGND (puissance) et AGND sont découplée grâce à une connexion en étoile (plans de masse séparés et connectés en un point unique). Sur la seconde couche interne on trouve un plan à V_{CC5}=5V. La couche inférieure rassemble tous l'environnement (résistances et capacités) des puces de contrôle, et l'empreinte des capacités de découplage à proximité directe des puces de puissance sous leur boitier pour réduire au maximum les mailles de commutation. La carte de test présente une dimension de 9cmx9.5cm. Les empreintes des composants des filtres

d'entrée et de sortie du Buck sont compatibles avec les dimensions des systèmes pour les deux fréquences (200kHz ou 1MHz par phase) auxquelles le convertisseur doit être testé.

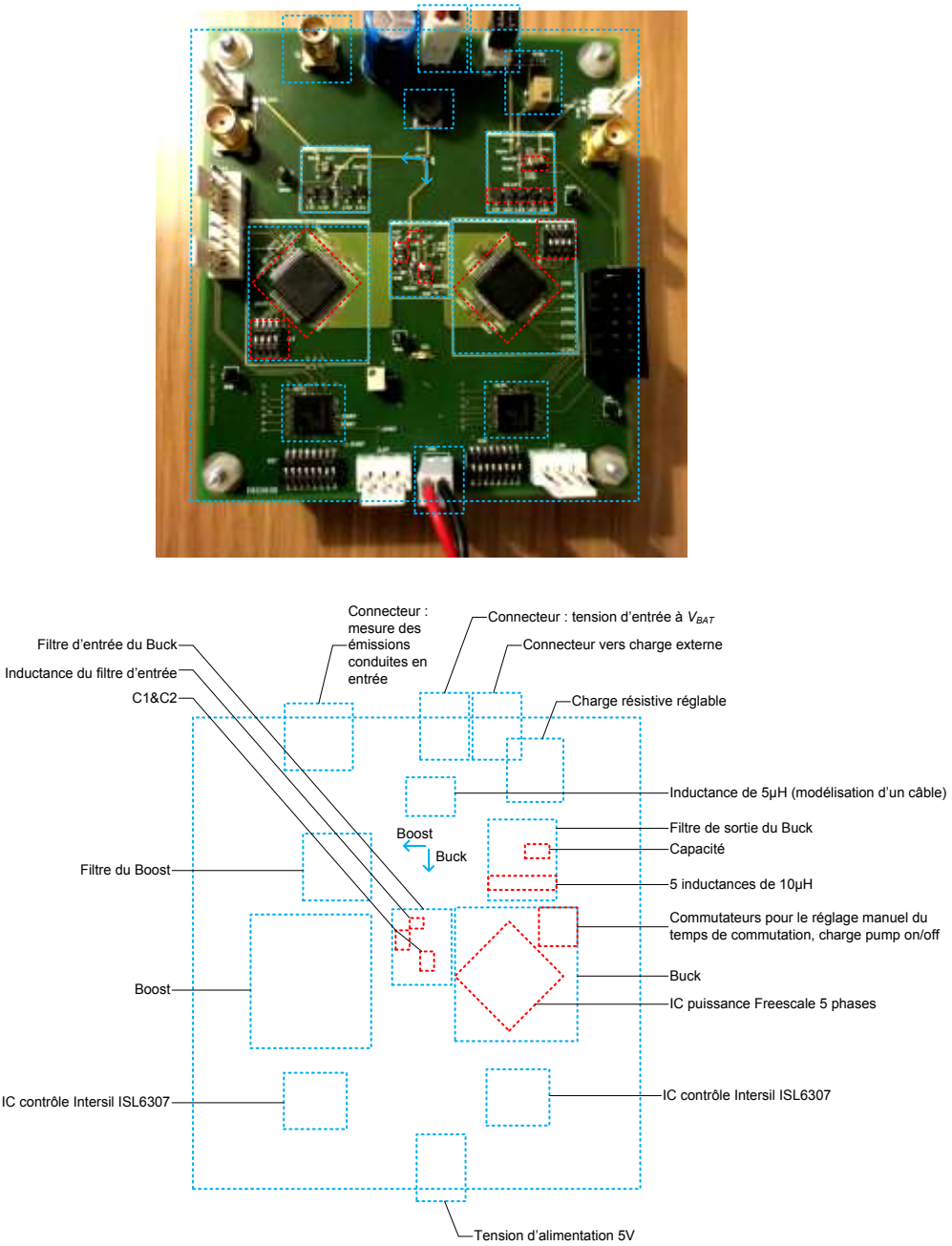


Figure 5-32 - Photographie du prototype vue de "dessus" et disposition sur la carte des fonctions principales

La Figure 5-32 présente une photographie de la carte de test. L'utilisation de composants CMS permet d'obtenir un très faible encombrement, tant du point de vue de la surface (empreinte) que du point de vue de la « hauteur » des composants. Les filtres conçus pour le Buck à 1MHz sont mis en évidence sur la Figure 5-32. Ils présentent un encombrement très faible. Le volume inductif est véritablement « réduit » grâce à l'utilisation de la topologie multiphase.

La carte de test permet la visualisation des signaux temporels à l'aide d'un oscilloscope : signaux de commande, tensions commutées, ondulations en entrée et en sortie. Le courant en entrée est mesuré en détournant le courant dans un fil entre le filtre d'entrée et le plan de puissance à V_{IN}, à l'aide d'une sonde de courant large bande connectée à l'oscilloscope. Le connecteur coaxial SMA permet la mesure des émissions conduites en entrée selon la norme IEC6196-4 [5-1].

5.3 Expérimentations

5.3.1 Fonctionnement dans le domaine temporel

5.3.1.1 Fonctionnement général

Le prototype est d'abord testé dans sa configuration à 200kHz par phase, afin de vérifier le fonctionnement des différentes fonctions implémentées sur la carte et dans le circuit intégré Freescale.



Figure 5-33 - Mesure des signaux de commande MLI (3 sur 5)

La Figure 5-33 est une visualisation de trois signaux de commande MLI entrelacés sur l'oscilloscope. La fréquence des signaux est de 208kHz. Les rapports cycliques sont égaux à 23.5%, pour asservir la tension de sortie à 3.3V avec V_{IN}=14V. Le déphasage entre deux signaux successifs est d'environ 72%, ce qui correspond à 360° divisé par N=5 nombre de phases en parallèles.

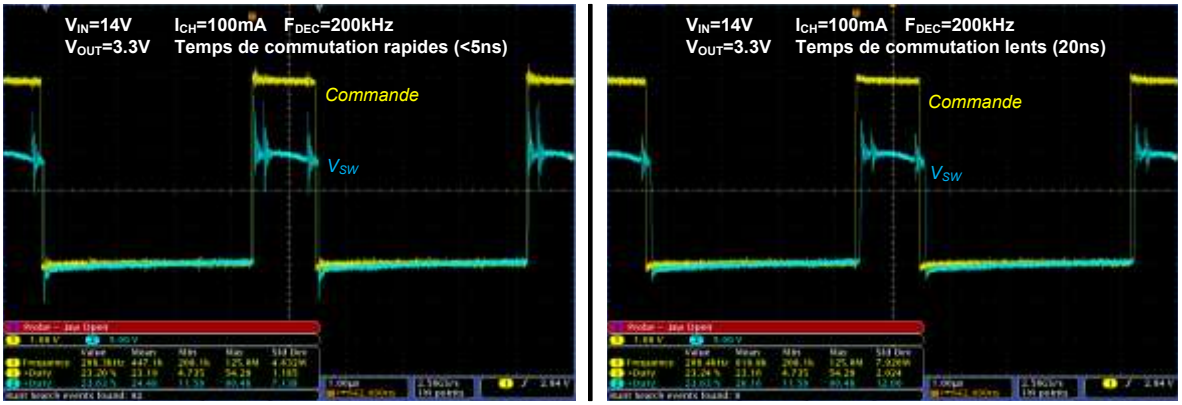


Figure 5-34 - Mesure de la tension sur un nœud de commutation V_{SW} - Impact du réglage des temps de commutation sur le signal à l'oscilloscope

La Figure 5-34 présente la mesure à l'oscilloscope de la tension V_{SW} sur un nœud de commutation. A gauche, sur la Figure 5-34 (a), le temps de commutation est à son réglage le plus court (*dv/dt* et *di/dt* les plus forts). On observe des perturbations (oscillations amorties) importantes lors des commutations. Ces perturbations semblent également se propager d'une phase à l'autre. A droite, sur la Figure 5-34 (b), les oscillations amorties sont d'une amplitude plus réduite. Le temps de commutation est à son réglage le plus long (*dv/dt* et *di/dt* les plus faibles), ce qui réduit l'amplitude des perturbations issues des transitoires de commutation.

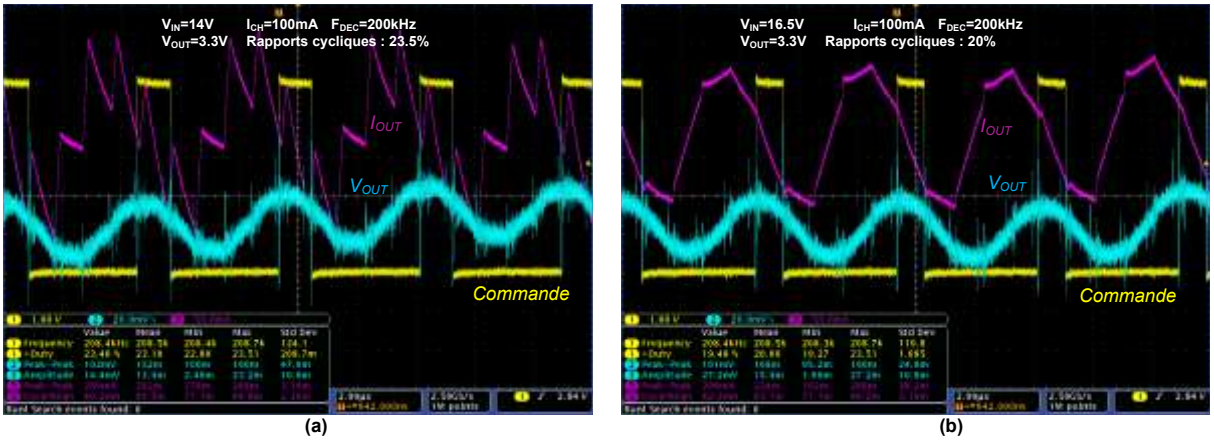


Figure 5-35 - Observation de la tension de sortie (bleu) et du courant de sortie (violet) - Ondulation importante à F_{DEC}

La Figure 5-35 présente la mesure à l'oscilloscope de la tension de sortie V_{OUT} (en bleu) et du courant de sortie I_{OUT}, soit la somme des courants de chaque inductance de sortie. Le courant est mesuré à l'aide d'une sonde reliée à l'oscilloscope, et d'une bande passante de 200MHz. A gauche, sur la Figure 5-35 (a), la tension d'entrée V_{IN} est nominale, V_{IN}=14V, et le rapport cyclique des signaux de commande est proche de 23.5%. On note une forte ondulation du courant de sortie à la fréquence F_{DEC}. Cette ondulation est plus forte en amplitude que l'ondulation à 5xF_{DEC} triangulaire attendue. A droite, sur la Figure 5-35 (b), on a annulé l'ondulation à 5xF_{DEC} en ajustant la tension d'entrée à 16.5V, de sorte que le système fonctionne sur un zéro d'ondulation (rapports cycliques à 20%, soit un cinquième de la période). Cette mesure permet de mieux visualiser la composante à F_{DEC} sur I_{OUT}. On mesure une amplitude crête à crête d'environ 150mA. Cette ondulation à F_{DEC} provoque une

ondulation de la tension de sortie à la même fréquence et d'amplitude crête à crête environ égale à 40mV.

Dans un système multiphase, l'apparition d'une composante à F_{DEC} peut résulter d'un déséquilibre entre les phases [5-3]. Du fait de la faible valeur des inductances de sortie, est suspecté ici un déséquilibre entre les valeurs des inductances de sortie, définies à +/-20% par le fabriquant.

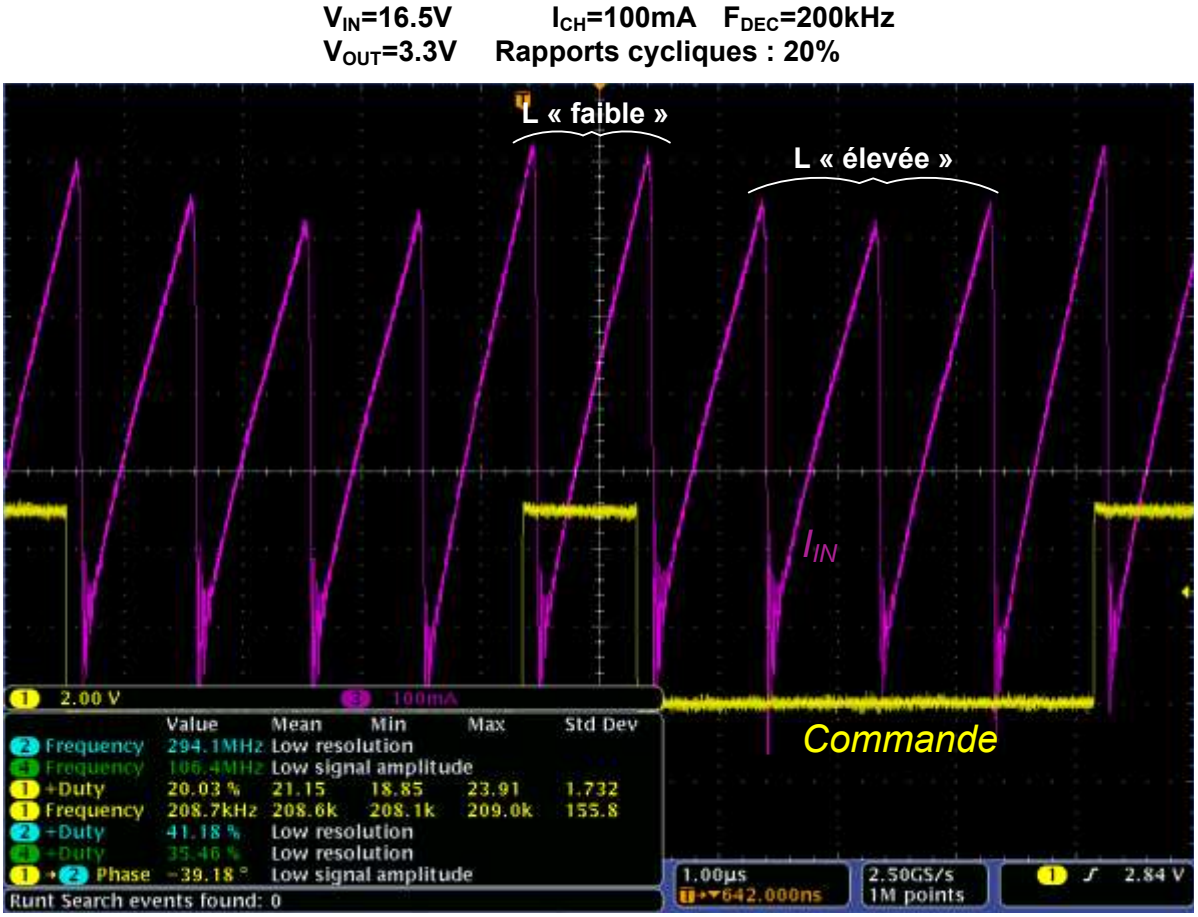


Figure 5-36 - Observation du courant d'entrée

La Figure 5-36 présente la mesure à l'oscilloscope du courant d'entrée. Le système est volontairement placé sur le zéro d'ondulation avec V_{IN}=16.5V. Le rapport cyclique est ainsi à 20%, et le courant en entrée prend la forme d'un signal en dent de scie, chaque pente croissante correspondant à la montée du courant dans l'une des inductances de sortie. Quand l'inductance de sortie est particulièrement faible, la valeur pic du courant dans l'inductance est particulièrement élevée. Quand l'inductance de sortie est particulièrement élevée, la valeur pic du courant est particulièrement faible.

L'étude de la Figure 5-36 met en avant les déséquilibres entre les valeurs d'inductance de sortie de chaque phase. Ce déséquilibre est à l'origine de l'apparition de l'ondulation à F_{DEC} sur la somme des courants de sortie comme présenté par la Figure 5-36. Le risque qu'un écart entre les valeurs des inductances de sortie provoque une ondulation importante à une fréquence plus faible que NxF_{DEC} est d'autant plus grand que l'ondulation des courants de phase est importante. Ainsi il aurait été sans doute plus prudent de choisir une valeur d'inductance plus élevée avec une fréquence de découpage à 200kHz.

Par la suite, des inductances triée à +/-2% sont utilisées. Elles ont permis de supprimer l'ondulation à F_{DEC} en sortie comme en entrée.

5.3.1.2 Réponse à un échelon sur la charge

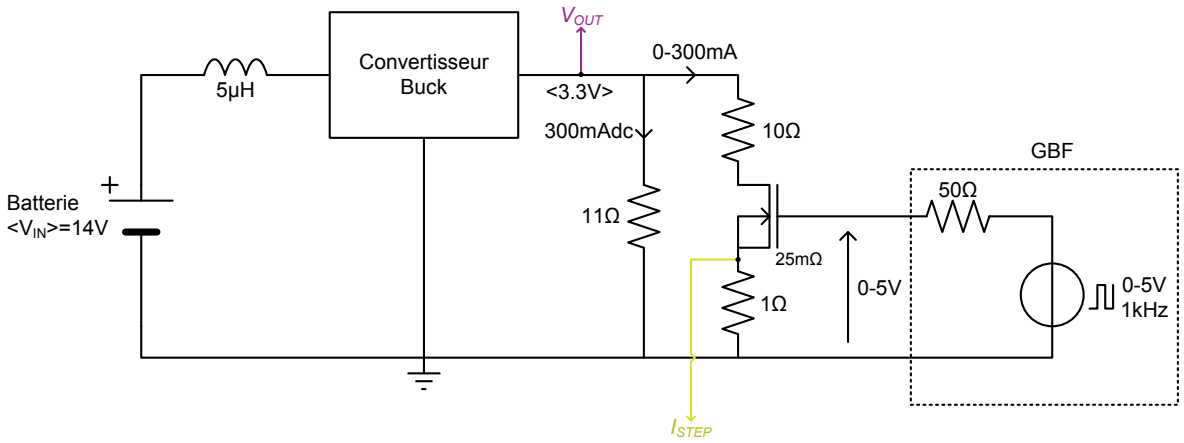


Figure 5-37 - Schéma de la charge variable

Les mesures des performances dynamiques du convertisseur en réponse à un échelon sur le courant de charge sont réalisées avec une fréquence de découpage de 1MHz par phase. La Figure 5-37 décrit le convertisseur et la charge « active » connectée à la carte de test. La charge active permet d'obtenir un courant en forme d'échelon avec des sauts de 300mA et une composante continue de 300mA. Elle utilise un MOSFET de puissance IRLZ44N commandé par un GBF en 0-5V.

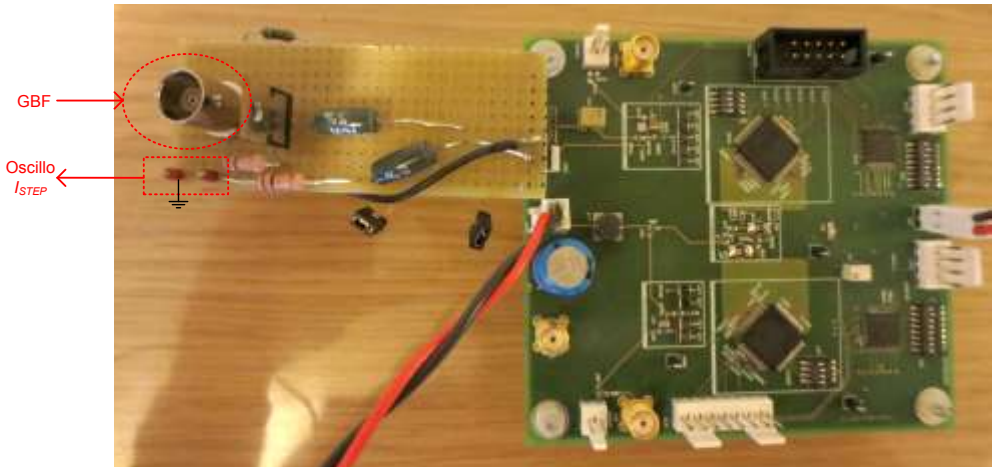


Figure 5-38 - Photographie de la carte avec la charge variable

La Figure 5-38 présente une photographie de la carte de test avec la charge active. La charge active est connectée sans fil directement à la carte pour limiter l'inductance parasite de la maille capacité de sortie – charge et permettre une variation rapide du courant ($<T_{DEC}$=1µs) sans dépassement ni oscillation parasite sur le courant.

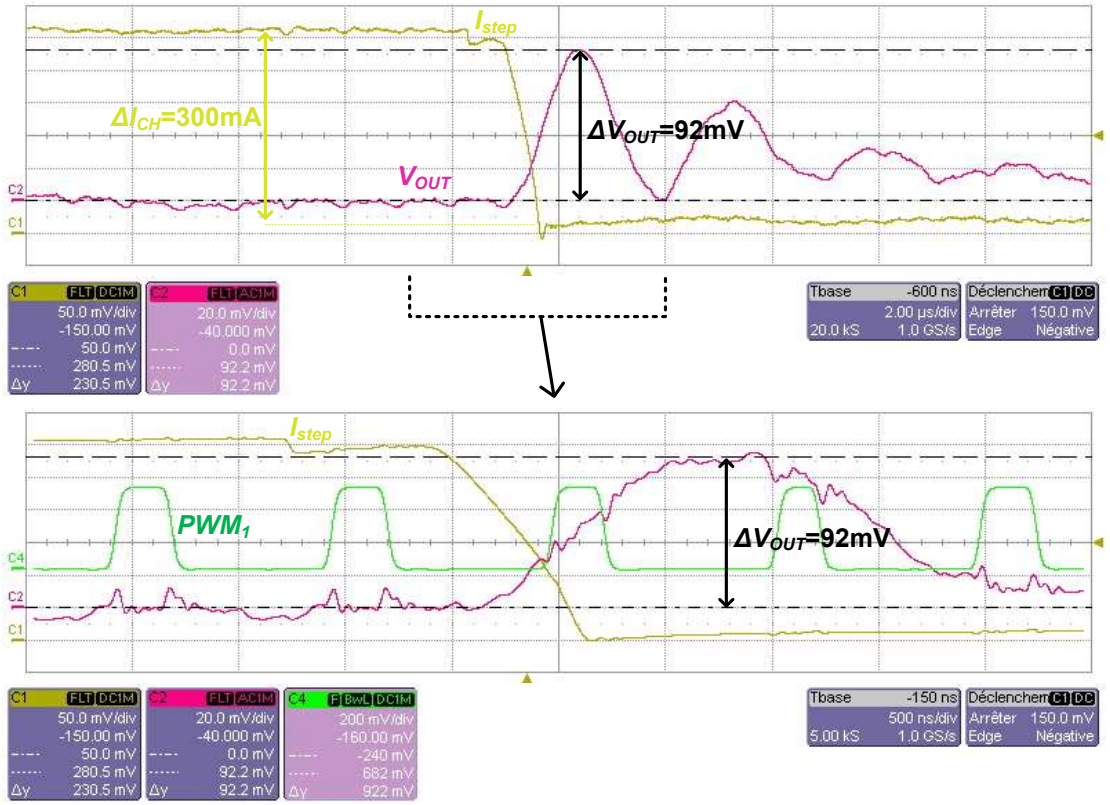


Figure 5-39 - Mesure de la réponse dynamique - chute du courant de charge

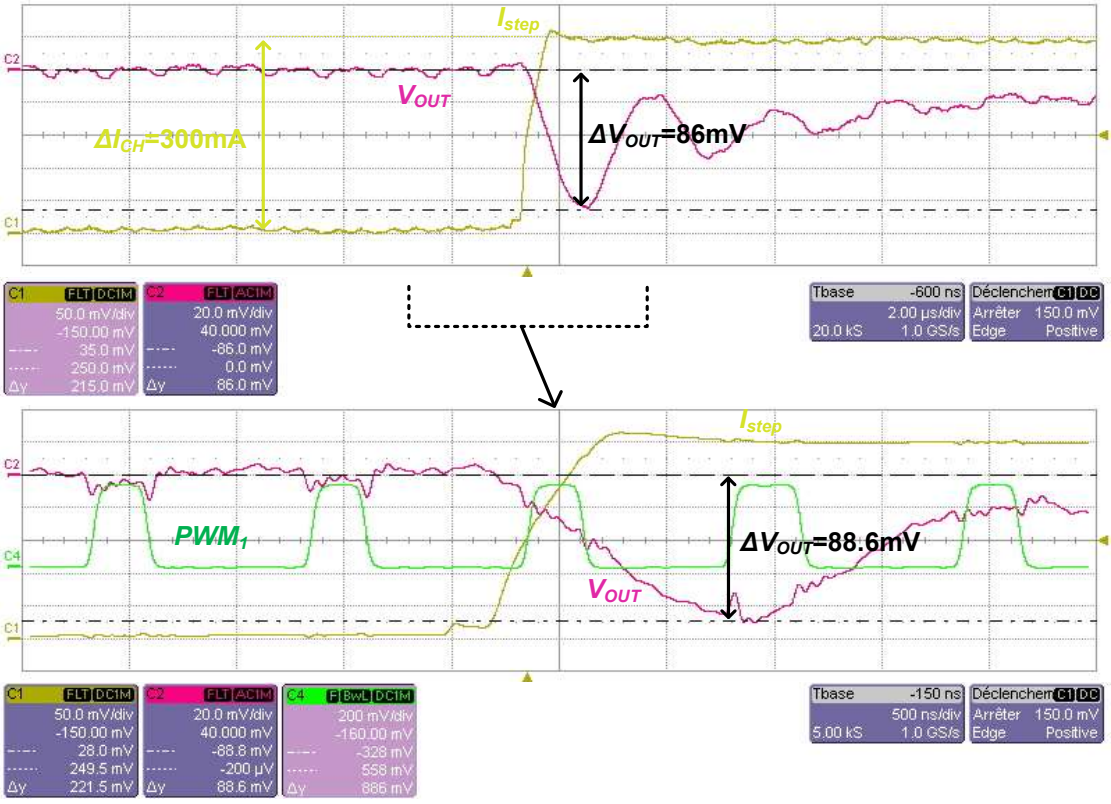


Figure 5-40 - Mesure de la réponse dynamique - Montée du courant de charge

Les premières mesures sont réalisées avec une capacité de sortie de 2.2µF et le réseau de compensation correspondant présenté en Figure 5-19. La Figure 5-39 présente la mesure à l'oscilloscope de la montée de la tension de sortie suite à une chute du courant de charge de 300mA. La Figure 5-40 présente la mesure de la chute de la tension de sortie suite à une montée du courant de charge de 300mA. On mesure dans les deux cas un dépassement supérieur à celui simulé (voir Figure 5-21). Par exemple, le dépassement positif de la Figure 5-39 est de 92mV alors que le système simulé présentait un dépassement de 56mV, soit un écart de 36mV. En revanche, la forme de la réponse du système correspond à celle qui a été simulée. L'allure de la réponse est notamment liée à la marge de phase de la fonction de transfert du système en boucle ouverte.

Plusieurs hypothèses peuvent être émises pour expliquer l'écart entre mesures et simulation :

- L'incertitude sur la bande passante de l'amplificateur différentiel du circuit de contrôle Intersil ISL6307 qui permet la mesure à « deux fils » de la tension de sortie en début de boucle. Ce circuit est considéré comme étant idéal dans les simulations AC et temporelles.
- L'incertitude sur la capacité du reste du circuit de contrôle (comparateurs, portes logiques) à fonctionner lorsque la bande passante est très élevée.
- Enfin, la validité de la mesure elle-même, avec notamment un couplage des masses via les sondes et l'oscilloscope inhérent au banc de test. Ainsi on peut observer sur les Figure 5-39 (b) et Figure 5-40 (b) des perturbations sur les signaux V_{OUT} et I_{STEP} lorsqu'un signal de commande est également visualisé.

Le résultat des mesures confortent tout de même ce qui a été observé lors des simulations : l'hypothèse « bande passante infinie » utilisée pour le dimensionnement du filtre de sortie ne se réalise pas en pratique. Il faut ainsi réajuster à la hausse la valeur de la capacité de sortie pour que la réponse dynamique du système à un échelon sur le courant de charge soit satisfaisante. Les mesures qui suivent sont ainsi réalisées avec une capacité de sortie élevée à 10µF.

5.3.1.3 Correction du filtre de sortie et du PID

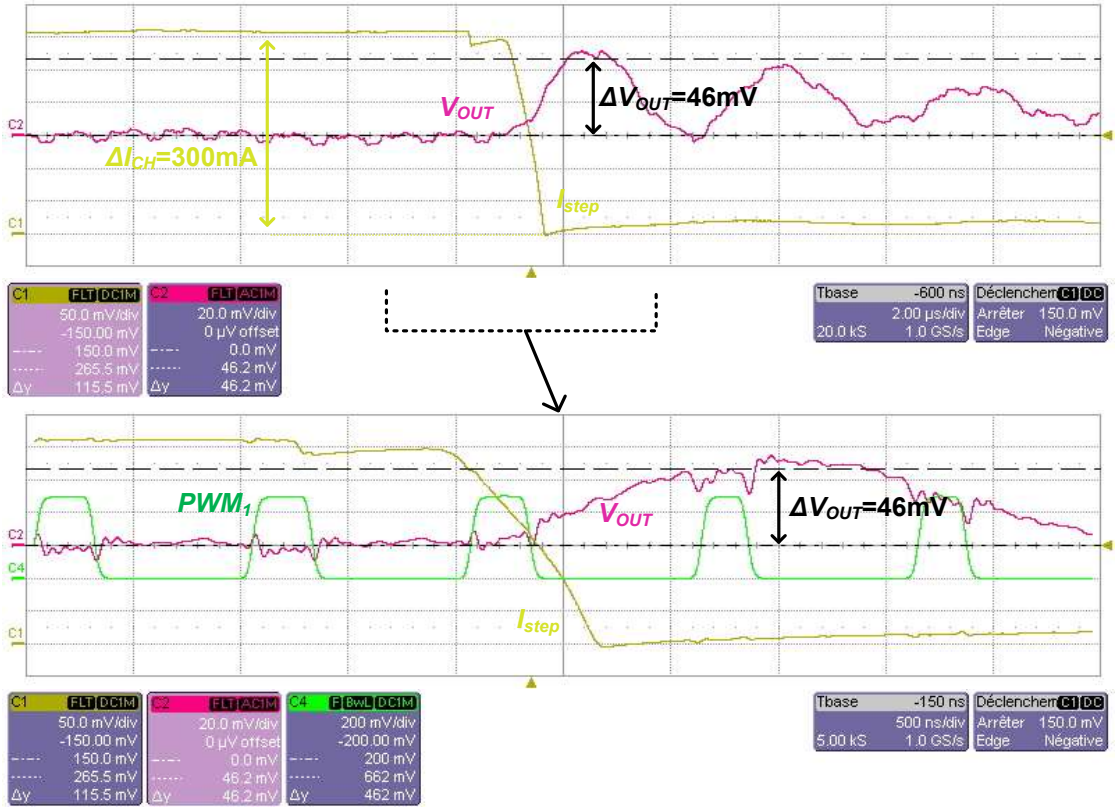


Figure 5-41 - Mesure de la réponse dynamique - C_{OUT}=10µF - chute du courant de charge

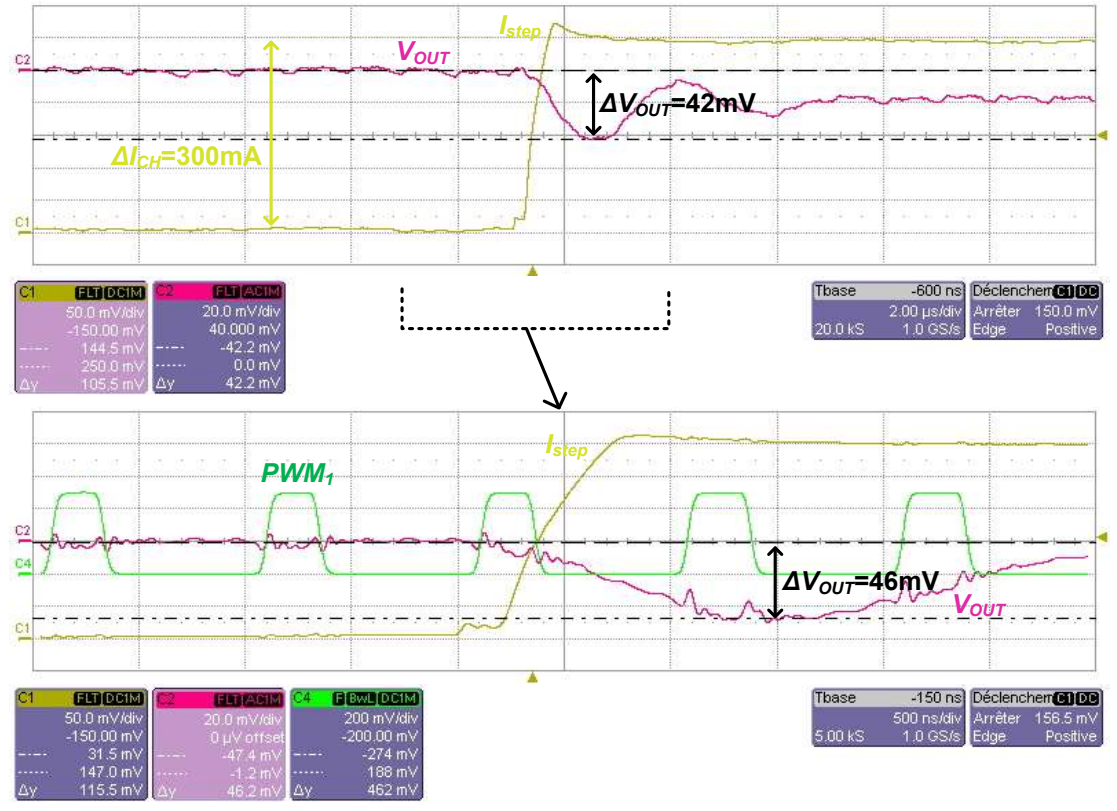


Figure 5-42 - Mesure de la réponse dynamique - C_{OUT}=10µF - montée du courant de charge

La Figure 5-41 présente la mesure à l'oscilloscope de la montée de la tension de sortie suite à une chute du courant de charge de 300mA. La Figure 5-42 présente la mesure de la chute de la tension de sortie suite à une montée du courant de charge de 300mA. On observe bien dans les deux cas la réduction du dépassement rendue possible par la capacité de sortie de 10µF. On mesure ici aussi dans les deux cas un dépassement supérieur à celui simulé précédemment (voir Figure 5-23). Par exemple, le dépassement positif de la Figure 5-41 est de 46mV alors que le système simulé présentait un dépassement de 21mV, soit un écart de 25mV. La forme de la réponse du système ne correspond pas non plus à la simulation. Ce fait conforte l'idée de la présence d'un circuit ou d'un élément parasite non modélisé lors des simulations.

En revanche, on observe bien l'amélioration attendue des performances avec une capacité de 10µF. Le résultat obtenu, proche de la performance souhaitée, est satisfaisant dans la mesure où cette performance est atteinte avec une seule capacité de 10µF en sortie, dans un boitier 0805 présentant un encombrement très limité et bien inférieur à l'encombrement du système actuel présenté dans le Chapitre 1 Figure 1-9. Un travail sur la carte et l'intégration d'une électronique de commande plus rapide pourrait permettre de rapprocher simulations et mesures.

5.3.2 Emissions conduites en entrée

La mesure du niveau des émissions conduites en entrée du convertisseur est une étape clé de l'étude. En effet, ces mesures permettent de valider le caractère peu émissif de la structure, selon les deux stratégies définies dans le Chapitre 4.

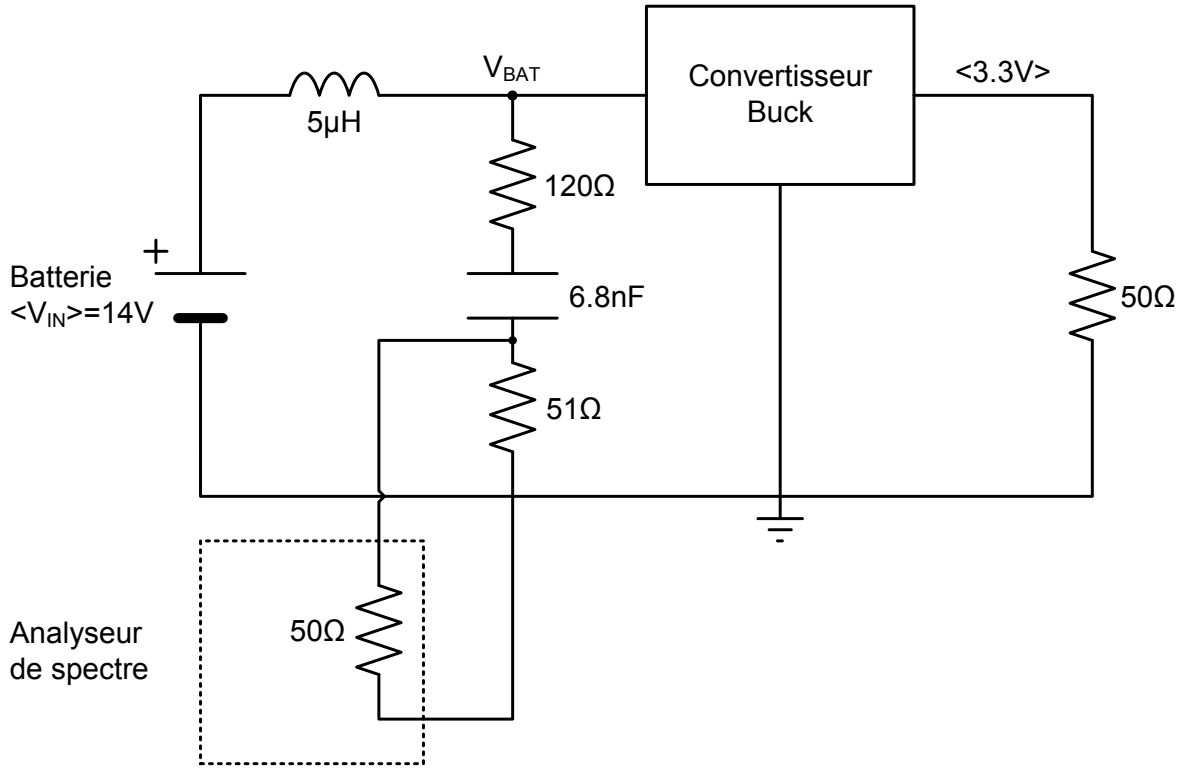


Figure 5-43 - Schéma : mesure du niveau des émissions conduites en entrée

Conformément au schéma de la Figure 5-43, les émissions sont mesurées sur le nœud « V_{BAT} ». Les variations de la tension sur ce nœud traversent la capacité de 6.8nF, et sont transmises via un câble SMA à l'analyseur de spectre.

5.3.2.1 Mesure avec F_{DEC} à 200kHz par phase

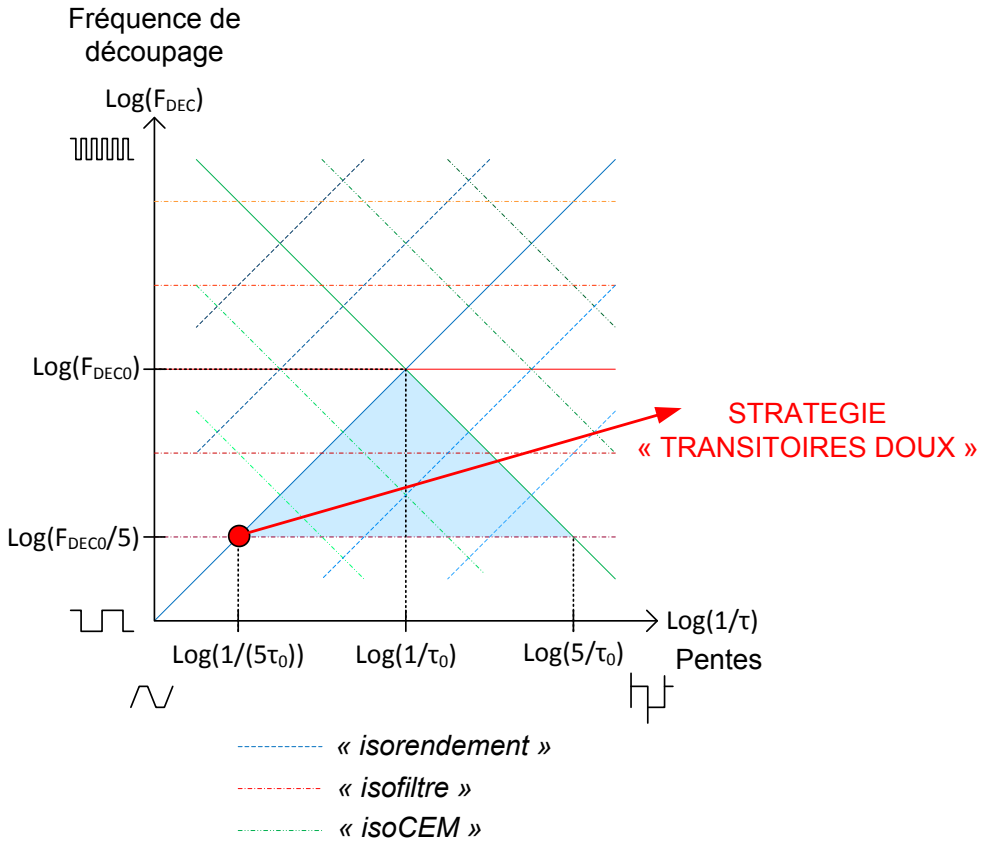


Figure 5-44 - Diagramme fréquence/pentes des commutations - Emplacement de la stratégie "transitoires doux"

Les premières mesures sont réalisées avec F_{DEC}=200kHz par phase. Comme démontré dans le Chapitre 4, La baisse de la fréquence de découpage permet la montée des temps de commutation sans augmentation des pertes en commutation. Cette montée des temps de commutation permet la baisse des perturbations harmoniques provoquées par les transitoires de commutation à haute fréquence. On applique ici une stratégie « transitoire doux », que l'on peut représenter par un point dans le diagramme de la Figure 5-44.

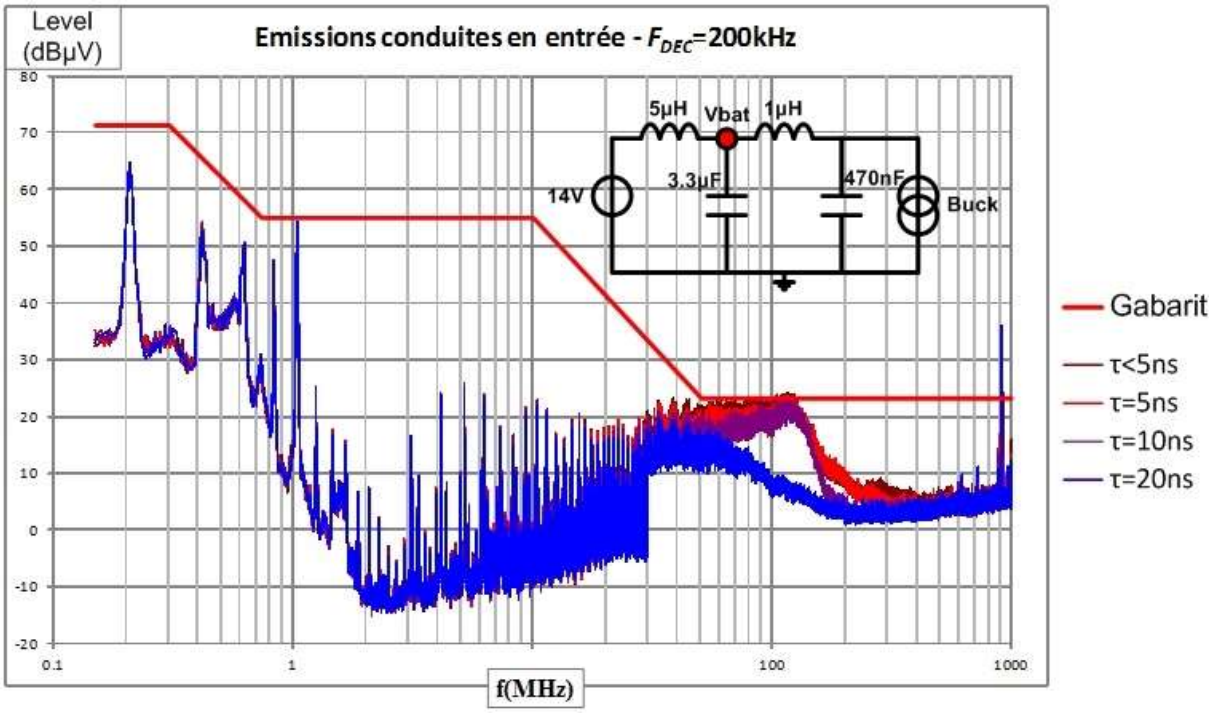


Figure 5-45 - Mesures des émissions conduites en entrée - F_{DEC}=200kHz

La Figure 5-45 présente la mesure des émissions conduites en entrée du convertisseur avec la fréquence de découpage F_{DEC}=200kHz, et un filtre en Π 470nF-1µH-3.3µF tel que représenté en haut à droite de la figure. Quatre mesures sont réalisées pour les quatre réglages du temps de commutation possibles. On observe bien une baisse des émissions à haute fréquence quand on allonge le temps de commutation. Plus précisément, on abaisse l'amplitude des oscillations parasites provoquées par les transitoires de commutation. Le spectre mesuré est sous le gabarit (représenté en rouge) pour les deux réglages les plus lents : le spectre en violet obtenu avec un temps de commutation τ_v=10ns, et le spectre bleu est obtenu avec le temps de commutation maximal 20ns.

Le spectre bleu, isolé dans la Figure 5-46, représente bien la stratégie « transitoire doux » décrite par le Chapitre 4 : on profite de la valeur modérée de la fréquence de découpage pour allonger les temps de commutation sans prendre le risque de trop élever les pertes en commutation. Cette stratégie s'avère ici efficace pour abaisser les émissions à haute fréquence.

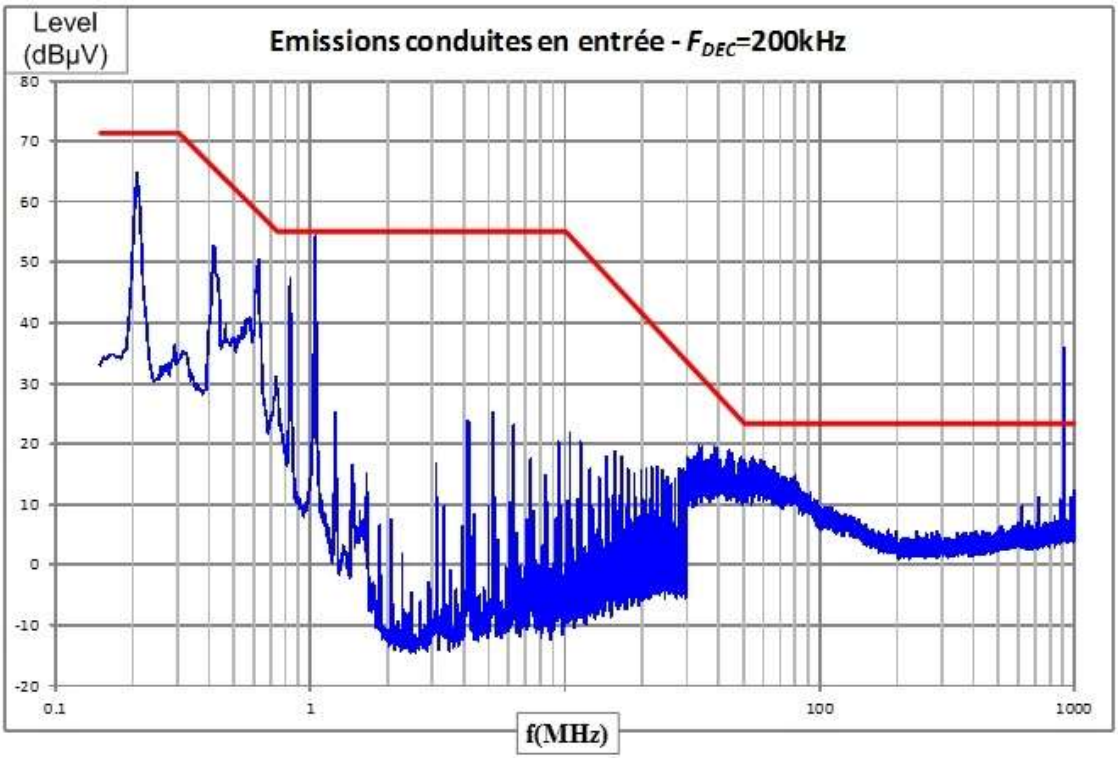


Figure 5-46 - Mesure des émissions conduites en entrée - Stratégie "transitoires doux"

5.3.2.2 Mesures avec F_{DEC} à 1MHz par phase

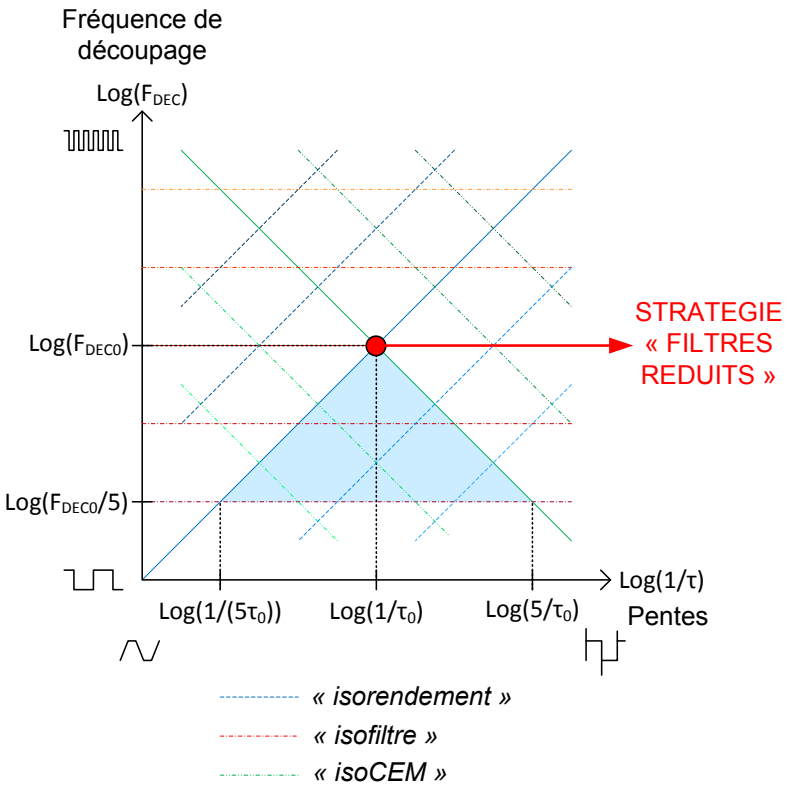


Figure 5-47 - Diagramme fréquence/pentes des commutations - Emplacement de la stratégie "filtres réduits"

Les mesures suivantes sont réalisées avec F_{DEC}=1MHz par phase. Comme démontré dans le Chapitre 3, une fréquence de découpage élevée permet la réduction de la valeur et de l'encombrement des composants passifs de filtrage externes. Avec la baisse de la valeur des passifs est attendue l'amélioration du filtrage des fréquences hautes, pour la baisse de l'amplitude sur le spectre des perturbations harmoniques liées aux transitoires de commutation. Dans le Chapitre 4, cette stratégie de dimensionnement est dénommée stratégie « filtres réduits », et est représenté par un point particulier dans le diagramme de la Figure 5-47.

5.3.2.2.a Première configuration

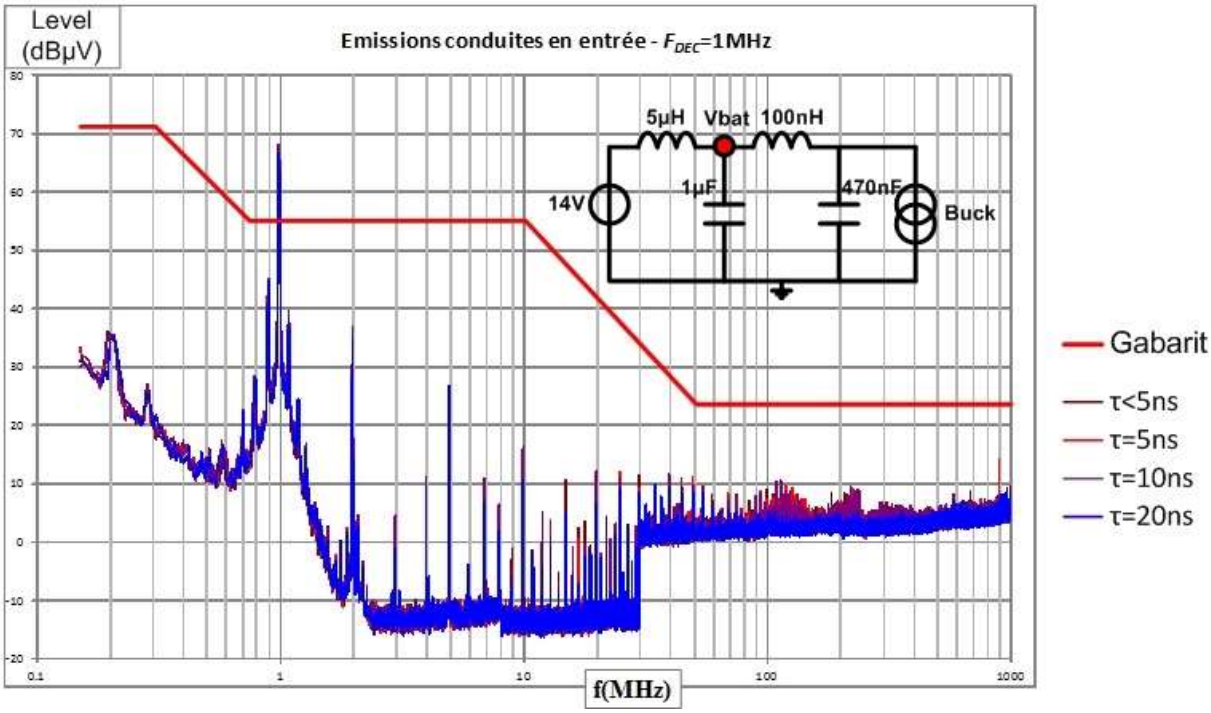


Figure 5-48 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz

La Figure 5-48 présente la mesure des émissions conduites en entrée du convertisseur avec la fréquence de découpage réglée à F_{DEC}=1MHz, et un filtre en Π 470nF-100nH-1µF tel que représenté en haut à droite de la figure. Quatre mesures sont réalisées pour les quatre réglages du temps de commutation possibles. Le niveau des raies harmoniques au dessus de 10MHz est particulièrement faible quelque soit le réglage du temps de commutation. Cela est rendu possible notamment grâce à la présence de l'inductance de 100nH qui présente une fréquence maximale de fonctionnement de 600MHz. En revanche, on observe un pic inattendu et trop élevé à 1MHz.

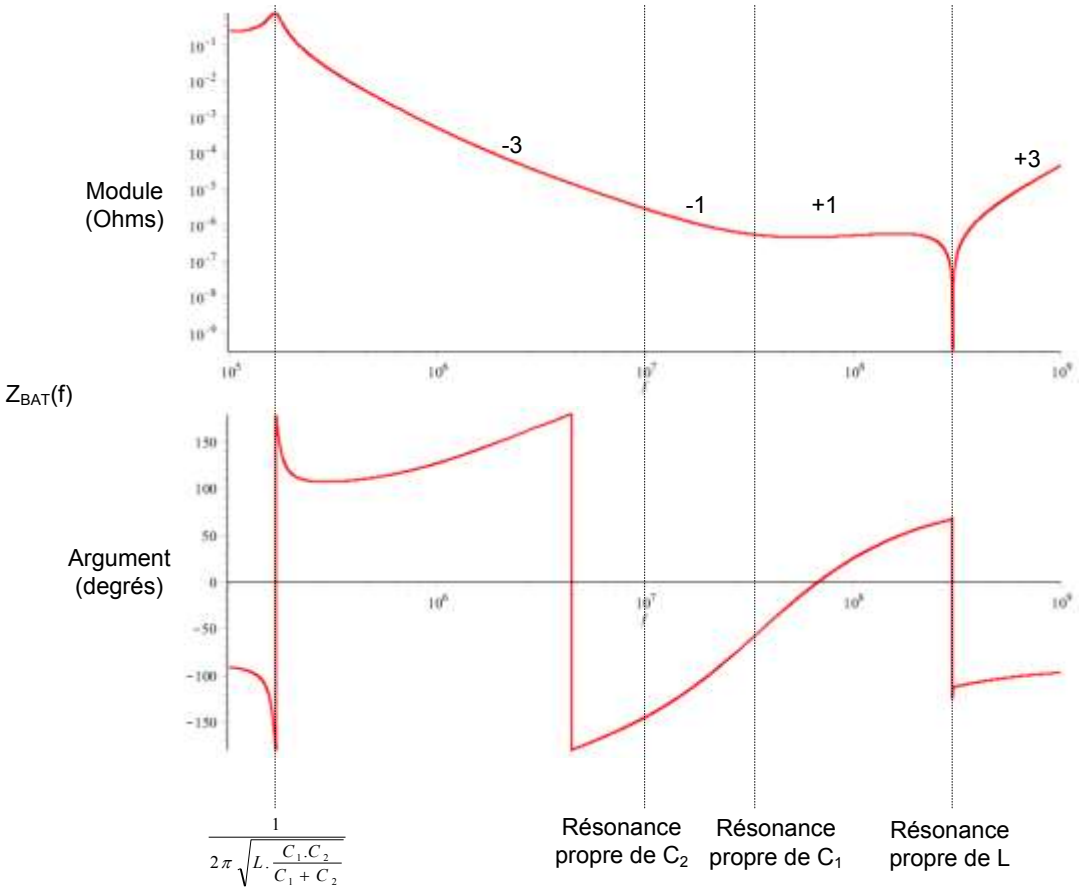


Figure 5-49 - Etude de l'impédance $Z_{BAT}=V_{Analyseur}/I_{IN}$ dans le domaine fréquentiel

La méthode de dimensionnement du filtre en Π du Chapitre 3 part de l'hypothèse d'un système avec une symétrie parfaite entre chaque phase. Ainsi, la valeur des composants découle d'un objectif sur l'ondulation à NxF_{DEC}. Hors dans un système réel on ne peut pas espérer obtenir une symétrie totale entre chaque phase, ce qui se traduit par l'apparition d'une ondulation en entrée et en sortie à F_{DEC}. L'effet sur le spectre est ici amplifié par un mauvais choix de valeur des composants du filtre. Comme on peut le voir sur la Figure 5-49 issue de l'étude du Chapitre 3, le filtre en Π présente un pôle « résonnant » avec un pic d'amplitude à la fréquence déterminée par l'inductance et la moyenne harmonique des deux capacités (capacités en série). Dans le cas de ce filtre ce pôle est entre 800kHz et 1MHz (avec *C1* et *C2* définis à +/-5% et *L* +/-20%) et la présence du sous-harmonique est amplifiée par le pôle. Il convient donc de revoir la méthode de dimensionnement du filtre en Π pour prendre en compte la présence de l'harmonique à F_{DEC} et s'assurer de son atténuation par le filtre.

5.3.2.2.b Deuxième configuration – correction du filtre d'entrée

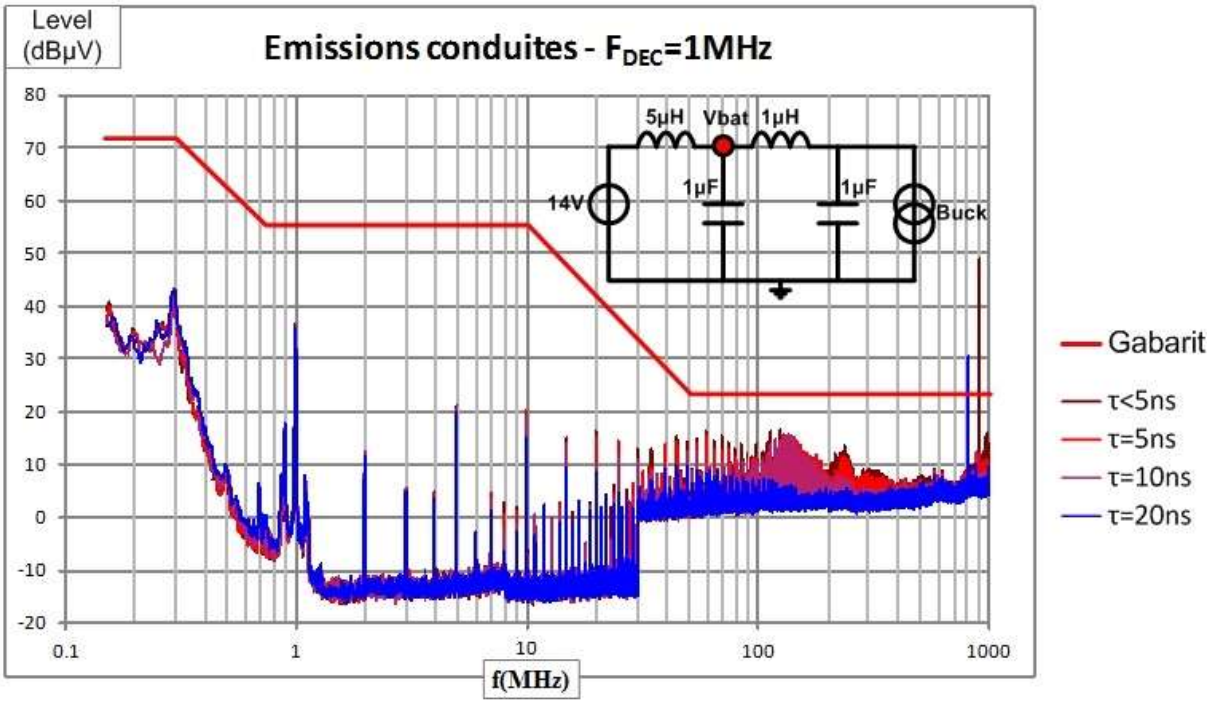


Figure 5-50 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz

La Figure 5-50 présente la mesure des émissions conduites en entrée du convertisseur avec la fréquence de découpage réglée à F_{DEC}=1MHz, et un filtre en Π redimensionné 1µF-1µH-1µF (pôle à 159kHz). Quatre mesures sont réalisées pour les quatre réglages du temps de commutation possibles. Le niveau des raies harmoniques au dessus de 10MHz reste particulièrement faible quelque soit le réglage du temps de commutation. En particulier les raies harmoniques restent sous le gabarit même lorsque le temps de commutation est minimal. La valeur des composants du filtre reste contenue, et le comportement du filtre à haute fréquence est suffisamment bon pour assurer le filtrage des perturbations provoquées par les commutations rapides.

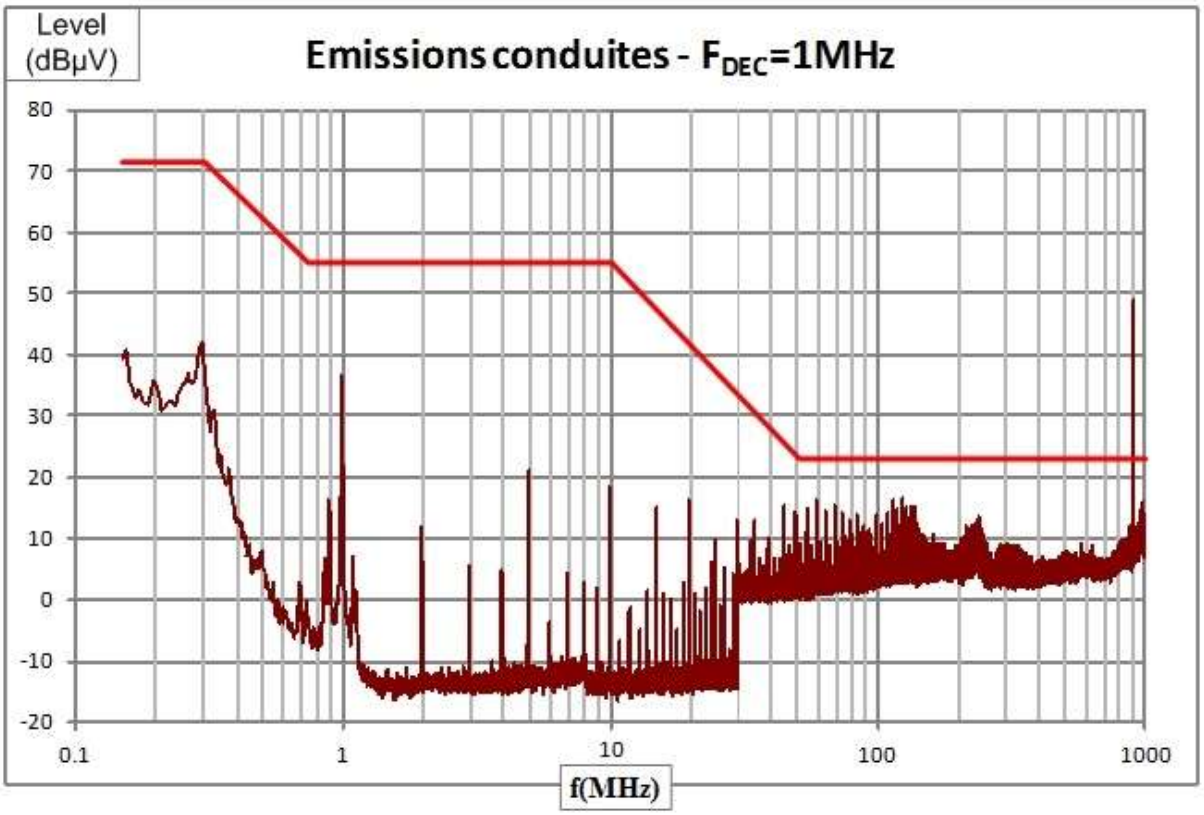


Figure 5-51 - Mesure des émissions conduites en entrée - Stratégie "filtres réduits"

Le spectre marron, isolé dans la Figure 5-51, représente bien la stratégie « filtre réduit » décrite par le Chapitre quatre : on profite du bon comportement du filtre à haute fréquence pour filtrer les perturbations liées aux transitoires de commutation. Ce bon comportement à haute fréquence est rendu possible par la baisse de la valeur des composants passifs qui le constituent. La baisse de la valeur des composants passifs tend à aller de pair avec l'élévation de leur fréquence de fonctionnement (fréquence propre).

5.3.2.2.c Filtre d'entrée sans inductance

Les diagrammes de dimensionnement du filtre en Π du Chapitre 3 ont fait germer l'idée qu'un filtre d'entrée sans inductance pouvait être utilisé. Si cela revient au calcul d'une capacité de découplage simple pour le filtrage des premiers harmoniques de commutation à basse fréquence, il est difficile de garantir l'atténuation des fréquences les plus élevée du fait notamment de la résistance série parasite (ESR) de la capacité. Ainsi, il a été choisi de multiplier les capacités de découplage en entrée (une pour chaque phase) afin de réduire tout élément parasite et limiter l'amplitude des raies à haute fréquence. Ces capacités, de 470nF, sont directement implantées sous les pattes de connexion à V_{IN} de la puce sur la couche inférieure du circuit imprimé.

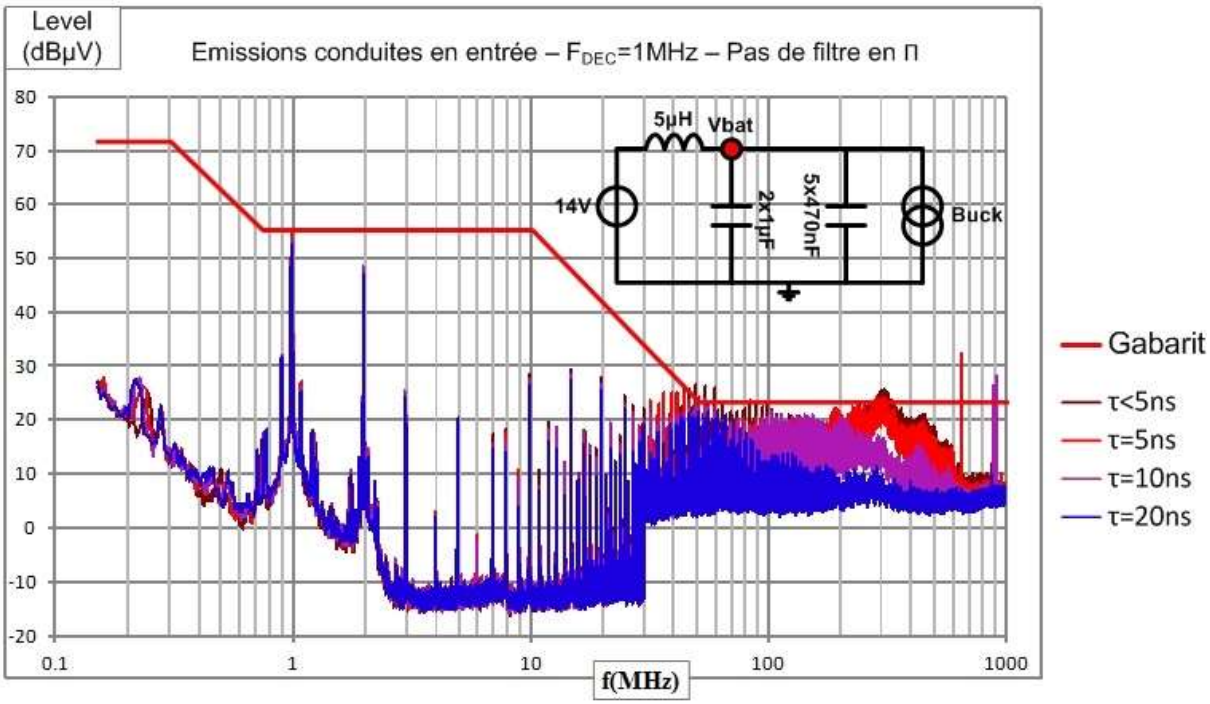


Figure 5-52 - Mesure des émissions conduites en entrée - F_{DEC}=1MHz et filtre sans inductance

La Figure 5-52 présente la mesure des émissions conduites en entrée du convertisseur avec la fréquence de découpage réglée à F_{DEC}=1MHz, et un filtre d'entrée sans inductance représenté en haut à droite. Deux capacités supplémentaires de 1µF sont ajoutées à l'emplacement des capacités des précédents filtres en Π. Ces capacités se sont avérées nécessaires du fait de l'éloignement entre les capacités de découplage de 470nF et le point de mesure. Quatre mesures sont réalisées pour les quatre réglages du temps de commutation possibles. Les spectres correspondant aux deux réglages les plus lents sont sous le gabarit. Comme on a pu le voir précédemment dans ce chapitre, le réglage avec un temps de commutation à 20ns n'est pas viable avec une fréquence de commutation à 1MHz par phase du fait de la valeur trop forte que prennent les pertes en commutation quand le courant de charge est élevé et quand la tension en entrée est élevée. Le réglage à 10ns reste envisageable du point de vue du cahier des charges visé.

Il est donc possible de supprimer l'inductance du filtre d'entrée. Ceci est rendu possible grâce à l'entrelacement qui permet la baisse de l'amplitude et la montée de la fréquence du courant vu en entrée du convertisseur. En revanche, il est nécessaire de multiplier le nombre de capacités en parallèle pour permettre un bon filtrage des fréquences élevées. De plus, les temps de commutation doivent rester raisonnables pour limiter l'amplitude des perturbations. Ce dernier point a un impact négatif sur le rendement puisque cela élève les pertes en commutation.

5.3.2.3 Synthèse

L'ensemble des mesures réalisées permettent de valider le caractère peu émissif de la structure multiphase. La stratégie « transitoire doux » permet la réduction de l'amplitude des perturbations à haute fréquence en ralentissant les commutations pour limiter leur apparition. La stratégie « filtre réduit » permet l'amélioration du comportement du filtre d'entrée à haute fréquence, pour abaisser le niveau des raies harmoniques issues des transitoires de commutation. Cependant la baisse de l'encombrement du filtre est limitée par la présence d'une ondulation inéluctable à la fréquence de découpage F_{DEC}. Enfin, la baisse de

l'amplitude du courant d'entrée et l'élévation de la fréquence apparente propres à la structure multiphase permettent de supprimer l'inductance du filtre. Il faut alors multiplier le nombre de capacités de découplage en parallèle pour être en mesure de filtrer les raies harmoniques à haute fréquence et/ou ralentir les commutations et donc augmenter les pertes en commutation.

5.4 Conclusion des expérimentations et perspectives

Un convertisseur démonstrateur a été construit sur la base des études théoriques de la thèse. La structure multiphase permet une baisse significative de l'encombrement des filtres passifs externes.

L'étude du comportement dynamique du prototype démontre la capabilité de la structure à répondre à des à-coups de charge. En revanche elle remet en question le domaine de validité de l'étude du dimensionnement du filtre de sortie du Chapitre 3 : L'hypothèse « bande passante infinie » utilisé pour définir le rapport L/C n'est pas vérifiée ici. Autrement dit, le filtre de sortie n'est pas le seul élément limitant, l'électronique de la boucle de régulation (ampli d'erreur et réseau de compensation PID) joue un rôle non négligeable dans la réponse du système à un échelon sur le courant de charge. Cet aspect du contrôle en boucle fermé est vérifié par simulation et confirmé par les mesures.

Les mesures des émissions conduites en entrée permettent de valider l'ensemble de l'étude du Chapitre 4. La structure multiphase choisie permet d'atteindre des performances CEM élevées. Ces performances CEM élevées sont obtenue grâce à deux « leviers » du dimensionnement : la possibilité de ralentir la fréquence de découpage et donc la durée des commutations sans affecter ni le rendement ni l'encombrement des filtres par rapport au Buck basique à cellule de commutation unique, et l'amélioration du comportement du filtre d'entrée qui est un « effet secondaire » de la réduction de la valeur des composants passifs qui le compose.

La structure Buck à 5 cellules de commutation en parallèle entrelacées répond ainsi à l'ensemble des problématiques soulevées. Elle offre plusieurs possibilités de dimensionnement qui permettent la réduction de l'encombrement des filtres et la baisse des émissions électromagnétiques.

5.5 Références

- [5-1] IEC 6196-4 Integrated Circuits – Measurement of electromagnetic emissions, 150 KHz to 1 GHz – Part 4: Measurement of conducted emissions - 1Ω /150Ω direct coupling method.
- [5-2] A. Waizman and C. Y. Chung, "Resonant free power network design using extended adaptive voltage positioning (EAVP) methodology," IEEE Transactions, vol. 24, p.236–244, Aug. 2001.
- [5-3] O. Garcia, P. Zumel, A. de Castro, J. A. Cobos, "Effect of Tolerances in Multi-Phase DC-DC Converters", IEEE Power Electronics Specialists Conference PESC 2005, pp. 1452-1457

Conclusion générale et perspectives

L'objectif principal des travaux de cette thèse était d'améliorer la conception des convertisseurs basse puissances pour l'électronique automobile, pour obtenir un encombrement réduit, des rendements élevés et des émissions électromagnétiques faibles. C'est dans cet esprit que l'étude de trois architectures de convertisseur Buck a été entreprise : les convertisseurs Buck à commutation douce ZCS et ZVS, et la structure parallèle à commandes entrelacées et inductances séparées. La comparaison des performances de ces structures, dans le cadre d'une application de type « alimentation de microcontrôleur 3.3V 1A automobile», montre la supériorité de la structure parallèle dans ce contexte.

En effet, le dimensionnement des convertisseurs à commutation douce ZVS/ZCS pose problème face au cahier des charges de l'application. A encombrement des filtres comparable, le rendement théorique des convertisseurs dimensionnés pour une application automobile faible puissance est dans tous les cas inférieur à celui du Buck basique à cellule de commutation unique. Ces structures ne répondent donc pas aux objectifs de l'étude.

En revanche, la mise en parallèle de N cellules de commutation entrelacées a de nombreux avantages. Le premier est une réduction importante de l'encombrement des filtres d'entrée et de sortie. Le second point mis en avant est la possibilité de baisser la fréquence de découpage pour améliorer les performances électriques sans augmenter le volume du filtre de sortie par rapport au Buck simple. Enfin, l'analyse des perturbations à haute fréquence liées aux transitoires de commutation démontre que l'augmentation du nombre de phases, à rendement constant et densité de courant constante, permet la baisse des émissions électromagnétique conduites en entrée. Deux leviers permettent cette hausse des performances CEM. Le premier est l'amélioration du comportement des filtres à haute fréquence, liée à la baisse des valeurs des composants passifs. Le second est la possibilité d'augmenter les temps de commutation en abaissant la fréquence de découpage, donc à rendement constant, pour abaisser l'amplitude des perturbations. Cette étude constitue une avancée considérable étant donnée l'importance attachée à la réduction des émissions EM dans le domaine de l'électronique pour l'automobile.

La topologie Buck multiphase permet ainsi de nouvelles voies d'optimisation et d'adaptation. A travers le choix de la fréquence de découpage et le réglage du temps de commutation le concepteur est en mesure d'améliorer les performances (face au Buck à cellule de commutation unique) sous trois aspects :

- L'encombrement des filtres grâce à l'élévation de la fréquence apparente et la baisse de l'amplitude des ondulations des signaux en entrée et en sortie.
- Les émissions électromagnétiques en baissant la fréquence de découpage tout en allongeant les temps de commutation sans perte de rendement.
- Le rendement en abaissant la fréquence de découpage et en raccourcissant les temps de commutation sans élévation des émissions électromagnétiques.

La solution Buck multiphase parallèles à commandes entrelacées répond ainsi à l'ensemble des problématiques soulevées.

Un convertisseur démonstrateur 5-phases a été construit sur la base des travaux théoriques de la thèse. L'étude du comportement dynamique du prototype démontre l'aptitude de la structure à répondre aux à-coups de charge. Les mesures sur le prototype ont permis d'identifier deux problèmes : Le premier, inhérent à la structure, concerne l'apparition d'une ondulation sous-harmonique à F_{DEC} du fait des inductances de sortie non « matchées » avec précision. Un système avec une forte ondulation des courants de phase est d'autant plus

sensible à un écart entre les valeurs des inductances. Ce point doit être pris en considération lors du dimensionnement du filtre de sortie. Le deuxième point concerne le rôle de l'électronique de la boucle de régulation dans la réponse du système à un à-coup de charge. Il s'avère que, si le filtre de sortie est un élément limitant, le caractère non idéal de la boucle de régulation (sa bande passante non infinie) a également un impact sur la capacité du système à contrer un changement brusque du courant de charge et éviter un dépassement de tension en sortie. Ces deux points soulèvent un seule et large problématique : la conception de la boucle de régulation, et des éventuelles boucles secondaires. En effet, on peut imaginer réduire l'ondulation sous-harmonique par l'intermédiaire du rapport cyclique des signaux de commande, ou du déphasage entre les signaux de commande de chaque phase. De plus, si le prototype utilise une puce de contrôle prévue pour un mode tension, l'idée d'implémenter une boucle en courant et tension est séduisante pour ce type d'application. En effet, dans le cas du Buck à cellule de commutation unique, la boucle en courant et tension permet une meilleure réjection des variations de la tension d'entrée (« line regulation »). Une forte réjection est nécessaire pour un convertisseur connecté en entrée à la batterie 12V automobile, potentiellement sujette à des transitoires de forte amplitude.

Les mesures des émissions conduites en entrée du prototype permettent de valider l'ensemble de l'étude du Chapitre 4. La structure 5-phases choisie permet d'atteindre des performances CEM élevées compatibles avec le gabarit de la norme IEC6196-4. Le rôle déterminant joué par le filtre d'entrée (filtre en Π) est mis en évidence. Cet aspect peut faire l'objet d'une étude plus approfondi : La modélisation du comportement du filtre, des éléments parasites de la carte PCB, et des éléments parasites du packaging est essentielle pour estimer les émissions conduites avec précision.

Une autre piste d'amélioration est l'utilisation d'inductances de sortie magnétiquement couplées dans le cadre d'une alimentation automobile faible puissance. Des travaux ultérieurs ont montré que leur utilisation permet de réduire les pertes en conduction dans les semiconducteurs et les pertes cuivres, liées à la composante alternative du courant de phase, en abaissant l'ondulation dans chaque phase.

Ces réflexions sont déjà dans l'esprit des concepteurs de Freescale à Toulouse. A court ou moyen terme, Freescale sera amené à développer un nouveau produit sur la base de l'ensemble des travaux de cette thèse. Il permettra d'adresser la montée en puissance des nouveaux microcontrôleurs utilisés dans l'automobile, avec la nécessité d'atteindre un niveau d'émissions EM très bas.

Annexes

Annexe 1 – Etude de l'enveloppe spectrale du courant en entrée des Buck ZVS half-wave et ZCS full-wave.

Etude spectrale du courant en entrée d'un convertisseur Buck « ZCS full-wave »

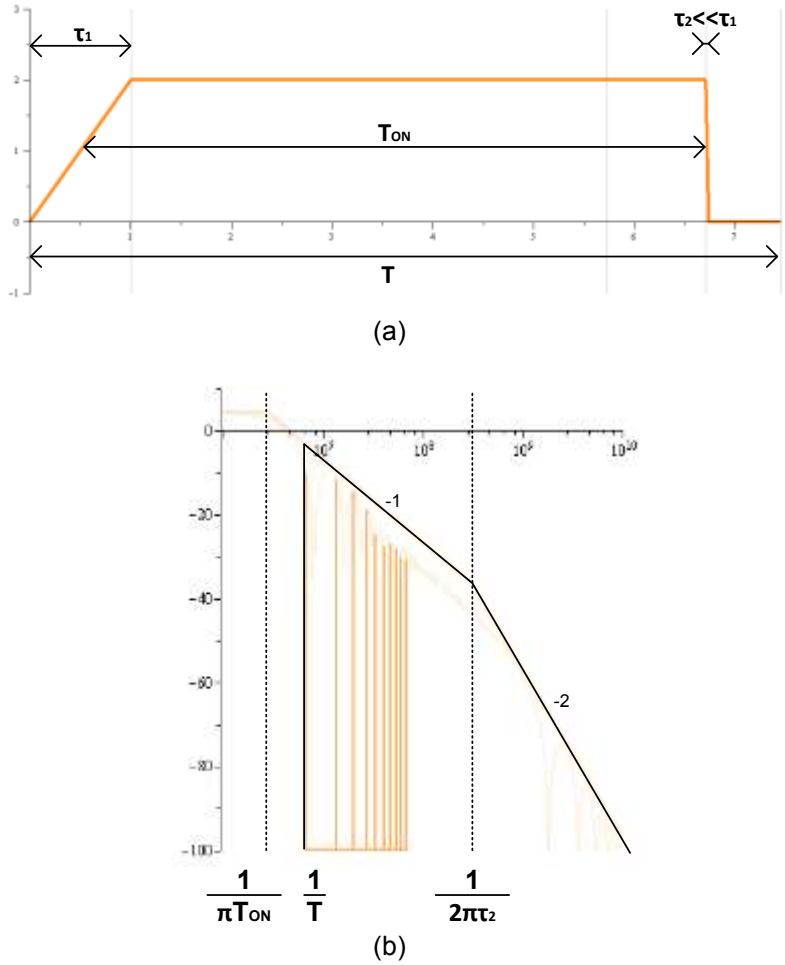


Figure 0-1 – (a) Forme d'onde du courant en entrée – « pire cas » étudié (courant de charge max, tension en entrée max) (b) Enveloppe spectrale théorique.

En entrée du convertisseur on observe un courant de forme « trapézoïdal irrégulier » : Le temps de montée dépend de la valeur de l'inductance L_R et de la tension en entrée V_{IN} (2.3.1.1 page 50). La valeur maximale du courant est celle du courant de charge. Le temps de descente est déterminé par l'entrée en conduction de la diode de roue libre *D*. Le temps de descente du courant est ainsi bien plus court que le temps de montée (Figure 0-1). Sur l'enveloppe spectrale de la Figure 0-1 on voit que c'est ce temps de descente qui détermine la fréquence de coupure d'ordre 2.

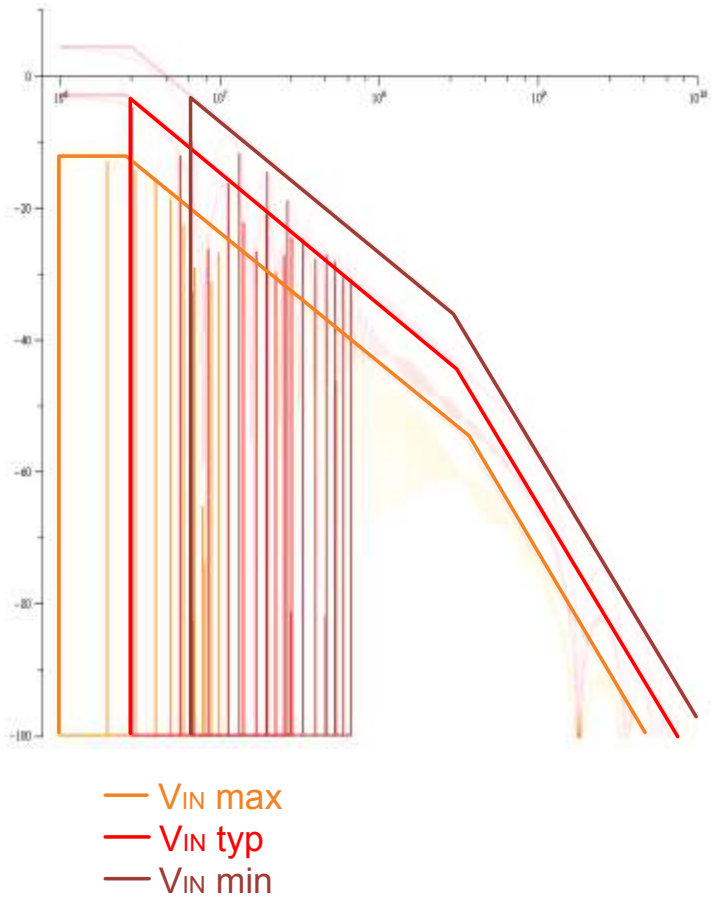


Figure 0-2 – Evolution de l'enveloppe spectrale du courant en entrée du convertisseur ZCS full-wave avec la tension en entrée.

Dans le cas du convertisseur à tension de sortie régulé, la fréquence des commutations du convertisseur ZCS full-wave dépend principalement de la tension en entrée V_{IN} (2.3.1.3 page 57). On observe ainsi un décalage de l'enveloppe spectrale vers des fréquences plus élevée lorsque la tension en entrée diminue (Figure 0-2).

Etude spectrale du courant en entrée d'un convertisseur Buck « ZVS half-wave ».

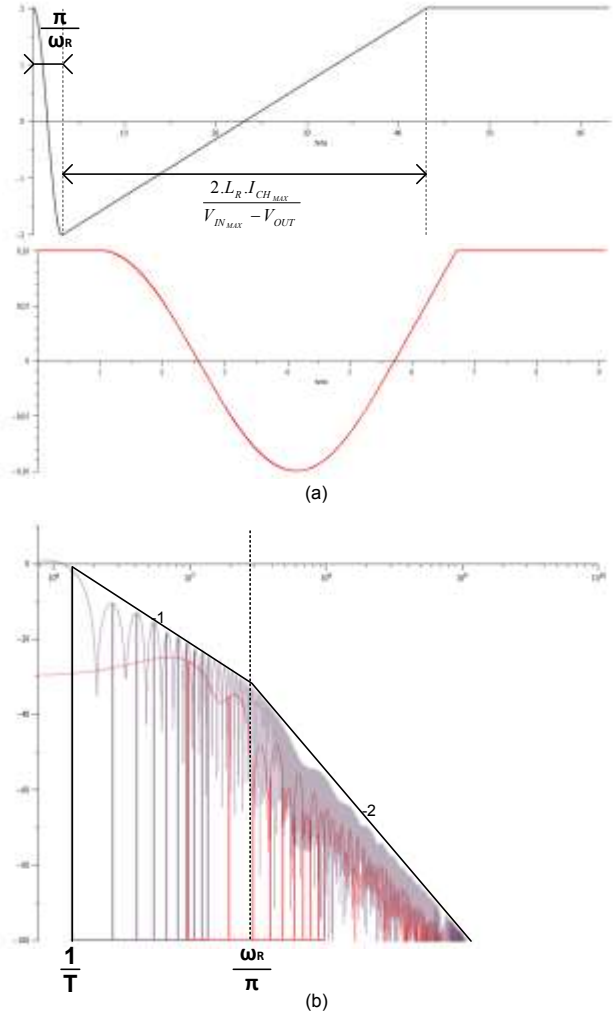


Figure 0-3 – ZVS half-wave (a) Forme d'onde du courant en entrée – « pires cas » étudiés (b) Enveloppes spectrales correspondantes (calcul Maple®).

En entrée du convertisseur ZVS half-wave on trouve le courant traversant l'inductance L_R. La valeur maximale atteinte est le courant de charge I_{CH}. Le signal présente une valeur minimale négative d'une amplitude $-I_{CH}$. Cette alternance négative présente une portion sinusoïdale (résonnance du circuit L_RC_R) et une portion « linéaire » (charge de l'inductance L_R) (2.2.1.1 page 32). Dans la Figure 0-3 on considère deux cas de fonctionnement limite : Le premier correspond à un cas d'amplitude maximale (courant de charge maximal) et de fréquence « élevée » (tension en entrée maximale). Ce cas est représenté en violet foncé dans la Figure 0-3. Le deuxième cas représenté en rouge correspond à l'atteinte de la fréquence de fonctionnement maximale (tension en entrée maximale, courant de charge minimal). On observe que ce cas est ici moins défavorable du point de vue spectral (amplitude du spectre moins importante) car l'amplitude du courant en entrée est très faible.

Du fait de l'amplitude pic à pic maximale égale à $2.I_{CH}$, les premiers harmoniques du spectre en violet sont à une amplitude relativement élevée. En revanche, du fait de l'absence de front de commutation, on remarque l'apparition d'une fréquence de coupure d'ordre 2 à une fréquence relativement faible, qui semble directement liée à la fréquence de résonnance du circuit L_RC_R.

Annexe 2 – Buck Multiphase - Exploitation des zéros d'ondulation en entrée/sortie

La Figure 0-4 décrit l'évolution de l'ondulation du courant de sortie d'un convertisseur Buck (simple-phase à 5 phases) en fonction du rapport cyclique, à V_{OUT} constant.

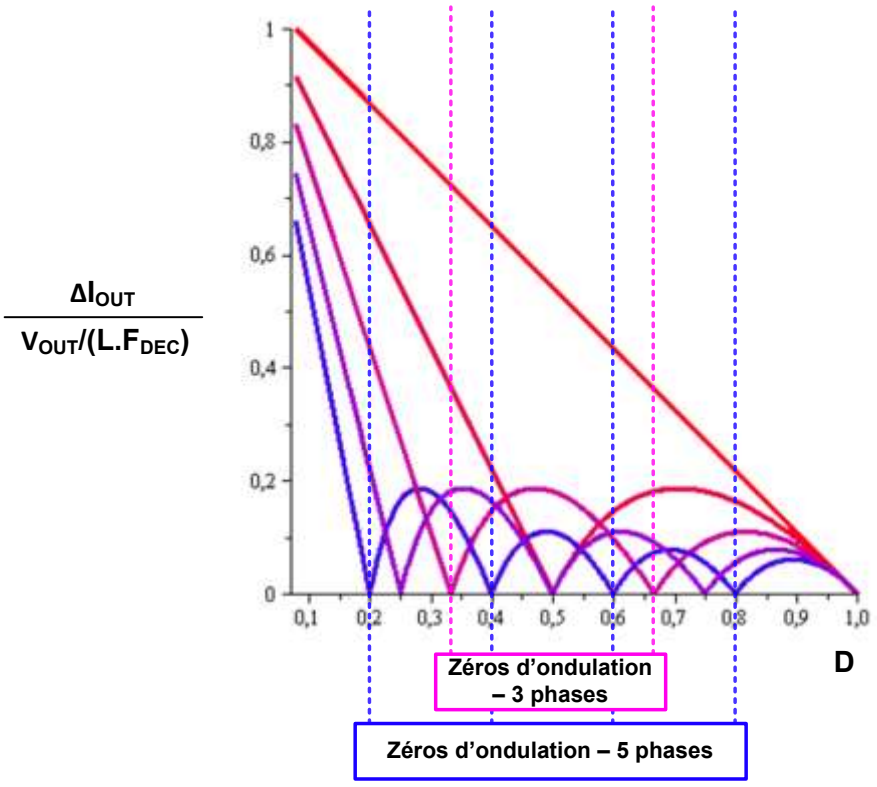


Figure 0-4 - Représentation relative des volumes des filtres - Buck simple et Buck 5 phases

Plus le nombre de phases est important plus on dispose de points de fonctionnement particuliers où l'ondulation s'annule. Ces points sont au nombre de N-1, et vérifient l'équation (3.35) sur le rapport cyclique D.

$$D = \frac{k}{N} \qquad (3.35)$$

Avec $k \in \{1..N-1\}$

Si l'on a la maîtrise de V_{IN}, on est en mesure de faire fonctionner le convertisseur en permanence sur un zéro d'ondulation, ce qui permet de se libérer des contraintes sur C (sortie) en régime permanent. Ce constat inspire l'idée d'une conversion en deux étapes (deux convertisseurs en cascade) pour ajouter un degré de liberté qui permettrait d'avoir en sortie une ondulation nulle quel que soit V_{IN}.

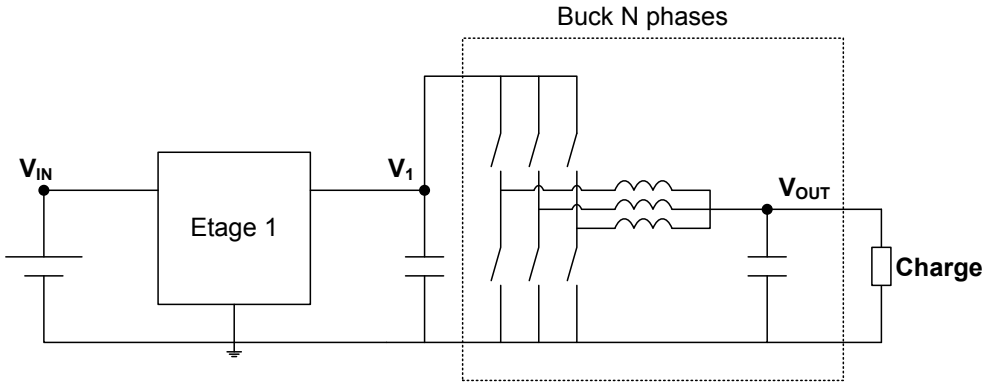


Figure 0-5 - Conversion en deux étape avec annulation de l'ondulation en sortie (Régime permanent)

En effet, il suffit de générer en entrée d'un convertisseur Buck N-phase une tension intermédiaire V_1 correspondant à l'un des N-1 points où un zéro d'ondulation apparaît (Figure 0-5). Les tensions V_1 possibles sont exprimées par l'équation (3.36). Cette idée est brevetée [3-8], mais ce n'est pas le cas de l'idée « dual » symétrique, qui consisterait à utiliser un premier convertisseur Boost sur son (ou ses) zéro(s) d'ondulation, avec un second étage de type Buck pour réguler la tension de sortie (Figure 0-6).

$$V_1 = \frac{N.V_{OUT}}{k} \tag{3.36}$$

Avec $k \in \{1..N-1\}$

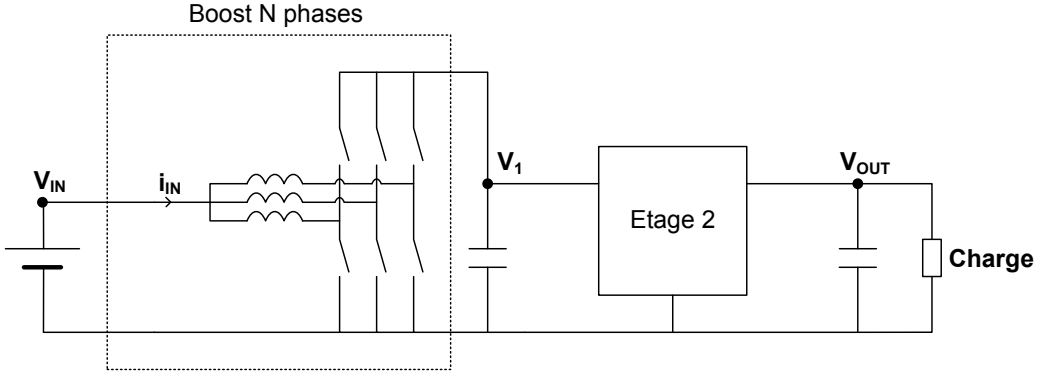


Figure 0-6 - Conversion en deux étape avec annulation de l'ondulation en entrée (Régime permanent)

Le convertisseur de la Figure 0-6 permet l'annulation de l'ondulation du courant en entrée i_{IN}, somme des courants dans les inductances du Boost. Pour cela il faut que le rapport cyclique du Boost, D_1, suive la condition de l'équation (3.37). On a alors une tension intermédiaire V_1 qui suit l'équation (3.38).

$$D_1 = 1 - \frac{k}{N} \tag{3.37}$$

Avec $k \in \{1..N-1\}$

$$V_1 = \frac{N.V_{IN}}{k} \tag{3.38}$$

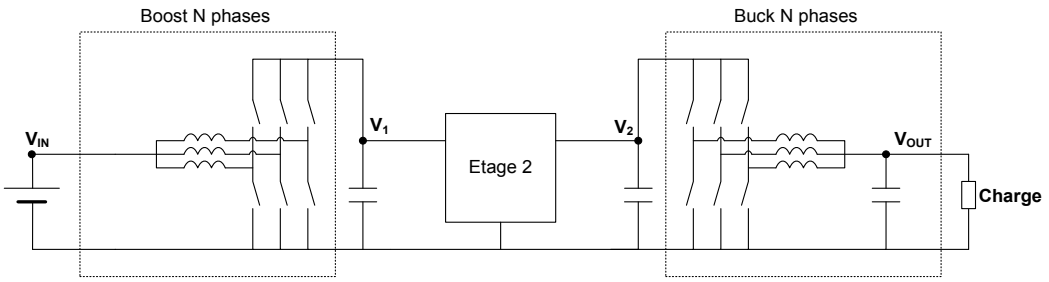


Figure 0-7 - Conversion en trois étapes avec annulation de l'ondulation en entrée et en sortie (Régime permanent)

Dans tous les cas, l'annulation de l'ondulation concerne soit l'entrée soit la sortie, à moins de considérer un troisième étage de conversion (Figure 0-7). Ce troisième étage de conversion autorise l'ajout d'un nouveau degré de liberté à travers la tension intermédiaire V_2, qui permet l'annulation de l'ondulation du courant en sortie (équation (3.39)).

$$V_1 = \frac{N.V_{IN}}{k} \tag{3.39}$$

Avec $k \in \{1..N-1\}$

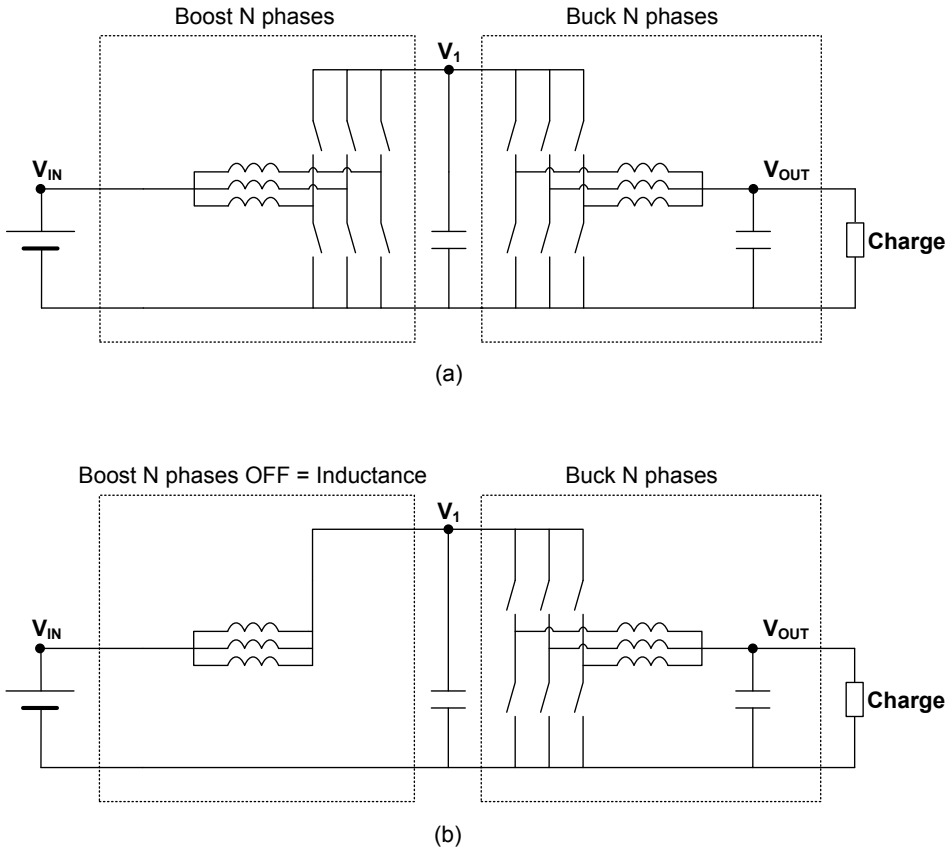


Figure 0-8 – (a) Convertisseur Boost N phases / Buck N phase (b) Mode Boost OFF

La solution Boost multiphase - Buck multiphase (Figure 0-8) peut être envisagée sous l'angle de la Figure 0-6 avec annulation de l'ondulation en entrée ou sous l'angle de la Figure

0-5 avec annulation de l'ondulation en sortie. Elle et est attirante lorsque le cahier des charges impose un mode de fonctionnement survolteur pour pallier à une baisse possible de la tension en entrée sous la tension de sortie à fournir.

On peut alors imaginer un système qui profite des avantages liés à la « parallélisation » en sortie (avec tous les avantages décrits dans l'étude du dimensionnement des filtres), plus un Boost à N phases parallèles entrelacées en entrée qui ne fonctionne que quand la tension en entrée est trop faible, et sur un zéro d'ondulation, suivant le principe de la Figure 0-6. Une configuration Boost OFF se rapprochant d'une configuration filtre en Π suivi du Buck (Figure 0-8) reste possible (rapport cyclique nul), et les harmoniques à basse fréquence apportées par le Boost sont théoriquement nulles.

On peut également imaginer un système qui profite des avantages liés à la « parallélisation » en entrée, plus l'annulation de l'ondulation en sortie lorsque le Boost fonctionne pour placer la tension intermédiaire sur un zéro du Buck N phases suivant le principe de la Figure 0-5.

Cependant l'annulation de l'ondulation concerne toujours le régime permanent. Tout transitoire sur les variables externes (courant de charge, tension en entrée) écarte momentanément le système de son point particulier. Le gain sur les composants externes de filtrage (point de vue basse-fréquence) ne concerne donc pas les contraintes imposées en régime transitoire. Il est également impossible de savoir comment la multiplication des étages, et donc des commutations, impacte les perturbations harmoniques à haute fréquence (Chapitre suivant, point de vue haute-fréquence) issues des fronts de commutation. L'étude des performances (filtrage et CEM 150kHz-1GHz) d'une structure Boost 4-phases suivi d'un Buck 5-phases est envisagée expérimentalement postérieurement aux travaux de cette thèse.