THESE DE DOCTORAT

DE L'ECOLE NORMALE SUPERIEURE DE CACHAN

Présentée par

Ghania BELKACEM-BELDI

Pour obtenir le grade de

DOCTEUR DE L'ECOLE NORMALE SUPERIEURE DE CACHAN

Domaine :

ELECTRONIQUE - ELECTROTECHNIQUE - AUTOMATIQUE

Sujet de la thèse :

CONTRIBUTION A L'ETUDE DE L'EFFET DU VIEILLISSEMENT DE MODULES DE PUISSANCE SUR LEUR COMPORTEMENT ELECTROTHERMIQUE.

Thèse présentée et soutenue à Cachan le 23 juin 2014 devant le jury composé de :

Dominique PLANSON	Professeur, INSA de Lyon	Rapporteur
Patrick TOUNSI	Maître de conférence, INSA de Toulouse	Rapporteur
Eric LABOURÉ	Professeur, Université Paris Sud, LGEP	Examinateur
Laurent DUPONT	Chargé de recherche, LNT IFSTTAR	Examinateur
Stéphane LEFEBVRE	Professeur, CNAM Paris, SATIE	Co-Directeur de thèse
Pierre-Yves JOUBERT	Professeur, Université Paris Sud, IEF	Co-Directeur de thèse

Laboratoire des Systèmes et Applications des Technologies de l'Information et de l'Energie (SATIE)
ENS CACHAN/CNRS/UMR 8029
61 avenue du Président Wilson 94235 Cachan Cedex, FRANCE

A mes parents

A Samir mon mari

Remerciements

Ma thèse de doctorat s'est déroulée dans le laboratoire SATIE à l'Ecole Normale Supérieure de Cachan, j'adresse mes remerciements à M. Pascal LAZABAL (directeur de laboratoire SATIE), et M. François COSTA (responsable du pôle CSEE du SATIE) pour m'avoir accueilli au sein de ce laboratoire.

Mes remerciements s'adressent en premier lieu à mes encadrants, Stéphane LEFEBVRE et Pierre-Yves JOUBERT pour lesquels je présente ma profonde gratitude. Je les remercie pour leur encadrement, et leur savoir faire scientifique qui m'ont aidé à réaliser les travaux présentés dans ce manuscrit et m'ont permis d'évoluer tout au long de ces années de thèse.

J'exprime ma reconnaissance à M. Dominique PLANSON, Professeur à INSA de Lyon, et M. Patrick TOUNSI, Maître de conférences, à INSA de Toulouse, pour avoir accepté de rapporter sur mon manuscrit.

Je tiens aussi à remercier les autres membres du jury ayant accepté de participer à l'évaluation de ce travail : Eric LABOURE, Professeur, à l'Université Paris XI, et Laurent DUPONT, Chargé de recherche, au LTN IFSTTAR.

Laurent DUPONT, je le remercie également pour toute son aide précieuse dans l'utilisation de la caméra IR pour les mesures thermiques.

Je remercie Mounira BOUARROUDJ, pour tous ses conseils pour l'utilisation de COMSOL et pour les mesures électriques.

Je remercie aussi M. Denis LABROUSSE, pour son aide sur l'aspect expérimental pour la mesure indirecte de la température.

Merci à toute l'équipe du CNAM pour leur aide et l'accueil chaleureux lors de mes passages pour réaliser mes expériences, je pense particulièrement à Gilles Rostaing.

Je remercie également toutes les personnes du SATIE et de l'équipe TIM que j'ai côtoyé pendant ma thèse. Je pense tout d'abord aux doctorants que j'ai eu à côté de moi pendant une longue période: Gayathri MASILAMANY, Xi ZHOU, Leyla ARIOUA, Lilia GALAI, Emna BEN SADRINE, Dhoha OTHMAN, Tien Anh NGUYEN, Nidal BOUCENNA, Jonathan BOSSE, Tarek MENNI, Maxime BOIZARD.

Merci également aux permanents de l'équipe : Eric VOURC'H, Jean-Pierre BARBOT, pour l'ambiance qu'ils portent au sein des locaux de l'équipe TIM du SATIE.

Je voudrais témoigner ma sincère reconnaissance aux personnels administratifs du SATIE, Mme. Sophie ALBERT, Mme. Béatrice BACQUET, leurs aides administratives m'ont grandement facilité la vie dans toute la durée de ma thèse. Sans oublié le personnel informatique, M. Dominique BACH, et M. Gwénaël ROBIN, pour toute leur aide.

Enfin, je remercie ma famille et ma belle famille pour leurs soutiens. Je remercie mes parents, sans qui je ne serais pas arrivée jusque là.

Je ne peux pas terminer mes remerciements sans remercier Samir mon mari qui a su être à l'écoute au court de ces années de thèse et m'a soutenu sans relâche jusqu'au bout, je le remercie pour sa gentillesse, sa patience et son courage.

TABLE DES MATIERES

TABLE DES MATIERES 6
TABLE DES ABREVIATIONS ET DES SYMBOLES 8
LISTE DES FIGURES 14
LISTE DES TABLEAUX 22
INTRODUCTION GENERALE 23

Chapitre I : Etat de l'art sur la technologie des modules MOSFET de puissance

I.1 Introduction 27
I.2 Structure des composants et modules de puissance 27
I.3 Rappel sur les MOSFETs de puissance 29
I.3. 1 La structure MOS 29
I.3. 2 Comportement statique 30
I.3.2. 1 Etat bloqué 30
I.3.2. 2 Etat passant 30
I.3. 3 Comportement dynamique 31
I.3.3. 1 Capacités parasites 31
I.3.3. 2 Éléments inductifs 33
I.3.3. 3 Diode intrinsèque 33
I.3. 4 Transistor à super-jonction CoolMOS 34
I.3.4. 1 Présentation 34
I.3.4. 2 Avantages et inconvénients des transistors COOLMOS 35
I.3. 5 Influence de la température sur les caractéristiques d'un MOSFET 36
I.3.5. 1 Mobilité des porteurs 36
I.3.5. 2 Concentration intrinsèque 37
I.3.5. 3 Résistance à l'état passant « R_{DSon} » 38
I.3.5. 4 Tension d'avalanche 39
I.3.5. 5 Tension de seuil et transconductance 39
I. 4 Analyse thermique des composants de puissance 40
I.4. 1 Différents modes de transfert de la chaleur 40
I.4. 2 Résistance thermique 42
I.4. 3 Équivalence entre grandeurs électriques et grandeurs thermiques 42
I. 5 Phénomènes électrothermiques en électronique de puissance 43

I.5. 1 Couplage électrothermique dans les composants de puissance 43
I.5. 2 Conséquences des effets électrothermiques 44
I.5. 3 Constantes de temps électriques et thermiques 44
I. 6 Défaillance des modules MOSFETs et IGBTs 45
I.6. 1 Contraintes thermiques imposées aux composants de puissance 45
I.6. 2 Les différents modes de défaillance 46
I.6.2. 1 Fractures et levées des fils de bonding 46
I.6.2. 2 Fissurations dans la brasure 46
I.6.2. 3 Fractures dans la céramique 47
I.6.2. 4 Dégradations (reconstruction) de la couche de métallisation 48
I.6. 3 Indicateurs de vieillissement pour le diagnostic de composants à semi-conducteur de puissance 49
I.6.3. 1 Chute de tension à l'état passant (VCE) 50
I.6.3. 2 Résistance de la métallisation (R_{AL}) 53
I.6.3. 3 Résistance thermique (Rth) 54
I. 7 Conclusion 55

Chapitre II : Modélisation électrothermique 2D distribuée

II. 1 Introduction 57
II. 2 Modélisation électrothermique 2D distribuée 57
II.2. 1 Méthodes de modélisation électrothermique 57
II.2.1. 1 Méthode directe 58
II.2.1. 2 Méthode de relaxation 58
II.2. 2 Exemples de modèles électrothermiques existants 59
II. 3 Présentation du modèle électrothermique 2D réalisé 62
II.3.1 Présentation du composant utilisé comme support pour l'étude 62
II.3. 2 Discrétisation de la puce 64
II.3. 3 Modèle thermique 68
II.3.3. 1 Géométrie 68
II.3.3. 2 Formulation et localisation des pertes 69
II.3.3. 3 Conditions aux limites 71
II.3.3. 4 Résolution du modèle thermique 72
II.3. 4 Modèle électrique de la puce 76
II.3.4. 1 Equations du courant dans la puce 77

II.3.4. 2 Discrétisation de la puce 79
II.3.4. 3 Formulation du modèle électrique de la puce 81
II.3.4. 4 Paramètres électriques du modèle 87
II.3. 5 Modèle du circuit 89
II.3.5. 1 Modélisation en régime de commutation 89
II.3.5. 2 Modélisation en régime de conduction 90
II.3.5. 3 Modélisation en régime de court-circuit 91
II.3.5.4 Simulation du transistor en mode de commutation sans couplage électrothermique 91
II.3. 6 Couplage électrothermique 93
II.3.6. 1 Principe du couplage électrothermique 93
II.3.6. 2 Prise en compte des couplages électrothermiques 94
II. 4 Résultats des simulations électrothermiques 95
II.4. 1 Validation du modèle thermique 96
II.4.1. 1 Conditions aux limites 96
II.4.1. 2 Maillage de la structure simulée sous COMSOL Multiphysics 96
II.4.1. 3 Maillage de la structure simulée sous CAST3M 97
II.4.1. 4 Comparaison des résultats 98
II.4. 2 Régime de conduction 99
II.4. 3 Régime de court-circuit 102
II. 5 Simulation d'un état vieilli de la métallisation d'aluminium 107
II.5. 1 Régime établi de conduction 107
II.5. 2 Régime de court-circuit 108
II.5. 3 Comparaisons entre les résultats à l'état neuf et à l'état vieilli 111
II.5. 4 Conclusion sur les résultats de simulation pour une puce à l'état vieilli 113
II. 6 Validation du modèle électrothermique 113
II. 7 Conclusion 116

Chapitre III : Mesure et estimation de la réponse transitoire en température des puces et effet du vieillissement.

III. 1Introduction 118
III. 2 Mesure directe de la température d'une puce à l'aide d'une caméra IR 119
III.2. 1 Introduction générale sur la thermographie infrarouge 120
III.2. 2 Loi fondamentale du rayonnement thermique 120
II.2.2. 1 Luminance 120

II.2.2. 2 Emissivité 121
III.2. 3 Thermographie infrarouge pour les tests non-destructifs 121
III.2. 4 Mesures par thermographie infrarouge 122
III.2.4. 1 Chaîne radiométrique et principe de fonctionnement d'une caméra IR 122
III.2.4. 2 Banc expérimental 124
III.2.4. 3 Temps d'intégration 125
III.2. 5 Mise en œuvre d'une méthodologie pour mesure rapide à l'aide d'une caméra IR 128
III.2.5. 1 Principe d'acquisition de la caméra : 128
III.2.5. 2 Méthodologie adoptée pour la mesure de la température en régime de court-circuit: . 129
III.2. 6 Techniques de traitement des images thermiques issues de la caméra IR 130
III.2.6. 1 Problèmes inverses 130
III.2.6. 2 Méthodes de déconvolution utilisées dans cette thèse 131
III.2. 7 Application des méthodes pseudo-inverse et de Wiener sur les résultats simulés et les résultats expérimentaux 133
III.2.7. 1 Simulations thermiques réalisées à l'aide du logiciel COMSOL Multiphysics 133
III.2.7. 2 Application des méthodes pseudo-inverse et Wiener sur les résultats simulés 137
III.2.7. 3 Application de la méthode Wiener sur des résultats expérimentaux 142
III.2. 8 Conclusion 144
III. 3 Calcul de la température de jonction d'un module de puissance en connaissant la réponse impulsionnelle (RI) du système 145
III.3. 1 Problématique 145
III.3. 2 Méthode DSF (Décomposition en Série de Fourier) 145
III.3.2. 1 Calcul de la réponse impulsionnelle en utilisant les résultats obtenus en simulation thermique 146
III.3.2. 2 Calcul de la sortie du système en utilisant la fonction de transfert estimée 148
III.3.2. 3 Analyse des résultats des simulations 151
III. 4 Méthode par extraction de paramètres RC 151
III.4. 1 Définition des réseaux RC 152
III.4.1. 1 Réseau de Foster 152
III.4.1. 2 Réseau de Cauer 153
III.4. 2 Identification des paramètres RC 154
III.4.2. 1 Identification des paramètres RC du réseau Foster 154
III.4.2. 2 Illustration n°1 : Identification à partir d'une réponse obtenue par un modèle éléments finis d'un assemblage simplifié [OUS13]. 158
III.4.2. 2.1 Fonction cumulative 160
III.4.2. 2.2 Fonction différentielle 161

III.4.2. 3 Illustration n°2 : Identification à partir d'une réponse obtenue par un modèle éléments finis d'un assemblage d'un module de puissance intégrant dans puces COOLMOS^{TM} 600V ... 162
III.4. 3 Etude simulée du vieillissement d'un module de puissance 167
III.4.3. 1 Effet du vieillissement de la brasure puce/DCB 168
III.4.3. 2 Effet du vieillissement de la brasure DCB/semelle 173
III.4.3. 3 Conclusion sur la partie vieillissement 176
III. 5 Conclusion 176
CONCLUSION GENERALE ET PERSSPECTIVES 178
REFERENCES BIBLIOGRAPHIQUES 181
Résumé 184

TABLE DES ABREVIATIONS ET DES SYMBOLES

Grandeurs électriques

Symbole	Grandeur	Valeur	Unit
C_{OX}	Capacité surfacique de l'oxyde de Silicium		$F.cm^{-2}$
e	épaisseur de la cible		m
f	Fréquence		Hz
I_{CC}	Courant de court-circuit		A
i_D	Courant de Drain		A
I_{DSat}	Courant de saturation		A
J	Densité de courant		$A.m^{-2}$
σ	Conductivité électrique		
K_P	Transconductance		S
L_0	Coefficient de Lorenz	$2{,}3.10^{-8}$	$V^2.K^{-2}$
N_A	Concentration des atomes accepteurs		cm^{-3}
N_D	Concentration des atomes donneurs		cm^{-3}
n_i	Concentration intrinsèque		cm^{-3}
q	charge élémentaire	$1{,}6.10^{-19}$	C
R_{acc}	Résistance apparente de la couche accumulée en surface sous la grille		Ω
R_{Al}	Résistance d'aluminium de la métallisation		Ω
R_d	Résistance de « drift »		Ω
R_D	Résistance de Drain		Ω
R_{DSON}	Résistance à l'état passant		Ω
R_S	Résistance de source		Ω
t	Temps		seconde
V_{FB}	Tension de bande plate		V
V_{CE}	Tension Collecteur Emetteur		V
V_{ds}	Tension Drain Source		V
V_{gd}	Tension Grille Drain		V
V_{gs}	Tension Grill Source		V
V_{th}	Tension de seuil		V
μ_n	Mobilité de l'électron		$cm^2.V^{-1}.s^{-1}$
μ_p	Mobilité du trou		$cm^2.V^{-1}.s^{-1}$
ρ	Résistivité électrique		Ω.m

Grandeur mécanique, thermique et diverse

Symbole	Grandeur	Valeur	Unit
CTE	Coefficient de dilatation thermique		K^{-1}
R_{th}	Résistance thermique		$K.W^{-1}$
$R_{th(jonction_boite)}$	Résistance thermique entre la jonction et la semelle		$K.W^{-1}$
$R_{th(jonction_eau)}$	Résistance thermique entre la jonction et le radiateur		$K.W^{-1}$
T	Température absolue		K
T_C	Température de la semelle		K
$T_{eau_entrée}$	Température de l'eau entrant au radiateur		K
T_{eau_sortie}	Température de l'eau sortant du radiateur		K
T_j	Température de la jonction		K
T_{jmax}	Température maximale de la jonction		K
ΔT	Amplitude d'un cycle thermique		K
ΔT_j	Variation de la température de jonction		K
k	Conductivité thermique		$W.m^{-1}.K^{-1}$
Z_{th}	Impédance thermique		$K.W^{-1}$

Abréviation

2D	Deux Dimensions
3D	Trois Dimensions
COOLMOS	Superjunction MOSFET
CTE	Coefficient de dilatation thermique (Coefficient of Thermal Expansion)
DCB	Direct Copper Bonded
DSF	Décomposition en Série de Fourier
EF	Eléments Finis
IGBT	Transistor bipolaire à grille isolée (Insulated Gate Bipolar Transistor)
IR	Infra-rouge
JFET	Transistor à effet de champ de jonction (Junction Field Effect Transistor)
MEB	Microscope Electronique à Balayage
MOS	Métal-Oxyde-Semi conducteur (Metal Oxide Semiconductor)
MOSFET	Transistor à effet de champ Métal-Oxyde-Semi conducteur (Metal Oxide Semiconductor Field Effect Transistor)
RSB	Rapport de Signal sur Bruit
VDMOS	Vertical Double Diffused MOSFET

LISTE DES FIGURES

Chapitre I

Figure I. 1 : Exemples de composants unipolaire ((a) VDMOS) et bipolaire ((b) IGBT) [AlA11]..... 28
Figure I. 2 : (a) Photographie d'un module de puissance intégrant des puces COOLMOS spécifiquement réalisé pour le laboratoire, (b) structure d'un module de puissance [KHA10]. 29
Figure I. 3 : Structure Métal – Oxyde – Semi-conducteur. 29
Figure I. 4 : (a) Schéma d'une puce de Transistor MOS de puissance [LEF04] et (b) symbole du Transistor MOS. 30
Figure I. 5 : Effet capacitif. 31
Figure I. 6 : Mise en évidence de la connectique interne sur un boîtier de type D2PAK. 33
Figure I. 7 : Modélisation à l'aide d'éléments discrets du comportement dynamique du transistor MOSFET. 34
Figure I. 8 : (a) Structure d'un transistor MOSFET standard et d'un transistor SJ MOSFET (COOLMOS) [INF]. 35
Figure I. 9 : Résistance spécifique en fonction de la tension de blocage [INF]. 36
Figure I. 10 : Mobilité fonction de la température pour les électrons et les trous dans le silicium et dans le 4H-SiC [BAL08]. 37
Figure I. 11 : Concentration intrinsèque fonction de la température [DIA12]. 38
Figure I. 12 : Localisation des différentes composantes résistives dans un MOSFET vertical 38
Figure I. 13 : Conduction de la chaleur dans un barreau..... 41
Figure I. 14 : Rayonnement de la chaleur. 41
Figure I. 15 : Convection de la chaleur. 41
Figure I. 16 : La représentation des résistances thermiques d'un composant de puissance. 42
Figure I. 17 : Illustration du couplage électrothermique dans les semi-conducteurs. 44
Figure I. 18 : Illustration de la différence d'échelle entre les constantes de temps électrique et thermique. 45
Figure I. 19 : Fracture et levée des fils de bonding [BOU08]. 46

Figure I. 20 : Différents types de dégradations au niveau de la brasure : (a) Fissuration d'une brasure sans plomb entre le DCB et la semelle, (b) Apparition de cratères au niveau de la brasure sous la puce [BOU08]. 47

Figure I. 21 : Apparition de fissures dans la céramique sous la métallisation après un cyclage thermique passif variant de -30°C a 180°C [DUP06]. 48

Figure I. 22 : Dégradations de la couche de métallisation après vieillissement [PIE10]: a) Après 500 cycles. b) Après 11000 cycles. c) Après 29000. d) Dégradation complète de la couche de métallisation 1,15J / Cycle Après 32000 cycles..... 48

Figure I. 23 : Forme d'onde du courant I_{CC} et de la tension V_{CE} au dernier cycle de court-circuit de la défaillance (600V NPT IGBT, U = 400V, N = 33661 court-circuit) [ARA08]..... 49

Figure I. 24: Test de cyclages de puissance sur deux modules de IGBT 600V-200A (PWM9 et PWM11) et l'évolution de V_{CE} (I = 100A, T_j = 125°C) [SME12]. 50

Figure I. 25 : (a) Courbes de robustesse, IGBT NPT 600V. (b) évolution de la chute de tension V_{CE} pendant la répétition de court-circuit [ARA08]. 51

Figure I. 26 : (a) Evolution du courant de court-circuit I_{CC} pendant le vieillissement. (b) Variation du courant de court-circuit I_{CC} et de la chute de tension V_{CE} en fonction de nombre de cycle de vieillissement. [ARA08]. 51

Figure I. 27 : (a) Courants de court-circuit $\boldsymbol{Icc}$mesurés avant et après vieillissement [PIE10]. (b) courants de court-circuit $\boldsymbol{Icc}$ simulés avant et après vieillissement [MOU14]..... 52

Figure I. 28 : (a) Image de la couche de la métallisation en aluminium avant le vieillissement, (b) et après 24600 court-circuits [ARA08]..... 52

Figure I. 29 : Dégradation de fil bonding : Rupture autour du contact bond-wire (a), levée de fil-bonding après la défaillance (b) [ARA08]..... 52

Figure I. 30 : Evolution de la résistance de la couche d'aluminium en cours de vieillissement [ARA08]. 53

Figure I. 31 : Dégradation de la couche de métallisation, l'évolution de la résistance de l'aluminium et du courant de saturation [PIE10]. 53

Figure I. 32 : Evolution de la résistance thermique entre jonction et eau [BOU07]. 55

Chapitre II

Figure II. 1: Modélisation électrothermique simplifiée d'un composant de puissance [WÜN96]. 57

Figure II. 2: Méthode directe [WÜN96]. 58

Figure II. 3 : Méthode de relaxation [WÜN96]. 59

Figure II. 4 : Modèle électrothermique utilisant la méthode directe [KRE05]. 60
Figure II. 5: Variation du rapport V/I simulé: (a) Dans la couche active pour V_{GS} = 12V et (b) pour le substrat fortement dopé. 60
F**igure II. 6 :** Modèle électrothermique utilisant la méthode de relaxation [WÜN97]. 61
Figure II. 7: (a) Photographie d'une puce de puissance COOLMOS, vue de dessus. (b) Description 3D simplifiée de la distribution du courant dans la puce et son environnement. 62
Figure II. 8 : Simplification du modèle du COOLMOS en régime de conduction. 63
Figure II. 9: (a) Symbole du Transistor MOS, et (b) Observation en coupe d'une puce de transistor MOS de puissance montrant différentes cellules élémentaires. 64
Figure II. 10:(a) Modèle électrique 3D distribué, (b) Modèle thermique 3D distribué. 65
Figure II. 11 : Coupe transversale de la puce au niveau du module de puissance 65
Figure II. 12: (a) Modèle électrique 2D distribué. (b) Représentation électrique simplifiée d'une cellule élémentaire. 66
Figure II. 13 : Modèle thermique EF 2D distribué. 66
Figure II. 14 : Schéma représentant les différentes étapes suivies pour la simulation thermique. 67
Figure II. 15 : Dissipation de puissance supposée homogène dans l'épaisseur de la puce 70
Figure II. 16 : Représentation simplifiée des pertes dans la métallisation en aluminium de source et dans le silicium. 70
Figure II. 17 : Modèle thermique, conditions aux limites et localisation des sources de puissance volumiques. 72
Figure II. 18 : Maillage du modèle thermique. 76
Figure II. 19 : Discrétisation de la puce en plusieurs cellules élémentaires. 77
Figure II. 20 : Evolution du courant de CC (Icc) pour différentes valeurs de Vgs. 78
Figure II. 21: Traceur de caractéristiques Tektronix 371A. 79
Figure II. 22: Comparaison entre Id mesuré et modèle afin de calculer Kp et $Vth0$ à 25°C. 79
Figure II. 23: Représentation de l'effet de la circulation du courant dans la métallisation sur la variation du potentiel de source. 80
Figure II. 24 : Modélisation à l'aide d'éléments discrets du comportement dynamique du transistor MOSFET. 80
Figure II. 25 : Schéma électrique équivalent pour une cellule. 81
Figure II. 26 : Circuit électrique équivalent pour deux cellules, les fils Kelvin de source et de source de puissance étant ici confondus. 82
Figure II. 27 : Circuit électrique équivalent pour quatre cellules. 85
Figure II. 28 : Vue de dessus de la puce avec 4 cellules élémentaires. 85
Figure II. 29 : Représentation géométrique de la couche de métallisation. 88
Figure II. 30: Allure simplifiée des formes d'ondes en régime de commutation. 90
Figure II. 31: Représentation des modes de commutation du transistor sous Matlab-Simulink**.** 90

Figure II. 32 : Différents modes de fonctionnement du transistor modélisés. 91
Figure II. 33: Commutations du transistor. 92
Figure II. 34: Zoom sur les transitions du transistor: (a) Transition de l'état OFF à l'état ON, (b) Transition de l'état ON à l'état OFF. 92
Figure II. 35: Principe de la mise en œuvre du couplage électrothermique. 94
Figure II. 36 : Principe du couplage électrothermique 94
Figure II. 37: Contrôle du modèle du transistor et couplage électrothermique. 95
Figure II. 38 : Modèle du composant de puissance montrant la localisation des températures simulées sur les N cellules élémentaires de la puce. 96
Figure II. 39 : Maillage fin de la structure simulée sous COMSOL Multiphysics. 97
Figure II. 40 : Maillage grossier de la structure simulée sous COMSOL Multiphysics. 97
Figure II. 41 : Maillage gossier utilisé dans le modèle thermique EF. 98
Figure II. 42: Comparaison température simulée sous CAST3M et sous COMSOL. 99
Figure II. 43: Régime de conduction, résultats des courants et des températures pour les trois modèles représentés par 1, 4 et 20 cellules élémentaires, (a) modèle_1 : 1 seule cellule, (b) modèle_2 : 4 cellules, (c) modèle_3 : 20 cellules. 100
Figure II. 44 : Distribution des températures Tn, des courants In et des tensions $Vgsn$ sur la largeur de la puce. (b) Répartition des températures Tn. (c) des courants In et (d) des tensions $Vgsn$ 101
Figure II. 45 : Tension Vds et courant Id lors d'un essai de court-circuit de 50µs (Vgs = 13V, $Tamb = 25°C$). 102
Figure II. 46 : Régime de court-circuit, variation du courant I_d et de la température en fonction du temps pour une seule cellule élémentaire selon le modèle de l'équation II. 29: (a) Variation du courant id et, (b) Variation de la température en fonction du temps. 103
Figure II. 47 : Comparaison du courant mesuré et du courant simulé sans prise en compte de la saturation du courant de court-circuit. 103
Figure II. 48 : Variation du courant id en fonction de la tension Vgs, modèle simplifié et caractéristique expérimentale. 104
Figure II. 49 : Résultats de la simulation électrothermique avec prise en compte de la limitation du courant de saturation pour quatre cellules: (a) Allure du courant Id et de la tension Vds en régime de court-circuit, (b) Comparaison entre courant simulé et mesure. 105
Figure II. 50 : Variation du courant et de la tension des quatre cellules en fonction du temps: (a) Courants In, (b) Températures Tn. 105
Figure II. 51 : Résultats de simulation en régime de court-circuit. (a) Résistances réduites $\boldsymbol{Rsn}$ et (b) Tensions $Vgsn$. 106
Figure II. 52 : Image MEB d'une puce distribuée. 106

Figure II. 53 : Représentation de l'évolution de la résistance réduite de la couche de métallisation en fonction du nombre de cycle, mise en évidence des différents phénomènes responsables de la dégradation de la métallisation [PIE10]..... 107
Figure II. 54 : Distribution de la température à l'interface puce/métallisation, (a) Avant vieillissement, (b) Après vieillissement..... 108
Figure II. 55 : Représentation du transistor COOLMOS avec les différents contacts..... 109
Figure II. 56: Résultats des simulations en régime de court-circuit après vieillissement. (a) Courants In. (b) Température Tn..... 109
Figure II. 57: Résultats des simulations en régime de court-circuit après vieillissement. (a) Tensions $Vgsn$. (b) Résistances Rsn..... 110
Figure II. 58 : Comparaison des tensions $Vgsn$ simulées après vieillissement et des tensions $Vgsn$ simulées à l'état neuf dans le cas d'une discrétisation sur 4 cellules..... 112
Figure II. 59 : Comparaison des courants Id total simulé après vieillissement et Id simulé à l'état neuf..... 112
Figure II. 60: Comparaison température de la cellule $N°4$ avant et après vieillissement..... 113
Figure II. 61: Schéma de principe de la mesure de la résistance de la couche de métallisation (méthode 4 points)..... 114
Figure II. 62 : Résultats de la température et du courant pour une durée de 50µs de CC, (a) Température, (b) Courant de court-circuit..... 115
Figure II. 63: Comparaison entre la température T calculée à partir de la mesure de la résistance de métallisation, T mesure interpolée et T simulée sous COMSOL..... 116

Chapitre III

Figure III. 1 : Schéma représentant les différentes étapes suivies pour le calcul de la sortie d'un système..... 119
Figure III. 2 : Schéma représentant le principe de la luminance d'une surface dS à une surface dS'..... 121
Figure III. 3 : Chaîne radiométrique..... 122
Figure III. 4 : Les différentes parties constituants une caméra IR..... 123
Figure III. 5: Chaine d'acquisition de données [DC019]..... 124
Figure III. 6 : Banc expérimental de court-circuit associé à la thermographie infrarouge..... 125
Figure III. 7: Sensibilité S dépendant du temps d'intégration [YAN06]..... 126

Figure III. 8 : DL en fonction du temps d'intégration. 127
Figure III. 9 : Températures correspondant aux DL ($Tint = 5\mu s$). 127
Figure III. 10 : Températures correspondant aux DL ($Tint = 100\mu s$). 127
Figure III. 11 : Principe d'acquisition de la caméra IR. 128
Figure III. 12 : Reconstitution du signal durant le court-circuit (20µs) 129
Figure III. 13 : Illustration de l'inversion d'un problème. 130
Figure III. 14 : (a) représentation des différents matériaux constituants le module de puissance étudié ici, (b) Photo de dessus d'un module de puissance COOLMOS 134
Figure III. 15 : Impédance thermique du composant de puissance SPW47N60C3 (COOLMOS^{TM} 600V). 135
Figure III. 16 : Simulation en régime établi de deux modules de puissance : (a) Module monté sur un refroidisseur par l'intermédiaire d'une couche de graisse. (b) Température imposée sur la surface inférieure de la semelle du module 136
Figure III. 17 : Puissance dissipée (injectée dans la puce) et température calculée sur la surface supérieure d'une puce de puissance lors d'une phase de court-circuit. 137
Figure III. 18 : Spectres de la température simulée, de la réponse impulsionnelle du système (type : porte et gaussienne), du produit de convolution et de la température déconvoluée. (a) Porte gaussienne, (b) Porte rectangulaire. 138
Figure III. 19 : Réponse impulsionnelle de la caméra IR sous formes: portes rectangulaire et gaussienne. 138
Figure III. 20 : Représentation du produit de convolution, de la température simulée et de la température déconvoluée par la méthode pseudo-inverse. 139
Figure III. 21 : Comparaison des résultats des températures déconvoluées avec la méthode pseudo-inverse pour deux paramètres de régularisation $\boldsymbol{\lambda}$. 140
Figure III. 22 : Représentation du produit de convolution, de la température simulée et de la température déconvoluée par la méthode Wiener. 141
Figure III. 23 : Comparaison des résultats des températures déconvoluées avec la méthode pseudo-inverse pour deux paramètres de régularisation λ 142
Figure III. 24 : Schéma représentant le sous échantillonnage pour la mesure de température à l'aide d'une caméra IR. 143
Figure III. 25 : Représentation de T-deconvoluée et DL mesuré par la caméra. 143
Figure III. 26 : Relation entre température et DL pour un temps d'intégration fixe (T_{int}= 25 µS) (source FLIR) 144
Figure III. 27 : Illustration du problème direct. 145
Figure III. 28 : (a) Vue de dessus d'un quart de la métallisation, (b) $T1$, $T2$, $T3$, $T4$ et P obtenues avec COMSOL. 146

Figure III. 29 : Amplitude de l'impédance thermique Zthen fonction de la fréquence. 147
Figure III. 30 : comparaison entre Zth obtenue en simulation et $Zth - estimée$ estimée sous forme polynomiale ($Zth_estimée$). a) Amplitude b) Phase. 148
Figure III. 31 : Comparaison entre la température reconstituée à partir de la fonction de transfert et la température simulée avec $P = 400W$, $Ton = 10ms$ et $T = 1s$. 150
Figure III. 32 : Comparaison entre la température reconstituée et la température simulée avec $P = 400W$, $Ton = 100ms$ et $T = 10s$. 150
Figure III. 33 : Réseau de Foster. 153
Figure III. 34 : Réseau de Cauer. 153
Figure III. 35 : Spectre des constantes de temps : (a) réseau d'éléments localisés, (b) réseau thermique distribué. 155
Figure III. 36 : Représentation des résistances thermiques en fonction des constantes de temps thermiques d'un système sur la base de la relation (III.40). 155
Figure III. 37 : Impédance thermique de l'assemblage. 159
Figure III. 38 : distribution spectrale $Ri(\tau i)$. 159
Figure III. 39 : Réseau de Cauer utilisé. 160
Figure III. 40 : Fonction de structure « cumulative » de la distribution spectrale $Ri(\tau i)$ représentée sur la Figure III. 38. 160
Figure III. 41: Fonction de structure « différentille » de la distribution spectrale $Ri(\tau i)$ représentée sur la Figure III. 38. 161
Figure III. 42 : Impédance thermique simulée du module de puissance COOLMOS 600V. 163
Figure III. 43 : Distribution spectrale $Ri(\tau i)$ Nit= 120.000 itérations. 163
Figure III. 44 : Distribution spectrale $Ri(\tau i)$ pour différents nombres d'itérations. Nit= 120.000, Nit= 720.000 et Nit= 1Million d'itérations. 164
Figure III. 45 : Réponse thermique indicielle du modèle RC comparée à celle du modèle élément finis. 166
Figure III. 46 : Fonction de structure « cumulative » de la distribution spectrale $Ri(\tau i)$ représentée sur la Figure III. 44.(c) pour 42 et 100 Cellules RC. 166
Figure III. 47 : Modèle simulé sous COMSOL avec un trou au niveau de la brasure1. 168
Figure III. 48 : Amplitude et phase de l'impédance thermique Z_{th} pour état neuf et vieilli (trou dans la brasure1). 168
Figure III. 49 : Comparaisons des deux distributions spectrales $Ri(\tau i)$ pour un composant neuf (courbe bleu) et un composant vieilli, trou dans la brasure1 (courbe rouge). 169
Figure III. 50 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge). 170
Figure III. 51 : Modèle simulé sous COMSOL avec un délaminage au niveau de la brasure1. 170

Figure III. 52 : Amplitude et phase de l'impédance thermique Zth du point $T1$ pour état neuf et état vieilli (délaminage de la brasure1)..... 171

Figure III. 53 : Comparaisons des deux distributions spectrales $Ri(\tau i)$ pour un composant neuf (courbe rouge) et un composant, vieilli délaminage de la brasure 1(courbe bleu). 172

Figure III. 54 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge). 172

Figure III. 55 : Amplitude et phase de l'impédance thermique Zth du point $T6$ pour état neuf et état vieilli (délaminage de la brasure1)..... 173

Figure III. 56 : Modèle simulé sous COMSOL avec un trou au niveau de la brasure2 entre substrat DCB et semelle. 174

Figure III. 57 : Amplitude et phase de l'impédance thermique Zth pour état sain et état dégradé (trou dans la brasure2). 174

Figure III. 58 : Comparaisons des deux distributions spectrales $Ri(\tau i)$ pour un composant sain (courbe bleu) et un composant dégradé, trou dans la brasure2 (courbe rouge). 175

Figure III. 59 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge). 175

LISTE DES TABLEAUX

Chapitre I

Tableau I. 1 : *Correspondance entre grandeurs physiques liées à la thermique et grandeurs électriques.* 42

Chapitre II

Tableau II. 1 : *Caractéristiques thermiques et géométriques* 68
Tableau II. 2 : *Paramètre*
s électriques du modèle [INF10]. 88
Tableau II. 3 : *Paramètres initiaux du modèle* 88

Chapitre III

Tableau III. 1 : *correspondance entre les temps d'intégrations et les plages des températures.* 126
Tableau III. 2 : *Température de référence et la plage des temps d'intégration correspondante.*..... 126
Tableau III. 3 : *Quelques valeurs de coefficient d'échange thermique [LAG].* 136
Tableau III. 4 **:** *Capacités et résistances thermiques représentant le module de puissance données par le fabriquant.* 154
Tableau III. 5 **:** *Dimensions et caractéristiques thermiques des matériaux constituants la structure étudiée.* 158
Tableau III. 6 : Comparaison des valeurs Rth et Cth issues de nos simulations et celles issues de la méthode présentée dans [OUS13]. 162
Tableau III. 7 : *Dimensions et propriétés des matériaux constituants le module étudié ici.* 162
Tableau III. 8 : *Valeurs des* Rth *,* Cth *et* τ *calculées à l'aide des relations (III. 55), (III. 56) et (III. 57).* 165

INTRODUCTION GENERALE

La baisse inéluctable des énergies fossiles et la prise en considération de plus en plus importante des risques liés à l'émission de gaz a effet de serre sur le climat et à la pollution due aux gaz résiduels issus de la combustion des hydrocarbures et leurs conséquences sur la santé, induisent dans le monde un effort important pour développer la production d'énergie alternative et réduire la consommation énergétique par les utilisateurs. Cet effort nécessite ainsi un usage rationnel de l'énergie en améliorant les rendements énergétiques, par exemple, des systèmes de propulsion des véhicules hybrides et électriques.

Dans les domaines tels que le ferroviaire et l'automobile, cette énergie transite par des modules de puissance à semi-conducteurs qui présentent d'excellentes propriétés électriques. Depuis la découverte et l'exploitation des composants à semi-conducteurs qui est considérée comme le début réel de l'électronique de puissance dans les années 1950, la miniaturisation des systèmes électroniques à hautes performances n'a eu de cesse de régir l'évolution des modules dans l'électronique de puissance. Cette tendance s'accélère encore avec une exigence toujours plus forte en termes d'intégration, de réduction de masse et de volume des convertisseurs d'électronique de puissance. Cette intégration toujours plus poussée de l'électronique de puissance induit une augmentation des densités de puissance dissipée et une plus grande difficulté de gestion de la thermique de ces convertisseurs fortement intégrés. Ces contraintes peuvent être contournées dès lors que les composants à semi-conducteur de puissance peuvent travailler à température plus élevée.

Les convertisseurs d'électronique de puissance, et en tout premier lieu les composants et modules de puissance à semi-conducteur peuvent être soumis à de sévères contraintes environnementales, et notamment thermique. La température ambiante peut atteindre 120°C dans des applications automobiles et jusqu'à 200°C en avionique avec de très fortes amplitudes de variation (jusqu'à -50°C environ dans le pire des cas pour l'aéronautique par exemple et de l'ordre de -40°C pour l'automobile. Les puces de puissance, sources de pertes voient leurs températures évoluer en fonction de l'évolution de la température ambiante, mais aussi des cycles de fonctionnement liés aux profils de mission de chaque application. Les variations de température qui résultent de ces différentes contraintes sont responsables des principaux modes de défaillance et limites d'utilisation des composants à semi-conducteur. Les défaillances sont ainsi majoritairement d'origine thermomécanique et résultent des différences de coefficients de dilatation thermique des différents matériaux utilisés dans ces assemblages.

La plupart des dégradations constatées se traduisent par une augmentation de la température, au sein du module de puissance, mais principalement et surtout au niveau de la puce ou de son environnement proche. Par exemple les dégradations proches des zones actives peuvent être liées (dégradation de la métallisation ou levée des fils de bonding) à la focalisation des lignes de courant qui entrainent l'apparition de points chauds. L'élévation locale de température qui en découle peut alors être responsable de phénomènes de second claquage ou d'emballement thermique.

Dans ce contexte, le recours à des outils de simulation s'avère indispensable pour suivre et analyser le déroulement de ces processus de dégradation, mais aussi pour comprendre l'effet de ces dégradations sur le comportement électrothermique des composants à semi-conducteurs.

C'est dans ce contexte que s'inscrit cette thèse. Nous chercherons en effet à mettre en évidence l'effet de dégradations au niveau de l'environnement proche des puces (métallisations, connexions,

brasures puces/DCB) sur le comportement électrique et thermique de l'assemblage. Pour ce faire, nous devrons mettre en œuvre différents modèles permettant de mettre en évidence l'effet à la fois thermique et électrique des principaux modes de dégradations.

Le développement d'un modèle électrothermique suffisamment fin et précis est ainsi nécessaire pour mieux appréhender l'effet de la déconnexion des fils de bonding ou celui de la dégradation de la métallisation sur, les contraintes électriques et thermiques au niveau de la puce semi-conductrice. Ce modèle doit toutefois prendre en compte toute la complexité de l'environnement proche de la puce ainsi que ces constituants propres (différentes zones de dissipation de puissance). Pour ce faire, nous serons amenés à distribuer le comportement du transistor de puissance afin de rendre compte de phénomènes purement bidimensionnels voir parfois tridimensionnels.

Dans un premier temps, nous chercherons donc à établir et valider un modèle électrothermique unidimensionnel électrothermique représentant le plus fidèlement possible le comportement d'un transistor, en régime de conduction, de commutation et en régime accidentel de court-circuit. Toutefois, pour représenter convenablement l'effet du vieillissement de la métallisation de source notamment, nous serons amenés à distribuer ce modèle sur plusieurs cellules élémentaires afin de rendre compte d'effets bi voire tri dimensionnels.

Nous avons également cherché à mettre en œuvre une méthodologie de mesure de température rapide par thermographie infrarouge afin de mieux mettre en évidence l'effet de ces dégradations sur la répartition de la température sur la surface supérieure de la puce et sur l'apparition d'éventuels points chauds. En mode de court-circuit, notamment, mode de fonctionnement dans lequel les contraintes thermiques peuvent être extrêmement sévères (fort gradient de température, températures élevées) nous avons pu mettre en évidence les difficultés et relatives limitations de ces mesures. Nous avons donc cherché à proposer une méthodologie de traitement des informations issues de caméras IR afin de mieux rendre compte des transitoires rapides de température.

Ce travail de thèse s'inscrit dans le cadre du projet ANR-VTT intitulé : Fiabilité et Diagnostic des composants Electronique de puissance pour application Automobile « FIDEA », en collaboration avec les laboratoires (IFSTAR, LAAS-CNRS, IES, PPRIME, IMS et CEMES) et les industriels FREESCALE, ACTIA et PSA.

Au cours du premier chapitre nous rappelons les principales caractéristiques des transistors MOSFET ainsi que l'influence de la température sur les principales caractéristiques électriques et physiques des composants à semi-conducteurs. L'effet de la température sur les performances électriques sera ainsi rappelé. Enfin, les principaux modes de défaillance des modules de puissance seront rappelés notamment pour les fonctionnements à haute température ou sous variation de température de forte amplitude.

Le deuxième chapitre sera consacré à la modélisation électrothermique distribuée 2D d'un composant de puissance de type MOSFET permettant de mettre en évidence l'effet de certains modes de dégradation sur le comportement des puces. Nous chercherons notamment à montrer comment certains modes de dégradation peuvent être responsables de focalisation des lignes de courant au sein de la puce.

La puce de puissance sera représentée comme une structure distribuée de N transistors élémentaires faisant apparaître l'effet critique de la métallisation de source notamment sur le comportement du transistor. Nous avons ainsi élaboré un modèle de transistor MOSFET qui tient compte à la fois du caractère distribué de la dissipation de la puissance et du couplage électrothermique en régime transitoire. Ce modèle électrothermique s'appuie sur un modèle électrique

aux variables d'états et un modèle thermique par éléments finis couplé au modèle électrique. Le couplage des deux modèles, la discrétisation de ces modèles et leur implémentation logicielle sont décrits dans le détail dans ce document.

Une validation expérimentale du modèle électrothermique réalisé sera également présentée.

Dans le troisième chapitre, nous nous focaliserons sur l'effet du vieillissement cette fois sur la température de la surface supérieure de la puce. Nous montrerons des résultats de mesure directe de la température de jonction obtenus à l'aide d'une caméra IR lors de régimes extrêmes de fonctionnement responsables de très forts gradients de température. Pour améliorer la lecture directe issue de la caméra notamment sa réponse transitoire, nous avons testé différentes méthodes de traitement des images thermiques et qui seront détaillées.

Les difficultés rencontrées dans l'interprétation des mesures thermiques IR, sous variation rapide de la température nous ont poussées à envisager d'autres méthodes d'analyse thermique. Dans un premier temps, nous avons cherché à évaluer la réponse impulsionnelle du composant testé en estimant, par des simulations thermiques, la fonction de transfert dans le domaine fréquentiel à l'aide du logiciel COMSOL Multiphysics.

La difficulté de rendre compte précisément à l'aide de cette méthode fréquentielle du comportement en transitoire rapide d'un module de puissance nous a ensuite poussé à évaluer la pertinence de modèles RC équivalents (réseau RC de Cauer). Ces modèles ont ensuite été utilisés pour rendre compte de différents modes de dégradation notamment cette fois au niveau des couches de brasures entre puce et DCB et entre DCB et semelle.

Enfin, une conclusion générale résume les principales avancées de ce travail de thèse et décrit ses perspectives.

Chapitre I : Etat de l’art sur la technologie des modules MOSFET de puissance

I.1 Introduction

Ces dernières années la technologie des modules de puissance n'a cessé de se développer. En particulier, l'utilisation croissante des composants de puissance dans les domaines de l''automobile et de l'aéronautique demande une réduction de poids, d'encombrement et de coût, ce qui induit un besoin d'intégration fort des dispositifs de puissance.

D'autre part, ces dispositifs sont soumis à de fortes contraintes thermiques liées d'une part à l'environnement ambiant et dont les variations de température sont responsables de cyclage passif. L'environnement ambiant peut imposer des températures élevées de l'ordre de 120°C pour l'automobile ou encore 200°C en avionique. Ils sont également soumis à des variations cycliques de température de forte amplitude, dues aux pertes mises en jeu, et qui se traduisent par du cyclage actif. Ces cyclages (passif et actif) engendrent des contraintes thermomécaniques qui sont à l'origine des principales dégradations affectant les différents matériaux constituant le module de puissance, notamment les interfaces entre ces différents matériaux.

Dans ce chapitre nous allons présenter la structure, le fonctionnement des modules de puissance, ainsi que les dégradations qui apparaissent lors du vieillissement de ces dispositifs lié aux différents cyclages thermiques.

I.2 Structure des composants et modules de puissance

Les composants de puissance en silicium intègrent une ou plusieurs puces réalisant une fonction de conversion d'énergie électrique au sein d'un assemblage (convertisseurs statiques intégré à base de transistors MOS (Métal-Oxyde-Semi-conducteur) de puissance ou d'IGBT (Insulated Gate Bipolar Transistor). Ils se différencient de leurs homologues dits de "signal" par la nécessité de supporter des tensions élevées et de conduire des courants importants. De plus, des contraintes d'utilisation ou de montage leur sont spécifiques : celles-ci sont d'ordre thermique, mécanique, et connectique, ou encore liée à leur encapsulation.

Par ailleurs les composants de puissance sont généralement classés en composants unipolaires, comme le MOSFET, la diode Schottky, . . . (Figure I. 1.a) dans lesquels un seul type de porteurs circule dans le composant, et en composants bipolaires dans lesquels les deux types de porteurs circulent, comme dans la diode PN, le transistor bipolaire ou l'IGBT (Figure I. 1.b). Chacun de ces types de composants présente des avantages et des inconvénients. L'avantage des composants unipolaires est lié aux faibles pertes en commutation dont ils sont le siège et dans un fonctionnement possible en hautes fréquences. Leurs inconvénients sont liés à l'augmentation de la résistance passante spécifique et, par là même, aux pertes en conduction avec l'augmentation de la tenue en tension recherchée.

En ce qui concerne les composants bipolaires, les avantages et les inconvénients sont inverses par rapport aux composants unipolaires : ils présentent de faibles pertes en conduction mais de grandes pertes en commutation et cela d'autant plus que la tension de claquage est élevée.

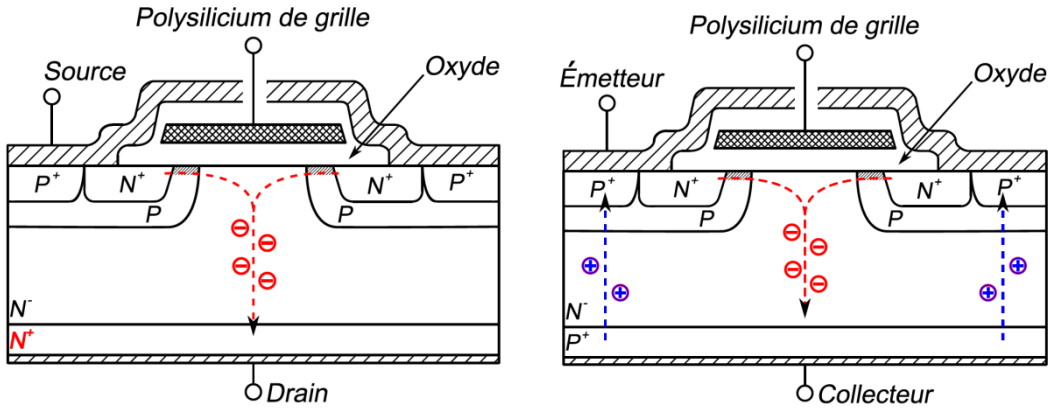


Figure I. 1 : Exemples de composants unipolaire ((a) VDMOS) et bipolaire ((b) IGBT) [AlA11].

Un module de puissance intègre ces puces et il est constitué d'un empilement de différents matériaux (conducteurs, semi-conducteurs et isolants) packagé dans un boitier (Figure I. 2.a). La Figure I. 2.b montre un module de puissance avec toutes les sous-parties qui le composent. Parmi elles, on trouve :

– **Une puce en silicium :** qui représente l'élément actif du composant, et qui est le transistor utilisé comme interrupteur. Sur la puce est déposée **une couche de métallisation** qui assure la distribution des courants dans les cellules élémentaires, l'inhibition du déclenchement de composants parasites (transistor bipolaire pour les MOSFET et thyristor pour les IGBT) et le câblage des fils de bonding.

– **Un substrat isolant :** il s'agit d'une céramique (généralement en Al_2O_3 ou AlN) métallisée sur les deux faces avec du cuivre suivant un procédé de type DCB (Direct Copper Bonded) [SCH03]. Le substrat DCB assure l'isolation électrique et le transfert thermique entre la puce et le support.

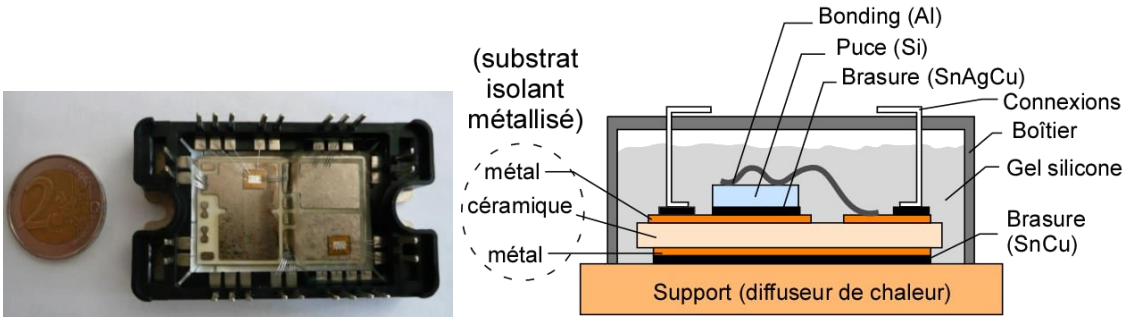
– **Une semelle en cuivre :** qui assure le maintien mécanique de l'ensemble et fait office de diffuseur thermique afin d'étaler le flux de chaleur avec le refroidisseur.

– **Des brasures :** qui relient mécaniquement et électriquement la puce au substrat DCB et mécaniquement le substrat DCB à la semelle.

– **Des fils de bonding :** (en aluminium d'un diamètre allant de 200 a 500µm) qui assurent l'amenée des courants sur la puce et sur les plages de cuivre sur la partie supérieure du DCB.

– **Un boitier et un gel en silicon :** qui servent à la protection.

– **Des connecteurs de puissance et de signal :** qui véhiculent les signaux de commande des transistors et les courants de puissance.



(a) (b)

Figure I. 2 : (a) Photographie d'un module de puissance intégrant des puces COOLMOS spécifiquement réalisées pour le laboratoire, (b) structure d'un module de puissance [KHA10].

Dans cette thèse nous nous intéressons aux transistors MOSFET de puissance basses et hautes tensions. Pour bien comprendre le principe de leur fonctionnement, nous allons décrire dans ce premier chapitre : la structure de ce transistor, le comportement statique du MOSFET (état passant et état bloqué) et enfin son comportement dynamique. Ensuite nous présenterons le principe des super-jonctions qui a été appliqué sur les transistors MOSFET afin d'améliorer leurs performances statiques (les transistors COOLMOS).

Nous présenterons aussi l'influence de la température sur les paramètres électriques ainsi que les principaux modes d'écoulement et d'évacuation de la chaleur dans les modules de puissance. Puis, nous introduirons également les couplages électrothermiques existant au sein de ces composants. Enfin, nous présenterons les contraintes thermiques imposées aux composants de puissance et les différents modes de défaillance engendrés par ces dernières.

I.3 Rappel sur les MOSFETs de puissance

L'acronyme MOSFET signifie *Metal Oxide Semiconductor Field Effect Transistor*, qui se traduit par *transistor à effet de champ à structure métal-oxyde-semi-conducteur.* Les transistors MOSFET diffèrent des transistors bipolaires par leur commande : dans un MOSFET la conduction est commandée par un champ électrique produit par une tension appliquée entre les électrodes de grille et de source.

I.3. 1 La structure MOS

L'empilement de trois couches métallique, isolante (oxyde) et semi-conductrice constitue une structure MOS (Figure I. 3).

Cette structure ressemble fortement à celle d'une capacité plane, dont l'une des armatures métalliques serait remplacée par un semi-conducteur (en l'occurrence du silicium dopé *P*). Nous allons nous intéresser à la répartition de la charge présente à la surface du semi-conducteur suivant la polarisation appliquée entre *G* et *B*, car c'est elle qui conditionnera le fonctionnement du transistor.

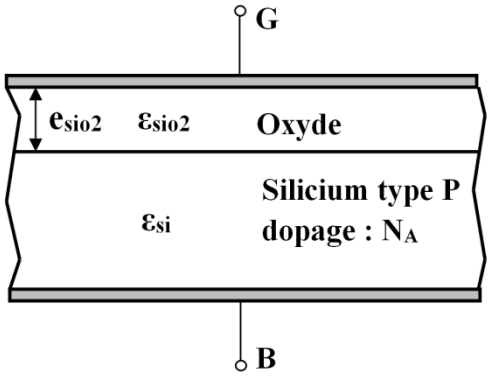


Figure I. 3 : Structure Métal – Oxyde – Semi-conducteur.

La tension de bande plate est la tension qu'il faut appliquer sur la grille pour compenser les différences de travaux de sortie entre métal et semi-conducteur ainsi que les charges d'impureté

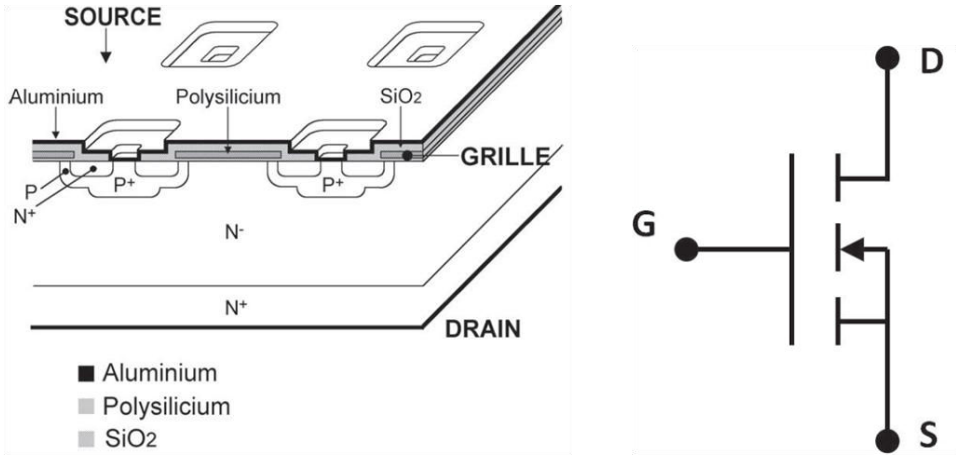
présentes à l'interface afin de retrouver une concentration de trous libres dans le silicium à l'interface avec l'oxyde égale à N_A.

$$V_{GB} = V_{FB} = \Phi_{MS} - \frac{Q_0^s}{C_{ox}^s} \quad \text{(I. 1)}$$

où Q_0^s représente la charge d'interface oxyde-semi-conducteur par unité de surface et C_{ox}^s la capacité surfacique de la couche d'oxyde. La tension ainsi obtenue est nommée V_{FB} (Flat Band), tension de bande plate.

I.3. 2 Comportement statique

Comme tous les composants de puissance, le transistor MOSFET de puissance joue le rôle d'interrupteur fonctionnant entre deux états : état bloqué et état passant.



(a) (b)

Figure I. 4 : (a) Schéma d'une puce de Transistor MOS de puissance [LEF04] et (b) symbole du Transistor MOS.

I.3.2. 1 Etat bloqué

L'état "bloqué", apparaît lorsque la tension grille-source est inférieure à une tension dite de seuil V_{th} : le courant ne peut alors pas circuler. La tenue en tension BV_{dss} (ou tension de claquage) d'un transistor MOSFET est par définition la tension maximale qui peut être appliquée entre drain et source à l'état bloqué ; c'est alors la zone de transition (appelée zone de "drift") de la jonction de drain qui supporte la tension. Avec des dopages et des épaisseurs convenablement choisis, le perçage de la région P est évité, et c'est principalement dans la région N^- que s'étend la zone de charge d'espace.

I.3.2. 2 Etat passant

L'état "passant" ou de "conduction", apparaît lors de l'application d'une tension grille-source supérieure à la tension de seuil. Il se caractérise par l'apparition d'une zone d'inversion dans le canal, permettant ainsi le passage du courant de drain dont la valeur est limitée par les contraintes

géométriques, technologiques de la structure et par les tensions appliquées. Lorsqu'un transistor fonctionne à l'état passant, il se comporte comme une résistance, notée $R_{specifique}$, qui impose une chute de tension aux bornes du composant.

Un des soucis majeurs et constants des fabricants de composants de puissance est de minimiser les pertes en conduction qui sont données par :

$$P = R_{specifiq\ ue} . I_d^2 \qquad \text{(I. 2)}$$

Il est donc clair que la résistance à l'état passant doit être aussi faible que possible si l'on veut minimiser ces pertes.

La tension de claquage et la résistance à l'état passant sont étroitement liées : en effet, la zone de drain N^-faiblement dopée a un double effet : d'une part, elle supporte la quasi-totalité de la tension drain-source à l'état bloqué, et, d'autre part, elle a un effet résistif important à l'état passant.

Nous décrirons de manière plus précise, dans les paragraphes suivants, les différents principes de fonctionnement des composants MOSFET de puissance basses et hautes tensions.

I.3. 3 Comportement dynamique

Le transistor MOSFET étant un dispositif à porteurs majoritaires, il ne souffre pas des lenteurs des composants bipolaires (recombinaisons, évacuation des charges...) [ARN92]. Par contre, la structure métal-oxyde-semi-conducteur vue en I.3.1.1 constitue une capacité, dont la charge va constituer le principal facteur ralentissant du transistor [BAL96].

I.3.3. 1 Capacités parasites

La Figure I. 5 montre que la grille forme des capacités avec les différentes zones du MOSFET : entre grille et métallisation de source (C_{oxm}) ; entre grille et zone N^+ de source (C_{oxN^+}) ; entre grille et zone P du canal (C_{oxP}) et entre grille et drain (C_{GD}) [ALO03]. De plus, lorsqu'une zone de charge d'espace se développe suivant la jonction PN de la diode intrinsèque, une capacité C_{DS} apparaît entre le drain et la source du transistor.

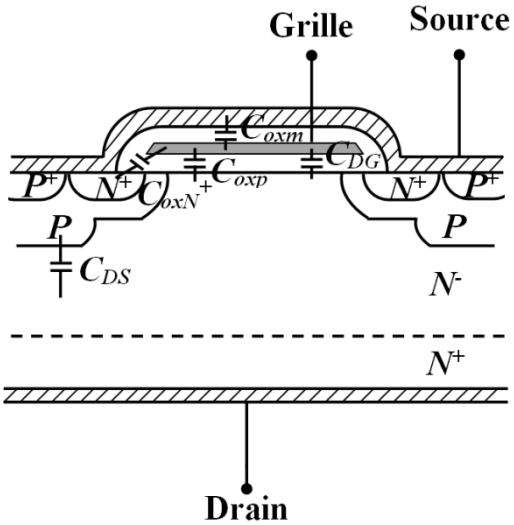


Figure I. 5 : Effet capacitif.

C_{oxm}, C_{oxP} et $C_{ox\,N^+}$ peuvent être considérées comme des capacités constantes si l'on suppose que les zones de charge d'espace qui peuvent apparaître dans les régions N^+ et P ont une épaisseur faible. Leur expression est donnée par :

$$C_{oxi} = A_i \frac{\epsilon_{ox}}{e_{ox}} \tag{I. 3}$$

où A_i est la surface en regard effective des deux armatures, ϵ_{ox} la permittivité de l'oxyde et e_{ox} l'épaisseur de la couche d'oxyde (supposée constante par partie tout autour de la grille).

La capacité C_{GD} a un comportement un peu plus complexe : lorsque le transistor est bloqué, une zone de charge d'espace se développe dans la région N^- sous l'effet d'une polarisation drain-source positive, jusqu'à l'occuper toute entière. En l'absence de cette polarisation, C_{GD} s'exprime par l'équation (I. 4). Elle va donc montrer une forte sensibilité à V_{GD}. On peut la modéliser par deux capacités en série : l'une variable, causée par l'extension de la zone de charge d'espace (C_{GDj}) ; l'autre constante, formée par la couche d'oxyde (C_{oxD}).

$$C_{GD} = \frac{C_{oxD} \times C_{GDj}}{C_{oxD} + C_{GDj}} \tag{I. 4}$$

L'épaisseur de la zone de charge d'espace qui forme C_{GDj} peut être approximée par l'expression suivante :

$$e_{GDj} = \sqrt{\frac{2\epsilon_{Si} V_{GD}}{qN}} \tag{I. 5}$$

Soit, en remplaçant e_{ox} et ϵ_{ox} par e_{GDj} et ϵ_{Si} dans 1.19 :

$$C_{GDj} = A_{GD} \sqrt{\frac{q\epsilon_{Si} N}{2V_{GD}}} \tag{I. 6}$$

Relation qui est valable pour les tensions V_{GD} positives. En dessous, C_{GD} vaut C_{oxD}.

La capacité C_{DS} est également causée par une zone de charge d'espace qui apparaît lorsque la jonction P^+–N^- est polarisée en inverse.

Dans l'étude qui nous intéresse, nous définirons trois capacités : C_{GS} formée des trois capacités constantes C_{oxm}, C_{oxP} et $C_{ox\,N^+}$, C_{GD} et C_{DS}. D'autre part, pour des raisons de facilité de mesure, on décrit parfois ces capacités sous la forme de C_{iss} (capacité d'entrée, drain et source court-circuités), C_{rss} (capacité de contre-réaction) et C_{oss} (capacité de sortie, grille et source court-circuitées) définies, en petits signaux, par :

$$C_{iss} = C_{GD} + C_{GS} \tag{I. 7}$$

$$C_{rss} = C_{GD} \tag{I. 8}$$

$$C_{oss} = C_{GD} + C_{DS} \quad \text{(I. 9)}$$

Pour faire commuter un MOSFET, il faut donc charger ou décharger C_{iss}, de manière à se placer sur le point de fonctionnement désiré de la caractéristique statique.

Ces capacités parasites peuvent avoir un autre effet durant les commutations : C_{GS} et C_{GD} forment un diviseur capacitif qui peut venir modifier le potentiel de grille du transistor lors des commutations. Autrement dit, l'application d'un gradient de tension entre drain et source peut, via le diviseur de tension capacitif, venir modifier V_{GS} et faire commuter le MOSFET de façon incontrôlée.

I.3.3. 2 Éléments inductifs

Le comportement dynamique du MOSFET est non seulement dicté par ses capacités (section I.3.3. 3), mais également par ses connexions au monde extérieur qui se révèlent inductives. L'assemblage d'une puce dans un boîtier de type *D2PAK* est par exemple visible Figure I. 6. Ce type d'encapsulation est assez peu inductive (de l'ordre de la dizaine de nH entre drain et source) puisqu'il s'agit là d'un Composant Monté en Surface (*CMS*) dont les connexions vers l'extérieur sont courtes. Malgré tout, lors des commutations, les fortes vitesses de variation du courant que supporte le circuit drain-source sont à l'origine de ddp non négligeables (de quelques volts à quelques dizaines de volts), réparties notamment sur les bondings et connexions extérieures et qui se traduisent notamment par des surtensions entre drain et source à l'ouverture du courant. La tension effectivement appliquée entre Grille et Source élémentaire au niveau de la puce est également affectée par la différence de potentiel apparaissant dans les fils de bonding de source ainsi que dans les connexions électriques. Cette chute de tension agit comme une contre-réaction sur la commande, et peut être à l'origine d'instabilités lors des commutations [MER96]. Elle a en effet tendance à réduire la tension de commande appliquée sur les cellules élémentaires lors de la mise en conduction (di/dt positif) et à l'augmenter au blocage (di/dt négatif).

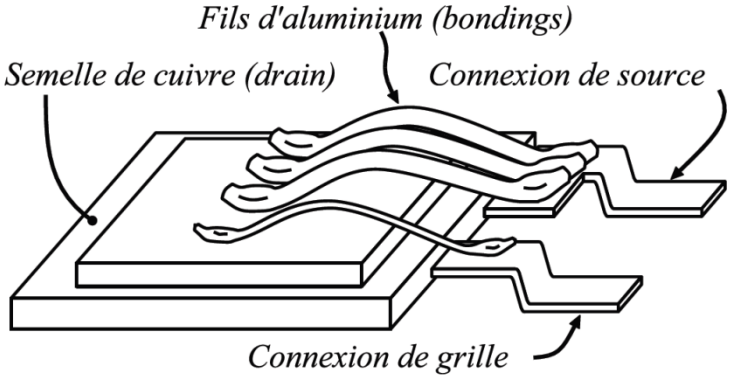


Figure I. 6 : Mise en évidence de la connectique interne sur un boîtier de type D2PAK.

I.3.3. 4 Diode intrinsèque

La capacité C_{DS} présentée sur la Figure I. 5 est la capacité de jonction de la diode intrinsèque. Cette diode, dont la présence est inévitable sous peine de se retrouver avec un transistor NPN parasite totalement incontrôlable, a longtemps été considérée comme inutilisable, et des schémas ont été proposés pour s'en affranchir [ARN92].

La situation s'est nettement améliorée, et des méthodes ont été développées pour réduire la charge recouvrée lors des commutations. Ceci s'est révélé nécessaire, car dans des applications de type onduleur, la diode intrinsèque est un composant fonctionnel à part entière [BUD97].

D'autres méthodes permettent d'augmenter la rapidité de la diode intrinsèque, comme un dopage d'or ou de platine. Ces solutions ont cependant un effet négatif sur le R_{DSon} [ARN92, BAL96] car elles réduisent la mobilité dans le canal. Les éléments participant au comportement dynamique du MOSFET de puissance sont repris schématiquement sur la Figure I. 7.

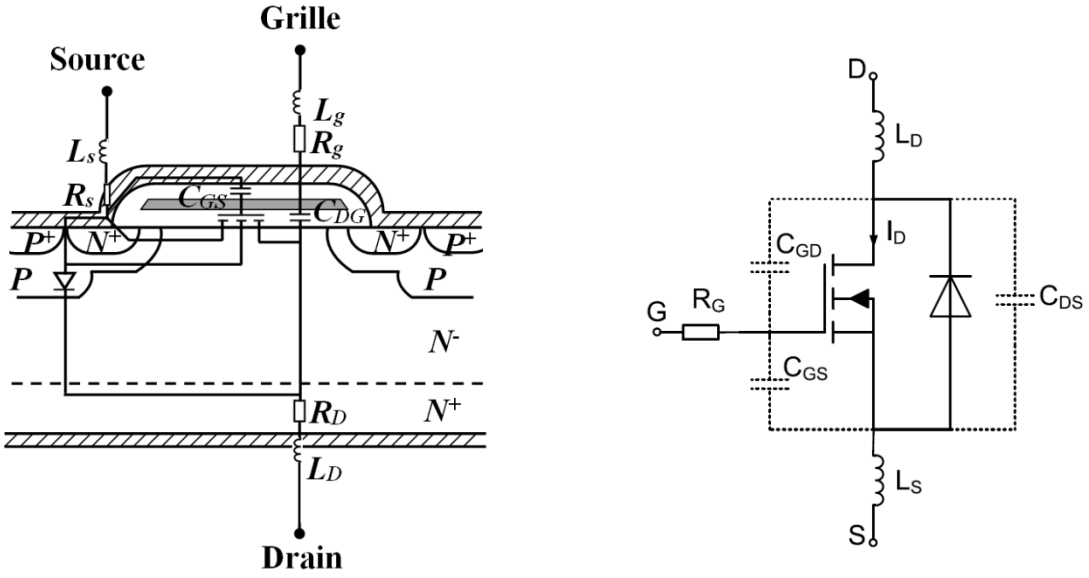


Figure I. 7 : Modélisation à l'aide d'éléments discrets du comportement dynamique du transistor MOSFET.

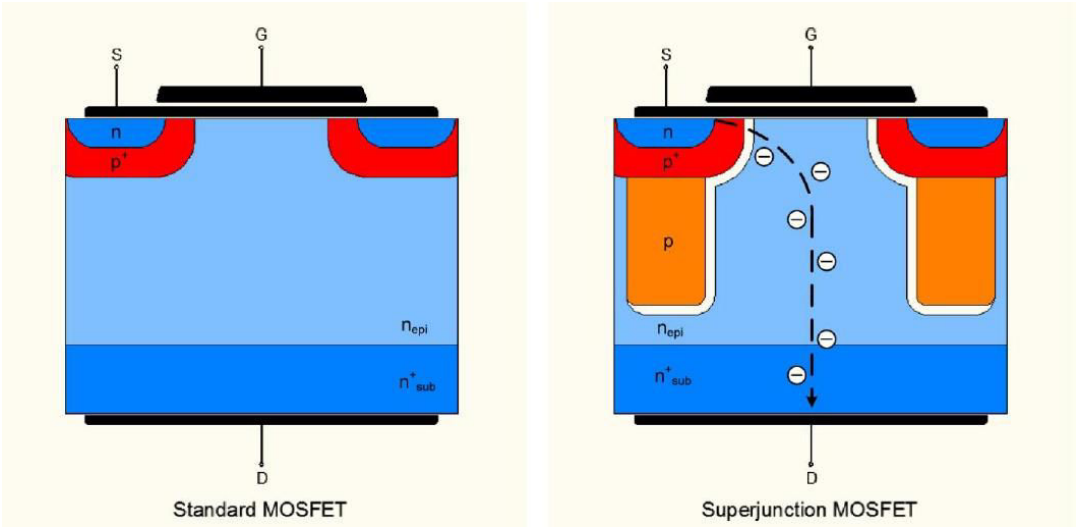
I.3. 4 Transistor à super-jonction CoolMOS

En 1998 une nouvelle technologie des transistors MOSFET de puissance pour les hautes tensions a été introduite par Infineon : Transistors CoolMOS™. Cette famille de transistors MOS possède des caractéristiques extrêmement intéressantes pour les applications à tension élevée [LOR99].

Dans le chapitre II de cette thèse nous utiliserons ce type de transistors pour la réalisation d'un modèle électrothermique 2D distribué.

I.3.4. 1 Présentation

Pour ce type de transistors la zone de drift N^- est remplacée par une succession de régions N et P dans le but de réduire la résistance spécifique. Cela permet de développer un champ électrique, dans certaines conditions, non seulement verticalement comme dans le cas des structures conventionnelles mais aussi latéralement. Ces régions sont dimensionnées (profondeur et dopage) pour qu'elles soient, de façon idéale, totalement désertées lorsque le composant supporte sa tension de claquage. Cela nécessite que les charges portées par chaque région désertée P et N soient rigoureusement opposées (compensation de charges).



(a) (b)

Figure I. 8 : (a) Structure d'un transistor MOSFET standard et d'un transistor SJ MOSFET (COOLMOS) [INF].

Dans ces conditions, on peut montrer qu'à l'état bloqué, le champ électrique est d'allure rectangulaire dans la profondeur de la puce. (La super-jonction se comporte globalement en régime de déplétion comme du silicium intrinsèque, avec $\Delta V(r) = 0$ ce qui implique donc un champ électrique constant dans la profondeur de la super-jonction.).

Cela permet de réduire l'épaisseur de la zone de charge d'espace par rapport à celle d'une jonction PN classique de même tenue en tension. Mais surtout, la tension maximale n'est plus aussi dépendante du dopage de la région de base qu'une jonction classique. Ainsi, avec une super-jonction, une même tenue en tension pourra être obtenue avec une région de base moins épaisse et un dopage considérablement plus élevé. L'épaisseur de base peut donc être légèrement réduite par rapport à ce qui serait obtenue avec une jonction P+N-N+ plus classique [LOR99].

I.3.4. 2 Avantages et inconvénients des transistors COOLMOS

La "Super-jonction" permet, à tension de claquage identique, d'augmenter le dopage *N* de la zone centrale et ainsi de diminuer considérablement la résistance spécifique et donc la chute de tension à l'état passant (Figure I. 9 d'après [LOR04]). A même tenue en tension et même calibre en courant, la surface active des transistors COOLMOS étant plus faible que celle de leurs homologues MOSFETs classiques, ils présentent donc des temps de commutation plus faibles entraînant des pertes par commutation plus faibles également.

Pour les mêmes raisons, la charge de grille peut être réduite d'un facteur trois environ par rapport à un MOSFET de même résistance à l'état passant. Cet avantage permet des fréquences de commutation beaucoup plus élevées et/ou des pertes globales plus faibles.

Un inconvénient des COOLMOS par rapport à un MOSFET concerne le comportement de la diode de structure notamment au blocage. Elle présente un fort courant de recouvrement et sa conduction doit être impérativement inhibée.

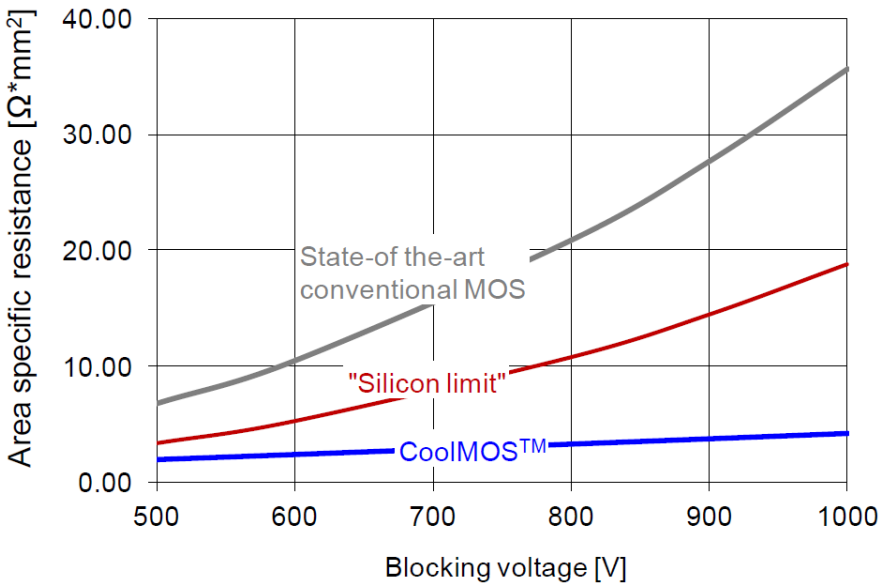


Figure I. 9 : Résistance spécifique en fonction de la tension de blocage [INF].

I.3. 5 Influence de la température sur les caractéristiques d'un MOSFET

Plusieurs paramètres gouvernant le fonctionnement d'un MOSFET varient avec la température. Nous présentons ici la variation de ces paramètres en fonction de la température. Dans la partie « électrique » du modèle électrothermique que nous établirons au chapitre II, nous allons prendre en compte la dépendance des lois physiques régissant le comportement du transistor à la température. Nous allons décrire dans ce qui suit l'effet de la température, dans un premier temps sur des grandeurs physiques telles que la mobilité ou la concentration intrinsèque et dans un second temps l'effet de ces variations sur des caractéristiques propres aux MOSFET telles que la tension de seuil, la transconductance…

I.3.5. 1 Mobilité des porteurs

La mobilité varie avec la température et le dopage. De nombreuses études ont été réalisées dans les années 60-70 [CAN73, LOG60, MOR54, NOR73, OTT75] sur le comportement de la mobilité dans le silicium massif. Elles montrent en particulier que l'influence de la température T sur la mobilité des porteurs est assez bien traduite par une loi du type :

$$\mu(T) = \mu_0 . \left(\frac{T}{T_0}\right)^{-m} \qquad \text{(I. 10)}$$

Avec μ_0 la mobilité à T_0 =300K

Dans le cas des électrons et des trous, l'équation (I. 10) s'écrit :

pour les électrons :

$$\mu_n(T) = \mu_{n0} . \left(\frac{T}{T_0}\right)^{-2.42} \qquad \text{[BAL08] (I. 11)}$$

pour les trous :

$$\mu_p(T) = \mu_{p0}.\left(\frac{T}{T_0}\right)^{-2.2} \qquad \text{[BAL08] (I. 12)}$$

Avec μ_{n0} =1390 et μ_{p0} = 495 [BAL08].

Cette variation de la mobilité des électrons et des trous dans le silicium est représentée sur la Figure I. 10 pour le cas des concentrations de faible dopage (en dessous de 10^{15} cm^{-3}) dans le semi-conducteur.

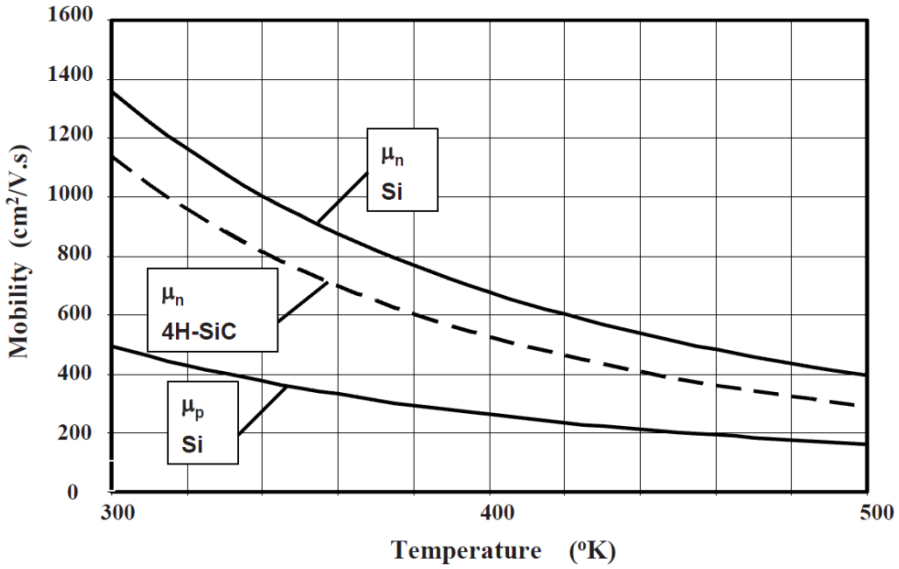


Figure I. 10 : Mobilité fonction de la température pour les électrons et les trous dans le silicium et dans le 4H-SiC [BAL08].

I.3.5. 2 Concentration intrinsèque

La concentration intrinsèque *ni* augmente avec la température. L'agitation thermique et les vibrations dans le réseau cristallin qui en découlent augmentent en effet avec la température, entrainant une augmentation globale de l'énergie qui se traduit par la génération de paires électron-trou supplémentaires. Une formulation empirique [MIT58] simple utilisée pour représenter la variation de la concentration intrinsèque avec la température est donnée par :

$$n_i = 3.1\ 10^{16}.T^{3/2}.\exp\left(\frac{-0.603}{K.T}\right) \qquad \text{(I. 13)}$$

n_i est exprimée en cm^{-3} et *KT* en eV.

La courbe suivante compare les évolutions de la concentration intrinsèque données par Green et Putley & Mitchell.

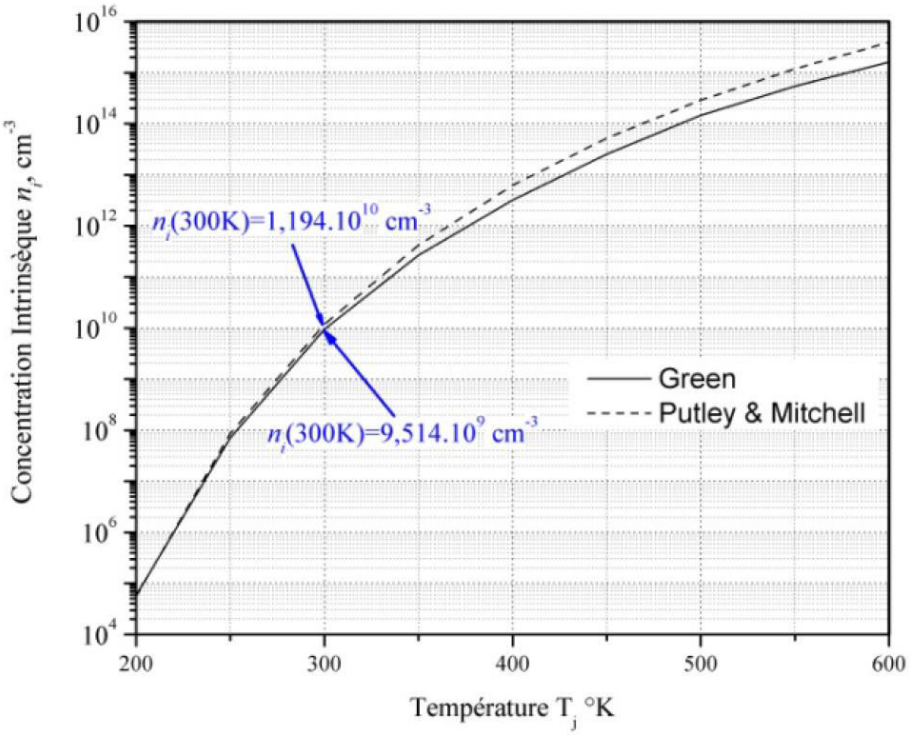


Figure I. 11 : Concentration intrinsèque fonction de la température [DIA12].

I.3.5. 3 Résistance à l'état passant « R_{DSon} »

La résistance à l'état passant est la somme de plusieurs résistances qui correspondent à des régions de natures différentes au sein de la puce.

$$R_{DSon}(V_{GS}) = R_s + R_{ch}(V_{GS}) + R_{acc} + R_{JFET} + R_v + R_D \quad \text{(I. 14)}$$

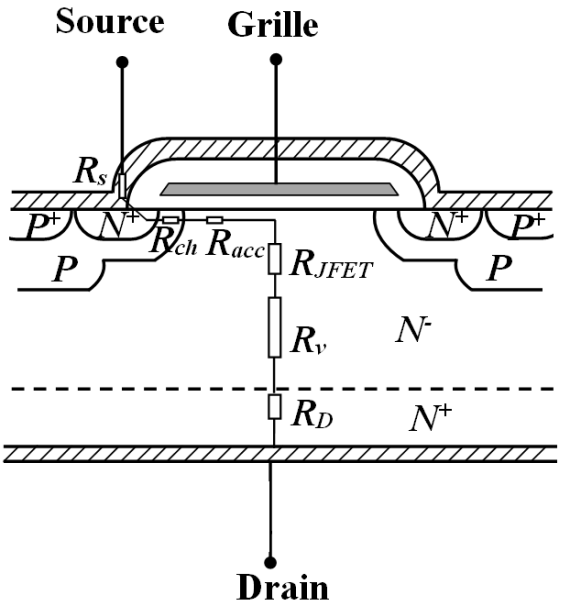


Figure I. 12 : Localisation des différentes composantes résistives dans un MOSFET vertical

Expression dans laquelle:

– R_S représente la résistance de source, incluant la connectique (bondings, métallisation) ;

– R_{ch} est la résistance du canal, modulée par V_{GS} ;

– R_{acc} est la résistance de la couche d'accumulation, située sous l'électrode de grille, dans la zone N^-;

– R_{JFET} représente la résistance créée par le *JFET* parasite qui apparaît entre deux cellules adjacentes ;

– R_v est la résistance de la couche épitaxiée assurant la tenue en tension ;

– R_D est la résistance de drain, liée à la connectique et au substrat N^+.

Nous avons montré dans le paragraphe I.3.5.1, que l'élévation de la température fait baisser la mobilité des porteurs, alors les résistances R_D et R_{JFET} augmentent donc avec celle-ci. De manière simplifiée, l'évolution de la résistance à l'état passant peut être donnée par l'expression suivante [BAL08] :

$$R_{DSon}(T) = R_{DSOn0}\left(\frac{T}{T_0}\right)^{2.3} \quad \text{(I. 15)}$$

I.3.5. 4 Tension d'avalanche

La tension d'avalanche augmente avec la température. L'explication est qu'à basse température la probabilité de collision des porteurs avec le réseau diminue, l'énergie qu'ils acquièrent à fort champ électrique est ainsi plus grande qu'à température élevée. Le phénomène d'avalanche apparaît donc pour un champ électrique plus élevé à température élevée qu'à faible température. L'évaluation de l'effet de la température sur la tension d'avalanche se fait par l'intégrale d'ionisation [BAL08, ZSE81], les coefficients d'ionisation $\alpha_{n,p}$ dépendant de la température [WON99] de la manière suivante :

$$\alpha_n, \alpha_p \approx e^{\frac{1100\,(T-300)}{E_g}} \quad \text{(I. 16)}$$

I.3.5. 5 Tension de seuil et transconductance

Tension de seuil

L'expression de la tension de seuil est la suivante :

$$V_{th} = V_{FB} + 2\,\Phi_p + \frac{\sqrt{4\,\epsilon_{si}\,q\,N_A\,\Phi_p}}{C_{ox}^s} \quad \text{(I. 17)}$$

Dans cette expression, plusieurs paramètres évoluent avec la température.

L'évolution du potentiel interne avec la température est décrite par l'expression suivante :

$$\Phi_p = \frac{KT}{q} Ln\left(\frac{N}{ni}\right) \quad \text{(I. 18)}$$

Et celle de la tension de bande plate est, donnée par :

$$V_{FB} = -\frac{KT}{q} Ln\left(\frac{N_{poly}}{ni^2}\right) - \frac{Q_{ox}}{C_{ox}} \quad \text{(I. 19)}$$

En introduisant la variation de la concentration intrinsèque avec la température, l'évolution de la tension de seuil V_{th} avec la température peut être approximée correctement par la relation suivante :

$$V_{th} = V_{th0}[1 - 2.10^{-3}(T - T_0)] \quad \text{(I. 20)}$$

Transconductance

On peut également décrire la variation de la transconductance *Kp* en fonction de la température dans le cristal :

$$K_p = K_{p0}\left(\frac{T}{T_0}\right)^{2.42} \quad \text{[BAL08]} \quad \text{(I. 21)}$$

K_{p0} et V_{th0} sont la transconductance et la tension de seuil pour $T_0 = 300K$.

Dans le chapitre II la méthodologie avec laquelle nous avons calculé le terme K_{p0} sera expliquée plus en détail.

I. 4 Analyse thermique des composants de puissance

I.4. 1 Différents modes de transfert de la chaleur

Le transfert thermique peut être défini comme un échange de chaleur lié a l'existence d'une différence de températures quand par exemple un conducteur thermique est mis en contact avec deux sources de chaleur de températures différentes. Nous distinguons trois modes de transfert de chaleur : conduction, rayonnement et convection.

La conduction :

La conduction est un transfert de chaleur qui se produit à l'échelle des atomes ou des molécules. C'est un transfert par contact direct, qui apparaît dès qu'il existe un gradient de température. Dans le cas de la conduction thermique dans un barreau (Figure I. 13), le flux de chaleur Q entre deux sections de surface S et de longueur L est donné par la loi de Fourier suivante:

$$Q = k\frac{S}{L}.(T_1 - T_2) \quad \text{(I. 22)}$$

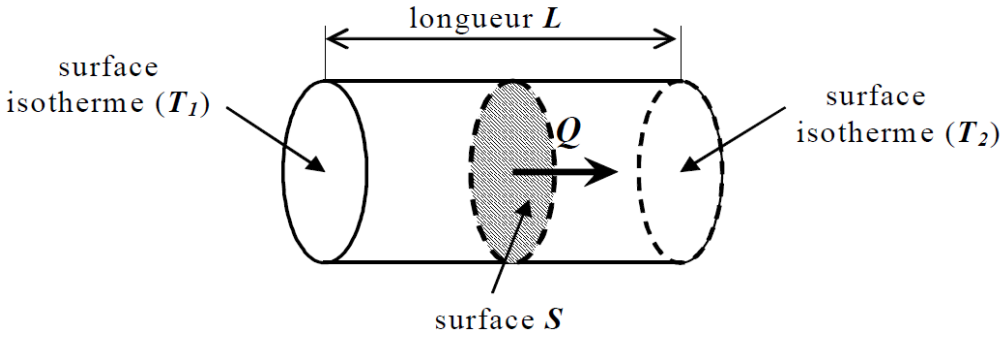


Figure I. 13 : Conduction de la chaleur dans un barreau.

Dans cette expression, k est la conductivité thermique qui s'exprime en $Wm^{-1}K^{-1}$.

Le rayonnement :

Le rayonnement est la seule transmission d'énergie sans aucun support matériel. Tous les corps matériels émettent un rayonnement de nature électromagnétique. Dans le cas des transferts thermiques, le rayonnement consiste en un échange de chaleur entre deux parois séparées par un milieu immatériel. Pour deux plans parallèles, ce flux peut se mettre sous la forme :

$$Q = \varepsilon_{12}.\sigma_s.S.(T^4 - T_0^4) \qquad \text{(I. 23)}$$

Avec ε_{12} l'émissivité équivalente, et σ_s la constante de Stefan.

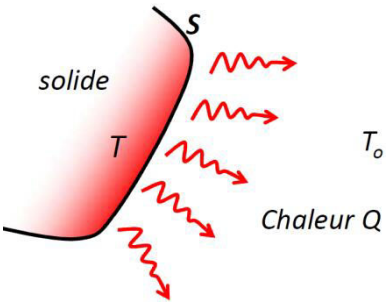


Figure I. 14 : Rayonnement de la chaleur.

La convection :

La convection thermique apparait lorsqu'un fluide en mouvement est en contact avec une paroi solide ou un autre fluide. La puissance thermique transmise entre la surface de la paroi et le fluide s'écrit de la façon suivante :

$$Q = h.S.(T_S - T_A) \qquad \text{(I. 24)}$$

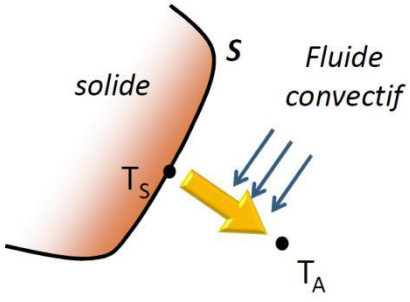


Figure I. 15 : Convection de la chaleur.

Le problème de la convection est très complexe car le calcul résulte de deux phénomènes qui sont la conduction et le transport des particules à l'intérieur du fluide. Si le mouvement du fluide est naturellement dû à une différence de températures, on parle de convection naturelle. Si ce mouvement est le résultat d'une action externe, on parle de convection forcée. Ainsi le problème thermique est couplé à un problème de mécanique des fluides dès lors qu'intervient la convection naturelle ou forcée.

I.4. 2 Résistance thermique

La similitude entre les lois physiques régissant les phénomènes de conduction thermique et de conduction électrique permet d'utiliser la notion de résistance thermique. Elle permet d'exprimer la loi de Fourier de la manière suivante :

$$\Delta T = T_j - T_{ref} = R_{th}.Q \qquad \text{(I. 25)}$$

La résistance thermique équivalente d'un module de puissance s'écrit de la manière suivante :

$$R_{th} = \sum_{i=1}^{n} R_{thi} \qquad \text{(I. 26)}$$

Avec R_{thi} les résistances thermiques correspondantes à l'apport des différents matériaux constituant le module de puissance.

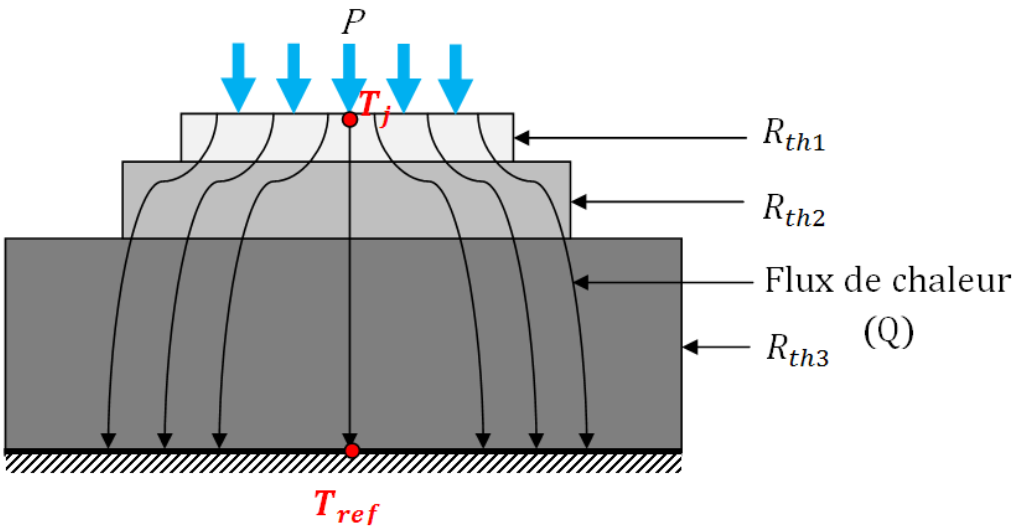


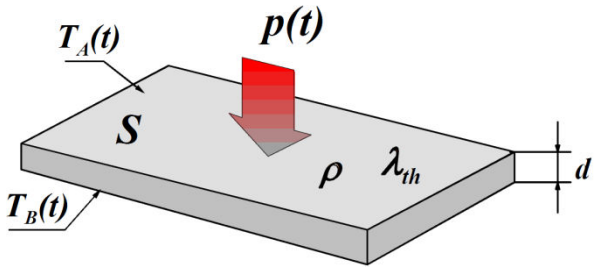
Figure I. 16 : La représentation des résistances thermiques d'un composant de puissance.

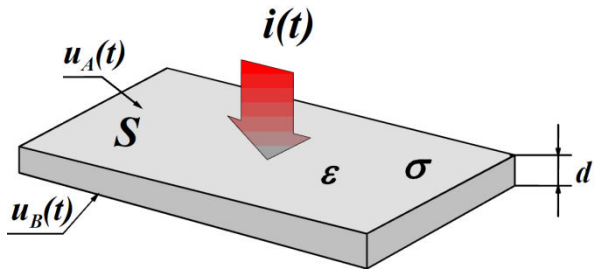
I.4. 3 Équivalence entre grandeurs électriques et grandeurs thermiques

L'équivalence entre grandeurs thermiques et électriques peut être définie par le tableau suivant [KHA10].

Tableau I. 1 : *Correspondance entre grandeurs physiques liées à la thermique et grandeurs électriques.*

Grandeurs thermiques			Grandeurs électriques		
T	Température	[K]	U	Tension	[V]
J	Flux de chaleur	[W /m^2]	J	Densité de courant	[A/m^2]
P	Chaleur	[W]	I	Courant	[A]
Q	Quantité de chaleur	[J]=[W.s]	Q	Charge	[C]=[A.s]
λ_{th}	Conductivité	[W/(K.m)]	σ	Conductivité	[1/(Ω.m)]
R_{th}	Résistance	[K/W]	R	Résistance	[V/A]=[Ω]
C_{th}	Capacité	[W.s/K]	C	Capacité	[A.s/V]=[F]





I. 5 Phénomènes électrothermiques en électronique de puissance

Nous avons montré dans la partie I.3.6 les évolutions des paramètres physiques des puces avec la température. Dans le domaine de l'électronique de puissance, la variation de la température a un impact très important et peut affecter considérablement les caractéristiques électriques des composants ainsi que celle des circuits. Pour l'étude des composants de puissance il est donc très important de prendre en compte les phénomènes thermiques et électriques, et nous aborderons dans ce qui suit le couplage électrothermique existant dans les composants de puissance, en conséquence des effets électriques et thermiques mis en jeux et des constantes de temps électriques et thermiques correspondantes.

I.5. 1 Couplage électrothermique dans les composants de puissance

Les caractéristiques électriques et thermiques des composants dépendent des propriétés physiques des matériaux qui dépendent-elles même de la température. Comme celle-ci dépend de la puissance dissipée, et donc des caractéristiques électriques, il en résulte que la relation entre les phénomènes électriques et thermiques est de nature couplée. Il existe donc un véritable couplage entre le comportement électrique des composants électroniques et l'impact thermique de toute la structure de conversion comme indiqué à la Figure I. 17.

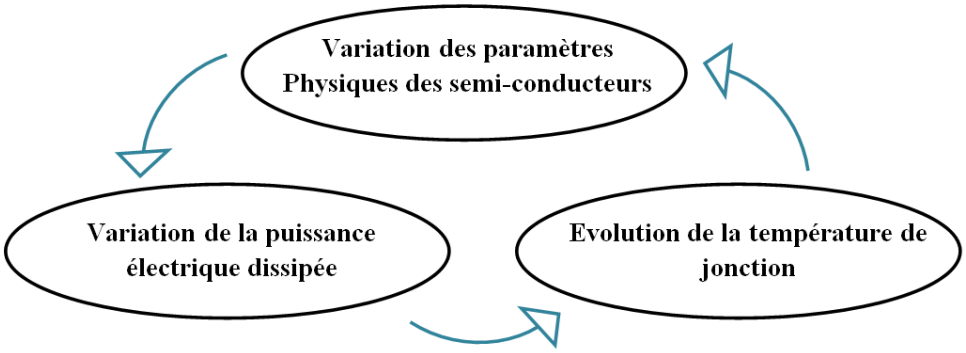


Figure I. 17 : Illustration du couplage électrothermique dans les semi-conducteurs.

Une bonne estimation du comportement électrothermique des circuits et des composants électroniques va nous aider à mieux estimer les températures locales au sein d'un assemblage de puissance. La prise en compte de ce couplage électrothermique est ainsi indispensable dans l'étude de la fiabilité des systèmes électroniques et dans les phases d'optimisation de leur conception thermique (boîtiers, conditions de fonctionnement, implantation des puces de puissance……).

I.5. 2 Conséquences des effets électrothermiques

Les effets des échauffements importants au cours de cycles thermiques dans les composants électroniques sont nombreux et affectent à la fois la fiabilité et la longévité des composants et des circuits de puissance, compromettant ainsi le fonctionnement et la sécurité des systèmes complexes (automobile, aéronautique, spatial). Il est possible d'imaginer plusieurs scénarios de dysfonctionnement.

Certains composants subissent une densification de puissance significativement augmentée (jusqu'à plusieurs centaines de Watts/cm^2 de pertes à évacuer) par l'utilisation de packaging avancés et/ou de systèmes de refroidissement très performants. La moindre dégradation des reports de puce par exemple en augmentant la résistance thermique, même de façon très locale peut soumettre ces composants à de fortes contraintes thermiques pouvant entraîner, par emballement thermique la défaillance. L'emballement thermique conduit à la destruction du composant par un mécanisme de second claquage qui se caractérise par la fusion localisée du silicium.

D'autres modes de défaillance d'origine thermomécanique peuvent également apparaître. La répétition des échauffements/refroidissements conduit à des phénomènes de fatigue liés aux coefficients de dilatation différents entre les matériaux utilisés dans les assemblages. Le vieillissement qui en découle peut conduire à la dégradation des fils de connexions, des métallisations, des brasures ou encore des substrats céramiques.

I.5. 3 Constantes de temps électriques et thermiques

Dans les dispositifs électroniques les grandeurs électriques changent d'état très rapidement à cause des signaux de commandes appliqués et aussi à la dynamique des porteurs dans les semi-conducteurs. Les constantes de temps correspondant à ces phénomènes sont comprises entre la nanoseconde et la microseconde.

Les constantes de temps des circuits électriques associées aux composants de puissance vont dépendre des applications visées et des fréquences de découpage utilisées et varient entre quelques micros secondes et quelques centaines de millisecondes.

Par contre l'équilibre thermique des composants ne peut être atteint qu'au terme de plusieurs centaines de millisecondes, voire plusieurs minutes selon la nature du packaging et celle des structures de refroidissement qui leur sont associées. Par exemple la constante de temps thermique de la puce considérée seule est de l'ordre de quelques 100µs tandis que celle de la semelle se compte en minute. Par conséquent les ordres de grandeur des constantes de temps électrique et thermique sont très différents.

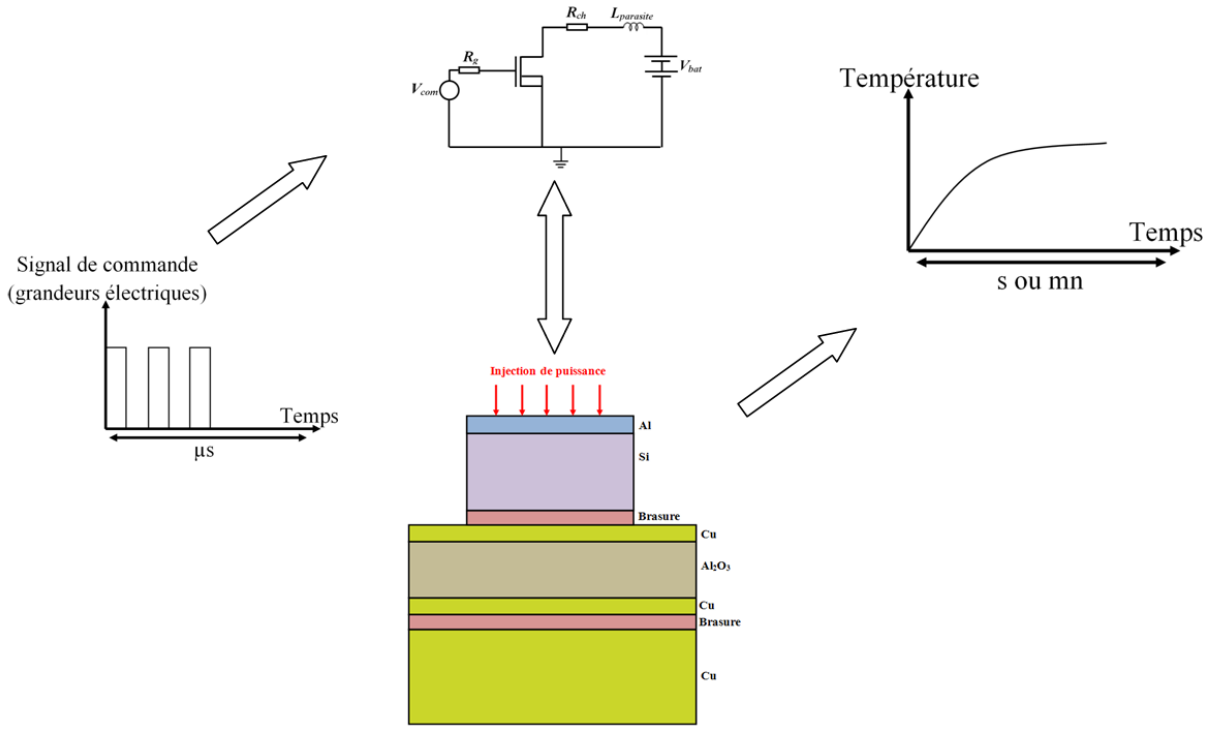


Figure I. 18 : Illustration de la différence d'échelle entre les constantes de temps électrique et thermique.

I. 6 Défaillance des modules MOSFETs et IGBTs

I.6. 1 Contraintes thermiques imposées aux composants de puissance

Lors de leur utilisation, les composants de puissance sont soumis à de fortes contraintes thermomécaniques qui sont dues i) à l'environnement qui leur impose des cycles de température variant par exemple de –40°C et 120°C dans le cas de l'automobile et dans le pire des cas entre –55°C et 200°C près du réacteur d'un avion (cyclage passif) et ii) à la dissipation de puissance (les pertes) dans les puces actives qui crée des variations de température supplémentaires (cyclage actif).

I.6. 2 Les différents modes de défaillance

Ces contraintes thermomécaniques associées à la haute température et aux variations de température dues à la fois au cyclage thermique passif et actif se traduisent par des effets de fatigue sur les composants semi-conducteurs et conduisent à de multiples modes de défaillance aussi bien au niveau de la puce que de l'assemblage. A ce jour, ceux-ci font l'objet de nombreuses études [BOU08, CIA01, CIA02b, COV98, DUP06, LIN07, LOM04, SME11].

Nous présenterons dans cette partie les résultats d'une étude bibliographique mettant en évidence les modes de défaillances les plus courants observés sur des composants et modules de puissance à semi-conducteurs, lors d'une utilisation à température élevée et/ou lors d'une utilisation sous cyclage thermique de forte amplitude.

I.6.2. 1 Fractures et levées des fils de bonding

Les fils de bondings sont soumis à de fortes contraintes thermomécaniques imposées par la différence de coefficient de dilatation thermique (CTE) entre l'aluminium (23-24 ppm/K) et le silicium (2,6 ppm/K). De plus ils sont situés sur la surface supérieure de la puce là où la température de la puce est la plus élevée. De fortes densités de courant passent par les fils et il en résulte également par auto-échauffement des variations de température au niveau du contact entre la métallisation et les fils de bonding. Toutes ces contraintes provoquent la fatigue des fils et ou des interfaces entre fils et métallisation et génèrent la fissuration dans les pieds des fils ou leur levée après propagation de fissure à l'interface avec la métallisation comme le montre la figure suivante [CIA02a].

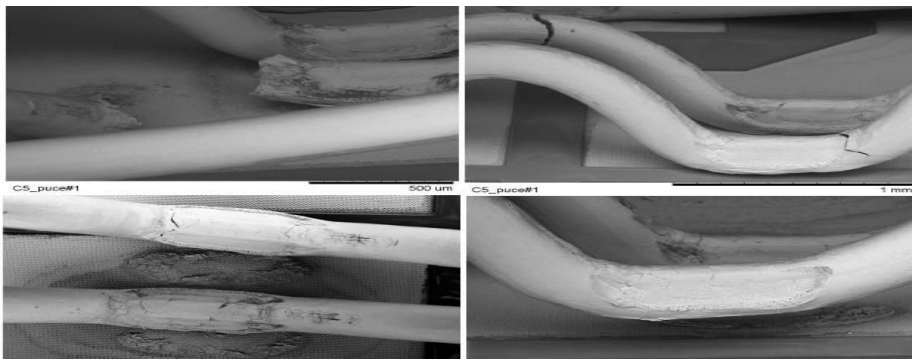


Figure I. 19 : Fracture et levée des fils de bonding [BOU08].

I.6.2. 2 Fissurations dans la brasure

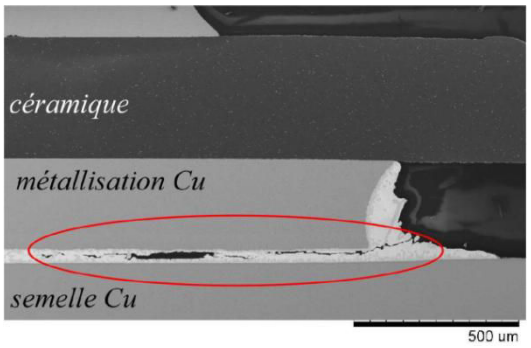
La brasure assure les liaisons mécaniques, électriques et thermiques entre les puces et le cuivre déposé sur la surface supérieure des substrats DCB ainsi que la liaison mécanique et thermique entre le substrat et la semelle.

Dans le domaine de l'intégration de puissance, les brasures des puces et des connecteurs sur le substrat assurent la circulation du flux thermique, ainsi que la bonne qualité du contact électrique. La brasure est donc l'un des acteurs essentiels pour assurer la fiabilité d'un module de puissance [HER97, HAM99, COQ99]. Un indicateur fondamental pour le choix de l'alliage est la température maximale d'utilisation, qui doit respecter un ratio de 0,8 vis-à-vis de la température de brasage (en degrés Kelvin). En effet, sous une contrainte thermique uniforme proche de ce seuil, la tenue au cisaillement

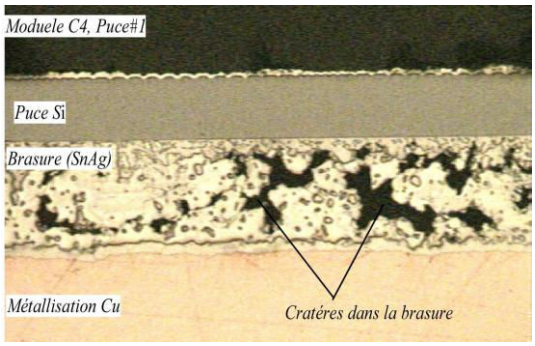
décroît fortement et conduit à une déformation excessive de la brasure [MCC98]. D'autre part, la plage de température entre le liquidus et le solidus de l'alliage doit être la plus faible possible (le liquidus est une caractéristique qui donne la température pour laquelle le mélange est complètement fondu en fonction de sa composition, le solidus est une caractéristique qui donne la température pour laquelle le mélange est complètement solidifié en fonction de la composition du mélange), afin de limiter les risques de défauts dans la brasure au refroidissement [MCC98].

Les variations de température au sein d'un assemblage de puissance provoquent, par fatigue, la fissuration des brasures, en particulier celle qui se trouve entre le DCB et la semelle à cause de sa large surface et de sa localisation entre deux matériaux (céramique et semelle souvent en cuivre) de CTE très différents.

On observe toutefois également des dégradations dans la brasure entre puce et substrat qui sont liées notamment à l'augmentation des températures de fonctionnement. Ces dégradations peuvent notamment se traduire par l'apparition de voids dans la brasure ou l'augmentation de la taille de voids présents initialement Figure I. 20 (b).



(a) Fissuration d'une brasure sans plomb entre le DCB et la semelle.



(b) Apparition cratères au niveau de la brasure sous la puce.

Figure I. 20 : Différents types de dégradations au niveau de la brasure : (a) Fissuration d'une brasure sans plomb entre le DCB et la semelle, (b) Apparition de cratères au niveau de la brasure sous la puce [BOU08].

I.6.2. 3 Fractures dans la céramique

Les substrats sont un assemblage métal/céramique/métal. Ils servent d'isolation électrique entre la puce et la semelle sur laquelle le radiateur est greffé et doivent également permettre le transfert thermique vers la semelle et le refroidisseur.

L'épaisseur de la couche de céramique dépend de la nature de la céramique utilisée et de la tension d'isolation souhaitée entre la puce et la semelle, celle du cuivre dépend, en partie, de la densité de courant susceptible de traverser la couche de cuivre [SCH03].

Lors de la répétition de cycles de température, le durcissement cyclique du cuivre se traduit par une augmentation des contraintes mécaniques subies par la céramique pouvant conduire, dans le pire des cas, à atteindre la limite de rupture de celle-ci et, et mener au décollement du cuivre des céramiques [MIT99, SCH03].

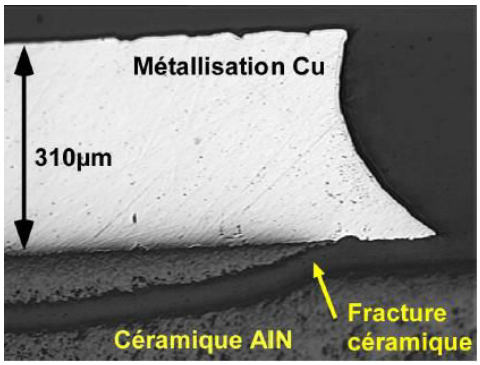
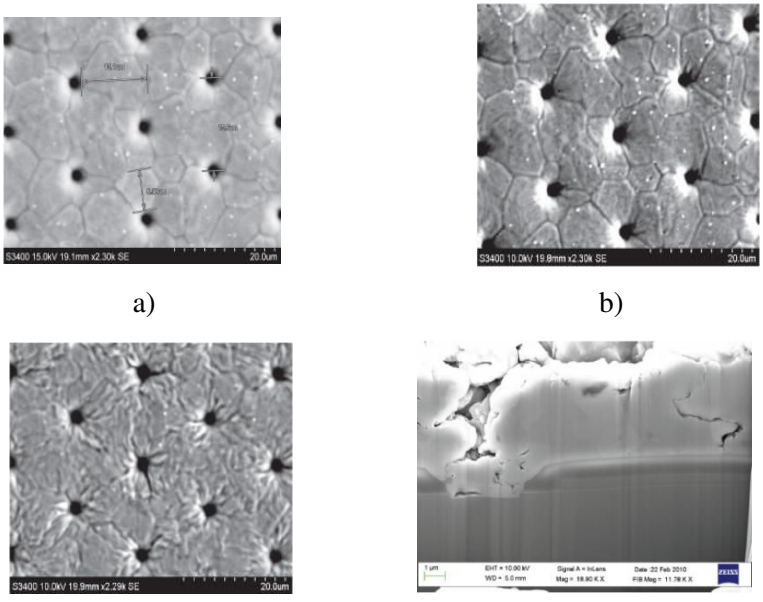


Figure I. 21 : Apparition de fissures dans la céramique sous la métallisation après un cyclage thermique passif variant de -30°C a 180°C [DUP06].

I.6.2. 4 Dégradations (reconstruction) de la couche de métallisation

La métallisation permet l'équipotentialité sur toute la surface de la source de la puce, et donc le bon fonctionnement du module de puissance. Cette dernière subit, au cours d'un profil de mission, un cyclage passif dû à la température ambiante et un cyclage actif plus rapide dû à l'injection de courant dans la puce, et qui se traduit donc par une variation de température pouvant être importante au niveau de la couche de métallisation. Lorsque la température maximale imposée à cette couche de métallisation dépasse 110°C, celle-ci est sollicitée dans le domaine plastique [CIA01]. Par conséquent, des relaxations de contraintes peuvent avoir lieu sous forme de déplacements, de dislocations, ou encore de glissements de joints de grains [BOU08]. Cette "reconstruction" d'aluminium modifie la structure en surface de la métallisation, fragilise les connexions, réduit sa section active et entraine une augmentation de la résistance superficielle [CIA02a, SCH03, DET04]. La Figure I. 22 montre les différentes dégradations que peut subir la couche de métallisation au cours d'un cyclage actif.



a) b)

c) d)

Figure I. 22 : Dégradations de la couche de métallisation après vieillissement [PIE10]: a) Après 500 cycles. b) Après 11000 cycles. c) Après 29000. d) Dégradation complète de la couche de métallisation 1,15J / Cycle Après 32000 cycles.

Dans le chapitre II, nous nous intéresserons à l'étude de l'effet du vieillissement de la couche de métallisation sur les répartitions des courants et des températures en surface de la puce, en se basant sur une simulation électrothermique d'un composant de puissance de type MOSFET.

Nous allons montrer dans ce qui suit quelques indicateurs de vieillissement étudiés au sein du laboratoire SATIE pour le diagnostic de composants à semi-conducteur de puissance [ARA08], [BOU08], [PIE10], ainsi que par d'autres équipes qui s'intéressent aux indicateurs de vieillissement des composants de puissance.

I.6. 3 Indicateurs de vieillissement pour le diagnostic de composants à semi-conducteur de puissance

Il a été montré dans la partie I.6 que la fatigue thermomécanique des matériaux de l'assemblage dans un module de puissance, provoque la défaillance de celui-ci, en effet 40% [SME12] de l'origine des défaillances dans un module de puissance résulte de la dégradation de l'assemblage liée à la fatigue d'origine thermomécanique.

Lors de la dégradation de l'assemblage et/ou de l'environnement proche des puces (levée des fils, reconstruction de la métallisation), la température de la puce augmente localement. Il se peut alors que la température des puces excède la température maximale que la puce peut supporter et qui conduit à la défaillance du module de puissance suite à un emballement thermique ou un phénomène de second claquage. La défaillance dans ce cas se traduit alors généralement par un court-circuit du transistor défaillant.

Pour l'amélioration de la fiabilité des convertisseurs de puissance plusieurs travaux ont cherché à anticiper la défaillance des composants de puissance en suivant leur vieillissement [CIA02a], [DUP06], [ARA08],.....

Par exemple dans le cas de la Figure I. 23 le vieillissement du composant a été fortement accéléré par la répétition de régimes de court-circuit fortement dissipatifs. Une augmentation de la chute de tension à l'état passant, ainsi qu'une réduction du courant de saturation ont été constatés après le vieillissement de ce transistor. Ici une défaillance à l'ouverture d'un courant de court-circuit d'un IGBT est représentée par un phénomène de latch-up au blocage du courant de court-circuit.

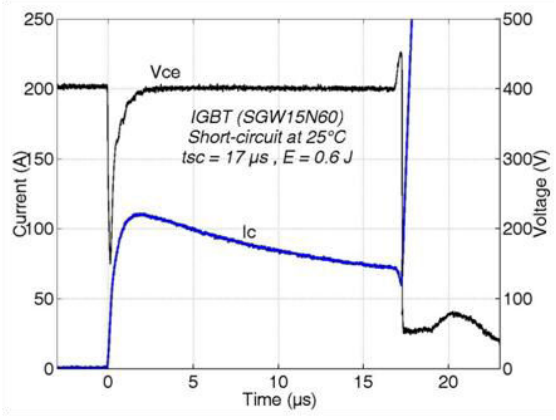


Figure I. 23 : Forme d'onde du courant I_{CC} et de la tension V_{CE} au dernier cycle de court-circuit de la défaillance (600V NPT IGBT, U = 400V, N = 33661 court-circuits) [ARA08].

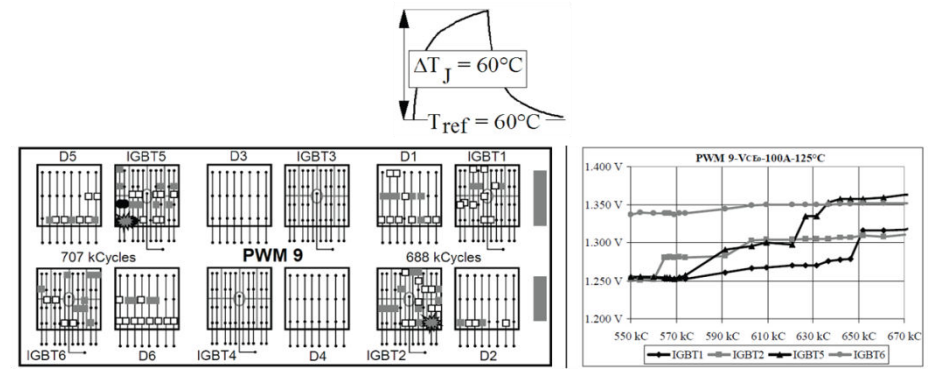
Il a été impossible de relier cette défaillance au vieillissement constaté ici (principalement la dégradation de la couche de métallisation). Pour cela il serait très important de mettre en évidence des indicateurs de vieillissement pertinents afin que l'évolution de ces indicateurs puisse être corrélée aux défaillances.

Dans cette partie, nous allons présenter quelques indicateurs de vieillissement qui ont été mis en évidence auparavant en se basant sur l'étude des caractéristiques électriques d'une puce de puissance susceptibles d'évoluer en cours de vieillissement.

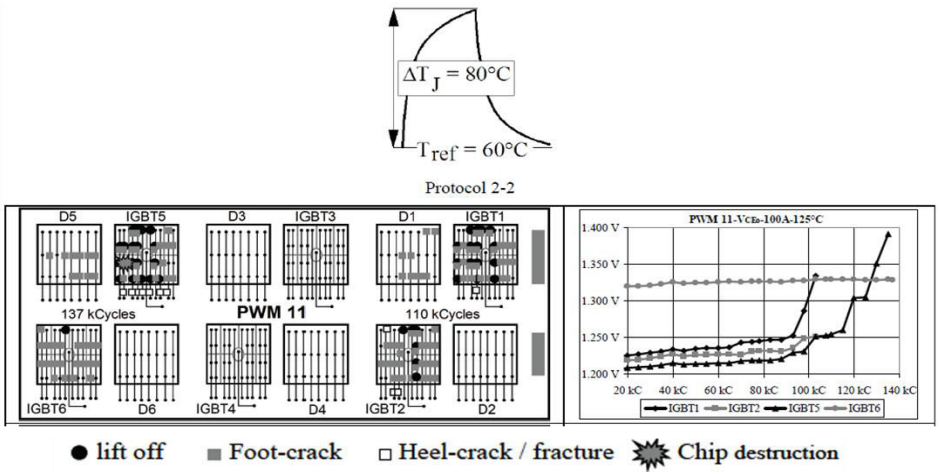
L'estimation de la durée de vie des composants de puissance se fait en mettant ces composants sous contraintes thermiques accélérées, mais tout ça en veillant à ce que les modes de défaillance mis en évidence soient les plus représentatifs de ceux rencontrés en pratique.

I.6.3. 1 Chute de tension à l'état passant (V_{CE})

[SME12] a suivi l'évolution de la variation de la chute de tension V_{CE} en cours de cyclage, elle a montré que l'augmentation de la chute de tension V_{CE} de 2-3 % par rapport à la valeur initiale correspondait à un état de vieillissement déjà extrêmement prononcé avec des dégradations importantes de type Foot Crack, Heel Cracking, levée des fils de bonding et reconstruction de la métallisation.



(a)

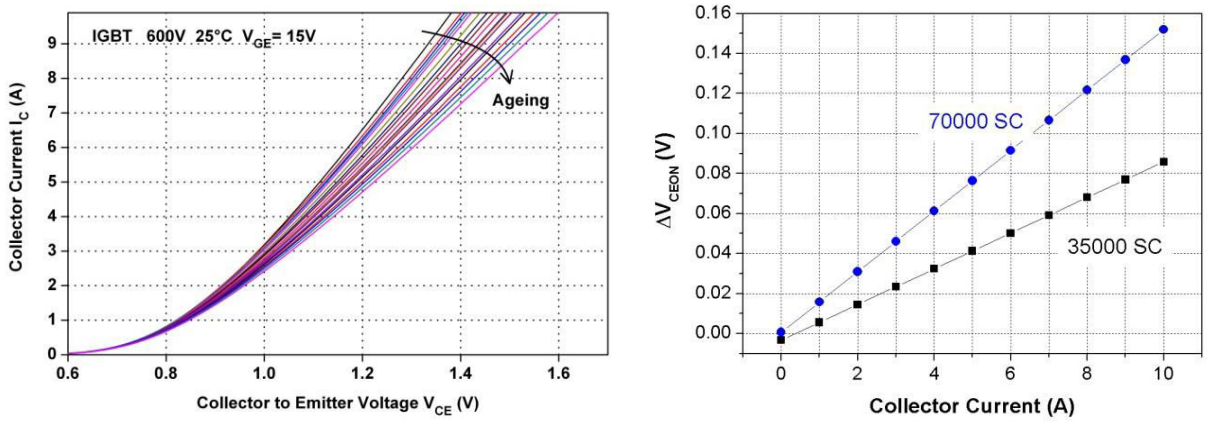


(b)

Figure I. 24 : Test de cyclages de puissance sur deux modules de IGBT 600V-200A (PWM9 et PWM11) et l'évolution de V_{CE} (I = 100A, T_j = 125°C) [SME12].

La Figure I. 24 (a) montre une variation significative de la tension V_{CE} (> 3%) dans la puce IGBT 5 à partir de 600 kcycles et la destruction apparaît ensuite à environ 700 kcycles. Ainsi, le suivi de la variation de la chute de tension à l'état passant au cours des cyclages thermiques, a bien montré la défaillance du composant. Cet indicateur semble être pertinent quant à la prévention de la défaillance. A la Figure I. 24 (b), en changeant les conditions d'essais cet indicateur de vieillissement reste aussi pertinent. Ces deux exemples montrent l'efficacité potentielle de la mesure de la chute de tension à l'état passant pour la prédiction du vieillissement des fils de bonding et de la métallisation de puce.

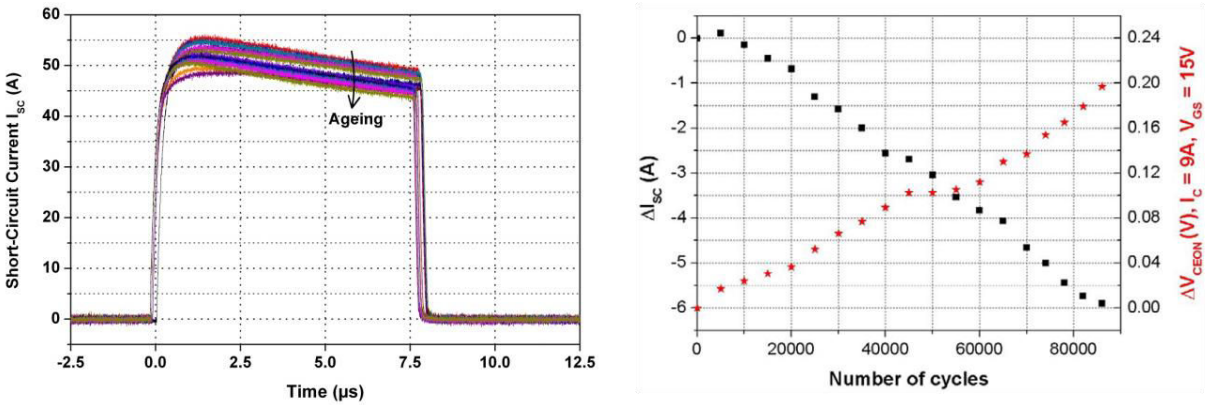
Les travaux de [ARA08] ont montré également une augmentation considérable de la chute de tension à l'état passant, et cela dans des conditions de vieillissement bien plus accélérées encore (régime de court-circuit répétitifs).



(a) (b)

Figure I. 25 : (a) Courbes de robustesse, IGBT NPT 600V. (b) évolution de la chute de tension V_{CE} pendant la répétition de court-circuit [ARA08].

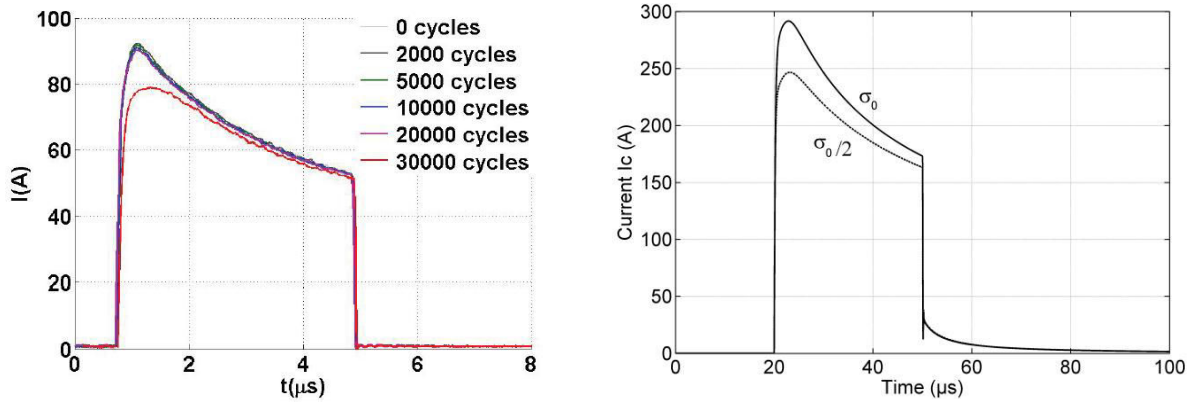
Une diminution du courant de court-circuit I_{cc} a été aussi constatée après vieillissement. Il semble ainsi que le vieillissement se traduise simultanément par la diminution de I_{CC} et l'augmentation de V_{CEON}.



(a) (b)

Figure I. 26 : (a) Evolution du courant de court-circuit I_{CC} pendant le vieillissement. (b) Variation du courant de court-circuit I_{CC} et de la chute de tension V_{CE} en fonction de nombre de cycle de vieillissement. [ARA08].

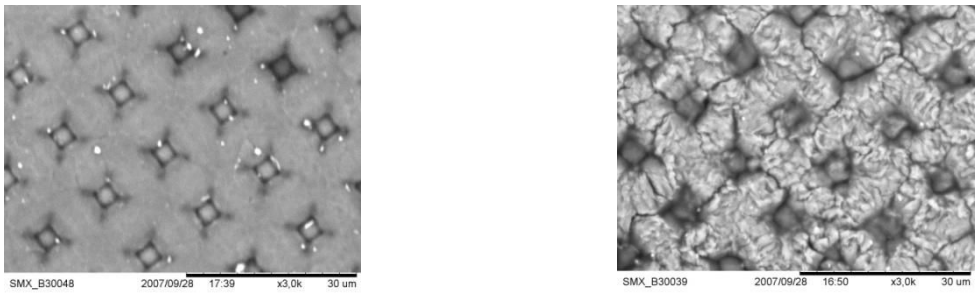
Concernant la diminution du courant de court-circuit I_{cc} après vieillissement d'autres travaux ont aussi montré ce phénomène que se soit par mesure pour un transistor MOSFET [PIE10], ou par simulation électrothermique pour un transistor IGBT [MOU14].



(a) (b)

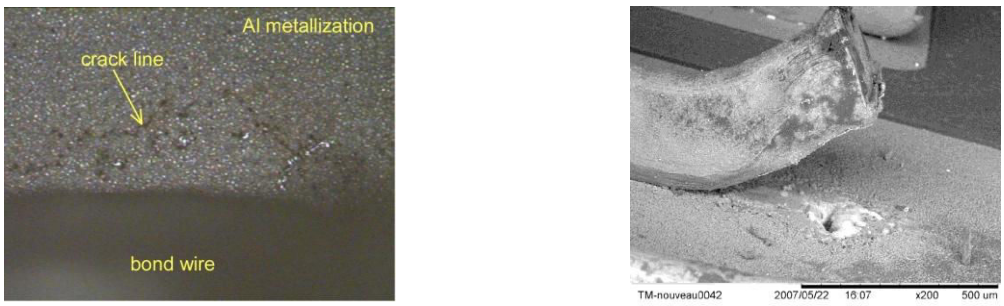
Figure I. 27 : (a) Courants de court-circuit I_{cc} mesurés avant et après vieillissement [PIE10]. (b) courants de court-circuit I_{cc} simulés avant et après vieillissement [MOU14].

[ARA08] a montré dans son article que l'augmentation de la chute de tension V_{CE} correspond à la dégradation de la couche de métallisation, et que la forte variation de la température provoque la reconstruction de l'aluminium à chaque cycle de court-circuit (Figure I. 28). Il a aussi montré une défaillance qui apparaît sous un fil de bonding avec fusion locale du silicium (Figure I. 29).



(a) (b)

Figure I. 28 : (a) Image de la couche de la métallisation en aluminium avant le vieillissement, (b) et après 24600 court-circuits [ARA08].



(a) (b)

Figure I. 29 : Dégradation de fil bonding : Rupture autour du contact bond-wire (a), levée de fil-bonding après la défaillance (b) [ARA08].

Des deux exemples [SME12] et [ARA08], nous constatons que l'indicateur de vieillissement représenté ici par la chute de tension à l'état passant est pertinent pour la prédiction du vieillissement des fils de bonding et de la métallisation de puce. Mais la mesure précise de la chute de tension à l'état passant est extrêmement délicate à effectuer en pratique. En effet, la chute de tension V_{CE} évolue avec l'augmentation de la température de puce (par exemple lors du délaminage des brasures), il faut donc différencier les variations de V_{CE} dues aux effets thermiques de celles dues à la dégradation des fils de bonding.

I.6.3. 2 Résistance de la métallisation (R_{AL})

[ARA08] et [PIE10] ont montré que la résistance de la couche de métallisation évolue significativement lors de la reconstruction de la métallisation, tout les deux ont utilisé un câblage particulier de la puce (câblage 4 fils).

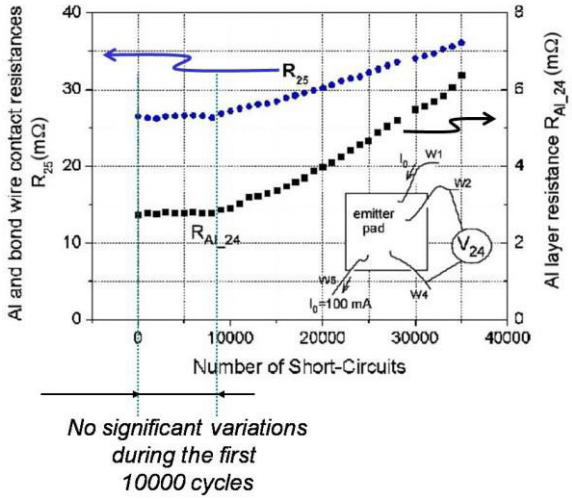


Figure I. 30 : Evolution de la résistance de la couche d'aluminium en cours de vieillissement [ARA08].

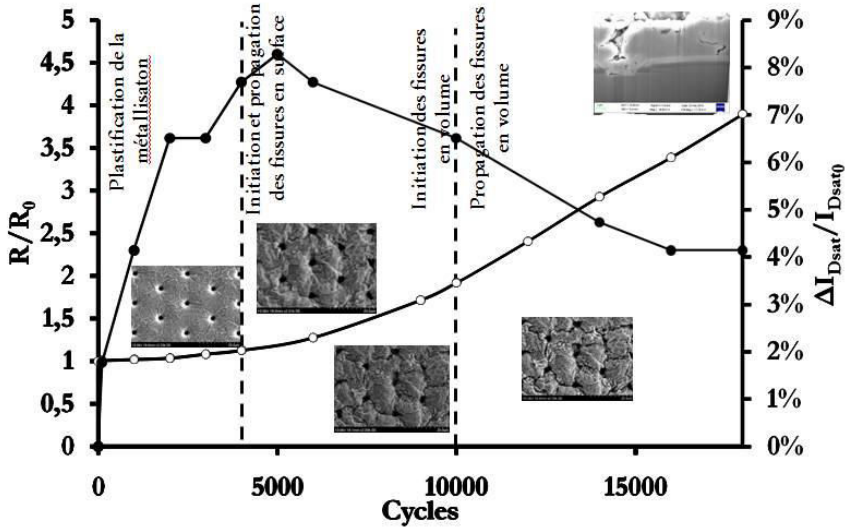


Figure I. 31 : Dégradation de la couche de métallisation, l'évolution de la résistance de l'aluminium et du courant de saturation [PIE10].

De la Figure I. 31 nous constatons que l'augmentation de la résistance de la métallisation R_{Al} est reliée à la dégradation de la couche de métallisation. La plastification de la métallisation se traduit dans un premier temps par une légère augmentation de la résistivité de la couche d'aluminium de source. Par la suite, l'initiation, puis la propagation des fissures dans l'épaisseur de la métallisation s'accompagne cette fois d'une augmentation très significative de la résistivité de la couche d'aluminium de source.

I.6.3. 3 Résistance thermique (R_{th})

L'augmentation de la résistance thermique d'un module de puissance est liée à la dégradation des couches de brasures (brasure puce/substrat DBC et brasure entre substrat DBC et semelle). La dégradation des brasures restreint en effet la surface d'évacuation du flux de chaleur de la puce vers le refroidisseur, ce qui se traduit par une augmentation de la température au niveau des puces.

La résistance thermique entre la jonction et la semelle est définie par le rapport entre la variation de la température et la puissance injectée et elle s'écrit par la relation suivante:

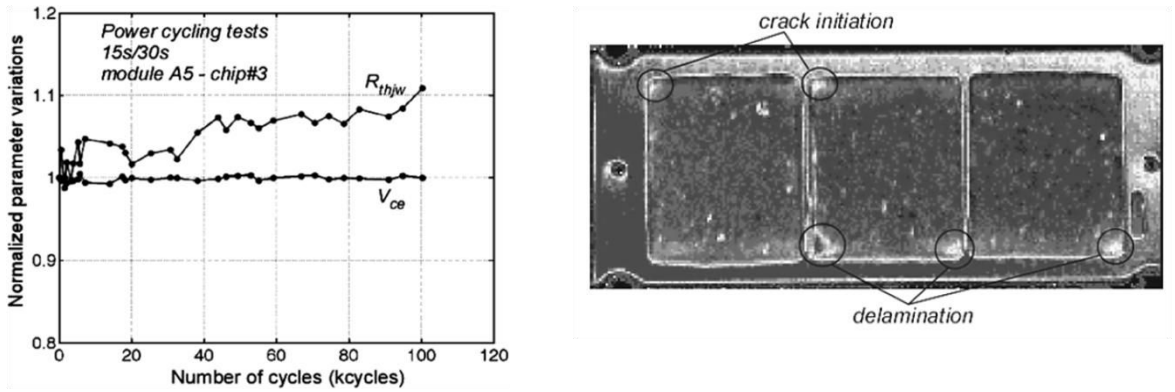
$$R_{th(jonction\ -case)} = \frac{T_j - T_c}{V_{CE}.I_c} \qquad \text{(I. 27)}$$

Une mesure correcte de cette résistance thermique nécessite une mesure de la température de jonction (T_j) et de la température au niveau de la semelle à la verticale de la puce (T_c). La température de jonction (T_j) peut être obtenue par la mesure indirecte (chute de tension à l'état passant sous faible courant, tension de seuil…), la température mesurée ici est une température « moyennée » de la puce qui peut être parfois insuffisante. La mesure de la température de la semelle peut être facilement implantée, mais celle-ci demande un nombre élevé de capteurs pour pouvoir mesurer la température T_c sous chaque puce.

On peut trouver des modules de puissance montés sur des boites à eau, dans ce cas la résistance thermique du module s'écrit par la relation suivante:

$$R_{th(jonction\ -eau)} = \frac{T_j - \frac{T_{eau_sortie} - T_{eau_entrée}}{2}}{V_{CE}.I_c} \qquad \text{(I. 28)}$$

Une augmentation de la résistance $R_{th(jonction\text{-}eau)}$ de 10 % après 100000 cycles de puissance a été observée par [BOU07], (Figure I. 32). Par contre aucune variation de $R_{th(jonction\text{-}case)}$ n'a été enregistrée et l'analyse des brasures après vieillissement n'a pas montré de dégradation significative dans ce cas. L'augmentation de la résistance thermique $R_{th(jonction\text{-}eau)}$ peut s'expliquer par la migration de la couche de graisse. Nous pouvons conclure ici que selon la façon dont on mesure la résistance thermique nous pouvons avoir des informations sur le vieillissement des brasures ainsi que sur le vieillissement de l'ensemble de la chaine thermique.



(a) (b)

Figure I. 32 : Evolution de la résistance thermique entre jonction et eau [BOU07].

Dans le deuxième chapitre de cette thèse nous allons étudier la distribution des courants et des températures au niveau de la puce et de la métallisation après vieillissement, en se basant sur l'un des indicateurs de vieillissement présenté précédemment, qui est l'augmentation de la résistance de la métallisation (R_{Al}), Nous allons aussi dans le chapitre trois nous servir d'un autre indicateur de vieillissement qui et la résistance thermique pour étudier la dégradation des brasures.

I. 7 Conclusion

Dans ce premier chapitre nous avons rappelé la structure des composants à semi-conducteurs de puissance, ainsi nous nous sommes intéressés aux transistors MOSFET (COOLMOS composant qui sert de support à la modélisation électrothermique proposée dans le chapitre II). Ensuite nous avons introduit l'influence de la température sur certains paramètres physiques du silicium (mobilité, concentration intrinsèque, …) et paramètres électriques (R_{DSon}, tension de claquage, tension de seuil et transconductance).

Dans la mesure où cette thèse se focalise sur les comportements thermique et électrothermique des composants de puissance, nous avons mis en avant l'analyse thermique des composants de puissance et les phénomènes électrothermiques au sein des puces de puissance. Enfin, nous avons également présenté les principaux modes de défaillance d'origine thermomécanique à l'origine des limitations de la durée de vie des composants de puissance.

Chapitre II : Modélisation électrothermique 2D distribuée

II. 1 Introduction

Les travaux exposés dans ce chapitre se focalisent sur la modélisation/simulation électrothermique 2D distribuée d'un transistor MOSFET de puissance de type COOLMOS. Ce modèle à été développé pour l'étude du comportement électrothermique de ce type de composants de puissance, ainsi que pour l'analyse de l'effet de différentes dégradations potentielles (et présentées précédemment) sur la répartition de la température au sein de la puce et dans l'assemblage, mais aussi pour analyser l'effet de ces dégradations sur la distribution des courants dans la puce, pour notamment mettre en évidence les risques de focalisation de courant après vieillissement.

Dans un premier temps nous présenterons les modèles électrothermiques existants dans la littérature, en donnant quelques exemples. En seconde partie nous montrerons toutes les étapes suivies pour le développement du modèle électrothermique retenu, puis nous analyserons les différents résultats obtenus dans différents modes de fonctionnement du module de puissance étudié ici.

Nous comparerons notamment les contraintes thermiques et électriques entre un état neuf et un état vieilli correspondant à des dégradations localisées et représentatives d'un vieillissement réaliste.

En dernière partie nous chercherons à valider le modèle électrothermique développé en estimant expérimentalement les températures au niveau des puces lors de régimes extrêmes de fonctionnement.

II. 2 Modélisation électrothermique 2D distribuée

Il est très important, lorsque l'on s'intéresse à l'échauffement des composants électroniques et plus particulièrement à leur auto-échauffement, de ne pas perdre de vue que la puissance électrique qu'ils dissipent peut être globalement et localement fortement influencée par la répartition de la température dans leur zone active. En effet, de nombreux paramètres physiques des dispositifs à semi-conducteur dépendent plus au moins fortement de la température. Il existe donc un couplage physique intime entre le comportement thermique et le fonctionnement électrique d'un composant ou d'un système électronique dont il faut tenir compte pour avoir une bonne représentation du comportement électrothermique des circuits et des composants de l'électronique de puissance.

La simulation électrothermique consiste à coupler les simulations électriques et thermiques comme le montre de façon simplifiée la figure suivante.

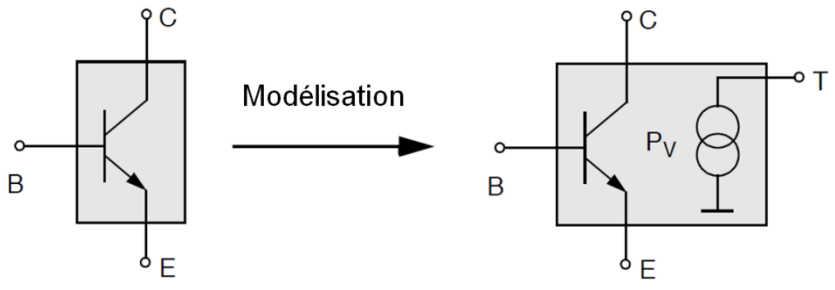


Figure II. 1 : Modélisation électrothermique simplifiée d'un composant de puissance [WÜN96].

II.2. 1 Méthodes de modélisation électrothermique

Sous la pression des industriels qui doivent concevoir des dispositifs de puissance poussés aux limites physiques de leur capacité (haute température, forte densité de courant...) et qui visent à

l'allégement et à l'intégration de leurs produits, plusieurs méthodes sont explorées pour développer des modèles électrothermiques à la fois réalistes et de mise en œuvre aisée. Celles-ci peuvent être classées en deux principales catégories : la méthode directe et la méthode de relaxation.

II.2.1. 1 Méthode directe

La méthode directe repose sur une modélisation du comportement thermique et électrique d'un composant ou module de puissance en intégrant dans un même système d'équations celles correspondant aux lois de Kirchhoff pour la partie électrique et celles représentatives de la thermique via une transformation sous forme de réseau "thermique" équivalent.

Les constantes de temps thermiques étant généralement très supérieures aux constantes de temps électriques, cette méthode ne permet malheureusement pas d'optimiser la résolution temporelle du modèle thermique qui se fait nécessairement avec la même discrétisation temporelle que le modèle thermique.

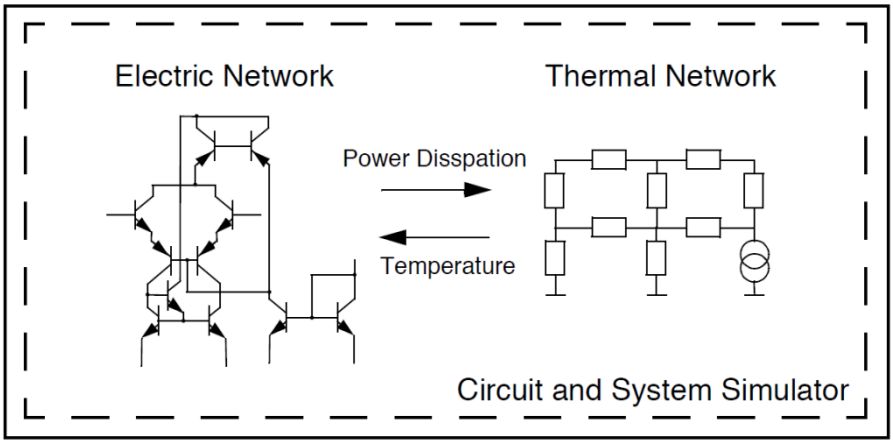


Figure II. 2 : Méthode directe [WÜN96].

II.2.1. 2 Méthode de relaxation

La méthode de relaxation repose sur une résolution alternée des deux systèmes d'équations associés. Plus précisément, cette méthode consiste à adopter un schéma itératif dans lequel les équations électriques et les équations thermiques sont dissociées et actualisées régulièrement.

Cette méthode offre l'avantage de pouvoir mettre en œuvre des modèles électriques et thermiques fins (résolution du problème thermique par éléments finis par exemple), et de pouvoir optimiser la discrétisation temporelle de chacun des deux modèles.

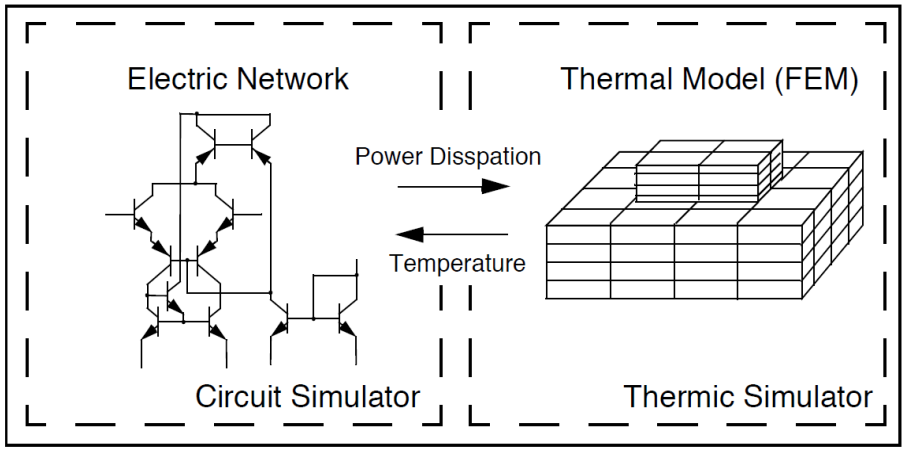


Figure II. 3 : Méthode de relaxation [WÜN96].

II.2. 2 Exemples de modèles électrothermiques existants

Nous allons présenter dans cette partie quelques exemples de modèles relatifs à la modélisation électrothermique de composants de puissance et utilisant les deux méthodes présentées précédemment.

a) Modèles électrothermiques exploitant la méthode directe

Nous détaillerons dans cette partie, à titre d'exemple, deux modèles électrothermiques présentés dans la littérature utilisant la méthode directe.

Premièrement, dans [KRE05], on trouve un simulateur électrothermique intégré à l'environnement CADENCE®. Celui-ci est basé sur l'utilisation du langage de description Verilog-A et sur le langage de script SKILL®. Le langage Verilog-A est utilisé d'une part pour la modélisation des composants électriques et, d'autre part, pour la modélisation thermique. Le langage SKILL® est utilisé pour la construction du réseau électrothermique.

Pour ce modèle, les parties électriques, thermiques et leur couplage se fait dans un même simulateur comme cela est illustré sur la figure II.4 qui représente le principe général de fonctionnement du simulateur.

Cette méthode consiste ainsi à convertir le schéma électrique à simuler en un réseau électrothermique, puis à effectuer la simulation électrothermique de la même manière qu'une simulation numérique électrique conventionnelle. Pour cela, les auteurs génèrent tout d'abord un réseau électrothermique intermédiaire, en remplaçant dans le schéma original les modèles électriques des composants par leurs modèles électrothermiques. Ensuite, à partir d'une analyse de l'implantation du dispositif, ils génèrent dans le schéma initial un réseau modélisant les effets thermiques du circuit intégré. Ce réseau est obtenu en assemblant plusieurs entités élémentaires qui modélisent le transfert de chaleur. Enfin, les composants électroniques sont couplés au réseau thermique.

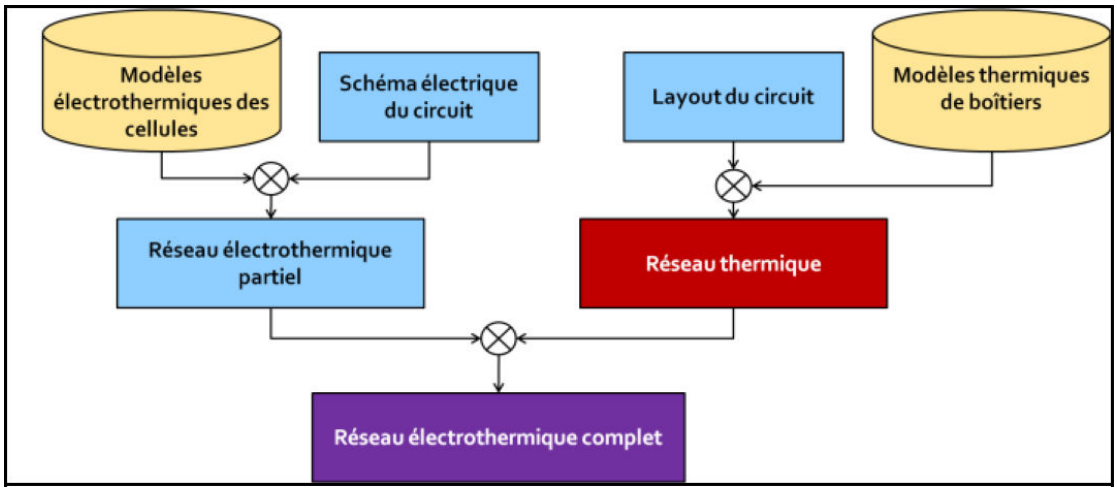
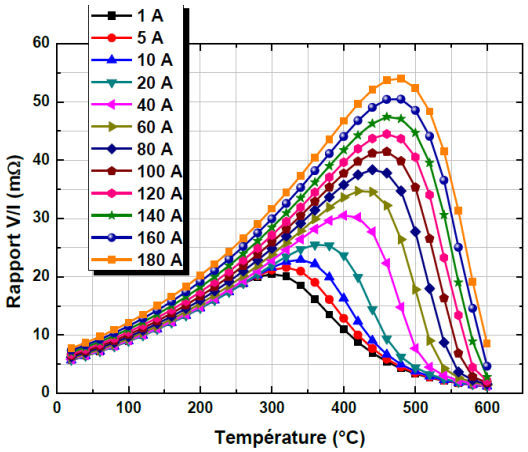


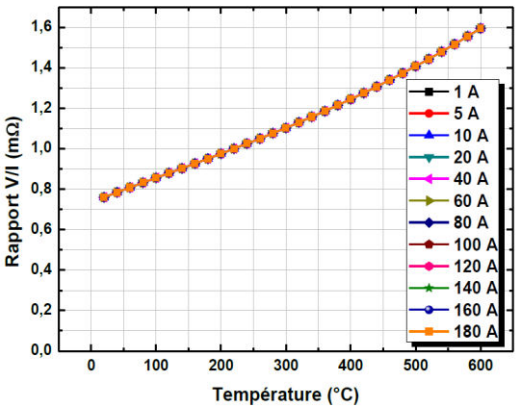
Figure II. 4 : Modèle électrothermique utilisant la méthode directe [KRE05].

Un second exemple de la méthode directe peut être cité [AZO11]. Celui-ci consiste à développer un modèle électrothermique utilisant le logiciel de modélisation éléments finis (EF) COMSOL multiphysics, en prenant en compte les deux variables température et tension simultanément.

Cette méthode consiste donc à décrire le composant sous COMSOL en introduisant toutes les dimensions et les propriétés des matériaux (conductivité thermique et électrique, chaleur spécifique..), en tenant compte par exemple de la variation de la résistivité électrique en fonction de la température pour le silicium et l'aluminium. Pour le silicium, cette dernière est préalablement déterminée en fonction de la température et de la densité locale du courant à l'aide d'un outil de simulation physique (Sentaurus TCAD) basé sur une résolution numérique par éléments finis. L'effet de la température a été pris en compte en étudiant les variations du rapport tension/courant (V/I) en fonction de la densité de courant et de la température dans le substrat du silicium et dans la zone active comme indiqué sur les courbes a et b de la figure suivante.



(a) Variation du rapport V/I simulé dans la couche active pour V_{GS} = 12V.



(b) Variation du rapport V/I simulé pour le substrat fortement dopé.

Figure II. 5 : Variation du rapport V/I simulé: (a) Dans la couche active pour V_{GS} = 12V et (b) pour le substrat fortement dopé.

La variation de la résistivité électrique du silicium est déduite de cette analyse. Concernant l'effet de la température sur les caractéristiques des autres matériaux, l'auteur introduit par exemple la variation de la résistivité électrique de l'aluminium dans le modèle, la résistivité électrique des autres matériaux (cuivre, brasures…) est considérée indépendante de la température.

b) Modèles électrothermiques exploitant la méthode de relaxation

Dans [WÜN97] on trouve un modèle électrothermique réalisé à l'aide d'un couplage entre un modèle électrique implanté numériquement à l'aide d'un outil de résolution numérique qui est le simulateur de circuit SABER et un modèle thermique implanté numériquement dans logiciel ANSYS FEM basé sur la méthode des éléments finis. La Figure II. 6 montre de façon simplifiée les deux modèles et schématise le transfert des données entre les deux simulateurs utilisés (SABER et ANSYS). L'échange entre les deux simulateurs se fait de la manière suivante: le modèle électrique envoie les paramètres électriques (les puissances dissipées) vers le modèle thermique et le modèle thermique à son tour envoie les températures obtenues vers le modèle électrique.

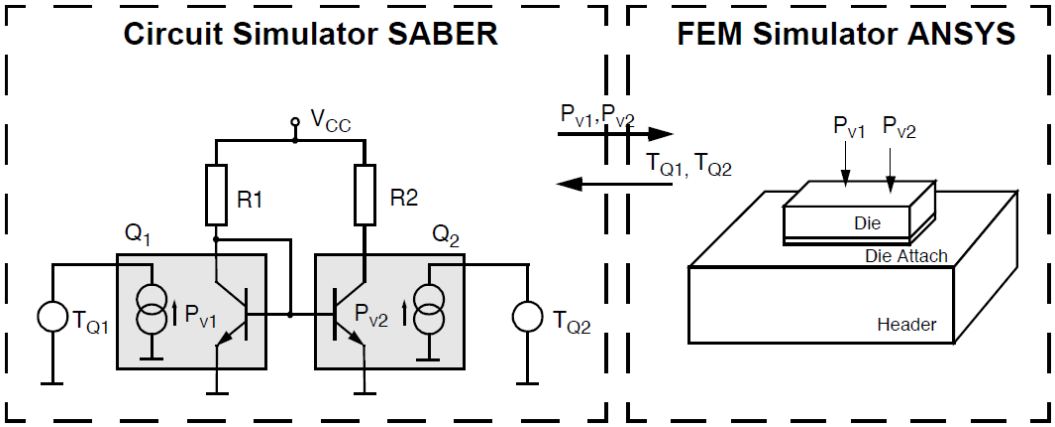


Figure II. 6 : Modèle électrothermique utilisant la méthode de relaxation [WÜN97].

Avantages

L'atout principal de la méthode par relaxation réside dans la simplicité de son implémentation. En effet, le comportement des circuits électriques peut être exporté dans un format compatible avec des simulateurs thermiques tels qu'ANSYS ou encore COMSOL. Ainsi, il n'y a plus qu'à interfacer les fichiers d'entrée/sortie des simulateurs, tâche qui peut toutefois s'avérer extrêmement délicate à mettre en œuvre.

Inconvénients

La résolution du problème par cette méthode nécessite d'imbriquer deux boucles d'itération l'une dans l'autre. La boucle interne est la boucle de convergence du sous-système électrique (dont la dynamique est la plus rapide) et la boucle externe assure la relaxation entre la partie électrique et la partie thermique. De ce fait, la convergence entre les simulateurs thermiques et électriques n'est fréquemment pas atteinte pour les systèmes présentant un fort couplage électrothermique.

Dans ce chapitre nous allons présenter le modèle électrothermique que nous avons réalisé afin d'étudier les comportements électriques et thermiques de différents transistors de puissance MOSFET.

Nous proposons une nouvelle approche, elle est basée sur une méthode de relaxation ainsi que sur un modèle distribué. Elle consiste à définir dans un premier temps le comportement électrique des

différentes cellules qui constituent le module de puissance sous forme d'équations relativement simples. Le comportement thermique est obtenu en résolvant l'équation de la chaleur, en introduisant les pertes volumiques dans la partie active de la puce (pertes silicium) et en introduisant les pertes ohmiques dans la métallisation de source.

Les problèmes thermiques et électriques sont résolus séparément. Les modèles thermiques et électriques sont implantés respectivement sous les logiciels Cast3M™ (modélisation thermique par éléments finis) et Matlab-Simulink (qui décrit le modèle électrique de la puce et de son environnement et qui assure le couplage entre les deux modèles).

Notre approche a l'avantage par rapport à ce qui existe de prendre en compte relativement facilement plusieurs sources de chaleur (métallisations et semi-conducteur par exemple) et la dépendance de différents paramètres physiques avec la température (ce sera le cas par exemple de la conductivité électrique de la métallisation de la puce et de celle du silicium), tout en gardant une modélisation simple.

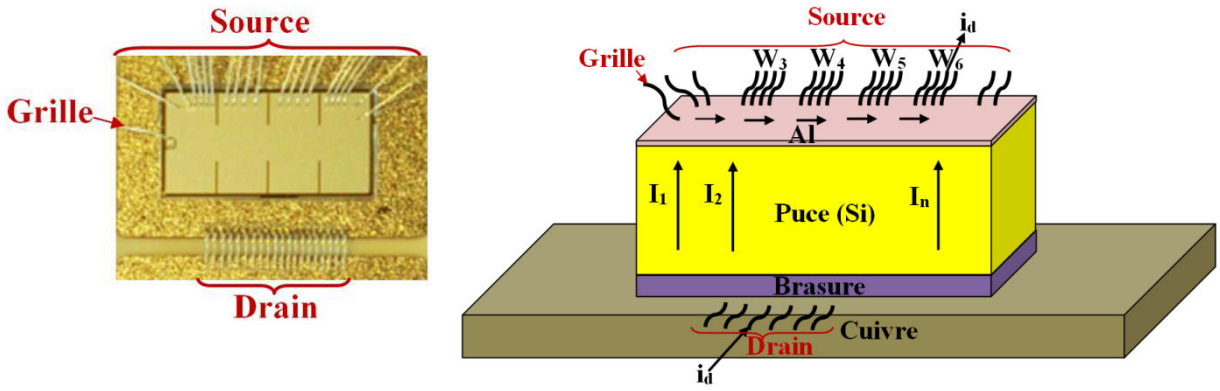
Le modèle thermique développé identifie donc les sources de chaleur en différents points, ce qui permettra l'analyse fine de la distribution de la température sur toute la puce mais aussi dans l'assemblage.

II. 3 Présentation du modèle électrothermique 2D réalisé

Nous nous somme focalisés sur le développement d'un modèle électrothermique 2D afin, dans un premier temps, de valider les concepts retenus.

II.3.1 Présentation du composant utilisé comme support pour l'étude

Le composant qui sert de support à cette étude est un transistor COOLMOS™ 600V packagé par Microsemi [INF10]. Le module est composé de différents matériaux : on trouve une puce en silicium qui représente l'élément actif du composant, une métallisation de puce en aluminium déposée sur la surface supérieure de la puce sur laquelle les fils de connexion de source sont soudés, un substrat DBC ($Cu/Al_2O_3/Cu$), des brasures et enfin une semelle en cuivre qui assure le maintien mécanique de l'ensemble.



(a) (b)

Figure II. 7 : (a) Photographie d'une puce de puissance COOLMOS, vue de dessus. (b) Description 3D simplifiée de la distribution du courant dans la puce et son environnement.

La Figure II. 8 de gauche montre une coupe d'une cellule d'un transistor MOS. La puce de silicium peut être modélisée par trois couches comme cela est présenté sur le schéma de droite de la Figure II. 8 :

- Le substrat (Bulk N^+) : celui-ci est nécessaire pour assurer un bon contact ohmique de drain, et assurer (par son épaisseur) la rigidité mécanique de la tranche de silicium lors de la fabrication du composant.
- La couche active du transistor (Epitaxie N^-) : cette région est divisée en cinq régions différentiées comme le montre la Figure II. 8. a : on y retrouve le substrat (Bulk N^+) (R_D) et la zone de drift (R_v), une zone qui se comporte comme un transistor à effet de champ à jonction (R_{JFET}), la résistance d'accumulation des électrons dans la partie supérieure de la zone N^- de la couche épitaxiée sous l'oxyde de grille (R_{acc}) et enfin la résistance du canal (à l'intérieur de la région diffusée porte canal et dopée P), modulée par V_{gs} (R_{CH}).
- Les transistors COOLMOS alternent dans la zone de drift des caissons N et P (superjonction) afin de minimiser la résistance à l'état passant. La modélisation proposée ici oublie volontairement les régions P qui ne participent pas à la conduction du courant et considère une dissipation moyenne des pertes principalement dans la zone de drift.
- La métallisation de source sur la face supérieure de la puce : celle-ci assure la distribution des courants dans l'ensemble des cellules élémentaires (plusieurs 10^6 à 10^7 cellules par cm^2). Elle permet la conduction du courant sortant des sources élémentaires de chaque cellule vers les fils de connexion en aluminium et assure l'équipotentialité de la source permettant d'appliquer sur chaque cellule élémentaire une tension V_{GS} identique (au moins de façon idéale).

Lorsque la résistance de la couche de métallisation n'est plus négligeable devant la résistance du silicium ou lorsqu'elle ne permet plus d'assurer l'équipotentialité de source, elle doit être nécessairement prise en compte dans la modélisation électrothermique du transistor.

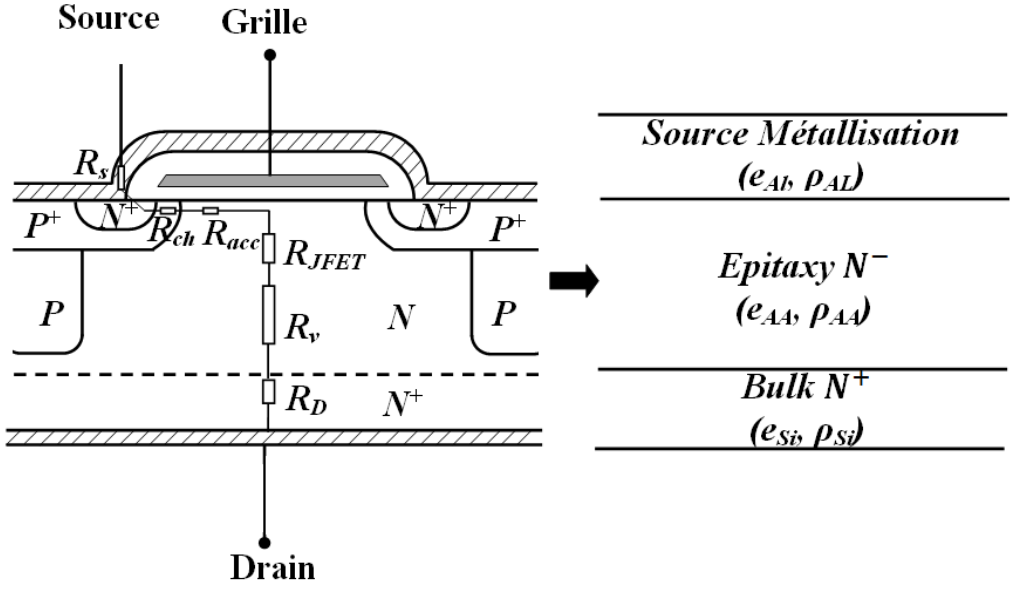


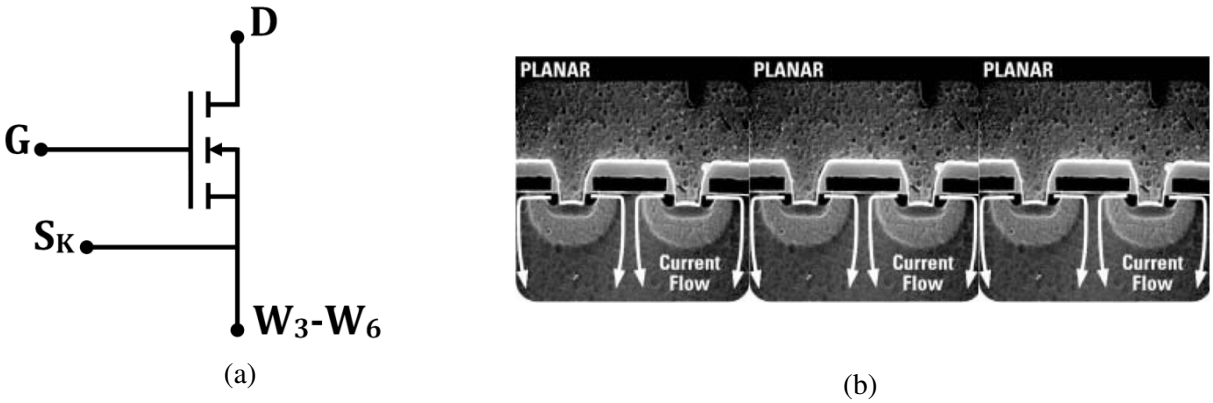
Figure II. 8 : Simplification du modèle du COOLMOS en régime de conduction.

Le modèle simplifié en régime de conduction ne considèrera que des pertes dans la zone N^- de drift et la métallisation de source. On supposera de plus des pertes homogènes dans la profondeur de la zone N^-, ce qui suppose une distribution horizontale du champ électrique dans cette zone, ce que permet, de façon idéale le transistor COOLMOS à super-jonction en régime de court-circuit par exemple.

La résistivité de la région N^- sera adaptée pour que dans ces conditions, la chute de tension à l'état passant soit représentative des caractéristiques de la puce.

II.3. 2 Discrétisation de la puce

Dans un premier temps nous allons nous intéresser à la puce qui représente l'élément actif du module de puissance. Celle-ci est composée d'un ensemble de cellules représentant structurellement chacune un transistor élémentaire (Figure II. 10.a).



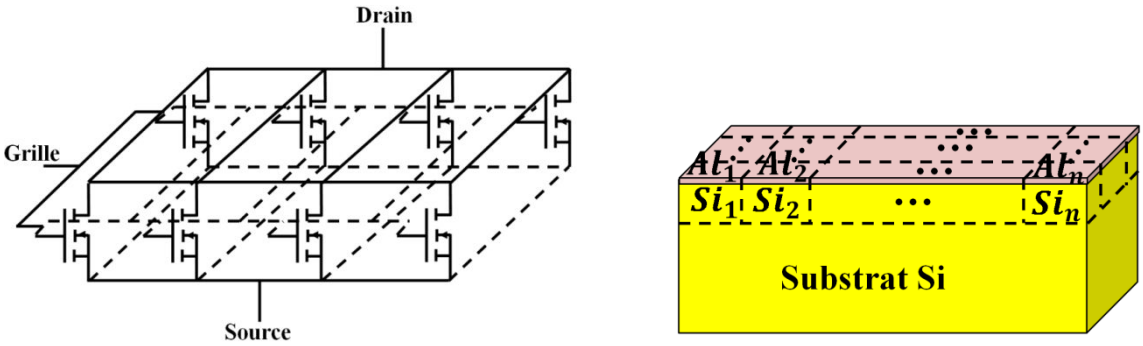
(a) (b)

Figure II. 9 : (a) Symbole électrique du Transistor CoolMOS, et (b) Observation en coupe d'une puce de transistor CoolMOS de puissance montrant différentes cellules élémentaires.

Afin de détailler la méthodologie retenue, nous avons représenté sur la Figure II. 10 le découpage en 3 dimensions de la puce en montrant différents transistors élémentaires pouvant représenter chacun un groupement de cellules. Cette même discrétisation spatiale est reprise pour montrer la discrétisation cette fois du modèle thermique dans les différentes régions (métallisation en aluminium, substrat silicium et région de drift) de la puce seule pour l'instant. Il est bien entendu que la discrétisation du modèle thermique devra considérer l'ensemble du packaging, de la puce jusqu'au refroidisseur.

Nous supposerons par la suite, essentiellement pour des raisons de simplification du modèle, que les pertes sont principalement localisées dans la zone de drift et dans la métallisation. Nous n'avons ainsi pas différencié au sein de la puce les pertes dans la zone de drift de celles dissipées dans le canal.

Les pertes dans le substrat fortement dopé seront négligées tout comme celles dissipées dans les fils de bonding.



(a) Modèle électrique 3D distribué *(b) Modèle thermique 3D distribué*

Figure II. 10 : (a) Modèle électrique 3D distribué, (b) Modèle thermique 3D distribué.

En analysant la Figure II. 7.b nous constatons que les fils de bonding sont localisés sur le bord de la puce. Ce placement des fils a été effectué volontairement par Microsemi pour faciliter l'inspection de la puce dans le cadre d'autres études [TIE13], et ne correspond bien entendu pas à une réalisation industrielle. Par contre, ce positionnement particulier des connexions électriques de source va simplifier, en ce qui nous concerne, la modélisation de la puce et du packaging.

En supposant une distribution homogène du courant dans les différents fils, la symétrie obtenue nous permet dans un premier temps de ne considérer qu'un modèle thermique 2D de la partie active de la puce et du module comme le montre la Figure II. 11.

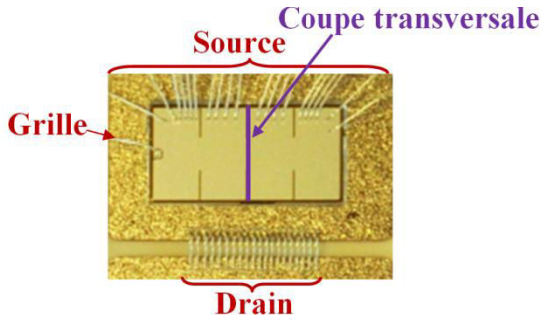
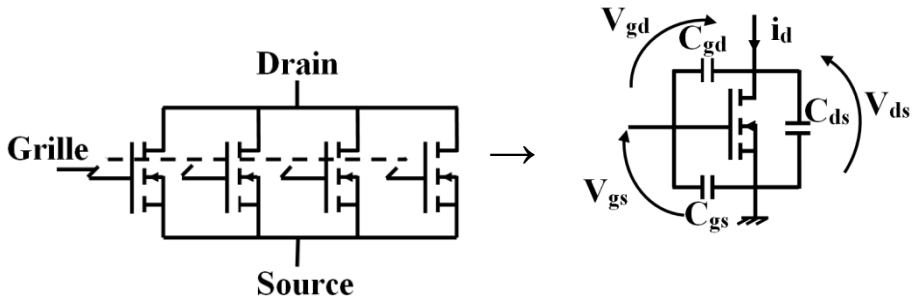


Figure II. 11 : Coupe transversale de la puce au niveau du module de puissance.

La modélisation électrothermique retenue est ainsi une modélisation distribuée 2D.

Pour la mettre en œuvre, la puce est découpée en N transistors élémentaires ce qui permet par exemple de rendre compte de l'effet de la résistance de métallisation de source qui connecte l'ensemble des cellules élémentaires entre elles.

Le modèle thermique utilisé est également distribué (au niveau des sources de chaleur) en un nombre de cellules identique à celui du modèle électrique. Il sera décrit dans le détail par la suite.



(a) (b)

Figure II. 12 : (a) Modèle électrique 2D distribué. (b) Représentation électrique simplifiée d'une cellule élémentaire.

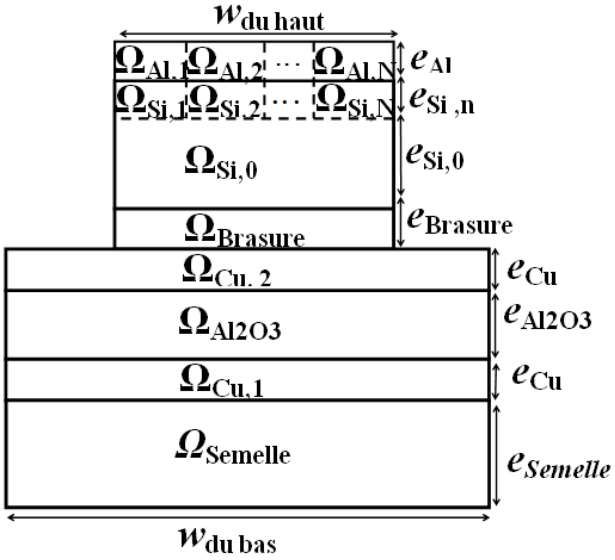


Figure II. 13 : Modèle thermique EF 2D distribué.

❖ Outils de modélisation

Une fois la discrétisation du domaine d'étude établie, il est possible de mettre en œuvre la modélisation du composant. Cette dernière s'effectue par une co-simulation Matlab-Simulink et Cast3M^{TM}. Les éléments nécessaires à la réalisation de cette simulation électrothermique sont décrits ci-dessous.

a) Pour le modèle électrique

Nous considérons sous Matlab un modèle de puce 2D distribuée en N cellules élémentaires et le circuit électrique environnant en écrivant toutes les équations électriques de tous les nœuds et de toutes les mailles. Puis, nous prenons en compte la variation des différents paramètres électriques avec la température (mobilité électronique dans le silicium, la résistivité de l'aluminium et la tension de seuil V_{th}). Cette étape sera détaillée ultérieurement.

b) Pour le modèle thermique

Nous utilisons une simulation numérique EF à l'aide du logiciel de simulation thermique Cast3M^{TM}. Dans un premier temps, nous définissons l'ensemble des matériaux qui constituent le module par des domaines représentés par leur conductivité thermique, leur chaleur massique et leur densité. Les zones de dissipation de puissance (pertes) sont également définies et distribuées à l'image

de la distribution de la puce et de la métallisation. Nous expliciterons par la suite comment et quelles sont les régions concernées.

Ensuite, nous réalisons un maillage de toute la structure. Pour le calcul de la température à chaque étape de la simulation thermique, nous résolvons l'équation de la chaleur définie dans (II. 2). Toutes ces étapes suivies pour la réalisation du modèle thermique utilisé dans la simulation électrothermique, sont décrites par le schéma de la figure suivante.

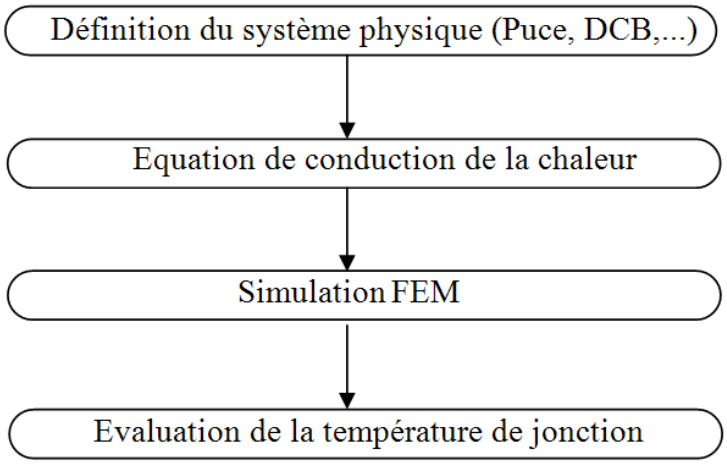


Figure II. 14 : Schéma représentant les différentes étapes suivies pour la simulation thermique.

La température de l'aluminium sera distribuée sur les différentes cellules simulées et elle sera estimée pour être utilisée par le modèle électrique à l'interface entre la métallisation et la puce, là où la température de l'aluminium est la plus élevée.

La température du silicium N^- est elle aussi distribuée. Elle varie dans l'épaisseur du silicium. La discrétisation électrique grossière dans l'épaisseur du silicium nécessite la prise en compte d'une seule température silicium. Nous aurions pu choisir la valeur moyenne de la température dans l'épaisseur ou localisée en des points particuliers. Pour nous placer dans le cas le plus critique, la température du silicium a été considérée à l'endroit où elle est la plus élevée.

Les températures de l'aluminium et du silicium sont donc estimées au même endroit.

c) Couplage énergétique entre le modèle électrique et le modèle thermique

Nous choisissons de créer une interface FIFO (First-in, First-out) dans laquelle se fait l'échange des données entre les deux simulateurs (les différentes sources de puissance dissipées nécessaires à la résolution du problème thermique et les différentes températures calculées nécessaires à la résolution du modèle électrique). Nous avons choisi cette méthode pour sa simplicité de mise en œuvre, et pour sa gestion des données consistant à traiter la file d'attente des actions à effectuer dans l'ordre chronologique.

Dans ce qui suit nous allons détailler le modèle électrique, le modèle thermique et enfin le couplage entre les deux modèles.

II.3. 3 Modèle thermique

II.3.3. 1 Géométrie

Du point de vue thermique le composant est un domaine Ω, qui peut être décomposé en neufs sous domaines correspondants aux neufs couches de matériaux utilisés et visibles à la Figure II. 13.

$$\Omega = \Omega_{Cu} \cup \Omega_{Brasure\ 1} \cup \Omega_{Cu1} \cup \Omega_{Al2O3} \cup \Omega_{Cu2} \cup \Omega_{Brasure\ 2} \cup \Omega_{Sibulk} \cup \Omega_{Sidrift} \cup \Omega_{Al} \quad \text{(II. 1)}$$

Les équations qui régissent l'évolution de la température sont définies dans chaque sous-domaine comme suit :

$$\forall\ t \in [t_0, t_f],$$

$$\rho.c.\frac{\partial T(x,t)}{\partial t} - div(k.\boldsymbol{grad}(T(x,t)) = g(x,t) \quad \text{(II. 2)}$$

Où ρ, c et k sont respectivement la densité, la chaleur spécifique et la conductivité thermique de chaque sous-domaine (cf. *Tableau II. 1*). $T(x,t)$ est la température définie sur Ω, où x désigne la position et t le temps. Le temps final de l'étude est noté t_f. Enfin, $g(x,t)$ est la source volumique de pertes due à l'effet Joule, qui est distribuée et considérée uniforme dans chaque sous-domaine de chaque matériau considéré (métallisations et zones de drift du silicium).

Tableau II. 1 : *Caractéristiques thermiques et géométriques*

Matériaux	ρ (kg.m^{-3})	c (J.kg^{-1}.K^{-1})	k (W.m^{-1}.K^{-1})	e (µm)
Cuivre	8700	385	400	200
Brasure	3970	780	30	380
Al_2O_3	7360	180	55.5	50
Silicium	2330	700	148	220
Aluminium	2700	900	160	5

Nous supposerons dans la suite que les pertes dans la puce sont principalement localisées dans la zone de drift du silicium et dans la métallisation en aluminium. Ainsi, le modèle thermique proposé ne permettra pas de distinguer dans ces sources de pertes, les pertes dans le canal par exemple des pertes dans la zone de drift. Nous considèrerons ainsi une dissipation de puissance globalement localisée, en ce qui concerne le silicium, dans la zone de drift.

Le silicium est divisé en N régions qui correspondent aux sources de puissance volumiques dans chaque région prise en compte (les pertes dues à la circulation des différents courants i_n dans chaque région).

$$\Omega_{Si} = \bigcup_{n=1}^{N} \Omega_{Si,n} \quad \text{(II. 3)}$$

De la même manière, la couche de métallisation (aluminium) est divisée en N zones qui représentent les différentes sources de puissance volumiques dans la métallisation (les pertes dues aux différents courants i_n).

$$\Omega_{Al} = \bigcup_{n=1}^{N} \Omega_{Al,n} \tag{II. 4}$$

II.3.3. 2 Formulation et localisation des pertes

En régime de conduction du transistor MOSFET, le courant de drain i_d circule entre le drain et la source. Il traverse la puce et la métallisation comme cela a été présenté de façon simplifiée à la Figure II. 7.b. Il en résulte donc des pertes au niveau de la puce (zone épitaxiée ou de drift) et de la couche de métallisation. Nous allons maintenant préciser comment ces différentes pertes sont prises en compte dans différents modes de fonctionnement. Nous considèrerons notamment les régimes de conduction classiques mais aussi des régimes accidentels de court-circuit fortement dissipatifs et particulièrement contraignant pour les puces et leur environnement proche.

a) Puce :

Pertes en conduction : Le transistor MOSFET se comporte comme une résistance (à faible V_{ds}), notée R_{DSON}, qui impose une chute de tension aux bornes du composant V_{DSON}. Il en résulte donc des pertes en conduction dans la zone N^- qui sont données par la relation suivante, I_d étant la valeur efficace du courant de Drain :

$$P = R_{DSON}.I_d^2 \tag{II. 5}$$

Le modèle thermique nécessitera de prendre en compte les pertes volumique (P^*) qui s'écriront :

$$P^* = \frac{P}{v} = \frac{\frac{1}{q.N_d.\mu_n}.\frac{W_{N^-}}{S}.I_d^2}{W_{N^-}.S} = \frac{1}{q.N_d.\mu_n S^2}.I_d^2 \tag{II. 6}$$

$$P^* = \frac{1}{q.N_d.\mu_n}.\frac{I^2}{S^2} = \frac{J^2}{\sigma} \tag{II. 7}$$

Avec $\sigma = q.N_d.\mu_n$ la conductivité électrique et J la densité de courant. Ces pertes volumiques sont appliquées dans l'épaisseur de la région de drift, sur la totalité de la surface active de la puce en considérant une conduction électrique moyennée.

Pertes en court-circuit (CC) : Dans ce mode de fonctionnement, la tension est appliquée aux bornes du transistor, et c'est le transistor qui limite le courant. Le transistor MOSFET se comporte alors comme une source de courant (sous tension V_{ds} élevée) qui dépendra de la température par l'intermédiaire de la mobilité principalement. Les pertes en régime de CC seront estimées ici en négligeant les pertes dans le canal, et en ne considérant qu'une dissipation de puissance dans la zone N^-.

Nous supposerons, (le composant étant à base de super jonction) une distribution horizontale du champ électrique en régime de court-circuit et donc une densité de puissance uniforme dans l'épaisseur de la zone de drift N^- (Figure II. 15) estimée à 50µm.

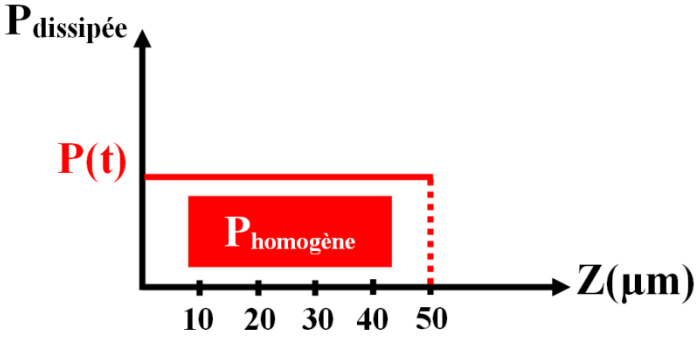


Figure II. 15 : Dissipation de puissance supposée homogène dans l'épaisseur de la puce.

Les pertes volumiques seront donc supposées localisées dans l'épaisseur de la zone N^- assurant la tenue en tension.

$$P^* = \frac{V_{ds}.I_d}{L.d.W_{N^-}} \qquad \text{(II. 8)}$$

Avec L et d qui sont respectivement la largeur et la profondeur de chaque groupement de cellules simulées et W_{N^-} l'épaisseur de la zone de drift.

b) Métallisation

Les pertes volumiques dans la métallisation d'aluminium seront également prises en compte et dépendront bien évidemment de la distribution du courant dans les *N* cellules élémentaires. Elles s'expriment en fonction de la densité locale de courant de la même façon que l'on soit en régime de conduction classique ou en régime de court-circuit au niveau de la puce.

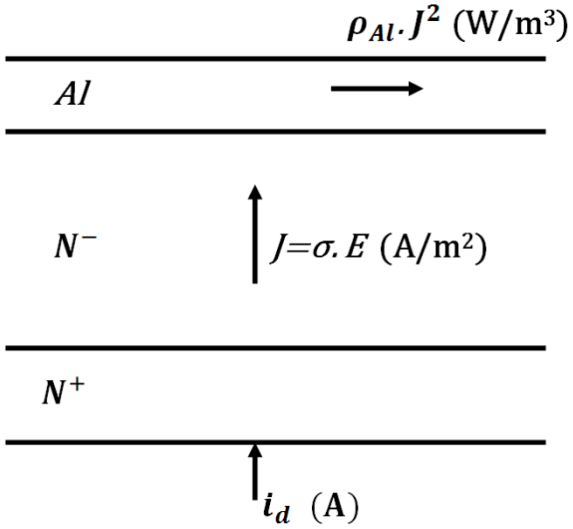


Figure II. 16 : Représentation simplifiée des pertes dans la métallisation en aluminium de source et dans le silicium.

$$P_{Al}^{*} = E.J \tag{II. 9}$$

Avec E le champ électrique et J la densité du courant.

$$J = \sigma.E \Rightarrow E = \frac{J}{\sigma} \tag{II. 10}$$

$$P_{Al}^{*} = \frac{J^2}{\sigma_{Al}} = \rho_{Al}.J^2 = \rho_{Al}.\frac{I_d^2}{(e_{Al}.d)^2} \tag{II. 11}$$

ρ_{Al} est la résistivité de l'aluminium, e_{Al} l'épaisseur de l'aluminium et d comme précédemment la profondeur de la puce.

II.3.3. 3 Conditions aux limites :

Pour les conditions aux limites nous avons imposé les conditions simplifiées suivantes : la face inférieure du modèle thermique est supposée dans un premier temps isotherme, définie par une température ambiante T_0.

Toutes les autres surfaces sont considérées adiabatiques telles que le flux sur $\partial_N \Omega$ soit nul :

$$\forall x \in \partial_N \Omega, \forall t \in \left[t_0, t_f\right]: \tag{II. 12}$$

$$\boldsymbol{grad}(T(x,t)).n=0$$

La température initiale sur Ω est supposée uniforme et égale à la température ambiante telle que :

$$\forall x \in \partial_N \Omega: \tag{II. 13}$$

$$T(x,t_0)=T_0$$

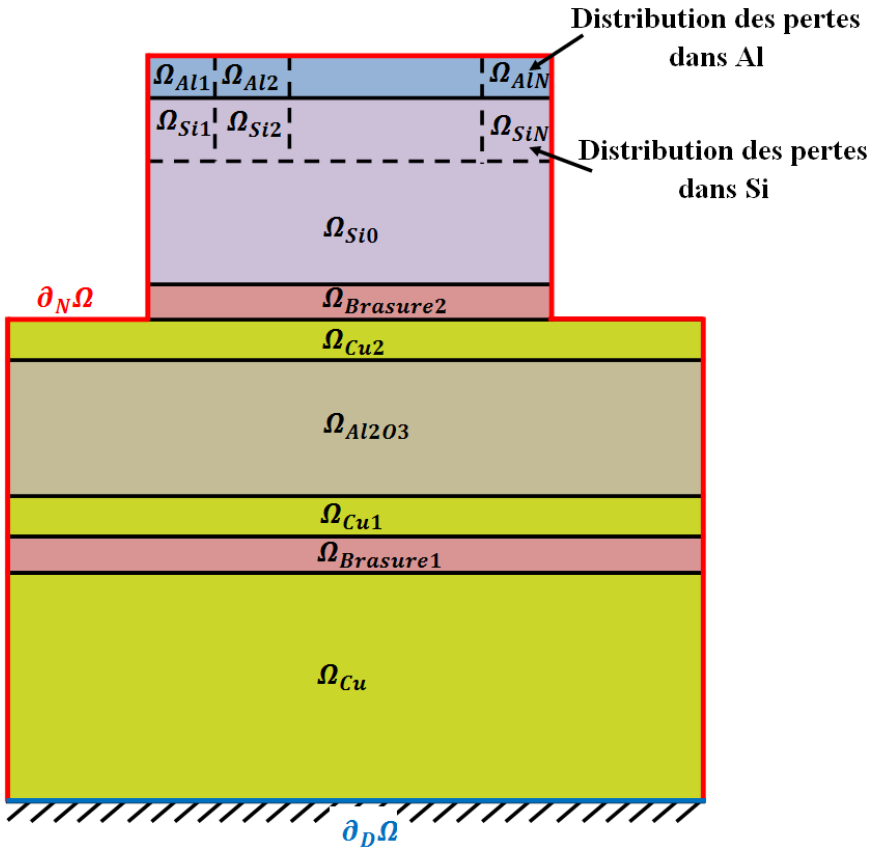


Figure II. 17 : Modèle thermique, conditions aux limites et localisation des sources de puissance volumiques.

Sur la Figure II. 17 les deux zones du silicium sont respectivement représentées par : $\Omega_{Si,i,..,n}$ la discrétisation de la région de drift faiblement dopée responsable des pertes à l'état ON et qui est distribuée sur la totalité de la puce et $\Omega_{Si,0}$ la région de bulk fortement dopée dont la résistance est négligée ce qui justifie que cette zone ne soit pas distribuée, la température locale n'ayant pas d'effet sur la chute de tension dans cette région.

II.3.3. 4 Résolution du modèle thermique

Le problème thermique est un problème classique de résolution de l'équation de la chaleur en régime transitoire (équation (II. 2)), avec des conditions aux limites en flux ou en température et des sources volumiques liées ici aux différentes sources volumiques de pertes.

Appelons *T(x,t)* le champ de température sur le domaine $\Omega \times [t_0, t_f]$, ou *x* est la position, t est le temps, t_0 est le temps initial et t_f est le temps final.

Les équations régissant l'évolution de la température sont définies dans chaque sous-domaine :

$$\forall x \in \Omega_{Cu}, \forall t \in [t_0, t_f],$$

$$\int_{\Omega} \rho_{Cu}(x).c_{Cu}(x).\frac{\partial T(x,t)}{\partial t} - div\left(k_{Cu}.\boldsymbol{grad}\big(T(x,t)\big)\right) = 0 \quad \text{(II. 14)}$$

Où ρ_{Cu}, c_{Cu} et k_{Cu} sont respectivement la masse volumique, la capacité thermique et la conductivité thermique du cuivre.

$$\forall x \in \Omega_{Si,j\in\{1,2,\dots N\}}, \forall t \in [t_0, t_f],$$

$$\int_{\Omega} \rho_{Si}(x).c_{Si}(x).\frac{\partial T(x,t)}{\partial t} - div\left(k_{Si}.\boldsymbol{grad}\big(T(x,t)\big)\right) = g_{Si,j}(t) \quad \text{(II. 15)}$$

où

$$g_{Si,j}(t) = \frac{N}{w_{bas}.d.e_{Si,n}}.v_{dsj}.i_{dsj} \quad \text{(II. 16)}$$

$g_{Si,j}(t)$ est la source de chaleur due à l'effet Joule, et i_{dsj} est le courant dans la cellule j relatif à la tension v_{ds}.

$$\forall x \in \Omega_{Al,j\in\{1,2,\dots N\}}, \forall t \in [t_0, t_f],$$

$$\int_{\Omega} \rho_{Al}(x).c_{Al}(x).\frac{\partial T(x,t)}{\partial t} - div\left(k_{Al}.\boldsymbol{grad}\big(T(x,t)\big)\right) = g_{Al,j}(t) \quad \text{(II. 17)}$$

Où ρ_{Al}, c_{Al} et k_{Al} sont respectivement la masse volumique, la capacité thermique et la conductivité thermique d'aluminium.

$$g_{Al,j}(t) = \frac{r_{Al}}{e_{Al}^2}.\sum_{n=1}^{n=j} i_{dsn}^2\ (t) \quad \text{(II. 18)}$$

$g_{Al,j}(t)$ est la source de chaleur due à l'effet Joule.

Les équations (II. 14), (II. 15) et (II. 17) peuvent être rassemblées en une seule équation :

$$\forall x \in \Omega, \forall t \in [t_0, t_f],$$

$$\int_{\Omega} \rho(x).c(x).\frac{\partial T(x,t)}{\partial t} - div\left(k.\boldsymbol{grad}\big(T(x,t)\big)\right) = g(x,t) \quad \text{(II. 19)}$$

Où ρ, c et k sont respectivement la masse volumique, la capacité thermique et la conductivité thermique d'aluminium.

De l'équation (II. 2) et des conditions aux limites, la résolution de l'équation de la chaleur va s'écrire de la manière suivante :

Trouver $T(x) \in \mathcal{T} + \{T_0\}$, telle que :

$$\forall t \in [t_0, t_f],$$

$$\int_\Omega \rho(x).c(x).\frac{\partial T(x,t)}{\partial t}.vdV + \int_\Omega k(x).\boldsymbol{grad}(T(x,t)).\boldsymbol{grad}(v)dV \quad \text{(II. 20)}$$

$$= \int_\Omega g(x,t).vdV, \quad \forall v \in \mathcal{T}$$

$$et\ T(x,t_0) = T_0 sur\ \Omega,$$

Ou $\mathcal{T} = \{v \in \mathcal{H}^1(\Omega)\ tel\ que\ v = 0\ sur\ \partial_D\Omega\}$.

Les valeurs numériques des grandeurs physiques utilisées dans la simulation sont données dans le tableau 1. La simulation numérique de l'équation (II. 20) est réalisée en utilisant la méthode des EF pour la discrétisation spatiale et un schéma classique θ pour la discrétisation temporelle [BON06].

a) Discrétisation spatiale

La discrétisation spatiale est définie comme suit :

$$T(x,t) = \sum_{i}^{N_{espace}} T_i(t).\varphi_i(x) \quad \text{(II. 21)}$$

N_{espace} est le nombre d'éléments finis de la fonction de forme utilisée à discrétiser et $\varphi_i(x)$ les éléments finis de la fonction de forme.

On définit le sous-espace $\mathcal{T}_h \subset \mathcal{T}$

$$\mathcal{T}_h = \left\{v \in \mathcal{T} \cap Span\left(\varphi_{i\in\{1,N_{espace}\}}\right)\right\} \quad \text{(II. 22)}$$

L'équation (II. 20) peut s'écrire comme suit :

Trouver $T(x) \in \mathcal{T} + \{T_0\}$, telle que :

$$\forall t \in [t_0, t_f],$$

$$\int_\Omega \rho(x).c(x).\frac{\partial T(x,t)}{\partial t}.vdV + \int_\Omega K(x).\boldsymbol{grad}(T(x,t)).\boldsymbol{grad}(v)dV \quad \text{(II. 23)}$$

$$= \int_\Omega g(x,t).vdV, \forall v \in \mathcal{T}_h$$

$$et\ T(x,t_0) = T_0\ sur\ \Omega,$$

L'équation

(II. 23) devient :

Trouver $\underline{T(t)} \in R^{Nespace}$, telle que :

$$\forall\ t \in [t_0, t_f]$$

$$\mathbf{M}\dot{\underline{T}}(\mathrm{t}) + \mathbf{C}\underline{T}(t) = \underline{F}(t) \qquad \text{(II. 24)}$$

Où $\underline{T}(t)$ est le vecteur colonne regroupant les valeurs nodales $T_i(t)$ pour $i \in \{1, N_{espace}\}$ de la température.

La matrice $\mathbf{M}$ s'écrit :

$$\mathbf{M}_{\mathrm{ij}} = \int_{\Omega} \rho.c.\varphi_i.\varphi_j\ dV \qquad \text{(II. 25)}$$

La matrice $\mathbf{C}$ s'écrit :

$$\mathbf{C}_{\mathrm{ij}} = \int_{\Omega} K.\boldsymbol{grad}(\varphi_i(x)).\boldsymbol{grad}(\varphi_j(x))\ dV \qquad \text{(II. 26)}$$

b) Discrétisation temporelle

Soient N_{temps} les instants discrets introduits sur $[0, t_f]$, tels que :

$$\Delta t = \frac{t_f - t_0}{N_{temps}}$$

$$t_n = t_0 + n\,\Delta t, avec\ n \in \{1, \dots, N_{espace}\} \qquad \text{(II. 27)}$$

$$\underline{T_n} = \underline{T}(t_n)$$

Où Δt est le pas de temps.

Le problème devient alors le suivant : trouver le vecteur de température inconnue T_n au pas de temps t_n pour $n = 1 \dots . N_{temps}$, tel que:

$$\boldsymbol{M}.\frac{1}{\Delta t}.(T_{n+1} - T_n) + \boldsymbol{C}.(\theta.T_{n+1} + (1-\theta).T_n) = (\theta.G_{n+1} + (1-\theta).G_n) \qquad \text{(II. 28)}$$

$\Delta t = t_{n+1} - t_n$ est la discrétisation temporelle retenue pour le problème thermique.

On obtient une méthode explicite en choisissant $\theta = 0$ ou une méthode implicite en choisissant $\theta = 1$. Choisir $\theta \geq 0{,}5$ (méthode semi-implicite) offre une stabilité inconditionnelle de l'algorithme. Les paramètres de discrétisation en temps et dans l'espace ont été vérifiés à l'aide des outils de vérification décrits dans [ELO05, PAR10].

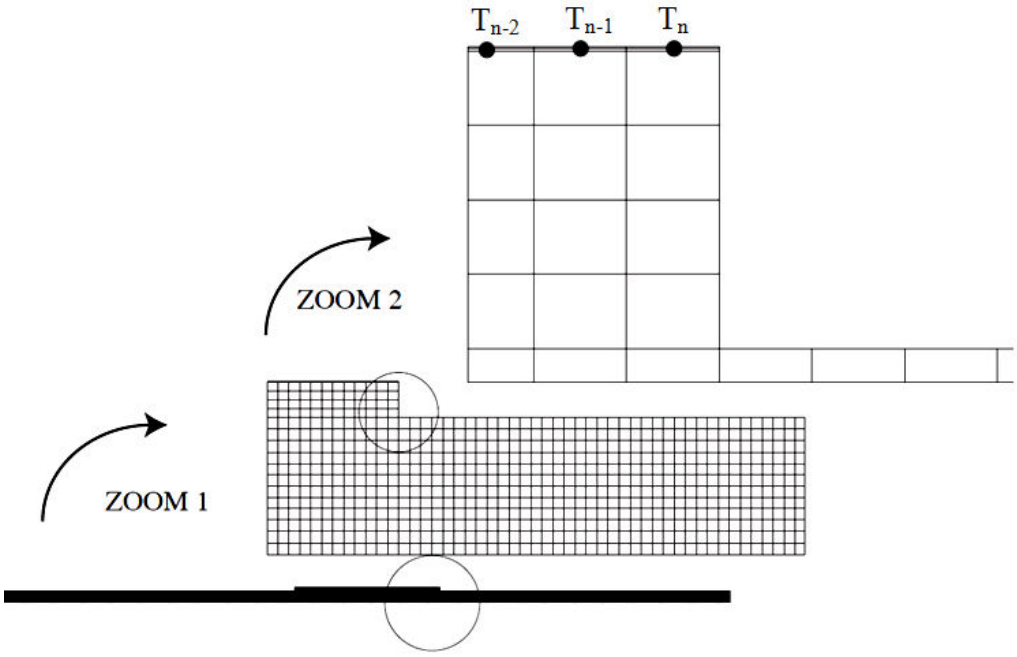


Figure II. 18 : Maillage du modèle thermique.

Les températures de l'aluminium T_{Aln} et du silicium T_{Sin} sont prises au centre de chacune des cellules, sur la surface supérieure de la puce (à l'interface silicium/aluminium) comme le montre la Figure II. 18.

II.3. 4 Modèle électrique de la puce

Pour étudier la distribution des températures et le couplage de celles-ci avec la distribution des courants dans la puce nous avons décomposé la puce en N cellules élémentaires (où chacune des cellules représente un macro-transistor élémentaire), comme le montre la Figure II. 19.

Le courant de drain de chaque transistor est régi par l'équation (II. 29) dans laquelle intervient la température T à travers différents paramètres thermosensibles.

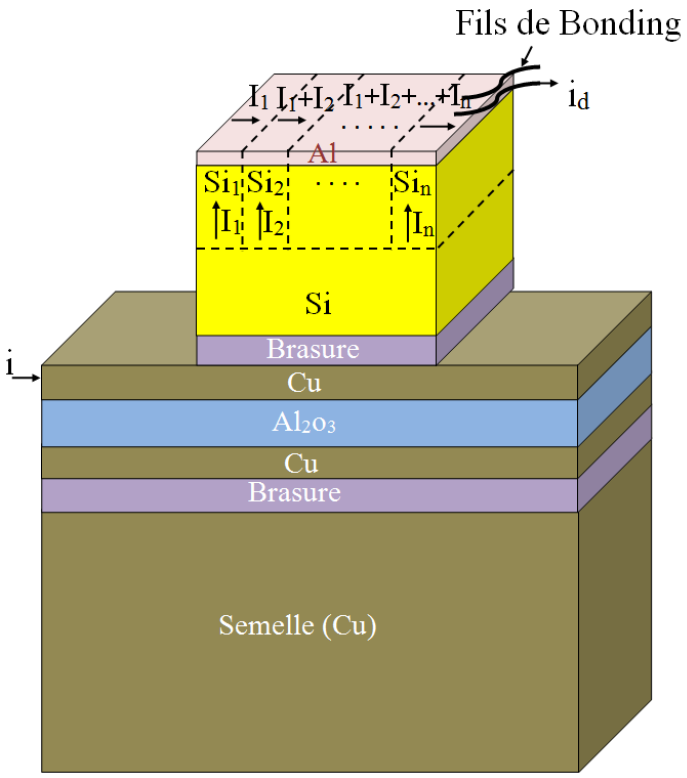


Figure II. 19 : Discrétisation de la puce en plusieurs cellules élémentaires.

Dans une première approche, un modèle simplifié du transistor a été utilisé. Le courant dans chaque cellule élémentaire dépend de la tension V_{dsn}, de la tension de commande de chaque cellule V_{gsn} entre grille et source et de la température locale T_n.

II.3.4. 1 Equations du courant dans la puce

Deux modes de fonctionnement des transistors de puissance se rencontrent : état passant et état bloqué.

Le courant dans chaque cellule élémentaire de la puce est défini comme suit [BAL08]:

$$i_D = \begin{cases} 0 \;\; si \;\; v_{GS} < V_{th} \\ K_p.\left(v_{CAN}(v_{GS} - V_{th}) - \dfrac{v_{CAN}^2}{2}\right) \; si \; \begin{bmatrix} v_{GS} \geq V_{th} \\ v_{CAN} \leq v_{GS} - V_{th} \end{bmatrix} \\ \dfrac{K_p}{2}.(v_{GS} - V_{th})^2 \; si \; \begin{bmatrix} v_{GS} \geq V_{th} \\ v_{CAN} \geq v_{GS} - V_{th} \end{bmatrix} \end{cases} \quad \text{(II. 29)}$$

Où V_{th} et K_p sont des fonctions de la température locale T (à travers la mobilité électronique pour K_p).

$$V_{th}(T) = V_{th0} - \Phi.(T - T_0) \quad \text{(II. 30)}$$

$$K_p(T) = \frac{\mu_n(T).c_{ox}.Z}{L.N} = K_{p0}\left(\frac{T}{T_0}\right)^{2.42} \quad \text{(II. 31)}$$

$$\mu_n(T) = \mu_{n0}.\left(\frac{T}{T_0}\right)^{-m} \quad \text{[BAL08] (II. 32)}$$

Avec μ_{n0}, V_{th0}, K_{p0} et $I_{Dsat\,0}$, respectivement la mobilité, la tension de seuil, la transconductance et le courant de saturation à $T_0 = 300K$.

c_{ox}, Z, L, N sont respectivement la capacité de l'oxyde de silicium, la largeur du canal, la longueur du canal et le nombre de cellules, et Φ=8,5.10^{-3} V.K^{-1}.

V_{CAN} est la tension du canal, elle s'exprime par la relation suivante:

$$V_{CAN} = V_{DS} - i_D.R_{DSon} \quad \text{(II. 33)}$$

Pour le cas des transistors COOLMOS la caractéristique du courant de CC (I_d) en fonction de la tension V_{gs} est représentée par la Figure II. 20. Nous constatons que pour V_{gs}>10V le courant de saturation atteint une valeur limite et ne dépend plus aussi significativement de V_{gs}.

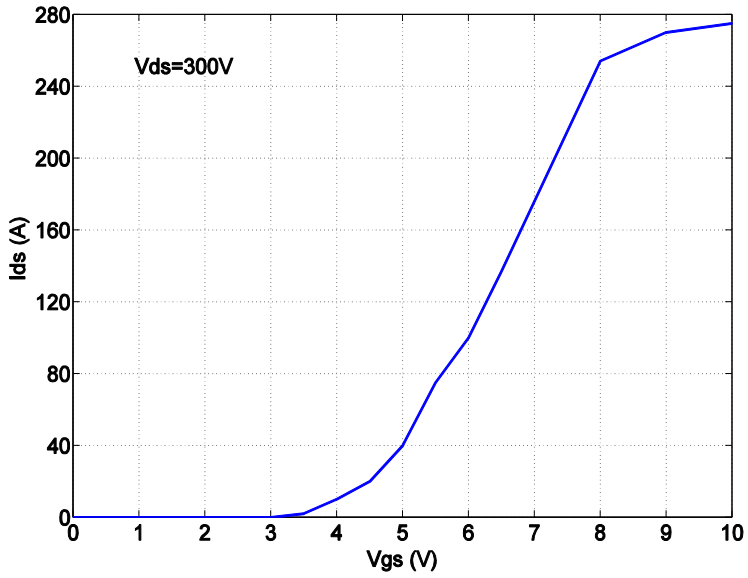


Figure II. 20 : Evolution du courant de CC (I_{cc}) pour différentes valeurs de V_{gs}.

❖ Extraction des paramètres K_{p0} et V_{th0}

Pour le calcul de K_{p0} et de V_{th0} nous avons suivi les étapes suivantes :

✓ Tout d'abord nous avons tracé la caractéristique $I_d(V_{gs})$ avec un traceur de caractéristiques (Tektronix 371A à l'aide de mesures quatre fils) pour $T = 300K$ comme le montre la figure suivante.

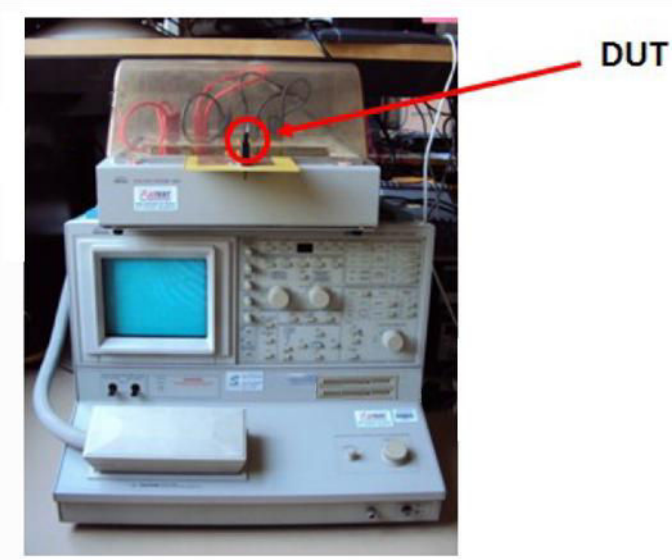


Figure II. 21 : Traceur de caractéristiques Tektronix 371A, pour V_{ds}=30V.

✓ Ensuite nous avons, par la méthode des moindres carrés, identifié les valeurs de $K_p$et V_{th} qui minimisent l'erreur entre mesure et modèle présenté dans l'équation (II. 29).
Avec cette méthode nous trouvons K_p = 9 et V_{th} = 2.69 à 25°C.

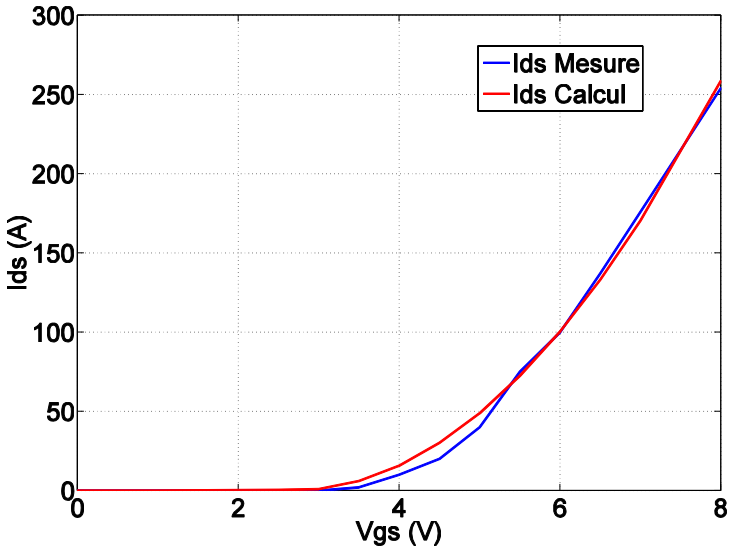


Figure II. 22 : Comparaison entre I_d mesuré et modèle afin de calculer K_p et V_{th0} à 25°C.

II.3.4. 2 Discrétisation de la puce

Dans cette partie nous allons montrer comment nous avons construit le modèle électrique distribué de la puce à l'aide de l'outil de simulation Matlab. Nous avons choisi d'utiliser Matlab-Simulink pour décrire le comportement électrique de la puce, afin de représenter les équations électriques décrivant le fonctionnement du transistor sous une forme simple et matricielle comme suit :

$$\dot{x} = \mathbf{A}.x(t) + \mathbf{B}.u(t,y,T) \quad \text{(II. 34)}$$

$$y(t) = \mathbf{C}.x(t) + \mathbf{D}.u(t,y,T) \quad \text{(II. 35)}$$

Avec x les variables d'états, y les sorties et u les entrées du système. **A**, **B**, **C** et **D** sont les matrices qui représentent les équations électriques du système. Ces matrices seront détaillées dans la partie II.3.4.3.

Comme il a été dit précédemment, la puce est constituée de N cellules élémentaires. Il faut par conséquent modéliser finement le comportement de la puce et prendre en compte l'ensemble des paramètres et grandeurs électriques responsables de la distribution non uniforme des courants et tensions sur l'ensemble des cellules élémentaires ou de groupement de cellules. Par exemple la Figure II. 7 (b) montre que selon la localisation des cellules sur la puce, en fonction notamment de la position des fils de bonding, le potentiel V_{sn} de la métallisation évolue expliquant donc la variation de la tension entre grille et source sur chacune des N cellules (V_{gsn}).

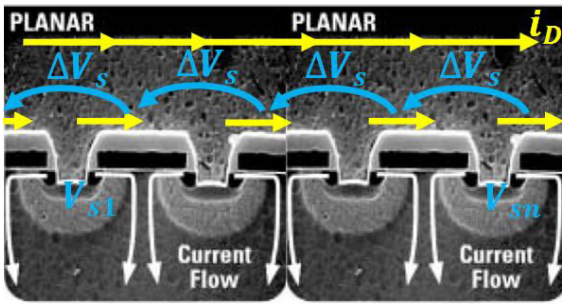


Figure II. 23 : Représentation de l'effet de la circulation du courant dans la métallisation sur la variation du potentiel de source.

Si maintenant nous établissons le circuit électrique équivalent d'une cellule élémentaire, en tenant compte du comportement dynamique du transistor MOSFET, nous obtenons le schéma présenté sur la figure suivante.

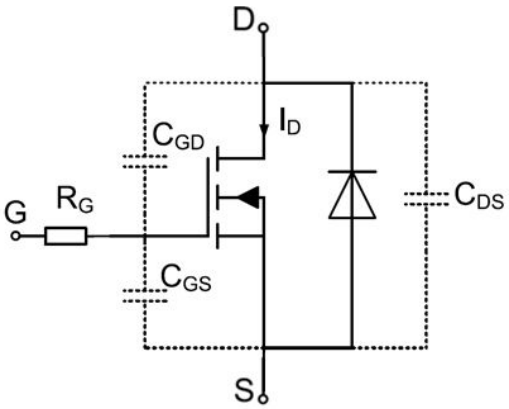


Figure II. 24 : Modélisation à l'aide d'éléments discrets du comportement dynamique du transistor MOSFET.

II.3.4. 3 Formulation du modèle électrique de la puce

a) Cas d'un transistor constitué d'une seule cellule élémentaire

Dans une première partie, et afin de montrer comment le modèle multicellulaire a été formulé sous Matlab, nous présenterons le modèle d'une cellule ou d'un groupement de cellules représentées par un unique transistor. La Figure II. 25 montre le schéma électrique équivalent d'une telle configuration.

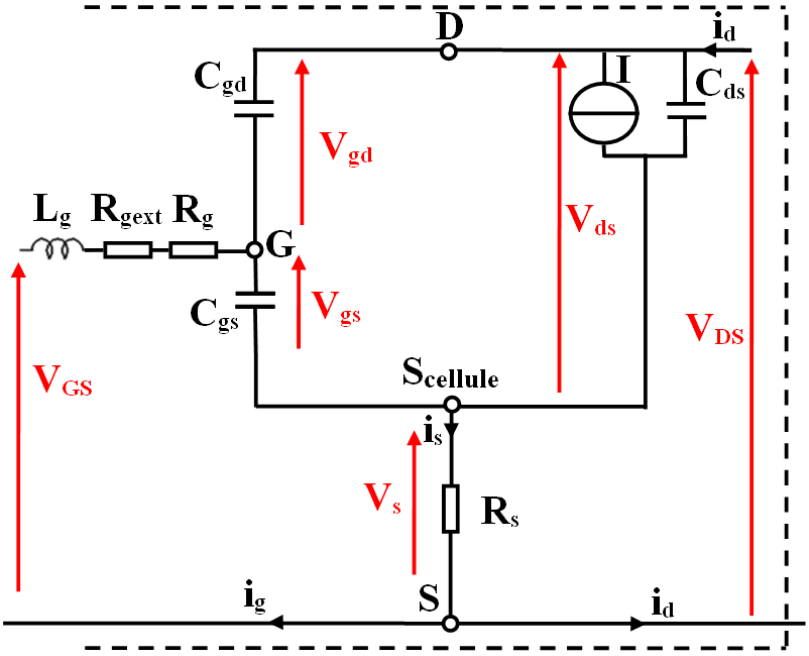


Figure II. 25 : Schéma électrique équivalent pour une cellule.

Dans ce schéma équivalent, L_g et R_{gext} représentent l'inductance parasite et la résistance du circuit de commande rapprochée, R_g est la résistance interne de grille (polysilicium), R_s est la résistance de source (métallisation d'aluminium), C_{gs}, C_{gd} et C_{ds}, les capacités inter-électrodes (pour des raisons de simplification les capacités sont non linéaires) et enfin la source de courant représente le courant de canal selon ses différents modes de conduction.

Nous avons ensuite défini les équations électriques correspondant à ce cas ci-dessous :

L'équation gérant l'évolution du courant i_d s'écrit comme suit :

$$i_d = I_0 = I + C_{ds}.\frac{dV_{ds}}{dt} + C_{gd}.\frac{dV_{gd}}{dt} \quad \text{(II. 36)}$$

En considérant la maille d'entrée nous pouvons écrire l'équation suivante :

$$V_{GS} - L_g\frac{di_g}{dt} - i_g.\left(R_g + R_{gext}\right) - V_{gs} - V_s = 0 \quad \text{(II. 37)}$$

Au nœud correspondant à la grille nous avons l'équation suivante :

$$C_{gs}.\frac{dV_{gs}}{dt} - C_{gd}.\frac{dV_{gd}}{dt} = i_g \quad \text{(II. 38)}$$

La tension V_{ds} étant somme des tensions V_{gd} et V_{gs}, leurs évolutions temporelles sont liées :

$$\frac{dV_{ds}}{dt} - \frac{dV_{gd}}{dt} - \frac{dV_{gs}}{dt} = 0 \qquad \text{(II. 39)}$$

Au nœud de source au niveau de la cellule $S_{cellule}$, le courant de source i_s est relié aux variations temporelles des tensions V_{gs} et V_{ds} par la relation suivante :

$$C_{gs} \cdot \frac{dV_{gs}}{dt} + C_{ds} \cdot \frac{dV_{ds}}{dt} = i_s \qquad \text{(II. 40)}$$

Loi des nœuds qui peut être écrite également sous cette forme entre les courants i_g, i_s et i_d :

$$i_s - i_g - i_d = 0 \qquad \text{(II. 41)}$$

Enfin, sur la maille de sortie, on peut écrire :

$$V_{DS} - V_{ds} - V_s = 0 \qquad \text{(II. 42)}$$

b) Cas d'un transistor constitué de deux cellules élémentaires

Dans cette deuxième partie, nous considérons cette fois que la puce est constituée de deux cellules (deux transistors) comme indiqué à la Figure II. 26.

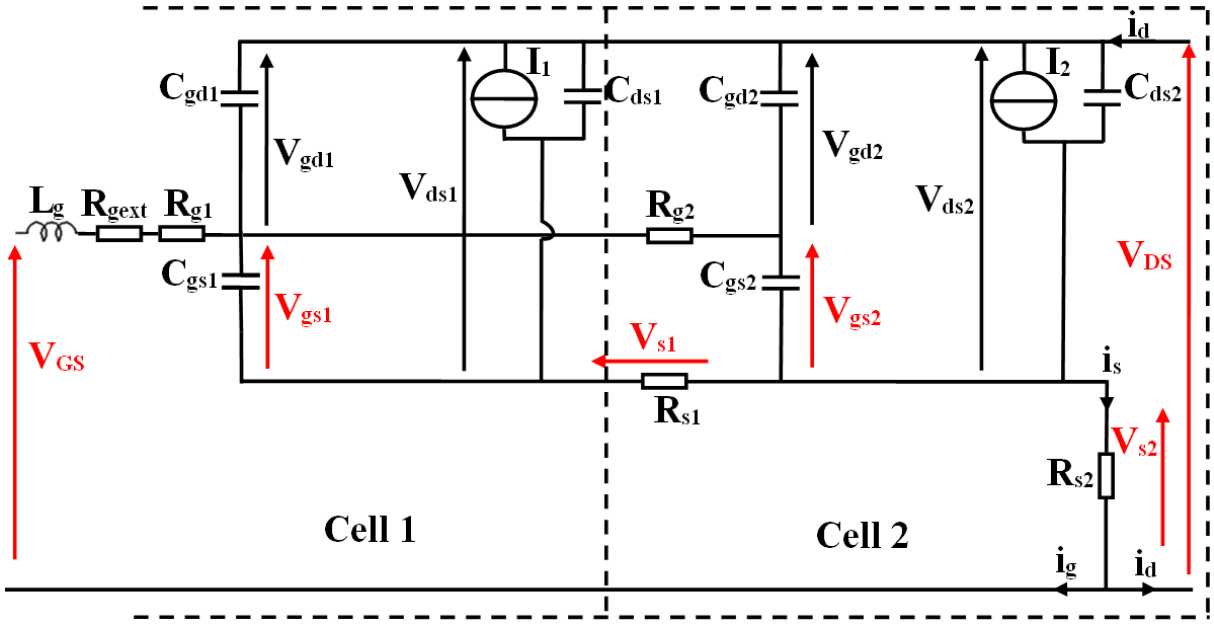


Figure II. 26 : Circuit électrique équivalent pour deux cellules, les fils Kelvin de source et de source de puissance étant ici confondus.

En suivant la même démarche que celle adoptée sur la cellule unique, les différentes mailles et nœuds seront mis en équation de la façon suivante :

L'équation du courant i_d est de la forme :

$$i_d = I_0 = I_1 + I_2 + C_{ds}.\frac{dV_{ds1}}{dt} + C_{gd}.\frac{dV_{gd1}}{dt} + C_{ds}.\frac{dV_{ds2}}{dt} + C_{dg}.\frac{dV_{gd2}}{dt} \quad \text{(II. 43)}$$

$$V_{GS} - L_g\frac{di_g}{dt} - i_g.\left(R_g + R_{gext}\right) - V_{gs1} - V_{s1} - V_{s2} = 0 \quad \text{(II. 44)}$$

$$C_{gs}.\frac{dV_{gs1}}{dt} - C_{gd}.\frac{dV_{gd1}}{dt} = -\frac{V_{gs1}}{R_g} + \frac{V_{gs2}}{R_g} + \frac{V_{s1}}{R_g} + i_g \quad \text{(II. 45)}$$

$$C_{gs}.\frac{dV_{gs2}}{dt} - C_{gd}.\frac{dV_{gd2}}{dt} = -\frac{V_{gs1}}{R_g} + \frac{V_{gs2}}{R_g} + \frac{V_{s2}}{R_g} \quad \text{(II. 46)}$$

$$\frac{dV_{ds2}}{dt} - \frac{dV_{gd1}}{dt} - \frac{dV_{gs1}}{dt} - \frac{dV_{s1}}{dt} = 0 \quad \text{(II. 47)}$$

$$\frac{dV_{ds1}}{dt} - \frac{dV_{gd1}}{dt} - \frac{dV_{gs1}}{dt} = 0 \quad \text{(II. 48)}$$

$$\frac{dV_{ds2}}{dt} - \frac{dV_{gd2}}{dt} - \frac{dV_{gs2}}{dt} = 0 \quad \text{(II. 49)}$$

$$C_{gs} * \frac{dV_{gs1}}{dt} + C_{ds} * \frac{dV_{ds1}}{dt} = \frac{V_{s1}}{R_s} - I_1 \quad \text{(II. 50)}$$

$$C_{gs} * \frac{dV_{gs2}}{dt} + C_{ds} * \frac{dV_{ds2}}{dt} = i_s - I_2 - \frac{V_{s1}}{R_s} \quad \text{(II. 51)}$$

$$i_s - i_d - i_g = 0 \quad \text{(II. 52)}$$

$$V_{DS} - V_{s2} - V_{ds2} = 0 \quad \text{(II. 53)}$$

En étudiant les équations électriques correspondant à ce cas, nous avons remarqué que ces dernières pouvaient s'écrire sous la forme matricielle suivante lorsque les fils de connexion de grille et de source étaient confondus :

$$Q\,.\dot{x} = \tilde{A}\,.x + \tilde{B}.\,u \quad \text{(II. 54)}$$

Avec :

$$x = \left[V_{ds1}, V_{ds2}, i_g, V_{gs1}, V_{gs2}, V_{gd1}, V_{gd2}, V_{s1}, i_s, V_{DS}, i_d\right],$$

$$u = [V_{GS}, I_0, I_1, I_2],$$

Le modèle développé permet de prendre en compte l'ensemble des configurations à travers les deux phases (a) et (b) qui représentent l'état OFF et l'état ON du transistor. De ce fait nous obtenons deux formulations matricielles définies par les deux relations suivantes :

$$Q_a\,.\dot{x} = \tilde{A}_a\,.x + \tilde{B}_a.\,u \quad \text{(II. 55.a)}$$

$$Q_b.\dot{x} = \tilde{A}_b .\mathrm{x} + \tilde{B}_b.\mathrm{u} \tag{II.56.b}$$

$$\tilde{A} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & (R_{g1}+R_{gex}) & 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & \frac{-1}{R_{g1}} & \frac{1}{R_{g2}} & 0 & 0 & \frac{1}{R_{s1}} & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{-1}{R_{g1}} & \frac{1}{R_{g2}} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{R_{s1}} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{-1}{R_{s1}} & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & -1 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{pmatrix}$$

$$\tilde{B}_a = \begin{pmatrix} 0 & 1 & -1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix} \quad \tilde{B}_b = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix}$$

$$Q_a = \begin{pmatrix} C_{ds1} & C_{ds2} & 0 & 0 & 0 & C_{gd1} & C_{dg2} & 0 & 0 & 0 & 0 \\ 0 & 0 & L_g & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & C_{gs1} & 0 & C_{gd1} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & C_{gs2} & 0 & C_{gd2} & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & -1 & 0 & -1 & 0 & -1 & 0 & 0 & 0 \\ 1 & 0 & 0 & -1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & -1 & 0 & -1 & 0 & 0 & 0 & 0 \\ C_{ds1} & 0 & 0 & C_{gs1} & 0 & 0 & \frac{1}{R_{s1}} & 0 & 0 & 0 & 0 \\ 0 & C_{ds1} & 0 & 0 & C_{gs1} & 0 & 0 & \frac{-1}{R_{s1}} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{pmatrix}$$

$$Q_b = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & L_g & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & C_{gs1} & 0 & C_{gd1} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & C_{gs2} & 0 & C_{gd2} & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & -1 & 0 & -1 & 0 & -1 & 0 & 0 & 0 \\ 1 & 0 & 0 & -1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & -1 & 0 & -1 & 0 & 0 & 0 & 0 \\ C_{ds1} & 0 & 0 & C_{gs1} & 0 & 0 & \frac{1}{R_{s1}} & 0 & 0 & 0 & 0 \\ 0 & C_{ds1} & 0 & 0 & C_{gs1} & 0 & 0 & \frac{-1}{R_{s1}} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{pmatrix}$$

c) Cas d'un transistor constitué de quatre cellules élémentaires

Considérons le cas de quatre cellules :

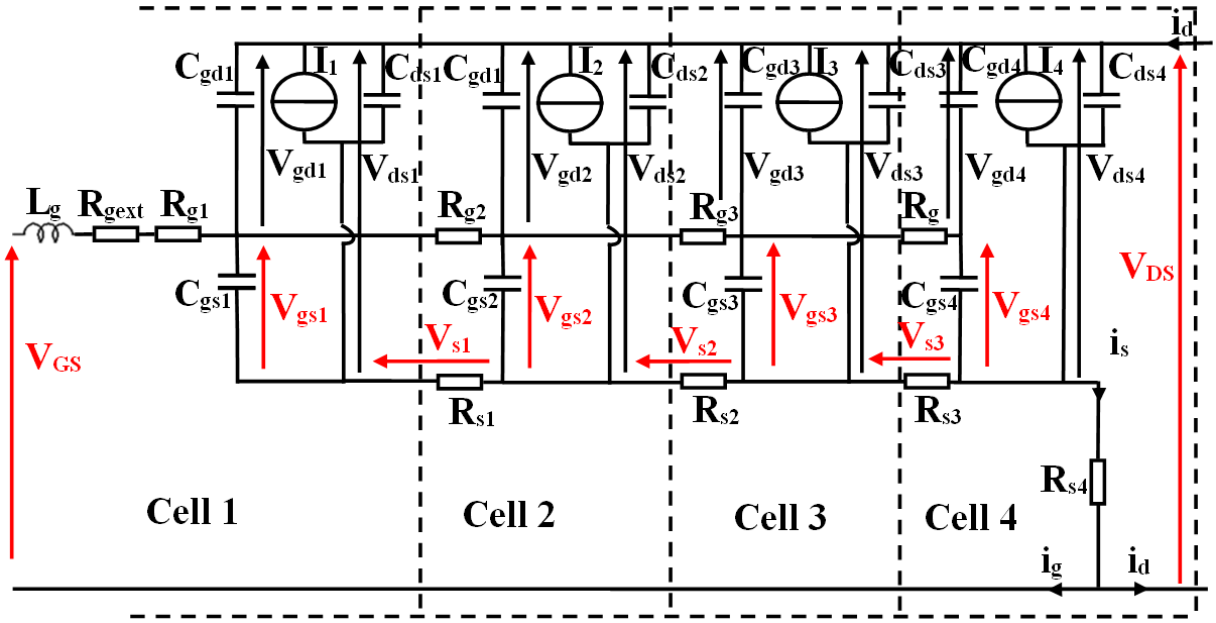


Figure II. 27 : Circuit électrique équivalent pour quatre cellules.

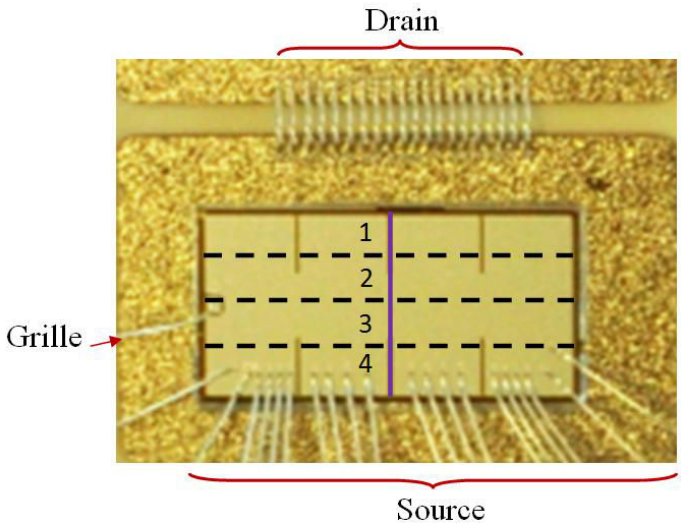


Figure II. 28 : Vue de dessus de la puce avec 4 cellules élémentaires.

$$Q\,.\dot{x} = \tilde{A}\,.x + \tilde{B}.\,u \qquad \text{(II. 56)}$$

Avec :

$$x=\left[V_{ds1},\dots,V_{ds4},i_g,V_{gs1},\dots,V_{gs4},V_{gd1},\dots,V_{gd4},V_{s1},\dots,V_{s3},i_s,V_{DS},i_d\right],$$

$$u=[V_{GS},I_0,I_1,\dots,I_4],$$

$\tilde{A}$

$$=\begin{pmatrix}
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & -(\mathrm{Rgext}+\mathrm{Rg1}) & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & -(\mathrm{Rs4}) \\
0 & 0 & 0 & 0 & 1 & -\frac{1}{\mathrm{Rg1}} & \frac{1}{\mathrm{Rg2}} & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rg1}} & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rg1}} & -\frac{2}{\mathrm{Rg2}} & \frac{1}{\mathrm{Rg3}} & 0 & 0 & 0 & 0 & 0 & -\frac{1}{\mathrm{Rg1}} & \frac{1}{\mathrm{Rg2}} & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rg2}} & -\frac{2}{\mathrm{Rg3}} & \frac{1}{\mathrm{Rg4}} & 0 & 0 & 0 & 0 & 0 & -\frac{1}{\mathrm{Rg2}} & \frac{1}{\mathrm{Rg3}} & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rg3}} & -\frac{1}{\mathrm{Rg4}} & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rg3}} & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
\vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rs1}} & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rs1}} & -\frac{1}{\mathrm{Rs2}} & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rs2}} & -\frac{1}{\mathrm{Rs3}} & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{1}{\mathrm{Rs3}} & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & -(Rs4)
\end{pmatrix}$$

$$\tilde{B}=\begin{pmatrix}
0 & 1 & -1 & -1 & -1 & -1 \\
1 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 \\
\vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\
0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & -1 & 0 & 0 & 0 \\
0 & 0 & 0 & -1 & 0 & 0 \\
0 & 0 & 0 & 0 & -1 & 0 \\
0 & 0 & 0 & 0 & 0 & -1
\end{pmatrix}$$

Q=

$$\begin{pmatrix}
Cds1 & Cds2 & Cds3 & Cds4 & 0 & 0 & 0 & 0 & 0 & Cgd1 & Cgd2 & Cgd3 & Cgd4 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & Lg & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & Cgs1 & 0 & 0 & 0 & -Cgd1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & Cgs2 & 0 & 0 & 0 & -Cgd2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & Cgs3 & 0 & 0 & 0 & -Cgd3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & Cgs4 & 0 & 0 & 0 & -Cgd4 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 1 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 1 & 1 & 1 & 0 & 0 & 0 \\
0 & 0 & 0 & 1 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 \\
0 & 0 & 0 & 1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\
1 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 1 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 1 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\
Cds1 & 0 & 0 & 0 & 0 & Cgs1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & Cds2 & 0 & 0 & 0 & 0 & Cgs2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & Cds3 & 0 & 0 & 0 & 0 & Cgs3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & Cds4 & 0 & 0 & 0 & 0 & Cgs4 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\
0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 1 \\
0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0
\end{pmatrix}$$

En multipliant le terme de gauche de l'équation (II.56) par l'inverse de Q nous obtenons la relation suivante:

$$\dot{x} = \left[Q^{-1}.\tilde{A}\right].x + \left[Q^{-1}.\tilde{B}\right].u = A.x + B.u \qquad \text{(II. 57)}$$

d) Cas général pour N cellules, modélisation du transistor

La mise en équation effectuée pour quatre cellules sous forme matricielle montre qu'elle peut être généralisée à N cellules dans ce cas particulier où les électrodes Kelvin et de puissance de source sont confondues.

En effet, pour chaque cas particulier il nous suffira de définir le nombre N de cellules et la mise en équation du modèle électrique avec N cellules se fera de la manière suivante :

- 1 équation qui gère le courant d'entrée i_d.
- 1 équation qui représente la maille d'entrée.
- N équations qui représentent les nœuds reliant les capacités C_{gs} et C_{gd} de chaque cellule.
- $(N-1)$ équations qui représentent les mailles regroupant les différentes capacités et résistance R_s entre les différentes cellules.
- N équations qui représentent les mailles reliant les capacités C_{gs}, C_{gd} et C_{ds} de chacune des cellules.
- N équations qui représentent les nœuds de sources au niveau de chaque source de cellule élémentaire $S_{cellule}$.
- 1 équation qui représente le courant de sortie i_d.
- 1 équation qui représente la maille de sortie.

II.3.4. 4 Paramètres électriques du modèle

Nous présenterons ici, les paramètres électriques représentatifs du modèle de la puce et de son circuit de commande. R_{gext} est la résistance externe de commande de grille et L_G l'inductance parasite du circuit de commande de grille. La résistance d'accès de grille (silicium polycristallin) est également distribuée sur chacune des N cellules (R_g pour chaque cellule).

Enfin, la résistance de métallisation de source est elle aussi distribuée en N éléments chargés d'assurer la mise en parallèle de l'ensemble des cellules.

Le modèle intègre également les différentes capacités inter-électrodes (C_{gs}, C_{ds} et C_{gd}) qui sont également distribuées sur chaque cellule. Afin de simplifier le modèle, ces capacités sont considérées dans un premier temps comme indépendantes de la tension, les valeurs numériques de ces paramètres sont données dans le *Tableau II. 2*.

Tableau II. 2 : *Paramètres électriques du modèle* [INF10].

Paramètres électriques	Notations	Puce COOLMOS	Puce COOLMOS distribuée en N cellules
Résistances R [Ω]	R_{gext}	18	18
	R_g *(datasheet)*	0.62	$\frac{0.62}{N}$
	R_s *(estimée)*	5.10^{-3}	$\frac{5}{N}.10^{-3}$
Capacités C [pF]	C_{gs}	6655	$\frac{6655}{N}$
	C_{gd}	2055	$\frac{2055}{N}$
	C_{ds}	145	$\frac{145}{N}$
Inductance L [nH]	L_g *(estimée)*	100	100

R_s , la résistance de source de chaque cellule élémentaire est calculée par l'équation (II. 58)

$$R_{stot} = \frac{1}{\sigma_{Al}}.\frac{Z}{e_{Al}.W_{Haut}} \; et \; R_s = \frac{R_{stot}}{n} \qquad \text{(II. 58)}$$

Avec $\sigma_{Al} = \frac{k}{L_0.T}$. (D'après la relation Wiedemann-Franz).

k est la conductivité thermique de l'aluminium à 25°C, égale à 237 $W.m^{-1}.K^{-1}$, d'après [DEV89], L_0 le coefficient de Lorenz, égal à $2{,}3.10^{-8}\ V^2.K^{-2}$, T la température ambiante égale à 298 K. La valeur de σ_{Al} est de $37{,}7.10^{6}\ \Omega^{-1}.m^{-1}$, Z= 6,048 mm et W_{Haut} = 9.704mm, ces deux dernières valeurs sont obtenues à partir du datasheet du composant [INF10].

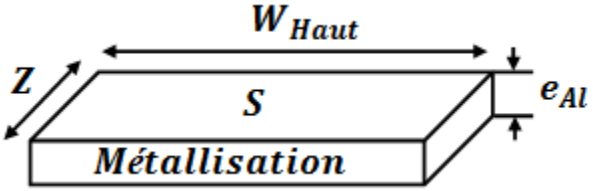


Figure II. 29 : Représentation géométrique de la couche de métallisation.

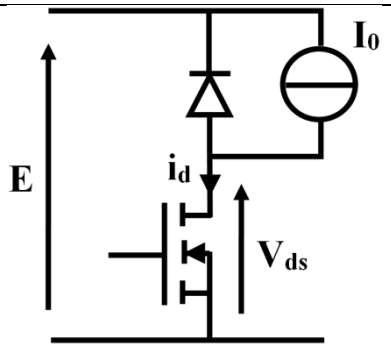
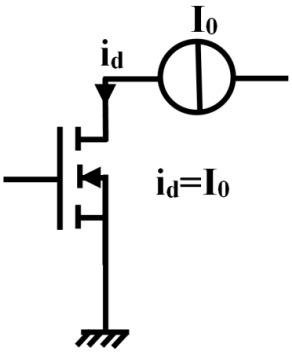
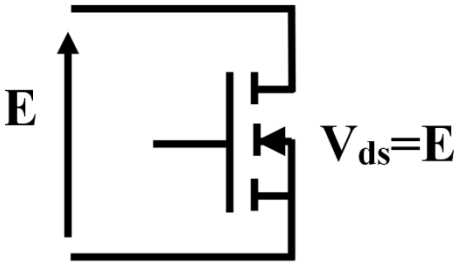
Tableau II. 3 : *Paramètres initiaux du modèle*

Paramètres initiaux	valeurs
U_{DC} [V]	300
T_0 [K]	298.15
Vth_0 [V]	2.69
Φ [VK^{-1}]	$8{,}5.10^{-3}$
μ_{n0} [$cm^2\ V^{-1}s^{-1}$]	*450*
C_{ox} [Fcm^{-2}]	$1{,}05\times10^{-5}$
m	1.2

Avec m coefficient de l'équation (II.32).

II.3. 5 Modèle du circuit

Nous avons utilisé ces modèles électriques pour l'étude de trois modes de fonctionnement du transistor : 1) Commutation, 2) Conduction, 3) Court-circuit.

Hacheur	Régime de Conduction	Régime de Court-circuit
		
• Vgs = 15V, Etat ON phase (b): $V_{ds} < E \rightarrow i_d = I_0$ • Vgs < Vth, Etat OFF phase (a): $i_d < I_0 \rightarrow V_{ds} = E$	• $i_d = I_0$ • $Vgs = 15V$	• $V_{ds} = E$ • Vgs = 15V

II.3.5. 1 Modélisation en régime de commutation

Dans ce cas le transistor transite entre deux états : état ON (phase (b)) et état OFF (phase (a)). A l'état OFF nous avons une tension V_{drive} (tension de commande) de 0 V. Dans cet état, le transistor est bloqué, donc $V_{ds} = E$ et $i_d = 0$. Avec l'application d'un signal de commande sur la grille, la mise en conduction s'initie dès lors que la tension entre grille et source excède la tension de seuil. Lorsque le courant de Drain atteint la valeur I_0 du courant de charge, la tension V_{ds} chute rapidement. A la commutation de blocage cette fois, la tension appliquée entre grille et source va contrôler la source de courant interne qui permettra, à travers le courant I_0 de recharger la capacité de sortie du transistor, puis, une fois la tension E appliquée aux bornes du transistor permettra au courant de drain de s'annuler.

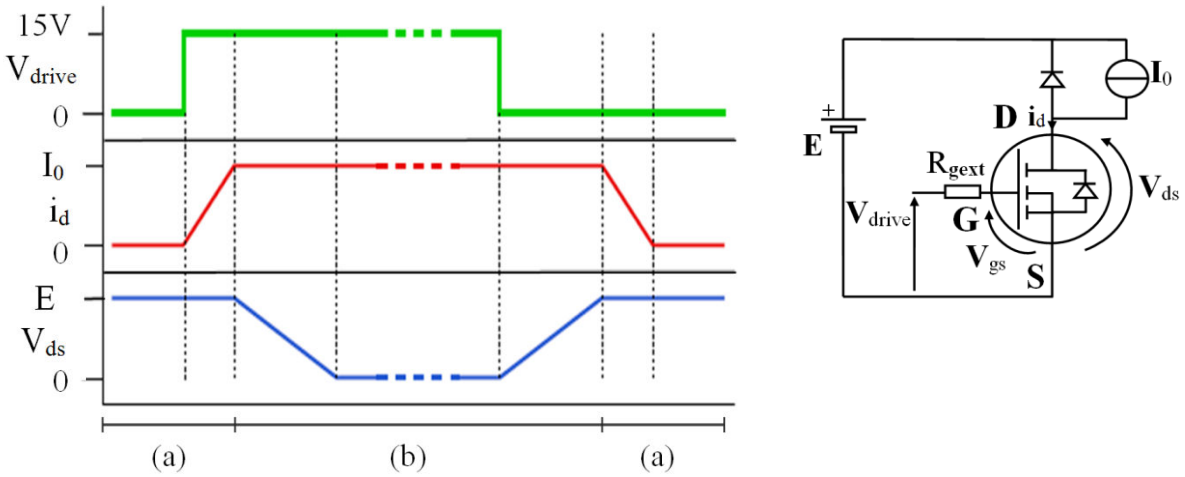
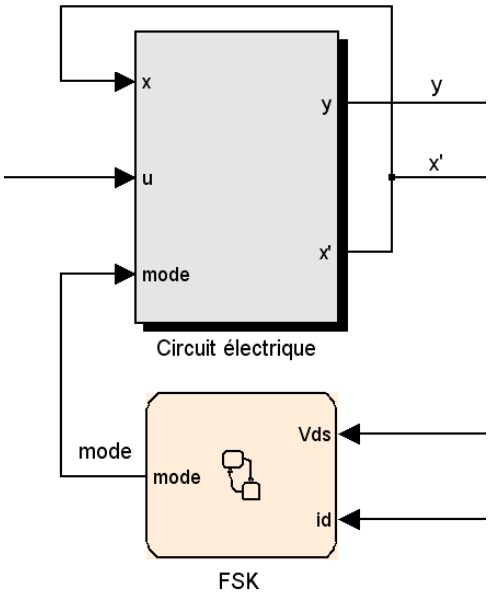
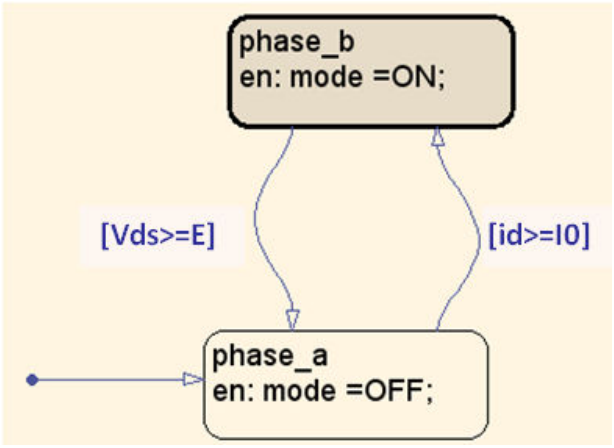


Figure II. 30 : Allure simplifiée des formes d'ondes en régime de commutation.

Le modèle électrique représenté par l'équation (II.59) est implanté dans simulink dans le bloc représenté ci-dessous. Les deux états ON et OFF sont imposés à l'aide d'une entrée « mode » sur le bloc « circuit ». MODE = 1 correspond à l'état de conduction déterminé par la valeur de $I_d = I_0$. A l'état bloqué, MODE = 0 et la tension V_{ds} vaut E. Les phases de commutations sont pilotées par l'évolution de la tension V_{gs}.



(a) Mode Hacheur implanté sur Matlab-Simulink.



(b) Modes de commutation.

Figure II. 31: Représentation des modes de commutation du transistor sous Matlab-Simulink.

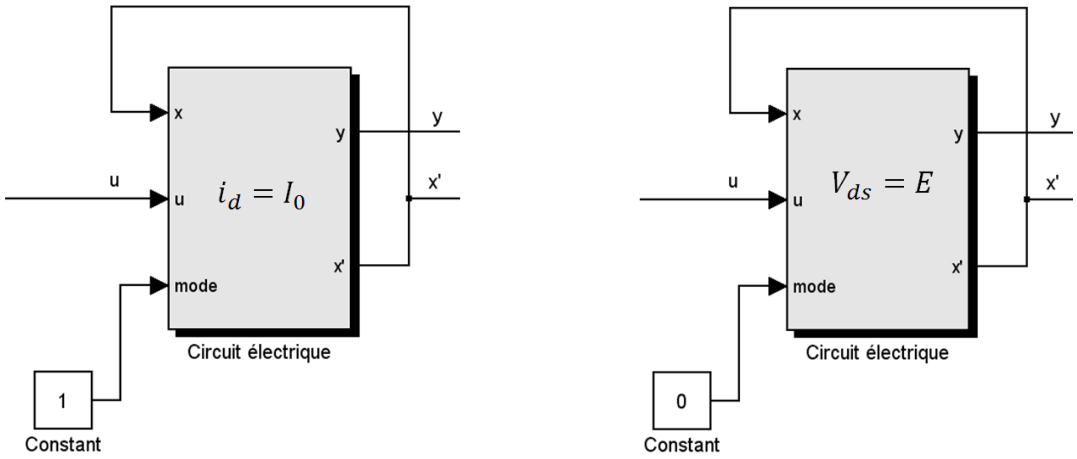
II.3.5. 2 Modélisation en régime de conduction

Dans ce cas la tension V_{drive} est égale à 15V, le courant i_d est égal à I_0 et la tension V_{ds}, de faible valeur est imposée par les caractéristiques de la puce, l'intensité du courant et la température du cristal.

II.3.5. 3 Modélisation en régime de court-circuit

Dans ce cas la tension V_{drive} est égale à 15V, pendant la durée de court-circuit, le courant de drain est limité (courant de saturation) par les caractéristiques physiques et géométriques de la puce, la température et la tension appliquée entre grille et source.

Lorsque nous étudierons les modes de conduction (courant imposé) et de court-circuit (tension imposée) l'entrée « mode » du bloc de simulation sera respectivement placé à 1 ou 0 selon le cas traité.



(a) *Mode de conduction implanté sur Matlab-Simulink.*

(b) *Mode de court-circuit implanté sur Matlab-Simulink.*

Figure II. 32 : Différents modes de fonctionnement du transistor modélisé.

x, u et y sont respectivement, les variables d'états, les entrées et les sorties du système, elles ont été définies dans la partie II.3.4. 5.

II.3.5.4 Simulation du transistor en mode de commutation sans couplage électrothermique

Nous avons dans un premier temps cherché à valider le principe de modélisation établi pour les régimes de commutation. Nous ne considèrerons pas ici de couplage électrothermique.

Sur la figure suivante nous montrons les résultats obtenus en régime de commutation dans les états OFF et ON et pendant les phases de commutation.

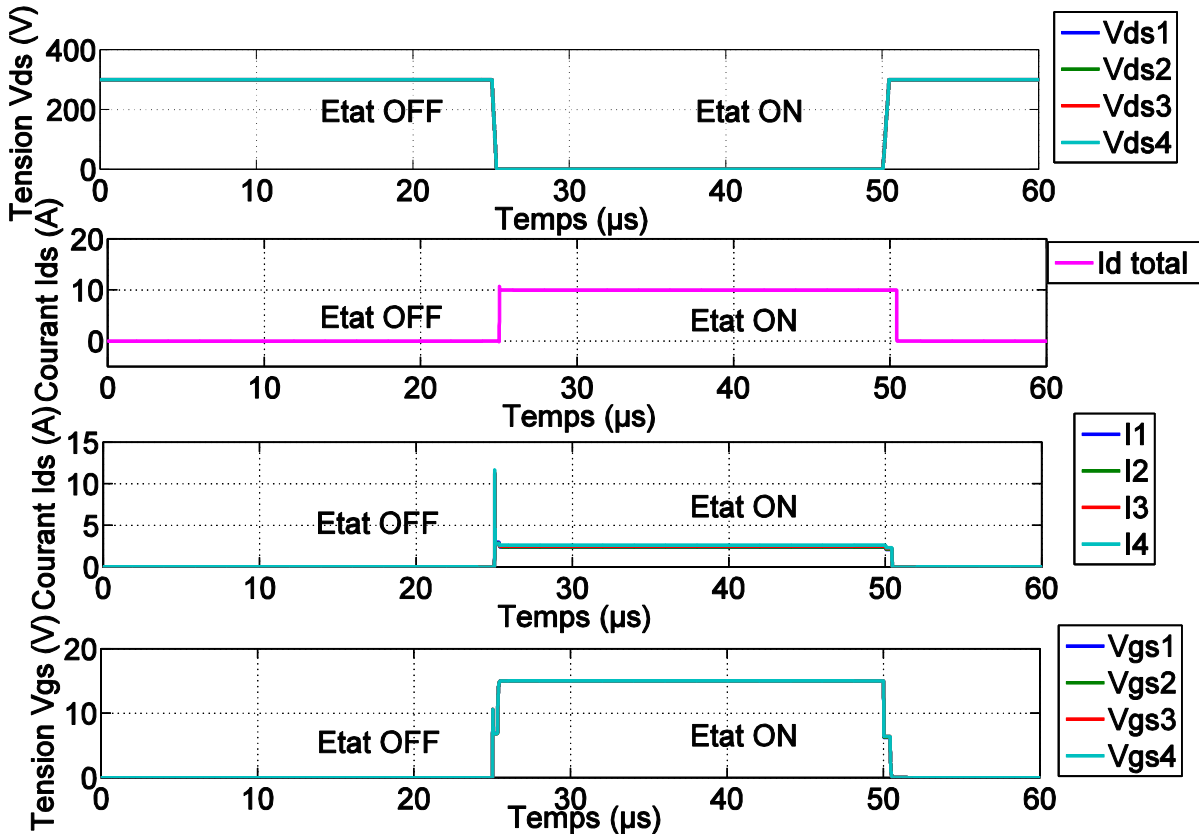
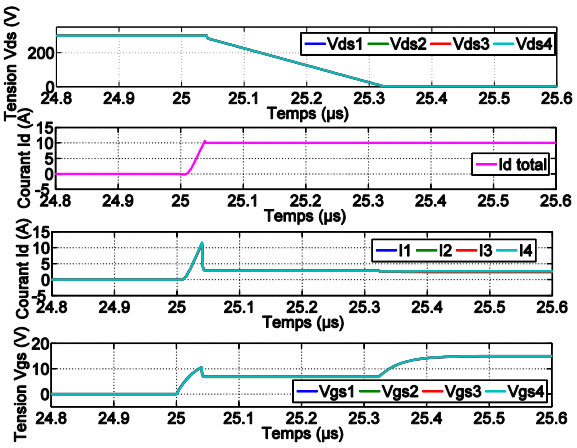
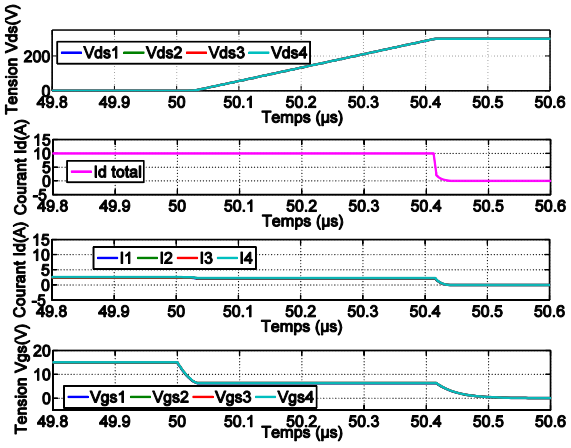


Figure II. 33 : Commutations du transistor.

Ensuite, nous zoomons sur les transitions OFF-ON et ON-OFF, et nous obtenons les résultats représentés sur les deux figures (a) et (b) suivantes.



(a) Transition de l'état OFF à l'état ON



(b) Transition de l'état ON à l'état OFF

Figure II. 34 : Zoom sur les transitions du transistor: (a) Transition de l'état OFF à l'état ON, (b) Transition de l'état ON à l'état OFF.

Les résultats montrent des formes d'ondes cohérentes. Les capacités ayant été considérées, pour des raisons de simplicité, indépendantes de la tension, nous retrouvons des évolutions de la tension, à l'amorçage et au blocage, relativement linéaires. L'effet Miller est bien mis en évidence à la mise en conduction et au blocage.

II.3. 6 Couplage électrothermique

La simulation couplée est effectuée par relaxation dans un schéma de simulation entrelacé, tel qu'il est montré sur la Figure II. 35. Sur cette figure, E se réfère à la simulation électrique, tandis que T se rapporte à la simulation thermique. Les deux processus communiquent par une interface (FIFO, First-In First-Out). Ce couplage électrothermique a été développé dans le cadre d'un projet de l'institut Farman (COUPLET) en partenariat avec le LSV et le LMT. Le LSV nous a notamment aidé dans la mise en œuvre informatique du couplage électrothermique et le LMT dans le développement du modèle thermique.

II.3.6. 1 Principe du couplage électrothermique

Les différentes étapes de la simulation électrothermique sont définies comme suit :

À l'état initial (t_0), toutes les températures sont supposées être égales à T_0. La simulation électrique effectue un pas de temps de durée σ, tandis que le simulateur thermique est arrêté.

Puis (à l'instant t_1), les valeurs actuelles des I_n et V_{dsn} sont envoyées via l'interface FIFO au simulateur thermique. Avec ces valeurs, la simulation thermique effectue une étape de durée σ_{th} et ainsi atteint t_1, tandis que la simulation électrique reste dans un état d'attente. Après avoir terminé son calcul, le simulateur thermique envoie les températures T_n au modèle électrique, remplissant la première étape.

Sous une forme explicite, un très petit σ peut être nécessaire pour garantir la convergence de la simulation électrique ($\sigma \approx 10^{-9}$ à 10^{-11} s lors de la commutation).

D'autre part, les effets thermiques ont lieu sur une échelle de temps beaucoup plus grande (10^{-7} s à 10^{-1} s). L'échange des données après chaque σ serait donc très coûteux en temps. Le temps d'échantillonnage utilisé pour synchroniser les simulateurs ne sera donc pas identique au pas de temps utilisé pour la résolution du modèle électrique.

Ainsi, un solveur à temps variable est choisi dans Simulink pour assurer la convergence à faible coût de la simulation électrique, tandis que les échanges entre les deux simulateurs seront synchronisés à un σ_s fixe qui doit être au préalable déterminé.

Dans la mesure où, dans des conditions normales, les températures changent très lentement par rapport aux grandeurs électriques, nous nous attendons à ce que l'erreur introduite par cette approximation soit négligeable si σ_s est choisi assez petit. Le simulateur électrique calcule les paramètres électriques avec un faible pas de temps, et échange les données avec le simulateur thermique avec un pas de temps qui correspond au pas de temps d'échange choisi. Le simulateur thermique est lancé à chaque échange, adaptant son pas de temps à chaque fois.

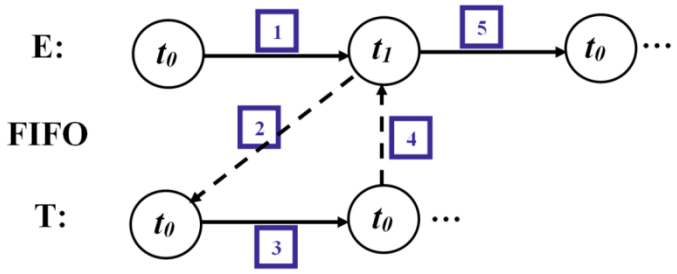


Figure II. 35 : Principe de la mise en œuvre du couplage électrothermique.

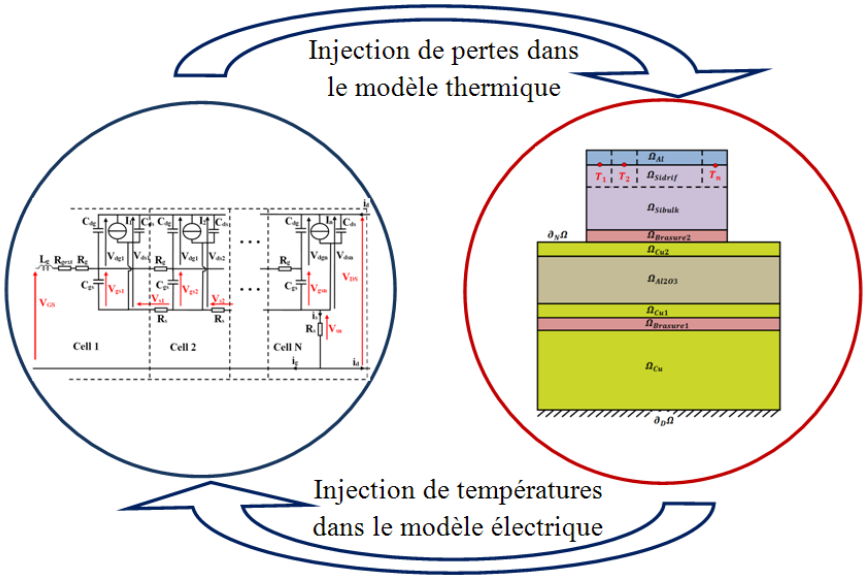


Figure II. 36 : Principe du couplage électrothermique.

II.3.6. 2 Prise en compte des couplages électrothermiques

Les paramètres électriques qui varient en fonction de la température pris en compte dans la simulation électrothermique sont : le courant I_n, la résistance de la métallisation dans chaque cellule et la tension de seuil V_{th}. La variation de ces différents paramètres en fonction de la température est prise en compte dans le modèle électrique, ainsi que la variation de la résistivité de la métallisation en fonction de la température dans le modèle thermique (source des pertes volumiques dans la métallisation).

La variation de la résistance et la variation de la résistivité électriques de la métallisation en fonction de la température s'écrivent comme suit :

$$Rho_{AlTn} = Rho_{Aln}.\left(1 + \alpha.(T - T0)\right) \quad avec\ \alpha = 4{,}03.10^{-3} \qquad \text{(II. 59)}$$

$$R_{Tn} = R_{Sn}.\left(1 + \alpha.(T - T0)\right) \quad avec\ \alpha = 4{,}03.10^{-3} \qquad \text{(II. 60)}$$

Les différents blocs contrôlant les modèles électriques et thermiques ont été construits dans Matlab-Simulink, comme indiqué dans la Figure II. 37.

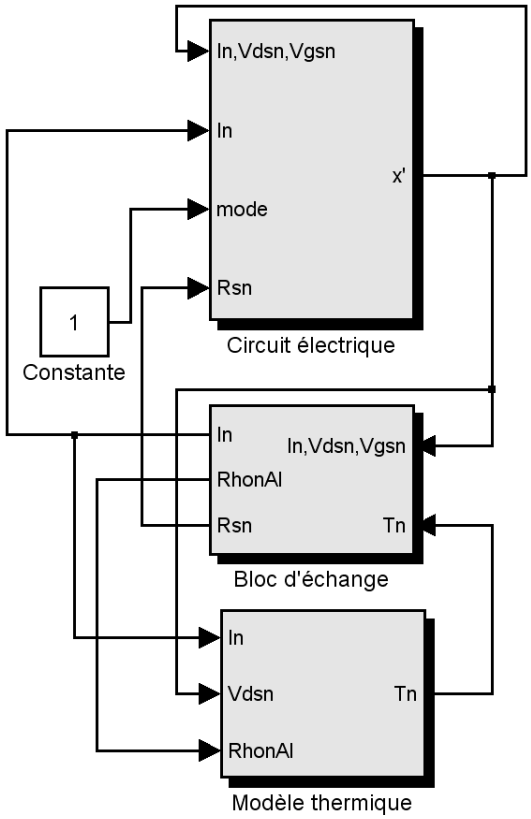


Figure II. 37 : Contrôle du modèle du transistor et couplage électrothermique.

Le bloc « circuit électrique » est renseigné par les sources de courant interne de chaque cellule élémentaire, I_n calculées dans le bloc d'échange à partir des tensions V_{gsn} et de la température T_n déterminée par le bloc thermique. De la même façon, le bloc « circuit électrique » nécessite également que lui soit renseigné les résistances de métallisation R_{sn} qui ne dépendent quant à elle que de la température et qui sont également calculées dans le bloc d'échange.

Le bloc « modèle thermique » doit être renseigné à chaque pas de temps par les courants I_n et V_{dsn} (puissance volumique dissipée dans la zone de drift en régimes de conduction et de court-circuit), mais aussi par la résistivité $RhonAl$ de chaque région de métallisation dont les valeurs sont calculées par le bloc d'échange à partir des températures T_n. Cette donnée permet la prise en compte des pertes volumiques dans l'aluminium avec la température.

II. 4 Résultats des simulations électrothermiques

Dans ce qui suit les températures T_n seront prises au centre de chacune des cellules, sur la surface supérieure de la puce (à l'interface silicium/aluminium) comme le montre la figure suivante.

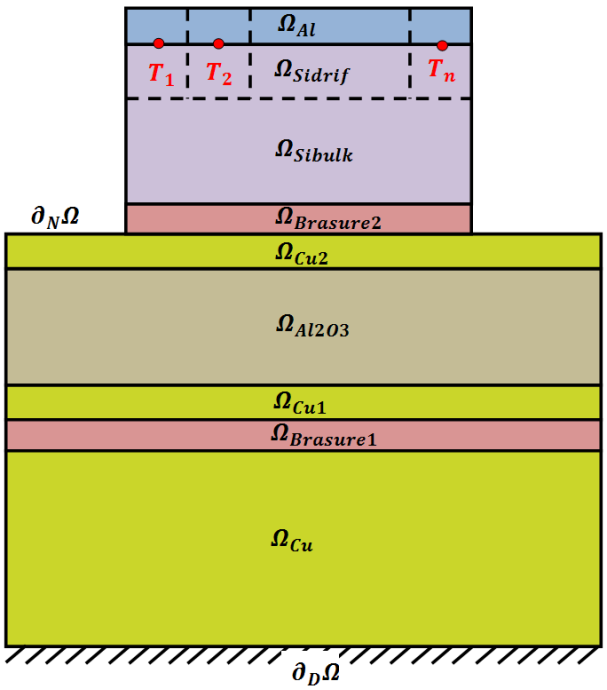


Figure II. 38 : Modèle du composant de puissance montrant la localisation des températures simulées sur les N cellules élémentaires de la puce.

II.4. 1 Validation du modèle thermique

Dans cette partie, pour la validation du modèle thermique réalisé avec CAST3M, nous comparerons les résultats obtenus entre le modèle 2D développé dans CAST3M et un modèle 3D simulé par COMSOL Multiphysics.

Nous simulons ici le comportement en régime de court-circuit d'un transistor COOLMOS^{TM} 600V reporté sur un substrat DCB tel qu'indiqué à la Figure II. 38.

II.4.1. 1 Conditions aux limites

Nous considérons ici les propriétés physiques des matériaux indépendantes de la température (chaleur massique, conductivité thermique). Les conditions aux limites retenues sont identiques à celles imposées dans le modèle thermique simulé par CAST3M : la face inférieure du modèle thermique est supposée dans un premier temps isotherme, définie par une température ambiante T_0 et toutes les autres surfaces sont considérées adiabatiques. Nous considérons que la puissance dissipée est uniformément répartie dans le volume de la zone de drift d'épaisseur estimée à 50 µm, comme nous l'avions montré sur la Figure II. 15.

II.4.1. 2 Maillage de la structure simulée sous COMSOL Multiphysics

Deux maillages différents (maillage fin (Figure II. 39) et maillage grossier (Figure II. 40)) ont été comparés afin de monter l'effet du maillage sur les résultats des simulations thermiques.

Maillage fin : Le maillage a été affiné dans l'épaisseur de la puce (régions de fort gradient thermique), dans la métallisation, aussi dans les brasures et le substrat DCB comme le montre la figure à droite de la Figure II. 39. Le nombre de mailles pour ce cas est 82.017 éléments.

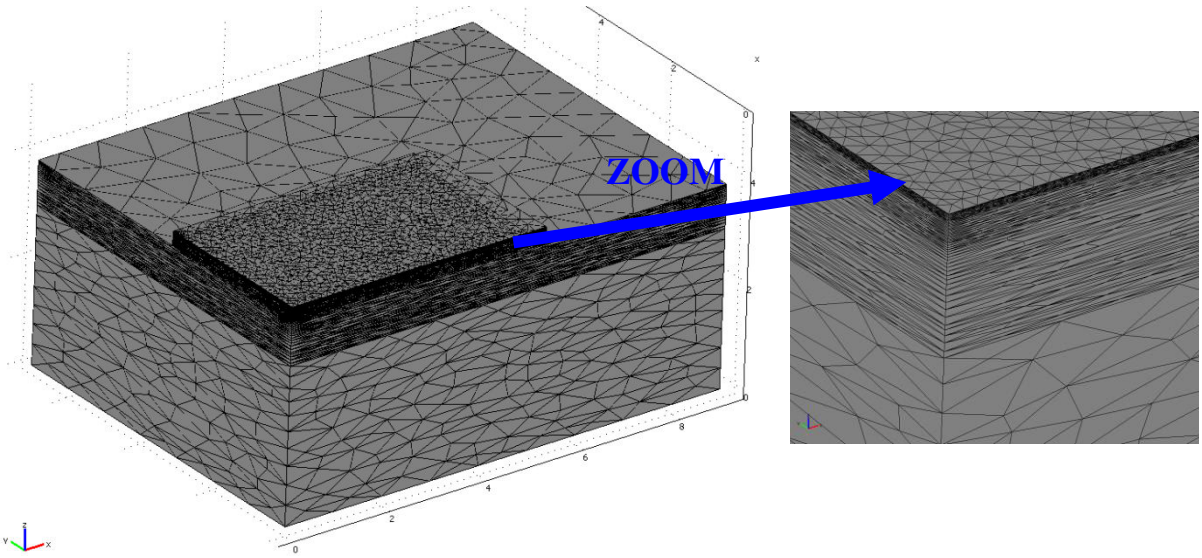


Figure II. 39 : Maillage fin de la structure simulée sous COMSOL Multiphysics.

Maillage grossier : Dans ce cas nous avons maillé très grossièrement toutes les couches qui constituent le module de puissance simulé ici, comme le montre la figure suivante. Le nombre de mailles pour ce cas est 8.321 éléments, nous avons essayé ici de se rapprocher le plus du maillage grossier utilisé dans CAST3M.

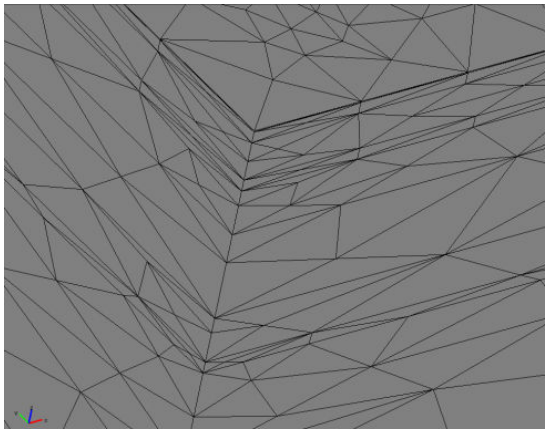


Figure II. 40 : Maillage grossier de la structure simulée sous COMSOL Multiphysics.

II.4.1. 3 Maillage de la structure simulée sous CAST3M

Ici pour des raisons du coût du temps de calcul nous avons choisi un maillage grossier, en effet nous divisons l'épaisseur de l'aluminium en 2 couches, l'épaisseur du silicium en 3 couches, l'épaisseur des deux brasures en une couche, l'épaisseur des deux cuivres du DCB en 2 couches, l'épaisseur de l'alumine en 2 couches, et l'épaisseur de la semelle en8 couches comme le montre la figure suivante.

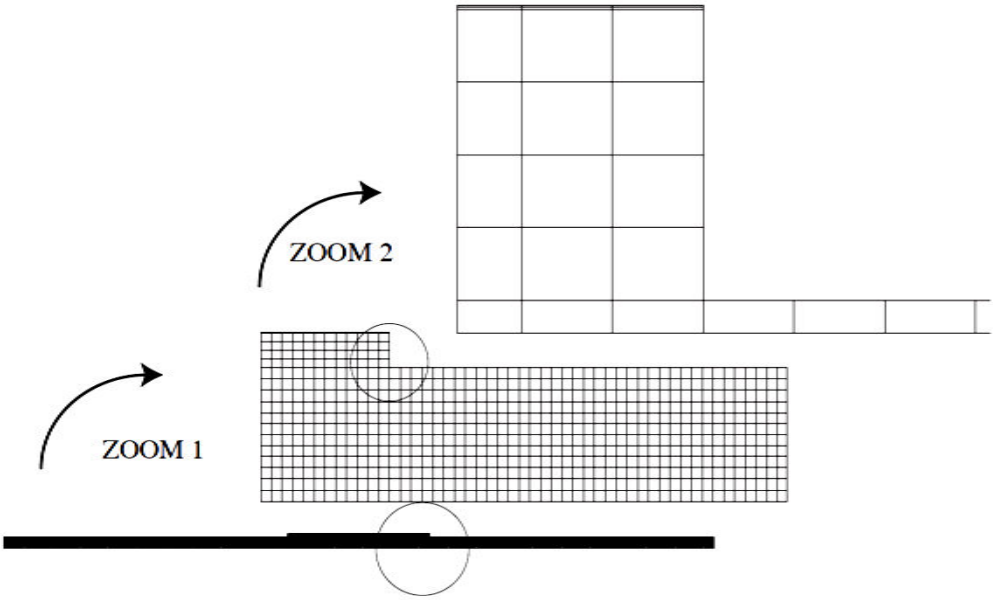


Figure II. 41 : Maillage gossier utilisé dans le modèle thermique EF CAST3M.

II.4.1. 4 Comparaison des résultats

Le maillage grossier utilisé sous CAST3M nous permet d'obtenir des résultats de simulation relativement proches de ceux obtenus avec COMSOL avec un maillage grossier et un maillage très fin. La différence de densité de maillage n'explique pas seule les différences obtenues entre CAST3M et COMSOL, les résultats obtenus sous COMSOL avec maillage fin et grossier étant finalement très proches l'un de l'autre. L'écart obtenu s'explique plus vraisemblablement par le fait que le modèle simulé sous CAST3M est un modèle 2D alors qu'un modèle 3D a été simulé sous COMSOL.

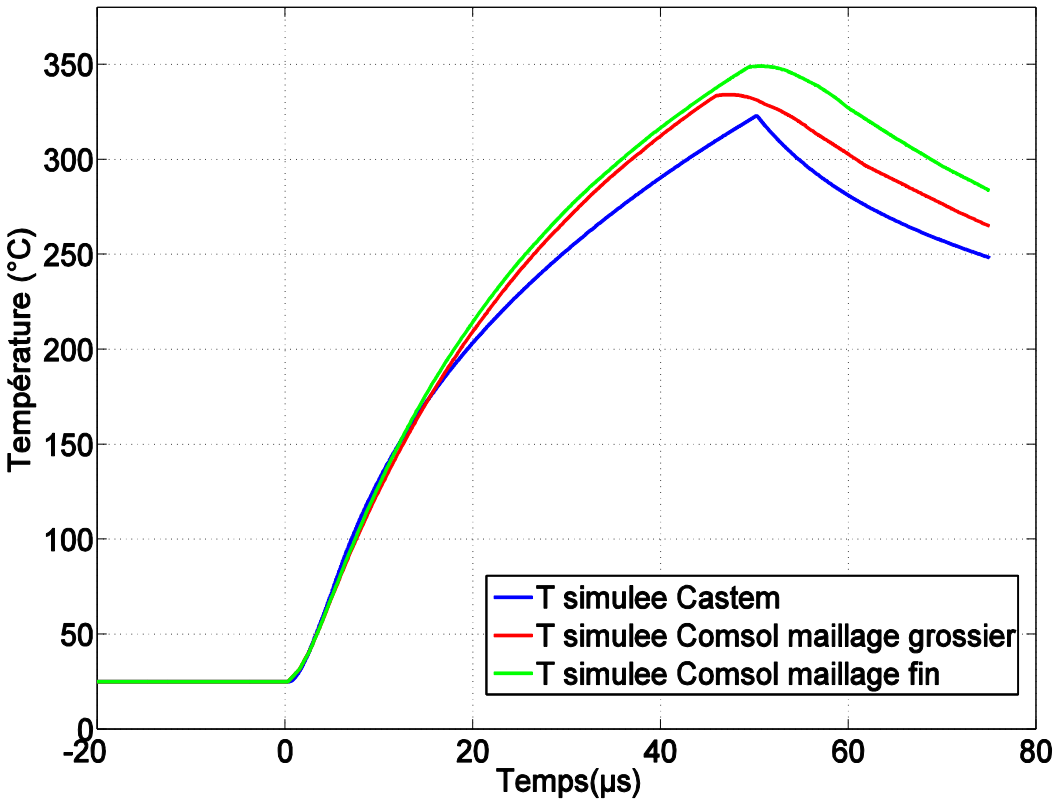


Figure II. 42 : Comparaison température simulée sous CAST3M et sous COMSOL.

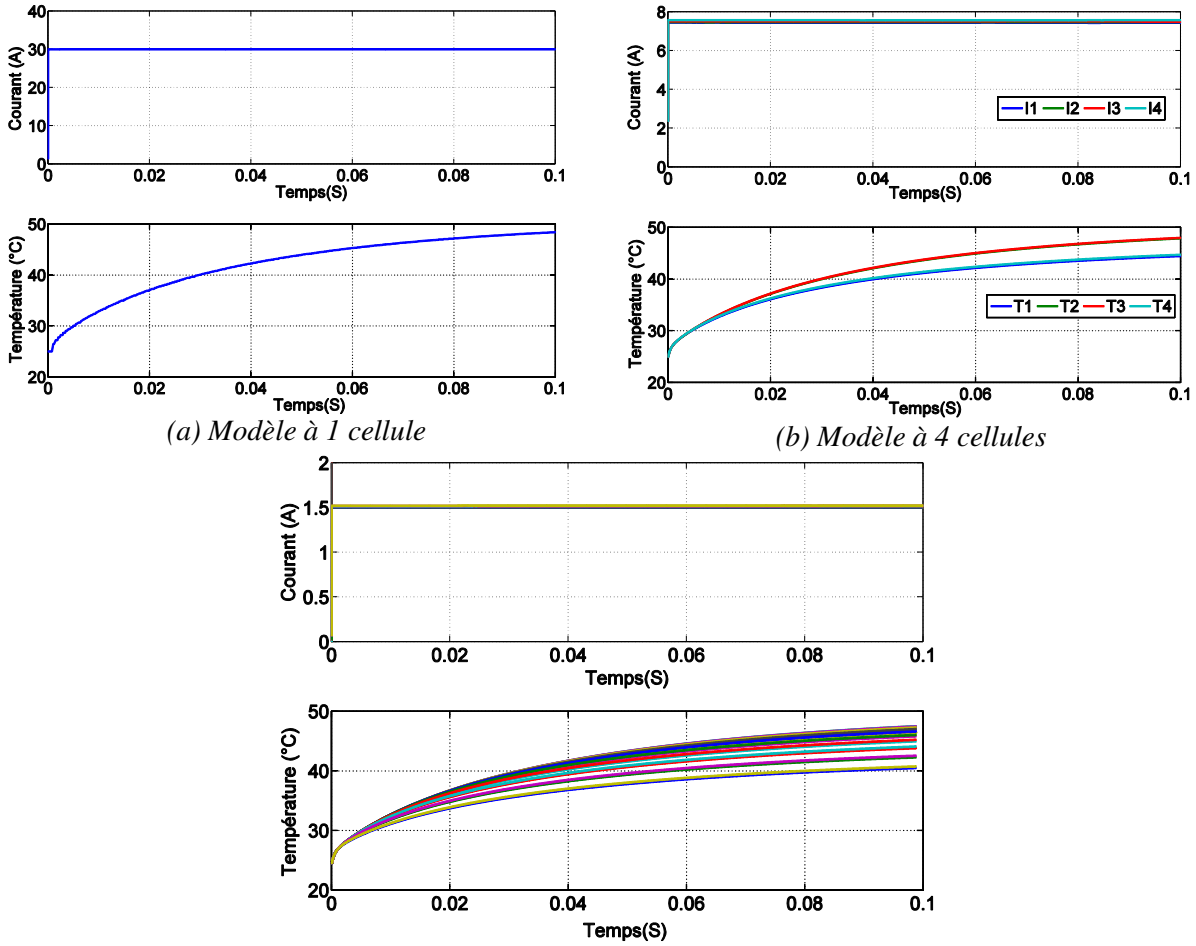
Après avoir validé la cohérence des résultats de simulation thermique obtenus sur le modèle simplifié simulé par CAST3M, nous détaillerons par la suite le comportement électrothermique de la puce en régime de conduction et en régime de court-circuit.

II.4. 2 Régime de conduction

Nous avons simulé le cas du régime établi de conduction avec comme conditions de simulation un courant I_d= 30A, une tension de grille $V_{gs} = 15V$, et une température ambiante de 25°C.

Dans ce cas, nous avons étudié trois modèles différents (chaque modèle est constitué d'un certain nombre de transistors élémentaires), modèle_1 : un seul transistor élémentaire, modèle_2 : discrétisation en quatre transistors élémentaires et modèle_3 : discrétisation en vingt transistors élémentaires.

Afin d'étudier la distribution des courants et des températures, nous avons tracé les courants I_n et les températures T_n en fonction du temps pour les trois modèles décrits précédemment ((a), (b) et (c) de la Figure II. 43).



(a) Modèle à 1 cellule

(b) Modèle à 4 cellules

(c) Modèle à 20 cellules

Figure II. 43 : Régime de conduction, résultats des courants et des températures pour les trois modèles représentés par 1, 4 et 20 cellules élémentaires, (a) modèle_1 : 1 seule cellule, (b) modèle_2 : 4 cellules, (c) modèle_3 : 20 cellules.

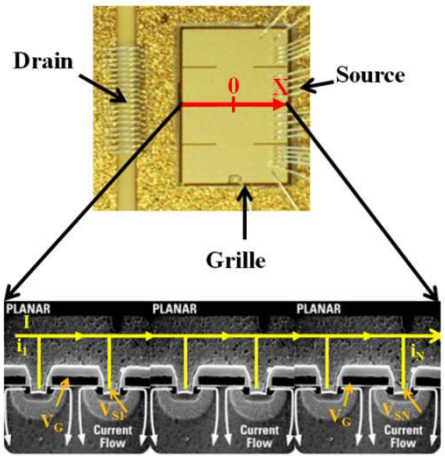
Les résultats des courants I_n et des températures T_n présentés sur les figures (a), (b) et (c) de la Figure II. 43 montrent, à cette échelle, des courants qui semblent indépendants de la température et des températures localisées au milieu de chaque cellule à l'interface silicium / métallisation qui augmentent jusqu'à atteindre le régime permanent à partir de 100 ms environ. Les cellules au centre de la puce voient une température plus élevée que sur les bords ce qui était attendu. La démultiplication du nombre de cellules permet une discrétisation plus fine de la répartition de la température sur la puce.

Nous allons maintenant nous intéresser seulement au cas d'un module constitué de 4 cellules, dans le but d'analyser finement les distributions notamment des courants, l'échelle à laquelle les résultats ont été présentés précédemment ne permettant pas d'observer les variations de courant. Pour cela nous relevons les valeurs des I_n et des T_n *à* 100 ms lorsque le régime établi est quasiment atteint.

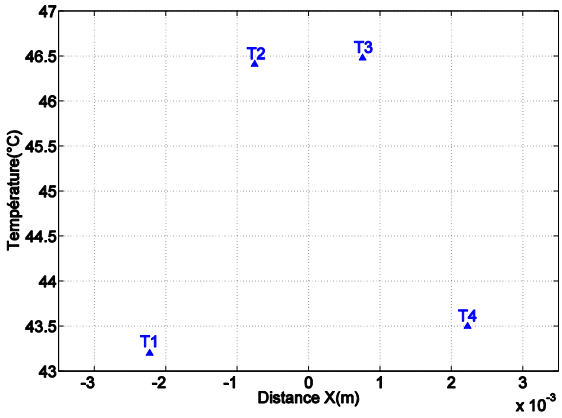
A partir des valeurs des $I_{n,}$ et des T_n, on en déduit que la distribution des courants et des températures n'est pas homogène au niveau de la puce pour le cas d'un régime établi de conduction avec toutefois une variation relativement faible des courants dans chacune des cellules élémentaires entre 7,44 et 7,58 A. Nous remarquons que les cellules les plus chaudes ne correspondent pas aux

courants les plus faibles, et nous allons expliquer dans ce qui suit la raison pour laquelle la variation des courants ne suit pas celle des températures.

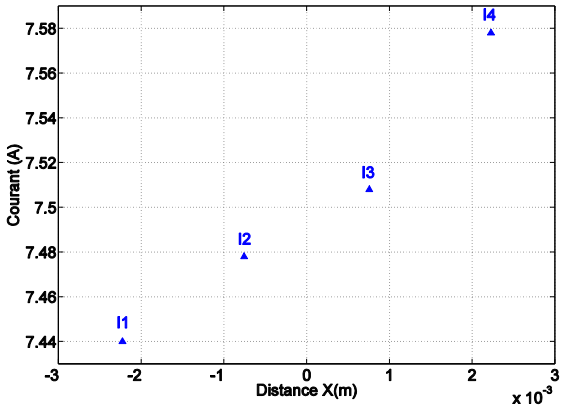
Si nous traçons les I_n et les T_n dans la largeur de la puce, le long de l'axe x (Figure II. 44 (b) et (c)), nous remarquons qu'au milieu de la puce les températures sont maximales et plus nous nous déplaçons vers les cotés de la puce, plus les T_n diminuent. Par contre, nous remarquons que plus nous nous rapprochons du côté droit de la puce (où le contact Kelvin de source est supposé être à l'extrémité droite de la puce) plus les courants dans chacune des cellules élémentaires augmentent. Les courants dans chacune des cellules évoluent avec la tension V_{gs} appliquée sur chacune des cellules élémentaires simulées comme le montre la Figure II. 44 (c). Dans la situation simulée ici, nous obtenons $V_{gs1}<V_{gs2}<V_{gs3}<V_{gs4}$ ce qui impose $I_1<I_2<I_3<I_4$. Nous concluons ici que le courant est piloté par la tension de grille Vgs avec des variations très faibles selon l'équation (II. 29).



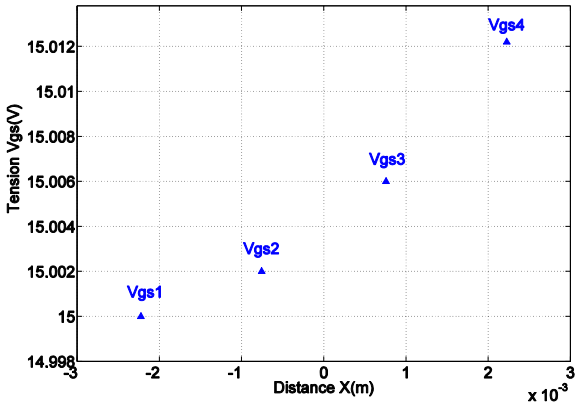
(a) Vue de dessus et vue transversale de la puce.



(b) Les températures T_n.



(c) Répartition des courants I_n le long des cellules



(d) Répartition de la tension entre grille et source sur les différentes cellules

Figure II. 44 : Distribution des températures T_n, des courants I_n et des tensions V_{gsn} sur la largeur de la puce. (b) Répartition des températures T_n. (c) des courants I_n et (d) des tensions V_{gsn}.

Conclusion sur le cas d'un régime établi de conduction

Nous pouvons conclure pour ce type de fonctionnement que les distributions des courants et des températures sont inhomogènes dans les différentes cellules de la puce. Les températures sont plus élevées au centre de la puce, et, à cause des chutes de tension dans la métallisation de source, la répartition du courant est ici principalement reliée à la distribution de la tension entre grille et source.

II.4. 3 Régime de court-circuit

Un essai de court-circuit est responsable de pertes instantanées très élevées et s'accompagne d'une élévation de température extrêmement rapide. L'intérêt du modèle proposé prend ici tout son sens. La modélisation thermique effectuée à l'aide d'un modèle EF permet en effet comme nous l'avons mis en évidence précédemment de rendre fidèlement compte de l'évolution de la température au sein du transistor dans ces régimes de fonctionnement responsable de très forts gradients de température.

Restons toujours dans le cas d'un modèle constitué de 4 cellules. Pour ce mode de fonctionnement nous imposons au composant les conditions suivantes : V_{ds} = 300 V pour une durée de CC de 50µs. La Figure II. 45 montre un relevé expérimental avec un courant maximal de 290 A environ. Une tension V_{gs} de 13 V est appliquée lors de cet essai.

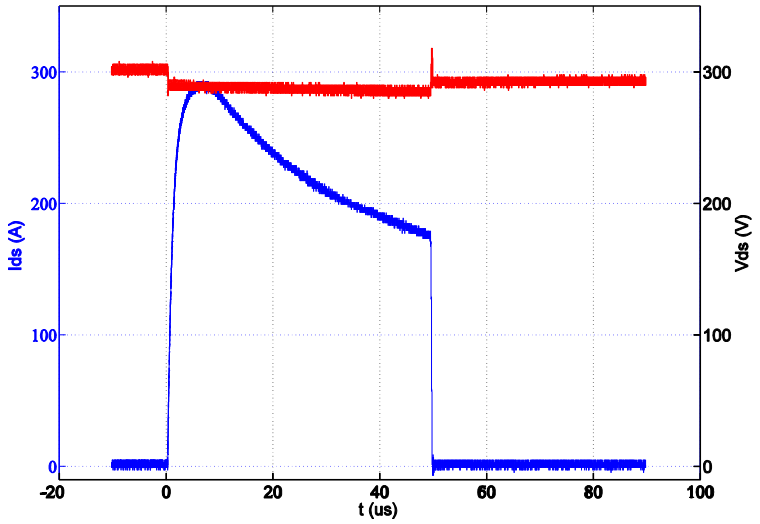
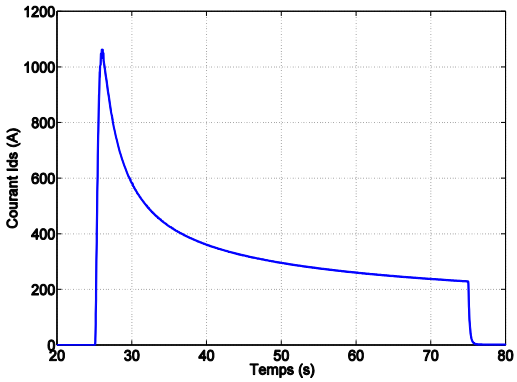


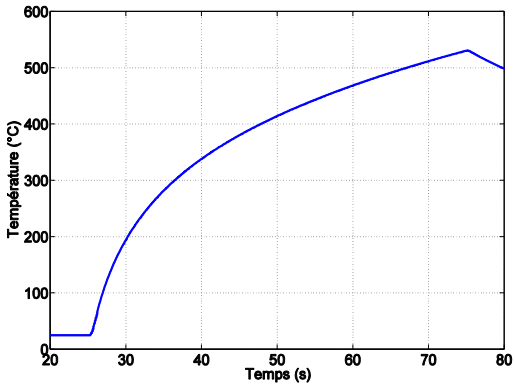
Figure II. 45 : Tension V_{ds} et courant I_d lors d'un essai de court-circuit de 50µs (V_{gs} = 13V, $T_{amb} = 25^\circ C$).

Nous avons cherché à simuler cet essai de court-circuit. Nous avons ainsi appliqué au modèle électrique les conditions suivantes : $V_{ds} = 300\,V$ pour une durée de CC de 50µs, une température ambiante de 25°C et une tension V_{gs} de 13 V.

Les premiers résultats sont représentés sur les figures (a) et (b) suivantes qui montrent clairement un couplage électrothermique avec la diminution du courant de saturation lors de l'élévation de la température de la puce. Cette diminution du courant est principalement liée à la décroissance de la mobilité électrique des porteurs avec la température.



(a) Variation du courant i_d en fonction du temps.



(b) Variation de la température en fonction du temps.

Figure II. 46 : Régime de court-circuit, variation du courant I_d et de la température en fonction du temps pour une seule cellule élémentaire selon le modèle de l'équation II. 29: (a) Variation du courant $\boldsymbol{i_d}$ et, (b) Variation de la température en fonction du temps.

Nous observons un pic de courant simulé très élevé de l'ordre de 1050A largement plus grand que l'observation expérimentale dans les mêmes conditions. La Figure II. 47 compare ces premiers résultats de simulation électrothermiques aux relevés expérimentaux.

Ce premier modèle ne prend pas en compte la saturation de la vitesse de porteurs de charge qui se traduit par une limitation du courant de court-circuit pour une tension appliquée entre grille et source supérieure à 8V environ (Figure II. 20).

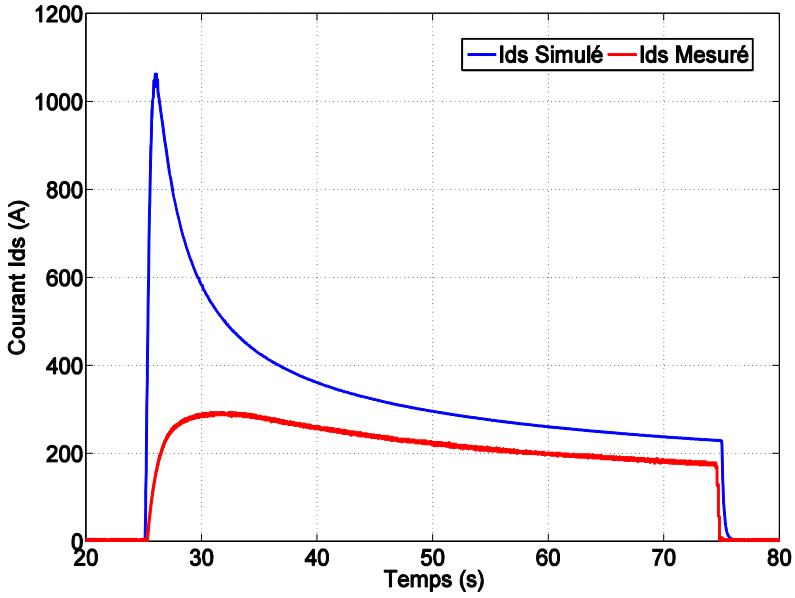


Figure II. 47 : Comparaison du courant mesuré et du courant simulé sans prise en compte de la saturation du courant de court-circuit.

Pour améliorer le modèle, nous avons cherché à prendre en compte la saturation du courant de court-circuit avec la tension V_{gs} par la relation (II.30).

Le modèle simplifié présenté au II.3.4.1 a ainsi été complété pour prendre en compte cette limitation au niveau du courant de court-circuit.

$$i_D = \begin{cases} 0 \;\; si \;\; v_{GS} < V_{th} \\ K_p.\left(v_{CAN}(v_{GS} - V_{th}) - \dfrac{v_{CAN}^2}{2}\right) \; si \; \begin{bmatrix} v_{GS} \geq V_{th} \\ v_{CAN} \leq v_{GS} - V_{th} \end{bmatrix} \\ \dfrac{K_p}{2}.(v_{GS} - V_{th})^2 \;\; si \;\; \begin{bmatrix} v_{GS} \geq V_{th} \\ v_{CAN} \geq v_{GS} - V_{th} \end{bmatrix} \\ si \;\; \dfrac{K_p}{2}.(v_{GS} - V_{th})^2 \geq i_{Dsat} \;, i_D = i_{Dsat} \end{cases} \quad \text{(II. 61)}$$

Avec :

$$i_{Dsat} = I_{Dsat\,0}.\left(\frac{T}{T_0}\right)^{-m} \quad \text{(II. 62)}$$

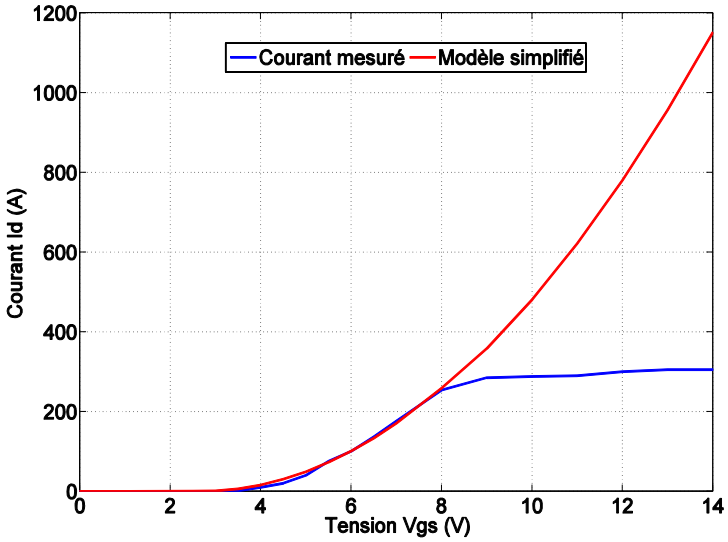
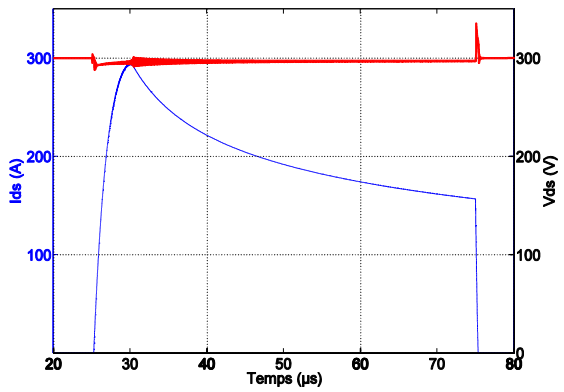
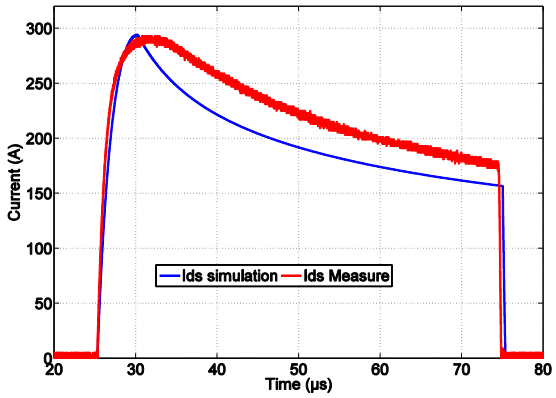


Figure II. 48 : Variation du courant i_d en fonction de la tension V_{gs}, modèle simplifié et caractéristique expérimentale.

Nous obtenons dans ce cas un courant i_d maximal de 290A et une tension V_{ds} de 300V représentés sur la figure (a) suivante. En comparant le courant simulé avec le courant mesuré nous avons des résultats très similaires figure (b).



(a) variation du courant I_d et de la tension V_{ds} simulés en fonction du temps



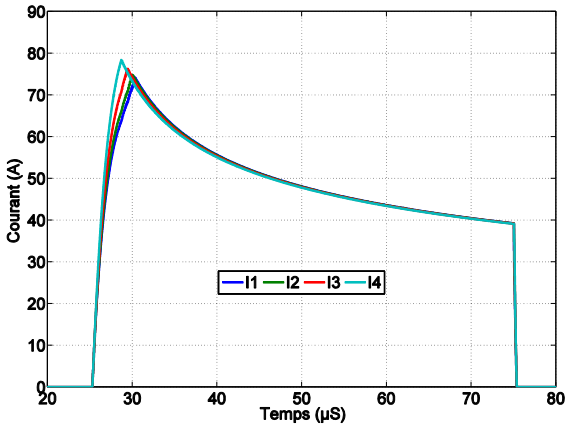
(b) Comparaison entre courant simulé avec prise en compte de la limitation et mesure

Figure II. 49 : Résultats de la simulation électrothermique avec prise en compte de la limitation du courant de saturation pour quatre cellules: (a) Allure du courant I_d et de la tension V_{ds} en régime de court-circuit, (b) Comparaison entre courant simulé et mesure.

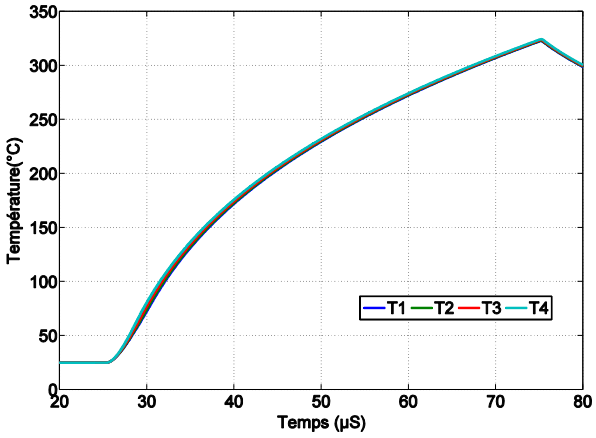
Les résultats obtenus sont maintenant relativement satisfaisants avec une assez bonne corrélation entre mesure et simulation au niveau du courant de drain.

Nous allons maintenant chercher à observer l'effet à la fois de la variation très rapide de la température et de la forte densité de courant atteinte dans ce régime de fonctionnement sur la répartition du courant dans les différentes cellules mais aussi sur la répartition des tensions appliquées localement entre grille et source. La distribution du potentiel de source étant imposée par la circulation du courant dans la métallisation, nous avons pris en compte l'effet de la température sur la résistivité de l'aluminium. L'augmentation locale de la résistivité de l'aluminium accentuera les variations du potentiel de source et donc des tensions V_{gsn} appliquées localement entre grille et source.

Nous traçons ici les évolutions des courants I_n et des températures T_n, en fonction du temps à la figure suivante.



(a) Courants I_n.



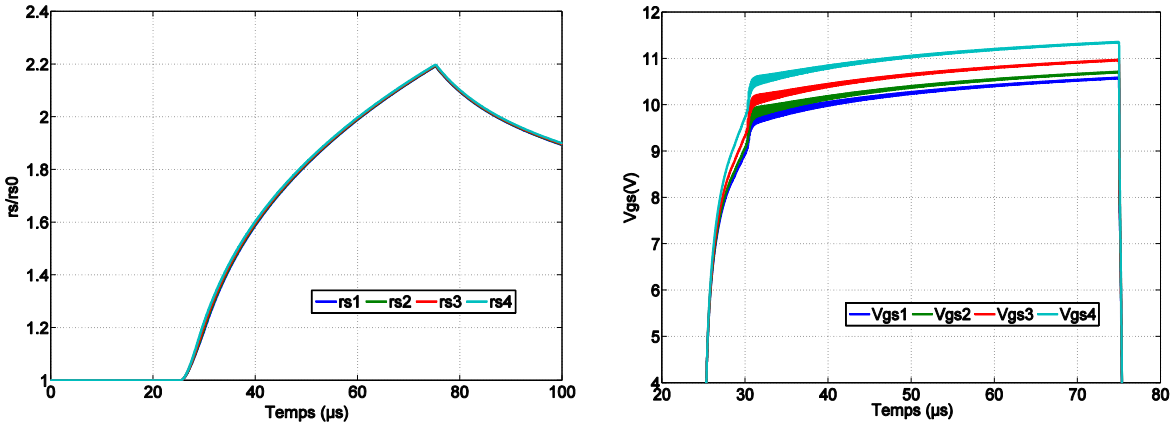
(b) Températures T_n.

Figure II. 50 : Variation du courant et de la tension des quatre cellules en fonction du temps : (a) Courants I_n, (b) Températures T_n.

Nous observons une répartition de la température homogène sur l'ensemble des cellules élémentaires dans ces conditions d'essai. La distribution du courant est assez inhomogène en tout début de phase de court-circuit avec un courant plus élevé à proximité des fils de bonding de source, là

où la tension V_{gs} appliquée sur les cellules élémentaires est la plus élevée. Une fois le court-circuit établi, on note une homogénéisation du courant liée d'une part à l'augmentation de la température et à l'effet de limitation du courant imposé pour une tension appliquée entre grille et source supérieure à 8V.

Nous traçons aussi les variations des résistances réduites de métallisation de source (rapport R_{sn}/R_{s0}) et des tensions V_{gsn} en fonction du temps et nous obtenons les deux figures suivantes.



(a) Résistances R_{sn}. *(b) Tensions V_{gsn}.*

Figure II. 51 : Résultats de simulation en régime de court-circuit. (a) Résistances réduites R_{sn} et (b) Tensions V_{gsn}.

La résistivité étant directement liée à la température, la distribution de la température étant homogène sur toute la surface de la puce, il est tout à fait logique de retrouver une distribution des résistances elle aussi homogène. On observe pendant la phase d'échauffement de la puce une augmentation de la résistivité d'un facteur légèrement supérieur à 2.

L'effet de la résistance de métallisation se traduit directement sur la discrétisation des tensions appliquées entre grille et source de chacune des cellules. On voit ici clairement une répartition non homogène des tensions entre grille et source qui s'explique par la chute de tension apparaissant dans la métallisation de source comme le montre de façon simplifiée la figure II.52. Ainsi, les valeurs des tensions V_{gsn} évolueront de la façon suivante : $V_{gsn} > V_{gsn-1} > ..... > V_{gs2} > V_{gs1}$ et de même pour les courants $I_n > I_{n-1} > .... > I_2 > I_1$.

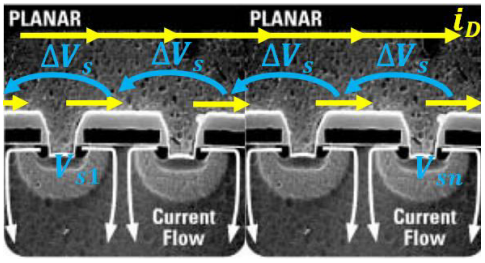


Figure II. 52 : Image MEB d'une puce distribuée.

<u>Conclusion sur les résultats de simulation pour une puce à l'état neuf:</u>

En simulant un modèle distribué à l'état neuf nous avons constaté qu'en régime établi la distribution du courant est relativement homogène, même si nous avons pu constater une légère

influence de la répartition des tensions appliquées entre grille et source sur la répartition du courant. La température par contre est plus élevée au centre de la puce.

En revanche dans le cas d'un régime de CC nous avons des distributions de températures parfaitement homogènes l'échauffement étant limitée à la puce sans étalement du flux de chaleur à travers l'assemblage. Dans ces conditions, la distribution verticale du courant dans les différentes cellules est elle aussi homogène sur toute la surface de la puce.

II. 5 Simulation d'un état vieilli de la métallisation d'aluminium

Nous allons maintenant nous intéresser à l'effet du vieillissement de la métallisation d'aluminium après des cyclages thermiques. Des études ont montré qu'après vieillissement, la résistance de la couche de métallisation pouvait augmenter d'un facteur important, proche d'un facteur 7 dans le cas d'études précédentes [PIE10]. Nous allons utiliser ce résultat comme hypothèse pour la simulation électrothermique de notre composant après vieillissement.

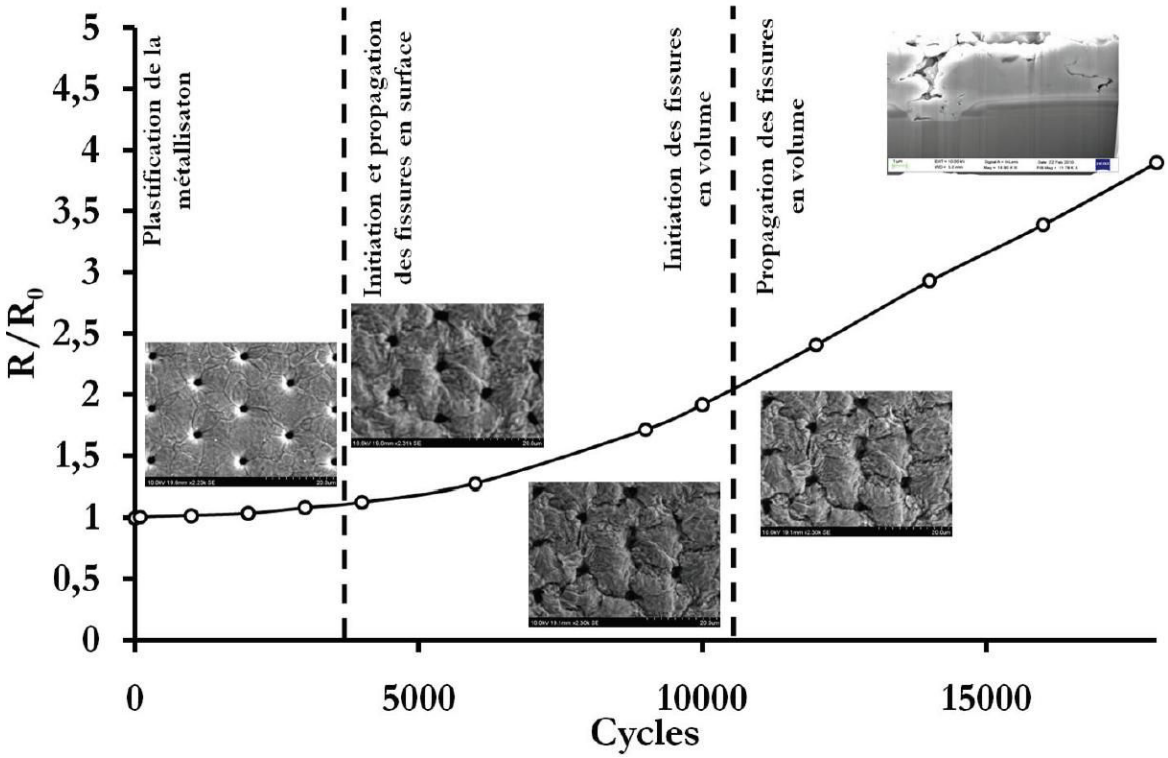
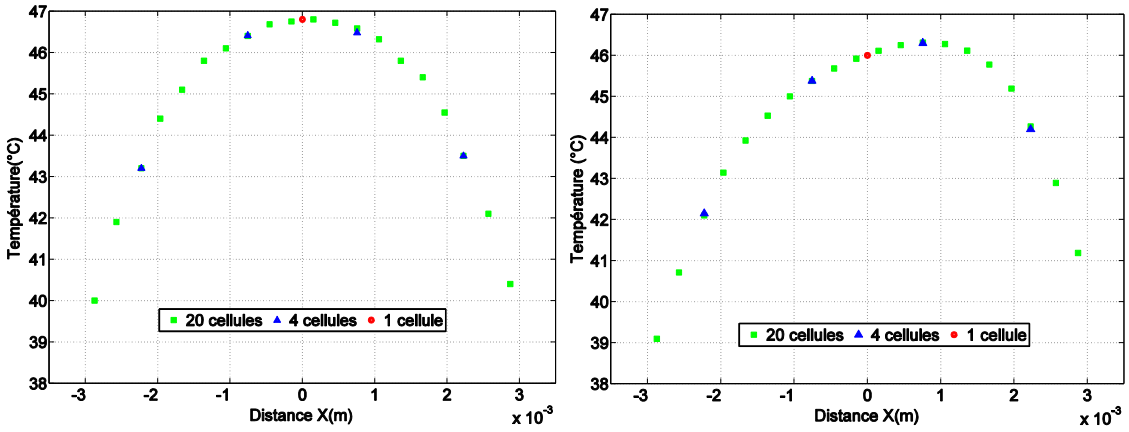


Figure II. 53 : Représentation de l'évolution de la résistance réduite de la couche de métallisation en fonction du nombre de cycle, mise en évidence des différents phénomènes responsables de la dégradation de la métallisation [PIE10].

II.5. 1 Régime établi de conduction

Nous allons étudier dans cette partie, l'effet de l'augmentation de la résistance de la couche de métallisation au cours du vieillissement sur les distributions des courants I_n et des températures T_n au niveau de la puce dans le cas d'un régime établi de conduction. Pour ce faire, nous cherchons à comparer les distributions des températures T_n pour deux valeurs de résistance de métallisation

simulant ainsi l'état neuf et l'état vieilli de la couche d'aluminium Nous avons pour cela considéré un facteur 7 sur la conductivité entre un état neuf et un état dégradé (Figure II. 53).



(a) Avant vieillissement *(b) Après vieillissement*

Figure II. 54 : Distribution de la température à l'interface puce/métallisation, (a) Avant vieillissement, (b) Après vieillissement.

En analysant les courbes (a) et (b) de la Figure II. 54, nous remarquons qu'avant vieillissement le point le plus chaud est au milieu de la puce. Cela confirme le faible niveau de pertes dans la métallisation par rapport aux pertes dans le silicium. En revanche après vieillissement, le point de température la plus élevée se déplace vers le côté de la puce sur lequel sont connectés les fils de bonding.

Nous pouvons déduire de cette étude que la dégradation de la couche de métallisation a eu tendance à déplacer le point de température maximale vers les fils de bonding. Il en résulte donc des variations de température au niveau du contact entre métallisation/fils de bonding et cela participera à l'accélération de la dégradation de ces derniers. En effet la différence de CTE entre l'Aluminium (23-24 ppm/K) et le Silicium (2,6ppm/K) impose de fortes contraintes thermomécaniques sur l'interface bonding/puce lorsque la puce est soumise à des variations de température. Cela conduit à des dégradations au niveau des fils de bonding.

II.5. 2 Régime de CC

Nous présenterons ici les résultats de la simulation électrothermique d'un module de puissance vieilli constitué de 4 cellules élémentaires en régime de CC. Nous nous sommes placés ici dans la configuration présentée sur la Figure II. 55. Dans ce cas, la tension appliquée entre grille et contact Kelvin de source est la tension maximale imposée sur les cellules les plus proches des électrodes de source. Pour les cellules éloignées, la chute de tension dans la métallisation de source va réduire la tension appliquée entre grille et source des cellules élémentaires.

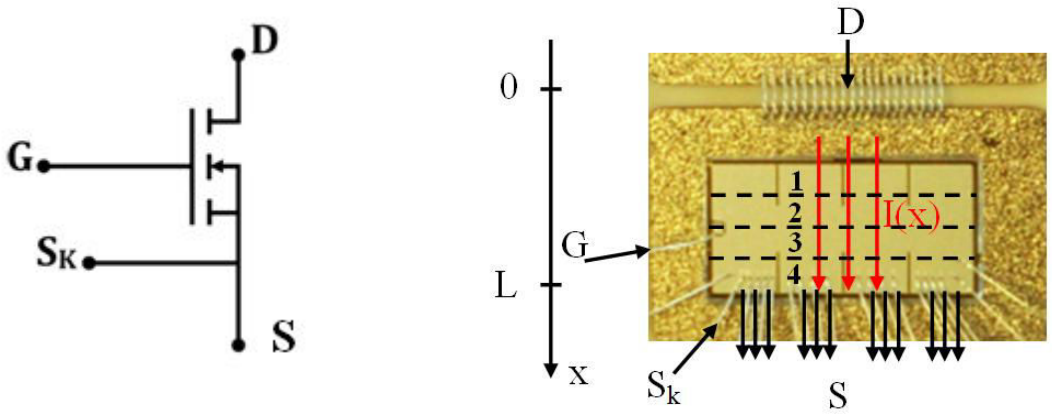
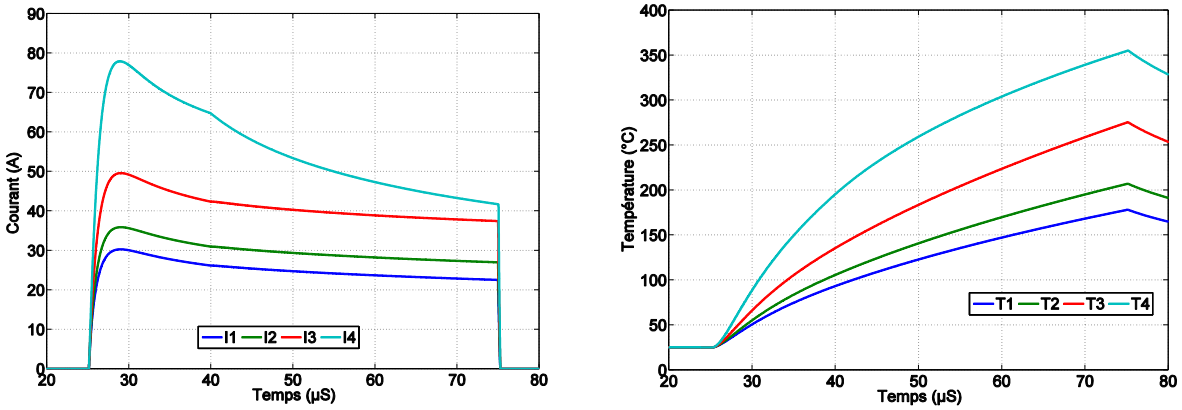


Figure II. 55 : Représentation du transistor COOLMOS avec les différents contacts.

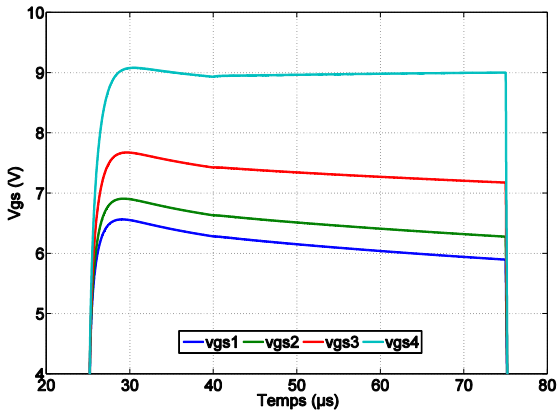
En traçant les courants I_n et les températures T_n des quatre cellules nous constatons une distribution des courants et des températures très inhomogènes dans la puce (Figure II. 57). Cette distribution inhomogène de la température et du courant est causée par la dégradation de la métallisation (la restructuration de la couche d'aluminium). La dégradation de la métallisation entraîne en effet l'augmentation de sa résistivité (Figure II. 57 (c)), ce que nous avons pris en compte dans le modèle, mais aussi une fragilisation des connexions [Ham99, Sch03].



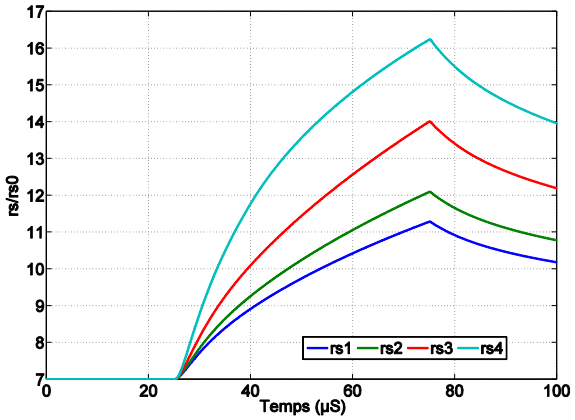
(a) Courants I_n. *(b) Température T_n.*

Figure II. 56 : Résultats des simulations en régime de court-circuit après vieillissement. (a) Courants I_n. (b) Température T_n.

En analysant la figure (b) de la Figure II. 57, nous remarquons que la cellule la plus proche de la connexion de sortie (représentative de la localisation des fils de bonding cellule $N°4$ ici) est celle qui voit la tension appliquée entre grille et source la plus élevée. Il circule donc dans cette cellule un courant plus élevé que dans les autres cellules, ce qui explique que la température de cette cellule est la plus élevée (lorsque le contact Kelvin de Source est supposé être ici à l'extrémité de la puce). Ceci confirme ce que nous avons observé dans le cas d'un régime établi de conduction. En effet, après vieillissement la température la plus élevée apparaissait du côté des fils de bonding.



(a) Tensions V_{gsn}.



(b) Résistances R_{sn}.

Figure II. 57 : Résultats des simulations en régime de court-circuit après vieillissement. (a) Tensions V_{gsn}. (b) Résistances R_{sn}.

L'élévation de la résistance de la couche de métallisation provoque une chute de la tension grille-source telle que certaines cellules perçoivent une tension grille-source inférieure à 10 V Figure II. 57 (d). Alors les cellules limitent les courants de court-circuit I_n, ce qui explique la diminution du courant total de court-circuit I_n observée après vieillissement du composant (Figure II. 59).

La résistance totale de la couche de métallisation vaut donc de l'ordre de $53xR_{s0}$ = 66.25 mΩ. Lors d'un court-circuit, la métallisation est parcourue par un courant d'approximativement 290 A (en début de court-circuit). La chute du potentiel de source entre deux extrémités de la métallisation est alors de l'ordre de 2 V pour la cellule $N°4$. La tension grille-source imposée par la commande est de 11 V. Les cellules situées au côté du contact de source de puissance sont ainsi commandées par une tension grille-source d'environ 9 V et plus nous avançons vers la grille plus la tension grille-source de chaque cellule diminue. En effet d'après le Figure II. 57. (b) nous avons un rapport $\frac{R_{sn}}{R_{s0}}$ pour chaque cellule, les tensions V_{gsn} et V_{sn} vont se calculer de la manière suivante:

4ème cellule : à la fin du court-circuit nous avons:

$$\frac{R_{s4}}{R_{s0}} = 16 \rightarrow R_{s4} = 16 \times R_{s0} = 20\ m\Omega \qquad \text{(II. 63)}$$

La tension de la métallisation pour cette cellule se déduit de la relation suivante :

$$V_{s4} = R_{s4} \times I_4 = 1.6\ V \qquad \text{(II. 64)}$$

La tension de gille-source pour la 4ème cellule s'écrit comme suit :

$$V_{gs1} = V_{drive} - V_{s1} = 9.4\ \text{V}, Ici\ V_{drive} = 11\ V \text{ Figure II. 57. (c).} \qquad \text{(II. 65)}$$

3ème cellule :

$$V_{s3} = V_{s4} + R_{s3} \times I_3 \qquad \text{(II. 66)}$$

La tension de gille-source pour la 3ème cellule s'écrit comme suit :

$$V_{gs3} = V_{drive} - V_{s3} \quad \text{(II. 67)}$$

2ème cellule :

$$V_{s2} = V_{s4} + V_{s3} + R_{s2} \times I_2 \quad \text{(II. 68)}$$

La tension de gille-source pour la 2ème cellule s'écrit comme suit :

$$V_{gs2} = V_{drive} - V_{s2} \quad \text{(II. 69)}$$

1ère cellule :

$$V_{s1} = V_{s4} + V_{s3} + V_{s2} + R_{s1} \times I_1 \quad \text{(II. 70)}$$

La tension de gille-source pour la 1ère cellule s'écrit comme suit :

$$V_{gs1} = V_{drive} - V_{s1} \quad \text{(II. 71)}$$

En regardant l'évolution des courants en fonction du temps nous remarquons deux formes de décroissance des courants. Cela s'explique par la relation du courant au niveau du semi-conducteur que nous avions imposée, à savoir :

Avant que la valeur du courant atteigne la valeur limite du courant i_d va varier avec la relation suivante :

$$i_d = \frac{K_p}{2}.(v_{GS} - V_{th})^2 \quad \text{(II. 72)}$$

une fois $i_D \geq i_{dsat}$, le courant va varier en fonction de la relation suivante:

$$i_d = i_{dsat} = i_{dsat\,0}.\left(\frac{T}{T_0}\right)^m, i_{dsat\,0} = 290A \quad \text{(II. 73)}$$

II.5. 3 Comparaisons entre les résultats à l'état neuf et à l'état vieilli

En comparant les tensions V_{gsn} obtenues avec un composant neuf et un composant vieilli Figure II. 58, nous constatons qu'à l'état vieilli les tensions V_{gsn} sont plus faibles par rapport aux tensions V_{gsn} à l'état neuf à cause de l'augmentation de la résistance de la métallisation qui cause des chutes de tension au niveau de la métallisation V_{sn}. Nous remarquons également qu'après vieillissement la différence entre les tensions V_{gsn} entre les cellules est plus importante qu'à l'état neuf et cela s'explique également par la restructuration de la couche d'aluminium, et ce qui se traduit par une plus grande inhomogénéité du courant dans la puce à l'état vieilli.

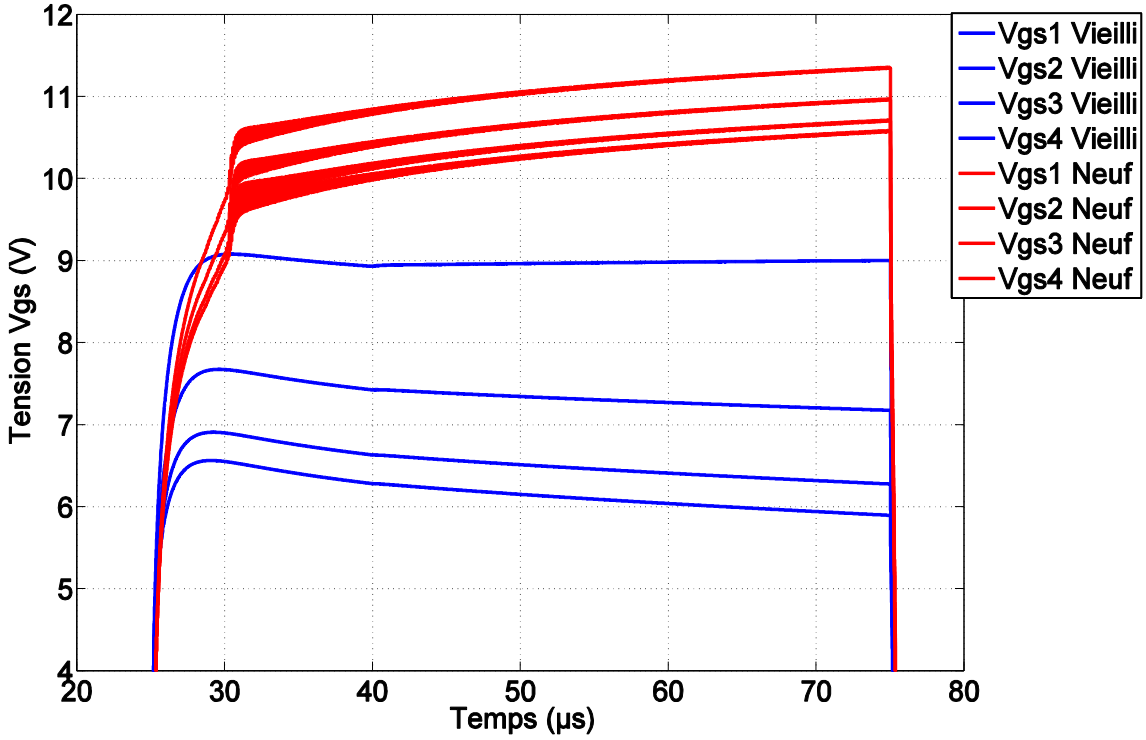


Figure II. 58 : Comparaison des tensions V_{gsn} simulées après vieillissement et des tensions V_{gsn} simulées à l'état neuf dans le cas d'une discrétisation sur 4 cellules.

Nous constatons, dans le cas d'un composant vieilli, une diminution du courant total dans la puce (Figure II. 59), et en comparant le courant I_d simulé après vieillissement et le courant I_d simulé avant vieillissement nous remarquons qu'après vieillissement (augmentation de la résistivité électrique de la couche de métallisation d'un facteur 7) le courant I_d représente à peu près deux tiers du courant I_d à l'état neuf (Figure II. 59).

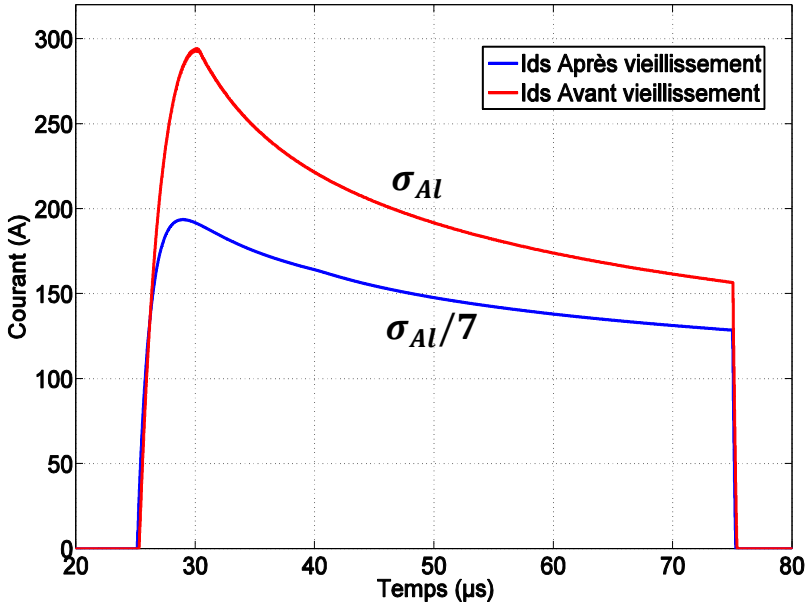


Figure II. 59 : Comparaison des courants I_d total simulé après vieillissement et I_d simulé à l'état neuf.

Les résultats obtenus ici sont en accord avec ceux montrés dans [MOU14], cf. Ch1 partie I.6.3.a), et qui concernaient la modélisation du vieillissement de la métallisation sur le courant de court-circuit d'un IGBT cette fois.

On constate aussi après vieillissement, et malgré la diminution du courant engendrée par la réduction des tensions appliquées entre grille et source liées à l'augmentation de la résistivité de la couche de métallisation, une augmentation de la température près des fils de bonding de source. Cette élévation progressive de la température en cours de vieillissement sous régime de limitation de courant peut expliquer en partie les défaillances observées préalablement [ARA07] et généralement localisées au voisinage des pieds de fils de bonding.

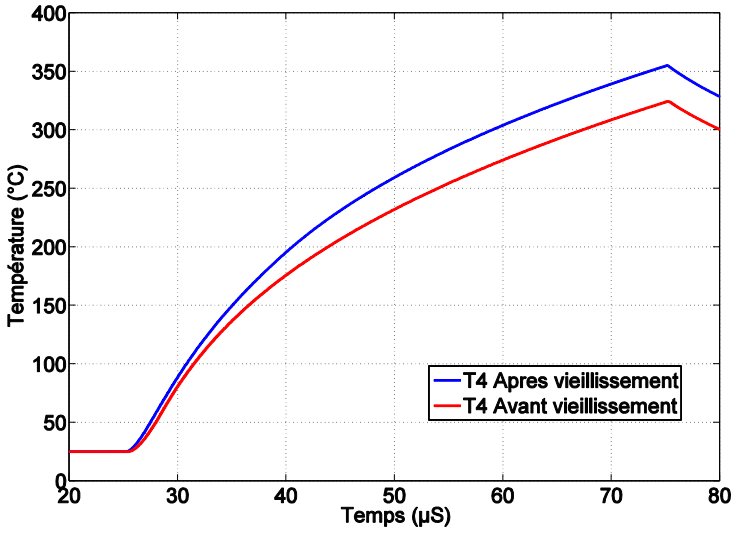


Figure II. 60 : Comparaison température de la cellule $N°4$ avant et après vieillissement.

II.5. 4 Conclusion sur les résultats de simulation pour une puce à l'état vieilli

Grace à notre modèle électrothermique distribué nous avons pu analyser finement les distributions des courants et des températures au niveau de la puce et cela en simulant des modèles de puces discrétisés en plusieurs cellules élémentaires. Par ailleurs, en effectuant les simulations pour des états neuf et vieilli nous constatons que ce modèle électrothermique pourrait nous renseigner sur l'origine physique des défaillances des composants. Le vieillissement de la métallisation se traduit notamment par un renforcement du courant au voisinage des fils de bonding en régime de conduction ce qui se traduit par une élévation locale de la température.

II. 6 Validation du modèle électrothermique

Pour valider ces résultats de simulation, notamment l'évolution de la température, nous avons cherché à valider expérimentalement les estimations de température.

La métallisation de source, placée sur la surface supérieure de la puce est localisée à proximité des points de température les plus élevés que supporte la puce. La résistivité de la métallisation dépendant de la température, nous avons cherché à estimer la température de la métallisation (donc approximativement la température max dans le silicium) en relevant la variation de résistivité de la

couche de métallisation. Pour ce faire, nous utilisons une mesure 4 fils afin de mesurer la résistance superficielle de la métallisation.

La méthode des 4 fils consiste à faire passer un courant dans la couche de métallisation et mesurer la tension aux bornes de celle-ci sur des fils distincts afin de s'affranchir des chutes de tension dans les fils d'amenée du courant. Ici le courant I est imposée par une source de courant (de faible intensité pour éviter tout échauffement de la métallisation pendant les essais). La mesure de la tension se fait par l'intermédiaire d'un µVoltmètre lors des phases de caractérisation statiques et par une sonde différentielle lors des mesures transitoires permettant d'avoir une précision satisfaisante sur la mesure (Figure II. 61).

Ici nous avons imposé une tension de commande $V_{drive} = 7\,V$ pour une durée de $50\ \mu s$, une tension entre drain et source $V_{ds} = 300V$, nous obtenons donc un courant $i_{dmax} = 180\ A$ Figure II. 62.

A partir de la mesure de la résistance de métallisation, nous remontons à la température « moyenne » entre les deux points de mesure sur la surface supérieure de la puce comme le montre la Figure II. 61. Nous nous servons ici de la conductivité électrique de l'aluminium comme indicateur de température. L'évolution de la température est déduite de la relation (II. 74) en considérant dans un premier temps un coefficient de résistance en température constant.

$$R_T = R_{T0}.\left(1 + \alpha.(T - T0)\right) \quad avec\ \alpha = 4{,}03.10^{-3} \qquad \text{(II. 74)}$$

L'estimation de température ne sera pas permise pendant la phase de court-circuit, mais uniquement après l'interruption du courant (via une procédure d'interpolation, la mesure n'ayant lieu qu'environ 5 µs après le début de l'ouverture du courant, comme le montre la Figure II. 62.(a).

Afin de mesurer la température durant la phase de CC, nous avons fait varier la durée du CC de 7µs à 50µs avec un pas de 5µs, et nous avons relevé et interpolé la température estimée à la fin de chaque CC (T_{max}).

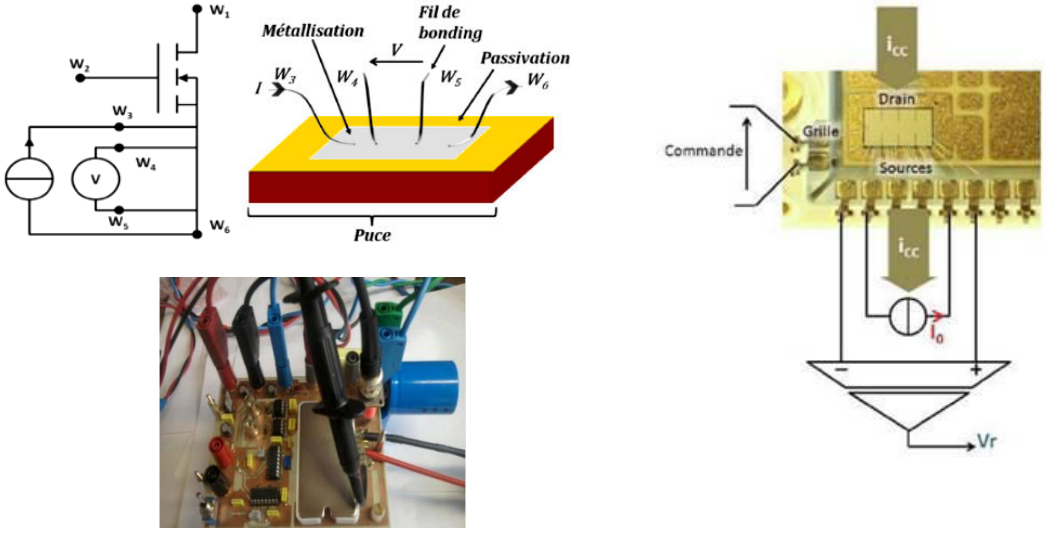
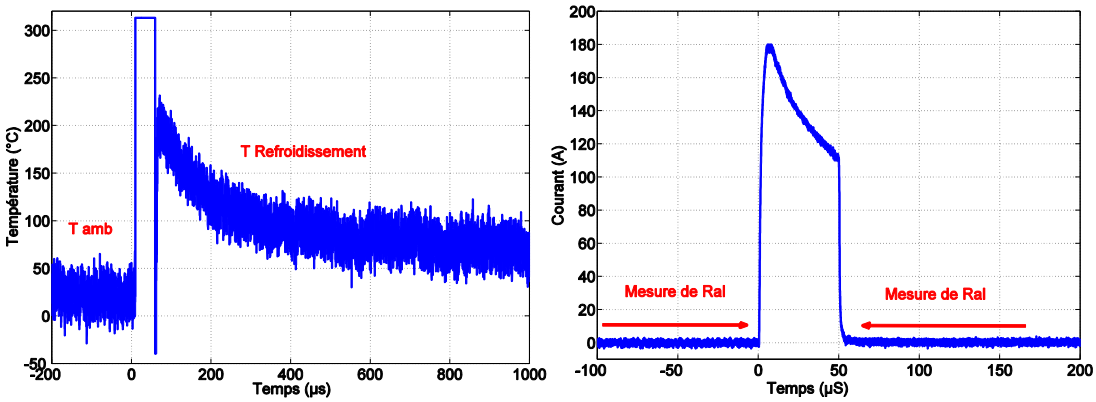


Figure II. 61 : Schéma de principe de la mesure de la résistance de la couche de métallisation (méthode 4 points).



(a) Température en fonction du temps *(b) Courant en fonction du temps*

Figure II. 62 : Résultats de la température et du courant pour une durée de 50µs de CC, (a) Température, (b) Courant de court-circuit.

D'autre part nous avons simulé l'élévation de la température (à l'aide cette fois-ci du logiciel COMSOL Multiphysics afin d'imposer la puissance mesurée comme source dans le modèle thermique). Dans cette simulation, nous avons également pris en compte les évolutions de la chaleur spécifique et de la conductivité thermique avec la température (II. 60) et (II. 76). La puissance est ici injectée dans la seule zone de drift sur une épaisseur de 50µm identique à ce que nous avions retenu dans le précédent modèle.

$$C_p = 849 + 0.155 * T - \frac{1.6 * 10^7}{T^2} \quad \text{(II. 75)}$$

$$k = \frac{1}{3 * 10^{-4} + 1.56 * 10^{-5} * T + 1.65 * 10^{-8} * T^2} \quad \text{(II. 76)}$$

L'évolution de la température (pendant et après le CC) obtenue par la simulation et par la mesure est représentée sur la Figure II. 63. La bonne adéquation entre la mesure et la simulation permet ainsi de valider le principe de mesure et le modèle thermique, même si l'épaisseur de la zone de drift retenue devrait être validée.

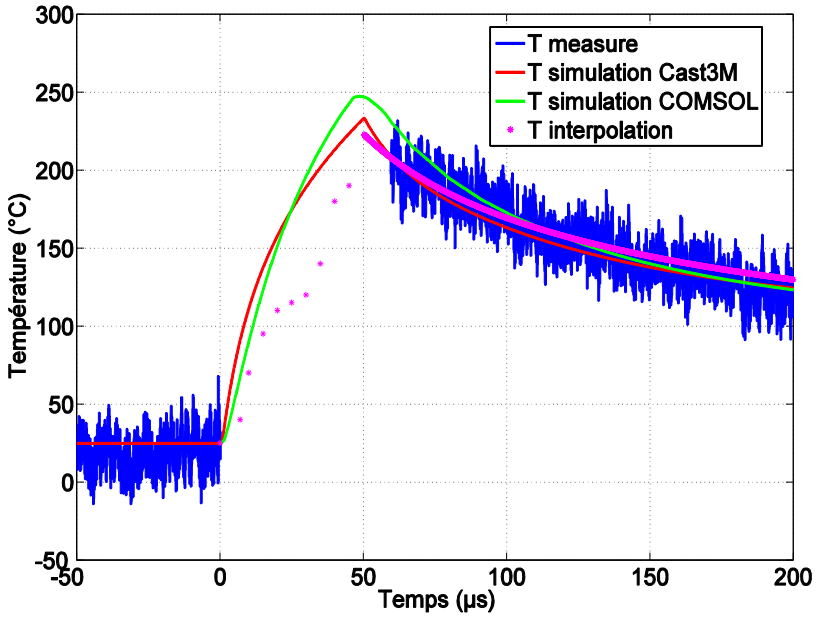


Figure II. 63 : Comparaison entre la température T calculée à partir de la mesure de la résistance de métallisation, T mesure interpolée et T simulée sous COMSOL.

II. 7 Conclusion

Nous avons présenté dans ce chapitre la modélisation/simulation d'un modèle électrothermique 2D distribué d'un transistor MOSFET de puissance de type COOLMOS. Ce modèle a été conçu à partir d'un couplage entre un modèle électrique modélisé par Matlab-Simulink et un modèle thermique modélisé par CAST3M, la simulation de ce modèle nous a permis d'estimer les températures et les courants des différentes cellules élémentaires constituant le module. Les résultats des simulations du modèle électrothermique élaborés pour les différents modes de fonctionnement ont montré l'intérêt de l'utilisation d'un modèle distribué. En effet nous avons vu que plus le nombre de cellules est élevé, et plus nous visualisons les effets couplés de la température et de la répartition des courants d'une cellule à une autre de manière fine.

Ce modèle a été validé par des mesures électriques et des mesures thermiques indirectes, la comparaison des courants et des températures mesurés à ceux simulés a montré une bonne adéquation entre la mesure et la simulation.

Ce modèle pourra avoir des utilisations intéressantes pour prédire la distribution des températures et des courants au niveau de la puce, ainsi que pour analyser l'effet des dégradations sur la répartition des températures et des courants également.

Chapitre III : Mesure et estimation de la réponse transitoire en température des puces et effet du vieillissement

III. 1 Introduction

L'estimation de la réponse transitoire en température des puces et modules de puissance est primordiale dans leur phase de développement afin de garantir notamment la robustesse des composants à des sollicitations en puissance sévères (c'est le cas par exemple des régimes de court-circuit et d'avalanche). La réponse thermique transitoire est également critique vis à vis des sollicitations d'origine thermomécanique et qui vont être à l'origine de dégradation principalement aux interfaces entre les différents matériaux constituant le composant.

Dans ce chapitre nous nous intéressons au diagnostic du vieillissement des composants de puissance, à l'aide d'outils d'analyse thermique.

En première partie, pour l'étude thermique des composants de puissance nous nous sommes principalement focalisés sur le comportement de ces composants lorsqu'ils sont soumis à des régimes extrêmes de fonctionnement et qu'ils doivent dissiper, sur des temps courts, des puissances instantanées très élevées de plusieurs dizaines de kW/cm². Ces régimes de fonctionnement s'accompagnent de variations rapides de la température au sein du cristal (jusqu'à des variations de l'ordre de 100°C/µs). La mesure de telles variations de température n'est pas simple par le fait que les températures mesurées sont issues des régimes transitoires très rapides et les appareils de mesure ne sont pas toujours aussi rapides que ces régimes transitoires. Nous avons cherché dans un premier temps à mesurer la température de jonction d'un composant de puissance fonctionnant en régime de court-circuit à l'aide d'une caméra IR. L'objectif est double : d'une part valider des résultats de modélisation thermique, et d'autre part analyser l'effet du vieillissement et de dégradations sur la distribution et la dynamique de température dans ces conditions particulières. Il nous a pour cela fallu développer des méthodes de déconvolution pour le traitement des images IR issues de la caméra. Les résultats de mesure n'étant pas satisfaisants en raison d'un compromis rapidité / sensibilité de mesure difficile à obtenir, nous avons adopté une autre démarche.

Dans une seconde partie, nous avons donc cherché une solution alternative consistant à exploiter une excitation harmonique en puissance, permettant d'établir une fonction de transfert locale entre l'élévation de la température sur la puce et la puissance dissipée. Cette analyse harmonique présente l'avantage de ne pas nécessiter une bande passante importante, par rapport à l'analyse transitoire. En outre, nous verrons qu'il est possible, dans une certaine limite, de remonter à l'analyse transitoire recherchée en utilisant la méthode de la décomposition en série de Fourier (DSF).

Cette approche a été explorée à l'aide de l'outil de simulation COMSOL Multiphysics. Les résultats obtenus avec cette méthode ont montré que cette dernière est applicable pour des régimes transitoires de longues durées (les basses fréquences), mais reste insuffisante pour des régimes transitoires de courtes durées qui sont au cœur de notre étude. Pour cette raison, nous avons donc développé une autre méthode basée sur les modèles électriques équivalents RC.

La dernière partie de ce chapitre consiste donc à évaluer l'influence de différents modes de dégradation sur les réponses thermiques locales, à l'aide des modèles RC équivalents, à partir desquels nous pourrons développer l'analyse temporelle du comportement du circuit en, sollicitations de puissance transitoires. Nous avons pour ce faire été amenés à développer un réseau RC de Cauer représentatif des résultats obtenus à l'aide de l'outil de modélisation par éléments finis. Puis à partir du modèle développé, nous avons étudié deux types de dégradations, apparition de trous et délaminage de la brasure.

Les différentes étapes suivies dans ce chapitre se résument par le schéma suivant :

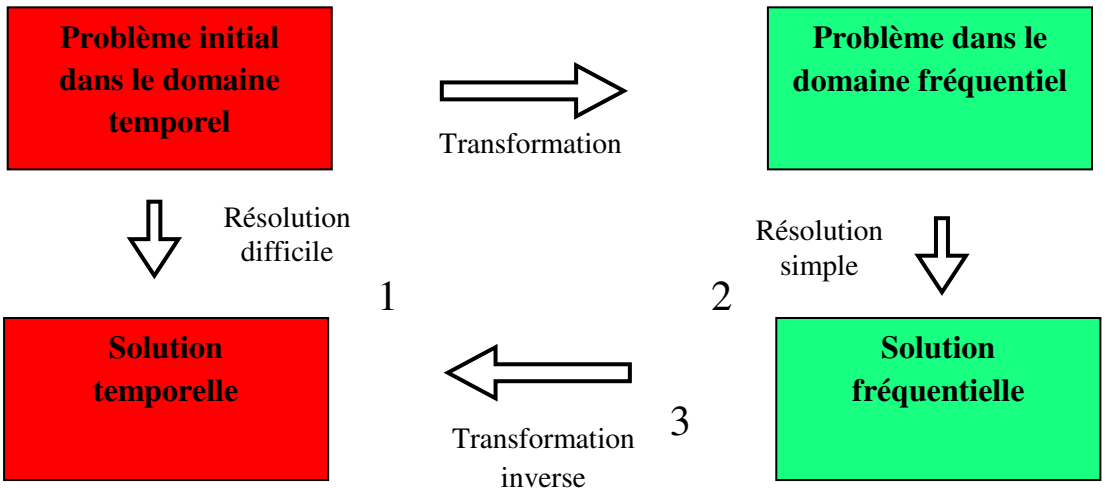


Figure III. 1 : Schéma représentant les différentes étapes suivies pour le calcul de la sortie d'un système.

III. 2 Mesure directe de la température d'une puce à l'aide d'une caméra IR

Dans ce chapitre on s'intéresse à la mesure directe de la température en surface des composants de puissance, réalisée à l'aide d'une caméra IR.

En effet, dans cette étude, nous souhaitons mesurer la distribution surfacique de la température d'une puce d'un module de puissance sous différentes sollicitations en puissance et dans différents états de vieillissement. L'objectif est ici d'évaluer l'effet de certains modes de dégradation sur la distribution de la température.

Pour ce faire, nous avons utilisé la caméra IR de marque FLIR que possède le laboratoire des technologies nouvelles de l'IFSTTAR. La caméra thermique utilisée (laboratoire LTN IFSTTAR) est de type Flir TITANIUM (M550), avec un détecteur photovoltaïque InSb, de temps intégration réglable de 10 µs à 2000 µs, et de fréquence d'acquisition maximale de 20 kHz pour une résolution géométrique de 64 x 4 pixels (toutes les caractéristiques de la caméra sont disponibles dans l'annexe B)

Après une introduction générale sur la thermographie infrarouge, nous allons présenter dans ce qui suit le principe de fonctionnement, les types des capteurs, les temps d'intégration et la résolution spatiale d'une caméra IR.

III.2. 1 Introduction générale sur la thermographie infrarouge

La longueur d'onde de l'infrarouge est comprise entre 780 et 1 000 (µm). L'infrarouge est subdivisé en :

- IR proche de 0,78 à 1,4 (µm)
- IR moyen de 1,4 à 3 (µm)
- IR lointain de 3 à 1 000 (µm)

L'infrarouge est associé à la chaleur car tout objet dont la température est supérieure au zéro absolu (–273,15 °C ou 0 Kelvin) émet un rayonnement dans la plage infrarouge. Plus un objet est chaud, plus il émet de rayonnement infrarouge. Le rayonnement est régi par la loi fondamentale de Stephan-Boltzmann dans le cas d'un corps noir :

$$q_r = \sigma . \varepsilon . T^4 \quad \text{(III. 1)}$$

Avec q_r : densité de flux de chaleur radiante (W/m^2)

ε : émissivité du matériau

σ : constante de Stephan-Boltzmann (5,67.10^{-08} W.m^{-2}.K^{-4})

T : température absolue (K).

III.2. 2 Loi fondamentale du rayonnement thermique

II.2.2. 1 Luminance :

La **luminance *L*** est le flux émis par unité de surface apparente, par unité d'angle solide et par unité de longueur d'onde. C'est une grandeur directionnelle. Elle peut être monochromatique ou totale.

Si l'on considère un élément de surface dS émettant vers un élément de surface dS', on aura :

- luminance monochromatique :

$$L = \frac{d^2\varphi}{d\omega . dS . cos\beta . d\lambda} \quad \text{(III. 2)}$$

- luminance totale :

$$L = \frac{d^2\varphi}{d\omega . dS . cos\beta} \quad \text{(III. 3)}$$

$d\omega = \frac{dS' cos\,\beta'}{r^2}$ est l'angle solide sous lequel on voit, du point d'émission A, la surface dS' et β l'angle entre la normale à dS et la droite joignant les deux surfaces.

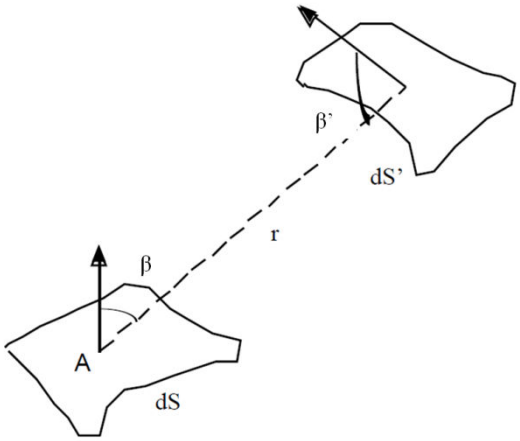


Figure III. 2 : Schéma représentant le principe de la luminance d'une surface dS à une surface dS'.

II.2.2. 2 Emissivité

L'**émissivité** ε est une propriété des surfaces qui traduit la possibilité des matériaux à émettre de l'énergie. Elle est définie comme le rapport entre l'énergie rayonnée par un matériau portée à la température T et l'énergie rayonnée par un corps noir à la même température. Les valeurs de l'émissivité varient entre 0 (réflecteur parfait-miroir) et 1 (émetteur parfait-corps noir) car un corps réel émet toujours un flux inférieur à celui d'un corps noir à une même température.

On appelle émissivité spectrale le rapport entre la luminance spectrale d'un corps réel et la luminance d'un corps noir :

$$\varepsilon_\lambda = \frac{L_\lambda}{L_\lambda^0} \qquad \text{(III. 4)}$$

L'émissivité spectrale ε_λ dépend :

- de la nature de la surface.
- de la longueur d'onde.
- de la température de la surface.
- de la direction d'observation par rapport à la surface.

III.2. 3 Thermographie infrarouge pour les tests non-destructifs

L'objectif des techniques non destructives est de pouvoir fournir des informations précises et fiables sur un ensemble de paramètres tels que par exemple : les propriétés physiques et mécaniques, la composition et l'analyse chimique, la signature thermique.

La thermographie infrarouge fournit de nombreuses possibilités de caractérisation de propriétés thermiques de façon non-intrusive, à partir du rayonnement émis par le système étudié. Ainsi, la capacité d'émission du système est un facteur important dans la thermographie.

Dans le cas de la caractérisation du vieillissement de composant de puissance, la mise en œuvre de techniques de thermographie infrarouge qui permettent la mesure d'un gradient de température et aussi l'acquisition des cartographies thermiques, permettent de prédire ou de diagnostiquer une

défaillance. En règle générale, ces inspections infrarouges sont non invasives car elles sont sans contact et ne modifient pas l'objet en cours à étudier.

III.2. 4 Mesures par thermographie infrarouge

Pour les mesures par thermographie infrarouge, nous utilisons des caméras IR, celles-ci enregistrent en temps réel la répartition de la chaleur à la surface des objets, elles permettent aussi de mesurer avec précision les gradients de température, la dissipation, les fuites de chaleur et d'autres phénomènes thermiques pertinent pour le diagnostic, et qui sont invisibles à l'œil nu.

III.2.4. 1 Chaîne radiométrique et principe de fonctionnement d'une caméra IR

La chaîne radiométrique est l'ensemble des phénomènes qui se produisent lors d'une mesure de la température d'un objet à l'aide d'une caméra IR. En d'autres termes la chaine radiométrique représente toutes les étapes que le flux de chaleur émis par l'objet subit durant la mesure thermique, (le rayonnement du flux de chaleur, la détection de la caméra IR du flux de chaleur, transformation de ce dernier en température et enfin l'affichage de la variation de la température à l'aide d'un PC, comme présenté Figure III. 3).

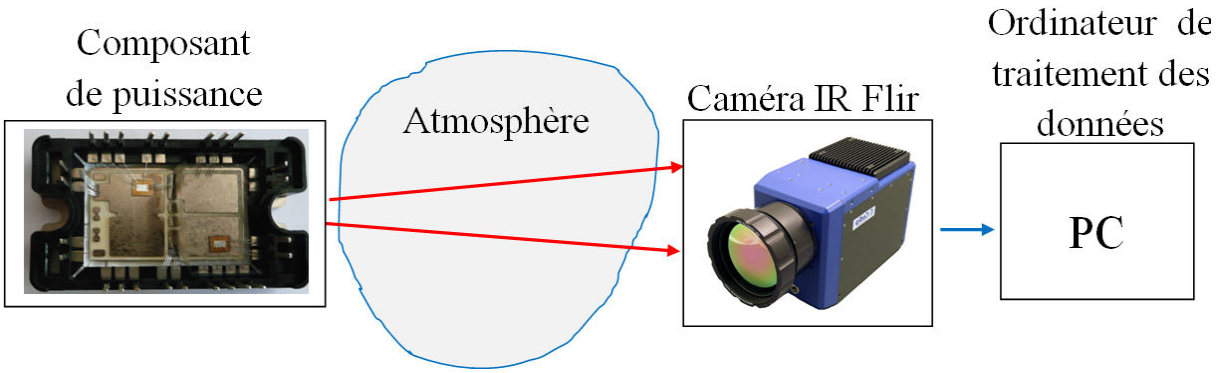


Figure III. 3 : Chaîne radiométrique.

Le principe de fonctionnement de la caméra IR se résume par les étapes suivantes : dans une caméra IR on trouve une partie optique (B), celle-ci focalise l'énergie IR émise par l'objet sur un détecteur IR. Une fois le flux de chaleur capté par ce dernier, ce flux sera transmis à la partie électronique du capteur (C), cette dernière va convertir le flux de chaleur en niveaux numériques qu'on appelle DL (Digital Level). Ensuite ces DL seront visualisés dans le viseur, sur un écran vidéo ou LCD. Les récepteurs de rayonnement, ou détecteurs sont les composants capables de transformer le rayonnement reçu en une autre forme d'énergie [GAU89].

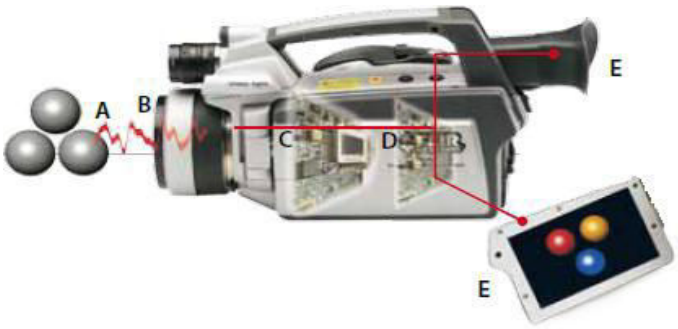


Figure III. 4 : Les différentes parties constituants une caméra IR.

A chaque instant, chaque pixel de la matrice du détecteur délivre un signal S_D (charge électrique) qui est une fonction linéaire du flux photonique reçu pendant le temps d'intégration (une fraction de la période d'acquisition des images). Si on suppose que la matrice est monochromatique autour de la longueur d'onde moyenne, on peut raisonner en luminance L_λ et on a donc :

$$S_D = s\,L_\lambda + S_0 \qquad \text{(III. 5)}$$

Ce signal est numérisé sur 14 bits (≈16000 niveaux) pour la caméra considérée ici, et son intensité est d'autant plus grande que le flux photonique sera élevé. Le niveau numérique DL, avec $S_D = m\,DL$ (où m est le niveau de numérisation en charge) sera :

$$DL = (\frac{S}{m}).L_\lambda + DL_0 \qquad \text{(III. 6)}$$

Où $DL_0 = \frac{S_0}{m}$ prend en compte de façon linéarisée, le rayonnement de la cavité du boîtier à température T_b dans laquelle est inséré le détecteur :

$$DL_0 = M.T_b + C \qquad \text{(III. 7)}$$

Avec :

M : constante d'émission propre du boîtier de la camera

C : constante correspondant au décalage de l'offset de la caméra lors de la conversion analogique numérique.

Lorsque l'on place la caméra devant un corps noir à température $T\,(K)$, de luminance monochromatique vérifiant la loi de Planck, c'est-à-dire dont la luminance est proportionnelle au terme $e^{\frac{-B}{T}}$, l'équation (II.6) s'écrit :

$$DL = DL.(T) + K.T_b + C \qquad \text{(III. 8)}$$

$$\text{Avec} \quad DL.(T) = A\,e^{\frac{-B}{T}} \qquad \text{(III. 9)}$$

où A et B sont des constantes qui dépendent de la sensibilité du détecteur et enfin du temps d'intégration du capteur [CED].

Le détecteur assure la transformation du flux incident en tension, avec un temps d'intégration variable, les valeurs de tension sont ensuite traduites en température grâce à des courbes d'étalonnage, Figure III. 5.

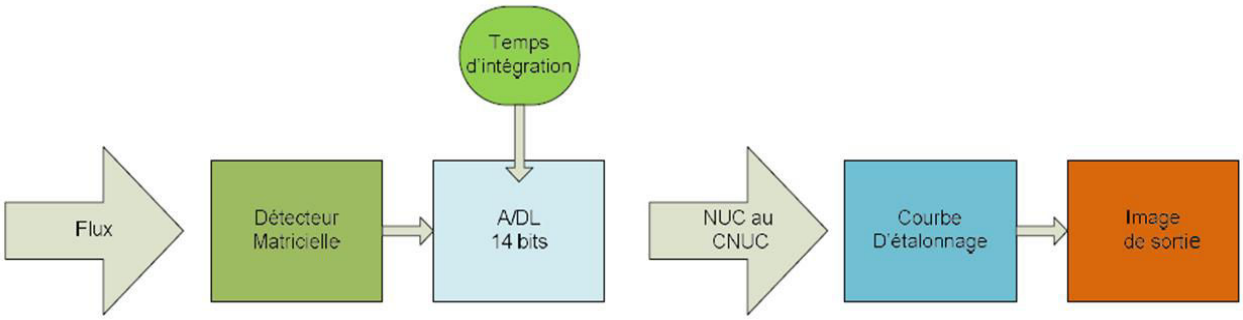


Figure III. 5 : Chaine d'acquisition de données [DC019].

Les capteurs utilisés dans les caméras IR sont des détecteurs quantiques, parmi ces détecteurs quantiques nous distinguons **:**

a) les détecteurs photoémissifs :

Les détecteurs photoémissifs sont constitués d'un solide soumis à une polarisation statique permettant l'arrachage d'électrons sous l'effet de photons incidents.

b) les photoconducteurs :

La conductivité électrique des photoconducteurs varie du fait de la création d'électrons semi-libres, par absorption d'un rayonnement incident.

c) les détecteurs photovoltaïques :

Les détecteurs photovoltaïques pour lesquels on observe la modification d'une barrière de potentiel de jonction correspondant à l'évolution d'un champ électrique interne ; les électrons ou les trous, créés par absorption du rayonnement, migrent alors à travers cette jonction [MAL01].

III.2.4. 2 Banc expérimental :

La Figure III. 6 représente une image du banc de mesure de la température, celui-ci est constitué de :

- un module de puissance (COOLMOS 800V), dont la puce est peinte avec une peinture noire haute température, la peinture étant appliquée dans le but d'avoir une émissivité proche de 1,
- un circuit de commande du transistor,
- une interface mécanique reliée à un refroidisseur sur laquelle est montée le module de puissance,

- un refroidisseur,
- une caméra IR de marque Flir.

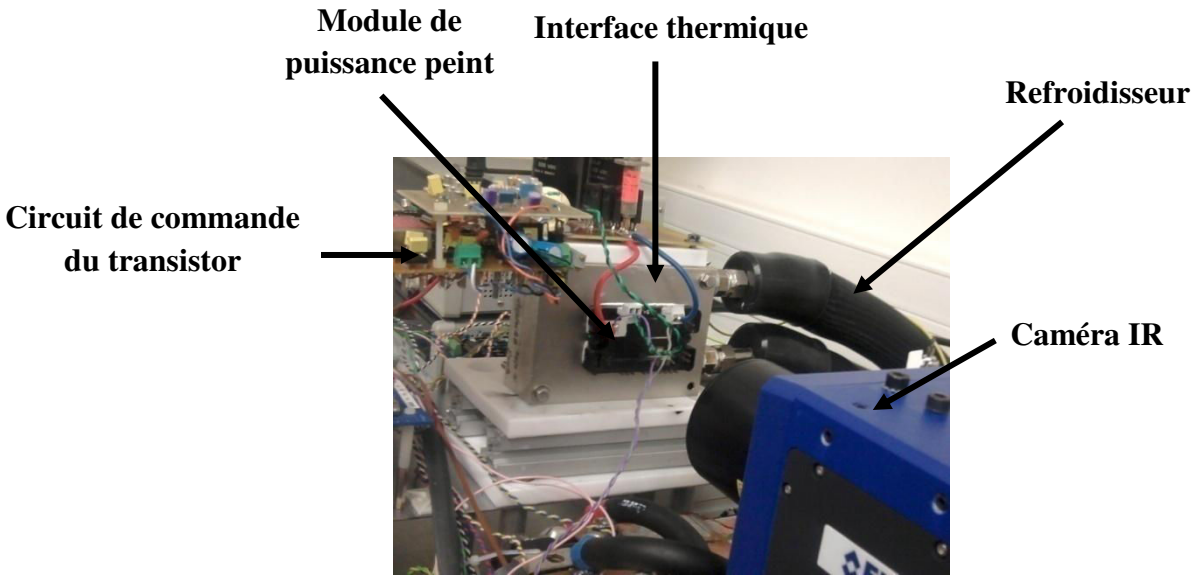


Figure III. 6 : Banc expérimental de court-circuit associé à la thermographie infrarouge.

Dans la mesure thermique avec une caméra IR il y a un paramètre très important à étudier et à prendre en compte, celui-ci est le temps d'intégration, nous allons montrer dans la partie qui suit l'influence du temps d'intégration sur les mesures des DL.

III.2.4. 3 Temps d'intégration :

Le temps d'intégration d'une caméra infrarouge est le temps nécessaire pour détecter le flux de photons émis par un corps noir pour une température donnée, avec l'instrument pour lequel le bruit a été calculé. Ce temps dépend du rapport signal sur bruit recherché sur un seul pixel. Donc c'est le temps nécessaire au capteur pour recevoir l'énergie des photons qui provient du rayonnement d'un objet. Pour les mêmes conditions d'expérimentation (paramètres extérieurs et paramètres propres à la caméra IR), on relève la température moyenne d'une zone d'étude en fonction du temps d'intégration.

En général le problème rencontré pour les mesures des températures avec une caméra IR est de trouver la valeur optimale du temps d'intégration T_{int} qui permet l'observation d'une source thermique variable dans le temps avec la plus grande sensibilité S possible ($S = \frac{\partial DL}{\partial T}$) (pour utiliser le maximum de l'échelle de 14 bits de numérisation), tout en veillant à ne pas saturer la caméra (Figure III. 7), sur la Figure III. 7, S_1 : forte sensibilité, S_2 : moyenne sensibilité et S_3 : faible sensibilité.

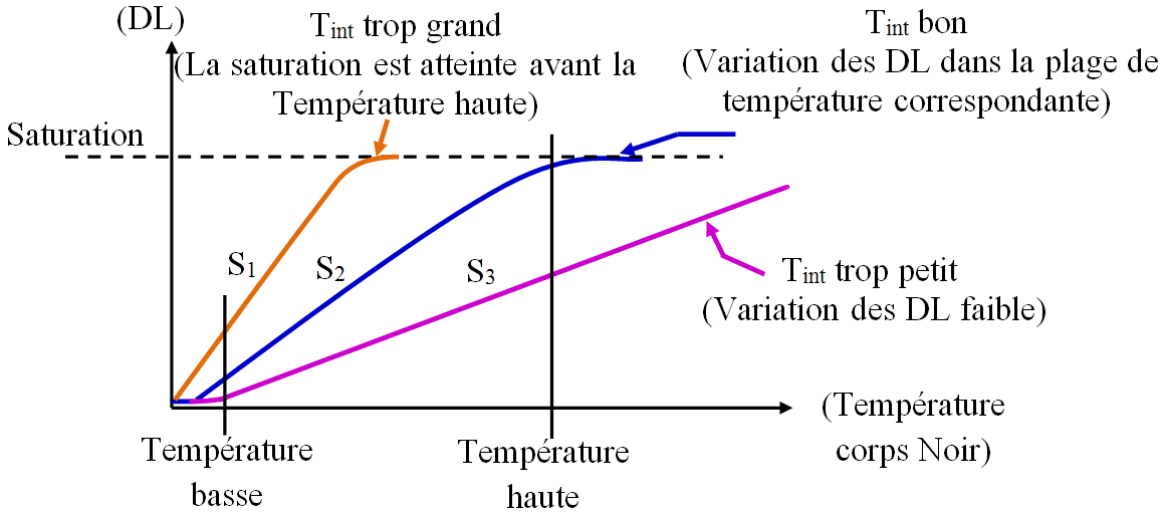


Figure III. 7 : Sensibilité *S* dépendant du temps d'intégration [YAN06].

Chaque temps d'intégration T_{int} correspond à une plage de DL et donc à une plage de températures, en effet pour un $T_{int} = 5\mu s$ la plage des DL correspondante est représentée sur la Figure III. 9 de même pour un $T_{int} = 100\mu s$ (Figure III. 10). Dans le tableau suivant nous avons quelques temps d'intégration et les plages de température correspondantes à chaque T_{int} :

Tableau III. 1 : *correspondance entre les temps d'intégrations et les plages des températures.*

Temps d'intégration (T_{int} (µs))	**Plages des températures (°C)**
1500	10-40
850	5-70
250	40-110
70	100-185

Tableau III. 2 : *Température de référence et la plage des temps d'intégration correspondante.*

Température de référence (°C)	**Temps d'intégration [Tint $_{min}$-Tint $_{max}$] (µs)**	**DL (Digit Level)**
24.5	450-2500	[2000-13000]
34.15	500-1800	[2000-13000]
43.83	240-1540	[2000-13000]
53.35	280-1240	[2000-13000]
72.47	100-675	[2000-13000]

96.38	100-450	[2000-13000]
144.24	40-160	[2000-13000]

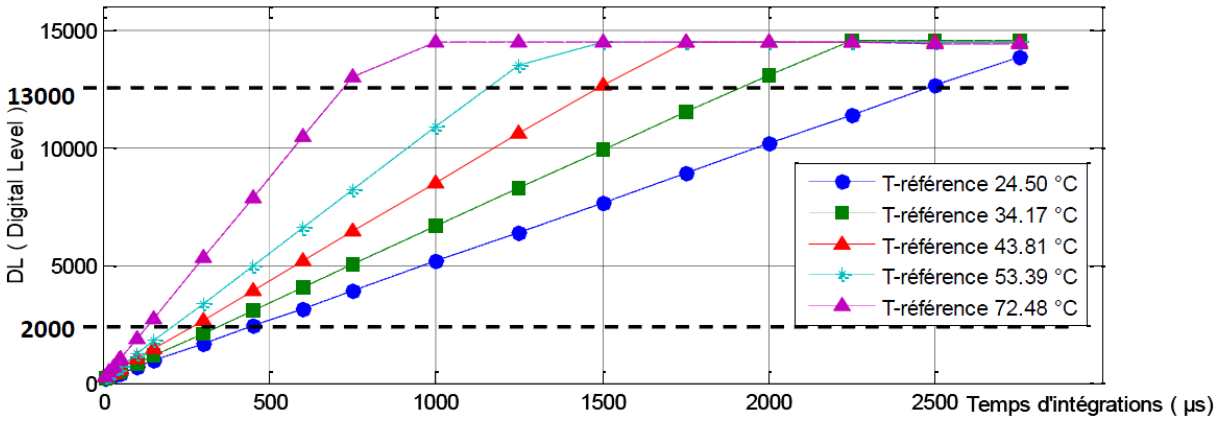


Figure III. 8 : DL en fonction du temps d'intégration.

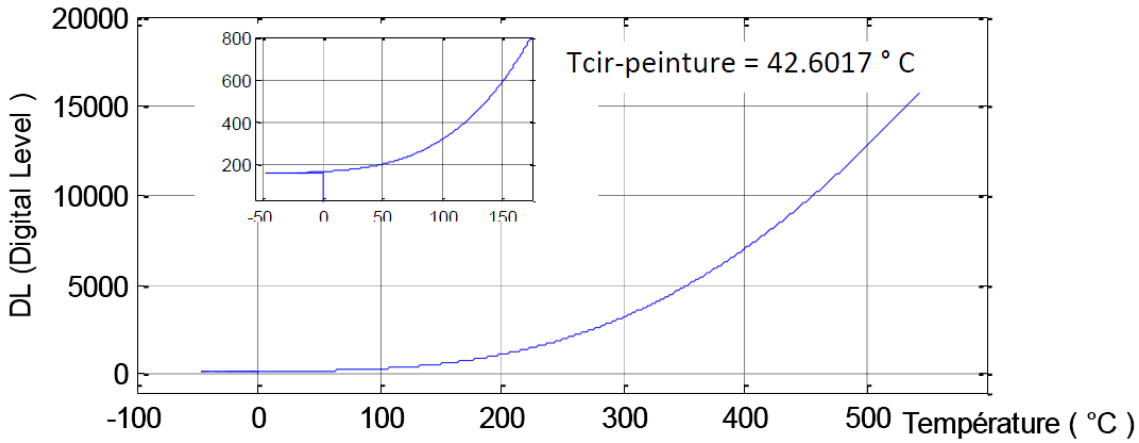


Figure III. 9 : Températures correspondant aux DL (T_{int} = 5µs).

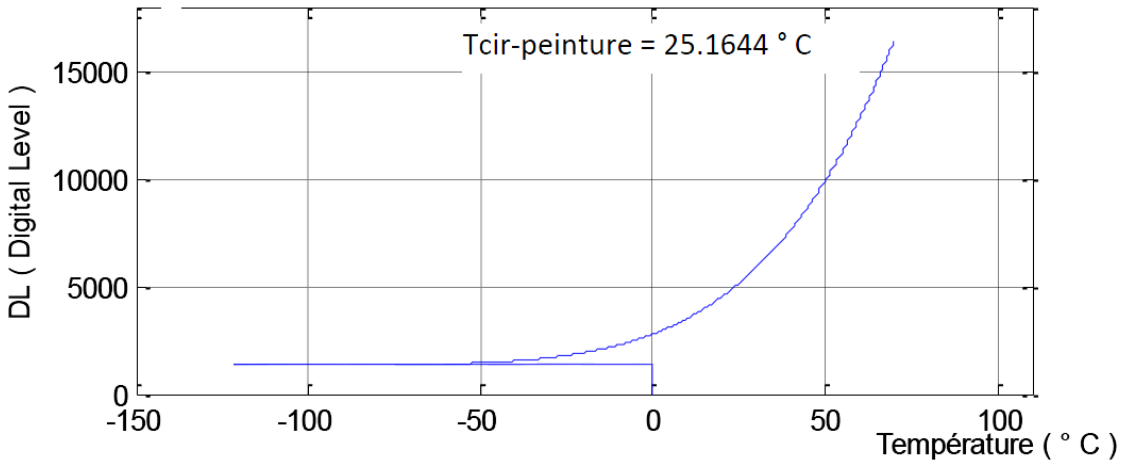


Figure III. 10 : Températures correspondant aux DL ($T_{int} = 100\mu s$).

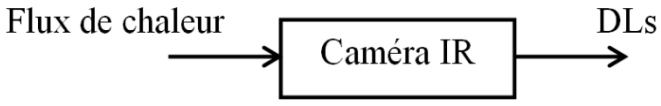
Nous concluons que le choix du T_{int} est un paramètre très important pour la caractérisation thermographique. Nous allons montrer dans la partie expérimentale combien il a été difficile pour nous de choisir un T_{int} permettant de mesurer les variations de température importantes et rapides qui sont imposées par les régimes extrêmes de fonctionnement des composants de puissance.

En étudiant les caractéristiques de la caméra IR et son fonctionnement nous déduisons que celle-ci capte les flux de photons émis par le composant de puissance soumis à une injection de puissance donnée, et cela pendant un temps d'intégration adapté à la plage de variation de la température de jonction. Nous allons expliquer dans la partie qui suit comment nous avons procédé pour mesurer la température de jonction durant des régimes de court-circuit donnés.

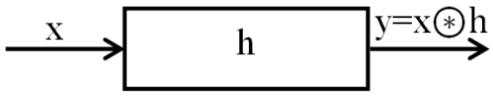
III.2. 5 Mise en œuvre d'une méthodologie pour mesure rapide à l'aide d'une caméra IR :

III.2.5. 1 Principe d'acquisition de la caméra :

Le principe d'acquisition de la caméra IR est tel que la caméra intègre des flux de photons pour un pas de temps donné et un temps d'intégration bien choisi, de ce fait nous déduisons que les DL obtenus en sortie de la caméra sont le produit de convolution entre le flux émis par le composant et la réponse impulsionnelle de la caméra (cette dernière est une porte avec une largeur égale au temps d'intégration (Figure III. 11.(a) et (b))).



a) DL en sortie d'une caméra IR.



b) Produit de convolution entre l'image captée par la caméra IR et sa réponse impulsionnelle.

Figure III. 11 : Principe d'acquisition de la caméra IR.

En fait, il faut essayer de trouver la réponse impulsionnelle associée à la caméra infrarouge [WIL99], qu'on peut écrire de la manière suivante :

$$Image\ camera = h(camera) * image\ réelle + erreur \qquad \text{(III. 10)}$$

Dans l'équation (III. 10), l'image caméra est un produit de convolution entre la distribution surfacique réelle de la température (image réelle) et la réponse impulsionnelle (h) de la caméra. En fait dans ce type de traitement, la réponse impulsionnelle peut aussi prendre en compte les effets de transmission atmosphérique, le temps d'intégration, la corrélation spatiale entre pixels et l'aberration optique de la caméra, comme le problème d'étalonnage.

La résolution de l'équation (III.10) constitue un problème inverse. En effet nous allons devoir estimer l'image réelle de la température à partir de l'image de la température mesurée, pour ce faire

nous pouvons utiliser la déconvolution « aveugle » par exemple comme celle proposée dans [LAV09], du fait que l'image captée est une convolution de l'image réelle avec la reponse impulsionnelle de la caméra. Il existe différentes méthodes de déconvolution et nous allons en présenter deux d'entre elles dans ce qui suit, car elles nous ont paru simples à mettre en œuvre dans notre cas d'étude.

III.2.5. 2 Méthodologie adoptée pour la mesure de la température en régime de court-circuit :

Afin de chercher à retrouver la dynamique de température sur une durée de court-circuit qui peut être du même ordre de grandeur que la durée d'intégration, une méthodologie de sous-échantillonnage a été mise en place. Les essais de court-circuit sont répétés à basse fréquence afin de limiter tout phénomène d'auto-échauffement, et à chaque période de fonctionnement, l'instant de déclanchement de la caméra est retardé. La déconvolution du signal obtenu doit ainsi nous permettre de retrouver la dynamique de température. Cela sous entend par contre de pouvoir parfaitement maitriser les instants de déclenchement de la caméra et garantir la non saturation des capteurs IR.

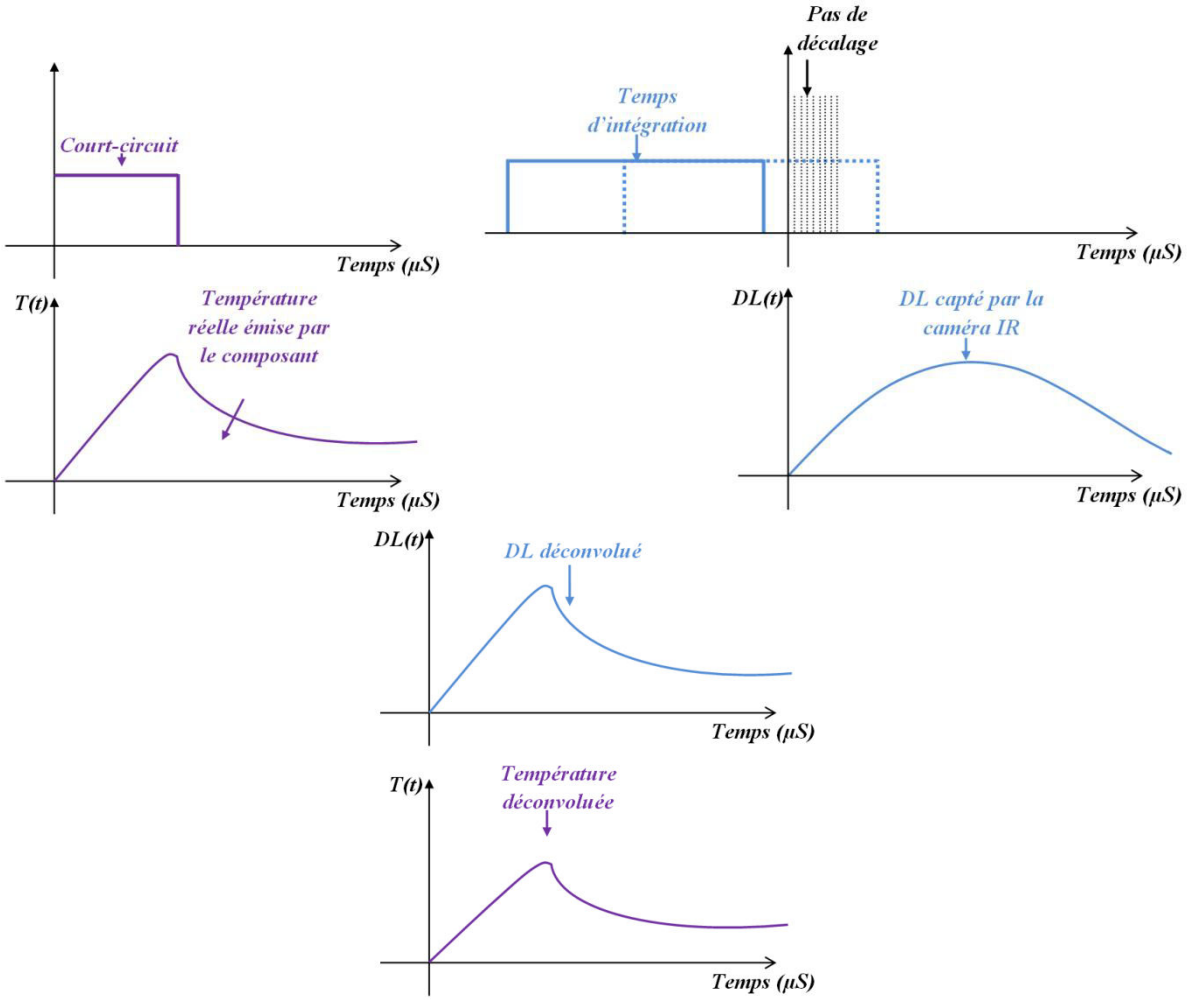


Figure III. 12 : Reconstitution du signal durant le court-circuit (20µs).

III.2. 6 Techniques de traitement des images thermiques issues de la caméra IR

Comme il a été expliqué précédemment que l'image captée par les caméras IR n'est pas l'image réelle de la température émise par le composant sous test en effet l'image captée par la caméra est exprimée par la relation (III. 10). Il est donc nécessaire d'appliquer des traitements sur ces résultats afin d'estimer l'évolution de la température réelle.

De nombreuses méthodes inverses ont déjà été développées, et dans la partie suivante, nous ne ferons que rappeler le principe du problème inverse et nous présenterons que deux méthodes de déconvolution que nous avons choisies d'utiliser ici.

III.2.6. 1 Problèmes inverses

L'idée générale des problèmes inverses est de fournir l'estimation de l'entrée d'un système en observant sa sortie. Contrairement aux méthodes dites «directes», qui reposent sur un raisonnement visant à déduire une information directement à partir d'une observation, l'approche problème inverse offre un cadre de résolution du problème plus explicite et permet de prendre en considération à la fois une modélisation du système de mesure mais aussi une modélisation du signal d'entrée [Dem87].

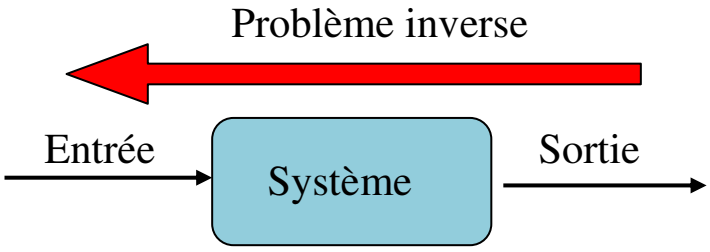


Figure III. 13 : Illustration de l'inversion d'un problème.

Définition :

Soient x et y respectivement l'image de l'entrée et de la sortie du dispositif de mesure, elles sont liées par la relation suivante, si l'on considère un système linéaire.

$$y = x * h + b \qquad \text{(III. 11)}$$

Avec

h la réponse impulsionnelle du système et b un bruit supposé additif.

La relation (III. 11) est la définition du produit de convolution de l'image x par la réponse impulsionnelle du système h. L'entrée du système x sera donc estimée à partir de la sortie du système y, cette opération correspond bien à un problème inverse.

En passant en transformée de Fourier (III. 11) devient :

$$Y = X.H + B \qquad \text{(III. 12)}$$

Y, X et B sont respectivement les transformées de Fourier de la sortie, de l'entrée du système et du bruit. H est la fonction de transfert du système.

La déconvolution consiste alors à estimer l'image réelle X à partir d'un résultat de mesure Y, il s'agit donc d'un problème inverse tel que :

$$X = W Y. \quad \text{(III. 13)}$$

Il existe plusieurs méthodes pour estimer X selon l'état de l'inverse de H, en effet si H existe on utilise la méthode inverse directe ($W = H^{-1}$), mais il peut y avoir une amplification du bruit due à l'inversion des plus faibles valeurs propres de H. Si H n'est pas inversible on utilise alors généralement la pseudo-inverse de H calculée à partir de la décomposition en valeurs singulières [IDE02].

La résolution des problèmes d'inversion issus de la physique est rendue difficile par leur caractère généralement mal posé. Un problème est dit mal posé s'il ne satisfait pas les trois conditions posées par Hadamard que nous décrirons dans ce qui suit.

Problèmes mal posés :

Au début du XX siècle, Hadamard a défini les trois conditions suivantes pour qu'un problème soit bien posé [HAD23] :

- Pour chaque donnée *y* dans une classe définie Y, il existe une solution *x* dans une classe prescrite X (existence).
- La solution est unique dans X (unicité).
- La dépendance de x par rapport à y est continue : lorsque l'erreur δy sur la donnée y tend vers zéro, l'erreur δx induite sur la solution x tend aussi vers zéro (continuité).

Comme l'observation Y dans la relation (III. 13) est bruitée, le problème inverse appartient donc à la classe des problèmes inverses mal posés au sens de Hadamard, car :

- La solution peut ne pas exister.
- Elle n'est pas nécessairement unique.
- Elle peut être instable : une faible incertitude sur les données peut entraîner une forte incertitude sur l'image reconstruite.

Il existe dans la littérature une infinité de méthode d'inversion [MD01] nous allons décrire dans ce qui suit les deux méthodes d'inversion que nous utiliserons pour retrouver l'image « réelle » à partir de l'image mesurée par une caméra IR.

III.2.6. 2 Méthodes de déconvolution utilisées dans cette thèse

En première partie nous allons tester la méthode la plus simple, la méthode pseudo-inverse qui consiste à multiplier la sortie y par l'inverse de la réponse impulsionnelle h.

III.2.6.2. 1 Méthode pseudo-inverse

Soient x, h, et y respectivement : l'entrée, la réponse impulsionnelle et la sortie du système.

Pour des raisons de simplicité nous allons représenter le produit de convolution entre x et h par une simple multiplication en utilisant la matrice de Toeplitz, la sortie y va donc s'écrire par la relation suivante :

$$y = H . x + b \quad \text{(III. 14)}$$

H matrice de Toeplitz (la matrice H est l'opérateur linéaire qui correspond au produit de convolution de x par le noyau de convolution h, pour plus de détails sur le calcul de H le lecteur peut se référencier à [HEI84].

Pour estimer x, nous effectuons d'abord une décomposition en valeurs singulières de la matrice H, telle que :

$$H = U.\Lambda.V^{H} \quad \text{(III. 15)}$$

Où U et V sont des matrices unitaires, V^H est la matrice adjointe à V et ou Λ est une matrice diagonale contenant les valeurs singulières λ_i de H.

Puis nous calculons la pseudo-inverse de H tel que :

$$H^{+} = V.\Lambda^{+}.U^{H} \quad \text{(III. 16)}$$

Où Λ^+ est la matrice pseudo-inverse de Λ, diagonale elle aussi, dont les éléments sont obtenus en inversant chacun des éléments non-nuls de Λ.

Enfin l'estimée de x sera de la forme suivante :

$$\tilde{x} = H^{+}.y \quad \text{(III. 17)}$$

En inversant la matrice $\boldsymbol{H}$, il est possible que celle-ci ait des valeurs propres très faibles, ce qui peut influencer l'estimée de $\boldsymbol{x}$, en effet cette dernière sera trop bruitée et donc elle sera noyée dans du bruit causé par l'inversion de $\boldsymbol{H}$. Pour pouvoir éliminer ce bruit nous allons imposer un seuil pour lequel nous supprimons les valeurs propres les plus faibles.

III.2.6.2. 2 Filtrage de Wiener

Cette méthode consiste à estimer un signal noyé dans un bruit aléatoire, en utilisant un operateur de Wiener W [RAI04] qui se détermine de la manière suivante :

Soient x, h, et y respectivement : l'entrée, la réponse impulsionnelle et la sortie du système.

$$y = x * h + b \quad \text{(III. 18)}$$

Pour cette méthode nous allons écrire le produit de convolution entre $\boldsymbol{x}$ et $\boldsymbol{h}$ par une multiplication en appliquant la transformée de Fourier sur celui-ci (nous pouvons bien utiliser la matrice de Toeplitz comme nous l'avons fait pour la pseudo-inverse c'est juste un choix que nous faisons), pour cela nous obtenons la relation suivante :

$$Y = X.H + B \quad \text{(III. 19)}$$

X peut être estimé en appliquant l'opérateur de Wiener comme suit :

$$\tilde{X} = W.Y \quad \text{(III. 20)}$$

Avec :

$$W = [H^*.H + \lambda]^{-1}.H^* \quad \text{(III. 21)}$$

λ paramètre de régularisation défini par : $\lambda = \left(\frac{\sigma_B}{\sigma_X}\right)^2$

σ_B : Densité spectrale du bruit.

σ_X : Densité spectrale du signal.

Ainsi, pour calculer une estimation de la donnée réelle x il suffit de calculer la transformée de Fourier inverse de l'estimée $\tilde{X}$.

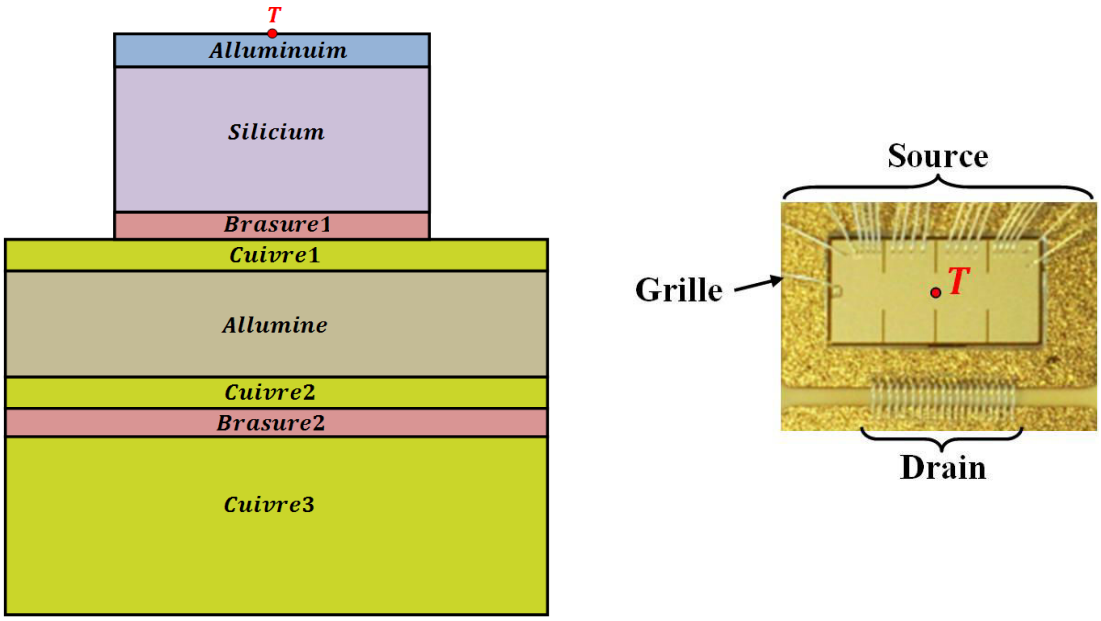
Nous allons appliquer dans ce qui suit les deux méthodes de déconvolution présentées précédemment sur les résultats simulés, et enfin nous appliquerons l'une de ces méthodes sur des résultats expérimentaux.

III.2. 7 Application des méthodes pseudo-inverse et de Wiener sur les résultats simulés et les résultats expérimentaux

III.2.7. 1 Simulations thermiques réalisées à l'aide du logiciel COMSOL Multiphysics

a) Définition du module de puissance étudié et les conditions aux limites imposées

Le module utilisé ici est identique à celui présenté dans le chapitre II. Nous rappelons brièvement de quoi est-il constitué, celui-ci est un transistor COOLMOS™ 600V packagé par Microsemi [INF10]. Il est constitué des huit matériaux suivants : Aluminium, Silicium, Brasure1, Cuivre1, Alumine, Cuivre2, Brasure2, Cuivre3 (Figure III.14.a).



(a) (b)

Figure III. 14 : (a) représentation des différents matériaux constituants le module de puissance étudié ici, (b) Photo de dessus d'un module de puissance COOLMOS.

La température sera calculée sur la surface supérieure de la puce, au centre, à l'endroit où elle est maximale comme représenté sur la Figure III.14.b.

Nous considérons dans toute cette partie un système linéaire (les conductivités thermiques et les chaleurs spécifiques sont constantes). Les conditions aux limites retenues sont détaillées ci-dessous :

- Les pertes sont supposées être localisées dans un volume de la puce et seront représentées par une condition aux limites de type flux de chaleur.
- Les autres surfaces sont supposées être adiabatiques.
- Enfin, sur la surface inférieure du module représentant le contact avec le radiateur, c'est cette fois la température qui est imposée.

Si l'on considère que la puissance dissipée est uniformément répartie dans le volume de la puce à semi-conducteur, on peut faire l'hypothèse d'un flux de chaleur unidimensionnel, orienté selon l'axe z [AMM98]. Le flux de puissance va donc traverser les différentes strates de l'assemblage pour atteindre la surface de dissipation (radiateur, plaque à eau,…), nous ne considérons ici que les phénomènes de conduction thermique.

Avant de détailler la méthode proposée nous allons définir l'impédance thermique d'un composant de puissance à semi-conducteur que nous allons considérer par la suite comme la fonction de transfert du module de puissance.

b) Impédance thermique

La réponse thermique temporelle d'un composant de puissance est liée à son impédance thermique, notée Z_{th}, et cette dernière s'exprime suivant la relation :

$$Z_{th}(t) = \frac{T_j(t) - T_{amb}}{P} \quad \text{(III. 22)}$$

Avec T_j, T_{amb} et P, respectivement la température de jonction du composant de puissance, la température ambiante considérée constante et la puissance injectée.

Généralement, les fabricants de composants à semi-conducteurs de puissance donnent dans leur documentation les courbes qui décrivent les évolutions de Z_{thJC} en fonction des durées t_p (t_p durée d'injection de puissance) et ceci pour différents rapports cycliques D (Figure III. 15). Ici Z_{thJC} est l'impédance thermique Jonction-Boitier. A partir de ces courbes nous déterminons la valeur de Z_{thJC} puis la température maximum de la jonction T_{jmax}. Cette température est la contrainte thermique majeure pour la fiabilité d'un semi-conducteur. A noter que si le composant n'est pas bien refroidi la température de jonction T_{jmax} a tendance à augmenter durant les cycles de fonctionnement.

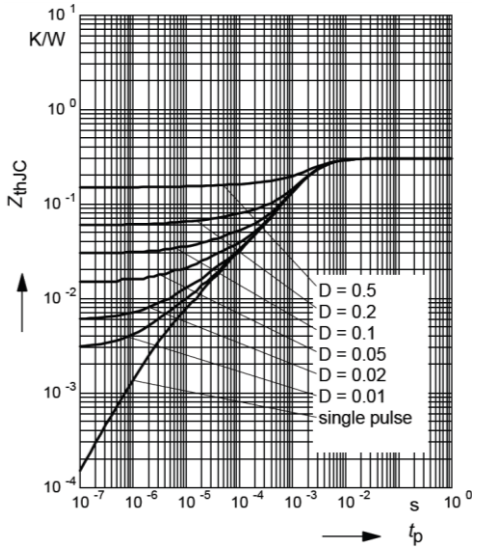


Figure III. 15 : Impédance thermique du composant de puissance SPW47N60C3 (COOLMOS^{TM} 600V).

c) Simplification du module de puissance

Dans un premier temps, les méthodes pseudo-inverse et de Wiener seront comparées à partir de résultats de simulation simplifiés. Pour cela nous ne simulons pas le refroidisseur du module de puissance qui est généralement mis en contact avec la semelle du module par l'intermédiaire d'une graisse thermique, dans le but de réduire le temps de calcul. La condition aux limites retenue est donc extrêmement simplifiée….

Mais pour pouvoir supprimer la partie de refroidissement nous avons simulé deux cas. Dans le premier, nous avons seulement le module de puissance et les conditions aux limites ici sont telles que l'isolation thermique est présente sur toutes les parois sauf la paroi inférieure pour laquelle nous imposons une température ambiante. Pour le deuxième cas, plus réaliste, le module de puissance est monté sur un refroidisseur (plaque de cuivre) par l'intermédiaire d'une couche de graisse thermique. L'échange de chaleur sur la surface inférieure du refroidisseur est modélisée par un coefficient

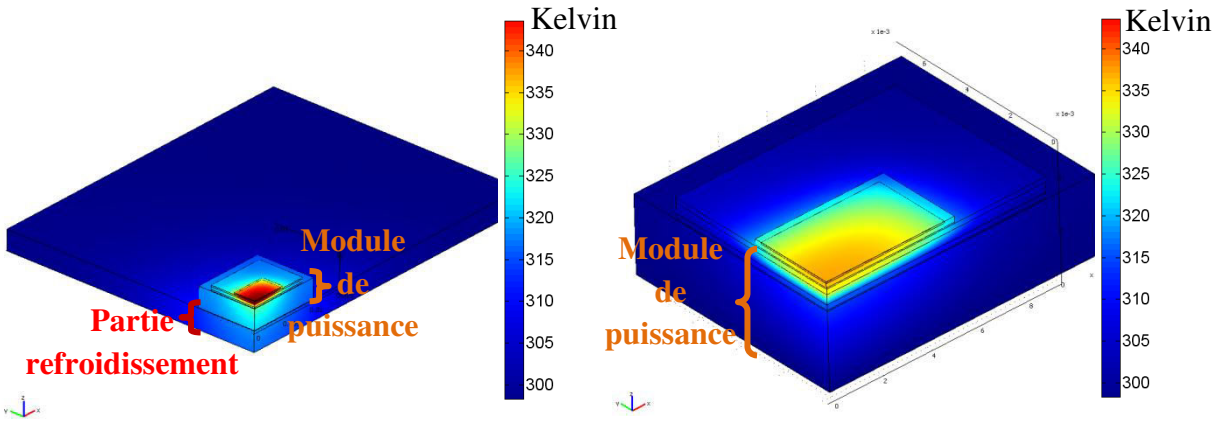
d'échange thermique h de 10000 W.m^{-2}.K $^{-1}$. Sur toutes les autres faces des conditions adiabatiques sont retenues (isolation thermique). Sur le tableau suivant nous donnons quelques valeurs de coefficients d'échange thermique.

Tableau III. 3 : *Quelques valeurs de coefficient d'échange thermique [LAG].*

Type de conduction	**Coefficient d'échange thermique (W.m^{-2}.K^{-1})**
Convection libre à l'air	5 à 25
Convection libre à eau	100 à 900
Convection forcée à l'air	10 à 500
Convection forcée à eau	100 à 15000

Pour le cas du module de puissance associé à la partie refroidissement nous avons une variation de température entre la puce et la semelle T_{JC} de 40°C et pour le cas du module tout seul nous avons 35°C (figures (a) et (b) de la Figure III. 16), il y a une légère différence entre les deux simulations. Celle-ci est causée par la graisse thermique. Le temps de calcul pour le premier cas est très grand par rapport au second, donc nous avons décidé de simplifier le modèle en ne prenant pas en compte finement le refroidissement du module et en imposant une température cette fois sur la surface inférieure de la semelle.

La Figure III. 16 montre la température au niveau d'un module de puissance dans un premier cas, avec température imposée sur la surface inférieure de la semelle (cas simplifié) et dans le second cas avec prise en compte plus réaliste d'un refroidisseur sur lequel le module est monté par l'intermédiaire d'une couche de graisse thermique.



(a) Module monté sur un refroidisseur par l'intermédiaire d'une couche de graisse.

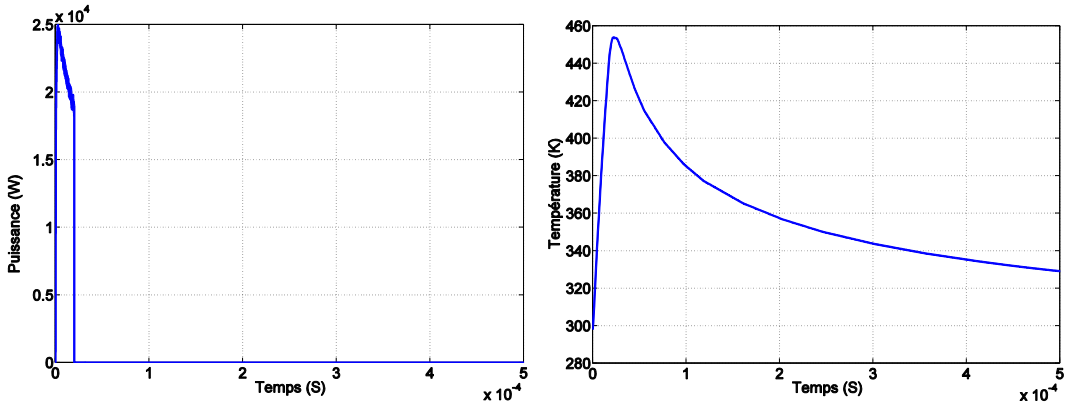
(b) Température imposée sur la surface inférieure de la semelle du module.

Figure III. 16 : Simulation en régime établi de deux modules de puissance : (a) Module monté sur un refroidisseur par l'intermédiaire d'une couche de graisse. (b) Température imposée sur la surface inférieure de la semelle du module.

III.2.7. 2 Application des méthodes pseudo-inverse et Wiener sur les résultats simulés

Dans un premier temps nous allons tester ces deux méthodes de déconvolution sur des résultats de simulation par éléments finis que nous allons considérer ici comme la température émise par le composant. Ici nous considérons la température d'un seul point en surface de la puce. Pour reconstituer l'image de la température sur toute la surface nous allons appliquer la même procédure sur tous les autres points.

La puissance injectée dans le composant et la température obtenue sont représentées Figure III. 17.



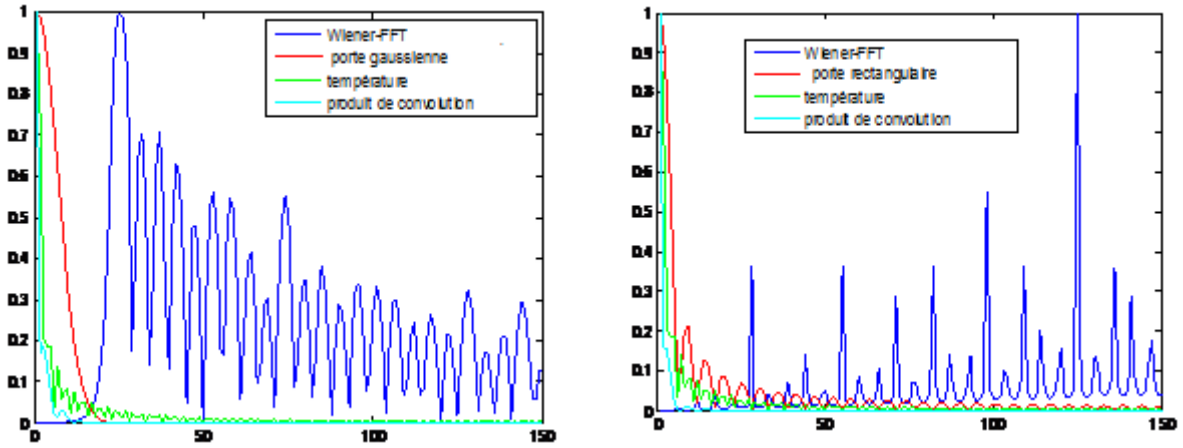
(a) Puissance injectée *(b) Température simulée*

Figure III. 17 : Puissance dissipée (injectée dans la puce) et température calculée sur la surface supérieure d'une puce de puissance lors d'une phase de court-circuit.

Nous calculons le produit de convolution entre la température simulée et la réponse impulsionnelle de la caméra, ce résultat sera considéré comme les DL que la caméra nous fournit.

La réponse impulsionnelle de la caméra correspond à une porte de largeur T_{int} (temps d'intégration), mais nous allons la considérer ici comme une gaussienne de même surface. En effet, si la fonction porte est la fonction la plus simple qui permet de manière intuitive de modéliser le temps d'intégration, celle-ci présente des discontinuités à ses extrémités qui se prêtent mal à l'inversion. (Figure III. 18.(b)).

Aussi, nous choisissons une modélisation plus douce de l'intégration du flux de photons émis par la camera, sous la forme d'une fenêtre gaussienne. Cette dernière atténue les discontinuités et évite d'avoir des spectres fréquentiels trop étendus, comme le montre la Figure III. 18 (a).



(a) (b)

Figure III. 18 : Spectres de la température simulée, de la réponse impulsionnelle du système (type : porte et gaussienne), du produit de convolution et de la température déconvoluée. (a) Porte gaussienne, (b) Porte rectangulaire.

Dans cet exemple de simulation la durée d'injection de puissance est de 20µs, nous choisissons un T_{int} = 25µs, d'où la largeur de la porte qui représente la réponse impulsionnelle de la caméra qui est de 25µs, et l'aire de cette porte est égale à 25µs. Pour conserver la même surface d'intégration, nous choisissons une gaussienne d'amplitude 0.33 et de largeur 100µs qui donnera la même aire que la porte rectangulaire comme le montre la Figure III. 19.

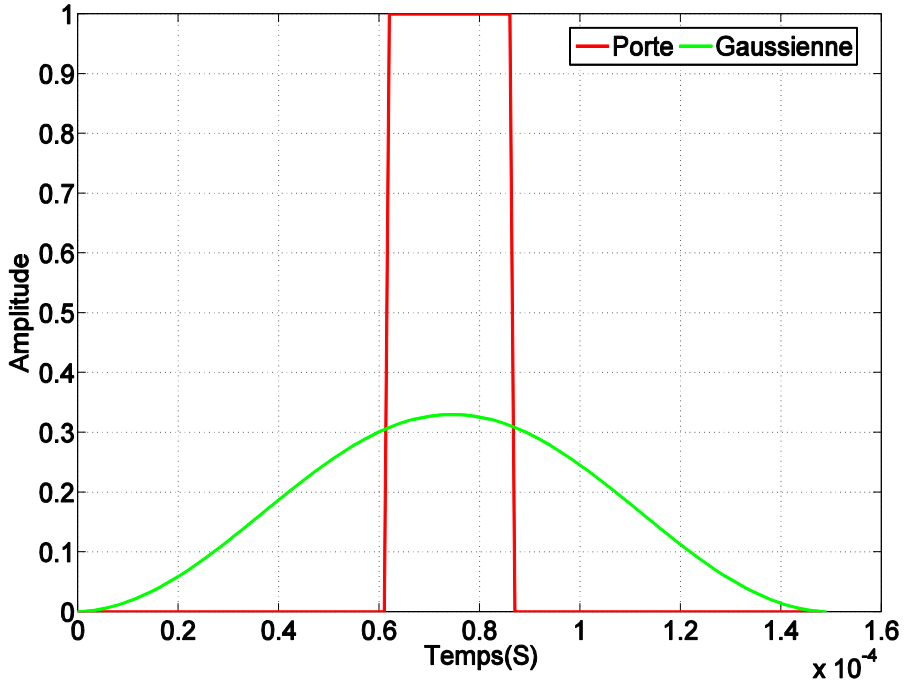


Figure III. 19 : Réponse impulsionnelle de la caméra IR sous formes : portes rectangulaire et gaussienne.

a) Méthode pseudo-inverse

Une fois la réponse impulsionnelle définie et le produit de convolution calculé avec la porte considérée, nous appliquons la méthode pseudo-inverse sur les DL obtenus avec les résultats des simulations.

La Figure III. 20 montre le produit de convolution entre la température simulée et la réponse impulsionnelle du système (que nous considérons ici comme DL), ainsi qu'un bruit (nous avons rajouté un bruit blanc gaussien de 50db afin que ce produit de convolution se rapproche le plus possible du cas de la mesure de température avec une caméra IR). Nous représentons aussi la température simulée et la température déconvoluée avec la méthode pseudo-inverse définie précédemment courbes rouge et bleu dans la Figure III. 20.

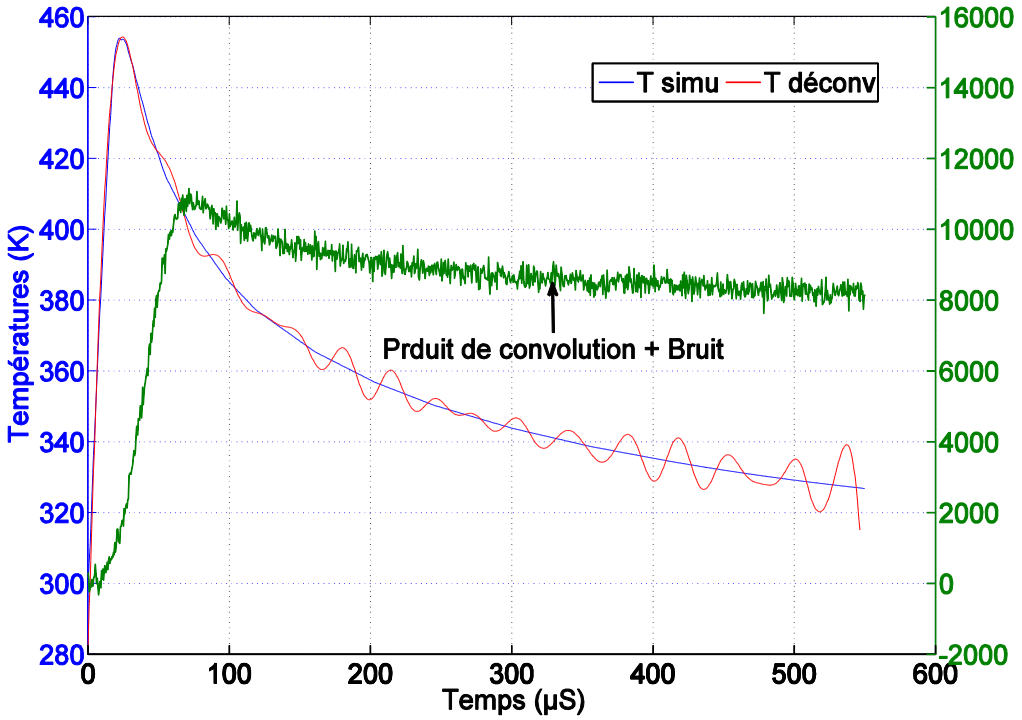


Figure III. 20 : Représentation du produit de convolution, de la température simulée et de la température déconvoluée par la méthode pseudo-inverse.

Nous constatons que le résultat de la déconvolution (*T-déconv*) est quasiment identique à la température simulée, donc nous pouvons dire que la méthode pseudo-inverse donne des résultats très satisfaisants. Le seul inconvénient de cette méthode est que nous choisissons un seuil à la main pour supprimer toutes les faibles valeurs propres de la matrice inverse de H, dans cet exemple nous avons choisi ce seuil égale à 0.5. Il faudra donc adapter ici le seuil afin d'obtenir la meilleure estimation possible.

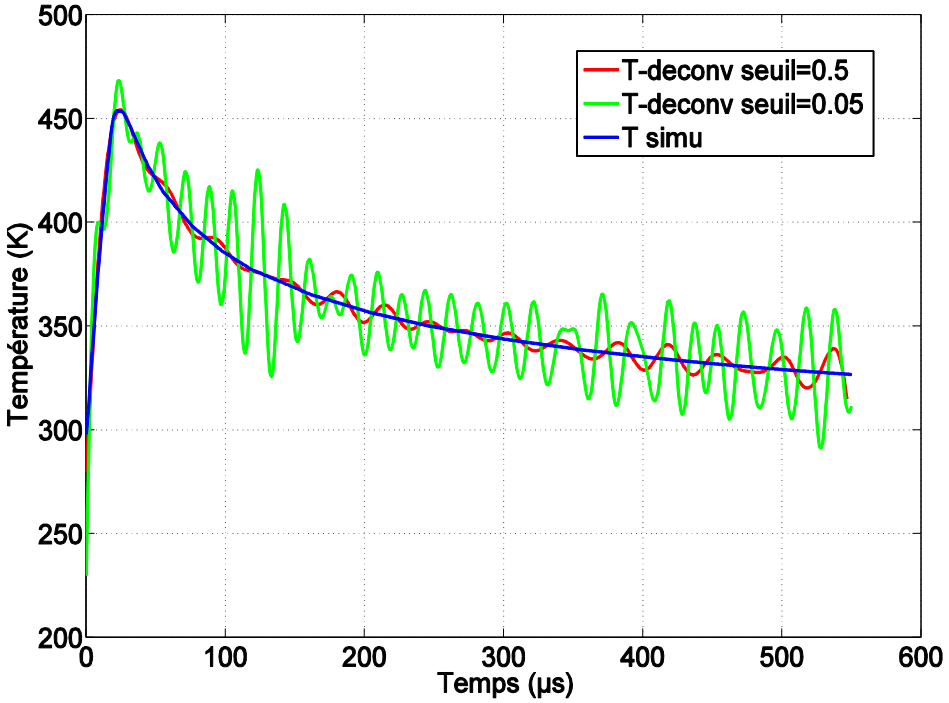


Figure III. 21 : Comparaison des résultats des températures déconvoluées avec la méthode pseudo-inverse pour deux paramètres de régularisation λ.

De la Figure III. 21 nous constatons que le choix du paramètre de régularisation λ est important. Le choix de ce paramètre nous permettra d'éliminer les plus faibles valeurs propres de l'inverse de H qui introduisent du bruit au résultat de la déconvolution.

b) Méthode Wiener

Nous allons procéder de la même manière que précédemment lors de l'utilisation du filtrage de Wiener. Nous effectuons un produit de convolution entre la température simulée et la réponse impulsionnelle de la caméra puis nous appliquons le filtrage de Wiener sur le résultat de la convolution en imposant un coefficient de régularisation λ calculé avec le rapport entre la variance du signal et la variance du bruit connu (ici $\lambda = 4$). Les résultats obtenus sont représentés sur la Figure III. 22.

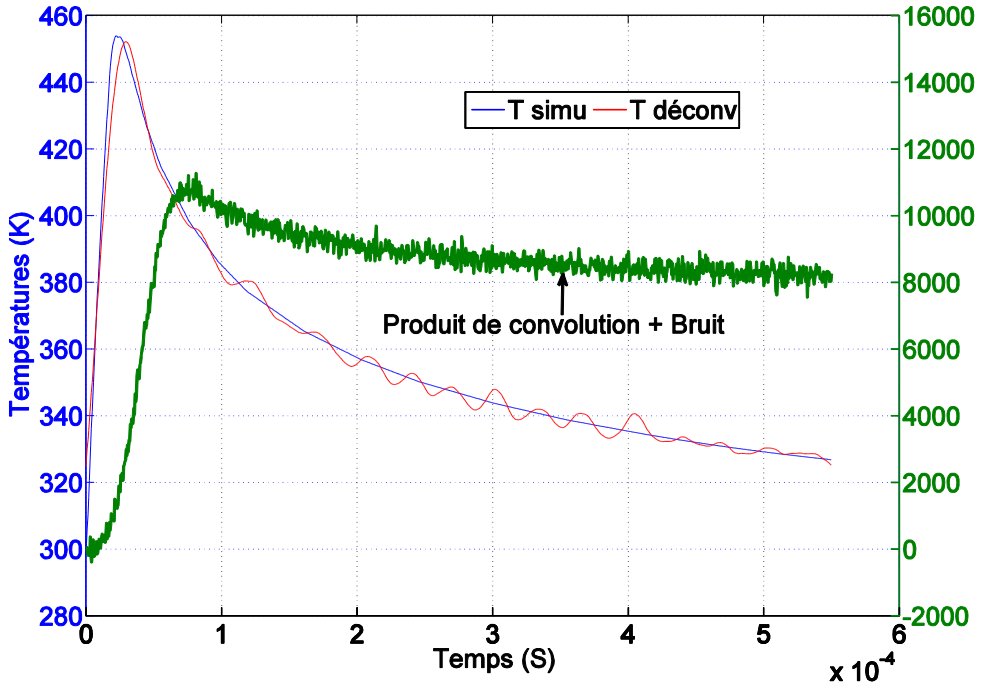


Figure III. 22 : Représentation du produit de convolution, de la température simulée et de la température déconvoluée par la méthode Wiener.

La Figure III. 22, nous donne la température déconvoluée avec la méthode Wiener qui est très proche, là encore, de celle simulée. Cette méthode donne ainsi également des résultats très satisfaisants.

Nous changeons le paramètre λ et nous traçons la température simulée et les températures déconvoluées avec $\lambda = 4$ et $\lambda = 0.3$ (Figure III. 23).

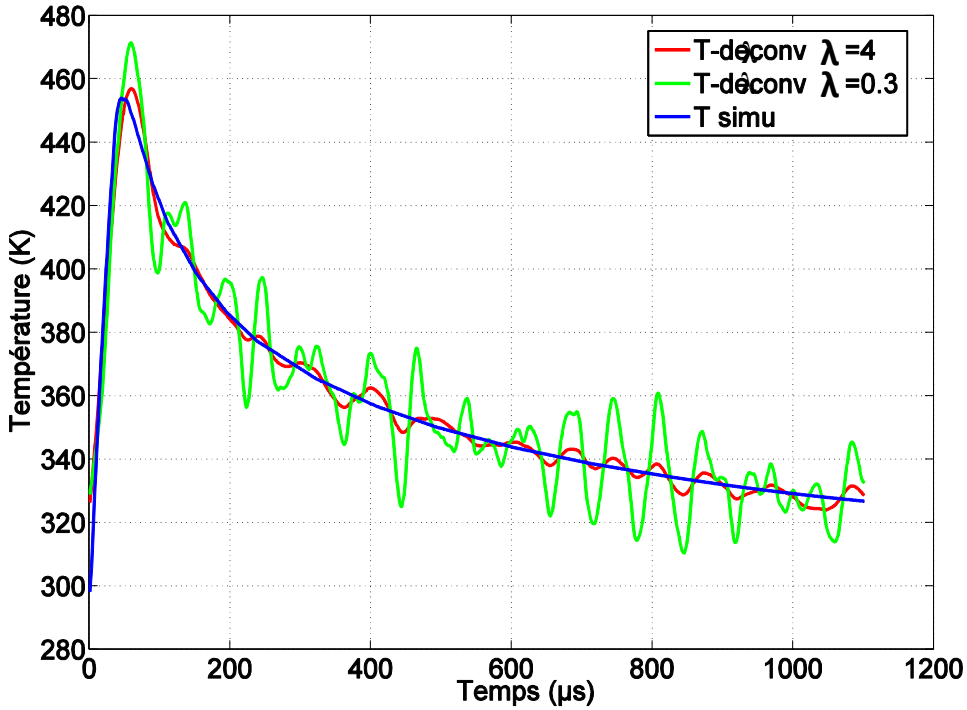


Figure III. 23 : Comparaison des résultats des températures déconvoluées avec la méthode pseudo-inverse pour deux paramètres de régularisation λ.

Nous remarquons ici que la méthode de Wiener est sensible au choix de λ.

En terme de temps de calcul la méthode de Wiener est plus rapide que la méthode pseudo-inverse, et nous retiendrons donc la méthode de Wiener pour le traitement des résultats expérimentaux que nous allons étudier dans la partie qui suit.

III.2.7. 3 Application de la méthode Wiener sur des résultats expérimentaux

Dans cette partie nous allons appliquer la méthode Wiener citée précédemment sur les températures obtenues à l'aide d'une mesure thermique directe par une caméra IR, afin d'estimer l'image thermique réelle de la température surfacique émise par un composant de puissance.

Dans ce cas de mesure nous avons choisi un temps d'intégration T_{int} égale à 25µs, une durée du court-circuit égale à 20µs, un retard initial entre le déclenchement de la caméra et le début du court-circuit de 30µs, un pas de décalage temporel (pas d'échantillonnage) égal à 0.5µs, une température de référence égale à 96°C (ce choix est fait afin d'avoir une sensibilité de DL plus importante (Figure III. 8), et une fréquence de répétition des courts-circuits égale à 1/3 Hz afin d'éviter tout échauffement moyen de la puce.

Durant cette mesure la caméra va capter un certain nombre de trames d'images, qui dépondront de la durée d'intégration, du décalage entre le déclenchement de l'acquisition et le début du court-circuit, de la durée de court-circuit et du temps. Ici, si nous choisissons le temps de la mesure de 550 µS, nous aurons 1160 trames d'images (60 trames dues au retard du début de 30µs + (550×2) trames). La figure suivante montre le principe adopté pour l'acquisition des différentes trames.

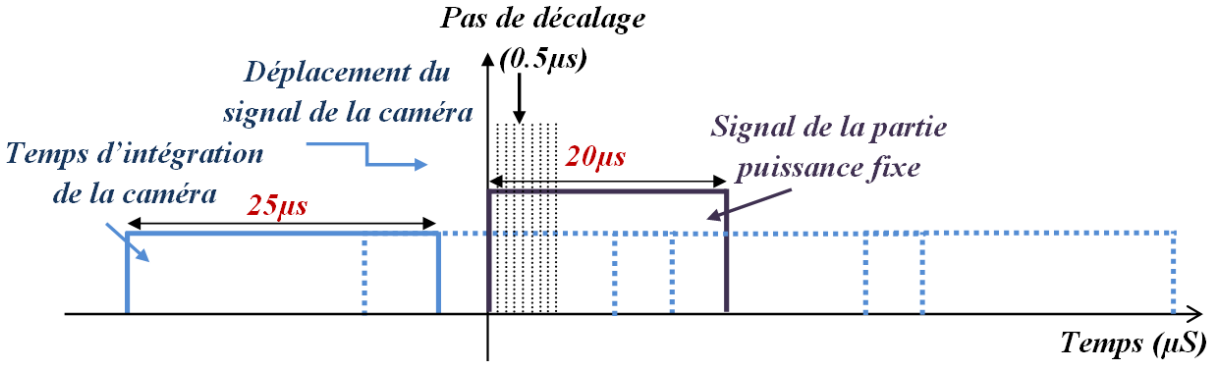


Figure III. 24 : Schéma représentant le sous échantillonnage pour la mesure de température à l'aide d'une caméra IR.

Une fois la cartographie effectuée nous appliquons la méthode de Wiener sur les résultats des DL que la caméra nous fournit. Les DL déconvolués sont ensuite convertis en température (cf. Fig.III.26). La Figure III. 25 montre la comparaison entre un DL mesuré et une température déconvoluée avec la méthode Wiener.

Ici le paramètre de régularisation λ a été choisi en testant différentes valeurs jusqu'à ce que nous obtenions une allure de température la plus proche de celle simulée ($\lambda = 8.10^{-12}$).

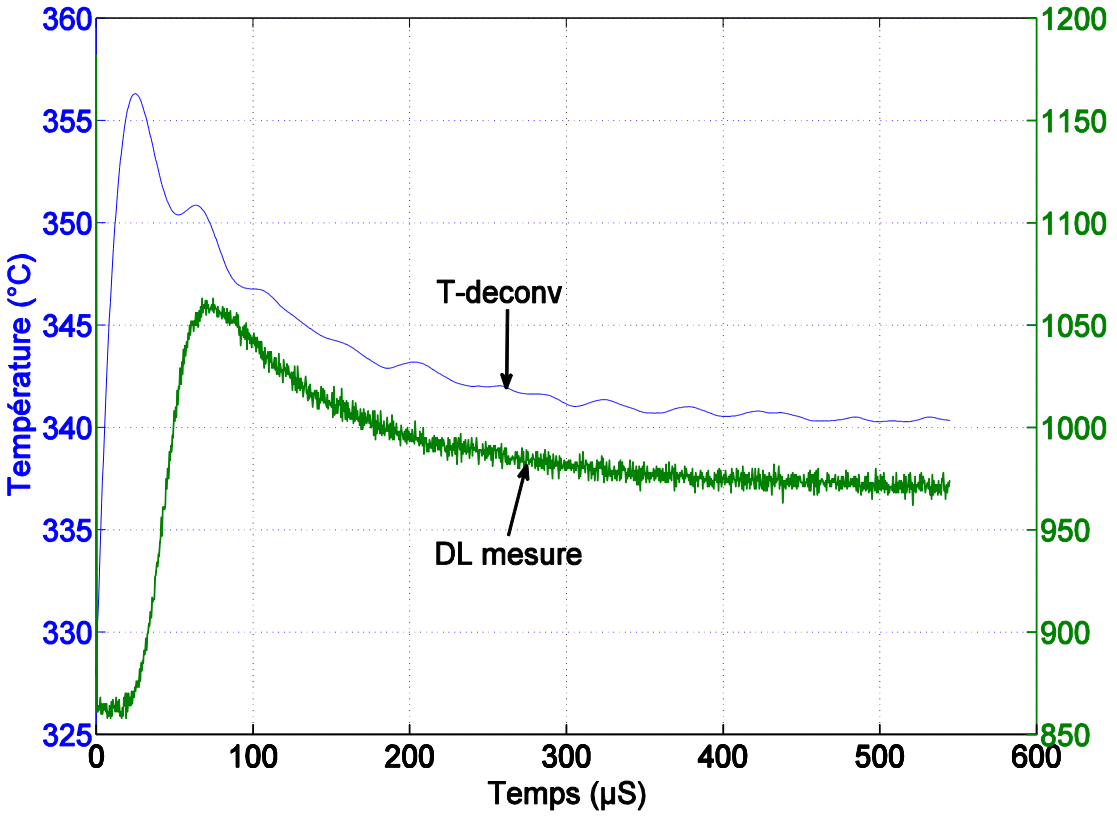


Figure III. 25 : Représentation de T-deconvoluée et DL mesuré par la caméra.

Nous concluons ici que la méthode de Wiener donne également satisfaction sur des relevés expérimentaux même s'il subsiste toujours le problème du choix du paramètre de régularisation λ qui doit se faire de manière empirique.

Nous avons aussi un niveau des DL très faible par rapport à ce que nous nous attendions à obtenir. En effet, sur la Figure III. 26 nous avons, pour la plage de température attendue sur la base des résultats de simulation montrés préalablement, une variation des niveaux DL de 860-10000 ce qui ne correspond pas du tout à la mesure.

Nous n'avons pas pu malheureusement clairement expliquer cette différence importante entre ce qui était attendu et la mesure. Il est clair que les températures estimées ici sont très en dessous de ce que nous nous attendions à mesurer. Et c'est sans doute principalement le protocole expérimental qu'il faut remettre en cause. Plusieurs hypothèses peuvent être formulées : effet de la couche de peinture dont l'épaisseur était au moment des mesures encore mal maitrisée et qui peut retarder et limiter l'évolution de la température en surface, ou encore une synchronisation mal maitrisée du déclenchement de la caméra.

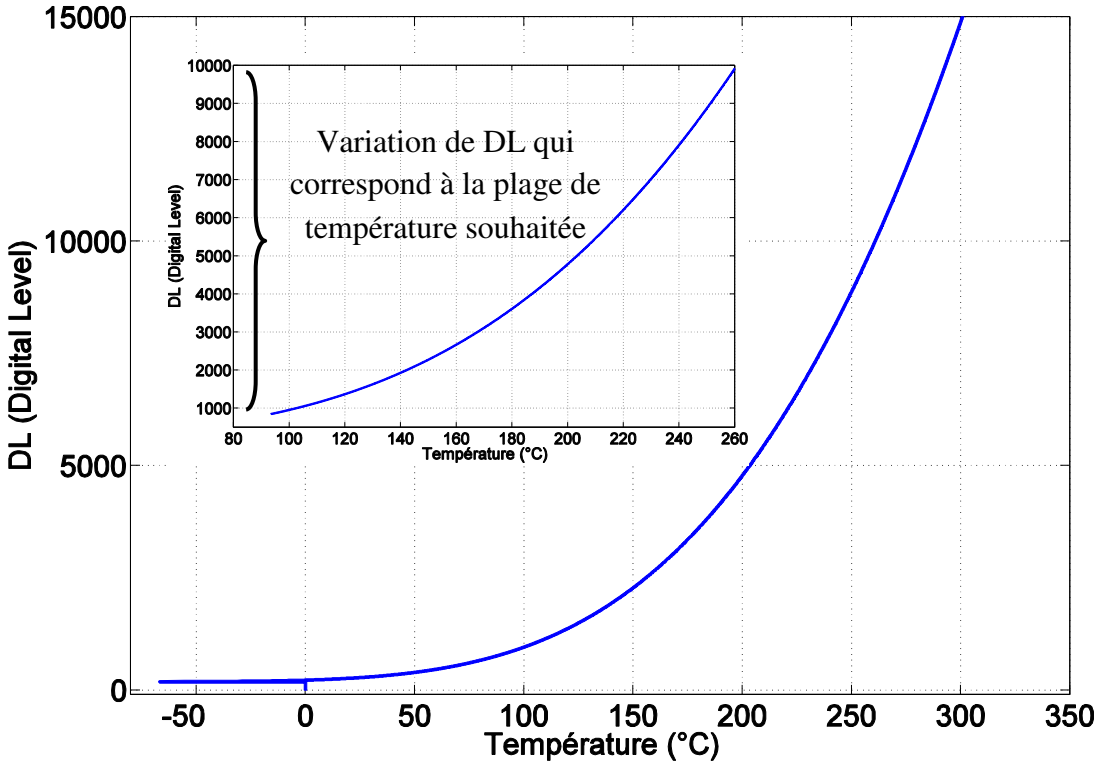


Figure III. 26 : Relation entre température et DL pour un temps d'intégration fixe (T_{int}= 25 µS) (source FLIR).

III.2. 8 Conclusion

Les méthodes de déconvolution développées précédemment nous ont permis d'avoir des résultats satisfaisants sur le principe, mais avec un choix du paramètre λ qui s'est fait de manière empirique, ce qui est incompatible avec une mise en œuvre automatique en pratique. Nous aussi constaté que la

mesure IR de la température de jonction d'un composant de puissance soumis à des court-circuits de faibles durées est malheureusement difficile à mettre en œuvre, et les résultats, qui n'ont pas été à la hauteur de nos espérances ne nous ont pas permis de mesures satisfaisantes.

De ce fait dans la partie qui suit nous allons chercher à évaluer l'intérêt d'une excitation harmonique en puissance permettant d'établir une fonction de transfert locale entre l'élévation de la température sur la puce et la puissance dissipée. En d'autres termes nous allons estimer la fonction de transfert du système en appliquant des excitations périodiques sinusoïdales. De la fonction de transfert ainsi obtenue nous estimerons la réponse impulsionnelle du système et grâce à cette estimation nous chercherons à calculer la température superficielle de la puce, en son centre ou tout autre point qui aura été caractérisé et cela quelle que soit la puissance dissipée dans la puce.

III. 3 Calcul de la température de jonction d'un module de puissance en connaissant la réponse impulsionnelle (RI) du système

III.3. 1 Problématique

Ici nous voulons calculer la sortie d'un système connaissant le signal d'entrée x et sa réponse impulsionnelle.

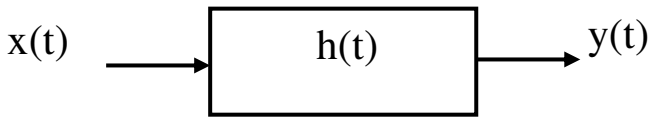


Figure III. 27 : Illustration du problème direct.

Pour une entrée donnée x, dans le domaine temporel, le calcul de la sortie d'un système de convolution peut être extrêmement difficile puisque la valeur de $y(t)$ pour chaque t est obtenue par un calcul intégral.

Dans la partie précédente nous avons supposé que la RI du système est de forme d'une gaussienne en se basant sur le principe de fonctionnement de la caméra et en modélisant le temps d'intégration pendant lequel la caméra capte le flux émis par les composants. Nous allons essayer dans ce qui suit de trouver l'expression de la RI à partir d'une analyse harmonique. Pour cela nous allons utiliser la décomposition en séries de Fourier (DSF), puis, nous chercherons à identifier cette RI par des paramètres thermiques RC représentant le système.

III.3. 2 Méthode DSF (Décomposition en Série de Fourier)

Dans cette partie nous nous intéresserons à la fonction de transfert d'un module de puissance dans le but d'estimer de façon transitoire la température sur la surface supérieure des puces sous une puissance injectée donnée.

Cette méthode consiste à déterminer expérimentalement la fonction de transfert du système dans l'espace fréquentiel, et à en déduire la réponse impulsionnelle sans en faire la mesure dans l'espace temporel. Nous détaillerons ici toutes les étapes suivies dans la méthode proposée.

Pour mettre au point cette méthode, nous utilisons des signaux simulés à l'aide du logiciel COMSOL Multiphysics dans le cas du module de puissance MOSFET servant de support à notre étude.

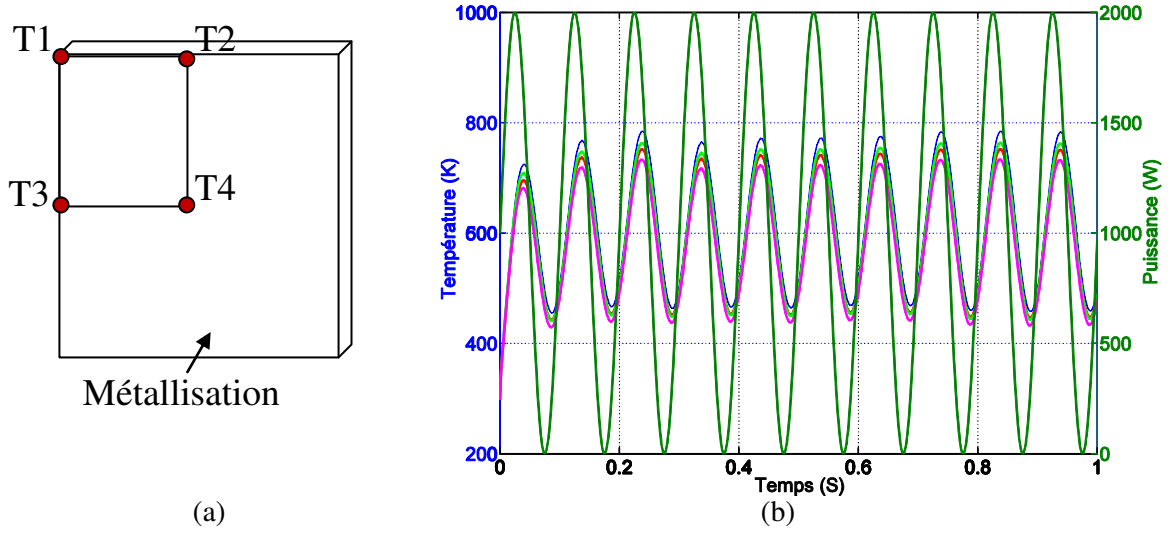
III.3.2. 1 Calcul de la réponse impulsionnelle en utilisant les résultats obtenus en simulation thermique

Nous injectons dans le module de puissance, une fonction perte sinusoïdale p définie comme suit :

$$p = 1000.(\sin(2.\pi.f.t) + 1) \qquad \text{(III. 23)}$$

Avec f variant de 0.1 à 200 Hz.

Pour chaque fréquence nous obtenons les températures T_1 à T_4 prises sur les points 1 à 4 comme le montre la Figure III. 28.a le point 4 étant localisé au centre de la puce et le point 1 dans un des coins.



(a) (b)

Figure III. 28 : (a) Vue de dessus d'un quart de la métallisation, (b) T_1, T_2, T_3, T_4 et P obtenues avec COMSOL.

Tout matériau stimulé par une excitation thermique périodique de type sinusoïdal renvoie une réponse thermique périodique sinusoïdale (dans une hypothèse de comportement linéaire des matériaux) de même fréquence mais déphasée. En effet sur la Figure III. 28(b), nous obtenons des températures sinusoïdales de même fréquence que la puissance sinusoïdale injectée mais déphasée d'un angle $\Delta\varphi$ par rapport à cette dernière et elles ont des variations amplitudes ΔT.

Nous allons maintenant calculer les amplitudes ΔT et les phases $\Delta\varphi$ pour chaque points en appliquant une optimisation entre la température T simulée et une fonction f définie de la manière suivante :

$$f = \Delta T.sin(\omega.t + \Delta\varphi) \quad \text{(III. 24)}$$

En appliquant cette méthode pour toutes les fréquences simulées, nous obtenons tous les ΔT et $\Delta\varphi$, et donc en divisant les ΔT par la puissance injectée nous aurons l'impédance thermique Z_{th} du système définie par la relation suivante :

$$Z_{th} = \frac{\Delta T}{P} \quad \text{(III. 25)}$$

La Figure III. 29 montre l'évolution du Z_{th} en fonction de la fréquence.

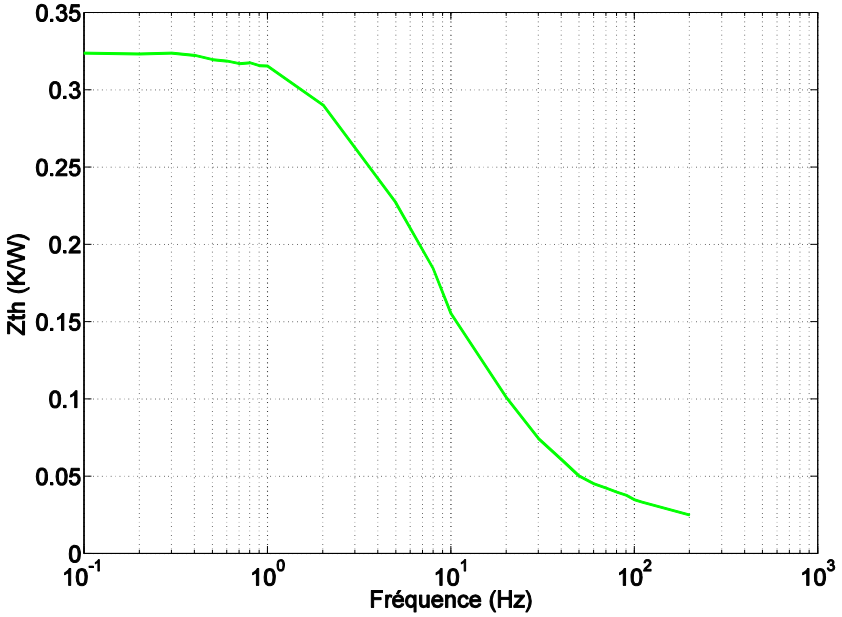


Figure III. 29 : Amplitude de l'impédance thermique Z_{th} en fonction de la fréquence.

De la Figure III. 29 nous remarquons que la fonction de transfert de notre système peut s'écrire sous la forme suivante :

$$Z_{th_estim\,ée} = \frac{A}{(1+j.\frac{\omega}{\omega_0})^{\alpha}} \quad \text{(III. 26)}$$

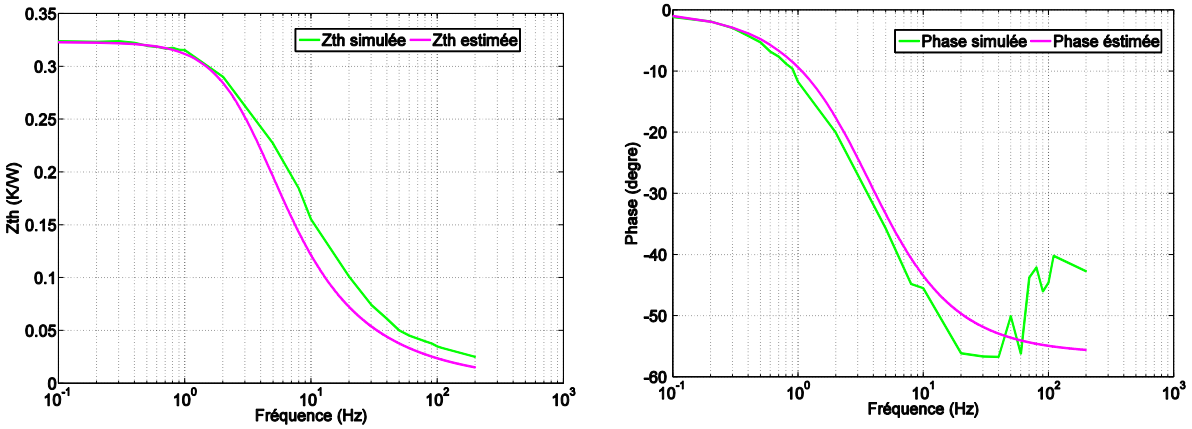
Avec $A = max(Z_{th}) = 0{,}323$.

Pour l'estimation de ω_0 et de α nous utilisons une fonction d'optimation (fminsearch sous Matlab), et nous obtenons $\omega_0 = 52.66$ rad/sec et $\alpha = 0.813$, avec ces deux paramètres l'expression de $Z_{th_estim\,ée}$ devient:

$$Z_{th_estim\ée} = \frac{0.323}{1+\left(j.\frac{2.\pi.F}{52.66}\right)^{0.813}} \qquad \text{(III. 27)}$$

Les figures (a) et (b) de la Figure III. 30 montrent une comparaison entre les gains et les phases de la fonction estimée $Z_{th_estim\ée}$ et de Z_{th} qui a été obtenue directement à partir des résultats de simulation. De cette figure nous constatons que le $Z_{th_estim\ée}$ et le Z_{th} ont la même allure mais nous avons quelques différences que ce soit en amplitude ou en phase entre le cas simulé et le cas optimisé. A partir de la Figure III. 30 (b) nous constatons qu'au-delà de 100Hz nous avons des difficultés à extraire le signal du fait qu'à partir de cette fréquence la variation de la phase est très dégradée. Cela est dû à la très faible valeur du module pour des fréquences au-delà de 100Hz comme le montre Figure III. 30 (a), il n'est donc pas possible de calculer la phase d'un signal dont l'amplitude tend vers zéro.

Dans ces conditions, nous considérons que $Z_{th_estim\ée}$ représente la fonction de transfert entre température au centre de la puce, sur sa surface supérieure et la puissance dissipée dans la puce. A partir de là, et pour différentes sollicitations en puissance (pertes), nous sommes capables de calculer la sortie du système à savoir la température.



(a) Amplitude (b) Phase

Figure III. 30 : comparaison entre Z_{th} obtenue en simulation et $Z_{th-estim\ée}$ estimée sous forme polynomiale ($Z_{th_estim\ée}$). a) Amplitude b) Phase.

III.3.2. 2 Calcul de la sortie du système en utilisant la fonction de transfert estimée

Nous avons montré précédemment que pour calculer la température localisée au centre de la puce, il suffit de multiplier la DSF de la puissance dissipée dans la puce par la fonction de transfert, puis appliquer la transformée inverse de Fourier à ce résultat. Dans ce cas nous allons procéder comme suit :

Soit $x(t)$ l'entrée du système, la DSF de $x(t)$, que nous appellerons ici X_{DSF} s'écrit sous la forme suivante :

$$X_{DSF} = A_{x0} + \sum_{n=1}^{\infty}(A_{xn}.cos(n.\omega.t) + B_{xn}.sin(n.\omega.t)) \quad \text{(III. 28)}$$

$A_{x0} = \alpha$ .E , Avec E l'amplitude de l'impulsion. (III. 29)

$$A_{xn} = \frac{2}{T}\int_{t_0}^{t_0+T} x(t).\cos(n.\omega.t)dt \quad \text{(III. 30)}$$

$$B_{xn} = \frac{2}{T}\int_{t_0}^{t_0+T} x(t).\sin(n.\omega.t)dt \quad \text{(III. 31)}$$

Multiplions maintenant le $Z_{th_{est\,im\,ée}}$ par X_{DSF} afin de calculer le S_{DSF} qui correspond à la DSF de la sortie.

$$S_{DSF} = Z_{th_estim\,ée}.\ X_{DSF} \quad \text{(III. 32)}$$

$$A_{yn} = real\ (S_{DSF}) \quad \text{(III. 33)}$$

$$B_{yn} = -imag\ (S_{DSF}) \quad \text{(III. 34)}$$

La sortie transitoire $y(t)$ va s'écrire de la manière suivante :

$$y(t) = A_{y0} + \sum_{n=1}^{\infty}\left(A_{yn}.cos(n.\omega.t) + B_{yn}.sin(n.\omega.t)\right) \quad \text{(III. 35)}$$

Dans cette partie nous avons estimé la fonction de transfert du système en appliquant des excitations périodiques sinusoïdales, et grâce à cette estimation nous pouvons calculer la température superficielle de la puce, en son centre quelle que soit la puissance dissipée dans la puce. Nous allons appliquer cette méthode et la comparer à des simulations physiques dans deux modes différents de dissipation de puissance. Les résultats des simulations en température seront montrés au point où la modélisation s'applique, au milieu de la puce comme représenté sur la Figure III. 28.a :

Nous avons fait varier ici l'amplitude, la durée (T_{on}), et la période (T) de l'impulsion dans le but de voir l'influence de ces paramètres sur l'évolution de la température.

- ✓ **Premier cas**

Nous considérons ici une impulsion de dissipation de puissance d'amplitude 400W et de durée $T_{on} = 10ms$. La simulation de durée $T = 1s$ montre également la phase de refroidissement de la puce.

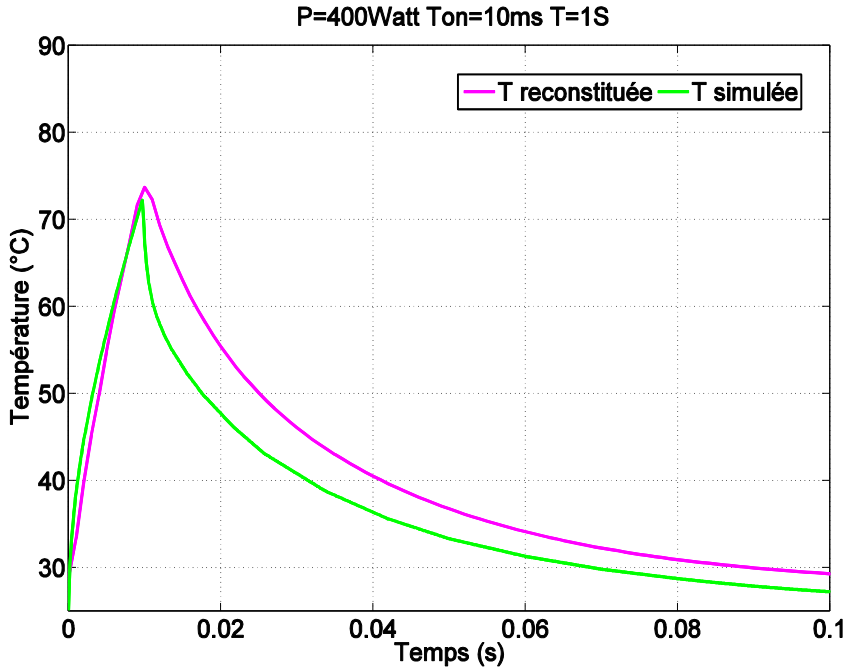


Figure III. 31 : Comparaison entre la température reconstituée à partir de la fonction de transfert et la température simulée avec $P = 400W$, $T_{on} = 10ms$ et $T = 1s$.

✓ Deuxième cas

Nous considérons cette fois une impulsion de dissipation de puissance d'amplitude 400W mais de durée $T_{on} = 100ms$ avec une durée de simulation augmentée à 10s.

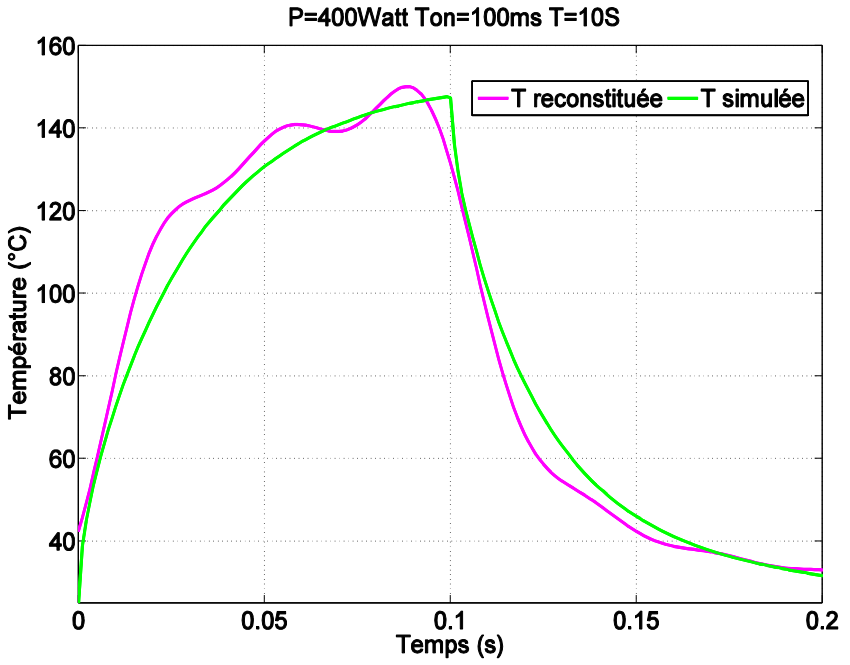


Figure III. 32 : Comparaison entre la température reconstituée et la température simulée avec $P = 400W$, $T_{on} = 100ms$ et $T = 10s$.

III.3.2. 3 Analyse des résultats des simulations

Les Figure III. 31 et Figure III. 32 comparent la température simulée avec COMSOL Multiphysics et la température reconstituée à l'aide de la méthode DSF à partir de simulations harmoniques effectuées au préalable. Nous constatons que la forme des températures reconstituées est très proche de celles simulées pour les deux exemples, mais nous remarquons aussi quelques différences entre les deux températures que ce soit avec une faible ou une forte durée d'injection de puissance. Nous pouvons expliquer ces différences par la difficulté de l'estimation de Z_{th} à partir des essais harmoniques, notamment pour des fréquences supérieures à 100 Hz. L'estimation effectuée du Z_{th} est donc entachée d'erreurs comme nous l'avions constaté sur la Figure III. 30.

Dans la deuxième partie de ce chapitre nous avons estimé la fonction de transfert du système étudié dans cette thèse (module de puissance), à l'aide des résultats de simulations thermiques obtenus dans l'espace fréquentiel, en utilisant l'estimée de la fonction de transfert nous avons remonté à la variation de la température pour différentes injections de puissance. L'inconvénient de cette méthode est que pour des fréquences supérieures à 100Hz l'estimation de la phase pour la fonction de transfert est incorrecte pour les raisons expliquées précédemment. L'erreur effectuée sur l'estimation de l'impédance thermique influencera la reconstitution de la variation de la température pour cette gamme de fréquences de fonctionnement et rend cette méthode mal adaptée pour des transitoires rapides de température.

Pour les régimes de court-circuits qui nous intéressent dans cette thèse cette méthode n'est donc pas applicable. Ainsi, nous nous sommes orientés vers un autre axe d'études qui est l'évaluation de la réponse transitoire thermique à partir des modèles RC du réseau de Cauer, à partir desquels il sera possible d'estimer la réponse impulsionnelle du système considéré.

III. 4 Méthode par extraction de paramètres RC

La puce, source de pertes est de très faible volume par rapport par exemple à la semelle du composant. Ces disparités importantes font apparaître des constantes de temps thermiques qui peuvent varier entre quelques micros secondes pour la puce et plusieurs minutes voir plusieurs heures pour le radiateur ou le système de refroidissement sur lequel le composant est monté. Ce fait explique pourquoi les réponses thermiques transitoires sont habituellement tracées sur un axe de temps logarithmique.

Beaucoup de travaux récents traitent le problème d'évaluation de la réponse transitoire thermique et d'identification de la structure, par exemple on trouve dans la littérature [MAR03, MAR04, SZE97]. Nous nous sommes également inspirés des travaux récents de la thèse de J-P. OUSTEN effectuée au LTN de l'IFSTTAR [OUS13].

Comme il existe une analogie entre les grandeurs thermiques et électriques, on modélise souvent le comportement thermique d'une puce ou d'un module de puissance par des réseaux RC (résistances et capacités thermiques).

Dans cette partie nous allons chercher le réseau RC et ses paramètres qui représenteront la réponse thermique du module de puissance étudié en cherchant à ce que la réponse du réseau RC modélise le plus fidèlement possible l'impédance thermique du composant.

Pour ce faire, nous devrons dans un premier temps identifier, à l'aide de simulations physiques ici, la réponse impulsionnelle du composant (élévation temporelle de la température pour un échelon de puissance dissipée, représentative de l'impédance thermique). Le réseau RC modélisant le comportement thermique du composant sera ensuite déterminé de sorte à minimiser l'erreur entre les impédances thermiques simulées et modélisées à l'aide des réseaux RC.

On se place dans le cas linéaire, c'est-à-dire que les conditions limites et les paramètres thermiques des différents matériaux du module sont indépendants de la température.

Nous montrerons dans ce qui suit, tout d'abord les différents types de réseaux RC utilisés pour la modélisation thermique des composants de puissance, puis, nous détaillerons la méthode utilisée pour le calcul des paramètres RC du modèle retenu.

III.4. 1 Définition des réseaux RC

Deux principales configurations de réseaux RC existent dans la littérature : le réseau de Foster qui est simple à calculer et une autre représentation plus conforme à la réalité physique, et souvent utilisée, le réseau de Cauer.

III.4.1. 1 Réseau de Foster

Le modèle Foster est une succession en échelle de résistances et capacités en parallèle. Il est très souvent utilisé et peut être représenté en formulation exponentielle comme indiqué dans l'équation (III.34).

$$Z_{th}(t) = \sum_{i=1}^{N} R_i.\left(1 - e^{-t/(R_i.C_i)}\right) \quad \text{(III. 36)}$$

Néanmoins, le modèle de type Foster n'est qu'un modèle comportemental et ne représente pas la réalité physique. En effet, pour ce type de représentation, les capacités sont reliées aux nœuds adjacents alors que les capacités doivent être reliées à la masse, pour que l'analogie entre grandeurs électriques et thermiques soit valable, traduisant plus fidèlement un chargement évolutif des différentes parties d'un composant.

Dans le domaine de Laplace l'impédance thermique du réseau de Foster se calcule simplement et elle est donnée par :

$$Z_{thF} = \sum_{i=1}^{N} \frac{r_{thi}}{1 + s.\tau_i} \quad \text{(III. 37)}$$

Où $\tau_i = c_{thi}\,.\,r_{thi}$ sont les constantes de temps à identifier.

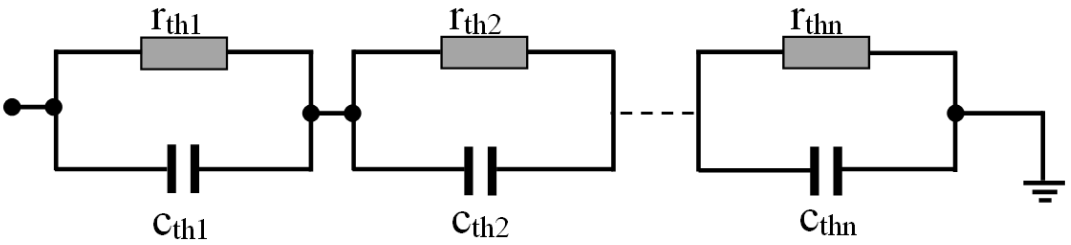


Figure III. 33 : Réseau de Foster.

III.4.1. 2 Réseau de Cauer

Le modèle de type Cauer est un modèle qui représente mieux la réalité physique, les capacités sont toutes reliées à la masse, donc ce type de réseau est retenu comme la topologie adéquate pour l'équivalence thermique et électrique.

Dans le domaine de Laplace l'impédance thermique du réseau de Cauer est donnée par :

$$Z_{thC} = \cfrac{1}{s.C_{th1} + \cfrac{1}{R_{th1} + \cfrac{1}{s.C_{th2} + \cfrac{1}{R_{th2} + \cdots}}}} \qquad \text{(III. 38)}$$

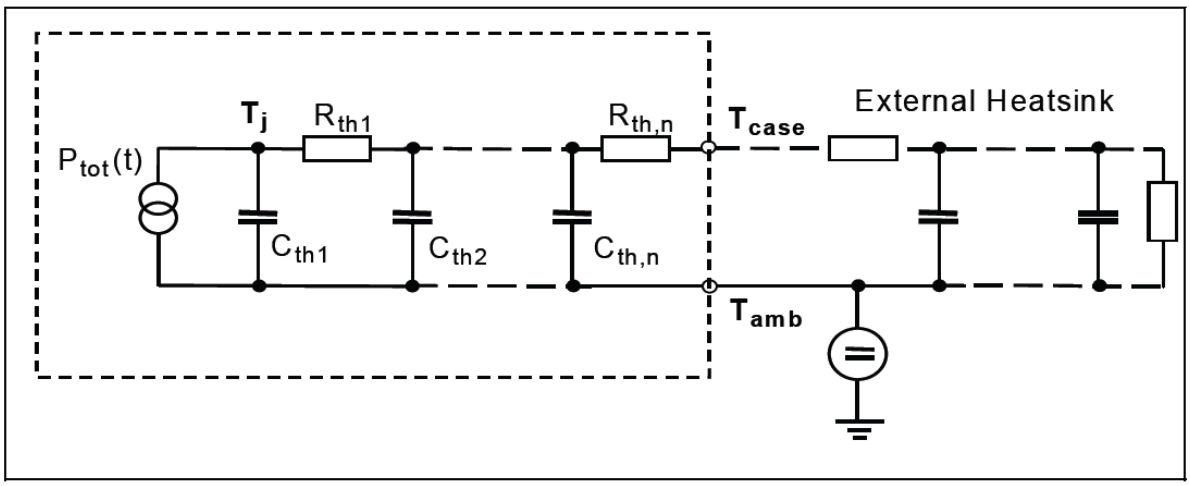


Figure III. 34 : Réseau de Cauer.

Nous trouvons dans la documentation technique du module de puissance utilisé ici, les caractéristiques thermiques représentées dans le tableau suivant :

***Tableau III. 4* :** *Capacités et résistances thermiques représentant le module de puissance données par le fabriquant.*

Typical Transient Thermal Characteristics

Symbol	Value typ.	Unit	Symbol	Value typ.	Unit
Thermal resistance			Thermal capacitance		
R_{th1}	0.002689	K/W	C_{th1}	0.001081	Ws/K
R_{th2}	0.005407		C_{th2}	0.004021	
R_{th3}	0.011		C_{th3}	0.005415	
R_{th4}	0.054		C_{th4}	0.014	
R_{th5}	0.071		C_{th5}	0.025	
R_{th6}	0.036		C_{th6}	0.158	

III.4. 2 Identification des paramètres RC

III.4.2. 1 Identification des paramètres RC du réseau Foster

Il s'agit dans un premier temps d'identifier à partir de l'impédance thermique d'une structure donnée obtenue en simulation thermique (COMSOL Multiphysics), la distribution spectrale des constantes de temps.

Pour cela, nous nous basons sur les développements proposés pas Székely [SZE 97, SZE98, SZE98b] et repris récemment par JP Ousten [OUS13] qui permettent l'identification d'une structure de composant de puissance à un réseau RC distribué. Les travaux proposés reposent bien entendu sur la théorie des systèmes linéaires distribués, et sur le fait que le résultat de la mesure thermique transitoire est essentiellement une réponse à un échelon de puissance qui s'écrit sous la forme suivante :

$$Z_{th}(t) = R.(1 - e^{-t/\tau}) \quad \text{(III. 39)}$$

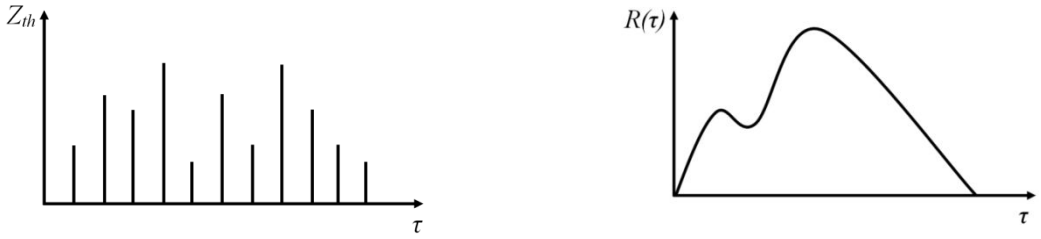
Pour une structure faisant apparaître *n* constantes de temps distinctes (représentée par n cellules RC), la réponse thermique à un échelon de puissance peut être considérée comme la somme des n termes caractéristiques comme suit :

$$Z_{th}(t) = \sum_{i=1}^{n} R_i.(1 - e^{-t/\tau_i}) \quad \text{(III. 40)}$$

Ainsi, un système thermique peut être caractérisé par la distribution des constantes de temps τ_i qui apparaissent dans la réponse thermique et par leur amplitudes respectives R_i.

Dans le cas des réseaux d'éléments à constantes localisées, l'ensemble des données R_i et τ_i constitue un spectre discret comme cela est représenté sur la Figure III. 35.a. Cependant, les structures

thermiques représentent toujours des réseaux thermiques qui sont de nature distribuée. Dans ce cas, nous devons nous attendre à ce que les plages continues de constantes de temps apparaissent à la place des lignes distinctes de la Figure III. 35.a. En d'autres termes, le réseau thermique distribué sera caractérisé par un spectre continu des constantes de temps (Figure III. 35.b).

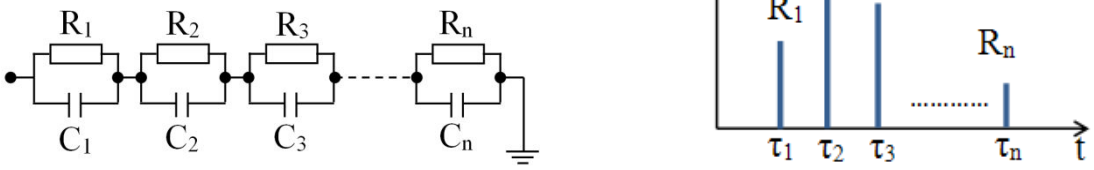


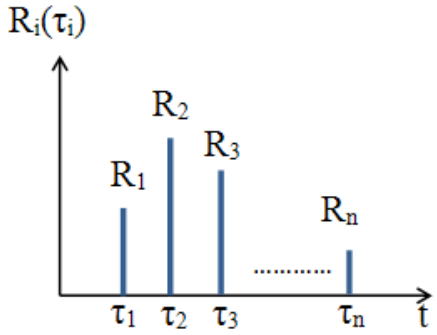
(a) (b)

Figure III. 35 : Spectre des constantes de temps : (a) réseau d'éléments localisés, (b) réseau thermique distribué.

De la relation (III.42), le réseau RC déduit est un réseau de Foster, comme le montre la Figure III. 36 (a).

$$\tau_i = R_i . C_i$$





(a) (b)

Figure III. 36 : Représentation des résistances thermiques en fonction des constantes de temps thermiques d'un système sur la base de la relation (III.40).

Pour l'identification des paramètres RC du réseau de Foster nous avons utilisé une méthode Bayésienne [KEN87] qui est décrite ci-après. Nous allons expliquer dans ce qui suit ce choix de la méthode Bayésienne.

Dans un composant de puissance la puce, la source de pertes est de très faible volume par rapport par exemple à la semelle du composant. Ces disparités importantes font apparaître des constantes de temps thermiques qui peuvent varier entre quelques micros secondes pour la puce et plusieurs minutes voire plusieurs heures pour le radiateur ou le système de refroidissement sur lequel le composant est monté. Ce fait explique pourquoi les réponses thermiques transitoires sont habituellement tracées sur un axe de temps logarithmique.

La représentation des différentes constantes de temps étudiées ici nécessite une échelle logarithmique sur l'axe des temps. Il est ainsi nécessaire de procéder au changement de variable suivant :

$$z = \ln \mathrm{t} \tag{III. 41}$$

En utilisant ce changement de variable et en notant $\xi_i = \ln \tau_i$, on peut ré-écrire l'équation (III. 40) comme suit:

$$Z_{th}(z) = \sum_{i=1}^{n} R(\xi_i).\left[1 - \exp\left(-\exp(\mathrm{z} - \xi_i)\right)\right] \tag{III. 42}$$

Dans l'équation III. 44 Z_{th} est exprimée en fonction de $R(\xi_i)$. Pour extraire $R(\xi_i)$ il faut utiliser une déconvolution. Pour cela il existe différentes méthodes de deconvolution, nous trouvons deux grandes familles : directes et itératives. Parmi les méthodes directes nous avons celles basées sur la transformation de Fourier ou encore le filtrage de Wiener présenté dans la partie (III.2.2.1. 1). Concernant les méthodes itératives, celles-ci sont basées sur des algorithmes itératifs tels que celui de Van Citerrt [BIR76] ou le théorème de Bayes [IDI01].

Parmi ces deux dernières méthodes, la procédure décrite dans [KEN78] a montré sa bonne adaptation pour l'identification de réseaux, c'est ce qui nous a décidé à la choisir. Nous avons donc choisi une méthode basée sur le théorème de Bayes, qui sous la condition d'être appliquée à des fonctions positives, permet d'aboutir aux résultats attendus dans [SZE98b], [OUS13].

Nous allons maintenant montrer toutes les étapes suivies pour notre étude.

Il est nécessaire d'écrire l'équation

(III. 42) sous forme discrète, la discrétisation temporelle étant écrite de façon logarithmique en *m* points :

$$Z_{th}\left(z_j\right) = \sum_{i=1}^{N} R(\xi_i).\left[1 - \exp\left(-\exp\left(\mathrm{z_j} - \xi_i\right)\right)\right] \quad pour\ j = 1\ \text{à}\ m \tag{III. 43}$$

De la relation (III. 43) nous déduisons que Z_{th} peut être déterminée par la relation matricielle suivante, dans laquelle **W** est la matrice de réponse :

$$\boldsymbol{Z = W.R} \tag{III. 44}$$

Telle que :

$$\begin{bmatrix} Z_{th}(Z_1) \\ \vdots \\ Z_{th}(Z_j) \\ \vdots \\ Z_{th}(Z_m) \end{bmatrix} = \begin{bmatrix} W_{11} & \cdots & W_{1i} & \cdots & W_{1n} \\ \vdots & \ddots & \vdots & & \vdots \\ W_{j1} & \cdots & W_{ji} & \cdots & W_{jn} \\ \vdots & \ddots & \vdots & & \vdots \\ W_{m1} & \cdots & W_{mi} & \cdots & W_{mn} \end{bmatrix} . \begin{bmatrix} R(\xi_1) \\ \vdots \\ R(\xi_j) \\ \vdots \\ R(\xi_m) \end{bmatrix} \tag{III. 45}$$

Où les éléments de la matrice W s'écrivent comme suit :

$$W_{ji} = 1 - \exp\left(-\exp\left(Z_j - \xi_i\right)\right).$$

Nous allons donc calculer le spectre $\boldsymbol{R}$ à partir du spectre mesuré $\boldsymbol{Z}$ en utilisant la relation matricielle qui lie $\boldsymbol{Z}$ à $\boldsymbol{R}$ à travers la matrice $\boldsymbol{W}$. Pour cela nous allons résoudre l'équation (III.50) en utilisant le théorème de Bayes détaillé dans [KEN78] qui met en œuvre un algorithme itératif et des probabilités conditionnelles.

Pour deux événements A et B, ce théorème permet de déterminer la probabilité de A sachant B (noté $P(A|B)$), si l'on connait les probabilités de A $(P(A))$, de B $(P(B))$ et de B sachant A $(P(B|A))$ alors :

$$P(A|B) = \frac{P(B|A).P(A)}{P(B)} \quad \text{(III. 46)}$$

D'après le théorème des probabilités totales nous avons :

$$P(A) = \sum_{i \in I} P(A|B_i).P(B_i) \quad \text{(III. 47)}$$

En remplaçant A et B par Z et R, nous aurons :

$$P(R_i|Z_k) = \frac{P(Z_k|R_i).P(R_i)}{\sum_k P(Z_k|R_j).P(R_j)} \quad \text{(III. 48)}$$

D'après l'équation (III.52) $P(R_i)$ s'écrit de la manière suivante :

$$P(R_i) = \sum_k P(R_i|Z_k).P(Z_k) \quad \text{(III. 49)}$$

En substituant (III. 49) dans (III. 50), on obtient :

$$P(R_i) = \sum_k \frac{P(Z_k|R_i).P(R_i).P(Z_k)}{\sum_j P(Z_k|R_j).P(R_j)} \quad \text{(III. 50)}$$

Où le terme recherché, $P(R_i)$ apparait dans les deux membres de (III.51).

Pour calculer $P(R_i)$ nous utilisons une procédure itérative en prenant une estimation initiale de la solution. A la n^{ième} itération, on peut calculer la valeur de $P^{(n+1)}(R_i)$ en fonction de celle obtenue à la (n-1)^{ième} $P^{(n)}(R_i)$:

$$P^{(n+1)}(R_i) = \sum_k \frac{P(Z_k|R_i).P^n(R_i).P(Z_k)}{\sum_j P(Z_k|R_j).P^n(R_j)} \quad \text{(III. 51)}$$

En écrivant $(R_i) = \frac{R_i}{\sum_j R_j}$, $P(Z_i) = \frac{Z_i}{\sum_j Z_j}$, $P(Z_i|R_i) = \frac{W_{ki}}{\sum_k W_{ik}}$ et en suivant les développements détaillés dans [KEN78] et repris par [OUS13], nous obtenons la relation itérative recherchée :

$$R_i^{(n+1)} = R_i^{(n)} \sum_j \frac{W_{ji} \cdot Z_j}{\sum_k W_{jk} \cdot R_k^{(n)}} \quad \text{(III. 52)}$$

En prenant une valeur initiale pour $R_i^{(0)}$, cette formule itérative permet d'approcher la solution après un nombre très important d'itérations. Typiquement, le nombre d'itérations nécessaire est de l'ordre de 50 000 pour que la solution se stabilise.

Avec ce processus itératif nous obtenons la distribution spectrale des constantes de temps et par conséquent les couples RC des paramètres du réseau de Foster ($R_i^F, C_i^F = \tau_i^F / R_i^F$).

Comme les éléments RC du réseau de Foster n'ont pas de signification physique, mais qu'ils se calculent de façon relativement aisée comme indiqué ci-dessus, l'obtention d'un modèle physique nécessitera de passer du réseau Foster au réseau Cauer.

Le réseau de Cauer peut être facilement déduit du réseau de Foster en utilisant l'algorithme décrit dans [SAL06], pour ce faire nous nous sommes inspirés des travaux détaillés dans la thèse de [AZO13].

III.4.2. 2 Illustration n°1 : Identification à partir d'une réponse obtenue par un modèle éléments finis d'un assemblage simplifié [OUS13]

Avant de tester cette méthode d'identification des paramètres RC sur le module de puissance à base de transistor COOLMOS^{TM} 600V, nous l'avons testé sur une structure simple constituée de trois couches de matériaux et qui a été préalablement étudiée dans la thèse de JP Ousten [OUS13]. La structure est constituée d'une source de chaleur (Puce en silicium) brasée sur un substrat en cuivre. Les dimensions et les caractéristiques thermiques des matériaux sont indiquées dans le tableau suivant :

Tableau III. 5 **:** *Dimensions et caractéristiques thermiques des matériaux constituants la structure étudiée.*

Matériaux	**Dimension (x,y,z) (mm × mm × mm)**	**Cond.therm. ($W.m^{-1}.K^{-1}$)**	**Chaleur.spécif. ($J.Kg^{-1}.K^{-1}$)**	**Densité**
Puce (Si)	6.0 × 6.0 × 0.1	150	710	2330
Brasure	6.0 × 6.0 × 0.2	20	138	11000
Substrat (Cu)	20 × 16 × 2.4	400	390	8900

La réponse dynamique en température de la puce à un échelon de puissance de 400W obtenue en simulation sous COMSOL Multiphysics est présentée sur la Figure III. 37.

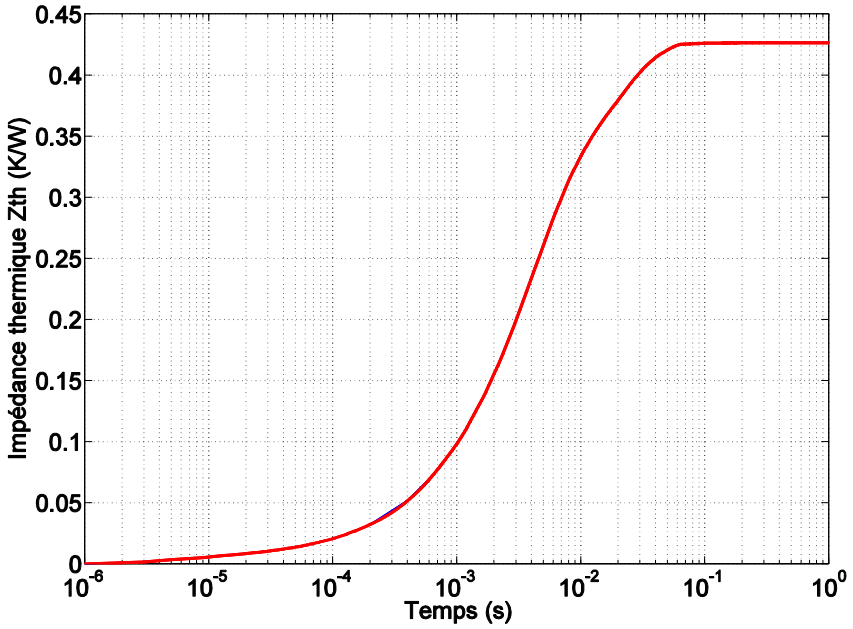


Figure III. 37 : Impédance thermique de l'assemblage.

Le spectre des valeurs de $R_i(\tau_i)$ obtenu à partir de l'impédance thermique représentée sur la Figure III. 37 est visible sur la Figure III. 38, pour n=100 cellules et 120.000 itérations.

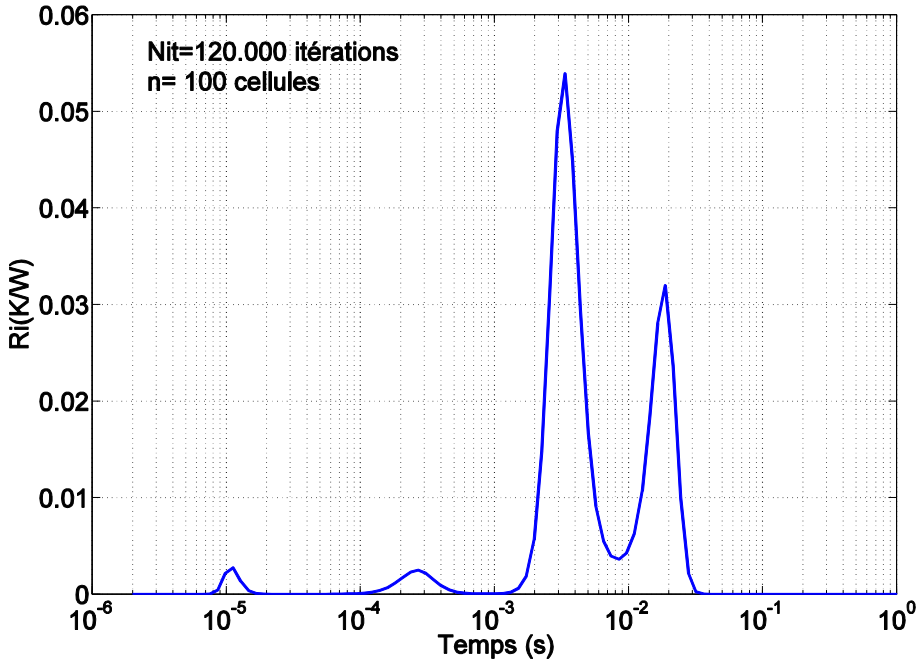


Figure III. 38 : distribution spectrale $R_i(\tau_i)$.

De la distribution spectrale $R_i(\tau_i)$ du réseau de Foster nous obtenons 4 pics de constantes de temps, bien que notre structure soit constituée de 3 couches nous allons appliquer une transformation du réseau de Foster au réseau de Cauer équivalent qui est plus physique. Pour cela nous inspirons de la méthode utilisée dans la thèse de T.Azoui [AZO13] comme il a été déjà dit auparavant.

Après transformation du réseau Foster vers le réseau de Cauer, nous obtenons donc 100 cellules RC pour le réseau de Cauer qui permettront par la suite d'analyser le comportement thermique transitoire des assemblages à l'aide de deux fonctions de structures, la fonction cumulative et la fonction différentielle [REN03].

III.4.2.2. 1 Fonction cumulative

La fonction cumulative donne la capacité thermique cumulée C_{Σ} en fonction des résistances thermiques cumulées R_{Σ} de la structure à partir du point d'excitation (la source de chaleur) vers l'ambiant. Ici les plateaux représentent les matériaux et leur largeur donne leur part de résistance thermique. La Figure III. 40 représente la fonction cumulative de la distribution spectrale des $R_i(\tau_i)$ après obtention du réseau de Cauer représenté sur la figure suivante.

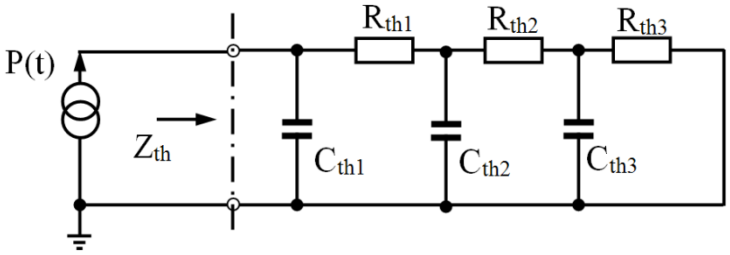


Figure III. 39 : Réseau de Cauer utilisé.

A partir de la courbe de la fonction cumulative (Figure III. 40) nous avons pu extraire les valeurs des résistances et des capacités thermiques des trois matériaux constituants le module de puissance étudié ici.

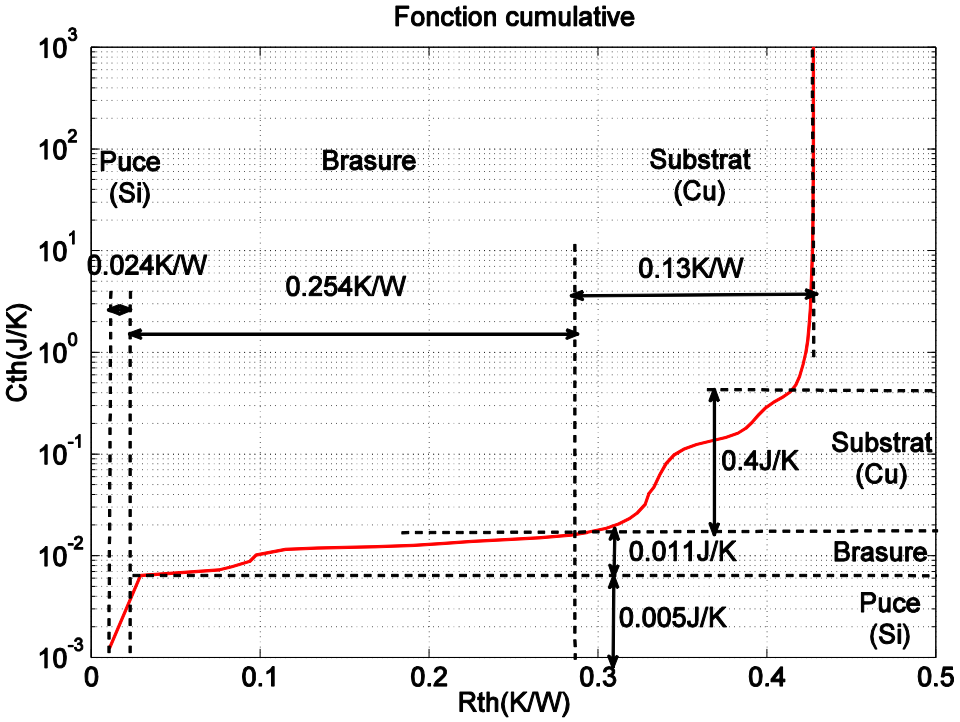


Figure III. 40 : Fonction de structure « cumulative » de la distribution spectrale $R_i(\tau_i)$ représentée sur la Figure III. 38.

III.4.2.2. 2 Fonction différentielle

La fonction différentielle est définie comme la dérivée de la fonction précédente par rapport au cumul des résistances thermiques tel que : $K(R_\Sigma) = dC_\Sigma/dR_\Sigma$. Les développements présentés dans [REN03] montrent que cette fonction peut s'écrire :

$$K(R_\Sigma) = c.\lambda.S^2 \qquad \text{(III. 53)}$$

Où c et λ sont respectivement les propriétés thermiques des matériaux traversés par le flux de chaleur (chaleur spécifique et conductivité thermique) et S la surface de passage du flux. Cette dernière fonction permet d'avoir une idée des surfaces de passage de flux de chaleur, à condition de connaitre les propriétés thermiques des matériaux.

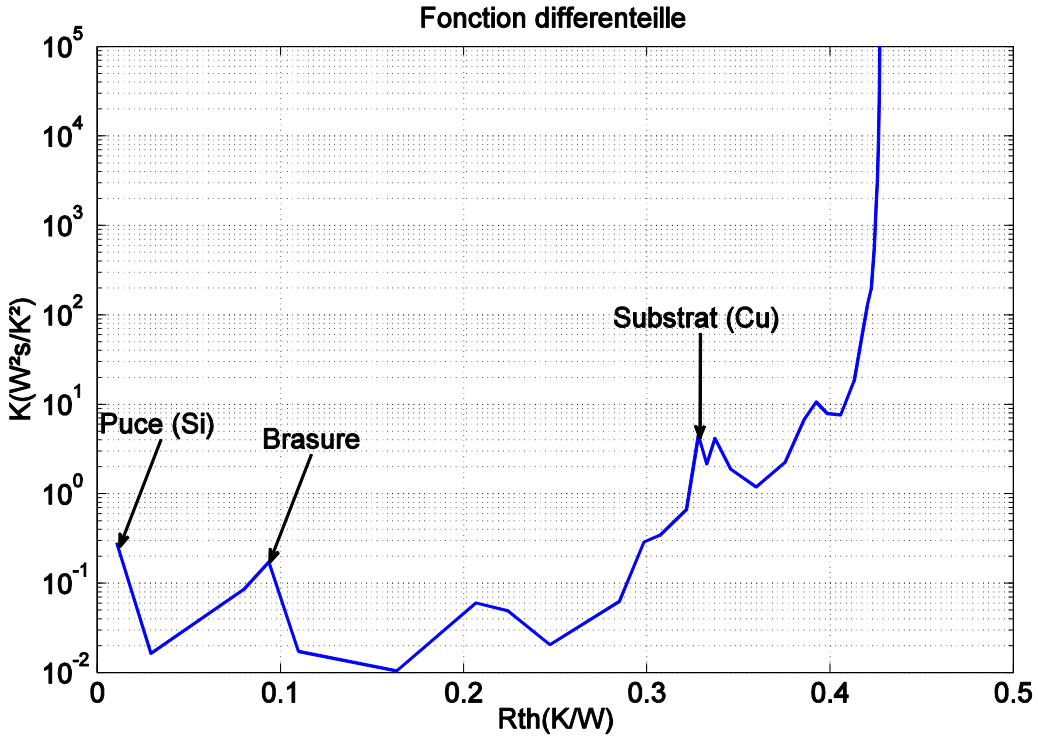


Figure III. 41: Fonction de structure « différentielle » de la distribution spectrale $R_i(\tau_i)$ représentée sur la Figure III. 38.

La structure différentielle permet ainsi d'estimer l'apport en termes de résistance thermique de chaque constituant de l'assemblage sur la résistance thermique totale.

Dans ce qui suit, nous ne représenterons que la fonction cumulative qui nous permet d'extraire les résistances et capacités thermiques de chaque matériau ou chaque couche de l'assemblage, ce qui était recherché ici.

Dans le tableau suivant nous comparons les valeurs des résistances thermiques R_{th} et des capacités thermiques C_{th} que nous obtenons et les valeurs des R_{th} et C_{th} obtenues dans la thèse de JP Ousten [OUS13].

Tableau III. 6 : Comparaison des valeurs R_{th} et C_{th} issues de nos simulations et celles issues de la méthode présentée dans [OUS13].

	Valeurs issues de nos simulations		**Valeurs issues de la thèse [OUS13]**	
	Rth(K/W)	**Cth(J/K)**	**Rth(K/W)**	**Cth(J/K)**
Puce (Si)	2.4×10^{-2}	5×10^{-3}	2×10^{-2}	5×10^{-3}
Brasure	0.254	1.1×10^{-2}	0.26	1.3×10^{-2}
Substrat (Cu)	0.13	0.4	0.14	0.4

La comparaison des valeurs R_{th} et C_{th} obtenues par nos simulations avec celles obtenues par [OUS13], montre des valeurs très similaires, ce qui permet donc de valider notre démarche dans laquelle la distribution spectrale est issue de la thèse de JP Ousten et l'obtention du réseau de Cauer équivalent inspiré de la thèse de T.Azoui [AZO13].

Nous allons maintenant chercher la fonction de structure "cumulative" pour le composant de puissance COOLMOS 600V utilisé dans le chapitre II en utilisant le résultat de l'impédance thermique obtenu en simulation par éléments finis avec COMSOL Multiphysics.

III.4.2. 3 Illustration n°2 : Identification à partir d'une réponse obtenue par un modèle éléments finis d'un assemblage d'un module de puissance intégrant des puces COOLMOS^{TM} 600V

La structure utilisée ici est composée des matériaux définis dans le tableau ci-dessous.

Tableau III. 7 : *Dimensions et propriétés des matériaux constituants le module étudié ici.*

Matériaux	**Dimension (x,y,z) (mm × mm × mm)**	**Cond.therm. ($W.m^{-1}.K^{-1}$)**	**Chaleur.spécif. ($J.Kg^{-1}.K^{-1}$)**	**Densité ($kg.m^{-3}$)**
Puce (Si)	9.704 × 6.048 ×0.22	148	700	2330
Brasure1	9.704 × 6.048 ×0.05	55.5	180	7360
Cuivre1	18 × 14× 0.2	400	385	8700
Alumine	18 × 14× 0.38	30	780	3970
Cuivre2	18 × 14× 0.2	400	385	8700
Brasure2	18 × 14× 0.05	55.5	180	7360
Cuivre3	18 × 14× 3	400	385	8700

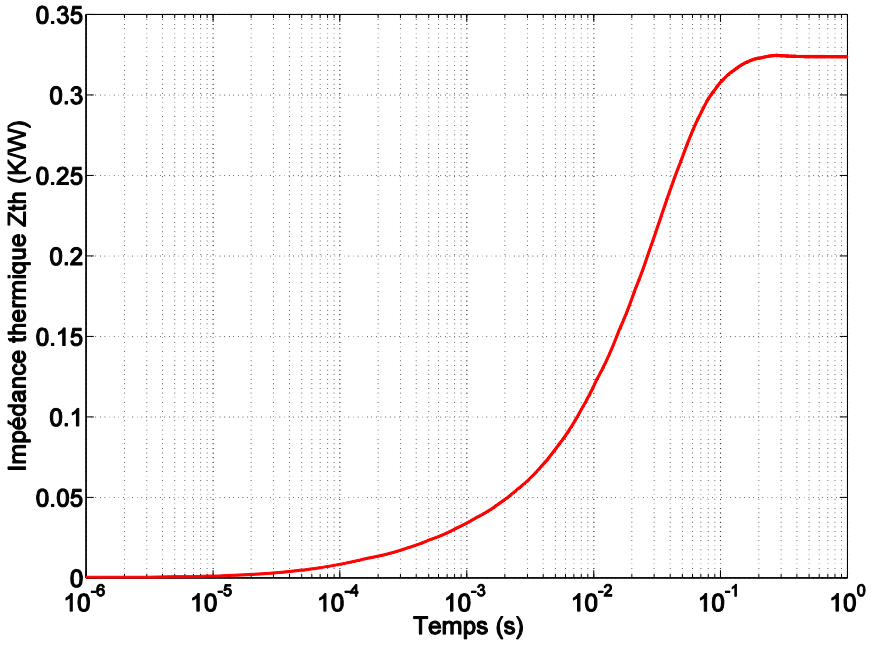


Figure III. 42 : Impédance thermique simulée du module de puissance COOLMOS 600V.

Le spectre des valeurs de $R_i(\tau_i)$ obtenu à partir de l'impédance thermique représentée sur la Figure III. 42 est visible sur la Figure III. 43, pour $n = 100$ cellules (100 cellules RC du réseau de Foster) et 120.000 itérations. Nous remarquons qu'avec un nombre relativement important d'itérations (120.000 itérations) les lobes localisés à des constantes de temps inférieures à $\tau_i = 10^{-2}s$ ne peuvent toutefois être clairement distingués les uns des autres.

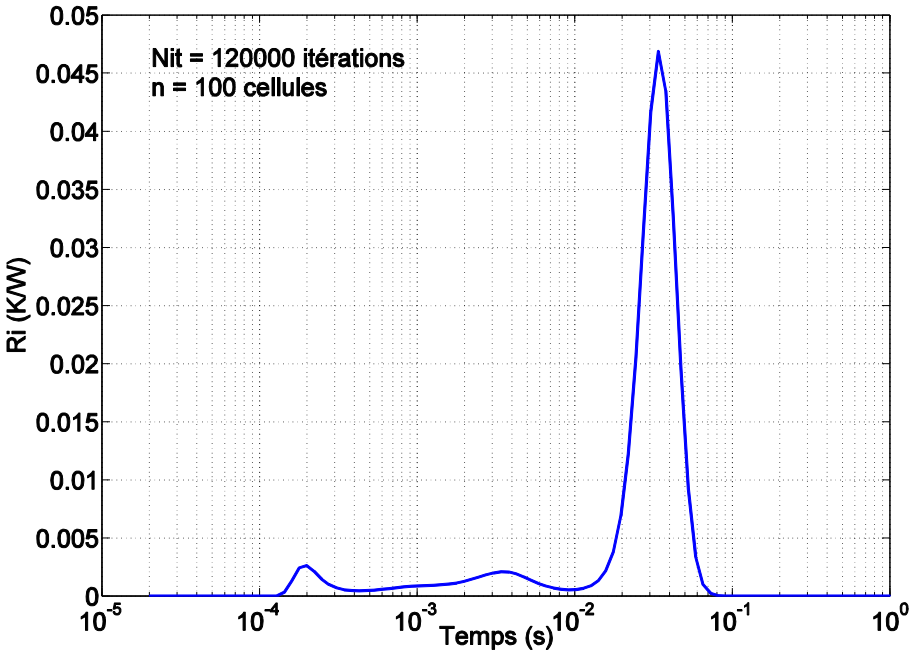


Figure III. 43 : Distribution spectrale $R_i(\tau_i)$ Nit= 120.000 itérations.

Nous avons donc encore augmenté le nombre d'itérations, et les résultats sont présentés à la Figure III. 44, pour Nit= 720.000 et Nit = 1 Million d'itérations. Nous constatons ici que plus le nombre d'itérations est élevé et plus les pics des différents lobes sont prononcés et étroits.

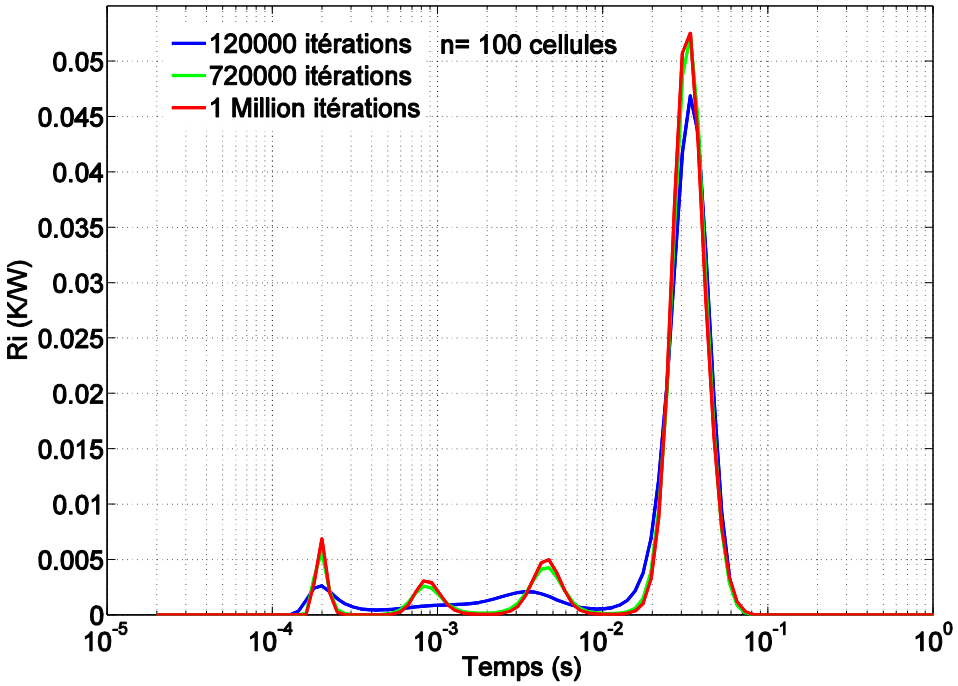


Figure III. 44 : Distribution spectrale $R_i(\tau_i)$ pour différents nombres d'itérations. Nit= 120.000, Nit= 720.000 et Nit= 1 Million d'itérations.

La courbe de la distribution spectrale $R_i(\tau_i)$ pour Nit= 1Million d'itérations fait apparaitre 4 pics, chaque pic correspond à une constante de temps spécifique du module de puissance.

Dans le *Tableau III. 8* nous présentons les valeurs estimées des résistances, des capacités thermiques et des constantes de temps associées à chaque matériau constituant la structure étudiée ici. Ces valeurs ont été calculées à l'aide des relations suivantes :

$$R_{th} = \frac{e}{\lambda . S} \qquad C_{th} = \rho . c . e . S \qquad \tau = R_{th} . C_{th} \qquad \text{(III. 54), (III. 55) et (III. 56)}$$

Avec (e : l'épaisseur, S : la surface) données géométriques et (ρ : la densité, λ : la conductivité thermique et c : la chaleur spécifique) les propriétés des matériaux. Nous avons considéré ici un épanouissement du flux de chaleur avec un angle de 45° pour les matériaux suivants : le cuivre1, l'alumine, le cuivre2, la brasure2 et le cuivre3 (semelle).

Tableau III. 8 : *Valeurs des R_{th} , C_{th} et τ calculées à l'aide des relations (III. 55), (III. 56) et (III. 57).*

Matériaux	**Resistance.therm. Rth(K/W)**	**Capacité.therm. Cth(J/K)**	**Constante.temps τ(s)**
Puce (Si)	2.53×10^{-2}	2.11×10^{-2}	5×10^{-4}
Brasure1	1.54×10^{-2}	3.9×10^{-3}	1×10^{-4}
Cuivre1	7.7×10^{-3}	4.36×10^{-2}	3×10^{-4}
Alumine	0.125	6.48×10^{-2}	8.1×10^{-3}
Cuivre2	6.1×10^{-3}	5.5×10^{-2}	3×10^{-4}
Brasure2	1.07×10^{-2}	5.6×10^{-3}	1×10^{-4}
Cuivre3	3.23×10^{-2}	2.32	7.54×10^{-2}

Après 10^6 itérations, nous révélons clairement 4 pics de constante de temps et avec les valeurs des constantes de temps calculées dans le *Tableau III. 8*, nous ne pouvons pas mettre en évidence l'ensemble des 7 couches de matériaux présentes dans l'assemblage du module de puissance. Il est en effet difficile de dissocier la puce de la brasure entre puce et DCB, et la distribution spectrale révèle une constante de temps équivalente à ces deux matériaux. De la même façon, il apparaît extrêmement difficile de dissocier le cuivre de la semelle de la brasure DCB/semelle et du cuivre de la face inférieure du DCB.

Après avoir obtenu les R_i et C_i du réseau Foster à 100 cellules ici, nous appliquons la transformation Foster-Cauer. Nous comparons ensuite l'impédance thermique obtenue avec le réseau de Cauer et de Foster et l'impédance thermique obtenue avec le modèle à éléments finis dans le domaine de Laplace (Figure III. 45).

Nous constatons que les impédances thermiques des modèles des réseaux de Cauer et de Foster se confondent quasiment parfaitement (l'impédance thermique correspondant au réseau de Foster est identique à l'impédance thermique correspondant au réseau de Cauer), avec l'impédance du modèle par éléments finis, ce qui valide la démarche et l'obtention du modèle RC de Cauer obtenu qui représente bien l'impédance thermique de l'assemblage simulé et nous pouvons conclure que la transformation Foster vers Cauer se fait parfaitement.

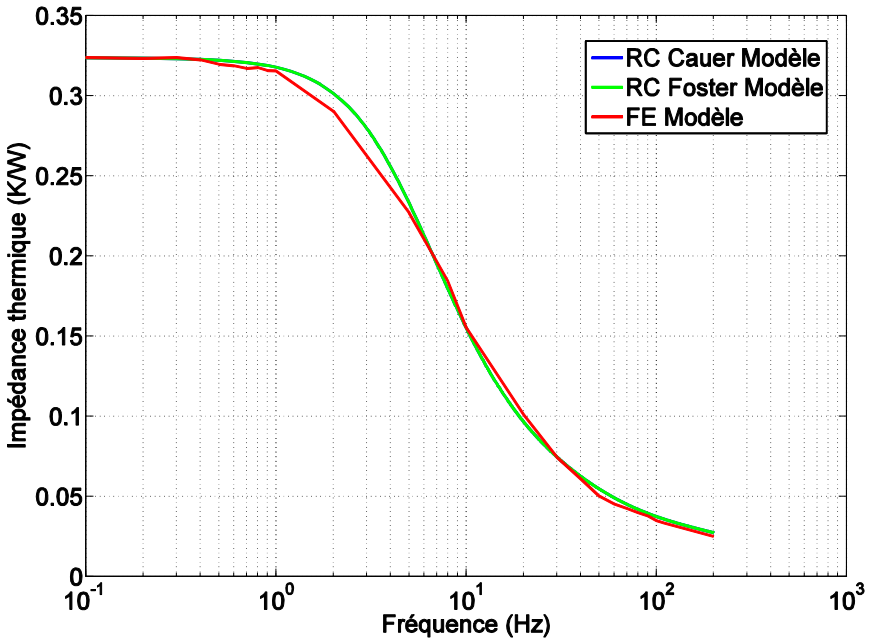


Figure III. 45 : Réponse thermique indicielle du modèle RC comparée à celle du modèle élément finis.

Fonction cumulative : Une fois les paramètres RC du réseau de Cauer calculés, nous traçons la fonction de structure « cumulative » afin qu'avec cette dernière nous pourrions distinguer les différentes couches de matériaux, pour cela nous avons utilisé deux nombres de cellules RC différents (100 et 42 cellules du réseau RC de Cauer), Figure III. 46.

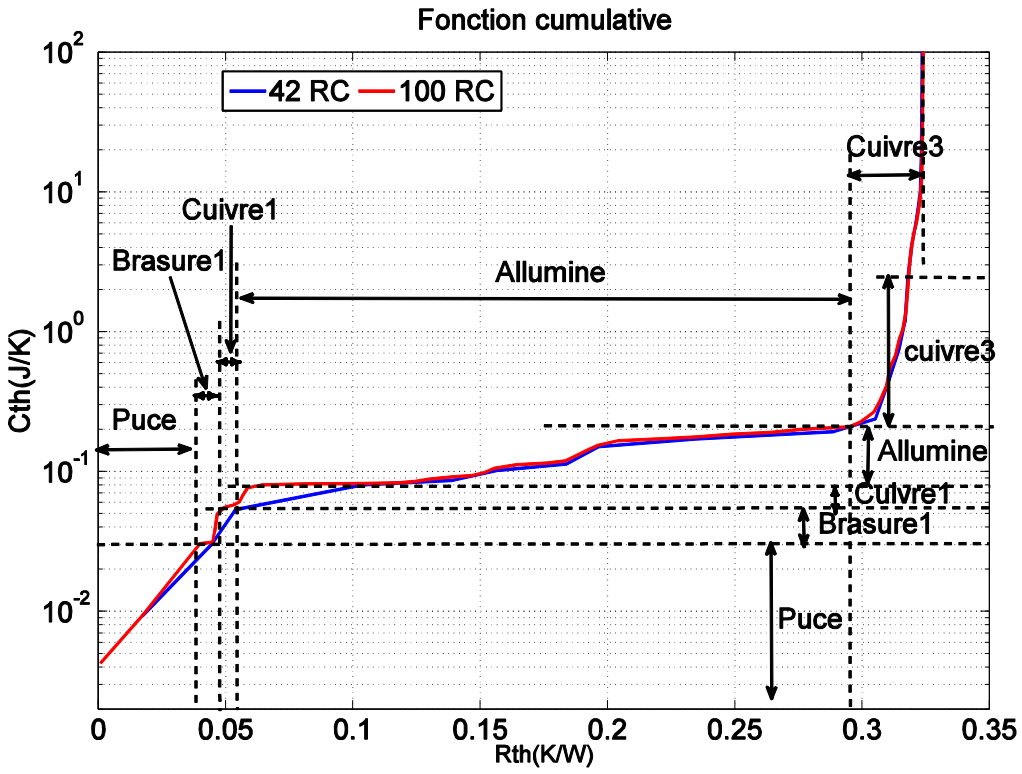


Figure III. 46 : Fonction de structure « cumulative » de la distribution spectrale $R_i(\tau_i)$ représentée sur la Figure III. 44.(c) pour 42 et 100 Cellules RC.

En comparant la courbe bleue (réseau avec 42 cellules RC) et la courbe rouge (réseau avec 100 cellules RC) de la Figure III. 46, nous constatons qu'avec un réseau de 100 cellules RC nous distinguons plus nettement les différentes couches de matériaux. En effet, avec un réseau de 100 cellules, nous mettons en évidence la couche du Cuivre1, ce qui n'est pas le cas avec un réseau de seulement 42 cellules RC.

Nous remarquons aussi qu'avec le réseau de 42 cellules nous ne mettons pas en évidence toutes les couches de matériaux qui constituent le module de puissance, les couches Cuivre2 et Brasure2 n'apparaissent pas, ce qui peut être expliqué par les faibles valeurs des résistances et capacités thermiques de ces matériaux difficilement dissociables des matériaux (silicium et alumine) avoisinant notamment à cause de la forte capacité thermique de la semelle.

Nous concluons dans cette partie qu'à partir d'une impédance thermique d'un assemblage de matériaux représentatif d'un module de puissance nous pouvons déterminer un modèle simplifié unidimensionnel à l'aide d'un réseau RC de Cauer correspondant, et cela pour un point particulier sur la surface de la puce. Nous avons également montré que sous réserve d'une discrétisation suffisamment fine des cellules RC, le modèle simplifié permettait dans une certaine mesure de représenter assez fidèlement les différentes couches physiques de l'assemblage de puissance par l'intermédiaire de la fonction de structure cumulative.

Sur la base de cette modélisation simplifiée, nous allons maintenant chercher à étudier l'effet de dégradations au sein du module sur les constituants RC du réseau de Cauer. Nous recherchons ainsi à vérifier si l'analyse thermique d'un module de puissance vieilli peut, par l'intermédiaire du réseau de Cauer, renseigner sur la localisation des défauts au sein de l'assemblage.

Nous pouvons déduire dans cette partie, que grâce aux réseaux RC de Cauer résultants nous pouvons remonter à la température du point considéré, et si nous appliquons cette méthode sur différents points de la surface de la puce nous pouvons ainsi avoir l'image 2D de la température en surface de la puce.

III.4. 3 Etude simulée du vieillissement d'un module de puissance

Après avoir validé l'obtention de réseaux RC de Cauer représentatifs de l'assemblage nous recherchons ici à mettre en évidence l'effet de dégradation des matériaux ou des interfaces au sein du module sur les paramètres du réseau. Pour cela nous avons cherché à simuler sous COMSOL l'effet de quelques modes de dégradation représentatifs du vieillissement des composants et modules de puissance. Pour ce faire, plusieurs dégradations, parfois volontairement exagérées ont été représentées avec l'outil de simulation :

- mode1 : Apparition d'un trou au milieu de la brasure1 entre puce et substrat DCB (Figure III. 47),
- mode2 : Délaminage de la brasure1 entre puce et DCB (Figure III. 51) sur les bords
- mode3 : Effet d'un trou au niveau de la brasure2 entre le DCB et la semelle (Figure III. 56).

Dans un premier temps nous analyserons l'effet de ces dégradations sur les gains et les phases de la fonction de transfert entre température localisée et puissance dissipée. Puis, nous comparerons les

distributions spectrales $R_i(\tau_i)$ et les fonctions cumulatives entre un composant sain et un composant vieilli.

III.4.3. 1 Effet du vieillissement de la brasure puce/DCB

a) Trou dans la brasure puce/DCB

Pour ce type de dégradation nous avons imposé un trou (du vide) au milieu de la brasure1 de diamètre 0.6 mm comme représenté sur la Figure III. 47. Sur cette figure nous ne représentons qu'un quart du module simulé.

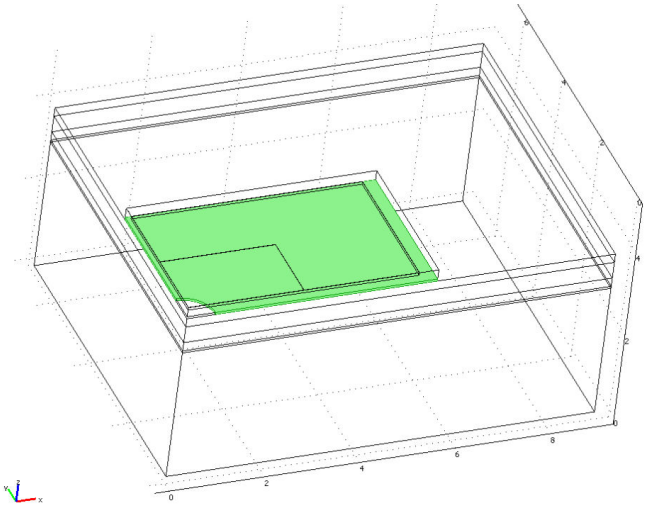
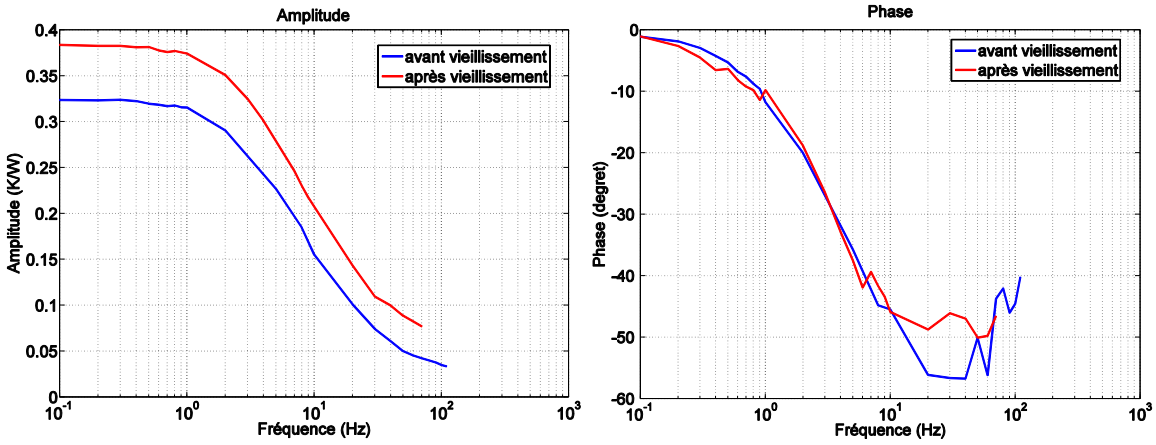


Figure III. 47 : Modèle simulé sous COMSOL avec un trou au niveau de la brasure1.



(a)Amplitude à l'état neuf et à l'état vieilli. *(b) phase à l'état neuf et à l'état vieilli.*

Figure III. 48 : (a) Amplitude et (b) phase de l'impédance thermique Z_{th} pour état neuf et vieilli (trou dans la brasure1).

En analysant la Figure III. 48 dans le cas d'apparition d'un trou au milieu de la puce au niveau de la brasure 1, et en comparant les résultats de simulation entre l'état sain et vieilli, nous constatons une augmentation logique et significative de l'amplitude de l'impédance thermique Z_{th} après

vieillissement. La phase par contre ne montre pas d'évolution significative sur la plage de fréquence observée, excepté à haute fréquence.

Après avoir obtenu l'impédance thermique après vieillissement, nous cherchons les R_i et les C_i du réseau Foster toujours pour 100 cellules. Nous appliquons la transformation Foster-Cauer et nous comparons ensuite les deux distributions spectrales $R_i(\tau_i)$ pour un composant neuf et un composant vieilli (trou dans la brasure1), Figure III. 49.

En comparant les distributions spectrales des $R_i(\tau_i)$ dans les deux cas (composant sain et vieilli) nous pouvons également clairement apprécier l'effet du vieillissement, qui se traduit par une augmentation des R_i mais aussi des constantes de temps τ_i. La $R_i$de la puce n'est pas modifiée, et partant des faibles constantes de temps, on constate un décalage important sur le troisième lobe traduisant l'augmentation de la résistance thermique de la brasure qui augmente également la constante de temps de cette couche.

Nous en déduisons donc que l'augmentation de l'impédance thermique Z_{th} est due à l'augmentation de la résistance thermique de la brasure1 après vieillissement comme le montre clairement la figure de la fonction cumulative (Figure III. 50).

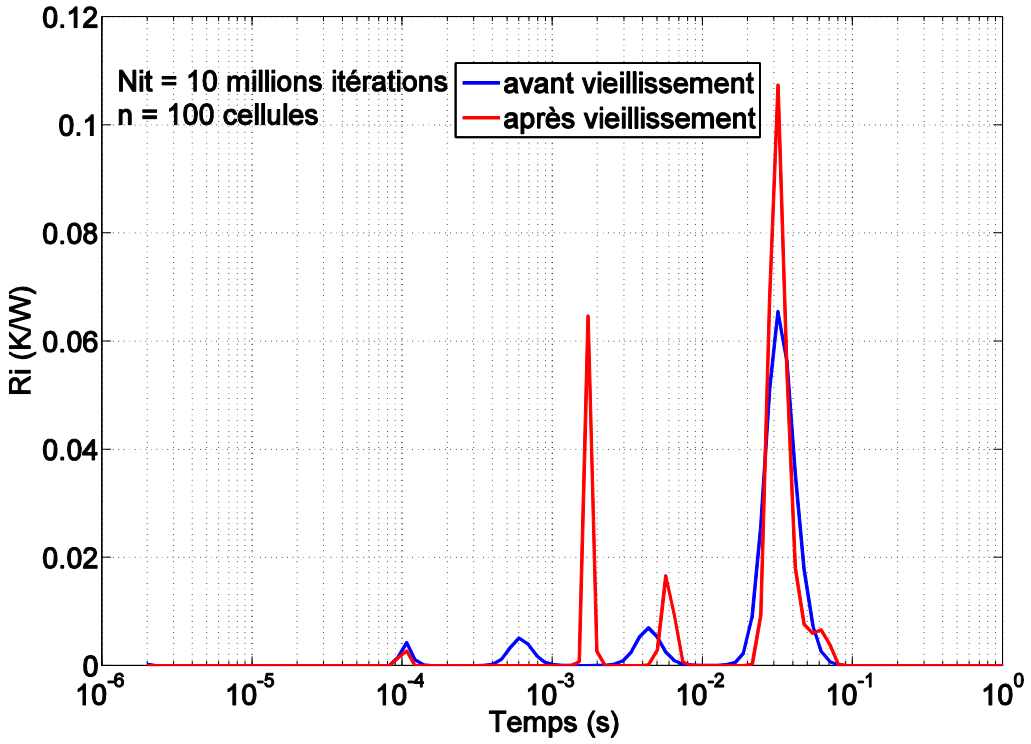


Figure III. 49 : Comparaisons des deux distributions spectrales $R_i(\tau_i)$ pour un composant neuf (courbe bleu) et un composant vieilli, trou dans la brasure1 (courbe rouge).

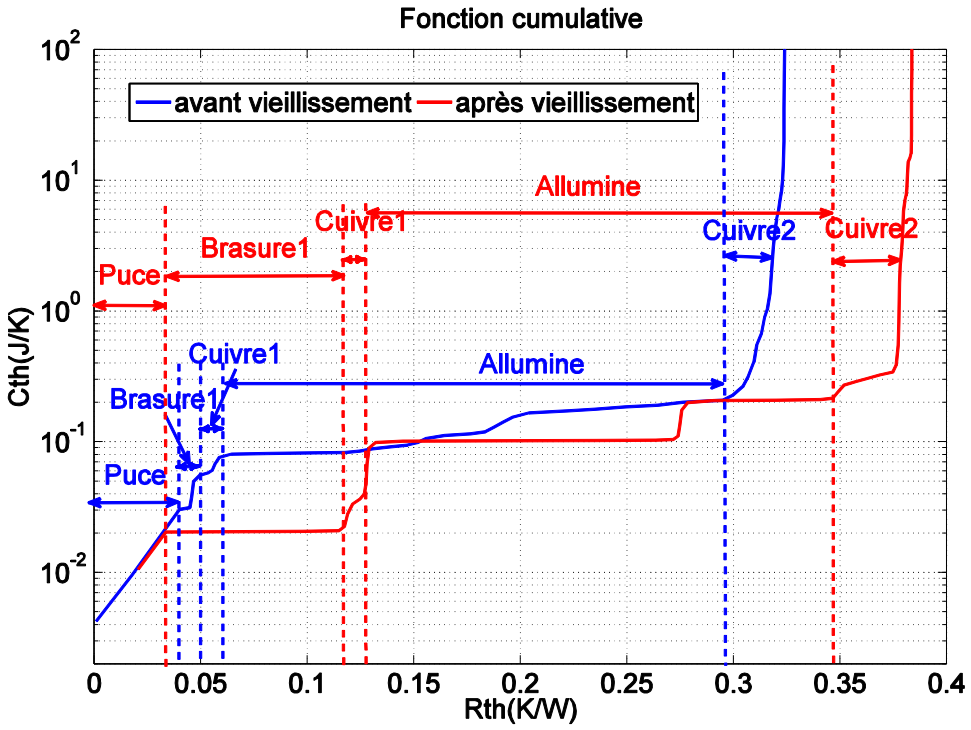


Figure III. 50 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge).

La figure III.50 montre en effet clairement l'augmentation de la résistance thermique de la première couche de brasure, les autres résistances thermiques semblant être conservées.

b) Délaminage de la brasure1 (puce/DCB)

Pour ce cas de dégradation, le délaminage de la brasure n'est présent que sur les côtés de cette dernière, et nous avons imposé dans les régions délaminées une conductivité thermique très faible (proche de zéro). Sur la Figure III. 51 la partie de la brasure représentée en vert est la partie non dégradée et celle en blanc est la partie dégradée (représentant le délaminage de la brasure).

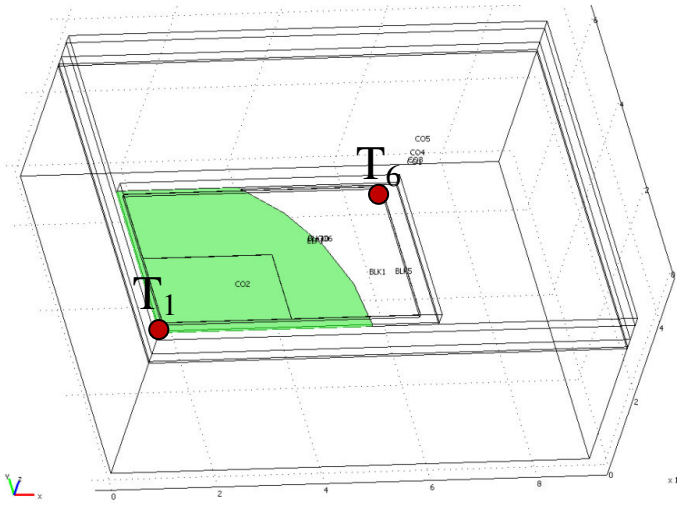
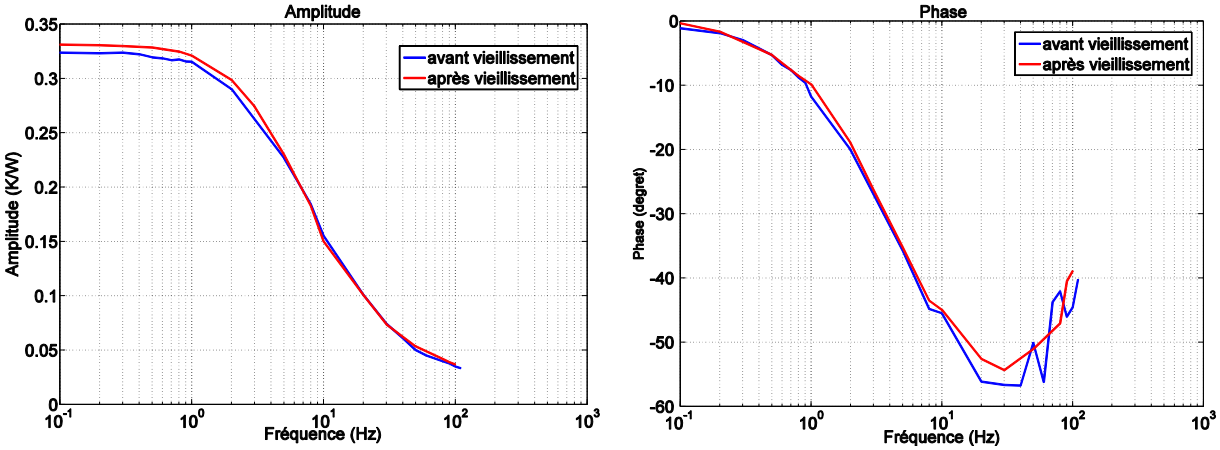


Figure III. 51 : Modèle simulé sous COMSOL avec un délaminage au niveau de la brasure1.

❖ Point T_1 :



(a) Amplitude à l'état neuf et à l'état vieilli. *(b) Phase à l'état neuf et à l'état vieilli.*

Figure III. 52 : (a) Amplitude et (b) phase de l'impédance thermique Z_{th} du point T_1 pour état neuf et état vieilli (délaminage de la brasure1).

Dans ce type de dégradation, nous constatons pour le point du milieu de la puce (T_1) une légère différence entre l'amplitude de l'impédance thermique du composant neuf et celle du composant vieilli. Par contre, pour ce qui concerne la phase, il n'y a pas de changement significatif comme le montrent les figures (a) et (b) de la Figure III. 52.

De la figure de la distribution spectrale (Figure III. 53) nous constatons que les constantes de temps sont décalées vers la droite (elles ont légèrement augmenté) par exemple σ_1 après vieillissement est 4 fois plus grande que σ_1 avant vieillissement, σ_2 après vieillissement est 2 fois plus grande que σ_2 avant vieillissement,...etc. La forme des lobes des R_i a changé de sorte que les deux lobes à droite avant vieillissement sont maintenant confondus après vieillissement, mais la somme des R_i après vieillissement ne diffère pas beaucoup de celle à l'état neuf. A partir de la fonction cumulative nous remarquons juste une légère augmentation de la résistance thermique totale.

Le point T_1 est loin de la zone de délaminage et la température en ce point étant relativement peu affectée par le délaminage, cela peut expliquer la faible différence entre les impédances thermiques du composant non-vieilli et du composant vieilli. Le vieillissement et la dégradation s'observent par contre malgré tout très clairement par le décalage temporelle des R_i que l'on retrouve également sur la fonction cumulative.

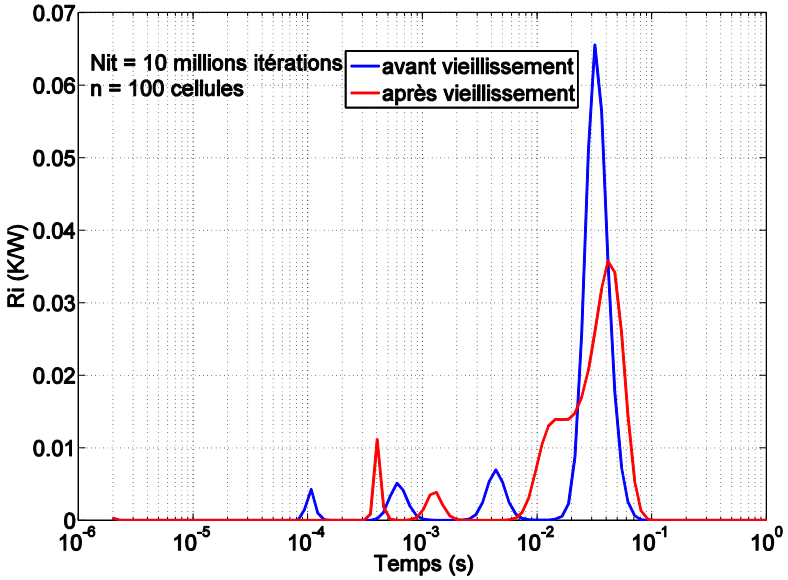


Figure III. 53 : Comparaisons des deux distributions spectrales $R_i(\tau_i)$ pour un composant neuf (courbe rouge) et un composant, vieilli délaminage de la brasure 1(courbe bleu).

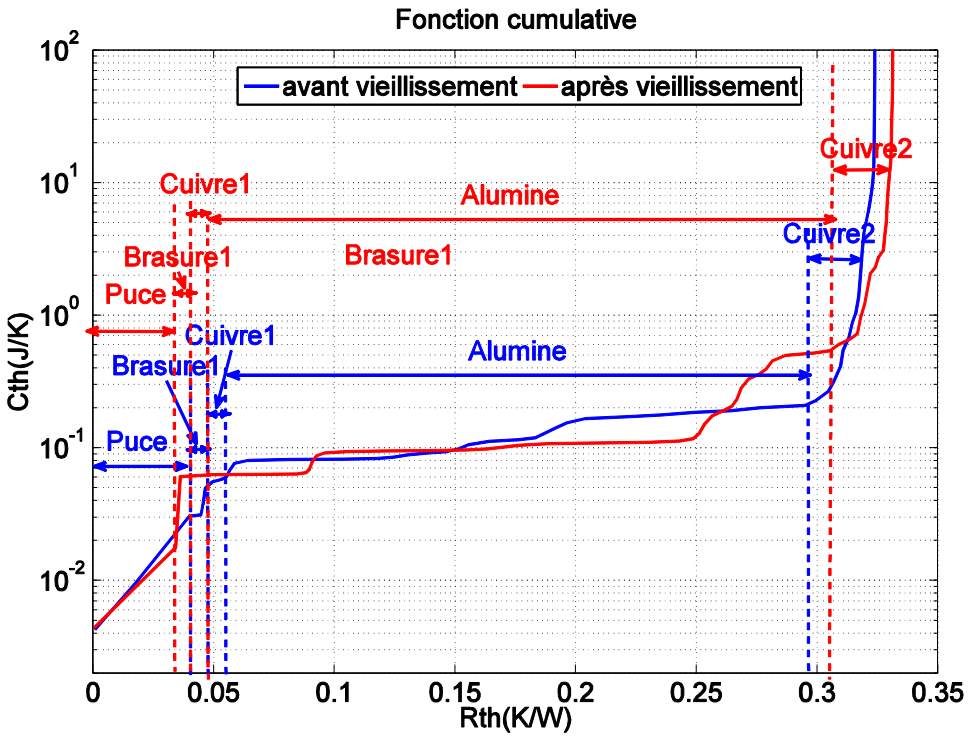
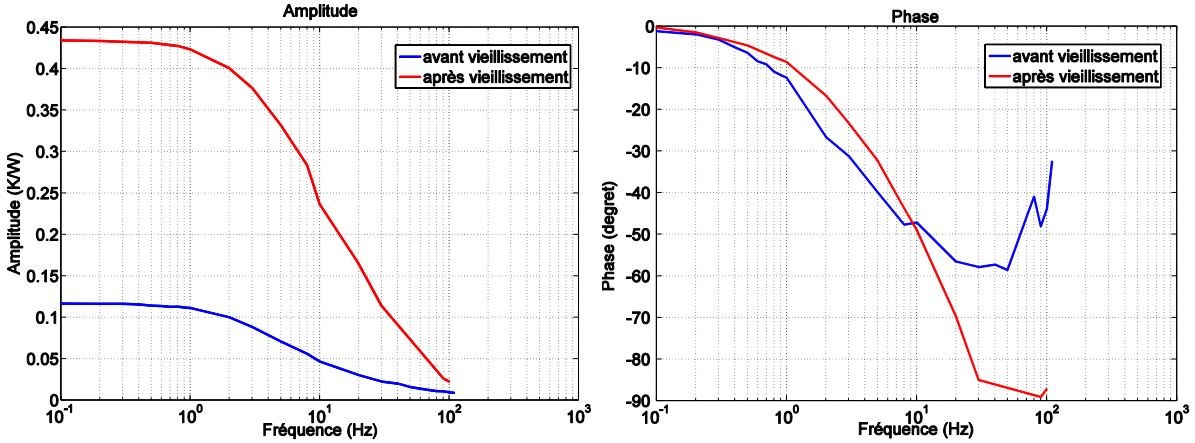


Figure III. 54 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge).

- **Point T_6 :** Nous nous sommes également intéressés au point T_6 localisé au dessus de la zone de délaminage.



(a) Amplitude à l'état neuf et à l'état vieilli. *(b) Phase à l'état neuf et à l'état vieilli.*

Figure III. 55 : (a) Amplitude et (b) phase de l'impédance thermique Z_{th} du point T_6 pour état neuf et état vieilli (délaminage de la brasure1).

Après vieillissement l'amplitude de l'impédance thermique Z_{th} du point T_6 a beaucoup augmentée. Elle est ici quatre fois plus élevée que celle avant vieillissement et la phase est également considérablement modifiée. Cela s'explique par le fait que ce point T_6, localisée au dessus de la zone de délaminage voit sa température s'élever considérablement (comparativement au point T_1 qui est éloigné de cette zone). L'effet de vieillissement du composant apparait bien sur les résultats de l'impédance thermique (amplitude et phase) au niveau du point T_6.

Toutefois, nous venons de montrer que quel que soit le point choisi sur la surface supérieure de la puce, l'analyse proposée notamment à l'aide de la fonction cumulative pouvait permettre de renseigner le délaminage de cette brasure entre puce et substrat DCB.

III.4.3. 2 Effet du vieillissement de la brasure DCB/semelle

Pour ce type de dégradation nous avons imposé un trou (représenté par une faible conductivité thermique) au milieu de la brasure2 de diamètre 2.4 mm comme cela est représenté sur la figure suivante. Ce trou peut représenter un « void » suite à l'opération de brasage, il est ici volontairement accentué par ses dimensions afin de mettre en évidence son effet sur le comportement thermique global du module de puissance. Cela nous permet d'observer plus facilement l'effet de ce défaut au niveau de cette couche sur l'impédance thermique du composant ainsi que sur les paramètres RC du modèle.

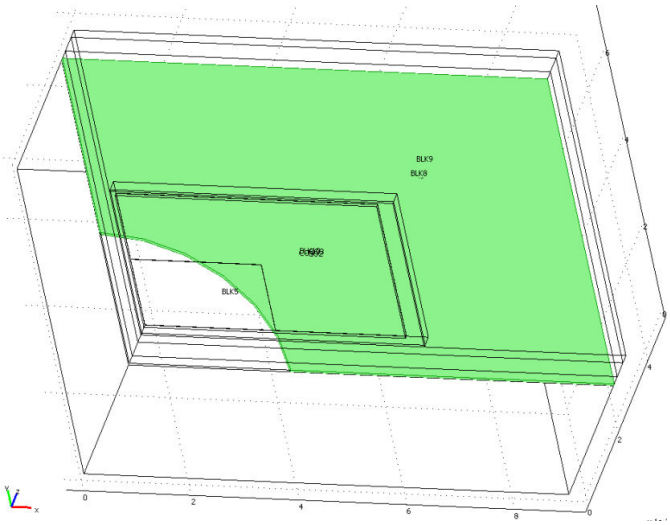
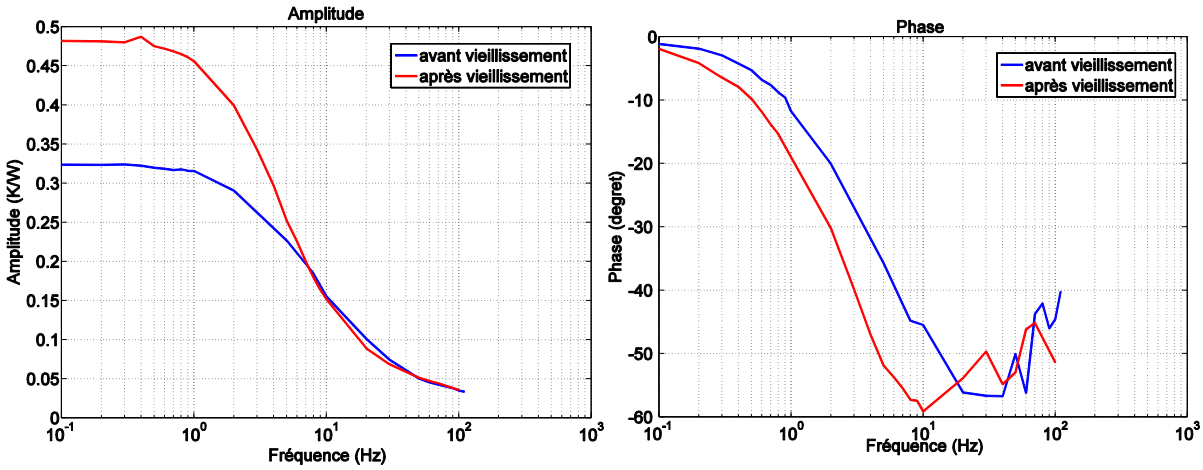


Figure III. 56 : Modèle simulé sous COMSOL avec un trou au niveau de la brasure2 entre substrat DCB et semelle.



(a) Amplitude à l'état neuf et à l'état vieilli. *(b) Phase à l'état neuf et à l'état vieilli.*

Figure III. 57 : (a) Amplitude et (b) phase de l'impédance thermique Z_{th} pour état sain et état dégradé (trou dans la brasure2).

Ici en exagérant sur la taille du trou au niveau de la brasure 2 nous observons une différence entre l'état neuf et l'état dégradé très apparente que se soit pour l'amplitude ou pour la phase. L'amplitude de l'impédance thermique ici a presque doublée et la phase varie plus rapidement par rapport à l'état sain comme le montre la Figure III. 57.

A partir de l'analyse de la figure de la distribution spectrale (Figure III. 55) pour le cas d'un composant sain et d'un composant dégradé, la dernière constante du temps (celle-ci représente la brasure 2 et le cuivre 3) est décalée vers la droite et le pic du dernier lobe (celui-ci représente la brasure 2 et le cuivre 3) est beaucoup plus élevé. Cette augmentation de la constante du temps et du pic du lobe s'explique par l'augmentation de la résistance thermique de la brasure 2 que nous avons dégradé. La fonction cumulative (Figure III. 55) montre aussi ces résultats constatés sur la figure de la distribution spectrale.

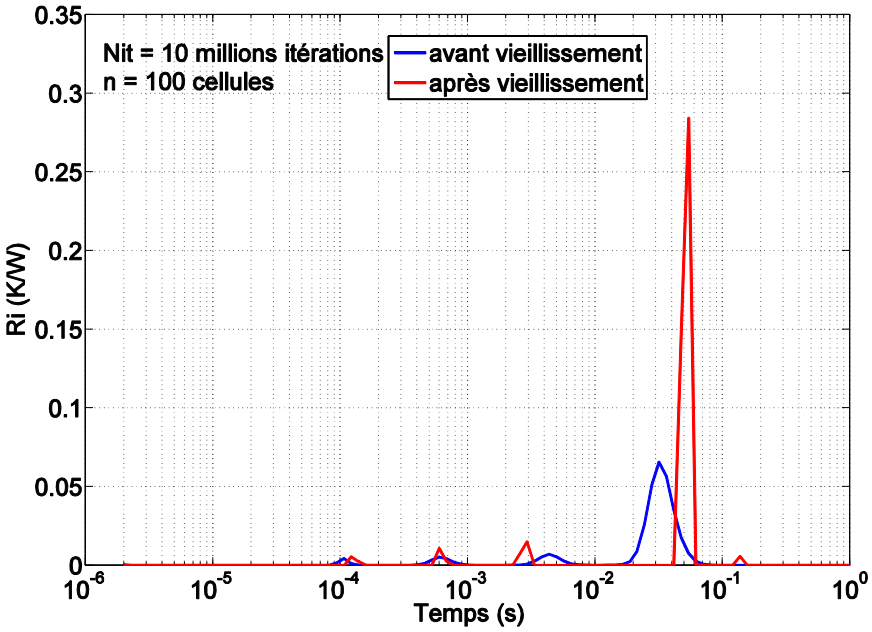


Figure III. 58 : Comparaisons des deux distributions spectrales $R_i(\tau_i)$ pour un composant sain (courbe bleu) et un composant dégradé, trou dans la brasure2 (courbe rouge).

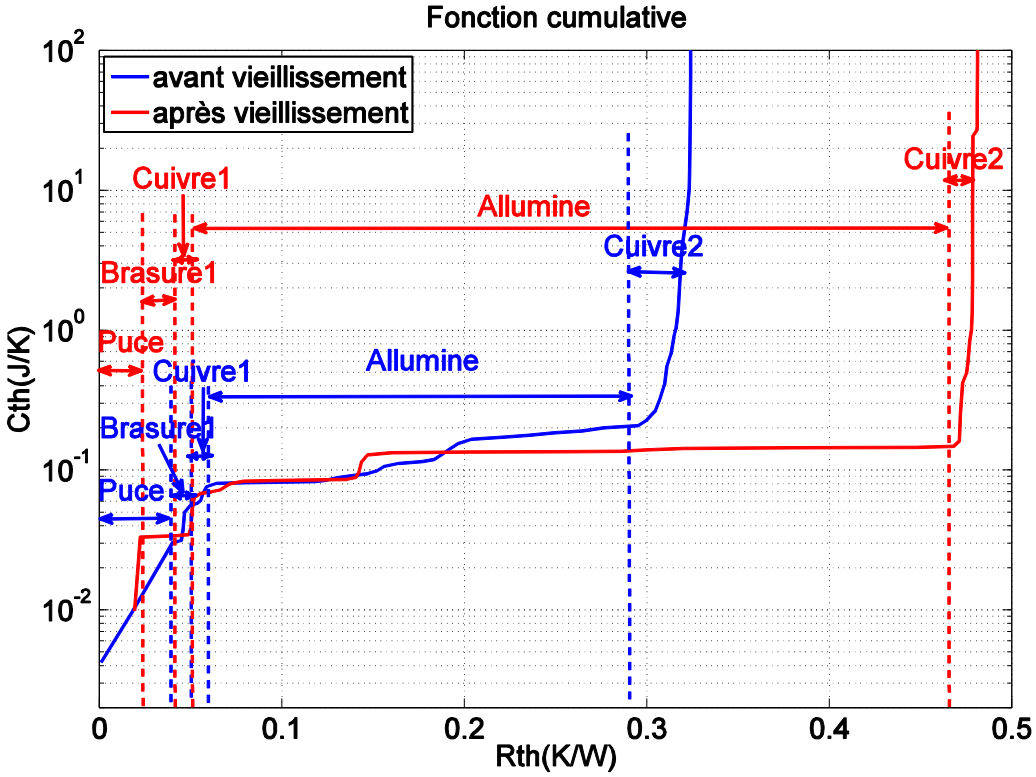


Figure III. 59 : Fonction cumulative pour un composant neuf (courbe bleu) et un composant vieilli trou dans la brasure1 (courbe rouge).

III.4.3. 3 Conclusion sur la partie vieillissement

Dans cette partie nous avons étudié par simulation l'effet du vieillissement des brasures d'un module de puissance. Pour cela nous avons utilisé la méthode d'identification des paramètres RC du réseau de Cauer, et surtout, en se basant sur les courbes des distributions spectrales $R_i(\tau_i)$ et les courbes des fonctions cumulatives, nous avons réussi à détecter des éventuelles modifications dans la réponse thermique à un échelon de puissance, due uniquement à une dégradation des propriétés thermiques locales des matériaux considérés.

Nous avons toutefois rencontré quelques difficultés pour distinguer et localiser toutes les couches des matériaux constituant le module étudié. Cela est dû au fait que ces couches de matériaux sont pour certaines d'entre elles très fines (220µm pour la puce, 50µm pour les brasures, 200µm pour les cuivres du DCB et 380µm pour l'alumine), et donc cela implique de faibles valeurs des résistances et des capacités thermiques qu'il devient difficile de distinguer notamment pour les couches les plus enterrées.

Ces difficultés n'ont pas empêché de visualiser l'augmentation des résistances thermiques des matériaux dégradés pour chaque type de dégradations étudié ici.

Nous concluons pour cette partie que la méthode d'identification des paramètres RC du réseau de Cauer en un point donné sur la puce peut nous permettre de détecter le matériau dégradé dans un module de puissance vieilli ou dégradé. Cette méthode peut être appliquée sur plusieurs points en surface de la puce, et cela permettra de mieux renseigner la localisation d'un éventuel défaut ou d'une dégradation.

III. 5 Conclusion

Ce chapitre a mis en évidence les difficultés de mesure rapide par caméra infrarouge, dès lors que la durée des phénomènes recherchés est inférieure au temps d'intégration de la caméra. Plusieurs techniques de déconvolution ont été mises en œuvre après sous échantillonnage de la mesure dans l'objectif d'améliorer la dynamique de réponse. Les résultats sont malheureusement restés insatisfaisants, et nous pouvons incriminer la couche de peinture déposée sur la puce, et dont la capacité thermique peut considérablement modifier la réponse thermique mesurée. Il se peut également qu'une synchronisation de la caméra pas totalement maitrisée soit également à l'origine des mauvais résultats obtenus. Il serait toutefois intéressant de poursuivre ces études sur la base de la méthodologie proposée dès lors que la couche de peinture sera parfaitement maitrisée en épaisseur et que le déclanchement de l'acquisition de la caméra pourra être parfaitement contrôlé.

N'ayant pas pu obtenir des résultats expérimentaux suffisamment probants, nous n'avons malheureusement pas cherché à évaluer expérimentalement quel pouvait être l'effet du vieillissement de la métallisation notamment (mais aussi des brasures) sur le comportement thermique du module de puissance étudié, notamment en transitoire rapide.

Dans un second temps, et cette fois sur la base de modèles thermiques, nous avons cherché à mettre en évidence l'effet du vieillissement de la puce et de son assemblage sur la réponse thermique, mais surtout à évaluer comment la modification de cette réponse pourrait être exploitée dans le but de

diagnostiquer ces défauts. Deux modèles ont été développés, le premier sur la base d'une analyse harmonique et le second à l'aide de réseaux thermiques RC équivalents.

Ce dernier modèle déjà largement exploité dans la littérature a montré une réelle aptitude à la localisation des défauts dans le volume de l'assemblage. Ces résultats prometteurs en simulation devraient toutefois être validés expérimentalement, le bruit de mesure pouvant grandement compliquer l'analyse développée ici en simulation. Ce point constitue également une perspective à ses travaux.

CONCLUSION GENERALE ET PERSSPECTIVES 1

Les travaux présentés dans cette thèse nous ont permis d'apporter quelques éléments de compréhension et d'interprétation des effets des principaux mécanismes de dégradation qui apparaissent lors de l'utilisation de composants et modules de puissance à semi-conducteur.

Nous avons notamment analysé l'effet du vieillissement de la métallisation à la surface de la puce dans des modules de puissance de types MOSFET, à l'aide d'une analyse détaillée de la répartition des courants et des températures à la surface de la puce à l'aide d'un modèle électrothermique 2D. Nous avons aussi évalué l'effet de la dégradation des brasures dans le volume de l'assemblage, à l'aide cette fois d'un modèle thermique relié à la constitution de l'assemblage.

La première partie de ce travail a présenté les principales technologies de composants de puissance existants et de façon détaillée les MOSFET. Nous avons notamment décrit à partir de la bibliographie l'influence de la température sur les propriétés électriques de ces composants, décrit les principaux phénomènes électrothermiques ainsi que les différents modes de défaillance pouvant apparaître, au niveau de la puce et de son environnement proche ainsi qu'au niveau de l'assemblage.

Dans la deuxième partie de ce mémoire nous avons développé un modèle électrothermique distribué 2D prenant en compte l'échauffement dans le cristal semi-conducteur mais aussi dans la métallisation de source. Ce modèle nous a permis d'analyser la répartition des courants et des températures au niveau de la puce et dans l'assemblage pour différents modes de fonctionnement, mais aussi d'analyser l'effet de dégradations au niveau de la métallisation sur les répartitions de courant et de température. La partie électrique du modèle utilise un modèle électrique relativement simplifié du transistor MOSFET. L'intérêt du travail réside principalement dans la façon dont le modèle thermique par éléments finis intègre les différentes sources de chaleur et dans son couplage au modèle électrique. Le modèle EF prend en effet en compte les dissipations de puissance dans la région de drift du semi-conducteur et dans la région de métallisation. Le couplage électrothermique permettant de faire évoluer ces puissances dissipées avec la température de la puce.

Cette partie nous a permis dans un premier temps de détailler l'effet de la résistance de la métallisation en cours de vieillissement sur la répartition des courants et des températures en régime de conduction. Nous avons pu constater que les distributions des courants et des températures sont inhomogènes dans les différentes cellules de la puce et que cet effet est accentué par le vieillissement de la métallisation.

En régime de conduction, à l'état neuf, les températures sont plus élevées au centre de la puce. Grace au modèle électrothermique développé nous avons aussi étudié la répartition de la température à la surface de la puce à l'état vieilli en régime de conduction. Dans ce cas nous avons constaté que le point le plus chaud se déplace du milieu de la puce vers le côté des fils de bonding à cause de chutes de tension qui apparaissent dans la couche de métallisation. Cela entrainera donc des variations de température plus élevées au niveau du contact entre métallisation et fils de bonding et participera à l'accélération de la dégradation de ces derniers.

Nous avons aussi étudié la répartition des courants et des températures en régime de court-circuit après vieillissement et cela nous a confirmé ce que nous avions constaté pour le cas d'un régime établi. Nous avons en effet obtenu des températures plus élevées au niveau des fils de bonding après vieillissement et là encore, cette accentuation des contraintes thermiques subies au pied des fils de bonding peut expliquer l'origine de défaillances en régimes de répétition de ces modes de fonctionnement.

Nous avons ensuite cherché à valider expérimentalement les résultats obtenus avec le modèle électrothermique 2D présenté dans ce mémoire. Ce modèle nous a permis de renseigner l'effet de la dégradation de la métallisation sur les distributions des courants et des températures au niveau de la puce. Il serait toutefois intéressant dans le futur d'améliorer ce modèle électrothermique en développant cette fois un modèle 3D et donc d'avoir des images des courants et des températures sur la surface supérieure de la puce en 2D.

Dans une troisième partie, pour la validation des résultats des températures et pour analyser l'effet du vieillissement et des dégradations sur la distribution et la dynamique de température, nous avons cherché à mesurer la température de jonction à l'aide d'une caméra IR. Pour cela nous avons mis en place un banc expérimental pour thermographie infrarouge. La thermographie infrarouge permet en effet de suivre l'évolution de la température en surface d'une puce par le principe du rayonnement infrarouge en temps réel. Toutefois, cette technique présente des inconvénients en raison d'un compromis rapidité / sensibilité de mesure difficile à obtenir (durée d'intégration de la caméra supérieure à la durée des phénomènes thermiques recherchés).

Après avoir essayé différentes techniques de déconvolution nous avons recherché à estimer la température de jonction à partir de la puissance injectée et de la réponse impulsionnelle du système. Pour cela, nous nous sommes orientés vers d'autres démarches.

La première d'entre elles consiste à estimer la fonction de transfert du système à partir d'une excitation harmonique en puissance, puis d'estimer la température de jonction qui représente la sortie du système et obtenue après transformation inverse par une simple multiplication entre la transformée de Fourrier de la puissance injectée (entrée) et la fonction de transfert.

Nous avons également présenté une voie d'investigation alternative au suivi de l'évolution du vieillissement en se focalisant cette fois sur les dégradations des brasures. Pour cela nous avons utilisé une méthode d'identification de paramètres RC d'un modèle équivalent. Nous nous sommes basé sur des réseaux RC de Cauer relativement proche de la physique. Ici nous avons étudié deux types de dégradation de la brasure, présentation de trou au milieu de celle-ci, ainsi que le délaminage de celle-ci sur les côtés.

Cette approche nous a permis de visualiser l'augmentation des résistances thermiques des matériaux dégradés pour chaque type de dégradation de la brasure étudiée et de localiser ces défauts au sein de l'assemblage, cette méthode est déjà utilisée et mise en œuvre par [KIM08].

Nous concluons que cette méthode d'identification des paramètres RC du réseau de Cauer en un point donné sur la puce peut permettre de détecter le matériau dégradé dans un module de puissance vieilli. Toutefois, lors de l'observation des températures sur la surface supérieure des puces d'un module de puissance, les couches les plus enterrées, notamment la brasure entre cuivre du DCB et semelle sont difficilement discernables et des études devraient être poursuivies afin d'améliorer la détection de ces couches.

Une autre perspective à ces travaux de modélisation serait dans un premier temps une validation expérimentale sur la base de dégradations clairement identifiées. Et dans un second temps, d'évaluer les possibilités offertes par ces techniques de développement de dispositifs contrôle santé intégré au module de puissance sur la base de mesures ponctuelles de température.

Jusqu'à présent l'utilisation de la caméra IR pour l'évaluation des variations des températures de jonction sur des temps courts et inférieurs aux durées d'intégration des capteurs IR reste très difficile. Les difficultés rencontrées tiennent à la fois aux difficultés de synchronisation de la caméra et à l'effet de la couche de température généralement reportée sur la surface des puces pour améliorer l'émissivité.

REFERENCES BIBLIOGRAPHIQUES

[ALA11] E.Al Alam, "Développement de briques technologiques pour la réalisation de transistor MOS de puissance en Nitrure de Gallium" .Thèse de doctorat, Université Toulouse III - Paul Sabatier, 2011.

[ALO03] P. Aloïsi, D. Chatroux, D. Lafore, J-M Li, M-L Locatelli, D. Planson, B. Rivet et J. Schanen, "Interrupteurs électroniques de puissance", Lavoisier, 2003.

[AMM98] A. Ammous, B. Allard, H. Morel, " Transient temperature measurements and modeling of IGBT's under short-circuit ", IEEE Transactions on Power Electronics, Vol. 13, pp: 12-25, January 1998.

[ARA08] M. Arab, & al. "Experimental Investigations of Trench Field Stop IGBT under Repetitive Short-Circuits Operations", Power Electronics Specialists Conference, 2008. PESC 2008. 15-19 June 2008, page(s): 4355-4360.

[ARN92] JACQUES ARNOULD et PIERRE MERLE, *Dispositifs de l'électronique de puissance*, tome 1, Hermès, 1992.

[AZO11] T. Azoui, P. Tounsi, P. Dupuy, L. Guillot, J. M. Dorkel 2011. "3D Electro-thermal modelling of bonding and metallization ageing effects for reliability improvement of power MOSFETs", Microelectronics Reliability,vol. 51, no. 9-11, p. 1943-1947.

[BAL96] B. JAYANT BALIGA, "Power semiconductor devices", PWS publishing company, 1996.

[BAL08] B.J. Baliga, Fundamentals of power semiconductor devices, Springer, 2008.

[BOU07] M. Bouarroudj, & al. "Degradation behavior of 600 V–200 A IGBT modules under power cycling and high temperature environment conditions", Microelectronics Reliability 47 (2007) p.1719–1724.

[BOU08] M. Bouarroudj-Berkani, "Etude de la fatigue thermo-mécanique de modules électroniques de puissance en ambiance de températures élevées pour des applications de traction de véhicules électriques et hybrides". Thèse ENS Cachan, Octobre 2008.

[BON06] M. Bonnet and A. Frangi. "Analyse des solides déformables par la méthode des éléments finis". Les éditions de l'Ecole Polytechnique, 2006.

[BUD97] I. Budihardjo, P.O. Lauritzen et H. Alan MantoothA, "Performances Requirements for Power MOSFET Models", IEEE Transactions on Power Electronics, tome 12, no 1, p. 36–45, Janvier 1997.

[CAN73] C. Canali, et al., “Spin-Orbit Effect in the Si Valence Band”. Physical Review Letters, 1973. **31**(8): p. 536. 7.

[CED] CEDIP, *Photometrey Form*, user manual. Paris.

[CIA01] M. Ciappa, “Some Reliability Aspects of IGBT Modules for High Power Applications”, Ph.D. dissertation, Swiss Federal Institute of Technology in Zurich 2001.

[CIA02a] M. Ciappa, “Selected failure mechanisms of modern power modules”, Microelectronics Reliability, Vol.42, n°4-5, pp.653-667, April-May 2002.

[CIA02b] M. Ciappa, F. Carbonagni, P. Cova, W. Fichtner, “A novel thermomechanics-based lifetime prediction model for cycle fatigue faillure mechanisms in power semiconductors”, Microelectronics reliability, Vol. 42, pp. 1653-1658, 2002.

[COQ99] G. Coquery, R. Lallemand and al. “Reliability improvement of the soldering thermal fatigue with alsic technology on traction high power igbt modules”. In EPE. Lausanne, 1999.

[COV98] P.Cova and F.Fantini, “On the effect of power cycling stress on IGBT modules”, Microelectronics Reliability, Vol.38, Issues 6-8,pp. 1347-1352, June 1998.

[DC019] CEDIP*, Titanium user manual*, DC019U-A, Paris.

[DEM87] G. Demoment. “Déconvolution des signaux”. Cours à l'Ecole Supérieure d'Electricité, Gif-sur-Yvette, 1987.

[DET04] Th. Detzel, M. Glavanovics, K. Weber, “Analysis of wire bond and metallization degradation mechanisms in DMOS power transistors stressed under thermal overload conditions”, Microelectronics Reliability vol.44,pp 1485-1490, 2004.

[DEV89] R. Develay. “Données numériques sur l’aluminium non allié” . M443, Technique de l’ingénieur 10 Avril 1989.

[DIA12] H. DIA. “ Contribution à la modélisation électrothermique: Elaboration d'un modèle électrique thermosensible du transistor MOS de puissance ”. Thèse doctorat, Institut National des Sciences Appliquées de Toulouse (INSA Toulouse), 2011.

[DUP06] L. Dupont, Z. Khatir, S. Lefebvre, S. Bontemps, “Effects of metallization thickness of ceramic substrates on the reliability of power assemblies under high temperature cycling”, Microelectronics Reliability, vol. 46, pp. 1766–1771, 2006.

[DUP10] L. Dupont, J.L. Blanchard, R. Lallemand, G. Coquery, J.M. Morelle, G. Blondel, B. Rouleau, “Experimental and numerical results correlation during extreme use of power MOSFET designed for avalanche functional mode”, Microelectronics Reliability. 50 (2010) 1804–1809.

[ELO05] E. Florentin, L. Gallimard, J.P. Pelle, P. Rougeot, “Adaptive meshing for local quality of FE stresses”. Engineering Computations. Vol 22. Num 1/2. Pages 149-164. 2005.

[HAM99] A. Hamidi, N. Beck and al. “Reliability and lifetime evaluation of different wire bonding technologies for high power igbt modules”. Microelectronics Reliability, volume 39(6-7): page 1153, 1158 1999.

[HEI84] G. Heinig, K. Rost “Algebraic methods for Toeplitz-like matrices and operators”, Birkhäuser Verlag, Bâle, 1984.

[HER97] E. Herr, T. Frey and al. “Substrate to base solder joint reliability in high power igbt modules”. Microelectronics Reliability, volume 37(10/11): pages 1719_1722, 1997.

[IDE02] J. Idier. “Approche bayésiennes pour les problèmes inverses”, Hermès - Lavoisier.2002.

[INF] www.infineon.com.

[INF10] Infineon, SPW47N60C3, “CoolMOS Power Transistor”. 2010.

[KIM08] H.H Kim “Thermal transient characteristics of die attach in high power LED PKG”, Microelectronics Reliability 48 (2008) 445–454.

[KHA10] Z. Khatir. Polycopié de cours, Master 2 PIE, “Intégration de puissance”. Décembre 2010.

[KRE05] J-C.Krencker, J-B.Kammerer, Y. Herve et L. Hebrard. “Simulation et modélisation électrothermiques dans l’environnement CADENCE” , 2005.

[LAG] LAGREE (P.-Y.). “Le coefficient d’échange, son importance dans les transferts thermiques”.

[LAV09] Lavin A., Weiss Y., Durand F., Freeman W. "Understanding and evaluating blind deconvolution algorithms", Technical Report, MIT-CSAIL-TR-2009-014, 2009.

[LEF04] S. Lefebvre et F. Miserey, "Composants à semi-conducteur pour l'électronique de puissance". Lavoisier. Septembre 2004. [LIN07] R. Linderman, T Brunschwiler, B. Smith and B. Michel “High-Performance Thermal Interface Technology Overview”, 13th International Workshop on Thermal Investigation of ICs and systems (THERMINIC), pp. 129-134, Hungray, Sptember 2007.

[LOG60] Logan, R.A. and A.J. Peters, “Impurity Effects upon Mobility in Silicon”. Journal of Applied Physics, 1960. **31**(1): p. 122-124.8.

[LOM04] S. Lombardo, F. Palumbo, J-H. Stathis, B.P. Linder, K.L. Pey and C.H. Tung, “Breakdown transient in ultra-thin gate oxynitrides”, Integrate Circuit Design and Technology, ICICDT’04, International Conference on, pp. 355-362, 2004.

[LOR99] L. Lorenz, G. Deboy, A. Knapp and M. März. “Coolmos “A new milestone in high voltage power mos”. In ISPSD 99, pages 3_10. Toronto (Canada), 1999.

[LOR04] Leo Lorenz, Gerald Deboy and Ilia Zverev. “Matched pair of coolmos transistor with sic-schottky diode - advantages in application”. IEEE transaction on Industry Applications volume 40(5) : pages 1265_1272, September-October 2004.

[LUT08] J. Lutz, T. Herrmann, M. Feller, R. Bayerer, T. Licht, Raed Amro, “Power cycling induced failure mechanisms in the viewpoint of rough temperature environment”, CIPS, 2008.

[MAL01] Maldague X. “Theory and practice of infrared technology for Nondestructive Testing”, John Wiley, New-York, 2001.

[MCC98] P. McCluskey, D. Das and al. “Packaging of power electronics for high temperature applications”. Advancing Microelectronics, volume Jan/Fev : pages 19-24, 1998.

[MD01] A. Mohammad-Djafari. "Problèmes inverses". Cours du DEA Automatique et traitement de Signal - Ecole Supérieure d'Electricité - Laboratoire des Signaux et Systèmes, 2001.

[MER96] F. MERIENNE, JAMES ROUDET et JEAN-LUC SCHANEN, “Switching Disturbance due to Source Inductance for a power MOSFET: Analysis and Solutions ”, in «Proceedings of the 1996 Power Electronics Specialists Conference », tome 2, p. 1743–1747, juin 1996.

[MIT58] E.H. MITCHELL, W.H. PUTLEY, Proc.Phy.Soc. Lond.A72, 193, 1958.

[MIT99] G. Mitic, R. Beinert, et al., "Reliability of AlN Substrates and their Solder Joints in IGBT Power Modules", Microelectronics Reliability, Vol. 39, 1999, pages : 1159-1164.

[MOR54] F.J. Morin, and J.P. Maita, “Electrical Properties of Silicon Containing Arsenic and Boron”. Physical Review, 1954. **96**(1): p. 28. 9.

[MOU14] J. Moussodji. "Caractérisation et modélisation électro-thermique distribuée d'une puce IGBT- application aux effets du vieillissement de la métallisation d'émetteur". Thèse ENS Cachan IFSTTAR, Avril 2014.

[NOR73] P. Norton, T. Braggins, and H. Levinstein, “Impurity and Lattice Scattering Parame-ters as Determined from Hall and Mobility Analysis in n-Type Silicon”. Physical Re-view B, 1973. **8**(12): p. 5632.

[OTT75] G. Ottaviani, et al. “Hole drift velocity in silicon”. Physical Review B, 1975. **12**(8): p. 3318.

[OUS13] J-P. Oustin, thèse “Etude du comportement au vieillissement des interfaces thermiques pour modules électroniques de puissance dédiés à des applications transports”. IFSTTAR, ENS de Cachan, 21 Juin 2013.

[PAR10] A. Parret-Fréaud, C. Rey, P. Gosselet, F. Feyel, “Fast estimation of discretization error for FE problems solved by domain decomposition”. Computer Methods in Applied Mechanics & Engineering. Vol 199. Num 49-52. Pages 3315-3323. 2010 DOI.

[PIE10] S. Pietranico, " Analyse de matériaux pour la modélisation des mécanismes de défaillance dans les modules électroniques de puissance ", Thèse de doctorat, ENS de Cachan, 2010.

[RAI04] S. Rainieri, F. Bozzoli, G. Pagliarini. "Wiener filtering technique applied to thermographic data reduction intended for the estimation of plate fins performance".Experimental Thermal and Fluid Science 28 (2004) 179–183.

[REN03] M.Rencz, “New possibilities in the thermal evaluation, offered by transient testing”, Microelectronics Journal 34 (2003) 171–177.

[REN04] M.Rencz, V. Székely, “Structure function evaluation of stacked dies”, 20th IEEE SEMI-THERM Symposium.2004.

[SAL06] M.Salleras, J. Palacin, G. Carles, et S. Marco, "Difficulties on the estimation of the thermal structure fonction from noisy thermal impedance transients", in 7th International Conference on the Thermal, Mechanical and Multiphysics Simulation and Experiments in Micro-Electronics and Macro-Systems, 2006. EuroSime 2006, 2006, p. 1-7.

[SCH03] A. Schubert, et al, “Fatigue Life Models of SnAgCu and SnPb Solder Joints Evaluated by Experiements and Simulations,” 53rd ECTC 2003, pp. 603-610, 2003.

[SME11] V. Smet, F. Forest, J. Huselstein, F. Richardeau, Z. Khatir, S. Lefebvre and M. Berkani, “Ageing and Failure Modes of IGBT Modules in High Temperature Power Cycling”, Industrial Electronics, IEEE Transactions on, vol. 58, no. 10, pp. 4931-4941, October 2011.

[SME12] V. Smet. & al. “ Evaluation of Vce Monitoring as a Real-Time Method to Estimate Ageing of Bond Wire-IGBT Modules Stressed by Power Cycling“, IEEE Transaction on Industrial Electronics, 11April 2012.

[SZE97] V. Székely, “A new evaluation method of thermal transient measurement results”, Microelectronics Journal 28 (1997) 277-292.

[TIE13] T. Nguyen, " Instrumentation électronique et diagnostic de modules de puissance à semi-conducteur", Thèse de doctorat, ECOLE NORMALE SUPERIEURE DE CACHAN.2013.

[WIL99] Williams T. "The optical transfer function of imaging Systems". IOP publishingLtd, 1999, ISBN 0-07503-0599-1.

[WON99] W. Wondrak, “Physical Limits and Lifetime Limitations of Semiconductor Devices at High Temperatures”, Microelectronics Reliability, Vol. 39, 6-7, June-July 1999b, pages : 1113-1120.

[WÜN96] S. Wünsche, “Simulator Coupling for Electro-Thermal Simulation of Integrated Circuits”. (Theminic‘96, International Workshop on Thermal Investigations of IC‘s and Microstructures). p.93, (1996). *Budapest, Hungary.*

[WÜN97] S. Wünsche, “Simulator Coupling for Electro-Thermal Simulation of Integrated Circuits”. IEEE Transactions on very large scale integration (VLSY) systems, Vol. 5, No. 3, SPETMEMBER 1997.

[YAN06] S.C. Yang, “Density effect on mixing and segregation processes in a vibrated binary granular mixture”, Powder Technology 164 (2006) 65–74.

[ZSE 81] S.M. Zse, “Physics of Semiconductor Devices”, Wiley-Interscience; 2nd edition, 1981.

Résumé

Contribution à l'étude de l'effet du vieillissement de modules de puissance sur leur comportement électrothermique

Les travaux présentés dans cette thèse se focalisent sur l'étude de l'effet de dégradations des composants de puissance, plus particulièrement au niveau de l'environnement proche des puces (métallisations, connexions, brasures puces/DCB), sur le comportement électrique et thermique des puces ainsi que de leur assemblage. Pour ce faire nous avons cherché à étudier la répartition des courants et des températures à la surface de la puce à l'aide d'un modèle électrothermique 2D distribué. Nous avons aussi évalué l'effet de la dégradation des brasures dans le volume de l'assemblage, à l'aide cette fois d'un modèle thermique relié à la constitution de l'assemblage.

La première partie de cette thèse consiste à mettre en place un modèle électrothermique distribué de puce MOSFET, qui tient compte à la fois du caractère distribué de la dissipation de la puissance et du couplage électrothermique en régime transitoire. Ce modèle électrothermique s'appuie sur un modèle électrique aux variables d'états et un modèle thermique par éléments finis couplé au modèle électrique. Les modèles électriques et thermiques ont été développés respectivement sous Matlab et sous CAST3M, et le couplage des deux modèles a été fait sous Simulink.

Dans une deuxième partie, pour la validation des résultats des températures et pour l'analyse de l'effet du vieillissement et des dégradations (sur la distribution et la dynamique de température de la surface supérieure de la puce), une méthodologie de mesure rapide de température et un banc expérimental pour thermographie infrarouge ont été mis en place. Les difficultés rencontrées lors des mesures thermiques IR sous variation rapide de la température nous ont poussé à envisager d'autres méthodes d'analyse thermique.

Enfin, nous avons cherché à évaluer la réponse impulsionnelle du composant testé en estimant, par des simulations thermiques, la fonction de transfert dans le domaine fréquentiel à l'aide du logiciel COMSOL Multiphysics. Nous avons également étudié la pertinence de modèles RC équivalents (réseau RC de Cauer). Ces modèles ont ensuite été utilisés pour rendre compte de différents modes de dégradation notamment cette fois au niveau des couches de brasures entre puce et DCB et entre DCB et semelle.

Mots clef : Modules de puissance à semi-conducteur, Vieillissement, Métallisation, Modélisation électrothermique, Court-circuit, Distribution de courant et de température, Problème inverse, Caméra IR, Réseaux de Cauer.

Abstract

Contribution to the study of the effect of ageing of the power modules on their electrothermal behavior

The work presented in this thesis focus on the study of the effect of degradation of power components, especially at the near environment of chips (metallization, connections, solder chips / DCB), on the electrical and thermal behavior of the chips and their assembly. As a consequence, we studied the distribution of currents and temperatures on the chip surface with a 2D electrothermal distributed model. We also evaluated the effect of solder degradation in the volume of the assembly.

Firstly, we developed an electrothermal distributed model of the MOSFET chip, which takes into account both the distributed power dissipation and the electrothermal coupling transient. This electrothermal model is based on an electrical model of state variables and thermal finite element model coupled to the electric model. Electrical and thermal models were developed respectively in Matlab and CAST3M whereas the two models coupling was done in Simulink .

In the second part, to validate the results of temperatures and to analyze the effect of ageing and degradation on the distribution and dynamics of temperature of the upper surface of the chip, methodology rapid temperature measurement and an experimental bench for infrared thermography were established. The difficulties encountered in IR thermal measurements with rapid temperature change led us to consider other thermal analysis methods.

Eventually, we assessed the impulse response of the tested component by estimating with thermal simulations, the transfer function in the frequency domain using the COMSOL Multiphysics software. Moreover we evaluated the relevance of RC equivalent models (RC Cauer network). These models were then used to account for different modes of degradation this time especially on the solder layer between the chip and DCB and between the DCB and sole.

Keywords: Power Modules semiconductor, Ageing, Metallization, electrothermal modeling, Short Circuit, Power and temperature distribution, inverse problem, IR Camera, Cauer networks.