THESE DE DOCTORAT

DE L'ECOLE NORMALE SUPERIEURE DE CACHAN

Présentée par

Monsieur Slim HRIGUA

Pour obtenir le grade de

DOCTEUR DE L'ECOLE NORMALE SUPERIEURE DE CACHAN

Domaine :

ELECTRONIQUE-ELECTROTECHNIQUE-AUTOMATIQUE

Sujet de la thèse :

Contribution à l'élaboration de modèles précis et à faible coût de calcul pour l'électronique de puissance et la CEM

Thèse présentée et soutenue à Cachan le 30 janvier 2014 devant le jury composé de :

Bruno ALLARD	Professeur (INSA Lyon)	Rapporteur
Jean-Luc SCHANEN	Professeur (INP Grenoble)	Rapporteur
Nadir IDIR	Professeur (Univ-Lille1)	Examinateur
Enrico VIALARDI	Industriel (Cedrat)	Invité
Xavier BUNLON	Industriel (Renault)	Invité
François COSTA	Professeur (Univ-Paris12)	Directeur de thèse
Bertrand REVOL	Maître de Conférences (ENS Cachan)	Co-encadrant
Cyrille GAUTIER	Maître de Conférences (IUT-Ville d'Avray)	Co-encadrant

Laboratoire SATIE
ENS CACHAN/CNRS/UMR 8029
61, avenue du Président Wilson, 94230 Cachan Cedex (France)

REMERCIEMENTS

Les travaux exposés dans ce mémoire ont été réalisés à l'École Normale Supérieure de Cachan dans le laboratoire SATIE (Systèmes et Applications des Technologies de l'Information et de l'Énergie).

Tout d'abord, je remercie Monsieur Pascal LARZABAL, directeur du SATIE, de m'avoir accueilli au sein du laboratoire.

Je tiens à exprimer ma profonde gratitude à François COSTA pour avoir dirigé et encadré mes recherches. Je tiens aussi à remercier Bertrand REVOL et Cyrille GAUTIER d'avoir co-encadré mon travail de thèse.

J'adresse mes remerciements les plus respectueux aux membres du jury qui m'ont fait l'honneur de participer à ma soutenance de thèse.

Je tiens à remercier l'ensemble des chercheurs, doctorants et personnels du SATIE qui ont participé directement ou indirectement à l'accomplissement de ce travail.

Merci à ma famille, en particulier à mes parents. Je tiens à présenter mes reconnaissances et mes remerciements à mon épouse Nadia. Je te remercie de ne jamais m'abandonner malgré tout, ma merveilleuse femme.

Résumé :

La compatibilité électromagnétique (CEM) est l'une des contraintes majeures de la conception des structures de l'électronique de puissance. Pour le cas des convertisseurs statiques, la commutation des semi-conducteurs et leurs interactions avec les éléments parasites liés à l'environnement sont la source principale des perturbations conduites. Cette interaction ne cesse d'augmenter notamment avec l'industrialisation des nouvelles générations de semi-conducteurs à grand gap qui deviennent de plus en plus impressionnantes grâces à leurs faibles pertes en commutation et à leur rapidité croissante. Malheureusement, l'étude de ces perturbations est souvent considérée comme le dernier obstacle à la commercialisation et elle n'est pas prise comme contrainte de conception. L'estimation *a priori* de ces perturbations par la simulation peut permettre un gain considérable tant sur le plan économique que sur le temps de traitement. Dans ce mémoire, nous mettons l'accent sur les modèles de composants semi-conducteurs et leurs effets sur les perturbations conduites dans les convertisseurs statiques. Cette étude mettra aussi en évidence les problèmes liés aux simulations temporelles ou fréquentielles et l'utilité de chacune. Ensuite, nous proposons des modèles pour le MOSFET et pour la diode Shottky en technologie carbure de silicium et nous analysons l'influence de leurs paramètres sur les perturbations conduites dans un circuit de hacheur. Nous exposons aussi une approche permettant d'obtenir des temps de simulation plus raisonnables en introduisant le principe de contrôle des signaux parasites et des cycles de fonctionnement. Finalement, nous introduisons une nouvelle méthode de description des commutations par des sources équivalentes. Nous montrons qu'il est possible à partir de l'étude de la loi de commande de proposer une méthode de synthèse d'une cellule de commutation permettant de reconstruire ses grandeurs électriques de sortie.

Mots clés :

Semi-conducteurs, Convertisseurs de puissance, Compatibilité électromagnétique, Modélisation.

Abstract :

Electromagnetic compatibility (EMC) is one of the major constraints involved in the design of power electronics structures. In the case of static power converters, the switching of semiconductors and their interactions with the parasitic elements related to the environment are the main source of conducted disturbances. This interaction is increasing especially with the industrialization of new generations of wide band gap semiconductors that become increasingly impressive thanks to their low switching losses and their rapidity. Unfortunately, the study of the disturbances is often considered as the last obstacle to the marketing and it is not taken as a design constraint. An early estimation of these disturbances by simulation can provide a reduction in processing time and a considerable economic gain. In this manuscript, we focus on semiconductors models and their effects on conducted interference in static converters. This study will also reveal problems related to time or frequency simulations and usefulness of each one. Then, we propose models for silicon-carbide MOSFET and Schottky diode and we analyze the influence of their parameters on the conducted disturbances in a chopper circuit. We also expose an approach to obtain more reasonable simulation time by controlling parasitic signals and operating cycles. Finally, we introduce a new method to describe switching's by using equivalent sources. We show that by studying the command law, it is possible to propose a synthesizing method of a switching cell able to rebuild its electrical outputs.

Keywords :

Semiconductors, Power converters, Electromagnetic compatibility, Modeling.

SOMMAIRE

INTRODUCTION GENERALE……..…..13

CHAPITRE I

ETAT DE L'ART : LE PROTOTYPAGE VIRTUEL ET LES EXIGENCES D'UNE ETUDE EN CEM CONDUITE DANS LES CONVERTISSEURS STATIQUES

I. INTRODUCTION 21

II. MODELISATION DES SOURCES D'EMISSION POUR L'ANALYSE DES PERTURBATIONS CONDUITES 22

II.1 Aperçus sur les principales méthodes directes et leurs limitations pour la simulation CEM .. 22

II.1.1 Principes de modélisation 23

II.1.2 Importance de la modélisation des générateurs de perturbation pour la simulation CEM 26

II.2 Limitations des méthodes indirectes (simulation temporelle) 29

III. APERÇUS SUR LA MODELISATION DES SEMI-CONDUCTEURS ET LES EXIGENCES DE LA SIMULATION CEM 31

III.1 Semi-conducteurs à large bande interdite en électronique de puissance : 32

III.2 Paramètres pertinents pour la simulation CEM 39

III.2.1 Critère de choix des outils d'analyse CEM 39

III.2.2 Effet de la non-linéarité sur l'interprétation des résultats d'un point de vue CEM 40

IV. CONCLUSION 49

I. INTRODUCTION 55

II. EXIGENCES POUR LA MODELISATION HAUTE FREQUENCE DES COMPOSANTS 55

II.1 Les courants HF dans une cellule de commutation 56

II.2 Rôle des semi-conducteurs 60

II.3 Interprétation de l'effet des phases transitoires et la notion de modèle HF 63

II.4 Outil de modélisation 66

III. MODELE DE SEMI-CONDUCTEURS POUR L'ETUDE CEM 67

III.1 Modélisation du MOSFET SiC CMF20120D 67

III.1.1 Caractéristiques statiques 67

III.1.2 Comportement dynamique du MOSFET 72

III.2 Diode Schottky C2D20120D 75

IV. ESTIMATION DES COURANTS PARASITES : VALIDATION EXPERIMENTALE 77

V. SIMULATION CEM CONTROLE ET REDUCTION DES COUTS DE CALCUL..... 84

V.1 Principe et hypothèse..... 84

V.2 Notion de modèles contrôlés 85

V.3 Précision et gain de temps 88

V.4 Discussion sur l'utilité du contrôle d'un point de vue conception a priori 92

V.5 Discussion sur quelques applications..... 94

VI. CONCLUSION 95

I. INTRODUCTION..... 99

II. PRINCIPE DE DEVELOPPEMENT DES SOURCES PILOTEES..... 99

II.1 Analyse des commutations en vue de la commande..... 100

II.1.1 Séquençage de la commutation à la fermeture..... 102

II.1.2 Séquençage de la commutation à l'ouverture..... 103

II.2 Construction d'un signal trapézoïdal : Réponses du MOSFET..... 103

II.3 Reconstruction de la réponse en tension..... 105

III. VERS DES SOURCES EQUIVALENTES DE COURANT PLUS PRECISES..... 108

III.1 Courant dans la cellule de commutation 108

III.2 Quelques effets secondaires de la commutation du courant et vérification expérimentale 112

IV. VERS LE DEVELOPPEMENT DE BLOCS EQUIVALENTS POUR LA SIMULATION TEMPORELLE..... 118

IV.1 Bloc équivalent de la cellule de commutation en VHDL-AMS..... 118

IV.2 Validation expérimentale 121

IV.3 Comparaison de deux méthodes de simulation dans le cas de la présence d'un RSIL en entrée de la structure..... 124

V. PERSPECTIVES : VERS UN BANC DE CARACTERISATION DES COMMUTATIONS ET DES PERTURBATIONS CONDUITES 129

VI. CONCLUSION 133

CONCLUSION GENERALE……..137

BIBLIOGRAPHIE……..……..…..143

ANNEXES……...……...…155

INTRODUCTION GENERALE

La baisse des coûts de l'électronique et l'intégration de plus en plus importante de fonctions dans les circuits d'électronique de puissance font que les étapes de conception imposent l'utilisation de techniques de simulation requérant une bonne précision avec des temps de calcul acceptables. Par ailleurs, la conception doit prendre en compte toutes les contraintes (fonctionnelles, thermiques, économiques) y compris celle de la CEM et permettre le prototypage virtuel, c.à.d. une simulation numérique crédible du système avant sa réalisation pratique.

Toutefois, l'introduction de la contrainte de CEM lors de l'étape de conception de circuits d'électronique de puissance n'est pas encore suffisamment abordée ni maîtrisée dans les flots de conception pratiqués actuellement.

Nous proposons dans le cadre de cette thèse d'étudier et de développer des outils et des méthodes dédiées à la conception des circuits d'électronique de puissance vis-à-vis des différentes contraintes physiques et particulièrement celles liées à la CEM avec l'idée centrale de **modéliser les sources de perturbations internes** des convertisseurs statiques avec une grande précision tout en minimisant autant que faire se peut les coûts de calculs. A cet effet, différentes approches seront abordées : modèles temporel puis fréquentiel. Les deux domaines étant d'intérêt, soit pour caractériser finement les commutations, soit pour prédire les spectres fréquentiels des sources d'émissions conduites.

Il est bien connu que les commutations des semi-conducteurs et leurs interactions avec les éléments parasites de la cellule de commutation et plus généralement avec tout son environnement (source d'entrée, charge, connectique, etc..) sont la source principale des perturbations conduites dans les convertisseurs électroniques de puissance. Le développement de méthodes simples, précises et rapides pour reconstruire **les sources de perturbations** constitue un défi majeur pour les concepteurs. Les travaux présentés dans ce mémoire sont donc focalisés sur ces objectifs ; nous avons volontairement fait le choix d'étudier des structures de conversion réduites à la cellule de commutation car l'objectif ici est centré sur les sources et non sur les couplages ou les chemins de propagation. En effet, on ne peut espérer obtenir une représentation crédible des perturbations conduites (et/ou rayonnées) si, à la base, les sources sont incorrectement modélisées. Les aspects propagatifs font l'objet de travaux maintenant bien maîtrisés par plusieurs équipes de recherche (G2ELab par exemple pour la modélisation de la connectique et des liaisons, des composants magnétiques, AMPERE pour les couplages par mutuelle inductance, etc..).

Le premier chapitre est une présentation du contexte de l'étude. Nous décrirons les différentes techniques de modélisation et de simulation des perturbations conduites dans les convertisseurs de puissance. Nous discuterons les limitations des différentes méthodes de modélisation et nous verrons lesquelles sont les mieux adaptées pour les études CEM. Nous ferons un aperçu sur quelques technologies de semi-conducteurs et nous discuterons l'efficacité des outils utilisés pour les modéliser comme des sources d'émission pour les perturbations conduites.

Ceci nous permettra de contribuer dans le chapitre II à l'élaboration de modèles temporels associés à un simulateur « circuit » (SIMPLORER®, Portunus®), bien maîtrisés en nombre de paramètres et valables sur une plage fréquentielle suffisante pour l'étude de la CEM. Nous introduisons alors la nouvelle notion de **simulation contrôlée** capable de réduire les coûts de simulations grâce à l'utilisation du langage de description VHDL-AMS. Les résultats obtenus sont confrontés avec succès à des expérimentations faites dans les mêmes conditions.

Dans le dernier chapitre, nous nous intéresserons à la synthèse des sources de perturbation sous la forme de blocs fonctionnels dans le domaine fréquentiel via l'usage de **fonctions de transfert**. L'objectif est de décrire le comportement d'une cellule de commutation par des sources équivalentes de courant et de tension capables de reproduire les formes d'ondes complexes des grandeurs perturbatrices. Nous proposerons ces sources sous la forme d'un bloc équivalent pour reproduire les grandeurs d'entrée/sortie de la cellule à l'origine des perturbations conduites. Une première forme de modèle est proposée dans un environnement MATLAB® permettant une très grande précision avec un temps de calcul minimal mais nécessitant une mise en équation assez complexe : cette technique est réservée à des configurations spécifiques où l'environnement est bien connu (impédances de propagation, couplages,..).

Dans un second temps, nous avons transposé cette technique de modélisation dans le langage VHDL AMS afin de la rendre compatible avec les outils classiques de simulation « circuit » mais en acceptant de dégrader légèrement la précision. Plusieurs mesures viennent corroborer la pertinence de la méthodologie et des différents modèles proposés.

Enfin, un prototype a été développé dans le cadre de cette thèse parallèlement aux travaux de modélisation, il servira comme banc de validation pour les futures études de modélisation en CEM des semi-conducteurs de différentes technologies : Si, SiC, GaN.

CHAPITRE I

ETAT DE L'ART : LE PROTOTYPAGE VIRTUEL ET LES EXIGENCES D'UNE ETUDE EN CEM CONDUITE DANS LES CONVERTISSEURS STATIQUES

I. Introduction

La conception de convertisseurs de puissance fait intervenir plusieurs contraintes physiques de natures différentes (températures, induction des matériaux magnétiques, densité de courant,…). Dans le cas des contraintes liées à la CEM, leur introduction lors de la conception des circuits de l'électronique de puissance n'était pas correctement maîtrisée et elle était toujours considérée comme une épreuve que subit le prototype réel avant la fabrication série. Cette démarche reste très coûteuse spécialement pour le cas de l'analyse CEM.

Depuis quelques années, de grands efforts ont été mis en place pour minimiser le recours à des prototypes réels en favorisant le prototypage virtuel. Ces efforts ne cessent d'augmenter spécialement avec l'évolution des technologies utilisées pour la réalisation des convertisseurs statiques d'électronique de puissance. Ceci est dû aux performances des nouvelles générations des semi-conducteurs qui deviennent de plus en plus impressionnantes grâce à leurs faibles pertes en commutation liées à leur rapidité croissante. Ce dernier critère représente la cause principale des interférences électromagnétiques qui, par effet d'interaction des dv/dt et des di/dt avec les différents éléments parasites du circuit, n'en devient que plus critique. Les niveaux élevés des harmoniques résultantes des grandeurs électriques commutées peuvent généralement être déterminés par des simulations temporelles. Cette reconstruction exige nécessairement des modèles précis des semi-conducteurs et une schématisation détaillée des éléments parasites du convertisseur.

À cette phase, plusieurs contraintes s'imposent sur la façon d'aborder le problème et sur les critères de choix (méthode, modèles et paramètres). En fait, lorsqu'on parle du prototypage virtuel pour la CEM, l'objectif final reste d'avoir une estimation correcte et *a priori* des perturbations sans recours aux mesures parfois délicates. Cette notion est aussi valable pour les paramètres des modèles utilisés et pour les éléments parasites associés au placement et au comportement intrinsèque des composants. Ceci nous mène à conclure qu'il est nécessaire de bien maîtriser le choix de la méthode de modélisation, des modèles de composants et des paramètres qui définissent le système puisque l'augmentation non étudiée des paramètres mène à une mauvaise analyse des phénomènes physiques et ainsi à une conception erronée.

Dans l'étude qui va suivre, nous allons rappeler les principales méthodes appliquées pour l'étude CEM des convertisseurs statiques. Ceci nous permettra de présenter les contraintes de la mise en œuvre de ces méthodes et de nous situer dans la problématique de modélisation des perturbations électromagnétiques conduites en électronique de puissance.

II. Modélisation des sources d'émission pour l'analyse des perturbations conduites

La conversion statique d'énergie électrique est basée sur le principe de commutation des semi-conducteurs. L'évolution technologique de ces derniers a permis un fort accroissement des fréquences de commutation, la réduction des temps transitoires et un fonctionnement à des puissances élevées. Toutefois ces nouvelles spécifications trouvent leur limitation dans les fortes contraintes CEM qu'ils occasionnent. Ces derniers sont le résultat d'une association entre la forte variation de tension et de courant au sein du circuit électrique et les divers modes de couplages parasites propres à la structure.

Plusieurs efforts ont été mis en place pour développer des outils de simulation permettant une meilleure reconstruction des émissions conduites dans les convertisseurs statiques de puissance. Le but de cette première partie sera de citer les principales méthodes de traitement et de présenter les contraintes de leur mise en œuvre.

II.1 Aperçus sur les principales méthodes directes et leurs limitations pour la simulation CEM

Dans tous les travaux de conception des structures de puissance, les premières étapes sont généralement dédiées aux semi-conducteurs qui forment par leur association la brique élémentaire communément appelée « cellule de commutation ». Ces dernières sont considérées comme les principales sources d'émission. Dans l'objectif de modéliser ces sources, il est bien évident de choisir l'approche de modélisation qui s'adapte avec la méthode de calcul. Pour le cas des méthodes directes (domaine fréquentiel), tout passe par une étape de linéarisation du convertisseur. En effet, étant donné les différentes phases de fonctionnement du convertisseur, il reste par nature un dispositif non-linéaire et la détermination des grandeurs de type circuit dans le domaine fréquentiel ne peut se faire qu'à l'aide d'éléments constants. En conclusion, le remplacement des composants actifs en utilisant la théorie des circuits linéaires impose la linéarisation de la structure.

Plusieurs travaux antécédents ont détaillé les différents outils de simulation fréquentielle actuels [1], [2]. L'objectif de ces méthodes est d'approcher le spectre des signaux perturbateurs par application de différentes techniques de modélisation. En général, ces techniques ont le point commun d'aller vers une linéarisation du comportement des sources de perturbation en les remplaçant par des générateurs ou des modèles circuits équivalents exploitables dans le domaine fréquentiel.

II.1.1 Principes de modélisation

Contrairement à la simulation temporelle, l'attention principale n'est pas vraiment orientée vers la technologie des interrupteurs mais plutôt vers le comportement de la cellule de commutation. Une des méthodes les plus utilisées est basée sur le principe de modélisation des sources de perturbations [3], [4]. La figure I-1 illustre d'une façon simplifiée cette approche de modélisation.

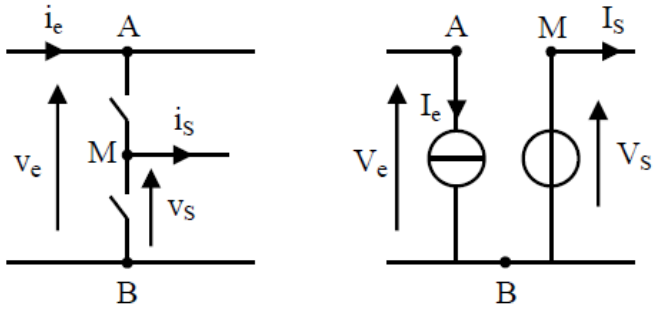


Figure I-1 Modélisation de la cellule de commutation par des générateurs équivalents [4]

Les générateurs V_s et I_e représentent les sources de perturbations. Le modèle équivalent de la cellule de commutation peut être associé aux éléments parasites et aux imperfections des composants qui seront représentés par des impédances localisées. Ainsi, on peut parler d'un modèle CEM équivalent à la cellule de commutation (figure I-2) [3].

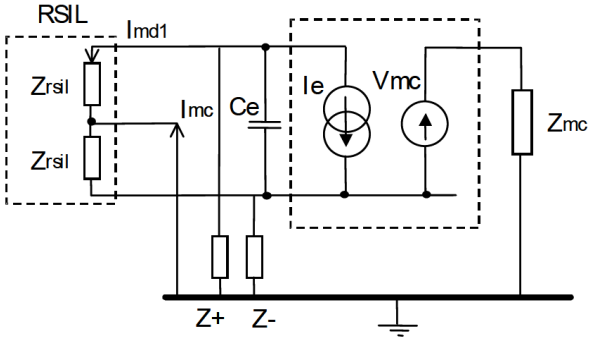


Figure I-2 Modèle CEM de la cellule de commutation par source équivalentes et couplages localisés [3]

En matière de conception, l'hypothèse de découplage de mode de cette démarche permet de se focaliser séparément sur le mode différentiel et le mode commun et sur leur réseau d'impédances localisées. Une étude plus complète de cette approche a été effectuée pour le cas d'une structure composée de plusieurs cellules de commutation (figure I-3) [5]. En rappelant que les composants semi-conducteurs utilisés pour ces études sont de technologie silicium, la figure I-4 montre que les résultats issus de cette étude sont très acceptables mais restent limités en termes de domaine de validité fréquentiel. Ceci est dû à la définition fréquentielle simplifiée des générateurs utilisés et d'autre part au comportement fortement non-linéaire des interrupteurs qui influence le spectre des perturbations vers les hautes fréquences [4].

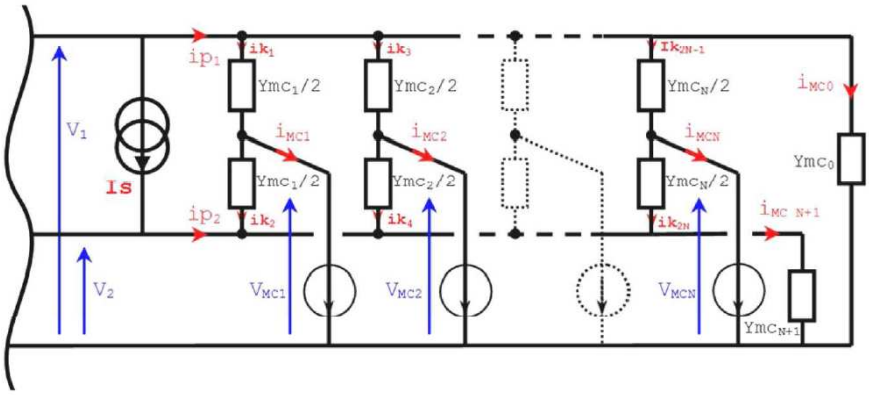


Figure I-3 Modélisation en MC et en MD de l'association de N cellules de commutation à un même bus continus [5]

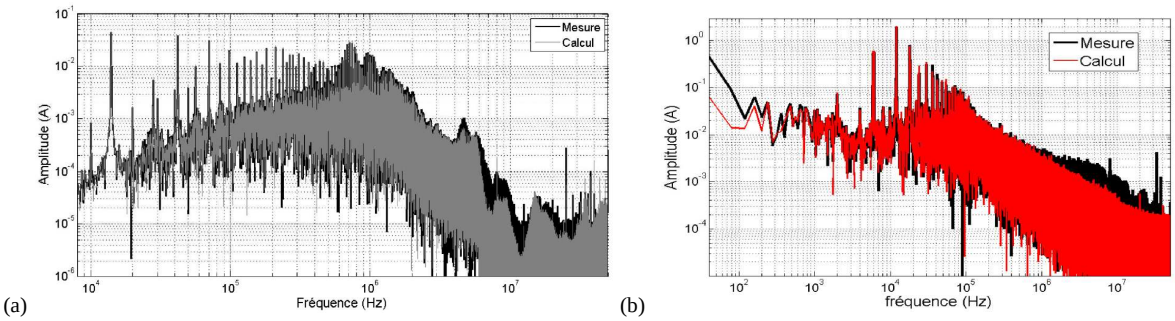


Figure I-4 Spectre des courants (a) MC et (b) MD mesurés et calculés [5]

Les problèmes CEM des convertisseurs statiques peuvent être abordés par une autre vision plus généralisée de la structure. En fait, par rapport à la méthode précédente basée sur le développement de modèles CEM pour la cellule de commutation avec une localisation des sources de perturbations au sein de la structure, une approche basée sur une caractérisation type « boite noire » a été appliquée afin d'aller plus loin dans la compacité du modèle et

d'éviter toutes les complexités de localisation et d'étude des sources réelles de perturbations [6]. En fait, le but de cette approche est de retranscrire la signature spectrale du prototype réel en utilisant un modèle constitué de trois impédances et de deux sources de courants qui sont renseignés suivant un protocole de mesure spécifique. Cette méthode montre des résultats acceptables (figure I-5a) mais moins satisfaisants que la première méthode. La traduction globalisée du problème a fait que cette approche est très dépendante du point de fonctionnement, très sensible aux variations des éléments parasites intrinsèques de la structure et non adaptée pour les études de prédiction *a priori*. D'autre part, la figure I-5b a montré que l'application de cette méthode pour des cas plus complexes peut amplifier la marge d'erreur entre le spectre mesuré et reconstruit.

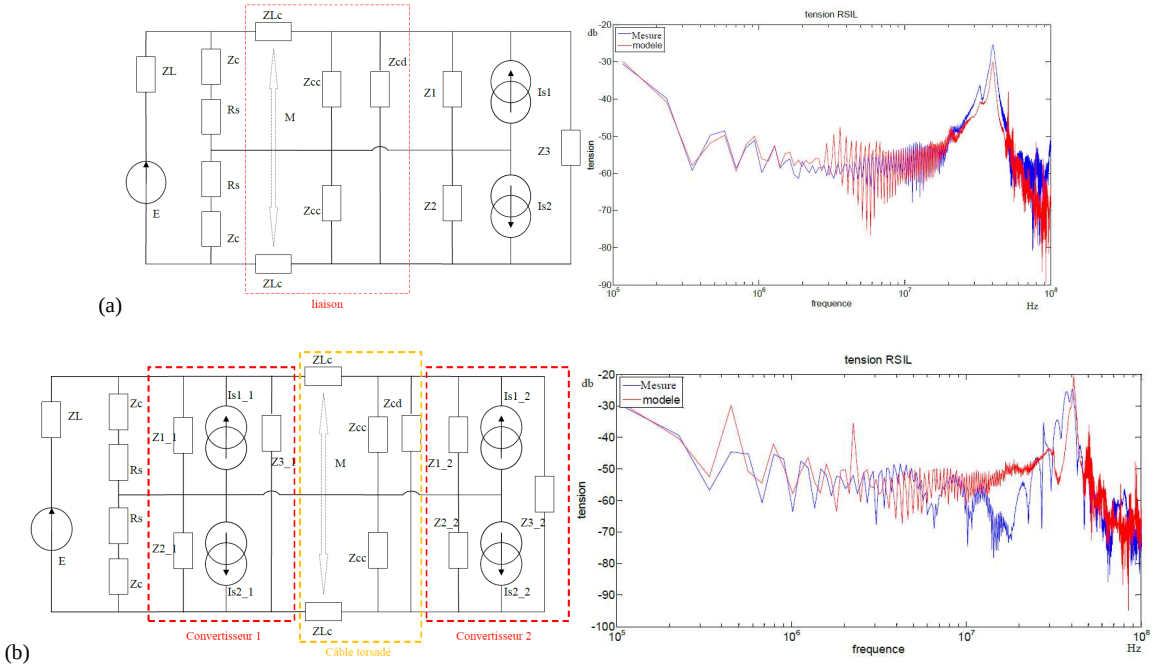


Figure I-5 Comparaison des tensions RSIL mesurées et prédites (a) cas d'un convertisseur (b) cas de deux convertisseurs [6]

Les approches de traitement direct sont trop diverses [1], [7] et peuvent demander plusieurs étapes de caractérisation ce qui tend à les écarter des méthodes *a priori*. On peut conclure des deux méthodes évoquées précédemment que la généralisation de l'étude des sources de perturbation et des éléments parasites de la structure vers la notion d'une boîte empirique équivalente peut dégrader la précision des analyses. Ceci nous pousse à donner plus d'intérêt à l'étude des sources de perturbation et aux chemins de propagation.

II.1.2 Importance de la modélisation des générateurs de perturbation pour la simulation CEM

Il est bien connu que les fronts de commutation des grandeurs électriques mesurées au niveau de la cellule de commutation sont loin d'avoir la forme rectangulaire. Ceci est dû à plusieurs facteurs comme le comportement fortement non-linéaire des composants semi-conducteurs et à l'imperfection des éléments passifs et de la connectique. En pratique, les réponses des modèles de générateurs traduisant les signaux de puissance au sein d'une cellule sont représentées par une forme de trapézoïdale. Cette forme d'onde simplifiée est caractérisée par un temps de montée, un temps de descente et une période de découpage. Ces termes déterminent l'enveloppe du spectre et mettent en évidence l'étendue spectrale du signal (figure I-6). Plus les temps de commutation sont faibles, plus le spectre est étendu vers les hautes fréquences et plus le couplage entre l'environnement et la source de perturbation devient critique [8], [4]. Physiquement, les phases de transition ne sont jamais aussi brutales et la dérivée ne peut subir cette discontinuité.

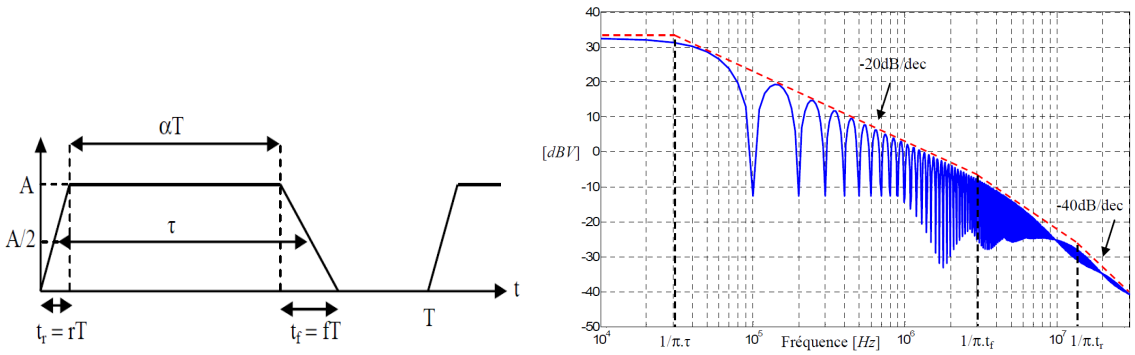


Figure I-6 Contenu spectral d'une onde trapézoïdale dissymétrique [4]

La figure 7 illustre l'effet de la convolution du trapèze avec un créneau afin d'obtenir des formes d'ondes plus adoucies et qui se traduit dans le domaine fréquentiel par une décroissance plus rapide.

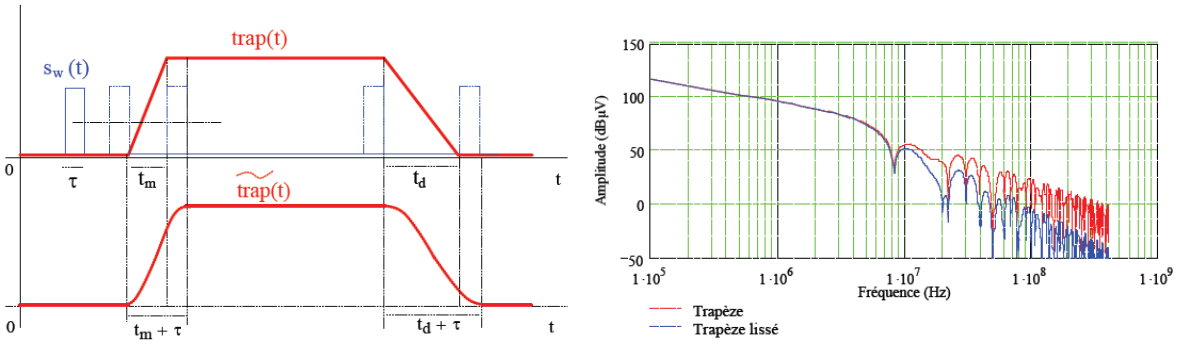


Figure I-7 Effet du lissage sur la signature spectrale [1]

L'approche de reconstruction des fronts par fonction de convolution a été plus poussée [9] afin d'apporter plus du réalisme aux sources. Comme le montre la figure I-8, l'idée appliquée consiste à reconstruire un signal trapézoïdal asymétrique par convolution entre deux fonctions infiniment dérivables SW_{id1} et SW_{id2} avec deux fonctions différentes $\beta_1(t)$ et $\beta_2(t)$ ce qui a permis la reconstruction d'un trapèze à différentes pentes.

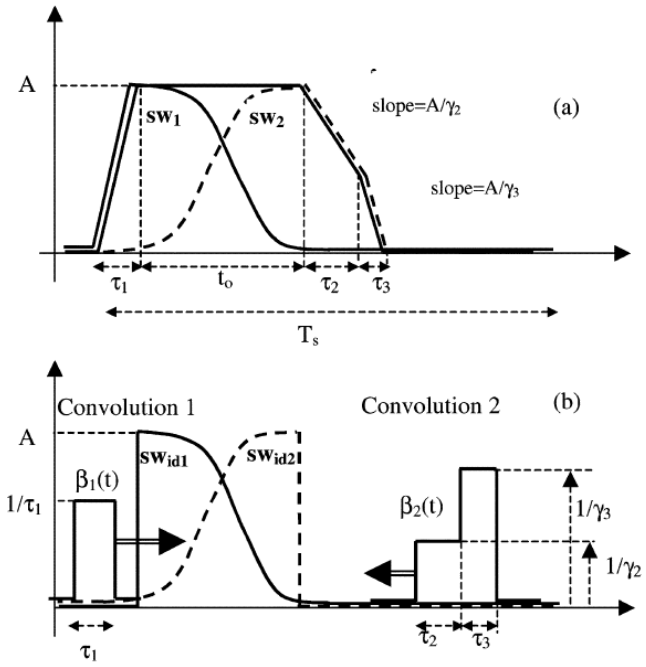


Figure I-8 (a) Signal trapézoïdal à trois pentes (b) Méthode de décomposition [9]

L'application de cette notion de décomposition suivant deux fonctions de convolution différentes à chaque commutation a été utilisée pour reconstruire la tension aux bornes du transistor [2]. La figure I-9 montre un exemple de l'application de cette approche pour reconstruire l'allure de la tension lors de l'ouverture du transistor.

Par identification entre la figure I-8 et la figure I-9, la fonction de convolution $\beta_1(t)$ a été remplacée par $fc_{OFF}(t)$. Dans le but de s'approcher le plus possible de la réalité, la fonction de convolution utilisée ne se résume plus à une porte mais elle est aussi suivie par un cosinus amorti. Le produit de convolution associé à l'ouverture du transistor (figure I-9) permet la reconstruction de la tension $V_{DS\text{-}OFF}$ exprimée par l'équation *Eq. I-1*. Les paramètres de l'expression analytique $fc_{OFF}(t)$ ont été déduits à partir de la mesure. Les valeurs des capacités qui font partie des paramètres de renseignement, ont été ajustées de manière à ce que les résultats soient les plus proches de la mesure.

$$V_{DS\text{-}OFF}(t) = V_{DC} \cdot f_{m\text{-}OFF}(t-\tau_1) * fc_{OFF}(t) \qquad \textit{Eq. I-1}$$

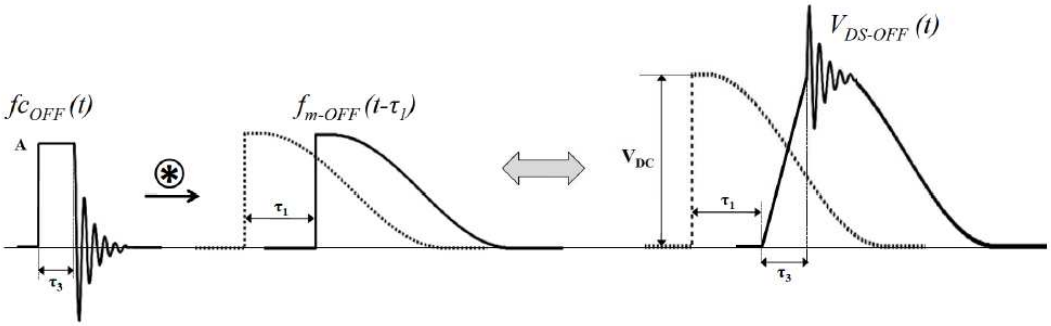


Figure I-9 Représentation de la construction de $V_{DS\text{-}OFF}$

Comme le montre la figure I-10, la représentation fréquentielle de la tension V_{DS} totale reconstruite par fonctions de convolution donne des résultats assez satisfaisants. Ces résultats prouvent la faisabilité de l'approche proposée.

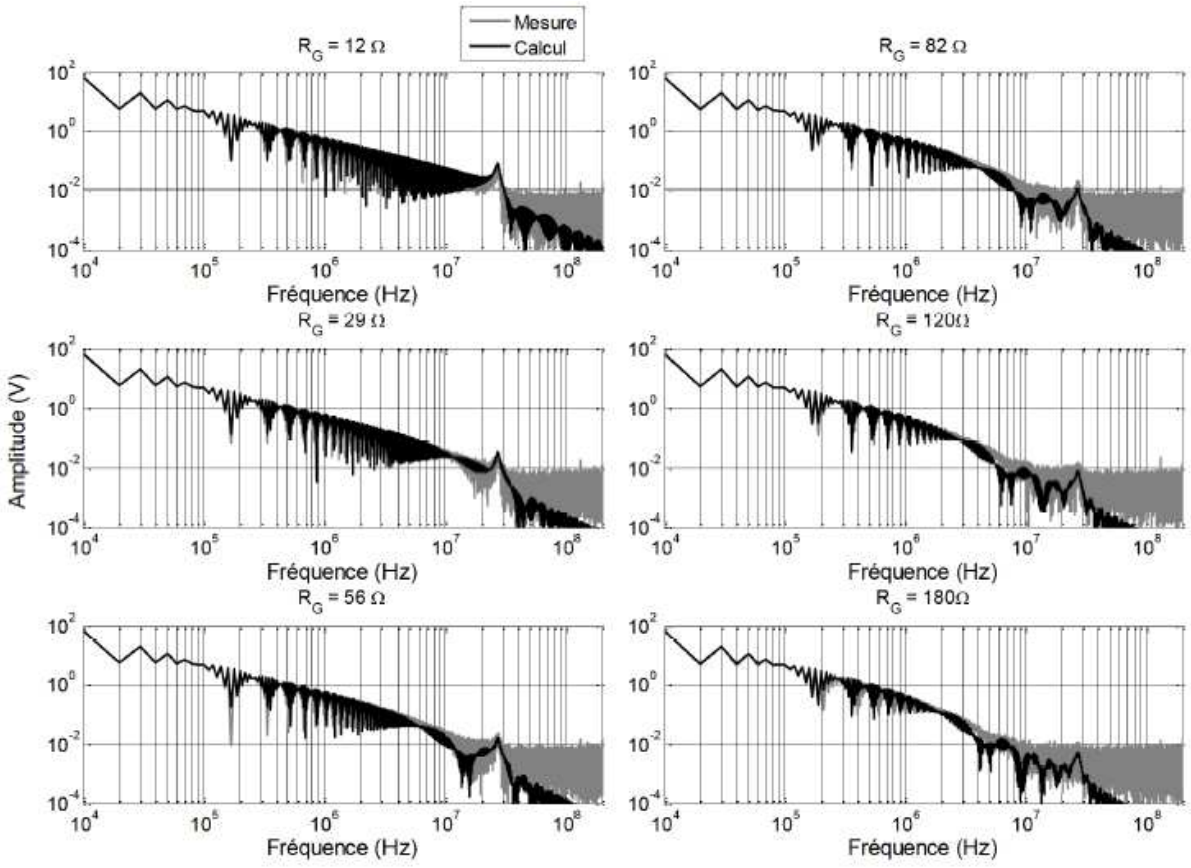


Figure I-10 Comparaison dans le domaine fréquentiel des tensions V_{DS} mesurées et calculées

Bien que ces études aient été faites pour un seul point de fonctionnement et que les paramètres caractéristiques de la fonction de convolution ont été ajustés manuellement,

l'avantage majeur de cette méthode reste sa capacité à rendre compte du comportement de la cellule tout en s'affranchissant de la non-linéarité intrinsèque des semi-conducteurs. D'un point de vue plus général, cet avantage est un problème en lui-même. En fait, pour toutes les méthodes évoquées, la linéarisation du fonctionnement reste une étape indispensable pour pouvoir traiter le problème. Ainsi, le changement de point de fonctionnement affectera directement et avec une logique non-linéaire les grandeurs intrinsèques du semi-conducteur. Ceci rendra nécessaire de disposer d'un modèle dynamique HF représentatif des sources de perturbations capable d'être renseigné *a priori*, valable pour une bande de fréquence suffisante pour l'étude CEM et assez robuste pour plusieurs points de fonctionnement.

II.2 Limitations des méthodes indirectes (simulation temporelle)

Il s'agit d'un autre outil bien adapté pour la simulation fonctionnelle des systèmes de puissance et extensible pour l'analyse CEM en électronique de puissance puisqu'il offre l'avantage d'intégrer la finesse des différents éléments du circuit (actifs et passifs). Les résultats des simulations temporelles sont obtenus sans séparation des modes de propagation tout en offrant la possibilité de représenter les phénomènes non-linéaires. Évidemment, la justesse et la finesse des résultats dépendent de la précision des modèles implémentés dans le simulateur et en seconds lieux du pas de simulation ce qui rend cette méthode trop couteuse en temps de calcul.

Des logiciels tels que PSpice®, SABER® ou SIMPLORER® sont parmi les logiciels les plus connus et les plus utilisés par l'industrie. L'avantage de ces logiciels de type circuit c'est qu'ils sont optimisés pour le calcul des circuits électriques et qu'ils offrent de nombreux modèles de composants de puissance. L'utilisation de ce genre de logiciels semble adaptée à la simulation orientée CEM en électronique de puissance. Leur plus grand avantage est la bibliothèque des modèles de composants qui peuvent satisfaire le rendu souhaité pour la reconstruction des commutations. Ceci n'empêche pas que d'autres logiciels comme MATLAB®-Simulink, qui est un outil optimisé pour le calcul matriciel, peuvent aussi envisager la simulation des convertisseurs statiques d'un point de vue CEM. En fait, bien qu'il ne propose pas de modèles dédiés à la simulation électrique comme dans les logiciels cités précédemment, la puissance de son module de simulation (Simulink) et le développement de nouvelles toolbox dédiées au domaine du génie électrique rendent son utilisation pour la simulation CEM envisageable [10].

Nous avons vu dans la section précédente un aperçu sur les différents niveaux d'approches utilisées pour élaborer des générateurs équivalents et leurs limites sur la plage fréquentielle. Par analogie, en connaissant maintenant l'importance des modèles de sources équivalentes sur la signature CEM, une attention systématique et primordiale doit être donnée aux composants discrets pour les logiciels de simulation de type circuit.

En réalité, le comportement fortement non-linéaire des semi-conducteurs les rend difficilement modélisables. Cette complexité est croissante suivant plusieurs facteurs comme la géométrie interne des composants, la technique de fabrication et les propriétés physiques des matériaux utilisés. Par exemple, par rapport à la simulation CEM, une simulation fonctionnelle d'une structure d'électronique de puissance qui ne tient pas compte de la non-linéarité des capacités intrinsèques des interrupteurs (niveau basique d'un modèle) peut garantir des résultats très satisfaisants, ce qui ne serait plus le cas si on voulait analyser les harmoniques dans ce système (vision HF du circuit).

Des études récentes ont pu confirmer l'existence de contraintes qui peuvent limiter l'utilisation des modèles prédéfinis dans les simulateurs pour des études spécifiques comme l'étude de la signature CEM des convertisseurs statiques. Des travaux de modélisation d'un convertisseur à l'aide du logiciel Saber® [11] ont montré qu'un modèle du MOSFET issue de la bibliothèque Saber® était incapable de rendre des commutations à des fréquences supérieures à 500 kHz. En outre, la comparaison entre les spectres de perturbations conduites mesurées et simulées a prouvé la limitation de la plage de validité du modèle et qu'il n'est pas adapté pour la simulation CEM.

Si on part sur l'hypothèse qu'un modèle est capable de satisfaire un niveau de précision permettant la simulation CEM, des études de sensibilité des paramètres ont été menées sur des modèles SPICE® de MOSFET [12], [13]. Il en ressort que les spectres des courants de mode commun ont une dépendance forte à quelques paramètres. On peut conclure de cette étude qu'un modèle disposant d'un grand nombre de paramètres pour prendre en considération la majorité les phénomènes physiques internes ne mène pas systématiquement vers un modèle bien adapté pour la simulation CEM. Un modèle bien maîtrisé et précis au niveau du renseignement des paramètres sera donc mieux adapté.

Alors, face à toutes ces exigences que demande l'analyse CEM, quel niveau de complexité devons-nous apporter à un modèle ? Dans la perspective de répondre à cette question, nous

allons essayer de définir brièvement les structures des semi-conducteurs et de donner une vue globale sur leurs modèles.

III. Aperçus sur la modélisation des semi-conducteurs et les exigences de la simulation CEM

Le but du prototypage virtuel est de repousser le plus possible le recours à des protocoles de mesure et d'essayer de se limiter aux résultats des simulations. Afin d'obtenir la meilleure précision possible, les modèles employés doivent décrire finement les phénomènes qui apparaissent lors des commutations. Il s'avère aussi que quelques principes de modélisation des composants actifs peuvent contredire les notions de la reconstruction *a priori*. En fait il existe plusieurs façons d'analyser le comportement des semi-conducteurs classifiables sous deux catégories; la modélisation physique et la modélisation comportementale. Le modèle physique est établi suivant les équations locales de la physique, il est renseigné par des paramètres liés à sa géométrie interne et aux propriétés physiques des matériaux (figure I-11). Plusieurs travaux ont adopté cette méthode de modélisation et les modèles développés montrent un bon niveau de précision par rapport à la mesure [14], [15], [16]. Le nombre important des paramètres physiques à renseigner rend la manipulation de ces modèles très délicate. Malheureusement, les fabricants de ces composants sont très discrets et l'identification de ces paramètres demande des procédures d'extraction spécifiques à chaque composant, un équipement spécial et de l'expertise [17], [18]. Tout ça nous mène vers des études supplémentaires qui demandent plusieurs étapes de caractérisation expérimentale ce qui ne convient pas avec les objectifs de la simulation *a priori*.

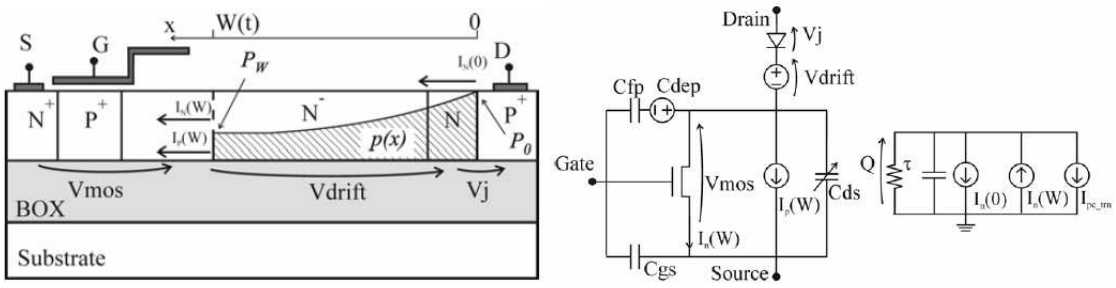


Figure I-11 Exemple d'un modèle latérale de l'IGBT (Insulated Gate Bipolar Transistor) basé sur une interprétation physique [19]

En ce qui concerne le modèle comportemental, le principe de modélisation est basé sur des analogies physiques et ils sont généralement définis par des structures électriques équivalentes (figure I-12). Leur mise en œuvre est souvent plus simple que celle des modèles

physiques puisqu'ils font appel à un nombre limité de paramètres [10]. Dans l'objectif d'une identification *a priori* de ces paramètres, ce type de modèle semble mieux convenir à la simulation orientée CEM des convertisseurs statiques.

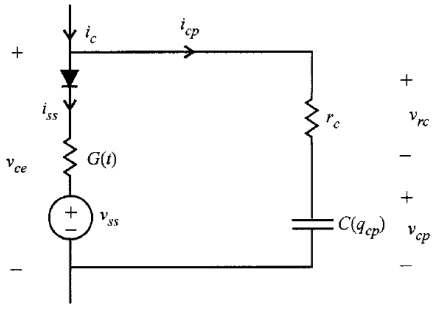


Figure I-12 Modèle comportemental de l'IGBT [20]

III.1 Semi-conducteurs à large bande interdite en électronique de puissance :

Bien que le silicium soit le matériau le plus exploité et maîtrisé dans les applications de commutation, les composants de puissance en silicium présentent des limitations physiques face aux exigences actuelles en matière de tenue en tension, fréquence de commutation, température de fonctionnement et densité de courant. Le développement des semi-conducteurs à grand gap est une des voies les plus prometteuses pour répondre à ces nouvelles exigences. Le diamant et le GaN (nitrure de gallium) sont parmi les semi-conducteurs les plus attractifs mais ils manquent de maturité technologique notamment pour les applications d'électronique de puissance [21]. Cette contrainte semble bien franchie avec les semi-conducteurs en carbure de silicium (SiC) qui ont permis de réaliser une gamme assez large de composants de puissance [22].

La bande interdite du SiC est largement supérieure à celle du Si (tableau I-1). Cette propriété les rend plus favorables au niveau de la tenue en tension, de la stabilité thermique et de l'intégration. De plus, grâce à l'épaisseur réduite de la région de drift des composants SiC, la charge stockée et la résistance à l'état passant deviennent plus faibles ce qui entraine systématiquement une amélioration des performances en commutation et de faibles pertes en conduction.

Matériau	E_g à 300 K (eV)	μ_N ($cm^2/V \cdot s$)	μ_P ($cm^2/V \cdot s$)	V_{sat} (cm/s)	E_c (V/cm)	λ ($W/cm \cdot K$)	ϵ_r
Si	1,12 (i)	1 450	450	10^7	3×10^5	1,3	11
GaAs	1,4 (d)	8 500	400	2×10^7	4×10^5	0,54	12
3C – SiC	2,3 (i)	1 000	45	$2,5 \times 10^7$	2×10^6	5	9,6
6H – SiC	2,9 (i)	415	90	2×10^7	$2,5 \times 10^6$	5	9,7
4H – SiC	3,2 (i)	950	115	2×10^7	3×10^6	5	10
GaN	3,39 (d)	1 000	350	2×10^7	5×10^6	1,3	8,9
GaP	2,26 (i)	250	150		10^7	1,1	11
C	5,6 (i)	2 200	1 800	3×10^7	$5,6 \times 10^7$	20	5,7

E_g largeur de bande interdite. μ_N et μ_P mobilités des porteurs N et P. V_{sat} vitesse de saturation des porteurs. E_c champ de claquage. λ conductivité thermique. (d) gap direct, (i) gap indirect. ϵ_r permittivité relative.

Tableau I-1 Propriétés physiques de différents matériaux semi-conducteurs pour les composants de puissance [23]

Les produits commercialisés en technologie SiC sont les diodes Schottky, les JFET et dernièrement les MOSFET. Parmi les interrupteurs réalisés, le transistor JFET-SiC est le composant le plus maîtrisé académiquement vu qu'ils demeurent un sujet d'investigations conséquentes [24], [25]. Pour mieux connaitre le mécanisme de fonctionnement des composants semi-conducteurs, nous allons essayer de définir d'une façon générale les structures dans lesquelles ils sont utilisés.

- Les redresseurs

En termes de structure, les diodes (figure I-13) sont les plus simples semi-conducteurs. Ceci explique le fait qu'elles sont toujours les premières concernées par toutes innovations technologiques. Les premières diodes fabriquées en technologie SiC sont des diodes à barrière de Schottky (SBD). Avec la maîtrise de la technologie SiC, les calibres en courant et en tension des diodes SBD récentes ont augmenté pour atteindre 30 A et 1200 V. Ces diodes unipolaires présentent l'avantage d'avoir une rapidité de commutation très élevée mais elles possèdent des courants de fuite importants. Pour les forts calibres, leurs courants de fuite se dégradent vite et les pertes en conduction deviennent considérables. Dans ce cas, bien qu'elle ne soit pas assez développée en technologie SiC, la diode PIN reste la plus intéressante même en technologie silicium. Le faible courant de fuite de cette dernière n'empêche pas qu'elle présente l'inconvénient des charges stockées qui peut devenir très critique pour les pertes en commutation.

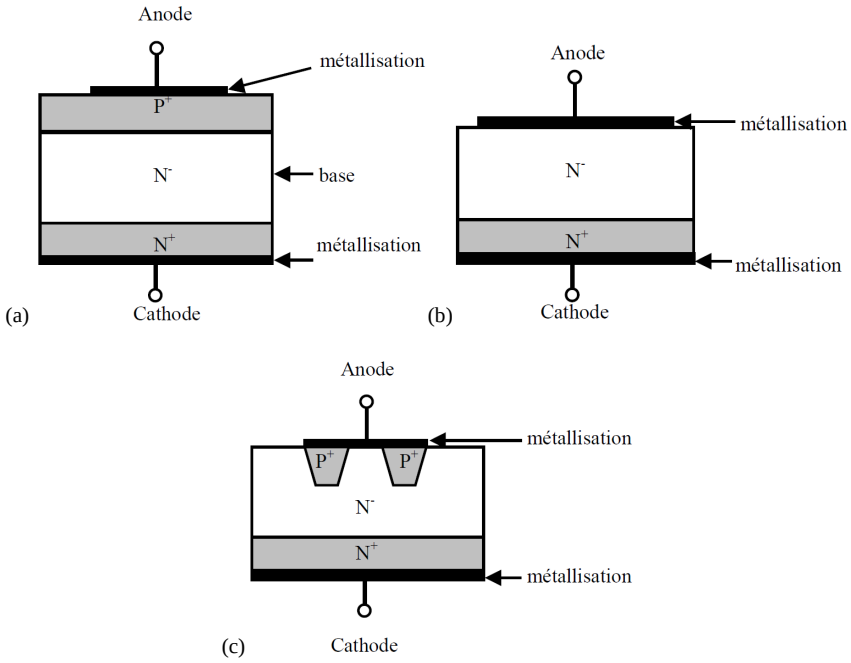


Figure I-13 Structure des diodes de puissance (a) PIN (b) Schottky SBD (c) Schottky JBS/MPS [26]

Ces limitations ont conduit à développer la diode Schottky à jonction PN immergée (JBS/MPS) qui combine les avantages de la diode SBD et la diode PN. Cette nouvelle génération a permis d'une part la réduction des courants de fuites et de la chute de tension à l'état passant (figure I-14) et d'éviter les pertes élevées de commutation dues au recouvrement inverse [27], [28].

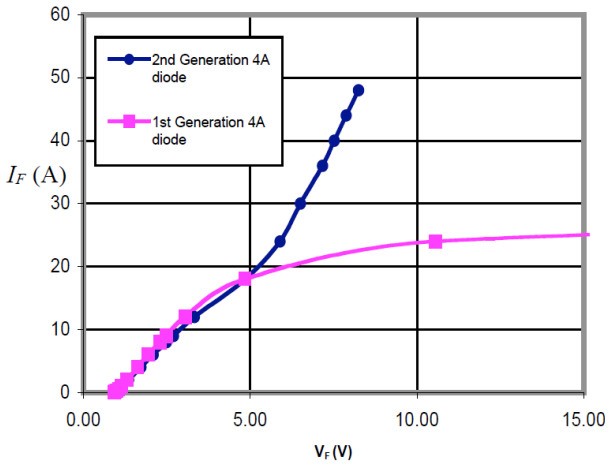


Figure I-14 Comparaison des caractéristiques directes de la diode (SBD/1ère gén) avec la diode (JBS/2ème gén) [29]

- <u>Les interrupteurs FET</u>

Le JFET et récemment le MOSFET sont les deux interrupteurs de puissance commercialisés en technologie SiC. Ils possèdent plusieurs avantages similaires, à savoir une

aptitude à commuter rapidement et une impédance d'entrée élevée (commande en tension). Étant des composants unipolaires, la différence entre les deux technologies réside dans le principe du contrôle du courant de drain. En effet pour le JFET, la polarisation de la jonction grille-source permet le contrôle du courant par modulation de la largeur de la ZCE (Zone de Charge d'Espace). Suivant la répartition des couches internes du composant [30], [31] et le mode de fonctionnement (Normally On, Normally Off, Quasi On) [24] les caractéristiques statiques et dynamiques du composant peuvent varier considérablement [32] ce qui peut affecter l'allure du courant du canal et les caractéristiques non-linéaires des capacités intrinsèques. La figure I-15 localise l'emplacement du canal et des différentes capacités du JFET.

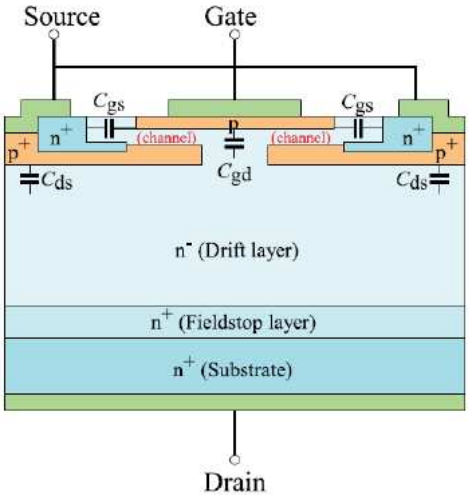


Figure I-15 Géométrie interne d'un JFET [27]

Comme le JFET, le MOSFET fonctionne entre deux états; passant et bloqué. La différence est que la commande n'est plus effectuée par le principe de pincement mais par l'absence ou l'existence du canal d'inversion. L'allure du courant qui parcourt ce canal dépend de la tension de commande appliquée sur la grille [33]. La figure I-16 montre la répartition des capacités intrinsèques du composant. À l'état passant, le MOSFET est généralement modélisé par une seule résistance R_{on} qui peut entrainer une chute de tension assez élevée pour les forts courants.

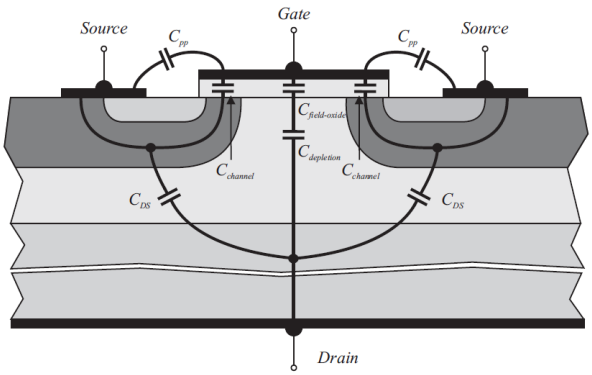


Figure I-16 Schématisation de la structure interne du MOSFET [34]

La figure I-17 montre un modèle simplifié du MOSFET qui schématise les capacités intrinsèques, la diode de structure, le canal et quelques éléments parasites liés à la connectique. Cette schématisation peut être valable pour des composants Si [35] ou SiC et ne montre pas l'effet des paramètres physiques du matériau sur les caractéristiques du MOSFET.

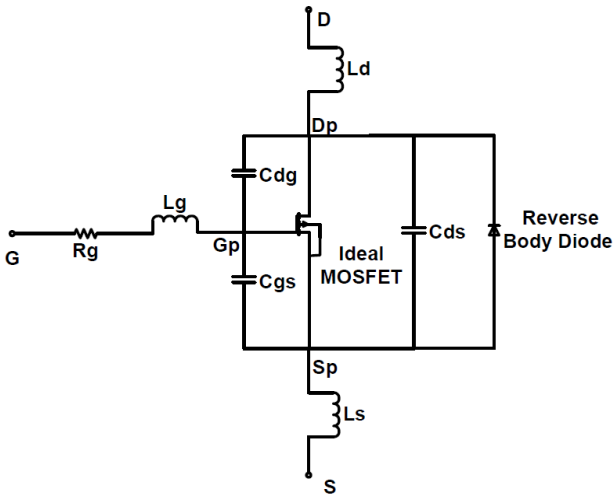


Figure I-17 Modèle général du MOSFET [36]

Des études comparatives entre le silicium et le carbure de silicium [27] ont montré que plusieurs limitations peuvent être surmontées grâce aux nouvelles propriétés du SiC. Pour le SiC-4H utilisé pour la réalisation des composants, les pertes en commutation et la charge stockée dans la capacité de drain sont théoriquement 70 fois inférieures à celle d'un composant équivalent en Si. De plus, le problème de la forte résistance à l'état passant semble être résolu et il est devenu possible de réaliser des transistors MOSFET avec une tenue en tension de 10 kV. Ceci a été prouvé pratiquement grâce à plusieurs prototypes [37], [38] pour des calibres en courant de 5 A et de 10 A. Le tableau I-2 montre le résumé d'une comparaison

de caractéristiques entre deux MOSFET (Si/ SiC) pour un courant de test de l'ordre de 4,4 A et prouve la supériorité de ce lui fabriqué en SiC.

Paramètres	MOSFET-Si	MOSFET-SiC
V_{DS} (V) (tension à l'état passant)	4	0.48
$P_{conduction}$ (W)	17.6	2.16
I_{DS} (A)	4.4	4.49
R_{ON} (Ω) (résistance à l'état passant)	0.91	0.11
t_r (ns) (temps de montée)	33	22
t_f (ns) (temps de descente)	32	16

Tableau I-2 Comparaison des paramètres électriques du MOSFET-SiC(10A/1200V) avec celles du MOSFET-Si (10A/1000V) [27], [39]

Des problèmes de fiabilité de la couche d'oxyde située au niveau de la grille (faible barrière entre la bande de conduction du SiC et de l'oxyde, instabilité de la tension de seuil…) ont été rencontrés pour les premiers prototypes du MOSFET SiC [40-42]. Ces problèmes semblent être surmontés comme le prouve la commercialisation des nouveaux MOSFET de la société CREE (1200 V, 42 A, boitier TO-247). Les calibres de fonctionnement de ces nouveaux composants les placent comme des concurrents directs de l'IGBT-Si [43], [44].

- Les interrupteurs IGBT

L'association des avantages de la commande MOS et des performances bipolaires ont fait de l'IGBT le leader de l'électronique de puissance pour des applications allant jusqu'à quelques MW avec des fréquences limites de l'ordre de 20 kHz [33]. Selon leurs structures, il existe plusieurs types d'IGBT différents au niveau de leurs performances électriques et de leurs comportements physiques. À titre d'exemple, il est possible de distinguer à la figure I-18 deux technologies de conception fondamentales dites à grille planar et à grille en tranchées. Dans ces deux grandes familles deux types de design de l'anode sont possibles : soit à contrôle d'injection (IGBT-NPT) ou à limitation de charge (IGBT-PT) [45].

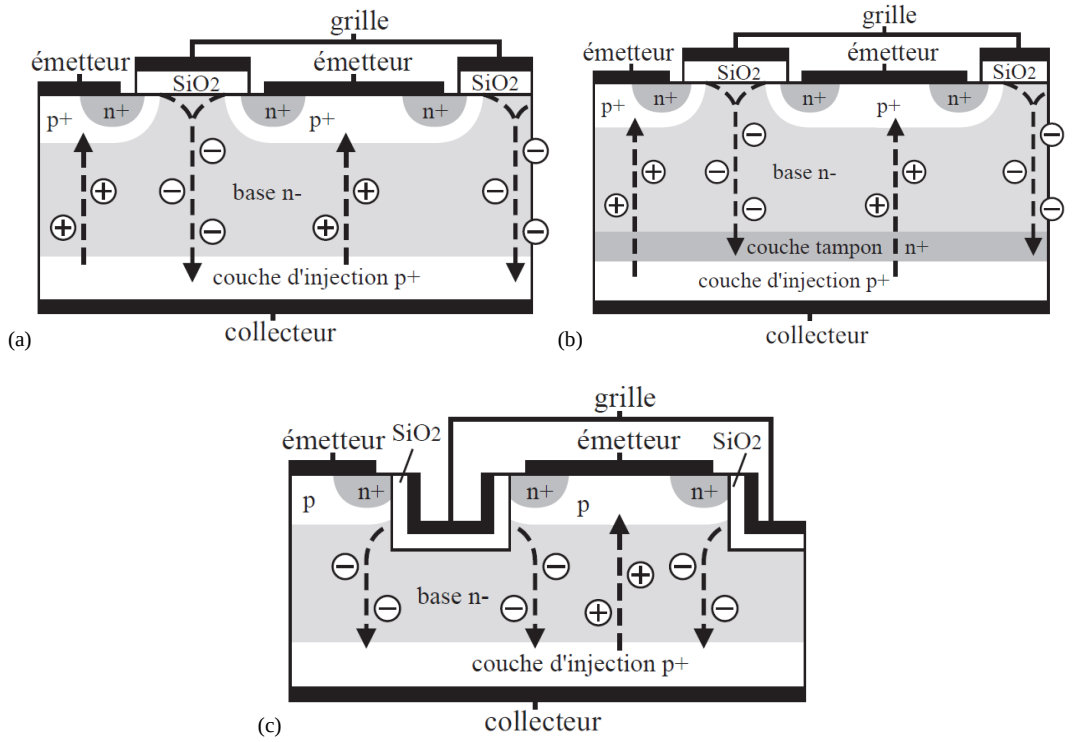


Figure I-18 Coupes verticales: Structure planar ((a) NPT-IGBT (b) PT-IGBT) et (c) Grille en tranchées [75]

Par rapport au MOSFET, la composante bipolaire de l'IGBT fait que le choix entre ces deux composants est dépendant des limites de puissance des composants par rapport à l'application, de la rapidité exigée et des pertes en conduction tolérées. Dans la structure de la figure I-19, on peut reconnaitre au niveau de la base N- l'imbrication d'un transistor bipolaire PNP commandé par le MOSFET. Ce transistor schématise l'effet bipolaire.

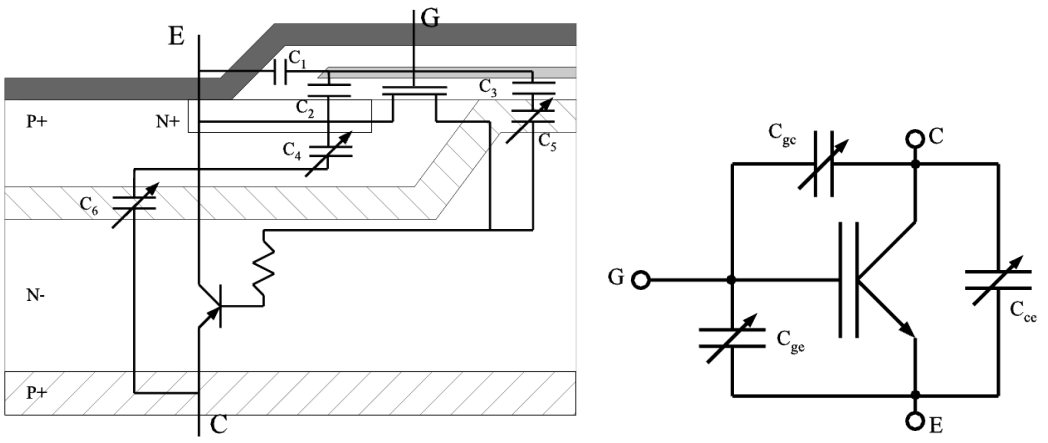


Figure I-19 Superposition du circuit équivalent d'une cellule NPT-IGBT (Gauche) Circuit équivalent simplifié d'une cellule IGBT (Droite) [46]

Même s'il n'est pas encore commercialisé, des études récentes sur des prototypes de l'IGBT en technologie SiC ont montré qu'il se place déjà comme un concurrent face au

MOSFET-SiC et qu'il fait partie des perspectives des fabricants [47], [48]. Dans les parties qui vont suivre, uniquement les semi-conducteurs MOSFET, IGBT et les diodes feront l'objet de nos études.

III.2 Paramètres pertinents pour la simulation CEM

III.2.1 Critère de choix des outils d'analyse CEM

Face aux performances de ces nouvelles générations de semi-conducteurs et aux nouveaux calibres de commutation, plusieurs interrogations commencent à se poser par les concepteurs à propos des outils les plus adaptés pour la simulation CEM. On a remarqué dans les parties précédentes qu'il existe plusieurs points qui peuvent limiter l'intérêt apporté à une méthode d'analyse par rapport à une autre (fréquentielle ou temporelle) et ceci au regard de plusieurs facteurs tels que le niveau de précision demandé (validité fréquentielle), la simplicité et la rapidité de la simulation. Du point de vue de la simulation CEM *a priori*, les points qui peuvent limiter l'utilisation d'une méthode par rapport à une autre sont les suivants :

- Méthode fréquentielle

- Généralement, plusieurs processus de mesure sont nécessaires pour identifier les grandeurs associées aux éléments équivalents (sources équivalentes, impédances équivalentes).

- Une étape de linéarisation d'un dispositif qui est par nature non-linéaire est indispensable. Ceci a comme effet de limiter la validité du modèle développé pour un seul point de fonctionnement.

- La forme trapézoïdale est une forme basique de la source de perturbation. Il n'est pas aisé d'exprimer analytiquement des formes plus compliquées qui tiennent compte de certains phénomènes physiques.

- L'élaboration, la manipulation ou l'adaptation d'un modèle demande un niveau élevé d'expertise et une vision antérieure sur les mécanismes de génération des perturbations.

- Par rapport à la simulation temporelle, les temps de calcul sont plus rapides mais la mise en équation peut devenir très complexe.

- L'élément principal représenté par des sources équivalentes est la cellule de commutation et non les interrupteurs. Cette vision peut être très avantageuse puisqu'elle évite de rentrer dans les détails intrinsèques des composants, mais elle peut aussi devenir insuffisante. Par exemple, la question qui peut se poser est la suivante : Qu'est ce qu'il faudrait changer comme paramètres d'un modèle fréquentiel d'une cellule de commutation si par exemple on change la diode de roue libre de technologie PIN par une autre équivalente de technologie Schottky dans le prototype réel ? Ainsi, la variation d'un seul composant peut exiger pour certain cas de refaire toute l'étude du modèle de la cellule avec les mesures de caractérisation qui lui sont associées.

- Méthode temporelle

- Les temps de calcul sont généralement très longs avec des problèmes de convergence couramment rencontrés (notamment pour la simulation CEM).

- Vu que les modèles proposés par le simulateur ont été développé suivant une contrainte fréquentielle et physique relative aux limites du silicium, la validité de ces modèles pour les nouvelles technologies doit être remise en question.

- Les paramètres des modèles ne sont pas tous donnés par le fabricant. Suivant la complexité du modèle, plusieurs procédures d'extraction s'avèrent nécessaires.

Le choix entre les deux tendances dépend donc de l'application et de l'objectif de l'étude. Si l'objectif est l'analyse fine des régimes transitoires qui apparaissent lors de la commutation des semi-conducteurs, la simulation temporelle semble la plus appropriée puisqu'elle permet de traiter les phénomènes non-linéaires.

III.2.2 Effet de la non-linéarité sur l'interprétation des résultats d'un point de vue CEM

Pour une plage de fonctionnement non définie, tous les phénomènes physiques possèdent un caractère non-linéaire. Pour certaines compositions physiques soumises à des contraintes bien définies (fonctionnement au voisinage d'un point d'équilibre ou suivant une trajectoire), ce comportement non-linéaire peut être décrit par des équations linéaires. Pour le cas des semi-conducteurs, la complexité de réalisation de ces composants (nombre de couches, structures géométriques internes, matériaux utilisés, principe de commande…) a fait de leur caractérisation physique un domaine d'étude à part entière.

D'un point de vue CEM, il existe plusieurs éléments intrinsèques des semi-conducteurs qui interagissent avec l'environnement et peuvent affecter la signature spectrale des grandeurs de sortie d'un convertisseur. Ainsi, si les paramètres intrinsèques sont supposés linéaires ou approximés d'une manière trop grossière, la simulation des grandeurs de sortie peut fournir des allures très différentes de la réalité notamment durant les phases transitoires recherchées. On peut citer quelques exemples de phénomènes physiques internes qui peuvent influencer la signature spectrale des grandeurs de sorties et qui font généralement l'objet d'une linéarisation:

- Capacités intrinsèques

La notion de conduction unidirectionnelle des jonctions PN ou des contacts métal/semi-conducteurs est une propriété fondamentale de structures semi-conductrices mises en jeu dans les composants de puissance.

Dans un même cristal, la zone de transition entre deux régions de types opposés (dopage type N ou P dans le semi-conducteur intrinsèque) forme une structure de base que l'on trouve dans la majorité des composants à semi-conducteurs et qu'on appelle jonction PN. Cette structure présente une caractéristique courant/tension non-linéaire et un effet capacitif qui dépend du potentiel de la jonction. La polarisation inverse de cette zone de transition, pour un semi-conducteur de permittivité ε_{sc}, crée un effet capacitif par élargissement de la zone de charge d'espace ZCE (W est la largeur de la région de déplétion) qui s'étend sur une surface S qui sépare les deux couches [49]. Cette capacité est nommée capacité de transition et elle peut être exprimée comme suit (approximation pour une géométrie plane):

$$C_T = \left|\frac{dQ}{dV}\right| = \frac{\varepsilon_{sc} S}{W} \qquad \textit{Eq. I-2}$$

En polarisation directe, une capacité associée à la diffusion et au stockage des porteurs majoritaires apparaît à cause du temps nécessaire pour la recombinaison des électrons injectés avec les trous τ_r [50], [51]. Cette présence de charges opposées d'une part et d'autre de la zone de charge d'espace est équivalente à une capacité dite de diffusion qui est proportionnelle au courant direct de la jonction I_d, à la grandeur thermodynamique V_T et à la durée de vie moyenne des porteurs minoritaires (*Eq. I-3*).

$$C_D = \frac{\tau_r}{V_T} I_d \qquad \textit{Eq. I-3}$$

Pour le cas d'un contact Schottky établi sur un semi-conducteur de type N, le transfert de courant est uniquement assuré par le transport des porteurs majoritaires. La caractéristique courant/tension est similaire à celle d'une jonction PN mais avec une rapidité de commutation plus élevée. Comme la jonction PN, la jonction métal/semi-conducteur est aussi responsable de la création de doubles capacités de diffusion et de transition. La différence principale est que lors d'une polarisation inverse, toute la zone de déplétion se trouve au niveau de la couche N [52], [53]. En conclusion, le comportement d'une capacité de jonction est fortement non linéaire et peut varier de plusieurs centaines de picofarads en diffusion à quelques dizaines de picofarads en inverse ce qui peut devenir très critique pour la CEM notamment en commutations très rapides.

Le contrôle du canal d'inversion par effet de champ est aussi responsable de la création d'un effet appelé « Miller » [54]. Il s'agit d'un comportement fortement variable avec la polarisation de la capacité grille-drain V_{gd}. Ainsi, comme exprimé par l'équation *Eq. I-4*, seule la capacité d'oxyde C_{ox} intervient en polarisation inverse et elle ne se met en série avec la capacité de la ZCE C_{gdj} que lorsque V_{gd} est positive [55], [56]. Cette capacité dépend du même principe expliqué précédemment par l'équation analytique *Eq I-2*.

$$C_{gd} = \begin{cases} C_{ox} \rightarrow V_{gd} \leq 0 \\ \dfrac{C_{ox}.C_{gdj}}{C_{ox}+C_{gdj}} \rightarrow V_{gd} > 0 \end{cases} \qquad \textit{Eq. I-4}$$

La figure I-20 illustre la non-linéarité des éléments capacitifs intrinsèques pour une tension de polarisation V_{ds} croissante et une tension de grille-source V_{gs} nulle.

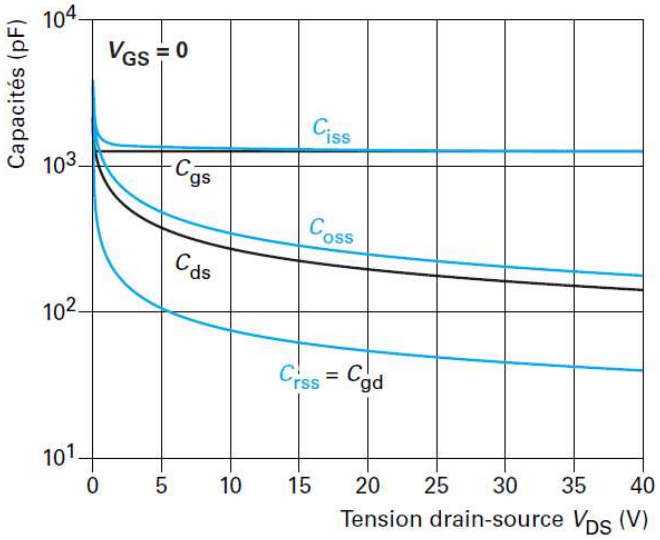


Figure I-20 Exemple de variation des capacités inter-électrodes [54]

- Réponse en courant

La tension et le courant sont deux grandeurs de sortie qui caractérisent le comportement d'un interrupteur. Un interrupteur a comme objectif d'autoriser ou de bloquer le transfert des porteurs de charges suivant des fronts fixés par la commande. Ainsi, une fois mis dans une cellule de commutation, cette commutation idéalisée du courant va imposer systématiquement une variation de la tension de sortie de l'interrupteur afin de satisfaire l'équilibre des potentiels dans le circuit. En réalité, cette variation de potentiel est localisée intrinsèquement au niveau d'une ou de plusieurs jonctions du semi-conducteur, ce qui conduit à faire varier leurs capacités équivalentes. En suivant cette logique séquentielle d'interprétation, la première attention doit être apportée à l'allure du courant imposée par le semi-conducteur.

Durant la commutation des courants, les transistors fonctionnent dans la zone saturée (figure I-21). Le comportement du courant de drain en régime de saturation est modélisé par l'équation suivante:

$$I_d = k.f\left(V_{gs}\right) \qquad \textit{Eq. I-5}$$

Où k est une constante et f une fonction qui peut être définie soit par la forme d'une droite simple (*Eq. I-6*) ou d'une parabole (*Eq. I-7*) [46].

$$f\left(V_{gs}\right) = \left(V_{ge} - V_{th}\right) \qquad \textit{Eq. I-6}$$

$$f\left(V_{gs}\right) = \left(V_{ge} - V_{th}\right)^2 \qquad \textit{Eq. I-7}$$

Avec V_{th} : la tension de seuil du canal.

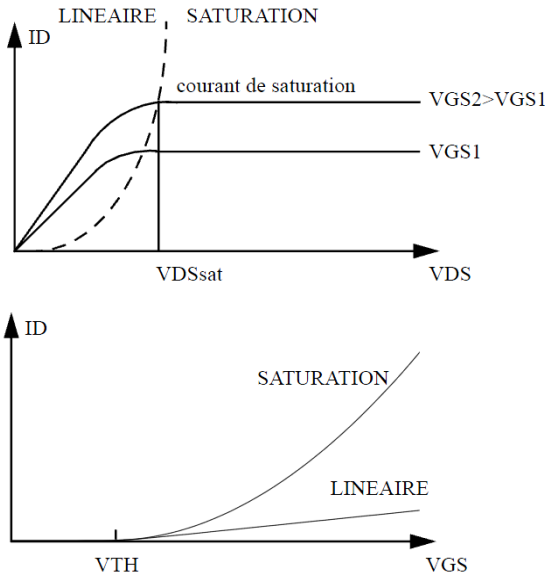


Figure I-21 Caractéristique de sortie d'un transistor MOS classique [57]

La fonction parabolique (*Eq. I-7*) est la plus appropriée pour traduire l'allure du courant I_d qui traverse le canal [15], [58]. Le coefficient de cette fonction parabolique (*Eq I-5*) est exprimé en fonction des paramètres géométriques W et L, de la capacité C_{ox} et de la mobilité des électrons μ_n.

$$k = \frac{\mu_n C_{ox} W}{2L} \qquad \textit{Eq. I-8}$$

La figure I-22 montre la variation de la forme parabolique qui ne peut s'expliquer que par la dépendance à la température du coefficient k. Plus précisément, ceci est dû principalement à la décroissance de la mobilité des électrons par effet thermique [56].

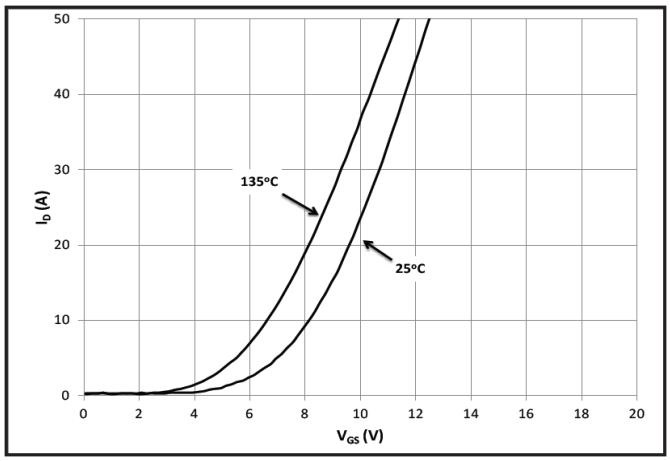


Figure I-22 Caractéristiques de transfert typique d'un MOSFET-SiC [59]

Sans tenir compte de l'effet du champ transversal provoqué par la tension V_{gs} [60], [56], cette étude initiale prouve que le comportement du courant dans le canal dépend du potentiel externe V_{gs} et d'un coefficient k. Approximer le comportement de ce courant par une rampe peut être accepté pour le cas d'une étude fonctionnelle. Cette approximation peut devenir une source d'erreurs pour le cas d'une étude CEM. En effet, une fois que l'interrupteur est introduit dans une structure de commutation, l'allure du courant imposée par ce dernier va créer au niveau du circuit des potentiels dépendant de la dérivée de ce courant et proportionnels aux valeurs des inductances parasites. Pour conclure, définir l'allure du courant par une rampe en simulation revient à fixer l'amplitude des tensions parasites au niveau des inductances parasites ce qui est physiquement impossible puisque la dérivée du courant ne peut subir de discontinuité. En faisant le lien avec ce qui est évoqué précédemment au niveau de la reconstitution des sources de perturbation (paragraphe II.2.1), on peut maintenant établir une vision plus physique sur l'importance de l'opération de lissage de la forme trapézoïdale afin de s'approcher à l'allure réelle.

- Éléments inductifs

La composante inductive d'un semi-conducteur est due aux éléments métalliques indispensables pour assurer la jonction électrique avec l'extérieur. La valeur de ces inductances dépend du type du boitier ou du module utilisé. Le cas des modules de puissance est le plus concerné puisqu'il intègre sur un même substrat des semi-conducteurs capables d'assurer une fonction complète de conversion d'énergie (figure I-23). Cette densité d'intégration crée plusieurs contraintes de fonctionnement [61], [62] et intervient significativement au niveau des perturbations conduites. L'identification et la modélisation de ces inductances parasites ont fait l'objet de plusieurs travaux [63], [64], [46]. La méthode PEEC est généralement utilisée pour ce cas de modélisation. Ceci est justifié par sa facilité à modéliser les phénomènes inductifs et résistifs relatifs aux imperfections de câblage.

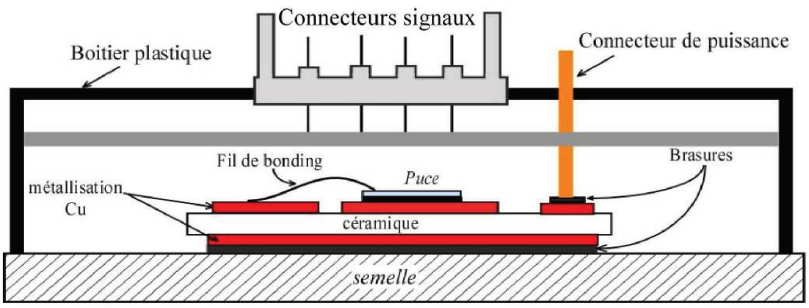


Figure I-23 Schéma d'un module de puissance [65]

Une étude paramétrique des inductances parasites [66] d'une cellule de commutation équipée d'un CoolMOS-Si (APT20N60BCF, 600 V, 20 A) a prouvé l'importance de la prise en considération de ces paramètres et de leur influence sur la réponse de la cellule. La figure I-24 montre la structure utilisée et la répartition des inductances parasites. La diode de roue libre est une SBD-SiC de Infineon (1,2 kV, 20 A).

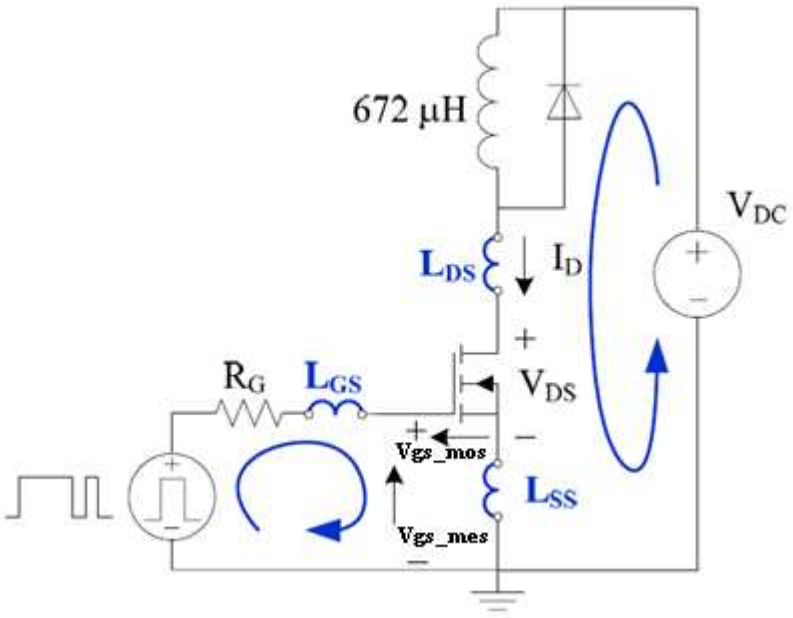


Figure I-24 Circuit de test avec considération des inductances parasites [66]

Les mesures ont montré que l'influence de l'inductance de grille L_{gs} sur les grandeurs de sorties est limitée par rapport aux autres inductances. Le changement de rampe de courant que montre la figure I-25 est dû à l'inductance L_{ss} qui agit sur la tension de commande V_{gs_mos} suivant l'équation suivante:

Durant la commutation à la fermeture: $V_{gs_mes_fer} = V_{gs_mos} + L_{ss}\frac{\Delta I_d}{\Delta t_r}$ *Eq. I-9*

Durant la commutation d'ouverture: $V_{gs_mes_ouv} = V_{gs_mos} - L_{ss}\frac{\Delta I_d}{\Delta t_f}$ *Eq. I-10*

D'autre part, la variation de l'inductance L_{ds} (figure I-26) montre qu'elle agit directement sur la fréquence et l'amplitude des signaux haute fréquence. Bien que ces inductances ne fassent pas partie des éléments intrinsèques du semi-conducteur, leur prise en compte reste indispensable afin d'assurer le lien avec l'environnement notamment pour des commutations rapides.

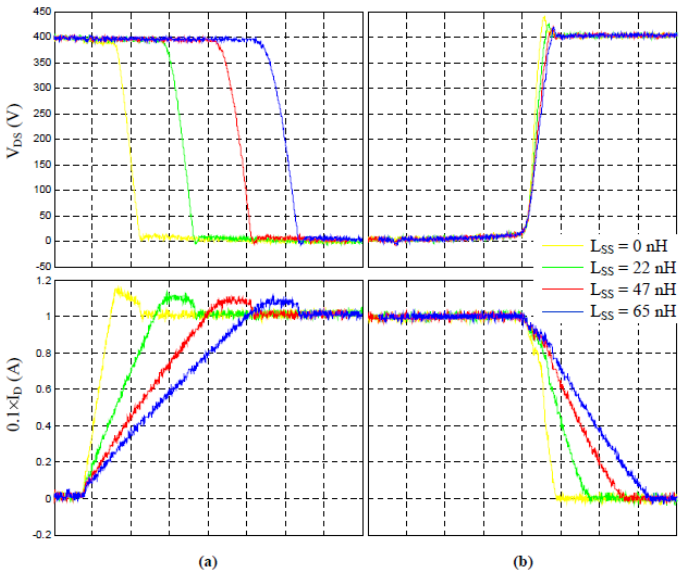


Figure I-25 Formes d'ondes expérimentales montrant l'effet de l'inductance L_{ss} sur les grandeurs de sortie du MOSFET (R_g = 15 Ω, 50 ns/div) [66]

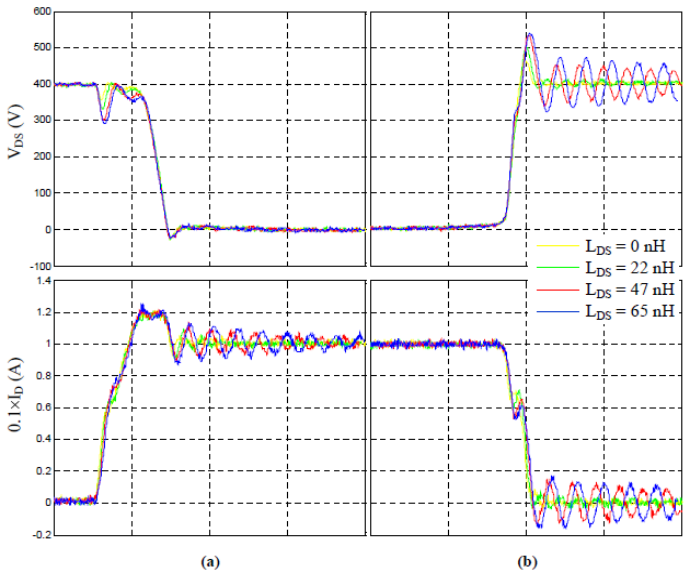


Figure I-26 Formes d'ondes expérimentales montrant l'effet de l'inductance L_{ds} sur les grandeurs de sortie du MOSFET (R_g = 5 Ω, 50 ns/div) [66]

- <u>Insuffisance de la forme trapézoïdale comme source équivalente pour l'étude CEM:</u>

En comparant la figure I-26 et la figure I-9, il devient possible d'identifier le paramètre physique L_{ds} comme un paramètre clé pour le renseignement de la fonction de convolution utilisée pour décrire la commutation à l'ouverture de la tension V_{ds} (*Eq. I-1*). Ceci prouve que les allures spectrales HF peuvent être justifiées et reconstruites à partir de notions physiques. D'autres effets physiques propres aux semi-conducteurs peuvent influencer le spectre des perturbations vers les hautes fréquences. On peut citer quelques exemples de ces phénomènes:

- Recouvrement inverse

À cause d'une certaine quantité de charges emmagasinées durant la conduction, l'application brusque d'une tension inverse aux bornes d'une diode en conduction n'entraine pas un blocage instantané. Un certain temps appelé temps de recouvrement inverse est nécessaire pour que la diode retrouve son pouvoir de blocage (figure I-27). Suivant la remontée du courant de recouvrement, les diodes se classifient suivant deux catégories ; à remontée progressive (soft-recovery) et à remontée brutale (snap-off). Ces dernières sont rarement utilisées dans les structures de conversion à cause de leur effet perturbateur.

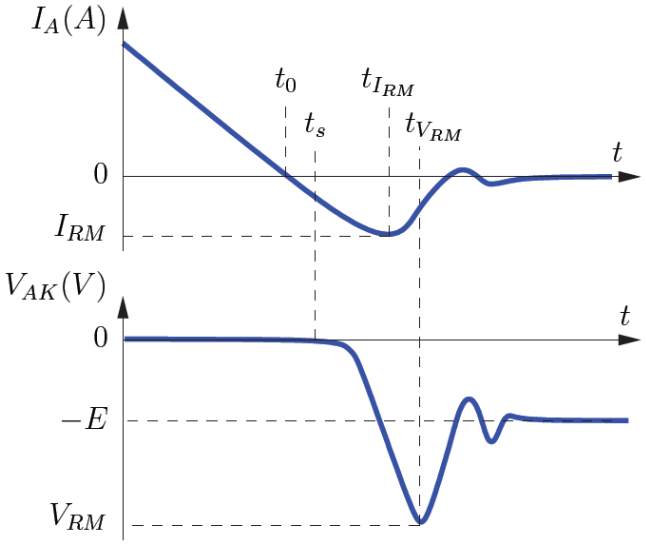


Figure I-27 Recouvrement d'une diode PIN [67]

Ce phénomène de recouvrement est pratiquement inexistant pour les diodes unipolaires. Pourtant il est parfois confondu avec un autre phénomène de décharge de la capacité intrinsèque qui interagit avec l'inductance parasite du circuit [68], [52], [69]. La complexité de ces phénomènes physiques entraîne que leur prise en considération dans les modèles des sources équivalentes reste une tâche très complexe à réaliser.

- Queue de courant

La structure de l'IGBT est similaire à celle du MOSFET au niveau de la commande. Les caractéristiques de son courant de sortie sont plutôt proches de celles du transistor bipolaire à cause de la couche d'injection P^+ qui remplace le contact de type N^+. Ceci participe à la réduction de la résistance à l'état passant mais a l'inconvénient d'augmenter le temps nécessaire à l'évacuation de la charge stockée dans la base N- par effet de recombinaison

[70]. Ceci correspond à la création d'un courant de queue non négligeable (figure I-28) qui limite la fréquence de commutation.

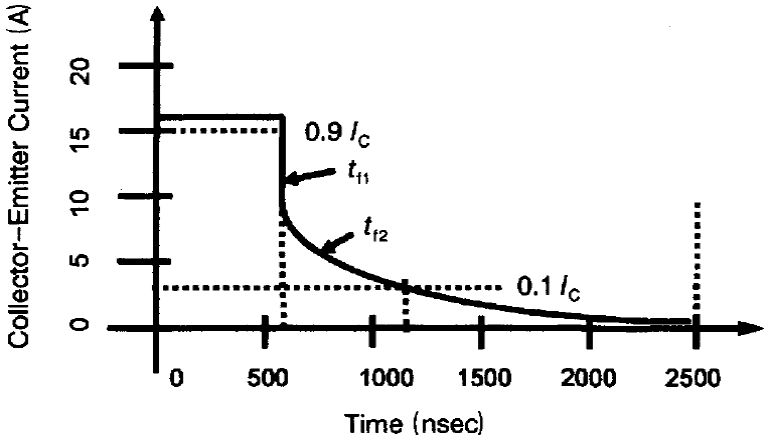


Figure I-28 Caractéristique du courant de l'IGBT à la fermeture [71]

Ce traînage en courant dépend de la température et de la densité de courant qui parcourt la base. Contrairement au courant d'électrons qui parcourt de canal du MOSFET, le courant des trous (queue de courant) ne dépend pas de l'état du canal mais de la rapidité de l'effet de recombinaison dans la base de l'IGBT [71].

- Effet de la température

L'identification des effets de la température (subites ou générés) sur les allures de commutation est indispensable afin qu'elle ne soit pas confondue avec d'autres phénomènes. Ces effets sont divers tels que la diminution de V_{th} et de la constante k (figure I-22), l'augmentation de la résistance équivalente à l'état passant R_{on} et des courants de fuite [56], [72]. L'effet de la variation thermique sur les capacités intrinsèques est par contre très faible [73], [74].

IV. Conclusion

Ce chapitre introductif a permis d'avoir un aperçu général sur les techniques de modélisation utilisées pour la caractérisation CEM des convertisseurs statiques et sur les phénomènes physiques qui peuvent y participer. Face à l'évolution récente des calibres de commutation des convertisseurs avec l'apparition des semi-conducteurs SiC et GaN, les outils de simulation n'ont pas pu réaliser un saut semblable. Ces outils ont présenté des inconvénients avec les semi-conducteurs Si tel que le coût de calcul pour la simulation temporelle, la complexité de la mise en équation et le problème de la linéarisation de la

structure pour la simulation fréquentielle. Ainsi, avec les nouveaux calibres de commutation, l'utilisation des mêmes outils aggravera certainement les problèmes rencontrés et peut entrainer dans certains cas l'invalidité des modèles. Le développement de méthodes simples, précises et rapides qui permettent une prise en compte *a priori* des perturbations générées constitue maintenant un des défis majeurs pour les concepteurs. Dans cet objectif, le but de nos travaux est de contribuer à l'élaboration de modèles bien maîtrisés en nombre de paramètres et valables pour la plage fréquentielle nécessaire pour l'étude CEM (ex : DC-100 MHz) tout en gardant un niveau de simplicité et un coût de calcul raisonnable.

CHAPITRE II

VERS UNE MODELISATION *A PRIORI* DES CONVERTISSEURS STATIQUES; MODELISATION TEMPORELLE A MOINDRE COUT DE CALCUL POUR L'ETUDE DE LA CEM CONDUITE

I. Introduction

Comme nous l'avons constaté, la prise en compte de la CEM dès la phase de conception des convertisseurs statiques de puissance impose plusieurs contraintes sur les modèles des composants actifs. Ces derniers ne peuvent plus être considérés comme des composants parfaits et doivent intégrer les éléments parasites qui leur sont associés. D'autre part, l'interaction de grandeurs commutées avec les éléments parasites du circuit sera aussi plus critique ce qui exige une identification plus poussée de ces éléments. Dans ce chapitre, nous allons procéder à une observation des grandeurs commutées dans un système élémentaire de conversion composé d'une seule cellule de commutation. Dans un premier temps, il est important de formuler, à partir des mécanismes complexes des commutations, les hypothèses nécessaires et de bien fixer nos objectifs d'études. Le principe de modélisation des interrupteurs de puissance pour une technologie SiC est ensuite expliqué. Il faut avoir à l'esprit que ces principes doivent permettre de développer des modèles compatibles avec les exigences d'une étude CEM *a priori*. Une confrontation simulations/mesures est proposée pour les courants de mode différentiel (MD) et de mode commun (MC). Enfin, une méthode originale de simulation contrôlée est proposée pour réduire les durées de simulation sans modifier le schéma et sans réduire le pas temporel de simulation.

II. Exigences pour la modélisation haute fréquence des composants

Une simulation temporelle qui vise l'analyse des perturbations conduites dans les convertisseurs statiques impose une contrainte supplémentaire sur les modèles utilisés. En plus de satisfaire l'aspect fonctionnel de la structure, les modèles doivent couvrir une large gamme de fréquences exigeant ainsi la prise en considération des éléments parasites de la structure. Le degré de complexité de ces modèles dépend de la nature du composant traité. Par exemple, par logique de complexité croissante dans une structure de conversion, la modélisation HF d'un condensateur de découplage est nettement moins complexe que d'autres composants passifs comme les transformateurs multi-enroulements ou les machines électriques. De façon générale, il faut comprendre que la difficulté pour obtenir un modèle pertinent est croissante avec le nombre de composants discrets inductifs et capacitifs qui constituent la structure passive. Cette complexité est liée aux matériaux magnétiques et diélectriques ainsi qu'à la géométrie de ces composants qui conditionne directement les couplages électromagnétiques. À ces effets s'ajoute aussi le rôle important de la connectique

sur la signature spectrale par effet de couplage (capacitif, inductif et par impédance commune).

Bien qu'il ne soit plus vraiment nécessaire de le rappeler, les principales perturbations conduites sont engendrées par l'association des variations brutales des tensions et courants des interrupteurs de puissance avec le caractère inductif et capacitif de l'environnement proche de ces derniers. Ainsi, des courants HF indésirables sont générés par effet capacitif associé aux variations rapides de tension. Ces courants pouvant eux-mêmes engendrer des variations rapides de tension par effet inductif. Jusqu'à maintenant, cette analyse nous a permis de classer les semi-conducteurs comme des sources et les divers éléments du convertisseur comme des chemins de propagation voire comme des victimes suivant leur susceptibilité. Les interrupteurs possèdent des composants parasites intrinsèques non-linéaires capables d'influencer la signature CEM du convertisseur ce qui fait d'eux non seulement des sources de perturbation mais également des chemins de propagation.

II.1 Les courants HF dans une cellule de commutation

C'est à partir d'un exemple simple que nous allons illustrer l'allure des courants parasites qui peuvent se produire par variation brusque des grandeurs électriques. Le convertisseur de type hacheur présenté à la figure II.1 est constitué d'une cellule de commutation reliée au réseau stabilisé d'impédance de ligne (RSIL) et alimentée par une source de tension continue. Le logiciel de simulation circuit Simplorer® est utilisé pour simuler les réponses temporelles du convertisseur. Les modèles des semi-conducteurs utilisés sont du type SPICE proposés par les fabricants. La cellule de commutation est composée d'un MOSFET de référence IRFP460N et d'une diode de référence HFA30PB120. La charge inductive (R = 10 Ω et L = 10 mH) est soumise à une tension de 300 V découpée à la fréquence de 10 kHz avec un rapport cyclique de 0,5. La tension de commande E_g qui alimente la grille du semi-conducteur à travers une résistance de grille de 20 Ω possède un temps de montée et de descente fixés à 5 ns.

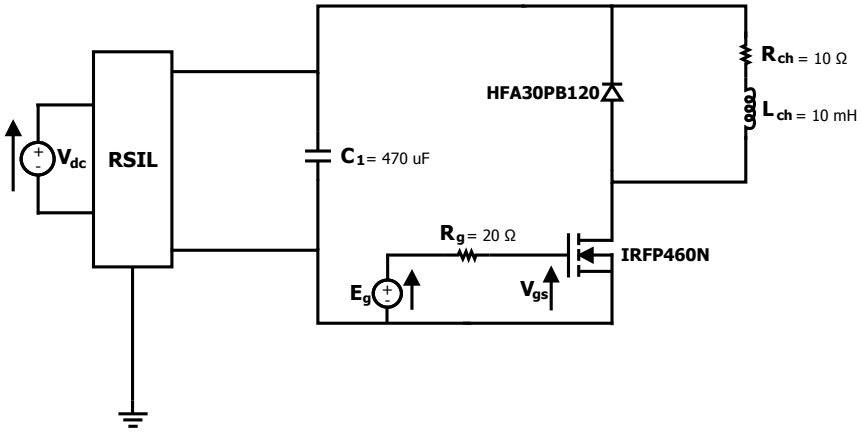


Figure II-1 Schéma du hacheur

Quelques éléments parasites ont été ajoutés à la structure afin d'approximer les effets des imperfections. Sur la figure II-2, il apparaît en trait gris continu une association d'éléments inductifs, résistifs et capacitifs censée rendre compte des effets HF de la connectique et des éléments passifs. La capacité C_{com} illustre d'une façon simplifiée l'effet d'un couplage capacitif entre le point milieu de la cellule et le plan de masse et elle est considérée comme le chemin unique du courant de mode commun. Les inductances mutuelles ne sont pas prises en compte dans cette simulation. D'autre part, la localisation des capacités intrinsèques de chacun des deux composants actifs apparaît en traits pointillés. La capacité parasite C_d de la diode se localise entre l'anode et la cathode. Celles du MOSFET se situent entre le drain et la source (C_{ds}), la grille et la source (C_{gs}) et entre la grille et le drain (C_{gd}). Dans le document fourni par le constructeur, on y trouve les valeurs des capacités équivalentes *Eq. II-1* qui permettent de remonter aux valeurs des capacités de jonctions.

$$\begin{aligned} C_{iss} &= C_{gs} + C_{gd} \\ C_{oss} &= C_{ds} + C_{gd} \\ C_{rss} &= C_{gd} \end{aligned} \qquad \textit{Eq. II-1}$$

L'élimination des éléments parasites (trait gris continu) du circuit revient donc à une simulation fonctionnelle classique du hacheur et l'élimination des capacités intrinsèques des semi-conducteurs (trait pointillé) réduit le fonctionnement des modèles à leurs caractéristiques statiques.

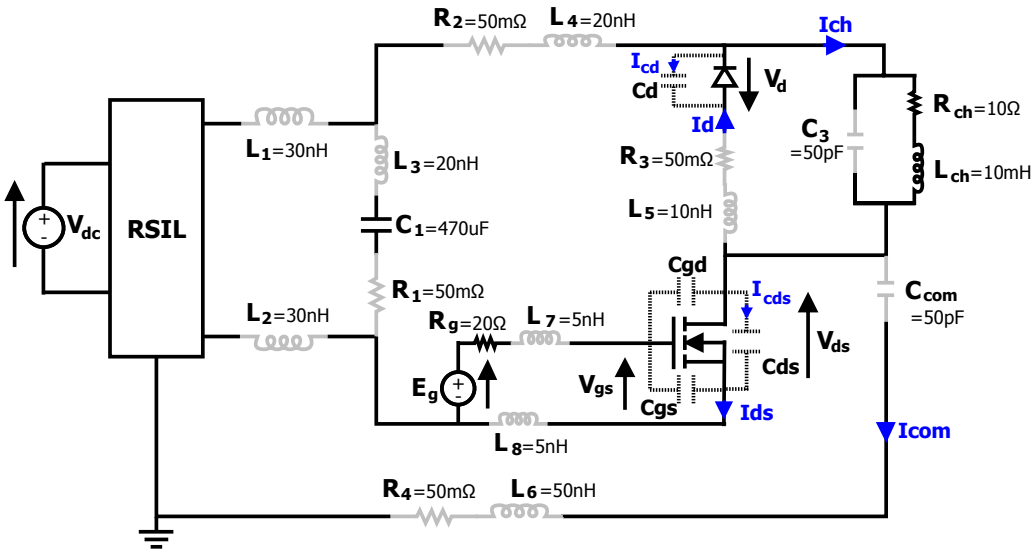


Figure II-2 Représentation des éléments parasites pris en compte dans la simulation

Les courants de mode commun obtenus par mesure dans les structures de conversion sont généralement traités dans le domaine fréquentiel afin d'analyser leur composition spectrale. Ce choix est préféré à cause de la complexité des allures temporelles des courants parasites de mode commun qui dépendent de plusieurs éléments dont :

- les chemins de propagation : la répartition des courants de mode commun n'est pas associée à l'aspect fonctionnel de la structure. Ils peuvent parcourir les semi-conducteurs, les éléments de connectique et les composants passifs (transformateurs, moteurs, filtres…) avant de se reboucler via le plan de masse. Ainsi, l'allure du courant de mode commun total peut dépendre des caractéristiques physiques des composants parcourus et de leur non-linéarité.

- les sources d'excitation : la source de perturbation agissant comme potentiel variant entre le plan de masse et le convertisseur n'est pas seulement réduite aux potentiels de sortie des interrupteurs de puissance. À ces derniers s'ajoutent les potentiels générés par les courants de mode différentiel. En fait, ces courants interagissent avec les éléments inductifs de la structure et font apparaitre des variations de potentiel durant les phases transitoires.

- les diaphonies capacitives : la diaphonie capacitive entre la structure de conversion et le plan de masse est généralement modélisée dans les simulateurs temporels par une capacité reliant le point milieu de la cellule avec le plan de masse. Cette modélisation reste une approximation par rapport à la réalité des contraintes géométriques du

convertisseur. En fait, contrairement à une capacité ordinaire, il n'existe pas un point unique d'application du potentiel d'excitation sur cette capacité. Une modélisation plus rigoureuse consiste à augmenter la répartition des capacités illustrant l'effet de la diaphonie suivant les surfaces séparant les éléments inductifs parasites responsables de la variation des potentiels [77].

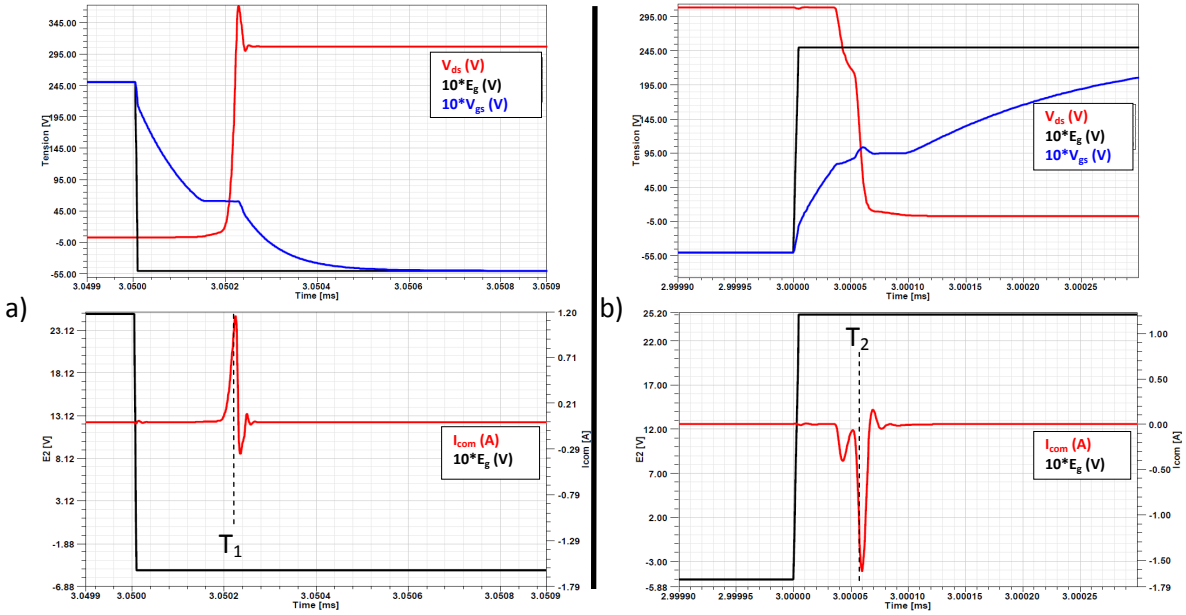


Figure II-3 Allure de la commutation par rapport à la commande : commutation à a)l'ouverture b) fermeture

La figure II.3 montre, pour les deux phases de commutation du MOSFET, les formes d'ondes temporelles des tensions et des courants référencées à la figure II.2. En prenant la tension de commande comme référence sur les différentes figures, on remarque que l'allure du courant de mode commun est liée aux variations du potentiel V_{ds}. L'analyse des commutations du MOSFET nous permet d'avoir une première analyse de l'allure temporelle du courant de mode commun.

On peut distinguer deux phases d'excitation du courant de mode commun (l'état transitoire dans la cellule de commutation et la propagation des perturbations).

- Commutation à l'ouverture : la figure II-3a montre l'allure du courant de mode commun généré durant la transition d'ouverture. La croissance du courant de mode commun est due en premier lieu à la croissance de la tension du MOSFET (V_{ds}). Une fois que la diode retrouve son pouvoir conducteur, une surtension s'ajoute à cette tension à cause du courant dans la cellule qui parcourt les éléments inductifs du circuit. L'amplitude maximale du courant de mode commun est atteinte à l'instant T_1.

Après cet instant, le courant de mode commun montre un comportement oscillatoire amorti.

- Commutation à la fermeture : l'application de la commande entraine le passage de la phase de roue libre vers la phase de l'alimentation de la charge. Le courant dans la cellule entraine ainsi une chute de tension aux bornes du MOSFET. Une fois le temps de recouvrement écoulé, la diode "autorise" la variation de la tension du MOSFET. Cette variation brusque de potentiel entraine le pic négatif de courant qui apparaît à l'instant T_2 sur la figure II-3b. À partir de cet instant, le comportement du courant de mode commun devient oscillatoire.

Malgré la simplicité du montage, l'analyse des sources responsables de la création des courants parasites reste une tâche très compliquée. Contrairement à la méthode fréquentielle, l'avantage de la simulation temporelle est qu'elle nous permet d'identifier plus facilement les grandeurs transitoires responsables des effets indésirables au lieu de les imposer parfois arbitrairement par des sources équivalentes (pour le cas de la modélisation fréquentielle). Ce critère fait que la simulation temporelle reste la plus favorisée dans les milieux industriels et académique. Les limitations à l'utilisation de ce type de simulation sont principalement le temps de simulation, la disponibilité de modèles de semi-conducteurs précis et facilement paramétrables et la stabilité des solveurs. Afin de pouvoir agir sur ces contraintes, la bonne compréhension des phases transitoires et de leurs effets que soit d'un point de vue fonctionnel ou CEM reste indispensable. D'après les résultats de la simulation précédente, on a remarqué l'effet de la variation de la tension V_{ds} sur les allures du courant de mode commun. Ceci nous pousse à étudier l'ampleur de l'effet des capacités non-linéaires intrinsèques des semi-conducteurs qui font généralement l'objet d'une linéarisation.

II.2 Rôle des semi-conducteurs

En s'appuyant sur les données des fabricants, la figure II-4 montre les allures des capacités intrinsèques du MOSFET et de la diode utilisés. Le comportement fortement non-linéaire de ces capacités apporte une difficulté supplémentaire sur l'interprétation de leur rôle dans la génération des perturbations. Afin de mieux comprendre ce rôle, nous avons gardé les modèles utilisés précédemment mais en fixant les valeurs de leurs capacités intrinsèques. Ceci permettra une meilleure identification des circuits résonnants formés par ces capacités. Nous avons fixé la capacité de la diode à la valeur de 200 pF.

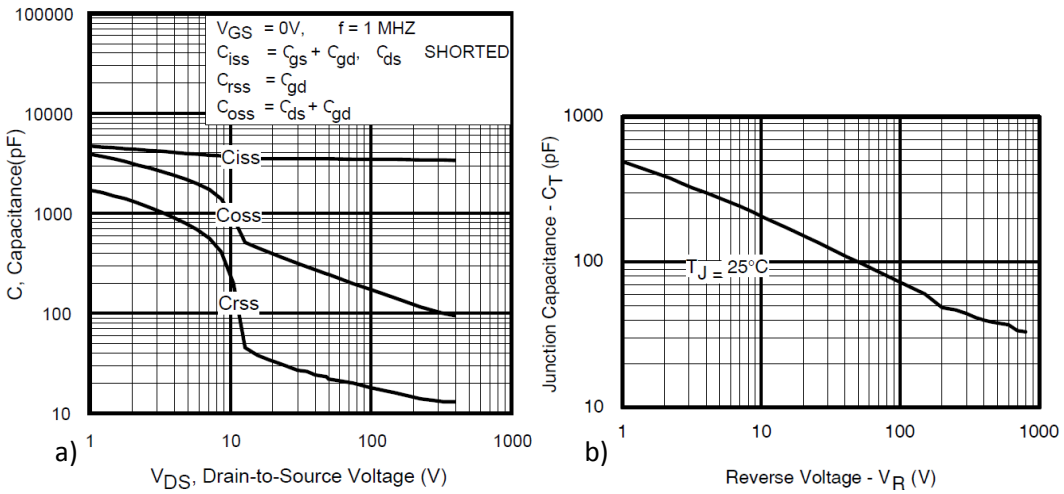


Figure II-4 Variation des capacités inter-électrodes : a) MOSFET IRFP460N b) Diode HFA30PB120

Les allures temporelles indiquées sur la figure II-5 sont obtenues suivant les grandeurs extraites de la figure II-4a pour une tension égale à 100 V. Nous retiendrons que les capacités intrinsèques du MOSFET sont fixées comme suit : C_{ds} = 162 pF, C_{gd} = 18 pF et C_{gs} = 3,48 nF. L'objectif de ces choix est de faciliter l'identification des chemins de propagation des courants HF. En comparant les formes d'ondes de la figure II-6 on remarque que le courant de mode commun (I_{com}) oscille à la même fréquence des courants parcourant les capacités intrinsèques des semi-conducteurs (I_{cds} et I_{cd}).

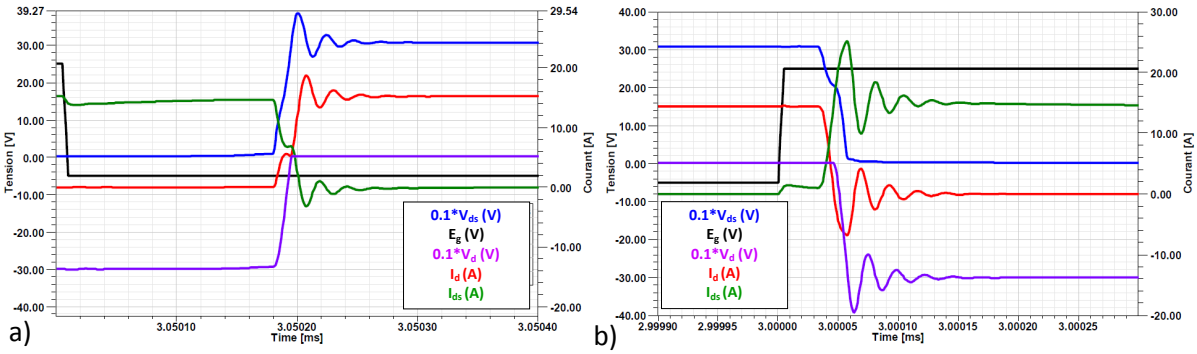


Figure II-5 Allures temporelles des grandeurs électriques commutées à : a) l'ouverture b) la fermeture

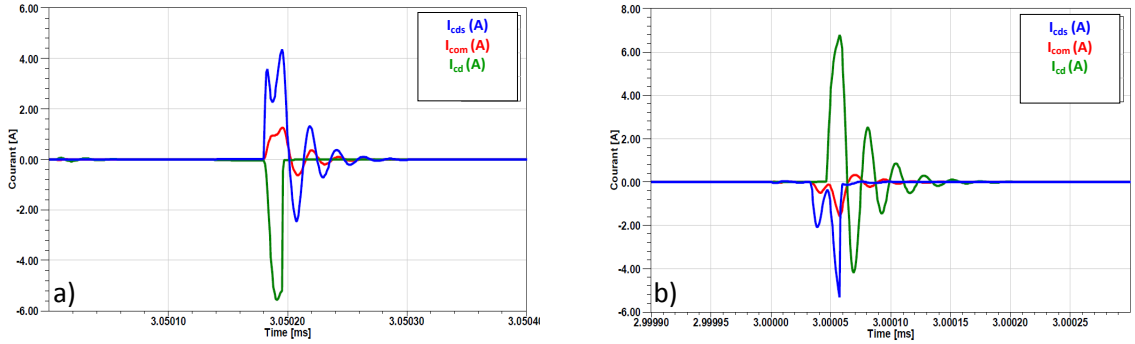


Figure II-6 Comparaison de l'allure du courant MC par rapport à celui de C_d et de C_{ds} à : a) l'ouverture b) la fermeture

La pente de la tension V_{ds} durant la commutation à l'ouverture (figure II-5a) est dépendante de la capacité C_{gd}. Lorsque la diode atteint son pouvoir de conduction, le canal du transistor passe de l'état saturé à la non-conduction ce qui explique que les oscillations n'apparaissent que sur la tension V_{ds}. Ces oscillations sont le résultat des potentiels créés par variation rapide du courant qui parcourt les inductances parasites. La figure II-6a montre que la capacité de la diode ne fait pas partie du chemin de propagation des perturbations. Ceci est dû au fait que son potentiel est fixé par la tension de jonction. La fréquence d'oscillation obtenue peut donc être exprimée par l'équation suivante :

$$f_1 = \frac{1}{2\pi\sqrt{L_{eq}C_{oss}}} = 45{,}45MHz \qquad \textit{Eq. II-2}$$

Ainsi, en utilisant la même équation, l'inductance équivalente du circuit résonnant peut être déduite et elle est égale à L_{eq}=68,16 nH. Cette valeur représente l'inductance équivalente de la maille sollicitée au moment des commutations. Sur la figure II-5b, on retrouve le même principe que celui de la commutation à l'ouverture mais avec un autre chemin de propagation des courants parasites (figure II-6b) puisque le transistor est maintenant dans son fonctionnement linéaire. La fréquence d'oscillation durant cette commutation est de 43,47 MHz. En remplaçant dans l'équation *Eq. II-2* la valeur de L_{eq} préalablement déduite, on retrouve pratiquement la valeur de la capacité C_d. La fréquence d'oscillation des signaux parasites est directement proportionnelle aux capacités intrinsèques des semi-conducteurs et fixer incorrectement leurs valeurs entraine une mauvaise estimation des courants parasites.

Les résultats de simulation obtenus ont permis de confirmer l'importance de la prise en considération des capacités intrinsèques des semi-conducteurs pour l'analyse des perturbations conduites. Cette importance est due à leur rôle critique affectant l'allure des grandeurs commutées et la fréquence des perturbations conduites. Pour conclure, on retient de ces simulations que la modélisation fine des sources agissant sur les grandeurs parasites du circuit est indispensable pour une bonne estimation *a priori* des perturbations conduites. D'autre part, on a pu remarquer que la durée des perturbations générées par les phases transitoires est très courte par rapport à la période de commutation. Afin de pouvoir agir sur ce dernier point, il est important de rappeler quelques notions de modélisation HF.

II.3 Interprétation de l'effet des phases transitoires et la notion de modèle HF

L'étude des chemins de propagation et le développement de modèles qui couvrent une large bande de fréquences ont fait le sujet de plusieurs travaux de recherche [4], [60], [34], [76-81]. Les composants concernés par la modélisation HF sont tous les éléments qui peuvent être associés à une structure de conversion de puissance tels que la connectique, les éléments passifs, la charge, le système de filtrage et les composants actifs. Le niveau de complexité des modèles dépend de l'objectif de l'étude (simulation fonctionnelle ou simulation pour la CEM). Pour le cas d'une simulation fine en CEM, la considération des éléments parasites de toute la structure peut entrainer des temps de simulation trop longs sans compter les problèmes de convergence des solveurs. Or on a pu remarquer dans le paragraphe précédent que les courants parasites n'apparaissent que durant les phases transitoires et que leur durée est très courte par rapport à la période de commutation. D'autre part, puisque les capacités intrinsèques des semi-conducteurs ne dépendent que des potentiels à leurs bornes, elles peuvent être considérées constantes lorsque ces tensions n'évoluent plus.

En conclusion, tout modèle destiné à représenter un comportement HF devient surdimensionné durant le fonctionnement statique et tout modèle fonctionnel est insuffisant durant les phases transitoires puisqu'il ne tient pas compte des éléments parasites. Afin de mieux comprendre l'utilité de cette analyse, considérons l'exemple d'un simple circuit RLC. La figure II.7a montre le circuit utilisé pour la simulation, il est composé d'une capacité C_{eq} = 1 uF, d'une inductance L_{eq} = 100 nH, d'une résistance R_{eq} = 10 mΩ et d'une source de tension de forme rectangulaire.

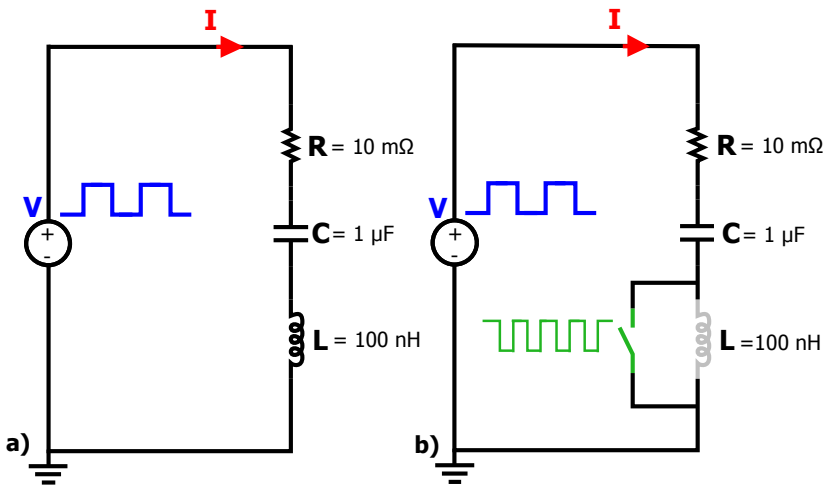


Figure II-7 Illustration du circuit RLC a) sans interrupteur b) avec interrupteur

La figure II-8 montre le module et la phase de l'impédance équivalente du circuit RLC.

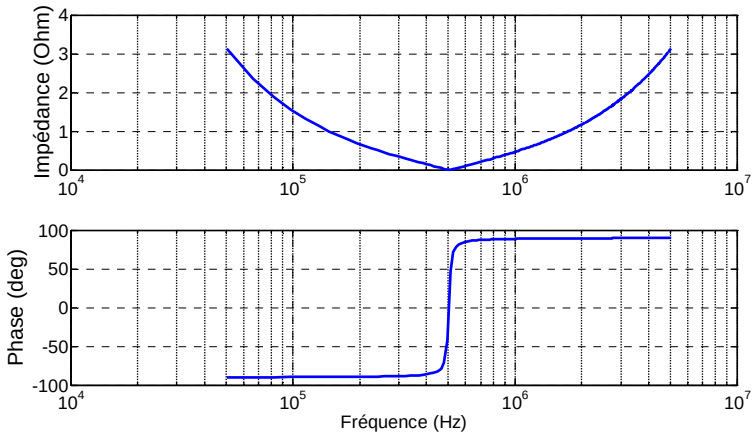


Figure II-8 Impédance et phase du circuit RLC

Ce circuit est fréquemment utilisé comme un modèle simplifié du condensateur qui tient compte des éléments parasites affectant son impédance équivalente. La figure II-9 représente les instants de commutation d'un interrupteur idéal placé aux bornes de l'inductance. Ce dernier permet d'activer le modèle RC durant les phases permanentes et le modèle RLC durant les phases transitoires.

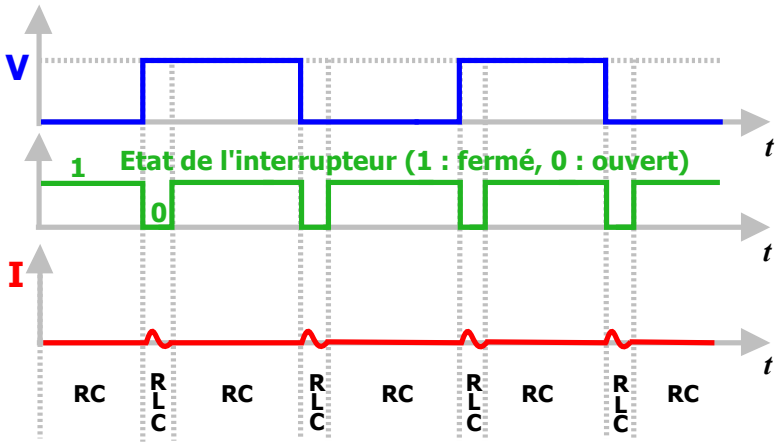


Figure II-9 Phases de commutation de l'interrupteur

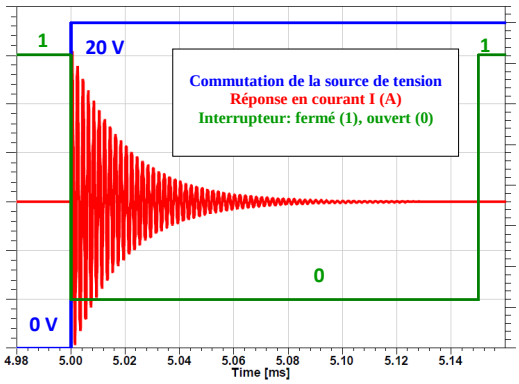


Figure II-10 Simulation de la réponse en courant du circuit RLC

La figure II-10 représente les résultats de simulation pour une phase de commutation. Les spectres du courant (figure II-11) obtenus par application d'une fenêtre rectangulaire sur une seule phase de commutation, sans et avec utilisation d'un interrupteur (figure II-7a et II-7b), montrent que les résultats sont identiques en fréquence et en amplitude ce qui prouve que l'inductance parasite peut être négligée pendant le fonctionnement en régime permanent établi. L'utilisation d'un interrupteur aux bornes d'une inductance ne sera pas la méthode utilisée réellement mais il a servi seulement comme moyen d'illustration.

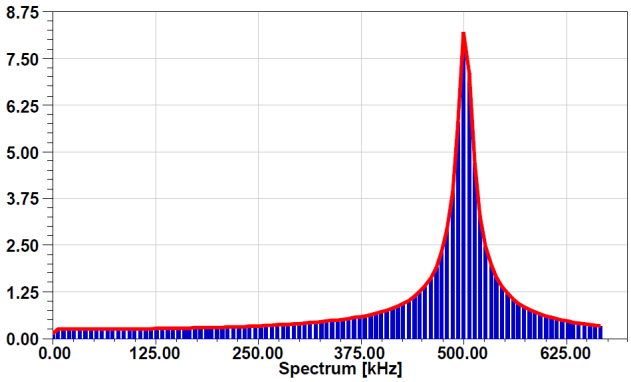


Figure II-11 Spectres du courant obtenus : sans interrupteur (bleu), avec interrupteur (rouge)

Ces résultats nous mènent vers la notion de « modèles contrôlés » utile pour le contrôle du niveau de complexité des simulations et pour la réduction des temps de simulation. Le principe de cette modélisation consiste à contrôler les grandeurs électriques de sortie des éléments parasites d'une structure de conversion suivant la durée de ses phases transitoires.

À partir de cette analyse, on peut conclure qu'un modèle précis peut devenir "sur-complexe" pour le simulateur dans certaines phases de fonctionnement et l'application d'un modèle fonctionnel s'avère suffisante. Afin de vérifier la validité de cette approche nous allons utiliser le langage VHDL-AMS comme outil de développement de modèles.

II.4 Outil de modélisation

Ce travail se focalise particulièrement sur la modification dynamique des modèles des éléments de la structure de conversion afin de réduire le temps de simulation sans affecter la précision des réponses HF. Les modèles des composants semi-conducteurs utilisés sont donc des extensions de modèles existant sur lesquelles des simplifications sont faites afin de satisfaire des objectifs relatifs à la CEM. Afin de pouvoir implanter et agir sur les modèles, il nous a fallu choisir un langage de modélisation le mieux adapté aux besoins de l'étude CEM. Une étude bibliographique [33], [82-86] nous a menés à opter pour le langage VHDL-AMS.

En tant que sur-ensemble du VHDL, le langage VHDL-AMS ajoute des instructions instantanées permettant d'affecter, pour chaque pas de simulation, les valeurs transportées par les objets "QUANTITY". En plus, le concept de synchronisation des noyaux de simulation (analogique et numériques) s'avère utile lors du contrôle de la simulation à des instants donnés. Le langage VHDL-AMS dispose aussi de l'objet "TERMINAL" qui est considéré comme un nœud et associé à une "NATURE" qui définit son domaine physique. Afin de pouvoir résoudre l'ensemble des équations différentielles, un critère de solvabilité locale doit être validé avec la spécification des conditions initiales. Ce langage présente aussi l'avantage de sa généricité son indépendance des fournisseurs (langage non propriétaire) et la capacité de retranscrire les mêmes modèles développés sur d'autre logiciels (MATLAB®, Pspice, Saber…) en utilisant un seul langage. Le langage VHDL-AMS supporte et interprète aussi les transformations de Laplace et en Z.

Grâce à la notion de multi-abstractions qui caractérise le langage, plusieurs domaines physiques peuvent être incorporés dans des modèles de bas et de haut niveau. Ces modèles peuvent être regroupés dans un modèle global ayant une approche structurelle afin de réduire le temps de calcul en détaillant plus finement certaines parties, alors que d'autres peuvent être modélisées d'une manière plus abstraite.

La limitation principale de ce langage réside dans le fait que seules les dérivées temporelles sont autorisées, ce qui rend la modélisation géométrique ou à constantes réparties délicate à réaliser. Il en ressort que tous les mécanismes de modélisation de la norme VHDL-AMS (multi-abstraction, multi-domaine, multi-architecture) semblent être les mieux adaptés à notre problématique. C'est pourquoi nous avons choisi ce langage normalisé IEEE (IEEE 1076.1-1999) comme outil de modélisation.

III. Modèle de semi-conducteurs pour l'étude CEM

Le principe de simulation CEM des convertisseurs de puissance repose sur la bonne connaissance des paramètres de second ordre qui dépasse l'aspect fonctionnel du système. Cette maîtrise d'identification des paramètres repose souvent sur une identification *a posteriori* exigeant des cycles d'extraction des paramètres et des épreuves que l'on fait subir au prototype réel. Un raisonnement plus rentable consiste à gérer la compatibilité électromagnétique comme une contrainte au moment de la conception et d'estimer les perturbations (conduites dans notre cas d'étude) *a priori*. Dans cet objectif, il faut mettre en œuvre des processus d'identification des paramètres permettant la prédétermination des perturbations conduites engendrées par la commutation des interrupteurs de puissance.

III.1 Modélisation du MOSFET SiC CMF20120D

Le modèle proposé du MOSFET est inspiré des études de modélisation effectuées par A.Hefner [15], [58]. Notre objectif consiste à établir un modèle assez précis pour la simulation CEM, capable d'être paramétré directement à partir de la fiche fabricant sans aucun recours à la mesure.

III.1.1 Caractéristiques statiques

Le schéma équivalent de la figure II-12 représente les éléments qui décrivent le transistor de puissance et qui traduisent le régime de fonctionnement statique et dynamique.

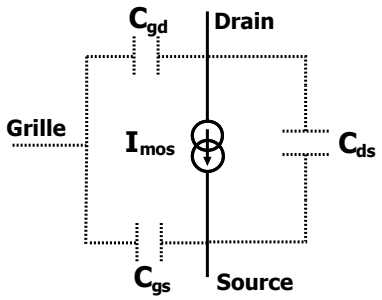


Figure II-12 Schéma électrique équivalent du MOSFET

Le fonctionnement statique est représenté par le générateur de courant I_{mos}. L'expression du courant est donnée comme suit :

$$I_{mos} = 0 \quad \xrightarrow{Condition} \quad V_{gs} < V_{th} \qquad \textit{Eq. II-3}$$

$$I_{mos} = K_{plin}.\frac{\left(V_{gs} - V_{th}\right).V_{ds} - \frac{K_{plin}.V_{ds}^2}{2.K_{psat}}}{1+\theta.\left(V_{gs} - V_{th}\right)} \xrightarrow{Condition} V_{ds} \le \left(V_{gs} - V_{th}\right).\left(\frac{K_{psat}}{K_{plin}}\right) \qquad \textit{Eq. II-4}$$

$$I_{mos} = K_{psat}.\frac{\left(V_{gs} - V_{th}\right)^2.\left(1+\lambda.\left(V_{ds} - \left(V_{gs} - V_{th}\right).\left(\frac{K_{psat}}{K_{plin}}\right)\right)\right)}{2.\left(1+\theta.\left(V_{gs} - V_{th}\right)\right)} \xrightarrow{Condition} V_{ds} > \left(V_{gs} - V_{th}\right).\left(\frac{K_{psat}}{K_{plin}}\right) \qquad \textit{Eq. II-5}$$

Dans un système de commutation, le canal du MOSFET est le chemin principal du courant. Le comportement statique du MOSFET ne sera efficace pour l'étude CEM que si les paramètres qui lui sont associés sont ajustés pour reproduire fidèlement les caractéristiques du composant. La procédure d'identification des paramètres proposée est basée sur une interprétation graphique des données fournies par le fabricant. K_{psat} et K_{plin} sont respectivement la transconductance en régime de saturation et en régime linéaire. L'hypothèse de départ consiste à supposer que ces deux paramètres sont égaux pour la température de 25°C et qu'ils varient en fonction de la température. Les conditions relatives à cette hypothèse sont les suivantes :

$$K_p = K_{psat}\left(T_j = 25°C\right) = K_{plin}\left(T_j = 25°C\right) \text{ et } K_{psat}\left(T_j \neq 25°C\right) \neq K_{plin}\left(T_j \neq 25°C\right)$$

Dans les analyses qui vont suivre, les paramètres statiques qui auront une dépendance de l'état thermique du dispositif sont K_{psat}, K_{plin} et la tension de seuil V_{th}.

- ***Extraction de θ et V_{th}***

L'application de la tension de commande est à l'origine de création d'un champ électrique transversal dans le canal du MOSFET. Le paramètre de correction empirique θ permet de tenir compte de l'effet de ce champ sur la mobilité des électrons. La valeur de θ peut être approximée à partir de l'expression *Eq. II-4*. Pour une température ambiante et en se situant dans la zone linéaire des caractéristiques statiques, deux valeurs du courant I_{mos} suivant deux tensions V_{gs} peuvent être extraites comme le montre la figure II-13. Le choix de tensions V_{gs} plus élevées par rapport à V_{ds} a permis de satisfaire la condition de fonctionnement dans la zone linéaire du MOSFET.

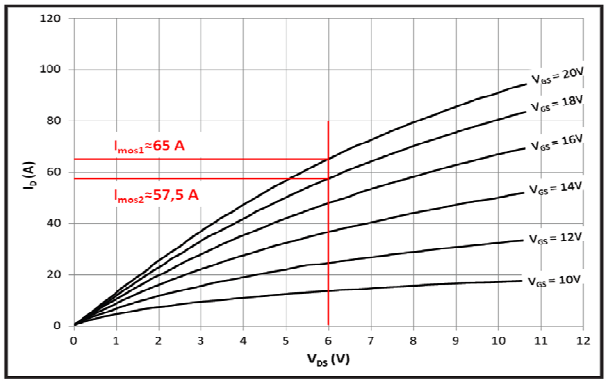


Figure II-13 Caractéristiques statiques du MOSFET CMF20120D (25°C)

À partir de l'équation *Eq. II-4* et en fonction des deux valeurs extraites, le paramètre θ peut être exprimé comme suit :

$$\theta = \frac{I_{mos2}\cdot\left(\left(V_{gs1}-V_{th}\right)-\frac{V_{ds}}{2}\right)-I_{mos1}\cdot\left(\left(V_{gs2}-V_{th}\right)-\frac{V_{ds}}{2}\right)}{I_{mos1}\cdot\left(V_{gs1}-V_{th}\right)\left(\left(V_{gs2}-V_{th}\right)-\frac{V_{ds}}{2}\right)-I_{mos2}\cdot\left(V_{gs2}-V_{th}\right)\left(\left(V_{gs1}-V_{th}\right)-\frac{V_{ds}}{2}\right)} \qquad \textit{Eq. II-6}$$

La valeur de la tension de seuil V_{th} est extraite à partir des caractéristiques typiques de transfert du MOSFET (figure II-14). Elle est approximée à 4 V pour une température de 25°C et à 2,4 V pour une température de 135°C.

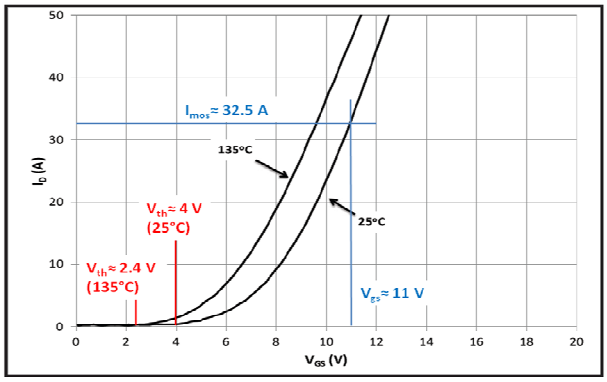


Figure II-14 Caractéristiques de transfert typiques du MOSFET CMF20120D (V_{ds} = 20 V)

À partir des valeurs extraites, on détermine la valeur de θ ≈ 0,03 V^{-1}.

- ***Extraction de Kp***

À la température ambiante, on a $K_p = K_{psat} = K_{plin}$. En utilisant les paramètres identifiés précédemment, la valeur de K_p peut être extraite à partir de l'équation *Eq. II-4*. Les points extraits de la figure II-13 permettent d'extraire la valeur de K_p = 1,2 A/V^2.

- ***Extraction de λ***

Le coefficient empirique λ est initialement introduit dans les modèles Spice. Il est utilisé dans la description statique du MOSFET afin de tenir compte du phénomène de modulation de la longueur du canal [60]. En s'appuyant sur la figure II-14 et en utilisant l'expression *Eq. II-5*, une valeur approximative de λ est extraite pour une tension V_{gs} élevée. Pour le point (V_{gs} = 11 V, I_{mos} = 32,5 A), on obtient λ = 0,024 V^{-1}.

- ***Extraction de K_{psat} et K_{plin} (pour 135°C)***

Les termes de transconductance K_{psat} et K_{plin} sont utilisés afin de traduire le lien direct entre V_{gs} et I_{mos}. L'utilisation de deux transconductances au lieu d'une permet une meilleure reconstruction des réponses du modèle suivant sa température instantanée T_j. Afin de déterminer le paramètre K_{plin} pour une température de 135°C (choix de test fait par le fabricant), on a établi l'expression *Eq. II-7* à partir de l'équation *Eq. II-4*.

$$K_{plin} = \frac{\left(1+\theta.\left(V_{gs1}-V_{th}\right)\right).I_{mos1} - \left(1+\theta.\left(V_{gs2}-V_{th}\right)\right).I_{mos2}}{V_{ds}.\left(V_{gs1}-V_{gs2}\right)} \qquad \textit{Eq. II-7}$$

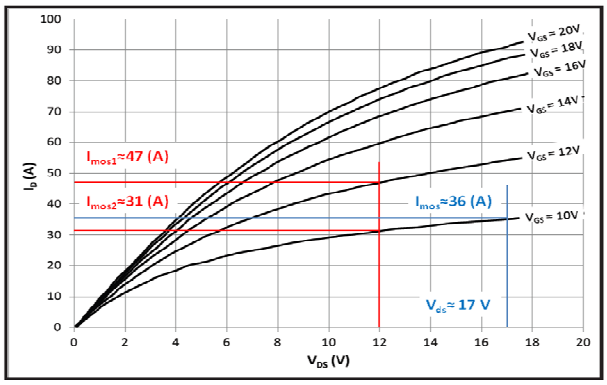


Figure II-15 Caractéristiques statiques du MOSFET CMF20120D (135°C)

Les valeurs extraites de la figure II-15 ont permis l'identification de la valeur de K_{plin} = 0,9 A/V^2. À partir de la même figure, la valeur de K_{psat} peut être déterminée en remplaçant dans l'expression *Eq. II-5* les paramètres trouvés par leurs valeurs (V_{ds} élevée par rapport à V_{gs}). Pour le point suivant (V_{ds} = 17 V, V_{gs} = 10 V, I_{mos} = 36 A) on obtient une équation de second degré (*Eq. II-8*), sa résolution permet de déterminer la valeur de K_{psat} = 1,35 A/V^2.

$$K_{psat}^2.\frac{\lambda.\left(V_{gs}-V_{th}\right)^3}{K_{plin}} - K_{psat}.\left(V_{gs}-V_{th}\right)^2.\left(1+\lambda.V_{ds}\right) + 2.I_{mos}.\left(1+\theta.\left(V_{gs}-V_{th}\right)\right) = 0 \qquad \textit{Eq. II-8}$$

- ***Modèle électrothermique du MOSFET CMF2012120D***

Jusqu'à maintenant nous avons déterminé les paramètres décrivant le modèle statique du MOSFET suivant des procédures d'extraction approximatives, simples et qui ne demandent aucune étape de mesure. Cette extraction est faite suivant des hypothèses qu'on s'est fixées. Plusieurs paramètres gouvernant le fonctionnement du MOSFET dépendent de l'état thermique du semi-conducteur. Le tableau suivant résume les équations qui traduisent cette dépendance [72].

T=25°C	**T=135°C**	**T_j (avec T_0 = 298,15 K)**
$\theta = 0{,}03V^{-1}$		
$\lambda = 0{,}024V^{-1}$		
$V_{th} = 4V$	$V_{th} = 2{,}4V$	$V_{th} = 4 - 0{,}0145.(T_j - T_0)$
$K_p = K_{psat} = K_{plin} = 1{,}2A/V^2$	$K_{psat} \neq K_{plin}$	$K_{psat} = K_p\left(\frac{T_0}{T_j}\right)^{-0.375}$, $K_{plin} = K_p\left(\frac{T_0}{T_j}\right)^{0.916}$

Tableau II-1 Paramètres statiques du CMF20120D en fonction de la température

La reconstruction des caractéristiques statiques obtenue par extraction directe de la feuille de spécifications (figure II-16 et figure II-17) montre une bonne similitude avec celle donnée initialement par le fabricant (sachant que le courant maximal que peut fournir le MOSFET CMF20120D est de 42 A).

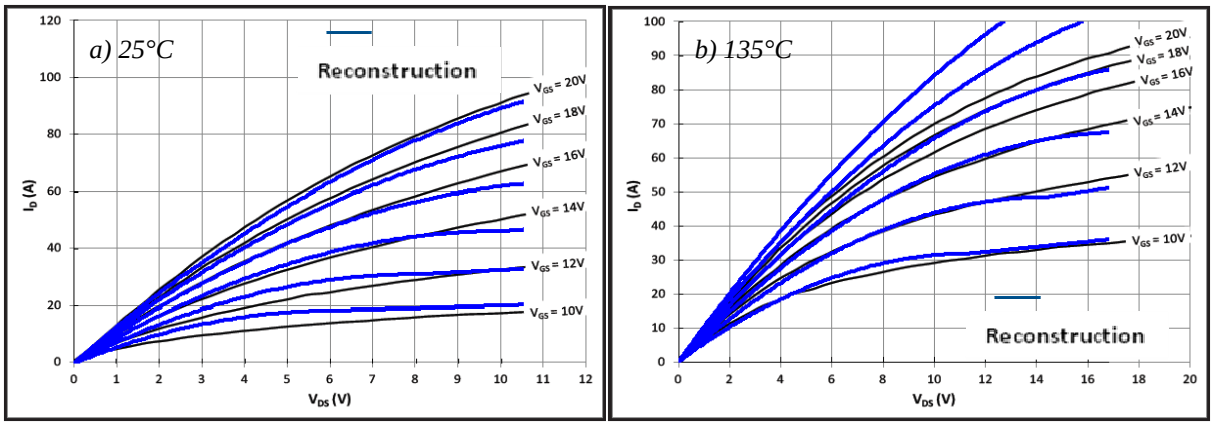


Figure II-16 Caractéristiques statiques du MOSFET CMF20120D (Modèle Vs fiche fabricant)

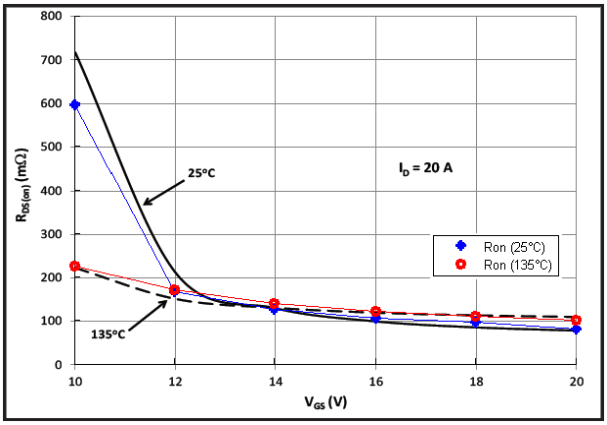


Figure II-17 Variation de R_{on} en fonction de la tension V_{gs} (Modèle Vs fiche fabricant)

En ne considérant pas l'effet de l'état thermique sur la CEM, on supposera dans les travaux qui suivent que le MOSFET fonctionne à température ambiante.

III.1.2 Comportement dynamique du MOSFET

Le stockage de charges dans le transistor est représenté par les trois capacités C_{gs}, C_{gd} et C_{ds} qui interviennent durant le fonctionnement transitoire. Dans les abaques fournis par le constructeur, trois capacités C_{iss}, C_{rss} et C_{oss} sont données en fonction de la tension V_{ds}. L'identification des paramètres dynamiques est effectuée directement à partir de la feuille de spécifications. Ces capacités sont peu sensibles à l'état thermique du MOSFET [73].

- ***Capacité C_{gs}***

À partir de la feuille de spécifications du MOSFET, on trouve C_{gs}≈1900 pF. En effet, pour des tensions de polarisation V_{ds} suffisamment élevées, l'expression *Eq. II-9* nous permet de déduire cette valeur.

$$C_{gs} = C_{iss} - C_{rss} \qquad \textit{Eq. II-9}$$

- ***Capacité C_{ds} et C_{gd}***

L'expression approximative utilisée par les modèles Spice [60], [64], [87] décrit la capacité de jonction C_{ds} comme suit :

$$C_{ds} = \frac{C_{ds0}}{\left(1+\frac{V_{ds}}{V_j}\right)^M} \qquad \textit{Eq. II-10}$$

C_{ds0} est la capacité de jonction en absence de polarisation, V_j est le potentiel de barrière de jonction et M est le coefficient de gradualité de la jonction. Le tableau suivant résume les

valeurs extraites des capacités par identification directe en se basant sur les allures fournies par le fabricant. Pour les deux valeurs de V_j spécifiées dans la feuille de spécifications (V_j = 3,5 V pour V_{gs} = -5 V, V_j = 3,1 V pour V_{gs} = -2 V), les valeurs extraites donnent une approximation de la variation du paramètre M. La valeur moyenne de M est généralement fixée à 0,5.

V_{ds} (V)	C_{oss} (pF)	$C_{gd}=C_{rss}$ (pF)	$C_{ds}=C_{oss}-C_{rss}$ (pF)	M (V_j=3,5V,V_j=3,1V)	
0	2600	1200	1400	/	/
4	1900	700	1200	0,202	0,186
8	1300	400	900	0,371	0,346
12	1000	300	700	0,465	0,437
16	850	260	590	0,503	0,475
20	750	200	550	0,49	0,465
24	600	120	480	0,519	0,493
28	480	60	420	0,547	0,522
32	420	42	378	0,565	0,539
36	400	39	361	0,559	0,534
40	380	37	343	0,558	0,534
60	320	30	290	0,543	0,522
80	270	26	244	0,55	0,531
100	250	24	226	0,538	0,52
150	200	20	180	0,542	0,526
200	180	17,5	162,5	0,53	0,514
300	155	15,5	139,5	0,516	0,503
400	130	13,5	116,5	0,523	0,51
500→1200	120	13	107	0,51→0,44	0,5→0,43

Tableau II-2 Echantillons des capacités du CMF20120D en fonction de la tension V_{ds} (V_{gs} = 0 V)

La capacité grille-drain C_{gd}, responsable de l'effet Miller, est fortement variable avec la tension V_{gd}. En effet, cette capacité correspond à une mise en série d'une capacité de zone de charge d'espace C_{gdj} avec la capacité d'oxyde C_{oxd} [15][88]. En absence de zone de charge d'espace (ZCE), seule la capacité d'oxyde intervient dans l'expression de C_{gd} (*Eq. II-11)*.

$$C_{gd} = \begin{cases} C_{oxd} \rightarrow V_{gd} \leq 0 \\ \dfrac{C_{oxd}.C_{gdj}}{C_{oxd}+C_{gdj}} \rightarrow V_{gd} > 0 \end{cases} \text{ avec } C_{gdj} = \frac{A_{gd}\varepsilon_{semi}}{W_{gdj}} \qquad \textit{Eq. II-11}$$

A_{gd} est la surface de grille et de drain en regard, W_{gdj} est la largeur de la ZCE et ε_{semi} est la permittivité du semi-conducteur. Une autre formulation empirique traduit la capacité C_{gd} par l'expression d'une capacité de transition de la même forme que celle utilisée pour la reconstruction de C_{ds} [64][87].

La méthode que nous avons adoptée pour reconstruire les différentes capacités caractérisant le comportement dynamique est basée sur une décomposition directe des caractéristiques des capacités en fonction de la tension V_{ds}. Ainsi, les capacités sont reconstruites sous forme de plusieurs sections de droites dont les points limites sont définis

dans le tableau II-2. La figure II-18 montre que pour le nombre de points choisi (20 points) on arrive à aboutir à une bonne reconstruction de l'allure des capacités présentées dans la feuille de spécification.

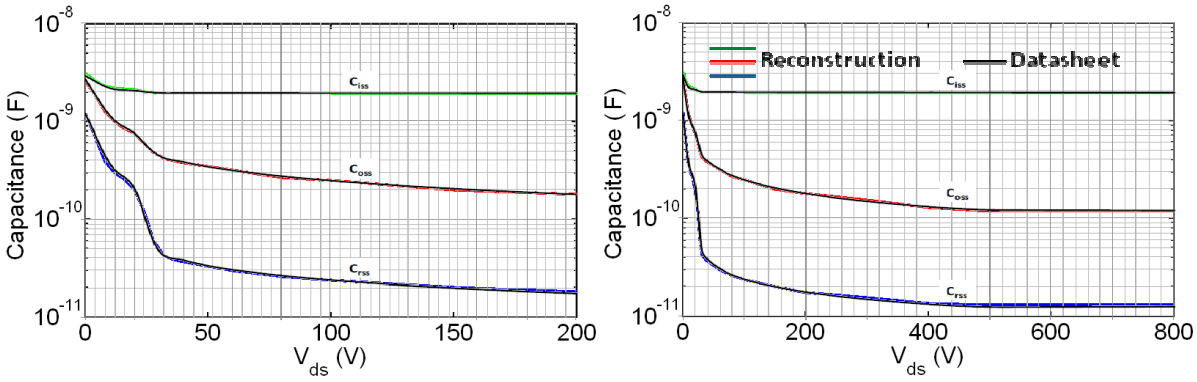


Figure II-18 Reconstruction de C_{iss}, C_{oss} et de C_{rss}

Les figures II-19 et II-20 montrent une comparaison entre les résultats obtenus par identification directe des capacités à partir de feuille de spécifications et ceux obtenus par mesure en utilisant le traceur Agilent B1505A.

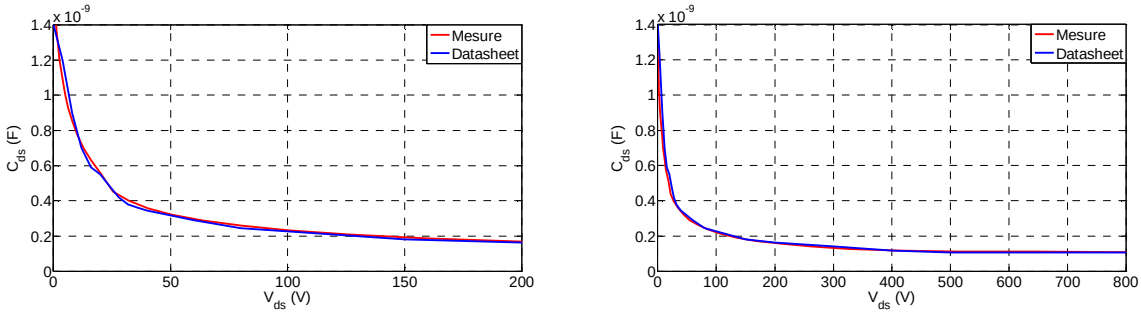


Figure II-19 C_{ds} mesurée et reconstruite à partir de la fiche fabricant

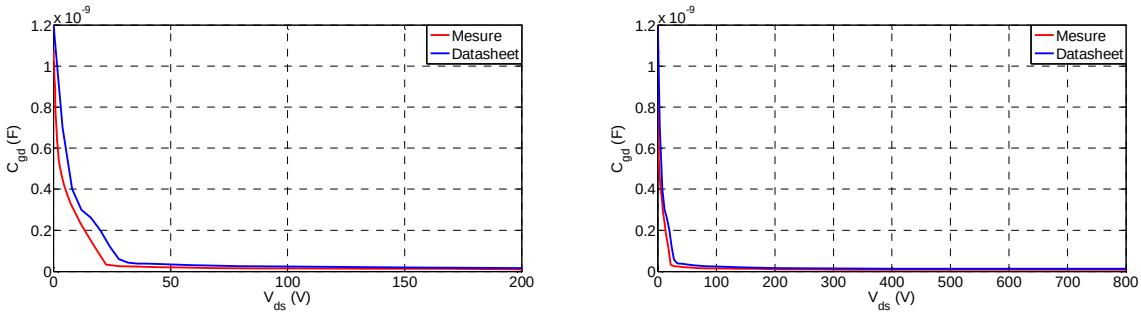


Figure II-20 C_{gd} mesurée et reconstruite à partir de la fiche fabricant

Les capacités intrinsèques C_{gd} et C_{ds} sont donc définies par deux vecteurs de points $C_{ds}=f(V_{ds})$ et $C_{gd}=f(V_{gd})$ directement identifiés à partir de la feuille de spécification sans recours à des procédures de mesure. Le nombre de points d'extraction en fonction de la

tension de polarisation est un choix à faire par l'utilisateur. Nous avons choisi de décomposer la non-linéarité des capacités suivant plusieurs segments de droites. Ces segments peuvent être remplacés par des fonctions.

III.2 Diode Schottky C2D20120D

Un modèle simplifié de la jonction de la diode est présenté dans la figure II-21. Ce modèle permet de satisfaire une prise en compte simplifiée du régime dynamique de la diode ce qui répond aux objectifs de la simulation orientée CEM des convertisseurs statiques.

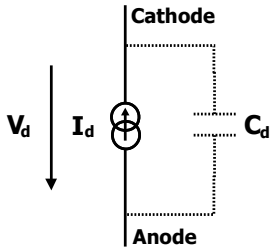


Figure II-21 Modèle simplifié de la jonction de la diode Schottky

La reconstruction des caractéristiques du courant direct en statique est effectuée par une analyse directe des données du constructeur. Cette analyse nous a permis de traduire le comportement statique de la diode par les expressions suivantes :

$$I_d \approx 0 \quad \rightarrow \quad V_d \leq V_j$$

$$I_d = 37{,}5.\left(\frac{T_0}{T_j}\right)^{3.4}.\left(V_d - V_j\right)^2 \quad \rightarrow \quad V_j < V_d \leq 1 \quad \text{avec} \quad V_j = 0{,}8 - 0{,}00133.\left(T_j - T_0\right) \qquad \textit{Eq. II-12}$$

$$I_d = \frac{V_d - 1}{0{,}062 + 0{,}0006.\left(T_j - T_0\right)} + 1{,}5 \quad \rightarrow \quad V_d > 1$$

La figure II-22 montre que la reconstruction des caractéristiques de conduction statique de la diode est satisfaisante jusqu'à une température de 125°C. La variation des paramètres du modèle électrique en fonction de la température ne sera pas prise en compte dans les parties qui suivront et on suppose que la température instantanée du dispositif est fixée à la température ambiante.

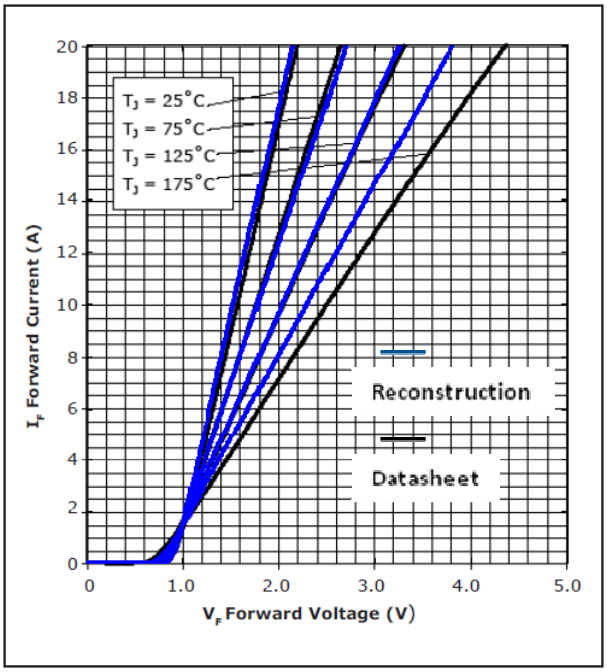


Figure II-22 Reconstruction des caractéristiques statiques courant-tension de la diode C2D20120D

La variation de la capacité de jonction de la diode varie suivant la même loi exprimée par l'expression *Eq. II-10*. Afin de modéliser la capacité de transition de la diode, nous avons appliqué le même principe de reconstruction utilisé précédemment. La figure II-23 montre le résultat de la reconstruction à partir des documents du fabricant. La comparaison entre la capacité reconstruite et celle mesurée par le traceur est montrée dans la figure II-24.

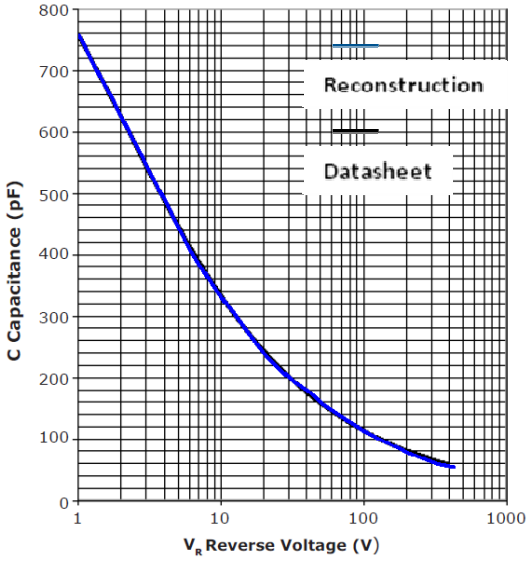


Figure II-23 La capacité de transition de la diode en fonction de la tension inverse appliquée

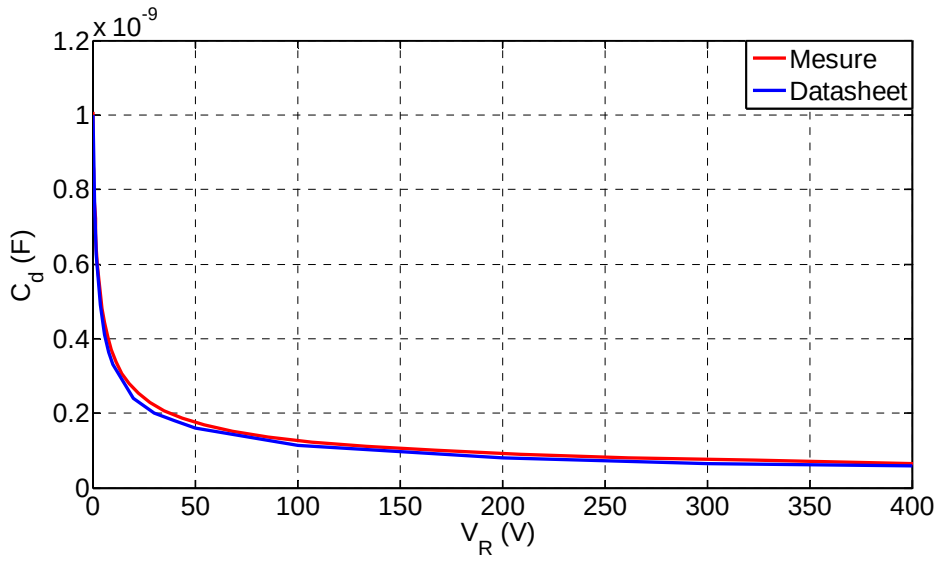


Figure II-24 Cd mesurée et reconstruite à partir de la feuille de spécifications

Le boitier de la C2D20120D est composé de deux diodes Schottky. Afin de prendre en considération la mise en parallèle de ces diodes, nous avons utilisé le modèle donné sur la figure II-25.

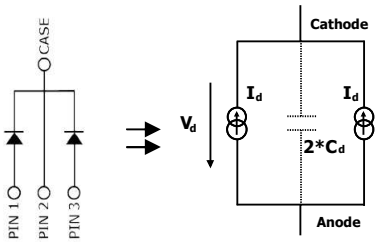


Figure II-25 Modèle de la C2D20120D

Les deux modèles dynamiques du MOSFET et de la diode seront implantés dans une cellule de commutation afin de pouvoir comparer les spectres des courants parasites obtenus par simulation et par mesure. Le nombre de segments linéaires modélisant l'évolution des capacités en fonction de la tension inverse pour la diode et du MOSFET sera fixé à 8 échantillons.

IV. Estimation des courants parasites : Validation expérimentale

Afin de comparer les spectres des courants HF dans un système de commutation, nous avons étudié une cellule de commutation élémentaire. La structure qui le permet est un simple hacheur série. Dans cette phase d'étude initiale, la simplicité de ce convertisseur fait de lui un bon outil de validation. Comme le montre la figure II-26, ce hacheur est composé d'une cellule de commutation et d'un condensateur de découplage. Cette cellule de commutation est

composée d'un MOSFET SiC à canal N de référence CMF20120D et d'une diode Schottky SiC de référence C2D20120D. Deux capacités sont utilisées afin de créer un point milieux pour la mesure du courant de mode commun.

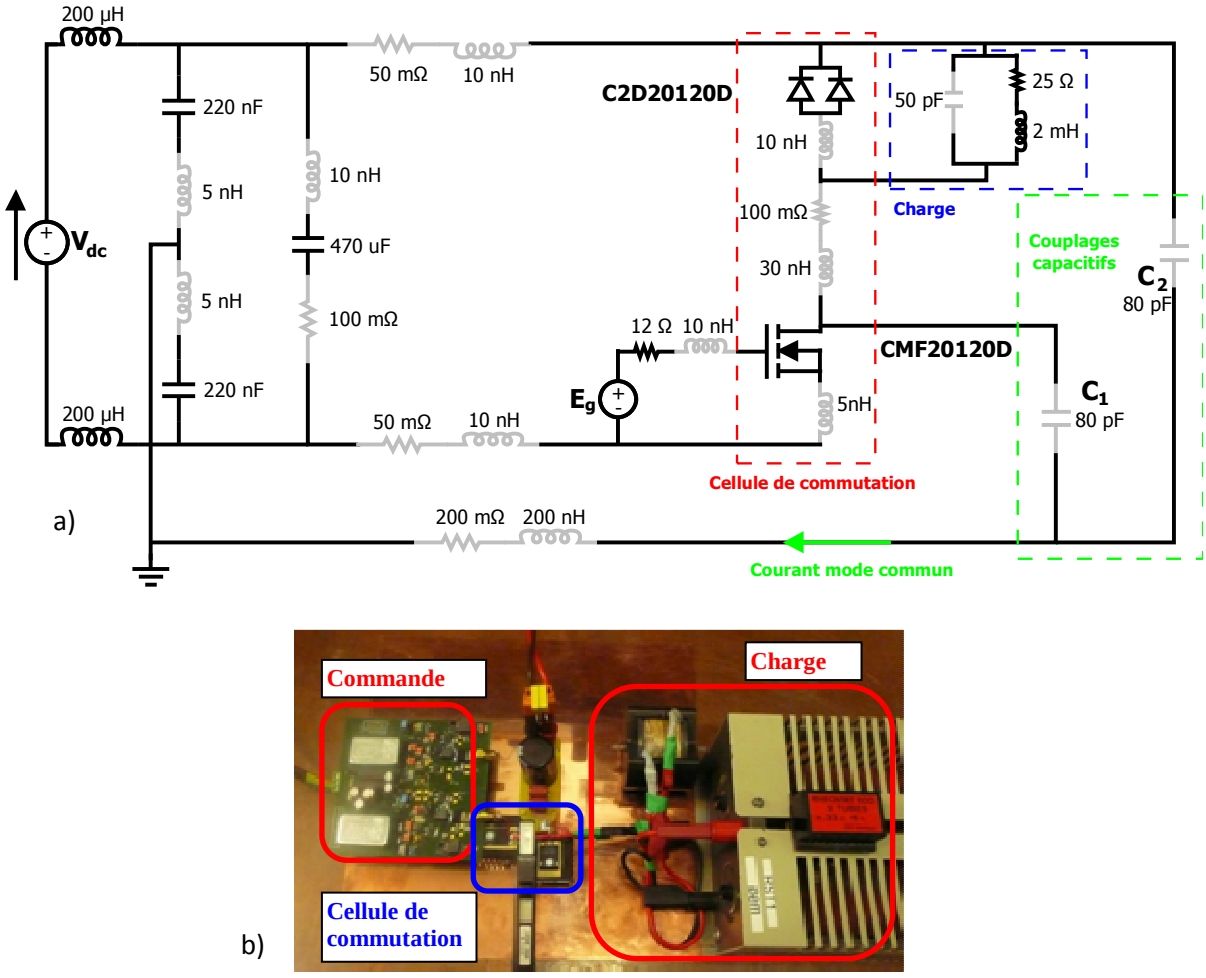


Figure II-26 a) Montage de simulation du convertisseur b) Circuit de test

Seuls les principaux éléments parasites du circuit pouvant affecter l'allure du courant HF sont pris en considération. En réalité, le comportement de la charge en hautes fréquences nécessite une analyse plus complexe des chemins de propagation. Ces simplifications permettent d'alléger l'étude du système. Les éléments parasites de la cellule de commutation ont été mesurés en utilisant un analyseur d'impédance référencé HP4194A. Ces éléments parasites sont aussi identifiables par simulation en utilisant des logiciels d'extraction tels que InCa3D® ou Q3D®. L'acquisition des signaux est faite à l'aide d'un oscilloscope Tektronix de référence DPO7104 équipé d'une sonde TCP0030 (120 MHz) afin de mesurer le courant drain-source (I_{ds}) du MOSFET. Une sonde CT2 (200 MHz) est utilisée pour mesurer les courants de mode commun. Afin de valider les estimations des courants conduits obtenus par

simulation par rapport à celles obtenus par mesure, nous avons testé le circuit pour deux points de fonctionnement différents (150 V, 3 A) et (300 V, 6 A) pour un rapport cyclique fixe 0,5 et pour une fréquence de commutation de 150 kHz. Le logiciel de simulation circuit Portunus® est utilisé pour simuler les réponses temporelles du convertisseur. Le pas de calcul minimal est fixé à 0,4 ns.

Les principaux chemins des courants de mode commun sont représentés par les capacités parasites (C_1 et C_2). Elles se localisent entre le composant en commutation et son radiateur. Les courants produits par ces capacités sont les réponses aux variations rapides de la tension de mode commun. Cette modélisation simplifiée a pour but de restituer les effets des couplages capacitifs dominants dans cette cellule de commutation. Les figures II-27 et II-28 montrent respectivement la comparaison entre les courants de mode commun (réel et simulé) et les courants commutés par le MOSFET (réel et simulé). L'application de la FFT ou Transformée de Fourier rapide à ces signaux (figure II-29 et figure II-30) montre que la modélisation de l'ensemble du système de commutation est capable de reconstruire avec une bonne précision les spectres des courants sur une bande de fréquence dont la limite est supérieure à 30 MHz pour le mode commun et qui atteint 100 MHz pour le courant drain-source du MOSFET (I_{ds}). La comparaison de ces deux spectres montre une certaine interaction entre les deux courants mesurés. On remarque ainsi que le premier pic sur le spectre du courant de mode commun affecte le spectre du courant I_{ds}. Ceci est dû à un pourcentage de courant de mode commun qui s'additionne au courant du MOSFET suivant le point de mesure.

La prise en considération des effets de variation des potentiels sur le courant de mode commun demande une modélisation poussée de la géométrie du convertisseur. Suivant l'emplacement des inductances parasites, des couplages capacitifs peuvent se comporter comme des chemins préférentiels pour le courant de mode commun (pour certaines plages de fréquences) créant ainsi un effet parasite plus dominant. Cet effet a été prouvé par un ajout progressif des composants parasites qui produit une évolution de la précision de la modélisation par plage de fréquences [77]. En comparant les spectres mesurés des figures II-29 et II-30, on peut identifier deux pics importants (≈ 28 MHz et ≈ 41 MHz) sur le spectre du courant de mode commun; le premier associé à la première résonance qui correspond à un régime d'oscillation libre dont la fréquence de résonance est fixée par l'impédance de mode

commun et le deuxième correspond au pic du spectre (≈ 41 MHz) propre à un régime d'oscillation imposé par le courant I_{ds} dans la maille de la cellule de commutation.

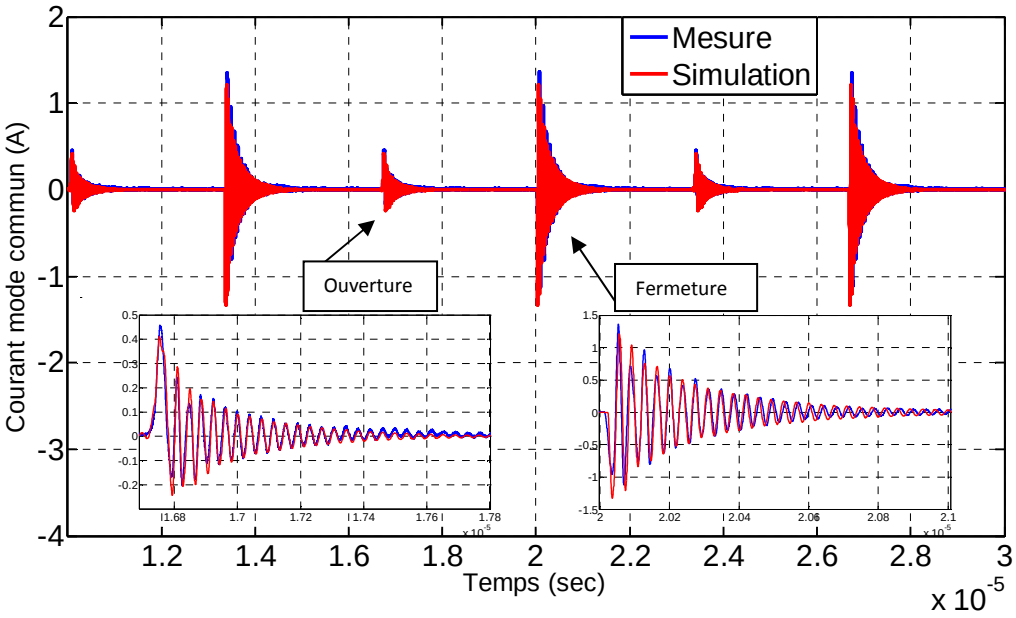


Figure II-27 Comparaison des allures temporelles du courant de mode commun (150 V, 3 A)

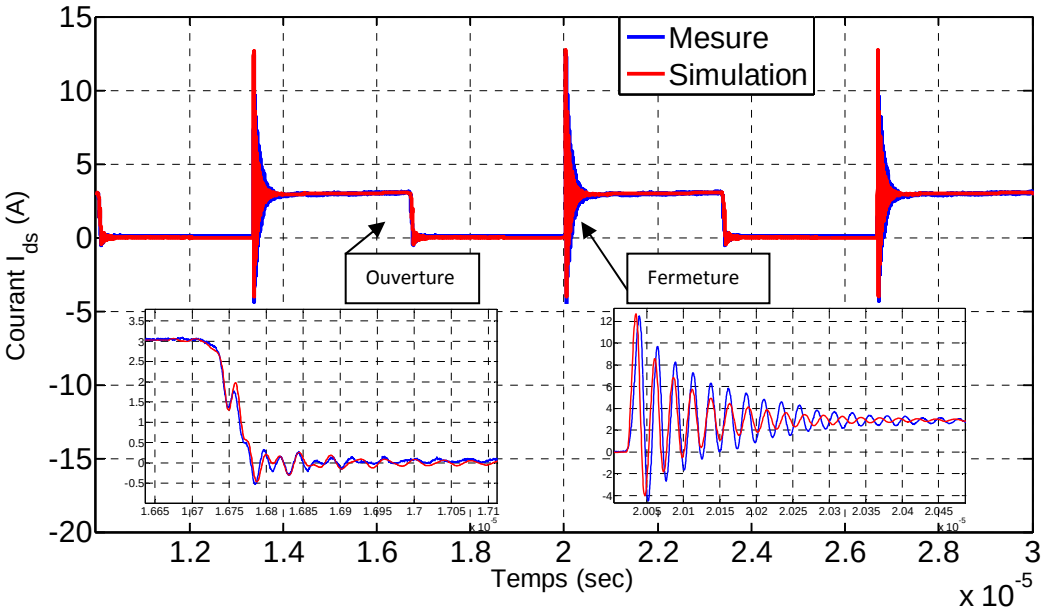


Figure II-28 Comparaison des allures temporelles du courant I_{ds} (150 V, 3 A)

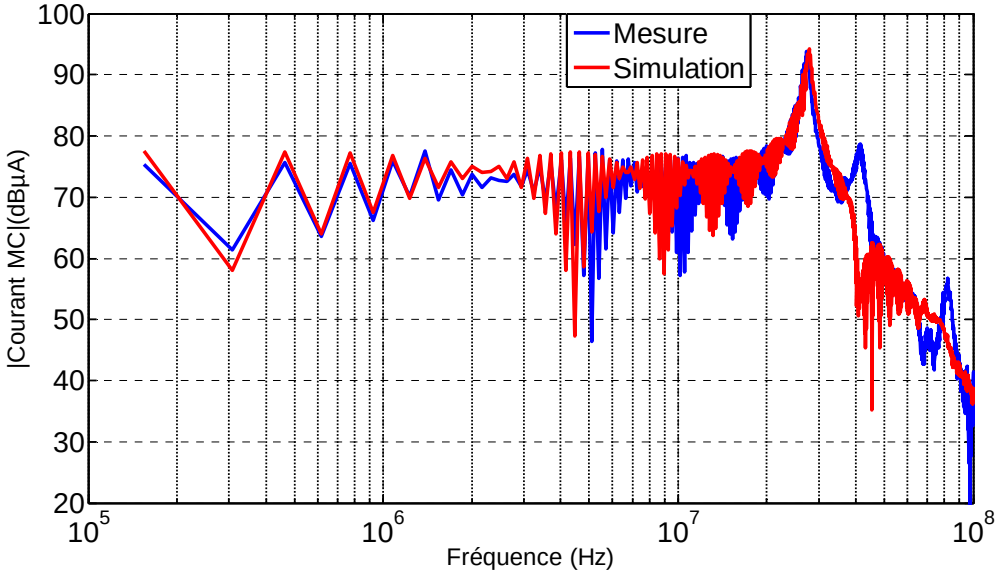


Figure II-29 Comparaison des spectres du courant de mode commun (150 V, 3 A)

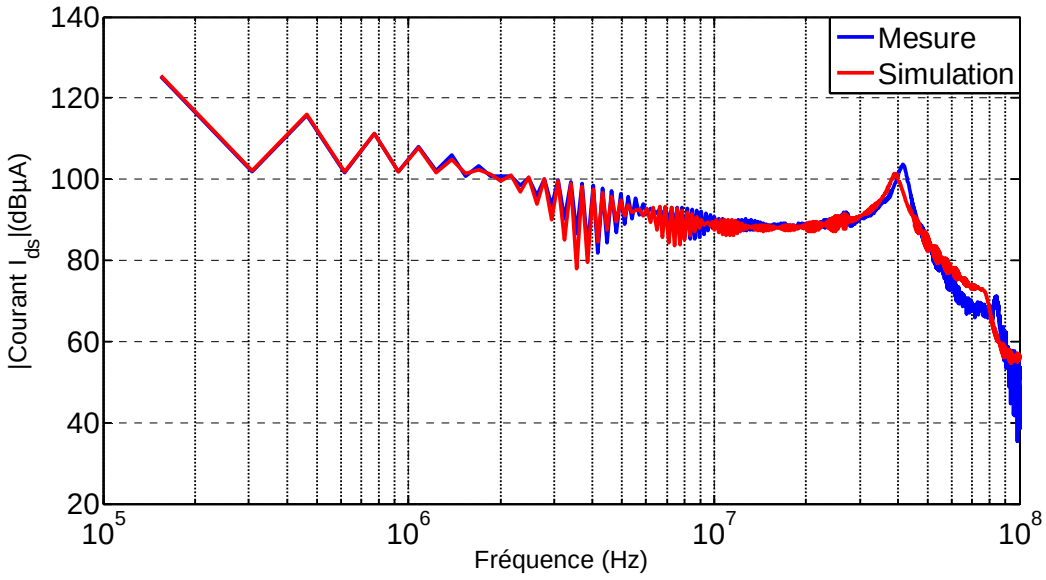


Figure II-30 Comparaison des spectres du courant I_{ds} (150 V, 3 A)

Les mêmes tests de validation ont été effectués pour un autre point de fonctionnement (300 V, 6 A). La comparaison entre la simulation et la mesure (allures temporelles : figure II-31 et figure II-32 / représentations spectrales : figure II-33 et figure II-34) prouve la pertinence des hypothèses de modélisation. Pour une meilleure corrélation entre les mesures et la simulation dans une plage de fréquences plus élevée, une modélisation plus poussée du comportement HF de la structure est nécessaire (couplage inductif et capacitif, modèles plus sophistiqués des éléments passifs).

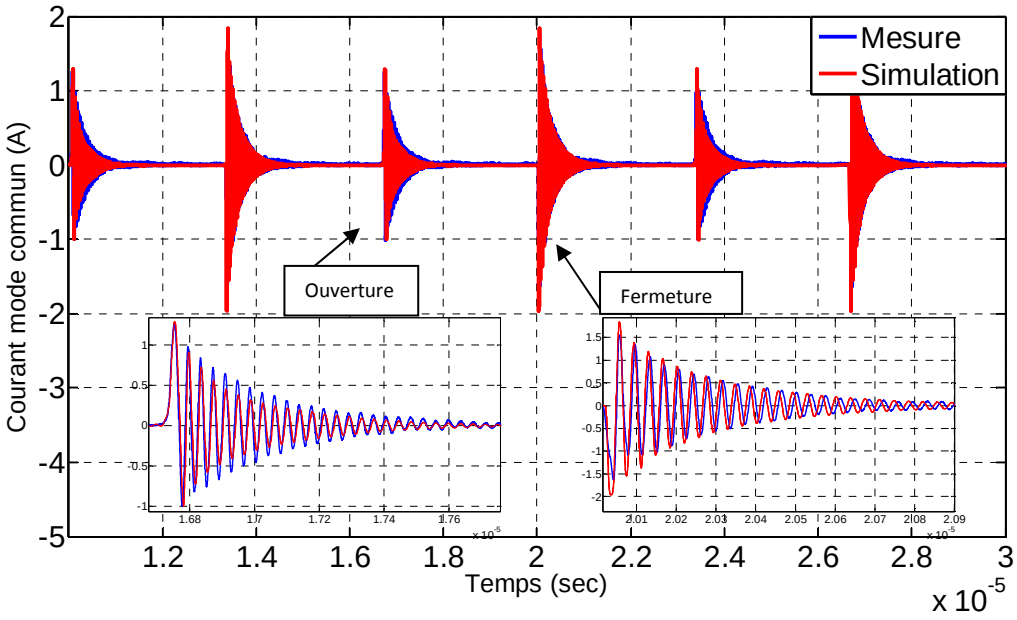


Figure II-31 Comparaison des allures temporelles du courant de mode commun (300 V, 6 A)

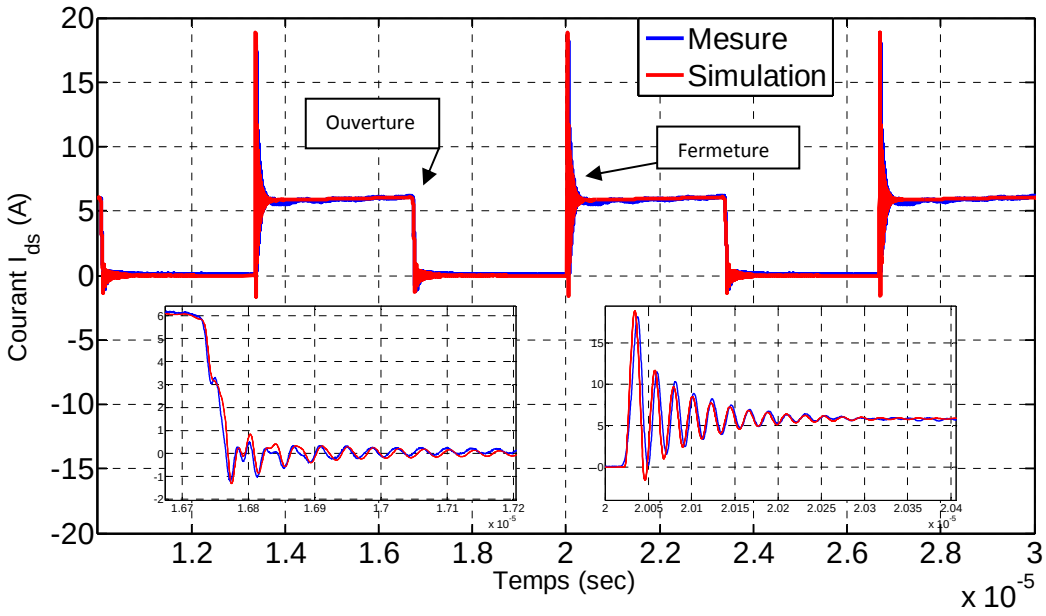


Figure II-32 Comparaison des allures temporelles du courant I_{ds} (300 V, 6 A)

Les composants SiC sont capables de générer des dV/dt et dI/dt très élevés ce qui explique le haut niveau des perturbations conduites obtenues. Bien que la construction géométrique du convertisseur ne soit pas bien adaptée pour les commutations rapides des nouvelles générations de semi-conducteurs (circuit trop inductif), la correspondance des fréquences polluantes obtenues par simulation et par mesure montre que l'interaction entre les sources de perturbation et les chemins de propagation a été bien respectée.

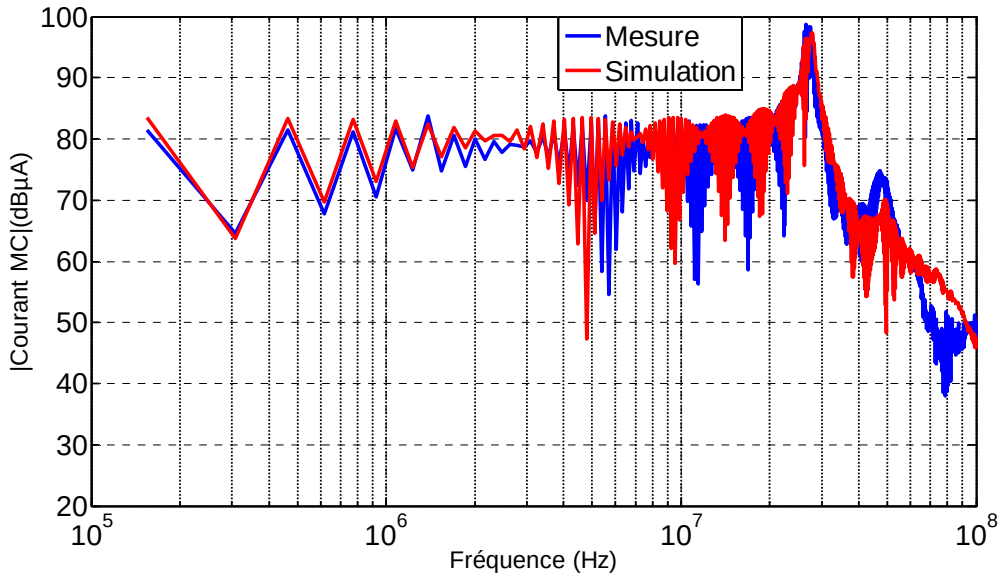


Figure II-33 Comparaison des spectres du courant de mode commun (300 V, 6 A)

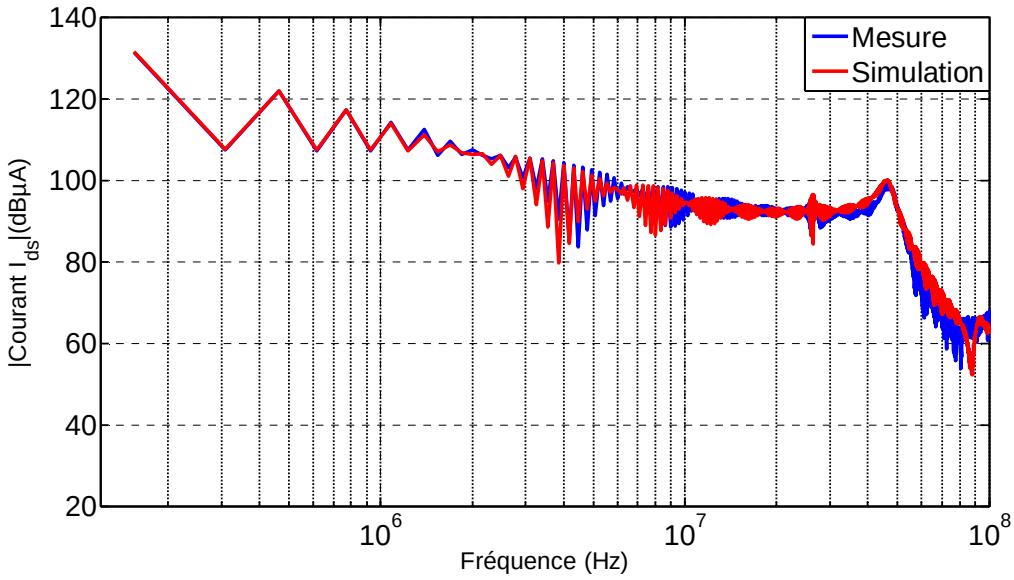


Figure II-34 Comparaison des spectres du courant I_{ds} (300 V, 6 A)

Les phases transitoires d'un signal électrique regroupent les fronts des grandeurs électriques (courant dans notre cas) suivies par des régimes oscillatoires. Au-delà de ces phases transitoires, les éléments parasites de la structure ne sont plus excités par des fronts de commutation et la structure de commutation retrouve un régime permanent.

En réalité, pour les pas de calcul suffisamment petits, les courants HF générés durant les phases transitoires continuent à circuler dans la structure même durant les phases qui apparaissent comme des phases permanentes. En fait, suivant le coefficient d'amortissement

du signal résonant créé après l'application des fronts, les signaux parasites atteignent des amplitudes de résonance très faibles (moins de quelques micro-ampères). Ces faibles amplitudes qui sont inutiles pour nos objectifs d'étude provoquent des durées de simulation considérables à cause de leur interaction avec tous les éléments réactifs de la structure de conversion (RSIL, filtre…). Dans l'objectif de mieux gérer les grandeurs électriques générées par les phases transitoires, nous allons introduire dans la section qui suit la notion de modèles contrôlés capables de réduire les coûts de simulation sans affecter les représentations spectrales des signaux parasites.

V. Simulation CEM contrôlé et réduction des coûts de calcul

Les inductances et les capacités sont les constituants réactifs élémentaires et indispensables pour la modélisation visant à reconstruire l'impédance totale d'un composant ou d'un système. L'étude de grandeurs électriques générées par ces composants dans des cycles de commutation nous permettra d'agir sur le coût de calcul d'une simulation.

V.1 Principe et hypothèse

Le courant de sortie d'un élément capacitif est exprimé par l'équation basique suivante :

$$Ic = \frac{dq}{dt} \quad \text{avec} \quad q = C.U_c \qquad \textit{Eq. II-13}$$

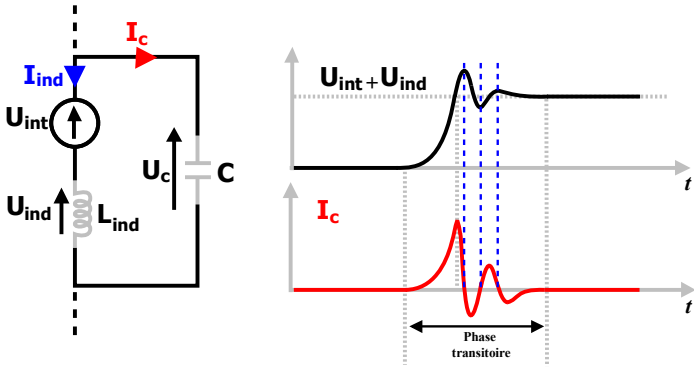


Figure II-35 Courant d'une capacité soumise à une variation de potentiel

Suivant l'exemple de la figure 35, l'expression du courant de la capacité peut être écrite comme suit :

$$Ic = C.\frac{d(U_{int} + U_{ind})}{dt} = C.\frac{d(U_{int})}{dt} + C.L_{ind}\frac{d^2(I_{ind})}{dt^2} \qquad \textit{Eq. II-14}$$

U_c est la somme de la tension aux bornes d'un interrupteur U_{int} avec celle d'un élément inductif U_{ind}. L'hypothèse simplificatrice qu'on essaye d'introduire consiste à éliminer les courants parasites qui parcourent la structure de conversion au-delà des phases transitoires. L'application de ce principe de contrôle des courants parasites vise à réduire le temps de calcul en éliminant les faibles amplitudes des courants résonnants au sein du convertisseur. Pour le cas de l'exemple illustratif de la figure II-35, imposer un courant I_c nul revient donc à mettre les dérivées temporelles de l'équation *Eq. II-14* à une amplitude nulle. Afin de mettre en pratique ces phénomènes, nous allons évoquer dans le paragraphe qui suit les règles à respecter pour le développement de ces modèles.

V.2 Notion de modèles contrôlés

Suivant cette approche de modélisation, on considère une inductance parcourue par un courant variable comme une source parasite de tension et une capacité soumise à un potentiel variable comme une source parasite de courant. Les figures II-36(a et c) représentent ces deux éléments passifs tout en les soumettant aux grandeurs électriques imposées par un circuit extérieur.

L'idée la plus simple qu'on puisse imaginer pour annuler un courant qui circule dans une capacité ou la tension d'une inductance est d'utiliser des interrupteurs idéaux jouant le rôle d'une fenêtre séparant les phases transitoires des phases statiques. Le passage de la figure II-36a à la figure II-36b illustre l'annulation du potentiel de l'inductance et le passage de la figure II-36c à la figure II-36d illustre l'annulation du courant de la capacité. Malheureusement, cette méthode n'assure pas la continuité des dérivés ce qui empêche son utilisation. En effet, pour le cas de la figure II-36b et pour un courant $I_{ext} \neq 0$, le courant ne parcourt plus l'inductance mais l'interrupteur idéal. Ainsi, le passage inverse vers l'état conducteur (figure II-36a) entrainera une surtension due aux dérivés brusques que subit le courant dans l'inductance. Par dualité, le passage de l'état (d) à (c) du même circuit entrainera une impulsion brusque du courant.

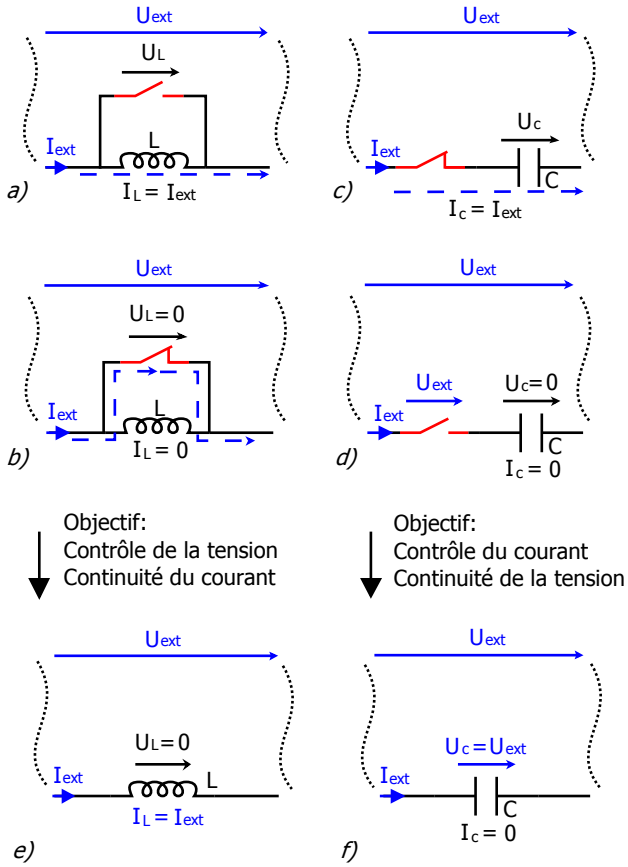


Figure II-36 Principe de contrôle des grandeurs électriques de sortie des éléments passifs

Notre objectif de modélisation contrôlée vise à développer :

- Un modèle d'inductance qui suit les lois d'un composant inductif classique durant les phases transitoires et qui se comporte comme un fil conducteur au-delà.

- Un modèle de la capacité qui suit les lois d'un composant capacitif classique durant les phases transitoires et qui se comporte comme un circuit ouvert au-delà.

Le langage VHDL-AMS permet aisément l'implémentation de ce type de formalisme en utilisant les expressions conditionnelles. Le renseignement de ce conditionnement nécessite deux informations indispensables pour fixer les limites de la phase transitoire. En effet, la source qu'on a développée pour alimenter la grille de l'interrupteur génère plusieurs types de signaux : de type analogique (tension et courant) et de type variable logique. Le passage de cette dernière d'un état à un autre renseigne le composant passif contrôlé sur le début de la phase transitoire. À partir de cet instant, un compteur temporel interne permet de contrôler les grandeurs électriques du composant suivant la fenêtre temporelle fixée par l'utilisateur. Un exemple de cette démarche de commande est représenté sur la figure II-37.

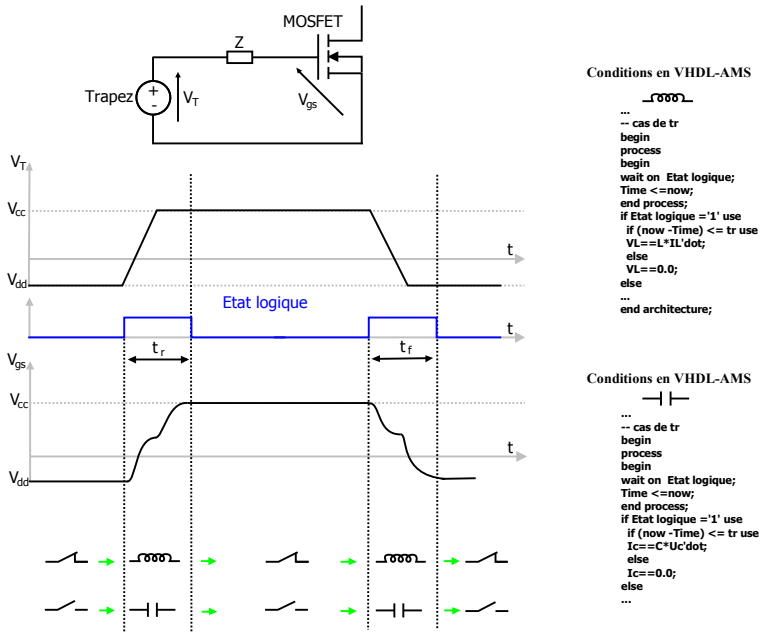


Figure II-37 Décomposition des phases de commutation suivant la logique de contrôle

Les intervalles temporels t_r et t_f sont fixés par l'utilisateur. Ils doivent couvrir la commutation des grandeurs électriques et les oscillations amorties. La figure II-38 montre les signaux illustrés dans la figure II-37. Ces allures sont extraites du système de commande de la figure II-26. Dans le montage du convertisseur, la valeur de la résistance Rg = 12 Ω est la somme d'une résistance externe de 7 Ω et d'une résistance interne propre au composant égale à 5 Ω (valeur prise de la fiche fabricant).

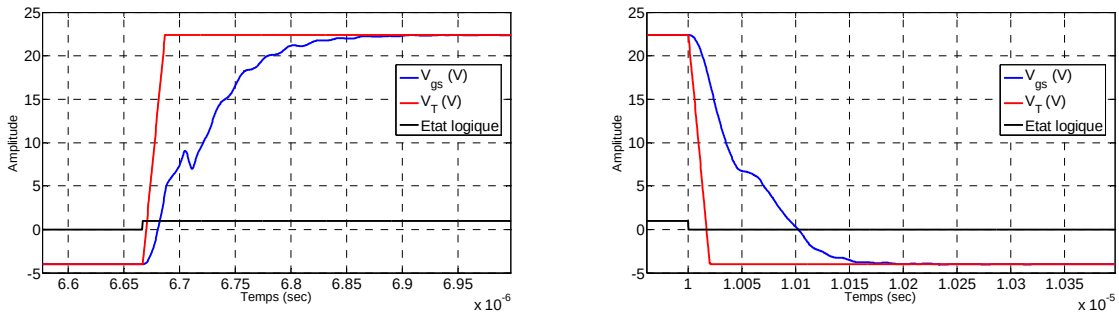


Figure II-38 Variation de la tension V_{gs} du MOSFET par rapport aux grandeurs de sorties de la source trapézoïdale

La nécessité de ce type de contrôle est essentiellement due au pas de calcul qui devient de plus en plus petit. La figure II-39 montre l'importance du choix du pas de simulation en comparant les spectres du courant I_{ds} obtenus pour différents pas de calcul. On remarque, en comparant à la mesure, qu'on a une grande différence entre les spectres obtenus en haute fréquence.

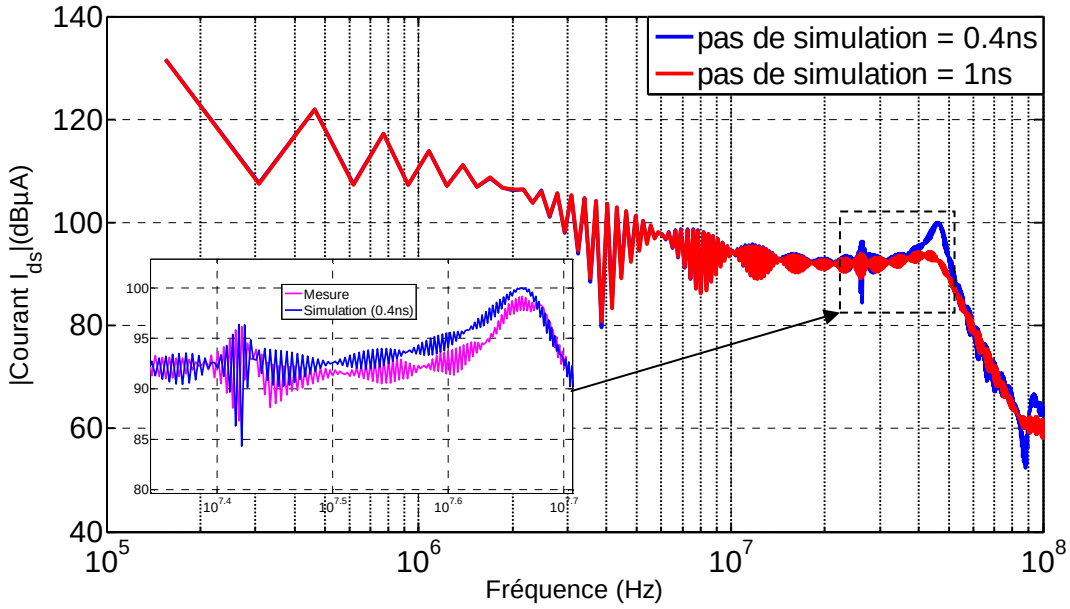


Figure II-39 Effet du pas de calcul sur l'exactitude du spectre (300 V, 6 A)

Dans la suite, nous allons appliquer la méthode de contrôle des éléments parasites et tester sa fiabilité.

V.3 Précision et gain de temps

Nous avons repris la structure de la figure II-26 afin de comparer les résultats de simulation (sans et avec contrôle) et le temps de simulation. Nous avons choisi un solveur qui utilise la méthode des trapèzes afin d'apporter plus de précision à la simulation. Par exemple par rapport à la méthode Euler on peut remarquer que, pour les faibles pas de calcul, cette dernière apporte un facteur d'amortissement qui peut affecter la précision de la simulation (figure II-40).

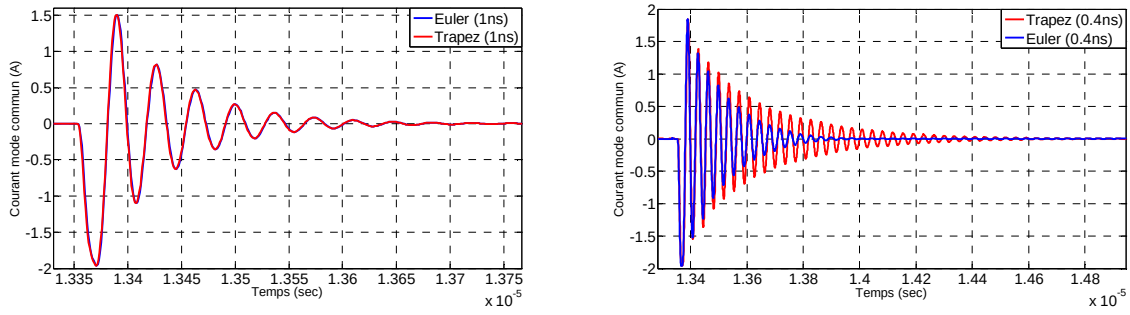


Figure II-40 Exemple d'effet du choix du solveur sur la précision de la simulation : Commutation à la fermeture (300 V, 6 A)

Les éléments contrôlés sont marquées par des traits rouges dans la figure II-41. En effet, selon le cas, il n'est pas nécessaire de contrôler tous les éléments constituants la structure électrique. À titre d'exemple, l'annulation d'un courant dans une capacité entraine systématiquement l'annulation du courant dans tout le système résonnant parcouru par ce courant. On a tendance à limiter le nombre des composants contrôlés afin de limiter le nombre d'instructions conditionnelles. Il est important de rappeler que le principe de contrôle des composants passifs ne concerne que les éléments parcourus par des grandeurs électriques parasites et non des grandeurs fonctionnelles. Ainsi, lorsqu'on parle d'annulation de courant, cela correspond aux composantes HF.

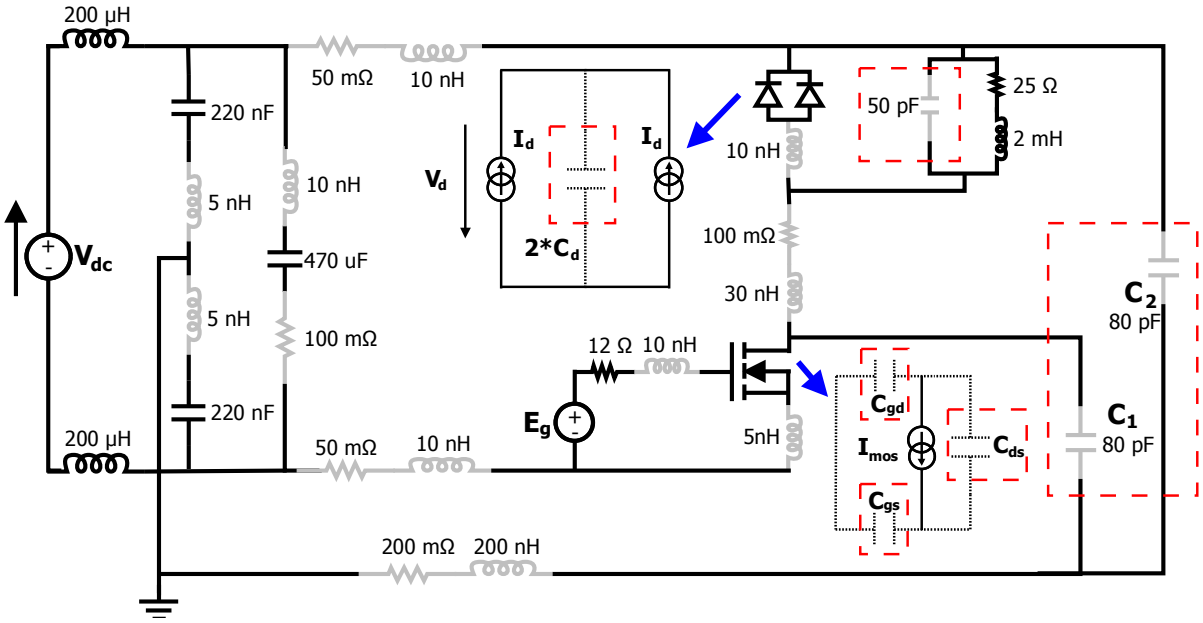


Figure II-41 Montage de simulation du convertisseur (avec contrôle)

La largeur de la fenêtre utilisée est de 1µs. Ce choix permet de couvrir les phases de résonance. Ainsi pour une période de commutation (f = 150 kHz), les deux fenêtres forment 30 % de toute la période. La largeur de la fenêtre est à cette phase d'étude fixée manuellement par l'utilisateur et sa valeur dépend du système étudié. Les capacités contrôlées sont les chemins des perturbations de mode commun et différentiel. La figure II-42 montre une comparaison entre les deux spectres du courant de mode commun obtenu.

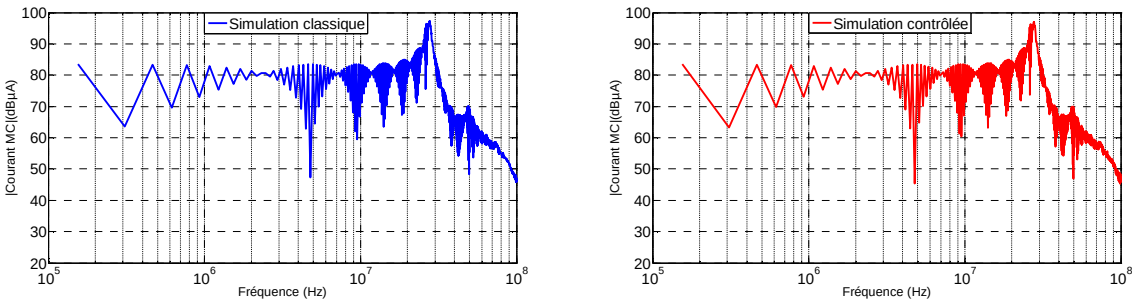


Figure II-42 Comparaison des spectres MC simulés (300 V, 6 A)

Les deux spectres obtenus sont identiques. Le temps nécessaire pour simuler 50 µs est de ≈72 secondes. La simulation contrôlée a nécessité ≈30 secondes, ce qui fait un gain de ≈58 % du temps total de la simulation pour la même précision. La figure II-43 montre l'effet de la coupure brusque du courant parasite sur la tension de sortie du MOSFET V_{ds}.

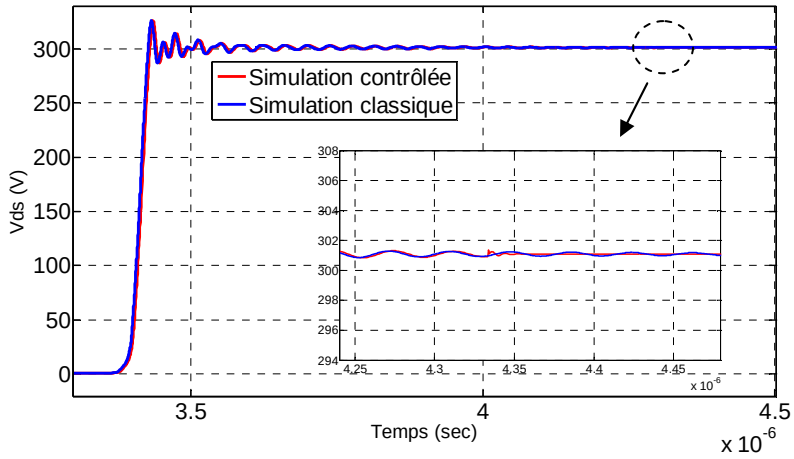


Figure II-43 Effet secondaire du contrôle

Dans notre structure on contrôle le courant ce qui explique l'apparition de cet effet sur la tension. Cette faible variation n'influence pas l'exactitude des analyses CEM. Dans tous les cas, le plus important est d'avoir une fenêtre de contrôle assez large pour couvrir les phases transitoires et pour éviter l'amplification de cet effet secondaire.

Afin de comprendre comment réagit cette méthode avec l'augmentation des éléments constituant le circuit, nous avons ajouté un RSIL au montage et nous avons effectué une augmentation successive du nombre des éléments parasites. L'objectif de ces simulations est de tester la fiabilité de la méthode et non la validation par rapport à des mesures. La figure II.44 montre la structure du RSIL utilisé.

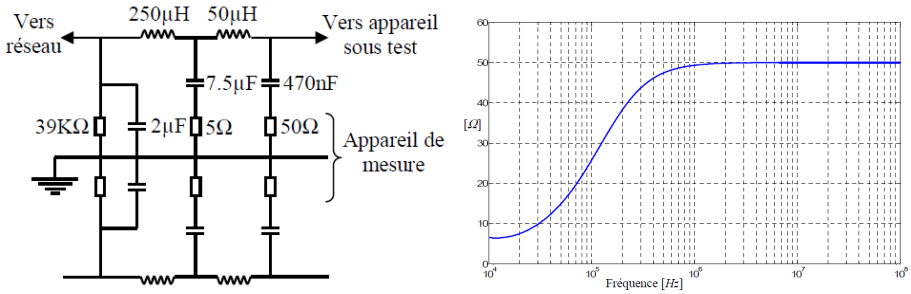


Figure II-44 RSIL monophasé [4]

La figure II-45 montre le circuit utilisé pour la simulation. Les éléments contrôlés sont encadrés en traits rouges. Les courants des capacités des semi-conducteurs sont aussi contrôlés. Cette technique sera utilisée dans toutes les simulations contrôlées qui vont suivre.

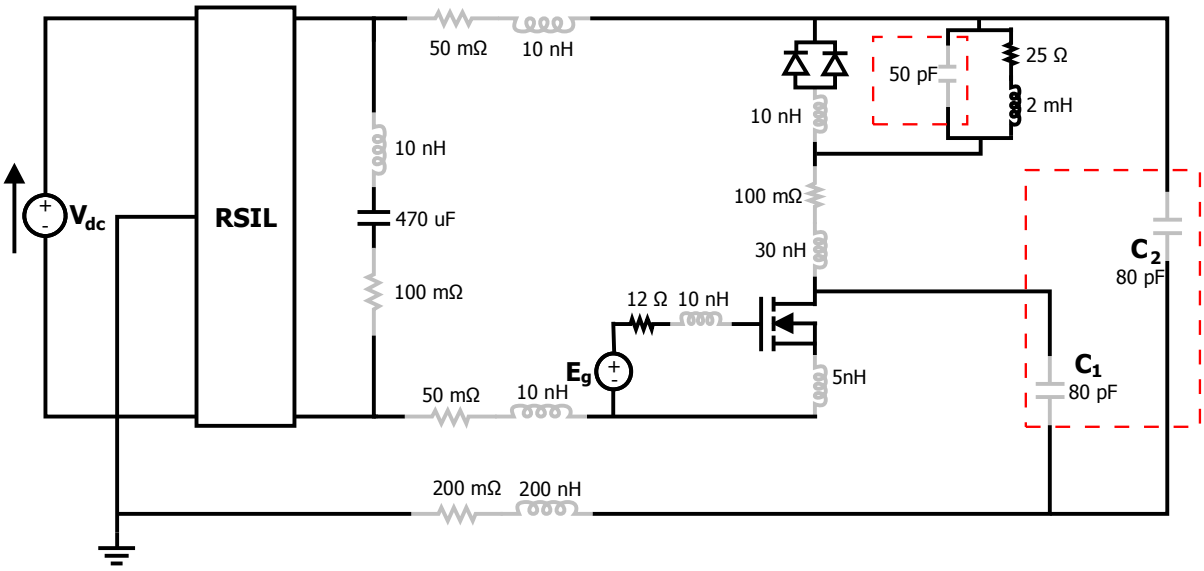


Figure II-45 Montage de simulation du convertisseur (avec RSIL)

La figure II-46 montre l'allure obtenue par simulation du courant de mode commun durant la phase de commutation à la fermeture pour différents pas de calcul.

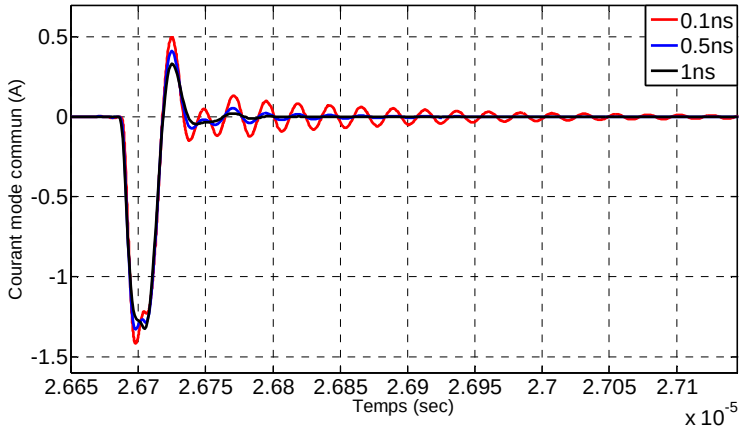


Figure II-46 Effet du pas de calcul sur la précision : commutation à la fermeture (300 V, 6 A)

Le tableau II-3 résume les temps de simulation nécessaires pour obtenir 50 µs de résultats de simulation. La fréquence de commutation reste inchangée et la largeur de la fenêtre est fixée à 0,5 µs ce qui constitue 15 % de la période. Les spectres obtenus sont identiques pour un même pas de calcul. On remarque que le gain relatif du temps de simulation est plus élevé si le pas de calcul est plus fin. D'autre part, le passage d'un pas de calcul de 1 ns à 0,1 ns a nécessité une augmentation de ≈ 66 secondes pour le cas de la simulation classique et seulement ≈ 23 secondes pour la simulation contrôlée.

Pas de calcul	Simulation classique	Simulation contrôlée	Gain du temps en %
1ns	≈9s	≈7s	≈22%
0.5ns	≈27s	≈13s	≈51%
0.1ns	≈75s	≈30s	≈60%

Tableau II-3 Comparaison de l'effet du pas de calcul sur le temps de simulation

On remarque que le gain de temps pour les faibles pas de simulation est augmenté. Cette méthode de contrôle est donc plus efficace avec les faibles pas de calcul ce qui correspond aux besoins de l'étude CEM pour les nouvelles générations de convertisseurs.

V.4 Discussion sur l'utilité du contrôle d'un point de vue conception a priori

Le gain en terme de coût de calcul n'est pas seulement relatif au temps nécessaire pour couvrir une plage temporelle de simulation mais aussi au nombre de tests successifs nécessaires pour aboutir aux résultats souhaités ou à une bonne interprétation. En effet, dans le cas de la simulation classique, les spectres obtenus nous donnent une idée globale sur les perturbations conduites sans avoir une discrimination précise du rôle de chaque paramètre dans le spectre ou le niveau de couplage des modes. Ainsi, pour pouvoir analyser l'effet de la

variation d'un paramètre en utilisant la simulation classique, une boucle de variation des paramètres à tester sera nécessaire. Ceci peut entrainer une procédure lourde de manipulation des paramètres et un problème de temps transitoire pour atteindre le point de fonctionnement. Par exemple, dans toutes les simulations précédentes on a fixé le courant dans la charge afin d'effectuer des simulations sans phase transitoire pour atteindre le point de fonctionnement. Dans le cas où le point de fonctionnement peut évoluer, on est obligé de parcourir une large plage de simulation temporelle pour l'atteindre. En utilisant le principe de contrôle, il est possible de scinder en deux une même simulation. Une simulation fonctionnelle qui ne tient compte que d'éléments idéaux, puis une simulation CEM qui tient compte des éléments dynamiques et parasites autour du point de fonctionnement. La figure II-47 présente une comparaison entre les deux simulations du courant de mode commun pour une durée de 0,5 ms et pour un pas de calcul de 0,1 ns. La simulation contrôlée opère avec des éléments idéaux (sans éléments dynamiques et parasites) jusqu'à 0,25 ms et en contrôle de phases transitoires entre 0,25 ms et 0,5 ms. Il a fallu ≈ 13 secondes pour que la simulation contrôlée atteigne l'instant 0,25 ms et ≈ 210 secondes pour atteindre l'instant 0,5 ms. La simulation classique à nécessité ≈ 735 secondes pour les 0,5 ms de simulation soit un gain de ≈ 70 % sur le temps total de simulation pour atteindre la même précision autour du point de fonctionnement et pour couvrir les 0,5 ms de simulation.

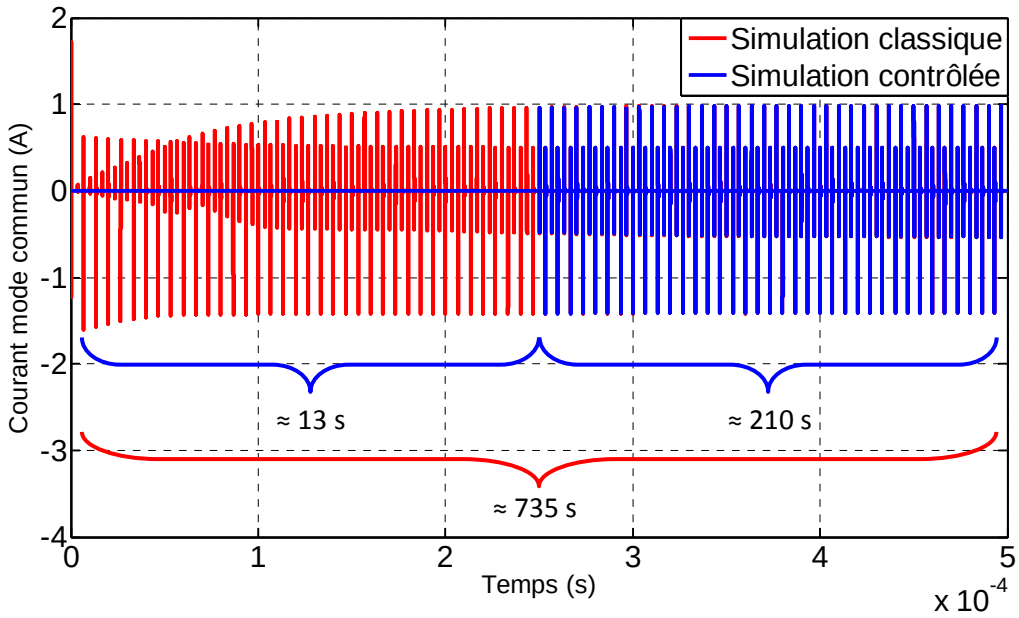


Figure II-47 Réduction de temps de simulation par contrôle des courants HF

Durant le contrôle des phases de commutation, on peut aussi contrôler les valeurs d'un ou plusieurs paramètres afin d'évaluer leurs effets sur le spectre de perturbation durant la même simulation. A titre d'exemple, dans la majorité des simulations CEM, on considère le point milieu d'une cellule de commutation (notamment dans le cas de la modélisation par sources et impédances localisées) comme le chemin principal du courant de mode commun. Cette hypothèse ne peut plus être valable dans le cas d'une conception *a priori*. En effet, en prenant le cas du couplage capacitif entre le potentiel élevé de la diode et le plan de masse (la capacité C_2 de la figure II.45), on remarque qu'en balayant quelques valeurs de cette capacité (qui traduit une répartition géométrique de la diode par rapport au radiateur et/ou les pistes par rapport au plan de masse), que la valeur qui offre les amplitudes les plus faibles ne correspond pas à une valeur faible (ou nulle) de couplage ni la plus élevée et qu'il existe une valeur spécifique (par rapport aux autres couplages) qui permet d'obtenir le spectre de mode commun le moins perturbateur (figure II-48).

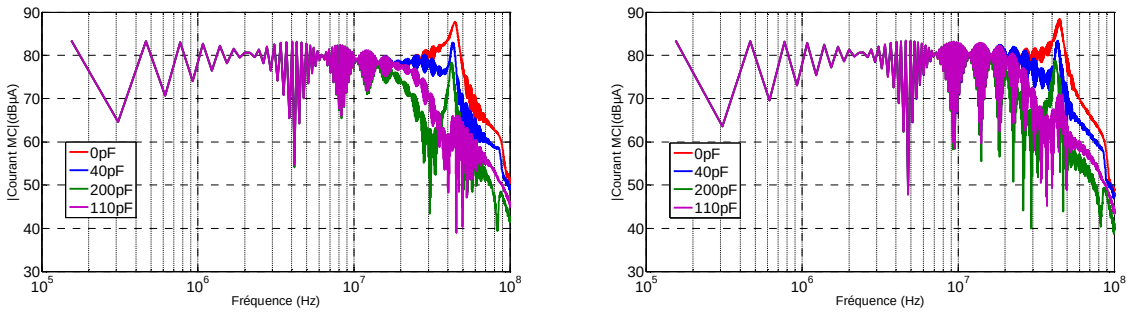


Figure II-48 Exemple de l'effet de variation d'une capacité de couplage sur le spectre de MC

V.5 Discussion sur quelques applications

Dans la structure étudiée précédemment on a pu réduire les temps de simulation en fixant des fenêtres temporelles de contrôle des courants parasites dans les structures. Ce contrôle a été effectué en agissant seulement sur les éléments parasites capacitifs. Ceci n'est pas le cas pour tout type de structures. La figure II-49 montre les réponses du courant différentiel d'un convertisseur de type Flyback fonctionnant en régime discontinu. On remarque deux types de résonance : une HF(Q1) qui fait intervenir les inductances parasites du circuit avec les capacités intrinsèques du semi-conducteur et une autre BF(Q2) qui fait intervenir l'inductance du primaire du transformateur avec les capacités intrinsèques du semi-conducteur. Dans ce cas, pour contrôler les courants HF, il faut agir sur les éléments inductifs au lieu des capacités du MOSFET.

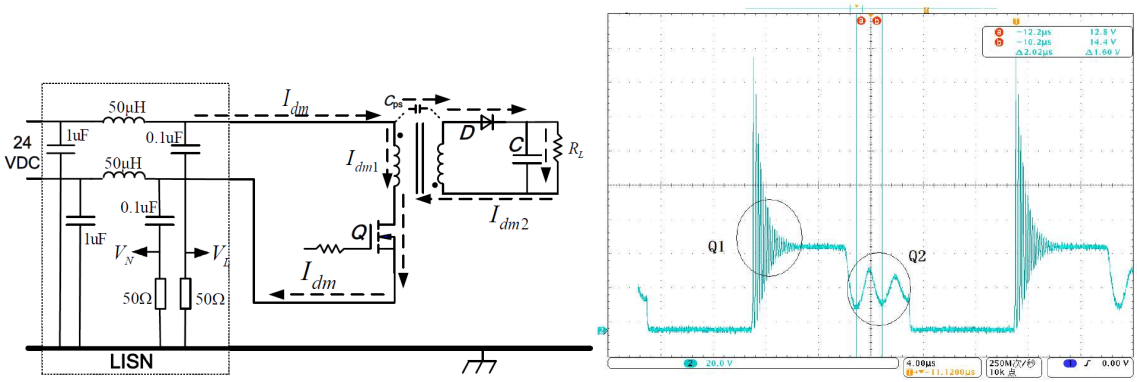


Figure II-49 Convertisseur Flyback : courant de mode différentiel mesuré [89]

Le principe de contrôle peut être utilisé aussi pour effectuer une simulation rapide incluant plusieurs points de fonctionnement. En effet, à partir des résultats de la figure II-47, la durée d'une simulation idéale est très rapide et elle permet d'atteindre très rapidement un point de fonctionnement. Ainsi, on peut utiliser ce fonctionnement idéal de la structure comme passerelle rapide entre plusieurs points de fonctionnement durant la même simulation. Pour le cas de deux points de fonctionnements on aura l'enchainement suivant ; Simulation idéale (1er point de fonctionnement) → Activation des éléments dynamiques et parasites (pour une durée spécifique) → Retour à la simulation idéale et changement du point de fonctionnement→ Activation des éléments dynamiques et parasites (pour une durée spécifique). L'application de ce principe demande que les sources soient capables de changer la valeur de leur grandeur de sortie suivant des instructions conditionnelles (sources programmables).

VI. Conclusion

Dans ce chapitre, nous avons développé des modèles simples et suffisamment précis pour des semi-conducteurs à grand gap afin de mener une étude CEM d'un convertisseur de puissance. La simplicité des procédures d'extraction rend ce type de modèle intéressant pour les études *a priori* des perturbations conduites. Nous avons aussi cherché à obtenir des temps de simulation plus raisonnables en introduisant le principe de contrôle des éléments parasites et des cycles de fonctionnement dans le modèle final du convertisseur.

Dans le prochain chapitre, nous allons mener une analyse de la CEM conduite avec une vision plus globale de la cellule de commutation.

CHAPITRE III

VERS UNE SYNTHESE *A PRIORI* DES SOURCES EQUIVALENTES

I. Introduction

Pour qu'un modèle devienne un outil de prédiction de perturbations, il est nécessaire de pouvoir le paramétrer *a priori*. Nous avons vu au chapitre I que les techniques de synthèse des modèles de sources équivalentes sont encore souvent associées à des protocoles de mesure et performants autour d'un seul point de fonctionnement. Ceci est dû principalement à l'estimation grossière des paramètres utilisés pour la modélisation.

Afin d'étendre le domaine de validité des modèles des sources équivalentes et leur efficacité pour les structures complexes, nous introduisions dans ce chapitre une méthode de modélisation permettant de synthétiser les sources de perturbation dans une cellule de commutation tout en respectant les paramètres intrinsèques aux interrupteurs. Les mêmes semi-conducteurs au SiC que ceux utilisés dans le chapitre précédent (MOSFET SiC CMF20120D et diode Schottky SiC C2D20120D) forment cette cellule de commutation. L'objectif de cette méthode est de décrire le comportement de cette cellule par des sources de courant et de tension afin de reproduire d'une façon plus réaliste les formes d'ondes en commutation. Ces sources équivalentes sont renseignées par des paramètres facilement identifiables. Le développement de ces sources dans le domaine fréquentiel par des fonctions de transfert et dans le domaine temporel sera discuté. La perspective de cette approche de modélisation est de proposer des blocs équivalents à des systèmes de conversion qui soient facilement exploitables, intégrables dans des simulateurs temporels, capables d'estimer *a priori* les grandeurs électriques commutées et assez robustes pour couvrir une large plage de points de fonctionnement.

II. Principe de développement des sources pilotées

L'objectif de cette partie est de décrire le comportement de la cellule de commutation par des sources équivalentes capables de reconstruire ses grandeurs d'entrée/ sortie. Ces sources sont en étroite relation avec le système de commande. L'identification de l'instant effectif de commutation par rapport à l'instant de l'application de la commande est un élément-clé pour la synchronisation des réponses en tension et en courant de la cellule. Afin d'expliquer le principe d'élaboration de sources équivalentes des grandeurs de sortie, nous avons repris la cellule de commutation déjà utilisée au chapitre II (figure III.1).

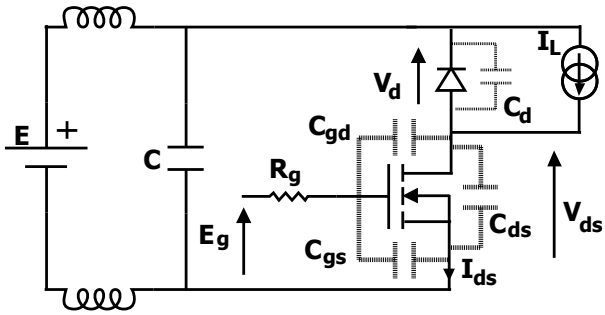


Figure III-1 Schéma de structure du convertisseur

Les formes d'onde de la figure III.2 sont les formes idéalisées du courant du bus DC et de la tension drain-source du MOSFET V_{ds}. Ces grandeurs électriques sont considérées comme la source principale de perturbations dans ce système simple de commutation.

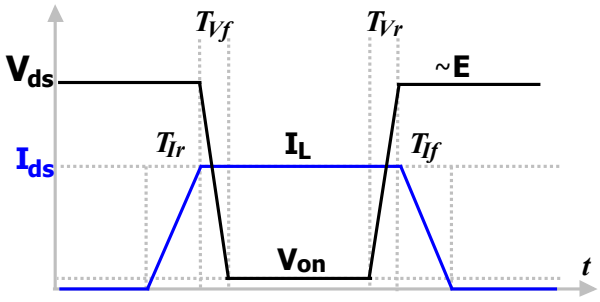


Figure III-2 Reconstruction idéale du courant et de la tension dans un hacheur

Nous supposons, à cette phase d'étude, que les formes de courant et de tension présentées sur la figure III.2 sont des fonctions trapézoïdales. Nous considérons que le courant dans la cellule de commutation est caractérisé par les durées transitoires T_{Ir} nécessaire pour atteindre le courant de la charge et T_{If} pour annuler le courant du canal du MOSFET. La reconstruction des réponses de la cellule de commutation nécessite l'identification des paramètres définissant les instants de transition entre ces différents états. Dans ce qui suit, l'analyse portera sur l'identification de ces instants en se référant au courant de drain du MOSFET.

II.1 Analyse des commutations en vue de la commande

Pour le cas des semi-conducteurs commandés en tension, l'évolution de la tension V_{gs} fixe les instants de commutation des grandeurs électriques par rapport à un instant initial relatif à l'instant d'application de la commande qu'on peut associer à des fonctions d'amplitude unitaire appelées fonctions de modulation. Ainsi, dans un cycle de commutation (voir figure III-3), on peut définir deux fonctions, $U_1(t)$ pour la commutation à la fermeture et $U_2(t)$ pour la commutation à l'ouverture. Dans cette analyse préalable on ne prend pas en considération

l'effet d'inductances parasites dans le circuit de commande et on suppose que la tension E_g commute instantanément de la tension V_{cc} à V_{dd} et vice-versa.

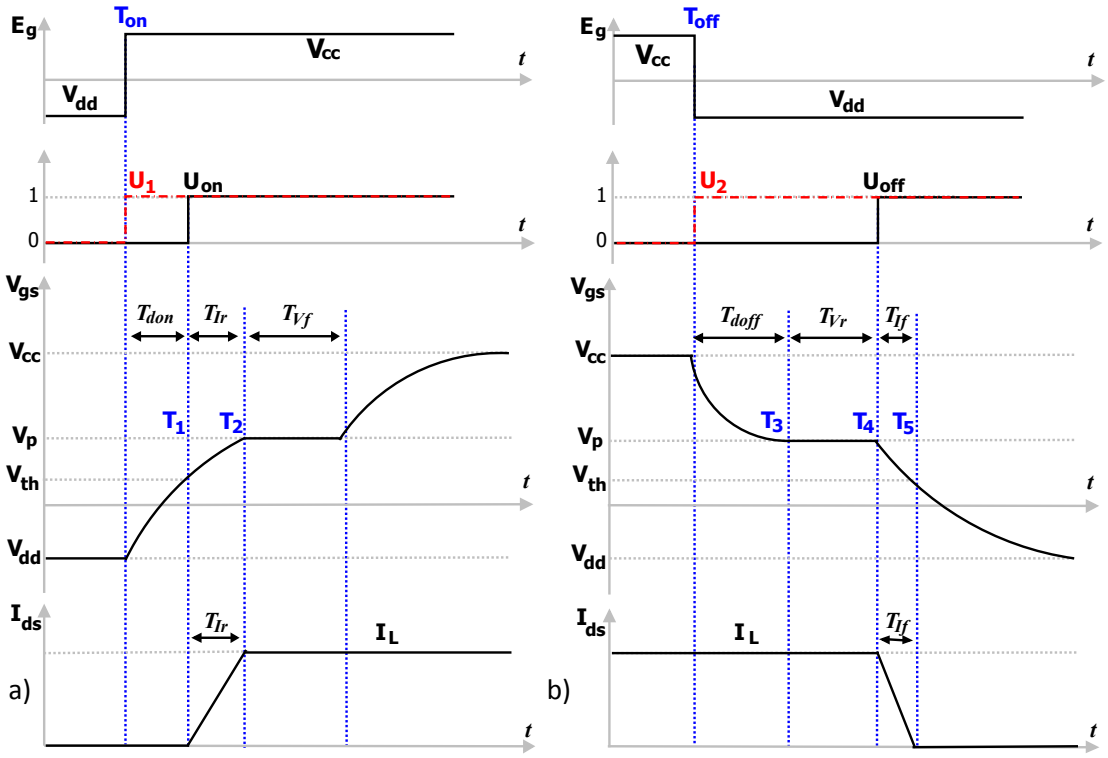


Figure III-3 Décomposition des phases de commutation : a) fermeture b) ouverture

Dans cette partie, chaque phase de commutation est étudiée séparément. Le but est d'établir un lien entre l'instant de l'application de la commande E_g défini par $U_1(t)$ ou $U_2(t)$ et entre l'instant effectif de la commutation du courant présenté par $U_{on}(t)$ ou $U_{off}(t)$. En considérant les instants T_{on} et T_{off} successivement associés aux instants de commutation de la source de commande E_g, on trouve facilement les expressions suivantes :

$$U_{on}(t) = U_1(t - T_{don}) \qquad \textit{Eq. III-1}$$

$$U_{off}(t) = U_2(t - T_{doff} - T_{Vr}) \qquad \textit{Eq. III-2}$$

Ainsi, afin de déterminer les instants de commutation effectifs d'une source équivalente par rapport à un signal de commande ($U_1(t)$ ou $U_2(t)$), il est nécessaire d'identifier les délais d'amorçage et de blocage entre le système de commande et le système de puissance. $U_1(t)$ et $U_2(t)$ sont des échelons unitaires relatifs à l'instant de la commutation de la source E_g.

II.1.1 Séquençage de la commutation à la fermeture

La figure III-3a illustre graphiquement l'instant de conduction du MOSFET en fonction du signal de commande durant la commutation à la fermeture. Le circuit de commande est connecté à la grille du MOSFET via la résistance R_g. À l'instant T_{on}, après l'application du signal de commande E_g, la capacité d'entrée C_{iss} du MOSFET commence à se charger jusqu'à atteindre la tension de seuil V_{th}. À cet instant, le canal du MOSFET trouve son état de conduction. Ce retard peut être exprimé par *Eq. III-3*.

$$T_{don} = \tau_1 \ln\left(\frac{V_{cc} - V_{dd}}{V_{cc} - V_{th}}\right) \text{ avec } \tau_1 = R_g C_{iss_min} \text{ et } C_{iss_min} = C_{gs} + C_{gd_min} \approx C_{gs} \qquad \textit{Eq. III-3}$$

Durant ce retard, le courant et la tension de drain ne sont pas affectés. Le potentiel V_{ds} est équivalent à la tension de bus E. En conséquence, puisque C_{gd} est une capacité non-linéaire qui varie suivant la tension de drain, C_{iss_min} (C_{iss} à V_{ds} élevée) peut être considérée équivalente à C_{gs}. En effet, pour V_{ds} = E élevée, on a $C_{gd} = C_{gd_min} << C_{gs}$ (figure III-4).

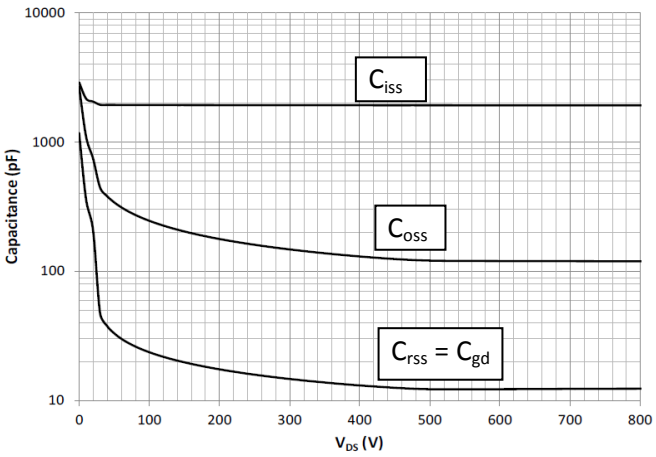


Figure III-4 Variation des capacités intrinsèques du MOSFET CMF20120D en fonction de la tension V_{ds}

À partir de l'instant T_1, l'évolution du courant devient dépendante du comportement du transistor qui fonctionne dans sa zone saturée. Le MOSFET commence à conduire pour une durée T_{Ir} (*Eq. III-4*). Le courant de charge I_L est atteint à l'instant T_2 et la valeur de la tension V_{gs} reste pratiquement constante, par effet Miller, sur la valeur V_p (*Eq. III-5*) : dans cette phase où le transistor est en régime linéaire et où le courant dans le canal est imposé par la charge, nous sommes en présence d'un système contre-réactionné par C_{gd} qui impose alors la tension de grille V_{gs} de façon à fournir le courant I_L. Après cet instant, la tension V_{ds} décroît pour atteindre finalement la tension V_{on} (figure III-2).

$$T_{Ir} = \tau_1 \ln\left(\frac{V_{cc} - V_{th}}{V_{cc} - V_p}\right) \qquad \textit{Eq. III-4}$$

$$V_p = \sqrt{\frac{I_L}{K}} + V_{th} \text{ avec } K = \left(\frac{\Delta\sqrt{I_{ds}}}{\Delta V_{gs}}\right)^2 \qquad \textit{Eq. III-5}$$

Une relation quadratique entre la tension V_{gs} et le courant I_{ds} est à l'origine de *Eq. III-5*. Cette relation sera abordée ultérieurement dans ce chapitre. Les paramètres V_{th} (tension de seuil) et le coefficient K peuvent être approximés à partir de la fiche fabricant. Les procédures d'extraction seront abordées ultérieurement.

II.1.2 Séquençage de la commutation à l'ouverture

Tel que présenté dans la figure III-3b, V_{gs} commence à diminuer juste à l'instant de commutation de E_g. Le délai T_{doff} (*Eq. III-6*) prend fin lorsque V_{gs} atteint la tension V_d. La valeur de C_{iss} est égale à C_{iss_max} (C_{iss} à V_{ds} faible = V_{on}). Durant l'intervalle temporel T_{Vr} (*Eq. III-7*), la tension V_{ds} croit pour atteindre la tension de bus E à l'instant T_4. À partir de cet instant, le courant de la charge est transféré du MOSFET vers la diode de roue libre. La durée de cette phase est donnée par *Eq. III-8*. À l'instant T_5, le canal du MOSFET devient non conducteur.

$$T_{doff} = \tau_2 \ln\left(\frac{V_{dd} - V_{cc}}{V_{dd} - V_p}\right) \text{ avec } \tau_2 = R_g C_{iss_max} \text{ et } C_{iss_max} = C_{gs} + C_{gd_max} \qquad \textit{Eq. III-6}$$

$$T_{Vr} = \frac{R_g C_{gd}}{V_p - V_{dd}} V_{ds} \qquad \textit{Eq. III-7}$$

$$T_{If} = \tau_1 \ln\left(\frac{V_{dd} - V_p}{V_{dd} - V_{th}}\right) \qquad \textit{Eq. III-8}$$

La capacité C_{gd} est non-linéaire et varie en fonction du potentiel V_{ds}. Le processus d'approximation des capacités non-linéaires sera discuté dans les sections qui suivent.

II.2 Construction d'un signal trapézoïdal : Réponses du MOSFET

À partir des analyses précédentes, on a pu aboutir à un formalisme approximant les instants de commutation effectifs. On va faire l'hypothèse très simplificatrice dans cette première partie d'étude que les réponses en courant et en tension du MOSFET sont traduites par des fonctions trapézoïdales ; en toute rigueur pour le courant drain I_{ds}, il s'agit d'une

représentation sur un très court intervalle de temps qui peut effectivement être assimilé à une fonction linéaire. L'idée ici est de mettre en place une méthodologie.

L'étude précédente sera utilisée pour établir un lien entre les fonctions de modulation et les grandeurs électriques de sortie. L'étude du comportement transitoire de la commande a permis d'établir les expressions suivantes décrivant les courants transitoires suivant les instants de commutation.

$$I_{ferm}(t) = U_{on}(t)\frac{I_L}{T_{Ir}}\left[(t-T_1)-(t-T_2)U(t-T_2)\right] \text{ avec } T_1 = T_{don} \text{ et } T_2 = T_1 + T_{Ir} \qquad \textit{Eq. III-9}$$

$$I_{ouv}(t) = I_L + U_{off}(t)\frac{I_L}{T_{If}}\left[(t-T_5)U(t-T_5)-(t-T_4)\right] \text{ avec } T_4 = T_{doff} + T_{Vr} \text{ et } T_5 = T_4 + T_{If} \qquad \textit{Eq. III-10}$$

Rappelons que l'instant zéro pour chaque phase est l'instant de commutation de la source E_g (les instants T_{on} et T_{off}). Les équations *Eq. III-9* et *Eq. III-10* décrivent indépendamment les phases transitoires. Les $U(t-T_i)$ sont des échelons unitaires retardés.

La figure III-5 illustre les instants de commutation du courant par rapport au signal de commande E_g d'une période T.

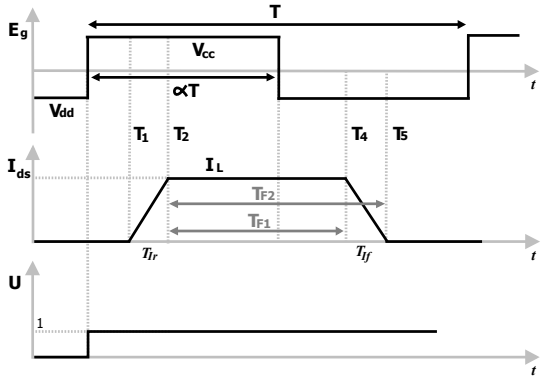


Figure III-5 Réponse trapézoïdale du courant par rapport à la commande E_g

En utilisant la transformée de Laplace (s), l'expression de la forme trapézoïdale du courant $I_{ds}(s)$ illustré dans la figure III-5 peut être donnée comme suit :

$$\frac{I_{ds}(s)}{U(s)} = \frac{I_L}{s}\left(\frac{\left(e^{-sT_1}-e^{-sT_2}\right)}{T_{Ir}} + \frac{\left(e^{-sT_{F2}}-e^{-sT_{F1}}\right)}{T_{If}}\right) \text{ avec } T_{F1} = \alpha T - T_2 + T_4 \text{ et } T_{F2} = \alpha T - T_2 + T_5 \qquad \textit{Eq. III-11}$$

En effet, en mettant le signal échelon unité U(s) comme dénominateur, on aboutit à une fonction de transfert (FT) qui a comme grandeur de sortie le courant $I_{ds}(s)$ et comme grandeur

d'entrée l'échelon U(s). Cet échelon traduit l'instant de l'application de la commande E_g. Ainsi, par application d'un échelon à *Eq. III-11*, on crée un cycle de commutation d'un signal trapézoïdal qui prend comme référence l'instant de l'application de la commande E_g en respectant les retards entre cet instant et la commutation effective. Cet échelon est donc la fonction modulante traduisant l'instant d'activation d'une source pilotée. La figure III-6 montre le concept de la source pilotée.

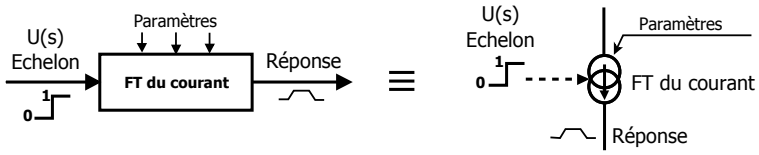


Figure III-6 Concept de la source pilotée

Le même principe est applicable pour la reconstruction de la tension V_{ds} en utilisant la même fonction modulante U(s). Toutefois, même en caractérisant la séquence de commutation, l'allure transitoire des grandeurs électriques est loin d'avoir la forme trapézoïdale. Une des contraintes de modélisation est due au comportement non-linéaire des capacités intrinsèques des semi-conducteurs. Afin de prendre en considération cette variation dans le domaine fréquentiel, il nous a fallu développer une démarche d'approximation de cette non-linéarité.

II.3 Reconstruction de la réponse en tension

La figure III-7 montre le principe de reconstruction des capacités intrinsèques utilisées au chapitre II pour la simulation temporelle.

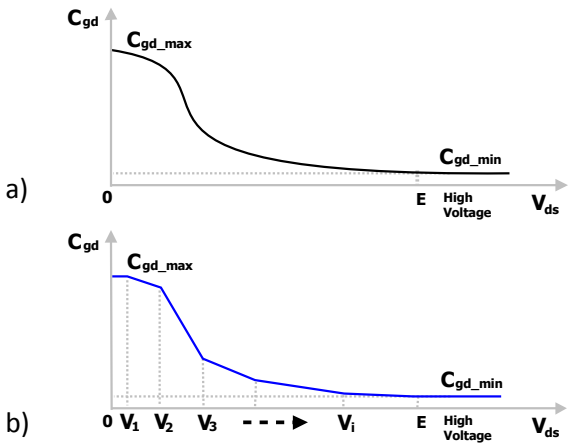


Figure III-7 a) Comportement non-linéaire de C_{gd} b) Principe de décomposition pour la simulation temporelle

Ce principe d'approximation ne peut plus être utilisé pour la reconstruction de la tension dans le domaine fréquentiel. Afin de pouvoir estimer l'allure de la tension, une décomposition de la capacité C_{gd} sur plusieurs valeurs moyennes par intervalle est nécessaire. La figure III-8 montre le principe de décomposition de la capacité C_{gd} selon plusieurs niveaux qualitatifs d'approximations.

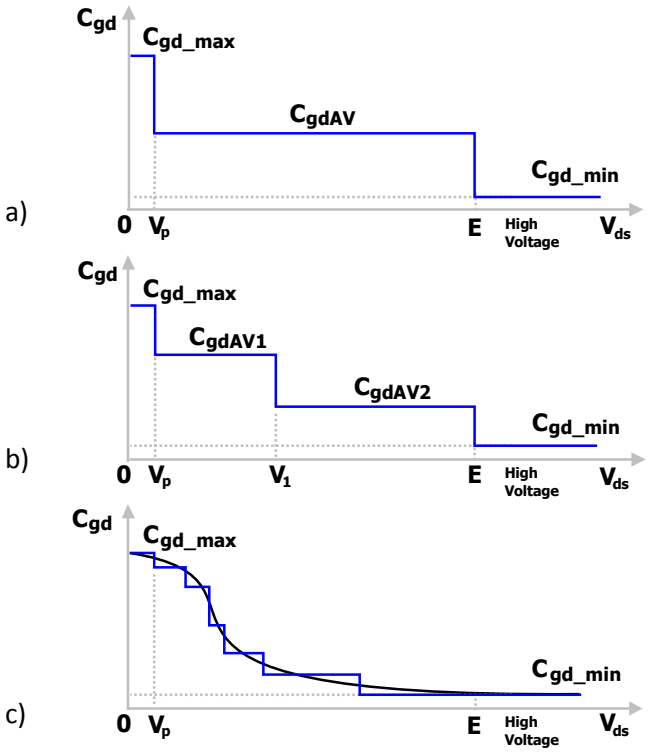


Figure III-8 Approximation par paliers pour le cas de a) trois paliers b) quatre paliers c) plusieurs paliers

Les caractérisations effectuées par le fabricant donnent l'allure de la capacité C_{gs} suivant la tension V_{ds} pour une tension V_{gs} nulle. Or nous avons conclu à partir des analyses de commutation que la variation de la tension V_{ds} est effectuée pour une tension V_{gs} équivalente à V_p. Ainsi, suivant l'*Eq III-14* et pour les valeurs de $V_{gd} \leq 0$ ($V_{ds} \leq V_p$), la capacité C_{gd} est considérée égale à sa valeur maximale C_{gd_max}. À partir d'un certain potentiel V_{gd} élevé, la capacité C_{gd} peut être considérée comme stable autour d'une valeur C_{gd_min}. En prenant le cas d'une approximation en 4 niveaux de C_{gd} comme exemple, le temps estimé pour que la tension V_{ds} atteigne la tension de bus E peut être exprimé comme suit :

À la fermeture :

$$T_{V1} = \frac{R_g C_{gdAV\,2}\left(E - V_1\right)}{V_{cc} - V_p} \qquad \textit{Eq. III-12}$$

$$T_{V2} = \frac{R_g C_{gdAV1}\left(V_1 - V_p\right)}{V_{cc} - V_p} \qquad \textit{Eq. III-13}$$

$$T_{V3} = \frac{R_g C_{gd_\max}\left(V_p - V_{on}\right)}{V_{cc} - V_p} \qquad \textit{Eq. III-14}$$

À l'ouverture :

$$T_{V4} = \frac{R_g C_{gd_\max}\left(V_{on} - V_p\right)}{V_{dd} - V_p} \qquad \textit{Eq. III-15}$$

$$T_{V5} = \frac{R_g C_{gdAV1}\left(V_p - V_1\right)}{V_{dd} - V_p} \qquad \textit{Eq. III-16}$$

$$T_{V6} = \frac{R_g C_{gdAV2}\left(V_1 - E\right)}{V_{dd} - V_p} \qquad \textit{Eq. III-17}$$

La sommation des $T_{V4,5,6}$ permet d'approximer la durée T_{Vr} donnée par *Eq. III-7*. À partir de *Eq. III-12* à *Eq. III-17*, les deux fronts de commutation de la tension auront l'allure présentée dans la figure III-9. Leurs expressions sont données par *Eq. III-18 et Eq. III-19.*

$$\frac{V_{ds_fer}(s)}{U(s)} = E + \frac{\left(V_{cc} - V_p\right)e^{-sT_2}}{sR_g}\left(\frac{\left(e^{-sT_{V1}} - 1\right)}{C_{gdAV2}} + \frac{\left(e^{-s\left(T_{V1}+T_{V2}\right)} - e^{-sT_{V1}}\right)}{C_{gdAV1}} + \frac{\left(e^{-s\left(T_{V1}+T_{V2}+T_{V3}\right)} - e^{-s\left(T_{V1}+T_{V2}\right)}\right)}{C_{gd_\max}}\right) \qquad \textit{Eq. III-18}$$

$$\frac{V_{ds_ouv}(s)}{U(s)} = V_{on} + \frac{\left(V_{dd} - V_p\right)e^{-sT_3}}{sR_g}\left(\frac{\left(e^{-sT_{V4}} - 1\right)}{C_{gd_\max}} + \frac{\left(e^{-s\left(T_{V4}+T_{V5}\right)} - e^{-sT_{V4}}\right)}{C_{gdAV1}} + \frac{\left(e^{-s\left(T_{V4}+T_{V5}+T_{V6}\right)} - e^{-s\left(T_{V4}+T_{V5}\right)}\right)}{C_{gdAV2}}\right) \qquad \textit{Eq. III-19}$$

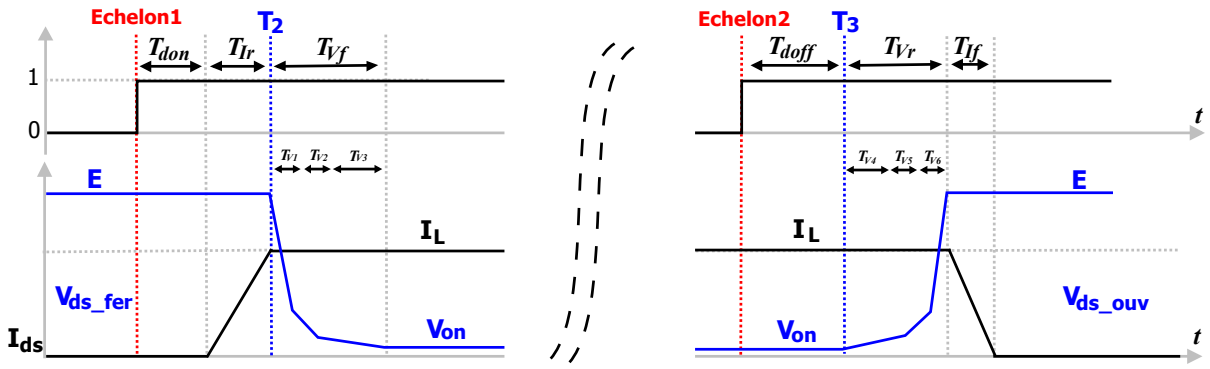


Figure III-9 Principe de reconstruction de la tension V_{ds}

À partir des analyses précédentes on peut maintenant établir une synchronisation de la tension et du courant par rapport à la même fonction de modulation. Afin de pouvoir contrôler

la fréquence de commutation et le rapport cyclique, on utilise deux fonctions relatives à chaque phase de commutation de E_g (figure III-3).

L'approximation de la réponse du MOSFET en courant par un signal trapézoïdal peut être suffisante pour une approximation quantitative des perturbations mais inappropriée pour l'analyse CEM notamment si le but est orienté vers l'interprétation fine de ces perturbations. Dans le but d'établir des sources de courant plus sophistiquées, nous allons prendre en considération le comportement du semi-conducteur dans la procédure d'élaboration de ces sources.

III. Vers des sources équivalentes de courant plus précises

III.1 Courant dans la cellule de commutation

La relation entre le courant du canal du MOSFET et la tension V_{gs} est de nature parabolique [15]. Le courant du canal du MOSFET peut être exprimé comme suit :

$$I(t) = K\left(V_{gs}(t) - V_{th}\right)^2 \qquad \textit{Eq. III-20}$$

Pendant la commutation à la fermeture (figure III-3a), après l'instant T_1, la réponse du courant devient dépendante du comportement du transistor qui fonctionne dans sa zone saturée. La tension V_{gs} croît exponentiellement jusqu'à atteindre la tension V_p. L'expression de V_{gs} durant cette phase est donnée par l'expression suivante :

$$V_{gs}(t) = \left(V_{cc} - V_{dd}\right)\left(1 - e^{-\frac{t}{\tau_1}}\right) + V_{dd} \qquad \textit{Eq. III-21}$$

Les deux expressions précédentes ont permis l'établissement de la FT équivalente suivante :

$$FT_{r1} = \frac{I(s)}{U(s)} = e^{-sT_1}\frac{K\left(Z_1 s^2 + Z_2 s + Z_3\right)}{s^2 + 3\alpha_1 s + 2\alpha_1^2} \qquad \textit{Eq. III-22}$$

Avec

$$Z_1 = X_1 + X_2(B_1 - 2A_1) + X_3 A_1 \qquad \textit{Eq. III-23}$$

$$Z_2 = \alpha_1\left(3X_1 + X_2(B_1 - 4A_1) + 2X_3 A_1\right) \qquad \textit{Eq. III-24}$$

$$Z_3 = 2X_1\alpha_1^2 \qquad \textit{Eq. III-25}$$

$$\alpha_1 = 1/\tau_1 \qquad \textit{Eq. III-26}$$

Les paramètres utilisés dans *Eq. III-23-24-25* dépendant de τ_1, T_1, V_{th}, V_{cc} et V_{dd}, sont exprimés comme suit :

$$A_1 = e^{-T_1\alpha_1} \qquad \textit{Eq. III-27}$$

$$B_1 = e^{-2T_1\alpha_1} \qquad \textit{Eq. III-28}$$

$$X_1 = (V_{cc} - V_{th})^2 \qquad \textit{Eq. III-29}$$

$$X_2 = (V_{cc} - V_{dd})^2 \qquad \textit{Eq. III-30}$$

$$X_3 = 2(V_{cc} - V_{dd})(V_{th} - V_{dd}) \qquad \textit{Eq. III-31}$$

La réponse indicielle de *Eq. III-22* est définie pour atteindre l'instant T_2. Après cet instant, la même fonction de transfert est utilisée pour fournir une réponse opposée. Cette fonction de transfert est donnée par *Eq. III-32*. Rappelons que ces fonctions de transfert traduisent une réponse parabolique qui, contrairement à la réponse trapézoïdale qui a une pente fixe, demande le renseignement des conditions initiales à l'instant T_2, d'où le changement de A_1 et B_1 par A_2 et B_2.

$$FT_{r2} = e^{-sT_2}\frac{K(Z_4 s^2 + Z_5 s + Z_3)}{s^2 + 3\alpha_1 s + 2\alpha_1^2} \qquad \textit{Eq. III-32}$$

Avec

$$Z_4 = X_1 + X_2(B_2 - 2A_2) + X_3 A_2 \qquad \textit{Eq. III-33}$$

$$Z_5 = \alpha_1(3X_1 + X_2(B_2 - 4A_2) + 2X_3 A_2) \qquad \textit{Eq. III-34}$$

$$A_2 = e^{-T_2\alpha_1} \qquad \textit{Eq. III-35}$$

$$B_2 = e^{-2T_2\alpha_1} \qquad \textit{Eq. III-36}$$

À partir de l'instant T_2, le courant parcourant le canal du MOSFET devient équivalent au courant de charge I_L. En supposant que ce courant est constant durant cette phase de commutation, la fonction de transfert globale (FTG) de la commutation à la fermeture du courant peut être écrite comme suit :

$$FTG_r = FT_{r1} - FT_{r2} + e^{-sT_2} I_L \qquad \textit{Eq. III-37}$$

En conclusion, la réponse indicielle de FTG_r est définie comme étant la superposition de plusieurs réponses de différents FT (figure III-10).

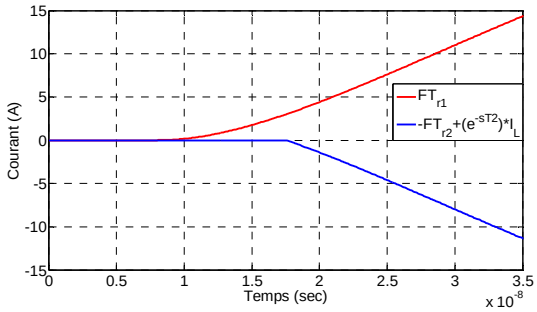


Figure III-10 Réponses indicielles de FT_{r1} et de $(-FT_{r2}+e^{-sT2}I_L)$

En appliquant ce même principe de superposition pour la commutation à l'ouverture, on obtient la FTG_f suivante :

$$FTG_f = FT_{f1} - FT_{f2} + I_L\left(1 - e^{-sT_4}\right) \qquad \textit{Eq. III-38}$$

$$FT_{f1} = e^{-sT_4}\frac{K\left(Z_1 s^2 + Z_2 s + Z_3\right)}{s^2 + 3\alpha_1 s + 2\alpha_1^2} \qquad \textit{Eq. III-39}$$

$$FT_{f2} = e^{-sT_5}\frac{K\left(Z_4 s^2 + Z_5 s + Z_3\right)}{s^2 + 3\alpha_1 s + 2\alpha_1^2} \qquad \textit{Eq. III-40}$$

$$X_1 = \left(V_{dd} - V_{th}\right)^2 \qquad \textit{Eq. III-41}$$

$$X_2 = \left(V_{dd} - V_p\right)^2 \qquad \textit{Eq. III-42}$$

$$X_3 = 2\left(V_{dd} - V_p\right)\left(V_{th} - V_p\right) \qquad \textit{Eq. III-43}$$

$$A_1 = B_1 = 1 \qquad \textit{Eq. III-44}$$

$$A_2 = e^{-F_1\alpha_1} \qquad \textit{Eq. III-45}$$

$$B_2 = e^{-2F_1\alpha_1} \qquad \textit{Eq. III-46}$$

L'expression temporelle de V_{gs} utilisée durant cette phase est donnée par l'expression suivante :

$$V_{gs}(t) = \left(V_{dd} - V_p\right)\left(1 - e^{-\frac{t}{\tau_1}}\right) + V_p \qquad \textit{Eq. III-47}$$

Le courant de charge I_L parcourt le canal de MOSFET jusqu'à l'instant T_4. Après cet instant, ce courant sera partagé avec la diode pour une durée de T_{If}. En supposant que le

MOSFET opère à température ambiante, une solution graphique permet l'estimation du paramètre K. En effet, à partir des caractéristiques de transfert typiques du composant données dans la fiche fabricant, *Eq. III-5* permet d'approximer le paramètre K comme le montre la figure III-11.

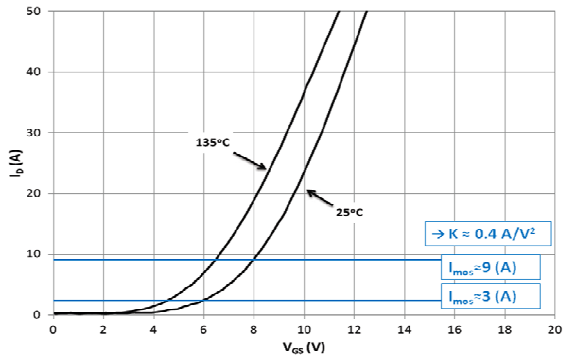


Figure III-11 Estimation du coefficient K

La commande « Step » du logiciel MATLAB® permet d'obtenir la réponse indicielle des FTG dans le domaine temporel. Nous avons utilisé le même hacheur présenté au chapitre II équipé par les mêmes semi-conducteurs SiC. Les paramètres utilisés pour configurer les FTG sont listés dans le tableau III-1.

Paramètres	Valeurs
C_{issL}	*2 nF*
C_{issH}	*3 nF*
V_{cc}	*22,4 V*
V_{dd}	*-4 V*
V_{th}	*4 V*
I_L	*3 A*
E	*150 V*

Tableau III-1 Paramètres de configuration des FTG

Les figures III-12 et III-13 montrent les réponses indicielles de *Eq. III-37* et *Eq. III-38* pour différentes valeurs de K et de R_g.

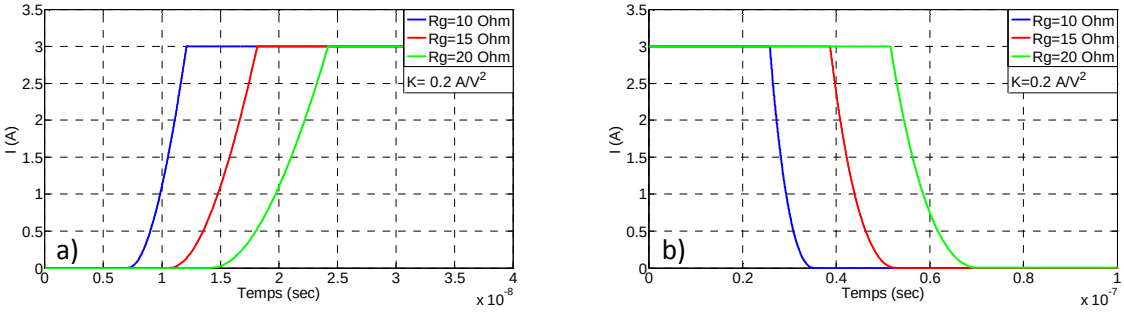


Figure III-12 Effet de la variation de Rg sur le courant à a) la fermeture b) ouverture

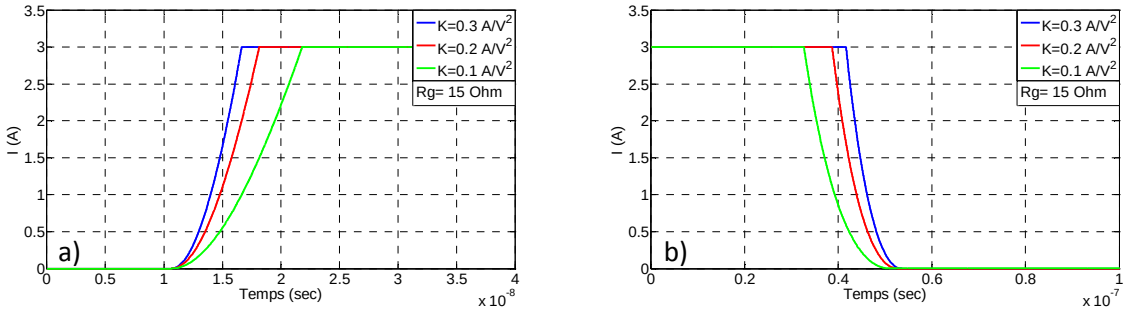


Figure III-13 Effet de la variation du coefficient K sur le courant à a) la fermeture b) l'ouverture

La commande « Step » permet de calculer la réponse indicielle du système dans le domaine fréquentiel et le résultat est reconstruit dans le domaine temporel. Ainsi, pour cette méthode de reconstruction, les problèmes de convergence et les temps excessifs de simulation ne figurent pas parmi les contraintes. Quelques millisecondes ont été suffisantes pour reconstruire chaque transition. Dans la section qui suit, nous allons étudier quelques effets secondaires de cette commutation, discuter l'efficacité de cette modélisation fréquentielle et l'introduire vers un outil de simulation plus général.

III.2 Quelques effets secondaires de la commutation du courant et vérification expérimentale

La figure III-14 montre la cellule de commutation utilisée précédemment avec prise en compte des principaux éléments parasites du circuit (en bleu) qui peuvent affecter le courant de la cellule de commutation. La charge est représentée par une source de courant et les semi-conducteurs sont représentés par des sources de courant mises en parallèles avec leurs capacités intrinsèques. On considère que la capacité C est le chemin unique du courant de mode différentiel et que les effets perturbateurs du réseau DC sont négligeables.

En pratique, afin de minimiser l'effet du courant de mode commun sur celui du mode différentiel, les radiateurs des semi-conducteurs et le plan de masse de la charge sont isolés par rapport au plan de masse du convertisseur. En réalité, le comportement de la charge en hautes fréquences nécessite une analyse plus complexe des chemins de propagation des interférences électromagnétiques (IEM). Les simplifications prises peuvent être tolérées afin d'alléger l'étude du système. Le chemin estimé du courant de mode différentiel est représenté par la ligne pointillée bleue.

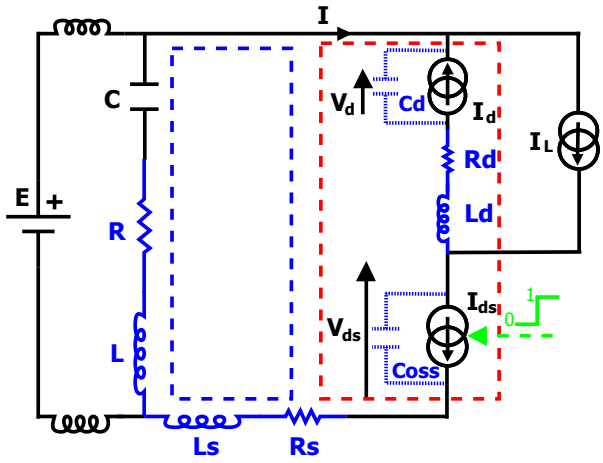


Figure III-14 Circuit équivalent d'un point de vue perturbations différentielles

Durant le processus de fermeture du MOSFET, le courant généré par la capacité de la diode C_d provoque la création d'un pic de courant au niveau du canal du MOSFET. Ce courant va suivre la même loi de variation du courant imposé par le canal (figure III-15).

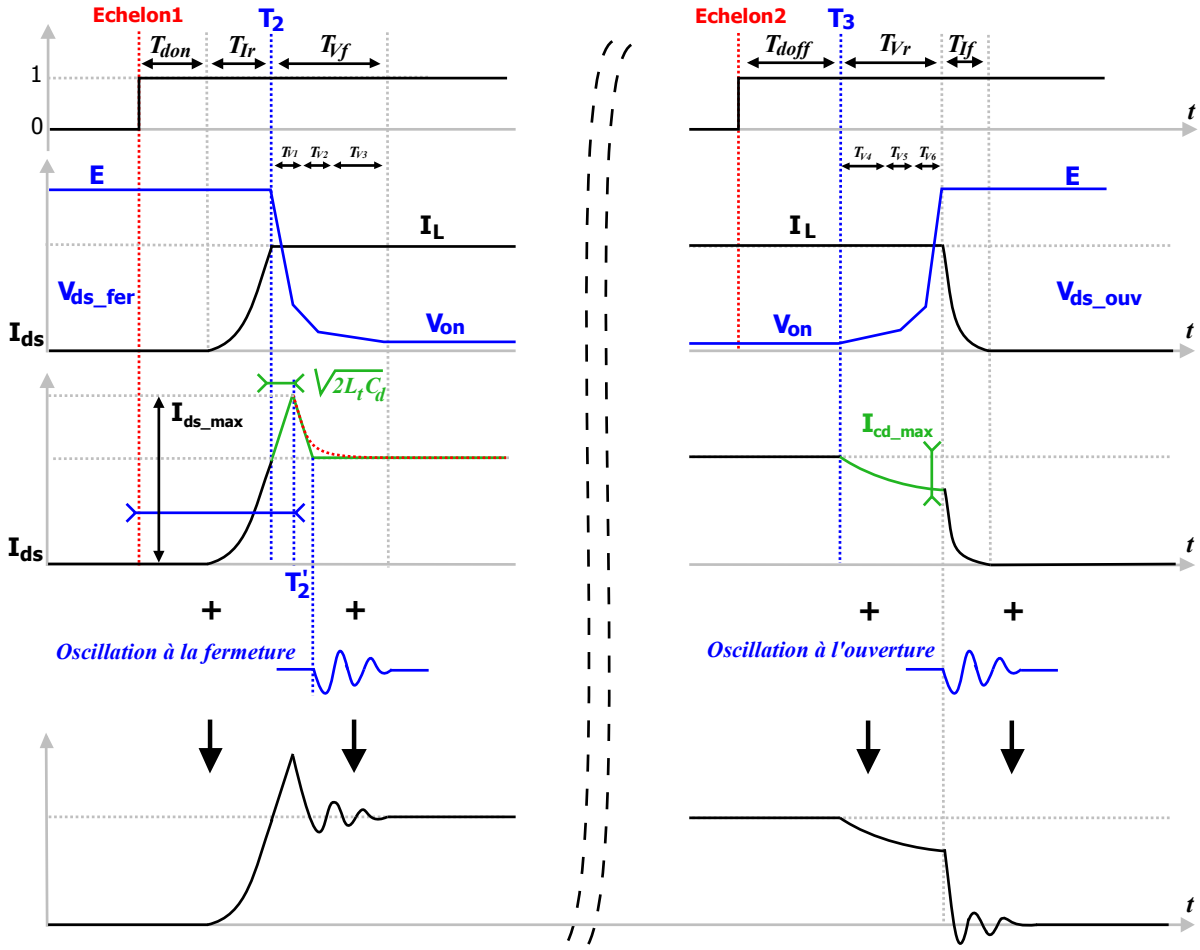


Figure III-15 Reconstruction des phases transitoires du courant I_{ds}

Le front montant du courant I_{ds} sera défini pour atteindre un nouvel instant T_{Imax} (*Eq. III-48*) [74]. L'amplitude maximale du courant à cet instant est donnée par *Eq. III-49*.

$$T_{\max} = \tau_1 \ln\left(\frac{V_{cc} - V_{dd}}{V_{cc} - V_p}\right) + \sqrt{2L_t C_d} \qquad \textit{Eq. III-48}$$

$$I_{ds_\max} = K\left(X_1 + X_2\left(B_3 - 2A_3\right) + X_3 A_3\right) \qquad \textit{Eq. III-49}$$

Avec

$$A_3 = e^{-T_{\max}\alpha_1} \qquad \textit{Eq. III-50}$$

$$B_3 = e^{-2T_{\max}\alpha_1} \qquad \textit{Eq. III-51}$$

À partir de l'instant T_{Imax}, le courant du MOSFET décroit pour atteindre le courant de la charge I_L. Pour les faibles valeurs de Rg [74], on peut approximer la décroissance du courant par une droite dont la pente est décrite par *Eq. III-52* qui correspond à la pente du courant à l'instant T_2. La durée de cette phase de décroissance est approximée par *Eq. III-53*.

$$I_{ds_der} = K\alpha_1\left(2X_2\left(A_2 - B_2\right) - X_3 A_2\right) \qquad \textit{Eq. III-52}$$

$$T_{dech} = \frac{I_{ds_\max} - I_L}{I_{ds_der}} \qquad \textit{Eq. III-53}$$

D'autre part, lors de la commutation à l'ouverture, le courant généré par la capacité C_d s'additionne avec le courant de charge parcourant le canal du MOSFET. L'amplitude maximale du courant généré par la capacité C_d est atteinte au niveau de la pente maximale de la tension et elle est donnée par *Eq. III-54*.

$$I_{cd_\max} = C_d \frac{V_p - V_{dd}}{R_g C_{gdAV2}} \qquad \textit{Eq. III-54}$$

Comme on a pu le voir au chapitre précédent, après le fonctionnement transitoire en régime forcé, les inductances parasites tendent à créer des régimes résonants avec les capacités intrinsèques des semi-conducteurs. Ceci explique les résonances HF obtenues à la fin de chaque phase transitoire. Les réponses des FT décrivant les oscillations générées durant la commutation à la fermeture (*Eq. III-55*) et à l'ouverture (*Eq. III-56*) sont superposées avec les courants parcourant le MOSFET (figure III-15).

$$FT_{HF_on} = \frac{sI_{ds_der}}{s^2 + 2m_r\omega_r s + \omega_r^2} \qquad \textit{Eq. III-55}$$

$$FT_{HF_off} = \frac{s\frac{I_{cd_\max}}{T_{V6}}}{s^2 + 2m_f\omega_f s + \omega_f^2} \qquad \textit{Eq. III-56}$$

Avec

$$\omega_r = \sqrt{\frac{1}{L_t C_d}} \ , \ \omega_f = \sqrt{\frac{1}{L_t C_{oss}}} \qquad \textit{Eq. III-57}$$

$$m_r = \frac{R_t}{2}\sqrt{\frac{C_d}{L_t}} \ , \ m_f = \frac{R_t}{2}\sqrt{\frac{C_{oss}}{L_t}} \qquad \textit{Eq. III-58}$$

En conservant les paramètres cités dans le tableau III-1, les paramètres utilisés pour renseigner les FT sont décrits dans le tableau III-2. R_t et L_t sont la somme des résistances et des inductances de la maille de commutation (boucle en bleu figure III-14).

Paramètres	Valeurs
Coss (150 V)	*0,2 nF*
Cd (150 V)	*0,15 nF*
K	*0,4 A/V2*
Rg	*12 Ω*
Lt	*70 nH*
Rt	*5,5 Ω*

Tableau III-2 Paramètres de configuration des FT (HF)

En utilisant le même principe de superposition des FT utilisé pour établir la fonction de transfert globale d'un signal trapézoïdal (Eq. III-11), nous avons établi la FTG du courant dans la maille de commutation incluant des fonctions de transfert partielles décrivant le comportement fonctionnel du courant de MOSFET et d'autres décrivant les effets parasites sur ce courant tout en respectant les délais identifiés précédemment. La figure suivante montre la superposition des différentes réponses qui constituent une seule période de commutation. Le courant de la charge I_L constitue l'amplitude d'un signal rectangulaire auquel on associe les différents effets secondaires. Toutes ces réponses sont le résultat d'une seule entrée de type échelon unitaire appliquée aux différentes FT partielles dont les réponses sont décalées dans le temps.

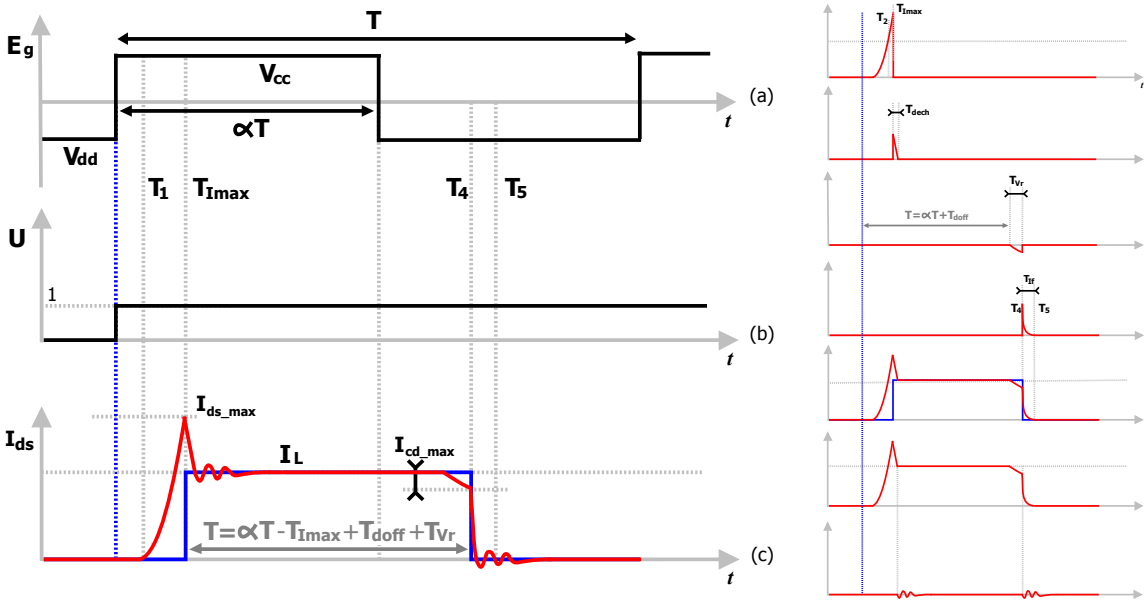


Figure III-16 Reconstruction d'une période de commutation par superposition

Comme on peut le voir sur les figures III-17 et III-18, l'accord entre la mesure et la simulation du courant I_{ds} prouve l'efficacité de ce principe de modélisation. Le spectre obtenu (figure III-19) montre un niveau très acceptable de correspondance entre la mesure et la simulation jusqu'à une fréquence de 100 MHz.

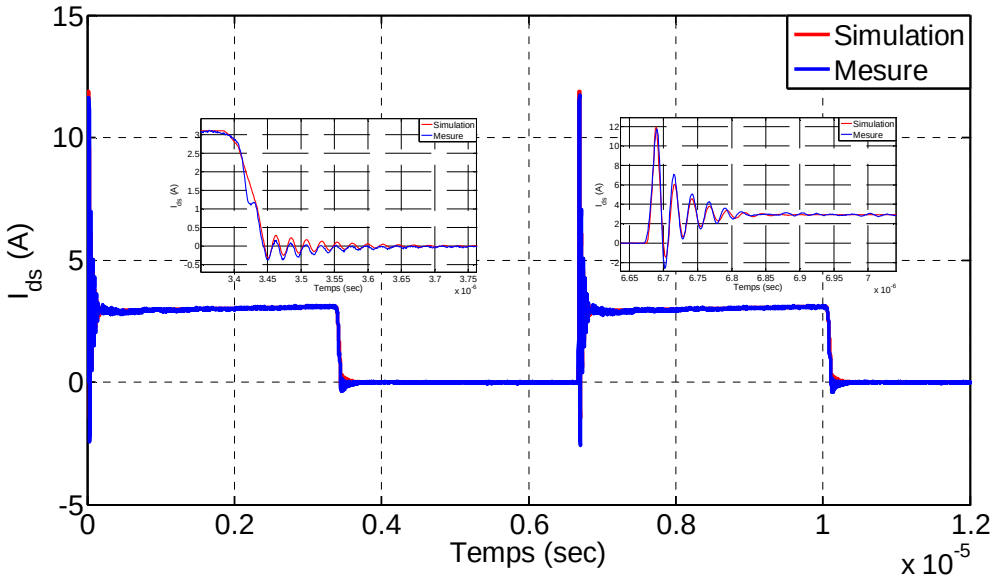


Figure III-17 Reconstruction complète du courant I_{ds} (150 V, 3 A)

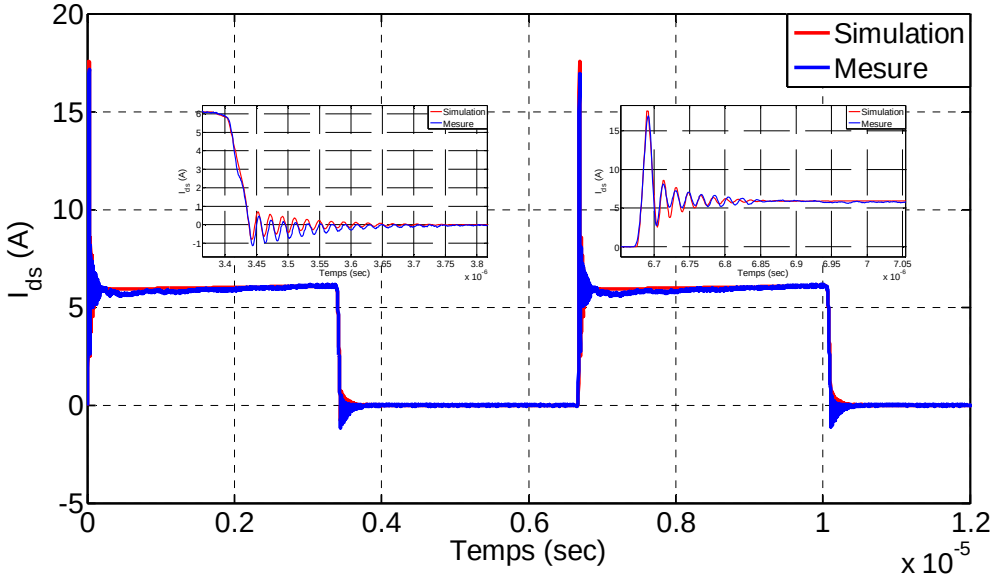


Figure III-18 Reconstruction complète du courant I_{ds} (300 V, 6 A)

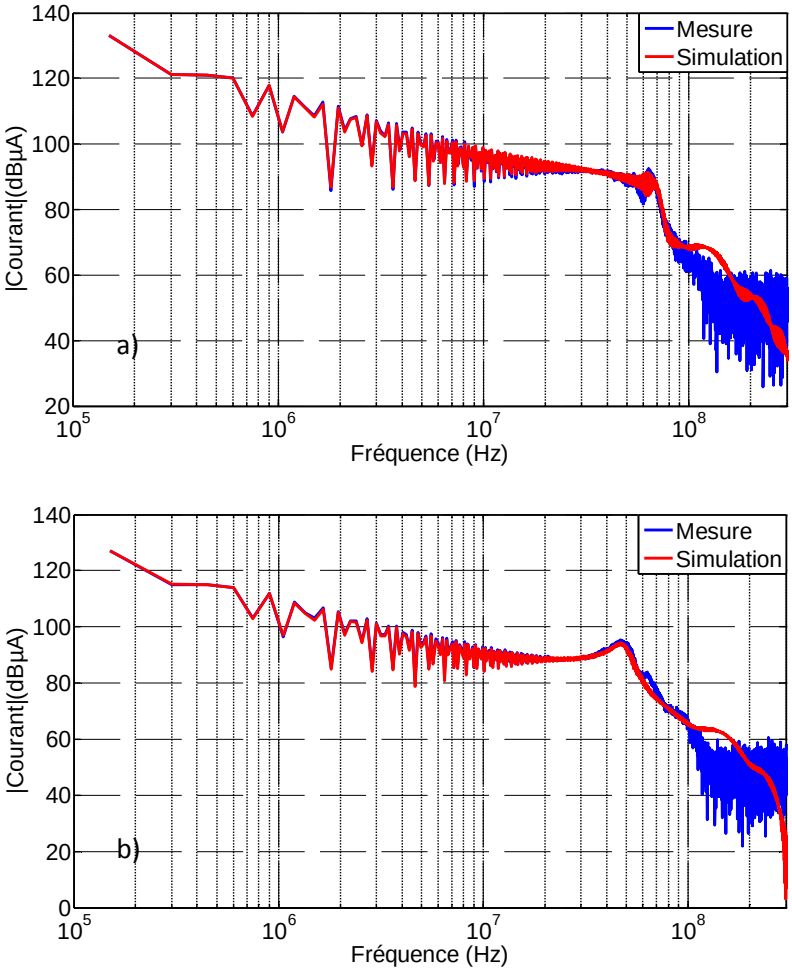


Figure III-19 Comparaison des spectres mesurés et simulés du courant I_{ds} pour deux tensions de bus a) 300 V b) 150 V

Les résultats obtenus ont montré l'efficacité du principe de modélisation par fonctions de transfert. Néanmoins, ces résultats sont obtenus pour des conditions de fonctionnement bien définies et connues. D'autre part, malgré la simplicité de la structure de conversion étudiée et des chemins de propagation des perturbations conduites, le développement des FT associées aux éléments parasites reste compliqué et risque de devenir intraitable analytiquement pour des cas de structures plus complexes. L'adaptation de la méthode de décomposition des phases de fonctionnement (statiques et dynamiques) afin de proposer des blocs équivalents à la cellule de commutation et capables d'être intégrés dans des simulateurs temporels sera le but de la section qui suit.

IV. Vers le développement de blocs équivalents pour la simulation temporelle

La méthode de synthèse des sources, à partir du signal de commande des interrupteurs, a permis d'estimer les grandeurs de sortie du MOSFET. Il ressort de cette étude qu'il est possible de renseigner ces sources par des paramètres caractéristiques des interrupteurs et de leurs environnements. L'identification des paramètres des composants actifs n'a pas nécessité des procédures d'extraction par mesure ce qui rend ces sources paramétrables *a priori*. Dans le système de commutation étudié (figure III-14), le MOSFET se place comme le circuit de contrôle unique des grandeurs électriques commutées par la cellule de commutation. L'interaction entre les deux sources de tension et de courant associées à ce composant sera généralisée afin de créer un modèle global de la cellule de commutation.

IV.1 Bloc équivalent de la cellule de commutation en VHDL-AMS

L'objectif est de développer un modèle global de la cellule de commutation, compatible avec l'approche circuit et capable d'être renseigné par les paramètres identifiés précédemment. Afin de pouvoir développer un bloc équivalent de la cellule de commutation en utilisant le langage VHDL-AMS et un solveur « circuit » de type Portunus®, il nous a fallu revenir sur les expressions temporelles des grandeurs électriques de sortie utilisées précédemment pour développer les fonctions de transfert. En effet, le langage VHDL-AMS ne permet pas de renseigner les fonctions de transfert d'une façon dynamique et elles ne peuvent être renseignées que par des coefficients constants. La figure III-20 illustre cette contrainte. En effet, il n'est pas autorisé de renseigner le numérateur de la fonction de transfert par une valeur de I_L extraite à l'instant de l'application de l'échelon d'entrée de le FT.

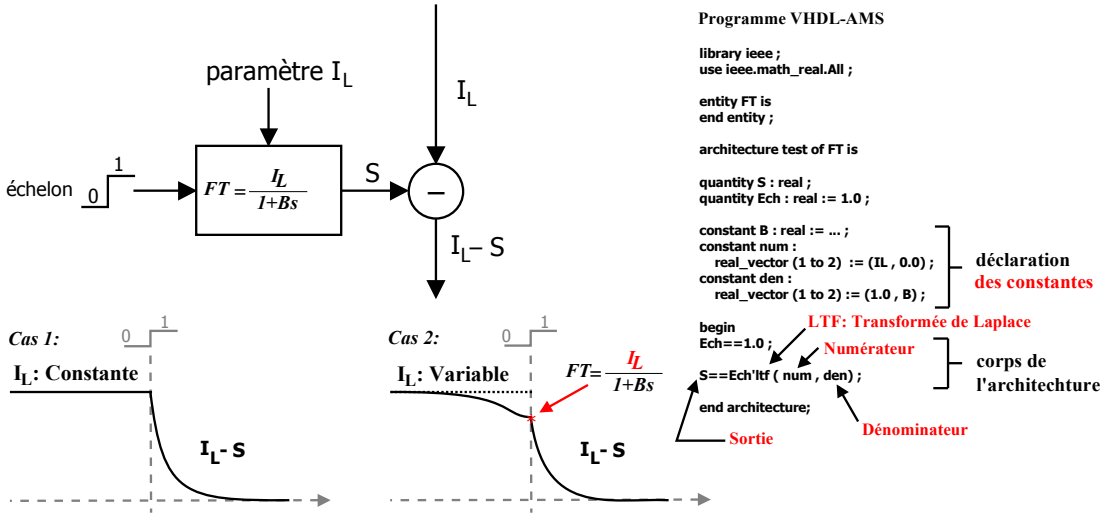


Figure III-20 Contrainte de renseignement des FT en VHDL-AMS

Dans le cas des FT globales à la cellule de commutation, on a remarqué que durant l'élaboration des différents FT précédentes, le courant de charge I_L, qui est un paramètre extérieur de la cellule de commutation, est défini comme un élément clé de la configuration des FT et des délais (*Eq. III-5*). Dans le cas d'une simulation, ce paramètre est imposé par la charge. Il doit être renseigné dynamiquement au début de chaque phase transitoire comme expliqué précédemment dans l'exemple de la figure III-20. Cette limitation empêche le renseignement dynamique des fonctions de transfert par des coefficients d'autre type que « constant ». Dans tout ce qui suit nous utiliserons les expressions temporelles (*Eq. III-20*, *Eq. III-21*, *Eq. III-47)* pour créer un modèle équivalent de la cellule de commutation..

La figure III-21b montre le principe de modélisation de la cellule de commutation. Le signal de commande est équivalent à la fonction de modulation et il peut avoir une fréquence et/ou un rapport cyclique variable. Ce signal est le seul paramètre de contrôle qui renseigne le bloc sur les instants des cycles de commutation. L'instant d'activation des sources équivalentes dépend des retards. Imp_1 et Imp_2 sont les impédances équivalentes traduisant les éléments inductifs et résistifs au niveau de chaque semi-conducteur de la cellule.

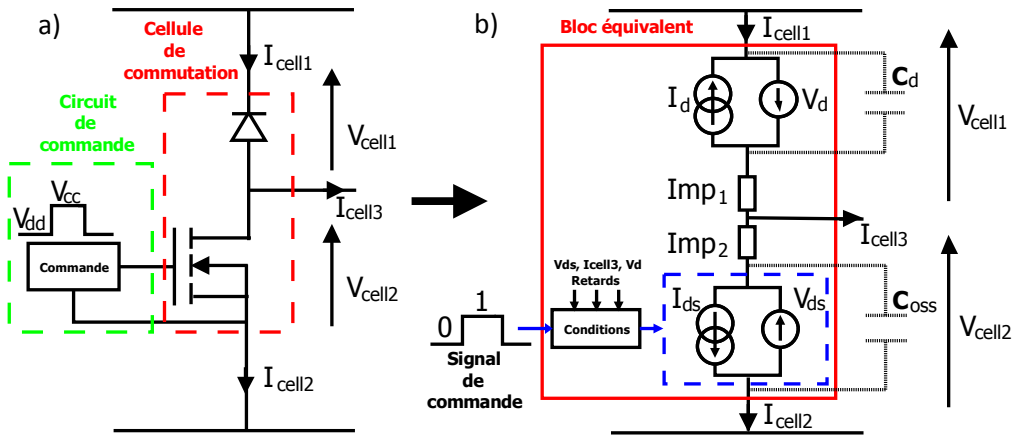


Figure III-21 Principe du bloc équivalent de la cellule de commutation a) circuit classique b) bloc équivalent

Les limites d'activation des sources équivalentes sont contrôlées selon les conditions imposées par les grandeurs de sorties considérées comme entrées/sorties du bloc équivalent. Par exemple, la croissance du courant dans le MOSFET doit imposer l'allure des phases transitoires jusqu'à atteindre le courant de charge. Une fois atteint, le courant imposé par le MOSFET est annulé par une instruction conditionnelle et le courant fonctionnel parcourant le canal sera imposé par la charge (figure III-22). Le code VHDL-AMS du bloc est donné en annexe.

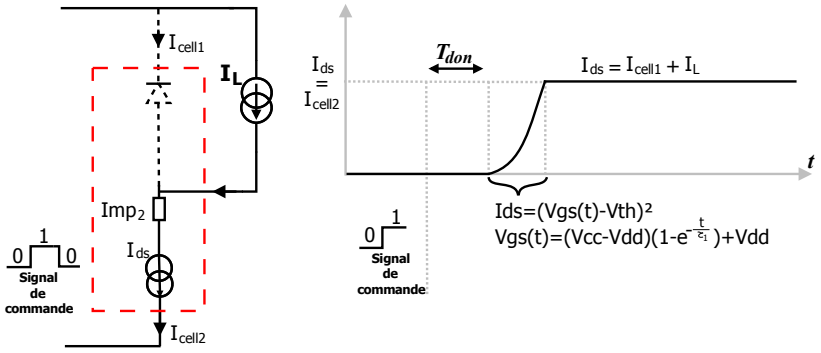


Figure III-22 Exemple de contrôle de la source I_{ds} durant la commutation à la fermeture

Les paramètres nécessaires pour renseigner le bloc équivalent de la cellule de commutation sont listés dans le tableau III-3. Le principe d'approximation de la pente est effectué suivant le principe de décomposition en trois paliers (figure III-8a).

Paramètres	Définition	Valeurs
C_{issL}	Capacité d'entrée (C_{iss} à V_{ds} élevée)	$C_{issL} \approx 2$ nF
C_{issH}	Capacité d'entrée (C_{iss} à V_{ds} faible)	$C_{issH} \approx 3$ nF
C_{rss}	Capacité de transfert (C_{rss} moyenne = C_{gdAV})	$C_{rss} \approx 100$ pF
V_j	Tension de jonction de la diode	1.6 V
V_{th}	Tension de seuil du MOSFET	4 V
K	Transconductance en A/V^2	0,4 A/V^2
Imp_1	Impédance équivalente	R_d = 0,1 Ω, L_d = 10,0 nF
Imp_2	Impédance équivalente	R_{mos} = 0,1 Ω, L_{mos} = 30,0 nF
V_{cc}	Niveau haut de la tension de commande	22,4 V
V_{dd}	Niveau bas de la tension de commande	-4,0 V
R_g	Résistance de grille	12 Ω

Tableau III-3 Paramètres de renseignement du block équivalent : Approximations de la fiche fabricant

Le rôle de l'utilisateur est de renseigner le bloc équivalent par les paramètres nécessaires qui sont approximables *a priori* pour ce cas d'étude. Les capacités intrinsèques peuvent être connectées de l'extérieur du bloc ce qui donne une meilleure versatilité. Tout type de capacité (Pspice, linéaire, non-linéaire) peut être associée à la structure. Nous utiliserons les capacités définies dans la section III du deuxième chapitre.

IV.2 Validation expérimentale

Afin de mettre en œuvre ce dont nous venons de présenter, nous avons repris le même hacheur de test présenté au chapitre II. La figure III-23 montre l'implantation du bloc équivalent dans le circuit de conversion et son renseignement par les paramètres listés dans le tableau III-3. Le même environnement de la cellule commutation a été conservé et seulement le circuit de commande, les composants semi-conducteurs et les éléments parasites qui leur sont associés ont été remplacées par le bloc équivalent. Ce circuit comporte cette fois les chemins de propagation en mode commun, ce qui nous permettra de déterminer les grandeurs de perturbations classiques : courants de mode commun et différentiel.

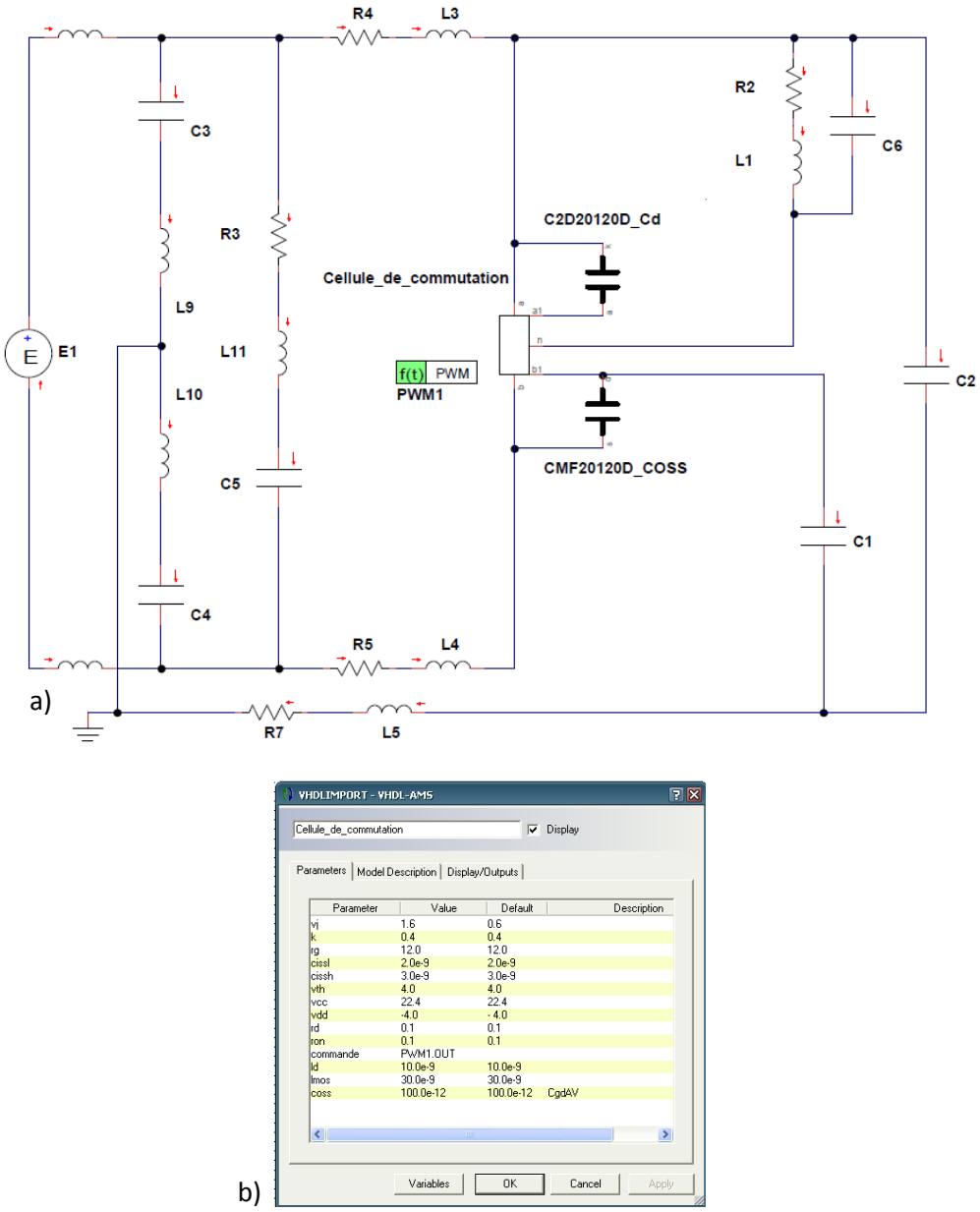


Figure III-23 a) Montage de simulation du convertisseur avec bloc équivalent de la cellule de commutation b) Paramètres du bloc (Portunus®)

Afin de vérifier la pertinence des simulations des perturbations conduites, nous avons superposé les spectres des courants mesurés (en noir) et calculés (en gris) pour deux points de fonctionnement du convertisseur. La comparaison des spectres reconstruits est faite par rapport aux mêmes mesures acquises dans le deuxième chapitre (section IV). Bien que les paramètres utilisés pour renseigner le bloc équivalent soient simplement estimés *a priori* à partir de la feuille de spécifications, les résultats obtenus pour les deux points de fonctionnements montrent une bonne corrélation entre la simulation et la mesure.

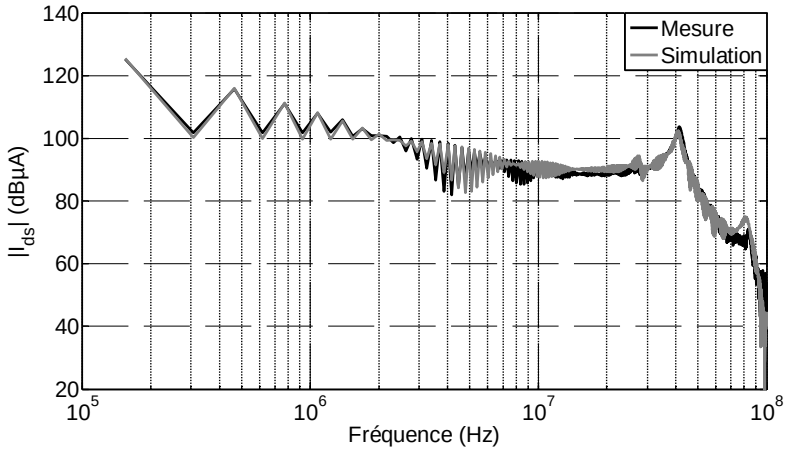


Figure III-24 Comparaison des spectres du courant I_{ds} (150 V, 3 A)

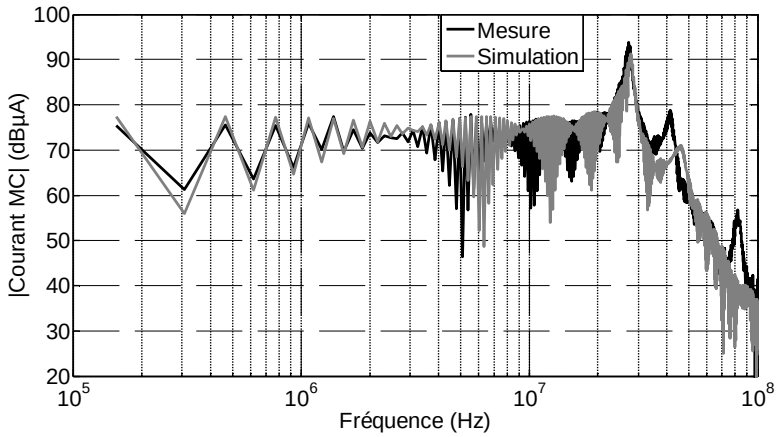


Figure III-25 Comparaison des spectres du courant de mode commun (150 V, 3 A)

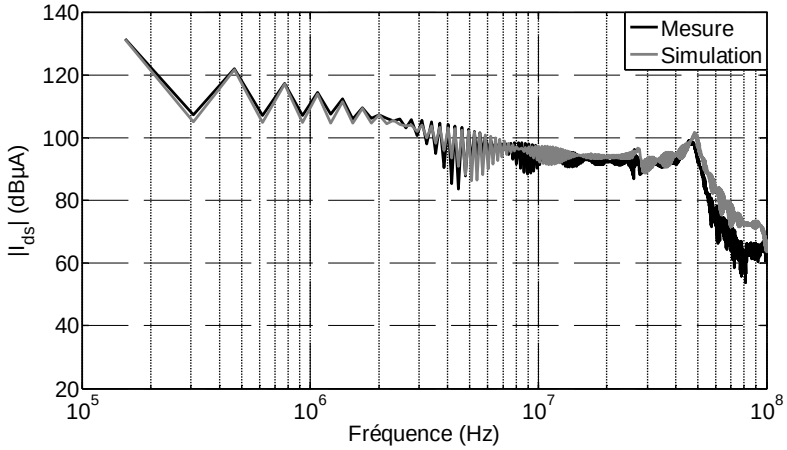


Figure III-26 Comparaison des spectres du courant I_{ds} (300 V, 6 A)

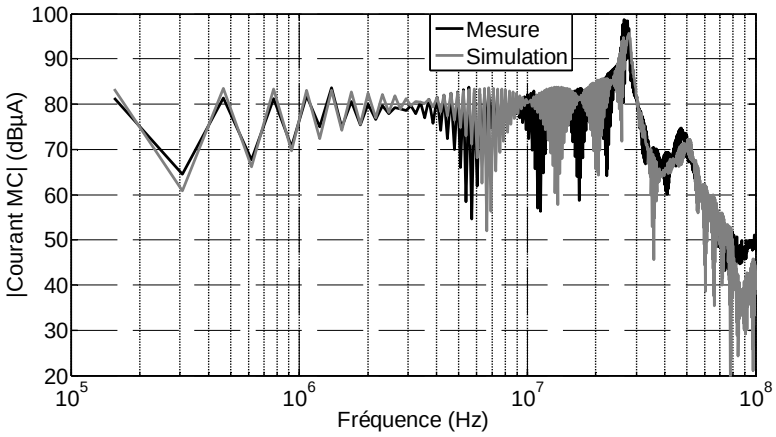


Figure III-27 Comparaison des spectres du courant de mode commun (300 V, 6 A)

IV.3 Comparaison de deux méthodes de simulation dans le cas de la présence d'un RSIL en entrée de la structure

L'objectif du développement de ces blocs équivalents est d'estimer *a priori* les perturbations conduites dans une cellule de commutation en utilisant des procédures de renseignement simplifiées. Dans ce paragraphe nous allons comparer le niveau de précision de cette nouvelle méthode par rapport à un modèle « circuit » classique de type Spice ou autre. Nous avons repris le même RSIL déjà utilisé au chapitre II (section V) et nous l'avons implanté dans le montage de simulation afin de comparer les résultats de simulation obtenus par utilisation des modèles « discrets » des semi-conducteurs développés au chapitre II par rapport à ceux obtenus par bloc équivalent. La figure III-28 présente le montage de simulation du convertisseur et les points de connexion du bloc équivalent de la cellule par rapport aux composants semi-conducteurs.

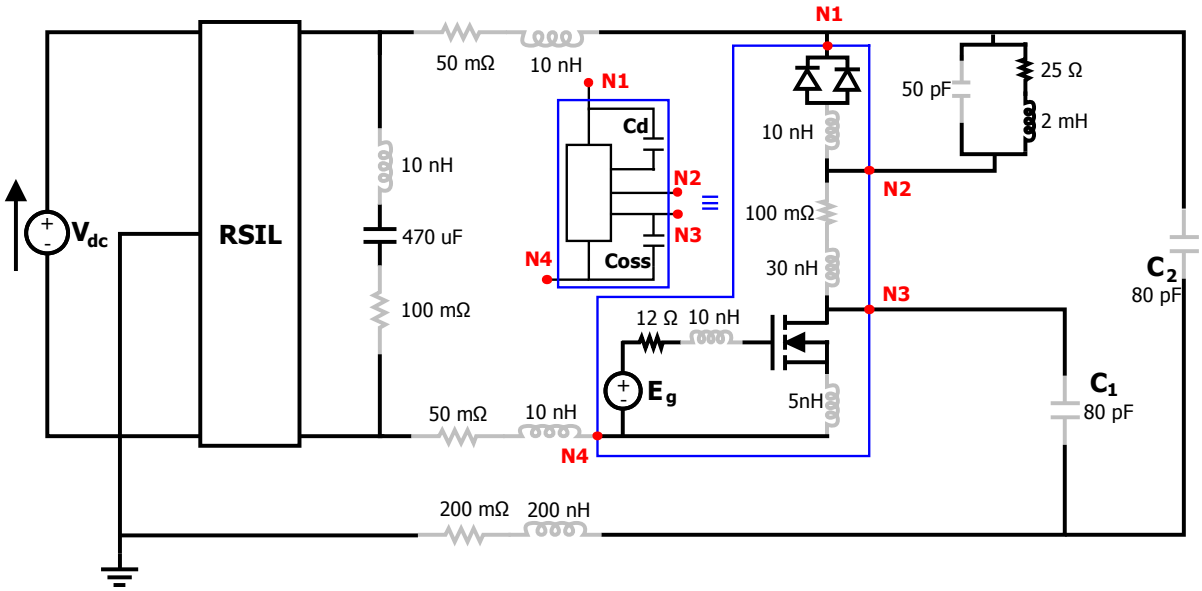


Figure III-28 Montage de simulation du convertisseur (avec RSIL)

Bien que les sources équivalentes caractérisant le comportement de la cellule de commutation soient établies suivant des notions simplifiées, la comparaison des spectres obtenus par bloc équivalent montre une bonne correspondance avec les spectres obtenus par la méthode classique. Les figures III-29 à 32 montrent la comparaison des spectres pour les courants de mode commun et dans la cellule de commutation.

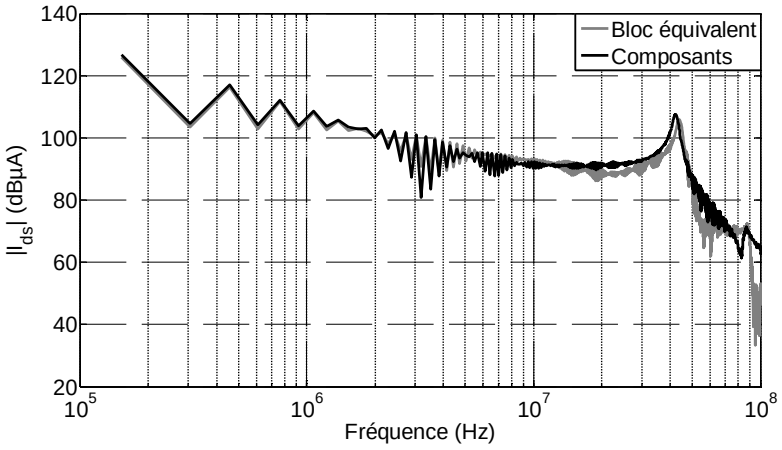


Figure III-29 Comparaison des spectres du courant I_{ds} (150 V, 3 A)

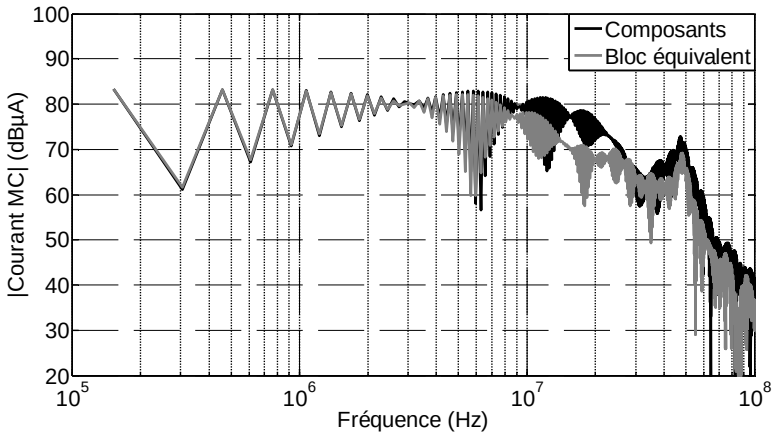


Figure III-30 Comparaison des spectres du courant de mode commun (150 V, 3 A)

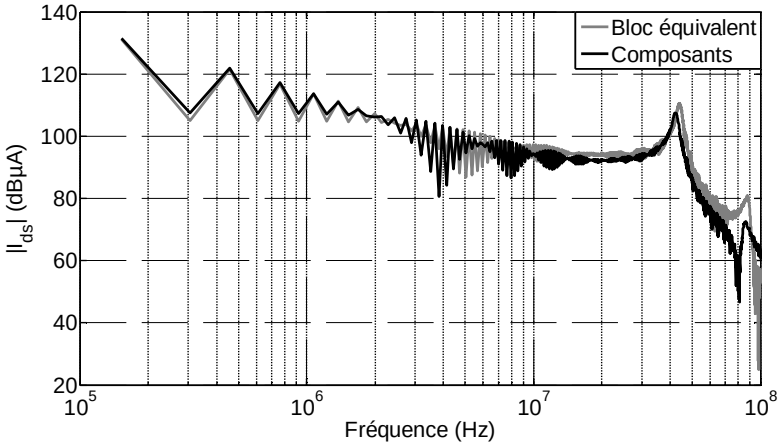


Figure III-31 Comparaison des spectres du courant I_{ds} (300 V, 6 A)

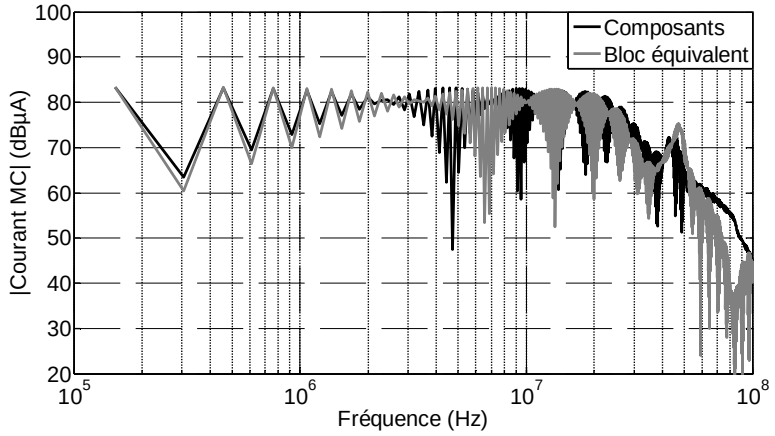


Figure III-32 Comparaison des spectres du courant de mode commun (300 V, 6 A)

La figure III-33 présente le montage de simulation où on a introduit une modification des chemins de propagation des courants de mode commun par ajout de plusieurs couplages capacitifs dans toute la structure. Le but est de comparer l'allure temporelle du courant de

mode commun pour une répartition de couplage capacitif plus complexe. Ce montage est simulé pour un point de fonctionnement différent (600 V, 12 A) afin de comparer les allures du courant de mode commun pour une puissance de commutation élevée.

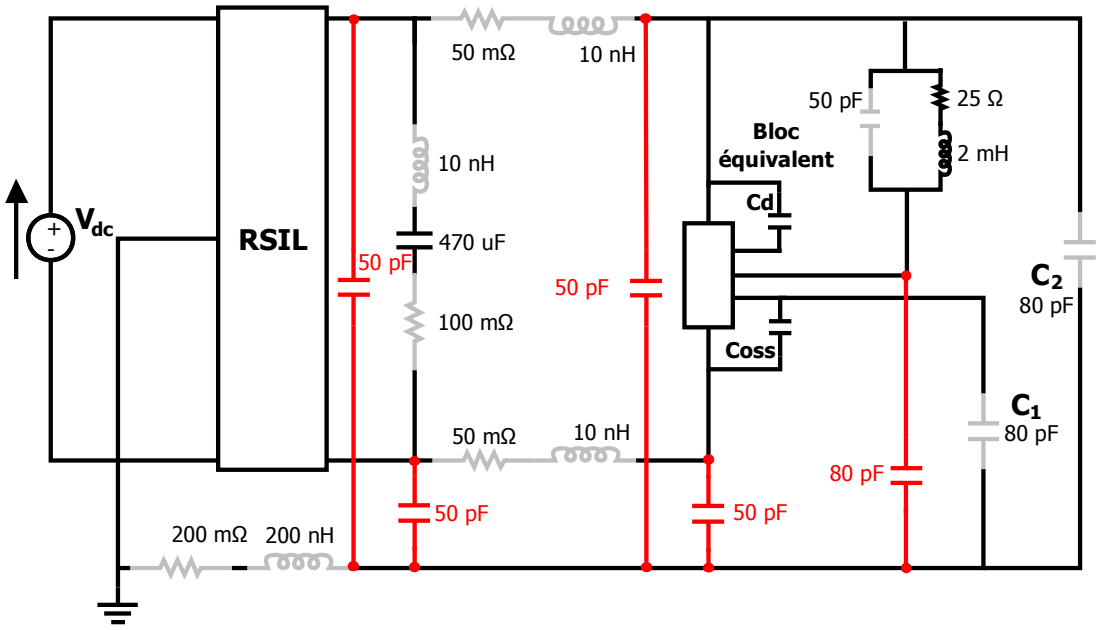


Figure III-33 Schémas de simulation : addition des capacités de couplage

Les allures temporelles du courant de mode commun relatives aux instants de commutation du MOSFET et du bloc équivalent (figures III-34 et 35) prouvent que les grandeurs de sorties générées par les deux systèmes affectent les éléments parasites d'une façon identique nous permettant de trouver des allures temporelles du courant mode commun très proches. Les spectres obtenus (figure III-36) confirment la similitude des résultats dans le domaine fréquentiel.

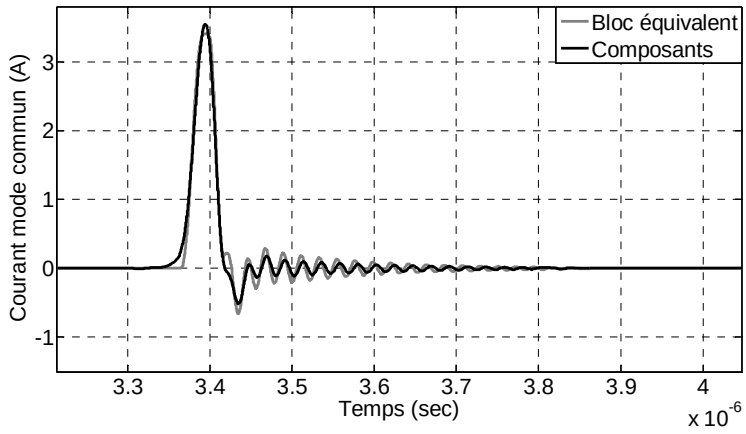


Figure III-34 Courant de mode commun à la fermeture (600 V, 12 A)

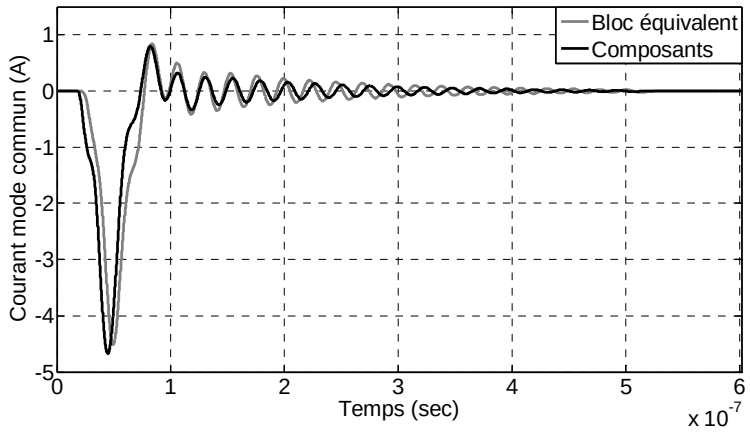


Figure III-35 Courant de mode commun à l'ouverture (600 V, 12 A)

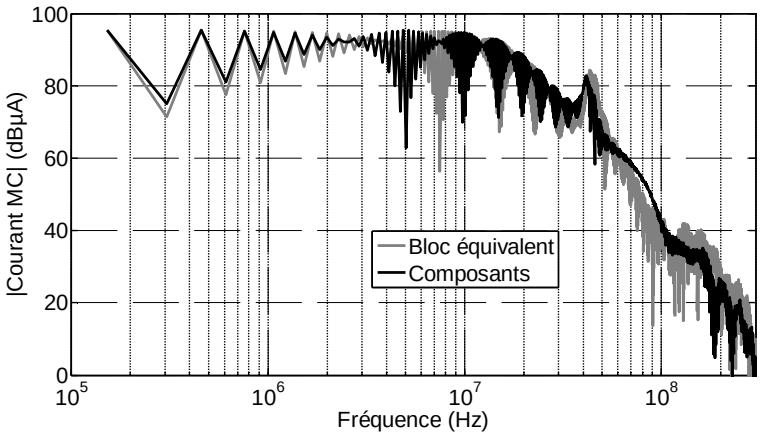


Figure III-36 Comparaison des spectres du courant de mode commun (600 V, 12 A)

On peut remarquer que le spectre du courant de mode commun est plus précis pour les points de fonctionnement à potentiels élevés (300 V et 600 V) que pour le potentiel 150 V (figure III-25 et III-30). En effet le courant de mode commun est directement proportionnel à la variation du potentiel $V_{ds.}$ Le choix d'une seule valeur approximative de C_{gd} pour décrire la pente de V_{ds} (C_{gdAV}) ne favorise pas l'obtention de spectres très précis pour les faibles tensions d'alimentation vu que le comportement de la capacité C_{gd} est très non-linéaire en basse tension (figure III-4). L'augmentation de la valeur de C_{gdAV} pour les faibles potentiels ou le choix de la reconstruction de V_{ds} par un nombre plus élevé de paliers (figure III-8b) peut améliorer les spectres obtenus pour les faibles potentiels.

V. Perspectives : vers un banc de caractérisation des commutations et des perturbations conduites

Le développement de blocs équivalents pour des systèmes en commutation, facilement manipulables par des utilisateurs non-spécialistes et capables d'atteindre un niveau de précision satisfaisant jusqu'à plusieurs dizaines de MHz pour mener des études CEM est un défi qui semble prêt à être franchi avec la méthode proposée. L'étude d'un système de commutation basique (cellule de hacheur) n'est en fait qu'un début permettant d'envisager d'étendre cette méthode vers des structures de conversion plus complexes. Le choix initial d'un convertisseur simple nous a permis d'identifier les éléments parasites principaux agissant sur la signature spectrale des perturbations conduites. La figure III-37 représente l'architecture générale d'un dispositif de conversion développé dans le cadre des objectifs de cette thèse et qui sera aussi exploitable pour des études plus larges (fiabilité, dissipation thermique, amélioration de la commande, pertes en conduction et en commutation …).

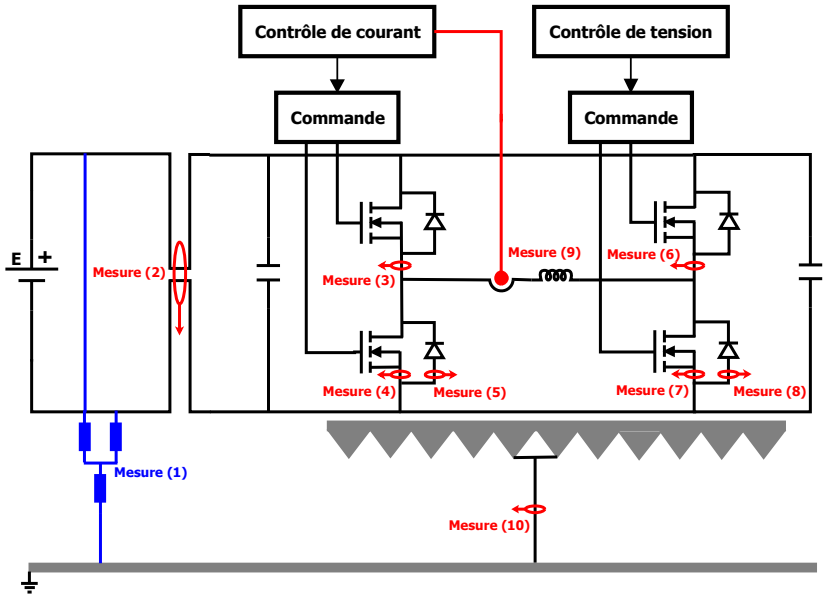


Figure III-37 Topologie du prototype

Le convertisseur est constitué de deux bras d'onduleurs connectés en opposition. Il est dimensionné pour reproduire l'environnement et les conditions rencontrées durant les cycles de fonctionnement d'un onduleur à modulation de largeur d'impulsion. Les semi-conducteurs utilisés sont donc soumis à des contraintes de fonctionnement comparables à celles rencontrées dans les applications industrielles à moyenne puissance.

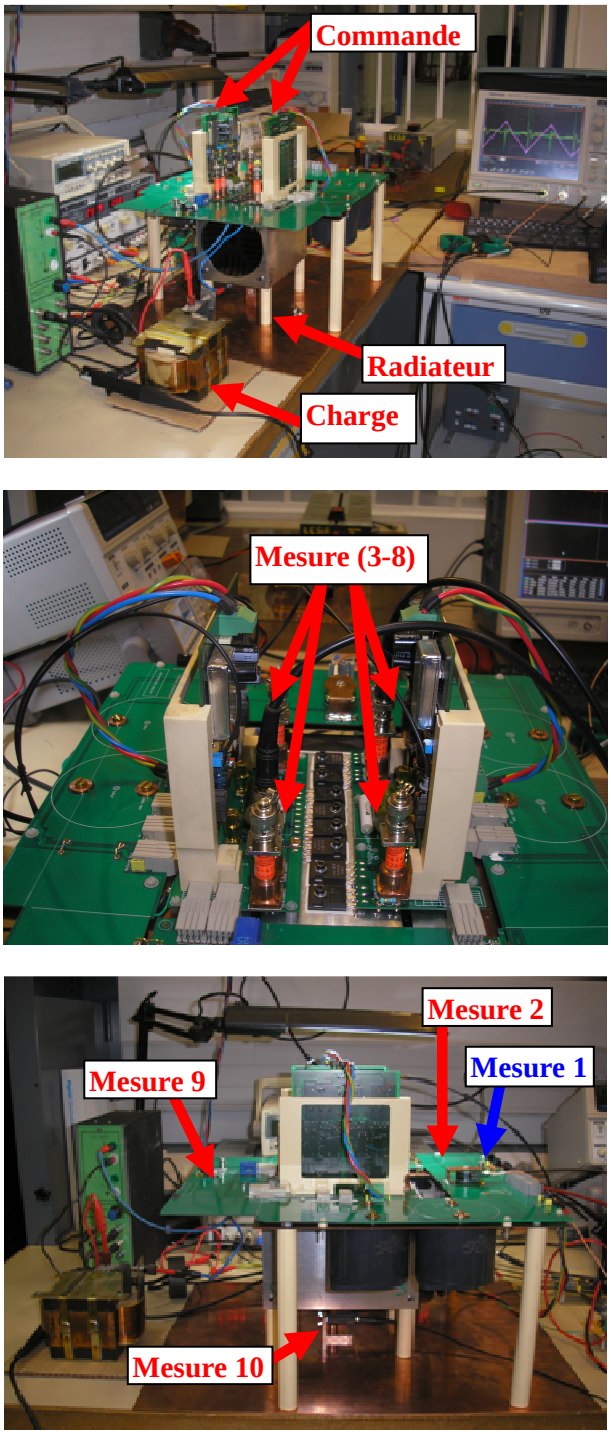


Figure III-38 Banc de test

L'organisation de ce prototype expérimental (figure III-38) permet d'accéder à de nombreux points de mesures sur les composants semi-conducteurs et aux grandeurs de mode commun. Le réglage et le contrôle du point de fonctionnement est totalement ajustable grâce au système de commande permettant de régler les différents paramètres de la modulation de largeur d'impulsion. La commande rapprochée permet d'ajuster les fronts de commutation et

les tensions de commande afin d'assurer une versatilité suffisante pour commander tout type de semi-conducteurs à grille isolée et pour différentes technologies : Si, SiC, GaN ; elle est isolée par fibre optique et peut de plus transmettre des impulsions de commande jusqu'à 1 MHz.

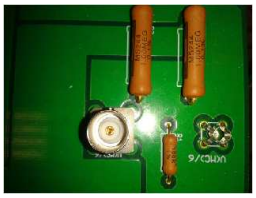
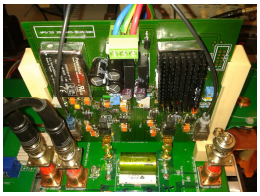
Protocoles de mesure	Implantation sur le prototype
Mesure (1) : La mesure de la tension de mode commun est effectuée par un diviseur résistif permettant d'obtenir une image de cette tension.	
Mesure (2) : La mesure du courant de mode commun est réalisée à l'aide d'une sonde de courant Pearson 2877. Cette sonde est utilisée pour mesurer le courant de mode commun total à l'entrée de la structure.	
Mesure (3-8) : Un accès à de nombreux points de mesures des courants sur les composants semi-conducteurs est assuré par des sondes de type shunt coaxial SDN 414-05 (BP > 500 MHz).	 
Mesure (9) : La mesure du courant de la charge est effectuée par une sonde LEM CAS 25. Cette mesure est utilisée par le système de régulation.	
Mesure (10) : Le radiateur est relié au plan de masse à travers un point de contact unique. Cette liaison passe via une sonde de courant Tektronix CT2 qui permet de mesurer le courant de mode commun. Cette mesure est un outil de vérification supplémentaire par rapport à la mesure (2).	

Tableau III-4 Systèmes de mesure du banc

Le choix de la méthode d'opposition est inspiré d'une technique issue d'essais de machines électriques qui permet dans le cas des convertisseurs de tester et mesurer les pertes du convertisseur avec des moyens de test réduits [70].

Le montage le plus simple pour connecter les deux bras d'onduleur est réalisé à travers un élément réactif. L'avantage majeur de cette méthode est qu'il est possible de faire fonctionner la structure pour une puissance absorbée réduite qui vaut uniquement la somme des pertes dans les interrupteurs de puissance et dans les éléments passifs. Les interrupteurs sont placés sur un seul radiateur tunnel refroidi par un ventilateur. Dans l'optique que nous nous sommes fixés pour nos études CEM, il est indispensable de concevoir des systèmes de mesures dédiés aux grandeurs de mode différentiel et de mode commun. Le tableau III.4 résume les différentes sondes implantées en vue de la caractérisation des perturbations électromagnétiques conduites.

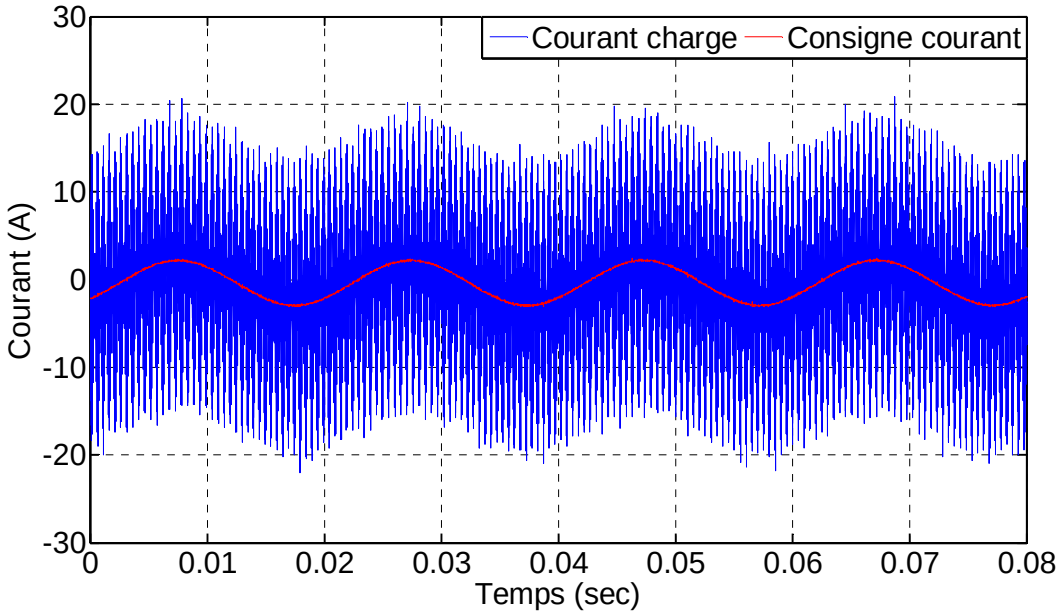


Figure III-39 Courant dans la charge

La prise en considération des chemins de propagation dès la phase de conception permettra une meilleure étude des mécanismes de commutation et leur interaction avec les circuits environnants. Ce banc d'essai est aussi utilisable pour des études sur le comportement thermique, les pertes et la fiabilité. Le choix initial de tester des semi-conducteurs de type SiC est justifié simplement par le fait que c'est la technologie la plus mature pour remplacer leurs équivalents en silicium. Par ailleurs, chaque bloc de la structure est suffisamment modulaire (en particulier la carte où sont placés les semi-conducteurs de puissance) pour substituer les

diverses technologies de composants de puissance à tester. La figure III-39 montre le courant dans la charge par rapport à la consigne de courant pour le cas d'un contrôle par hystérésis. La figure III-40 montre l'allure de quelques courants dans la structure de conversion.

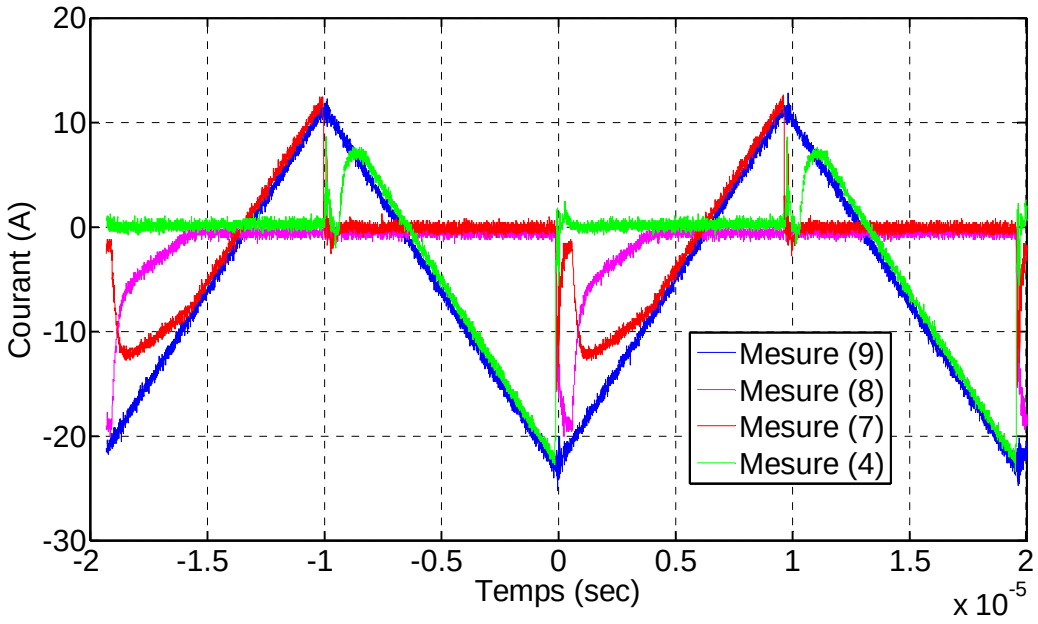


Figure III-40 Exemple des courants commutés dans la structure

Le prototype de moyenne puissance réalisé servira donc comme outil de validation complémentaire aux outils de simulations abordées dans cette thèse. J'ai initié la conception de ce prototype dont la réalisation a été confiée à Richard Lopez dans le cadre de son mémoire d'ingénieur CNAM.

VI. Conclusion

Dans ce chapitre, nous avons montré qu'il est possible à partir de l'étude de la loi de commande de proposer une méthode de synthèse d'une cellule de commutation permettant de reconstruire ses grandeurs électriques d'une cellule de commutation. Il ressort de cette étude qu'il est possible de renseigner le bloc équivalent de la cellule par des paramètres extractibles à partir de la fiche fabricant.

À travers le cas étudié, on a pu proposer la méthodologie de modélisation d'une cellule de commutation par des sources pilotées permettant de reproduire à la fois la source des courants de mode commun et de mode différentiel. La généralisation de la méthode de synthèse reste encore prématurée vue la diversité des structures de commutation et des technologies de semi-conducteurs qu'on peut rencontrer dans les applications de puissance. Le banc de

caractérisation expérimental développé dans le cadre de cette thèse servira comme outil de validation pour des futures études de modélisation et de caractérisation CEM des composants grand gap.

CONCLUSION GENERALE

Nous avons proposé dans ce mémoire une analyse fine des sources de perturbations conduites dans une cellule de commutation réalisée en composants SiC dans le but d'optimiser la conception des circuits d'électronique de puissance vis-à-vis des contraintes de CEM. Notre fil directeur a été d'établir des modèles précis et à faible coût de calcul, d'usage facile pour un non-spécialiste de la modélisation CEM ou de la modélisation des semi-conducteurs de puissance

Après avoir défini au chapitre I les structures générales des semi-conducteurs et les limitations des différents outils de modélisation des perturbations conduites dans les structures de conversion, nous avons procédé dans le chapitre II à une analyse orientée CEM des effets des paramètres caractéristiques des semi-conducteurs sur les perturbations conduites dans une cellule de commutation.

L'étude de sensibilité que nous avons menée dans ce travail, nous a permis d'identifier les paramètres pertinents qu'il faut extraire avec précision pour effectuer une analyse CEM lors du prototypage virtuel et établir un critère de distinction entre les paramètres du modèle.

Nous avons ensuite réalisé et programmé en VHDL-AMS un modèle du MOSFET CMF20120D inspiré de celui de Hefner ainsi qu'un modèle de la diode Shottky C2D20120D. Ce travail est basé sur la physique des semi-conducteurs et sur la structure interne de ces composants.

Ce cheminement nous a permis de développer des modèles simples et suffisamment précis pour des semi-conducteurs à grand gap. Nous avons parallèlement cherché à obtenir des temps de simulation raisonnables en introduisant le principe de contrôle des effets parasites, technique possible grâce à l'usage de VHDL-AMS pour l'établissement des modèles. Des gains significatifs en termes de temps de calcul ont été obtenus.

Dans une troisième partie, nous avons proposé une méthode de simulation dans le domaine fréquentiel basée sur l'usage de fonctions de transfert pour le cas d'un système simple de commutation (cellule de commutation). On a montré qu'il est possible à partir de la loi de commande de reconstruire les différentes grandeurs électriques d'entrée/sortie déterminant les sources de perturbation ; certaines grandeurs du modèle sont paramétrables à partir de la fiche fabricant. La méthode a été développée dans deux environnements de simulation : MATLAB® et Portunus® en utilisant là aussi le langage VHDL-AMS. Ces travaux constituent

donc une première pierre pour cette méthode de modélisation et le travail à accomplir afin d'obtenir un outil mature reste encore important.

Enfin, un banc expérimental de test a été parallèlement développé dans le cadre de cette thèse, sa conception a évolué progressivement compte tenu compte des besoins expérimentaux qui ont émergés dans ce travail, il est à présent quasi-opérationnel pour être le support de futurs travaux d'analyse du comportement CEM des composants grand gap et pour valider les modèles proposés dans un contexte plus complexe.

BIBLIOGRAPHIE

[1] : B. Revol, "Modélisation et optimisation des performances CEM d'une association variateur de vitesse – machine asynchrone", Thèse de doctorat, Université Joseph Fourier, Grenoble, 2003.

[2] : D. Labrousse, "Amélioration des techniques d'estimation des perturbations conduites. Application à une chaîne de traction de véhicule électrique", Thèse de doctorat, Ecole Normale Supérieure de Cachan, 2010.

[3] : F. Costa, C. Vollaire, "Caractéristiques et évolution du bruit électromagnétique dans les dispositifs d'alimentation embarqués sur aéronef", Colloque international sur la CEM, Paris, France, 2008.

[4] : M. Moreau, "Modélisation haute fréquence des convertisseurs d'énergie. Application à l'étude des émissions conduites vers le réseau", Thèse de doctorat, Ecole Centrale de Lille, 2009.

[5] : D. Labrousse, B. Revol, F. Costa, "Common-Mode Modeling of the Association of N-Switching Cells: Application to an Electric-Vehicle-Drive System", IEEE Transactions on Power Electronics, Vol. 24, No. 11, pp. 2852–2859, November 2010.

[6] : M. Foissac, "Méthodologie d'analyse CEM conduite d'un réseau multiconvertisseurs", Thèse de doctorat, Université de Grenoble, 2012.

[7] : B. Revol, J. Roudet, J.L. Schanen, "EMI Study of Three-Phase Inverter-Fed Motor Drives", IEEE Transactions on Industry Applications, Vol. 47, No. 1, pp. 223–231, February 2011.

[8] : F. Costa, G. Rojat, "CEM en électronique de puissance-Sources de perturbations, couplages, SEM", Techniques de l'Ingénieur, D3290, 1999.

[9] : F. Costa, D. Magnon, "Graphical Analysis of the Spectra of EMI Sources in Power Electronics", IEEE Transactions on Power Electronics, Vol. 20, No. 6, pp. 1012–1021, November 2005.

[10] : C. Gautier, "Contribution au développement d'outils logiciels en vue de la conception des convertisseurs statiques intégrant la compatibilité électromagnétique", Thèse de doctorat, Université Paris 6, 2000.

[11] : E. Rondon, F. Morel, C. Vollaire, "Etude CEM d'une cellule de commutation avec interrupteurs en Si et SiC", 16ème Colloque international et exposition sur la CEM, CEM 2012, Rouen, France, 25-27 Avril 2012.

[12] : J. Ben Hadj Slama, S. Hrigua, F. Costa, B. Revol, C. Gautier, "Relevant Parameters of SPICE3 MOSFET Model for EMC Analysis", IEEE International Symposium on Electromagnetic Compatibility, EMC 2009, Austin Texas, USA, 17-21 August 2009.

[13] : J. Ben Hadj Slama, M. Tlig, "Effect of the MOSFET Choice on Conducted EMI in Power Converter Circuits", IEEE Mediterranean Electrotechnical Conference, MELECON 2012, Medina Yasmine Hammamet, Tunisia, 25-28 March 2012.

[14] : R. Mousa, D. Planson, H. Morel, B. Allard, C. Raynaud, "Modeling and High Temperature Characterization of SiC-JFET", IEEE Annual Power Electronics Specialists Conference, PESC 2008, Island of Rhodes, Greece, 15-19 June 2008.

[15] : T.R. McNutt, A.R. Hefner, H.A. Mantooth, D, Berning, Ryu Sei-Hyung, "Silicon Carbide Power MOSFET Model and Parameter Extraction Sequence", IEEE Transactions on Power Electronics, Vol. 22, No. 2, pp. 353–363, March 2007.

[16] : A. Ammous, K. Ammous, H. Morel, B. Allard, D. Bergogne, F. Sellami, J.P. Chante, "Electrothermal Modeling of IGBT's: Application to Short-Circuit Conditions", IEEE Transactions on Power Electronics, Vol. 15, No. 4, pp. 778–790, July 2000.

[17] : R. Withanage, N. Shammas, S. Tennakoon, C. Oates, W. Crookes, "Igbt Parameter Extraction for Hefner IGBT Model", Universities Power Engineering Conference, UPEC 2006, Newcastle upon Tyne, UK, 6-8 September 2006.

[18] : A.E. Grekov, Chen Zhiyang, Fu Ruiyun, J.L. Hudgins, H.A. Mantooth, D.C. Sheridan, J. Casady, E. Santi, "Parameter Extraction Procedure for Vertical SiC Power JFET", IEEE Transactions on Industry Applications, Vol. 47, No. 4, pp. 1862–1871, July/August 2011.

[19] : E. Napoli, V. Pathirana, F. Udrea, "Accurate Physical Model for the Lateral IGBT in Silicon on Insulator Technology", IEEE International Symposium on Industrial Electronics, ISIE 2005, Dubrovnik, Croatia, 20-23 June 2005.

[20] : J.L. Tichenor, S.D. Sudhoff, J.L. Drewniak, "Behavioral IGBT Modeling for Predicting High Frequency Effects in Motor Drives", IEEE Transactions on Power Electronics, Vol. 15, No. 2, pp. 354–360, March 2000.

[21] : J. Millan, "Wide band-gap power semiconductor devices", IET Circuits Devices Syst., Vol. 1, No. 5, pp. 372–379, October 2007.

[22] : H. Runhua, "Conception, suivi de fabrication et caractérisation électrique de composants haute tension en SiC", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2011.

[23] : D. Tournier, "Composants de puissance en SiC-Technologie", Techniques de l'Ingénieur, D3120.

[24] : S. Moumen, "Etude de la robustesse de transistors JFET à base de SiC vis-à-vis de stress électriques", Thèse de doctorat, Ecole Normale Supérieure de Cachan, 2012.

[25] : Y. Hamieh, "Caractérisation et modélisation du transistor JFET en SiC à haute température", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2011.

[26] : D. Risaletto, "Caractérisation électrique en commutation de diodes haute tension en carbure de silicium", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2007.

[27] : R. Mousa, "Caractérisation, modélisation et intégration de JFET de puissance en carbure de silicium dans des convertisseurs haute température et haute tension", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2009.

[28] : T. McNutt, A. Hefner, A. Mantooth, J. Duliere, D. Berning, R. Singh, "Silicon Carbide PiN and Merged PiN Schottky Power Diode Models Implemented in the Saber Circuit Simulator", IEEE Transactions on Power Electronics, Vol. 19, No. 3, pp. 573–581, May 2004.

[29] : F. Bjoerk, J. Hancock, M. Treu, R. Rupp, T. Reimann, "2nd Generation 600V SiC Schottky Diodes Use Merged pn/Schottky Structure for Surge Overload Protection", Applied Power Electronics Conference and Exposition, APEC 2006, Dallas-Texas, USA, 19-23 March 2006.

[30] : Young Chul Choi, Ho-Young Cha, Lester F. Eastman, Michael G. Spencer, "A New 4H-SiC Normally Off Lateral Channel Vertical JFET With Extremely Low Power Losses: Source Inserted Double-Gate Structure With a Supplementary Highly Doped Region", IEEE Transactions on Electron Devices, Vol. 52, No. 9, pp. 1940–1948, September 2005.

[31] : A. Mihaila, F. Udrea, S.J. Rashid, P. Godignon, P. Brosselard, D. Tournier, J. Millan, G. Amaratunga "High Temperature Characterization of 4H-SiC Normally-On Vertical JFETs with Buried Gate and Buried Field Rings", IEEE International Symposium on Power Semiconductor Devices and IC's, ISPSD 2006, Naples, Italy, 4-8 June 2006.

[32] : A. Melkonyan, "High efficiency power supply using new SiC devices", Doctoral dissertation, University of Kassel, Germany, 2007.

[33] : A. Hneine, "Approche de modélisation distribuée appliquée aux composants semi-conducteurs bipolaires de puissance en VHDL-AMS. Application à la diode PiN de puissance et à l'IGBT", Thèse de doctorat, Université Toulouse III- Paul Sabatier, 2012.

[34] : A. Karvonen, "MOSFET modeling aimed at minimizing EMI in switched DC/DC converters using active gate control", Doctoral dissertation, Chalmers University of Technology, Sweden, 2009.

[35] : C. Buttay, H. Morel, B. Allard, P. Lefranc, O. Brevet, "Model Requirements for Simulation of Low-Voltage MOSFET in Automotive Applications", IEEE Transactions on Power Electronics, Vol. 21, No. 3, pp. 613–624, May 2006.

[36] : Cui Yutian, Madhu S. Chinthavali, Leon M. Tolbert, "Temperature Dependent Pspice Model of Silicon Carbide Power MOSFET", Applied Power Electronics Conference and Exposition, APEC 2012, Orlando-Florida, USA, 5-9 February 2012.

[37] : Jun Wang, Tiefu Zhao, Jun Li, Alex Q. Huang, Robert J. Callanan, F. Husna, Anant K. Agarwal, "Characterization, Modeling, and Application of 10-kV SiC MOSFET", IEEE Transactions on Electron Devices, Vol. 55, No. 8, pp. 1798–1806, August 2008.

[38] : Jun Wang, Xiaohu Zhou, Jun Li, Tiefu Zhao, Alex Q. Huang, Robert J. Callanan, F. Husna, Anant K. Agarwal, "10-kV SiC MOSFET-Based Boost Converter", IEEE Transactions on Industry Applications, Vol. 45, No. 6, pp. 2056–2063, November/December 2009.

[39] : A. Ong, J. Carr, J. Balda, A. Mantooth, "A Comparison of Silicon and Silicon Carbide MOSFET Switching Characteristics", IEEE Region 5 Technical Conference, Fayetteville-AR, USA, 20-21 April 2007.

[40] : S. Krishnaswami, M. Das, B. Hull, S. Ryu, J. Scofield, A. Agarwal, J. Palmour, "Gate Oxide Reliability of 4H-SiC MOS Devices", IEEE International Reliability Physics Symposium, IRPS 2005, San Jose-California, USA, 17-21 April 2005.

[41] : L. Yu, K.P. Cheung, J. Campbell, J.S. Suehle, K. Sheng, "Oxide Reliability of SiC MOS Devices", IEEE International Integrated Reliability Workshop, IIRW 2008, S. Lake Tahoe-California, USA, 12-16 October 2008.

[42] : E.X. Zhang, C.X. Zhang, D.M. Fleetwod, R.D. Schrimpf, S. Dhar, S. Ryu, X. Shen, S.T. Pantelides, "Bias-Temperature Instabilities in 4H-SiC Metal-Oxide-Semiconductor Capacitors", IEEE Transactions on Device and Materials Reliability, Vol. 21, No. 2, pp. 391–398, June 2012.

[43] : T. Zhao, J. Wang, A.Q. Huang, A. Agarwal, "Comparisons of SiC MOSFET and Si IGBT Bassed Motor Drive Systems", IEEE Industry Applications Conference, IAS 2007, New Orleans-Louisiana, USA, 23-27 September 2007.

[44] : A. Kadavelugu, V. Baliga, S. Bhattacharya, M. Das, A. Agarwal, "Zero Voltage Switching Performance of 1200V SiC MOSFET, 1200V Silicon IGBT and 900V CoolMOS MOSFET", IEEE Energy Conversion Congress and Exposition, ECCE 2011, Arizona, USA, 17-22 September 2011.

[45] : J.L. Fock Sui Too, "Caractérisation et modélisation de composants IGBT et diode PiN dans leur environnement thermique sévère lié aux applications aéronautiques", Thèse de doctorat, Université Toulouse III- Paul Sabatier, 2010.

[46] : P. Lefranc, "Etude, conception et réalisation de circuits de commande d'IGBT de forte puissance", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2005.

[47] : S. Madhusoodhanan, K. Hatua, S. Bhattacharya, S. Leslie, S. Ryu, M. Das, A. Agarwal, D. Grider, "Comparison Study of 12kV n-type SiC IGBt with 10kV SiC MOSFET and 6.5kV Si IGBT based on 3L-NPC VSC Applications", IEEE Energy Conversion Congress and Exposition, ECCE 2012, Raleigh-North Carolina, USA, 15-20 September 2012.

[48] : S. Ryu, C. Capell, C. Jonas, L. Cheng, M. O'Loughlin, A. Burk, A. Agarwal, J. Palmour, A. Hefner "Ultra High Voltage (> 12kV), High Performance 4H-SiC IGBTs", IEEE International Symposium on Power Semiconductor Devices and IC's, ISPSD 2012, Bruges, Belgium, 3-7 June 2012.

[49] : P. Leturcq, "Physique des semi-conducteurs de puissance", Techniques de l'Ingénieur, D3102.

[50] : J. Strologas, K. Hess, "Diffusion Capacitance and Laser Diodes", IEEE Transactions on Electron Devices, Vol. 51, No. 3, pp. 506–509, March 2004.

[51] : P. Leturcq, "Semi-conducteurs de puissance unipolaires et mixtes (partie 1)", Techniques de l'Ingénieur, D3108, 2001.

[52] : H. Zhang, L.M. Tolbert, B. Özpineci, "System Modeling and Characterization of SiC Schottky Power Diodes", IEEE Workshops on Computer in Power Electronics, COMPEL 2006, Troy-NY, USA, 16-19 July 2006.

[53] : M. Kneifel, D. Silber, R. Held, "Predictive Modeling of SiC-Device Power Schottky Diode for Investigations in Power Electronics", Applied Power Electronics Conference and Exposition, APEC 1996, San Jose-California, USA, 3-7 March 1996.

[54] : P. Leturcq, "Semi-conducteurs de puissance unipolaires et mixtes (partie 2)", Techniques de l'Ingénieur, D3109, 2002.

[55] : S. Raël, B. Davat, "A Physics-Based Modeling of Interelectrode MOS Capacitances of Power MOSFET and IGBT", IEEE Transactions on Power Electronics, Vol. 23, No. 5, pp. 2585–2594, September 2008.

[56] : B. Cyril, "Contribution à la conception par la simulation en électronique de puissance : application à l'onduleur basse tension", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2004.

[57] : A. Canepari, "Macro-modélisation des structures MOS 'haute tension' intégrées avec prise en compte de l'auto-échauffement", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2006.

[58] : A.R. Hefner, D.M. Diebolt, "An Experimentally Verified IGBT Model Implemented in the Saber Circuit Simulator", IEEE Transactions on Power Electronics, Vol. 9, No. 5, pp. 532–542, September 1994.

[59] : Cree, « CMF20120D », Silicon Carbide Power MOSFET, Datasheet, 2012.

[60] : L. Aubard, "Modélisation des transistors MOS de puissance pour l'électronique de commutation", Thèse de doctorat, Institut National polytechnique de Grenoble, 1999.

[61] : E. Vagnon, "Solutions innovantes pour le packaging de convertisseurs statiques polyphasés", Thèse de doctorat, Institut polytechnique de Grenoble, 2010.

[62] : V. Smet, "Fiabilité et analyse de défaillances de modules de puissance à IGBT", 8ème Conférence des jeunes chercheurs en génie électrique, JCGE 08, Lyon, France, 16-17 Décembre 2008.

[63] : C. Martin, J.L. Schanen, J.M. Guichon, R. Pasterczyk, "Analysis of electromagnetic Coupling and Current Distribution Inside a Power Module", IEEE Transactions on Industry Applications, Vol. 43, No. 4, pp. 893–901, July/August 2007.

[64] : M. Akhbari, "Modèle de cellule de commutation pour les études de pertes et de performances CEM", Thèse de doctorat, Institut National polytechnique de Grenoble, 2000.

[65] : M. Bouarroudj-Berkani, "Etude de la fatigue thermo-mécanique de modules électroniques de puissance en ambiance de températures élevées pour des applications de traction de véhicules électriques et hybrides", Thèse de doctorat, Ecole Normale Supérieure de Cachan, 2008.

[66] : Z. Chen, "Characterization and modeling of high-switching-speed behavior of SiC active devices", Doctoral dissertation, Virginia Polytechnic Institute and State University, USA, 2009.

[67] : R. De Maglie, "Modélisation de différentes technologies de transistors bipolaires à grille isolée pour la simulation d'applications en électronique de puissance", Thèse de doctorat, Université Toulouse III- Paul Sabatier, 2007.

[68] : S. Ben-Yaakov, I. Zeltser, "Benefits of Silicon Carbide Schottky Diodes in Boost APFC Operating in CCM", Power Converter and Intelligent Motion Conference, PCIM 2001, Nuremberg, Germany, 19-21 June 2001.

[69] : O. Alatise, N.A. Parker-Allotey, D. Hamilton, P. Mawby, "The Impact of Parasitic Inductance on the Performance of Silicon-Carbide Schottky Barrier Diodes", IEEE Transactions on Power Electronics, Vol. 27, No. 8, pp. 3826–3833, August 2012.

[70] : J. Vallon, "Introduction à l'étude de la fiabilité des cellules de commutation à IGBT sous fortes contraintes", Thèse de doctorat, Institut National polytechnique de Toulouse, 2003.

[71] : Vinod Kumar Khanna, « The Insulated Gate Bipolar Transistor IGBT – Theory and Design », Book, John Wiley & Sons, Inc., Copyright © 2003.

[72] : A.R. Hefner, "A Dynamic Electro-Thermal Model for the IGBT", IEEE Transactions on Industry Applications, Vol. 30, No. 2, pp. 394–405, March/April 1994.

[73] : Z. Chen, D. Boroyevich, R. Burgos, F. Wang, "Characterization and Modeling of 12kV, 20A SiC MOSFETs", IEEE Energy Conversion Congress and Exposition, ECCE 2009, San Jose-California, USA, 20-24 September 2009.

[74] : Carl N.M. Ho, C. Francisco, C. Antonio, M. Laitinen, "A Circuit-Level Analytical Study on Switching Behaviors of SiC Diode at Basic Cell for Power Converters", IEEE Industry Applications Conference, IAS 2008, Edmonton-Alta, USA, 5-9 October 2008.

[75] : S. Pittet, "Modélisation physique d'un transistor de puissance IGBT – Traînée en tension à l'enclenchement", Thèse de doctorat, Ecole Polytechnique Fédérale de Lausanne, Suisse, 2005.

[76] : C. Vermaelen, "Contribution à la modélisation et à la réduction des perturbations conduites dans les systèmes d'entrainement à vitesse variable", Thèse de doctorat, Ecole Normale Supérieure de Cachan, 2003.

[77] : S. Brehaut, "Modélisation et optimisation des performances CEM d'un convertisseur AC/DC d'une puissance de 600W", Thèse de doctorat, Université François-Rabelais, Tours, 2005.

[78] : M. Ali, "Nouvelles architectures intégrées de filtre CEM hybride", Thèse de doctorat, Ecole Normale Supérieure de Cachan, 2012.

[79] : R. Robutel, "Étude des composants passifs pour l'électronique de puissance à « haute température » : application au filtre CEM d'entrée", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2011.

[80] : T. Anh tuan, "Modélisation de la propagation des signaux HF dans le réseau d'énergie électrique", Thèse de doctorat, École Centrale de Lyon, 2006.

[81] : A. Besri, "Modélisation analytique et outils pour l'optimisation des transformateurs de puissance haute fréquence palanars", Thèse de doctorat, Université de Grenoble, 2011.

[82] : T. Ibrahim, "Contribution au développement de modèles pour l'électronique de puissance en VHDL-AMS", Thèse de doctorat, Institut National des Sciences Appliquées de Lyon, 2009.

[83] : R. Perdriau, "Méthodologie de prédiction des niveaux d'émission conduite dans les circuits intégrés, à l'aide de VHDL-AMS", Thèse de doctorat, Université Catholique de Louvain, 2004.

[84] : S. Jemmali, "Contribution à l'élaboration de méthodologies et outils d'aide à la conception de systèmes multi-technologiques", Thèse de doctorat, École Nationale Supérieure des Télécommunications, Paris, 2003.

[85] : S. Snaidero, "Modélisation multidisciplinaire VHDL-AMS de systèmes complexe : vers le prototypage virtuel", Thèse de doctorat, Université Louis Pasteur, Strasbourg, 2004.

[86] : D. GUIHAL, "Modélisation en langage VHDL-AMS des systèmes pluridisciplinaires", Thèse de doctorat, Université Toulouse III, 2007.

[87] : A. Galadi, "Étude des propriétés physiques et nouvelle modélisation Spice des transistors FLIMOS de puissance", Thèse de doctorat, Université Toulouse III- Paul Sabatier, 2008.

[88] : C. Buttay, H. Morel, B. Allard, P. Lefranc, O. Brevet, "Model Requirements for Simulation of Low-Voltage MOSFET in Automotive Applications", IEEE Transactions on Power Electronics, Vol. 21, No. 3, pp. 613–624, May 2006.

[89] : L. Longtao, W. Lixin, L. Chao, S. Chao, "A Simulation of Conducted EMI in Flyback Converters", IEEE Energy Conversion Congress and Exposition, ECCE 2012, Harbin, China, 2-5 June 2012.

ANNEXES

Code VHDL AMS du bloc équivalent de la cellule de commutation

```
--Code VHDL-AMS de la Cellule_SLim--
Library ieee;
use ieee.std_logic_1164.all;
Use ieee.math_real.all;
Use ieee.electrical_systems.all;

--Déclaration de l'entité Cellule_Slim--

ENTITY Cellule_Slim IS

GENERIC (
Vj : real :=0.6;
K : real := 0.4;
Rg : real := 12.0;
----
CissL : real := 2.0e-9;
CissH : real := 3.0e-9;
----
CgdH : real := 1.2e-9;
CgdL : real := 0.013e-9;
----
Vth : real := 4.0;
Vcc : real := 22.4;
Vdd : real := -4.0;
Rd : real := 0.1;
Ron : real :=0.1
);
PORT (
TERMINAL A,N,B,B1,A1 : ELECTRICAL;
QUANTITY Commande : in real
);
END ENTITY Cellule_Slim;
ARCHITECTURE arch_Cellule_Slim of Cellule_Slim IS
TERMINAL N1 : ELECTRICAL;
----
QUANTITY Vjd ACROSS id,icd THROUGH A1 TO A;
QUANTITY Vrd ACROSS ird THROUGH A1 TO N1;
QUANTITY Vd ACROSS N1 TO A;
----
QUANTITY Von ACROSS iron THROUGH N1 TO B1;
QUANTITY Vs ACROSS imos,icmos THROUGH B1 TO B;
QUANTITY Vds ACROSS N1 TO B;
----
QUANTITY Vch ACROSS Ich THROUGH N TO N1;
QUANTITY Vdc ACROSS A TO B;
```

```
----
constant Tau1 : real :=Rg*CissL;
constant Alpha1 : real :=1.0/(Tau1);
constant Tdon : real :=Tau1*log((Vcc-Vdd)/(Vcc-Vth));
constant Tau2 : real :=Rg*CissH;
constant Alpha2 : real :=1.0/(Tau2);
----
QUANTITY Vp : real;
QUANTITY Tdoff,Rt,Rt2,Ft : real;
QUANTITY AA,Vgs_fer,Vs_Val : real;
QUANTITY Vgs_ouv : real;
QUANTITY Cgd : real;
Constant Vmoy : real := 40.0;
SIGNAL A0 : bit :='0';
SIGNAL A2 : bit :='0';
SIGNAL A3 : bit :='0';
SIGNAL FL : real :=0.0;
SIGNAL Vp_ech,Ich_ech,Vs_Val_ech,icmos_ech,imos_ech : real := 0.0;
SIGNAL TIME_com,TIME_com2,TIME_com3 : real :=0.0;
---------------------
Begin
Break
Vp => 5.0;
icmos==0.0;
icd==0.0;
Vch==0.0;
Vrd==Rd*ird+10.0e-9*ird'dot;
Von==Ron*iron+30.0e-9*iron'dot;
---
A0<='1' when Commande'above(0.0) else '0';
A2<='1' when Vs_val'above(Vs_Val_ech) else '0';
A3<='1' when AA'above(Ich_ech) else '0';
Vp==sqrt(abs(Ich/K))+Vth;
process
begin
wait on A0;
TIME_com <= now;
end process;
process
begin
wait on A0;
Vp_ech <= Vp;
end process;
Tdoff==Tau2*log((Vdd-Vcc)/(Vdd-Vp_ech));
Rt==Tau1*log((Vcc-Vth)/(Vcc-Vp_ech));
Rt2==Tau1*log((Vcc-Vth)/(Vcc-Vp_ech));
Ft==Tau1*log((Vdd-Vp_ech)/(Vdd-Vth));
```

```
----
process
begin
wait on A3;
FL<=Vdc+Vjd-Vrd-Von;
end process;
----
process
begin
wait on A3;
TIME_com3 <= now;
end process;
----
process
begin
wait on A2;
TIME_com2 <= now;
end process;
----
process
begin
wait on A2;
icmos_ech <= icmos;
end process;
----
process
begin
wait on A0;
Ich_ech<=Ich;
Vs_Val_ech<=Vdc+Vj-Vrd-Von;
end process;
--------
Cgd==100.0e-12;-- = CgdAV
if now <= 2.0e-6 use
Vgs_ouv==0.0;
AA==0.0;
Vjd==0.6;
Imos==0.0;
Vgs_fer==0.0;
Vs_Val==0.0;
else
--------------
If A0 ='0' use
--------------
Vgs_fer==0.0;
   if (now-TIME_com)< Tdoff use
   Vs_Val==0.0;
```

```
   Vgs_ouv==0.0;
   Vs==0.0;
   Id==0.0;
   AA==0.0;
   else
      if Vjd<Vj use
    Vs_Val==(-(Vdd-Vp_ech)/(Rg*Cgd))*((now-Time_com)-(Tdoff));
    Vs==(-(Vdd-Vp_ech)/(Rg*Cgd))*((now-Time_com)-(Tdoff));
    Vgs_ouv==Vp_ech;
    Id==0.0;
    AA==0.0;
    else
          Vs_Val==Vs_Val_ech;
    Vjd==Vj;
     Vgs_ouv==(Vdd-Vp_ech)*(1.0-exp(-(now-TIME_com2)/Tau1))+Vp_ech;
     AA==K*(Vgs_ouv-Vth)**2.0-(Ich_ech-imos_ech);
     if AA > 0.0 and (now-TIME_com2) < Ft  use
     Imos==AA;
     else
      Imos==0.0;
     end use;
    end use;
  end use;
--------------
 else
--------------
Vgs_ouv==0.0;
   if (now-TIME_com) < Tdon use
   AA==0.0;
   Vjd==0.6;
   Imos==0.0;
   Vgs_fer==0.0;
   Vs_Val==0.0;
   else
    Vgs_fer==(Vcc-Vdd)*(1.0-exp(-(now-TIME_com)/Tau1))+Vdd;
    AA==K*(Vgs_fer-Vth)**2.0;
     if A3='0' use
                Imos==AA;
     Vjd==Vj;
     Vs_Val==0.0;
                else
     Vs_Val== (-(Vcc-Vp)/(Rg*Cgd))*((now-Time_com3)) +FL;
        if Vs_Val > 0.0 use
     Vs== (-(Vcc-Vp)/(Rg*Cgd))*((now-Time_com3)) +FL;
        else
        Vs==0.0;
        end use;
```

```
          Id==0.0;
        end use;
    end use;
end use;
end use;
END ARCHITECTURE arch_Cellule_Slim;
```

Publications :

“Using of VHDL-AMS to Model Power Semiconductors for EMI Simulation”, Workshop 2emc, Rouen, 18-19 November 2010.

“Modeling of Power Semiconductors in VHDL-AMS for EMI Simulations”, Electrimax 2011, Cergy-Pontoise, 6-8 June 2011.

“Nouvelle méthode d’analyse des interférences électromagnétiques (IEM) dans les convertisseurs statiques”, EPF 2012, Bordeaux, 5-7 Juillet 2012.

“New Modeling Method Based on Transfer Functions for EMI Analysis in Power Electronic Converters”, EMC Europe 2012 (IEEE), Rome, 17-21 September 2012.

“New Method of EMI Analysis in Power Electronics based on Semiconductors Transient Models: Application to SiC MOSFET/Schottky Diode”, IECON 2012 (IEEE), Montreal, 25-28 October 2012.

“Modélisation par fonctions de transfert du comportement transitoire d’une cellule de commutation équipée de semi-conducteurs SiC”, JCGE 2013, Saint-Nazaire, 5-6 Juin 2013.

“Using Laplace Transform for the Modeling of Transients: Efficient Approximations for Conducted EMI Analysis and Simulation in Power Converters”, IEEE Transactions on Power Electronics (in progress).