Numéro d'Identification

ACADÉMIE DE MONTPELLIER

UNIVERSITÉ MONTPELLIER II

– SCIENCES ET TECHNIQUES DU LANGUEDOC –

THESE

présentée à l'Université Montpellier II — Sciences et Techniques du Languedoc pour obtenir le diplôme de DOCTORAT

Spécialité : Génie électrique, électronique, photonique et systèmes

École Doctorale : Électronique : "Information, Structures et Systèmes"

Analyse des propriétés de l'oxyde de grille des composants semi-conducteurs de puissance soumis à des contraintes électrothermiques cycliques : vers la définition de marqueurs de vieillissement

par

Ludovic BOYER

présentée et soutenue publiquement le 1er juin 2010 devant le Jury composé de :

M. S. AGNEL	Professeur à l'Université de Montpellier 2	Directeur de Thèse
M. O. FRUCHIER	Maitre de Conférences à l'Université de Perpignan	Examinateur
M. D. MALEC	Professeur à l'Université de Toulouse	Rapporteur
M. P. NOTINGHER	Maitre de Conférences à l'Université de Montpellier 2	CoDirecteur de Thèse
M. F. SAIGNE	Professeur à l'Université de Montpellier 2	Examinateur
M. J-L. SANCHEZ	Directeur de recherches à l'Université de Toulouse	Examinateur
M. A. SYLVESTRE	Maitre de Conférences à l'Université de Grenoble	Rapporteur

Résumé

Analyse des propriétés de l'oxyde de grille des composants semi-conducteurs de puissance soumis à des contraintes électro-thermiques cycliques : vers la définition de marqueurs de vieillissement

Les composants semi-conducteurs de puissance sont de plus en plus employés dans des applications critiques, notamment dans le domaine des transports, et subissent des contraintes significatives, dégradant ainsi leur fonctionnement. Dans de telles applications, ces dégradations peuvent activer la défaillance des composants de puissance et ainsi avoir des conséquences graves d'un point de vue économique et de la sécurité. Il existe alors une forte demande concernant le développement de nouvelles techniques de caractérisations pour le suivi de leur vieillissement.

Le suivi de l'évolution de paramètres de l'oxyde de grille de véhicules tests par le biais de la méthode Capacité-Tension (ou C(V)) et de la méthode de l'onde thermique (ou MOT), ainsi que leur adaptation à des composants semi-conducteurs de puissance, constituent l'essentiel du travail de cette thèse.

Le couplage de la MOT à la C(V) a permis de déduire la localisation des charges dans l'oxyde de grille des échantillons tests lorsqu'ils ont été soumis à des contraintes électriques similaires à celles subies dans les systèmes de conversion d'énergie.

Des variations de la capacité grille-collecteur d'IGBTs à injection améliorée ont été mis en évidence lors de l'application de contraintes suivant un protocole reproduisant leur utilisation dans la traction. Ces variations peuvent être reliées à une évolution de l'état de l'oxyde des IGBTs corrélée avec son état opérationnel.

Gate oxide assessment of power semiconductor devices undergoing electro-thermal cycling stresses: toward a definition of ageing indicators

Power semiconductor devices are increasingly used as key parts of embedded power conversion systems in critical applications such as aerospace industry and ground transport. In such critical applications, these devices are submitted to harsh environments stresses which may significantly alter their reliability. A power semi-conductor device breakdown may induce catastrophic results in terms of human safety, as well as economical dimensions. There is, indeed, a continuous demand on an increasing knowledge concerning the development of new characterization techniques for ageing monitoring of theses devices.

The greatest part of the present work is focused on the monitoring of gate oxide properties evolutions of samples structures using the Capacitance-Voltage method (C-V method) and the Thermal Step Method (TSM), as well as applying them to power semi-conductor devices.

Coupling TSM and C-V method was performed to approximately locate charge evolutions in the gate oxide of sample devices when submitted to electrical stresses comparable to the ones submitted to power semi-conductor devices.

Variations of gate-collector capacitance were pointed out when Injection Enhenced IGBTs were submitted to stresses comparable to the one encountered in ground transport applications. These variations may be related to an evolution of the gate oxide of the IGBTs correlated to their operating state.

Remerciements

En premier lieu, je tiens à remercier chaleureusement Serge AGNEL et Petru NOTINGHER. qui ont dirigé cette thèse. La pédagogie et le grand esprit de synthèse de Serge, associés à la rigueur mathématique et à la capacité à exprimer des phénomènes très abstraits de Petru, m'ont permis d'évoluer durant ces années de doctorat. Avec une grande disponibilité (et beaucoup de patience), ils m'ont transmis la passion pour la recherche scientifique.

Je tiens ensuite à remercier David MALEC et Alain SYLVESTRE d'avoir bien voulu rapporter mon travail de thèse. Je remercie également Jean-Louis SANCHEZ, Olivier FRUCHIER ainsi que Frédéric SAIGNE qui m'ont fait l'honneur d'examiner cette thèse.

Je remercie tous les membres permanents et non permanents du Groupe Energie et Matériaux (GEM) pour leur bonne humeur et leur aide pendant ces années passées à leur côté. Je souhaite particulièrement remercier les membres de mon espace de travail : Vanessa SMET, Bertrand GELIS, Olivier GUILLE, sans oublier Éric LADEGAILLERIE et Olivier FRUCHIER, ainsi que Odile BASTIDE qui ont su maintenir une ambiance de travail joyeuse, mais surtout qui ont dû supporter mes jeux de mots et blagues sans chutes évidentes.

Je souhaite aussi rendre hommage à Yago GONZALEZ et à l'équipe RADIAtions et Composants, grâce à qui une partie importante des résultats présentés dans ce travail n'auraient pu voir le jour.

Enfin, je souhaite remercier de tout cœur ma famille et mes amis pour leur soutien. Je tiens spécialement à remercier ma fiancée Lorraine pour m'avoir accompagné et supporté -je pense d'ailleurs ne pas lui avoir facilité la tâche- tout au long de ces années de thèse, jusqu'aux dernières lignes de ce mémoire.

Einstein, disguised as Robin Hood
With his memories in a trunk
Passed this way an hour ago
With his friend, a jealous monk
He looked so immaculately frightful
As he bummed a cigarette
Then he went off sniffing drainpipes
And reciting the alphabet
Now you would not think to look at him
But he was famous long ago
For playing the electric violin
On Desolation Row

Bob Dylan, Desolation Row

Productions scientifiques

Publications dans des revues avec comité de lecture

L. Boyer, O. Fruchier, P. Notingher, S. Agnel, A. Toureille, B. Rousset, J-L. Sanchez, "Analysis of Data Obtained Using the Thermal-Step Method on a MOS Structure—An Electrostatic Approach", IEEE Trans. Ind. App., Vol. 46, No. 3, (à paraître en juin 2010).

L. Boyer, S. Agnel, P. Notingher, "Etude de l'évolution de l'oxyde de grille des composants de puissance", Revue de l'Electricité et de l'Electronique, No. 6-7, (2009).

P. Notingher, S. Agnel, J. Castellon, A. Toureille, L. Boyer, O. Fruchier, "Measurement of electric charge in solid insulators by influence non destructive methods. The thermal step method", J. of Opt. and Adv. Mat. Vol. 11, no. 5, pp. 656-665, (2009).

Conférences internationales avec comité de lecture

L. Boyer, S. Agnel, P. Notingher, "Characterization of a Trench-Gated IGBT using the split C-V Method", APEC 2009, Twenty-Fourth Annual IEEE, pp. 2055 – 2060, (2009).

L. Boyer, O. Fruchier, P. Notingher, S. Agnel, A. Toureille, B. Rousset, J-L. Sanchez, "Analysis of Data Obtained using the Thermal Step Method on a MOS Structure. An Electrostatic Approach", IEEE Industry App. Soc. Annual Meeting, Vol. 1-5, pp. 1087-1092, (2008).

Conférence nationale avec comité de lecture

L. Boyer, "Utilisation de la méthode Capacité-Tension pour l'analyse des IGBT à grille en tranchée", Huitieme Conférence des Jeunes Chercheurs en Genie Electrique (JCGE'08), (2008).

Table des matières

Introduction générale

- Chapitre 1 -

Structures et composants de l'électronique de puissance

1.1 Introduction..... p.6

1.2 Notions fondamentales utilisées dans la physique des semi-conducteurs.....p.6

1.2.1 Systèmes en équilibre thermodynamique et en régime permanent p.6

1.2.2 Niveaux d'énergie d'un semi-conducteur parfait p.6

1.2.3 Semi-conducteur intrinsèque p.7

1.2.4 Semi-conducteur extrinsèque et dégénéré p.8

1.2.5 Semi-conducteur hors équilibre et pseudo-niveau de Fermi p.9

1.3 Jonction PN.....p.9

1.3.1 Jonction uni-dimensionnelle p.11

1.3.2 Jonction P-i-N p.11

1.3.3 Régimes de polarisation d'une jonction PN p.12

1.4 La structure métal-oxyde-semi-conducteur.....p.14

1.4.1 Différence de travaux de sortie métal-semi-conducteur p.15

1.4.2 Régimes de polarisation de la structure MOS p.15

1.4.3 Expression de la charge dans le semi-conducteur d'une capacité MOS p.15

1.4.4 Schéma électrique équivalent d'une capacité MOS idéale p.17

1.4.5 Répartition des tensions dans une capacité MOS idéale. Tensions de bandes plates et de seuil p.17

1.4.6 Capacité MOS réelle p.18

1.4.7 Charges d'oxyde p.19

1.4.8 Charges d'interface p.20

1.5 La jonction à grille..... p.21

1.5.1 Conditions d'inversion d'une jonction à grille p.21

1.5.2 Régime d'accumulation de la jonction à grille p.23

1.6 La structure MOSFET.....p.23

1.6.1 Principe de fonctionnement du transistor MOSFET idéal et régimes de polarisation p.24

1.6.2 Le transistor MOSFET réel p.26

1.7 Le transistor bipolaire à grille isolée (IGBT).....p.27

1.7.1 Principe de fonctionnement de l'IGBT p.27

1.7.2 Mécanismes pouvant conduire à la destruction d'un IGBT p.29

1.7.3 Différentes technologies d'IGBT p.31
1.7.4 L'environnement immédiat des puces d'IGBTs p.35
1.7.5 Contraintes subies par les IGBTs et leurs impacts p.37
1.7.6 Aspects liés à la défaillance des IGBTs p.40
1.8 Conclusion..... p.44

- Chapitre 2 -

Techniques de mesures utilisées.

Améliorations théoriques et expérimentales

2.1 Aspects théoriques..... p.46
2.1.1 La méthode Capacité-Tension p.46
2.1.2 La méthode de l'onde thermique p.57
2.1.3 Amélioration du modèle électrostatique utilisé pour l'analyse des signaux d'onde thermique dans une structure MOS p.64
2.1.4 Comparaison théorique de la MOT et de la C(V) p.70
2.2 Aspects expérimentaux..... p.71
2.2.1 Caractérisation et application de contraintes aux capacités MOS p.71
2.2.2 Caractérisation et application de contraintes aux modules d'IGBTs p.81
2.3 Conclusions..... p.89

- Chapitre 3 -

Études sur échantillons plans

3.1 Introduction..... p.92
3.2 Étude sous contraintes électriques cycliques : mise en œuvre et résultats...p.92
3.2.1 Mise en œuvre expérimentale p.92
3.2.2 Résultats obtenus, analyse préliminaire p.94
3.3 Expériences complémentaires sous contraintes continues.....p.101
3.3.1 Mise en œuvre expérimentale p.101
3.3.2 Résultats et discussion p.101
3.3.3 Conditionnement électrique à température élevée (“Bias Temperature Stress”) p.107
3.3.4 Discussion et interprétation des résultats p.111
3.4 Exploitation des résultats du vieillissement sous contrainte électrique cyclique..... p.113
3.4.1 Expression de la variation de la charge dans une structure MOS p.113
3.4.2 Estimation des variations de charges dans des échantillons vieillis sous contraintes cycliques. Illustrations de la sensibilité de la méthode de l'onde thermique p.115
3.4.3 Localisation de la charge dans l'oxyde de grille suite à l'application d'une contrainte électrique cyclique p.119
3.5 Complémentarité des méthodes C(V) et MOT..... p.121

3.6 Conclusions..... p.125

- Chapitre 4 -

Étude sur des Transistors Bipolaires à Grille Isolée en tranchée

4.1 Introduction..... p.128
4.2 Tests sur IGBTs à grille en tranchée à l'état initial..... p.128
4.2.1 Résultats obtenus par la méthode de l'onde thermique p.128
4.2.2 Résultats obtenus par la méthode capacité-tension p.135
4.3 Étude sous contrainte électrique cyclique..... p.140
4.3.1 Conditions expérimentales p.140
4.3.2 Résultats et discussion p.140
4.4 Étude sous contraintes électriques continues..... p.144
4.4.1 Conditions expérimentales p.144
4.4.2 Résultats et discussion p.145
4.5 Conclusions et perspectives..... p.148

Conclusion générale

Index des Symboles

~ C ~

$C(V_G)$

Capacité dynamique d'une structure MOS [F]....p.47

C_{BF}

Capacité dynamique d'une structure MOS mesurée en basse fréquence [F]..... p.53

C_d

Capacité statique de la zone de déplétion d'une jonction PN [F].....p.10

C_{dep}

Capacité dynamique de la zone de déplétion d'une jonction PN [C].....p.13

C_{FB}

Capacité de bandes plates [F].....p.47

$C_{GC}(V)$

Capacité d'un IGBT mesurée entre grille et collecteur [F].....p.136

$C_{GE}(V)$

Capacité d'un IGBT mesurée entre grille et émetteur [F].....p.136

C_{int}

Capacité due aux charges d'interface [F].....p.52

C_{ox}

Capacité de l'oxyde de grille d'une structure MOS [F].....p.17

$C_S(\psi_S)$

Capacité du substrat [F].....p.17

$C_{TOT}(V)$

Capacité d'un IGBT mesurée entre grille et émetteur-collecteur en court-circuit [F].....p.136

~ D ~

D

Diffusivité thermique.....p.60

D_{int}

Densité des charges d'interface [$cm^{-2}eV^{-1}$].....p.53

~ E ~

E

Niveau d'énergie quelconque [eV].....p.7

$E(x)$

Champ électrique dans un échantillon [$MVcm^{-1}$].p.59

E_c

Niveau de conduction [eV].....p.6

E_f

Niveau de Fermi [eV].....p.7

E_{FM}

Niveau de Fermi du métal [eV].....p.14

E_{fn}

Pseudo-niveau de Fermi des électrons [eV].....p.9

E_{fp}

Pseudo-Niveau de Fermi des trous [eV].....p.9

E_i

Niveau de Fermi intrinsèque [eV].....p.8

E_v

Niveau de valence [eV]..... p.6

~ F ~

f_n

Probabilité de remplissage en électrons d'un niveau d'énergie quelconque.....p.7

~ I ~

$I(t)$

Courant d'onde thermique [A].....p.58

I_C

Courant collecteur d'une IGBT [A].....p.29

$I_{GC}(t)$

Courant d'onde thermique entre grille et collecteur [A]..... p.128

$I_{GE}(t)$

Courant d'onde thermique entre grille et émetteur [A]..... p.128

$I_{max}(VG)$

Amplitude des courants d'onde thermique en fonction de la tension appliquée [A].....p.62

$I_{TOT}(t)$

Courant d'onde thermique entre grille et émetteur/collecteur en court-circuit.....p.128

~ K ~

k

Constante de Boltzmann..... p.7

~ N ~

n

Concentration en électrons libres [cm^{-3}].....p.7

N_a

Densité de trous [cm^{-3}]..... p.8, 92

N_d

Concentration en trous [cm^{-3}]..... p.8

n_i

Concentration de porteurs intrinsèques [cm^{-3}].....p.7

N_s

Concentration de dopants due à un dopage non-uniforme [cm^{-3}].....p.26

~ P ~

p

Concentration en trous libres [cm^{-3}].....p.7

~ Q ~

q

Charge de l'électron [C]..... p.26

Q_0

Somme des charges à la surface du substrat, d'interface et d'influence à l'oxyde [C]..... p.64

Q_f

Charge fixe d'oxyde [F]..... p.19

Q_i

Charge contenue dans un isolant [C].....p.58

$Q_{influence}$

Charge d'influence à l'électrode d'une structure [C] p.64

Q_{int}

Charge d'interface [C].....p.20

Q_m

Charge mobile d'oxyde [C].....p.19

Q_n

Charge due à la présence de porteurs minoritaires dans la zone d'inversion d'un transistor MOSFET [V]..... p.25

Q_{ot}

Charge piégée dans l'oxyde [F].....p.19

Q_{oxyde}

Charges d'influences dues à l'oxyde [C].....p.65

Q_S

Charge à la surface du semi-conducteur [C].....p.15

Q_{Sd}

Charge contenue dans la zone de déplétion d'une jonction PN [C]..... p.13

~ S ~

S

Surface de l'électrode de grille d'une structure MOS [cm-2]..... p.47

~ T ~

T

Température [K]..... p.7, 60

T_0

Température initiale d'un échantillon [K].....p.58

T_1

température finale d'un échelon thermique [K]…p.60

t_e

Durée pendant laquelle une onde thermique traverse l'épaisseur xe [s]..... p.60

t_{ox}

Épaisseur de l'oxyde de grille [nm]..... p.47

$T_{plancher}$

Température minimale des puces lors de l'application de leur cyclage thermique actif [K].....p.85

~ V ~

V_{app}

Tension appliquée aux bornes d'une jonction PN [V] p.10

V_{cc}

Tension appliquée aux échantillons tests lors de l'application de contraintes électriques cycliques [V] p.94

V_{CE}

Tension collecteur-émetteur appliquée à un IGBT [V]..... p.28

V_d

Tension de drain d'un transistor MOSFET [V]....p.26

V_{Dsat}

Tension de saturation du drain d'un transistor MOSFET [V]..... p.25

V_{FB}

Tension de bandes plates [V].....p.47

V_G

Tension appliquée à la grille d'une structure MOS [V]..... p.18

V_{GE}

Tension grille-émetteur appliquée à un IGBT [V] p.28

$V_{GE\,th}$

Tension de seuil du transistor MOS intrinsèque à l'IGBT [V]..... p.28

V_{ox}

Tension appliquée à la grille d'une structure MOS [V]..... p.46

V_t

Tension de seuil d'une capacité MOS [V].....p.18

~ W ~

W_d

Largeur de la zone de déplétion d'une jonction PN [m].....p.10

~ X ~

x_0

Épaisseur équivalente traversée par une onde thermique [m]..... p.60

x_e

Épaisseur totale des différents matériaux traversés par une onde thermique [m].....p.60

~ α ~

α

Variation de la capacité d'un matériau avec la température.....p.59

α_d

Coefficient de dilatation d'un matériau.....p.59

α_{int}

Variation de la capacité de l'interface oxyde semiconducteur avec la température [K^{-1}].....p.66

α_{ox}

Variation de la capacité de l'oxyde avec la température [K^{-1}]..... p.66

α_S

Variation de la capacité du substrat avec la température [K^{-1}].....p.66

α_ε

Coefficient de la permittivité d'un matériau avec la température..... p.59

~ Δ ~

ΔC_{inv}

Variation de la capacité mesurée en forte inversion [%]..... p.99

$\Delta I_{max\,acc}$

Variation de l'amplitude du courant d'onde thermique en régime de forte accumulation [%].....p.98

$\Delta I_{max\,inv}$

Variation de l'amplitude du courant d'onde thermique en régime de forte inversion [%].....p.98

$\Delta I_{max\,max}$

Variation de l'amplitude maximale du courant d'onde thermique [%]..... p.98

$\Delta I_{max\,min}$

Variation de l'amplitude minimale du courant d'onde thermique [%]..... p.98

ΔQ

Variation de charges d'oxyde et d'interface dans une structure MOS [C]..... p.113

$\Delta T(x,t)$

Distribution spatiale et temporelle de la température dans un échantillon [K].....p.60

ΔT_0

Échelon de température appliquée à un échantillon [K]..... p.58

$\Delta V(I_{max}=0)$

Variation de la tension pour maquelle l'amplitude du courant d'onde thermique est nulle [V].....p.98

ΔV_{FB}

Variation de la tension de bandes plates [V].....p.99

ΔV_{ox}

Chute de tension dans l'oxyde [V].....p.114

ΔT_j

Variation de la température de jonction de puces IGBT [K]..... p.84

$\Delta T_{semelle}$

Variation de la température de la semelle d'un module d'IGBTs [K]..... p.85

ΔV_{ox}

Variation de la densité de charges d'oxyde et d'interface dans une structure MOS [cm^{-2}/eV^{-1}].....p.115

Variation de la tension aux bornes de l'oxyde de grille d'une structure MOS [V].....p.113

~ δ ~

$\delta\Delta T(x,t)/\delta t$

Variation de la température dans un échantillon et dans le temps [$K \cdot s^{-1}$].....p.59

$\delta\Delta T(x0,t)/\delta t$

Variation de la température dans une couche diélectrique mince [$K \cdot s^{-1}$]..... p.69

~ ε ~

ε_{ox}

Constante diélectrique de l'oxyde.....p.47

ε_S

Constante diélectrique du semi-conducteur.....p.15

~ λ ~

λ_D

Longueur de Debye..... p.15

~ μ ~

μ_p

Mobilité des trous [$cm^2/V/s$].....p.48

~ ρ ~

$\rho(x)$

Distribution volumique de charges dans un matériau [$C \cdot cm^{-3}$].....p.59

~ O ~

$\varnothing_m$

travail de sortie du métal..... p.14

$\varnothing_{ms}$

Différence de travaux de sortie métal-semi-conducteur [V]..... p.15

$\varnothing_S$

travail de sortie du semi-conducteur.....p.14

~ τ ~

τ_D

Temps de relaxation diélectrique du silicium [s]. p.48

τ_R

Temps de réponse du substrat d'une structure MOS en régime de forte inversion [V].....p.48

~ ψ ~

ψ_{bi}

Potentiel de contact [V].....p.10

ψ_m

Chute de potentiel dans une jonction PN [V].....p.10

ψ_S

courbure des bandes du semi-conducteur [V].....p.14

~ ω ~

ω_{ac}

Période du signal alternatif appliqué à une structure [s]..... p.48

Liste des figures

Figure 1.1 : Différents niveaux d'énergie d'un semi-conducteur (a) et probabilité d'occupation de ces niveaux d'énergie (b), [NICOLLIAN03]..... p.7

Figure 1.2 : Diagramme d'énergies d'un semi-conducteur de type N (a) et de type P (b) avec BC et BV respectivement la bande de conduction et la bande de valence, E_f le niveau de Fermi et E_i le niveau de Fermi intrinsèque..... p.8

Figure 1.3 : Illustration d'une jonction PN (a) et représentation en diagramme énergétique (b).....p.10

Figure 1.4 : Illustration d'une jonction P-i-N (a) et représentation en diagramme énergétique (b).....p.11

Figure 1.5 : Diagramme énergétique d'une jonction PN polarisée en inverse..... p.12

Figure 1.6 : Illustration d'une structure MOS (a) et diagramme énergétique correspondant (b).....p.14

Figure 1.7 : Tracé de pour une capacité MOS idéale à substrat de type P. $N_a = 10^{15}\ cm^{-3}$, E_i-$E_f = 0{,}33\ V$, $S = 0{,}19\ cm^2$..... p.16

Figure 1.8 : Schéma électrique équivalent de la capacité MOS idéale et répartition des tensions.....p.17

Figure 1.9 : Simulation de pour une structure MOS à substrat de type P. $N_a = 10^{15}\ cm^{-2}$, $C_{ox} = 5{,}4\ nF$, $\phi_{ms} = -0{,}9\ V$..... p.18

Figure 1.10 : Différents types de charges d'oxyde dans une structure MOS, [FRUCHIER06].....p.19

Figure 1.11 : Illustration de la polarité des pièges d'interface (positive "+", négative "-" ou neutre "0") en fonction du régime de polarisation d'une structure MOS à substrat de type P en régime d'inversion (a) et en régime d'accumulation (b), d'après [SCHRODER03].....p.21

Figure 1.12 : Illustration de la limite de la zone de déplétion (en pointillés) d'une jonction PN+ à grille en régime d'inversion..... p.22

Figure 1.13 : Illustration d'une jonction à grille (a),diagramme d'énergies de la jonction à grille avec le substrat polarisé en inverse (b), [TAUR99]..... p.23

Figure 1.14 : Illustration de la limite de la zone de déplétion (en pointillés) d'une jonction PN+ à grille en régime d'accumulation (a) et lorsque son substrat N+ est inversé (b), [TAUR99].....p.23

Figure 1.15 : Illustration d'une la structure MOSFET (a) et symbole (b) [FRUCHIER06]..... p.24

Figure 1.16 : Vue de coupe d'un transistor MOSFET polarisé en régime d'inversion (a) et diagramme énergétique correspondant (b)..... p.25

Figure 1.17 : Symbole d'un IGBT (a) et schéma électrique équivalent simplifié (b).....p.27

Figure 1.18 : Structure d'un IGBT..... p.28

Figure 1.19 : Schéma électrique équivalent de l'IGBT..... p.28

Figure 1.20 : Caractéristiques statiques d'un IGBT $I_C=f(V_{CE})$ (courant collecteur en fonction de la tension de collecteur) pour différentes valeurs de tensions grille-émetteur V_{GE}..... p.29

Figure 1.21 : Profil du champ électrique dans un IGBT NPT lors d'un blocage direct et inverse, échelles arbitraires..... p.31

Figure 1.22 : Illustration d'un IGBT PT (a) et profil du champ électrique lors d'un blocage direct et inverse (b), échelles arbitraires..... p.32

Figure 1.23 : Illustration d'un IGBT planar à l'état passant [KHANNA03]..... p.33

Figure 1.24 : Illustration d'un IGBT à grille en tranchée à l'état passant, [KHANNA03].....p.34

Figure 1.25 : Illustration d'un IGBT à injection améliorée (IEGT)..... p.35

Figure 1.26 : Illustration d'un module de puissance..... p.36

Figure 1.27 : Décollement d'un fil de bonding d'un IGBT [CIAPPA02].....p.39

Figure 2.1 : Schéma électrique équivalent de la capacité MOS idéale..... p.46

Figure 2.2 : Simulation de la courbe $C(V_G)$ d'une capacité MOS idéale à substrat de type P, $N_a = 10^{15}\ cm^{-3}$, $C_{ox} = 5,4\ nF$, $\phi_{ms} = -0,9\ V$..... p.47

Figure 2.3 : Simulation de la courbe $C(V_G)$ haute fréquence d'une capacité MOS idéale à substrat de type P. Mêmes caractéristiques que pour la figure 2.2..... p.50

Figure 2.4 : Simulation d'une courbe $C(V_G)$ d'une capacité MOS idéale à substrat de type P et contenant des charges d'oxyde positives ($Q_o = 1,6 \cdot 10^{-9}\ C$). Mêmes paramètres que pour la figure 2.2. .....p.51

Figure 2.5 : Simulation d'une courbe $C(V_G)$ d'une capacité MOS idéale et contenant des charges d'interface. Mêmes paramètres que pour la figure 2.2..... p.52

Figure 2.6 : Schéma électrique équivalent d'une capacité MOS contenant des pièges d'interface.....p.53

Figure 2.7 : Illustration du décalage de $D_{int}(\Phi_B+\Psi_S)$ dû à l'erreur lors de la détermination de ψ_{S0}.....p.55

Figure 2.8 : Illustration de l'échantillon étudié en équilibre thermodynamique à une température T_0 (a) puis soumis à un échelon de température ΔT_0 (b) [FRUCHIER06]..... p.58

Figure 2.9 : Exemple de courant MOT relevé pour un isolant épais (0,5 mm) (a) et répartition volumique de la charge contenue dans ce dernier (b)..... p.59

Figure 2.10 : Amortissement de l'onde thermique au travers des différents matériaux traversés, [FRUCHIER06].....p.60

Figure 2.11 : Application de la méthode de l'onde thermique à une capacité MOS.....p.62

Figure 2.12 : Courants d'onde thermique relevés à différentes tensions de polarisation d'une capacité MOS à substrat de type P (dopage $10^{15}\ cm^{-3}$, épaisseur d'oxyde 120 nm, capacité d'oxyde 5,5 nF)..... p.62

Figure 2.13 : Amplitude d'onde thermique en fonction de la polarisation d'une capacité MOS à substrat de type P..... p.63

Figure 2.14 : Schémas électriques équivalents basse fréquence d'une capacité MOS.....p.64

Figure 2.15 : Illustration de la répartition capacitive des tensions et des charges induites par l'application de $V_G - \phi_{ms}$..... p.65

Figure 2.16 : Répartition de la charge dans la capacité due à Q_0..... p.66

Figure 2.17 : Relevés $I_{max}(V_G)$ par la méthode de l'onde thermique (a) et de capacité dynamique (b) servant de base à la détermination de $Q_0(\ _S)$..... p.69

Figure 2.18 : Tracé de déterminé à partir de l'expression 2.51..... p.69

Figure 2.19 : Tracés de et de déterminés à partir des tracés précédents..... p.70

Figure 2.20 : Capacités MOS utilisées : structure (a) et vue de dessus (b), [FRUCHIER06].....p.71

Figure 2.21 : Schéma de principe du circuit d'application des contraintes électriques cycliques.....p.72

Figure 2.22 : Schémas électriques de l'oscillateur (a) et de la commande des interrupteurs (b) de la partie 'Oscillateur et Commande Interrupteurs'.....p.73

Figure 2.23 : Schéma électrique de la partie 'Interrupteurs' du circuit réalisé..... p.74

Figure 2.24 : Exemple de tensions générées par le dispositif d'application des contraintes électriques cycliques..... p.74

Figure 2.25 : Partie du schéma électrique du circuit 'Défaillance et protection' permettant de détecter l'entrée encourt-circuit de l'échantillon n° 7.....p.75

Figure 2.26 : Dispositif développé permettant l'application de contraintes électriques cyclique aux capacités MOS planes..... p.75

Figure 2.27 : Module de connexion des capacités MOS..... p.76

Figure 2.28 : Appareillage permettant d'effectuer des mesures de capacité-tension.....p.76

Figure 2.29 : Schéma de connexions entre l'ordinateur PC, l'analyseur d'impédance FRA et l'interface diélectrique 1296, [SOLARTRON]..... p.77

Figure 2.30 : Schéma équivalent de l'étage d'entrée de l'interface diélectrique couplé à l'analyseur d'impédance (a), exemple de connexion pour la caractérisation d'une capacité MOS (b).....p.77

Figure 2.31 : Station de test sous pointes utilisée lors des mesures de capacités dynamiques sur des structures MOS planes.....p.78

Figure 2.32 : Banc de mesures de la méthode de l'onde thermique.....p.79

Figure 2.33 : Échangeur thermique développé pour l'application d'échelons thermiques à des composants minces de la micro-électronique, [FRUCHIER06]. p.79

Figure 2.34 : Capture de l'interface de commande réalisée sous Labview du banc de la méthode de l'onde thermique..... p.80

Figure 2.35 : Schéma du circuit de mesure de courant d'onde thermique, [KEITHLEY].....p.80

Figure 2.36 : Schéma électrique équivalent du module Semix 201GD066HDS [SEMIIX13S] (a) et vue du module (b)..... p.82

Figure 2.37 : Vue de dessus d'un IGBT du module étudié (a) et vue de coupe partielle (jonctions et contact collecteur non représentés) (b) [SERMA06]..... p.83

Figure 2.38 : Données géométriques de l'IGBT étudié [SERMA06]..... p.83

Figure 2.39 : Image du banc de vieillissement accéléré par cyclage actif des modules Semix 201GD066HDS (a) et schéma de principe d'un onduleur monophasé (b) [SMET08].....p.84

Figure 2.40 : Illustration des différents paramètres thermiques imposés aux puces d'IGBT lors de vieillissements accélérés, [SMET08]..... p.85

Figure 2.41 : Photographie de la carte permettant d'effectuer les mesures de capacités dynamiques directement sur l'onduleur..... p.86

Figure 2.42 : Illustration d'une mesure de capacité entre la grille et l'émetteur d'un IGBT.....p.86

Figure 2.43 : Vue de dessus d'un module Semix 201GD066HDS (a), vue de coupe d'un IGBT (échelle 2 mm) (b) et vue de coupe d'un IGBT (échelle 2 µm) (c), [SERMA06].....p.88

Figure 2.44 : Photographie du diffuseur thermique réalisé pour les caractérisations par la méthode de l'onde thermique (a) et monté sur le banc de caractérisation (b)..... p.88

Figure 2.45 : Exemple de connexion pour des mesures de courant d'onde thermique entre grille et émetteur d'un IGBT..... p.89

Figure 3.1 : Courants d'onde thermique mesurés sur un échantillon avant et après vieillissement (1488h sous 40 V_{cc})..... p.94

Figure 3.2 : Dépendances $I_{max}(V_G)$ relevées sur deux échantillons (2-1 (a) et 3-5 (b)) avant (0 h) et après l'application de la contrainte cyclique (1448 h (a) et 264 h (b))..... p.95

Figure 3.3 : Mesures capacité-tension effectuées à différentes fréquences des échantillons 2-1 conditionnés 1488h ((a), (b), (c)) et 3-5 conditionnés 264h ((d), (e), (f))..... p.97

Figure 3.4 : Illustration des variations $\Delta V(I_{max}=0)$, $\Delta I_{max\,acc}$, $\Delta I_{max\,max}$, $\Delta I_{max\,min}$ et $\Delta I_{max\,inv}$ reportées dans le tableau 3.3..... p.98

Figure 3.5 sur la définition des indicateurs ΔV_{FB} et ΔC_{inv} du tableau 3.4..... p.99

Figure 3.6 : Courbes C(V) relevées sur deux échantillons ayant subi pendant 66h des tensions continues de 22,5 V et -22,5 V..... p.102

Figure 3.7 : Courbes C(V) obtenues à 1 kHz et à 10 Hz sur deux capacités MOS vieillies à une tension de 50 V et -50 V durant 41h..... p.103

Figure 3.8 : Courants d'onde thermique mesurés en inversion et en accumulation sur des échantillons contraints sous 22,5 V ((a) et (b)) et sous -22,5 V ((c) et (d))..... p.104

Figure 3.9 : Courants d'onde thermique pour les régimes d'inversion et d'accumulation des échantillons contraints sous 50 V ((a) et (b)) et sous -50 V ((c) et (d))..... p.105

Figure 3.10 : Représentations $I_{max}(V_G)$ des échantillons soumis à des tensions de 22,5 V (a) et -22,5 V (b). p.106

Figure 3.11 : Relevés $I_{max}(V_G)$ des échantillons conditionnés ous 50 V (a) et -50 V (b).....p.107

Figure 3.12 : Relevés de capacité dynamique effectués à 10 Hz au cours de l'expérimentation BTS.…p.109

Figure 3.13 : Courants d'onde thermique relevés dans les régimes d'accumulation (-5 V) (a) et d'inversion (5 V) (b) lors de l'expérimentation BTS..... p.110

Figure 3.14 : Illustration des zones de renforcement du champ électrique dans l'oxyde de grille causées par la géométrie de la grille lors de l'application d'une tension continue (a) et de l'état de l'oxyde après application d'une forte tension positive (b)..... p.112

Figure 3.15 : Relevés de courants $I_{max}(V_G)$ effectués avant et après irradiation.....p.116

Figure 3.16 : Mesures $C(V_G)$ effectuées avant et après irradiation d'une capacité MOS à substrat de type P (dose 12 rad) à des fréquences de 10 Hz (a), 1 kHz (b) et 10 kHz (c)..... p.118

Figure 3.17 : Illustration de la répartition de charges positives dans toute la surface de l'oxyde proche du substrat et de leurs effets sur les réponses C(V) et MOT..... p.121

Figure 3.18 : Illustration d'une distribution de charges positives sous la grille et dans toute la surface de l'oxyde à proximité du substrat et de leurs effets sur les réponses C(V) et MOT.....p.122

Figure 3.19 : Illustration d'une faible répartition de charges positive dans tout le volume de l'oxyde d'une capacité MOS et de ses effets sur les réponses C(V) et $I_{max}(V_G)$.....p.122

Figure 3.20 : Illustration de l'effet de l'augmentation seule de la capacité mesurée en inversion par la C(V) sur une localisation possible de charges dans l'oxyde..... p.123

Figure 3.21 : Localisation de charges dans le volume de l'oxyde d'une capacité MOS n'entraînant pas de variation des indicateurs des relevés C(V) et $I_{max}(V_G)$..... p.124

Figure 3.22 : Illustration de la variation des indicateurs ΔV_{FB} et $\Delta V(I_{max} = 0)$ sur une localisation de charges dans une structure MOS plane..... p.124

Figure 3.23 : Illustration de localisations possibles de charges dans l'oxyde d'une capacité MOS déduite de la variation seule de l'indicateur $\Delta I_{max\ acc}$ d'un relevé $I_{max}(V_G)$..... p.124

Figure 4.1 : Connexions d'un IGBT du module pour les mesures des courants d'onde thermique $I_{TOT}(t)$ (a), $I_{GE}(t)$ (b), $I_{GC}(t)$ (c)..... p.129

Figure 4.2 : Illustration de la reproductibilité des mesures par la MOT sur un IGBT à grille en tranchée ($I_{TOT}(t)$, $V = 5$ V)..... p.130

Figure 4.3 : Relevés de courants d'onde thermique $I_{TOT}(t)$, $I_{GE}(t)$ et $I_{GC}(t)$ effectués à 5 V (a), 1 V (b), 0 V (c) et -5 V (d). p.131

Figure 4.4 : Relevés $I_{max}(V)$ sur un IGBT pour différentes configurations de mesure.....p.132

Figure 4.5 : Illustration de la diffusion de l'onde thermique à partir de la semelle d'un module d'IGBT. p.133

Figure 4.6 : Relevés de courants d'onde thermique $I_{TOT}(t)$ effectuées à 5 V (a), 1 V (b), 0 V (c) et -5 V avec la diode anti-parallèle de l'IGBT déconnectée. p.134

Figure 4.7 : Comparaison des relevés $I_{max}(V)$ issus de $I_{TOT}(t)$ sur un IGBT avec et sans connexion de la diode anti-parallèle..... p.135

Figure 4.8 : Illustration des différentes connexions possibles d'un IGBT à l'analyseur d'impédance pour l'obtention de mesures C(V) : grille-émetteur et collecteur au GND (a), grille-collecteur et émetteur au GND (b), grille et émetteur-collecteur en court-circuit (c), grille-émetteur et collecteur non connecté (d), grille-collecteur et émetteur non connecté (e).....p.136

Figure 4.9 : Illustration de l'IGBT à grille en tranchée étudié..... p.137

Figure 4.10 : Relevés $C_{GE}(V)$ et $C_{GC}(V)$ effectués sur IGBT à une fréquence de 100 Hz.....p.137

Figure 4.11 : Relevés $C_{GC}(V)$ effectués pour les configurations (b) et (e), avant et après déconnexion de la diode anti-parallèle de l'IGBT (100 Hz)..... p.138

Figure 4.12 : Comparaison des relevés de $C_{TOT}(V)$ et de $C_{GE}(V) + C_{GC}(V)$, effectués à une fréquence de 100 Hz..... p.139

Figure 4.13 : Courbes $C_{GE}(V)$ mesurées sur deux IGBTs lors du vieillissement sous contrainte électrique cyclique..... p.141

Figure 4.14 : Relevés $C_{GC}(V)$ obtenus sur deux IGBTs lors du vieillissement sous contrainte électrique cyclique..... p.142

Figure 4.15 : Chute de tension à l'état passant V_{CE} mesurée sur des IGBTs lors du vieillissement sous contrainte cyclique [SMET10]..... p.143

Figure 4.16 : Schéma de mesure du courant à travers la grille d'un IGBT lors de l'application d'une rampe de tension..... p.144

Figure 4.17 : Courants de fuite de grille relevés lors de l'application de rampes de tensions à un IGBT du module Semix 201GD066HDS..... p.145

Figure 4.18 : Relevés C_{GE}(V) effectués à 100 Hz (a) et à 10 kHz (b) lors de l'application des contraintes continues..... p.146

Figure 4.19 : Relevés I_{TOT}(t) obtenus à 5 V (a) et -5 V (b) lors du conditionnement sous tensions continues. p.147

Figure 4.20 : Tracés I_{max}(V) issus des relevés I_{TOT}(V) effectués lors des conditionnements sous tensions continues..... p.147

Figure 4.21 : Exemples de relevés C_{GC}(V) (a), (b), (c) et C_{GE}(V) (d), (e), (f) sur IGBTs conditionnés sous fortes contraintes continues..... p.148

Figure 4.22 : Illustration de l'application d'une onde thermique à partir du canal conducteur d'un IGBT à grille en tranchée..... p.149

Liste des tableaux

Tableau 1.1 : Relations entre les différents régimes de polarisation d'une structure MOS à substrat de type P et la courbure des bandes du semi-conducteur..... p.15

Tableau 1.2 : Exemple de synopsis des modes de défaillance et de leurs mécanismes sur les IGBTs [PATIL08]..... p.43

Tableau 2.1 : Caractéristiques des capacités MOS planes étudiées..... p.72

Tableau 2.2 : Paramètres des mesures C(V) sur des capacités MOS..... p.78

Tableau 2.3 : Paramètres concernant l'application de l'onde thermique aux capacités MOS.....p.81

Tableau 2.4 : Caractéristiques électriques de l'IGBT étudié, d'après la datasheet du module Semix 201GD066HDS..... p.83

Tableau 2.5 : Paramètres des mesures C(V) sur des IGBTs..... p.87

Tableau 2.6 : Paramètres concernant l'application de l'onde thermique aux IGBTs.....p.89

Tableau 3.1 : Caractéristiques des contraintes cycliques appliquées aux échantillons plans.....p.93

Tableau 3.2 : Liste des composants et contraintes cycliques appliquées..... p.94

Tableau 3.3 : Indicateurs illustrant l'évolution des courbes $I_{max}(V_G)$ des échantillons vieillis sous contrainte cyclique..... p.99

Tableau 3.4 : Indicateurs illustrant l'évolution des courbes $C(V_G)$ des échantillons vieillis sous contrainte électrique cyclique.....p.100

Tableau 3.5 : Variations de charges et de densité de pièges dans l'oxyde déterminées en régime d'accumulation pour des échantillons vieillis sous contraintes électriques cycliques.....p.115

Tableau 3.6 : Indicateurs d'évolution des courants d'onde thermiques avant et après irradiation à faible dose (12 rad)..... p.117

Tableau 3.7 : Indicateurs obtenus à partir des courbes $C(V_G)$ des échantillons irradiés.....p.118

Tableau 3.8 : Variations de charges d'oxyde et densité de pièges en régime d'accumulation pour les échantillons irradiés..... p.119

Tableau 3.9 : Indicateurs calculés lors du vieillissement sous contrainte électrique cyclique.....p.120

Tableau 4.1 : Champs électriques appliqués lors de l'application de contraintes électriques continues. p.145

Introduction générale

L'émergence des véhicules hybrides et électriques contribue, par la diminution de rejet de particules polluantes, à l'amélioration de la qualité de l'air des agglomérations, ainsi qu'à la diminution de la production de gaz à effet de serre. De plus, avec les différentes avancées technologiques de ces dernières années, qui ont permis d'améliorer les systèmes de stockage de l'énergie électrique et d'augmenter le rendement des véhicules hybrides, ces derniers tendent à être plus économiquement avantageux que les véhicules à moteur thermique [GRANOVSKII06].

Par ailleurs, de nouvelles perspectives de distribution de l'énergie électrique voient le jour avec une augmentation future du parc automobile hybride et électrique. En effet, puisque la durée moyenne journalière d'utilisation d'un véhicule personnel est d'environ une heure, ces véhicules peuvent être connectés le reste du temps aux réseaux de distribution et ainsi leur fournir et/ou stocker temporairement de l'énergie. Ce concept de "*Vehicle to Grid*" pourrait contribuer à un réseau de distribution électrique plus stable [BARKENBUS09] et devenir une source de revenus pour les propriétaires [LETENDRE02].

Dans le domaine de l'aéronautique, les circuits hydrauliques et pneumatiques constituent une part importante de la masse des aéronefs, étant donc responsables d'une partie non négligeable de la consommation de carburant. Le remplacement de ces circuits par des systèmes électriques, plus légers et plus faciles à mettre en œuvre, permettrait alors de diminuer la consommation et d'augmenter la rentabilité des avions [LANGLOIS05]. De même, ils permettraient de réduire les durées de maintenance, à condition que leur fiabilité soit supérieure aux systèmes actuels.

Ces systèmes électriques sont censés assurer le plus souvent des fonctions critiques, où les pannes sont intolérables puisqu'elles peuvent avoir des conséquences désastreuses sur la sureté de fonctionnement.

Au cœur de ces moyens de transport émergeants se trouvent des convertisseurs électriques embarqués, contenant des composants semi-conducteurs de puissance qui permettent de véhiculer et d'adapter l'énergie électrique vers les actionneurs électromécaniques. Ces composants actifs sont constitués d'entités élémentaires de la physique des semi-conducteurs, le plus souvent structurés autour d'un diélectrique (appelé oxyde de grille), qui assure le rôle d'interface entre les systèmes de commandes et l'énergie véhiculée aux actionneurs.

Les fortes contraintes cycliques de natures différentes imposées aux composants semi-conducteurs de puissance lors de leur utilisation peuvent activer des mécanismes de défaillance à l'origine de l'arrêt du fonctionnement des actionneurs présents dans les systèmes de transports. Au-delà d'une amélioration évidente de la fiabilité des composants, il est nécessaire de connaître leur état opérationnel afin de procéder à leur remplacement avant l'amorce de leur destruction.

Les évolutions de certaines caractéristiques des composants semi-conducteurs de puissance constituent des marqueurs de vieillissement dont la définition s'effectue au travers d'études en laboratoire. Dans ce cas, des contraintes de fonctionnement importantes peuvent leur être appliquées pendant des durées plus ou moins longues. Cependant, lors de l'application de certains types de contraintes cycliques (électriques, thermiques), le suivi des caractéristiques usuelles de ces composants ne permet pas de détecter des signes précurseurs d'une éventuelle défaillance [SMET08].

Par ailleurs, des études menées sur des composants pour la micro-électronique ont montré que, sous l'application de contraintes électriques cycliques, l'évolution des paramètres d'oxyde de grille peuvent constituer des marqueurs potentiels de leur vieillissement [ROSENBAUM93] [NAFRIA95].

Est-il alors possible de suivre l'évolution de l'oxyde de grille des composants semi-conducteurs de puissance employés dans les convertisseurs embarqués, notamment dans les transistors bipolaires à grille en tranchée isolée ?

Cette problématique fait l'objet de notre travail de thèse et sera abordée en quatre étapes.

Le premier chapitre constitue un rappel des différentes entités élémentaires constituant l'un des composants semi-conducteur de puissance les plus employés dans le domaine des transports, le transistor bipolaire à grille isolée (IGBT). Ce rappel permettra de mieux cerner les aspects liés à la défaillance des IGBTs utilisés dans le domaine des transports.

Le second chapitre décrira, dans sa première partie, les deux techniques de caractérisation non-destructives employées dans cette étude : la première, la méthode capacité-tension, très employée dans le domaine de la micro-électronique pour l'étude de différentes caractéristiques d'oxydes de grille; la seconde, la méthode de l'onde thermique mise au point au Groupe Énergie et Matériaux (GEM) de l'Université Montpellier 2, développée à l'origine pour l'étude de diélectriques de fortes épaisseurs, puis adaptée aux oxydes de grille des composants semi-conducteurs (appelées structures métal-oxyde-semi-conducteur, ou MOS). Une amélioration du modèle électrostatique de la méthode de l'onde thermique sera proposée. La deuxième partie de ce chapitre décrira les bancs de caractérisations employés, ainsi que les adaptations

apportées. De plus, il sera donné une description du système d'application de contraintes électriques cycliques et du module de connexion des échantillons tests développés au cours de travail afin de suivre l'évolution des oxydes de grille.

Les résultats obtenus suite à l'application de contraintes électriques cycliques à des capacités MOS planes font l'objet du troisième chapitre. Des expériences complémentaires permettant d'analyser ces résultats seront aussi présentées et discutées. L'apport de la MOT en tant que technique de caractérisation des capacités MOS, ainsi que l'évolution des charges dans l'oxyde, sont traités dans ce chapitre.

Le quatrième chapitre concerne l'application de la méthode capacité-tension et de la méthode de l'onde thermique directement aux IGBTs. Nous nous intéresserons à l'application des deux techniques directement sur des modules de puissance, ainsi qu'à l'étude de l'état de l'oxyde lors du vieillissement de ces modules sous contraintes thermoélectriques cycliques. En particulier, nous dégagerons des pistes concernant la définition d'indicateurs liés à l'oxyde en tant que marqueurs de l'état du composant.

Dans la dernière partie du mémoire, les principales conclusions tirées de ce travail seront discutées. Nous aborderons également des perspectives concernant des études futures sur composants de puissance, mais également des actions à effectuer pour optimiser les techniques de caractérisation employées.

- Chapitre 1 -
Structures et composants de l'électronique de puissance

1.1 Introduction

Avant de décrire le composant semi-conducteur de puissance étudié dans ce travail, le transistor bipolaire à grille en tranchée – ou IGBT pour "*Insulated Gate Bipolar Transistor*" –, ce chapitre introduit les entités élémentaires de la physique des composants. Les différentes contraintes subies par ce composant de puissance dans les systèmes embarqués sont ensuite passées en revue.

1.2 Notions fondamentales utilisées dans la physique des semi-conducteurs

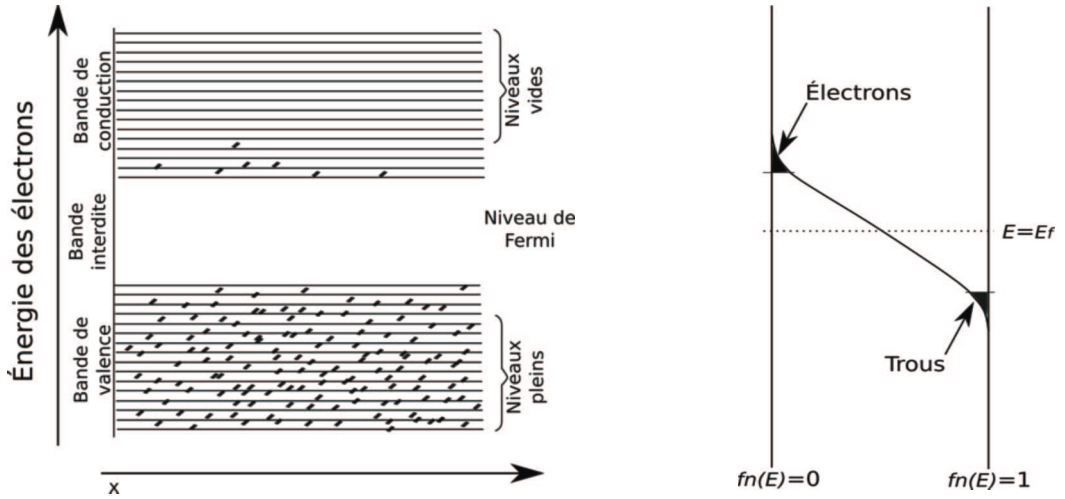
1.2.1 Systèmes en équilibre thermodynamique et en régime permanent

Un système est dit en équilibre thermodynamique lorsqu'aucune de ses propriétés macroscopiques ne varie dans le temps. Ainsi, durant la période d'observation ou de caractérisation du système, le volume de la structure, sa charge, son potentiel et sa température restent constants [NICOLLIAN03].

Un système est dit en régime permanent lorsque tous ses paramètres ne dépendent pas du temps, ou – d'une façon plus générale – lorsque ses paramètres varient de façon sinusoïdale dans le temps avec des amplitudes constantes [NICOLLIAN03].

1.2.2 Niveaux d'énergie d'un semi-conducteur parfait

Dans un matériau quelconque, l'énergie que peuvent prendre les électrons est quantifiée. En effet, ces particules ne peuvent prendre que des valeurs discrètes de l'énergie, appelées niveaux d'énergie. À une température de 0 K, la bande d'énergie la plus élevée complètement remplie d'électrons est appelée bande de valence. Son plus haut niveau d'énergie E_V est appelé niveau de valence. La bande d'énergie située au dessus de la bande de valence – et séparée par une bande interdite – est appelée bande de conduction. Son plus bas niveau d'énergie E_C est appelé niveau de conduction. La bande interdite située entre le niveau de conduction et le niveau de valence est appelée gap ou bande interdite de Fermi. Les différentes bandes et niveaux d'énergies sont illustrés dans la figure 1.1(a).



(a) (b)

Figure 1.1 : Différents niveaux d'énergie d'un semi-conducteur (a) et probabilité d'occupation de ces niveaux d'énergie (b), [NICOLLIAN03].

1.2.3 Semi-conducteur intrinsèque

Un semi-conducteur qui ne contient aucune impureté est appelé semi-conducteur intrinsèque. La probabilité f_n de remplissage en électrons d'un niveau d'énergie E d'un semi-conducteur intrinsèque est donnée par la fonction de Fermi-Dirac. Cette probabilité est tracée dans la figure 1.1(b).

$$f_n(E)=\left[1+\exp\left(\frac{E-E_f}{kT}\right)\right]^{-1}. \tag{1.1}$$

E_f représente la valeur de E pour laquelle $f_n(E_f)=0.5$. Ce niveau d'énergie, appelé niveau de Fermi, caractérise la densité et la distribution des porteurs dans un semi-conducteur à l'équilibre. Pour une température de 0 K, tous les niveaux d'énergie situés en dessous de E_f sont remplis d'électrons alors que tous les niveaux d'énergie situés au dessus de E_f sont vides d'électrons. T représente la température et k la constante de Boltzmann.

Les électrons de la bande de valence – pour lesquels $f_n(E)=1$ – sont appelés électrons de valence. Pour des températures supérieures à 0 K, certains électrons de la bande de valence traversent le gap vers la bande de conduction en acquérant assez d'énergie par agitation thermique. Ces électrons, appelés électrons libres, participent à la conduction électrique. La probabilité d'occupation en électrons de la bande de conduction pour des températures supérieures à 0 K est illustrée dans la figure 1.1(b). Les places vacantes laissées par les électrons passés dans la bande de conduction sont appelées trous et participent à la conduction électrique. Les trous forment des charges positives. Le passage d'un électron de la bande de valence à la bande de conduction forme une paire électron-trou. La charge globale du semi-conducteur intrinsèque est alors nulle. Les concentrations en électrons libres n et en trous p sont alors identiques et égales à la concentration intrinsèque n_i et vaut 10^{10} cm^{-3} pour le sili-

cium. Dans ce cas, le niveau de Fermi est situé au milieu du gap. Le niveau de Fermi d'un semi-conducteur intrinsèque est appelé niveau de Fermi intrinsèque E_i. De plus, le niveau de Fermi d'un semi-conducteur en équilibre thermodynamique est constant dans tout le matériau.

1.2.4 Semi-conducteur extrinsèque et dégénéré

Lorsque des impuretés sont introduites dans les semi-conducteurs intrinsèques, leur densité de porteurs libres est modifiée. Les impuretés introduites sont des atomes faisant partie soit de la colonne V, soit de la colonne III du tableau de classification périodique des éléments. L'ajout de ces impuretés ne change pas la neutralité du semi-conducteur puisqu'un atome est électriquement neutre.

Un atome de la colonne V introduit dans un semi-conducteur prend la place d'un atome de la colonne IV. Il y a alors apparition d'un électron de liaison supplémentaire dans le réseau cristallin. Le niveau d'énergie de cet électron est très proche de celui de la bande de conduction. Par agitation thermique, ce dernier est injecté dans la bande de conduction. L'atome de la colonne V devient alors chargé positivement et est appelé donneur. L'augmentation de la densité d'électrons, notée N_d, dans la bande de conduction entraîne l'éloignement du niveau de Fermi de son niveau intrinsèque vers la bande de conduction, comme le montre la Figure 1.2(a). Le semi-conducteur est alors dit dopé N ou de type N.

Un atome de la colonne III introduit dans un semi-conducteur prend la place d'un atome de la colonne IV. Cette impureté accepte un électron de la bande de valence afin d'assurer la liaison covalente.

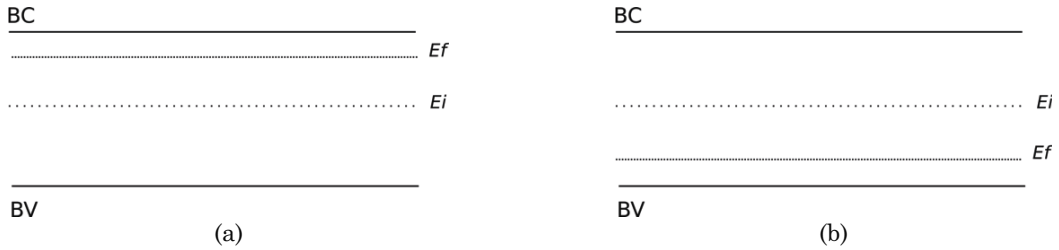


Figure 1.2 : Diagramme d'énergies d'un semi-conducteur de type N (a) et de type P (b) avec BC et BV respectivement la bande de conduction et la bande de valence, E_f le niveau de Fermi et E_i le niveau de Fermi intrinsèque.

Ce transfert d'électron se fait par agitation thermique de la bande de valence à un niveau d'énergie proche de cette dernière. Il apparaît alors un trou dans la bande de valence. L'atome de la colonne III est alors chargé négativement et est appelé accepteur. L'augmentation de la densité de trous, notée N_a, dans la bande de valence entraîne l'éloignement du niveau de Fermi de son niveau intrinsèque vers la bande de valence, comme le montre la figure 1.2(b). Le semi-conducteur est alors dit dopé P ou de type P.

Lorsque la quantité d'impuretés introduite dans le semi-conducteur est telle que son niveau de Fermi est situé dans sa bande de valence ou dans sa bande de conduction, le semi-conducteur est dit dégénéré.

1.2.5 Semi-conducteur hors équilibre et pseudo-niveau de Fermi

Un semi-conducteur est dit hors équilibre lorsque l'une de ses propriétés macroscopiques varie dans le temps. Ainsi, un courant dans le semi-conducteur indique une variation de charges sous l'action d'une force qui peut être un gradient de concentration de porteurs ou un champ électrique. Le courant est qualifié de diffusion dans le premier cas et de dérive dans le second [MATHIEU98].

Lorsqu'un semi-conducteur est hors équilibre, des porteurs peuvent être injectés dans ce dernier. Leur concentration devient alors différente de celle des porteurs du semi-conducteur à l'état d'équilibre. Suivant leur type, les porteurs injectés vont se recombiner dans la bande de valence ou dans la bande de conduction. Les recombinaisons de porteurs injectés dans la bande de conduction et dans la bande de valence sont indépendantes les unes des autres. Ainsi, le semi-conducteur atteint un régime de pseudo-équilibre. Cependant, comme la densité et la distribution des porteurs dans le semi-conducteur ont été altérées par l'excitation, le niveau de Fermi ne peut plus être défini dans un semi-conducteur hors équilibre. On définit alors les pseudo-niveaux de Fermi qui caractérisent séparément les densités et distributions des électrons et des trous dans un semi-conducteur hors équilibre. Ces pseudo-niveaux de Fermi sont notés E_{fn} pour les électrons et E_{fp} pour les trous et leur probabilité d'occupation est similaire à l'équation 1.1.

$$f_C(E)=\left[1+\exp\left(\frac{E-E_{fn}}{kT}\right)\right]^{-1} \quad ; \quad f_V(E)=\left[1+\exp\left(\frac{E-E_{fp}}{kT}\right)\right]^{-1} \tag{1.2}$$

Le produit *pn* devient alors

$$pn=n_i^2\exp\left[\frac{q\left(E_{fp}-E_{fn}\right)}{kT}\right] \tag{1.3}$$

1.3 Jonction *PN*

Une jonction *PN*, aussi appelée diode, est un barreau de silicium dont les deux parties adjacentes ont un type de dopage différent. Lorsqu'une jonction *PN* est en état d'équilibre thermodynamique, les niveaux de Fermi de chaque partie sont alignés. De ce fait, les bandes énergétiques de la partie du substrat dopé P ont des valeurs supérieures à celles de la partie dopée N, comme le montre la figure 1.3(a). Il se forme alors une différence de potentiel entre

les deux jonctions appelée potentiel de contact ψ_{bi}, dont l'expression est donnée dans l'équation 1.4 pour des substrats non dégénérés :

$$q\psi_{bi} = kT \ln\left(\frac{N_a N_d}{n_i^2}\right) \tag{1.4}$$

avec N_a et N_d les concentrations de porteurs majoritaires des substrats de type P et N, respectivement.

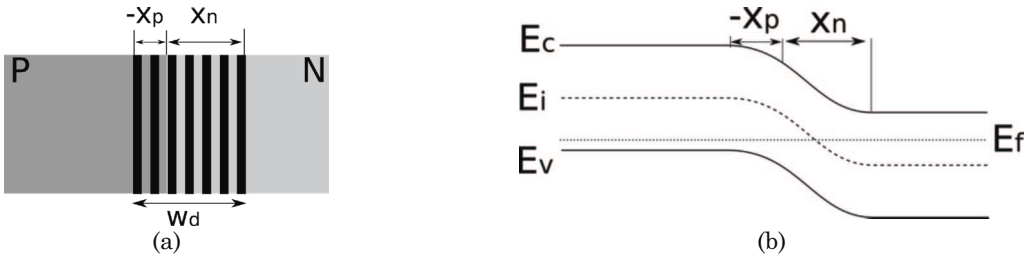


Figure 1.3 : Illustration d'une jonction *PN* (a) et représentation en diagramme énergétique (b).

La différence de potentiels induit un champ électrique dans la jonction. Ce champ électrique provoque une dérive des porteurs minoritaires et une diffusion des porteurs majoritaires de chaque côté de la jonction. Les amplitudes de ces courants de porteurs sont égales et de signe opposé. Il en résulte un courant nul et une zone de déplétion qui s'étend à la fois dans le substrat de type N et le substrat de type P respectivement sur une largeur x_n et x_p, dont les expressions sont :

$$x_n = \frac{N_a W_d}{N_a + N_d} \quad ; \quad x_p = \frac{N_d W_d}{N_a + N_d}. \tag{1.5}$$

La largeur totale de la zone de déplétion est notée W_d. Elle est fonction de la chute de potentiel ψ_m dans la jonction qui est supportée par cette zone de déplétion dans le cas d'une jonction abrupte – c.-à.-d. que la concentration de porteurs majoritaires varie brusquement au niveau de la jonction – et vaut :

$$W_d = x_n + x_p = \sqrt{\frac{2\epsilon_{Si}(N_a + N_d)\psi_m}{q N_a N_d}} \tag{1.6}$$

lorsqu'une tension V_{app} est appliquée à la jonction, $\psi_m = \psi_{bi} \pm V_{app}$.

La capacité statique C_d de la zone de déplétion d'une jonction abrupte vaut :

$$C_d = \frac{A\epsilon_{Si}}{W_d} \tag{1.7}$$

avec A la section de la jonction.

1.3.1 Jonction uni-dimensionnelle

Une jonction uni-dimensionnelle (ou "*one-sided junction*") est une diode dont l'un des substrats est dégénéré. Ce type de jonction est utilisé dans certains transistors afin que le substrat dégénéré puisse fonctionner comme réservoir de porteurs. La jonction est notée N^+-P lorsque son substrat de type N est dégénéré, et P^+-N lorsque son substrat de type P est dégénéré. La concentration de dopants dans la partie la moins dopée de la jonction est négligeable devant la concentration de dopants de la partie dégénérée. L'étendue de la zone de déplétion dans chaque substrat d'une diode uni-dimensionnelle devient alors (dans le cas d'une jonction N^+-P) :

$$x_n = \frac{N_a W_d}{N_d} \quad ; \quad x_p = \frac{W_d}{N_a} \quad ; \quad avec\ N_d \gg N_a \tag{1.8}$$

Ceci montre que la zone de déplétion d'une diode uni-dimensionnelle s'étend principalement dans la jonction la moins dopée. La largeur totale de la zone de déplétion et le potentiel de contact d'une jonction N^+-P sont donnés par :

$$W_d = x_n + x_p = \sqrt{\frac{2\epsilon_{Si}\psi_m}{q N_a}} \quad ; \quad q\psi_{bi} \approx \frac{E_g}{2} + kT\ln\left(\frac{N_a}{n_i}\right). \tag{1.9}$$

Cette expression montre que plus le dopage du substrat non dégénéré d'une jonction uni-dimensionnelle est faible, plus la largeur totale de la zone de déplétion est étendue.

1.3.2 Jonction P-i-N

Une jonction *P-i-N* est une diode qui contient une couche de substrat faiblement dopée notée *i* entre les substrats de types P et N, comme le montre la figure 1.4(a). La couche de substrat *i* peut être considérée comme intrinsèque si sa concentration en dopants est très inférieure à celle des substrats de types P et N. L'intérêt de la couche *i* est d'étendre le champ électrique dans la jonction, permettant ainsi de réduire sa valeur maximale dans la jonction. La largeur totale de la zone de déplétion est donnée dans l'équation 1.10, avec *d* la largeur de la couche intrinsèque.

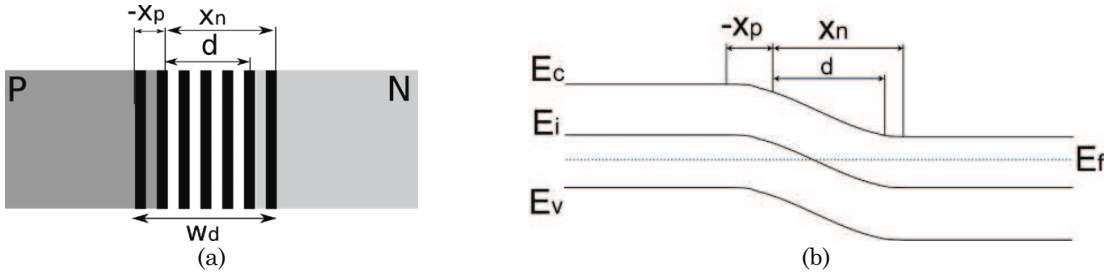


Figure 1.4 : Illustration d'une jonction *P-i-N* (a) et représentation en diagramme énergétique (b).

$$W_d = x_n + x_p + d = \sqrt{\frac{2\epsilon_{Si}(N_a + N_d)\psi_m}{q N_a N_d} + d^2} \tag{1.10}$$

1.3.3 Régimes de polarisation d'une jonction PN

Une jonction *PN* peut être polarisée en inverse ou en direct, suivant le signe de la tension appliquée aux bornes de ses électrodes.

1.3.3.1 Tension appliquée et quasi-niveaux de Fermi

Lorsqu'aucune tension n'est appliquée à une jonction *PN*, cette dernière est en état d'équilibre thermodynamique et les niveaux de Fermi des deux substrats sont alignés. L'application d'une tension à la jonction entraîne une modification de la densité de porteurs minoritaires dans les substrats. La jonction n'est alors plus en équilibre thermodynamique, et la tension appliquée V_{app} s'exprime par :

$$qV_{app} = E_{fp} - E_{fn}. \tag{1.11}$$

Pour des courants relativement faibles dans la diode, les variations des quasi-niveaux de Fermi des électrons et des trous ont lieu respectivement dans le substrat de type P et le substrat de type N à proximité de la zone de déplétion. Un diagramme énergétique d'une jonction *PN* hors équilibre est donné dans la figure 1.5.

1.3.3.2 Polarisation en inverse

La jonction *PN* est dite polarisée en inverse lorsque la tension qui y est appliquée est négative. Dans ce cas, $E_{fp} > E_{fn}$ *et* $pn > n_i^2$, comme le montre le diagramme énergétique de la figure 1.5.

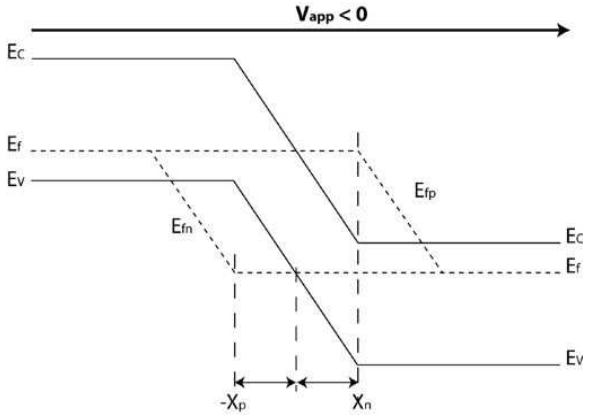


Figure 1.5 : Diagramme énergétique d'une jonction *PN* polarisée en inverse.

Ce type de polarisation entraîne une dérive des porteurs majoritaires de la jonction vers les électrodes, agrandissant ainsi sa zone de déplétion. Le champ électrique induit par la tension appliquée permet le passage des porteurs minoritaires d'une jonction à une autre. Il

apparaît alors un courant inverse traversant la jonction *PN*. Ce courant, qui n'évolue pas avec la tension appliquée, est appelé courant inverse de saturation.

Lorsqu'un signal alternatif est appliqué à la structure, il se produit une variation de la charge contenue dans la zone de déplétion. La capacité dynamique de la zone de déplétion C_{dep} s'écrit alors :

$$C_{dep} = \frac{dQ_{Sd}}{d\psi_m} \tag{1.12}$$

avec Q_{Sd} la charge contenue dans la zone de déplétion.

En supposant que l'amplitude du signal alternatif est telle que la variation de la charge contenue dans la zone de déplétion est faible, il est possible d'assimiler la capacité de déplétion dynamique à la capacité de déplétion statique de la jonction (voir équation 1.7).

1.3.3.3 Polarisation en direct

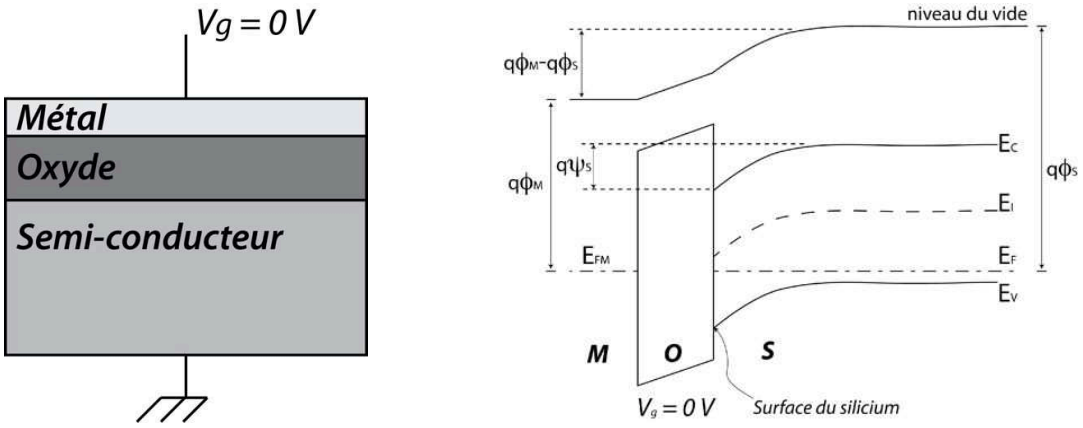
Une jonction *PN* est polarisée en direct lorsque la tension à ses bornes est positive. Dans ce cas, $E_{fp} < E_{fn}$ *et* $pn < n_i^2$. La largeur de la zone de déplétion diminue alors, et il se produit une diffusion des porteurs majoritaires d'une jonction à l'autre. Ceci est le cas des électrons qui sont diffusés du substrat N vers le substrat P. Les électrons deviennent des porteurs minoritaires une fois arrivés dans le substrat P et sont recombinés. Cependant, la source de tension polarisant la jonction en direct doit y injecter des porteurs afin de maintenir la largeur de la zone de déplétion. Cette injection de porteurs a pour effet de reconstituer la population des porteurs majoritaires du substrat N et permet de nouveau la diffusion d'électrons vers le substrat P. Le mécanisme de diffusion de trous du substrat P vers le substrat N est similaire à ce qui est décrit précédemment. L'épaisseur de la zone de déplétion diminue avec l'augmentation de la tension de polarisation. Lorsque cette tension est supérieure à son potentiel de contact, la zone de déplétion disparaît et le courant de porteurs traversant la jonction n'est limité que par les résistances séries des régions neutres de la jonction.

Lors de l'application d'un signal alternatif à la structure, la recombinaison de porteurs diffusés d'une jonction à l'autre peut être modélisée par une capacité appelée capacité de diffusion. Cette capacité – dont la valeur dépend de la fréquence du signal alternatif – a pour effet de déphaser le signal appliqué à la jonction [SZE81].

1.4 La structure métal-oxyde-semi-conducteur

La structure métal-oxyde-semi-conducteur (MOS) constitue un des éléments de base des composants de la micro-électronique et de l'électronique de puissance. Elle est composée d'un

substrat en silicium dont la surface a été oxydée sur une certaine épaisseur et au dessus de laquelle une électrode métallique a été vaporisée. La région oxydée est appelée oxyde de grille. Une illustration de la structure MOS ainsi que du diagramme énergétique correspondant sont présentés dans la figure 1.6.



(a) (b)

Figure 1.6 : Illustration d'une structure MOS (a) et diagramme énergétique correspondant (b).

Les différents niveaux d'énergie de la structure MOS sont définis comme suit :

E_{FM}, E_F : niveaux de Fermi du métal et du semi-conducteur, respectivement

E_C, E_V : niveaux de conduction et de valence du semi-conducteur, respectivement

E_i : niveau de Fermi intrinsèque du semi-conducteur

ψ_S : courbure des bandes, ou potentiel de surface, du semi-conducteur

ϕ_m , ϕ_s : travaux de sortie du métal et du semi-conducteur, respectivement

Le terme ψ_S traduit la courbure des bandes d'énergie à la surface du semi-conducteur de la structure considérée. Il représente la différence de potentiel entre la surface du silicium $(x=0)$ et le potentiel du substrat $(x=\infty)$.

Les travaux de sorties indiquent l'énergie nécessaire à fournir au système afin de retirer un électron de ce dernier. Lorsque deux matériaux de nature différente sont mis en contact, les électrons appartenant au matériau ayant le travail de sortie le plus élevé migreront vers le matériau ayant le travail de sortie le plus faible. Ce transfert de charges aura pour effet de créer une zone de charge d'espace qui se traduit par une courbure des bandes du diagramme énergétique. Le transfert se stabilisera lorsque les niveaux de Fermi des différents matériaux s'aligneront.

1.4.1 Différence de travaux de sortie métal-semi-conducteur

Lorsqu'une tension est appliquée à une structure MOS – ou lorsqu'elle est mise en court-circuit -, les niveaux de Fermi du métal et du semi-conducteur s'alignent, comme l'illustre la

figure 1.6. Il se forme alors une différence de potentiels appelée différence de travaux de sortie métal-semi-conducteur, notée ϕ_{ms} et qui vaut :

$$\phi_{ms} = \phi_m - \phi_s \tag{1.13}$$

1.4.2 Régimes de polarisation de la structure MOS

Lors de l'application d'une tension à une structure MOS, des charges du substrat sont attirées ou repoussées de sa surface. Ceci entraîne une variation de la densité de charges à la surface du substrat ainsi qu'une variation de la courbure des bandes de la structure.

La valeur de la courbure des bandes du substrat d'une structure MOS détermine son régime de polarisation. Les différents régimes de polarisation sont donnés dans le tableau 1.1 pour une structure MOS à substrat de type P. Une description de ces régimes de polarisation est donnée dans la section suivante.

Tableau 1.1 : Relations entre les différents régimes de polarisation d'une structure MOS à substrat de type P et la courbure des bandes du semi-conducteur.

Régimes de polarisation	**Courbure des bandes d'un substrat de type P**
Accumulation	$q\psi_s < 0$
Bandes plates	$q\psi_s = 0$
Déplétion	$0 < q\psi_s \leq E_i - E_F$
Faible inversion	$E_i - E_F < q\psi_s \leq 2(E_i - E_F)$
Forte inversion	$q\psi_s > 2(E_i - E_F)$

1.4.3 Expression de la charge dans le semi-conducteur d'une capacité MOS

L'expression de la charge à la surface Q_S du semi-conducteur en fonction de la courbure des bandes pour une capacité MOS à substrat de type P [SZE81] en régime permanent est donnée ci-dessous.

$$Q_S(\psi_S) = sgn\left(-q\frac{\psi_S}{kT}\right) S \frac{\sqrt{2}\epsilon_S kT}{q\lambda_D} \sqrt{e^{\frac{-\psi_S}{kT}} + \frac{\psi_S}{kT} - 1 + \left(\frac{ni}{Na}\right)^2 \left(e^{\frac{\psi_S}{kT}} - \frac{\psi_S}{kT} - 1\right)} \tag{1.14}$$

où ϵ_S représente la constante diélectrique du semi-conducteur et λ_D représente la longueur de Debye – longueur caractéristique des semi-conducteurs correspondant à la zone électriquement neutre autour d'un ion d'impureté – et S la surface de la structure. La longueur de Debye pour un semi-conducteur extrinsèque pour un semi-conducteur de type P est :

$$\lambda_D = \sqrt{\frac{kT\epsilon_S}{q^2 N_a}} \tag{1.15}$$

Un tracé théorique de $|Q_S(\psi_S)|$ que nous avons simulé pour une capacité MOS idéale à substrat de type P ($N_a = 10^{15}\ cm^{-3}$, $Ei\text{-}Ef = 0{,}33\ V$, $S = 0{,}19\ cm^2$) est représenté dans la figure 1.7.

Lorsque la structure MOS est en régime d'accumulation, il y a une accumulation de porteurs majoritaires à la surface de son substrat. La charge à la surface d'un semi-conducteur de type P en régime d'accumulation est donc positive.

Le régime de bandes plates est atteint lorsque la tension appliquée à la structure est telle qu'il n'y a pas de courbure des bandes d'énergies. La concentration de porteurs à la surface du semi-conducteur est alors égale à celle des dopants. Le semi-conducteur est neutre et, dans le cas d'une capacité MOS idéale, la charge à sa surface est nulle.

Lorsque le régime de déplétion est atteint, des porteurs minoritaires son attirés à la surface du substrat. Ces derniers ionisent les porteurs majoritaires. Q_S devient négatif pour une capacité MOS à substrat de type P.

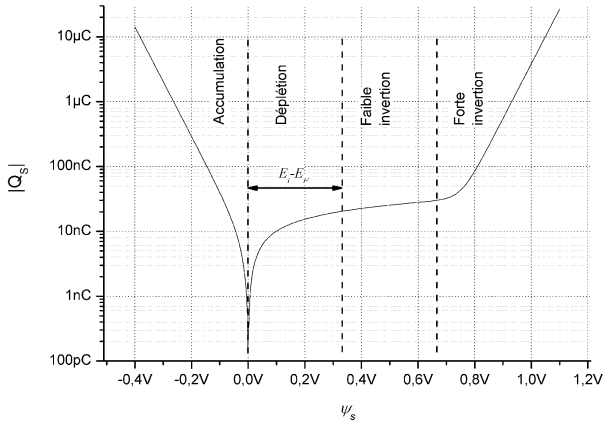


Figure 1.7 : Tracé de $|Q_S(\psi_S)|$ pour une capacité MOS idéale à substrat de type P. $N_a = 10^{15}\ cm^{-3}$, $(Ei\text{-}Ef)/q = 0{,}33\ V$, $S = 0{,}19\ cm^2$.

Le régime d'inversion est atteint lorsque tous les porteurs majoritaires sont ionisés. La structure est dite en faible inversion lorsque la concentration des porteurs minoritaires reste petite devant celle des charges ionisées. Lorsque la concentration des porteurs minoritaires devient supérieure à celle des porteurs majoritaires à la surface du semi-conducteur, la structure est dite en forte inversion. Ce régime est atteint, pour une structure MOS substrat de type P, lorsque $q\psi_s > 2(E_i - E_F)$.

1.4.4 Schéma électrique équivalent d'une capacité MOS idéale

Une structure MOS est dite idéale lorsque ni son oxyde de grille ni son interface oxyde-semi-conducteur ne contiennent des charges induites par la présence de défauts.

L'oxyde de grille d'une structure MOS forme une capacité fixe notée C_{ox}. La concentration de charges à la surface du semi-conducteur varie en fonction de la courbure des bandes. Cette concentration de charges donne lieu à la capacité du substrat, notée $C_S(\psi_S)$, dont la valeur dépend de la courbure des bandes. Le schéma électrique équivalent d'une capacité MOS idéale est composé de la mise en série de la capacité d'oxyde et de la capacité du substrat, comme le montre la figure 1.8.

L'expression de la capacité totale de la capacité MOS idéale est :

$$C = \frac{C_{ox} C_S(\psi_S)}{C_{ox} + C_S(\psi_S)} \tag{1.16}$$

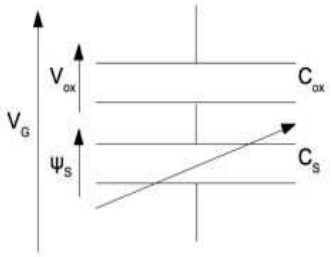


Figure 1.8 : Schéma électrique équivalent de la capacité MOS idéale et répartition des tensions.

1.4.5 Répartition des tensions dans une capacité MOS idéale. Tensions de bandes plates et de seuil

La tension appliquée à une structure MOS idéale se répartit entre l'oxyde de grille et le substrat. Elle exprime par :

$$V_G = V_{ox} + \psi_S + \phi_{ms} = -\frac{Q_S(\psi_S)}{C_{ox}} + \psi_S + \phi_{ms}. \tag{1.17}$$

Une simulation de $\psi_s(V_G)$ que nous avons réalisée est donnée ci-après pour une structure MOS à substrat de type P.

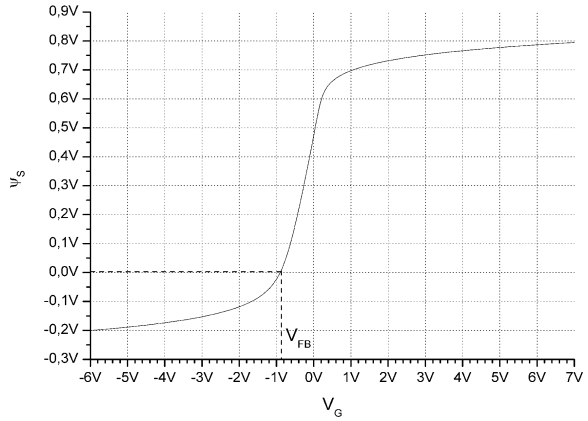


Figure 1.9 : Simulation de $\psi_s(V_G)$ pour une structure MOS à substrat de type P. $N_a = 10^{15}\,cm^{-2}$, $C_{ox} = 5{,}4\,nF$, $\phi_{ms} = -0{,}9\,V$.

1.4.5.1 Tension de bandes plates

Lorsque la capacité MOS est polarisée en régime de bandes plates, V_G vaut :

$$V_G(\psi_S=0)=V_{FB}=\phi_{ms} \tag{1.18}$$

La zone électriquement neutre de la surface du substrat a pour épaisseur la longueur de Debye. La capacité du substrat vaut alors :

$$C_S(\psi_S=0)=C_{FBS}=S\frac{\epsilon_S}{\lambda_D} \tag{1.19}$$

et la capacité totale devient :

$$C_{FB}=\frac{C_{ox}C_{FBS}}{C_{ox}+C_{FBS}}. \tag{1.20}$$

1.4.5.2 Tension de seuil

La tension de seuil V_t d'une capacité MOS est définie comme la tension de grille pour laquelle son substrat est au seuil de forte inversion. Elle s'exprime par :

$$V_G\left(\psi_S=2\left(E_i-E_f\right)/q\right)=V_t=\phi_{ms}+2\left(E_i-E_f\right)/q-\frac{Q_S\left(2\left(E_i-E_f\right)/q\right)}{C_{ox}}. \tag{1.21}$$

Au seuil de la forte inversion, la charge prépondérante à la surface du substrat est due à la zone déplétée. L'expression de la tension de seuil devient alors :

$$V_t=\phi_{ms}+2\left(E_i-E_f\right)/q+\frac{\sqrt{\left(4\mathrm{q}\,N_a\epsilon_S\left(E_i-E_f\right)\right)}}{C_{ox}}. \tag{1.22}$$

1.4.6 Capacité MOS réelle

La présence de défauts dans l'oxyde et à l'interface oxyde-semi-conducteur d'une structure MOS induit des charges qui perturbent son fonctionnement. Les défauts peuvent être générés à la fabrication de la structure et/ou lors de son fonctionnement, notamment lorsque de fortes contraintes y sont appliquées. Les charges générées (fixes ou mobiles) peuvent entraîner une variation des paramètres caractéristiques de la structure MOS – comme sa tension de seuil ou de bandes plates – et ainsi modifier le comportement du système dont elle fait partie. Ceci est généralement synonyme d'une dégradation des caractéristiques et des performances.

1.4.7 Charges d'oxyde

L'oxyde de grille d'une structure MOS peut contenir différents types de charges, comme l'illustre la figure 1.10.

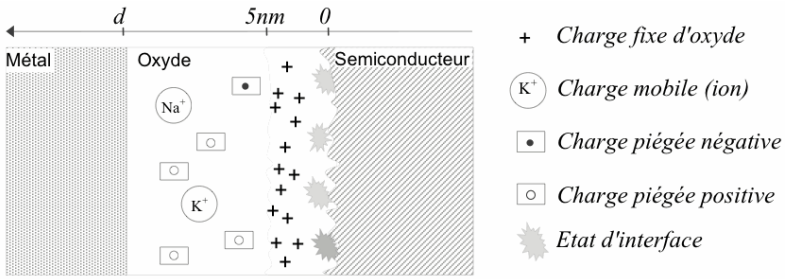


Figure 1.10 : Différents types de charges d'oxyde dans une structure MOS, [FRUCHIER06].

Les charges mobiles d'oxyde (Q_m) sont générées par une contamination de l'oxyde au potassium (Na^+) ou au sodium (K^+) lors de sa fabrication. Ces charges positives et mobiles à des températures relativement basses peuvent être localisées à l'interface oxyde-semi-conducteur ou bien à l'interface métal-semi-conducteur. Lors de l'application d'une tension, elles peuvent migrer vers l'interface oxyde-semi-conducteur et modifier les caractéristiques de la structure MOS.

Les charges fixes d'oxyde (Q_f) sont des charges positives situées proches de l'interface oxyde-semi-conducteur. Elles sont généralement générées lors de la phase de création et de traitement de l'oxyde de silicium.

Les charges piégées dans l'oxyde (Q_{ot}) peuvent être localisées à différents endroits de l'oxyde. Elles peuvent être localisées dans tout l'oxyde si elles sont introduites lors de sa fabrication par implantation ionique. Lorsqu'elles sont injectées par l'application de fortes contraintes (très fort champ électrique, photo-émission, irradiations, …), les charges piégées peuvent être localisées à l'interface oxyde-semi-conducteur ou à l'interface métal-semi-conducteur. Les charges piégées dans l'oxyde peuvent être évacuées en élevant la température de la structure MOS étudiée de plusieurs centaines de degrés [TAUR99].

La présence de charges fixes et piégées dans l'oxyde d'une capacité MOS induit une charge d'influence à la surface de son substrat et influe donc sur la courbure de ses bandes. Comme la densité de ces charges est indépendante de la tension de polarisation, la charge d'influence est constante sur toute la plage de polarisation de la structure. L'influence des charges fixes et piégées dans l'oxyde se traduit alors par une variation de la chute de tension dans l'oxyde (notée ici ΔV_{ox1}), qui entraîne à son tour une variation de la tension de seuil et de bandes plates de la capacité MOS considérée. L'expression de ΔV_{ox1} est donnée par :

$$\Delta V_{ox1} = -\frac{Q_{ot} + Q_f}{C_{ox}} \tag{1.23}$$

La présence de charges fixes et piégées dans l'oxyde d'une structure MOS peut être mise en évidence en mesurant la variation de la tension de bandes plates, si l'on suppose l'influence des charges d'interface négligeables pour ce régime de polarisation. Différentes

méthodes de caractérisation, telles que la méthode capacité-tension et la méthode de l'onde thermique peuvent être employées pour quantifier la densité de charges fixes et piégées dans l'oxyde d'une structure MOS.

1.4.8 Charges d'interface

Les charges d'interface (Q_{ini}) sont dues à des interruptions de liaisons entre les atomes de silicium et d'oxyde de silicium. Ces interruptions forment des pièges dont les niveaux d'énergie sont situés dans le gap du silicium. Il y a alors un échange possible de charges entre les bandes de conduction et de valence du silicium et les pièges d'interface.

Les pièges d'interface situés au-dessus du niveau de Fermi intrinsèque sont de type accepteur. Ils peuvent piéger des électrons de la bande de conduction et sont vides d'électrons lorsqu'ils sont neutres.

Les pièges d'interface situés au-dessous du niveau de Fermi intrinsèque sont de type donneur. Ils peuvent piéger des trous en émettant des électrons dans la bande de valence. Ces pièges sont remplis d'électrons lorsqu'ils sont neutres.

Les pièges d'interface situés au-dessus du niveau de Fermi d'un semi-conducteur sont vides d'électrons alors que ceux situés en dessous du niveau de Fermi sont remplis d'électrons. Ainsi, le signe des charges d'interface dépend de la position du niveau de Fermi intrinsèque d'un semi-conducteur par rapport à son niveau de Fermi et par conséquent, du régime de polarisation de la capacité MOS, comme le montre la figure Error: Reference source not found.

Lorsque $E_F > E_i$, les pièges d'interface initialement vides dont les niveaux d'énergie sont compris entre E_F et E_i se remplissent en électrons et deviennent négatifs. De même, lorsque $E_F < E_i$, les pièges d'interface initialement pleins dont les niveaux d'énergie sont compris entre E_F et E_i se vident d'électrons et deviennent positifs.

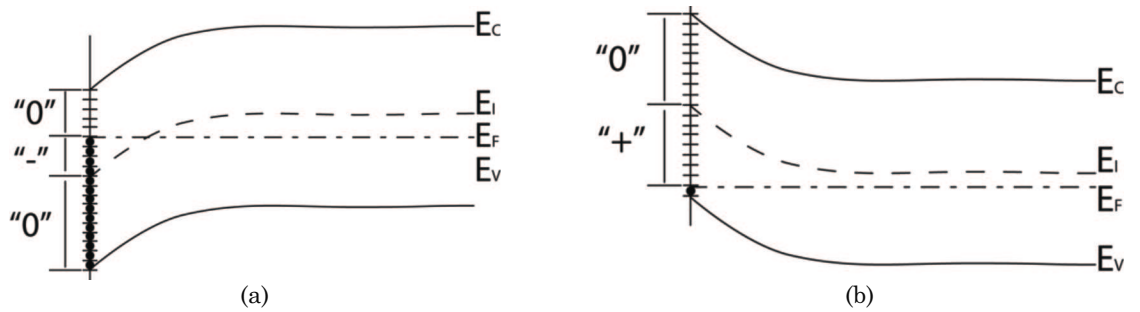


Figure 1.11 : Illustration de la polarité des pièges d'interface (positive "+", négative "-" ou neutre "0") en fonction du régime de polarisation d'une structure MOS à substrat de type P en régime d'inversion (a) et en régime d'accumulation (b), d'après [SCHRODER03].

Les pièges d'interface induisent une charge d'influence à la surface du substrat dont la valeur dépend de la tension de polarisation. Ces pièges entraînent alors une variation de la chute de tension dans l'oxyde (notée ici ΔV_{ox2}) dont l'expression est donnée ci-après.

$$\Delta V_{ox2} = -\frac{Q_{int}(\psi_S)}{C_{ox}} \tag{1.24}$$

Les pièges d'interface entraînent alors une variation des paramètres électriques de la structure étudiée. La mise en évidence de charges d'interface peut-être effectuée en employant des méthodes de caractérisation telles que la méthode capacité-tension ou la méthode de l'onde thermique.

1.5 La jonction à grille

La jonction à grille est une entité de base des composants électroniques à base de structure MOS. Elle est constituée, comme le montre la figure 1.12(a), d'une jonction PN^+ sur laquelle est situé un oxyde de grille.

1.5.1 Conditions d'inversion d'une jonction à grille

Deux cas de polarisations de la jonction à grille peuvent se présenter. Premièrement, la jonction PN^+ est en équilibre thermodynamique et une tension est appliquée à sa grille. Deuxièmement, la jonction n'est pas en équilibre thermodynamique alors q'une tension de grille est appliquée.

On rappelle que lorsqu'une jonction PN^+ est en équilibre thermodynamique, les niveaux de Fermi des deux substrats sont alignés et il se forme une zone de déplétion due au potentiel de contact Ψ_{bi} (voir équation 1.4). La jonction est à l'équilibre thermodynamique lorsque les deux substrats sont au même potentiel. On rappelle également qu'une capacité MOS est en régime d'inversion lorsque tous les porteurs majoritaires de la surface de son substrat sont ionisés. Le régime de forte inversion est atteint lorsque $\Psi_s < 2(E_i - E_f)$ pour une capacité MOS à substrat de type P.

Lorsque la jonction est en équilibre thermodynamique, la condition de forte inversion du substrat de type P, lors de l'application d'une tension de grille, est identique à celle d'une capacité MOS à substrat de type P. Il s'établit dans ce cas une liaison électrique entre le substrat N^+ et la région inversée du substrat P qui est localisée sous l'oxyde de grille de la structure. La zone de déplétion de la jonction PN^+ s'étend alors jusqu'en dessous de la zone inversée du substrat P, comme l'illustre la figure 1.12.

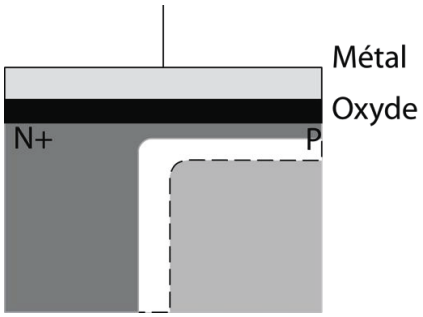


Figure 1.12 : Illustration de la limite de la zone de déplétion (en pointillés) d'une jonction PN^+ à grille en régime d'inversion.

Lorsque la jonction PN^+ est polarisée en inverse – en appliquant une tension V_{app} –, elle n'est plus en équilibre thermodynamique; et le quasi-niveau de Fermi des électrons dans le substrat de type P à proximité de la zone de déplétion est inférieur de qV_{app} au niveau de Fermi situé dans la zone neutre de ce même substrat (voir figure 1.5). La charge à la surface du substrat P à proximité du substrat N^+ s'écrit alors :

$$Q_{SP}(\psi_S, V_{app}) = sgn\left(\frac{-q\psi_S}{kT}\right) S \frac{\sqrt{2}\epsilon_S kT}{q\lambda_D} \sqrt{e^{\frac{-q\psi_S}{kT}} + \frac{q\psi_S}{kT} - 1 + \left(\frac{ni}{Na}\right)^2 e^{\frac{-qV_{app}}{kT}} \left[e^{\frac{q\psi_S}{kT}} - \frac{q}{kT} e^{\frac{qV_{app}}{kT}} - 1 \right]}. \qquad (1.25)$$

La condition de forte inversion du substrat de type P est alors modifiée : la courbure des bandes d'énergies à la surface du substrat doit alors être située à $2(E_i - E_f)$ en dessous du quasi-niveau de Fermi des électrons dans le substrat P, soit $\Psi_s < 2(E_i - E_f) + V_{app}$. Autrement dit, la courbure des bandes du substrat P doit être telle qu'il n'existe plus de zone de déplétion sous l'oxyde de grille pour que puisse s'établir une liaison électrique avec le substrat N^+. Le diagramme d'énergies correspondant à ce cas est donné dans la figure 1.13(b). La zone de déplétion maximale de la diode à grille s'étend alors jusqu'en dessous de la zone inversée du substrat de type P (voir figure 1.12) et vaut :

$$W_{dm} = \sqrt{\frac{2\epsilon_S\left(2\left(E_{fp} - E_{fn}\right) + V_{app}\right)}{qN_a}}. \qquad (1.26)$$

(a)

(b)

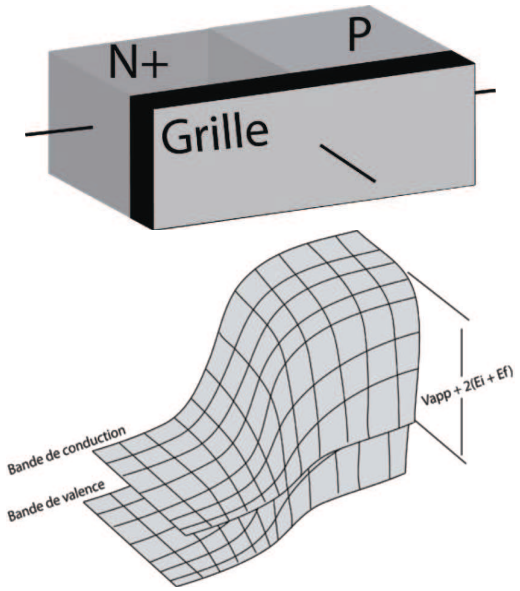
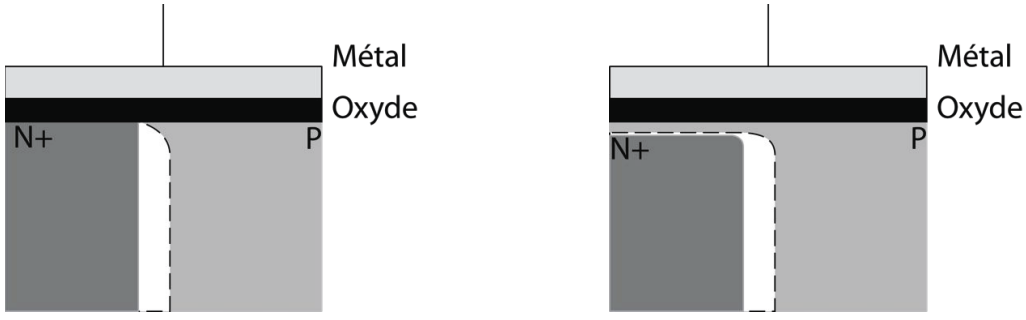


Figure 1.13 : Illustration d'une jonction à grille (a),diagramme d'énergies de la jonction à grille avec le substrat polarisé en inverse (b), [TAUR99].

1.5.2 Régime d'accumulation de la jonction à grille

L'application d'une tension de grille de façon à polariser le substrat de type P en accumulation a pour effet d'augmenter la concentration de porteurs majoritaires à sa surface. De ce fait, l'épaisseur de la zone de déplétion de la surface du substrat P diminue, comme l'illustre la figure 1.14(a) ci-après. Lorsque la tension de grille est telle que le substrat N^+ est en régime d'inversion, la zone de déplétion s'étend dans le substrat N^+, comme l'illustre la figure 1.14(b).



(a) (b)

Figure 1.14 : Illustration de la limite de la zone de déplétion (en pointillés) d'une jonction PN^+ à grille en régime d'accumulation (a) et lorsque son substrat N^+ est inversé (b), [TAUR99].

1.6 La structure MOSFET

La structure MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) – aussi appelé transistor MOSFET – constitue le composant de base de l'électronique moderne. Il peut

être utilisé comme amplificateur de signal (cas de l'électronique analogique) ou bien comme interrupteur (cas de l'électronique numérique et l'électronique de puissance). Une illustration de la structure MOSFET et son symbole sont donnés dans la figure 1.15.

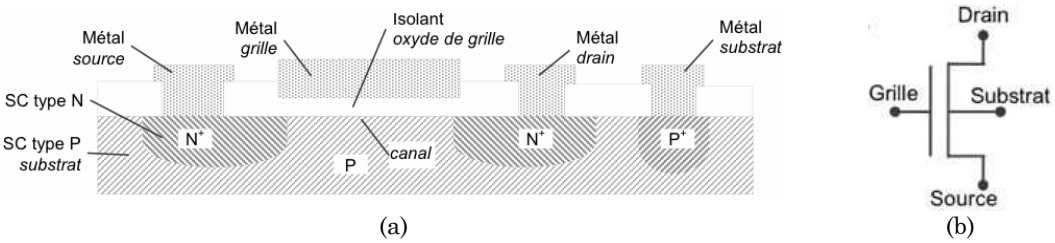


Figure 1.15 : Illustration d'une la structure MOSFET (a) et symbole (b) [FRUCHIER06].

La structure MOSFET est constituée de deux substrats fortement dopés, nommés drain et source, situés de part et d'autre d'une capacité MOS. Le substrat de la capacité MOS (appelé substrat) peut être de type N ou P. On distingue alors le transistor MOSFET à canal P – qui possède un substrat de type N – et le transistor MOSFET à canal N – qui possède un substrat de type P. Les semi-conducteurs de drain et de source sont de type opposé à celui du substrat. Le transistor MOSFET peut être assimilé à deux jonctions à grille tête-bêche.

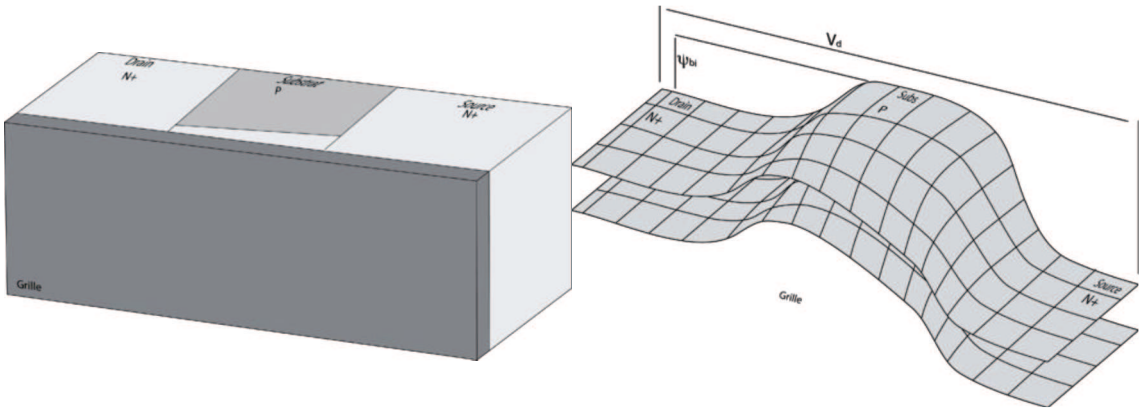
1.6.1 Principe de fonctionnement du transistor MOSFET idéal et régimes de polarisation

Un transistor MOSFET idéal est constitué d'un oxyde de grille parfait et de substrats uniformément dopés.

L'application d'une tension entre le drain et la source permet le passage d'un courant électrique entre ces deux électrodes si elles sont électriquement liées. La liaison électrique entre le drain et la source est contrôlée par la capacité MOS du transistor. Dans la pratique, le substrat et la source sont mis au même potentiel. Ainsi, la diode à grille constituée de la source, de la zone du substrat et de la grille situés à proximité est en équilibre thermodynamique, alors que la diode à grille constituée du drain, de la zone du substrat et de la grille situés à proximité n'est pas en équilibre thermodynamique. La condition d'inversion de la zone du transistor située à proximité de la source ne dépend alors pas de la tension de drain, alors que la condition d'inversion de la zone du transistor proche du drain dépend de la tension de drain, comme l'illustre le diagramme énergétique de la figure 1.16.

Lorsque la capacité MOS est dans un régime d'accumulation, de bandes plates ou de déplétion, les zones de déplétion des jonctions *PN* tête-bêche empêchent la liaison électrique entre le drain et la source. Le transistor MOSFET est alors à l'état bloqué quelle que soit la tension de drain.

Lorsque la tension appliquée à la grille du transistor MOSFET est supérieure à la tension de seuil V_t, la surface de son substrat devient du même type que les semi-conducteurs de drain et de source. Il se forme alors un canal conducteur entre le drain et la source qui fait localement s'évanouir les jonctions *PN*.



(a) (b)

Figure 1.16 : Vue de coupe d'un transistor MOSFET polarisé en régime d'inversion (a) et diagramme énergétique correspondant (b).

L'application de faibles tensions de drain – dont les amplitudes sont telles qu'il n'apparaît pas de zone de déplétion sous l'oxyde – entraîne une variation linéaire du courant de drain. Le transistor est en régime linéaire.

Lorsque la tension de drain entraîne l'apparition d'une zone de déplétion sous l'oxyde, il se crée un léger pincement du canal. La tension pour laquelle apparaît ce pincement est appelée tension de saturation V_{Dsat} et vaut V_G-V_t. La tension au point de pincement est égale à la tension de saturation. Dans ces conditions, les porteurs provenant de la source sont transportés par le canal jusqu'à la zone de pincement puis, sont injectés dans le drain sous l'effet du champ électrique qui règne dans la zone de déplétion. Lorsque la largeur de la zone de déplétion est négligeable par rapport à la longueur de la grille, l'intensité du courant injecté ne varie pas avec l'augmentation de la tension de drain. Le transistor est alors dans un régime de saturation. Lorsque la largeur de la zone de déplétion n'est plus négligeable, l'intensité du courant augmente avec la tension de drain. Ce phénomène est appelé effet de modulation du canal.

La charge à la surface du substrat de type P à proximité de la source en régime de forte inversion s'écrit :

$$Q_{Sp} = -q\,N_a\,W_{dm} + Q_n \tag{1.27}$$

avec Q_n la charge due à la présence de porteurs minoritaires dans la zone d'inversion. $|Q_n|$ s'exprime :

$$|Q_n| = S\sqrt{2}\,q\,N_a\lambda_d\left[\left(\frac{q\psi_S}{kT}+\left(\frac{n_i}{N_a}\right)^2 e^{\frac{q(\psi_S-V_d)}{kT}}\right)^{1/2}-\left(\frac{q\psi_S}{kT}\right)^{1/2}\right] \tag{1.28}$$

dans le cas où le substrat et la source sont au même potentiel, avec V_d la tension de drain.

1.6.2 Le transistor MOSFET réel

Un transistor MOSFET réel ne possède pas, par son procédé de fabrication [SZE81], un dopage de substrat uniforme. De plus, son oxyde de grille et l'interface oxyde semi-conducteur, ne peuvent être exempts de défauts, comme pour les capacités MOS réelles. Les influences du dopage non uniforme et des charges parasites sur le fonctionnement du transistor MOSFET sont décrites ci-après.

1.6.2.1 Dopage non uniforme du substrat

Le dopage de la surface du substrat d'un transistor MOSFET réel n'est pas uniforme. Par exemple, la croissance du S_iO_2 sur un substrat de silicium uniformément dopé a pour effet de redistribuer les dopants dans la région du silicium proche de l'interface S_i/S_iO_2. Il apparaît ainsi une nouvelle concentration de dopants N_s à la surface du substrat qui altère la quantité de charges à la surface de $(N_s-N_a)/q$ dans le cas d'un substrat de type P. Cette variation de charges a pour effet de modifier la condition d'inversion du substrat et, par conséquent, la tension de seuil du transistor. Si la nouvelle concentration de dopants s'étend sur une distance x_S plus grande que la zone de déplétion maximale du substrat, la variation de la tension de seuil du transistor vaut :

$$\Delta V_t = -q\frac{(N_S-N_a)x_S}{C_{ox}}. \tag{1.29}$$

1.6.2.2 Charges d'oxyde

Comme pour les structures MOS, les charges d'oxyde induisent des charges d'influence à la surface des substrats du transistor MOSFET et influent sur la courbure des bandes du transistor. Il en résulte une variation des tensions de seuil et de bandes plates du composant. Cette variation est indépendante de la tension de polarisation de grille. De plus, la présence de charges d'influence à la surface des substrats peut constituer une liaison électrique entre ces derniers qui peut induire un courant de fuite.

1.6.2.3 Charges d'interface

La présence de charges d'interface dans un transistor MOSFET influe sur ses caractéristiques électriques de la même façon que pour une structure MOS. De plus, comme les pièges d'interface agissent comme des centres de génération et de recombinaison de porteurs, ils

participent au courant de fuite des jonctions du transistor MOSFET et influent sur la mobilité des porteurs dans le canal du substrat. Une diminution de la mobilité des porteurs du canal du substrat a pour effet d'augmenter les pertes par conduction d'un transistor MOSFET.

1.7 Le transistor bipolaire à grille isolée (IGBT)

Le transistor bipolaire à grille isolée, communément appelé IGBT (*Insulated Gate Bipolar Transistor*), est un transistor de puissance utilisé en interrupteur qui combine la rapidité de commutation et la facilité de commande du MOS avec la bonne tenue en tension du transistor bipolaire. Il est communément employé dans des systèmes fonctionnant à des tensions et puissances moyennes (600 V – 2,5 kV, 10 kW) et à des fréquences de commutations voisines de 20 kHz.

1.7.1 Principe de fonctionnement de l'IGBT

L'IGBT – dont le symbole est présenté dans la figure 1.17(a) – est composé d'un transistor MOS et d'un transistor bipolaire dans une configuration Darlington (voir figure 1.17(b)). Dans cette configuration, le transistor MOS assure la commande du transistor bipolaire. Lorsqu'un canal conducteur est créé dans le transistor MOS, ce dernier alimente la base du transistor bipolaire qui devient passant. L'IGBT est alors passant. Lorsque le canal conducteur du transistor MOS est interrompu, la base du transistor bipolaire n'est plus alimentée et l'IGBT est alors bloqué.



Figure 1.17 : Symbole d'un IGBT (a) et schéma électrique équivalent simplifié (b).

Afin de véhiculer des courants très élevés, une puce d'IGBT est constituée de la mise en parallèle de plusieurs cellules élémentaires. Chaque cellule élémentaire est composée de quatre régions semi-conductrices de types et de dopages différents, comme le montre la figure 1.18.

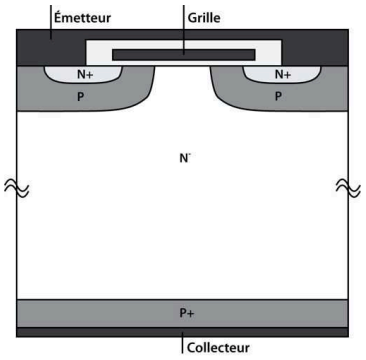


Figure 1.18 : Structure d'un IGBT.

La partie de l'IGBT correspondant à un transistor MOS à canal N est composée des substrats N^+, P et N^-. La partie de l'IGBT correspondant au transistor bipolaire PNP est composée des substrats P, N^- et P^+. Les substrats N^+, P et N^- forment aussi un transistor bipolaire NPN parasite, qui peut entraîner la destruction de l'IGBT s'il est mis en conduction. Ce phénomène appelé “latch-up” est décrit dans la section 1.7.2. Le schéma équivalent complet de l'IGBT est donné dans la figure 1.19.

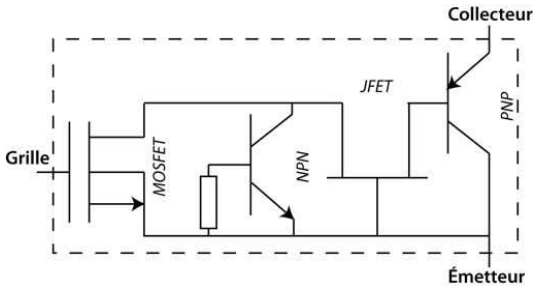


Figure 1.19 : Schéma électrique équivalent de l'IGBT.

La présence d'un transistor JFET dans le schéma de la figure 1.19 est due à la proximité des cellules élémentaires pour certaines technologies d'IGBTs et a pour effet de dégrader leurs pertes par conduction (voir section 1.7.3.4).

Les IGBTs sont généralement employés en direct, c'est-à-dire avec une tension collecteur-émetteur V_{CE} positive. La tension grille-émetteur V_{GE} permet de contrôler la création du canal du transistor MOS intrinsèque à l'IGBT. Les caractéristiques statiques d'un IGBT sont illustrées dans la figure 1.20.

Lorsque V_{CE} est inférieur à la tension de seuil de la jonction P^+/N^-, le transistor bipolaire intrinsèque à l'IGBT est bloqué. L'IGBT est alors bloqué quelque soit V_{GE}. Lorsque V_{CE} est supérieur à la tension de seuil de la jonction P^+/N^-, il se crée des zones de déplétion dans les jonctions P^+/N^- et N^-/P. Ces jonctions sont polarisées respectivement en direct et en inverse et l'état de l'IGBT est déterminé par la tension V_{GE}. Si cette dernière est inférieure à la tension de seuil $V_{GE\ th}$ du transistor MOS intrinsèque à l'IGBT, l'IGBT est à l'état bloqué. Dans la pratique, la tension V_{GE} appliquée pour maintenir l'IGBT à l'état bloqué est négative. Dans ce

cas, la zone de déplétion de la jonction N^-/P permet majoritairement la tenue en tension de l'IGBT. De plus, comme le substrat N^- est faiblement dopé par rapport au substrat P, la zone de déplétion de la jonction s'étend principalement dans le substrat N^- et la chute de V_{CE} a lieu dans ce même substrat. L'épaisseur de la base N^- d'un IGBT assure alors la tenue en tension de ce dernier dans l'état bloqué.

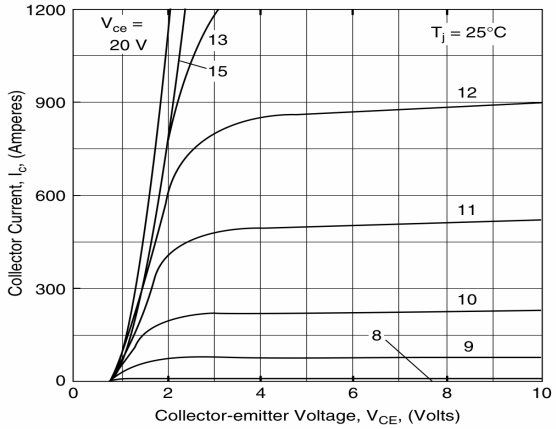


Figure 1.20 : Caractéristiques statiques d'un IGBT $I_C=f(V_{CE})$ (courant collecteur en fonction de la tension de collecteur) pour différentes valeurs de tensions grille-émetteur V_{GE}.

Lorsque V_{GE} est supérieur à la tension de seuil du transistor MOS intrinsèque à l'IGBT, un canal d'électrons est créé dans le substrat P. Ces électrons sont injectés dans le substrat P^+ en passant par la base N^-. Des trous du substrat P^+ sont alors diffusés dans la base N^-. Ceux qui n'ont pas été recombinés dans la base sont injectés dans le substrat P sous l'effet du champ électrique présent dans la jonction N^-/P. L'IGBT est alors à l'état passant et un courant de porteurs circule entre son émetteur et son collecteur. La grande épaisseur de la base N^- entraîne un taux élevé de recombinaisons des trous, ce qui a pour effet de diminuer la chute de tension à l'état passant de l'IGBT et donc ses pertes par conduction. De plus, le taux élevé de recombinaisons induit un faible gain du transistor bipolaire intrinsèque à l'IGBT qui permet de limiter la sensibilité de l'IGBT au phénomène de latch-up [KHANNA03].

1.7.2 Mécanismes pouvant conduire à la destruction d'un IGBT

La destruction d'un IGBT peut être amorcée par différents mécanismes. Nous allons en détailler les deux plus significatifs : le latch-up et l'emballement thermique.

Le latch-up (ou retournement) d'un IGBT est causé par l'activation de son transistor parasite NPN intrinsèque. L'activation de ce transistor entraîne la mise en conduction du transistor PNP de l'IGBT. Dans ce cas, l'injection de porteurs dans la base de l'IGBT n'est plus contrôlée par la tension de grille. Il se produit alors une dissipation excessive de chaleur dans l'IGBT qui cause sa destruction. Les seules façons de stopper le latch-up lors de son activation sont de polariser l'IGBT en inverse ou de désactiver la tension émetteur-collecteur.

Suivant le moment de son activation, un latch-up peut être qualifié de statique ou de dynamique. Le latch-up statique apparaît lorsque l'IGBT est à l'état passant, alors que le latch-up dynamique est activé à la commutation de l'IGBT.

Lorsque l'IGBT est à l'état passant, un courant de trous circule dans la base P vers le collecteur. Ce substrat oppose une résistance au passage du courant (représentée dans la figure 1.19). Une chute de tension apparaît alors dans ce substrat. Lorsque la chute de tension devient supérieure à la tension de seuil de la jonction base-émetteur du transistor NPN parasite, ce dernier entre en conduction et le latch-up statique est activé. Les différentes technologies de grille des IGBTs sont plus ou moins immunes au latch-up statique, comme il a été décrit précédemment.

Le mécanisme du latch-up dynamique est le même que celui du latch-up statique mais avec un courant d'activation inférieur. En effet, lorsque l'IGBT passe de l'état passant à l'état bloqué, la zone de déplétion de la base N de l'IGBT s'élargit en évacuant les charges contenues. Il se produit dans ce cas une augmentation du courant de trous dans la base P, et par conséquent une augmentation de la chute de tension dans cette zone [KHANNA03]. Les différents designs de base d'IGBTs et le type de charge qui leur est imposé influent sur leur sensibilité au latch-up dynamique [KHANNA03]. Ainsi, les structures PT et FS (Punch Through et Field Stop) sont plus sensibles au latch-up dynamique que la structure NPT. Les charges inductives provoquent une surtension collecteur-émetteur lors du passage de l'IGBT à l'état bloqué, rendant ce type de charge plus propice à l'activation d'un latch-up actif qu'une charge résistive [UDREA97].

À l'état bloqué, le champ électrique dans la base d'un IGBT peut être intense. Au-delà d'un certain seuil, ce champ peut entraîner l'accélération de charges qui, en atteignant une énergie suffisante, provoquent une ionisation par impact. Il se produit alors un phénomène appelé avalanche électronique qui a pour effet d'augmenter le courant inverse de l'IGBT et de provoquer sa destruction à cause d'une forte dissipation thermique, appelée emballement thermique [KHATIR07]. De plus, l'augmentation de la température d'un IGBT lors de son passage à l'état bloqué entraîne une augmentation de son courant inverse pouvant diminuer le seuil d'ionisation par impact.

Afin de limiter la sensibilité des IGBTs aux mécanismes de latch-up et d'avalanche électronique tout en optimisant leurs performances, différentes structures d'IGBTs ont été développées. Les principales structures sont décrites ci-après.

1.7.3 Différentes technologies d'IGBT

On distingue deux types de structure d'IGBT suivant le positionnement de leurs électrodes.

Dans la structure latérale, toutes les électrodes de l'IGBT sont sur la face supérieure. Ce type de structure permet une forte intégration et l'adjonction de circuits de commande sur le même substrat que l'IGBT [NARAYANAN04]. Dans la structure verticale, les électrodes sont disposées à la fois sur la face avant et sur la face arrière. Ce type de structure est employé dans les composants discrets. Comme le module étudié dans ce travail n'est constitué que de composants discrets, seule la structure verticale sera décrite ci-après avec les différentes technologies de base et de grille.

1.7.3.1 IGBT Non - Punch Through (NPT)

La principale caractéristique des IGBTs NPT est d'avoir une base N^- profonde afin de tenir de fortes tensions à l'état bloqué. Ce type d'IGBT est fabriqué à partir d'un substrat de silicium de type N faiblement dopé qui deviendra la base N^-, autour duquel sont créés les substrats de collecteur et la base P (voir figure 1.18) [LASKA96]. La géométrie de la structure et le dopage uniforme de la base N^- permettent d'obtenir un profil de champ électrique triangulaire et symétrique lors d'un fonctionnement en blocages direct et inverse, comme le montre la figure 1.21. L'IGBT NPT peut alors être utilisé en direct comme en inverse.

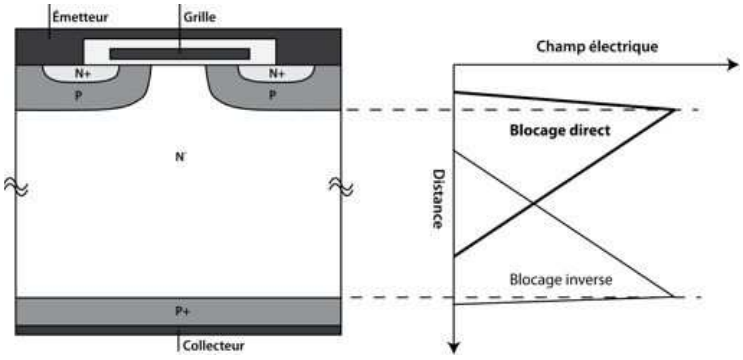


Figure 1.21 : Profil du champ électrique dans un IGBT NPT lors d'un blocage direct et inverse, échelles arbitraires.

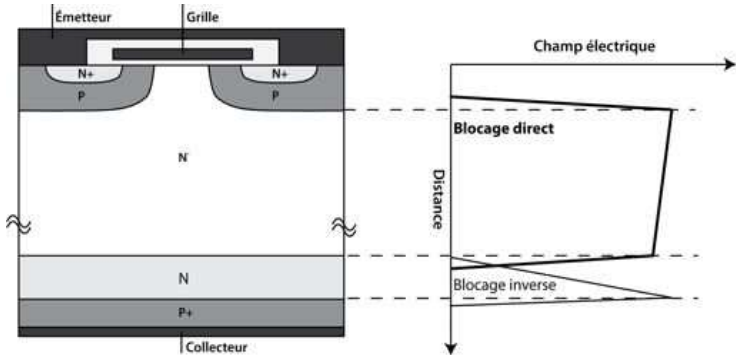
Le gain du transistor bipolaire intrinsèque à l'IGBT NPT est contrôlé par le dopage et l'épaisseur du substrat de collecteur, créé par épitaxie au moment de la fabrication, permettant de ce fait de contrôler sa sensibilité au latch-up.

1.7.3.2 IGBT Punch Through (PT)

Une illustration d'un IGBT PT est donnée dans la figure 1.22(a). Ce type d'IGBT est fabriqué à partir d'un substrat fortement dopé P qui deviendra le substrat P^+. La base N^-, d'une

épaisseur d'une centaine de micro-mètres, est créée par épitaxie [HEFNER87]. La croissance de ce substrat rend le processus de fabrication des IGBTs PT plus coûteux que celui des IGBTs NPT.

La base N^- d'un IGBT PT a une épaisseur inférieure à celle d'un IGBT NPT. Afin de tenir à des tensions de blocage du même calibre que les IGBTs NPT, une couche tampon de type N est créée entre le substrat P^+ et la base N^- des IGBTs PT. Ainsi, le profil du champ électrique lors d'un blocage direct de ce type de composant dépend peu de la profondeur de la base, comme le montre la figure 1.22(b). Les épaisseurs cumulées de la base N^- et de la couche tampon N – relativement faibles – permettent de réduire les pertes par conduction.



(a) (b)

Figure 1.22 : Illustration d'un IGBT PT (a) et profil du champ électrique lors d'un blocage direct et inverse (b), échelles arbitraires.

La couche tampon permet de recombiner une partie des porteurs du collecteur P^+ lors du fonctionnement de l'IGBT PT. Le dopage élevé de cette couche par rapport à la base N^- a pour effet de dégrader les caractéristiques dynamiques de l'IGBT et d'augmenter le gain de son transistor bipolaire intrinsèque, et donc sa sensibilité au latch-up. Il est alors nécessaire d'ajouter des centres recombinants dans la couche tampon, par le biais d'irradiations ou d'ajout d'impuretés, afin de diminuer le gain du transistor bipolaire intrinsèque à l'IGBT PT.

L'efficacité de la recombinaison de porteurs dans la base N^- diminue avec l'augmentation de la température. Les caractéristiques électriques des IGBT PT sont alors très dépendantes de la température. De plus, son coefficient thermique est moins positif que celui des IGBT NPT. La mise en parallèle de cellules élémentaires d'IGBTs PT est donc plus délicate que pour les IGBTs NPT.

L'ajout de la couche tampon rend le profil de champ électrique dissymétrique, diminuant ainsi la tenue en tension en blocage inverse de l'IGBT PT, comme le montre la figure 1.22(b). Cet inconvénient est pallié dans la pratique par l'ajout d'une diode de roue libre à la structure.

1.7.3.3 Le Field Stop IGBT (FS IGBT)

Le FS IGBT, aussi appelé IGBT à champ limité, combine le procédé de fabrication des structures NPT et la topologie des PT avec une couche tampon moins dopée [LASKA00]. Les principaux avantages de ce type de structure sont l'utilisation de substrat de faible épaisseur et le contrôle aisé du gain du transistor bipolaire intrinsèque par le contrôle du dopage du substrat de collecteur.

1.7.3.4 IGBT planar

Un IGBT planar est constitué d'une grille verticale, comme l'illustre la figure 1.23.

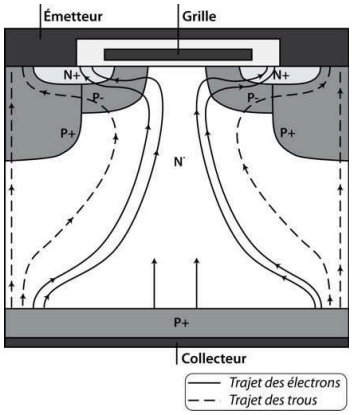


Figure 1.23 : Illustration d'un IGBT planar à l'état passant [KHANNA03].

Lorsqu'un IGBT planar est à l'état passant, la circulation des porteurs du collecteur à l'émetteur se fait en deux dimensions. Le courant d'électrons circule horizontalement sous la grille vers la base N dans le canal d'électrons, puis verticalement vers le collecteur. Une partie du courant de trous circule verticalement du collecteur vers l'émetteur, alors que l'autre partie circule verticalement du collecteur vers la base N, puis horizontalement dans la base P^- vers l'émetteur. Puisque l'IGBT est à l'état passant, la partie des jonctions éloignées de la grille est polarisée en inverse et il existe un champ électrique dû à la zone de déplétion. Cette zone de déplétion, qui est majoritairement située dans la base N, réduit le volume dans lequel circulent verticalement les électrons. Il en résulte une augmentation de la densité d'électrons dans cette zone et donc une augmentation des pertes par conduction de l'IGBT planar. Cet effet est modélisé par un transistor JFET parasite dans le schéma électrique équivalent de l'IGBT planar (voir figure 1.19 page 28) [ARNOULD92]. Il est possible de minimiser l'influence du transistor JFET en augmentant la longueur de grille de l'IGBT et de diminuer ainsi la densité d'électrons circulant verticalement. Ceci se fait au détriment de la concentration de cellules élémentaires d'IGBT sur une même puce et a pour effet de diminuer le calibre en courant de cette dernière. Le trajet des électrons dans l'IGBT planar est tel que la chute de tension engendrée peut entraîner un latch-up.

1.7.3.5 L'IGBT à grille en tranchée

La géométrie de l'IGBT à grille en tranchée, appelé en anglais *Trench IGBT*, est basée sur celle des transistors UMOS dont l'oxyde de grille est en forme de 'U' et a une profondeur d'au moins 5 µm [NARAYANAN04]. Une illustration d'un IGBT à grille en tranchée à l'état passant est donnée figure 1.24.

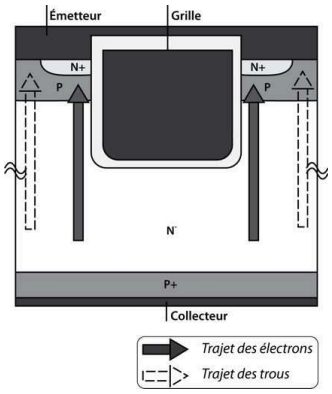


Figure 1.24 : Illustration d'un IGBT à grille en tranchée à l'état passant, [KHANNA03].

La grille en tranchée est arrondie afin de minimiser les champs électriques dans les angles et donc de diminuer les risques de rupture d'oxyde à ces endroits. Lorsque l'IGBT à grille en tranchée est à l'état passant, la circulation des porteurs se fait verticalement. Le trajet des électrons dans un IGBT à grille en tranchée est plus court que dans un IGBT planar, minimisant ainsi sa chute de tension à l'état passant. De plus, la faible chute de tension dans cette zone de l'IGBT assure sa grande immunité au latch-up. Grâce à la présence de la grille en tranchée, les zones de déplétion des jonctions P/N^- ne réduisent pas le volume dans lequel circulent les électrons. Il n'y a donc pas d'effet parasite dû au transistor JFET dans les IGBTs à grille en tranchée, ce qui minimise encore la chute de tension à l'état passant. La disposition verticale de la grille permet d'obtenir une plus grande densité de cellules d'IGBTs à grille en tranchée par rapport aux IGBTs planar pour une surface de silicium donnée. Une puce d'IGBT à grille en tranchée peut avoir une densité de canaux jusqu'à cinq fois supérieure à celle d'une puce d'IGBT planar [KHANNA03].

Il est possible de réduire encore la chute de tension à l'état passant d'un IGBT à grille en tranchée en utilisant des grilles profondes de 8 µm à 10 µm et proches les unes des autres [NARAYANAN04], [KITAGAWA93]. Cette structure, illustrée dans la figure 1.25, est appelée IGBT à injection améliorée ou IEGT (*Injection-Enhanced IGBT*). Les canaux d'électrons créés à l'état passant sont situés le long des grilles, sur toute leur profondeur. Le passage du courant de trous provenant du collecteur doit alors se faire par diffusion dans la zone de la base N^- qui ne contient pas les canaux d'électrons, comme le montre la figure 1.25. Cette diffusion se fait alors difficilement, ce qui favorise la recombinaison des trous dans la base N^- et entraîne une diminution de la chute de tension à l'état passant.

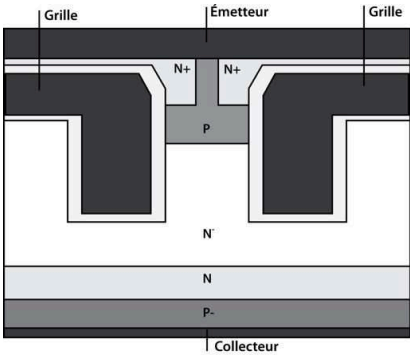


Figure 1.25 : Illustration d'un IGBT à injection améliorée (IEGT).

La géométrie de la grille – c'est à dire sa forme et la distance entre deux grilles – et la mobilité des électrons déterminent l'efficacité du mécanisme d'injection de porteurs dans la base N^-, ce qui rend la fabrication d'une telle structure complexe. De plus, un effet de capacité de grille négative peut apparaître lors du fonctionnement de l'IEGT entraînant une oscillation de sa tension de commande et des instabilités [KHANNA03].

1.7.4 L'environnement immédiat des puces d'IGBTs

Différents types de boîtiers contenant des IGBTs sont disponibles dans le commerce suivant les applications. Les IGBTs peuvent se présenter sous forme de composants discrets pour des applications de faibles puissances, ou sous forme de modules pour des applications de puissances élevées. Les connexions entre les puces d'IGBTs et le circuit extérieur sont réalisées par des fils de “bonding”, qui peuvent être en or ou en aluminium. Afin d'améliorer la dissipation thermique de la puce, son isolation électrique et son étanchéité, le boîtier peut être massif ou rempli d'un gel diélectrique. Cependant, les différentes contraintes subies par l'environnement immédiat de la puce d'IGBT lors de son fonctionnement peuvent entraîner des défaillances de cette dernière, comme il sera montré plus loin.

1.7.4.1 Les composants discrets

Les boîtiers de composants discrets sont disponibles en plastique ou en céramique dans différents formats, tels que les TO-218 ou TO-3. La céramique offre un coefficient d'expansion thermique mieux adapté au silicium et une meilleure conductivité thermique que les boîtiers en plastique. Les boîtiers en céramique sont donc moins sensibles aux cyclages thermiques que les boîtiers en plastique. Cependant, la technique d'encapsulation des puces d'IGBTs avec un boîtier en plastique permet de désactiver, lors de leur fabrication, les fils de bonding défectueux en les déconnectant de la puce par isolation, augmentant ainsi la fiabilité des connexions.

1.7.4.2 Les modules de puissance

Les modules de composants de puissance permettent d'augmenter la capacité en courant en connectant en parallèle plusieurs puces d'IGBTs dans un même boîtier. En effet, les limites des technologies de fabrication ne permettent pas aujourd'hui d'obtenir des puces d'IGBTs d'une surface supérieure à 2 ou 3 cm^2 [KHANNA03]. De plus, la densité de puissance disponible sur de telles surfaces ne permettrait pas à l'IGBT de fonctionner dans sa zone de sureté. La mise en parallèle de plusieurs puces d'IGBTs dans un module est alors nécessaire dans les applications à puissances élevées.

Les modules permettent aussi d'ajouter des fonctionnalités en incluant par exemple des bras complets d'onduleurs (IGBTs et diodes de roue libre) ou des circuits de protections dans un même boîtier. Ceci permet de simplifier les infrastructures et de réduire leurs coûts de fabrication. Une illustration d'un module de puissance est donnée dans la figure 1.26.

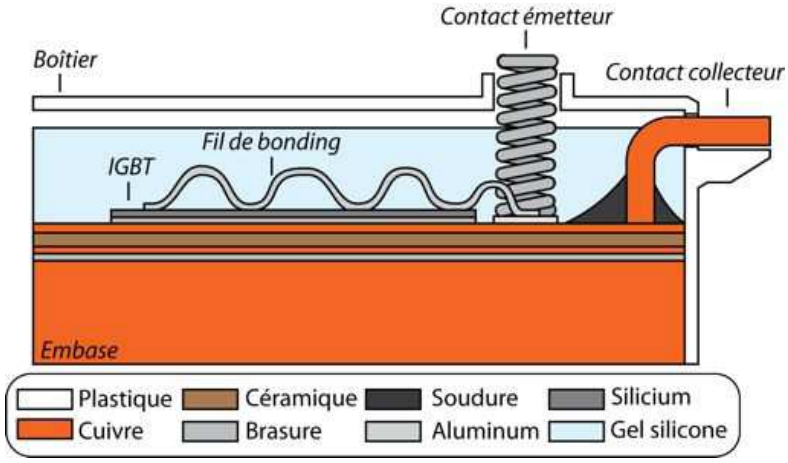


Figure 1.26 : Illustration d'un module de puissance.

Le boîtier d'un module IGBT est généralement rempli d'un gel diélectrique à base de silicone qui renforce l'isolation électrique interne du module et améliore l'étanchéité de la puce afin de retarder la corrosion de ses différentes connexions.

La composition de l'embase des modules de puissance est faite d'un empilement de différents matériaux dans le but d'isoler électriquement les puces du dissipateur thermique et d'assurer un bon écoulement de la chaleur produite. L'isolation électrique se fait généralement par l'utilisation de céramiques, alors que l'écoulement des calories est assuré par du cuivre. L'empilement de ces matériaux peut être fait suivant différentes méthodes. La méthode utilisant un film épais de cuivre (“*Copper Thick Film”,* CTF), qui consiste à souder le cuivre sur de la céramique préalablement revêtue d'une encre conductrice, est particulièrement adaptée à la réalisation de modules contenant à la fois des composants de puissance et des circuits intégrés. La méthode de liaison directe du cuivre (“*Direct Copper Bonding”, DCB*) consiste à créer un sandwich cuivre - céramique - cuivre. Ceci est réalisé en faisant croître

une couche d'oxyde sur la plaque en cuivre pour ensuite créer un contact à haute température. Le DCB ainsi créé possède une forte rigidité diélectrique et une grande conductivité thermique.

Des bondings en aluminium sont connectés en parallèle aux électrodes des puces pour assurer la liaison électrique aux pattes des modules. Une telle disposition des bondings permet d'optimiser la tenue en courant et le flux de chaleur des puces. Les bondings sont soudés aux électrodes par ultra-sons.

Lors de leur utilisation dans des systèmes embarqués, les puces d'IGBT et leur assemblage sont soumis à de fortes contraintes. Dans la section suivante, nous allons nous intéresser à ces contraintes.

1.7.5 Contraintes subies par les IGBTs et leurs impacts

1.7.5.1 Contraintes électriques

Lors du passage de l'état passant à l'état bloqué, les charges contenues dans la base de l'IGBT doivent être évacuées afin de tenir la tension d'alimentation. La quantité d'énergie ainsi libérée est importante et un auto-échauffement de la puce se produit. De plus, les inductances parasites – dues aux différentes connexions de la puce et du circuit – induisent une sur-tension entre le collecteur et l'émetteur et créent donc des champs électriques importants dans l'IGBT [URRESTI07]. Peu après que l'IGBT soit passé à l'état bloqué, la présence du champ électrique conjugué à l'augmentation de température peut induire une augmentation du courant de fuite émetteur-collecteur de l'IGBT.

À l'état bloqué en polarisation directe – c.-à.d. en appliquant une tension de grille négative –, un champ électrique existe dans la zone de déplétion qui s'étend du substrat P à la base N^- d'un IGBT (figure 1.18 p.28). Dans le cas d'un IGBT à grille en tranchée, la zone de déplétion s'étend jusqu'en dessous de la grille. Dans cet état, le champ électrique au voisinage des angles de la grille en tranchée n'est pas uniforme à cause de sa géométrie. Ceci entraîne une diminution de la tension de claquage à l'état bloqué de l'IGBT comparée à celle de la jonction P/N^- seule. L'amélioration de ce paramètre peut être effectuée en arrondissant les angles de la grille [UDREA97] et/ou en dopant le substrat situé au voisinage du fond de la tranchée avec des trous [LEE08].

Les températures de fonctionnement des différents composants dans le domaine des transports sont élevées, ce qui altère le fonctionnement des composants semi-conducteurs de puissance [JOHNSON04]. Par exemple, l'épaisseur de la zone de déplétion d'un IGBT à l'état bloqué diminue avec l'augmentation de sa température. Ceci entraîne une augmentation du

champ électrique dans cette zone et, par conséquent, la tenue en tension à l'état bloqué de l'IGBT diminue [KHANNA03].

Dans le domaine des transports, les contraintes appliquées sur les systèmes sont cycliques et cumulées. En effet, lors des phases d'accélérations et de décélérations d'un véhicule électrique, par exemple, les tensions de commande appliquées sur les composants semi-conducteurs de puissance associées aux densités de courant les traversant induisent une forte contrainte électrique cyclique. La dissipation thermique ainsi engendrée produit un cyclage thermique actif sur les composants de puissance, qui s'ajoute à une température environnante élevée due à la proximité d'autres organes du véhicule [COQUERY01]. De plus, pendant son déplacement, le véhicule produit des vibrations mécaniques qui sont transmises aux organes de ce dernier et qui affectent le fonctionnement des composants de puissance (courant collecteur, tension de seuil, …) [BELMEHDI09], [USUI05]. Le cumul des différentes contraintes subies par les composants semi-conducteurs de puissance peut dégrader leur fonctionnement ou bien même entraîner leur défaillance.

1.7.5.2 Contraintes thermiques

Suivant les applications, les systèmes de conversion d'énergie sont soumis à des environnements plus ou moins sévères et différents. Par exemple, la température de fonctionnement des interrupteurs de puissance des véhicules hybrides peut atteindre 120 °C [CIAPPA05] et influe alors sur les effets des cyclages thermiques qu'ils subissent [SMET08]. Dans le domaine aéronautique, un interrupteur de puissance subit une variation de température cyclique de -55 °C à 200 °C pendant les phases de décollage et d'atterrissage [CIAPPA05].

Les variations de température plus ou moins brusques des composants de puissance peuvent activer des mécanismes de transformations physico-chimiques dont les effets peuvent être néfastes. Les cyclages thermiques, qui se traduisent par une variation cyclique plus ou moins lente de la température du composant, ont pour effet de dilater et de contracter l'assemblage de la puce, créant ainsi des contraintes thermo-mécaniques. Il existe deux types de cyclages thermiques. Ainsi, lorsque les calories provoquant le cyclage thermique des composants de puissance sont produites par ces derniers, le cyclage est dit actif. Lorsque le cyclage thermique est provoqué par des variations de la température environnante du composant, le cyclage est dit passif. Ces différentes contraintes peuvent avoir divers impacts sur le fonctionnement du composant.

Les cyclages thermiques induisent des cisaillements ou des torsions successives des fils de bondings [CIAPPA02]. Ces contraintes entraînent l'augmentation de la résistance de contact du fil de bonding défaillant ou bien même son décollement. Il en résulte une redistribution des

courants dans le module et une augmentation de la chute de tension à l'état passant de l'IGBT. La redistribution des courants dans le module a pour effet d'accentuer la non-homogénéité de la répartition de la température dans ce dernier [PERPINA07]. La figure 1.27 montre la perte de contact entre un fil de bonding et l'IGBT due à un décollement.

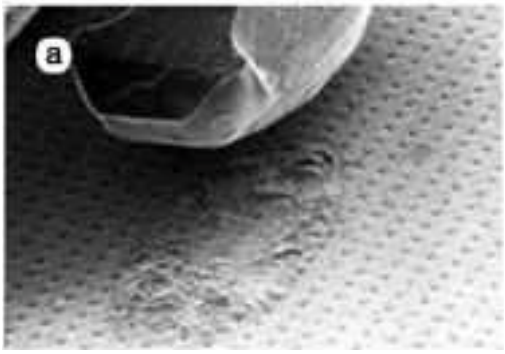


Figure 1.27 : Décollement d'un fil de bonding d'un IGBT [CIAPPA02].

La fissuration des coudes des fils de bonding est due à des cycles de dilatation / compression dont les répercussions sont similaires à celles citées précédemment.

Le phénomène de reconstruction d'aluminium a lieu durant le cyclage thermique de l'IGBT. Il a pour effet de créer une couche d'aluminium sur la métallisation du contact du fil de bonding et donc d'augmenter sa résistivité [CIAPPA02]. Cet effet contribue à une augmentation linéaire de la chute de tension à l'état passant de l'IGBT et à une augmentation de la température de la puce lors de son fonctionnement.

La fissuration du substrat en céramique de l'embase d'un module d'IGBT peut avoir lieu lors de cyclages thermiques sous l'effet de dilatations et de contractions répétées.

Les jonctions de la céramique, des soudures et des contacts d'un module de puissance subissent des variations de températures importantes, ont des coefficients d'expansion thermique différents et représentent les plus grandes surfaces des modules de puissance. Les cyclages thermiques y imposent alors de fortes contraintes mécaniques qui ont pour conséquence de fissurer les soudures et les jonctions de la céramique d'un module [CIAPPA02]. Ces fissurations ont pour effet d'augmenter la résistance thermique du module de puissance et renforcent ainsi l'application de la contrainte thermique.

Les contraintes mécaniques imposées par les cyclages thermiques influent sur les paramètres électriques des IGBTs. Une étude menée par Usui et al. [USUI05], pour laquelle une contrainte mécanique seule a été appliquée à un IGBT à grille en tranchée, montre une variation de ses paramètres statiques. Il a ainsi noté une variation pouvant atteindre ±50 % du courant de fuite à l'état bloqué de l'IGBT étudié et ±5 % de variation de la chute de tension à l'état passant, suivant l'application de la contrainte mécanique. La variation de la chute de

tension à l'état passant est causée par une variation de la mobilité des porteurs du transistor MOS intrinsèque à l'IGBT lors de l'application de la contrainte mécanique.

1.7.5.3 Contraintes radiatives

Lorsqu'un composant est irradié uniformément pendant une certaine durée, il reçoit une dose ionisante qui peut générer des pièges dans l'oxyde des structures MOS ou à l'interface oxyde/semi-conducteur [MA89]. Lorsqu'une particule de forte énergie traverse localement une structure, des porteurs libres sont générés sur sa trajectoire au travers de la structure. Cette dernière est alors soumise à un événement singulier qui peut parasiter le fonctionnement de la structure ou même provoquer sa destruction [MA89]. Une étude réalisée sur des IGBTs planar [BADILA01] a montré que l'augmentation de leurs tensions de seuil et de claquage, ainsi que des ruptures d'oxyde de grille, peuvent être induites lors d'irradiations par des électrons de forte énergie. Bien que l'augmentation de la tension de claquage d'un IGBT accroisse la robustesse de l'IGBT irradié, l'augmentation de sa tension de seuil implique une augmentation de ses pertes par commutation.

1.7.6 Aspects liés à la défaillance des IGBTs

Comme il a été montré ci-avant, l'application de fortes contraintes aux IGBTs peut entraîner leur défaillance, voire leur destruction. Ces défaillances, répercutées sur les systèmes dans lesquels les IGBTs sont employés, conduisent à une diminution de la fiabilité des systèmes électriques. Ces répercussions peuvent être limitées par la mise en place de moyens de protections. Le système fonctionnera alors en mode dégradé si son utilisation ne doit pas être interrompue, ce qui provoquera une augmentation des contraintes sur les composants restants du système et donc une diminution de leur fiabilité.

Une des méthodes employées dans le but de maintenir à un taux optimum la fiabilité des systèmes électriques dans des applications critiques est le remplacement périodique des composants clés. Cette méthode ne garantit cependant pas un niveau de fiabilité maximal du système. En effet, les composants remplacés durant la phase de maintenance peuvent avoir une durée de vie restante importante et leur remplacement n'aura alors pas contribué à maintenir le niveau de fiabilité des systèmes. De plus, certains composants clés peuvent entrer en défaillance avant leur remplacement et diminuer ainsi la fiabilité du système.

Une autre méthode permettant de maintenir le taux de fiabilité optimum d'un système critique consiste à le reconfigurer dès la détection d'une défaillance d'un de ses composants clés par des circuits de diagnostics [LU08]. La reconfiguration permet de maintenir le fonctionnement du système après la détection de la défaillance. Cette méthode impose une

redondance d'une partie des composants clés, augmentant ainsi la complexité et le coût du système. De plus, lors du fonctionnement normal, la partie redondante est soumise au même environnement que les circuits actifs et subit ainsi un cyclage passif pouvant entraîner des dégradations – notamment de l'embase des modules d'IGBT dans le cas d'un cyclage thermique – réduisant ainsi sa fiabilité.

Dans le cas d'applications critiques, afin de maintenir efficacement la fiabilité des systèmes, il est nécessaire d'avoir un ou plusieurs indicateurs de l'état opérationnel des composants clés afin de pouvoir déterminer leur durée de vie restante. Il faut pour cela pouvoir détecter des phénomènes précurseurs à la défaillance des composants. L'estimation de la durée de vie restante d'un composant est généralement effectuée à l'aide de modèles de vieillissements. Le développement de ces modèles permet d'extraire des phénomènes précurseurs de la défaillance qui peuvent être mesurables (variation de tension de seuil, de courant de fuite de grille, …).

Dans le cas de systèmes soumis à des contraintes de natures différentes, plusieurs mécanismes de défaillance peuvent apparaître. Afin d'utiliser efficacement des modèles de vieillissement dans ce type de systèmes, il est nécessaire de répertorier les modes de défaillance et d'extraire ceux prédominants [UCKUN08], [PATIL08]. Les résultats d'une analyse des modes de défaillance et de leurs mécanismes effectuée sur les puces d'IGBTs proposés dans la référence [PATIL08] mettent en évidence l'importance de forts champs électriques, de fortes densités de courant et de températures élevées. Des tests de vieillissements visant à appliquer les contraintes qui induisent les modes de défaillance potentiels dominants sont par la suite effectués afin de tenter d'identifier des phénomènes mesurables précurseurs à la défaillance.

L'étude de vieillissement d'un composant par l'application d'une contrainte spécifique peut se faire par retour d'expérience sur le terrain ou bien en laboratoire en reproduisant son fonctionnement dans les conditions réelles d'utilisation (application d'une température ambiante ou d'un champ électrique spécifique, environnement radiatif, …). Cependant, la durée de l'étude engagée peut être longue et son coût important. Dans ce cas, il devient judicieux d'effectuer des vieillissements accélérés des composants étudiés en accentuant les contraintes appliquées.

Plusieurs études visant à appliquer un vieillissement accéléré à des composants semi-conducteurs de puissance ont mis en évidence la variation de paramètres électriques pouvant être reliés à un vieillissement éventuel de leur oxyde de grille. Des contraintes thermiques, électriques, ou une combinaison des deux, ont été appliquées lors de ces études.

Il a été montré [MAIGA05] que l'exposition d'un IGBT à grille en tranchée à une température de 140° C pour différentes tensions de polarisations contenues dans son aire de sécurité entraînait une variation de ses paramètres électriques telles que la tension de seuil, la chute de tension à l'état passant, l'augmentation des durées et des délais de commutations et l'augmentation des pertes par commutation. Il a été suggéré que l'injection de charges dans l'oxyde et à l'interface oxyde-semi-conducteur ainsi que la diminution de porteurs dans la base N^- de l'IGBT – favorisée par la température élevée – étaient une cause possible de ces variations. Des effets similaires ont été notés lors de l'application d'un courant continu modéré entre l'émetteur et le collecteur d'un IGBT planar (5 A) afin d'élever sa température de fonctionnement [MAOUAD00]. De plus, dans une étude présentée par Patil *et al.* [PATIL09], il a été montré que l'exposition d'un IGBT planar à une température de 340° C alors que les signaux électriques appliqués faisaient partie de son aire de sécurité – tensions de grille périodiques d'amplitude 8 V, de fréquence 1 kHz et de rapport cyclique 40%, et une tension émetteur-collecteur de 4 V – jusqu'à la détection d'un latch-up de ce dernier, entraînait, entre autres, la création de pièges d'oxydes détectée par une variation de la tension de seuil du composant et aussi par des relevés de capacité dynamique.

Il est aujourd'hui bien connu que l'application de contraintes électriques à des composants semi-conducteurs entraîne des phénomènes d'injection de charges dans leur oxyde qui dépendent de plusieurs paramètres, tels que la géométrie de la structure ou bien de la forme du signal électrique, de son amplitude ou de sa période.

La dépendance de la géométrie de l'oxyde de grille dans les phénomènes d'injection de charges à été montrée dans [USUI02] pour une structure MOS à grille en tranchée d'une épaisseur de 100 nm. Ainsi, il a été conclu que, lors de l'application d'un champ électrique continu d'environ $6\ MV \cdot cm^{-1}$, l'injection de charges a premièrement eu lieu dans les angles de la grille en tranchée – le champ électrique dans ces zones étant le plus important – puis uniformément dans l'oxyde lorsque le champ électrique dans les angles a diminué sous l'effet de l'injection de charges.

L'application d'un champ électrique continu à un composant semi-conducteur de puissance peut activer un phénomène d'injection de charges dépendant de la température [MAIGA05], [MAOUAD00], [PATIL09]. Au delà d'une valeur seuil, l'application d'un champ électrique continu à un semi-conducteur de puissance peut donner lieu à un phénomène d'ionisation par impact, entraînant une dégradation de son oxyde de grille. Cette valeur seuil dépend de la température ambiante et de l'épaisseur de l'oxyde et de sa géométrie. Elle est par exemple comprise entre 7 et 8 MV/cm pour un oxyde de géométrie plane d'une épaisseur de 150 nm (rencontrée dans les composants semi-conducteurs de puissance) [SCHLWALK01] alors qu'elle

est d'environ 15 MV/cm pour une épaisseur d'oxyde de 10 nm (composants de la microélectronique). Il a été montré [ALEKSIC08] que l'application de tels champs électriques à température ambiante à des structures de puissance, comme des transistors MOSFET, générait des charges d'oxyde et d'interface.

Bien que l'application de contraintes continues sur les composants semi-conducteurs de puissance permette de mieux étudier les mécanismes de dégradations, ces dernières ne sont pas forcément représentatives des contraintes subies par les composants dans leurs applications. En effet, les composants semi-conducteurs de puissance sont généralement utilisés en commutation. Par ailleurs, il a été observé que l'application de tensions cycliques comprises entre 0 V et 6,8 V et 0 V et -7 V à différentes fréquences sur des structures MOS d'épaisseurs d'oxyde d'environ 6 nm (soit environ 12 MV/cm) à température ambiante [CESTER02] induisait des courants de fuite de grille dont la valeur diminuait avec l'augmentation de la fréquence. Les valeurs de ces courants de fuite de grille étaient inférieures à celles induites par l'application de tensions continues. Il a été suggéré que la diminution de ce courant était causée par la réduction de l'injection de porteurs au centre de l'oxyde. Bien que des signaux périodiques aient été appliqués à des composants semi-conducteurs de puissance dans des campagnes de vieillissements accélérés [PATIL09], la température très élevée a pu engendrer ou bien précipiter des mécanismes de vieillissement qui n'apparaîtraient pas à des températures de fonctionnement réelles.

Une analyse des modes de défaillance et de leurs mécanismes sur les IGBTs a été menée dans [PATIL08]; le tableau 1.2 résumant les résultats obtenus est donné ci-dessous.

Tableau 1.2 : Exemple de synopsis des modes de défaillance et de leurs mécanismes sur les IGBTs [PATIL08].

Localisation potentielle de la défaillance	**Modes potentiels de défaillance**	**Causes potentielles de défaillance**	**Mécanismes potentiels de défaillance**
Oxyde	Court-circuit, perte du contrôle de la commande de grille, augmentation du courant de fuite	Température élevée, champ électrique élevé, surtension	Rupture diélectrique en fonction du temps (TDDB)
Oxyde, Interface oxyde-semi-conducteur	Courant de fuite élevé	Surtension, fortes densités de courant	Électrons chauds
Composant	Perte du contrôle de la commande de grille, destruction du composant	Champ électrique élevé, surtension, dose ionisante	Latch-up

Comme l'indique le tableau 1.2 et les différentes études citées dans cette section, une grande partie des tests de vieillissement accélérés qui avaient pour effet de dégrader les paramètres électriques des semi-conducteurs de puissances sont susceptibles d'être corrélés à une injection de charges dans leurs oxydes de grille. Ces phénomènes d'injections et de pié-

geage tendent à montrer que l'état l'oxyde de grille des semi-conducteurs de puissance évoluent lors de leur fonctionnement.

Le GEM a développé et conçu un banc de vieillissement accéléré permettant d'imposer des cyclages thermiques actifs à des modules d'IGBT, suivants des profils de missions divers, avec des contraintes électriques et thermiques similaires à celles rencontrées dans le domaine de la traction [ELGHAZOU06]. Une description de ce banc de vieillissement accéléré est donnée dans le chapitre 3. Lors de l'application de protocoles de vieillissements sévères, l'amorce de la défaillance d'un des IGBTs du module vieillis ne peut être détecté par le suivi de paramètres électriques (tension collecteur-émetteur, courants de fuite de grille et collecteur-émetteur) et thermiques (résistance thermique, …) habituels [SMET08].

Le suivi de l'état de l'oxyde de grille en tant que paramètre à relier à l'état opérationnel des composants semi-conducteurs de puissance semble ainsi une voie prometteuse à explorer afin d'obtenir des indicateurs de l'état opérationnel du module. C'est la voie que nous allons explorer dans ce travail.

1.8 Conclusion

Dans ce chapitre, une description des IGBTs ainsi que des entités élémentaires les constituant a été présentée. Les différentes contraintes que subissent les IGBTs et leurs effets sur la fiabilité de ces composants ont ensuite été introduits.

Une étude bibliographique réalisée dans ce chapitre a montré que la majorité des tests de vieillissements accélérés entraînaient une détérioration des paramètres électriques des IGBTs et sont susceptibles d'être liés à une injection de charges dans leur oxyde de grille.

Les prochains chapitres de cette étude concernent l'étude des oxydes de grille de capacités MOS et d'IGBTs à grille en tranchée par le biais de méthodes de caractérisation :la méthode Capacité-Tension (couramment employée dans la micro-électronique) et la Méthode de l'Onde Thermique (développée au sein du GEM).

- Chapitre 2 -
Techniques de mesures utilisées. Améliorations théoriques et expérimentales

2.1 Aspects théoriques

2.1.1 La méthode Capacité-Tension

La présence de charges dans l'oxyde de grille et/ou à l'interface oxyde-semi-conducteur d'une structure MOS peut causer sa défaillance. La méthode Capacité-Tension – aussi notée C(V) – consiste à caractériser les défauts présents dans une structure MOS à partir du suivi de l'évolution de sa capacité dynamique, qui représente la variation de charges dans le semi-conducteur de cette-dernière en fonction de la tension appliquée. Il est ainsi possible, par le biais de différents traitements, de suivre l'évolution des défauts présents dans une structure MOS lors de son vieillissement. Le principe de la méthode capacité-tension ainsi que son application pour la caractérisation de capacités MOS sont décrits dans cette section.

2.1.1.1 Principe

Une capacité MOS idéale peut être considérée comme un ensemble de deux capacités mises en série : l'une, de valeur fixe, correspondant à l'oxyde (notée C_{ox}), l'autre, variable, formée par la charge d'espace qui apparaît dans le semi-conducteur sous l'effet de la tension appliquée à la structure (notée C_S). L'illustration d'une capacité MOS est donnée figure 2.1 avec V_G la tension appliquée à la grille et V_{ox} et ψ_S respectivement la chute de tension sur l'oxyde et sur le substrat.

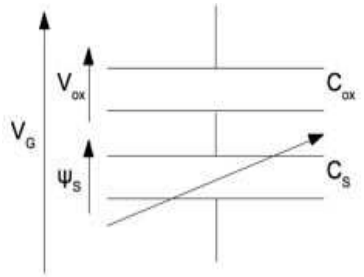


Figure 2.1 : Schéma électrique équivalent de la capacité MOS idéale.

La capacité de l'oxyde est constante quelle que soit la tension appliquée à la structure. Sa valeur en régime dynamique est donc la même qu'en régime statique. La valeur de la capacité du substrat est fixée par la quantité de charges présentes à sa surface. Les expressions de la capacité de l'oxyde et du substrat sont données dans l'équation 2.1.

$$C_{ox} = \frac{-\delta Q_S(\psi_S)}{\delta V_{ox}} = S\frac{\epsilon_{ox}}{t_{ox}} \quad ; \quad C_S(\psi_S) = \frac{\delta Q_S(\psi_S)}{\delta \psi_S} \tag{2.1}$$

où S est la surface de l'électrode de grille de la capacité MOS, $Q_S(\psi_S)$ la charge du substrat (équation 1.14 p.15) et la constante diélectrique et l'épaisseur de l'oxyde sont notées respectivement ϵ_{ox} et t_{ox}.

Une simulation de courbe $C(V_G)$ d'une capacité MOS idéale, calculée à partir des expressions 1.16 (p.17) et 2.1 pour une capacité MOS idéale à substrat de type P ($N_a = 10^{15}\ cm^{-3}$, capacité d'oxyde 5,4 nF, différence des travaux de sortie métal-semi-conducteur ϕ_{ms} *-0.9 V*, et surface de l'électrode de grille 0,19 cm^2) est donnée dans la figure 2.2.

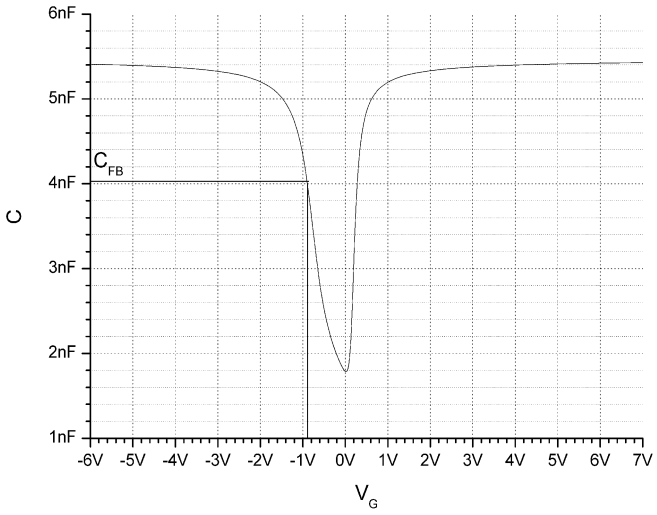


Figure 2.2 : Simulation de la courbe $C(V_G)$ d'une capacité MOS idéale à substrat de type P, $N_a = 10^{15}\ cm^{-3}$, $C_{ox} = 5,4\ nF$, $\phi_{ms} = -0.9\ V$.

En régime d'accumulation ($V_G < V_{FB}$), les porteurs majoritaires du substrat sont attirés vers l'interface oxyde-semi-conducteur. Lorsque $V_G << V_{FB}$, la densité de porteurs majoritaires à la surface du substrat est très supérieure à la densité d'impuretés. La capacité dynamique du substrat est alors très supérieure à C_{ox}. La valeur de la capacité totale mesurée tend donc vers celle de l'oxyde. Lors de l'augmentation de V_G, la densité de porteurs majoritaires diminue. La capacité du substrat diminue alors, ainsi que celle de la capacité totale.

Lorsque $V_G = V_{FB}$, la capacité de bandes plates calculée à l'aide de l'expression 1.20 (p.18) est $C_{FB} = 4\ nF$. La structure simulée étant parfaite, la tension de bandes plates V_{FB} correspondante est égale à ϕ_{ms}.

À partir de $V_G > V_{FB}$, les porteurs majoritaires présents à la surface du substrat sont ionisés progressivement et l'épaisseur de la zone de déplétion augmente, provoquant la diminution de $C_S(\psi_S)$ et par conséquent celle de $C(V_G)$ dans le régime de déplétion.

Lorsque la capacité entre dans le régime d'inversion, la densité de porteurs minoritaires augmente. $C_S(\psi_S)$ augmente alors, tout comme $C(V_G)$. En régime de forte inversion, la densité

de porteurs minoritaires est telle que $C_S(\psi_S) >> C_{ox}$. La capacité totale mesurée tend alors vers C_{ox}.

Dans la pratique, la capacité dynamique d'une structure MOS est mesurée en superposant un signal alternatif à sa tension de polarisation, ce qui induit une légère variation de la charge attirée (ou repoussée) à la surface du substrat par la tension de polarisation. L'amplitude et la fréquence du signal alternatif sont tels que le temps de réponse des porteurs du substrat reste inférieur à la période du signal alternatif dans tous les régimes de polarisation de la structure. Ceci permet à l'échantillon de rester en régime permanent.

2.1.1.2 Influence de la fréquence du signal alternatif sur la mesure $C(V_G)$

Lorsque la fréquence du signal alternatif est élevée, le temps de réponse des porteurs du substrat peut ne plus être négligeable. La structure étudiée n'est alors plus en régime permanent et les porteurs pour lesquels le temps de réponse n'est plus négligeable ne participent plus à la mesure de capacité dynamique $C(V_G)$. Les effets de ce comportement sont exposés dans les sections suivantes.

Temps de réponse des porteurs majoritaires

Par leurs concentrations différentes, les porteurs minoritaires et majoritaires d'un substrat ont des temps de réponse différents. Dans les régimes d'accumulation et de déplétion des structures MOS, la densité de porteurs majoritaires domine celle des porteurs minoritaires. Les porteurs majoritaires peuvent suivre les fluctuations du signal alternatif si le temps de relaxation diélectrique du silicium τ_D est très inférieur à la période du signal alternatif $1/\omega_{ac}$ [NICOLLIAN03], soit pour un substrat de type P :

$$\frac{1}{\omega_{ac}} \gg \tau_D \quad ; \quad \tau_D = \frac{\epsilon_S}{q\,\mu_p\,N_a} \quad ; \quad \omega_{ac} = 2\pi f_r \tag{2.2}$$

avec μ_p, la mobilité des trous dans le silicium et ϵ_S la constante diélectrique du silicium.

La fréquence maximale typique f_r utilisée pour des mesures C(V) est de 1 MHz, soit $(1/\omega_{ac} \approx 0{,}6 \cdot 10^{-6}\,s)$. Pour une concentration de dopants $N_a = 10^{15}\ cm^{-3}$, τ_D est de l'ordre de 10^{-9}s. Les régimes d'accumulation et de déplétion des structures MOS à substrat de type P ne sont donc pas influencés par les fréquences des signaux alternatifs généralement employées pour les mesures C(V). Il en est de même pour les structures MOS à substrat de type N.

Temps de réponse des porteurs minoritaires

En régime d'inversion, la densité de porteurs minoritaires à la surface du substrat domine la densité de porteurs majoritaires. Le temps de réponse τ_R des porteurs minoritaires d'un

substrat en régime de forte inversion est compris entre 10ms et 1s à température ambiante [NICOLLIAN03].

Lors d'une mesure C(V), la tension de polarisation varie lentement. Lorsque la structure étudiée est en régime de forte inversion, la densité de porteurs ionisés varie avec la racine carrée de la tension de polarisation, alors que la densité de porteurs minoritaires varie exponentiellement. Lorsque la fréquence du signal alternatif est supérieure à $1/\tau_R$, les porteurs minoritaires présents à la surface du substrat ne participent pas à la mesure de la capacité dynamique. Cependant, afin de conserver la neutralité du substrat pendant la mesure, les porteurs ionisés répondent au signal alternatif. Comme leur densité varie très peu avec la tension de polarisation, la capacité mesurée est constante dans les régimes d'inversion et de forte inversion. De plus, dans ces régimes, l'épaisseur de la zone de déplétion est maximale. La capacité totale mesurée est alors minimale. Lorsque la capacité totale mesurée en régime d'inversion est minimale et constante, la mesure est dite haute fréquence (voir figure 2.3).

Le temps de réponse des porteurs minoritaires d'un substrat dépend de différents mécanismes [NICOLLIAN03]. À température ambiante, le mécanisme dominant est celui de la génération/recombinaison de porteurs minoritaires dans la zone de déplétion. Avec l'augmentation de la température, le mécanisme devenant prépondérant est celui de la diffusion de porteurs minoritaires dans la région quasi neutre du substrat depuis le contact de face arrière de l'échantillon. Si une zone de forte inversion est présente dans le substrat de la structure MOS (cas des transistors MOS), cette dernière peut générer des porteurs minoritaires quelle que soit la température.

2.1.1.3 Expression de la capacité haute fréquence en régime d'inversion

Bien que l'épaisseur de la couche d'inversion du substrat d'une capacité MOS varie avec les différents cycles du signal alternatif, la quantité de porteurs minoritaires présents à sa surface ne varie pas. Une formule approximant $C_S(\psi_S)$ avec une erreur maximale de 1,5% par rapport à l'expression exacte [NICOLLIAN03] utilise deux expressions de $C_S(\psi_S)$. La première, dépendante de ψ_S, est utilisée du régime d'accumulation jusqu'à une partie du régime de faible inversion. La seconde, indépendante de ψ_S, est égale à la dernière valeur calculée de $C_S(\psi_S)$. Ces deux expressions sont données ci-après pour une capacité MOS idéale à substrat de type P.

$$\begin{aligned} C_S(\psi_S) &= sign\left(q\frac{\psi_S}{kT}\right)2^{-1/2}\,S\,C_{FBS}\left[1-e^{-q\frac{\psi_S}{kT}}\right]\left[q\frac{\psi_S}{kT}-1+e^{-q\frac{\psi_S}{kT}}\right]^{-1/2} \quad ; \quad \psi_S<\psi_m \\ C_S(\psi_S) &= C_S(\psi_m); \qquad\qquad ; \quad \psi_S>\psi_m \end{aligned} \tag{2.3}$$

avec

$$\psi_m = -2{,}1 \ln\left(\frac{N_a}{n_i}\right)\frac{kT}{q} + 1{,}33. \tag{2.4}$$

Une courbe $C(V_G)$ haute fréquence d'une capacité MOS idéale à substrat de type P, calculée à partir des expressions 1.16 (p.17), 2.3 et 2.4 – avec les mêmes caractéristiques que pour le tracé de la courbe $C(V_G)$ basse fréquence – est donnée dans la figure 2.3.

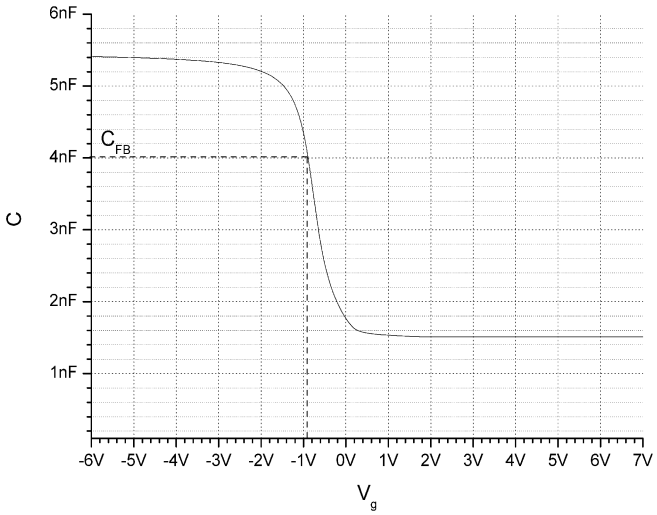


Figure 2.3 : Simulation de la courbe $C(V_G)$ haute fréquence d'une capacité MOS idéale à substrat de type P. Mêmes caractéristiques que pour la figure 2.2.

2.1.1.4 Influence des charges dans l'oxyde sur les mesures C(V)

La présence de charges dans une structure MOS influe sur la quantité de charges présente dans le substrat. Les défauts présents dans la structure ont différentes influences sur les mesures C(V), suivant leur nature.

Influence des charges d'oxyde Q_o sur les mesures C(V)

Les charges d'oxyde Q_o correspondent ici aux charges fixes d'oxyde et aux charges piégées dans l'oxyde. La densité de charges d'oxyde présentes dans une capacité MOS induit une densité de charges d'influence dans son substrat qui est indépendante de la tension appliquée. Dans ce cas, l'écriture de la chute de tension dans l'oxyde V_{ox} devient :

$$V_{ox} = -\frac{Q_S(\psi_S) + Q_o}{C_{ox}} \tag{2.5}$$

avec Q_o la densité de charges d'oxyde. L'écriture de V_G devient alors :

$$V_G = -\frac{Q_S(\psi_S) + Q_o}{C_{ox}} + \psi_S + \phi_{ms} \tag{2.6}$$

Le relevé $C(V_G)$ d'une capacité MOS contenant des pièges d'oxyde a une allure identique à celle d'une capacité MOS idéale, mais est décalé de $-Q_o/C_{ox}$ sur l'axe des tensions. Le plus souvent, les charges d'oxyde sont positives. Le relevé $C(V_G)$ d'une capacité MOS contenant

des charges d'oxyde sera alors déplacé vers les tensions négatives, comme le montre la figure 2.4.

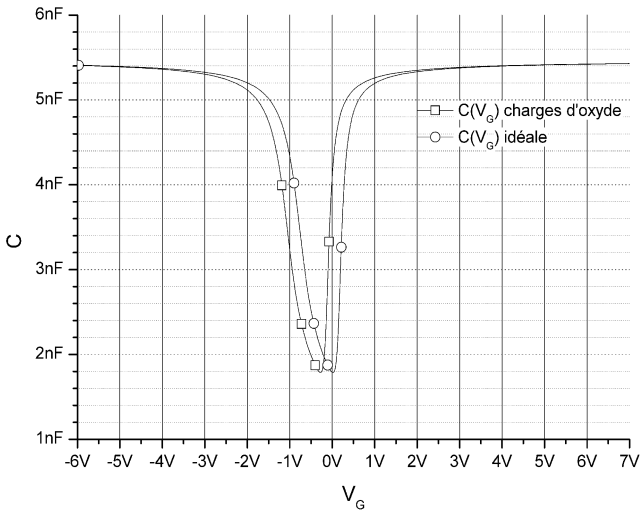


Figure 2.4 : Simulation d'une courbe $C(V_G)$ d'une capacité MOS idéale à substrat de type P et contenant des charges d'oxyde positives ($Q_o = 1{,}6 \cdot 10^{-9}$ C). Mêmes paramètres que pour la figure 2.2.

Lorsque les charges d'oxyde sont positives, la tension de bandes plates de la capacité MOS devient, d'après l'équation 2.6 :

$$V_{FB} = \phi_{ms} - \frac{Q_o}{C_{ox}}. \tag{2.7}$$

Influence des charges d'interface Q_{int} sur les mesures C(V)

On rappelle que la densité de charges d'interface Q_{int} varie avec la tension de polarisation de la structure. Comme les charges d'interface sont localisées à proximité du substrat, l'expression de V_{ox} devient :

$$V_{ox} = -\frac{Q_S(\psi_S) + Q_{int}(\psi_S)}{C_{ox}} \tag{2.8}$$

avec $V_{ox} = V_G - \phi_{ms} - \psi_S$.

Afin d'évaluer l'influence des charges d'interface sur les mesures C(V), on considère une faible variation de la tension de polarisation dV_G dans l'équation 2.8 qui entraîne à son tour une faible variation de la courbure des bandes $d\psi_S$.

$$\begin{aligned} \frac{C_{ox}}{dV_G}\left[V_G - \phi_{ms} - \psi_S\right] &= \frac{1}{dV_G}\left[-Q_S(\psi_S) - Q_{int}(\psi_S)\right] \\ \Rightarrow \quad C_{ox}\left[1 - 0 - \frac{d\psi_S}{dV_G}\right] &= \frac{d\psi_S}{dV_G}\left[-\frac{dQ_S(\psi_S)}{d\psi_S} - \frac{dQ_{int}(\psi_S)}{d\psi_S}\right] \\ \Rightarrow \quad C_{ox}\,dV_G &= \left[C_{ox} + C_S(\psi_S) + C_{int}(\psi_S)\right]d\psi_S. \end{aligned} \tag{2.9}$$

Il est ainsi notable que, pour une même variation de la tension de polarisation, la variation de courbure des bandes du substrat est plus importante dans le cas d'une capacité MOS

idéale ($C_{int}(\psi_S) = 0\ F$) que dans le cas d'une capacité MOS contenant des pièges d'interface ($C_{int}(\psi_S) \neq 0\ F$). La variation de la densité de charges à la surface du substrat est alors plus importante pour une capacité MOS idéale que pour une capacité MOS contenant des pièges d'interface. Ceci entraîne une "dilatation" de la courbe $C(V_G)$, comme illustré dans la figure 2.5.

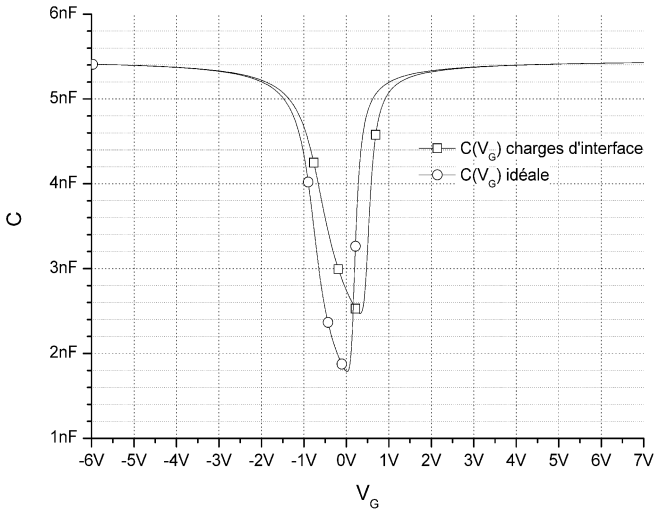


Figure 2.5 : Simulation d'une courbe $C(V_G)$ d'une capacité MOS idéale et contenant des charges d'interface. Mêmes paramètres que pour la figure 2.2.

Schéma électrique équivalent d'une capacité MOS contenant des pièges d'interface

L'expression de la capacité totale basse fréquence d'une capacité MOS contenant des charges d'interface est :

$$\begin{aligned} C(V_G) &= -\frac{d\left[Q_S(\psi_S)+Q_{int}(\psi_S)\right]}{dV_G} = -\frac{d\left[Q_S(\psi_S)+Q_{int}(\psi_S)\right]}{d\psi_S}\frac{d\psi_S}{dV_G} \\ &= \left[C_S(\psi_S)+C_{int}(\psi_S)\right]\frac{d\psi_S}{dV_G}. \end{aligned} \tag{2.10}$$

Soit, d'après les équations 2.6 et 2.9 :

$$C(V_G)=\frac{\left[C_S(V_G)+C_{int}(V_G)\right]C_{ox}}{C_S(V_G)+C_{int}(V_G)+C_{ox}} \tag{2.11}$$

Une capacité MOS contenant des charges d'interface peut donc être assimilée, d'après l'équation 2.11, au schéma figure 2.6.

Le temps de réponse des pièges d'interface peut être supérieur à la période de la composante alternative de V_G. La capacité d'interface mesurée diminue alors avec l'augmentation de la fréquence du signal alternatif. Cependant, lors de caractérisations, comme la densité de pièges d'interface évolue avec la variation de la tension de polarisation, la dilatation de la courbe relevée persiste.

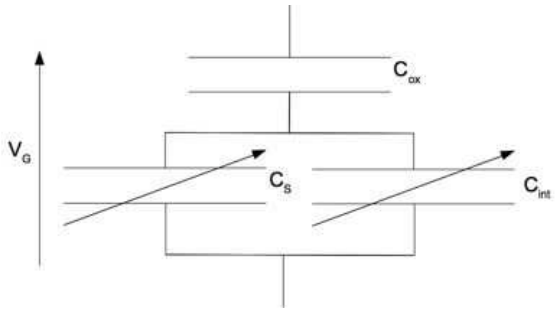


Figure 2.6 : Schéma électrique équivalent d'une capacité MOS contenant des pièges d'interface.

2.1.1.5 Caractérisation d'une capacité MOS avec la méthode C(V)

Détermination de la densité de pièges d'interface

Plusieurs méthodes ont été développées afin de déterminer la densité de pièges d'interface des capacités MOS réelles en utilisant des mesures C(V). Ces méthodes sont basées sur la détermination de $C_{int}(\psi_S)$. Une fois cette capacité déterminée, il est possible de calculer la densité de pièges d'interface avec l'expression suivante [NICOLLIAN03] :

$$C_{int}(\psi_S)=q\,D_{int}(\phi_B+\psi_S) \tag{2.12}$$

où $D_{\text{int}}(\phi_B+\psi_S)$ est la densité de pièges d'interface et $\phi_B=-\frac{kT}{q}\ln\left(\frac{N_a}{n_i}\right)$ le potentiel de substrat pour un semi-conducteur de type P. Les méthodes les plus employées pour la détermination de $D_{\text{int}}(\phi_B+\psi_S)$ utilisent des mesures C(V) haute fréquence, basse fréquence ou une combinaison des deux .

Lors de l'utilisation des mesures C(V) haute fréquence, la période du signal alternatif doit être plus petite que le temps de réponse des pièges d'interface, ce qui implique l'utilisation d'un signal alternatif d'une fréquence supérieure à 100 MHz. L'application d'une telle fréquence est difficile dans la pratique mais l'utilisation de fréquences élevées inférieures à 100 MHz – typiquement 1 MHz – induirait des erreurs dans la détermination de $D_{\text{int}}(\phi_B+\psi_S)$; c'est pourquoi, seule la méthode utilisant des mesures C(V) basse fréquence est décrite ici.

Méthode C(V) basse fréquence

La période du signal alternatif utilisé est supérieure au temps de réponse des pièges d'interface. À partir de l'équation 2.11, il est possible de déterminer $C_{int}(\psi_S)$, soit :

$$C_{int}(V_G)=\left[\frac{1}{C_{BF}(V_G)}-\frac{1}{C_{ox}}\right]^{-1}-C_S(V_G). \tag{2.13}$$

C_{ox} peut être déterminée à partir du régime de forte accumulation lors de la mesure de la capacité basse fréquence $C_{BF}(V_G)$. $C_S(V_G)$ peut être calculée en deux étapes, dont la première consiste à calculer $C_S(\psi_S)$ à partir de l'équation 2.1, si le dopage du substrat considéré est uniforme. La seconde étape consiste à déterminer $\psi_S(V_G)$ à partir de l'expression :

$$\psi_S = \psi_{S0} + \int_{V_{G0}}^{V_G} \left[1 - \frac{C_{BF}(V_G)}{C_{ox}} \right] dV_G \qquad (2.14)$$

avec ψ_{S0} la courbure des bandes correspondant à V_{G0} (tension quelconque appliquée à la grille de la capacité MOS).

L'erreur dans la détermination de ψ_{S0} doit être minimisée. Ceci peut être effectué en choisissant V_{G0} dans un régime de forte accumulation, où la variation correspondante de ψ_{S0} est faible. Si V_{G0} est choisie telle que $V_{G0}=V_{FB}$, $\psi_{S0}=0$ *V* pour un dopage uniforme du substrat. Dans ce cas, l'intégration est faite de V_{FB} au régime de forte inversion, puis de V_{FB} au régime de forte accumulation.

Problèmes rencontrés dans le calcul de $D_{int}(\Phi_B+\Psi_S)$

Cas d'un dopage non-uniforme

Le dopage du substrat d'une structure MOS réelle n'est pas uniforme. L'erreur résultant de la non-uniformité du dopage du substrat dans le calcul de $C_S(V_G)$ induit une erreur dans le calcul de $D_{int}(\Phi_B+\Psi_S)$, qui peut être de l'ordre de grandeur de $D_{int}(\Phi_B+\Psi_S)$, et qui croît avec l'augmentation du dopage du substrat. L'obtention du profil de dopage d'une capacité MOS à partir de mesures C(V) est complexe. Il est néanmoins possible d'obtenir une valeur moyenne du profil de dopage du substrat à partir de la mesure des valeurs minimale et maximale de la capacité haute fréquence de la structure [NICOLLIAN03]. Le calcul de $C_S(V_G)$ à partir de cette valeur moyenne est ensuite effectué en considérant le dopage du substrat comme uniforme, ce qui permet de minimiser l'erreur lors du calcul de $D_{\text{int}}(\phi_B+\psi_S)$.

Problèmes rencontrés dans la détermination de $\psi_S(V_G)$

Les inexactitudes pouvant apparaître lors de la détermination de ψ_{S0}, utilisé dans l'équation 2.14, entraînent un déplacement de la courbe $\psi_S(V_G)$ suivant l'axe des ordonnées. Ce déplacement induit un décalage suivant l'axe des abscisses de la courbe $C_S(V_G)$ obtenue à partir du calcul de $C_S(\psi_S)$, entraînant à son tour une erreur lors du calcul de $D_{\text{int}}(\phi_B+\psi_S)$. Cette erreur est illustrée dans la figure 2.7 par la simulation du calcul de $D_{\text{int}}(\phi_B+\psi_S)$, où $D_{\text{int}}(\phi_B+\psi_S)$ a été imposé. Les courbes de $D_{\text{int}}(\phi_B+\psi_S \pm 0{,}02)$ ont été également calculées en imposant une erreur de ±20 mV à ψ_S dans le calcul de $C_S(\psi_S)$. Comme le montre la figure 2.7, des variations de la densité de pièges d'interface d'un ordre de grandeur peuvent être atteintes avec une erreur de seulement ±20 mV sur ψ_S.

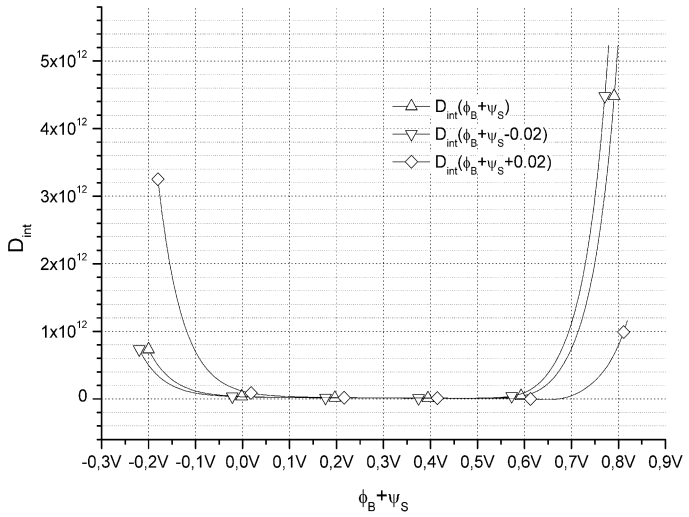


Figure 2.7 : Illustration du décalage de $D_{int}(\Phi_B+\Psi_S)$ dû à l'erreur lors de la détermination de ψ_{S0}.

Extraction de la charge fixe d'oxyde Q_o

Le calcul de la charge d'oxyde d'une capacité MOS se fait à l'aide de sa tension de bandes plates V_{FB}. La méthode la plus commune permettant de déterminer V_{FB} est la méthode de capacité de bandes plates. Elle consiste à calculer la capacité théorique de bandes plates C_{FB} de la structure (voir équation 1.20 p.18) à partir de l'expression de la capacité de bandes plates C_{FBS} du substrat, définie ci-après, et en supposant le dopage uniforme.

$$C_{FBS}=S\frac{\epsilon_S}{\lambda_D}. \tag{2.15}$$

Afin de minimiser l'effet des pièges d'interface, C_{FBS} est ensuite reportée sur une mesure C(V) haute fréquence et la tension de bandes plates correspondante est relevée. La charge fixe d'oxyde Q_o est enfin déterminée à partir de l'expression 2.6 et vaut :

$$Q_o=C_{ox}(\Phi_{ms}-V_G) \tag{2.16}$$

La méthode de la capacité de bandes plates peut introduire des erreurs lors de la détermination de V_{FB}. Premièrement, comme les périodes auxquelles sont effectuées les mesures C(V) sont généralement inférieures aux temps de réponses des pièges d'interface, leurs influences ne sont pas toujours négligeables sur le calcul de la capacité de bandes plates de la structure. Deuxièmement, il est nécessaire de connaître la densité de porteurs majoritaires du substrat au voisinage l'interface S_i/S_iO_2 afin de calculer C_{FBS}. Cette valeur n'est pas mesurable de façon très précise par le biais des méthodes courantes. De plus, contrairement à une capacité MOS idéale – qui possède un substrat uniformément dopé –, le dopage non-uniforme du substrat d'une structure MOS réelle induit une charge non-nulle à sa surface $Q_S(0)$ pour $\psi_S = 0$ *V*. Ces erreurs peuvent induire un décalage de la tension de bandes plates déterminée avec C_{FB} par rapport à sa valeur réelle.

Une méthode plus précise dans la détermination de la tension de bandes plates consiste à comparer une mesure C(V) de la structure concernée avec une courbe C(V) idéale calculée afin de relever la différence des tensions de bandes plates. La courbe C(V) idéale est déterminée à partir d'une mesure du profil de dopage du substrat et en imposant la densité de pièges d'interface et le travail de sortie métal-semi-conducteurs comme nuls. Lorsque la densité de pièges d'interface est relativement faible, la différence des tensions de bandes plates peut être obtenue directement [NICOLLIAN03]. Lorsque la densité de pièges d'interface devient élevée, la dilatation de la courbe C(V) mesurée fausserait la détermination de la différence de tensions de bandes plates. Il est alors nécessaire d'utiliser une mesure C(V) haute fréquence afin de minimiser la contribution des pièges d'interface. Pour cela, on compare la tension de polarisation V_{G0} dans le régime de déplétion de la courbe C(V) calculée à la tension de polarisation V_G de la mesure C(V) en haute fréquence. Les tensions de polarisations V_{G0} et V_G valent :

$$\begin{aligned} V_{G0} &= \psi_S - \frac{Q_S(\psi_S)}{C_{ox}} \\ V_G &= \psi_S + \phi_{ms} - \frac{Q_S(\psi_S) + Q_{int}(\psi_S) + Q_o}{C_{ox}}. \end{aligned} \tag{2.17}$$

L'expression de la tension de bandes plates prenant en compte les pièges d'oxyde et d'interface, déterminée à partir de l'expressions d V_G ci-avant, est donnée dans l'équation 2.18.

$$V_{FB} = \phi_{ms} - \frac{Q_S(0) + Q_{int}(0) + Q_o}{C_{ox}} \tag{2.18}$$

En soustrayant les expressions 2.17, il est possible de ré-écrire l'expression de la tension de bandes plates V_{FB} en calculant $Q_S(0)$ à partir d'une mesure du profil de dopage et en estimant $Q_{int}(\psi_S)$-$Q_{int}(0)$.

$$V_{FB} = V_G - V_{G0} + \frac{Q_{it}(\psi_S) - Q_{it}(0)}{C_{ox}} - \frac{Q_S(0)}{C_{ox}} \tag{2.19}$$

Les imprécisions induites dans l'estimation de $Q_{int}(\psi_S)$-$Q_{int}(0)$ et lors de la mesure du profil de dopage du substrat est répercutée dans le calcul de V_{FB}. Ces erreurs causeront un décalage de V_{FB}. En posant V_N le décalage induit par l'erreur de calcul du profil de dopage, l'expression 2.18 devient :

$$V_{FB} = \phi_{ms} + V_N - \frac{Q_S(0) + Q_{int}(0) + Q_o}{C_{ox}} \tag{2.20}$$

Les différentes erreurs effectuées lors de la détermination de V_{FB} ne permettent pas de déterminer avec précision Q_o. Cependant, lors d'un suivi du vieillissement d'une structure MOS, on peut considérer que les erreurs n'évoluent pas. Il devient alors possible de déterminer avec précision la variation de Q_o et de $Q_{int}(0)$. Ainsi, en posant Q_{oA}, $Q_{intA}(0)$ et Q_{oB}, $Q_{intB}(0)$

les charges d'oxyde et d'interface pour $\psi_{S0} = 0$ respectivement aux instants t_A et t_B respectivement du vieillissement d'une capacité MOS, on a :

$$\left(Q_{oA}+Q_{intA}(0)\right)-\left(Q_{oB}+Q_{intB}(0)\right)=C_{ox}\left(V_{FBA}-V_{FBB}\right) \tag{2.21}$$

2.1.1.6 Limitations de la méthode Capacité-Tension

La méthode C(V) permet une caractérisation complète et relativement simple des structures MOS. Cependant, certaines limitations dues au principe de la mesure de capacité dynamique et à la modélisation de la structure étudiée sont à mentionner. Ainsi, seule la variation des charges d'influence du substrat est mise en évidence par un "étirement" et/ou un décalage sur l'axe des tensions lors de mesures de capacité dynamique. Les charges d'oxyde situées à une distance telle de l'interface oxyde-semi-conducteur qu'elles n'induisent pas de charges d'influence dans le substrat n'auront alors aucun effet sur les relevés de capacité dynamique. C'est le cas de charges fixes et mobiles d'oxyde situées vers l'interface entre l'électrode de grille de la capacité MOS et l'oxyde.

Le profil de dopage de la structure étudiée doit être connu si une détermination précise des différents paramètres électriques de la structure est nécessaire. Le procédé d'obtention du profil de dopage à partir de la méthode C(V) est en principe réalisable en combinant des mesures basse et haute fréquences. Cependant, les fréquences nécessaires à la mesure doivent être supérieures à l'inverse du temps de réponse des pièges d'interface, ce qui rend la réalisation de telles mesures difficile dans la pratique.

L'obtention de la courbure des bandes de la structure MOS étudiée est nécessaire afin de déterminer les différentes valeurs de $C_S(V_G)$. Comme il a été montré au début de cette section, une faible erreur lors du calcul de la courbure des bandes à partir de mesures C(V) peut entraîner de fortes erreurs dans la caractérisation de la structure MOS. Il est alors nécessaire, afin de limiter les erreurs dans le calcul de la courbure des bandes, d'utiliser des méthodes plus précises.

2.1.2 La méthode de l'onde thermique

La méthode de l'onde thermique (notée MOT) a été développée à partir des années 1990 afin de pouvoir mesurer les charges d'espace dans les isolants épais, comme ceux employés dans les applications haute tension. À partir des années 2000, la MOT a commencé à être adaptée aux structures MOS ayant des épaisseurs d'oxyde de quelques centaines de nanomètres [ODIOT00], puis aux couches minces d'oxyde [NOTINGHER04], [FRUCHIER06_1]. Nous allons nous intéresser dans un premier temps au principe de la MOT et à son application à une

structure MOS. Nous décrirons, par la suite, les améliorations que nous y avons apportées, tant sur le plan théorique qu'expérimental.

2.1.2.1 Principe de la MOT

Le principe de la MOT consiste à mesurer la variation des charges d'influence aux électrodes d'un échantillon isolant lorsque ce dernier est soumis à une légère variation de température. La forme du courant ainsi relevée est fonction de la quantité et de la répartition des charges contenues dans l'isolant.

Cas d'un échantillon isolant plan parallèle et homogène

Soit une plaque isolante munie d'électrodes sur ses faces supérieures et inférieures, comme illustré dans la figure 2.8(a). L'échantillon est considéré comme unidimensionnel, homogène, en équilibre électrostatique, d'épaisseur d, de température initiale T_0. Ses électrodes sont planes et parallèles.

Si cet isolant contient une charge Q_i, située dans un plan infiniment mince à une distance x_i de l'électrode 1, elle induira sur les électrodes des charges d'influence notées Q_1 et Q_2 respectivement dans les électrodes 1 et 2. Ces charges d'influence dépendent de la distance les séparant de la charge Q_i et de la permittivité de l'isolant. Un ampèremètre est placé entre les électrodes de l'échantillon mis en court-circuit.

Lorsqu'un échelon de température ΔT_0 est appliqué à l'une des faces de l'échantillon, une onde thermique le traverse, provoquant une légère variation de sa constante diélectrique, ainsi qu'un léger déplacement de Q_i, comme le montre la figure 2.8(b).

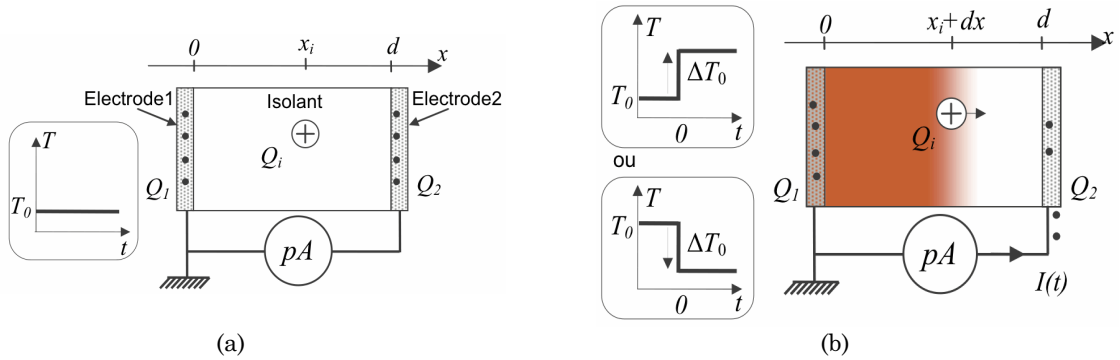


Figure 2.8 : Illustration de l'échantillon étudié en équilibre thermodynamique à une température T_0 (a) puis soumis à un échelon de température ΔT_0 (b) [FRUCHIER06].

L'échantillon traversé par l'onde thermique n'est plus en équilibre électrostatique et il se produit une redistribution des charges d'influence. Cette redistribution donne lieu à un courant mesuré par l'ampèremètre, appelé courant d'onde thermique, noté *I(t)* et qui s'exprime comme suit :

$$I(t) = -\frac{dQ_2(t)}{dt} \tag{2.22}$$

La charge contenue dans l'échantillon induit un champ électrique *E(x)*. Le courant d'onde thermique, après développement de l'équation 2.22 [TOUREILLE91], peut être exprimé en fonction de ce champ électrique, de la capacité de l'échantillon C et de la variation de la température dans l'échantillon $(x \in [0,d])$ et dans le temps $[\delta \Delta T(x,t)/\delta t]$. Cette expression du courant d'onde thermique est donnée ci dessous.

$$I(t) = -C \int_0^d \alpha E(x) \frac{\delta \Delta T(x,t)}{\delta t} dx \tag{2.23}$$

avec α le coefficient qui exprime la variation de la capacité du matériau isolant étudié avec la température :

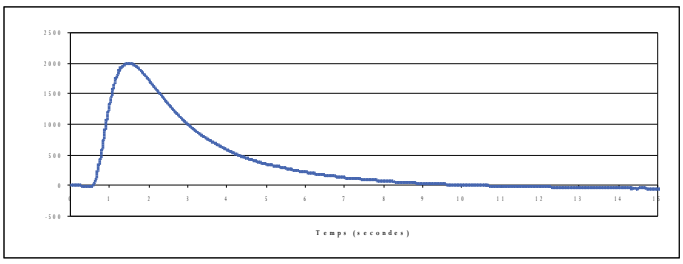
$$\alpha = \alpha_d - \alpha_\epsilon = -\frac{1}{C}\frac{dC}{dT} \tag{2.24}$$

avec α_d le coefficient de dilatation du matériau avec la température et α_ϵ le coefficient de variation de sa permittivité avec la température. Il est alors possible, si la distribution temporelle et spatiale de la température dans l'échantillon est connue, de déterminer la répartition du champ électrique dans le matériau à partir du relevé de courant d'onde thermique et de l'équation 2.23 [TOUREILLE03], [TOUREILLE91]. Puis, par le biais de l'équation de Poisson, la distribution volumique de la charge contenue dans le matériau $\rho(x)$ peut être calculée.

$$\rho(x) = \epsilon \frac{\delta E(x)}{\delta x} \tag{2.25}$$

Un exemple de courant d'onde thermique et de distribution volumique de la charge obtenue dans un isolant épais sont donnés dans la figure 2.9.

(a)



(b)

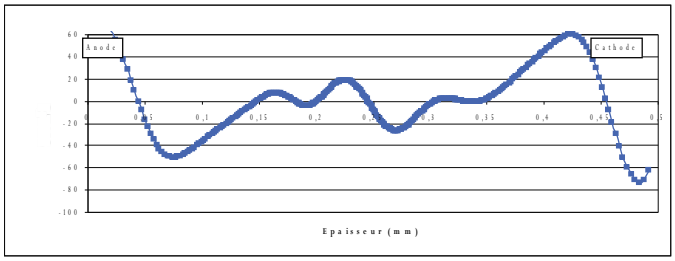


Figure 2.9 : Exemple de courant MOT relevé pour un isolant épais (0,5 mm) (a) et répartition volumique de la charge contenue dans ce dernier (b).

Épaisseur équivalente et couche isolante mince

Dans la pratique, l'application de l'onde thermique à un échantillon se fait généralement par l'intermédiaire d'un radiateur illustré dans la figure 2.10, qui maintient l'échantillon à la température T_0 dans un premier temps. L'échelon thermique est ensuite imposé par le passage d'un liquide caloporteur à la température $T_0 + \Delta T$ circulant dans le radiateur. L'onde thermique ainsi produite doit traverser différentes interfaces entre le liquide et l'échantillon, à savoir l'épaisseur du radiateur et la couche d'air emprisonnée entre l'échantillon et le radiateur.

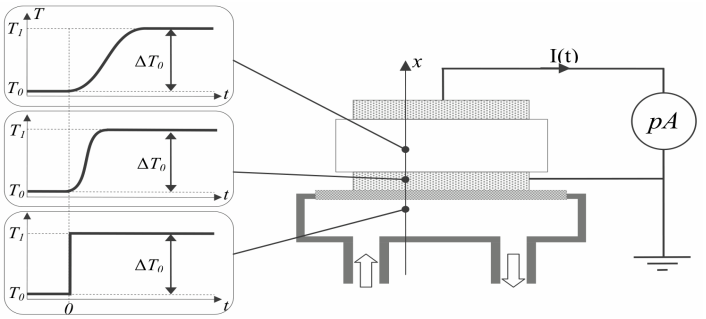


Figure 2.10 : Amortissement de l'onde thermique au travers des différents matériaux traversés, [FRUCHIER06].

Chaque matériau possède une diffusivité thermique D qui caractérise la vitesse de diffusion et l'atténuation de la température dans ce dernier. Ainsi, l'onde thermique traversant l'interface liquide caloporteur/radiateur et la couche isolante sera ralentie et amortie. La température finale de l'échelon thermique T_1 ne sera pas diminuée puisqu'elle est imposée par le liquide caloporteur. L'épaisseur totale x_e composée des différents matériaux traversés par l'onde thermique pendant une certaine durée t_e peut être assimilée à une épaisseur virtuelle (dite équivalente) x_0 ayant la même diffusivité thermique que l'isolant qui est traversé pendant la durée t_e :

$$\sum_{i=0}^{i=n} \frac{x_i^2}{D_i} = \frac{x_0^2}{D} \tag{2.26}$$

avec respectivement x_i et D_i les épaisseurs et diffusivités thermiques de chaque couche traversée.

L'équation de la chaleur (loi de Fourier) permet de calculer la distribution de la chaleur dans un matériau dans le temps. Son expression dans une configuration plane est [SACADURA93] :

$$\frac{\delta^2 \Delta T(x,t)}{\delta x^2} = \frac{1}{D} \frac{\delta \Delta T(x,t)}{\delta t} \tag{2.27}$$

où la variation spatiale et temporelle $\Delta T(x,t)$ est exprimée en fonction de la température $T(x,t)$ à l'abscisse x et à un temps t donné, soit :

$$\Delta T(x,t) = T(x,t) - T_0. \tag{2.28}$$

La solution de l'équation de la chaleur pour un semi-plan infini est :

$$\frac{\delta \Delta T(x,t)}{\delta t} = \Delta T_0 \frac{x}{\sqrt{4D\pi t^3}} e^{-x^2/4Dt}. \tag{2.29}$$

La distance totale parcourue par l'onde thermique, en prenant en compte l'épaisseur équivalente, est x_0+d. Lorsque la MOT est utilisée pour la caractérisation des couches isolantes très minces, leur épaisseur d peut être négligée devant x_0. L'équation 2.27 peut alors être réécrite :

$$\frac{\delta \Delta T(x,t)}{\delta t} = \Delta T_0 \frac{x_0}{\sqrt{4D\pi t^3}} e^{-x_0^2/4Dt} = \Delta T_0 \sqrt{\frac{\tau}{\pi t^3}} e^{-\tau/t} \tag{2.30}$$

avec $\tau = \frac{x_0^2}{4D}$.

Dans une première approximation, on peut donc considérer que, lors de la caractérisation de couches isolantes minces – inférieures à quelques centaines de nanomètres –, la variation de la température dans l'échantillon est quasiment identique dans toute son épaisseur.

2.1.2.2 Application de la méthode de l'onde thermique à une capacité MOS

Principe

Le principe de la MOT appliquée à une capacité MOS plane [FRUCHIER06] est similaire à celui présenté dans la section précédente.

On suppose que la capacité MOS contient des charges dans son oxyde et à l'interface oxyde-semi-conducteur, et qu'elle est en équilibre électrostatique. Une tension continue peut être appliquée à la structure étudiée. Cette tension a pour effet d'attirer, ou de repousser, des charges à la surface du substrat. Les charges d'influence aux électrodes de la capacité MOS sont alors dues à la présence de charges dans l'oxyde, à l'interface oxyde-semi-conducteur et à la surface du substrat. Lors de l'application d'une onde thermique à l'échantillon, un amplificateur de courant est inséré dans le montage, comme le montre la figure 2.11.

Lorsqu'une onde thermique traverse la capacité MOS, cette dernière n'est plus en équilibre électrostatique. Il se produit alors un réarrangement des charges d'influence causé par une légère et réversible variation des constantes diélectriques du silicium et de l'oxyde de silicium et par un léger et réversible déplacement des charges contenues dans la structure. Ceci donne lieu à un courant d'onde thermique (équation 2.22) qui est relevé par l'amplificateur de courant.

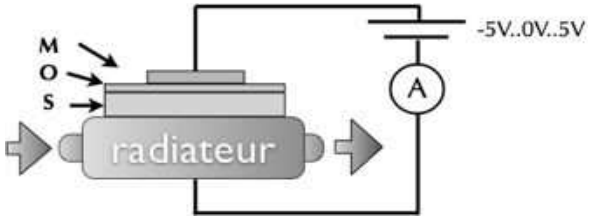


Figure 2.11 : Application de la méthode de l'onde thermique à une capacité MOS.

L'application d'une valeur différente de tension aura pour effet d'attirer ou de repousser des charges de la surface du substrat de la capacité MOS, et de modifier ainsi la densité de charges d'interface. La quantité de charges d'influence aux électrodes sera alors différente de celle relevée au point de polarisation précédent; le nouveau courant d'onde thermique relevé sera alors différent de celui relevé au point de polarisation précédent. Des courants d'onde thermique mesurés sur une capacité MOS à substrat de type P (d'un dopage de 10^{15} cm^{-3}, d'épaisseur d'oxyde de 120 nm et de capacité de 5,5 nF) pour différentes tensions sont présentés figure 2.12.

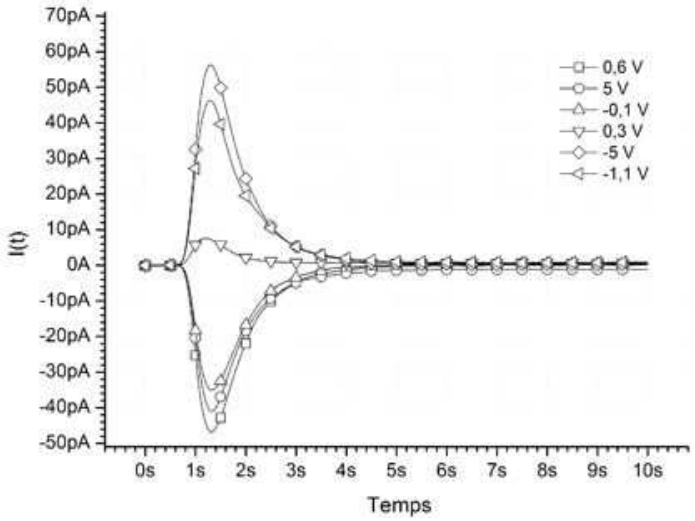


Figure 2.12 : Courants d'onde thermique relevés à différentes tensions de polarisation d'une capacité MOS à substrat de type P (dopage 10^{15} cm^{-3}, épaisseur d'oxyde 120 nm, capacité d'oxyde 5,5 nF).

Les relevés de la figure 2.12 montrent une variation de l'amplitude du courant d'onde thermique avec la tension appliquée, qui illustre les différents régimes de fonctionnement de la capacité MOS. Par exemple, lorsque la capacité est dans un régime de forte accumulation (-5 V) ou d'accumulation (-1,1 V), le courant d'onde thermique est de signe positif alors que dans le régime de forte d'inversion (5 V), son signe devient négatif.

Amplitude du courant d'onde thermique

D'après les expressions de la variation de la température (équations 2.29 et 2.30), pour un champ électrique donné, le maximum du courant d'onde thermique (voir figure 2.12) correspond à la valeur du courant relevé lorsque la variation de la température dans l'échantillon est maximale. Un tracé des amplitudes des courants d'onde thermique $I_{max}(V_G)$ obtenus à par-

tir des relevés *I(t)* d'une capacité MOS à substrat de type P (dont une partie est présentée dans la figure 2.12) est donné dans la figure 2.13.

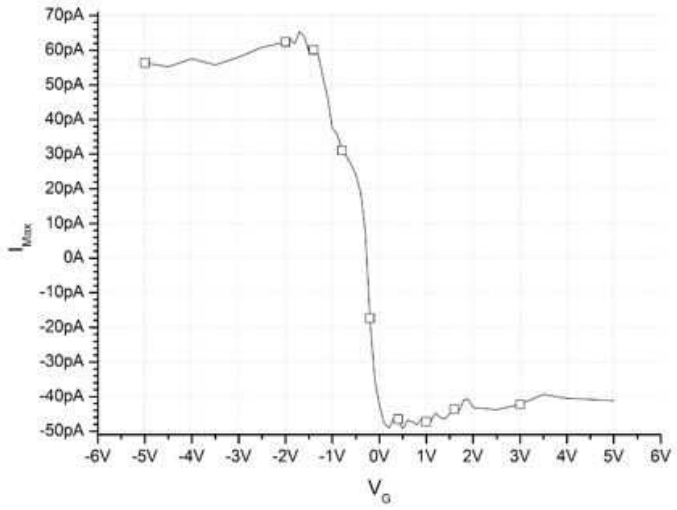


Figure 2.13 : Amplitude d'onde thermique en fonction de la polarisation d'une capacité MOS à substrat de type P.

Un premier modèle exprimant le courant $I_{max}(V_G)$ a été développé dans [FRUCHIER06]. Il en ressort l'expression suivante :

$$I_{max}(V_G) = C_{ox}\left[\frac{\delta \Delta T(x,t)}{\delta t}\right]_{max}\left(\alpha_S \psi_S + \alpha_{ox} V_G\right) \tag{2.31}$$

avec α_s et α_{ox} les variations de capacités avec la température respectivement du silicium et de l'oxyde, C_{ox} la capacité de l'oxyde, V_G et ψ_S respectivement la tension appliquée à la structure et son potentiel de substrat. Le maximum de la variation de la température est donné dans l'équation 2.2 pour $\tau = 2/3\, t_m$, avec t_m le temps relevé pour lequel le courant d'onde thermique est maximum.

Ce modèle a été validé sur des capacités MOS à substrats de type N et de type P pour différentes épaisseurs d'oxyde et différents dopages [FRUCHIER06]. Il a par ailleurs été montré que, lorsque ces mêmes capacités MOS étaient soumis à des doses importantes d'irradiations, les variations des maxima de courants d'onde thermique étaient plus importantes que celles des relevés des mesures Capacité-Tension [FRUCHIER06], suggérant ainsi une plus grande sensibilité de la méthode de l'onde thermique par rapport à la méthode Capacité-Tension.

Le modèle proposé dans [FRUCHIER06] – bien que négligeant la capacité due aux charges d'interface et la différence de travaux de sortie métal-semi-conducteur – a permis d'estimer des valeurs de charges d'interface lorsque les capacités MOS analysées étaient polarisées en régime de bandes plates, permettant ainsi de suivre leur évolution.

Dans la section suivante, nous proposons un modèle plus évolué de $I_{max}(V_G)$ afin d'estimer les valeurs des charges d'oxyde et d'interface de capacités MOS planes dans tous les régimes de polarisation

2.1.3 Amélioration du modèle électrostatique utilisé pour l'analyse des signaux d'onde thermique dans une structure MOS

2.1.3.1 Hypothèses et notations

Soit une capacité MOS plane supposée en équilibre électrostatique à une température T_0. On considère son schéma électrique équivalent basse fréquence donné dans la figure 2.14, consistant en la capacité de son substrat $C_S(\psi_S)$ en parallèle avec la capacité induite par les charges d'interface $C_{\text{int}}(\psi_S)$ et sa capacité d'oxyde C_{ox}. La tension $V_G-\phi_{ms}$ appliquée à la capacité peut être décomposée en une tension V_{ox} aux bornes de l'oxyde et le potentiel de son substrat ψ_S. Le terme ϕ_{ms} représente la différence de travaux de sortie métal-semi-conducteur.

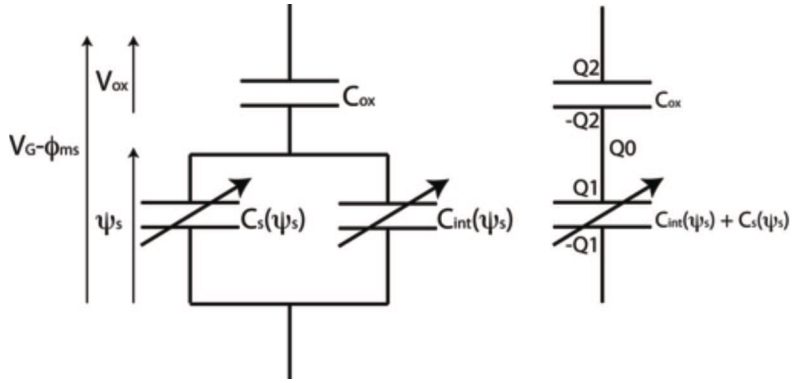


Figure 2.14 : Schémas électriques équivalents basse fréquence d'une capacité MOS.

Nous rappelons que le courant mesuré par la méthode de l'onde thermique est généré par la variation temporelle des charges d'influence à l'électrode de grille, soit $I(t) = - dQ_{influence}(t)/dt$.

Afin de déterminer l'expression analytique du courant d'onde thermique $I(t)$ lorsque la structure est soumise à une tension de polarisation quelconque, nous utiliserons le principe de superposition. Ainsi, le courant d'onde thermique sera la somme de deux termes :

- un terme capacitif, dû exclusivement à la tension de polarisation $V_G-\phi_{ms}$. Il est supposé dans ce cas que les capacités ne contiennent pas de charge électrique lorsque $V_G-\phi_{ms}=0$.
- un second terme, dû à l'existence d'une charge Q_0 située entre C_{ox} et $C_{\text{int}}(\psi_S)+C_S(\psi_S)$ lorsque $V_G-\phi_{ms}=0$. Cette charge, qui n'est pas d'origine capa-

citive, représente la somme de la charge à la surface du substrat $Q_S(\psi_S)$, des charges d'interface $Q_{\text{int}}(\psi_S)$ et des charges d'influence dues à l'oxyde Q_{oxyde}, soit :

$$Q_0 = Q_S(\psi_S) + Q_{int}(\psi_S) - \frac{Q_{oxyde}}{2} \tag{2.32}$$

Dans le but d'alléger les expressions qui seront présentées dans la suite de la démonstration, $Q_{\text{int}}(\psi_S)$ sera noté Q_{int} et $Q_S(\psi_S)$ sera noté Q_S.

2.1.3.2 Expressions des différents termes du courant d'onde thermique

Terme capacitif $[I(t)]_{VG-\phi ms}$ dû à la tension de polarisation

L'application d'une tension de polarisation V_G - ϕ_{ms} induit l'apparition d'une charge Q_1 au niveau de C_{int}+C_S et d'une charge Q_2 au niveau de C_{ox}, comme le montre la figure 2.15 ci-après.

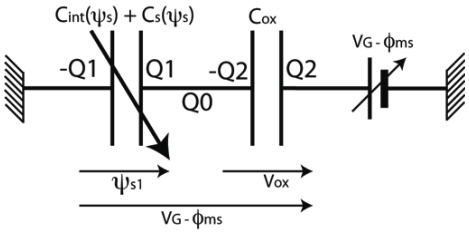


Figure 2.15 : Illustration de la répartition capacitive des tensions et des charges induites par l'application de V_G - ϕ_{ms}.

D'après la figure 2.15,

$$\begin{aligned} Q_1 &= (C_S + C_{int})\psi_{S1} \\ Q_2 &= C_{ox} V_{ox} \\ 0 &= Q_1 - Q_2 \\ V_G - \phi_{ms} &= V_{ox} + \psi_{S1} \end{aligned} \tag{2.33}$$

En ré-exprimant la charge d'influence à l'électrode de grille Q_2 et la courbure des bandes ψ_{S1} en fonction de la tension appliquée, on obtient

$$\begin{aligned} Q_2 &= (V_G - \phi_{ms}) \frac{(C_S + C_{int}) C_{ox}}{C_S + C_{int} + C_{ox}} \\ \psi_{S1} &= \frac{C_{ox}(V_G - \phi_{ms})}{C_S + C_{int} + C_{ox}} \end{aligned} \tag{2.34}$$

L'expression du courant d'onde thermique dû au premier terme capacitif s'exprime, pour une tension V_G - ϕ_{ms} donnée, par:

$$[I(t)]_{V_G - \phi_{ms}} = -\frac{dQ_2}{dt} = -(V_G - \phi_{ms}) \frac{d}{dt}\left[\frac{(C_S + C_{int}) C_{ox}}{C_S + C_{int} + C_{ox}}\right]. \tag{2.35}$$

Afin de développer l'équation précédente, il est nécessaire d'exprimer la variation temporelle d'une capacité lorsqu'elle soumise à une onde thermique $\left[\delta\Delta T(x,t)/\delta t\right]$. D'après l'équation 2.24 (p.60) :

$$\begin{aligned} \alpha &= -\frac{1}{C}\frac{dC}{d\Delta T(x,t)} \\ \Rightarrow \quad \alpha &= -\frac{1}{C}\frac{dC}{dt}\frac{\delta t}{\delta\Delta T(x,t)} \\ \Rightarrow \quad \frac{dC}{dt} &= -\alpha C\frac{\delta\Delta T(x,t)}{\delta t} \end{aligned} \tag{2.36}$$

D'un point de vue expérimental, l'épaisseur équivalente x_0 des différentes couches de matériaux que doit traverser l'onde thermique est très supérieure à l'épaisseur de la zone caractérisée de la capacité MOS étudiée. Cette capacité peut alors être considérée comme une couche mince, ce qui implique que la variation de sa température ne dépend que du temps et devient alors $\left[\delta\Delta T(x_0,t)/\delta t\right]$. Le développement de l'équation 2.35 devient donc :

$$\left[I(t)\right]_{V_G-\phi_{ms}} = \frac{\delta\Delta T(x_0,t)}{\delta t}\left(V_G-\phi_{ms}\right)C_{ox}\frac{\alpha_{ox}\left(C_S+C_{int}\right)^2+C_{ox}\left(\alpha_S C_S+\alpha_{int}C_{int}\right)}{\left(C_S+C_{int}+C_{ox}\right)^2}. \tag{2.37}$$

avec α_S, α_{ox} et α_{int} les paramètres α dus respectivement à la variation des capacités du substrat, de l'oxyde et de l'interface oxyde-semi-conducteur avec la température.

Terme $I(t)_{Q0}$ dû à l'existence de la charge Q_0

La présence d'une charge Q_0 lorsque $V_G-\phi_{ms}$ est nul, entraîne la présence de charges d'influence Q_{10} et Q_{20}, comme le montre la figure ci-après.

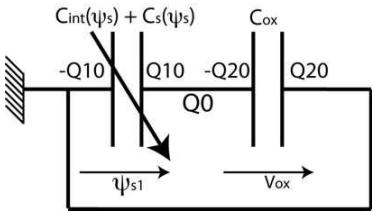


Figure 2.16 : Répartition de la charge dans la capacité due à Q_0.

D'après la figure 2.16,

$$\begin{aligned} Q_0 &= Q_{10}-Q_{20} \\ 0 &= \frac{Q_{10}}{C_S+C_{int}}+\frac{Q_{20}}{C_{ox}} \end{aligned} \tag{2.38}$$

En exprimant la charge d'influence Q_{20} et le potentiel de surface ψ_{S2} en fonction de Q_0, on obtient :

$$\begin{aligned} Q_{20} &= -Q_0\frac{C_{ox}}{C_S+C_{int}+C_{ox}} \\ \psi_{S2} &= \frac{Q_0}{C_S+C_{int}+C_{ox}} \end{aligned} \tag{2.39}$$

Il est important de noter que Q_0 ne varie pas pendant l'application de l'onde thermique.

Le second terme du courant d'onde thermique devient alors :

$$\left[I(t)\right]_{Q0}=-\frac{dQ_{20}}{dt}=-Q_0\frac{d}{dt}\left[\frac{C_{ox}}{C_S+C_{int}+C_{ox}}\right] \tag{2.40}$$

Après développement, l'équation précédente devient :

$$\left[I(t)\right]_{Q0}=\frac{\delta\Delta T(x_0,t)}{\delta t}Q_0C_{ox}\frac{\alpha_SC_S+\alpha_{int}C_{int}-\alpha_{ox}\left(C_S+C_{int}\right)}{\left(C_S+C_{int}+C_{ox}\right)^2}. \tag{2.41}$$

Expression analytique du courant d'onde thermique I(t) dans la structure MOS

Le courant d'onde thermique *I(t)* résulte de la somme des équations 2.37 et 2.41, soit

$$I(t)=\left[I(t)\right]_{V_G-\phi_{ms}}+\left[I(t)\right]_{Q_0}. \tag{2.42}$$

Après développement de l'équation précédente, on obtient :

$$I(t)=\frac{\delta\Delta T(x_0,t)}{\delta t}\frac{C_{ox}\left(C_S+C_{int}\right)}{\left(C_S+C_{int}+C_{ox}\right)^2}\cdot A \tag{2.43}$$

avec :

$$A=Q_0\left(\frac{\alpha_SC_S+\alpha_{int}C_{int}}{C_S+C_{int}}-\alpha_{ox}\right)+\left(V_G-\phi_{ms}\right)\left(\frac{\alpha_SC_S+\alpha_{int}C_{int}}{C_S+C_{int}}+\left(C_S+C_{int}\right)\alpha_{ox}\right). \tag{2.44}$$

D'après le principe de superposition, l'expression de la courbure des bandes devient :

$$\psi_S=\psi_{S1}+\psi_{S2}=\frac{C_{ox}\left(V_G-\phi_{ms}\right)+Q_0}{C_S+C_{int}+C_{ox}}. \tag{2.45}$$

En remplaçant Q_0 par sa valeur dans l'équation 2.44, l'expression du courant d'onde thermique *I(t)* devient :

$$I(t)=\frac{\delta\Delta T(x_0,t)}{\delta t}\frac{C_{ox}\left(C_S+C_{int}\right)}{C_{ox}+C_S+C_{int}}\left[\left(V_G-\phi_{ms}-\psi_S\right)\alpha_{ox}+\psi_S\frac{\alpha_SC_S+\alpha_{int}C_{int}}{C_S+C_{int}}\right]. \tag{2.46}$$

Il est possible de retrouver dans l'équation 2.46 l'expression de la capacité équivalente de la structure MOS étudiée (voir Figure 2.14 p.65). De plus, comme la méthode de l'onde thermique peut être considérée comme opérant à très basse fréquence, il est possible d'exprimer C_{int} par rapport à C_{ox} et C_S (voir la section sur la méthode capacité-tension). Ainsi, l'équation 2.46 peut s'écrire :

$$I(t)=\frac{\delta\Delta T(x_0,t)}{\delta t}\left[\psi_SC_S\left(\alpha_S-\alpha_{int}\right)+C\left(\alpha_{ox}\left(V_G-\phi_{ms}-\psi_S\right)+\psi_S\left(\alpha_{int}+\frac{C_S}{C_{ox}}\left(\alpha_{int}-\alpha_S\right)\right)\right)\right] \tag{2.47}$$

L'amplitude du courant d'onde thermique pour une tension donnée $I_{max}(V_G)$ correspond, avec les hypothèses faites à la section “Épaisseur équivalente et couche isolante mince”, soit :

$$I_{max}(V_G)=\left[\frac{\delta \Delta T(x_0,t)}{\delta t}\right]_{max}\left[\psi_S C_S(\alpha_S-\alpha_{int})+C\left(\alpha_{ox}(V_G-\phi_{ms}-\psi_S)+\psi_S\left(\alpha_{int}+\frac{C_S}{C_{ox}}(\alpha_{int}-\alpha_S)\right)\right)\right] \quad (2.48)$$

La mesure directe du paramètre α est relativement délicate, mais il peut être déterminé indirectement. Ainsi, O. Fruchier a pu estimer α_{ox} à environ 2.10^{-4} K^{-1} à partir du modèle développé dans son étude [FRUCHIER06].

De même, il a été montré dans [FRUCHIER06] que α_S est de signe opposé et supérieur (en valeur absolue) à α_{ox}. Il est possible que le paramètre α_S varie selon la valeur du potentiel du substrat de la capacité MOS. Cependant, les moyens expérimentaux dont nous disposions au cours de ce travail ne nous ont pas permis de mettre en évidence ce phénomène. En première approximation, dans notre étude, α_S et α_{int} seront considérés comme constants et de valeurs semblables.

Dans le cas $\alpha_S=\alpha_{int}$, l'équation 2.48 devient :

$$I_{max}(V_G)\approx\left[\frac{\delta \Delta T(x_0,t)}{\delta t}\right]_{max} C(V_G)\left(\alpha_{ox}(V_G-\phi_{ms}-\psi_S)+\psi_S\alpha_S\right). \quad (2.49)$$

2.1.3.3 Extraction des charges et du potentiel de substrat par mesures complémentaires C(V)/MOT

L'extraction des charges contenues dans les structures MOS par l'analyse des signaux d'onde thermique est réalisable à partir des équations établies dans la partie précédente. Il est ainsi possible d'exprimer $Q_{int}(\psi_s)-Q_{oxyde}/2$ à partir de l'équation 2.49. Pour cela, il est nécessaire d'obtenir $Q_0(V_G)$ et $Q_S(V_G)$. Nous avons obtenu $Q_0(V_G)$ en réécrivant l'équation 2.45 comme suit :

$$Q_0(\psi_s)=C_{ox}\left[\frac{\psi_s(C_s(\psi_s)+C_{int}(\psi_s))}{C(\psi_s)}-(V_G-\phi_{ms})\right], \quad (2.50)$$

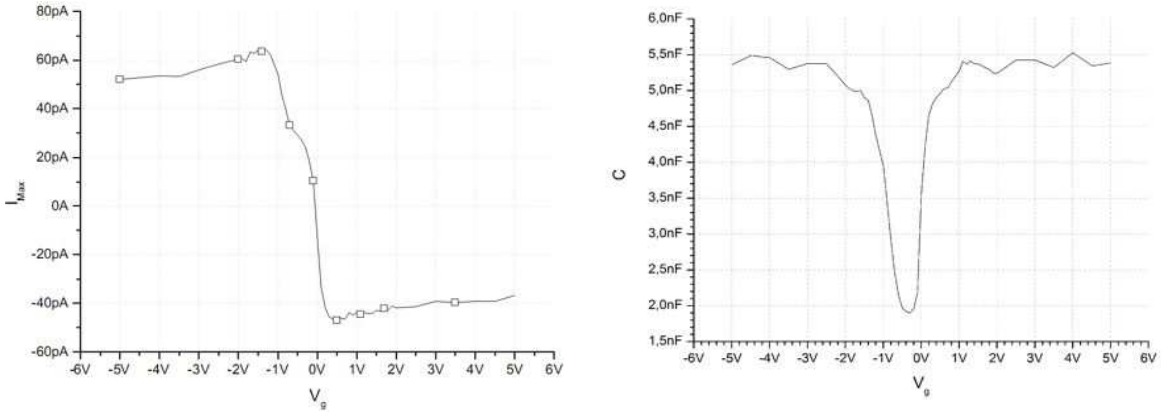
où $\psi_S(V_G)$ est obtenu à partir de l'équation 2.49 :

$$\psi_S(V_G)=\frac{1}{\alpha_S-\alpha_{ox}}\left[\frac{I_{Max}(V_G)}{C(V_G)\left[\frac{\delta \Delta T(x_0,t)}{\delta t}\right]_{Max}}-\alpha_{ox}(V_G-\phi_{ms})\right] \quad (2.51)$$

avec le maximum du courant d'onde thermique $I_{max}(V_G)$ et la capacité dynamique $C(V_G)$ mesurés sur l'échantillon concerné.

Les différentes valeurs de $Q_S(V_G)$ peuvent être ensuite obtenues en deux étapes. La première consiste à calculer $Q_S(\psi_S)$ à partir de son expression théorique donnée dans le chapitre 1 et la seconde étape consiste à l'exprimer en fonction de V_G.

L'utilisation des expressions précédentes afin d'obtenir $Q_0(\psi_S)$ et $Q_0(\psi_S)-Q_S(\psi_S)$ est illustrée figure 2.17. Ces paramètres ont été obtenus à partir de relevés $I_{max}(V_G)$ et $C(V_G)$ (réalisés à une fréquence de 10 Hz) effectués sur une capacité MOS à substrat de type P avec une concentration de dopant de $10^{15}cm^{-3}$. La différence des travaux de sortie métal-semi-conducteur de cet échantillon est de -0,9 V. Les paramètres utilisés pour les différents calculs sont $\left[\delta\Delta T(x_0,t)/\delta t\right]_{Max}=5\ \ K\cdot s^{-1}$, $\alpha_{ox}=2{,}1\cdot10^{-4}\ \ K^{-1}$ et $\alpha_S=-5\cdot10^{-3}\ \ K^{-1}$.



(a) (b)

Figure 2.17 : Relevés $I_{max}(V_G)$ par la méthode del'onde thermique (a) et de capacité dynamique (b) servant de base à la détermination de $Q_0(\ \ s)$.

À partir de ces relevés et de l'expression 2.51, nous avons déterminé $\psi_S(V_G)$ puis $Q_0(\psi_S)$ et $Q_S(\psi_S)$ respectivement à partir des expressions 2.50 et 1.14 (p.15). Enfin, nous avons pu déterminer les charges d'oxydes et d'interface en calculant $Q_0(\psi_S)-Q_S(\psi_S)$ Les résultats de ces différents calculs sont représentés dans les figures 2.18 ($\psi_S(V_G)$) et 2.19 ($Q_0(\psi_S)$ et $Q_0(\psi_S)-Q_S(\psi_S)$).

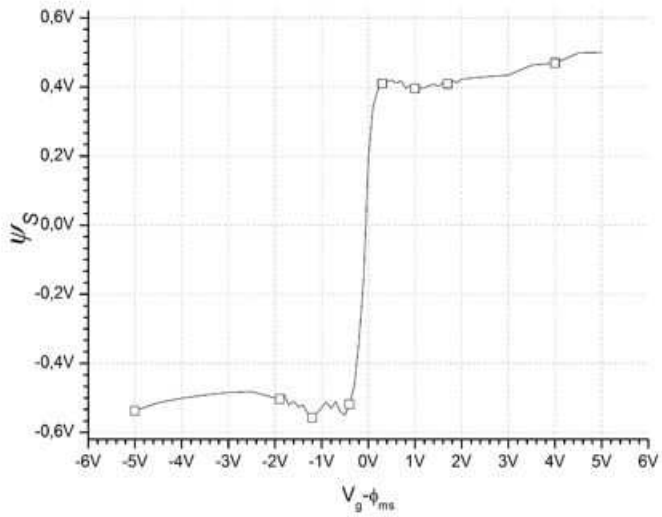


Figure 2.18 : Tracé de $\psi_S(V_G)$ déterminé à partir de l'expression 2.51.

L'allure de $\psi_S(V_G)$ est similaire à la courbe théorique simulée dans la section 1.4.4 du chapitre 1 pour une capacité MOS ayant des paramètres similaires à celle caractérisée dans

cette section. Les différences observées entre les courbes théoriques (figure 1.9 p.17) et expérimentales peuvent être dues à différents facteurs expérimentaux tels qu'une imprécision dans l'estimation des paramètres α ou bien une différence des travaux de sortie de la structure étudiée différente de sa valeur théorique – causée par le dopage non-uniforme du substrat –; mais surtout, ces différences proviennent de la présence de charges dans l'oxyde et à l'interface oxyde-semi-conducteur de l'échantillon caractérisé puisque les courbes $Q_0(\psi_S)$ et $Q_0(\psi_S)-Q_S(\psi_S)$ ne se superposent pas (figure 2.19).

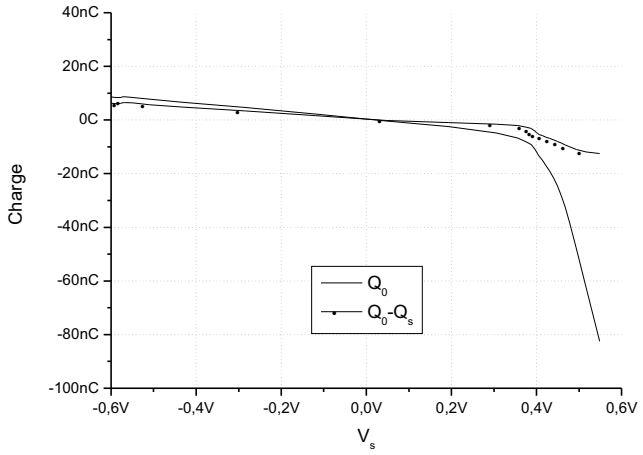


Figure 2.19 : Tracés de $Q_0(\psi_S)$ et de $Q_0(\psi_S)-Q_S(\psi_S)$ déterminés à partir des tracés précédents.

Le tracé $Q_0(\psi_S)-Q_S(\psi_S)$ indique la présence de charges d'oxyde positives auxquelles s'ajoutent des charges d'interface, dont le signe varie en fonction de ψ_S. Ainsi, lorsque ψ_S est négatif, des charges positives sont attirées du substrat vers l'interface oxyde-semi-conducteur. Une partie de ces charges remplissent les pièges d'interface de la structure MOS. Plus ψ_S est négatif, plus les pièges d'interface profonds se remplissent, induisant ainsi une valeur de plus en plus positive de $Q_0(\psi_S)-Q_S(\psi_S)$. De la même façon, de plus en plus de charges négatives sont piégées à l'interface oxyde-semi-conducteur lorsque ψ_S augmente, ce qui entraîne une valeur de plus en plus négative de $Q_0(\psi_S)-Q_S(\psi_S)$.

2.1.4 Comparaison théorique de la MOT et de la C(V)

Le principe de la méthode capacité-tension permet d'évaluer de façon relativement simple la quantité de charges d'oxyde piégée vers le substrat et de charges d'interface piégées dans une capacité MOS à partir d'une série de mesures et de quelques paramètres de la structure étudiée, comme la quantité de dopant du substrat. Cependant, la méthode capacité-tension n'est pas, par son principe, adaptée à la caractérisation des charges d'oxydes situées vers le contact de grille.

La méthode de l'onde thermique, quant à elle, permet d'évaluer la quantité de charges présente dans tout le volume de l'oxyde de grille de la capacité MOS. L'amélioration que nous avons apportée au modèle électrostatique de la MOT permet de prendre en compte, dans les expressions complètes de $I(t)$ et de $I_{max}(V_G)$ (eq. 2.47 et 2.48), des paramètres complets de la capacité MOS plane étudiée (différence de travaux de sortie métal-semi-conducteur, capacité due aux charges d'interface, …) ou bien, dans le modèle simplifié (eq. 2.49), de décrire simplement la variation de l'amplitude du courant d'onde thermique en fonction de la tension appliquée. Le couplage de mesures MOT et C(V) permet d'extraire le potentiel de substrat et d'évaluer la quantité de charges d'oxyde et d'interface d'une capacité MOS, bien qu'il ne permette pas de distinguer les charges d'oxyde des charges d'interface.

L'analyse de courants d'onde thermique et de leurs amplitudes comparées à des mesures C(V) permettra de situer sommairement les charges piégées dans le volume de l'oxyde de grille de capacités MOS planes, comme nous le verrons dans la suite de ce travail.

2.2 Aspects expérimentaux

2.2.1 Caractérisation et application de contraintes aux capacités MOS

2.2.1.1 Capacités MOS

Les capacités MOS étudiées sont des structures planes à substrat en silicium de type P, dopé au bore, d'une surface de 1 cm^2. Elles ont été réalisées à la Centrale Technologique du Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS) de Toulouse. Une illustration de ces capacités MOS ainsi que leur photographie sont données dans la figure 2.20.

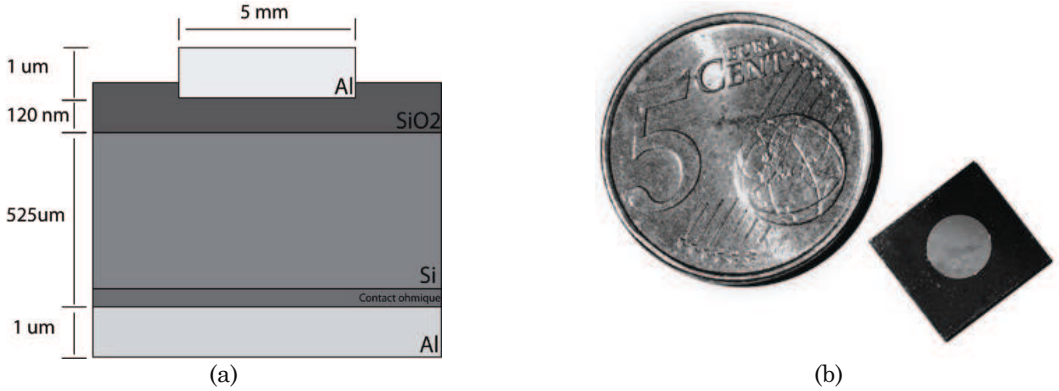


Figure 2.20 : Capacités MOS utilisées : structure (a) et vue de dessus (b), [FRUCHIER06].

L'épaisseur d'oxyde, le type de substrat et son dopage ont été choisis de façon à ce que les échantillons fabriqués soient représentatifs des structures MOS des semi-conducteurs de puissance, notamment des IGBTs à grille en tranchée étudiés. Les caractéristiques des capacités sont données dans le tableau 2.1.

Tableau 2.1 : Caractéristiques des capacités MOS planes étudiées.

Surface du contact grille (*S*)	0,19 cm^2
Dopage du substrat (N_a)	10^{15} cm^{-3}
Épaisseur d'oxyde (t_{ox})	120 nm
Capacité de l'oxyde (C_{ox})	5,4 nF
Capacité de bandes plates théorique (C_{FBth})	4 nF
Différence des travaux de sortie métal/semi-conducteur (ϕ_{ms})	-0,9 V

La capacité de l'oxyde C_{ox} a été déterminée à partir de l'expression suivante :

$$C_{ox}=\frac{\epsilon_{ox}S}{t_{ox}} \tag{2.52}$$

où S est la surface du contact de grille et t_{ox} l'épaisseur d'oxyde mesurée par ellipsométrie.

Afin de faciliter l'étude de l'évolution de l'oxyde de grille des semi-conducteur de puissance, nous nous sommes intéressés au suivi des charges électriques dans l'oxyde des capacités MOS planes lors de l'application de contraintes électriques cycliques. Pour cela, nous avons conçu et réalisé un dispositif permettant de conditionner l'oxyde de grille des capacités MOS dans des conditions quasi-similaires à celles imposées aux grilles des composants semi-conducteurs de puissance dans les applications courantes.

2.2.1.2 Dispositif développé pour l'application des contraintes électriques cycliques

Le dispositif développé permet d'appliquer une contrainte électrique cyclique de fréquence et d'amplitude réglable simultanément à dix échantillons. Il peut fonctionner sans interruption tout en assurant l'isolement des échantillons éventuellement défaillants. Le schéma de principe du système réalisé est donné dans la figure 2.21.

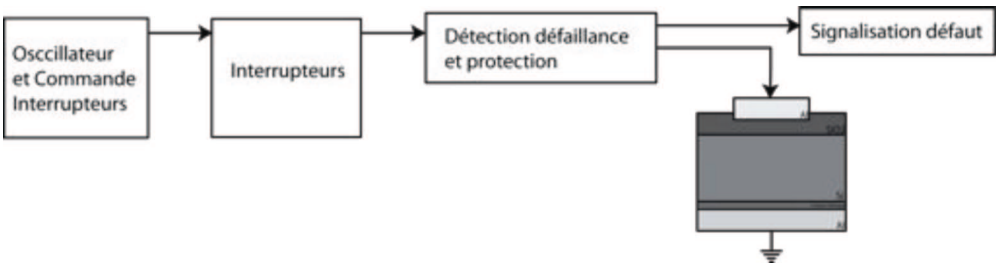


Figure 2.21 : Schéma de principe du circuit d'application des contraintes électriques cycliques.

La partie *'Oscillateur et Commande Interrupteurs'* est composée d'un circuit oscillateur Lm555 qui permet de générer un signal périodique de fréquence réglable autour de 20 kHz et d'une amplitude de 5 V (0-5 V). Ce signal alimente ensuite une bascule D permettant de fixer le rapport cyclique à 0,5 afin de s'assurer d'une durée égale d'application des amplitudes positives et négatives sur une période. L'amplitude du signal d'horloge ainsi généré est ensuite

adaptée afin de commander la partie *'Interrupteurs'*. L'adaptation est réalisée par un montage comparateur suivi d'un étage tampon, qui est composé d'un inverseur et de deux résistances de charge afin d'éliminer toute sur-oscillation pouvant parasiter la commande ou contraindre électriquement les parties suivantes du système. Les différents schémas électriques de la partie *'Oscillateur et Commande Interrupteur'* sont données figure 2.22.

(a)

(b)

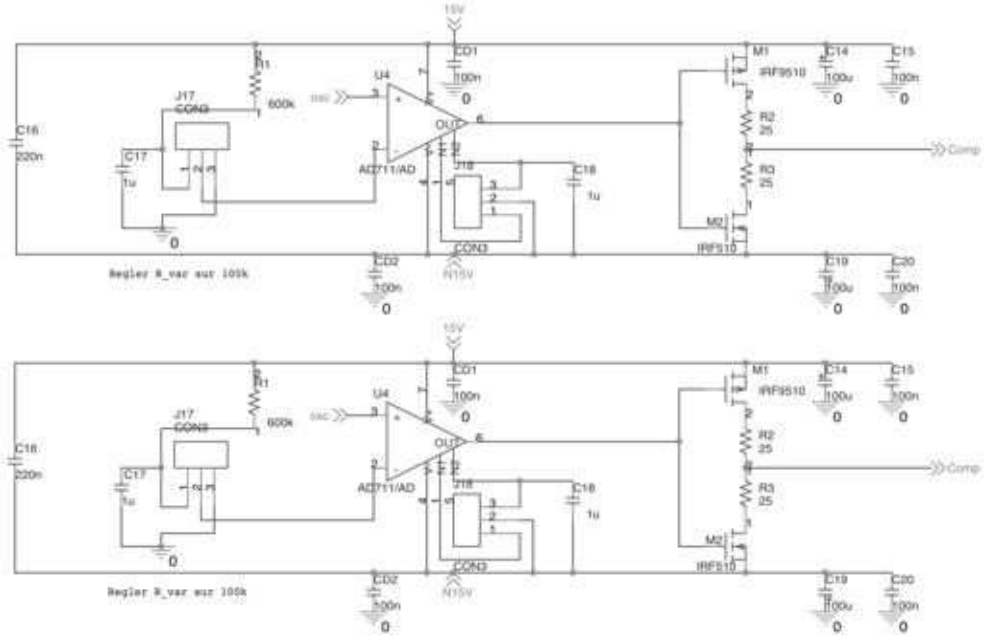


Figure 2.22 : Schémas électriques de l'oscillateur (a) et de la commande des interrupteurs (b) de la partie *'Oscillateur et Commande Interrupteurs'*.

La partie *'Interrupteurs'* (voir figure 2.23) permet d'appliquer la contrainte électrique d'amplitude réglable par le biais d'une alimentation externe, économisant de ce fait la conception d'une alimentation réglable. La topologie employée permet également de faciliter l'adaptation du dispositif à d'autres échantillons nécessitant une contrainte électrique plus importante que celle employée dans notre étude. Deux paires d'interrupteurs sont employées. La première forme un inverseur qui adapte le signal de commande de la seconde paire d'interrupteurs afin que ces derniers puissent délivrer un signal d'une amplitude variant de 10 V à 90 V sans influer sur le fonctionnement des autres parties du dispositif.

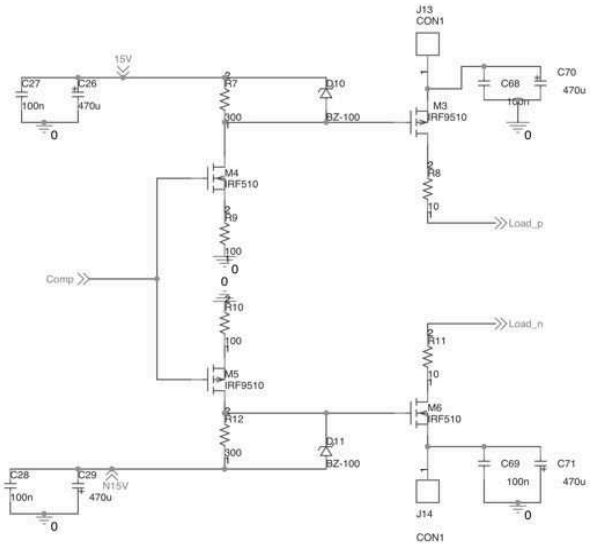


Figure 2.23 : Schéma électrique de la partie *'Interrupteurs'* du circuit réalisé.

Un exemple de relevés de signaux délivrés par le dispositif est donné dans la figure 2.24.

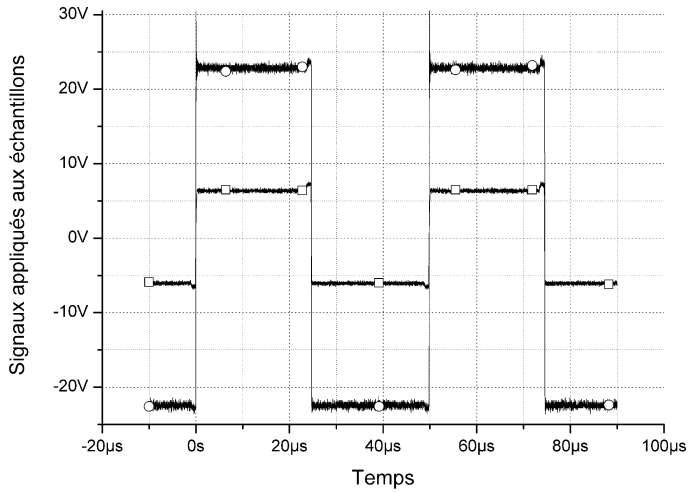


Figure 2.24 : Exemple de tensions générées par le dispositif d'application des contraintes électriques cycliques.

Chaque échantillon est connecté au dispositif par le biais d'une résistance. Cette dernière permet de garantir le contrôle de la contrainte électrique imposée aux échantillons puisqu'elle limite sa sur-oscillation. Chaque résistance est aussi utilisée comme capteur de courant permettant de signaler l'entrée en court-circuit de chaque capacité à la partie *'Détection défaillance et protection'*, dont une partie du schéma électrique est donné dans la figure 2.25 ci-après.

Le courant relevé par chaque résistance est converti en tension puis intégré par un montage RC afin que les courants de commutation des échantillons ne soient pas pris en compte lors de la détection de court-circuit. Cette tension est ensuite comparée à une valeur seuil par un montage comparateur. La valeur seuil est réglable afin d'adapter le circuit de détection de

défaillance à d'autres types échantillons présentant, par exemple, un courant de fuite de grille relativement important (notamment les structures MOS à oxyde mince).

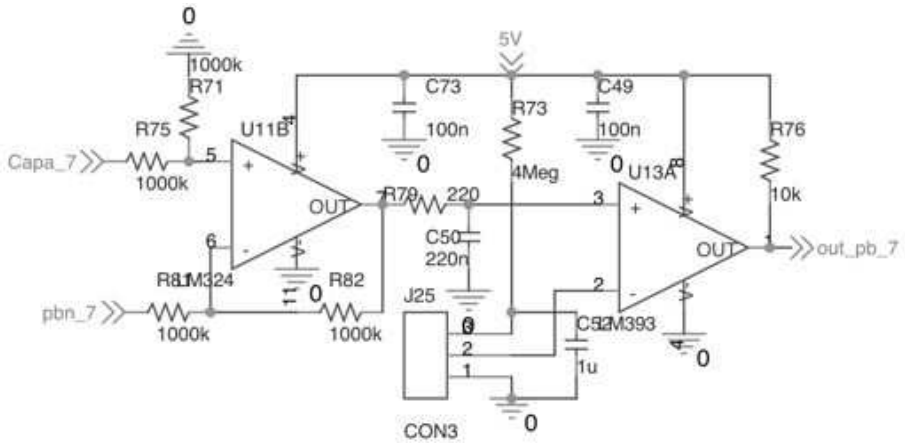


Figure 2.25 : Partie du schéma électrique du circuit *'Défaillance et protection'* permettant de détecter l'entrée encourt-circuit de l'échantillon n° 7.

Lorsqu'un court-circuit est détecté, le montage comparateur active simultanément la commande d'ouverture d'un relais, qui déconnecte l'échantillon défaillant, et la commande d'une diode électroluminescente, qui informe l'opérateur de la défaillance de l'échantillon. Une photographie du système d'application de contraintes électriques est présentée dans la figure 2.26.



Figure 2.26 : Dispositif développé permettant l'application de contraintes électriques cyclique aux capacités MOS planes.

2.2.1.3 Module de connexion des échantillons

Les échantillons étudiés sont des capacités MOS de 1 cm^2 pouvant être portées à 80 °C lors de la campagne de vieillissement. Le module de connexion conçu (voir figure 2.27) devait donc assurer le contact électrique de chaque échantillon sans trop altérer leurs électrodes, tout en étant soumis à des cycles de températures lors des lancements et des arrêts des vieillissements. Afin d'assurer ces fonctions, des contacts sphériques en étain ont été réalisés à l'extrémité de tiges montées sur ressort. La connexion aux électrodes de substrat des

échantillons est effectuée par une plaque de laiton. Les éléments principaux du bâti ont été usinés dans du téflon afin de supporter des températures allant jusqu'à 250 °C. De même, les gaines isolantes des câbles de connexions sont en téflon.

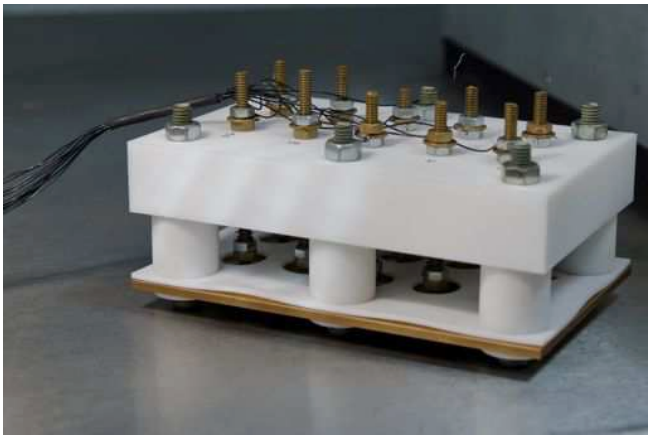


Figure 2.27 : Module de connexion des capacités MOS.

2.2.1.4 Banc utilisé pour les mesures capacité-tension sur les capacités MOS planes

Une photographie de l'appareillage permettant d'effectuer des mesures C(V) est donnée dans la figure 2.28. Il s'agit d'un analyseur d'impédance Solartron 1260, couplé à une interface diélectrique Solartron 1296 qui agit comme un adaptateur d'impédance. Le matériel et l'acquisition des données sont pilotés par ordinateur à travers des interfaces GP-IB via un logiciel propriétaire de Solartron.



Figure 2.28 : Appareillage permettant d'effectuer des mesures de capacité-tension.

L'analyseur d'impédance couplé à l'interface diélectrique permet d'effectuer des mesures de capacités dynamiques comprises entre 1 pF et 0,1 F dans une gamme de fréquences allant

de 10 Hz à 10 MHz. La tension continue appliquée à l'échantillon peut être comprise entre -40 V et 40 V et l'amplitude maximale de la tension alternative applicable est de 7 V efficace.

Un schéma des connexions du banc utilisé pour les mesures C(V) est présenté dans la figure 2.29.

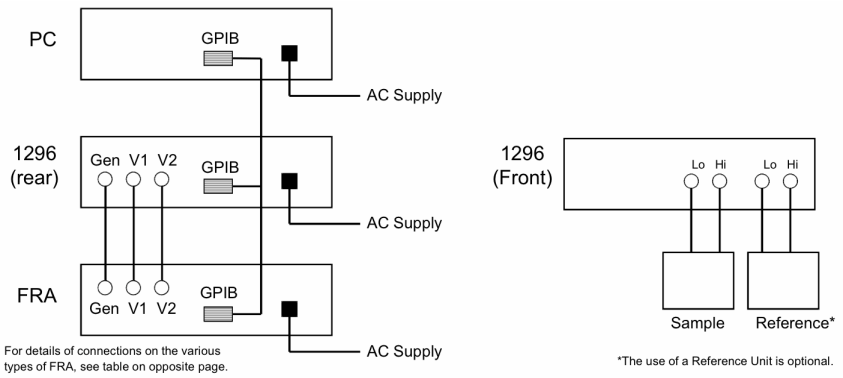


Figure 2.29 : Schéma de connexions entre l'ordinateur *PC*, l'analyseur d'impédance *FRA* et l'interface diélectrique *1296*, [SOLARTRON].

La sortie *Gen* de l'analyseur Solartron 1260 permet de générer les tensions continues et alternatives appliquées à l'échantillon, alors que les entrées *V1* et *V2* servent à effectuer les mesures d'impédance. Le schéma équivalent simplifié de l'étage d'entrée de l'interface diélectrique couplé à l'analyseur d'impédance est donné dans la figure 2.30(a).

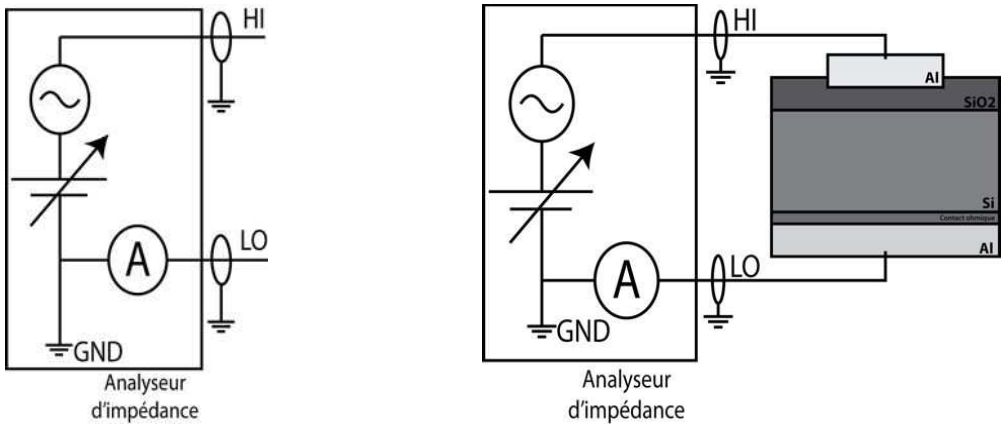


Figure 2.30 : Schéma équivalent de l'étage d'entrée de l'interface diélectrique couplé à l'analyseur d'impédance (a), exemple de connexion pour la caractérisation d'une capacité MOS (b).

Lors de caractérisations de capacités MOS, la connexion de l'interface diélectrique aux échantillons est assurée par une station de test sous pointes, dont une photographie est donnée dans la figure 2.31 ci-après.



Figure 2.31 : Station de test sous pointes utilisée lors des mesures de capacités dynamiques sur des structures MOS planes.

La station de test sous pointes permet d'assurer un bon contact électrique entre l'interface diélectrique et les capacités MOS, sans endommager leurs électrodes. La manipulation des micro-pointes est assurée par des micro-manipulateurs et le contrôle de la connexion est effectué par une loupe binoculaire, couplée à une caméra.

Une mesure de capacité dynamique d'un échantillon considéré se déroule comme suit. La tension continue spécifiée est appliquée à l'échantillon. Un signal alternatif – de fréquence et d'amplitude programmées – est ensuite superposé à la tension de polarisation. L'amplitude et la phase du courant capacitif sont enfin mesurées. Ces données sont utilisées afin de déterminer la capacité mesurée. Les paramètres utilisés lors des mesures de capacités dynamiques sur les structures MOS planes sont données dans le tableau 2.2.

Tableau 2.2 : Paramètres des mesures C(V) sur des capacités MOS.

Plage de polarisation	de 5 V vers -5 V, pas variables
Amplitude du signal alternatif	100 mV
Fréquences du signal alternatif	De 100 kHz à 10 Hz, pas variables
Délais entre le changement de fréquences	1 min
Tension continue appliquée entre le changement de fréquences	5 V

2.2.1.5 Banc utilisé pour les mesures par la méthode de l'onde thermique aux capacités MOS planes

Le banc de mesures de la méthode de l'onde thermique utilisé est présenté dans la figure 2.32.

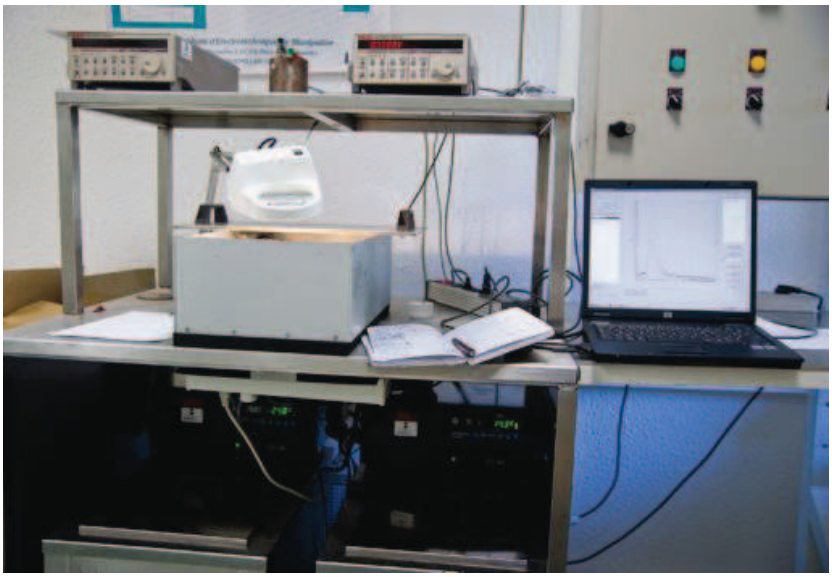


Figure 2.32 : Banc de mesures de la méthode de l'onde thermique.

Ce banc est composé de deux cryo-thermostats contenants un liquide caloporteur. L'un est à température ambiante et l'autre à la température de l'échelon thermique (soit à 40 °C, soit à -5 °C, en fonction des matériaux étudiés). La circulation du liquide caloporteur vers le radiateur est assurée par un système d'électrovannes pilotées par logiciel. Afin d'optimiser l'échange thermique entre le liquide caloporteur et l'échantillon étudié, des radiateurs adaptés à chaque type d'échantillon sont spécifiquement développés. Une photographie du radiateur développé pour l'application d'échelons thermiques sur les composants de la micro-électronique est donnée dans la figure 2.33.

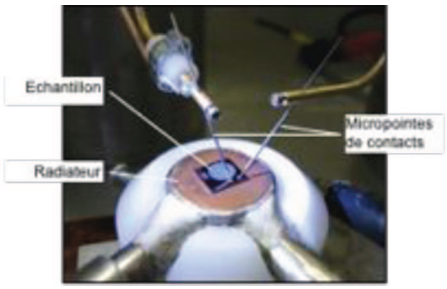


Figure 2.33 : Échangeur thermique développé pour l'application d'échelons thermiques à des composants minces de la micro-électronique, [FRUCHIER06].

Lorsque l'échantillon est traversé par une onde thermique, le courant dû au réarrangement des charges d'influence est relevé par des micro-pointes montées sur des micro-manipulateurs. Lorsque l'une des électrodes de l'échantillon est située sur sa face arrière, le radiateur, généralement en cuivre, est relié électriquement à l'amplificateur de courant. Le radiateur est disposé dans une cellule de mesure faisant office de cage de Faraday tout en minimisant l'exposition des échantillons à la lumière. En effet, un rayonnement lumineux d'une énergie supérieure au gap du semi-conducteur des structures MOS planes étudiées est susceptible d'y créer des paires électrons-trous. Ainsi, la quantité de charges contenue dans

le substrat de l'échantillon est modifiée, tout comme sa réponse à l'application d'ondes thermiques.

L'acquisition des courants d'onde thermique est rendue possible par l'utilisation d'un programme développé sous LabView développé dans une étude précédente. La tension appliquée à l'échantillon peut être pilotée par logiciel lorsque cela est nécessaire. De plus, nous avons modifié le programme existant pour automatiser les mesures de courant d'onde thermique sur une plage de tensions définie, ce qui nous a permis de multiplier par deux la quantité de mesures effectuées sans modifier la durée totale de la caractérisation. Une capture de l'interface de commande du programme est donnée dans la figure 2.34.

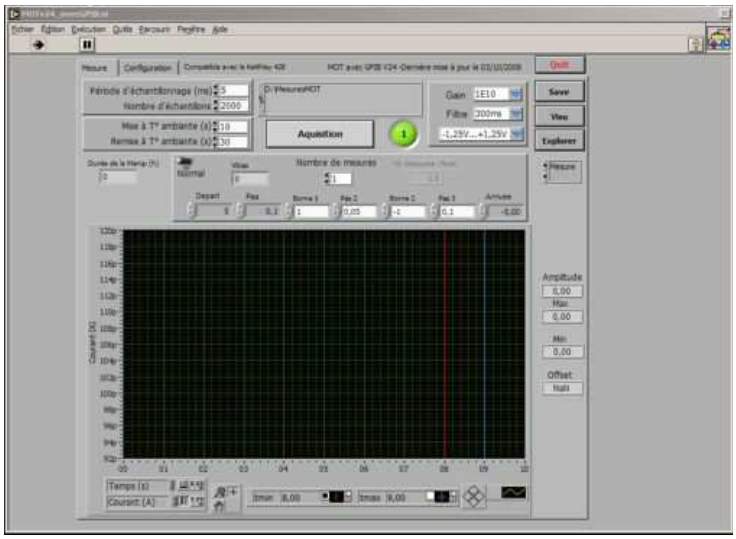


Figure 2.34 : Capture de l'interface de commande réalisée sous Labview du banc de la méthode de l'onde thermique.

Les mesures sont réalisées par un amplificateur de courant KEITHLEY 428 qui permet de mesurer le courant d'onde thermique tout en appliquant à la structure une tension continue comprise entre -5 V et 5 V. Le schéma électrique équivalent de l'amplificateur de courant est présenté figure 2.35.

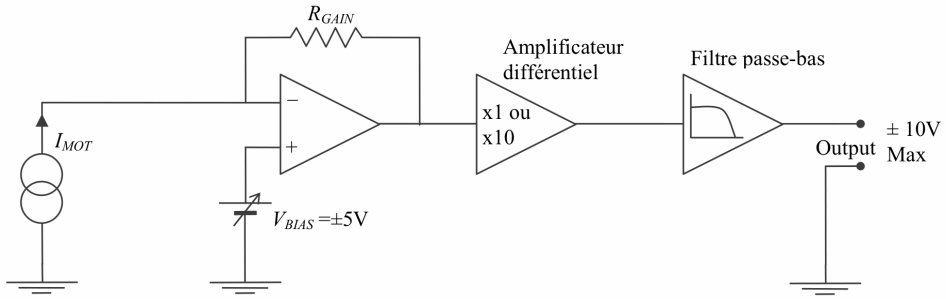


Figure 2.35 : Schéma du circuit de mesure de courant d'onde thermique, [KEITHLEY].

Le courant mesuré est symbolisé par la source de courant connectée à l'entrée inverseuse, la source de tension étant connectée à l'entrée non-inverseuse d'un amplificateur à fort gain. Les entrées inverseuse et non-inverseuse de l'amplificateur sont alors au même potentiel.

L'application de la tension de polarisation se fait alors indirectement. Ceci permet de garantir que la mesure du courant d'onde thermique n'est pas influencée par la source de tension de l'amplificateur de courant. La sensibilité de l'amplificateur de courant est contrôlée par la résistance R_{GAIN} et le gain de l'amplificateur différentiel. Afin de limiter le bruit haute fréquence, un filtre passe-bas réglable par l'opérateur est intégré au montage.

L'appareillage utilisé et l'optimisation des échanges thermiques entre le liquide caloporteur et les échantillons permettent d'atteindre une sensibilité de mesure de l'ordre de 1 pA. La caractérisation des capacités MOS par la méthode de l'onde thermique a été effectuée en appliquant un échelon thermique positif de faible amplitude (15 °C) à partir d'une température de 25 °C, dans le but d'éviter d'éventuelles relaxations de charges de la structure dues à une agitation thermique. La durée d'application de l'échelon thermique a été fixée à 10s. La durée de la remise à température ambiante de 30 s permet de s'assurer d'une température homogène dans tout l'échantillon avant l'application d'un nouvel échelon thermique. Enfin, chaque capacité a été polarisée du régime de forte inversion vers le régime de forte accumulation pendant la caractérisation afin d'obtenir des relevés des maxima de courants d'onde thermique $I_{max}(V_G)$ sur toute leur plage de fonctionnement.

Les paramètres utilisés lors des mesures effectuées sur les capacités MOS planes sont donnés dans le tableau 2.3. La période d'échantillonnage correspond à l'intervalle de temps entre deux points de mesure. Ainsi, d'après le tableau 2.3, la durée d'application de l'échelon thermique est de $5\ ms \cdot 2000 = 10s$.

Tableau 2.3 : Paramètres concernant l'application de l'onde thermique aux capacités MOS.

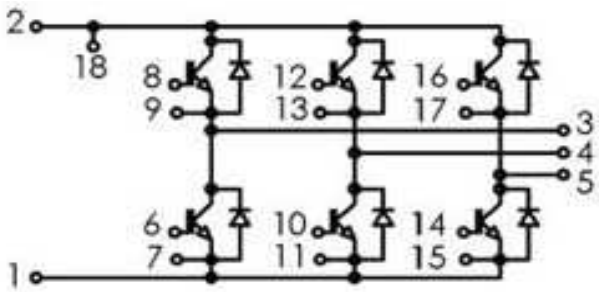
Échelon thermique	$T_1 - T_0 = 40°C - 25°C = 15°C$
Tensions appliquées à la grille (V_G)	de $5\ V$ vers $-5\ V$, de 50 à 120 points
Filtre passe-bas	$t_r = 300\ ms$
Gain de l'amplificateur	10^{10}
Nombre de points acquis	2000
Période d'échantillonnage	$5\ ms$
Durée de remise à la température initiale T_0	$40s$

2.2.2 Caractérisation et application de contraintes aux modules d'IGBTs

2.2.2.1 Modules d'IGBTs

Les IGBTs étudiés sont des IGBTs à injection améliorée et font partie d'un module Semix 201GD066HDS fabriqué par Semikron. Il contient un onduleur triphasé composé de 6 IGBTs et de 6 diodes de roue libre. Les IGBTs ont un courant collecteur nominal admissible de 200 A pour une tension collecteur-émetteur nominale de 600 V. Le schéma électrique du module ainsi qu'une vue décapsulée sont donnés ci-après.

(a)



(b)

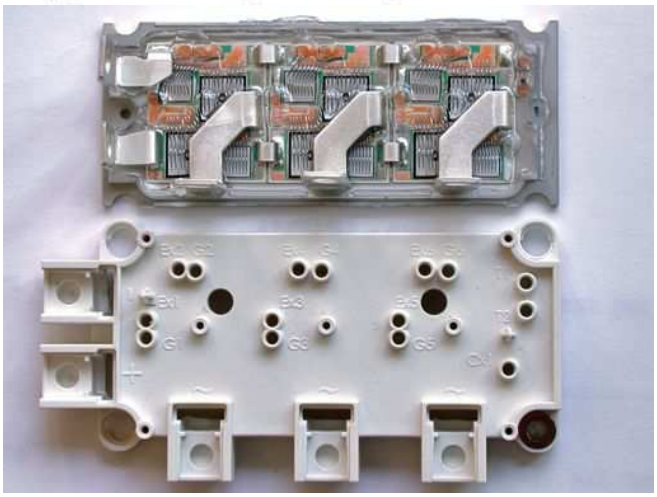
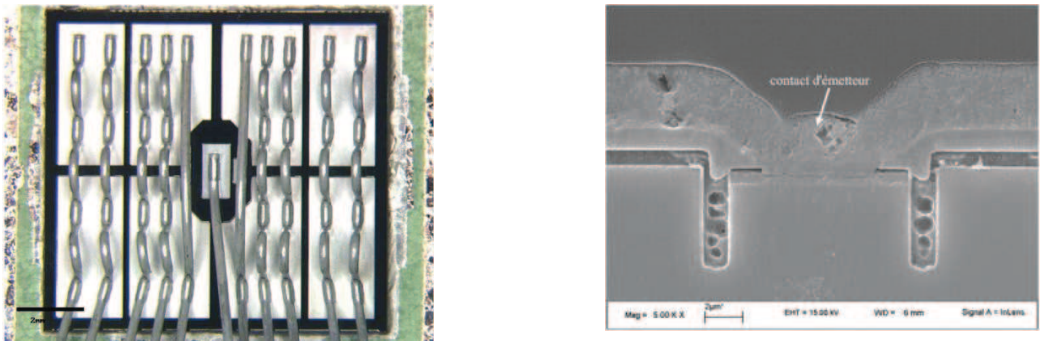


Figure 2.36 : Schéma électrique équivalent du module Semix 201GD066HDS [SEMIIX13S] (a) et vue du module (b).

Les IGBTs du module sont brasés par leur contact de collecteur sur une embase de type DCB épaisse d'environ 3 mm. Les contacts de grille et d'émetteur sont reliés aux connexions extérieures du boîtier par des fils de bondings en aluminium d'un diamètre de 290 µm.

Une vue de coupe de deux entités d'un IGBT du module, reconnaissables par leur grille en tranchée [SERMA06] est présentée dans la figure 2.37. Comme la profondeur de la grille en tranchée est faible (5,5 µm) devant l'épaisseur du substrat de l'IGBT (75 µm), les jonctions et contacts de collecteur de l'IGBT ne sont pas représentés dans la vue de coupe de la figure 2.37(b). Les données géométriques des IGBTs du module ainsi que leurs paramètres électriques sont présentés dans la figure 2.38 et le tableau 2.4.

Il est à noter que la tension de seuil V_{GEth} de chaque IGBT ne correspond pas à la tension de seuil d'une structure MOS définie dans le chapitre 1. La tension de seuil de l'IGBT est définie par le fabricant comme suit : la grille et le collecteur sont en court-circuit et la tension entre la grille et l'émetteur est relevée lorsque le courant de collecteur atteint 3,2 mA.



(a) (b)

Figure 2.37 : Vue de dessus d'un IGBT du module étudié (a) et vue de coupe partielle (jonctions et contact collecteur non représentés) (b) [SERMA06].

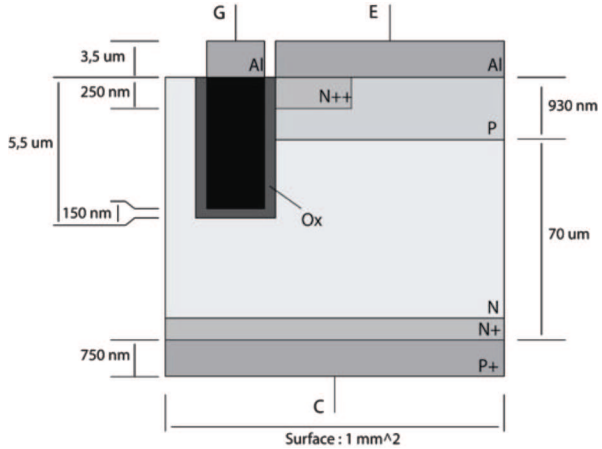


Figure 2.38 : Données géométriques de l'IGBT étudié [SERMA06].

Tableau 2.4 : Caractéristiques électriques de l'IGBT étudié, d'après la datasheet du module Semix 201GD066HDS.

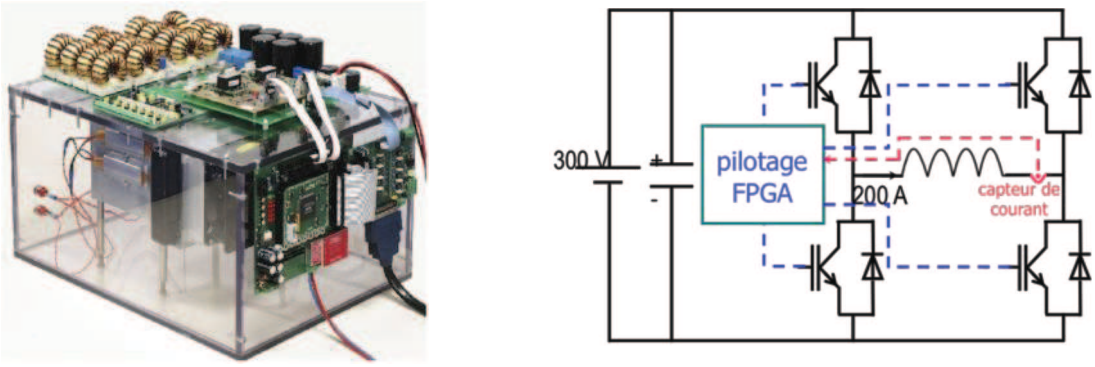
Tension de seuil (V_{GEth})	5,8 V
Chute de tension à l'état passant (V_{CEsat})	1,45 V @ T_C* = 25°C – 1,7 V @ T_C* = 150°C
Tensions de grille maximales applicables (V_{GS})	± 20 V
Courant collecteur continu maximal	260 A @ T_C* = 25°C – 195 A @ T_C* = 80°C (T_j** = 175°C)
** : T_C, température de boîtier. ** : T_j, température de jonction*	

2.2.2.2 Application de contraintes électro-thermiques aux IGBTs

Afin de suivre l'évolution de l'oxyde de grille des IGBTs des modules décrits ci-avant, des cyclages thermiques actifs sont appliqués à des modules d'IGBT dans cette étude (voir chapitre 4), par l'intermédiaire d'un banc de vieillissement accéléré développé conjointement par le GEM et le groupe CS du Laplace lors d'un travail de thèse précédent [ELGHAZOU06].

Le système conçu est dédié au vieillissement accéléré de modules d'IGBTs Semix 201GD066HDS en leur appliquant des contraintes électriques et thermomécniques similaires à celles que subiraient ces composants dans des applications réelles – telles que dans le domaine de la traction – par le biais de cyclages thermiques actifs. Des caractérisations périodiques sont effectuées au cours des campagnes de cyclages dans le but de contrôler l'état de l'assemblage du module et de la puce d'IGBT. Les campagnes de cyclage sont arrêtées lorsque l'un des paramètres caractérisés atteint une valeur seuil significative d'une forte dégradation de l'assemblage du module ou de la puce.

Les cyclages thermiques actifs sont effectués en deux phases. La première consiste à injecter de la puissance dans les composants afin de provoquer leur échauffement jusqu'à atteindre la température fixée, ce qui correspond par exemple à une phase de traction d'un véhicule électrique. La deuxième phase consiste à refroidir le composant jusqu'à une valeur plancher fixée. Cette phase correspond par exemple à une phase d'arrêt d'un véhicule électrique. L'application du cyclage actif aux modules est réalisée en utilisant les modules en onduleurs monophasés 30 kW. Une image du banc de vieillissement accéléré ainsi que le schéma de principe de l'onduleur monophasé sont donnés dans les figures 2.39(a) et 2.39(b).



(a) (b)

Figure 2.39 : Image du banc de vieillissement accéléré par cyclage actif des modules Semix 201GD066HDS (a) et schéma de principe d'un onduleur monophasé (b) [SMET08].

L'onduleur conçu pour ce banc de vieillissement accéléré fonctionne selon la méthode d'opposition [ELGHAZOU06] qui consiste à utiliser une inductance de faible valeur (10 µH) pour charge. Elle permet de simuler le fonctionnement d'un onduleur monophasé 30 kW tout en ne consommant que les pertes par conduction et par commutation des IGBTs, soit environ 1 kW.

Le banc de vieillissement accéléré permet de contrôler les contraintes thermomécniques aux IGBTs en imposant les différents paramètres décrits ci-après :

- La variation de la température de jonction des puces d'IGBTs ΔT_j qui impose le cyclage thermique aux puces et à ses différentes connexions. Par un effet de

conduction thermique, ΔT_j induit une variation de la température de la semelle du module $\Delta T_{semelle}$ qui impose ainsi le cyclage thermique à l'assemblage du module;

- La durée du cyclage thermique actif de la puce qui correspond à la durée pour laquelle un cycle complet de variation de température ΔT_j ou $\Delta T_{semelle}$ est effectué;
- La température de plancher $T_{plancher}$ qui est la température minimale des puces. Ce paramètre simule une température environnante constante du module.

Une illustration de ces paramètres est donnée dans la figure 2.40.

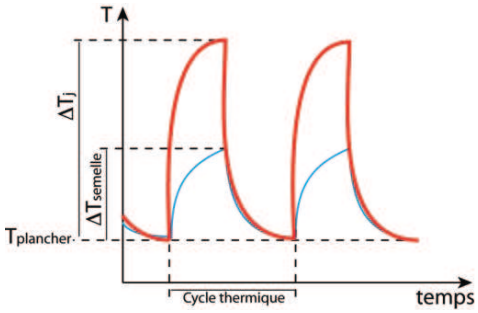


Figure 2.40 : Illustration des différents paramètres thermiques imposés aux puces d'IGBT lors de vieillissements accélérés, [SMET08].

Le contrôle de ces différents paramètres est effectué en imposant les contraintes électriques aux différents IGBTs à des rapports cycliques variables. Ces contraintes sont les suivantes :

- La tension de commande de grille $V_G = \pm 15\ V$, équivalent à un champ électrique d'une amplitude de 3 MV/cm, qui permet d'imposer l'état opérationnel de chaque IGBT;
- La tension d'alimentation U de 300 V correspondant à la tension émetteur-collecteur de chaque IGBT du module à l'état bloqué;
- La valeur efficace du courant dans l'inductance d'opposition I_{eff} de 200 A, qui est le courant traversant chaque IGBT à l'état passant.

La fréquence de découpage de l'onduleur est de 23 kHz, ce qui correspond à l'ordre de grandeur des fréquences de découpages généralement employées pour les IGBTs dans les systèmes de traction électrique.

Lors des campagnes de vieillissements accélérés, des mesures C(V) ont été effectuées périodiquement. Une carte de connexion permettant de relier directement l'analyseur d'impédance à l'onduleur a donc été conçue et réalisée afin d'effectuer les mesures de capacités dynamiques. Une photographie de cette carte de connexion est donnée dans la figure 2.41 ci-après.

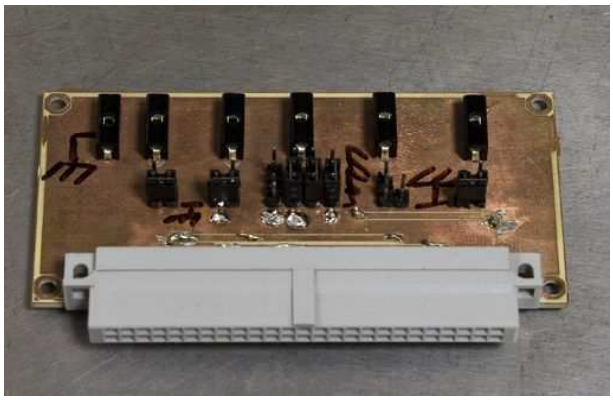


Figure 2.41 : Photographie de la carte permettant d'effectuer les mesures de capacités dynamiques directement sur l'onduleur.

2.2.2.3 Mesures capacité-tension sur des IGBTs

Comme pour les capacités MOS, les mesures de capacités dynamiques des IGBTs sont réalisées par un analyseur d'impédance Solartron 1260 couplé à une interface diélectrique Solartron 1296 pilotés par ordinateur. Nous avons conçu et réalisé une carte de connexion permettant de relier un module d'IGBT à l'appareillage de mesures C(V). Cette carte permet aussi de relier le module à l'amplificateur de courant lors de mesures effectuées par la méthode de l'onde thermique (voir figure 2.44(b)). Une photographie du montage employé et le schéma équivalent d'entrée de l'analyseur d'impédance sont donnés dans les figures 2.28 et 2.30(a) p.78. D'après la figure 2.30(a), le connecteur LO et le blindage des câbles coaxiaux sont au même potentiel. Cette configuration permet d'effectuer différentes mesures d'impédances entre les électrodes des IGBTs. La figure 2.42 illustre la possibilité de réaliser une mesure de capacité dynamique entre la grille et l'émetteur d'un IGBT, tout en s'assurant que son collecteur est au même potentiel que l'émetteur. Les autres mesures C(V) possibles et leurs résultats sont discutés dans le chapitre 4.

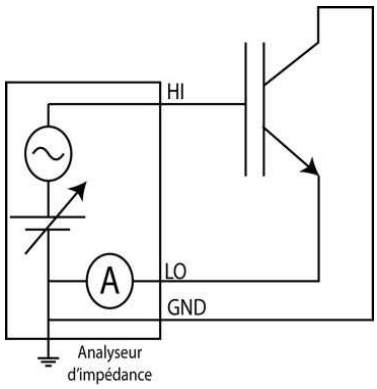


Figure 2.42 : Illustration d'une mesure de capacité entre la grille et l'émetteur d'un IGBT.

Les paramètres de mesures C(V) sur les IGBTs sont présentés dans le tableau 2.5. La plage de polarisation choisie permet de caractériser du régime de forte inversion du substrat

du canal des IGBTs (substrat de type P) au régime d'accumulation, comme cela est effectué pour les capacités MOS planes.

Tableau 2.5 : Paramètres des mesures C(V) sur des IGBTs.

Plage de polarisation	de 15 V vers -15 V, pas variables
Amplitude du signal alternatif	100 mV
Fréquences du signal alternatif	De 10 kHz à 10 Hz, pas variables
Délai entre le changement de fréquences	1 min
Tension appliquée pendant le délai entre le changement de fréquences	15 V

2.2.2.4 Adaptation du banc d'onde thermique pour la caractérisation d'IGBTs

Afin d'appliquer un échelon thermique à l'oxyde de grille des IGBTs étudiés, nous avons conçu et réalisé un module de transfert thermique adapté aux modules Semix 201GD066HDS (diffuseur thermique permettant la circulation d'un liquide caloporteur). L'échelon thermique sera alors appliqué à la semelle du module et devra traverser différents matériaux avant d'atteindre la puce d'IGBT et sa grille en tranchée. Les différentes vues d'un module sont données dans les figures 2.43(a), (b) et (c). La profondeur de la grille en tranchée (5,5 µm) est petite devant l'épaisseur de la puce (72 µm) et celle de l'embase (2,9 mm). D'un point de vue de l'application de la méthode de l'onde thermique à partir du diffuseur thermique développé, la géométrie de l'oxyde de grille pourra être considérée comme plane.

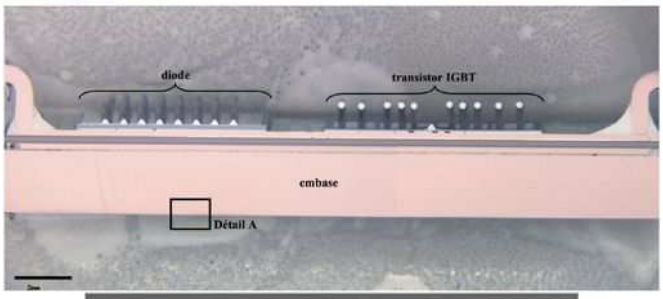
Le diffuseur thermique a été usiné dans un bloc de polyoxyméthilène (POM) qui est un matériau présentant une faible conductivité thermique (0,31 $KW^{-1}m^{-1}$) tout en étant facile à usiner. Afin de maximiser le transfert de calories à la semelle du module d'IGBT, ce dernier est en contact direct avec le liquide caloporteur dont l'écoulement doit nécessairement être turbulent [PADET05]. Pour cela, le canal dans lequel circule le liquide caloporteur est de faible profondeur. Une photographie du diffuseur réalisé est présentée dans la figure 2.44(a).

Dans le but de faciliter les connexions du module à l'appareillage de mesure, nous avons conçu une carte de connexion. Cette carte peut être vue dans la photographie de la figure 2.44(b) qui montre le module Semix 201GD066HDS monté sur le banc de caractérisation d'onde thermique.

(a)



(b)



(c)

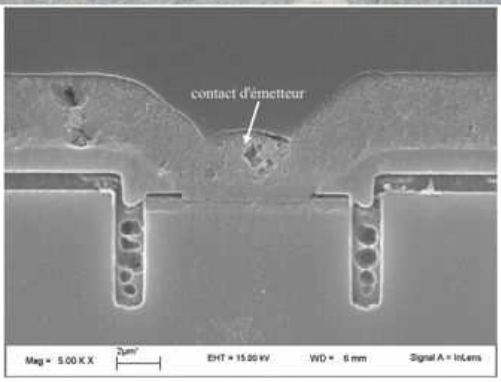
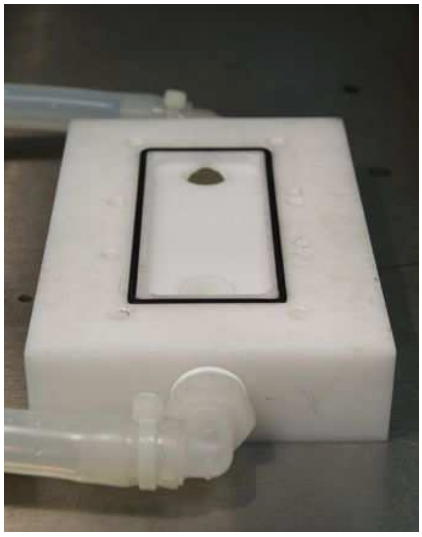
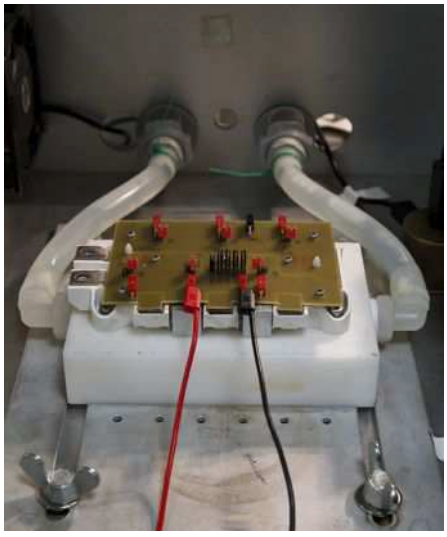


Figure 2.43 : Vue de dessus d'un module Semix 201GD066HDS (a), vue de coupe d'un IGBT (échelle 2 mm) (b) et vue de coupe d'un IGBT (échelle 2 µm) (c), [SERMA06].



(a)



(b)

Figure 2.44 : Photographie du diffuseur thermique réalisé pour les caractérisations par la méthode de l'onde thermique (a) et monté sur le banc de caractérisation (b).

Les paramètres d'application de l'onde thermique aux IGBTs sont donnés dans le tableau suivant.

Tableau 2.6 : Paramètres concernant l'application de l'onde thermique aux IGBTs.

Échelon thermique	T_1 - T_0 = 40°C - 25°C = 15°C
Tensions appliquées à la grille (V_G)	de 5 V vers -5 V, pas de 0,2 V
Filtre passe-bas	t_r = 300 ms
Gain de l'amplificateur	10^{10}
Nombre de points acquis	4000
Période d'échantillonnage	5 ms
Durée de remise à la température initiale T_0	60s

Les échelons thermique employés sont les mêmes que pour les capacité MOS planes afin de faciliter les comparaisons de relevés. La durée d'application de l'échelon thermique est de 20s. La durée totale de mise à température ambiante est de 60s afin d'assurer une température homogène dans tout le module. La plage maximale de polarisation de l'amplificateur de courant est utilisée, de 5 V à -5 V, soit du régime de déplétion du substrat du canal de l'IGBT au régime d'accumulation.

Puisque l'IGBT dispose de trois électrodes, différentes connexions de ces dernières à l'amplificateur de courant sont possibles. Un exemple de connexion d'IGBT à l'amplificateur de courant est donné dans la figure 2.45 pour des mesures de courant d'onde thermique entre grille-émetteur. Les différentes connexions possibles et leurs effets sur les mesures MOT sont présentés dans le chapitre 4.

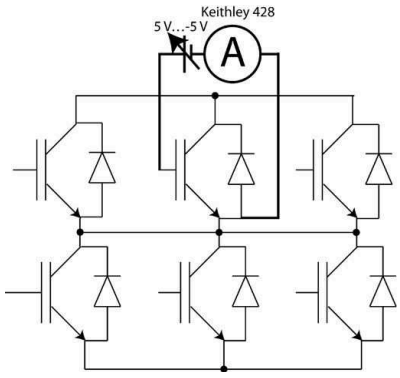


Figure 2.45 : Exemple de connexion pour des mesures de courant d'onde thermique entre grille et émetteur d'un IGBT.

2.3 Conclusions

Dans ce Chapitre, nous avons proposé une amélioration du modèle électrostatique de la méthode de l'onde thermique qui permet d'évaluer la quantité de charges d'oxyde et d'interface présentes dans les structures MOS planes, à partir de mesures MOT et C(V). Par ailleurs, une description des principes des méthodes C(V) et MOT a permis de montrer que,

la méthode C(V) permettait de caractériser les charges situées à proximité du substrat d'une structure MOS alors que la MOT permettait la caractérisation de charges dans tout le volume de l'oxyde de grille. La complémentarité des techniques C(V) et MOT devrait permettre de situer les charges localisées dans l'oxyde de grille de capacités MOS planes et ainsi suivre leurs évolutions dans le cadre de campagnes de vieillissement accéléré.

Afin de vérifier la possibilité de suivre l'évolution de charges dans l'oxyde d'IGBTs à grille en tranchée – et ainsi de tenter de définir des marqueurs de leur vieillissement – des capacités MOS planes ayant des caractéristiques similaires (épaisseur d'oxyde, dopage, …) ont été fabriquées par le LAAS de Toulouse dans le but d'être soumises à des contraintes électriques couramment rencontrées dans le domaine de la traction. De même, nous avons conçu et réalisé un circuit d'application de contraintes électriques ainsi qu'un module de connexion adapté à ces capacités MOS. Par ailleurs, nous avons rendu le banc d'onde thermique plus autonome, ce qui a permis de multiplier par deux le nombre de mesures effectuées sur une même durée.

Afin de rendre les mesures MOT et C(V) applicables aux IGBTs à grille en tranchée, des modules de connexions de ces composants aux appareillages de mesure ont été réalisés. De même, nous avons procédé à une adaptation du banc d'onde thermique en vue d'une utilisation aux IGBTs étudiés.

Les différentes études réalisées sur capacités MOS et sur IGBTs seront présentées respectivement dans les chapitres 3 et 4.

- Chapitre 3 -
Études sur échantillons plans

3.1 Introduction

Les IGBTs employés dans les systèmes de conversion d'énergie sont utilisés en commutation (à des fréquence de l'ordre de 20 kHz). Les signaux de commande appliqués à leur grille sont de type cyclique, et de l'ordre de quelques dizaines de volts, représentant un champ électrique appliqué à l'oxyde de quelques méga-volts par centimètre (en considérant une épaisseur d'oxyde avoisinant les 100 nm). À cette contrainte électrique s'ajoute des contraintes thermiques, mécaniques et environnementales (voir chapitre 1), qui influent sur l'évolution de l'état de l'oxyde de grille de ces composants.

Il a déjà été montré [ROSENBAUM93] que l'application de contraintes électriques cycliques à des transistors MOS à faible épaisseur de grille (env. 10 nm) induisait des évolutions de charges d'oxyde différentes de celles causées par l'application de tensions continues. Bien que les épaisseurs d'oxyde des composants semi-conducteurs de puissance soient plus importante, on peut s'attendre à une évolution différente de l'état de l'oxyde de grille de ces composants en fonction du type de contrainte appliqué (contraintes électriques cycliques ou continues).

Afin de faciliter l'étude de l'évolution de l'oxyde de grille des composants semi-conducteur de puissance, nous nous sommes intéressés, dans un premier temps, à des structures MOS planes soumises à des contraintes électriques similaires à celles exercées dans le domaine de la traction.

3.2 Étude sous contraintes électriques cycliques : mise en œuvre et résultats

3.2.1 Mise en œuvre expérimentale

3.2.1.1 Contraintes imposées

Afin de s'approcher le plus possible des composants semi-conducteurs de puissance, les structures tests employées dans cette étude sont des capacités MOS à substrat de type P ($N_a = 10^{15}\ cm^{-3}$) et d'épaisseur d'oxyde de 120 nm décrites au chapitre précédent.

Les différentes contraintes appliqués aux échantillons sont résumées dans le tableau 3.1.

Tableau 3.1 : Caractéristiques des contraintes cycliques appliquées aux échantillons plans.

Type de signal / Fréquence	Carré / env. 20 kHz
Amplitudes (Champ électrique)	De 10 V (0,83 MV/cm) à 45 V (3,75 MV/cm)
Températures environnantes	Ambiante puis 80 °C
Durées d'application des contraintes avant caractérisation	Environ une semaine

Au début de la campagne de vieillissement, des champs électriques de faible amplitude (environ 0,83 MV/cm) on été appliqués à température ambiante. Les contraintes ont été par la suite augmentées – jusqu'à atteindre un champ électrique d'une amplitude d'environ 3,75 MV/cm et une température de conditionnement de 80 °C – afin d'accélérer le vieillissement.

3.2.1.2 Déroulement des expériences

Plusieurs véhicules tests ont été utilisés lors de la campagne de vieillissement, les composants défaillants étant remplacés au fur et à mesure. Dans le tableau 3.2, nous détaillons les durées totales d'application des contraintes électriques, les amplitudes des dernières tensions imposées et les températures de conditionnement des échantillons.

Chaque échantillon a été caractérisé périodiquement à température ambiante par la méthode C(V), puis par la méthode de l'onde thermique. Les différents paramètres utilisés sont donnés respectivement dans les sections 2.2.1.4 et 2.2.1.5 du chapitre précédent.

Les échantillons ont été retirés de la campagne de vieillissement accéléré lorsque les mesures par l'une des deux méthodes n'étaient plus possibles, ce que nous avons interprété comme un signe précurseur de défaillance.

Le conditionnement des différents échantillons est détaillé dans le tableau 3.2. Le code utilisé pour chaque échantillon est indiqué dans ce tableau ainsi que la dernière amplitude du signal appliquée (colonne 2) et la durée totale de vieillissement avant qu'une défaillance ne soit détectée. Cette durée comprend la durée de l'application de la contrainte électrique à température ambiante et la durée de l'application de la contrainte à 80°C .

Tableau 3.2 : Liste des composants et contraintes cycliques appliquées.

Échantillon	Dernière tension appliquée (valeur crête)	Conditionnement à température ambiante	Conditionnement à 80°C	Durée totale du conditionnement
	V_{cc}	h	h	h
1-7	15	672	0	672
1-10	15	672	0	672
1-5	40	1848	0	1848
1-2	40	1848	192	2040
1-1	40	1848	1080	2928
1-8	45	1848	5904	7752
1-9	45	1848	5904	7752
3-5	40	0	264	264
3-4	40	0	672	672
2-7	40	0	1152	1152
2-9	40	0	1152	1152
2-1	40	0	1488	1488
3-6	40	0	1728	1728

3.2.2 Résultats obtenus, analyse préliminaire

La figure 3.1 présente des courants d'onde thermique mesurés sur une capacité MOS avant et après la campagne vieillissement sous contrainte électrique cyclique. Les courants ont été relevés pour des régimes de forte accumulation (5 V), de déplétion (0 V) et de forte inversion (-5 V).

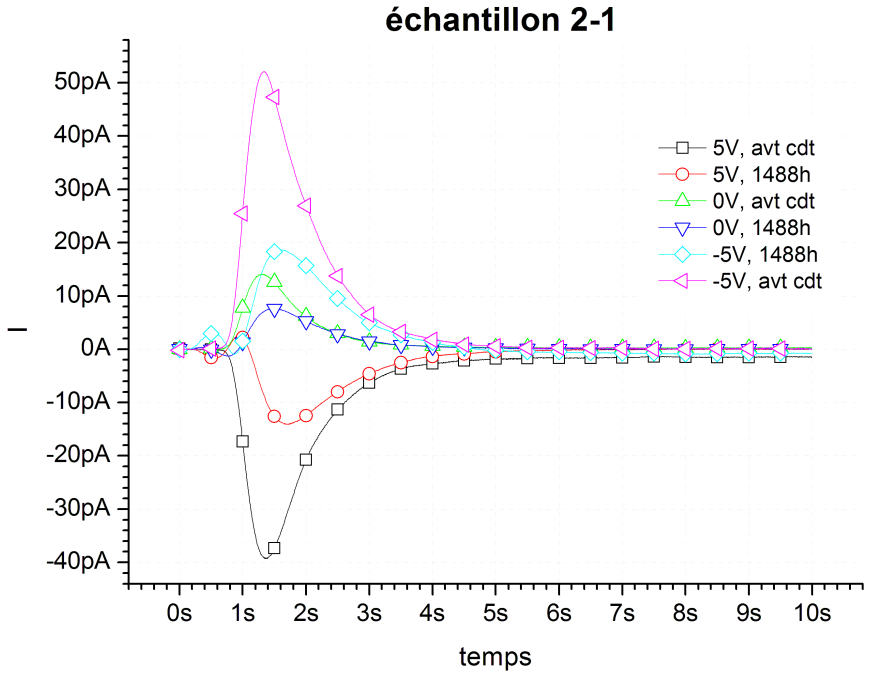


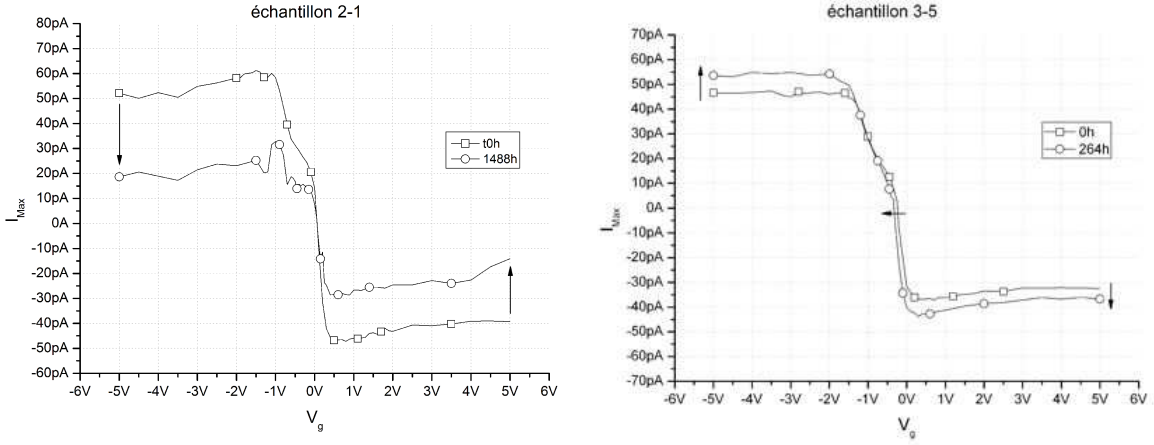
Figure 3.1 : Courants d'onde thermique mesurés sur un échantillon avant et après vieillissement (1488h sous 40 V_{cc}).

On observe une forte diminution de l'amplitude des courants d'onde thermique après le vieillissement. En effet, ces courants en régime de forte inversion et de forte accumulation diminuent d'environ 65 % après le vieillissement, alors que pour le régime de déplétion, une

diminution d'environ 40 % est observée. Cette évolution indique une variation de la densité de charges piégées dans l'oxyde de grille et à l'interface oxyde-semi-conducteur causée par le vieillissement. Par ailleurs, on peut noter qu'en forte inversion (5 V) le courant d'onde thermique atteint une valeur de -2 pA à la fin du réarrangement des charges d'influence, mettant en évidence un léger courant de fuite de grille activé par l'augmentation de la température de l'échantillon lors de la mesure dans ce régime de polarisation.

L'apparition d'une légère 'oscillation' du courant I(t) au début de l'application de l'onde thermique devient notable à tous les régimes de fonctionnement de l'échantillon après le vieillissement. De même, le maximum des courants d'onde thermique après application de la contrainte apparaît après 1,7s au lieu de 1,4s. L'apparition de cette oscillation combinée à un 'retard' du maximum du courant indiquent une variation de la position des charges présentes dans l'oxyde de grille et à l'interface oxyde-semi-conducteur.

Compte tenu des hypothèses évoquées dans le chapitre 2 sur la diffusion de l'onde thermique dans un échantillon mince, et afin de simplifier l'analyse des relevés, nous avons opté pour une représentation de l'amplitude du courant d'onde thermique en fonction de la tension appliquée ($I_{max}(V_G)$). De telles représentations sont illustrées dans la figure 3.2.



(a) (b)

Figure 3.2 : Dépendances $I_{max}(V_G)$ relevées sur deux échantillons (2-1 (a) et 3-5 (b)) avant (0 h) et après l'application de la contrainte cyclique (1448 h (a) et 264 h (b)).

Un signal électrique cyclique d'une amplitude de 40 V a été appliqué aux échantillons 2-1 et 3-5 de la figure 3.2 à une température de 80 °C. La durée totale de l'application de ces contraintes avant la défaillance est plus importante pour l'échantillon 2-1 (1488h) que pour l'échantillon 3-5 (264h).

Nous pouvons observer une nette diminution de l'amplitude du courant d'onde thermique de l'échantillon 2-1 après vieillissement. Par exemple, la valeur de $I_{max}(V_G)$ pour une polarisa-

tion de -5 V évolue de 52 pA à 19 pA. Ceci est le cas de 70% des échantillons que nous avons vieillis, avec des variations comprises entre -5% et -65%.

En revanche, une augmentation de l'amplitude du courant d'onde thermique de l'échantillon 3-5 est à noter. Ceci est le cas de 30% des échantillons vieillis, avec des variations comprises entre 15% et 30%. Par exemple, le courant $I_{max}(V_G)$ de l'échantillon 3-5 polarisé à -5 V passe de 46,5 pA à 53,5 pA. Après le vieillissement de l'échantillon 3-5, la tension pour laquelle le courant $I_{max}(V_G)$ s'annule est diminuée de 0,09 V.

Des mesures effectués par la méthode C(V) à des fréquences de 10 Hz, 1 kHz et 10 kHz sur ces mêmes échantillons pendant la campagne de vieillissement sont illustrées dans la figure 3.3. On constate une diminution de la capacité en inversion de l'échantillon 2-1, quelle que soit la fréquence de la mesure. Par exemple, la capacité mesurée à 10 kHz sous 5 V varie de -20% (de 2,5 nF à 2 nF). Ceci semble indiquer une augmentation du temps de réponse des porteurs minoritaires du substrat en régime de forte inversion.

L'évolution des courbes $C(V_G)$ de l'échantillon 3-5 est différente. Ainsi, les courbes mesurées après vieillissement sont décalées d'environ 0,1 V vers des tensions plus négatives quelque soit la fréquence de mesure, indiquant une augmentation de la densité de charges d'oxyde positives suite au conditionnement. Contrairement à l'échantillon 2-1, la variation de la capacité mesurée en régime d'inversion est faible

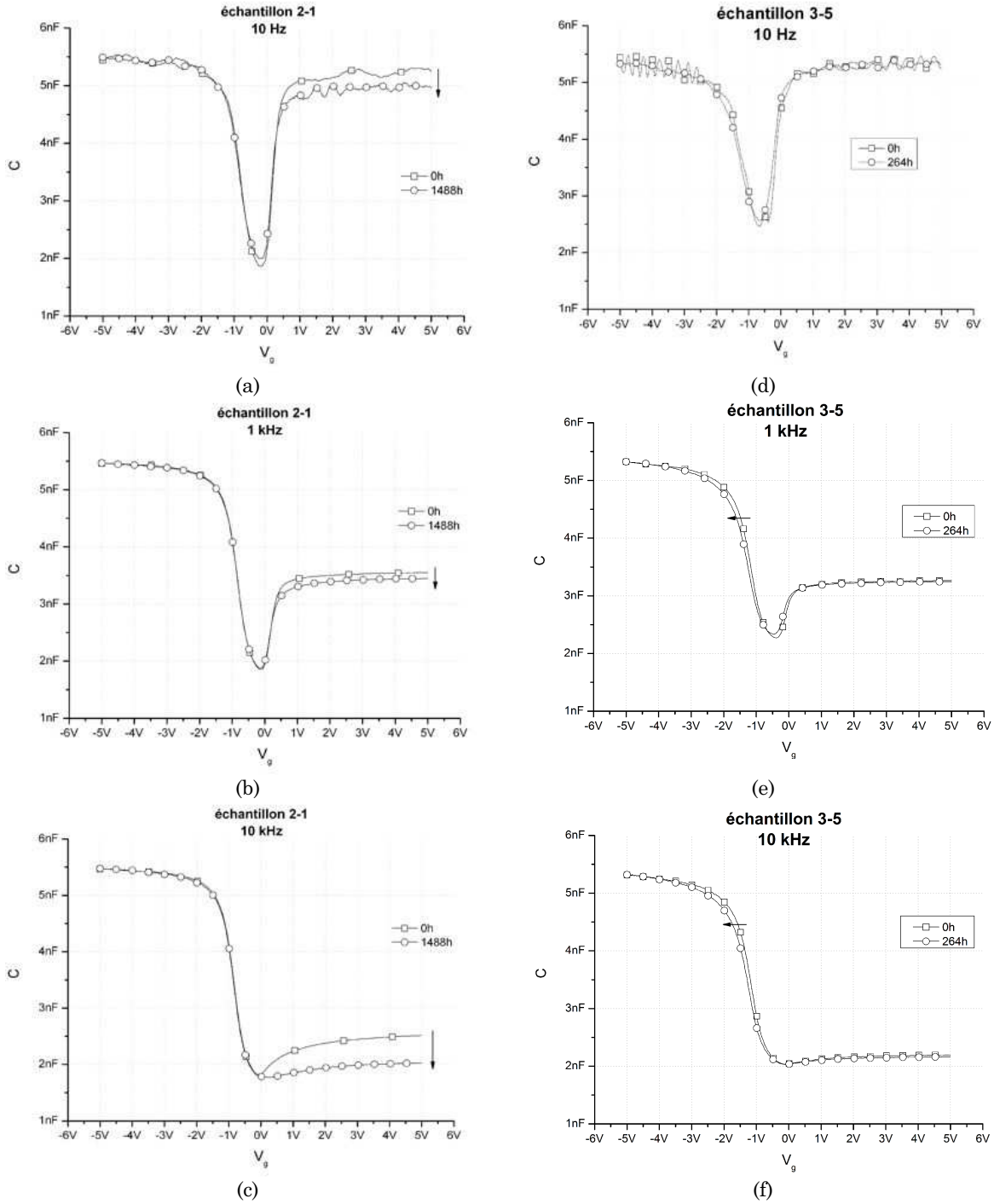


Figure 3.3 : Mesures capacité-tension effectuées à différentes fréquences des échantillons 2-1 conditionnés 1488h ((a), (b), (c)) et 3-5 conditionnés 264h ((d), (e), (f)).

Afin d'analyser l'évolution des échantillons MOS plans, nous avons défini des indicateurs relatifs aux variations observées par les deux méthodes de caractérisation utilisées. Ces indicateurs sont illustrés dans les figures 3.4 et 3.5. Ainsi, pour les mesures à l'onde thermique, nous avons défini les indicateurs suivant décrits dans la figure 3.4.

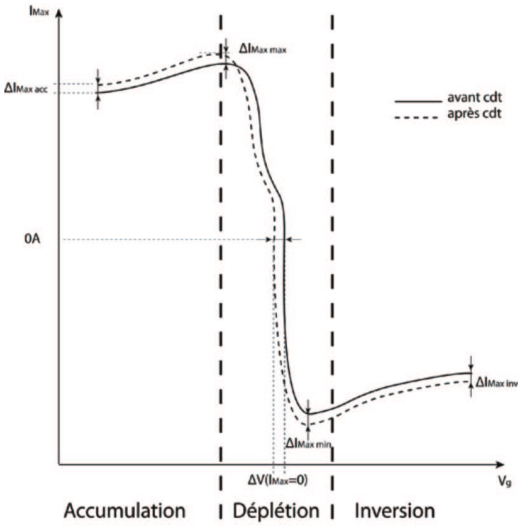


Figure 3.4 : Illustration des variations $\Delta V(I_{max}=0)$, $\Delta I_{max\ acc}$, $\Delta I_{max\ max}$, $\Delta I_{max\ min}$ et $\Delta I_{max\ inv}$ reportées dans le tableau 3.3.

La variation $\Delta V(I_{max}=0)$ a ainsi été calculée en faisant la différence des tensions avant et après le conditionnement lorsque le maximum du courant d'onde thermique est nul, soit :

$$\Delta V(I_{max}=0)=\left[V(I_{max}=0)\right]_{après\ cdt}-\left[V(I_{max}=0)\right]_{avant\ cdt}. \tag{3.1}$$

Les variations d'amplitudes du courant d'onde thermique en accumulation ($\Delta I_{max\ acc}$), en déplétion ($\Delta I_{max\ max}$ et $\Delta I_{max\ min}$) et en inversion ($\Delta I_{max\ inv}$) ont ont été calculées avec l'expression :

$$\Delta I_{max}[\%]=100\cdot\frac{\left[I_{max}(V_G)\right]_{après\ cdt}-\left[I_{max}(V_G)\right]_{avant\ cdt}}{\left[I_{max}(V_G)\right]_{avant\ cdt}} \tag{3.2}$$

avec $I_{max}(V_G)$ correspondant à l'amplitude du courant d'onde thermique pour une tension donnée.

Les valeurs obtenues sur les échantillons conditionnés sous contrainte cyclique sont reportées dans le tableau 3.3. Les conditions de vieillissement (tensions crête-crête appliquées, …) y sont également indiquées dans ce tableau.

On constate une évolution significative de l'amplitude de la courbe $I_{max}(V_G)$ tout au long de la campagne de vieillissement. En effet, celle-ci diminue en régime d'accumulation pour 70% des composants caractérisés. L'amplitude de $I_{max}(V_G)$ des capacités conditionnées uniquement à température ambiante ou à température ambiante puis à 80°C varie de -21% (échantillon 1-9) à 25% (échantillon 1-7), aussi bien en augmentant qu'en diminuant.

En revanche, l'amplitude de $I_{max}(V_G)$ en régime d'accumulation pour 5 des 6 échantillons conditionnées uniquement à 80°C diminue significativement, avec une variation allant de -64% (échantillon 2-1) à 15% (échantillon 3-5). Les variations de $I_{max}(V_G)$ pour les autres régimes de polarisations sont similaires à celles observées en accumulation. Par ailleurs, le

paramètre $\Delta V(I_{max}=0)$ évolue de -0,35 V (échantillon 1-9) à 0,13 V (échantillon 3-6) avec une variation moyenne faible (-0,01 V) pour tous les échantillons conditionnés.

Tableau 3.3 : Indicateurs illustrant l'évolution des courbes $I_{max}(V_G)$ des échantillons vieillis sous contrainte cyclique.

Éch	Dernière tension appliquée	Durée de conditionnement			$I_{max}(V_G)$								
		T_{amb}	80°C	Total	$\Delta V(I_{max}=0)$	$I_{max\,acc}$ initial	$\Delta I_{max\,acc}$	$I_{max\,max}$ initial	$\Delta I_{max\,max}$	$I_{max\,min}$ initial	$\Delta I_{max\,min}$	$I_{max\,inv}$ initial	$\Delta I_{max\,inv}$
	V_{cc}	h	h	h	V	pA	%	pA	%	pA	%	pA	%
1-7	15	672	0	672	0,1	41	25	49	20	-35	20	-27	22
1-10	15	672	0	672	0,1	**	**	68	-34	-46	-28	-39	-23
1-5	40	1848	0	1848	0,02	55	-6	65	-5	-48	-13	-40	-9
1-2	40	1848	192	2040	-0,19	37	31	47	23	-34	25	-27	28
1-1	40	1848	1080	2928	0,07	49	16	59	17	-45	16	-35	21
1-8	45	1848	5904	7752	-0,03	47	-4	57	-6	-44	-10	-34	-4
1-9	45	1848	5904	7752	-0,35	51	-21	57	-24	-37	-7	-36	-19
3-5	40	0	264	264	-0,09	47	15	47	16	-37	16	-33	13
3-4	40	0	672	672	-0,01	50	-50	58	-49	-44	-38	-37	-38
2-7	40	0	1152	1152	0,06	53	-14	64	-15	-47	-15	**	
2-9	40	0	1152	1152	0,09	56	-15	64	-12	-50	-13	-41	-13
2-1	40	0	1488	1488	0	52	-64	61	-58	-47	-39	-39	-48
3-6	40	0	1728	1728	0,13	51	-1	53	6	-43	-1	-37	0

Une illustration des indicateurs utilisés dans le tableau 3.4 lors des mesures C(V) est donnée dans la figure 3.5.

Les colonnes "ΔV_{FB}" indiquent les variations de la tension de bandes plates suite au conditionnement. La tension de bandes plates est relevée pour une capacité mesurée correspondant à la capacité de bandes plates théorique ($C_{FBth} = 4\ nF$). La valeur de ΔV_{FB} est déterminée avec l'expression 3.3.

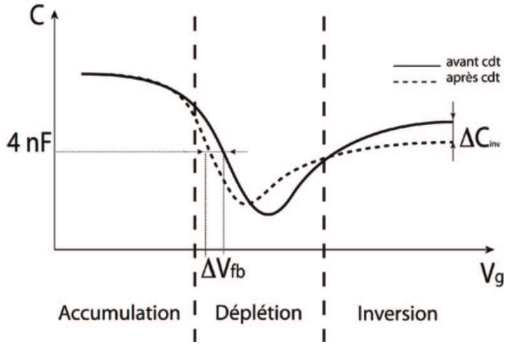


Figure 3.5 sur la définition des indicateurs ΔV_{FB} et ΔC_{inv} du tableau 3.4.

$$\Delta V_{FB} = \left[V_{FB}\right]_{après\ cdt} - \left[V_{FB}\right]_{avant\ cdt}. \tag{3.3}$$

Le paramètre ΔC_{inv} correspond à la variation de la capacité en forte inversion ($V_G = 5\ V$) durant le conditionnement :

$$\Delta C_{inv}[\%] = 100 \cdot \frac{\left[C_{inv}\right]_{après\ cdt} - \left[C_{inv}\right]_{avant\ cdt}}{\left[C_{inv}\right]_{avant\ cdt}}. \tag{3.4}$$

Tableau 3.4 : Indicateurs illustrant l'évolution des courbes $C(V_G)$ des échantillons vieillis sous contrainte électrique cyclique.

Éch	Dernière tension appliquée	Durée de conditionnement			$C(V_g)$ 10 Hz		$C(V_g)$ 1 kHz		$C(V_g)$ 10 kHz	
		T_{amb}	80°C	Total	ΔV_{FB}	ΔC_{inv}	ΔV_{FB}	ΔC_{inv}	ΔV_{FB}	ΔC_{inv}
	V_{cc}	h	h	h	V	%	V	%	V	%
1-7	15	672	0	672			0,07	92	0,06	34
1-10	15	672	0	672			0,12	0	0,12	7
1-5	40	1848	0	1848			-0,02	-47	0	-22
1-2	40	1848	192	2040			-0,21	-3	-0,21	-3
1-1	40	1848	1080	2928			0,05	-5	0,04	-14
1-8	45	1848	5904	7752			-0,09	-22	-0,1	-25
1-9	45	1848	5904	7752			-0,36	0	-0,36	8
3-5	40	0	264	264	-0,07	0	-0,08	-1	-0,09	-2
3-4	40	0	672	672	-0,03	0	-0,05	-1	-0,05	-4
2-7	40	0	1152	1152	0,06	3	0,07	0	0,08	-1
2-9	40	0	1152	1152	-0,07	2	0,1	-1	0,1	-1
2-1	40	0	1488	1488	-0,03	-6	0	-3	-0,01	-20
3-6	40	0	1728	1728	-0,07	2	0,09	-2	0,11	-9

Les mesures de capacité-tension à 10 Hz ont débuté après 300 h de conditionnement à température ambiante. Comme le tableau 3.4 indique la variation des paramètres entre le début et la fin du conditionnement, les mesures effectuées à 10 Hz pour les échantillons vieillis à température ambiante ne sont pas représentées.

La variation de la capacité en inversion des échantillons conditionnés à 80°C (hormis l'échantillon 1-9) est négative, allant de -25% pour l'échantillon 1-8 à -1% pour l'échantillon 2-9. Les variations de cette capacité pour les échantillons conditionnés à température ambiante peuvent aller jusqu'à 92% en valeur absolue. Le signe de la variation est cependant variable selon les échantillons.

Les résultats présentés dans les tableaux 3.3 et 3.4 montrent que les paramètres $\Delta V(I_{max}=0)$ et ΔV_{FB} ont des valeurs similaires. De même, on observe une diminution de $\Delta I_{max\,inv}$ et de ΔC_{inv} pour quasiment tous les composants conditionnés seulement à 80°C, alors qu'aucune tendance à l'augmentation ou à la diminution de ces indicateurs n'est observée pour des échantillons conditionnés autrement.

Ces résultats montrent clairement que l'état électrique de l'oxyde de grille des structures MOS évolue de façon notable suite au vieillissement sous champ électrique cyclique. Il y a donc lieu de penser que nous pouvons utiliser cette évolution en tant qu'indicateur de leur état opérationnel. Toutefois, l'analyse des résultats suggère fortement que cette évolution fait intervenir des charges positives et négatives injectées et piégées dans tout le volume de l'oxyde de grille et à l'interface oxyde-semi-conducteur des capacités MOS. L'état de ces derniers, à un moment donné, peut être déterminé selon les paramètres que nous nous proposons d'analyser plus loin dans ce Chapitre.

Afin d'appréhender les mécanismes qui gouvernent les évolutions observées, nous avons recouru à des expérimentations supplémentaires effectuées sous diverses contraintes électriques continues et à différentes températures. Ceci permet de séparer le rôle des deux polarités du champ électrique cyclique, et de mieux comprendre leur participation à l'évolution des charges dans l'oxyde des composants sous ce type de contrainte.

3.3 Expériences complémentaires sous contraintes continues

Lors de cette étude, nous avons imposé à des échantillons identiques aux précédents des champs électriques continus de valeurs comparables aux amplitudes des champs cycliques.

3.3.1 Mise en œuvre expérimentale

Deux tensions positives et négatives ont été imposées : ±25 V (soit ±1.87 MV/cm) et de ±50 V (soit ±4.16 MV/cm), équivalents respectivement la valeur maximale et la valeur crête à crête maximale du signal électrique cyclique.

Les tensions continues ont été appliquées à température ambiante pendant des durées de 66h (22,5 V et -22,5 V) et de 41h (50 V et -50 V). Chaque échantillon a été caractérisé par la méthode capacité-tension, puis par la méthode de l'onde thermique, avant et juste après conditionnements. Les différents résultats obtenus sont présentés ci-après.

3.3.2 Résultats et discussion

3.3.2.1 Résultats obtenus par la méthode capacité-tension

Des mesures C(V) ont été effectués à différentes fréquences lors des campagnes de vieillissement. Pour des raisons de clartés, seuls les relevés à 1 kHz et 10 Hz sont présentés ci-après.

Après application d'une tension de 22,5 V, une variation de la tension de bandes plates (ΔV_{FB}) de -0,2 V est relevée à 1 kHz et à 10 Hz, alors qu'aucune variation de cette tension n'est observée après l'application d'une tension de -22,5 V.

La variation de capacité mesurée en inversion (ΔC_{inv}) à 1 kHz et à 10 Hz après un conditionnement à 22,5 V est de l'ordre de 20%, alors qu'elle est de -60% à 1 kHz et de -72% à 10 Hz après application d'une tension négative de même valeur (-22,5 V).

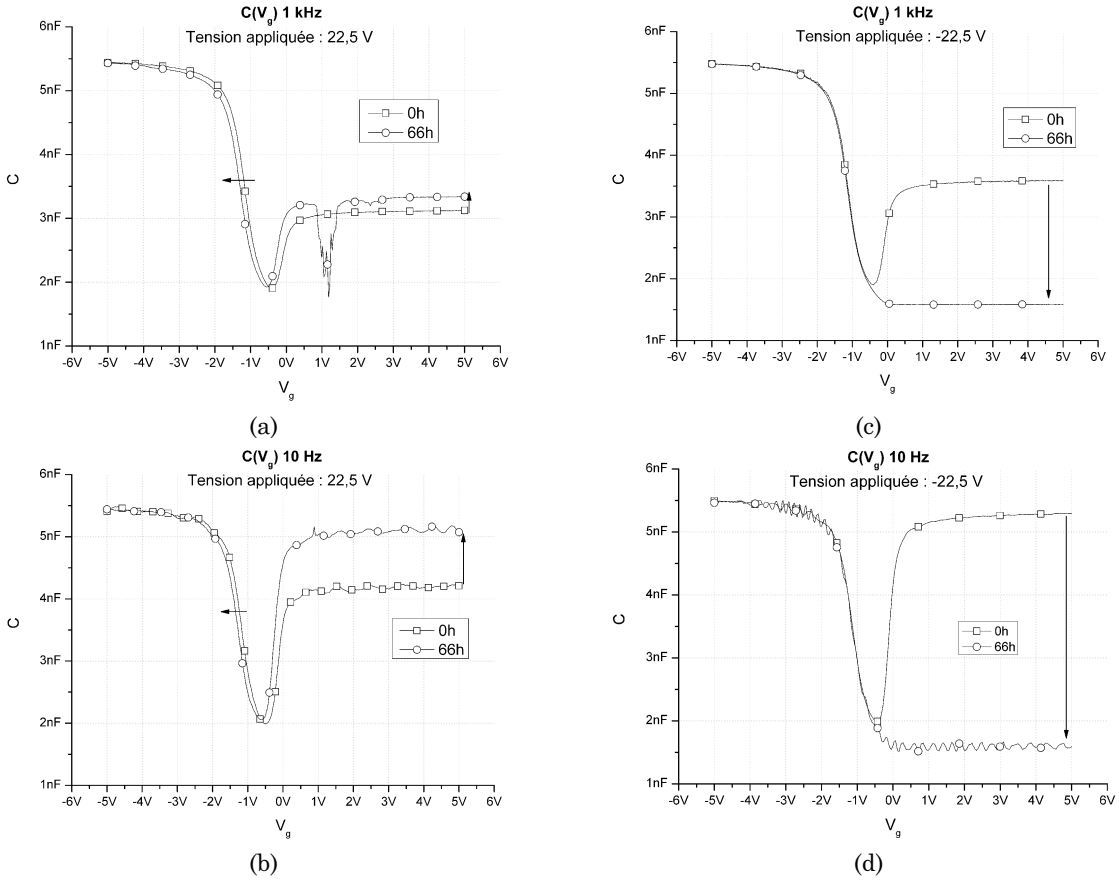


Figure 3.6 : Courbes C(V) relevées sur deux échantillons ayant subi pendant 66h des tensions continues de 22,5 V et -22,5 V.

On note que, après application d'une tension positive de 50 V, la variation de la tension de bandes plates est d'environ -0,4 V, quelque soit la fréquence de mesure. Une diminution de la capacité en régime d'accumulation ($V_G = -5$ V) est notée pour la courbe C(V) à 1 kHz après l'application d'une tension de -50 V. Cette évolution n'est pas causée par une variation de la quantité de charges dans l'oxyde de la structure, puisqu'elle n'est pas retrouvée à 10 Hz. Il en est de même pour la variation de la tension de bandes plates : elle n'est pas causée par un piégeage de charges d'oxyde après conditionnement à -50 V .

La variation de la capacité en inversion ($V_G = 5$ V) après conditionnement à 50 V est de 33% à 1 kHz et de 45% à 10 Hz, alors que pour l'échantillon ayant subis une tension de -50 V, ces variations sont respectivement de -60% et -67%.

Comme il a été indiqué dans le chapitre 2, la valeur de la capacité dynamique en régime d'inversion est dépendante du temps de réponse des porteurs minoritaires du substrat. Les variations des capacités mesurées en régime d'inversion sont donc vraisemblablement dues à une diminution du temps de réponse des porteurs minoritaires après application d'une contrainte électrique positive et à une augmentation du temps de réponse des porteurs minoritaires après application d'une tension négative (figures 3.6 et 3.7). Par ailleurs, la

diminution de la tension de bandes plates des échantillons après application d'une tension positive indique une augmentation de charges d'oxyde positives. Cette augmentation est apparue d'autant plus importante que la contrainte appliquée a été élevée.

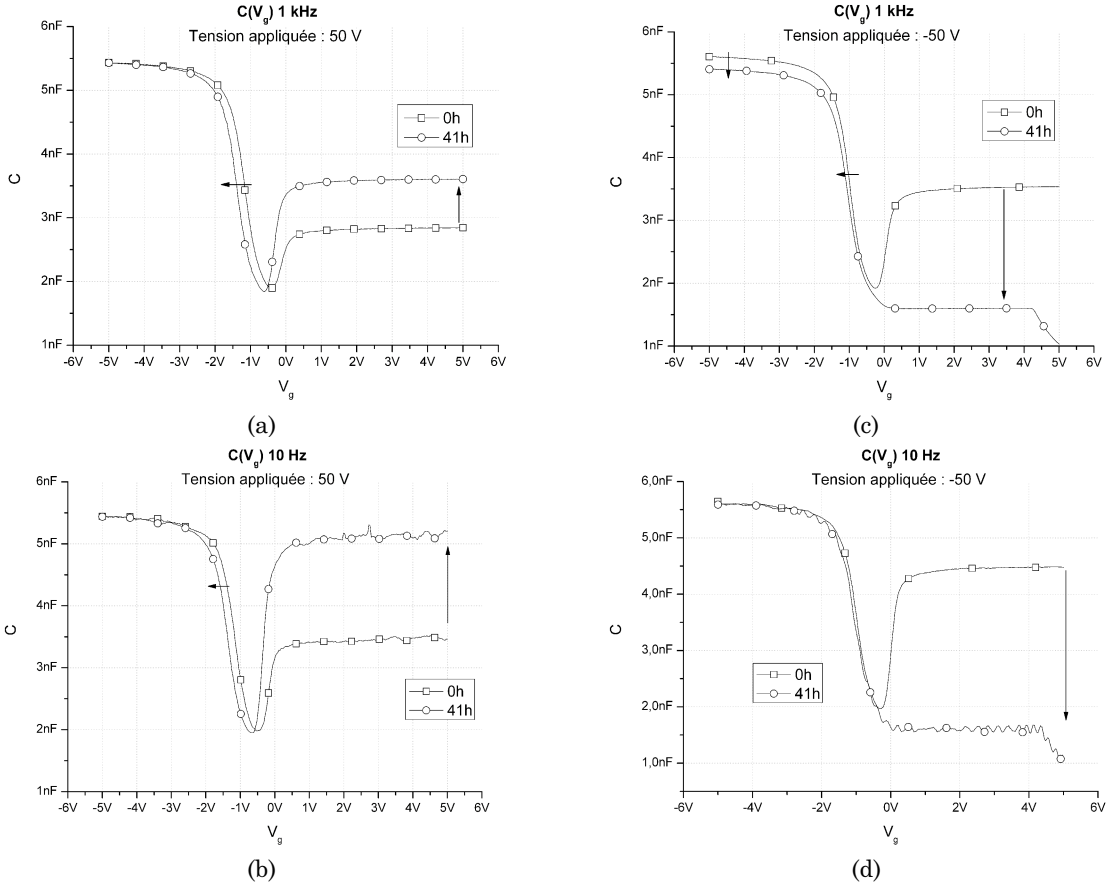


Figure 3.7 : Courbes C(V) obtenues à 1 kHz et à 10 Hz sur deux capacités MOS vieillies à une tension de 50 V et -50 V durant 41h.

3.3.2.2 Résultats obtenus par la méthode de l'onde thermique

Des exemples de courants d'ondes thermiques mesurés dans les régimes d'inversion et d'accumulation sont présentés dans les figures 3.8 (échantillons contraints sous 22,5 V et -22,5 V) et 3.9 (échantillons contraints sous 50 V et -50 V).

Après application d'une tension de 22,5 V, le courant d'onde thermique dans le régime d'inversion ($V_G = 5$ *V*) augmente de 8,5%. Le maximum (en valeur absolue) du signal est atteint 1,5s après l'application du stimulus, et ne varie pas au cours du vieillissement. À l'opposé, l'allure du courant d'onde thermique en inversion varie de manière significative après application de -22,5 V. En effet, dès l'application de l'onde thermique (à $t = 1,2s$), le courant présente une inversion de signe qu'on ne décèle pas avant conditionnement. Ce courant atteint la valeur maximale de 22 pA après 1,8s, puis décroît pour atteindre la valeur minimale de -24 pA au bout de 4,5s, soit une diminution de un tiers par rapport à sa valeur initiale.

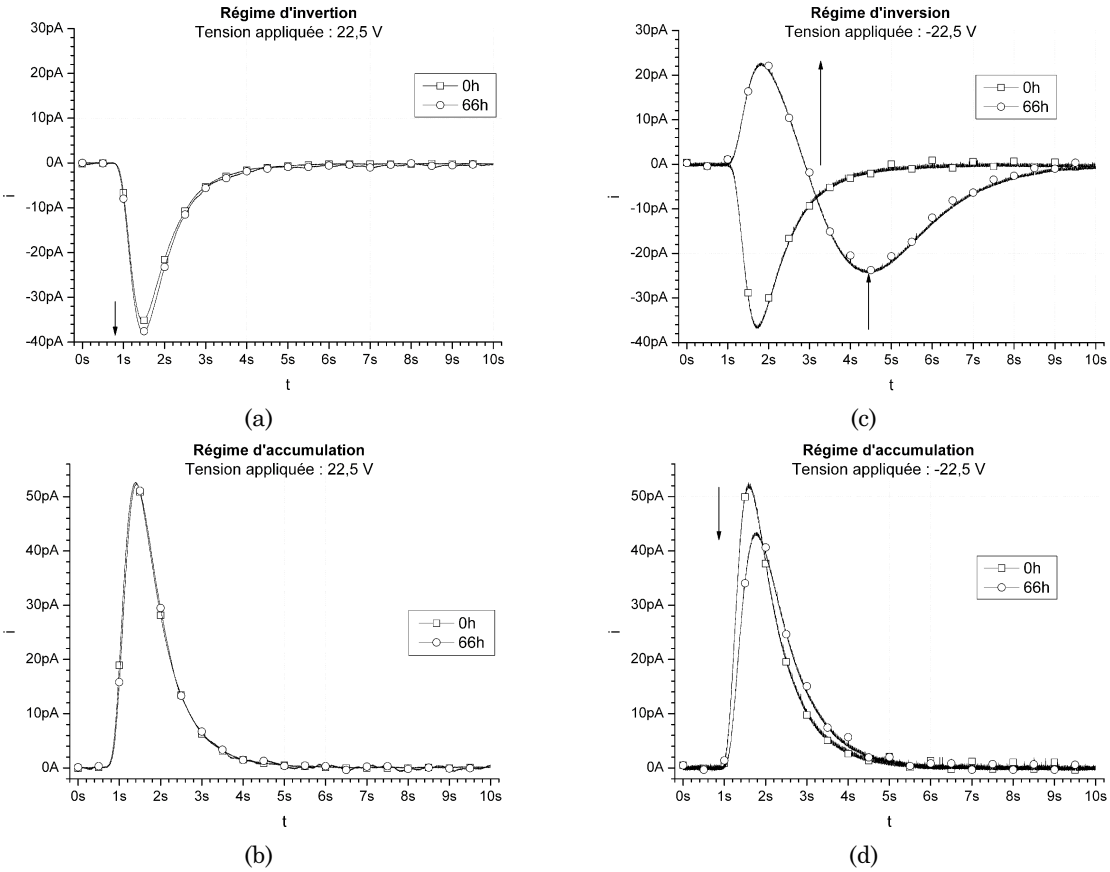


Figure 3.8 : Courants d'onde thermique mesurés en inversion et en accumulation sur des échantillons contraints sous 22,5 V ((a) et (b)) et sous -22,5 V ((c) et (d)).

Après application d'une tension de 22,5 V, aucune évolution notable du courant d'onde thermique n'est constatée en régime d'accumulation. Cependant, après application d'une tension de -22,5 V, le maximum du courant d'onde thermique diminue de 15% et est atteint en 1,8s (au lieu de 1,6s avant conditionnement). Aucune inversion du signal n'est notable.

Le courant d'onde thermique relevé en inversion avant l'application d'une tension de 50 V (figure 3.9(a)) présente, au départ, une inversion de signe inférieure à 2 pA. Après application de la contrainte, une diminution du signal est observée. De façon similaire, le minimum du courant d'onde thermique augmente de 24% et est en avance de 0,2s par rapport à l'état vierge. À l'opposé, l'évolution du courant d'onde thermique est très importante après l'application d'une tension de -50 V. En effet, une composante positive du courant I(t) apparaît et atteint une valeur de 26 pA à $t = 2,2s$. Le courant relevé diminue ensuite et atteint -20 pA, soit une diminution d'un quart, avec un retard de 3,2s par rapport à l'état initial.

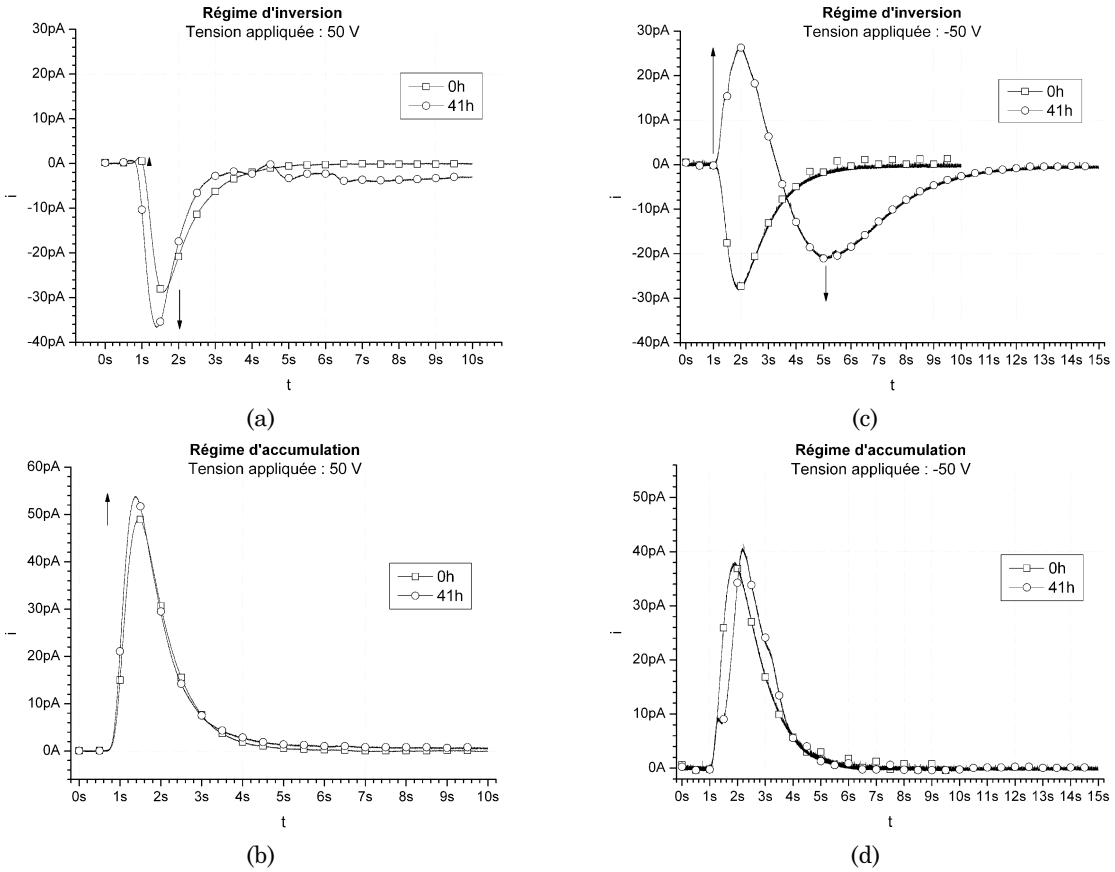


Figure 3.9 : Courants d'onde thermique pour les régimes d'inversion et d'accumulation des échantillons contraints sous 50 V ((a) et (b)) et sous -50 V ((c) et (d)).

Après l'application d'une tension de 50 V, le maximum du courant d'onde thermique relevé dans le régime d'accumulation augmente de 12,5% et est atteint en 1,2s (contre 1,3s avant application de la contrainte). De même, une augmentation de 5% du maximum du signal ainsi qu'un retard de son apparition de 0,2s sont notés dans le régime d'accumulation après l'application de -50 V (voir figure 3.9(d)).

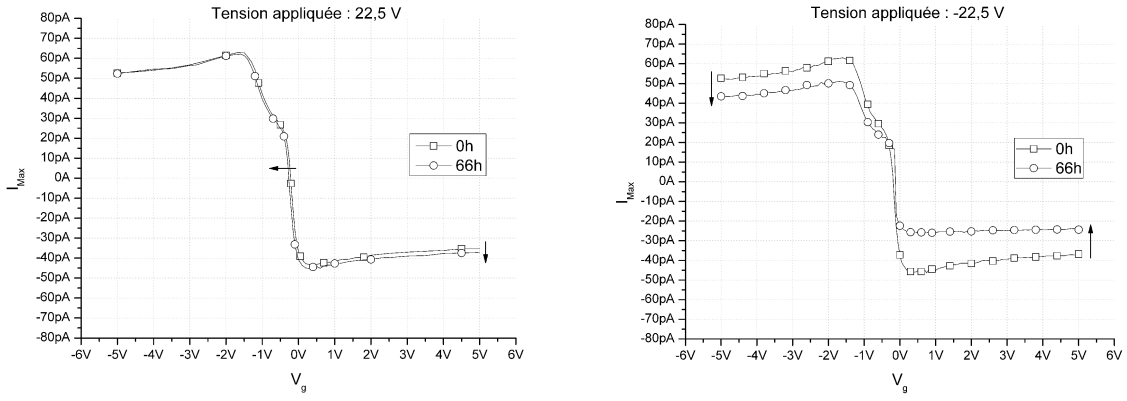
Nous constatons, notamment en régime d'inversion, un changement important des formes des courants d'onde thermique après application d'une contrainte négative. En revanche, la forme du courant d'onde thermique varie peut en accumulation – quelque soit le signe de la contrainte appliquée – et légèrement en inversion après contrainte négative.

Des changements de signe aussi importants dans la forme d'un courant d'onde thermique (tels ceux montrés dans les figures 3.8(c) et 3.9(c)) ne peuvent s'expliquer que par une inversion significative du champ électrique dans l'échantillon. En effet, le signe du courant I(t) est fonction du produit $E(x)\cdot\delta\Delta T(x,t)/\delta t$, alors que le signe de $\delta\Delta T(x,t)/\delta t$ ne varie pas. Autrement dit, il apparaît un changement significatif des répartitions du champ et de la charge dans la structure. Ceci montre les limites du modèle développé au chapitre 2, où cet aspect n'a pas été pris en compte. Le banc de mesure utilisé pour l'étude ne permet pas, à l'heure ac-

tuelle, d'accéder à la répartition spatiale de la charge (et donc du champ) dans la structure. Cependant, un raisonnement qualitatif permet d'appréhender la signification des évolutions observées.

L'application d'une tension positive aux bornes des échantillons a entraîné une augmentation de l'amplitude du courant I(t) – quelque soit le régime de polarisation – d'autant plus grande que la tension appliquée est élevée. Ceci témoigne d'une augmentation de la densité de charges dans l'oxyde et à l'interface oxyde-semi-conducteur. De plus, après application de 50 V, nous avons observé une diminution de la partie positive de I(t) dans le régime d'inversion (figure 3.9(a)), associée à une durée plus courte pour atteindre la valeur minimale. Ceci s'apparente à une migration de charges positives d'oxyde vers l'interface oxyde-semi-conducteur, associée à une injection de charges positives dans l'oxyde. À l'opposé, nous observons l'apparition d'une partie positive dans le signal I(t) en régime d'inversion, associée à l'augmentation de la durée nécessaire pour atteindre la valeur maximale (en valeur absolue) dans les régimes d'inversion et d'accumulation. Il s'agit donc d'une migration des charges d'oxyde vers l'électrode de grille, éventuellement associée à une injection de charges.

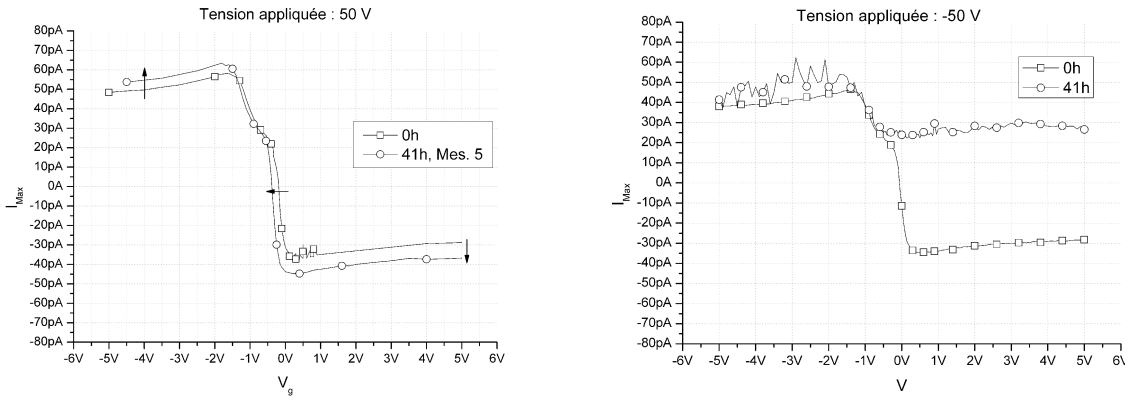
Les maxima de courants d'onde thermique sont présentés en fonction de la tension de polarisation dans les figures 3.10 et 3.11.



(a) (b)

Figure 3.10 : Représentations $I_{max}(V_G)$ des échantillons soumis à des tensions de 22,5 V (a) et -22,5 V (b).

En régime d'inversion, une augmentation de 5% de $I_{max}(V_G)$ est constatée après l'application d'une contrainte positive de 22,5 V. De plus, une variation de -0,07 V de la tension de polarisation pour laquelle l'amplitude du courant est nul ($\Delta V(I_{max}=0)$) et une évolution nulle du maximum de courant relevé en accumulation sont notées. À l'opposé, les relevés effectués après l'application d'une tension de -22,5 V indiquent une diminution de 19% en accumulation et de 29% en inversion de $I_{max}(V_G)$, malgré une valeur nulle de $\Delta V(I_{max}=0)$.



(a) (b)

Figure 3.11 : Relevés $I_{max}(V_G)$ des échantillons conditionnés ous 50 V (a) et -50 V (b).

D'après la figure 3.11(a), l'application d'une tension de 50 V à la structure étudiée a provoqué une augmentation de $I_{max}(V_G)$ de 10% (en accumulation) et de 27% (en inversion). L'indicateur $\Delta V(I_{max}=0)$ vaut -0,35 V.

Après l'application d'une tension de -50 V, aucune variation de $I_{max}(V_G)$ en accumulation ($V_G = -5$ V) n'est observée. Les courants d'onde thermique positifs dans les régimes de déplétion et d'inversion (voir figure 3.9(d)) impliquent que le relevé $I_{max}(V_G)$ a toujours une valeur positive. Pour cette raison, la valeur de $\Delta V(I_{max}=0)$ n'a pu être relevée. Le courant $I_{max}(V_G)$ en régime d'inversion est en augmentation de 128%.

La valeur de l'indicateur $\Delta V(I_{max}=0)$ des échantillons contraints sous des tensions de 22,5 V et de 50 V est similaire à la variation de tension de bandes plates (ΔV_{FB}) relevée avec la méthode capacité-tension.

En considérant les différents résultats des mesures effectuées après conditionnement sous champ continu, la variation de $I_{max}(V_G)$ apparaît comme un indicateur de l'évolution de la densité de charges dans l'oxyde de grille des structures MOS. De même, le sens de l'évolution de $I_{max}(V_G)$ est une fonction du signe de la tension appliquée à l'échantillon (comme pour les variations de capacité en régime d'inversion).

3.3.3 Conditionnement électrique à température élevée ("Bias Temperature Stress")

Les variations de tension de bandes plates en C(V) et de la tension pour laquelle $I_{max}(V_G)$ s'annule lors du conditionnement en continu – notamment sous tension positive –, ainsi que les modifications de l'allure des signaux d'onde thermique mesurés après application de tensions négatives, peuvent s'expliquer par une migration de charges mobiles et/ou un piégeage de charges. Afin d'évaluer la contribution de chacun de ces phénomènes dans les résultats obtenus, nous avons entrepris des expériences consistant à appliquer des contraintes continues

à forte température, communément connues sous le nom de "*Bias Temperature Stress*" (BTS) [SCHRODER09]. Elles ont été réalisées sur des structures MOS planes identiques aux précédentes et provenant du même lot de fabrication.

Le BTS consiste à conditionner l'oxyde de grille des structures MOS sous des champs suffisants afin de provoquer une migration des charges mobiles tout en limitant le phénomène d'injection. Afin d'augmenter la mobilité des charges, l'échantillon est soumis à des températures de l'ordre de 200°C. Ainsi, un premier conditionnement est effectué pendant quelques dizaines de minutes, puis l'échantillon est refroidi et caractérisé. Par la suite, il est conditionné sous un champ de signe opposé à la même température et pendant la même durée. Une nouvelle caractérisation est ensuite effectuée.

Dans le cas des mesures C(V) classiques sur une capacité à substrat de type P, une migration de charges mobiles d'oxyde (généralement des ions positifs : Na^+, K^+,…) vers le substrat se traduit par un décalage de la courbe C(V) vers les tensions négatives. Si une tension continue de signe opposé est ensuite appliquée, les charges reviendront vers leurs positions initiales et la courbe C(V), mesurée après ce deuxième conditionnement, redeviendra identique à celle obtenue initialement [SCHRODER09]. Le déplacement de charges mobiles vers la grille provoqué par le BTS ne peut généralement pas être mis en évidence par la méthode C(V), puisque sa sensibilité n'est pas suffisante pour observer des porteurs trop éloignés du substrat [NICOLLIAN03]. Il peut cependant être mis en évidence par la MOT, comme nous le montrerons ci-après.

3.3.3.1 Résultats obtenus par la méthode capacité-tension

Les échantillons portés à une température de 200°C ont été soumis à un champ électrique de 1 MV/cm (soit 12 V) pendant 10 minutes. Il est rappelé qu'une tension positive appliquée à la grille pousse les charges mobiles vers le substrat, alors qu'une tension négative les attire vers la grille. Les courbes C(V) mesurées avant conditionnement et après les différentes étapes du BTS sont montrées dans la figure 3.12.

Après une première application d'un champ négatif (-1 MV/cm), aucun décalage de la courbe C(V) sur l'axe des tensions n'est observé, ce qui indique que les charges mobiles sont localisés plutôt vers la grille. Après application du champ positif, un décalage de 0,4 V de la courbe vers les tensions négatives est notée. Ceci montre que les charges mobiles ont bien été poussées vers l'interface oxyde-semi-conducteur par le champ positif. Enfin, le relevé réalisé après une nouvelle application d'un champ négatif indique une variation nulle de la tension de bandes plates, donc une nouvelle migration des charges mobiles vers le contact de grille de l'échantillon.

Dès la première application de la contrainte BTS, une diminution de la capacité en inversion est constatée. Cette-dernière ne varie plus par la suite, malgré l'application de champs électriques positifs puis négatifs. Ce phénomène ne peut donc pas être expliqué par un mouvement de charges mobiles d'oxyde. On rappelle que des variations similaires de la capacité en inversion ont été observées pour les expériences effectuées sous contrainte cyclique.

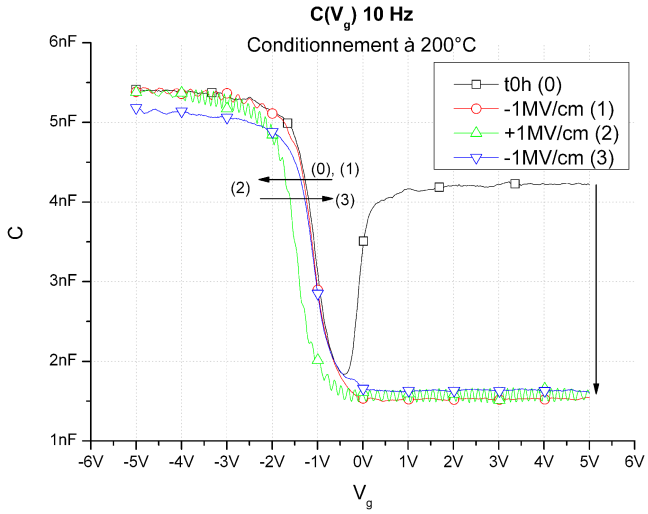


Figure 3.12 : Relevés de capacité dynamique effectués à 10 Hz au cours de l'expérimentation BTS.

3.3.3.2 Résultats obtenus par la méthode de l'onde thermique

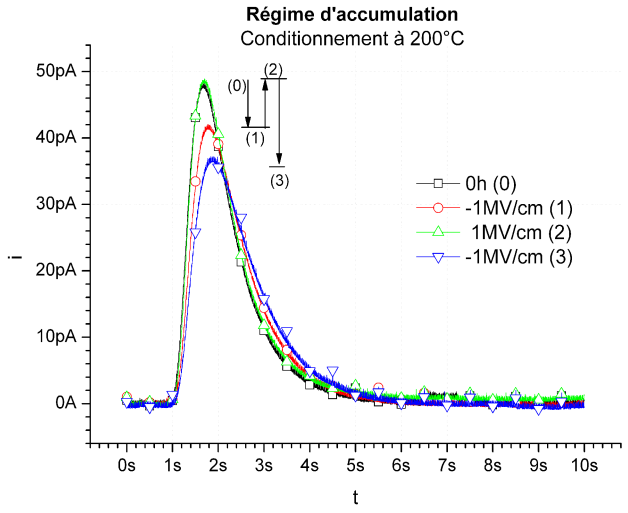
Après la première application du champ négatif (-1 MV/cm), le courant d'onde thermique I(t) relevé en accumulation (figure 3.13(a)) atteint sa valeur maximale de 42 pA (soit une variation de -12,5%) avec un retard de 0,1s. Suite à l'application du champ positif, le courant retrouve une allure identique au relevé initial. Enfin, après la deuxième application du champ négatif, le maximum de I(t) est atteint avec 0,2s de retard, et diminue de 23% par rapport à la valeur initiale.

En régime d'inversion (figure 3.13(b)), le courant initial ne présente pas d'inversion de signe et son minimum est atteint en 1,8s. Après la première application du champ négatif, une inversion du signal (d'une amplitude de 7 pA) apparaît sur le relevé, et le minimum est atteint en 2,5s. Après l'application du champ positif, la partie positive de I(t) diminue pour atteindre une valeur maximale d'environ 3 pA, et le minimum est atteint en 2,1s. Enfin, après un nouveau conditionnement sous champ négatif, l'amplitude de la partie positive de I(t) est de 1 pA et sa valeur minimum est atteinte en 2,2s.

Le moment d'apparition du maximum de I(t) est en corrélation avec les variations de tensions de bandes plates. Ainsi, l'atteinte du maximum après une durée plus grande correspond à une variation positive de la tension de bandes plates, alors qu'une variation né-

gative de la tension de bandes plates est observée lorsque le maximum de I(t) est atteint plus tôt.

(a)



(b)

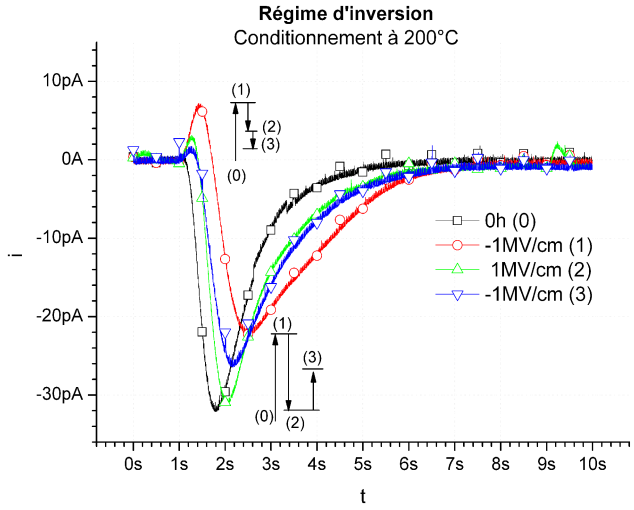


Figure 3.13 : Courants d'onde thermique relevés dans les régimes d'accumulation (-5 V) (a) et d'inversion (5 V) (b) lors de l'expérimentation BTS.

L'expérience BTS menée montre bien que l'allure de I(t) informe sur l'évolution des charges dans l'oxyde de grille. Cette évolution est plus sensible dans le régime d'inversion que dans le régime d'accumulation, essentiellement à cause l'inversion observée du courant I(t). Ce type de relevé tend à apporter une information supplémentaire par rapport aux relevés C(V), puisque la migration de charges mobiles vers la grille n'a pas été détectée avec cette méthode.

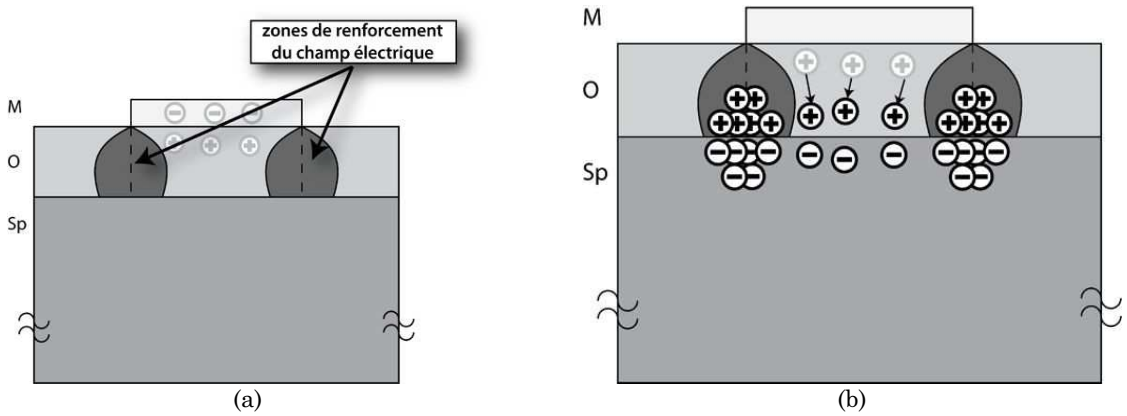
3.3.4 Discussion et interprétation des résultats

Un courant d'onde thermique I(t) est fonction de la répartition du champ électrique E(x) (et donc de la répartition de la densité de charge) dans l'épaisseur de la structure étudiée. Une variation de l'amplitude d'un courant d'onde thermique indique donc une variation du

champ (donc de la densité de charges) que contient le matériau. Le décalage du maximum (ou minimum) du courant I(t) indique un changement de la répartition des charges dans le matériau.

L'application d'une tension à un échantillon peut occasionner un phénomène d'injection de de charges dans son oxyde à partir de la grille. Cette injection est d'autant plus probable que la tension appliquée à la structure est élevée, induisant un champ important dans l'oxyde. Dans le cas des échantillons étudiés, le champ est plus élevé à la périphérie de la grille en raison de son rayon de courbure, comme l'illustre la figure 3.14(a). Les charges positives d'oxyde représentées sont ici des charges mobiles introduites lors de la fabrication de la capacité. Elles induisent sur la grille une charge négative.

Lors de l'application d'un fort champ positif, des charges positives peuvent être injectées dans l'oxyde depuis la périphérie de la grille. Ces charges pénètrent dans l'oxyde aussi bien sous l'électrode qu'autour de cette dernière, tel illustré dans la figure 3.14(b). De plus, sous l'action du champ présent dans l'oxyde durant l'application de la contrainte, les charges mobiles peuvent être repoussées vers le substrat. L'introduction et la migration de charges positives vers le substrat induit une charge d'influence négative à la surface du silicium, aussi bien sous la grille qu'à sa périphérie.



(a) (b)

Figure 3.14 : Illustration des zones de renforcement du champ électrique dans l'oxyde de grille causées par la géométrie de la grille lors de l'application d'une tension continue (a) et de l'état de l'oxyde après application d'une forte tension positive (b).

L'augmentation de la charge d'influence dans le substrat induit une variation négative de la tension de bandes plates : cette variation est détectée aussi bien par la méthode capacité-tension que par la méthode de l'onde thermique, avec un décalage des courbes vers des tensions plus négatives. Ce décalage est d'autant plus élevé que la tension de conditionnement est grande. La migration de charges vers le substrat est détectée par les mesures de courant d'onde thermique. Par exemple, le maximum des courants I(t), après l'application d'une tension de 50 V, est atteint 0,2s avant celui des courants relevés initialement (figures 3.9(a) et (b)).

Cette charge négative attirée à la surface du semi-conducteur autour de l'électrode de grille sous l'effet de la contrainte positive constitue une sorte de réservoir à électrons, provoquant ainsi une diminution du temps de réponse des porteurs minoritaires du substrat, et peut ainsi influer sur l'état opérationnel de la structure. Ceci se traduit par une augmentation de la capacité mesurée dans le régime d'inversion. Par ailleurs, puisque les charges injectées dans le volume d'oxyde situé à la périphérie de la grille n'induisent pas de charge d'influence à cette dernière, elles influent peu sur le courant d'onde thermique mesuré.

Le conditionnement sous contrainte négatives entraîne des effets similaires à ceux causés par une forte tension positive, à savoir une injection de charges négatives dans l'oxyde de grille (à la périphérie de la grille), ainsi qu'une migration des charges mobiles d'oxyde vers la grille.

L'injection de charges négatives donne lieu à une charge d'influence positive dans le substrat sous le contact de grille et à sa périphérie, ce qui induit l'augmentation du temps de réponse des porteurs minoritaires. Ceci se traduit par une diminution de la capacité de la structure MOS en inversion.

La migration de charges mobiles positives vers la grille entraîne l'augmentation de la charge d'influence négative à cette dernière et la diminution de la charge du substrat. Lors des caractérisations effectuées après application de tensions négatives, aucun décalage des relevés $C(V_G)$ et $I_{max}(V_G)$ sur l'axe des tensions n'a été noté (voir figures 3.6, 3.7 et 3.10). Ceci suggère que l'injection de charges négatives dans l'oxyde sous la grille, cumulée à la migration de charges mobiles, n'a pas modifié de façon significative la charge d'influence à la surface du substrat. La translation du maximum du courant I(t) observée en accumulation apparait également comme un marqueur de la migration de charges positives d'oxyde vers la grille.

L'inversion de signe de I(t) apparue en inversion après conditionnement sous tension négative (figure 3.8) peut être décomposées, par le principe de superposition, en la somme de deux courants d'onde thermique de signe opposé. Le changement de signe d'un courant I(t) indique l'existence de deux champs électriques opposés dans l'épaisseur de l'échantillon caractérisé. Ce type d'évolution de I(t) en régime d'inversion semble indiquer une migration significative de charges mobiles d'oxyde vers la grille.

3.4 Exploitation des résultats du vieillissement sous contrainte électrique cyclique

3.4.1 Expression de la variation de la charge dans une structure MOS

La variation de la charge d'oxyde et d'interface d'une capacité MOS induit une variation de la tension aux bornes de l'oxyde de grille exprimée :

$$\Delta Q = C_{ox} \Delta V_{ox}. \tag{3.5}$$

où ΔV_{ox} est la variation de la tension aux bornes de l'oxyde de grille.

L'expression simplifiée de l'amplitude du courant d'onde thermique développée dans le chapitre 2 peut s'exprimer en fonction de la tension aux bornes de l'oxyde de grille, en posant $V_{ox} = V_g - \phi_{ms} - \psi_S$:

$$I_{max}(V_G) \approx \left[\frac{\delta \Delta T(x_0, t)}{\delta t} \right]_{max} C \left(\alpha_{ox} V_{ox} + \psi_S \alpha_S \right). \tag{3.6}$$

Nous avons vu dans la section 3.3.2.2 qu'un changement significatif du champ électrique dans une capacité MOS plane induisait un changement de signe du courant d'onde thermique I(t) en régime d'inversion. Ceci constitue une limitation du modèle à partir duquel est extraite l'expression 3.6, puisque dans ce modèle il était supposé que la charge contenue dans la capacité MOS plane était située dans un plan infiniment mince. Cependant, aucune inversion significative du signe de I(t) n'est constatée dans le régime de forte accumulation (V_G = *5 V*) lors des expériences menées dans ce Chapitre. L'expression 3.6 reste donc valide dans le régime de forte accumulation et nous l'exploiterons dans ce régime.

L'équation 3.6 montre que, pour une tension V_G donnée, une variation de l'amplitude du courant d'onde thermique peut être induite par la variation de la capacité de l'échantillon et/ou par la variation des tensions aux bornes de l'oxyde ou du substrat. Or, lors de l'application des différentes contraintes électriques, il n'a été observé aucune variation de la capacité des échantillons en accumulation, malgré les variations des amplitudes des courants d'onde thermique (voir les figures 3.2 et 3.3). La variation de $I_{max}(V_G)$ dans ce régime de polarisation est donc due à la variation de V_{ox} et de ψ_S.

À partir de l'équation 3.6, il est possible d'exprimer la variation de $I_{max}(V_G)$ en forte accumulation (notée $\Delta I_{max\,acc}$) comme suit :

$$\Delta I_{Max\,acc} = \left[\frac{\delta \Delta T(x_0, t)}{\delta t} \right]_{Max} C_{acc} \left[\alpha_{ox} \Delta V_{ox} + \alpha_S \Delta \psi_S \right] \tag{3.7}$$

avec C_{acc} la capacité totale de la structure mesurée en régime de forte accumulation, $\Delta \psi_S$ la variation de potentiel du substrat et ΔV_{ox} la variation de la tension aux bornes

de l'oxyde. Dans ce régime de polarisation, la capacité de la structure est celle de l'oxyde; c'est pourquoi C_{acc} sera remplacé par C_{ox} par la suite. L'équation 3.5 peut alors être réécrite afin d'exprimer directement ΔV_{ox} :

$$\Delta V_{ox} = \frac{1}{\alpha_{ox}} \left[\frac{\Delta I_{Max\,acc}}{\left[\frac{\delta \Delta T(x_0, t)}{\delta t} \right]_{Max} C_{ox}} - \alpha_S \Delta \psi_S \right], \tag{3.8}$$

et $\Delta \psi_S$ peut être déterminé en forte accumulation à partir de l'équation 2.51 :

$$\Delta \psi_S = \frac{1}{\alpha_S - \alpha_{ox}} \frac{\Delta I_{Max\,acc}}{C_{ox} \left[\frac{\delta \Delta T(x_0, t)}{\delta t} \right]_{Max}}. \tag{3.9}$$

En remplaçant $\Delta \psi_S$ par son expression dans l'équation 3.8, la variation de la charge d'oxyde et d'interface ΔQ d'une capacité MOS en régime de forte accumulation devient :

$$\Delta Q = \frac{1}{\alpha_{ox} - \alpha_S} \frac{\Delta I_{Max\,acc}}{\left[\frac{\delta \Delta T(x_0, t)}{\delta t} \right]_{Max}} \tag{3.10}$$

et la variation de densité de pièges ΔD_Q correspondante :

$$\Delta D_Q = \frac{\Delta Q}{q S}. \tag{3.11}$$

Une variation positive de $\Delta I_{max\,acc}$ indique donc une augmentation de la quantité de charges positives d'oxyde et d'interface dans la capacité MOS, alors qu'une variation négative indique une augmentation de la quantité de charges négatives.

3.4.2 Estimation des variations de charges dans des échantillons vieillis sous contraintes cycliques. Illustrations de la sensibilité de la méthode de l'onde thermique

Les équations 3.10 et 3.11 permettent d'obtenir directement, à partir de la variation de l'amplitude du courant d'onde thermique en forte accumulation, la variation de charges d'oxyde et d'interface ΔQ dans les structures vieillies, ainsi que la variation de densité de charges ΔD_Q. Le tableau 3.5 donne des valeurs calculées de ΔQ et de ΔD_Q à partir des données recueillies sur quelques uns des échantillons (tableau 3.2). On obtient ainsi des quantités de charge positives ou négatives de l'ordre de 10^{-10} C à 10^{-9} C, correspondant à des densités de pièges remplis de l'ordre de 10^{10} $cm^{-2}eV^{-1}$.

Tableau 3.5 : Variations de charges et de densité de pièges dans l'oxyde déterminées en régime d'accumulation pour des échantillons vieillis sous contraintes électriques cycliques.

Échantillons	$I_{max\ acc}$ **initial**	$\Delta I_{max\ acc}$	$\Delta\psi_S$	ΔQ	ΔD_Q
	pA	**pA**	**V**	**C**	**$cm^{-2}eV^{-1}$**
2-1	52,1	-34,5	0,24	$-1{,}3 \cdot 10^{-9}$	$-4{,}2 \cdot 10^{10}$
3-5	46,5	7	-0,048	$2{,}7 \cdot 10^{-10}$	$8{,}8 \cdot 10^{9}$
2-9	56,3	-8,3	0,057	$-3 \cdot 10^{-10}$	$-1 \cdot 10^{10}$
3-4	49,5	-17,1	0,119	$-6{,}5 \cdot 10^{-10}$	$-2{,}15 \cdot 10^{10}$

La densité de pièges d'interface minimale que l'on peut détecter par la méthode capacité-tension pour une structure MOS, avec une concentration de dopants identique à celle des composants étudiés ($10^{15}cm^{-3}$), est de 10^{10} $cm^{-2}eV^{-1}$ [NICOLLIAN03]. De même, pour une variation de la tension de bandes plates (V_{FB}) de 10 mV (correspondant à l'ordre de grandeur de la résolution en tension des mesures C(V) réalisées dans notre étude), la densité de charges d'oxyde à proximité du substrat, déterminée par la méthode des bandes plates (évoqué au chapitre 2), est de 1,7 10^9 $cm^{-2}eV^{-1}$. Les variations de densité de pièges calculées dans le tableau 3.5 sont donc de l'ordre de grandeur du seuil de sensibilité de la méthode capacité-tension.

En régime de forte accumulation, les variations d'indicateurs observées par la méthode de l'onde thermique montrent que cette dernière permet de détecter des variations d'au moins du même ordre de grandeur que la méthode capacité-tension. Toutefois, il est nécessaire de rappeler que, si la méthode C(V) ne permet de détecter qu'une variation de charges dans l'oxyde à proximité du substrat, la méthode de l'onde thermique permet, de mesurer une variation de charges dans toute l'épaisseur de l'oxyde de grille. Par ailleurs, le banc de mesure utilisé n'étant pas particulièrement adapté aux couches minces, des améliorations de l'installation expérimentale peuvent aisément faire augmenter la sensibilité de la MOT d'au moins un ordre de grandeur.

Les expériences présentées ci-après suite à l'irradiation de quelques composants MOS vont nous permettre de confirmer cette approche.

3.4.2.1 Irradiation de structures MOS à très faible dose

Afin de vérifier la sensibilité de la méthode de l'onde thermique, six capacités MOS à substrats de type P ont été irradiées à température ambiante avec une source au Cobalt 60. La dose administrée de 12 rad a été choisie volontairement faible afin de se placer en limite de sensibilité de chacune des deux techniques (MOT et C(V)). Cette expérimentation a été effectuée en collaboration avec le groupe Radiations et Composants (Radiac) de l'IES. Les

échantillons ont été caractérisés, avant et après leur irradiation, d'abord par la méthode capacité-tension puis par la méthode de l'onde thermique.

3.4.2.2 Résultats et discussion

Les représentations $I_{max}(V_G)$ obtenus pour un des échantillons irradiés sont donnés dans la figure 3.15. L'évolution observée après irradiation est caractéristique de toutes les capacités MOS irradiées.

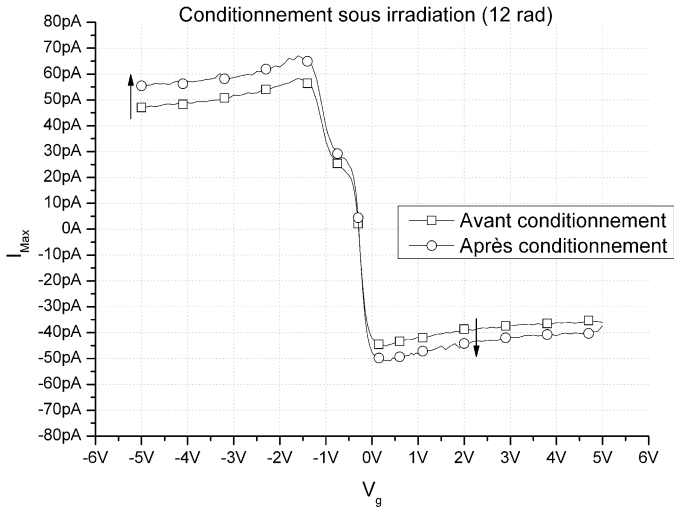


Figure 3.15 : Relevés de courants $I_{max}(V_G)$ effectués avant et après irradiation.

Nous pouvons remarquer une augmentation de $I_{max}(V_G)$ après irradiation avec, par exemple, une amplitude de 47 pA en régime de forte accumulation avant irradiation et de 56 pA après irradiation.

Le tableau 3.6 présente les valeurs des indicateurs d'évolutions des courbes $I_{max}(V_G)$ dans chaque échantillon irradié (la signification des indicateurs employés est donnée dans la section 3.2.2).

Tableau 3.6 : Indicateurs d'évolution des courants d'onde thermiques avant et après irradiation à faible dose (12 rad).

	$I_{max}(V_G)$								
Échantillon	$\Delta V(I_{max}=0)$	$I_{max\,acc}$	$\Delta I_{Max\,acc}$	$I_{max\,max}$	$\Delta I_{max\,max}$	$I_{max\,min}$	$\Delta I_{max\,min}$	$I_{max\,inv}$	$\Delta I_{max\,inv}$
	V	Valeur initiale (pA)	%	Valeur initiale (pA)	%	Valeur initiale (pA)	%	Valeur initiale (pA)	%
4-11	0	49	12	*	*	-47	10	-36	8
4-9	0	45	27	52	31	-39	28	-32	25
5-1	0	42	7	67	-18	-48	-17	-40	-18
5-4	0	47	18	58	15	-45	12	-36	10
5-5	0	57	3	70	5	-51	6	-41	3
5-7	0	57	4	69	4	-51	7	-42	2

* non mesurable

Les valeurs du tableau 3.6 montrent une augmentation de l'amplitude de tous les courants d'onde thermique après irradiation. Ceci indique, notamment en régime d'accumulation et d'après l'équation 3.10, une augmentation de charges positives dans l'oxyde de grille des capacité MOS irradiées, typique du type d'irradiation effectué [MA89]. La densité de charges positives piégée à proximité de l'interface oxyde-semi-conducteur ne semble pas signifiante, puisqu'aucune variation de la tension pour laquelle $I_{max}(V_G)$ est nul (indicateur $\Delta V(I_{max}=0)$) n'est constatée.

La figure 3.16 présente les courbes C(V) obtenues sur le même échantillon, avant et après irradiation. Le tableau 3.7 contient les valeurs des indicateurs déterminées à partir des courbes C(V) de tous les échantillons irradiés. L'indicateur ΔV_{FB} ne présente pas d'évolution au cours des caractérisations, ce qui semble montrer que l'irradiation n'a pas causé d'augmentation significative de charges positives d'oxyde au voisinage de l'interface oxyde-semi-conducteur. Par ailleurs, la forte augmentation de la capacité en inversion de l'échantillon irradié, notamment à 1 kHz et 10 kHz, semble confirmer la création de charges positives dans l'oxyde de grille, aussi bien sous le contact de grille qu'à sa périphérie.

Le tableau 3.8 montre les résultats des paramètres $\Delta\psi_S$ et ΔD_Q des échantillons irradiés calculés à partir des équations 3.10 et 3.11. Les variations de densités de charges $\Delta \boldsymbol{Q}$ dans l'oxyde de grille calculées dans ce tableau sont du même ordre de grandeur que le seuil de détection de charges d'oxyde à proximité du silicium par la méthode C(V). Par ailleurs, puisqu'aucune variation de tensions de bandes plates (ni aucune variation de tensions correspondant à $I_{max}(V_G) = 0$) n'a été relevée dans cette expérience, l'augmentation de l'amplitude de $I_{max}(V_G)$ en régime de forte accumulation est à priori due à une variation de charges positives réparties dans toute l'épaisseur de l'oxyde.

Cette expérience montre qu'à partir du banc d'onde thermique actuel – qui n'est pas complètement optimisé pour l'étude des échantillons à couches diélectriques minces – il est possible de détecter une variation de charges par la méthode de l'onde thermique similaire à la méthode capacité-tension, mais distribuée dans toute l'épaisseur de l'oxyde.

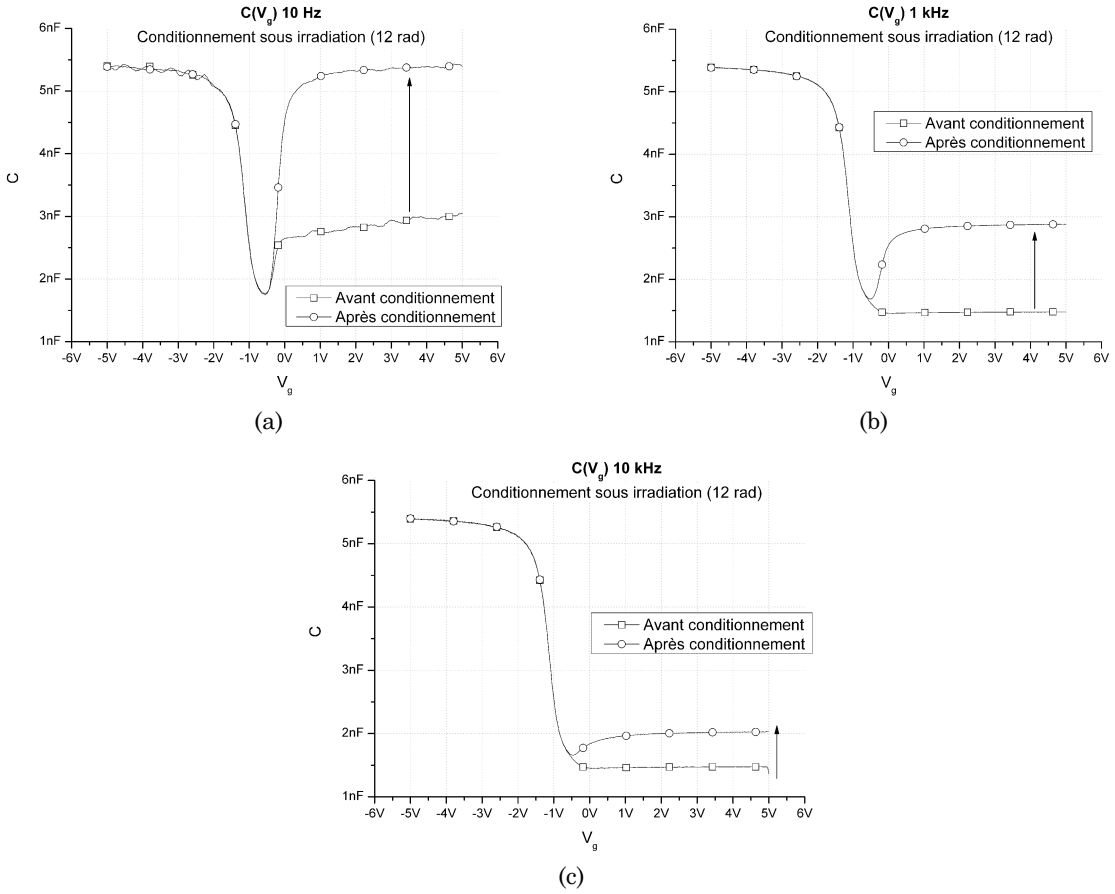


Figure 3.16 : Mesures *C(V$_G$)* effectuées avant et après irradiation d'une capacité MOS à substrat de type P (dose 12 rad) à des fréquences de 10 Hz (a), 1 kHz (b) et 10 kHz (c).

Tableau 3.7 : Indicateurs obtenus à partir des courbes C(V$_G$) des échantillons irradiés.

	C(V) (10 Hz)			C(V) (1 kHz)			C(V) (10 kHz)		
Échantillon	ΔV_{FB}	C_{inv}	ΔC_{inv}	ΔV_{FB}	C_{inv}	ΔC_{inv}	ΔV_{FB}	C_{inv}	ΔC_{inv}
	V	Valeur initiale (nF)	%	V	Valeur initiale (nF)	%	V	Valeur initiale (nF)	%
4-11	0	5,5	1	0	3,3	35	0	2,4	57
4-9	0	5,4	1	0	3,1	1	0	2,2	-2
5-1	0	4,9	192	0	1,7	6	*	*	*
5-4	0	5,4	77	0	2,9	96	0	2	38
5-5	0	5,5	1	0	3,2	79	0	2,1	33
5-7	0	5,6	60	0	2,8	73	0	2	25

* non mesurable

Tableau 3.8 : Variations de charges d'oxyde et densité de pièges en régime d'accumulation pour les échantillons irradiés.

Échantillon	$I_{max\ acc}$ Valeur initiale	$\Delta I_{max\ acc}$	$\Delta\psi_S$	ΔQ	ΔD_Q
	pA	pA	V	C	$cm^{-2}eV^{-1}$
4-11	49	6	-0,04	$2 \cdot 10^{-10}$	$7,3 \cdot 10^{9}$
4-9	45	12	-0,083	$4,6 \cdot 10^{-10}$	$1,5 \cdot 10^{10}$
5-5	57	2	-0,013	$7,6 \cdot 10^{-11}$	$2,5 \cdot 10^{9}$

3.4.3 Localisation de la charge dans l'oxyde de grille suite à l'application d'une contrainte électrique cyclique

Il a été montré dans la partie précédente que la méthode de l'onde thermique permet de suivre l'évolution des charges dans toute l'épaisseur de l'oxyde sous grille d'une structure MOS, alors que la variation de la tension de bandes plates obtenue par la méthode capacité-tension permet de suivre l'évolution des charges d'oxyde situées à proximité de l'interface oxyde-semi-conducteur. La comparaison de deux indicateurs obtenus par les deux techniques (variation de l'amplitude de $I_{max}(V_G)$ en régime de forte accumulation ($\Delta I_{max\ acc}$) et variation de la tension de bandes plates (ΔV_{FB})) devrait permettre de localiser qualitativement la charge contenue dans l'oxyde des échantillons soumis aux contraintes électriques cycliques.

Différents cas possibles de variation des indicateurs cités précédemment peuvent être corrélés à la répartition des charges dans l'oxyde de grille. Ainsi :

- $\Delta I_{max\ acc} \sim 0$ et $\Delta V_{FB} < 0\ V$: Charges positives proches de l'interface oxyde-semi-conducteur
- $\Delta I_{max\ acc} \sim 0$ et $\Delta V_{FB} > 0\ V$: Charges négatives proches de l'interface oxyde-semi-conducteur
- $\Delta I_{max\ acc} > 0$ et $\Delta V_{FB} \sim 0\ V$: Charges positives proches de l'interface métal-oxyde
- $\Delta I_{max\ acc} < 0$ et $\Delta V_{FB} \sim 0$ V : Charges négatives proches de l'interface métal-oxyde
- $\Delta I_{max\ acc} < 0$ et $\Delta V_{FB} < 0$ V : Charges négatives proches de l'interface métal-oxyde et charges positives proches de l'interface oxyde-semi-conducteur
- $\Delta I_{max\ acc} > 0$ et $\Delta V_{FB} > 0$ V : Charges positives proches de l'interface métal-oxyde et charges négatives proches de l'interface oxyde-semi-conducteur
- $\Delta I_{max\ acc} < 0$ et $\Delta V_{FB} > 0$ V : Charges négatives dans tout le volume de l'oxyde
- $\Delta I_{max\ acc} > 0$ et $\Delta V_{FB} < 0$ V : Charges positives dans tout le volume de l'oxyde

Dans les deux derniers cas cités, l'évolution temporelle du maximum du signal d'onde thermique I(t) doit être connue afin de mieux localiser la charge.

Le tableau 3.9 ci-après regroupe les indicateurs $\Delta I_{max\ acc}$ et ΔV_{FB} des tableaux 3.3 et 3.4, ainsi que la localisation déduite des charges après application des contraintes électriques cycliques. Les variations de tensions de bandes plates (ΔV_{FB}) inférieures à 10 mV n'ont pas été considérées comme significatives, puisque cette valeur correspond à la résolution en tension de l'appareil utilisé pour les C(V).

Tableau 3.9 : Indicateurs calculés lors du vieillissement sous contrainte électrique cyclique.

Éch	Dernière tension appliquée	Durée de conditionnement			$I_{max}(V_G)$	$C(V_G)$ 10 kHz	**Signe de la charge**	
		T_{amb}	*80°C*	*Total*	$\Delta I_{max\ acc}$	ΔV_{FB}		
	V_{cc}	h	h	h	%	V	Interface métal/S_iO_2	Interface S_iO_2/S_i
1-7	15	672	0	672	24,7	0,06	>0	0
1-10	15	672	0	672	**	0,12	**	<0
1-5	40	1848	0	1848	-5,7	0	<0	0
1-2	40	1848	192	2040	30,7	-0,21	>0	>0
1-1	40	1848	1080	2928	15,5	0,04	>0	0
1-8	45	1848	5904	7752	-4,3	-0,1	<0	>0
1-9	45	1848	5904	7752	-20,7	-0,36	<0	>0
3-5	40	0	264	264	15,1	-0,09	>0	>0
3-4	40	0	672	672	-49,9	-0,05	<0	0
2-7	40	0	1152	1152	-13,9	0,08	<0	0
2-9	40	0	1152	1152	-14,7	0,1	<0	<0
2-1	40	0	1488	1488	-64,3	-0,01	<0	0
3-6	40	0	1728	1728	-0,8	0,11	0	<0

Nous pouvons constater que, pour 64% des échantillons vieillis sous contraintes électriques cycliques, des charges négatives ont été détectées à proximité du contact de grille, alors que les charges détectées dans l'oxyde à proximité du substrat sont aussi bien positives que négatives. Le signe des charges à proximité de la grille est corrélé au signe de la variation de la capacité mesurée en inversion des structures vieillies (voir tableau 3.4).

Le type de contrainte électrique appliquée à une structure MOS semble donc avoir une influence significative sur l'évolution de la répartition des charges dans l'oxyde de grille. Ainsi, l'application d'une contrainte électrique cyclique apparaît être à l'origine d'une variation de charges (piégeage et/ou migration) dans l'oxyde de grille aussi bien vers le contact de grille que vers le substrat. Par contre, l'application d'une contrainte électrique continue induit des charges piégées et/ou déplacées soit vers le contact de grille, soit vers le substrat, en fonction de la polarité de la contrainte appliquée.

Cette étude confirme donc que nous pouvons nous attendre, pour un composant soumis à des contraintes électriques cycliques modestes (quelques MV/cm), à l'apparition dans l'oxyde de grille et à l'interface oxyde-semi-conducteur de charges des deux polarités, dont le signe et la localisation sont régis par des mécanismes dépendants de la fréquence et de la température.

3.5 Complémentarité des méthodes C(V) et MOT

En analysant les résultats obtenus après l'application de différentes contraintes électriques et radiatives, nous pouvons dégager quelques cas particuliers concernant la distribution de la charge dans l'oxyde des structures étudiées. Ainsi, les figures 3.17, 3.18 et 3.19 récapitulent différents cas de répartitions de charges positives dans l'oxyde pouvant être déduites des réponses obtenues par les deux méthodes utilisées.

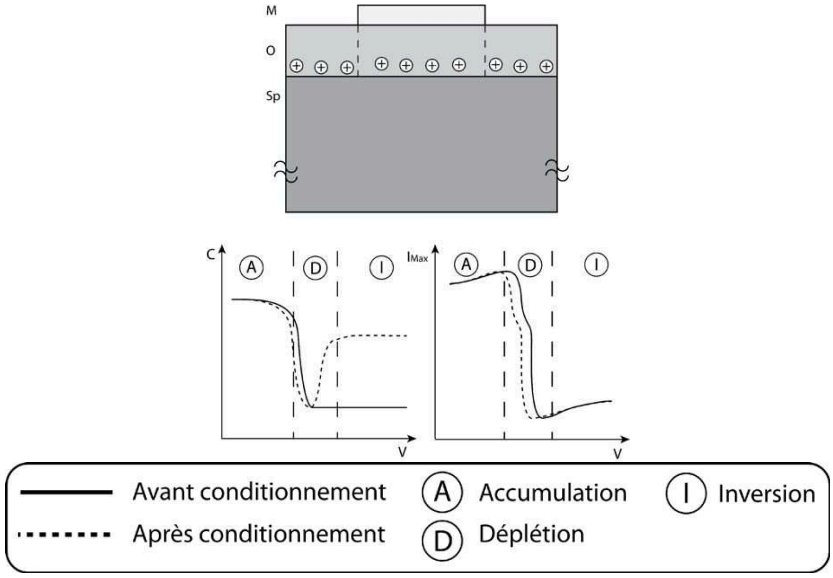


Figure 3.17 : Illustration de la répartition de charges positives dans toute la surface de l'oxyde proche du substrat et de leurs effets sur les réponses C(V) et MOT.

Une répartition de charges dans toute la surface de l'oxyde proche du substrat (figure 3.17) entraîne une augmentation de la capacité en inversion (indicateur ΔC_{inv}) et un décalage sur l'axe des tensions de la courbe C(V) (indicateur ΔV_{FB}). De même, cette répartition de charges induit un décalage de la courbe $I_{max}(V_G)$ sur l'axe des tensions (indicateur $\Delta V(I_{max} = 0)$). Ceci est le cas notamment de l'échantillon 3-6 après l'application d'une contrainte électrique cyclique (tableaux 3.3 et 3.4).

Une distribution de la charge sous la grille, ainsi que dans toute la surface de l'oxyde à proximité du substrat (figure 3.18), induit une variation de la tension de bandes plates et une augmentation de la capacité en inversion des relevés C(V). Elle entraîne également un décalage de $I_{max}(V_G)$ sur l'axe des tensions ainsi qu'une augmentation de son amplitude en accumulation (indicateur $\Delta I_{max\ acc}$). Ce type de variations a été observé pour les échantillons soumis à une tension continue de 50 V (figures 3.7 et 3.11).

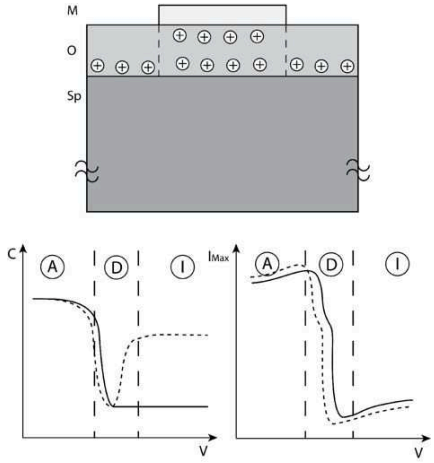


Figure 3.18 : Illustration d'une distribution de charges positives sous la grille et dans toute la surface de l'oxyde à proximité du substrat et de leurs effets sur les réponses C(V) et MOT.

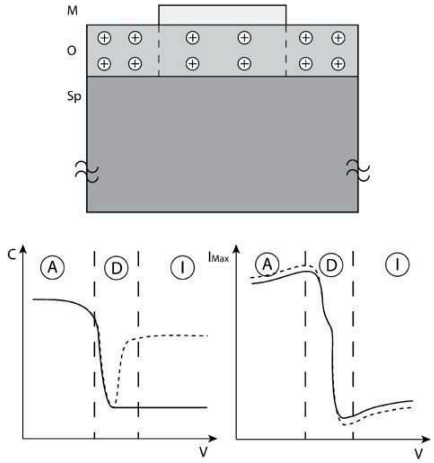


Figure 3.19 : Illustration d'une faible répartition de charges positive dans tout le volume de l'oxyde d'une capacité MOS et de ses effets sur les réponses C(V) et $I_{max}(V_G)$.

Lorsqu'une faible quantité de charges est répartie dans tout le volume de l'oxyde (figure 3.19), une variation de la capacité en inversion est induite sans qu'il n'y ait d'évolution visible de la tension de bandes plates ($\Delta V_{FB} \approx 0$), la quantité de charges présente dans l'oxyde de grille à proximité du substrat étant trop faible. De même, une telle quantité de charge n'entraîne pas de décalage de $I_{max}(V_G)$ sur l'axe des tensions ($\Delta V(I_{max} = 0) \approx 0$), mais induit une augmentation de son amplitude, la quantité de charges présente dans toute l'épaisseur de l'oxyde de grille étant suffisante en regard de la sensibilité de la MOT. Ceci est le cas pour tous les composants irradiés dans ce chapitre.

À partir des trois exemples précédents, nous pouvons associer les variations des relevés C(V) et $I_{max}(V_G)$ pour localiser les charges dans l'oxyde des capacités MOS planes. Ainsi, dans la suite du paragraphe, nous présentons différentes variations des relevés C(V) et $I_{max}(V_G)$ pouvant être associées à des répartitions de charges positives.

Si aucune variation de $I_{max}(V_G)$ n'est observée, cela signifie qu'aucune variation de charges n'a eu lieu dans toute l'épaisseur de l'oxyde sous l'électrode de grille. Toutefois, si une augmentation de la capacité est mesurée en inversion, nous pouvons en déduire la présence de charges positives d'oxyde à proximité du substrat, mais à la périphérie de l'électrode de grille, comme l'illustre la figure 3.20.

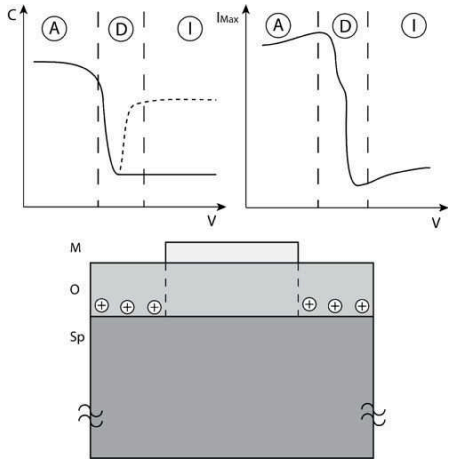


Figure 3.20 : Illustration de l'effet de l'augmentation seule de la capacité mesurée en inversion par la C(V) sur une localisation possible de charges dans l'oxyde.

En revanche, lorsqu'aucune variation des relevés C(V) et $I_{max}(V_G)$ n'est observée, cela peut signifier soit qu'aucune variation de charges dans le volume de l'oxyde de la structure n'a eu lieu, soit qu'il y a eu une augmentation de la quantité charges (positive ou négative) dans l'oxyde à la périphérie de l'électrode de grille, mais loin du substrat. Ce dernier cas est illustré dans la figure 3.21.

Si uniquement un décalage sur l'axe des tensions est observé aussi bien en C(V) qu'en $I_{max}(V_G)$, cela peut signifier qu'une quantité de charges est apparue sous l'électrode de grille à proximité du substrat (voir figure 3.22).

Si aucune variation n'est relevée en C(V), mais qu'une augmentation de l'amplitude de $I_{max}(V_G)$ est observée en régime de forte accumulation, deux cas peuvent être envisagés : soit une augmentation de la quantité de charges positive vers l'électrode de grille sous cette dernière, soit l'apparition d'une faible densité de charges positives répartie dans toute l'épaisseur de l'oxyde sous l'électrode de grille. Ces deux cas sont illustrés dans la figure 3.23.

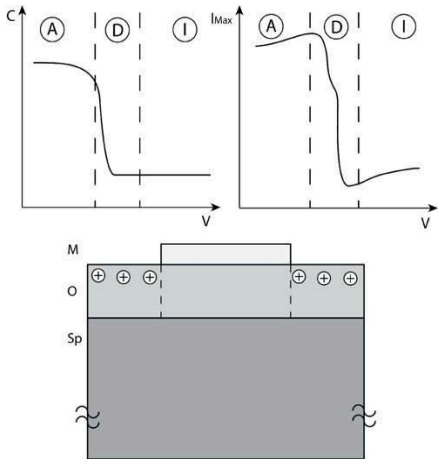


Figure 3.21 : Localisation de charges dans le volume de l'oxyde d'une capacité MOS n'entraînant pas de variation des indicateurs des relevés C(V) et $I_{max}(V_G)$

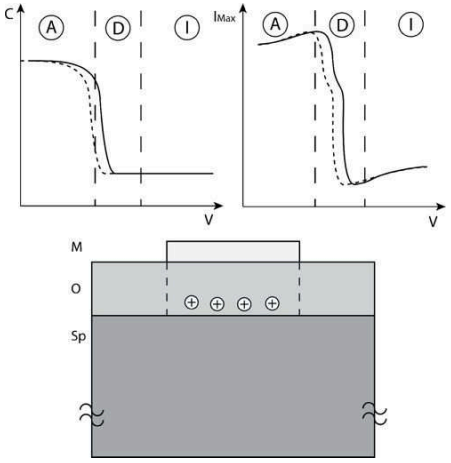


Figure 3.22 : Illustration de la variation des indicateurs ΔV_{FB} et $\Delta V(I_{max} = 0)$ sur une localisation de charges dans une structure MOS plane.

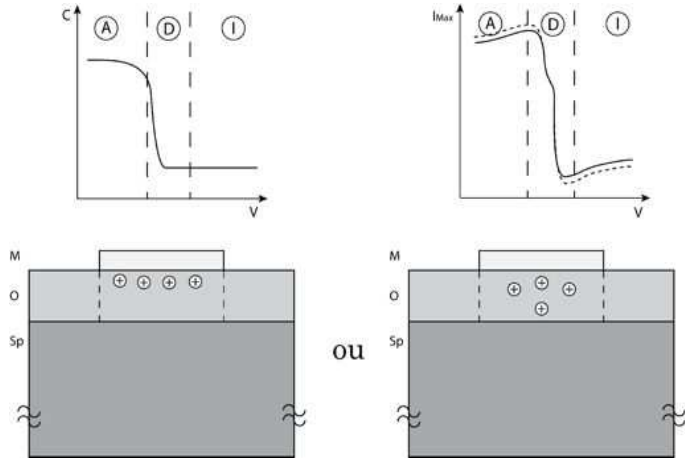


Figure 3.23 : Illustration de localisations possibles de charges dans l'oxyde d'une capacité MOS déduite de la variation seule de l'indicateur $\Delta I_{max\ acc}$ d'un relevé $I_{max}(V_G)$

L'illustrations des différentes variations des courbes C(V) et $I_{max}(V_G)$ causées par diverses distributions de charges d'oxyde, basées sur les cas expérimentaux présentés dans ce cha-

pitre (figures 3.17 à 3.19) et théoriques (figures 3.20 à 3.23) démontrent la complémentarité de la méthode capacité-tension et de la méthode de l'onde thermique. La méthode capacité-tension est plus sensible que la méthode de l'onde thermique lors de la détection de charges d'oxyde piégées à la périphérie du contact de grille au voisinage du substrat. La méthode de l'onde thermique est, quant à elle, plus sensible que la méthode capacité-tension pour la caractérisation de charges piégées dans toute l'épaisseur de l'oxyde située sous la grille. Comme nous l'avons montré tout au long de ce chapitre, l'association de ces deux méthodes permet de suivre l'évolution de l'état électrique de l'oxyde de capacités MOS planes lors de l'application de différentes contraintes.

3.6 Conclusions

Une étude sur des capacités MOS planes ayant des caractéristiques similaires à celles de composants semi-conducteurs de puissance a été effectuée dans ce chapitre. Ces structures MOS ont été soumises à des contraintes électriques similaires à celles endurées par des IGBTs intégrés dans des onduleurs utilisés dans la traction électrique, à savoir des tensions de grille de plusieurs dizaines de volts, à des fréquences de l'ordre de 20 kHz. Au niveau de l'oxyde de grille, les champs appliqués ont été de l'ordre de 3,75 MV/cm.

Nous avons suivi l'évolution de l'oxyde de grille de ces capacités MOS tout au long de la campagne de vieillissement (soit 7750 h). À travers l'association de la méthode de l'onde thermique et de la méthode capacité-tension, nous avons pu mettre en évidence une évolution de ces oxydes sous contrainte électrique cyclique, en proposant des indicateurs à l'aide d'informations apportées par la MOT et la C(V). La réalisation d'expériences complémentaires (contraintes électriques continues, température élevée et environnement radiatif) nous a permis d'identifier la nature et le signe des charges développées dans l'oxyde, et d'appréhender leur répartition.

Ainsi, nous avons montré que, lors de l'application de contraintes électriques cycliques d'amplitude modérée (quelques $MV \cdot cm^{-1}$), des charges négatives pouvaient apparaître dans l'oxyde vers la grille des capacités MOS, alors que des charges positives ou négatives pouvaient se développer à proximité du substrat. La géométrie de la structure favorisait l'accumulation de charges dans les zones de l'oxyde où le champ électrique était le plus élevé, à savoir dans notre cas, à la périphérie de la grille.

Nous avons montré que la méthode de l'onde thermique peut apporter des compléments significatifs par rapport aux informations fournies par la C(V). Ainsi, contrairement à la méthode capacité-tension, qui ne permet de caractériser que des charges situées à proximité du

substrat, la méthode de l'onde thermique s'est avérée beaucoup plus sensible pour la détection de charges réparties dans toute l'épaisseur de l'oxyde.

Nous avons montré que l'emploi de la méthode de l'onde thermique sur une capacité MOS plane, avec un banc de caractérisation encore à optimiser, permettait de détecter des variations de charges similaires à la méthode capacité-tension.

Enfin, nous avons montré que l'association de deux techniques de caractérisation complémentaires (méthode de l'onde thermique et méthode capacité-tension) pouvait permettre d'identifier le signe des charges et leur localisation dans la quasi-totalité du volume de l'oxyde des capacités MOS planes.

- Chapitre 4 -
Étude sur des Transistors Bipolaires à Grille Isolée en tranchée

4.1 Introduction

Nous allons d'abord présenter dans ce chapitre des résultats obtenus sur des IGBTs à grille en tranchée présents dans un module de type Semix 201GD066HDS.

Nous nous intéresserons par la suite à l'évolution de l'oxyde de ce type de composant suite à l'application de contraintes électriques cycliques, couplées à de fortes variations de la température lors du fonctionnement, puis à des contraintes continues.

4.2 Tests sur IGBTs à grille en tranchée à l'état initial

4.2.1 Résultats obtenus par la méthode de l'onde thermique

Les mesures par la méthode de l'onde thermique ont été réalisées comme indiqué dans la section 2.2.2.4 du chapitre 2, c'est-à-dire en appliquant l'onde thermique à la semelle de l'IGBT à l'aide du diffuseur présenté figure 2.44, et suivant les paramètres donnés dans le tableau 2.6.

4.2.1.1 Configurations de test

Afin de caractériser l'oxyde de grille du composant par la méthode de l'onde thermique, l'amplificateur de courant (Keithley 428) peut être connecté de trois façons différentes :

(a) : entre grille et émetteur-collecteur en court-circuit (figure 4.1(a)). Nous noterons par la suite le courant d'onde thermique relevé dans cette configuration par $I_{TOT}(t)$;

(b) : entre grille et émetteur, le collecteur n'étant pas connecté (figure 4.1(b)). Le courant mesuré dans cette configuration sera noté $I_{GE}(t)$;

(c) : entre grille et collecteur, l'émetteur n'étant pas connecté (figure 4.1(c)). Le courant mesuré dans cette configuration sera noté $I_{GC}(t)$.

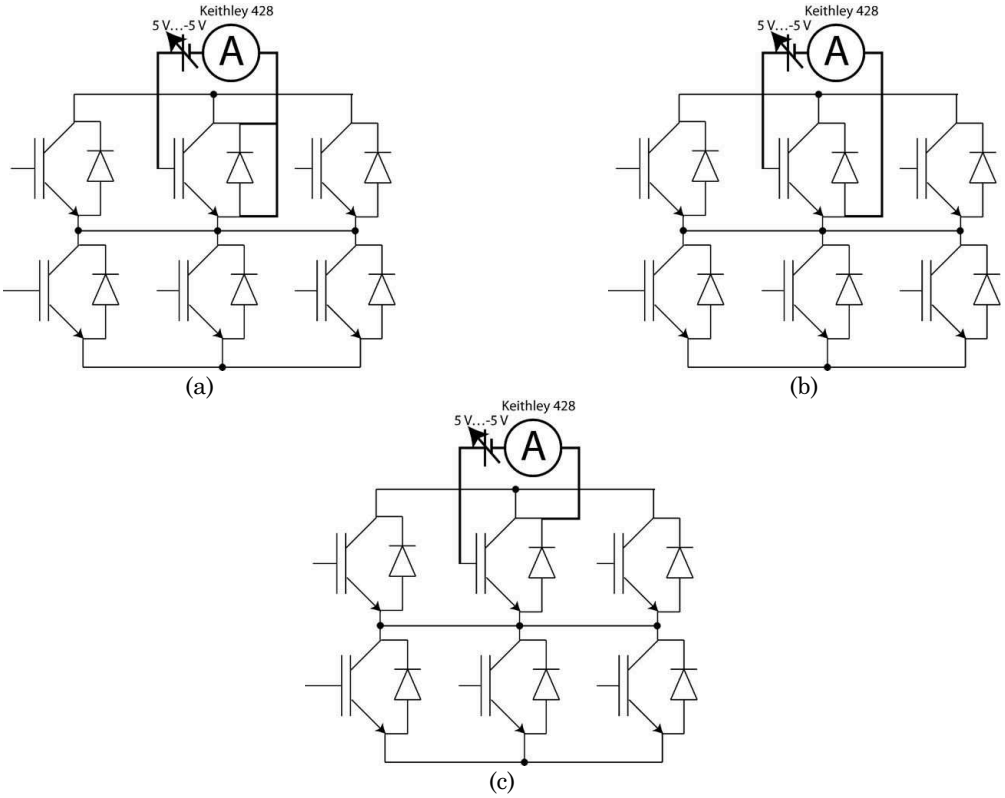


Figure 4.1 : Connexions d'un IGBT du module pour les mesures des courants d'onde thermique $I_{TOT}(t)$ (a), $I_{GE}(t)$ (b), $I_{GC}(t)$ (c).

Dans le cas (a), le courant $I_{TOT}(t)$ mesuré correspond à la réponse de l'intégralité de l'oxyde de grille lorsque le module est “excité” par une onde thermique appliquée sur la semelle du module (diffusion de l'onde de chaleur dans le composant à partir du substrat P^+ (figure 2.38).

Le courant $I_{GE}(t)$ mesuré dans le cas (b) illustre la réponse de la partie de l'oxyde située entre la grille et le substrat P de l'émetteur, alors que le courant $I_{GC}(t)$ (cas (c)) correspond à la contribution de la partie de l'oxyde située en contact avec le substrat N (figure 2.38)).

Il est à noter que, dans les cas (a) et (b), la contribution des angles de la tranchée (lieux où le champ électrique est le plus élevé) est prise en compte, alors que le cas (b) ne concerne que la zone de l'oxyde de grille où le champ est supposé homogène.

Avant chaque campagne de tests, la reproductibilité des mesures a été vérifiée par plusieurs enregistrements consécutifs de courant d'onde thermique. Nous avons pu ainsi vérifier que l'état électrostatique de chaque composant était stable, et que le système de génération de l'onde thermique permettait d'appliquer un front thermique identique pour chaque mesure, comme le montre l'exemple de la figure 4.2.

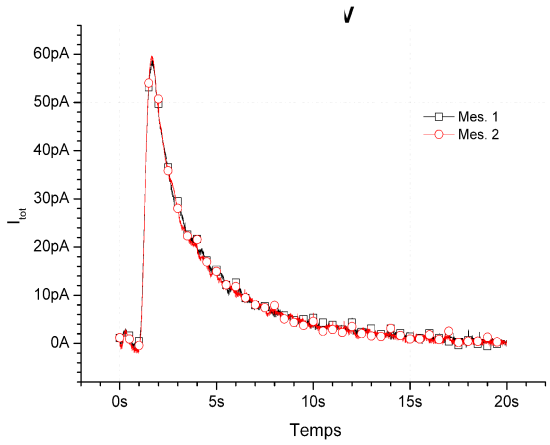


Figure 4.2 : Illustration de la reproductibilité des mesures par la MOT sur un IGBT à grille en tranchée ($I_{TOT}(t)$, V = 5 V).

4.2.1.2 Résultats et discussion

La figure 4.3 présente des résultats obtenus par la MOT sur un IGBT à l'état vierge, en utilisant les trois configurations décrites précédemment. Les courants $I_{TOT}(t)$, $I_{GE}(t)$ et $I_{GC}(t)$, mesurés à des tensions de 5 V, 1 V, 0 V, et -5 V, sont ainsi représentés.

La forme des courants relevés évolue peu de 1V à -5V. En revanche, leur amplitude diminue avec l'augmentation de la tension appliquée à la grille : nous retrouvons un comportement analogue aux capacités MOS planes étudiées au chapitre précédent, du régime de déplétion au régime d'accumulation.

En effet, les courants d'onde thermique d'une structure MOS vierge sont positifs lorsque des charges positives sont attirées à la surface du substrat. Dans le cas de l'IGBT caractérisé, des trous de ses différents substrats sont attirés vers l'interface oxyde-semi-conducteur sous l'effet de la tension négative appliquée. Lorsque cette tension augmente, les trous sont repoussés de l'interface, en entraînant la diminution de l'amplitude des courants d'onde thermique.

Nous remarquons que la position du maximum du courant d'onde thermique est toujours la même, quelle que soit la tension appliquée, hormis à 5 V où l'amplitude du courant chute fortement et sa forme change de manière significative. Ceci correspond à l'approche du régime d'inversion : en effet, la tension de seuil donnée par le constructeur est de 5,8 V.

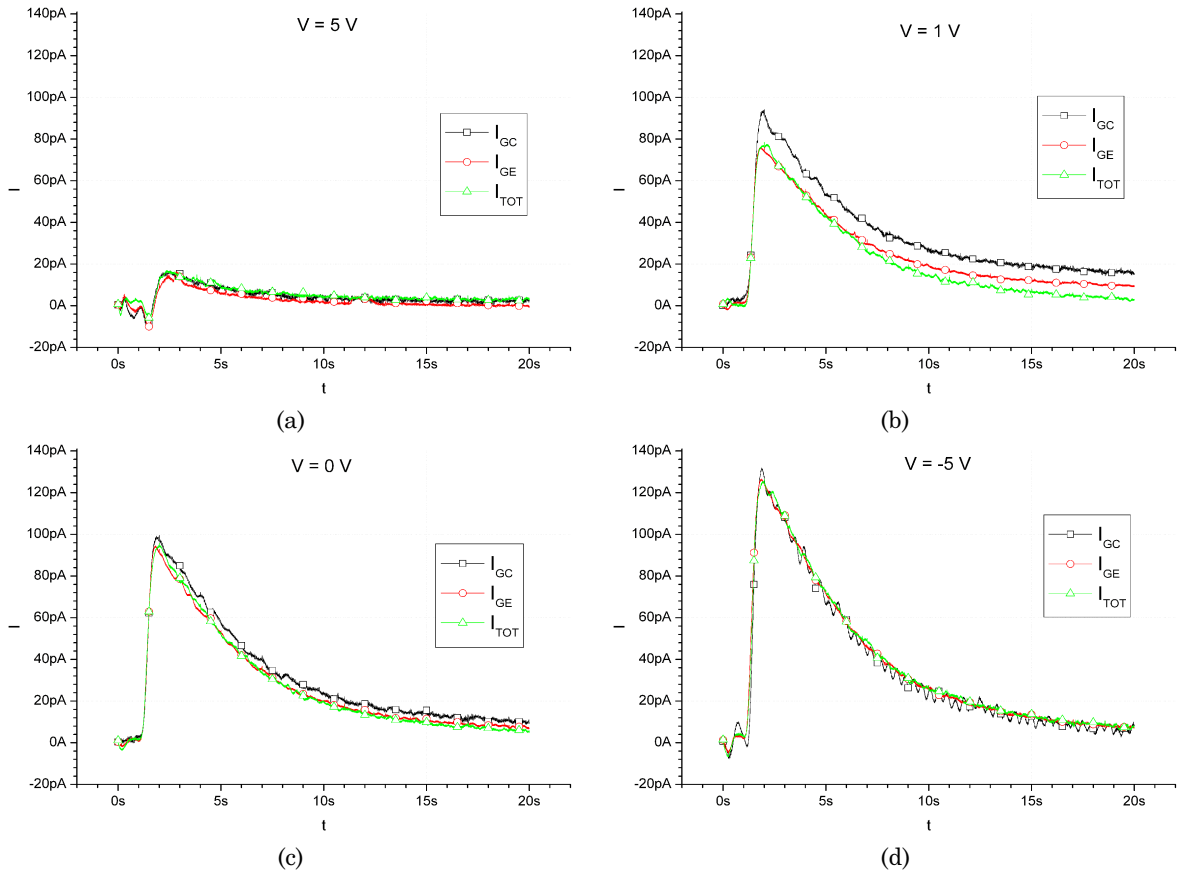


Figure 4.3 : Relevés de courants d'onde thermique $I_{TOT}(t)$, $I_{GE}(t)$ et $I_{GC}(t)$ effectués à 5 V (a), 1 V (b), 0 V (c) et -5 V (d).

Nous pouvons également noter, malgré une inertie thermique du module nettement plus importante que celle des capacités MOS planes, des amplitudes de courants aisément mesurables, comprises entre 20 pA et 125 pA. Ces valeurs sont supérieures d'un facteur deux à celles que nous avons pu mesurer sur les capacités MOS planes. Ceci est dû à la surface de l'oxyde de grille, et donc à sa capacité nettement plus importante dans le cas des IGBTs, qui compense l'atténuation de l'onde thermique à travers le module.

Nous pouvons rapprocher ce cas-ci de l'isolation d'un câble haute tension auquel est appliqué soit un fort échelon thermique sur une portion de faible longueur à l'aide d'un diffuseur, soit un faible échelon thermique par un court chauffage de l'âme centrale, qui traverse toute la longueur du câble [AGNEL01]. Il a été alors montré que le courant d'onde thermique était proportionnel au produit de la capacité de l'échantillon par l'amplitude de l'échelon thermique.

Vu les résultats obtenus sur les capacités MOS planes, l'ordre de grandeur des valeurs mesurées sur IGBT (surtout pour des tensions négatives) laisse entrevoir la possibilité de détecter de faibles évolutions de l'état de l'oxyde.

Un relevé des maxima de courants d'onde thermique ($I_{max}(V)$) issus des mesures $I_{TOT}(t)$, $I_{GE}(t)$ et $I_{GC}(t)$ sont présentés dans la figure 4.4. Afin de comparer avec les mesures C(V) (section 4.2.2), et bien que les tensions de polarisation ne puissent être appliquées que de 5 V à -5 V (du fait de l'appareillage utilisé), nous avons représenté ce relevé dans la gamme de tensions de +15 V à -15 V.

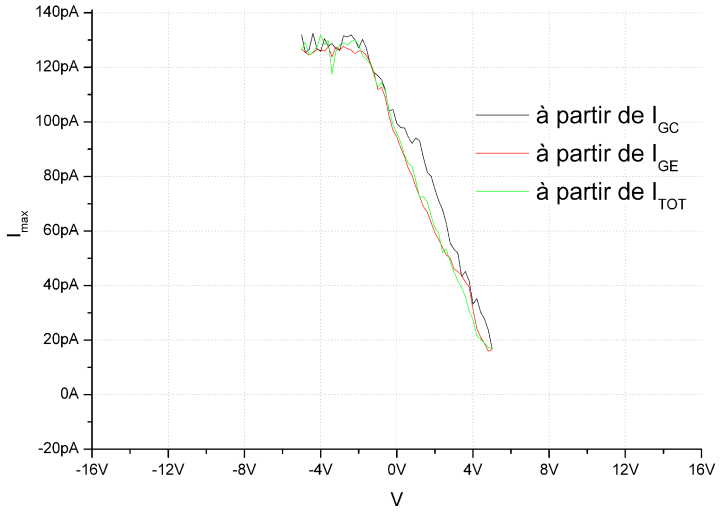


Figure 4.4 : Relevés $I_{max}(V)$ sur un IGBT pour différentes configurations de mesure.

Les relevés $I_{max}(V)$ issus de $I_{GE}(t)$ et de $I_{TOT}(t)$ se superposent de façon quasi parfaite pour toutes les tensions appliquées, alors que ceux issus de $I_{GC}(t)$ sont légèrement supérieurs de -0,5 V à 5 V. Cette superposition des courants d'onde thermique sur la plage de polarisation employée peut être expliquée par deux phénomènes :

- Premièrement, comme le montre la figure 4.5, la profondeur de la grille en tranchée de l'IGBT (5,5 µm) est petite devant l'épaisseur de la puce (72 µm) et de son embase (2,9 mm); dans ce cas, l'échelon thermique traversant l'embase et la puce est fortement amorti et ralenti. Ainsi, lorsque l'onde thermique traverse l'oxyde de grille, la variation de température de ce dernier est faible et quasiment identique dans tout l'oxyde de grille.

- Deuxièmement, la géométrie de l'IGBT et le lieu d'application de l'échelon thermique ne permettent pas d'obtenir un angle d'attaque d'onde thermique perpendiculaire à la plus grande surface de la grille en tranchée pour ce type de structure (figure 2.43 p.89). En effet, l'onde thermique atteint une efficacité maximale lorsqu'elle est appliquée perpendiculairement à l'isolant, provoquant ainsi un déplacement relatif maximal de la charge contenue dans le diélectrique, et donc un réarrangement optimum des charges d'influence (voir chapitre 2).

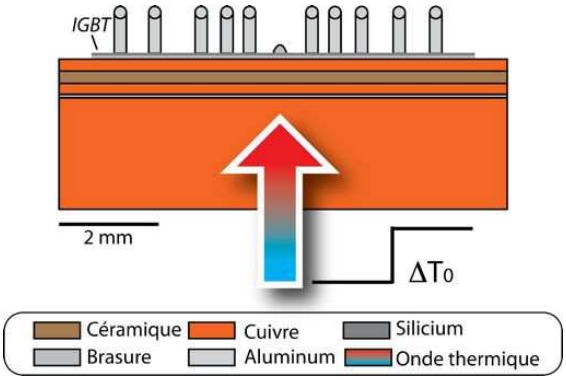


Figure 4.5 : Illustration de la diffusion de l'onde thermique à partir de la semelle d'un module d'IGBT.

Une variation identique de la température dans tout l'oxyde de grille, associée à un angle d'attaque de l'onde thermique perpendiculaire au fond de la grille en tranchée sont donc à l'origine de la superposition des courants $I_{TOT}(t)$ et $I_{GE}(t)$ mesurés.

Pour cette raison, nous présenterons dans la suite de notre étude uniquement les résultats obtenus en configuration $I_{TOT}(t)$. Nous rappelons que cette configuration est représentative de la réponse de l'intégralité de l'oxyde lorsque le module est "excité" thermiquement par la semelle.

4.2.1.3 Influence de la diode anti-parallèle de l'IGBT sur les mesures par la MOT

Comme le montre la figure 4.1, chaque IGBT du module est connecté à une diode anti-parallèle. Afin de valider l'application de la méthode de l'onde thermique sur les IGBTs de ce type de module, mais également pour voir l'influence de cette diode anti-parallèle, des tests ont été effectuées avant et après déconnexion de la diode.

Nous présentons figures 4.6 et 4.7 les mesures de courant d'onde thermique en configuration $I_{TOT}(t)$ diode déconnectée et une comparaison des relevés $I_{max}(V)$ dans les deux configurations testées (avec et sans connexion de la diode anti-parallèle). Les courants d'onde thermique relevés avec et sans connexion de la diode sont similaires (voir figure 4.3).

La superposition des relevés $I_{max}(V)$ montre clairement que la présence de la diode anti-parallèle n'influe pas sur la caractérisation de l'IGBT du module par la méthode de l'onde thermique.

Dans la suite de l'étude, les différentes mesures ont été ainsi réalisées sans déconnecter la diode anti-parallèle, ce qui présente l'avantage de pouvoir caractériser les IGBTs dans leur configuration initiale (test non destructif).

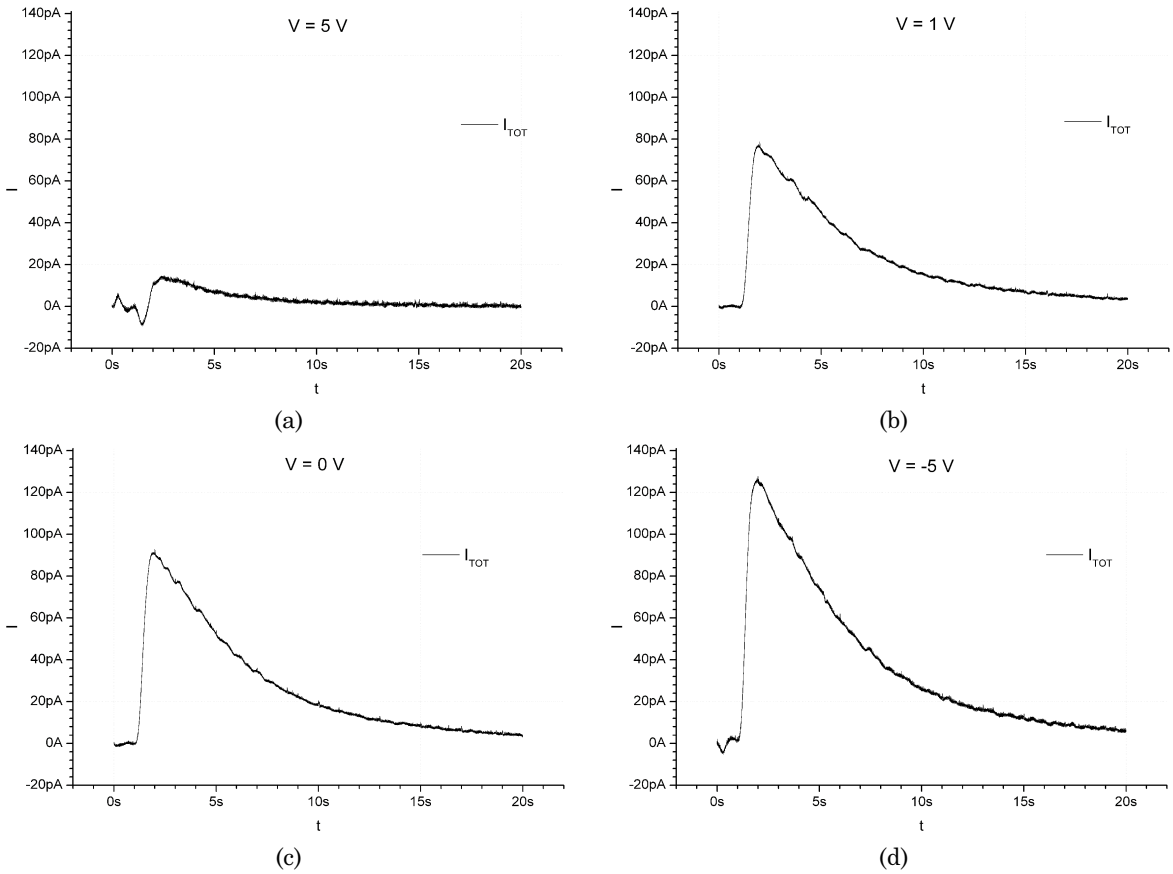


Figure 4.6 : Relevés de courants d'onde thermique $I_{TOT}(t)$ effectuées à 5 V (a), 1 V (b), 0 V (c) et -5 V avec la diode anti-parallèle de l'IGBT déconnectée.

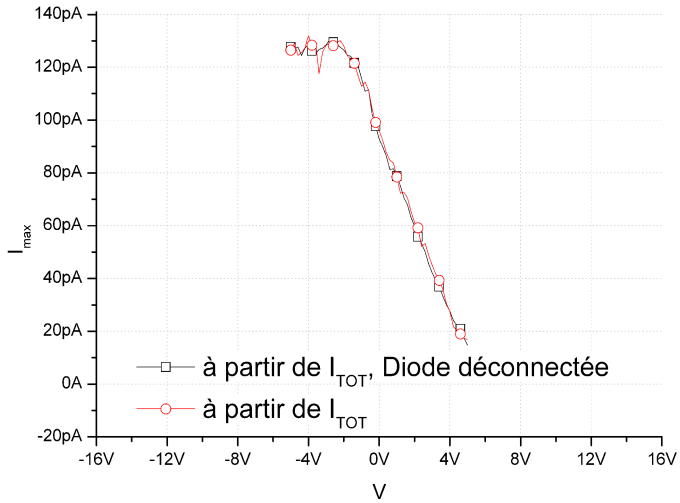


Figure 4.7 : Comparaison des relevés $I_{max}(V)$ issus de $I_{TOT}(t)$ sur un IGBT avec et sans connexion de la diode anti-parallèle.

4.2.1.4 Conclusions sur l'application de la méthode de l'onde thermique aux IGBTs à grille en tranchée

L'application de la méthode de l'onde thermique à l'IGBT à grille en tranchée a été décrite dans cette partie. Pour cela, un diffuseur thermique a été conçu, réalisé et validé par la re-

productibilité des relevés d'onde thermique. Le signe et la variation des courants d'onde thermique relevés avec la variation de la tension de polarisation sont cohérents avec le signe des porteurs attirés sous la grille en tranchée de l'IGBT [FRUCHIER06]. Malgré la limitation de la plage de polarisation appliquée (de 5 V à -5 V), les différentes expérimentations effectuées montrent l'applicabilité de la méthode aux IGBTs à grille en tranchée.

À partir des résultats obtenus dans cette section, nous avons pu valider la réalisation des mesures sur le module de façon totalement non-destructive.

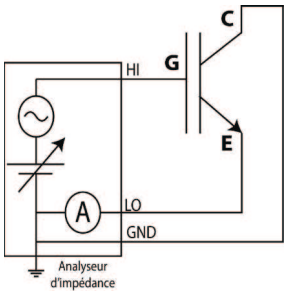
4.2.2 Résultats obtenus par la méthode capacité-tension

Nous avons vu au chapitre 3 qu'il était possible de localiser qualitativement les charges d'oxyde d'une structure MOS soumise à une contrainte électrique cyclique en utilisant la complémentarité des méthodes de l'onde thermique et capacité-tension. Afin de pouvoir utiliser cette complémentarité, nous avons étudié, dans un premier temps, l'applicabilité de la méthode capacité-tension aux IGBTs à grille en tranchée des IGBTs. Le protocole de mesure suivi dans cette section est donné dans le chapitre 2 (section 2.2.2.3).

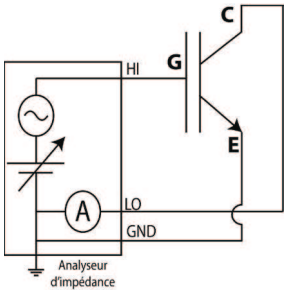
4.2.2.1 Configurations de test

Comme un IGBT comporte trois électrodes, plusieurs configurations de mesures sont réalisables. Les différentes possibilités de connexions permettent de focaliser la caractérisation sur une partie définie de l'IGBT. Cette décomposition des relevés est appelée '*split C-V*'. La figure 4.8 illustre les différentes connexions possibles d'un IGBT à l'analyseur d'impédance. Par ailleurs, lors de la caractérisation d'un des IGBTs du module, les électrodes des autres composants sont laissées sans connexion.

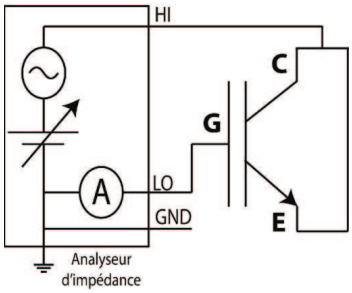
Les mesures de capacité effectuées entre la grille et l'émetteur d'un IGBT (figures 4.8 (a) et (d)) seront notées $C_{GE}(V)$, celles effectuées entre grille et collecteur (figures 4.8 (b) et (e)) seront notées $C_{GC}(V)$. La connexion de l'électrode non utilisée sera à chaque fois précisée. Les mesures effectuées entre grille et émetteur-collecteur en court-circuit (figure 4.8 (c)) seront notées $C_{TOT}(V)$. Dans ce cas, l'émetteur et le collecteur sont connectés à la borne HI de l'appareillage de mesure, alors que la grille est connectée à la borne LO. Ceci signifie que l'excursion en tension lors de cette mesure s'effectue en sens inverse par rapport aux mesures $C_{GE}(V)$ et $C_{GC}(V)$, à savoir de -15 V à 15 V au lieu de 15 V vers -15 V.



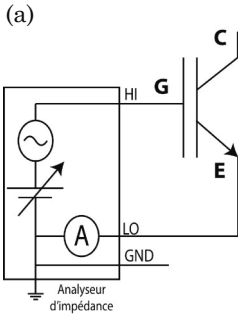
$C_{GE}(V)$, C au GND
(a)



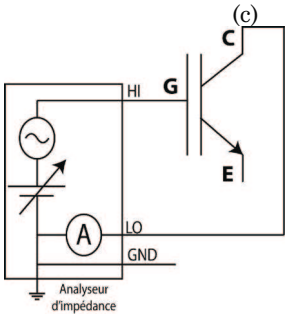
$C_{GC}(V)$, E au GND
(b)



$C_{TOT}(V)$
(c)



$C_{GE}(V)$, C non-connecté
(d)



$C_{GC}(V)$, E non-connecté
(e)

Figure 4.8 : Illustration des différentes connexions possibles d'un IGBT à l'analyseur d'impédance pour l'obtention de mesures C(V) : grille-émetteur et collecteur au GND (a), grille-collecteur et émetteur au GND (b), grille et émetteur-collecteur en court-circuit (c), grille-émetteur et collecteur non connecté (d), grille-collecteur et émetteur non connecté (e).

Les configurations (a) et (d) permettent de caractériser la partie de l'oxyde située entre la grille et le substrat P de l'émetteur (figure 4.9), alors que dans les cas (b) et (e) nous analysons la contribution de la partie de l'oxyde en contact avec le substrat N. La configuration (c) permet de mesurer la réponse de l'oxyde dans sa globalité, alors que les configurations (b) et (e) permettent de d'enregistrer la réponse donnée par la zone de l'oxyde soumise aux champs les plus importants pendant le fonctionnement (les angles de la tranchée).

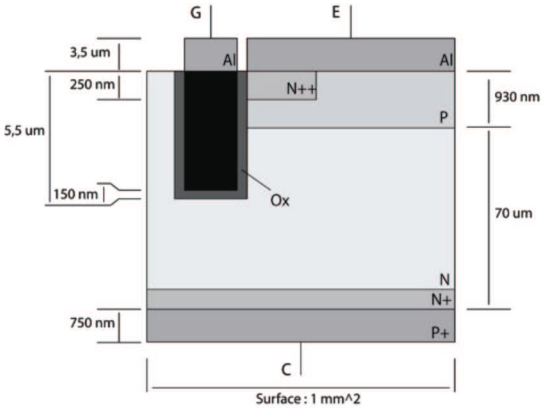


Figure 4.9 : Illustration de l'IGBT à grille en tranchée étudié.

4.2.2.2 Résultats et discussion

Afin de s'assurer que la majorité des porteurs minoritaires des différents substrats puisse répondre au signal alternatif, les courbes C(V) présentées dans cette section ont toutes été mesurées à une fréquence de 100 Hz.

Dans un premier temps, nous présentons figure 4.10 les relevés $C_{GE}(V)$ et $C_{GC}(V)$. La forme de la courbe $C_{GE}(V)$ est similaire à celle d'une capacité MOS en basse fréquence. La réponse obtenue correspond en effet au substrat de type P de l'IGBT et à l'oxyde de grille situé à proximité, vu qu'on retrouve sur cette courbe une remontée de la capacité aux alentours de 6 V, tout en sachant que la tension de seuil donnée par le constructeur est de 5,8 V.

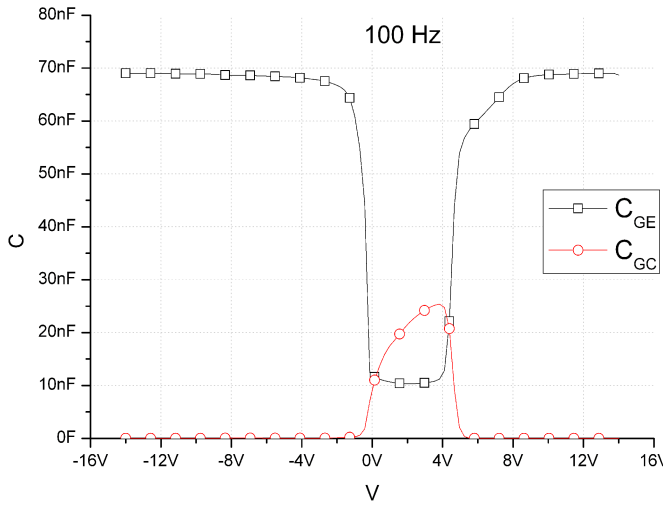


Figure 4.10 : Relevés $C_{GE}(V)$ et $C_{GC}(V)$ effectués sur IGBT à une fréquence de 100 Hz.

La courbe $C_{GE}(V)$ met ainsi en évidence :

- le régime d'accumulation pour des tensions négatives inférieures à -2 V;
- les régimes de déplétion et d'inversion de -2 V à 6 V;
- le régime de forte inversion au-delà de 6 V.

Afin de s'assurer que la présence de la diode anti-parallèle n'affecte pas les mesures $C_{GE}(V)$, nous avons, comme pour la mesure à l'onde thermique, réalisé des expériences en déconnectant physiquement cette diode. Aucune différence n'a été observée par rapport au relevé $C_{GE}(V)$ présenté dans la figure ci-avant. De la même manière, des tests effectués sans relier le collecteur au GND (configuration (d)) ont montré des résultats identiques aux précédents, que la diode soit connectée ou non. Nous précisons que l'évaluation de la capacité $C_{GE}(V)$ pendant les vieillissements seront présentés dans les sections suivantes avec la configuration (a).

L'interprétation de la courbe $C_{GC}(V)$ est plus délicate en raison de la complexité de la structure située entre la grille et le collecteur, qui comprend plusieurs couches de substrats de natures et de dopages différents. Par ailleurs, sa forme dépend de la configuration de mesure. En effet, si l'émetteur n'est pas connecté au GND (configuration (e)), on obtient un tracé dont l'allure est plus proche de celle rencontrée habituellement pour une capacité MOS à

substrat de type N (figure 4.11); cette courbe est toutefois modulée par la complexité de la structure de l'IGBT (substrats $N/N^+/P^+$).

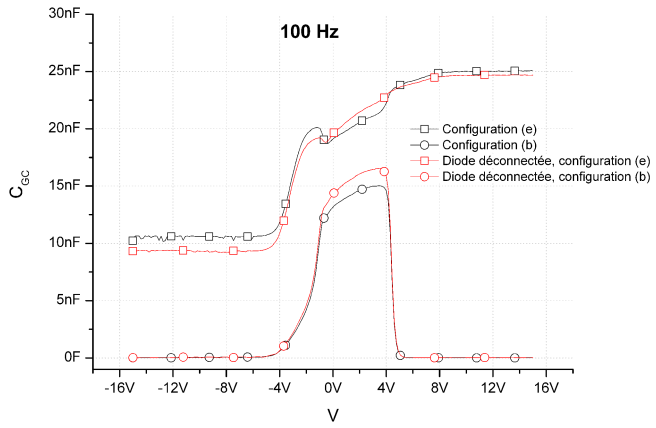


Figure 4.11 : Relevés $C_{GC}(V)$ effectués pour les configurations (b) et (e), avant et après déconnexion de la diode anti-parallèle de l'IGBT (100 Hz).

Le but de notre étude n'étant pas d'analyser en profondeur le comportement de la structure de l'IGBT, mais d'observer une variation liée à une évolution éventuelle de son oxyde de grille, et pour des raisons liées au protocole de mesure (débuté en configuration (b)), les résultats que nous présenteront par la suite ont été obtenus avec la configuration collecteur au GND.

Comme le montre la figure 4.11, la présence de la diode anti-parallèle ne semble pas avoir d'influence significative sur les résultats obtenus lors des mesures $C_{GC}(V)$.

La figure 4.12 ci-après présente un relevé de $C_{TOT}(V)$ effectué à 100 Hz. Nous avons également représenté dans cette figure la somme des relevés $C_{GE}(V)$ et $C_{GC}(V)$ du même composant (figure 4.10).

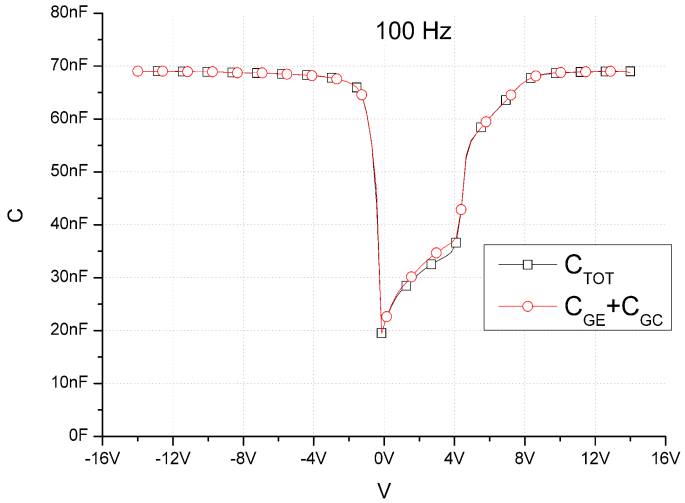


Figure 4.12 : Comparaison des relevés de $C_{TOT}(V)$ et de $C_{GE}(V) + C_{GC}(V)$, effectués à une fréquence de 100 Hz.

La figure 4.12 fait apparaître clairement la superposition des deux courbes. Ceci montre donc que nous mesurons bien, avec la configuration (c), la somme des contributions de toutes les parties de l'oxyde. Nous démontrons ainsi l'applicabilité de la technique dite “split-C(V)” [MILEUSNIC99] [YAHATA97] sur un IGBT à grille en tranchée, ce qui, à notre connaissance, est un résultat original.

Puisque la figure 4.12 montre qu'il est possible de caractériser complètement l'oxyde des IGBTs avec les mesures $C_{GE}(V)$ et $C_{GC}(V)$, nous n'utiliserons, pour la suite de notre étude, que ces deux relevés.

4.2.2.3 Conclusions sur l'application de la méthode capacité-tension aux IGBTs à grille en tranchée

Nous avons montré, dans cette section, qu'il était possible d'évaluer les différentes parties de l'oxyde de grille en tranchée en effectuant des mesures entre la grille et l'émetteur ($C_{GE}(V)$) et entre la grille et le collecteur ($C_{GC}(V)$).

Les résultats présentés ci-avant montrent bien qu'il est possible d'utiliser la technique capacité-tension pour étudier de façon non-destructive l'évolution de l'oxyde de grille des IGBTs à grille en tranchée, comme cela a pu être montré pour la méthode de l'onde thermique.

4.3 Étude sous contrainte électrique cyclique

4.3.1 Conditions expérimentales

Afin de simuler les contraintes subies par les composants intégrés dans les convertisseurs embarqués (transport terrestre), nous avons soumis deux modules d'IGBTs à une contrainte électrique cyclique associée à un cyclage thermique actif (dont le principe a été décrit à la section 2.2.2.2). Pour chaque module, quatre des six IGBTs ont été vieillis et caractérisés, soit huit IGBTs au total.

Durant le vieillissement, la tension appliquée entre la grille et l'émetteur de chaque IGBT a été de forme carrée, d'amplitude 30 V (+/-15 V) et de fréquence 23 kHz (correspondant à la fréquence de découpage de l'onduleur MLI). Compte tenu de l'épaisseur de l'oxyde de grille (de l'ordre de 100 nm), ceci implique un champ appliqué à l'isolant de l'ordre de 3 $MV \cdot cm^{-1}$. Cependant, en raison de la géométrie de l'oxyde, il est fort probable qu'on soit en présence, (notamment au niveau des angles de la tranchée) de valeurs locales du champ sensiblement plus élevées.

La tension collecteur-émetteur à l'état bloqué a été de 300 V, alors que le courant de collecteur à l'état passant a été de 200 A efficace. Les puces ont été soumises pendant le vieillissement à des cycles de température d'une période de 30 s et d'amplitude 80 °C (de 60 °C à 140 °C). La durée totale du vieillissement a été de 103 000 cycles thermiques, soit 860 h.

Afin de limiter les contraintes mécaniques (ainsi que l'altération du contact thermique entre la semelle du module et le système de refroidissement) qu'auraient subi les modules s'ils avaient été enlevés périodiquement du banc de vieillissement pour des mesures d'onde thermique, nous avons utilisé uniquement la méthode capacité-tension pour la caractérisation des IGBTs lors de ce conditionnement.

Chaque IGBT a été caractérisé à température ambiante tous les 5000 cycles thermiques, soit environ toutes les 42 heures. Afin de faciliter la compréhension, nous présenterons, dans la section suivante, les résultats obtenus sur deux des huit IGBTs analysés, aux fréquences de 100 Hz et 10 kHz.

4.3.2 Résultats et discussion

Des relevés typiques de $C_{GE}(V)$ effectués à 100 Hz et à 10 kHz lors du vieillissement sont donnés figure 4.13.

Cette figure ne met pas en évidence d'évolution significative des relevés $C_{GE}(V)$. En effet, aucun des huit IGBTs analysés n'a montré de variations de capacité $C_{GE}(V)$ durant le vieillissement.

En revanche, comme le montre la figure 4.14 ci-après, nous avons observé des évolutions plus ou moins significatives de la capacité grille-collecteur ($C_{GC}(V)$). Pour les composants dont les relevés de capacités ont été effectués à 100 Hz, nous constatons une augmentation quasi-monotone de $C_{GC}(V)$ durant le vieillissement, jusqu'à environ 625 heures. Cette variation est de l'ordre de 50% dans les cas présentés. L'augmentation observée de $C_{GC}(V)$ pour la suite du vieillissement est nettement plus faible, comme si un 'seuil' avait été atteint à partir de 625 heures. Comme pour les mesures $C_{GE}(V)$, nous ne constatons aucune évolution des mesures $C_{GC}(V)$ réalisées à 10 kHz.

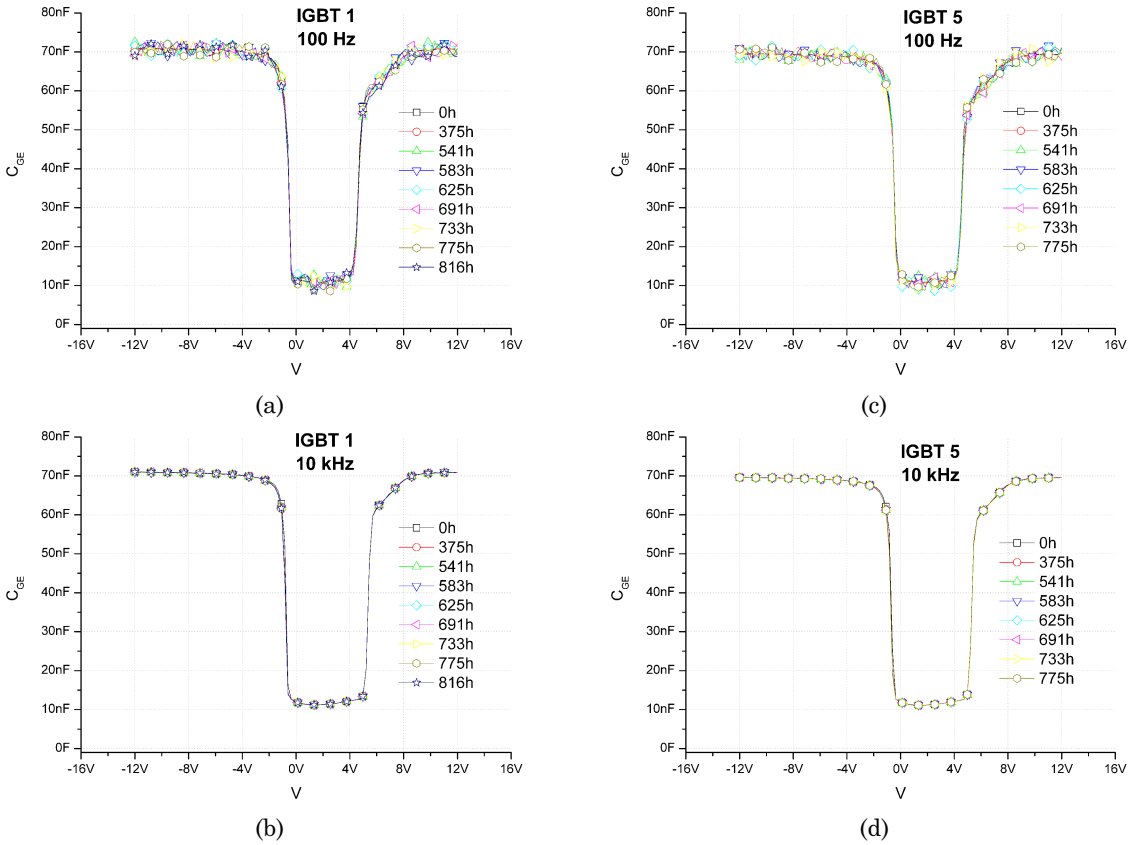


Figure 4.13 : Courbes $C_{GE}(V)$ mesurées sur deux IGBTs lors du vieillissement sous contrainte électrique cyclique.

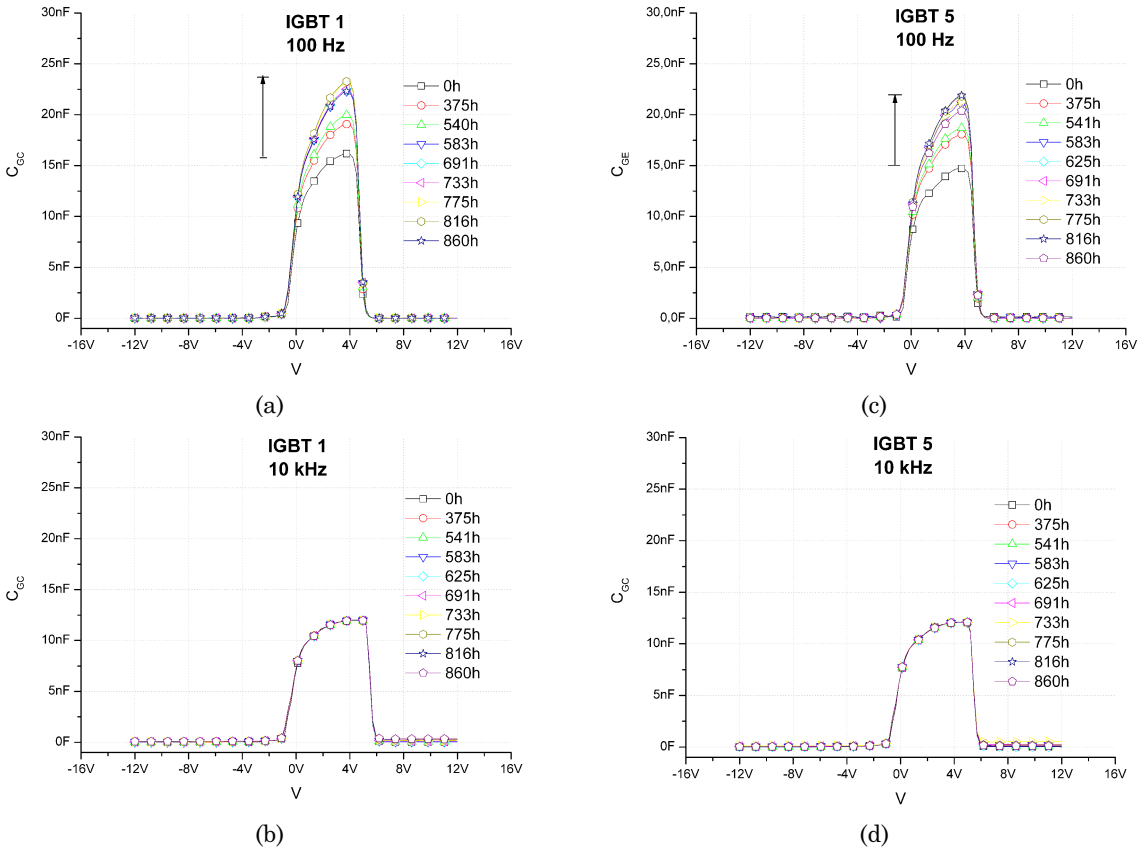


Figure 4.14 : Relevés $C_{GC}(V)$ obtenus sur deux IGBTs lors du vieillissement sous contrainte électrique cyclique.

Afin d'interpréter ces résultats, nous rappelons que l'accumulation et le transit de charges les plus importants sont susceptibles de se produire aux endroits de l'oxyde où le champ électrique est le plus important durant le conditionnement. Or, la partie de l'oxyde caractérisée lors des mesures $C_{GC}(V)$ contient les angles de la tranchée, où le champ électrique est renforcé. En revanche, la partie de l'oxyde située entre la grille et l'émetteur, de géométrie plane, ne présente pas de zones de renforcement de champ; elle est donc moins sollicitée électriquement. Par conséquent, on peut s'attendre à un développement plus important de charges au niveau de la partie de l'oxyde située entre la grille et le collecteur.

Ces résultats peuvent être rapprochés de ceux obtenus dans le chapitre précédent, où des capacités MOS planes ont été conditionnées sous contrainte électrique cyclique. Nous y avons mis en évidence que les zones situées à la périphéries de la grille (où le champ électrique se trouve renforcé) pouvaient jouer un rôle significatif dans le comportement de la structure pendant son vieillissement.

Il est également intéressant de noter que les IGBTs 1 et 5 (voir figures 4.13 et 4.14) ont présenté une augmentation significative de la chute de tension à l'état passant V_{CE} à partir de 670 h. Ces mesures de V_{CE} ont été réalisées dans le cadre des travaux de doctorat de V. SMET effectués à l'IES [SMET10], dont la soutenance de thèse est prévue courant 2010.

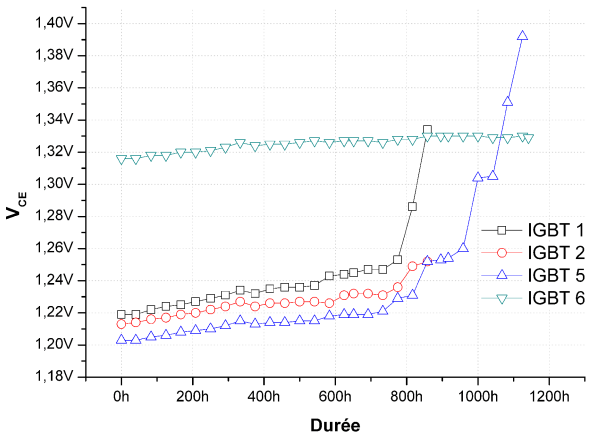


Figure 4.15 : Chute de tension à l'état passant V_{CE} mesurée sur des IGBTs lors du vieillissement sous contrainte cyclique [SMET10].

Par ailleurs, l'IGBT 5, qui présente la variation la plus élevée de la capacité $C_{GC}(V)$ ainsi que l'augmentation la plus forte de V_{CE}, est entré en défaillance au bout de 1 140 h. Il a été montré qu'une augmentation de V_{CE} dans ce type de vieillissement pouvait être due à un décollement de fil de bonding [RAPSDRA]. Ceci a d'ailleurs été vérifié par des observations au microscope électronique à balayage effectuées sur l'échantillon concerné.

Le décollement de fils de bonding s'accompagne d'un accroissement de la résistance de contact au niveau de l'émetteur, ayant pour conséquence des augmentations localisées de la

température de la puce d'IGBT. Ce processus affecte les mécanismes d'injection et de piégeage de charges électriques au niveau de l'oxyde qui, pour les valeurs de champ appliqué, sont fortement dépendants de la température. Il est ainsi probable que la variation observée de la capacité $C_{GC}(V)$ (notamment à partir de 600 h) soit reliée à des augmentations localisées de la température de la puce. Le même type de comportement a par ailleurs été observé sur l'IGBT 1 (figures 4.14 et 4.15), dont le vieillissement a été arrêté après 860 h afin d'éviter sa destruction.

Il serait intéressant de confirmer ces résultats –également par la méthode de l'onde thermique – afin d'évaluer précisément le potentiel d'utilisation de mesures de l'état de l'oxyde comme indicateur précurseur de la défaillance pour ce type de contraintes. Il faut aussi tenir compte du fait que la réalisation de mesures $C_{GC}(V)$ n'est pas toujours très aisée sur des composants intégrés dans les convertisseurs en fonctionnement, puisqu'elle nécessite l'arrêt de ces derniers, ainsi qu'un accès au collecteur, ce qui est parfois délicat à réaliser. Dans le cas d'une utilisation *in-situ*, il serait alors préférable de pouvoir réaliser des mesures exploitables entre grille et émetteur, ce que permet à priori la méthode de l'onde thermique, comme nous allons le montrer par la suite.

4.4 Étude sous contraintes électriques continues

Afin d'étudier l'évolution de l'oxyde de grille des IGBTs à grille en tranchée, nous avons appliqué à plusieurs composants des contraintes électriques continues à température ambiante.

4.4.1 Conditions expérimentales

Pour une structure MOS dont l'épaisseur de l'oxyde de grille à géométrie plane est de 120nm, le champ électrique au-delà duquel une ionisation par impact peut être amorcée est d'environ 7 MV/cm [SCHWALK01]. Afin de déterminer la valeur de la tension maximum (et donc le champ maximum dans la partie verticale de la tranchée) pouvant être appliquée à l'oxyde des IGBTs à grille en tranchée étudiés sans provoquer leur destruction, des relevés de courant de grille ont été réalisés à température ambiante lors de l'application d'une rampe de tension de 0,6 V/s. Le schéma de mesure employé lors de cette expérience est donné figure 4.16. Trois mesures consécutives de courant à travers la grille ont ainsi été faites (figure 4.17).

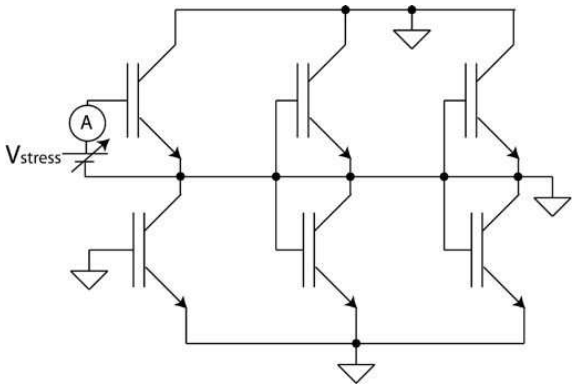


Figure 4.16 : Schéma de mesure du courant à travers la grille d'un IGBT lors de l'application d'une rampe de tension.

Il apparaît ainsi deux fortes augmentations du courant de de grille lors de l'application de la rampe de tension. La première à lieu pour des champs appliqués inférieurs 0,8 $MV \cdot cm^{-1}$ avec un courant de fuite variant de 10 pA à 31 nA. La seconde a lieu au delà de 4,3 MV/cm avec un courant pouvant atteindre 1 mA. La dernière valeur du champ électrique appliqué – pouvant déclencher des ionisations par impact [SCHWALK01] – n'a pas été destructive, puisqu'une deuxième application d'ue rampe de tension a pu être effectuée. Par ailleurs, la première application de la rampe de tension à l'IGBT ne semble pas avoir induit d'accumulation importante de charges dans son oxyde de grille, puisque le courant relevé lors de l'application de la seconde rampe de tension a une allure similaire à la première mesure. Cependant, l'application de la seconde rampe de tension à provoqué une forte évolution de l'état électrique de l'oxyde de grille, puisque les courants relevés sous faible champ ont augmentés en passant de 10 nA à 10 mA. L'expérience a alors été arrêtée pour éviter la destruction du composant.

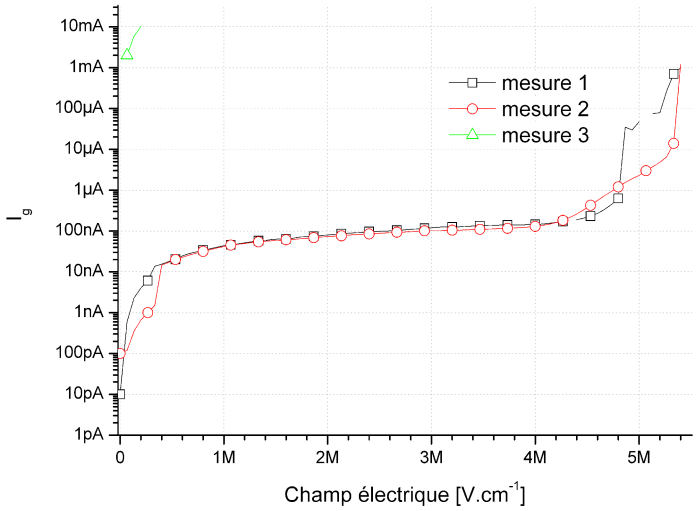


Figure 4.17 : Courants de fuite de grille relevés lors de l'application de rampes de tensions à un IGBT du module Semix 201GD066HDS.

À partir de ces résultats, nous avons pu sélectionner des valeurs de la contrainte continue à appliquer à l'oxyde sans risquer sa destruction prématurée. Les valeurs des tensions conti-

nues et les champs électriques dans la partie verticale de la tranchée correspondants sont donnés dans le tableau 4.1, qui indique également la durée d'application de chaque contrainte. Les composants ont été soumis successivement aux deux contraintes, en commençant par la plus faible. Des mesures MOT et C(V) ont été effectuées à l'état initial et après chaque contrainte.

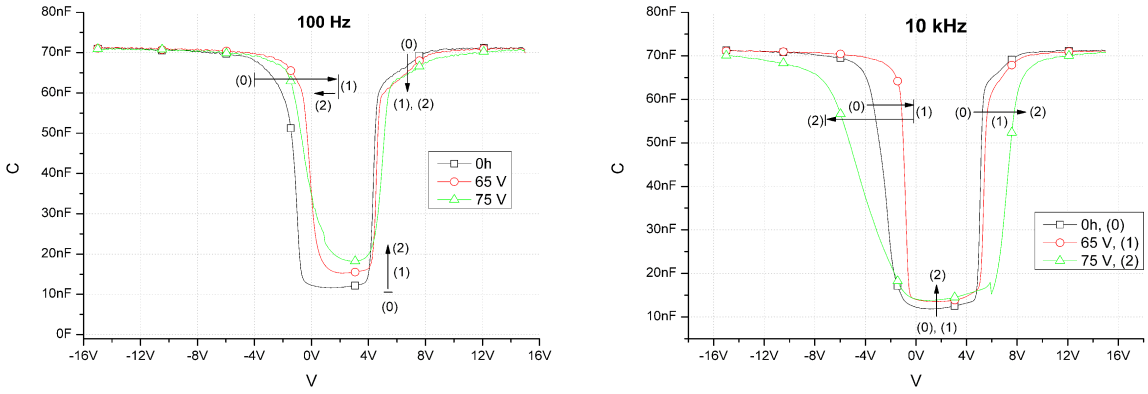
Tableau 4.1 : Champs électriques appliqués lors de l'application de contraintes électriques continues.

Tension appliquée (V)	**Champ électrique correspondant (MV/cm)**	**Durée d'application (h)**
65	4,3	24
75	5	18

Les conditionnements ont été réalisés en reliant le collecteur et l'émetteur à la masse et en appliquant des potentiels positifs à la grille.

4.4.2 Résultats et discussion

Les mesures C(V) et MOT effectuées lors du conditionnement sous tensions continues sont présentées figures 4.18, 4.19 et 4.20.



(a) (b)

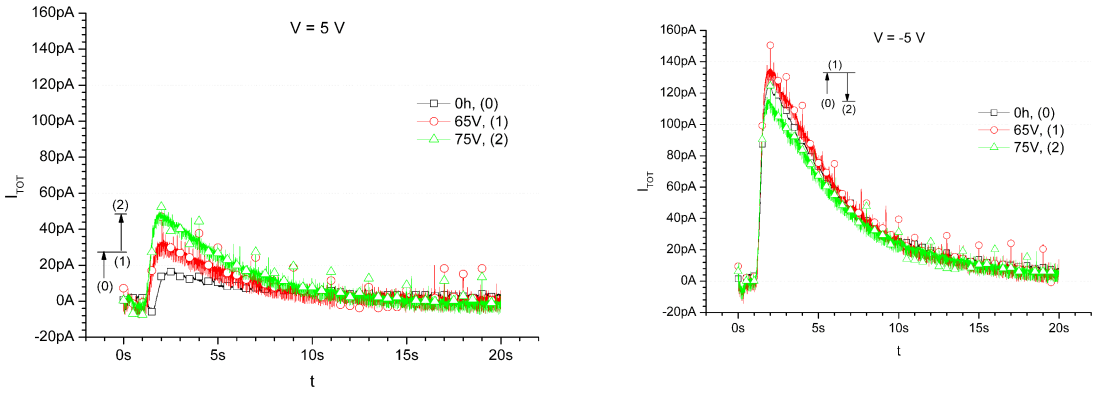
Figure 4.18 : Relevés $C_{GE}(V)$ effectués à 100 Hz (a) et à 10 kHz (b) lors de l'application des contraintes continues.

Les relevés $C_{GE}(V)$ montrent une évolution de l'oxyde de grille sous l'effet de charges d'oxyde et d'interface, puisque nous observons des translations, des inclinaisons et des étirements des caractéristiques mesurées. L'évolution des relevés témoigne de processus complexes au niveau des mécanismes d'injection et de piégeage, qui mériterait une étude approfondie nécessitant une modélisation qui dépasse le cadre de notre étude. Les variations de $C_{GE}(V)$ que nous observons laissent penser que des charges des deux polarités sont impliquées, aussi bien au niveau de l'oxyde que de l'interface.

L'évolution des courants d'onde thermique suit la même tendance que les relevés $C_{GE}(V)$, puisque nous observons une augmentation puis une diminution des valeurs, pour des ten-

sions négatives, alors que pour les tensions positives, on constate une diminution continue de l'amplitude des courants d'onde thermique (figures 4.19 et 4.20).

On rappelle que le banc de mesure à l'onde thermique utilisé dans cette étude ne permet pas d'appliquer aux échantillons des tensions supérieures à 5 V; or, la tension de seuil de ce composant avoisine les 6 V, comme le montre la figure 4.18. Avec le banc actuel, la plage d'application de la MOT sur ces composants est donc incomplète, puisqu'il ne permet pas d'effectuer des relevés dans les régimes de fortes accumulation et inversion afin d'analyser les résultats avec la méthodologie développée au chapitre 3.



(a) (b)

Figure 4.19 : Relevés $I_{TOT}(t)$ obtenus à 5 V (a) et -5 V (b) lors du conditionnement sous tensions continues.

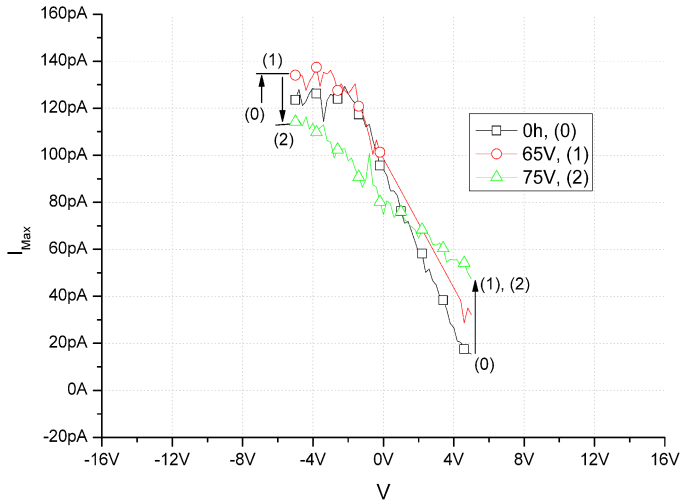


Figure 4.20 : Tracés $I_{max}(V)$ issus des relevés $I_{TOT}(V)$ effectués lors des conditionnements sous tensions continues.

Cependant, des variations de l'état de l'oxyde sont bien mises en évidence par la MOT, et une amélioration de l'installation de mesure selon les principes évoqués à la section 4.2.1 (actuellement en cours) pourra permettre d'accroître la sensibilité et la plage d'application de la technique directement sur des composants.

Il est à noter qu'une variation de la courbe $C_{GC}(V)$ est forcément accompagnée d'une évolution de la courbe $C_{GE}(V)$, puisque, comme nous l'avons évoqué auparavant, le champ électrique le plus plus intense (et donc la probabilité d'injection de charges la plus élevée) est rencontré aux angles de la tranchée, c'est à dire entre la grille et le collecteur. En d'autres termes, il apparaît que des mesures $C_{GC}(V)$ révèlent plus facilement une évolution de l'état de l'oxyde, comme nous l'avons observé lors des vieillissements sous contraintes cycliques. Ceci est d'autant plus vrai dans le cas d'une contrainte continue, comme le montre la figure 4.21. Elle illustre des mesures C(V) réalisées à différents moments durant des vieillissements à température ambiante sous contrainte continue positive sur des IGBTs identiques aux précédents. Les valeurs des contraintes et durées de conditionnement sont indiquées sur les figures. En effet, on observe des variations importantes de $C_{GC}(V)$ à chaque fois que $C_{GE}(V)$ varie, comme on pouvait s'y attendre.

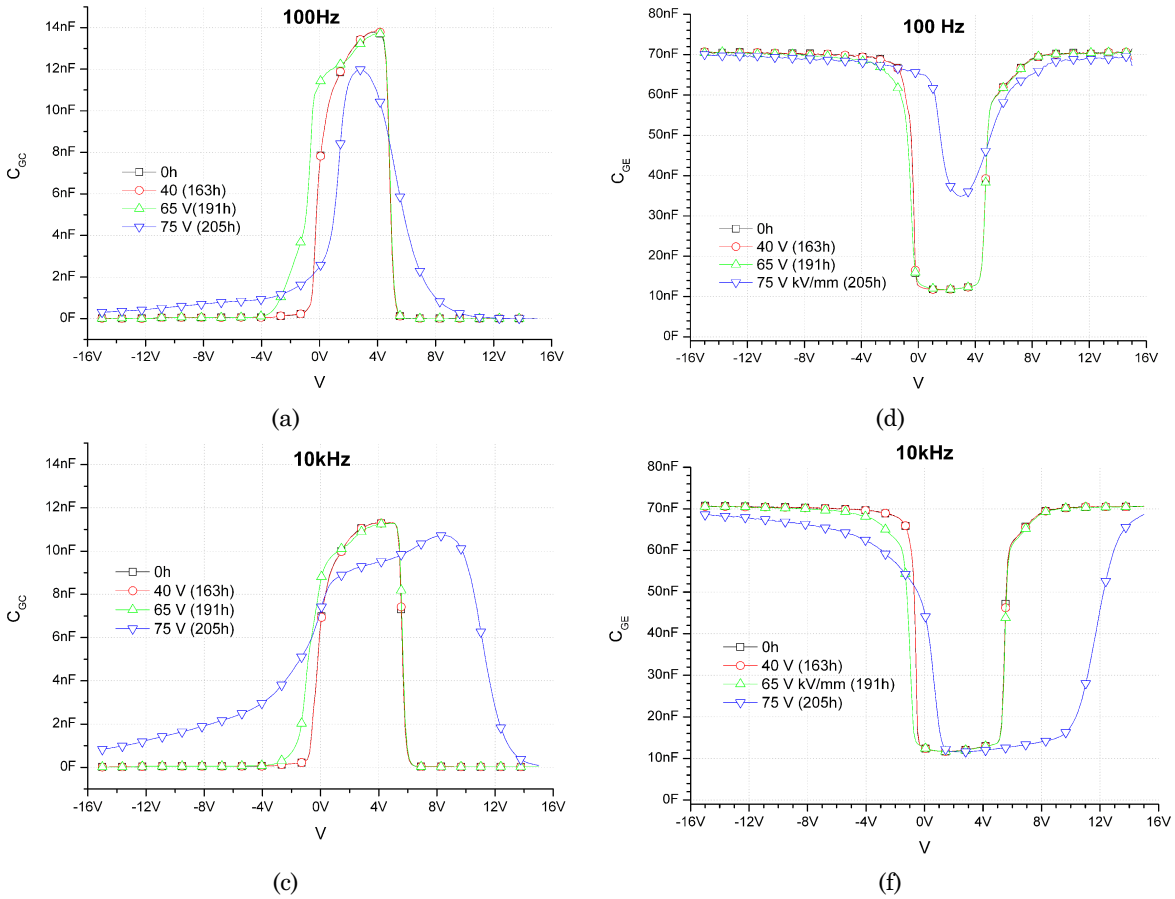


Figure 4.21 : Exemples de relevés $C_{GC}(V)$ (a), (b), (c) et $C_{GE}(V)$ (d), (e), (f) sur IGBTs conditionnés sous fortes contraintes continues.

4.5 Conclusions et perspectives

Ce chapitre a été consacré à l'étude de l'oxyde d'IGBTs à grille en tranchée utilisés dans le domaine des transports.

Suite à un conditionnement effectué sous des contraintes similaires à celles endurées par le composant en service (champ appliqué à la grille de l'ordre de quelques MV/cm, de fréquence 23 kHz et cyclage thermique de la puce de 60 °C à 140 °C), nous avons pu observer des variations de la capacité grille-collecteur pouvant être reliées à une évolution de l'état de l'oxyde corrélée avec sont état opérationnel. Ainsi, au cours du cyclage thermique, des fils de bonding d'une puce d'IGBT peuvent se décoller et entraîner une augmentation de la résistance de contact au niveau de l'émetteur. Ceci provoque un échauffement local de la puce susceptible d'influer sur les mécanismes d'injection et de piégeage des charges au niveau de l'oxyde. Des variations de la capacité grille-collecteur ont été observées avant qu'une augmentation significative de la chute de tension à l'état passant ne soit détectée, montrant ainsi l'intérêt d'étudier l'évolution des propriétés de l'oxyde de grille des composants de puissance. Toutefois, ces mesures C(V) ont été réalisées lors d'arrêts périodiques de la contrainte électrique appliquée aux IGBTs, en déconnectant la charge et l'alimentation. Afin d'envisager des caractérisations de l'oxyde de grille directement sur IGBTs, sans aucune déconnexion, et sans se connecter au collecteur (toujours difficile d'accès sur des convertisseurs), différentes mesures pourraient être envisagées :

- soit une mesure de capacité dynamique entre grille et émetteur. Cependant, lors de notre étude, les relevés $C_{GE}(V)$ n'ont pas permis de mettre en évidence de variation significative de l'état de l'oxyde;
- soit une mesure par la méthode de l'onde thermique entre grille et émetteur, puisque nous avons montré que cela pouvait être exploitable sur IGBT. En effet, les mesures effectuées par la MOT sur des IGBTs vierges et conditionnés ont montré l'applicabilité de cette technique à ce type de composant et ses potentialités pour fournir d'éventuels indicateurs de l'état de l'oxyde. Des perspectives pour des mesures *in-situ* sont ainsi ouvertes. Dans ce but, il serait nécessaire que l'onde thermique soit appliquée perpendiculairement à cette-dernière. Le dispositif de transfert thermique actuel ne permet d'appliquer l'onde thermique que de façon perpendiculaire à une partie de la grille en tranchée, comme illustré dans la figure 4.5.

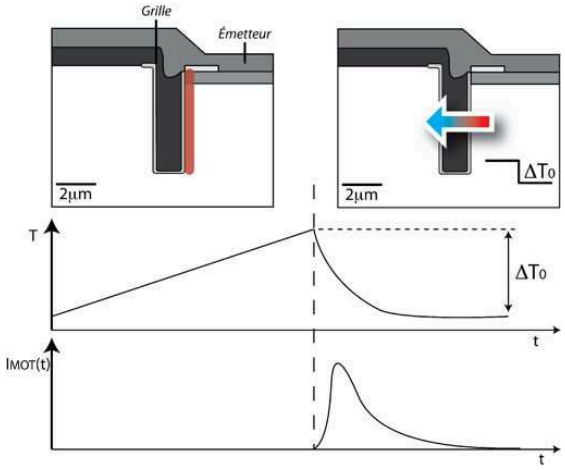


Figure 4.22 : Illustration de l'application d'une onde thermique à partir du canal conducteur d'un IGBT à grille en tranchée.

Il serait envisageable d'appliquer une onde thermique perpendiculairement à la partie de la grille en tranchée située au-dessus du canal de l'IGBT en y faisant circuler un courant. Cette technique, inspirée de l'application d'une onde thermique aux câbles électriques haute tension de longueur importante [AGNEL01], consisterait dans un premier temps à faire circuler un courant dans le canal de l'IGBT pendant une certaine durée, afin d'atteindre par effet Joule la température initiale souhaitée, puis dans un deuxième temps à stopper passage du courant dans le canal. L'arrêt de l'alimentation en courant provoquerait une diminution de la température dans le canal, ce qui donnerait naissance à une onde thermique traversant perpendiculairement la partie de l'oxyde de grille en tranchée située au-dessus du canal en provoquant le réarrangement des charges d'influence situées au contact de grille. L'application de l'onde thermique à proximité de l'oxyde permettrait ainsi de réduire de façon significative l'épaisseur équivalente traversée par l'onde thermique (voir chapitre 2) en optimisant au maximum les conditions de détection des charges dans l'oxyde de grille.

Conclusion générale

Les convertisseurs de puissance embarqués sont soumis à de fortes contraintes mécaniques, thermiques et électriques lors de leur utilisation. Au cœur de ces systèmes se trouvent les composants semi-conducteurs (IGBT et MOSFET), qui permettent le transfert et l'adaptation de l'énergie électrique aux actionneurs. La défaillance de ces composants peut aboutir à des conséquences catastrophiques d'un point de vue humain et économique. Afin d'améliorer leur fiabilité et d'anticiper d'éventuelles défaillances, il est nécessaire de connaître leur état opérationnel au travers d'indicateurs mesurables de façon non destructive.

Ce travail a porté sur l'étude des oxydes de grille de composants semi-conducteurs de puissance (IGBT à grille en tranchée) soumis à des contraintes thermoélectriques cycliques, dans le but d'évaluer leur potentiel en tant que marqueurs de l'état opérationnel des composants. L'étude a été effectuée en utilisant deux techniques non destructives : la méthode capacité-tension (C(V)) et la méthode de l'onde thermique (MOT).

Dans un premier temps, nous nous sommes intéressés à la structure et à la technologie des composants de puissance, ainsi qu'aux contraintes qu'ils subissent en fonctionnement, en mettant en évidence le fait que ces contraintes pouvaient entraîner une évolution de l'oxyde de grille susceptible d'être reliée à l'état du composant.

Les méthodes de mesure employées ont été abordées au chapitre 2. Dans ce chapitre, nous avons proposé une amélioration du modèle physique utilisé dans l'analyse des données obtenues par la MOT, qui permet d'évaluer les charges présentes dans des structures MOS planes en utilisant de façon conjointe la MOT et la C(V). Nous avons ainsi montré comment, à travers l'utilisation complémentaire de ces deux techniques, il est possible de mieux situer les charges dans l'oxyde de grille et de suivre leur évolution.

Au niveau de la mise en œuvre expérimentale, nous avons décrit les améliorations apportées au banc MOT permettant de réduire considérablement les temps de mesure, ce qui nous a permis de réaliser un nombre significatif de tests dans le cadre de l'étude. Nous avons également procédé à une adaptation du banc de l'onde thermique pour la réalisation de mesures non destructives directement sur des modules de puissance contenant des IGBTs à grille en tranchée.

Afin d'appréhender les effets des contraintes électriques cycliques de valeurs modé-

rées (quelques MV/cm) et de fréquences de l'ordre de la fréquence de découpage d'un onduleur MLI (20 kHz), nous avons conçu et réalisé une installation pour conditionner des capacités MOS planes ayant des caractéristiques similaires à celles des composants de puissance étudiés (même épaisseur d'oxyde, même type de substrat, même dopage). Cette installation comporte un module d'alimentation et un module de connexions, qui permettent de conditionner simultanément 10 échantillons à des fréquences comprises entre 10 kHz et 40 kHz, tout en informant sur l'éventuelle défaillance d'un ou de plusieurs échantillons.

Les résultats obtenus sur les structures MOS planes et leur analyse ont fait l'objet du chapitre 3. Suite à des vieillissements réalisés sous contraintes électriques cycliques durant plusieurs milliers d'heures, nous avons mis en évidence, par l'association de la MOT et de la C(V), des évolutions des oxydes de grille différentes de celles observées sous contraintes continues, et proposé des indicateurs basés sur les informations apportées par les deux méthodes. A l'aide d'expériences complémentaires (contraintes électriques continues, température élevée et environnement radiatif), nous avons pu identifier la nature, les signes et les valeurs des charges développées dans l'oxyde, et appréhender leur répartition.

Nous avons démontré que la MOT peut apporter des compléments significatifs aux informations fournies par la C(V). En effet, nous avons montré qu'elle permet de détecter les charges électriques réparties dans toute l'épaisseur de l'oxyde (y compris près de la grille), alors que la C(V) réagit essentiellement aux charges situées à proximité du substrat. De la même manière, les calculs que nous avons réalisés à partir des divers résultats expérimentaux ont confirmé la très bonne sensibilité de la MOT, puisque nous avons obtenu, sur une installation de mesure loin d'être optimisée pour les couches minces, des seuils de détection du même ordre de grandeur (voire supérieurs) à la C(V). Ceci permet de supposer qu'une optimisation du banc MOT pour les structures de la microélectronique permettra d'accroître encore la sensibilité de la MOT, en s'approchant des limites théoriques estimées à plusieurs ordres de grandeurs au-dessus de la C(V).

Dans la dernière partie du mémoire, nous avons décrit les résultats obtenus directement sur des IGBTs à grille en tranchée vieillis pendant plusieurs centaines d'heures. Ainsi, les composants (commandés à une fréquence de 23 kHz selon un protocole reproduisant le fonctionnement d'un convertisseur MLI utilisé dans la traction) ont été également soumis à un cyclage thermique actif de plusieurs dizaines de degrés. Lors de ce vieillissement, nous avons pu mettre en évidence des variations de la capacité grille-collecteur pouvant être reliées à une évolution de l'état de l'oxyde corrélée avec l'état opérationnel du composant. En effet, ces évolutions semblent s'accompagner d'une augmentation de la résistance de contact au niveau de l'émetteur correspondant au décollement de fils de bonding, qui constitue le

mode de défaillance observé pour ces puces. Nous supposons que cette augmentation peut provoquer un échauffement local de la puce agissant sur les mécanismes d'injection et de piégeage dans l'oxyde, et induisant ainsi les effets que nous avons observés en C(V). Ces résultats (qui restent toutefois à confirmer) laissent entrevoir la possibilité d'utiliser l'oxyde comme indicateur de l'état général du composant. On pourrait alors employer la mesure C(V) entre la grille et le collecteur comme technique de diagnostic du composant.

Si l'on s'intéresse à des caractérisations in-situ, il faut toutefois tenir compte du fait que l'accès au collecteur est souvent délicat dans le cas des composants montés dans un convertisseur. Des mesures entre grille et émetteur sont nettement plus faciles à réaliser in-situ. Cependant, les résultats que nous avons obtenus sur les composants vieillis sous contrainte thermoélectrique cyclique ne montrent pas de variation de la capacité grille-émetteur, sans doute en raison du champ électrique plus homogène dans cette partie de la grille qu'aux angles de la tranchée; l'utilisation de mesures C(V) entre grille et émetteur ne serait donc pas pertinente.

En revanche, nous avons montré que, en raison de la géométrie et des dimensions du composant et de la grille, lorsqu'on caractérise le composant par la MOT en connectant l'appareil de mesure entre la grille et l'émetteur, il est probable qu'on obtienne une réponse de toute la tranchée. Nous avons également prouvé que, lors du changement de l'état de l'oxyde du composant sous l'effet des contraintes électriques continues, des réponses à l'onde thermique sont induites. Des perspectives pour des mesures in-situ par la MOT sont ainsi ouvertes, notamment si l'on améliore l'élévation de la température au niveau de l'oxyde pendant la mesure. Nous avons ainsi proposé des pistes dans cette direction, en particulier à l'aide de l'effet Joule induit par un courant transitoire circulant dans le canal de l'IGBT.

Il semble donc intéressant de poursuivre les études que nous avons entreprises, tant au niveau de l'optimisation et de l'adaptation du banc MOT à des couches minces et à des IGBTs qu'au niveau de l'étude du vieillissement de ces derniers sous contrainte thermoélectrique cyclique. Dans le premier cas, elles pourraient déboucher sur des améliorations de la MOT pouvant permettre une meilleure sensibilité et localisation des charges, ainsi que son application à des mesures in-situ. De telles études nécessitent notamment une modélisation thermoélectrique du composant, déjà amorcée au GEM. Dans le deuxième cas, on pourrait obtenir des informations supplémentaires afin de définir de manière quantitative des indicateurs de l'état du composant.

À travers ce travail, nous avons apporté notre contribution à l'étude des charges électriques dans les structures semi-conductrices de puissance. Il s'inscrit dans une voie développée depuis plusieurs années au GEM, visant à apporter des éléments afin de quantifier et améliorer la fiabilité des composants utilisés dans les convertisseurs embarqués.

Références bibliographiques

[AGNEL01] Agnel, S. Notingher, P., Jr. Toureille, A., "*Space charge measurements on power cable length*", IEEE International Conference on Solid Dielectrics, Vol. , no. , pp.390 - 393, 2001

[ALEKSIC08] Sanja M Aleksic, et al., "*Repeating of positive and negative high electric field stress and corresponding thermal post-stress annealing of the n-channel power VDMOSFETs*", Solid-State Electronics, Vol. 52, no. 8, pp.1197-1201, 2008

[ARNOULD92] J. Arnould, P. Merle, "*Dispositifs de l'électronique de puissance*", Hermes Sciences Publicat., ISBN : 2866013069

[BADILA01] M. Badila, et al., "*The electron irradiation effects on silicon gate dioxide used for power MOS devices*", Microelectronics Reliability, Vol. 41, no. , pp.1015-1018, 2001

[BARKENBUS09] Jack Barkenbus, "*Our electric automotive future: CO2 savings through a disruptive technology*", Policy and Society, Vol. 27, no. , pp.399-410, 2009

[BELMEHDI09] Y Belmehdi, S Azzopardi, A Benmansour, et al., "*Uni-axial mechanical stress effect on Trench Punch through IGBT under short-circuit operation*", Microelectronics Reliability, Vol. 49, no. 9-11, pp.1398-1403, 2009

[CESTER02] A Cester, A Paccagnella, G Ghidini, "*Stress induced leakage current under pulsed voltage stress*", Solid-State Electronics, Vol. 46, no. 3, pp.399-405, 2002

[CIAPPA02] M. Ciappa, "*Selected failure mechanisms of mordern power modules*", Microelectronics Reliability, Vol. 42, no. , pp.653-667, 2002

[CIAPPA05] M Ciappa, "*Lifetime prediction on the base of mission profiles*", Microelectronics Reliability, Vol. 45, no. 9-11, pp.1293-1298, 2005

[COQUERY01] G Coquery, S Carubelli, JP Ousten, R Lallemand, et al., "*Power module lifetime estimation from chip temperature direct measurement in an automotive traction inverter*", Microelectronics Reliability, Vol. 41, no. 9-10, pp.1695-1700, 2001

[ELGHAZOU06] Mohamed EL GHAZOUANI, "*Conception d'une plate-forme flexible de vieillissement haute température pour modules IGBT sous contraintes*", Thèse, Université Montpellier 2, 2006

[FRUCHIER06] Olivier Fruchier, "*Étude du comportement de la charge d'espace dans les structures mos : Vers une analyse du champ électrique interne par la méthode de l'onde thermique*", Thèse, Université Montpellier 2, 2006

[FRUCHIER06_1] O. Fruchier, et al., "*Application de la méthode de l'onde thermique sur les couches minces d'oxyde*", IEEE, ROMSC 2006, Vol. , no. , pp.220-225, 2006

[GRANOVSKII06] Mikhail Granovskii, Ibrahim Dincer, Marc A Rosen, "*Economic and environmental comparison of conventional, hybrid, electric and hydrogen fuel cell vehicles*", J Power Sources, Vol. 159, no. 2, pp.1186-1193, 2006

[HEFNER87] A.R. Hefner, D.L. Blackburn, " *A performance trade-off for the insulated gate bipolar transistor: Buffer layer versus base lifetime reduction*", IEEE transactions on power electronics, Vol. 2, no. 3, pp.194-207, 1987

[JOHNSON04] RW Johnson, JL Evans, P Jacobsen, JRR Thompson, M Christopher, "*The changing automotive environment: High-temperature electronics*", Ieee T Electron Pack, Vol. , no. 3, pp.164-176, 2004

[KEITHLEY] "*Model 428 Current Amplifier Instruction Manual*"

[KHANNA03] Vinod Kumar Khanna, "*The Insulated Gate Bipolar Transistor IGBT Theory and Design*", IEEE, ISBN : 0-471-23845-7

[KHATIR07] Z Khatir, S Lefebvre, F Saint-Eve, "*Experimental and numerical investigations on delayed short-circuit failure mode of single chip IGBT devices*", Microelectronics Reliability, Vol. 47, no. 2-3, pp.422-428, 2007

[KITAGAWA93] M. Kitagawa, I. Omura, S. Hasegawa, T. Inoue, A. Nakagawa, "*A 4500 V injection enhanced insulated gate bipolar transistor (IEGT) operating in a mode similar to a thyristor*", Electron Devices Meeting Conference Proceedings,1993

[LANGLOIS05] O. Langlois, E. Foch, X. Roboam, H. Piquet, "*De l'avion plus électrique à l'avion tout électrique : état de l'art et perspective sur les réseaux de bord*", J3eA, Vol. 4, no. 1, pp.8, 2005

[LASKA00] T. Laska, M. Münzer, F. Pfirsch, C. Schaeffer, T. Schmidt, "*The field stop IGBT (FS IGBT) - a new power device concept with a great improvement potential*", Power Semiconductor Devices and ICs Conference Proceedings,2000

[LASKA96] T. Laska, J. Fugger, F. Hirler, W. Scholz, "*Optimizing the vertical IGBT structure-the NPT concept as the most economic and electrically ideal solution for a 1200 V-IGBT*", Power Semiconductor Devices and ICs Conference Proceedings,2006

[LEE08] J.S. Lee et al., "*Shielding region effects on a trench gate IGBT*", Microelectronics Journal, Vol. 39, no. 1, pp.57-62, 2008

[LETENDRE02] Steven E. Letendre, Willett Kempton, "*The V2G Concept: A New Model For Power?*", Vol. , no. , pp.,2002

[LU08] B Lu, S Sharma, "*A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters*", IEEE Industry Applications Society Annual Meeting, Vol. , no. , pp., 2008

[MA89] T.P. MA, P.V. DRESSENDORFER, "*Ionizing Radiation Effects in MOS Devices and Circuits*", New-York: Wiley-Interscience, ISBN :

[MAIGA05] CO Maiga, et al., "*Trench Insulated Gate Bipolar Transistors submitted to High Temperature Bias stress*", Microelectronics Reliability, Vol. 45, no. 9-11, pp.1728-1731, 2005

[MAOUAD00] A.Maouad, et al., "*Characterization of high-density current stressed IGBTs and simulation with an adapted SPICE sub-circuit*", Microelectronics Reliability, Vol. 40, no. , pp.973-979, 2000

[MATHIEU98] H. Mathieu, "*Physique des semiconducteurs et des composants électroniques*", Masson, ISBN : 2-225-83151-3

[MILEUSNIC99] S Mileusnic, P Habas, M Zivanov, "*New characterization technique for oxide degradation in powerVDMOSFET based on split CV measurements*", Vol. 1, no. , pp.,1999

[NAFRIA95] M Nafria, D Yelamos, J Sune, X Aymerich, "*Relation between degradation and breakdown of thin sio2-films under ac stress conditions*", Microelectronic Engineering, Vol. 28, no. 1-4, pp. 321-324, 1995

[NARAYANAN04] EMS Narayanan, et al., "*Progress in MOS-controlled bipolar devices and edge termination technologies*", Microelectronics Journal, Vol. 35, no. 3, pp.235-248, 2004

[NICOLLIAN03] E. H. Nicollian, J. R. Brews, "*MOS (Metal Oxide Semiconductor) Physics and Technology*", Wiley, ISBN : 978-0-471-43079-7

[NOTINGHER04] P. Notingher JR., et al, "*On the Use of the Thermal Step Method as a Tool for Characterizing Thin Layers and Structures for Micro and Nano-electronics*", Journal of Optoelectronics and Advanced Materials, Vol. 6, no. 3, pp.1089-1096, 2004

[ODIOT00] F. ODIOT, "*Mesure de charges d'espace dans le SiO2 par la méthode de l'Onde Thermique : Application aux technologies MOS*", Thèse, Université Montpellier 2, 2000

[PADET05] J PADET, "*Convection thermique et massiques*", Techniques de l'Ingénieur, ISBN : BE8205 - BE8206

[PATIL08] N Patil, D Das, K Goebel, M Pecht, "*Failure precursors for insulated gate bipolar transistors (IGBTs)*", Conference on Prognostics and Health Management, Vol. , no. , pp., 2008

[PATIL09] N Patil, et al, "*Precursor Parameter Identification for Insulated Gate Bipolar Transistor (IGBT) Prognostics*", Ieee T Reliab, Vol. 58, no. 2, pp.271-276, 2009

[PERPINA07] X Perpina, A Castellazzi, M Piton, M Mermet-Guyennet, J Millan, "*Failure-relevant abnormal events in power inverters considering measured IGBT module temperature inhomogeneities*", Microelectronics Reliability, Vol. 47, no. 9-11, pp.1784-1789, 2007

[RAPSDRA] "*Reliability of advanced high power semiconductor devices for railway traction applications*",du 01/01/96 au 31/12/98

[ROSENBAUM93] Elyse Rosenbaum, Z Liu, C Hu, "*Silicon dioxide breakdown lifetime enhancement under bipolar bias conditions*", Ieee T Electron Dev, Vol. 40, no. 12, pp.2287-2295, 1993

[SACADURA93] J-F. Sacadura, "*Initiation aux transferts thermiques*", Ed. Tec&Doc, ISBN : 2852066181

[SCHLWALK01] Udo Schlwalk, et al, "*Ultra-thick gate oxides: charge generation and its impact on reliability*", Microelectronics Reliability, Vol. 41, no. , pp.1007-1010, 2001

[SCHRODER03] D. K. Schroder, et al, "*Negative bias temperature instability: Road to cross in deep submicron silicon semiconductor manufacturing*", Journal of applied Physics, Vol. 94, no. 1, pp.1-18, 2003

[SCHRODER09] D.K. Schroder, "*Electrical characterization of defects in gate dielectrics*", Microelectronic Materials and Devices, ISBN :

[SCHWALK01] Udo Schwalk, et al, "*Ultra-thick gate oxides: charge generation and its impact on reliability*", Microelectronics Reliability, Vol. 41, no. , pp.1007-1010, 2001

[SEMIIX13S] "*SEMiX 201GD066HDs Datasheet*"

[SERMA06] Serma Technologies, "*Analyse technologique de transistors IGBT et de diodes d'un module Semix 201GD066HDS de SEMIKRON*", Vol. , no. , pp.,2006

[SMET08] V. Smet, "*Fiabilité et analyse de défaillances de modules de puissance à IGBT*", JCGE 08, Vol. , no. , pp., 2008

[SMET10] V. Smet, "*Vieillissement et modes de défaillances de modules de puissance IGBT stressés en régime de cyclage thermique à hautes températures*", Thèse, Université Montpellier 2, à paraître en 2010

[SOLARTRON] "*1296 Dielectric Interface, Operating Manual*"

[SZE81] S.M. Sze, "*Phisics of Semiconductor Devices*", Wiley, ISBN : 0-471-09837-X

[TAUR99] Y. TAUR, T. H. NING, "*Foundamentalof Modern VLSI Devices*", Cambridge University Press, ISBN : 521-55056-4

[TOUREILLE03] A. Toureille, "*Mesures de charges d'espace par la méthode de l'onde thermique: différentes techniques de validation numérique et expérimentale*", Elsevier, Vol. 32, no. , pp.277-286, 1994

[TOUREILLE91] A. Toureille, et al, "*Détermination des densités de charge d'espace dans les isolants solides par la méthode de l'onde thermique*", J. Phys. III France 1, Vol. , no. , pp.111-123, 1991

[UCKUN08] S Uckun, K Goebel, P Lucas, "*Standardizing research methods for prognostics*", IEEE, Prognostics and Health Management, Vol. , no. , pp., 2008

[UDREA97] F. Udrea, G. Amaratunga, "*The Trench insulated gate bipolar transistor - A high power switching device*", Microelectronics Journal, Vol. 28, no. 1, pp.1-12, 1997

[URRESTI07] J Urresti-Ibanez et al, "*Robustness test and failure analysis of IGBT modules during turn-off*", Microelectronics Reliability, Vol. 47, no. 9-11, pp.1725-1729, 2007

[USUI02] M Usui, et al., "*Characterization of trench MOS gate structures utilizing photon emission microscopy*", Microelectronics Reliability, Vol. 42, no. 9-11, pp.1647-1652, 2002

[USUI05] Usui et al, "*Effects of uni-axial mechanical stress on IGBT characteristics*", Microelectronics Reliability, Vol. 45, no. 9-11, pp.1682-1687, 2005

[YAHATA97] A Yahata, T Inoue, H Ohashi, "*Exact evaluation of channel mobility for trench MOSFET using split C-V method*", Appl Surf Sci, Vol. 117, no. 1, pp.181-186, 1997



Sir Isaac Newton, selon Gotlib.